



(12)发明专利

(10)授权公告号 CN 105164743 B

(45)授权公告日 2018.05.25

(21)申请号 201480015706.3

(22)申请日 2014.03.12

(65)同一申请的已公布的文献号

申请公布号 CN 105164743 A

(43)申请公布日 2015.12.16

(30)优先权数据

2013-054294 2013.03.15 JP

2013-208585 2013.10.03 JP

(85)PCT国际申请进入国家阶段日

2015.09.15

(86)PCT国际申请的申请数据

PCT/JP2014/056527 2014.03.12

(87)PCT国际申请的公布数据

W02014/142183 JA 2014.09.18

(73)专利权人 夏普株式会社

地址 日本大阪府

(72)发明人 田中耕平 吉田秀史

(74)专利代理机构 北京市隆安律师事务所
11323

代理人 权鲜枝

(51)Int.Cl.

G09F 9/30(2006.01)

G02F 1/133(2006.01)

G02F 1/1345(2006.01)

G02F 1/1368(2006.01)

G09G 3/20(2006.01)

G09G 3/36(2006.01)

审查员 许成冰

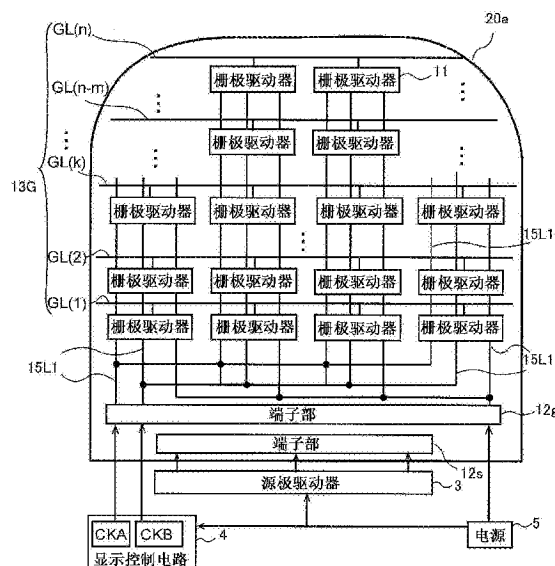
权利要求书4页 说明书38页 附图52页

(54)发明名称

有源矩阵基板、有源矩阵基板的制造方法以及显示面板

(57)摘要

以提供实现有源矩阵基板的窄边框化并提高有源矩阵基板的设计等的技术自由度的技术为课题。在有源矩阵基板中,形成有栅极线群和以与栅极线群交叉的方式排列的源极线群。栅极线群中的至少一部分栅极线群形成为比有源矩阵基板的在栅极线的延伸方向上的最大宽度短的长度。另外,在有源矩阵基板中,形成有连接到栅极线和源极线的像素电极,形成有设置在显示区域内并根据被供应的控制信号将栅极线切换为选择或者非选择的状态的栅极线驱动部(11)。在显示区域的边框区域的1边设置有输出来自源极驱动器的数据信号的第1端子部(12s)和输出来自显示控制电路的控制信号的第2端子部(12g)。



1. 一种有源矩阵基板,其特征在于,

具有显示区域,在上述显示区域中,包含多个栅极线的栅极线群与包含多个源极线的源极线群配置为矩阵状,并且在上述显示区域中配置有连接到上述栅极线和上述源极线的像素电极,

上述有源矩阵基板具备:第1端子部,其设置在位于上述显示区域的外侧的边框区域的一边,向上述源极线群供应数据信号;

第2端子部,其设置在与上述第1端子部相同的边,供应控制信号;以及

栅极线驱动部,其按每个上述栅极线形成在上述显示区域内,根据上述控制信号,输出将上述栅极线切换为选择或者非选择的状态的选择信号,

上述栅极线群中的至少一部分栅极线群比上述显示区域的在上述栅极线延伸的第1方向上的最大宽度短。

2. 根据权利要求1所述的有源矩阵基板,其中,

在上述显示区域内具有非显示区域,

上述源极线群中的一部分源极线在配置有上述非显示区域的列的上述第1端子部侧的第1显示区域中从上述第1端子部延伸,其延伸的第2方向的端部位于上述第1显示区域的上述非显示区域侧的端部附近,

配置于其它列的源极线群的一部分从上述第1端子部延伸,延设至相对于上述非显示区域而与上述第1显示区域为相反侧的第2显示区域。

3. 根据权利要求1所述的有源矩阵基板,其中,

在上述显示区域内具有非显示区域,

配置有上述非显示区域的列的显示区域中的比上述非显示区域靠上述第1端子部侧的第1显示区域中所配置的上述源极线从上述第1端子部延伸,其延伸的第2方向的端部位于上述第1显示区域的上述非显示区域侧的端部附近,

相对于上述非显示区域而与上述第1显示区域为相反侧的第2显示区域中所配置的上述源极线从上述第2显示区域的上述非显示区域侧的端部附近延伸,上述第2方向的端部位于相对于上述非显示区域而与上述第1端子部为相反侧的上述第2显示区域的端部附近,

上述第1显示区域中所配置的上述源极线与上述第2显示区域中所配置的上述源极线由沿着上述非显示区域的外周从上述第1显示区域形成至上述第2显示区域的迂回配线连接。

4. 根据权利要求2所述的有源矩阵基板,其中,

具备以与上述源极线大致平行的方式从上述第2端子部延伸并与上述栅极线驱动部连接的配线群,

与同一行的上述像素电极连接的上述栅极线的至少一部分包括不连续的部分栅极线,不同的上述部分栅极线连接有不同的上述栅极线驱动部,

上述配线群中的一部分配线在上述第1显示区域中从上述第2端子部延伸,其延伸方向的端部位于上述第1显示区域的上述非显示区域侧的端部附近,

配置于其它列的配线群中的一部分从上述第2端子部延伸,延设至上述第2显示区域。

5. 根据权利要求3所述的有源矩阵基板,其中,

上述迂回配线配设于未形成上述栅极线驱动部的像素区域。

6. 根据权利要求1至5中的任一项所述的有源矩阵基板, 其中,

上述显示区域的外周部的至少一部分中所配置的上述栅极线驱动部以比其它栅极线驱动部的驱动频率高的驱动频率输出上述选择信号。

7. 根据权利要求2至5中的任一项所述的有源矩阵基板, 其中,

在将上述显示区域沿着上述第1方向或者上述第2方向分割而成的多个分割区域中, 按每个上述分割区域形成上述栅极线群,

配置于上述多个分割区域中的一部分分割区域的上述栅极线驱动部根据上述控制信号以第1驱动频率输出上述选择信号, 配置于其它分割区域的上述栅极线驱动部根据上述控制信号以比上述第1驱动频率低的第2驱动频率输出上述选择信号,

以上述第1驱动频率向上述一部分分割区域中的上述源极线供应上述数据信号, 以上述第2驱动频率向上述其它分割区域中的上述源极线供应上述数据信号。

8. 根据权利要求7所述的有源矩阵基板, 其中,

上述其它分割区域中的上述栅极线群形成至上述一部分分割区域, 从而使上述一部分分割区域中的上述栅极线群与上述其它分割区域中的上述栅极线群的边界成为非直线状。

9. 根据权利要求1至5中的任一项所述的有源矩阵基板, 其中,

上述栅极线驱动部根据上述控制信号, 输出至少在一部分帧中使上述栅极线成为非选择的状态的上述选择信号。

10. 根据权利要求1所述的有源矩阵基板, 其中,

上述源极线群中的至少一部分源极线群比其它源极线群短,

上述一部分栅极线群在配置有上述其它源极线群的区域中配置于与配置有上述一部分源极线群的列不交叉的行,

上述第1端子部在上述一部分栅极线群被切换为选择状态的期间对上述一部分源极线群供应振幅为最小的数据信号。

11. 根据权利要求1所述的有源矩阵基板, 其中,

按每个上述栅极线设置有多个上述栅极线驱动部,

在上述显示区域中, 在上述多个栅极线驱动部之间具有非显示区域,

在上述边框区域中, 还具备设置于与设置有上述第1端子部的边相对的一边并被供应上述数据信号的第3端子部,

上述数据信号从与上述第1端子部相反的一侧通过上述第3端子部供应到上述源极线群中的在上述非显示区域中被截断的上述源极线。

12. 根据权利要求11所述的有源矩阵基板, 其中,

在上述显示区域中具有多个上述非显示区域,

对于各个上述非显示区域来说, 在一个非显示区域中交叉的上述栅极线和上述源极线与在另一个非显示区域中交叉的上述栅极线和上述源极线是相互不同的。

13. 一种有源矩阵基板的制造方法, 其特征在于, 包含:

形成第1有源矩阵基板的形成工序, 包含:

生成具有大致相同的长度并按固定间隔配置的多个栅极线的工序;

生成具有大致相同的长度并以与上述栅极线交叉的方式按固定间隔配置的多个源极线的工序; 以及

生成设置于配置有上述栅极线和上述源极线的显示区域并输出将上述栅极线切换为选择或者非选择的状态的选择信号的栅极线驱动部的工序;以及

除去工序,以使得上述第1有源矩阵基板的上述多个栅极线中的至少一部分栅极线比上述栅极线延伸的方向上的上述显示区域的最大宽度短的方式,将上述第1有源矩阵基板的一部分除去来生成第2有源矩阵基板。

14. 根据权利要求13所述的有源矩阵基板的制造方法,其中,

生成上述栅极线驱动部的工序包含:

生成按每个上述栅极线设置并对上述栅极线输出上述选择信号的第1栅极线驱动电路的工序;以及

生成对于上述多个栅极线中的相互相邻的一部分栅极线按每个上述栅极线设置并对上述栅极线输出上述选择信号的第2栅极线驱动电路的工序,

上述有源矩阵基板的制造方法还包含将上述第1有源矩阵基板中形成有上述第2栅极线驱动电路的部分与未形成上述第2栅极线驱动电路的部分之间沿着上述栅极线切断的切断工序,

上述除去工序在上述切断工序之后进行。

15. 根据权利要求14所述的有源矩阵基板的制造方法,其中,

生成上述栅极线驱动部的工序包含生成多个由上述第1栅极线驱动电路和上述第2栅极线驱动电路构成的组的工序,

上述有源矩阵基板的制造方法还包含将上述多个组之间沿着上述源极线切断的工序,

上述除去工序在上述切断工序和将上述多个组之间沿着上述源极线切断的工序之后进行。

16. 根据权利要求13所述的有源矩阵基板的制造方法,其中,

生成上述栅极线驱动部的工序还包含按每个上述栅极线生成多个上述栅极线驱动部,将上述多个栅极线驱动部之间沿着上述源极线切断的切断工序,

上述除去工序在上述切断工序之后进行。

17. 一种有源矩阵基板的制造方法,其特征在于,包含:

形成第1有源矩阵基板的形成工序,包含:

按每个区域生成具有大致相同的长度并按固定间隔配置的多个栅极线的工序;

按每个上述区域生成具有大致相同的长度并以与上述栅极线交叉的方式按固定间隔配置的多个源极线的工序;

按每个上述区域生成对该区域中的上述源极线供应数据信号的端子部的工序;以及

生成设置于在上述区域中配置有上述栅极线和上述源极线的显示区域并输出将上述栅极线切换为选择或者非选择的状态的选择信号的栅极线驱动部的工序;

切断工序,在由上述形成工序形成的第1有源矩阵基板中将任一上述区域与上述区域之间沿着上述源极线切断而得到切断后有源矩阵基板;以及

除去工序,在上述切断后有源矩阵基板中,以使得至少一部分栅极线比上述栅极线延伸的方向上的上述显示区域的最大宽度短的方式,将上述切断后有源矩阵基板的一部分除去来生成第2有源矩阵基板。

18. 一种显示面板,其特征在于,具备:

权利要求1至12中的任一项所述的有源矩阵基板；
具备彩色滤光片和共用电极的相对基板；以及
夹持在上述有源矩阵基板与上述相对基板之间的液晶层。

有源矩阵基板、有源矩阵基板的制造方法以及显示面板

技术领域

[0001] 本发明涉及有源矩阵基板、有源矩阵基板的制造方法以及显示面板。

背景技术

[0002] 以往,已知在有源矩阵基板的相邻的2个边形成有栅极驱动器和源极驱动器的显示面板。在特开2012-103335号公报中,公开了具有切去矩形的角部而成的不规则六边形的显示区域的显示装置。在该显示装置的TFT基板中,在相邻的2个边的边框区域配置有栅极驱动器和源极驱动器。在TFT基板中,多个扫描线从配置有栅极驱动器的1边侧在横方向延伸,多个视频信号线从配置有源极驱动器的1边侧在纵方向延伸。各扫描线通过沿着TFT基板的边框区域形成的配线与栅极驱动器连接。

发明内容

[0003] 通过如特开2012-103335号公报那样,形成与TFT基板的外形相应的长度的扫描线,能够设计出与现有的矩形的显示器不同的形状的显示器。然而,当如特开2012-103335号公报那样,在TFT基板中,将栅极驱动器配置于与配置源极驱动器的边不同的边的边框区域时,会沿着TFT基板的边框区域布设将扫描线和栅极驱动器连接的配线等,因此,难以实现窄边框化,显示器的外形的设计也受到限制。

[0004] 本发明的目的在于,提供实现有源矩阵基板的窄边框化并提高有源矩阵基板的设计等的设计自由度的技术。

[0005] 第1发明所涉及的有源矩阵基板具有显示区域,在上述显示区域中,包含多个栅极线的栅极线群与包含多个源极线的源极线群配置为矩阵状,并且在上述显示区域中配置有连接到上述栅极线和上述源极线的像素电极,上述有源矩阵基板具备:第1端子部,其设置在位于上述显示区域的外侧的边框区域的一边,向上述源极线群供应数据信号;第2端子部,其设置在与上述第1端子部相同的边,供应控制信号;以及栅极线驱动部,其按每个上述栅极线形成在上述显示区域内,根据上述控制信号,输出将上述栅极线切换为选择或者非选择的状态的选择信号,上述栅极线群中的至少一部分栅极线群比上述显示区域的在上述栅极线延伸的第1方向上的最大宽度短。即,第1发明所涉及的有源矩阵基板只要以至少一部分栅极线群比显示区域的第1方向的宽度短的方式构成即可,例如,包含具有矩形以外的显示区域的有源矩阵基板、虽是矩形的显示区域但栅极线被截断的有源矩阵基板等。

[0006] 第2发明是,在第1发明中,在上述显示区域内具有非显示区域,上述源极线群中的一部分源极线在配置有上述非显示区域的列的上述第1端子部侧的第1显示区域中从上述第1端子部延伸,其延伸的第2方向的端部位于上述第1显示区域的上述非显示区域侧的端部附近,配置于其它列的源极线群的一部分从上述第1端子部延伸,延设至相对于上述非显示区域而与上述第1显示区域为相反侧的第2显示区域。

[0007] 第3发明是,在第1发明中,在上述显示区域内具有非显示区域,配置有上述非显示区域的列的显示区域中的比上述非显示区域靠上述第1端子部侧的第1显示区域中所配置

的上述源极线从上述第1端子部延伸,其延伸的第2方向的端部位于上述第1显示区域的上述非显示区域侧的端部附近,相对于上述非显示区域而与上述第1显示区域为相反侧的第2显示区域中所配置的上述源极线从上述第2显示区域的上述非显示区域侧的端部附近延伸,上述第2方向的端部位于相对于上述非显示区域而与上述第1端子部为相反侧的上述第2显示区域的端部附近,上述第1显示区域中所配置的上述源极线与上述第2显示区域中所配置的上述源极线由沿着上述非显示区域的外周从上述第1显示区域形成至上述第2显示区域的迂回配线连接。

[0008] 第4发明是,在第2发明中,具备以与上述源极线大致平行的方式从上述第2端子部延伸并与上述栅极线驱动部连接的配线群,与同一行的上述像素电极连接的上述栅极线的至少一部分包括不连续的部分栅极线,不同的上述部分栅极线连接有不同的上述栅极线驱动部,上述配线群中的一部分配线在上述第1显示区域中从上述第2端子部延伸,其延伸方向的端部位于上述第1显示区域的上述非显示区域侧的端部附近,配置于其它列的配线群中的一部分从上述第2端子部延伸,延设至上述第2显示区域。

[0009] 第5发明是,在第3发明中,上述迂回配线形成于未形成上述栅极线驱动部的像素区域。

[0010] 第6发明是,在第1至第5的任一发明中,上述显示区域的外周部的至少一部分中所配置的上述栅极线驱动部以比其它栅极线驱动部的驱动频率高的驱动频率输出上述选择信号。

[0011] 第7发明是,在第2至第5的任一发明中,在将上述显示区域沿着上述第1方向或者上述第2方向分割而成的多个分割区域中,按每个上述分割区域形成上述栅极线群,配置于上述多个分割区域中的一部分分割区域的上述栅极线驱动部根据上述控制信号以第1驱动频率输出上述选择信号,配置于其它分割区域的上述栅极线驱动部根据上述控制信号以比上述第1驱动频率低的第2驱动频率输出上述选择信号,以上述第1驱动频率向上述一部分分割区域中的上述源极线供应上述数据信号,以上述第2驱动频率向上述其它分割区域中的上述源极线供应上述数据信号。

[0012] 第8发明是,在第7发明中,上述其它分割区域中的上述栅极线群形成至上述一部分分割区域中为止,从而使上述一部分分割区域中的上述栅极线群与上述其它分割区域中的上述栅极线群的边界成为非直线状。

[0013] 第9发明是,在第1至第8的任一发明中,上述栅极线驱动部根据上述控制信号,输出至少在一部分帧中使上述栅极线成为非选择的状态的上述选择信号。

[0014] 第10发明是,在第1发明中,上述源极线群中的至少一部分源极线群比其它源极线群短,上述一部分栅极线群在配置有上述其它源极线群的区域中配置于与配置有上述一部分源极线群的列不交叉的行,上述第1端子部在上述一部分栅极线群被切换为选择状态的期间对上述一部分源极线群供应振幅为最小的数据信号。

[0015] 第11发明是,在第1发明中,按每个上述栅极线设置有多个上述栅极线驱动部,在上述显示区域中,在上述多个栅极线驱动部之间具有非显示区域,在上述边框区域中,还具备设置于与设置有上述第1端子部的边相对的一边并被供应上述数据信号的第3端子部,上述数据信号从与上述第1端子部相反的一侧通过上述第3端子部供应到上述源极线群中的在上述非显示区域中被截断的上述源极线。

[0016] 第12发明是,在第11发明中,在上述显示区域中具有多个上述非显示区域,对于各个上述非显示区域来说,在一个非显示区域中交叉的上述栅极线和上述源极线与在另一个非显示区域中交叉的上述栅极线和上述源极线是相互不同的。

[0017] 第13发明所涉及的有源矩阵基板的制造方法包含:形成第1有源矩阵基板的形成工序,包含生成具有大致相同的长度并按固定间隔配置的多个栅极线的工序、生成具有大致相同的长度并以与上述栅极线交叉的方式按固定间隔配置的多个源极线的工序以及生成设置于配置有上述栅极线和上述源极线的显示区域并输出将上述栅极线切换为选择或者非选择的状态的选择信号的栅极线驱动部的工序;以及除去工序,以使得上述第1有源矩阵基板的上述多个栅极线中的至少一部分栅极线比上述栅极线延伸的方向上的上述显示区域的最大宽度短的方式,将上述第1有源矩阵基板的一部分除去来生成第2有源矩阵基板。

[0018] 第14发明是,在第13发明中,生成上述栅极线驱动部的工序包含:生成按每个上述栅极线设置并对上述栅极线输出上述选择信号的第1栅极线驱动电路的工序;以及生成对于上述多个栅极线中的相互相邻的一部分栅极线按每个上述栅极线设置并对上述栅极线输出上述选择信号的第2栅极线驱动电路的工序,上述有源矩阵基板的制造方法还包含将上述第1有源矩阵基板中形成有上述第2栅极线驱动电路的部分与未形成上述第2栅极线驱动电路的部分之间沿着上述栅极线切断的切断工序,上述除去工序在上述切断工序之后进行。

[0019] 第15发明是,在第14发明中,生成上述栅极线驱动部的工序包含生成多个由上述第1栅极线驱动电路和上述第2栅极线驱动电路构成的组的工序,上述有源矩阵基板的制造方法还包含将上述多个组之间沿着上述源极线切断的工序,上述除去工序在上述切断工序和将上述多个组之间沿着上述源极线切断的工序之后进行。

[0020] 第16发明是,在第13发明中,生成上述栅极线驱动部的工序还包含按每个上述栅极线生成多个上述栅极线驱动部,将上述多个栅极线驱动部之间沿着上述源极线切断的切断工序,上述除去工序在上述切断工序之后进行。

[0021] 第17发明所涉及的有源矩阵基板的制造方法包含:形成第1有源矩阵基板的形成工序,包含按每个区域生成具有大致相同的长度并按固定间隔配置的多个栅极线的工序、按每个上述区域生成具有大致相同的长度并以与上述栅极线交叉的方式按固定间隔配置的多个源极线的工序、按每个上述区域生成对该区域中的上述源极线供应数据信号的端子部的工序以及生成设置于在上述区域中配置有上述栅极线和上述源极线的显示区域并输出将上述栅极线切换为选择或者非选择的状态的选择信号的栅极线驱动部的工序;切断工序,在由上述形成工序形成的第1有源矩阵基板中将任一上述区域与上述区域之间沿着上述源极线切断而得到切断后有源矩阵基板;以及除去工序,在上述切断后有源矩阵基板中,以使得至少一部分栅极线比上述栅极线延伸的方向上的上述显示区域的最大宽度短的方式,将上述切断后有源矩阵基板的一部分除去来生成第2有源矩阵基板。

[0022] 第18发明所涉及的显示面板具备:第1至第12的任一发明所涉及的有源矩阵基板;具备彩色滤光片和共用电极的相对基板;以及夹持在上述有源矩阵基板与上述相对基板之间的液晶层。

[0023] 根据本发明的构成,能够实现有源矩阵基板的窄边框化,提高有源矩阵基板的设

计等的设计自由度。

附图说明

- [0024] 图1是示出第1实施方式所涉及的液晶显示装置的概略构成的图。
- [0025] 图2是第1实施方式所涉及的有源矩阵基板的概略构成图。
- [0026] 图3是第1实施方式所涉及的有源矩阵基板的概略构成图。
- [0027] 图4是示出第1实施方式中的栅极驱动器的等价电路的一例的图。
- [0028] 图5A是示出第1实施方式中的栅极驱动器的配置例的图。
- [0029] 图5B是示出第1实施方式中的栅极驱动器的配置例的图。
- [0030] 图5C是示出第1实施方式中的栅极驱动器的配置例的图。
- [0031] 图6是将形成有图5B所示的TFT-A的像素区域放大的俯视图。
- [0032] 图7A是将图6中TFT-PIX的部分沿I-I线切断的截面图。
- [0033] 图7B是将图6中的接触部CH1沿II-II线切断的截面图。
- [0034] 图7C是将图6中的TFT-A的部分沿III-III线切断的截面图。
- [0035] 图7D是将图6中的接触部CH2沿IV-IV线切断的截面图。
- [0036] 图8A是将图5B所示的像素区域204R放大的俯视图。
- [0037] 图8B是将图5B所示的像素区域205R放大的俯视图。
- [0038] 图8C是将图5A所示的像素区域203G放大的俯视图。
- [0039] 图8D是将图5C所示的像素区域205B放大的俯视图。
- [0040] 图8E是将图5B所示的像素区域203B放大的俯视图。
- [0041] 图8F是将图5A所示的像素区域201R和201G放大的俯视图。
- [0042] 图9是图4所示的栅极驱动器扫描栅极线时的时序图。
- [0043] 图10是第2实施方式的有源矩阵基板的概略构成图。
- [0044] 图11是示出图10所示的有源矩阵基板的驱动定时的图。
- [0045] 图12A是第3实施方式的有源矩阵基板的概略构成图。
- [0046] 图12B是示出第3实施方式的显示面板中的非显示区域部分的截面的一例的示意图。
- [0047] 图12C是示出第3实施方式的显示面板中的非显示区域部分的截面的一例的示意图。
- [0048] 图13是示出图12A所示的有源矩阵基板的驱动定时的图。
- [0049] 图14是第4实施方式的有源矩阵基板的概略构成图。
- [0050] 图15是将图14所示的有源矩阵基板的一部分放大的示意图。
- [0051] 图16是将图15所示的像素区域的一部分放大的示意图。
- [0052] 图17是第5实施方式的有源矩阵基板的概略构成图。
- [0053] 图18是第6实施方式的有源矩阵基板的概略构成图。
- [0054] 图19是第7实施方式的有源矩阵基板的概略构成图。
- [0055] 图20是示出第7实施方式中的栅极驱动器的等价电路的一例的图。
- [0056] 图21A是图20所示的栅极驱动器扫描栅极线时的时序图。
- [0057] 图21B是图20所示的栅极驱动器扫描栅极线时的时序图。

- [0058] 图22A是示出图20所示的栅极驱动器的配置例的图。
- [0059] 图22B是示出图20所示的栅极驱动器的配置例的图。
- [0060] 图23A是示出图19所示的有源矩阵基板显示的动态图像数据的一例的图。
- [0061] 图23B是示出图19所示的有源矩阵基板显示动态图像时的驱动定时的图。
- [0062] 图24A是示出图19所示的有源矩阵基板显示的静态图像数据的一例的图。
- [0063] 图24B是示出图19所示的有源矩阵基板显示静态图像时的第1帧的驱动定时的图。
- [0064] 图24C是示出图19所示的有源矩阵基板显示静态图像时的第2~60帧的驱动定时的图。
- [0065] 图25是示出图19所示的有源矩阵基板中显示动态图像的一部分显示区域的图。
- [0066] 图26是示出图25所示的有源矩阵基板显示的数据的一例的图。
- [0067] 图27A是示出图25所示的有源矩阵基板中的区域P的第2~60帧的驱动定时的图。
- [0068] 图27B是示出图25所示的有源矩阵基板中的除了区域P以外的区域的第2~60帧的驱动定时的图。
- [0069] 图28A是第8实施方式的有源矩阵基板的概略构成图。
- [0070] 图28B是将图28A所示的有源矩阵基板的一部分放大的示意图。
- [0071] 图29是第8实施方式的应用例所涉及的有源矩阵基板的概略构成图。
- [0072] 图30A是说明第9实施方式中的第2制造方法的图。
- [0073] 图30B是说明第9实施方式中的第2制造方法的图。
- [0074] 图30C是说明第9实施方式中的第2制造方法的图。
- [0075] 图30D是说明第9实施方式中的第2制造方法的图。
- [0076] 图31A是第9实施方式中的应用例1的第1有源矩阵基板的概略构成图。
- [0077] 图31B是将图31A所示的第1有源矩阵基板切断的图。
- [0078] 图31C是从图31B所示的切断后的第1有源矩阵基板的一方生成的第2有源矩阵基板的概略构成图。
- [0079] 图31D是从图31B所示的切断后的第1有源矩阵基板的另一方生成的第2有源矩阵基板的概略构成图。
- [0080] 图31E是将图31A所示的第1有源矩阵基板用于显示器的情况的概略构成图。
- [0081] 图32是第9实施方式的应用例2所涉及的第1有源矩阵基板的概略构成图。
- [0082] 图33A是第9实施方式的应用例3所涉及的第1有源矩阵基板的概略构成图。
- [0083] 图33B是将图33A所示的第1有源矩阵基板切断的图。
- [0084] 图34A是第9实施方式的应用例1所涉及的第1有源矩阵基板的概略构成图。
- [0085] 图34B是将图34所示的第1有源矩阵基板切断的图。
- [0086] 图35A是变形例1的有源矩阵基板的概略构成图。
- [0087] 图35B是示出变形例1中的源极线的其它配线例的图。
- [0088] 图36A是变形例2的有源矩阵基板的概略构成图。
- [0089] 图36B是示出变形例2中的源极线的其它配线例的图。

具体实施方式

- [0090] 本发明的一实施方式所涉及的有源矩阵基板具有显示区域,在上述显示区域中,

包含多个栅极线的栅极线群与包含多个源极线的源极线群配置为矩阵状,并且在上述显示区域中配置有连接到上述栅极线和上述源极线的像素电极,上述有源矩阵基板具备:第1端子部,其设置在位于上述显示区域的外侧的边框区域的一边,向上述源极线群供应数据信号;第2端子部,其设置在与上述第1端子部相同的边,供应控制信号;以及栅极线驱动部,其按每个上述栅极线形成在上述显示区域内,根据上述控制信号,输出将上述栅极线切换为选择或者非选择的状态的选择信号,上述栅极线群中的至少一部分栅极线群比上述显示区域的在上述栅极线延伸的第1方向上的最大宽度短(第1构成)。

[0091] 根据第1构成,在有源矩阵基板中形成有:栅极线群,其包含长度比有源矩阵基板的第1方向的最大宽度短的栅极线;以及源极线群,其与栅极线交叉。即,有源矩阵基板中例如包含具有矩形以外的显示区域的有源矩阵基板、虽是矩形的显示区域但栅极线被截断的有源矩阵基板等。各栅极线由形成在显示区域内的栅极线驱动部根据从设置于边框区域的1边的第2端子部供应的控制信号依次选择,数据信号从设置在与第2端子部同一边的第1端子部供应到各源极线。因此,即使存在形成有比有源矩阵基板的第1方向的最大宽度短的栅极线的部分,也不需要沿着边框区域形成用于将栅极线驱动部和栅极线连接的配线等。另外,由于是从边框区域的1边将数据信号和控制信号分别供应到源极线和栅极线驱动部,因此,能够对其它边谋求窄边框化。其结果是,能够提高有源矩阵基板的设计等的设计自由度。

[0092] 第2构成可以是,在第1构成中,在上述显示区域内具有非显示区域,上述源极线群中的一部分源极线在配置有上述非显示区域的列的上述第1端子部侧的第1显示区域中从上述第1端子部延伸,其延伸的第2方向的端部位于上述第1显示区域的上述非显示区域侧的端部附近,配置于其它列的源极线群的一部分从上述第1端子部延伸,延设至相对于上述非显示区域而与上述第1显示区域为相反侧的第2显示区域。

[0093] 根据第2构成,形成有非显示区域的列的第1显示区域的源极线从第1端子部形成至第1显示区域的非显示区域侧的端部,在第2显示区域中,通过将其余列的源极线延设来形成源极线。因此,对形成有非显示区域的列的显示区域也能够供应数据信号。

[0094] 第3构成可以是,在第1构成中,在上述显示区域内具有非显示区域,配置有上述非显示区域的列的显示区域中的比上述非显示区域靠上述第1端子部侧的第1显示区域中所配置的上述源极线从上述第1端子部延伸,其延伸的第2方向的端部位于上述第1显示区域的上述非显示区域侧的端部附近,相对于上述非显示区域而与上述第1显示区域为相反侧的第2显示区域中所配置的上述源极线从上述第2显示区域的上述非显示区域侧的端部附近延伸,上述第2方向的端部位于相对于上述非显示区域而与上述第1端子部为相反侧的上述第2显示区域的端部附近,上述第1显示区域中所配置的上述源极线与上述第2显示区域中所配置的上述源极线由沿着上述非显示区域的外周从上述第1显示区域形成至上述第2显示区域的迂回配线连接。

[0095] 根据第3构成,在形成有非显示区域的列的第1显示区域和第2显示区域中形成有通过迂回配线连接的源极线。因此,对形成有非显示区域的列的显示区域也能够供应数据信号。

[0096] 第4构成可以是,在第2构成中,具备以与上述源极线大致平行的方式从上述第2端子部延伸并与上述栅极线驱动部连接的配线群,与同一行的上述像素电极连接的上述栅极

线的至少一部分包括不连续的部分栅极线,不同的上述部分栅极线连接有不同的上述栅极线驱动部,上述配线群中的一部分配线在上述第1显示区域中从上述第2端子部延伸,其延伸方向的端部位于上述第1显示区域的上述非显示区域侧的端部附近,配置于其它列的配线群中的一部分从上述第2端子部延伸,延设至上述第2显示区域。

[0097] 根据第4构成,同一行的栅极线的至少一部分包括不连续的部分栅极线,各部分栅极配线与不同的栅极线驱动部连接。另外,形成有非显示区域的列的第1显示区域的配线从第2端子部形成至第1显示区域的非显示区域侧的端部,在第2显示区域中,延设有其它列的配线。因此,能够通过在第1显示区域中从第2端子部延伸的配线对与配置于第1显示区域的部分栅极线连接的栅极线驱动部供应控制信号。另外,能够通过未形成非显示区域的其它列的配线对与配置于第2显示区域的部分栅极线连接的栅极线驱动部供应控制信号。

[0098] 第5构成可以是,在第3构成中,上述迂回配线形成于未形成上述栅极线驱动部的像素区域。

[0099] 根据第5构成,在未形成栅极线驱动部的像素区域中形成迂回配线。因此,能够缩小形成有栅极线驱动部的像素区域与形成有迂回配线的像素区域的开口率之差,能够降低亮度不均。

[0100] 第6构成可以是,在第1至第5的任一构成中,上述显示区域的外周部的至少一部分中所配置的上述栅极线驱动部以比其它栅极线驱动部的驱动频率高的驱动频率输出上述选择信号。

[0101] 根据第6构成,显示区域的外周部的至少一部分中所配置的栅极线驱动部以比其它栅极线驱动部的驱动频率高的驱动频率输出选择信号。因此,即使在密封液晶层的密封材料的杂质混入到显示区域的外周附近的情况下,也能够降低因密封材料的杂质的影响而导致的显示不均。

[0102] 第7构成可以是,在第2至第5的任一构成中,在将上述显示区域沿着上述第1方向或者上述第2方向分割而成的多个分割区域中,按每个上述分割区域形成上述栅极线群,配置于上述多个分割区域中的一部分分割区域的上述栅极线驱动部根据上述控制信号以第1驱动频率输出上述选择信号,配置于其它分割区域的上述栅极线驱动部根据上述控制信号以比上述第1驱动频率低的第2驱动频率输出上述选择信号,以第1驱动频率向上述一部分分割区域中的上述源极线供应上述数据信号,以第2驱动频率向上述其它分割区域中的上述源极线供应上述数据信号。

[0103] 根据第7构成,按每个分割区域,对分割区域中的源极线以第1驱动频率或者第2驱动频率供应数据信号。另外,按每个分割区域设置的栅极线驱动部以第1驱动频率或者第2驱动频率输出选择信号。因此,例如,在使分割区域显示动态图像的情况下能以第1驱动频率向该分割区域写入数据,在使其显示静态图像的情况下能以第2驱动频率向该分割区域写入数据,相比于使静态图像显示区域中的数据写入以与动态图像显示区域同样的驱动频率进行的情况,能够降低功耗。

[0104] 第8构成可以是,在第7构成中,上述其它分割区域中的上述栅极线群形成至上述一部分分割区域,从而使上述一部分分割区域中的上述栅极线群与上述其它分割区域中的上述栅极线群的边界成为非直线状。

[0105] 根据第8构成,以使得栅极线驱动部以第1驱动频率动作的分割区域与栅极线驱动

部以第2驱动频率动作的分割区域中的栅极线群的边界成为非直线状的方式形成栅极线群。因此,能够使驱动频率不同的区域的边界不易被视觉识别。

[0106] 第9构成可以是,在第1至第8的任一构成中,上述栅极线驱动部根据上述控制信号,输出至少在一部分帧中使上述栅极线成为非选择的状态的上述选择信号。

[0107] 根据第9构成,能够至少在一部分帧中使栅极线成为非选择状态。因此,例如,在显示静态图像的情况下,在一部分帧的期间将栅极线切换为选择状态,在其它帧的期间将栅极线切换为非选择的状态,由此,能够降低将栅极线切换为选择状态时的功耗。

[0108] 第10构成可以是,在第1构成中,上述源极线群中的至少一部分源极线群比其它源极线群短,上述一部分栅极线群在配置有上述其它源极线群的区域中配置于与配置有上述一部分源极线群的列不交叉的行,上述第1端子部在上述一部分栅极线群被切换为选择状态的期间对上述一部分源极线群供应振幅为最小的数据信号。

[0109] 根据第10构成,源极线群中的至少一部分源极线群比其它源极线群短,一部分栅极线群配置在与配置有一部分源极线群的列不交叉的行。即,配置有其它源极线群的区域中的栅极线比配置有一部分源极线群的区域多,因此,配置有一部分源极线群的区域与配置有其它源极线群的区域相比,栅极线被切换为选择状态的期间较短。在一部分栅极线群被切换为选择状态的期间,对一部分源极线群供应振幅为最小的数据信号,因此,能够降低配置有一部分源极线群的区域的功耗。

[0110] 第11构成可以是,在第1构成中,按每个上述栅极线设置有多个上述栅极线驱动部,在上述显示区域中,在上述多个栅极线驱动部之间具有非显示区域,在上述边框区域中,还具备设置于与设置有上述第1端子部的边相对的一边并被供应上述数据信号的第3端子部,上述数据信号从与上述第1端子部相反的一侧通过上述第3端子部供应到上述源极线群中的在上述非显示区域中被截断的上述源极线。

[0111] 根据第11构成,在有源矩阵基板中,按每个栅极线具有多个栅极线驱动部,在该多个栅极线驱动部之间具有非显示区域。另外,在边框区域中与设置有第1端子部的边相对的一边具备第3端子部。数据信号通过第3端子部从与第1端子部相反的一侧供应到被非显示区域截断的源极线。即使由于形成非显示区域而导致源极线被截断了,也能够通过第3端子部对截断后的源极线供应数据信号。另外,既不需要在非显示区域中布设其它列的源极线,也不需要设置将在非显示区域中被截断的源极线连接的迂回配线,因此,能够降低源极线的寄生电容。另外,在每个栅极线的多个栅极线驱动部之间设置有非显示区域,因此,能够由多个栅极线驱动部的其中之一将在非显示区域中被截断的栅极线切换为选择状态或者非选择状态。因此,即使在非显示区域中栅极线和源极线被截断了,也能够恰当地显示图像。

[0112] 第12构成可以是,在第11构成中,在上述显示区域中具有多个上述非显示区域,对于各个上述非显示区域来说,在一个非显示区域中交叉的上述栅极线和上述源极线与在另一个非显示区域中交叉的上述栅极线和上述源极线是相互不同的。

[0113] 根据第12构成,在有源矩阵基板中,在显示区域内具有多个非显示区域,在各个非显示区域中,交叉的栅极线和源极线均相互不同。因此,在各个非显示区域中被截断的栅极线由对该栅极线设置的多个栅极线驱动电路的其中之一切换为选择状态或者非选择状态,在各个非显示区域中被截断的源极线由第1端子部或者第3端子部供应数据信号,因此,在

非显示区域附近的显示区域中也能够可靠地显示图像。

[0114] 本发明的一实施方式所涉及的有源矩阵基板的制造方法包含：形成第1有源矩阵基板的形成工序，包含生成具有大致相同的长度并按固定间隔配置的多个栅极线的工序、生成具有大致相同的长度并以与上述栅极线交叉的方式按固定间隔配置的多个源极线的工序以及生成设置于配置有上述栅极线和上述源极线的显示区域并输出将上述栅极线切换为选择或者非选择的状态的选择信号的栅极线驱动部的工序；以及除去工序，以使得上述第1有源矩阵基板的上述多个栅极线中的至少一部分栅极线比上述栅极线延伸的方向上的上述显示区域的最大宽度短的方式，将上述第1有源矩阵基板的一部分除去来生成第2有源矩阵基板（第13构成）。此外，形成工序中的工序的顺序不限于此，也可以是其它顺序。

[0115] 根据第13构成，通过形成工序生成具有大致矩形的显示区域的第1有源矩阵基板。在除去工序中，将第1有源矩阵基板的一部分除去，由此，生成至少一部分栅极线比栅极线延伸的方向的显示区域的最大宽度短的第2有源矩阵基板。由于在显示区域内设置有栅极线驱动部，因此，即使栅极线的长度相互不同，也能够将各栅极线切换为选择或者非选择的状态。因此，不需要考虑栅极线驱动部与栅极线之间的配线的布设，就能够从具有大致矩形的显示区域的第1有源矩阵基板容易地生成设计性高的第2有源矩阵基板。

[0116] 第14构成可以是，在第13构成中，生成上述栅极线驱动部的工序包含：生成按每个上述栅极线设置并对上述栅极线输出上述选择信号的第1栅极线驱动电路的工序；以及生成对于上述栅极线群中的相互相邻的一部分栅极线按每个上述栅极线设置并对上述栅极线输出上述选择信号的第2栅极线驱动电路的工序，上述有源矩阵基板的制造方法还包含将上述第1有源矩阵基板中形成有上述第2栅极线驱动电路的部分与未形成上述第2栅极线驱动电路的部分之间沿着上述栅极线切断的切断工序，上述除去工序在上述切断工序之后进行。

[0117] 根据第14构成，在生成栅极线驱动部的工序中，生成按每个栅极线设置的第1栅极线驱动电路，生成对于相互相邻的一部分栅极线按每个栅极线设置的第2栅极线驱动电路。通过切断工序，将形成有第2栅极线驱动电路的部分与未形成第2栅极线驱动电路的部分之间沿着栅极线切断，然后，进行除去工序。因此，通过根据需要利用切断工序将第1有源矩阵基板切断，能够生成与第1有源矩阵基板相比像素数较少的第2有源矩阵基板，因此，与按显示器的每种尺寸（像素数）制造有源矩阵基板的情况相比，能够提高生产线的效率，降低制造成本。另外，通过将第1有源矩阵基板切断，能够得到对显示装置有用的多个第2有源矩阵基板。

[0118] 第15构成可以是，在第14构成中，生成上述栅极线驱动部的工序包含生成多个由上述第1栅极线驱动电路和上述第2栅极线驱动电路构成的组的工序，上述有源矩阵基板的制造方法还包含将上述多个组之间沿着上述源极线切断的工序，上述除去工序在上述切断工序和将上述多个组之间沿着上述源极线切断的工序之后进行。

[0119] 根据第15构成，在生成栅极线驱动部的工序中，将第1栅极线驱动电路和第2栅极线驱动电路的组生成多个。然后，在第1有源矩阵基板中，将多个组之间沿着源极线切断，在该切断和上述切断工序之后进行除去工序。由此，能够从第1有源矩阵基板生成至少4个第2有源矩阵基板。

[0120] 第16构成可以是，在第13构成中，生成上述栅极线驱动部的工序还包含按每个上

述栅极线生成多个上述栅极线驱动部,将上述多个栅极线驱动部之间沿着上述源极线切断的切断工序,上述除去工序在上述切断工序之后进行。

[0121] 根据第16构成,在生成栅极线驱动部的工序中,按每个栅极线生成多个栅极线驱动部,通过切断工序将多个栅极线驱动部之间沿着源极线切断,然后,进行除去工序。因此,通过根据需要利用切断工序将第1有源矩阵基板切断,能够生成与第1有源矩阵基板相比像素数较少的第2有源矩阵基板。因此,与按显示器的每种尺寸(像素数)制造有源矩阵基板的情况相比,能够改善生产线的效率,降低制造成本。

[0122] 本发明的一实施方式所涉及的有源矩阵基板的制造方法包含:形成第1有源矩阵基板的形成工序,包含按基板中的每个区域生成具有大致相同的长度并按固定间隔配置的多个栅极线的工序、按每个上述区域生成具有大致相同的长度并以与上述栅极线交叉的方式按固定间隔配置的多个源极线的工序、按每个上述区域生成对该区域中的上述源极线供应数据信号的端子部的工序以及生成设置于在上述区域中配置有上述栅极线和上述源极线的显示区域并输出将上述栅极线切换为选择或者非选择的状态的选择信号的栅极线驱动部的工序;切断工序,在由上述形成工序形成的第1有源矩阵基板中将任一上述区域与上述区域之间沿着上述源极线切断;以及除去工序,在通过上述切断工序的切断得到的有源矩阵基板中,以使得至少一部分栅极线比上述栅极线延伸的方向上的上述显示区域的最大宽度短的方式,将上述有源矩阵基板的一部分除去来生成第2有源矩阵基板(第17构成)。

[0123] 根据第17构成,通过形成工序,生成按基板中的每个区域形成有栅极线和源极线、对源极线供应数据信号的端子部以及驱动栅极线的栅极线驱动部的第1有源矩阵基板。另外,利用除去工序除去通过切断工序将第1有源矩阵基板中的任一区域与区域之间切断而得到的有源矩阵基板的一部分,从而使得至少一部分栅极线比栅极线的延伸方向上的显示区域的最大宽度短。通过将第1有源矩阵基板的任一区域与区域之间切断,切断后的有源矩阵基板中的栅极线由设置于该栅极线的栅极线驱动部切换为选择或者非选择的状态,切断后的有源矩阵基板中的源极线通过对该源极线设置的端子部被供应数据信号。因此,能够使切断后的有源矩阵基板在各像素显示图像。另外,在切断后的有源矩阵基板的显示区域内,按每个栅极线设置有栅极线驱动部,因此,即使栅极线的长度相互不同,也能够将各栅极线切换为选择或者非选择的状态。因此,不需要考虑栅极线驱动部与栅极线之间的配线的布设,就能够从切断后的有源矩阵基板容易地生成设计性高的第2有源矩阵基板。

[0124] 本发明的一实施方式所涉及的显示面板具备:第1至第12的任一构成的有源矩阵基板;具备彩色滤光片和共用电极的相对基板;以及夹持在上述有源矩阵基板与上述相对基板之间的液晶层(第18构成)。

[0125] 根据第18构成,在有源矩阵基板中形成有:栅极线群,其包含长度比有源矩阵基板的第1方向的最大宽度短的栅极线;以及源极线群,其与栅极线交叉。各栅极线由形成在显示区域内的栅极线驱动部根据从设置于边框区域的1边的第2端子部供应的控制信号依次选择,数据信号从设置在与第2端子部同一边的第1端子部供应到各源极线。因此,即使存在形成有比有源矩阵基板的第1方向的最大宽度短的栅极线的部分,也不需要沿着边框区域形成用于将栅极线驱动部和栅极线连接的配线等。另外,由于是从边框区域的1边将数据信号和控制信号分别供应到源极线和栅极线驱动部,因此,能够对其它边谋求窄边框化。其结果是,能够提高有源矩阵基板的设计等的设计自由度。

[0126] 以下,参照附图来详细说明本发明的实施方式。对图中相同或者相当的部分标注相同的附图标记,不重复其说明。

[0127] <第1实施方式>

[0128] (液晶显示装置的构成)

[0129] 图1是示出本实施方式所涉及的液晶显示装置的概略构成的俯视图。液晶显示装置1具有显示面板2、源极驱动器3、显示控制电路4和电源5。显示面板2具有有源矩阵基板20a、相对基板20b以及被这些基板夹持的液晶层(未图示)。虽然在图1中省略了图示,但在有源矩阵基板20a的下面侧和相对基板20b的上面侧设置有偏振板。在相对基板20b中形成有:黑矩阵;红(R)、绿(G)、蓝(B)3种颜色的彩色滤光片;以及共用电极(均未图示)。

[0130] 如图1所示,显示面板2的纸面上左右的上端部分形成为圆弧状。显示面板2的有源矩阵基板20a与源极驱动器3电连接。显示控制电路4与显示面板2、源极驱动器3以及电源5电连接。显示控制电路4对源极驱动器3和形成于有源矩阵基板20a的后述的栅极驱动器(栅极线驱动部的一例)输出控制信号。控制信号中包含用于将图像显示于显示面板2的复位信号(CLR)、时钟信号(CKA、CKB)、数据信号等。电源5与显示面板2、源极驱动器3以及显示控制电路4电连接,并向它们供应电源电压信号。

[0131] (有源矩阵基板的构成)

[0132] 图2是示出有源矩阵基板20a的概略构成的俯视图。如图2所示,有源矩阵基板20a的Y轴正方向的左右端部形成为圆弧状。在有源矩阵基板20a中,从X轴方向的一端至另一端以固定的间隔大致平行地形成有栅极线13G群。栅极线13G群中的形成为圆弧状部分的一部分栅极线群13G_a比有源矩阵基板20a的X轴方向的最大宽度 l_{max} 短,其它栅极线13G_b群形成成为与最大长度 l_{max} 大致相同的长度。

[0133] 另外,如图2所示,以与栅极线13G群交叉的方式形成有源极线15S群。被栅极线13G和源极线15S包围的区域形成1个像素,全部像素区域成为显示面板2的显示区域。

[0134] 图3是示出省略了源极线15S的图示的有源矩阵基板20a以及与有源矩阵基板20a连接的各部的概略构成的俯视图。如图3的例子所示,在栅极线13G之间即显示区域内形成有栅极驱动器11。在该例中,GL(1)~GL(k)的栅极线13G各自连接有4个栅极驱动器11,GL(n-m)~GL(n)的栅极线13G各自连接有2个栅极驱动器11。

[0135] 在有源矩阵基板20a的显示区域中的设置有源极驱动器3的一边侧的边框区域,形成有端子部12g(第2端子部)。端子部12g与控制电路4及电源5连接。端子部12g接收从控制电路4和电源5输出的控制信号(CKA、CKB)、电源电压信号等信号。输入到端子部12g的控制信号(CKA、CKB)和电源电压信号等信号通过配线15L1供应到各栅极驱动器11。栅极驱动器11根据被供应的信号,对与其连接的栅极线13G输出表示选择或者非选择的状态的选择信号,并且对后级的栅极线13G输出置位信号。在以下的说明中,有时将对一个栅极线13G输出选择信号的动作称为栅极线13G的驱动。

[0136] 另外,在有源矩阵基板20a中,在设置有源极驱动器3的一边侧的边框区域,形成有将源极驱动器3和各源极线15S连接的端子部12s(第1端子部)。源极驱动器3根据从显示控制电路4输入的控制信号,对各源极线15S(参照图2)输出数据信号。

[0137] 如图3所示,在本实施方式中,在显示区域内,GL(1)~GL(n)的各栅极线13G连接有多个栅极驱动器11。连接到同一栅极线13G的栅极驱动器11是同步的,1个栅极线13G由从这

些栅极驱动器11输出的置位信号同时驱动。在本实施方式中,为使驱动1个栅极线13G的负荷大致均等,各栅极驱动器11大致等间隔地连接到栅极线13G。

[0138] (栅极驱动器11的构成)

[0139] 在此,说明本实施方式中的栅极驱动器11的构成。图4是示出配置于GL(n-1)与GL(n-2)的栅极线13G之间并驱动GL(n-1)的栅极线13G的1个栅极驱动器11的等价电路的一例的图。如图4所示,栅极驱动器11具有:作为开关元件的包括薄膜晶体管(TFT:Thin Film Transistor)的TFT-A~TFT-J;电容器Cbst;端子111~120;以及被输入低电平电源电压信号的端子群。

[0140] 端子111、112通过前级的GL(n-2)的栅极线13G接收置位信号(S)。此外,连接到GL(1)的栅极线13G的栅极驱动器11的端子111、112接收从显示控制电路4输出的栅极起始脉冲信号(S)。端子113~115接收从显示控制电路4输出的复位信号(CLR)。端子116、117接收所输入的时钟信号(CKA)。端子118、119接收所输入的时钟信号(CKB)。端子120将置位信号(OUT)输出到后级的栅极线13G。

[0141] 时钟信号(CKA)和时钟信号(CKB)是相位按每一个水平扫描期间反转的2相的时钟信号(参照图9)。图4示例出驱动GL(n-1)的栅极线13G的栅极驱动器11,但在驱动GL(n)的后级的栅极驱动器11的情况下,端子116、117接收时钟信号(CKB),该栅极驱动器11的端子118、119接收时钟信号(CKA)。即,栅极驱动器11的端子116和117以及端子118和119接收与相邻的行的栅极驱动器11接收的时钟信号为相反相位的时钟信号。

[0142] 在图4中,将TFT-B的源极端子、TFT-A的漏极端子、TFT-C的源极端子以及TFT-F的栅极端子所连接的配线称为netA。另外,将TFT-C的栅极端子、TFT-G的源极端子、TFT-H的漏极端子、TFT-I的源极端子以及TFT-J的源极端子所连接的配线称为netB。

[0143] TFT-A是将2个TFT(A1、A2)串联连接而构成的。TFT-A的各栅极端子与端子113连接,A1的漏极端子与netA连接,A2的源极端子连接到电源电压端子VSS。

[0144] TFT-B是将2个TFT(B1、B2)串联连接而构成的。TFT-B的各栅极端子及B1的漏极端子与端子111连接(二极管连接),B2的源极端子连接到netA。

[0145] TFT-C是将2个TFT(C1、C2)串联连接而构成的。TFT-C的各栅极端子与netB连接,C1的漏极端子与netA连接,C2的源极端子连接到电源电压端子VSS。

[0146] 电容器Cbst的一电极与netA连接,另一电极与端子120连接。

[0147] TFT-D的栅极端子与端子118连接,漏极端子与端子120连接,源极端子连接到电源电压端子VSS。

[0148] TFT-E的栅极端子与端子114连接,漏极端子与端子120连接,源极端子连接到电源电压端子VSS。

[0149] TFT-F的栅极端子与netA连接,漏极端子与端子116连接,源极端子与输出端子120连接。

[0150] TFT-G是将2个TFT(G1、G2)串联连接而构成的。TFT-G的各栅极端子及G1的漏极端子与端子119连接(二极管连接),G2的源极端子连接到netB。

[0151] TFT-H的栅极端子与端子117连接,漏极端子与netB连接,源极端子连接到电源电压端子VSS。

[0152] TFT-I的栅极端子与端子115连接,漏极端子与netB连接,源极端子连接到电源电

压端子VSS。

[0153] TFT-J的栅极端子与端子112连接,漏极端子与netB连接,源极端子连接到电源电压端子VSS。

[0154] (栅极驱动器的整体布局)

[0155] 接着,说明显示区域中的栅极驱动器11的各元件的配置。图5A~图5C是示出配置在GL(n)与GL(n-1)、GL(n-1)与GL(n-2)的栅极线13G之间的1个栅极驱动器11的配置例的图。在图5A~图5C中,为了方便,GL(n)与GL(n-1)之间的像素区域211R~217B和GL(n-1)与GL(n-2)之间的像素区域201R~207B记载为分离的,但实际上两者在GL(n-1)的栅极线13G处交叠,上下的像素区域是连续的。此外,表示像素区域的附图标记所包含的R、G、B示出形成于相对基板20b的彩色滤光片(未图示)的颜色。

[0156] 如图5A~图5C所示,在像素区域211R~217B(以下,称为上段像素区域)和像素区域201R~207B(以下,称为下段像素区域)中,在源极线15S与栅极线13G交叉的位置附近形成有助于显示图像的图像显示用TFT(以下,称为TFT-PIX)。

[0157] 另外,在上段像素区域和下段像素区域中,分散配置有构成1个栅极驱动器11的元件(TFT-A~TFT-J、电容器Cbst)。在这些像素区域中的配置有接收时钟信号(CKA、CKB)、复位信号(CLR)、电源电压信号的其中一种信号的开关元件(TFT-A、C~F、H~J、Cbst)的像素区域,形成有助于供应这些信号的配线15L1。配线15L1以与源极线15S大致平行的方式横跨上段像素区域和下段像素区域地形成。另外,在上段像素区域和下段像素区域中,形成有netA和netB的配线13N。配线13N在上段像素区域和下段像素区域中以与栅极线13G大致平行的方式,横跨配置有与netA和netB连接的元件(TFT-A~C、F、G~J、Cbst)的像素区域而形成。

[0158] 此外,在本实施方式中,以使得向栅极驱动器11中的TFT-D、TFT-F、TFT-H和TFT-G分别供应的时钟信号与向相邻的行的栅极驱动器11的这些TFT分别供应的时钟信号成为相反相位的方式配置。也就是说,TFT-D、TFT-F、TFT-H和TFT-G配置在与形成相邻的行的这些TFT的像素区域在水平方向上错开的像素区域。

[0159] 具体地说,如图5A所示,上段像素区域的TFT-D形成于像素区域211R和211G,而下段像素区域的TFT-D形成于像素区域201B和202R。上段像素区域的TFT-F形成于像素区域213G,而下段像素区域的TFT-F形成于像素区域203R。

[0160] 另外,如图5C所示,上段像素区域的TFT-H形成于像素区域215G和215B,而下段像素区域的TFT-H形成于像素区域206R和206G。上段像素区域的TFT-G形成于像素区域216G,而下段像素区域的TFT-G形成于像素区域205B。通过这样构成,向上段像素区域的TFT-D供应时钟信号(CKA),而向下段像素区域的TFT-D供应与时钟信号(CKA)为相反相位的时钟信号(CKB)。对于TFT-F、TFT-H、TFT,如图5A和图5C所示,在上段像素区域与下段像素区域中也是供应相反相位的时钟信号(CKA或者CKB)。

[0161] 另外,上段像素区域的TFT-B和TFT-J与GL(n-1)的栅极线13G连接,下段像素区域的TFT-B和TFT-J与GL(n-2)的栅极线13G连接。另外,上段像素区域的TFT-D和TFT-F与GL(n)的栅极线13G连接,下段像素区域的TFT-D和TFT-F与GL(n-1)的栅极线13G连接。配置于下段像素区域的栅极驱动器11通过GL(n-2)的栅极线13G接收置位信号(S),向GL(n)的栅极线13G输出置位信号(S)来驱动GL(n-1)的栅极线13G。配置于上段像素区域的栅极驱动器11通

过GL (n-1) 的栅极线13G接收置位信号 (S) , 向GL (n+1) 的栅极线13G输出置位信号 (S) 来驱动GL (n) 的栅极线13G。

[0162] 接着, 说明构成栅极驱动器11的各元件的具体的连接方法。图6是将形成有图5B所示的TFT-A的像素区域204G和204B的部分放大的俯视图。TFT-A和TFT-H、TFT-I、TFT-J均使用2个像素区域构成, 连接方法是相同的, 因此, 使用TFT-A进行说明。此外, 在图6中, 以双点划线表示的区域BM是被形成于相对基板20b的黑矩阵 (省略图示) 遮光的区域 (以下, 称为遮光区域BM)。遮光区域BM包含形成有栅极线13G、构成栅极驱动器11的各元件以及源极线15S的区域。

[0163] 如图6所示, 在栅极线13G与源极线15S交叉的位置附近, 形成有用于显示图像的TFT-PIX。TFT-PIX与像素电极17在接触部CH1中连接。另外, 在各像素区域中, 以与源极线15S大致平行并与栅极线13G交叉的方式形成有配线15L1。电源电压信号 (VSS) 被供应给像素区域204G中的配线15L1, 复位信号 (CLR) 被供应给像素区域204B中的配线15L1。

[0164] 如图6所示, TFT-A的栅极端子13g横跨像素区域204B至像素区域204G而形成。在像素区域204G和204B中, 与源极线15S和配线15L1交叉并与栅极线13G大致平行地形成有配线13N。配线13N是上述的netA和netB的配线。TFT-A在像素区域204B的接触部CH2中与配线15L1连接, 在像素区域204G的接触部CH2中与配线13N连接。另外, 在本实施方式中, 在像素电极17与TFT-A以及配线13N和15L1之间形成有屏蔽层16。

[0165] 在此, 图7A示出将图6中的TFT-PIX的部分沿I-I线截断得到的截面图, 图7B示出将接触部CH1沿II-II线截断得到的截面图。另外, 图7C示出将图6中的TFT-A的部分沿III-III线截断得到的截面图, 图7D示出将接触部CH2沿IV-IV线截断得到的截面图。

[0166] 如图7A、图7C和图7D所示, 通过在基板20上形成栅极配线层13, 从而形成栅极线13G、TFT-A的栅极端子13g以及配线13N。如图7A和图7C所示, 在栅极配线层13的上层, 在形成TFT-PIX的部分和形成TFT-A的部分, 隔着栅极绝缘膜21形成有含有氧化物半导体的半导体层14。另外, 在形成有半导体层14的基板20上, 以在半导体层14的上部分隔开的方式形成有源极配线层15。由此, 如图7A~图7C所示, 形成源极线15S、TFT-PIX的源极-漏极端子15SD、TFT-A的源极-漏极端子15sd (包含15sd1、15sd2) 以及配线15L1。

[0167] 如图7D所示, 在像素区域204B的接触部CH2, 贯通至栅极配线层13的表面的接触孔H2形成于栅极绝缘膜21。源极配线层15 (15L1) 以在接触孔H2中与栅极配线层13 (13g) 接触的方式形成在栅极绝缘膜21上。由此, 在像素区域204B的接触部CH2, TFT-A的栅极端子13g与配线15L1连接。另外, 在像素区域204G的接触部CH2也是同样, 由源极配线层15构成的TFT-A的A1侧的漏极端子15sd1与由栅极配线层13构成的配线13N连接。由此, TFT-A与netA连接, 通过配线15L1被供应复位信号 (CLR)。

[0168] 另外, 如图7A~图7D所示, 在源极配线层15的上层, 以覆盖源极配线层15的方式层叠有保护层22和保护层23。保护层22例如由SiO₂等的无机绝缘膜构成。保护层23例如由正型感光性树脂膜等有机绝缘膜构成。而且, 如图7A~图7D所示, 在保护层23的上层形成有屏蔽层16。屏蔽层16例如由ITO等的透明导电膜构成。并且, 在屏蔽层16的上层形成有例如由SiO₂等的无机绝缘膜构成的层间绝缘层24。在层间绝缘层24的上层, 如图7C和图7D所示, 形成有由ITO等的透明导电膜构成的像素电极17。

[0169] 如图7B所示, 在接触部CH1中, 在TFT-PIX的漏极端子15D的上部形成有贯通层间绝

缘层24、屏蔽层16以及保护层22、23的接触孔H1。像素电极17以在接触孔H1中与漏极端子15D接触的方式形成于层间绝缘层24的上层。通过形成屏蔽层16而在像素电极17与屏蔽层16之间形成电容Cs,通过电容Cs使像素电极17的电位稳定。

[0170] 如此,通过使TFT-A以及与TFT-A连接的配线13N和配线15L1横跨2个像素区域而形成,与使其形成于1个像素区域的情况相比,能抑制开口率的下降。另外,由于在像素电极17与TFT-A以及配线13N和配线15L1之间形成有屏蔽层16,因此,能降低TFT-A等与像素电极17之间的干扰。

[0171] (TFT-B)

[0172] 接着,说明TFT-B的连接方法。图8A是将图5B所示的像素区域204R放大的俯视图。在图8A中省略了遮光区域BM的图示。如图8A所示,在像素区域204R中,与上述的像素区域204G同样地,TFT-PIX与像素电极17在接触部CH1中连接。另外,由源极配线层15形成了TFT-B的源极-漏极端子15sd(包含15sd1、15sd2)。由栅极配线层13形成了TFT-B的栅极端子13g、GL(n-2)的栅极线13G以及配线13N。

[0173] B1侧的漏极端子15sd1以与GL(n-2)的栅极线13G和配线13N交叉的方式形成。在接触部CH3和CH4中,与上述的接触部CH2同样,用于将栅极配线层13和源极配线层15连接的接触孔H2形成于栅极绝缘膜21。

[0174] 漏极端子15sd1在接触部CH3中与GL(n-2)的栅极线13G连接,在接触部CH4中与栅极端子13g连接。另外,B2侧的源极端子15sd2在接触部CH2中与配线13N连接。由此,TFT-B与netA连接,通过GL(n-2)的栅极线13G接收置位信号(S)。

[0175] (TFT-C)

[0176] 接着,说明TFT-C的连接方法。图8B是将图5B所示的像素区域205R放大的俯视图。在图8B中省略了遮光区域BM的图示。如图8B所示,在像素区域205R中,与上述的像素区域204G和204B同样,TFT-PIX与像素电极17在接触部CH1中连接。另外,由栅极配线层13形成了TFT-C的栅极端子13g、栅极线13G以及配线13N(13Na、13Nb)。由源极配线层15形成了TFT-C的源极-漏极端子15sd(包含15sd1、15sd2)和配线15L1。在接触部CH2中,C1侧的漏极端子15sd1与配线13Na连接。TFT-C通过配线13Na与netA连接,通过配线13Nb与netB连接。另外,TFT-C通过配线15L1被供应电源电压信号(VSS)。

[0177] (TFT-F)

[0178] 接着,说明TFT-F的连接方法。图8C是将图5A所示的像素区域203R放大的俯视图。在图8C中省略了遮光区域BM的图示。如图8C所示,在像素区域203R中,与像素区域204G和204B同样,TFT-PIX与像素电极17在接触部CH1中连接。另外,由栅极配线层13形成了TFT-C的栅极端子13g、栅极线13G和配线13N。由源极配线层15形成了TFT-F的源极端子15s和漏极端子15d以及配线15L1。

[0179] 在接触部CH5中,与上述的接触部CH2同样,形成有将栅极配线层13和源极配线层15连接的接触孔H2。在接触部CH5中,TFT-F的源极端子15s与GL(n-1)的栅极线13G连接,TFT-F的栅极端子与netA连接。TFT-F的漏极端子通过配线15L1被供应时钟信号(CKA)。另外,TFT-F通过接触部CH5向GL(n-1)的栅极线13G输出置位信号。

[0180] (TFT-G)

[0181] 接着,说明TFT-G的连接方法。图8D是将图5C所示的像素区域205B放大的俯视图。

在图8D中省略了遮光区域BM的图示。如图8D所示,在像素区域205B中,与像素区域204G和204B同样,TFT-PIX与像素电极17在接触部CH1中连接。另外,由栅极配线层13形成了TFT-G的栅极端子13g、栅极线13G以及配线13N。由源极配线层15形成了TFT-G的源极-漏极端子15sd(包含15sd1、15sd2)和配线15L1。在接触部CH2中,TFT-G的G2侧的源极端子15sd2与配线13N连接。另外,TFT-G的栅极端子13g在接触部CH4中与G1侧的漏极端子15sd1和配线15L1连接。由此,TFT-G与netB连接,通过配线15L1被供应时钟信号(CKB)。

[0182] (Cbst)

[0183] 接着,说明电容器Cbst的连接方法。图8E是将图5B所示的像素区域203B放大的俯视图。在图8E中省略了遮光区域BM的图示。在像素区域203B中,与上述的像素区域204G和204B同样,TFT-PIX与像素电极17在接触部CH1中连接。另外,由栅极配线层13形成了构成电容器Cbst的一个电极13c以及栅极线13G和配线13N。由源极配线层15形成了电容器Cbst的另一个电极15c、连接部15Lc以及配线15L2。图8E所示,连接部15Lc具有与配线13N大致相同的宽度,从电极15c延伸至接触部CH2地形成,在接触部CH2中与配线13N连接。另外,配线15L2从连接部15Lc的接触部CH2侧的端部延伸至接触部CH1的附近地形成。在本实施方式中,通过形成配线15L2,使得形成电容器Cbst的像素区域的开口率与其它像素区域的开口率一致。在接触部CH2中,电极15c通过连接部15Lc与配线13N连接。由此,电容器Cbst与netA连接。

[0184] (TFT-D、TFT-E)

[0185] 接着,说明TFT-D和TFT-E的连接方法。在TFT-D和TFT-E中,与上述的TFT-A同样,栅极端子13g横跨相邻的2个像素区域而形成,形成于其中一个像素区域的配线15L1和栅极端子13g相连接。TFT-D和TFT-E的不同之处在于供应给栅极端子的信号一个是复位信号(CLR),另一个是时钟信号(CKA),因此,以下,说明TFT-D的连接方法。

[0186] 图8F是将图5A所示的像素区域201B和202R放大的俯视图。在图8F中省略了遮光区域BM的图示。在像素区域201B和202R中,与上述的像素区域204G和204B同样,由源极配线层15形成了TFT-D的源极端子15s和漏极端子15d以及配线15L1。漏极端子15d在像素区域201B的接触部CH5中与GL(n-1)的栅极线13G连接。TFT-D通过像素区域201B和202R中的配线15L1被供应电源电压信号(VSS)、时钟信号(CKA),在时钟信号(CKA)成为高电平的定时通过接触部CH5向GL(n-1)的栅极线13G输出低电平的电位(VSS)。

[0187] 以上是栅极驱动器11的构成和各元件的连接例。此外,虽然对形成TFT-B~TFT-E、TFT-F、TFT-G、电容器Cbst、TFT-D的像素区域省略了说明,但与形成TFT-A的像素区域同样,在这些像素区域中,也在源极配线层15的上层层叠有保护层22和23、屏蔽层16、层间绝缘膜24、像素电极17。

[0188] (栅极驱动器11的动作)

[0189] 接着,参照图4和图9来说明1个栅极驱动器11的动作。图9是栅极驱动器11扫描栅极线13G时的时序图。在图9中,t3至t4的期间为GL(n)的栅极线13G被选择的期间。从显示控制电路4供应的相位按每一个水平扫描期间反转的时钟信号(CKA)和时钟信号(CKB)通过端子116~119输入到栅极驱动器11。另外,虽然在图9中省略了图示,但按每一个垂直扫描期间在恒定期间内为高(High)电平的复位信号(CLR)从显示控制电路4通过端子113~115输入到栅极驱动器11。当输入复位信号(CLR)时,netA、netB、栅极线13G转变为低(Low)电平。

[0190] 在图9的时刻 t_0 至 t_1 ,低电平的时钟信号(CKA)输入到端子116、117,高电平的时钟信号(CKB)输入到端子118、119。由此,TFT-G成为导通状态,TFT-H成为截止状态,因此,netB被充电为高电平。另外,TFT-C和TFT-D成为导通状态,TFT-F成为截止状态,因此,netA被充电为低电平的电源电压(VSS),从端子120输出低电位的电位。

[0191] 接着,当在时刻 t_1 ,时钟信号(CKA)成为高电平,时钟信号(CKB)成为低电平时,TFT-G成为截止状态,TFT-H成为导通状态,因此,netB被充电为低电平。并且,TFT-C和TFT-D成为截止状态,因此,netA的电位维持在低电平,端子120维持低电位的电位。

[0192] 在时刻 t_2 ,时钟信号(CKA)成为低电平,时钟信号(CKB)成为高电平,置位信号(S)通过GL(n-1)的栅极线13G输入到端子111、112。由此,TFT-B成为导通状态,netA被充电为高电平。另外,TFT-J成为导通状态,TFT-G成为导通状态,TFT-H成为截止状态,因此,netB为维持在低电平的状态。TFT-C和TFT-F成为截止状态,因此,netA的电位不下降,而被维持。这期间,TFT-D为导通状态,因此,从端子120输出低电位的电位。

[0193] 当在时刻 t_3 ,时钟信号(CKA)成为高电平,时钟信号(CKB)成为低电平时,TFT-F成为导通状态,TFT-D成为截止状态。由于在netA与端子120之间设置有电容器Cbst,因此,随着TFT-F的端子116的电位的上升,netA被充电至比时钟信号(CKA)的高电平高的电位。这期间,TFT-G和TFT-J成为截止状态,TFT-H成为导通状态,因此,netB的电位维持在低电平。TFT-C为截止状态,因此,netA的电位不下降,从端子120输出时钟信号(CKA)的高电位的电位。由此,与端子120连接的GL(n)的栅极线13G被充电为高电平,成为被选择的状态,置位信号(S)被输出到GL(n+1)的端子111、112。

[0194] 当在时刻 t_4 ,时钟信号(CKA)成为低电平,时钟信号(CKB)成为高电平时,TFT-G成为导通状态,TFT-H成为截止状态,因此,netB被充电为高电平。由此,TFT-C成为导通状态,netA被充电为低电平。这期间,TFT-D成为导通状态,TFT-F成为截止状态,因此,从端子120输出低电位的电位,GL(n)的栅极线13G被充电为低电平。

[0195] 如此,通过从栅极驱动器11的端子120将置位信号(S)输出到栅极线13G,该栅极线13G成为被选择的状态。液晶显示装置1通过连接到各栅极线13G的多个栅极驱动器11依次扫描栅极线13G,通过源极驱动器3向各源极线15S供应数据信号,由此,将图像显示于显示面板2。

[0196] 在上述的第1实施方式中,在显示区域内,在栅极线13G之间形成有驱动1个栅极线13G的多个栅极驱动器11。因此,即使在根据显示面板2的外形的宽度决定了栅极线13G的长度的情况下,也能通过从显示区域内的栅极驱动器11输出的置位信号依次选择各个栅极线13G。

[0197] 另外,对各栅极驱动器11供应的时钟信号、电源电压信号等控制信号在显示面板2中是从设置有源极驱动器3的1边侧输入的。因此,能够对未设置源极驱动器3的其它3边的边框区域谋求窄边框化,能够使显示面板2的外形的的设计不受栅极驱动器11的配置限制,提高设计自由度。

[0198] <第2实施方式>

[0199] 图10是示出本实施方式的有源矩阵基板的概略构成的俯视图。在该图中,对与第1实施方式同样的构成标注与第1实施方式相同的附图标记。以下,说明与第1实施方式不同的构成。如图10所示,本实施方式所涉及的有源矩阵基板120a是在有源矩阵基板120a中与

栅极线13G的延伸方向(X轴方向)平行的边中的与源极驱动器3为相反侧的边形成凹凸形状。并且,与有源矩阵基板120a中的凹部及凸部的X轴方向的宽度大致相同的长度的栅极线13G群形成于这一宽度的各列(以下,设为列S1、S2、S3、S4)。即,在图10的例子中,各栅极线13G形成于比有源矩阵基板120a中的栅极线13G的延伸方向(X轴方向)的最大宽度 l_{max} 短的长度。

[0200] 栅极线13G群在各列中在Y轴方向上以固定的间隔大致平行地排列。列S1和列S3排列有GL(1)~GL(n+a)行的栅极线13G。列S2和列S4排列有G(1)~G(n)行的栅极线13G。另外,虽然在图10中省略了图示,但在有源矩阵基板120a中,以与栅极线13G群交叉的方式形成有与Y轴平行的源极线15S群,另外,在源极驱动器3侧的边框区域形成有端子部12s。

[0201] 另外,虽然在图10中简化了记载,但在显示区域内,与第1实施方式同样,在排列于S1~S4的各列的栅极线13G之间形成有栅极驱动器11,配置于各列的栅极驱动器11由配线15L1(参照图3等)连接。时钟信号、电源电压信号等控制信号从端子部12g通过配线15L1供应到排列于各列的栅极驱动器11。因此,在该例中,排列于列S1的各栅极线13G由栅极驱动器群11_s1依次扫描,排列于列S2的各栅极线13G由栅极驱动器群11_s2依次扫描。另外,排列于列S3的各栅极线13G由栅极驱动器群11_s3依次扫描,排列于列S4的各栅极线13G由栅极驱动器群11_s4依次扫描。

[0202] 此外,在图10的例子中,示出了对1个栅极线13G连接有1个栅极驱动器11的例子,但也可以对1个栅极线13G连接有多个栅极驱动器11。另外,1个栅极线13G只要是能形成至少1个栅极驱动器11的开关元件的长度即可。

[0203] 图11是示例出有源矩阵基板120a的驱动定时的图。S1和S3的列的栅极驱动器群11_s1、11_s3根据控制信号,从GL(1)至GL(n+a)行依次驱动栅极线13G而输出置位信号。S2和S4的列的栅极驱动器群11_s2、11_s4根据控制信号,从GL(1)至GL(n)行依次驱动栅极线13G而输出置位信号。由此,如图11所示,从 t_0 时开始扫描,列S2和S4在 t_1 的定时结束扫描,列S1和S3在 t_2 的定时结束扫描。

[0204] 源极驱动器3对形成于列S1和S3的源极线15S(未图示)在GL(1)~GL(n+a)的栅极线13G的扫描期间 $t_0 \sim t_2$ 输出与视频信号相应的列S1和S3的数据信号S1_D、S3_D。然后,对形成于列S2和S4的源极线15S(未图示)在GL(1)~GL(n)的栅极线13G的扫描期间 $t_0 \sim t_1$ 输出与视频信号相应的列S2和S4的数据信号S2_D、S4_D,在扫描结束后的 $t_1 \sim t_2$ 的期间输出信号的振幅为最小的数据信号。例如,如果有源矩阵基板120a是常黑的显示模式,则在 t_1 以后,也可以输出表示黑的数据信号。

[0205] 在如上述的第2实施方式这样有源矩阵基板120a的1边具有凹凸形状的情况下,通过将凹凸部分的宽度相应的长度的栅极线13G形成于有源矩阵基板120a,在栅极线13G之间形成栅极驱动器11,能够按每个与凹凸部分的宽度相应的显示区域控制显示。另外,形成有凹部的列(S2、S4)的栅极线13G的扫描时间比形成有凸部的列(S1、S3)的栅极线13G的扫描时间短。在上述的第2实施方式中,在形成有凹部的列的栅极线的扫描结束后,到形成有凸部的列的扫描结束为止,输出信号的振幅为最小的数据信号,因此,能够降低驱动形成有凹部的列的源极线15S的功耗。

[0206] <第3实施方式>

[0207] 在本实施方式中,说明在显示区域内形成有非显示区域的有源矩阵基板的例子。

图12A是示出本实施方式的有源矩阵基板的概略构成的俯视图。在图12A中,对与第1实施方式同样的构成,标注与第1实施方式相同的附图标记。以下,说明与第1实施方式不同的构成。

[0208] 如图12A所示,本实施方式所涉及的有源矩阵基板220a在用虚线表示的显示区域200内形成有非显示区域300。

[0209] 图12B是表示沿图12A所示的I-I线切断的情况下的显示面板2的截面的图。如图12B所示,在本实施方式中,在有源矩阵基板220a的基板20上的显示区域200形成有包括栅极配线层13、源极配线层15、半导体层14等的元件层10,在非显示区域300未形成元件层10。有源矩阵基板20a与相对基板20b之间的液晶层40形成有非显示区域300和显示区域200。相对基板20b侧的偏振板30A和有源矩阵基板20a侧的偏振板30B形成于显示区域200,在非显示区域300的部分形成有孔300H。这样,本实施方式的显示面板2构成如下:在基板20和相对基板20b中非显示区域300的部分未形成孔300H,在非显示区域300的部分未形成元件层10和偏振板30A、30B。

[0210] 此外,设置有非显示区域300的显示面板2的构成不限于图12B所示的构成,例如,也可以是图12C所示的构成。在图12C中,在基板20和相对基板20b中非显示区域300的部分形成有孔300H。另外,在相对基板20b与有源矩阵基板20a之间,在非显示区域300与显示区域200的边界部分形成有密封液晶层40的密封材料50。这样,只要在显示面板2的显示区域的内侧形成有非显示区域,则图12B和图12C的任一构成均可。

[0211] 回到图12A,继续说明。在有源矩阵基板220a中,在形成有非显示区域300的列S3和未形成非显示区域300的列S1、S2、S4,形成有与各列的宽度大致相同的长度的栅极线13G群。即,各栅极线13G形成有比有源矩阵基板220a中的栅极线13G的延伸方向(X轴方向)的最大宽度 l_{max} 短的长度。栅极线13G群在各列中在Y轴方向上以固定的间隔大致平行地排列。列S1、S2以及S4排列有GL(1)~GL(n+a)的栅极线13G。在列S3中,在隔着非显示区域300的端子部12g侧的区域S32排列有GL(1)~GL(k)的栅极线13G,在边框区域301侧的区域S31排列有GL(n)~GL(n+a)的栅极线13G。此外,在图12A的例子中,列S1~S4中的栅极线在与相邻的列的边界附近被截断,但除了区域S31中的栅极线以外的栅极线也可以是未被截断的。

[0212] 另外,为了方便,省略了图示,但在有源矩阵基板220a的各列,与第1实施方式同样地形成有与Y轴平行的源极线15S群,在源极驱动器3侧的边框区域形成有端子部12s。另外,在栅极线13G之间形成有由配线15L1(参照图3、5A~5C等)各自连接的栅极驱动器11。

[0213] 此外,在列S3中,配置于区域S31的栅极驱动器11与配置于区域S32的栅极驱动器11未连接,而是通过布设于边框区域301的配线15L1与连接到列S2中的GL(n)的栅极线13G的栅极驱动器11连接。时钟信号、电源电压信号等控制信号从端子部12g通过形成于列S2和边框区域301的配线15L1供应到排列于区域S31的栅极驱动器11。然后,与区域S31的GL(n+a)的栅极线13G连接的栅极驱动器11从与列S2中的GL(n+a)的栅极线13G连接的栅极驱动器11接收置位信号(S)。即,区域S31中的栅极线13G的扫描方向与其它区域的扫描方向成为相反方向。

[0214] 另外,在列S3中的区域S31形成有:源极线15S,其形成于列S2和S4,布设至边框区域301。因此,形成于区域S31的源极线15S与区域S32的源极线15S是不连接的。因此,区域S32是从源极驱动器3侧沿着栅极线13G的扫描方向被供应数据信号,而区域S31是通过列

S2、S4的源极线15S从边框区域301侧被供应数据信号。即,区域S31的栅极线13G的扫描方向与其它区域的扫描方向为相反方向,因此,按GL(n+a)至GL(n)的顺序被写入数据。因此,源极驱动器3送出将应写入到区域S31中的GL(n)至GL(n+a)的各行的数据以在区域S31中的GL(n+a)至GL(n)的栅极线13G的各驱动定时按GL(n+a)至GL(n)的顺序写入的方式重新排列后的数据信号。

[0215] 图13是示例出图12的有源矩阵基板220a的驱动定时的图。列S1的各栅极驱动器11根据控制信号,依次扫描GL(1)~GL(n+a)行的栅极线13G。列S3中的区域S32的各栅极驱动器11根据控制信号,依次扫描GL(1)~GL(k)行的栅极线13G。列S2的各栅极驱动器11根据控制信号,依次扫描GL(1)~GL(n+a)行的栅极线13G。然后,列S3中的区域S31的各栅极驱动器11接收来自对列S2中的GL(n+a)行的栅极线13G进行扫描的栅极驱动器11的置位信号(S),根据通过形成于边框区域301的配线15L1供应的控制信号,依次扫描GL(n+a)~GL(n)行的栅极线13G。

[0216] 由此,如图13所示,区域S32中的GL(1)~GL(k)的栅极线13G的扫描是从t₀开始扫描,在t₁的定时结束,列S1、S2、S4中的GL(1)~GL(n+a)的栅极线13G的扫描在t₂(>t₁)的定时结束。然后,区域S31中的GL(n+a)~GL(n)的栅极线13G的扫描从列S2的扫描结束的t₂开始,在t₃(>t₂)的定时结束。

[0217] 源极驱动器3对形成于区域S32的源极线15S在GL(1)~GL(k)的扫描期间t₀~t₁输出与视频信号相应的区域S32的数据信号S32_D,在t₁以后,输出信号的振幅为最小的数据信号。另外,对形成于列S1的源极线15S在GL(1)~GL(n+a)的扫描期间t₀~t₂输出与视频信号相应的列S1的数据信号S1_D,在t₂以后,输出信号的振幅为最小的数据信号。作为信号的振幅为最小的数据信号,例如,如果有源矩阵基板220a是常黑的显示模式,则也可以输出表示黑的数据信号。然后,对形成于列S2和S4的源极线15S在GL(1)~GL(n+a)的扫描期间t₀~t₂输出与视频信号相应的列S2、S4的数据信号S2_D、S4_D,在t₂以后,输出与视频信号相应的区域S31的数据信号S31_D。

[0218] 即使在如上述的第3实施方式这样在显示区域内形成有非显示区域的情况下,也能够形成有非显示区域的列的显示区域(S31、S32)形成栅极线13G和源极线15S,使其与其它列的显示区域同样地被驱动。因此,能够不受栅极驱动器11的配置、源极线15S和栅极线13G的布设所带来的制约地设计显示面板2。

[0219] <第4实施方式>

[0220] 在上述的第3实施方式中,是如下例子:将未形成非显示区域300的列的源极线15S布设至边框区域301,并折回到形成有非显示区域300的列,由此,在形成有非显示区域300的列的与源极驱动器3为相反侧的区域S31中形成源极线15S。在本实施方式中,说明如下例子:以不将未形成非显示区域300的列的源极线15S布设至边框区域301的方式,在形成有非显示区域300的列中形成源极线15S。图14是示出本实施方式的有源矩阵基板的概略构成的俯视图。在图14中,对与第1实施方式及第3实施方式同样的构成标注与第1实施方式及第3实施方式相同的附图标记。以下,说明与第3实施方式不同的构成。

[0221] 如图14所示,本实施方式的有源矩阵基板320a与第3实施方式同样地在显示区域200内形成有非显示区域300。有源矩阵基板320a中的列S1、S4形成有与列的宽度大致相同的长度的栅极线13G群,在列S1、S4中的各栅极线13G之间形成有栅极驱动器11。另外,在该

例中,在列S2中,到形成有非显示区域300的GL(k+1)~GL(n)为止的各行形成有与列S2的宽度大致相同的长度的栅极线13G。并且,在列S2、S3中,在除了形成有非显示区域300的行以外的部分横跨列S2和列S3形成有栅极线13G。在列S2和列S3中的各栅极线13G之间,在列S2中形成有栅极驱动器11。因此,在该例中,在形成有非显示区域300的列S3的区域S31、S32,未形成栅极驱动器11。此外,在图14的例子中,在列S1与S2的边界附近、列S3与S4的边界附近以及形成有非显示区域300的部分,栅极线13G是被截断的,但除了形成有非显示区域300的部分以外,也可以是未被截断的。

[0222] 另外,如图14所示,在列S3中,从区域S32的端子部12g侧的端部至区域S31的边框区域301侧的端部附近形成有:源极线15S,其通过以沿着非显示区域300的外周的方式迂回的迂回配线15SL、13n(参照图15)连接。以下,具体说明区域S32中的源极线15S的连接。

[0223] 图15示出非显示区域300的X轴方向的长度是与6个像素(RGB×2)相当的长度,非显示区域300的Y轴方向的长度是与3个像素相当的长度的情况下的例子。此外,在图15中,为了方便,省略了栅极驱动器11的记载,但在栅极线13G之间形成有栅极驱动器11。

[0224] 如图15所示,形成于列S3的区域S32和区域S31的源极线15S通过形成至列S2、S4的像素区域的迂回配线13n和形成于该像素区域的迂回配线15SL连接。形成迂回配线15SL的像素区域是未形成栅极驱动器11的开关元件的像素区域。在此,图16示出将图15中的像素区域250放大的示意图。

[0225] 如图16所示,像素区域250是未形成栅极驱动器11的像素区域。在像素区域250中,在构成像素区域250的源极线15S之间以与源极线15S大致平行的方式形成有包括源极配线层15的迂回配线15SL。并且,以与栅极线13G大致平行的方式形成有通过接触部CH2与迂回配线15SL连接的迂回配线13n。迂回配线13n包括栅极配线层13,接触部CH2与第1实施方式的图7D同样地形成。迂回配线13n形成至在图15所示的列S3的像素区域251中形成的源极线15S,通过像素区域251的源极线15S和接触部CH2(未图示)连接。迂回配线15SL、13n成为位置及大小与时钟信号、电源电压信号的配线15L1相同,从而使得开口率与形成有栅极驱动器11的开关元件的像素区域的开口率大致相同。

[0226] 这样,通过未形成栅极驱动器11的像素区域中形成迂回配线15SL、13n,能够将源极线15S布设到形成有非显示区域300的列,供应来自源极驱动器3的数据信号。另外,在第4实施方式中,在形成有非显示区域300的列中未形成栅极驱动器11,因此,不需要如第3实施方式那样使对形成有非显示区域300的列的区域S31、32的栅极驱动器11供应控制信号的配线15L1折回到边框区域301,与第3实施方式相比,能够实现窄边框化。另外,为使开口率与形成有栅极驱动器11的像素区域的开口率大致相同,而形成有迂回配线15SL、13n,因此,能够抑制亮度不均等。

[0227] <第5实施方式>

[0228] 在本实施方式中,说明以第1驱动频率驱动显示区域的一部分区域而以比第1驱动频率低的第2驱动频率驱动其它区域的例子。以下,对与上述的实施方式同样的构成使用相同的附图标记,对与上述的实施方式不同的构成进行说明。

[0229] 显示面板2的液晶层是使用包括树脂的密封材料封入到相对基板20b与有源矩阵基板20a之间。在利用密封材料封入液晶层时,有时密封材料的杂质会混入到密封材料附近的液晶层。其结果是,液晶层的密封材料附近的部位的有效电压有时会比其它部分低。若为

了谋求低功耗化,使显示面板2的显示不以60Hz驱动而以1Hz驱动,则会发生密封材料附近的部分的显示速度变慢的现象。

[0230] 在本实施方式中,说明以比其它区域的驱动频率(例如,1Hz)高的驱动频率(例如,60Hz)驱动显示区域200的外周的一部分的例子。图17是示出本实施方式的有源矩阵基板420a的概略构成的俯视图。在有源矩阵基板420a中,矩形区域501、502示出形成有密封材料的边框区域(以下,称为密封材料区域501、502。)。在从密封材料区域501、502与显示区域200的边界起预先决定的宽度的区域S1、S2(以下,称为密封材料附近区域),形成有具有这一宽度的长度的栅极线13G群。另外,在显示区域200中,在除了密封材料附近区域S1、S2以外的区域S3,形成有具有区域S3的宽度的栅极线13G群。并且,在密封材料附近区域S1、S2与区域S3中的各栅极线13G之间,形成有驱动1个栅极线13G的至少1个栅极驱动器11。

[0231] 虽然在图17的例子中简化了记载,但每个区域的栅极驱动器11通过配线15L1(参照图3、5A~5C等)连接,来自端子部12g的控制信号通过配线15L1供应到各栅极驱动器11。另外,虽然在图17的例子中省略了图示,但在显示区域200中,以与栅极线13G交叉的方式形成有源极线15S群,在源极驱动器3侧的边框区域形成有端子部12s。

[0232] 例如,在显示相当于60Hz的动态图像的情况下,以1Hz驱动区域S3,以60Hz驱动密封材料附近区域S1、S2时,显示控制电路4通过端子部12g对密封材料附近区域S1、S2的栅极驱动器11输入使其以60Hz驱动密封材料附近区域S1、S2的各栅极线13G的控制信号。通过端子部12g对区域S3的栅极驱动器11输入使其以1Hz驱动区域S3的栅极线13G的控制信号。源极驱动器3按从外部输入的视频信号的每一帧对密封材料附近区域S1、S2和区域S3的源极线15S(未图示)供应表示该帧的应显示到各区域的动态图像数据的数据信号。在该情况下,虽然区域S3中的栅极线13G以1Hz被驱动,但密封材料附近区域S1、S2中的栅极线13G以60Hz被驱动,因此,能够抑制密封材料附近区域S1、S2的显示速度比区域S3慢的现象。

[0233] 另外,例如,在显示相当于1Hz的图像、静态图像的情况下,与上述同样,显示控制电路4通过端子部12g对密封材料附近区域S1、S2的栅极驱动器11输入使其以60Hz驱动密封材料附近区域S1、S2的栅极线13G的控制信号。通过端子部12g对区域S3的栅极驱动器11输入使其以1Hz驱动区域S3的栅极线13G的控制信号。

[0234] 在该情况下,源极驱动器3按每个源极线15S(未图示)具有缓冲电路(未图示)。源极驱动器3将从外部输入的相当于1Hz的图像数据中的应送出到密封材料附近区域S1、S2的源极线15S的图像数据预先保持于缓冲电路(未图示)。然后,读出保持于缓冲电路(未图示)的图像数据,并按每1/60秒对密封材料附近区域S1、S2的源极线15S(未图示)供应表示该图像数据的数据信号。由此,向密封材料附近区域S1、S2写入60次同一图像。另一方面,按每秒对区域S3的源极线15S(未图示)供应应送出到区域S3的源极线15S的图像数据。在该情况下,源极驱动器3能够以相当于1Hz的驱动频率送出数据信号,区域S3中的栅极驱动器11能够以相当于1Hz的驱动频率驱动栅极线13G。因此,与显示上述的相当于60Hz的动态图像的情况相比,能够降低区域S3的显示控制所需的功耗。

[0235] 此外,在上述的第5实施方式中,作为密封材料附近区域,举例说明了显示区域200中与Y轴平行的2边附近的区域,但也可以是显示区域200中与X轴平行的2边附近的区域,还可以是显示区域200的4边附近的区域。

[0236] <第6实施方式>

[0237] 在上述的第5实施方式的图17中,说明了区域S1~S3的栅极线13G形成为与区域的宽度大致相同的长度的例子。在图17的例子中,以相当于1Hz的频率驱动的区域S1、S2与以相当于60Hz的频率驱动的区域S3的边界是直线状的,因此,该边界部分容易被人眼感知。因此,在本实施方式中,说明以使得驱动频率不同的区域的边界成为非直线状的方式形成栅极线13G的例子。

[0238] 图18是示出本实施方式的有源矩阵基板421a的概略构成的俯视图。在图18中,对与第5实施方式同样的构成标注相同的附图标记。与第5实施方式同样地,密封材料附近区域S1、S2中的源极线15S(未图示)以相当于60Hz的驱动频率被供应数据信号,区域S3中的源极线15S(未图示)以相当于1Hz的驱动频率被供应数据信号。

[0239] 如图18所示,区域S3中的栅极线群13G_3以涵盖区域S3并与密封材料附近区域S1、S2的一部分重叠的方式形成。密封材料附近区域S1、S2中的栅极线群13G_1、13G_2形成于密封材料区域501、502的边界至栅极线群13G_3的端部之间。

[0240] 以使得栅极线群13G_1、13G_2与栅极线群13G_3的边界成为非直线状的方式决定栅极线群13G_1、13G_2、13G_3的各栅极线13G的长度。即,为使驱动频率低的区域(以下,设为第1区域)与驱动频率比该区域高的相邻区域(以下,设为第2区域)的栅极线群的边界成为非直线状,形成于第1区域的栅极线形成至第2区域的一部分。

[0241] 从显示控制电路4通过端子部12g对连接到栅极线群13G_1、13G_2的栅极驱动器11供应使其以相当于60Hz的驱动频率驱动栅极线群13G_1、13G_2的控制信号。另外,从显示控制电路4通过端子部12g对连接到栅极线群13G_3的栅极驱动器11供应使其以相当于1Hz的驱动频率驱动栅极线群13G_3的控制信号。

[0242] 由此,在区域S3中形成有栅极线群13G_3的部分的像素区域,以相当于1Hz的驱动频率驱动栅极线13G,以相当于1Hz的驱动频率送出数据信号,因此,数据仅写入1/60次。在区域S1中形成有栅极线群13G_3的部分的像素区域,虽然以相当于60Hz的驱动频率送出数据信号,但以相当于1Hz的驱动频率驱动栅极线13G,因此,仅1/60次进行数据的写入,而59/60次不进行数据的写入。

[0243] 此外,在与上述相反地,为使栅极线群13G_1、13G_2与栅极线群13G_3的边界成为非直线状而将栅极线群13G_1、13G_2形成至区域S3的一部分的情况下,在区域S3中形成有栅极线群13G_1、13G_2的部分的像素区域,尽管以相当于1Hz的驱动频率送出数据信号,仍会以相当于60Hz的驱动频率驱动栅极线13G。其结果是,在未送出数据信号的期间,可能会发生共用电极的电压等被意外地写入的情况。因此,用于驱动第2区域的栅极线只要以不形成至第1区域的一部分的方式构成即可。

[0244] <第7实施方式>

[0245] 在上述的第6实施方式中,说明了根据显示区域中的列以不同的驱动频率驱动的例子。在本实施方式中,说明根据显示区域中的列和行以不同的驱动频率驱动的例子。

[0246] 图19是示出本实施方式的有源矩阵基板的概略构成的俯视图。在图19的例子中,将有源矩阵基板520a的显示区域200沿着X轴方向4分割,与分割得到的各区域的宽度相当的GL(1)~GL(n)的栅极线13G群形成于每个区域。以下,将构成该各区域的列称为S1、S2、S3、S4。在该例中,各列中的栅极线13G具有比有源矩阵基板520a的X轴方向的宽度(最大长度lmax)短的长度。

[0247] 另外,虽然在图19的例子中简化了记载,但在各列中的栅极线13G与栅极线13G之间形成有至少1个栅极驱动器11',各列中的栅极驱动器11'与第1实施方式同样地由配线15L1(图3、5A~5C等参照)连接。各列中的栅极驱动器11'通过配线15L1接收来自显示控制电路4的控制信号。各列中的栅极线13G群由各列的栅极驱动器11'以固定的驱动频率按GL(1)至GL(n)的顺序扫描。

[0248] 另外,虽然在图19的例子中省略了图示,但在显示区域200中,以与栅极线13G群交叉的方式形成有与Y轴方向平行的源极线15S群,在源极驱动器3侧的边框区域形成有将来自源极驱动器3的数据信号供应到源极线15S的端子部12s。源极驱动器3将数据信号以固定的驱动频率输入到各源极线15S(未图示)。

[0249] 接着,说明本实施方式中的栅极驱动器11'的构成。图20是示出栅极驱动器11'的等价电路的一例的图。在该例中,栅极驱动器11'形成于GL(n-1)与GL(n)的栅极线13G之间。栅极驱动器11'从对GL(n-1)的栅极线13G进行扫描的栅极驱动器11'(前级的栅极驱动器)接收置位信号(S),根据控制信号驱动GL(n)的栅极线13G,向驱动GL(n+1)的栅极线13G的栅极驱动器11'(后级的栅极驱动器)输出置位信号(S)。

[0250] 如图20所示,栅极驱动器11'具有:包括TFT的TFT-A~TFT-M的开关元件;电容器Cbst;端子111~124;以及被输入低电平电源电压信号(VSS)的端子群。即,栅极驱动器11'在图9所示的第1实施方式的栅极驱动器11的开关元件的基础上,还具备TFT-K、TFT-L、TFT-M以及端子121~124。

[0251] 端子121接收从显示控制电路4输出的行选择信号(EN)。行选择信号(EN)是表示VDD(高电平)或者VSS(低电平)的电源电压信号。端子122接收从显示控制电路4输出的复位信号(CLR)。端子123从后级的栅极驱动器11'的端子124接收切换TFT-M的导通、截止的信号(R)。

[0252] 在图20中,TFT-K的栅极端子连接到netA,漏极端子连接到端子121。另外,TFT-K的源极端子连接到TFT-L和TFT-M的漏极端子以及端子120。端子120与GL(n)的栅极线13G连接。

[0253] TFT-L的栅极端子与端子122连接,漏极端子与TFT-K、TFT-M的源极端子以及端子120连接,源极端子连接到电源电压端子VSS。TFT-M的栅极端子与端子123连接,漏极端子与TFT-K、TFT-L的源极端子以及端子120连接,源极端子连接到电源电压端子VSS。

[0254] 在该例中,将电容器Cbst的一方电极、TFT-E、TFT-D的漏极端子以及TFT-F的源极端子所连接的配线称为netC。

[0255] 行选择信号(EN)是控制GL(n)的栅极线13G的驱动的导通/截止的信号。例如,当在GL(n)的栅极线13G的扫描时,表示VDD(高电平)的行选择信号(EN)输入到栅极驱动器11'时,GL(n)的栅极线13G根据时钟信号(CKA、CKB),从低电平转变为高电平并进行驱动。当在GL(n)的栅极线13G的扫描时,表示VSS(低电平)的行选择信号(EN)输入到栅极驱动器11'时,GL(n)的栅极线13G维持低电平。以下,说明栅极驱动器11'的具体动作。

[0256] 图21A是示出将表示VDD(高电平)的行选择信号(EN)输入到栅极驱动器11'的情况下的栅极线13G的扫描的时序图。在图21A中,t3至t4的期间是GL(n)的栅极线13G被选择的期间。从显示控制电路4供应的相位按每一个水平扫描期间反转的时钟信号(CKA)和时钟信号(CKB)通过端子116~119输入到栅极驱动器11'。另外,虽然在图21A中省略了图示,但按

每一个垂直扫描期间在固定期间成为高电平的复位信号 (CLR) 从显示控制电路4通过端子113~115、122输入到栅极驱动器11'。当被输入复位信号 (CLR) 时, netA、netB、netC和栅极线13G转变为低电平。

[0257] 在图21A的时刻t0至t1, 低电平的时钟信号 (CKA) 输入到端子116、117, 高电平的时钟信号 (CKB) 输入到端子118、119。由此, TFT-G成为导通状态, TFT-H成为截止状态, 因此, netB被充电为高电平。另外, TFT-C和TFT-D成为导通状态, TFT-F成为截止状态, 因此, netA被充电为低电平的电源电压 (VSS), 从端子120输出低电位的电位。

[0258] 接着, 当在时刻t1, 时钟信号 (CKA) 成为高电平, 时钟信号 (CKB) 成为低电平时, TFT-G成为截止状态, TFT-H成为导通状态, 因此, netB被充电为低电平。并且, TFT-C和TFT-D成为截止状态, 因此, netA、netC的电位维持低电平。TFT-L和TFT-M为截止状态, 因此, 端子120维持低电位的电位。

[0259] 在时刻t2, 时钟信号 (CKA) 成为低电平, 时钟信号 (CKB) 成为高电平, 置位信号 (S) 通过netC(n-1) 输入到端子111、112。由此, TFT-B成为导通状态, netA被充电为高电平。另外, TFT-J成为导通状态, TFT-G成为导通状态, TFT-H成为截止状态, 因此, netB维持低电平。另外, TFT-C和TFT-F成为截止状态, 因此, netA的电位不会下降, 而被维持。并且, TFT-L和TFT-M为截止状态, 因此, 从端子120向GL(n) 的栅极线13G输出netA的高电位的电位。在此期间, TFT-D为导通状态, 因此, netC的低电位的电位从端子124输出到后级的栅极驱动器11' 的端子111、112和前级的栅极驱动器11' 的端子123。

[0260] 当在时刻t3, 时钟信号 (CKA) 成为高电平, 时钟信号 (CKB) 成为低电平时, TFT-F成为导通状态, TFT-D成为截止状态。由于在netA与端子124之间设置有电容器Cbst, 因此, 随着TFT-F的端子116的电位的上升, netA被充电至比时钟信号 (CKA) 的高电平高的电位, netC也被充电为高电平。在此期间, TFT-G和TFT-J成为截止状态, TFT-H成为导通状态, 因此, netB的电位维持在低电平。TFT-C为截止状态, 因此, netA的电位不会下降。其结果是, TFT-L和TFT-M为截止状态, 因此, 时钟信号 (CKA) 的高电位的电位从端子120输出到GL(n) 的栅极线13G。另外, netC的高电位的电位作为后级的栅极驱动器11' 的置位信号 (S) 从端子124输入到后级的栅极驱动器11' 的端子111、112。另外, netC的高电位的电位作为前级的栅极驱动器11' 的信号 (R) 从端子124输出到前级的栅极驱动器11' 的端子123。由此, 前级的栅极驱动器11' 的TFT-M成为导通状态, GL(n-1) 的栅极线13G的电位从高电平转变为低电平。GL(n) 的栅极线13G被充电为高电平而成为选择状态。

[0261] 当在时刻t4, 时钟信号 (CKA) 成为低电平, 时钟信号 (CKB) 成为高电平时, TFT-G成为导通状态, TFT-H成为截止状态, 因此, netB被充电为高电平。由此, TFT-C成为导通状态, netA的电位从高电平转变为低电平。另外, TFT-D成为导通状态, TFT-F成为截止状态, 因此, netC的电位从高电平转变为低电平。端子123被提供netC(n+1) 的高电位的电位 (VDD), TFT-M成为导通状态。由此, 低电位的电位从端子120输出到GL(n) 的栅极线13G, GL(n) 的栅极线13G被充电为低电平。另外, netC的低电位的电位从端子124输出到后级的栅极驱动器11' 和前级的栅极驱动器11'。

[0262] 图21B是示出将表示VSS(低电平) 的行选择信号 (EN) 输入到栅极驱动器11' 的情况下的栅极线13G的扫描的时序图。在图21B中, 至时刻t2为止与图21A是同样的, 因此省略说明。

[0263] 在时刻 t_2 ,时钟信号(CKA)成为低电平,时钟信号(CKB)成为高电平,置位信号(S)通过 $netC(n-1)$ 输入到端子111、112。由此,TFT-B成为导通状态, $netA$ 被充电为高电平,但由于端子121中输入了低电平的行选择信号(EN),因此,会从端子120将 $netA$ 的低电平的电位输出到 $GL(n)$ 的栅极线13G。

[0264] 另外,当在时刻 t_3 ,时钟信号(CKA)成为高电平,时钟信号(CKB)成为低电平时,TFT-F成为导通状态,TFT-D成为截止状态。 $netA$ 被充电至比时钟信号(CKA)的高电平高的电位, $netC$ 也被充电为高电平,但端子121中输入了低电平的行选择信号(EN)。因此,会从端子120将低电平的电位输出到 $GL(n)$ 的栅极线13G。另外, $netC$ 的高电平的电位作为后级的栅极驱动器11'的置位信号(S)从端子124输出,作为前级的栅极驱动器11'的信号(R)从端子124输出。因此,通过输入VSS(低电平)的行选择信号(EN), $GL(n)$ 的栅极线13G会维持低电平的电位,因此不被驱动。

[0265] 这样,本实施方式中的栅极驱动器11'的包括TFT-K、TFT-L、TFT-M的电路部分根据从显示控制电路4供应的行选择信号(EN)输出将 $GL(n)$ 的栅极线13G切换为选择或者非选择的状态的信号,栅极驱动器11'的其它电路部分基于来自显示控制电路4的起始脉冲或者来自前级的栅极驱动器11'的置位信号(S)与来自显示控制电路4的时钟信号,向后级的栅极驱动器11'输出置位信号。

[0266] 接着,说明显示区域200内的栅极驱动器11'的配置例。图22A、图22B是示出在 $GL(n-1) \sim GL(n+1)$ 的栅极线13G之间配置栅极驱动器11'的情况下的整体布局的图。为了方便,将图22A与22B分开记载,但实际上,图22A的列200x与图22B的列200x的部分是连续的。

[0267] 在图22A和图22B中,在包括源极线15S和栅极线13G的各像素区域形成有像素电极17。在各栅极线13G之间形成有构成1个栅极驱动器11'的元件群。此外,在图22A和图22B中,为了方便,将驱动器11'中的开关元件的“TFT-”的文字省略来记载,但图22A和图22B所示的A~M表示图20所示的栅极驱动器11'的TFT-A~TFT-M。形成于 $GL(n-1)$ 与 $GL(n)$ 的栅极线13G之间的栅极驱动器11'从驱动 $GL(n-1)$ 的栅极线13G的前级的栅极驱动器11'接收置位信号(S),根据控制信号(CKA、CKB、EN、CLR、VSS),驱动 $GL(n)$ 的栅极线,向驱动 $GL(n+1)$ 的栅极线13G的后级的栅极驱动器11'输出置位信号(S)。

[0268] 图20所示的栅极驱动器11'的各元件分散配置于各自不同的像素区域。各行的栅极驱动器11'以输入到开关元件(TFT-D、TFT-F、TFT-G、TFT-H)的时钟信号(CKA、CKB)成为与输入到前级和后级的这些开关元件的时钟信号(CKA、CKB)相反的相位的方式配置。此外,在图22A和图22B中,栅极驱动器11'的各元件记载在所配置的像素区域中的与像素电极17不重叠的位置,但如第1实施方式(参照图7A~7D)中所说明的那样,在像素电极17与各元件之间设置有屏蔽层16,因此,即使与像素电极17重叠地配置各元件,也能防止其与像素电极17的干扰。

[0269] 在配置有接收时钟信号(CKA、CKB)、复位信号(CLR)、行选择信号(EN)、电源电压信号(VSS)的其中一种信号的元件的像素区域中,形成有助于供应这些信号的配线15L1。配线15L1以与源极线15S大致平行的方式横跨 $GL(n-1) \sim GL(n+1)$ 中形成有栅极驱动器11'的像素区域而形成。

[0270] 另外,与图9所示的栅极驱动器11同样地,栅极驱动器11'中的 $netA$ 、 $netB$ 、 $netC$ 的配线由包括栅极配线层13的配线13N形成。配线13N以与栅极线13G大致平行的方式横跨配

置有连接到netA、netB、netC的元件的像素区域而形成。

[0271] 接着,说明使图19所示的显示区域200显示动态图像(相当于60Hz)的情况。图23A是示例出应写入到显示区域200中的列S1~S4的各区域的各帧的数据的图。在列S1的区域中,按F1~F60的每一帧写入V101、V102...V160的数据。在列S2的区域中,按F1~F60的每一帧写入V201、V202...V260的数据。在列S3的区域中,按F1~F60的每一帧写入V301、V302...V360的数据。在列S4的区域中,按F1~F60的每一帧写入V401、V402...V460的数据。

[0272] 图23B是示出以60Hz的驱动频率驱动显示区域200的情况下的驱动定时的图。在向列S1~S4的各区域显示相当于60Hz的动态图像的情况下,在扫描GL(1)~GL(n)的栅极线13G的期间,表示VDD(高电平)的行选择信号(EN)从显示控制电路4输入到各列的各栅极驱动器11'的端子121。另外,为了以60Hz的驱动频率驱动各列的栅极线13G,时钟信号(CKA、CKB)被供应到各栅极驱动器11'。由此,列S1~S4中的各栅极驱动器11'根据时钟信号(CKA、CKB),以驱动频率60Hz扫描各列中的栅极线13G,如图23B所示,按GL(1)~GL(n)的顺序驱动栅极线13G。

[0273] 另外,对形成于各列的区域的源极线15S(参照图22),以60Hz的驱动频率从源极驱动器3输入图23A所示的各帧的数据信号。由此,如图23B所示,在第1~60帧的各帧中,在各列的GL(1)~GL(n)的栅极线13G依次被驱动的定时,将输出到各列的源极线15S(参照图22)的各帧的数据信号的数据写入到像素区域。

[0274] 接着,说明使图19所示的显示区域200显示静态图像的情况下的数据的写入。图24A是示例出应写入到显示区域200中的列S1~S4的各区域的帧的数据的图。在本实施方式中,在写入静态图像数据的情况下,以仅第1帧向各列的区域写入数据,第2~60帧不进行数据的写入的方式控制。因此,在至列S1~S4的各区域的第1帧的扫描结束为止,源极驱动器3输出帧F1的V101、V201、V301、V401的各数据的数据信号,在第2~60帧的期间,例如输出与共用电极的电位相当的数据信号。

[0275] 图24B是示出第1帧的驱动定时的图。如图24B所示,在第1帧中,对各列中的栅极驱动器11',从显示控制电路4输入表示VDD(高电平)的行选择信号(EN)。另外,为了以60Hz的驱动频率驱动各列的栅极线13G,时钟信号(CKA、CKB)被供应到各栅极驱动器11'。另外,对形成于各列的区域的源极线15S(参照图22),以60Hz的驱动频率从源极驱动器3输入图24A所示的第1帧的数据信号。由此,如图24B所示,在GL(1)~GL(n)的栅极线13G依次被驱动的定时,将输出到各列中的源极线15S(参照图22A、22B)的第1帧的数据信号的数据写入到像素区域。

[0276] 从第2帧至第60帧,显示控制电路4将表示VSS(低电平)的行选择信号(EN)输出到各列中的栅极驱动器11',源极驱动器3将表示共用电极的电位的数据信号输出到源极线15S(参照图22A、22B)。由此,如图24C所示,各列中的GL(1)~GL(n)的栅极线13G不被驱动,输出到各列中的源极线15S(参照图22A、22B)的数据信号的数据不会被写入。这样,在显示静态图像的情况下,通过仅在第1帧驱动栅极线13G,在第2~60帧的期间停止栅极线13G的驱动,能够实现省电。此外,由于在第2~60帧的期间,停止栅极线13G的驱动,因此,在显示控制电路4中,也可以在第2~60帧的期间停止时钟信号(CKA、CKB)的供应。通过这样构成,能够进一步降低功耗。

[0277] 接着,说明在有源矩阵基板520a中使图25所示的显示区域200中的区域P显示相当

于60Hz的动态图像而使其它区域显示静态图像的情况。在图25的例子中,区域P包含列S2、S3的区域中的GL(k)~GL(l)的栅极线13G群。

[0278] 图26是示例出应写入到显示区域200中的列S1~S4的各区域的数据的图。为了使列S1和S4的区域显示静态图像,如图26所示,以仅在第1帧向列S1、S4的区域写入数据,在第2~60帧不进行数据的写入的方式控制。

[0279] 源极驱动器3在至列S1、S2的各区域的栅极线13G的第1帧的扫描结束为止,对列S1、S2中的源极线15S(参照图22A、22B)输出帧F1的V101、V401的各数据的数据信号。

[0280] 为了在列S2、S4中使区域P显示动态图像而使区域P以外的区域显示静态图像,源极驱动器3在至列S2、S3的栅极线13G的第1帧的扫描结束为止,对列S2、S3中的源极线15S(参照图22A、22B)输出表示应显示到列S2、S3的各区域的V201、V301的数据信号。

[0281] 显示控制电路4在第1帧将表示VDD(高电平)的行选择信号(EN)输入到列S1~S4中的栅极驱动器11',为了以60Hz的驱动频率驱动栅极线13G而供应时钟信号(CKA、CKB)。由此,如图23B中所示,在各列中的栅极线13G依次被驱动的定时,将针对第1帧的各列的数据(V101~V401)写入到显示区域200。

[0282] 在第2帧以后,源极驱动器3对列S1、S4中的源极线15S(参照图22A、22B)输出与共用电极的电位相当的数据信号。另外,源极驱动器3对列S2、S3中的源极线15S(参照图22A、22B)输出表示应显示到列S2、S3的区域P的部分的各帧的数据V202~V260、V302~V360的数据信号。

[0283] 显示控制电路4在第2帧以后对列S1、S4中的栅极驱动器11'供应表示VSS(低电平)的行选择信号(EN)。另外,对列S2、S3中的栅极驱动器11',在GL(1)~GL(k-1)的栅极线13G的扫描期间供应表示VSS(低电平)的行选择信号(EN),在GL(k)~GL(l)的栅极线13G的扫描期间供应表示VDD(高电平)的行选择信号(EN)。然后,在GL(l+1)~GL(n)的栅极线13G的扫描期间供应表示VSS(低电平)的行选择信号(EN)。

[0284] 由此,在第2~60帧中,在列S2和列S3的区域中,如图27A所示,在每一帧中,行选择信号(EN)仅在GL(k)~GL(l)的栅极线13G的扫描期间为高电平,在GL(k)~GL(l)的栅极线13G依次被驱动的定时,向区域P写入数据。另一方面,在列S1和列S4的区域中,在第2~60帧中,如图27B所示,在GL(1)~GL(n)的栅极线13G被扫描的期间,行选择信号(EN)为低电平,因此,列S1和列S4中的栅极线13G不被驱动,不会进行数据的写入。

[0285] <第8实施方式>

[0286] 在上述的第3实施方式和第4实施方式中,说明了在边框区域中设置有端子部12g的边设置端子部12s并通过端子部12s向源极线15S供应数据信号的例子。在本实施方式中,说明在与第3实施方式和第4实施方式同样在显示区域内具有非显示区域的情况下,在与设置有端子部12s的边相对的边也设置供应数据信号的端子部并从两方端子部将数据信号供应到源极线15S的例子。

[0287] 图28A是示意性表示本实施方式的有源矩阵基板和连接到有源矩阵基板的各部的概略构成图。如图28A所示例的,有源矩阵基板620a与第3实施方式同样地形成有多个栅极线13G和多个源极线15S。在该例中,在显示区域200中设置有栅极驱动器群11A、11B、11C。栅极驱动器群各自包含按每个栅极线13G设置的栅极驱动器11。栅极驱动器群中的各栅极驱动器11通过上述的配线15L1连接。

[0288] 有源矩阵基板620a具有供应数据信号的端子部12sa、12sb。端子部12sa、12sb在边框区域中设置在与栅极线13G的延伸方向(x轴方向)大致平行的2个边。在有源矩阵基板620a的外侧,在设置有端子部12sa的边设置有源极驱动器3a。端子部12sa与源极驱动器3a连接。另外,在有源矩阵基板620a的外侧,在设置有端子部12sb的边设置有源极驱动器3b。端子部12sb与源极驱动器3b连接。源极驱动器3a和源极驱动器3b将相同的数据信号同时向端子部12sa、12sb分别输出。

[0289] 此外,虽然在图28A所示的例子中,省略了端子部12g的图示,但在设置有端子部12sa的边框区域中设置有端子部12g。另外,在该例中,省略了电源5(参照图14等)的图示,但与第3实施方式同样,在设置有端子部12g的边设置有电源5。有源矩阵基板620a、显示控制电路4和源极驱动器3a、3b由电源5供应电源电压信号。

[0290] 有源矩阵基板620a在栅极驱动器群11A与11B之间具有非显示区域300a、300b,在栅极驱动器群11B与11C之间具有非显示区域300c。原本要在非显示区域300a、300b、300c中交叉的栅极线13G和源极线15S在非显示区域300a、300b、300c中被截断。

[0291] 未配置非显示区域300a、300b、300c的部分的源极线15S从端子部12sa延伸至端子部12sb,连接到端子部12sa和端子部12sb。因此,未配置非显示区域300a、300b、300c的部分的源极线15S通过端子部12sa被供应从源极驱动器3a输出的数据信号,并且通过端子部12sb被供应从源极驱动器3b输出的数据信号。

[0292] 在非显示区域300a、300b、300c中被截断的源极线15S中的端子部12sa侧的源极线15S与端子部12sa连接,由源极驱动器3a供应数据信号。另外,端子部12sb侧的源极线15S与端子部12sb连接,由源极驱动器3b供应数据信号。

[0293] 在此,图28B示出将图28A中的配置有非显示区域300a、300b的部分放大的示意图。如图28B所示例的,在有源矩阵基板620a中,配置于非显示区域300a的x轴方向的宽度R1、非显示区域300b的x轴方向的宽度R2处的源极线15S在非显示区域300a、300b的边界附近中断。在非显示区域300a中被截断的源极线15S中的配置于端子部12sa侧的源极线15S通过端子部12sa被供应数据信号,配置于端子部12sb侧的源极线15S通过端子部12sb被供应数据信号。

[0294] 另外,配置有非显示区域300a、300b的行的栅极线13G($GL(k-3) \sim GL(k-1)$, $GL(k-10) \sim GL(k-5)$)在非显示区域300a、300b的边界附近被截断。在该例中,在非显示区域300a中被截断的左侧(x轴负方向侧)的 $GL(k-3) \sim GL(k-1)$ 的栅极线13G由栅极驱动器群11A中的驱动 $GL(k-3) \sim GL(k-1)$ 的栅极驱动器11驱动。另一方面,在非显示区域300a中被截断的右侧(x轴正方向侧)的 $GL(k-3) \sim GL(k-1)$ 的栅极线13G由栅极驱动器群11B中的驱动 $GL(k-3) \sim GL(k-1)$ 的栅极驱动器11驱动。

[0295] 另外,在非显示区域300b中被截断的左侧(x轴负方向侧)的 $GL(k-10) \sim GL(k-5)$ 的栅极线13G由栅极驱动器群11A中的驱动 $GL(k-10) \sim GL(k-5)$ 的栅极驱动器11驱动。另一方面,在非显示区域300b中被截断的右侧(x轴正方向侧)的 $GL(k-10) \sim GL(k-5)$ 的栅极线13G由栅极驱动器群11B中的驱动 $GL(k-10) \sim GL(k-5)$ 的栅极驱动器11驱动。

[0296] 在如图28A、B所示例的那样对一个栅极线13G设置多个栅极驱动器11并在多个栅极驱动器之间设置多个非显示区域的情况下,只要以使各个非显示区域中交叉的栅极线13G及源极线15S相互不同的方式配置非显示区域即可。通过这样配置,能够由配置于非显

示区域的左侧的栅极驱动器11驱动在非显示区域中被截断的左侧的栅极线13G,由配置于非显示区域的右侧的栅极驱动器11驱动在非显示区域中被截断的右侧的栅极线13G。另外,能够从源极驱动器3a将数据信号供应到在非显示区域中被截断的源极线15S中的端子部12sa侧的源极线15S,而从源极驱动器3b将数据信号供应到端子部12sb侧的源极线15S。因此,既不需要在配置有非显示区域的部分布设其它列的源极线15S,也不需要对在非显示区域中被截断的源极线15S设置迂回配线,能够降低源极线15S的寄生电容。

[0297] <第8实施方式的应用例1>

[0298] 在上述的第8实施方式中,说明了未配置非显示区域的部分的源极线15S通过端子部12sa和端子部12sb被供应来自源极驱动器3a、3b的数据信号的例子,但未配置非显示区域的部分的源极线15S也可以构成为由源极驱动器3a、3b的其中一方供应数据信号。在该情况下,另一方源极驱动器停止对未配置非显示区域的部分的源极线15S输出数据信号。另外,未配置非显示区域的部分的源极线15S也可以构成连接到端子部12sa或者端子部12sb的其中一方而不与另一方连接。

[0299] <第8实施方式的应用例2>

[0300] 在上述的第8实施方式的例子中,说明了有源矩阵基板620a具有大致长方形的形状并在显示区域内具有非显示区域的例子,但例如也可以是如图29所示例的那样具有梯形的形状并在显示区域200内具有非显示区域的有源矩阵基板621a。

[0301] 在图29的例子中,端子部12sb配置于有源矩阵基板621a的大致平行的2个边中的短边侧的边框区域,端子部12sa配置于长边侧的边框区域。端子部12sb与有源矩阵基板621a中的形成于具有与短边的长度大致相同的宽度的区域R30的源极线15S连接。端子部12sa与有源矩阵基板621a中的形成于除了区域R30以外的区域R31和R32的源极线15S连接。此外,虽然在图29中省略了图示,但在配置有端子部12sa的边框区域设置有端子部12g。

[0302] 另外,虽然在图29的例子中省略了图示,但与上述的图28A同样,端子部12sa与设置于有源矩阵基板621a的外侧的配置有端子部12sa的边的源极驱动器3a连接。另外,端子部12sb与设置于有源矩阵基板621a的外侧的配置有端子部12sb的边的源极驱动器3b连接。端子部12sa将从源极驱动器3a输出的数据信号供应到形成于区域R31和R32的源极线15S,端子部12sb将从源极驱动器3b输出的数据信号供应到形成于区域R30的源极线15S。

[0303] 如图29所示例的,有源矩阵基板621a不是大致长方形的形状,因此,区域R31和R32中的源极线15S比区域R30中的未配置非显示区域的部分的源极线15S短,但通过连接到一方端子部12sa,对这些源极线15S也能够供应数据信号。

[0304] <第9实施方式>

[0305] 如图2所示,上述的第1实施方式的有源矩阵基板20a的外形是:左右的上端部分具有圆弧状,除了圆弧状的部分以外的其它部分的宽度大致相同。形成于该有源矩阵基板20a的显示区域也具有与其外形同样的形状。以下,说明这样的有源矩阵基板20a的制造方法的一例。

[0306] (第1制造方法)

[0307] 首先,在大致长方形的基板20上,如图7A~7D所示,依次形成栅极配线层13、栅极绝缘膜21、半导体层14、源极配线层15、保护层22、保护层23、屏蔽层16、层间绝缘层24、像素电极17的各层,形成具有大致长方形的显示区域的有源矩阵基板(第1有源矩阵基板)。即。

在第1有源矩阵基板上,形成具有大致相同的长度并按固定间隔排列的多个栅极线13G和具有大致相同的长度并以与栅极线13G交叉的方式按固定间隔排列的多个源极线15S,并且形成显示所需要的各层。

[0308] 接着,对第1有源矩阵基板涂布抗蚀剂,使用与上述形状对应的规定的掩模图案进行干法蚀刻。在进行了干法蚀刻后,对于未被除去的层,也可以使用湿法蚀刻将不必要的部分除去。由此,形成于基板20的各层被蚀刻为与图2所示的有源矩阵基板20a的外形同样的形状。即,以使得一部分栅极线13G比栅极线13G的延伸方向上的显示区域的最大长度短的方式,将形成于第1有源矩阵基板的各层的一部分除去。然后,在第1有源矩阵基板上的所有的层被蚀刻后,将基板20加工为规定形状。对基板20涂布抗蚀剂,使用上述规定的掩模图案通过含有氟酸或者氟化氢铵和/或磷酸铵盐的蚀刻液对基板20进行蚀刻。由此,将基板20蚀刻为规定形状,形成图2所示例的有源矩阵基板20a(第2有源矩阵基板)。此外,基板20的切断不限于基于氟酸等的蚀刻的方法,也可以金刚石割刀进行切断,还可以使用研磨机进行切断。

[0309] 另外,在生成第1有源矩阵基板后,也可以对第1有源矩阵基板、贴合有相对基板的第1有源矩阵基板或者在第1有源矩阵基板与相对基板之间封入液晶层而得到的显示面板,使用金刚石割刀或者研磨机等进行切断,从而使其成为规定形状。或者,也可以涂布抗蚀剂,使用上述规定的掩模图案通过含有氟酸或者氟化氢铵和/或磷酸铵盐的蚀刻液进行蚀刻。

[0310] 上述第1制造方法是,在大致长方形的基板20上形成所有的层而生成具有大致长方形的显示区域的第1有源矩阵基板,然后,以使得至少一部分栅极线13G比栅极线13G的延伸方向上的显示区域的最大宽度短的方式,将第1有源矩阵基板的一部分除去,生成第2有源矩阵基板。在以下说明的第2制造方法中,每次在基板20上形成了一个层时,就将该层的一部分除去,由此,生成第2有源矩阵基板。以下,说明第2制造方法。

[0311] (第2制造方法)

[0312] 首先,在大致长方形的基板20上形成栅极配线层13。图30A是示意性表示在基板20上形成了栅极配线层13的状态的俯视图。通过形成栅极配线层13,如图30A所示,大致平行地按固定的间隔形成大致相同的长度的多个栅极线13G。在形成栅极配线层13后,在栅极配线层13上涂布抗蚀剂,使用规定的掩模图案对栅极配线层13进行蚀刻。由此,如图30B所示,图30A中形成于比与规定的掩模图案对应的形状P靠外侧的栅极线13G的部分被除去。其结果是,圆弧状的部分的栅极线13G比其它栅极线13G短。

[0313] 然后,如图7A~7D所示,在栅极配线层13的上层形成栅极绝缘膜21后,在栅极绝缘膜21上涂布抗蚀剂,使用规定的掩模图案对栅极绝缘膜21进行蚀刻。由此,形成于比与规定的掩模图案对应的形状P靠外侧的栅极绝缘膜21被除去(未图示)。

[0314] 然后,如图7A~7D所示,在栅极绝缘膜21的上层形成半导体层14后,在半导体层14上涂布抗蚀剂,使用规定的掩模图案对半导体层14进行蚀刻。由此,形成于比与规定的掩模图案对应的形状P靠外侧的半导体层14被除去(未图示)。

[0315] 接着,在半导体层14的上层形成源极配线层15。由此,如图30C所示,以与栅极线13G交叉的方式按固定的间隔形成大致相同的长度的源极线15S。在形成源极配线层15后,在源极配线层15上涂布抗蚀剂,使用规定的掩模图案对源极配线层15进行蚀刻。由此,如图

30D所示,图30C中形成于比与规定的掩模图案对应的形状P靠外侧的源极配线层15被除去。

[0316] 在对源极配线层15进行蚀刻后,如图7A~图7D所示,依次形成保护层22、保护层23、屏蔽层16、层间绝缘层24、像素电极17、接触孔H1、H2(未图示)。每次形成了一个层时,就涂布抗蚀剂,使用规定的掩模图案进行蚀刻。由此,基板20上的各层被蚀刻为与图2所示的有源矩阵基板20a的外形同样的形状。然后,与第1制造方法同样地,对基板20涂布抗蚀剂,使用规定的掩模图案对基板20进行蚀刻,由此,最终生成第2有源矩阵基板。

[0317] <第9实施方式的应用例>

[0318] 在上述的第9实施方式中,必须按显示器的每种尺寸(像素数)使用上述的制造方法生成有源矩阵基板。因此,在制造对应多种尺寸的显示器的有源矩阵基板的情况下,根据显示器的尺寸而需要多个生产线。在本应用例中,说明将对应某像素数(第1像素数)的显示器的第1有源矩阵基板切断,生成与比第1像素数小的第2像素数的显示器对应的多个第2有源矩阵基板的例子。

[0319] (应用例1)

[0320] 图31A是示出本应用例的第1有源矩阵基板的一例的示意图。虽然在图31A中省略了源极线15S的图示,但在作为第1有源矩阵基板的一例的有源矩阵基板720a上,以与栅极线13G交叉的方式形成有多个源极线15S。

[0321] 有源矩阵基板720a具有GL(1)~GL(n)的栅极线13G。另外,有源矩阵基板720a具有栅极驱动器群11 α 、11 β 。栅极驱动器群11 α 包含按GL(1)~GL(n)的每个栅极线13G设置的栅极驱动器11。另外,栅极驱动器群11 β 包含按GL(k+1)~GL(n)的每个栅极线13G设置的栅极驱动器11。栅极驱动器群11 α 和11 β 中的各栅极驱动器11与上述的第1实施方式同样由配线15L1连接。

[0322] 当起始脉冲信号通过配线15L1输入到驱动GL(1)的栅极线13G的栅极驱动器群11 α 的栅极驱动器11时,由栅极驱动器群11 α 的各栅极驱动器11从GL(1)开始依次驱动栅极线13G。当起始脉冲信号通过配线15L1输入到驱动GL(n)的栅极线13G的栅极驱动器群11 β 的栅极驱动器11时,由栅极驱动器群11 β 的各栅极驱动器11从GL(n)开始依次驱动栅极线13G。

[0323] 在从有源矩阵基板720a生成对应第2像素数的有源矩阵基板的情况下,将形成有栅极驱动器群11 β 的部分与未形成栅极驱动器群11 β 的部分之间沿着栅极线13G切断。在该例中,例如,将有源矩阵基板720a在以GL(k)与GL(k+1)的栅极线13G之间的切断线H为基准的位置切断。当有源矩阵基板720a被切断时,如图31B所示,会生成2个有源矩阵基板721a、722a。与上述的第9实施方式的第1制造方法同样,使用规定的掩模图案对有源矩阵基板721a、722a进行蚀刻,由此,生成具有与图2所示例的有源矩阵基板20a的外形同样的形状的有源矩阵基板721a、722a(参照图31C、31D)(第2有源矩阵基板)。

[0324] 在将有源矩阵基板721a用于显示器的情况下,如图31C所示,在边框区域中配置有GL(n)的栅极线13G的边设置端子部12g,将栅极驱动器群11 β 和端子部12g连接。从显示控制电路4输出的起始脉冲信号通过端子部12g供应到栅极驱动器群11 β 的驱动GL(n)的栅极线13G的栅极驱动器11。另外,从显示控制电路4输出的控制信号(时钟信号等)通过端子部12g供应到栅极驱动器群11 β 。由此,按GL(n)至GL(k+1)的顺序依次驱动栅极线13G。此时,有源矩阵基板721a中的栅极驱动器群11 α 未被供应控制信号,因而不会驱动。

[0325] 另一方面,在将有源矩阵基板722a用于显示器的情况下,如图31D所示,在有源矩

阵基板722a中配置有边框区域中的GL(1)的栅极线13G的边设置端子部12g,将栅极驱动器群11a和端子部12g连接。从显示控制电路4输出的起始脉冲信号通过端子部12g供应到栅极驱动器群11a的驱动GL(1)的栅极线13G的栅极驱动器11。另外,从显示控制电路4输出的控制信号(时钟信号等)通过端子部12g供应到栅极驱动器群11a。由此,按GL(1)至GL(k)的顺序依次驱动栅极线13G。

[0326] 此外,在将图31A所示的有源矩阵基板720a用于显示器的情况下,如图31E所示,在边框区域中配置有GL(1)的栅极线13G的边设置端子部12g,将栅极驱动器群11a和端子部12g连接。来自显示控制电路4的起始脉冲信号通过端子部12g供应到驱动GL(1)的栅极线13G的栅极驱动器11。然后,根据来自显示控制电路4的控制信号(时钟信号等),按GL(1)至GL(n)的顺序驱动栅极线13G。在该情况下,栅极驱动器群11b未被供应控制信号,因而不会驱动。

[0327] (应用例2)

[0328] 在上述的应用例1中,说明了将有源矩阵基板720a与栅极线13G的延伸方向大致平行地切断的例子,但也可以在与栅极线13G的延伸方向大致正交的方向切断来生成多个第2有源矩阵基板。

[0329] 在该情况下,例如可以如图32所示例的那样,在有源矩阵基板720a中,在由与栅极线13G的延伸方向大致正交的切断线H划分的左右的各区域,形成包含按GL(1)~GL(n)的每个栅极线13G设置的栅极驱动器11的栅极驱动器群11a和栅极驱动器群11γ。另外,例如,也可以在有源矩阵基板720a中,在由切断线H划分的左右的各区域,将包含按奇数行的每个栅极线13G设置的栅极驱动器11的栅极驱动器群与包含按偶数行的每个栅极线13G设置的栅极驱动器11的栅极驱动器群的组设置多个(未图示)。总之,只要在第1有源矩阵基板中,按每个栅极线形成多个栅极驱动器11,将该多个栅极驱动器之间沿着源极线15S切断,由此,生成多个第2有源矩阵基板即可。

[0330] (应用例3)

[0331] 在上述的应用例1、2中,说明了将有源矩阵基板720a上下或者左右地切断来生成2个有源矩阵基板的例子,但也可以将第1有源矩阵基板上下左右地切断来生成4个第2有源矩阵基板。

[0332] 图33A是示意性表示本应用例所涉及的第1有源矩阵基板的概略构成的俯视图。在图33A中,省略了源极线15S的图示。在图33A中,单点划线H1、H2表示成为切断的基准的位置,以下,称为切断线H1、H2。

[0333] 在图33A中,作为第1有源矩阵基板的一例的有源矩阵基板820a在由与栅极线13G的延伸方向大致正交的切断线H1划分的左右的各区域中形成有栅极驱动器群11aL、11bL和栅极驱动器群11aR、11bR。栅极驱动器群11aL、11aR包含按GL(1)~GL(n)的每个栅极线13G设置的栅极驱动器11。栅极驱动器群11bL、11bR包含按GL(n)~GL(k+1)的每个栅极线设置的栅极驱动器11。即,在有源矩阵基板820a中,按每个栅极线13G设置的栅极驱动器(第1栅极线驱动电路)与对于相互相邻的一部分栅极线13G按每个栅极线13G设置的栅极驱动器(第2栅极线驱动电路)的组(11aL与11bL、11aR与11bR)形成有多个。

[0334] 当起始脉冲信号通过配线15L1输入到驱动GL(1)的栅极线13G的栅极驱动器11时,栅极驱动器群11aL、11aL的各栅极驱动器11从GL(1)开始依次驱动栅极线13G。当起始脉冲

信号通过配线15L1输入到驱动GL(n)的栅极线13G的栅极驱动器11时,栅极驱动器群11BL、11BR的各栅极驱动器11从GL(n)开始依次驱动栅极线13G。

[0335] 通过以切断线H1,H2的位置为基准将有源矩阵基板820a切断,如图33B所示,会生成有源矩阵基板821a、822a、823a、824a。即,通过在有源矩阵基板820a中将第1栅极线驱动电路和第2栅极线驱动电路的组之间沿着源极线15S(未图示)切断,会生成作为第2有源矩阵基板的一例的4个有源矩阵基板821a、822a、823a、824a。由于有源矩阵基板820a的切断,会失去GL(k)与GL(k+1)之间的像素区域,在有源矩阵基板821a、822a中配置有GL(k+2)~GL(n)的栅极线13G,在有源矩阵基板823a、824a中配置有GL(1)~GL(k)的栅极线13G。

[0336] 在有源矩阵基板821a中设置有:栅极驱动器群11BL;以及栅极驱动器群11aL的一部分。在有源矩阵基板822a中设置有:栅极驱动器群11BR;以及栅极驱动器群11aR的一部分。在将有源矩阵基板821a、822a用于显示器的情况下,与上述的图31C所示的有源矩阵基板721a同样,在有源矩阵基板821a、822a中,设置与栅极驱动器群11BL、11BR各自连接的端子部12g。并且,构成为由栅极驱动器群11BL、11BR按GL(n)~GL(k+2)的顺序依次驱动栅极线13G。

[0337] 另一方面,在有源矩阵基板823a中设置有栅极驱动器群11aL的一部分,在有源矩阵基板824a中设置有栅极驱动器群11aR的一部分。有源矩阵基板823a、824a中的栅极驱动器群11aL、11aR各自包含对GL(1)~GL(k)的栅极线13G设置的栅极驱动器11。在将有源矩阵基板823a、824a用于显示器的情况下,与上述的图31D所示的有源矩阵基板722a同样,在有源矩阵基板823a和有源矩阵基板824a中,设置与栅极驱动器群11aL、11aR各自连接的端子部12g。并且,构成为由栅极驱动器群11aL、11aR按GL(1)~GL(k)的顺序驱动栅极线13G。

[0338] 如上述的应用例1~3所示,通过将1个有源矩阵基板(第1有源矩阵基板)切断,能够生成尺寸比第1有源矩阵基板小的多个有源矩阵基板(第2有源矩阵基板)。因此,与按显示器的每种尺寸(像素数)制造有源矩阵基板的情况相比,能够提高生产线的效率,降低制造成本。

[0339] 此外,由于第1有源矩阵基板的切断,会失去切断部分的像素。因此,优选在考虑到由于切断部分而失去的像素数的基础上设计第1有源矩阵基板。例如,在图33A所示例的有源矩阵基板820a对应像素数“8K4K”(7680×4320)的显示器的情况下,预先增加有源矩阵基板820a的像素数,使其如(8K+100像素)×(4K+50像素)等这样多于像素数“8K4K”(7680×4320)。在将该有源矩阵基板820a用于像素数“8K4K”(7680×4320)的显示器的情况下,只要使多余的像素(100×50)的部分显示黑色的图像即可。另外,如图33B所示,在将该有源矩阵基板820a切断,生成对应像素数“4K2K”(4096×2160)的显示器的4个有源矩阵基板821a~824a的情况下,只要利用多余的像素(100×50像素)来切断即可。

[0340] (应用例4)

[0341] 在第1有源矩阵基板中,形成有将来自源极驱动器3的数据信号供应到源极线15S的端子部12s的配线图案。当如上述的应用例2这样将第1有源矩阵基板沿着源极线15S切断时,有时端子部12s的配线图案也会被切断而在切断后的有源矩阵基板中产生无法被供应数据信号的像素。在本应用例中,说明以在切断后的有源矩阵基板中不会产生不能被供应数据信号的像素的方式生成第1有源矩阵基板的例子。

[0342] 图34A是示例出本应用例所涉及的第1有源矩阵基板的一部分的示意图。在作为第

1有源矩阵基板的一例的有源矩阵基板920a的边框区域中,形成有由源极驱动器(未图示)供应数据信号的端子部12s_1、12s_3、12s_4、12s_6~12s_8和包含多个端子部的端子群12s_2、12s_5。以下,在不区别端子部时称为端子部12s。在该例中,1个端子部12s例如与360个源极线15S连接。端子群12s_2、12s_5包含14个端子部12s。

[0343] 在有源矩阵基板920a中,形成有连接到端子部12s的源极线15S,以与源极线15S交叉的方式形成有多个栅极线13G。栅极线13G在由单点划线H10、H11、H12、H13示出的各位置被截断。在该例中,例如,在截断后的各列中分别配置有1080个栅极线13G。

[0344] 在有源矩阵基板920a中,按截断后的每个栅极线13G设置有1个或者多个栅极驱动器11。与连接到端子部12s_1、端子群12s_2、端子部12s_3的源极线15S交叉的栅极线13G连接有栅极驱动器群11a、11b。另外,与连接到端子部12s_4的源极线15S交叉的栅极线13G连接有栅极驱动器群11c。与连接到端子群12s_5、端子部12s_6的源极线15S交叉的栅极线13G连接有栅极驱动器群11d、11e。与连接到端子部12s_7的源极线15S交叉的栅极线13G连接有栅极驱动器群11f。与连接到端子部12s_8的源极线15S交叉的栅极线13G连接有栅极驱动器群11g。栅极驱动器群中的各栅极驱动器11通过配线15L1连接。此外,虽然在图34A中省略了图示,但在设置有端子部12s的边框区域中,设置有向栅极驱动器群供应包含时钟信号在内的控制信号的端子部12g(参照图2等)。

[0345] 在从有源矩阵基板920a生成第1像素数(例如 3840×1080)的显示器用的有源矩阵基板的情况下,在图34A中的H13与H10之间的像素区域的位置将有源矩阵基板920a切断。由此,H13与H10之间的像素区域即由栅极驱动器群11f驱动的像素区域被切断,而生成由32个端子部12s(12s_1~12s_6)和栅极驱动器群11a~11e驱动的有源矩阵基板。

[0346] 另外,在从有源矩阵基板920a生成两个比第1像素数小的第2像素数(例如 1920×1080)的显示器用的有源矩阵基板的情况下,在图34A中的H11与H12之间的像素区域的位置将有源矩阵基板920a切断,并且在H10的右侧的像素区域的位置将有源矩阵基板920a切断。由此,由栅极驱动器群11c驱动的像素区域和由栅极驱动器群11g驱动的像素区域被切断,如图34B所示,生成:由16个端子部12s(12s_1~12s_3)和栅极驱动器群11a、11b驱动的第2像素数的有源矩阵基板921a;以及由16个端子部12s(12s_5~12s_7)和栅极驱动器群11d~11f驱动的第2像素数的有源矩阵基板922a。

[0347] 然后,与上述的第1制造方法同样地,使用规定的掩模图案,将切断后的有源矩阵基板的一部分使用干法蚀刻等除去,由此,生成至少一部分栅极线13G比栅极线13G的延伸方向上的显示区域的最大宽度短的第2有源矩阵基板。此外,也可以在对切断后的有源矩阵基板贴合相对基板后,或者在切断后的有源矩阵基板与相对基板之间封入液晶后,与上述的第1制造方法同样地,以成为规定形状的方式进行切断来生成第2有源矩阵基板。

[0348] 这样,在有源矩阵基板920a中,为了在与第1像素数和第2像素数分别对应的位置将栅极线13G截断,而按每个区域形成栅极线13G,按各区域的每个栅极线13G设置栅极驱动器11,由此,能够驱动切断后的有源矩阵基板的各栅极线13G。另外,通过按每个区域设置对与栅极线13G交叉的源极线15S供应数据信号的端子部12s,能够向切断后的有源矩阵基板中的所有的源极线15S供应数据信号,能够消除掉无法显示图像的像素。另外,能够通过如H11~H13所示的栅极线的截断位置确定切断后的像素的数量、位置。

[0349] 在上述的例子中,说明了与1个端子部12s连接的源极线15S的数量相同的情况。通

过使1个端子部12s的输出数相同,能够对各端子部12s使用同一源极驱动器,因此,能够实现制造成本的降低、设计的效率化、显示的均匀化。然而,为了将因切断而变得不再需要的像素区域抑制为最小限度,还可以减少端子部12s_4及端子部12s_7的端子数。在该情况下,只要准备端子部12s_4及端子部12s_7与其它端子部在输出数上不同的源极驱动器即可。

[0350] <变形例>

[0351] 以上,说明了本发明的实施方式,但上述的实施方式仅仅是用于实施本发明的示例。因此,本发明不限于上述的实施方式,能在不脱离其宗旨的范围内对上述的实施方式适当进行变形来实施。以下,说明本发明的变形例。

[0352] (1) 在上述的第2实施方式中,举出了有源矩阵基板20a中与栅极线13G的延伸方向(X轴方向)平行的1边形成成为凹凸形状的例子,但例如也可以如图35A所示,在有源矩阵基板121a中,与源极线15S的延伸方向(Y轴方向)平行的2边形成成为凹凸形状。如图35A所示,以下,将与有源矩阵基板121a的Y轴平行的2边的一部分向内侧凹陷而形成的部分称为非显示区域310A、310B。

[0353] 在有源矩阵基板121a的显示区域200中,与非显示区域310A、310B的X轴方向的宽度大致相同的长度的栅极线13G形成于非显示区域310A、310B所处的列S1、S4。另外,在显示区域200中,在将列S1与列S4之间的区域分割而成的列S2、S3,形成有与各列的宽度大致相同的长度的栅极线13G。即,各栅极线13的长度比有源矩阵基板121a的X轴方向的最大宽度 l_{max} 短。

[0354] 在各列中的栅极线13G与栅极线13G之间,与第1实施方式同样形成有至少1个栅极驱动器11。各列中的栅极驱动器11通过配线15L1(参照图3、5A~5C等)连接。列S1、S4的边框区域301侧的区域S31a、S31b中的栅极驱动器11与第3实施方式同样是通过使连接列S2、S3中的栅极驱动器11的配线15L1布设至边框区域301并折回到区域S31a、S31b,而与列S2、S3中的栅极驱动器11连接。另外,形成有非显示区域310A、310B的列S1、S4中的区域S31a、S31b的源极线15S与第3实施方式同样是通过使列S2、S3中的源极线15S布设至边框区域301并折回到区域S31a、S31b而形成的。

[0355] 排列于区域S31a、S31b的栅极驱动器11是通过从列S3、S2布设到边框区域301的配线15L1而从端子部12g被供应时钟信号、电源电压信号等控制信号。并且,区域S31a、S31b的连接到G(n+a)的栅极线13G的栅极驱动器11从列S3、S2中的连接到G(n+a)的栅极线13G的栅极驱动器11接收置位信号(S)。另外,区域S31a、S31b的源极线15S从布设至边框区域301的列S3、S2的源极线15S接收数据信号。

[0356] 此外,也可以取代图35A所示的构成,而如图35B所示地构成。在图35B的例子中,在列S2和列S3中,形成有非显示区域S310A、310B的行(GL(k)~GL(n))的栅极线13G形成成为与列S2和列S3的宽度大致相同的长度。并且,在形成有非显示区域300的行以外的部分,分别横跨列S1和列S2、列S3和列S4形成有栅极线13G。在列S1和列S2中的各栅极线13G之间,在列S2中形成有栅极驱动器11。在列S3和列S4中的各栅极线13G之间,在列S3中形成有栅极驱动器11。因此,在该例中,在形成有非显示区域310A、310B的列S1的区域S31b、S32b以及列S4的区域S31a、S32a,未形成栅极驱动器11。

[0357] 在该情况下,如图35B所示,也可以使列S1中的区域S32b、S31b的源极线15S与第4实施方式同样地通过形成于列S2的像素区域的迂回配线15SL、13n(参照图15、16)连接。另

外,也可以使列S4中的区域S32a、S31a的源极线15S通过形成于列S3的像素区域的迂回配线15SL、13n(参照图15、16)连接。迂回配线15SL、13n(参照图15、16)形成于列S2、S3的像素区域中的未形成栅极驱动器11的开关元件的像素区域。另外,迂回配线15SL、13n(参照图15、16)以开口率与形成有开关元件的像素区域的开口率大致相同的方式形成。

[0358] (2) 在上述的第3实施方式中,举出了在显示区域200内形成有1个非显示区域300的例子,但也可以如图36A所示,在有源矩阵基板221a的显示区域200内形成有多个非显示区域300a、300b。在图36A的例子中,在有源矩阵基板221a中,在形成有非显示区域300a、300b的列S2、S4,形成有与非显示区域300a、300b的X轴方向的宽度大致相同的长度的栅极线13G。在未形成非显示区域300a、300b的列S1、S3、S5,形成有大致相同的长度的栅极线13G。各栅极线13G的长度是能形成至少1个栅极驱动器11的长度。

[0359] 在图36A中,仅记载了一部分源极线15S,但以与各列的栅极线13G交叉的方式形成有源极线15S。另外,虽然在图36A中省略了图示,但在形成有端子部12g的边框区域配置有将来自源极驱动器3的数据信号供应到各源极线15S的端子部12s。列S2、S4中的边框区域301侧的区域S31a、S31b的源极线15S与第3实施方式同样是通过使列S1、S3的任一源极线15S布设至边框区域301并折回到区域S31a、S31b而形成的。另外,区域S31a、S31b中的栅极驱动器11与第3实施方式同样是通过使连接列S3、S1中的栅极驱动器11的配线15L1布设至边框区域301并折回到区域S31a、S31b,而与列S3、S1中的栅极驱动器11连接。

[0360] 此外,也可以取代图36A所示的构成,而如图36B所示地构成。在图36B的例子中,在列S3中形成有与列S3的宽度大致相同的长度的栅极线13G。在列S1、S5中,形成有非显示区域S300a、300b的行(GL(k)~GL(n))的栅极线13G成为与列S1和列S5的宽度大致相同的长度。并且,除列S3外,在形成有非显示区域300的行以外的部分,分别横跨列S1和列S2、列S4和列S5形成有栅极线13G。在列S1和列S2中的各栅极线13G之间,在列S1中形成有栅极驱动器11。在列S4和列S5中的各栅极线13G之间,在列S5中形成有栅极驱动器11。因此,在该例中,在形成有非显示区域300a、300b的列S2的区域S31b、S32b以及列S4的区域S31a、S32a,未形成栅极驱动器11。

[0361] 在该情况下,如图36B所示,也可以与第4实施方式同样,使隔着非显示区域300a的区域S31a与S32a中的源极线15S通过形成于列S3的像素区域的迂回配线15SL、13b(参照图15、16)连接。另外,也可以使隔着非显示区域300b的区域S31b与S32b中的源极线15S通过形成于列S1的像素区域的迂回配线15SL、13b(参照图15、16)连接。

[0362] (3) 在上述的第1实施方式中,也可以取代栅极驱动器11,而使用第7实施方式中的栅极驱动器11'。通过使用栅极驱动器11',能够按每一行驱动显示区域200中的栅极线13G群。

[0363] (4) 在上述的第7实施方式中,说明了在显示静态图像的情况下,仅在第1帧驱动任意的栅极线,在第2至60帧停止该任意的栅极线的驱动的例子,但也可以构成如下。例如,也可以在第1至第2帧驱动任意的栅极线,在第3至60帧的期间,停止该任意的栅极线的驱动。总之,只要以根据驱动频率在至少一部分帧中使任意的栅极线的驱动停止的方式构成即可。

[0364] (5) 在上述的第1至第9实施方式中,说明了构成栅极驱动器11、11'的开关元件的半导体层14包括氧化物半导体的例子,但半导体层14也可以由多晶硅、非晶硅等构成。

[0365] (6) 在上述的第1至第9实施方式中,说明了在有源矩阵基板20a的基板20上形成有栅极线13G、源极线15S、栅极驱动器11、输入对栅极驱动器11的控制信号等的端子部12g、输入对源极线15S的数据信号等的端子部12s的例子,但除了这些以外,还可以形成有源极驱动器3和显示控制电路4。

[0366] (7) 在上述的第1至第9实施方式中,说明了显示面板2为液晶面板的例子,但也可以是对使用了有机EL (Electro-Luminescence:电致发光) 等的有源矩阵基板进行驱动的显示方式的面板。

[0367] (8) 上述的第1至第7实施方式和变形例的有源矩阵基板和显示面板也可用于智能电话的显示器、车辆的车速表、日式弹珠机或游戏机等显示器。

[0368] (9) 在上述的第9实施方式、第9实施方式的应用例1~4中,说明了以使至少一部分栅极线13G比栅极线13G的延伸方向上的显示区域的最大宽度短的方式将有源矩阵基板的一部分除去的例子,但在生成大致矩形的显示器所使用的有源矩阵基板的情况下,不进行将有源矩阵基板的一部分除去的工序。即,例如,可以将通过以由切断线H示出的位置为基准切断图31A所示的第1有源矩阵基板720a而得到的有源矩阵基板(图31B的721a、722a)用于显示器,也可以将通过以由切断线H示出的位置为基准切断图32所示的第1有源矩阵基板720a而得到的有源矩阵基板用于显示器。另外,还可以将通过以由线H1、H2示出的位置为基准切断图33A所示的第1有源矩阵基板820a而得到的有源矩阵基板(图33B的821a~824a)用于显示器。另外,还可以将通过以由线H13示出的位置为基准切断图34A所示的有源矩阵基板920a而得到的有源矩阵基板,或者通过以由线H11、H12、H10示出的位置为基准切断图34A所示的有源矩阵基板920a而得到的有源矩阵基板(图34B的921a、922a)用于显示器。

[0369] 工业上的可利用性

[0370] 本发明可用于具备使用了液晶、有机EL等的显示面板的显示器。

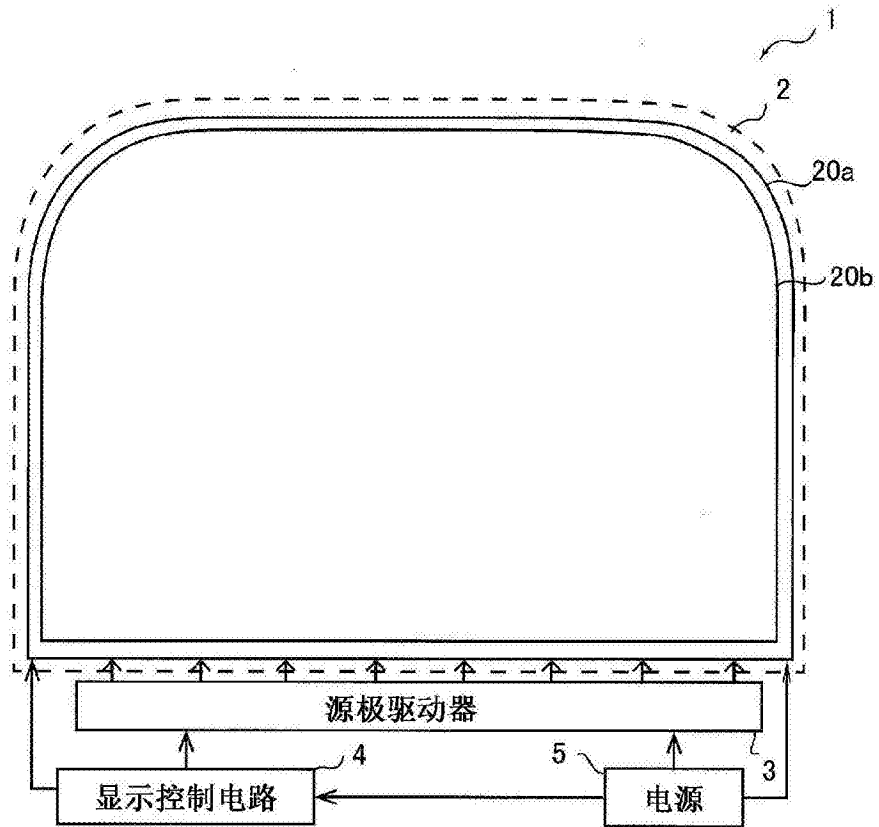


图1

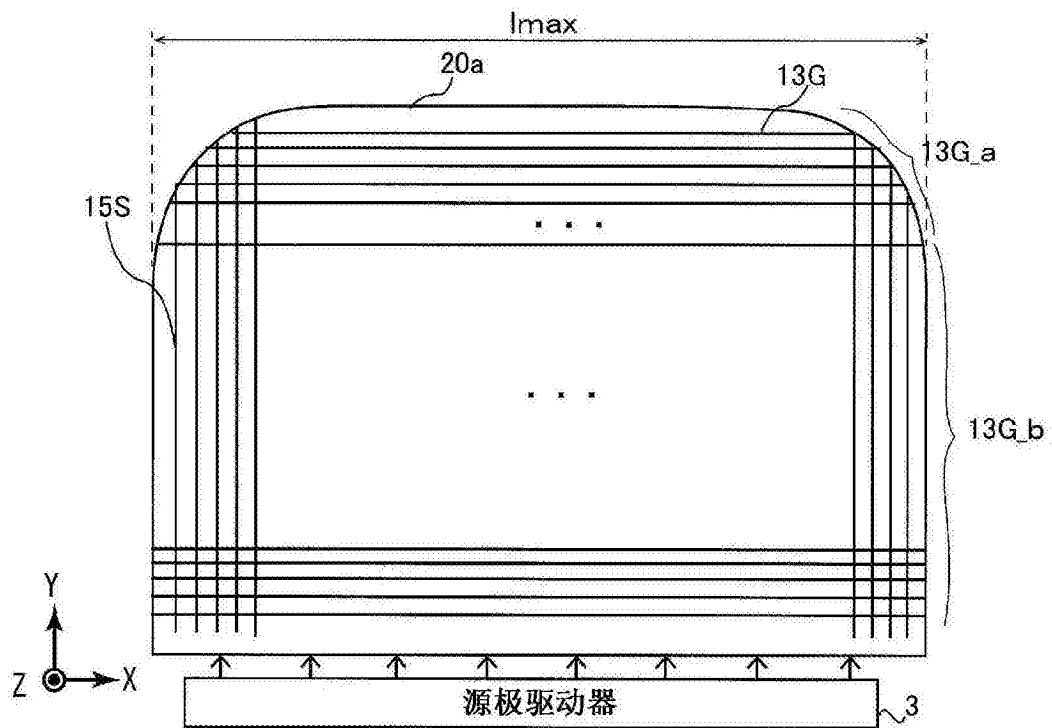


图2

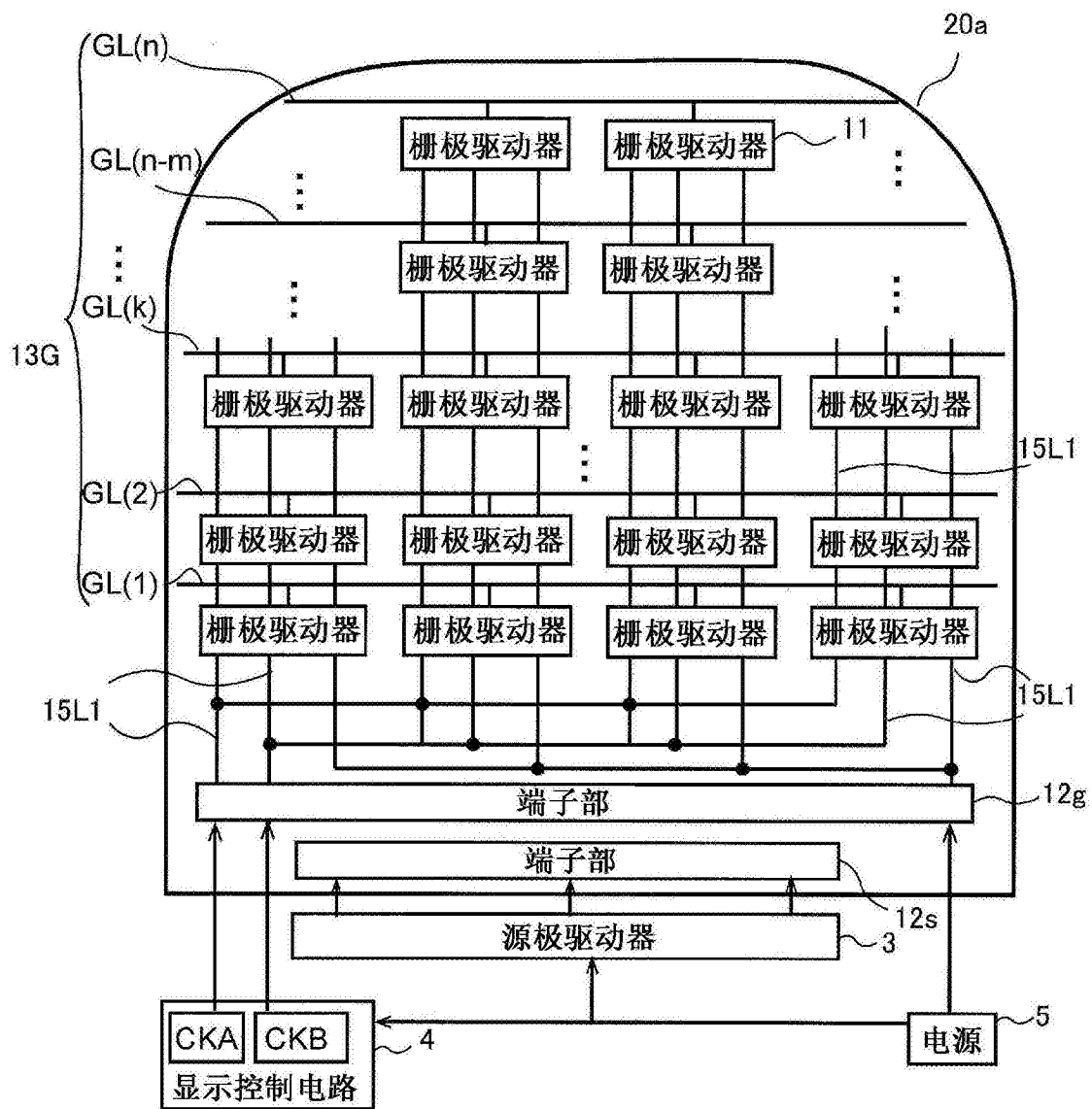


图3

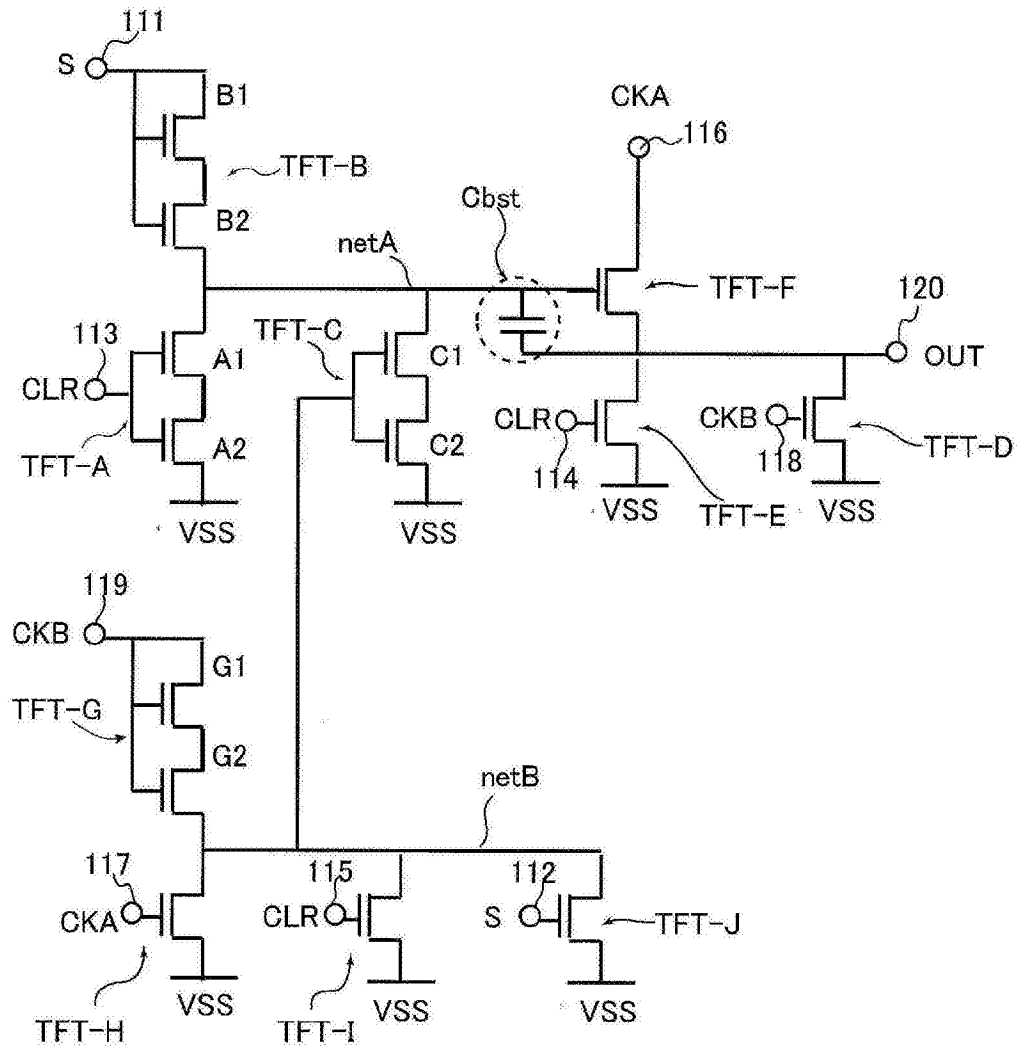


图4

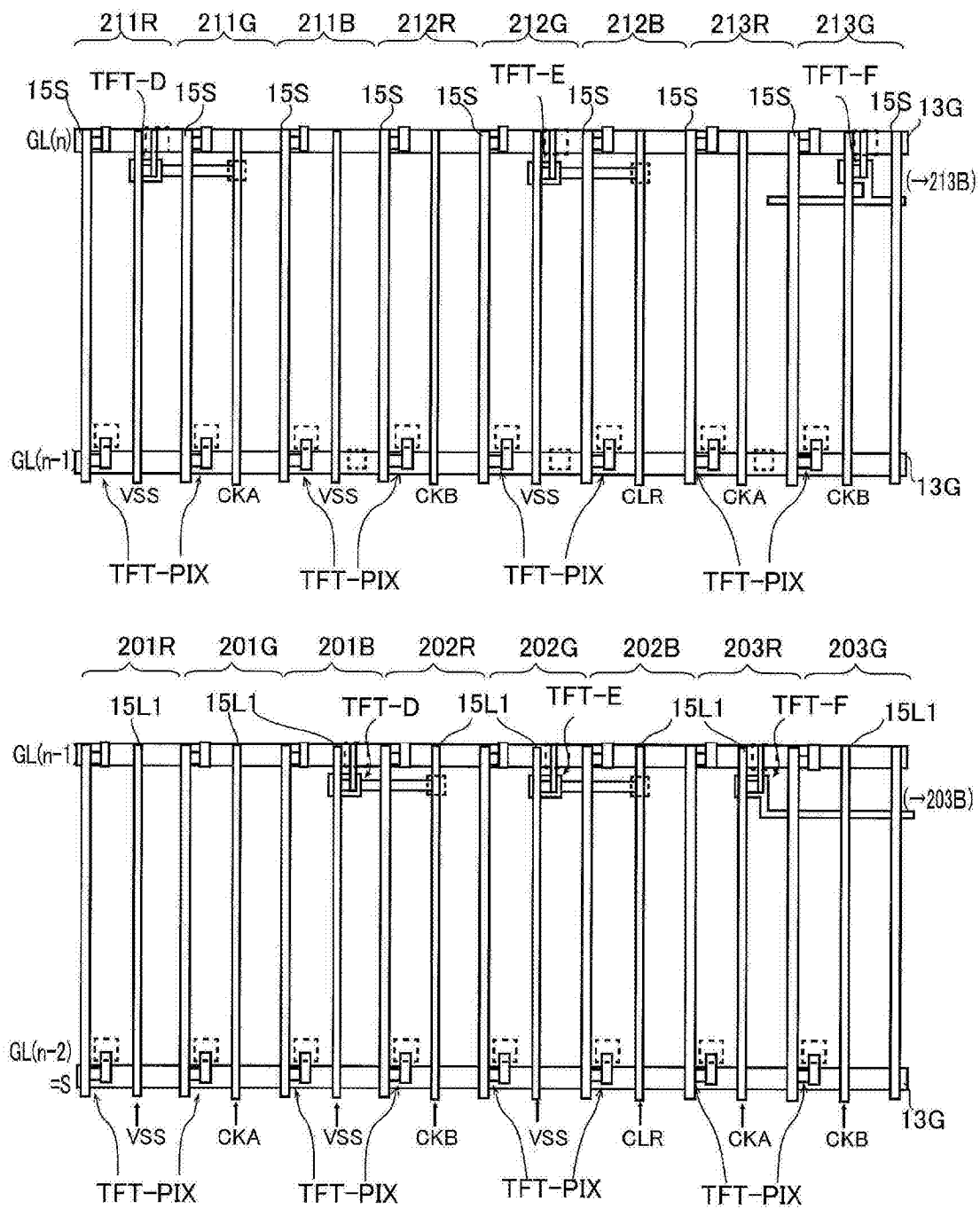


图5A

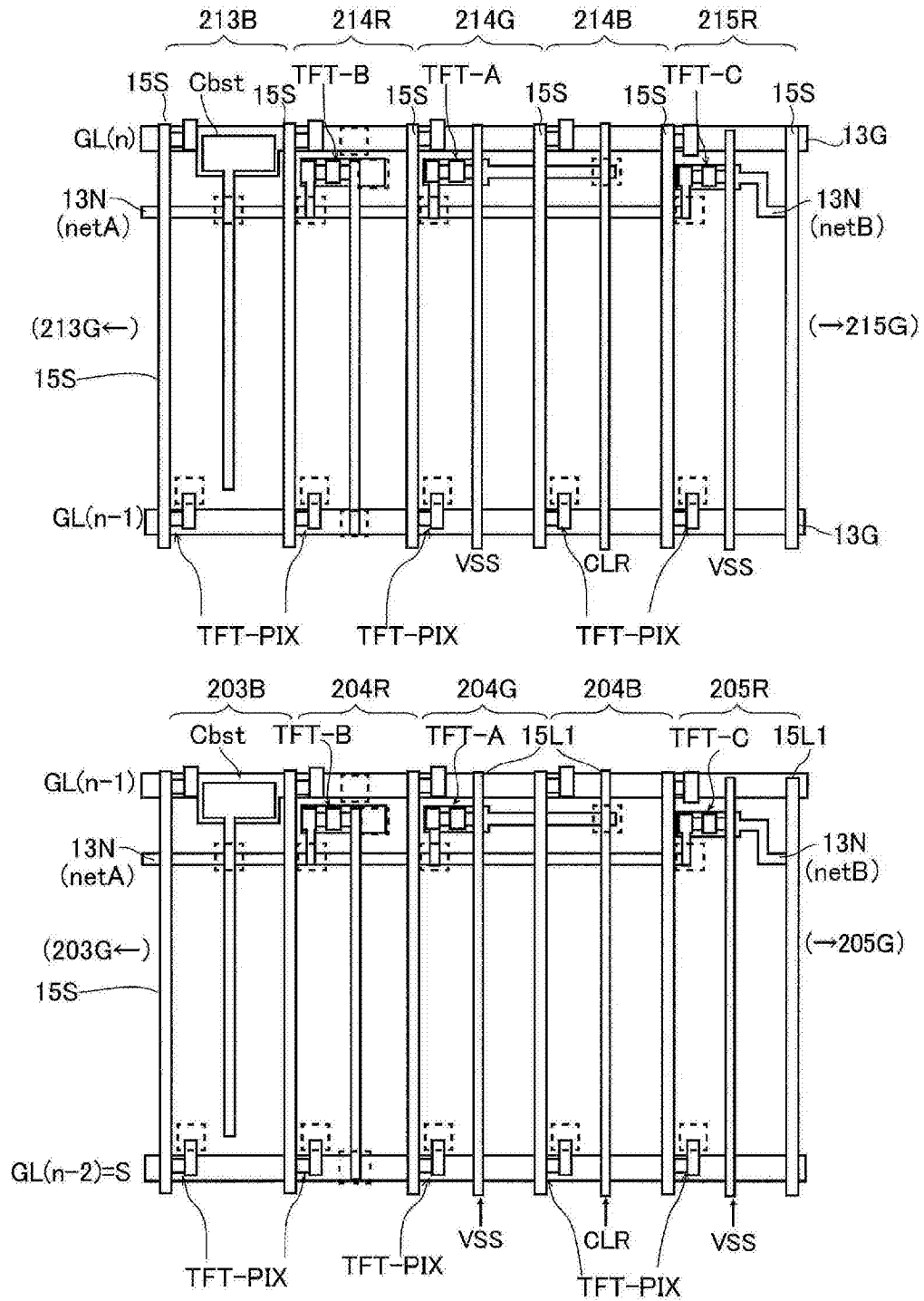


图5B

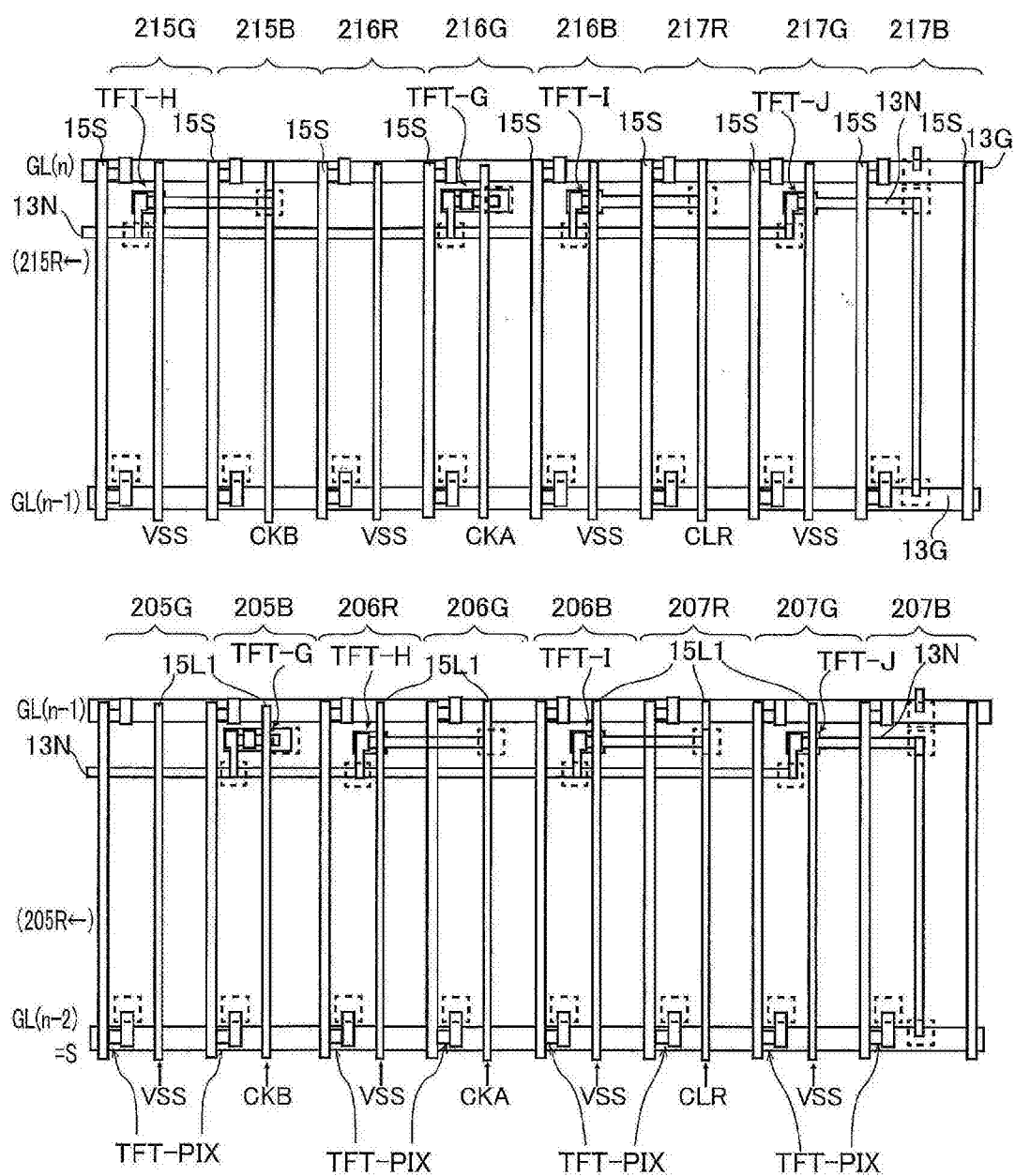


图5C

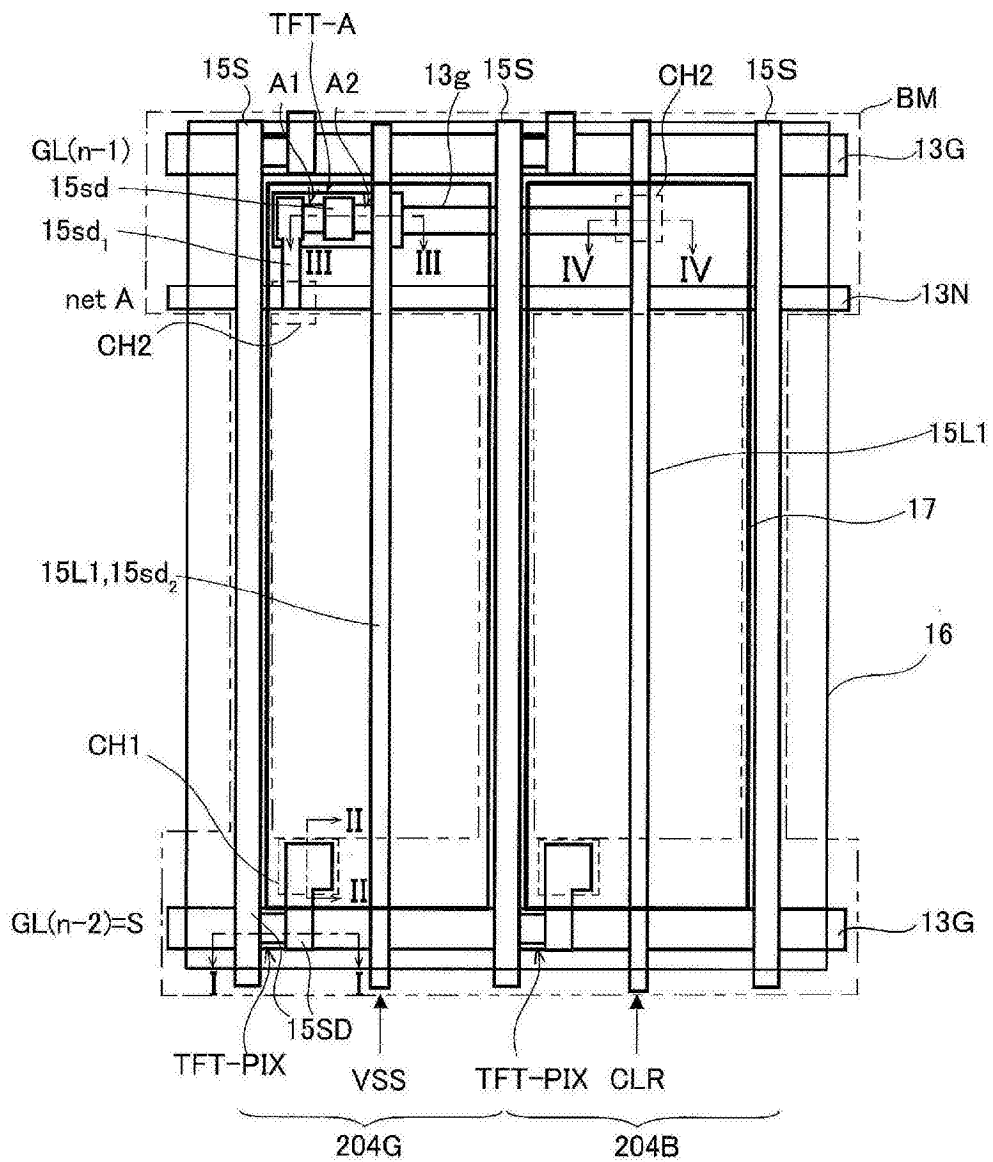


图6

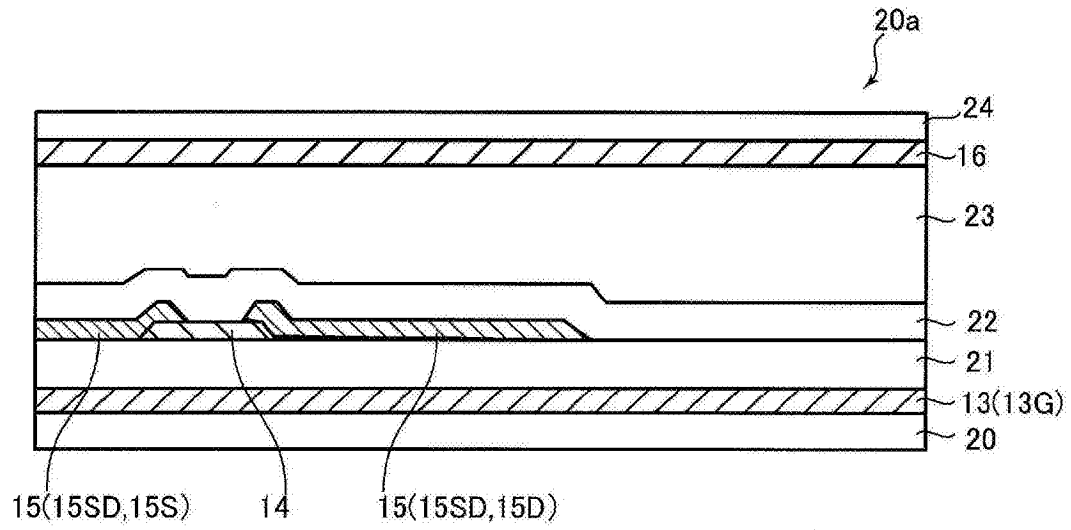


图7A

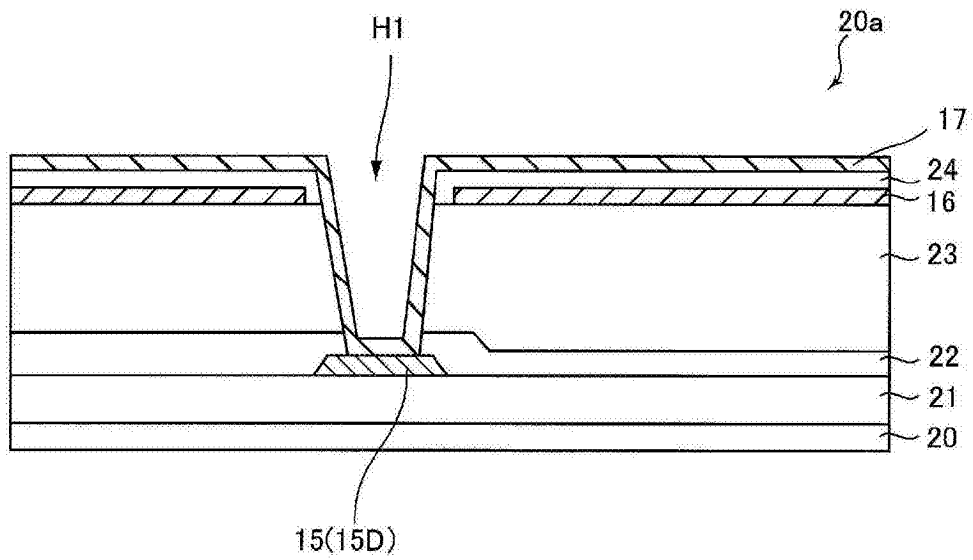


图7B

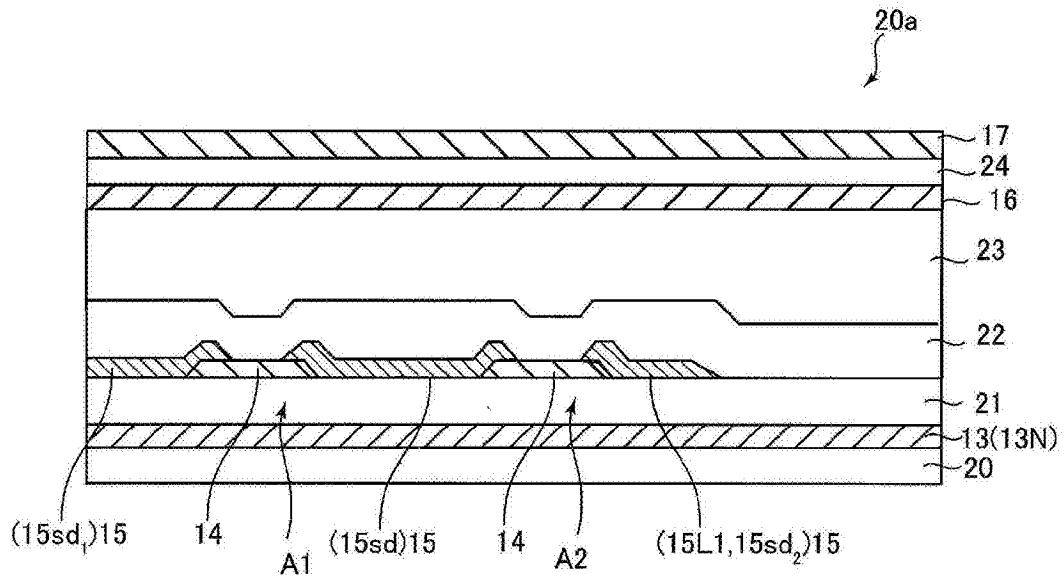


图7C

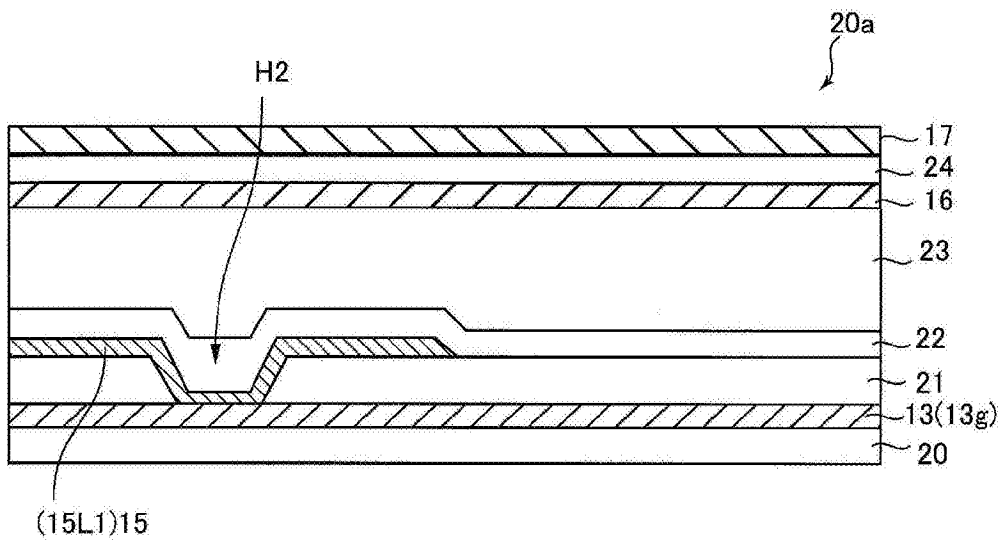


图7D

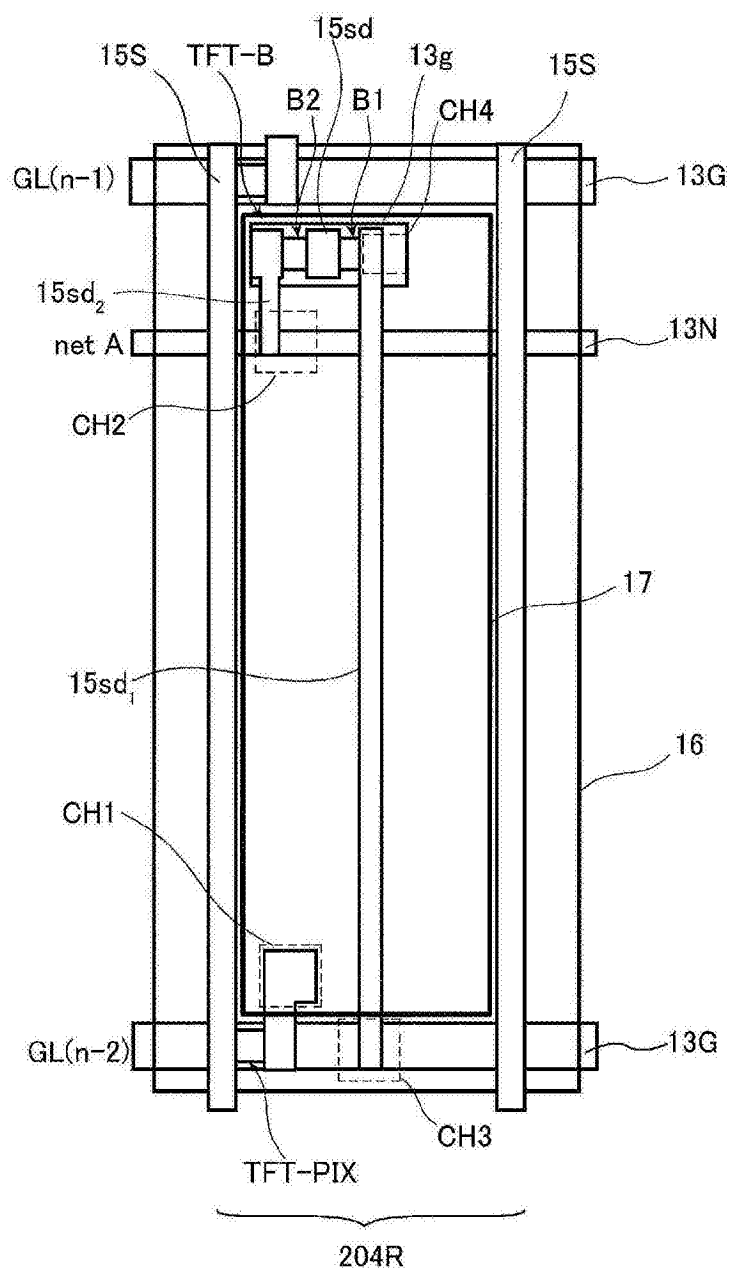


图 8A

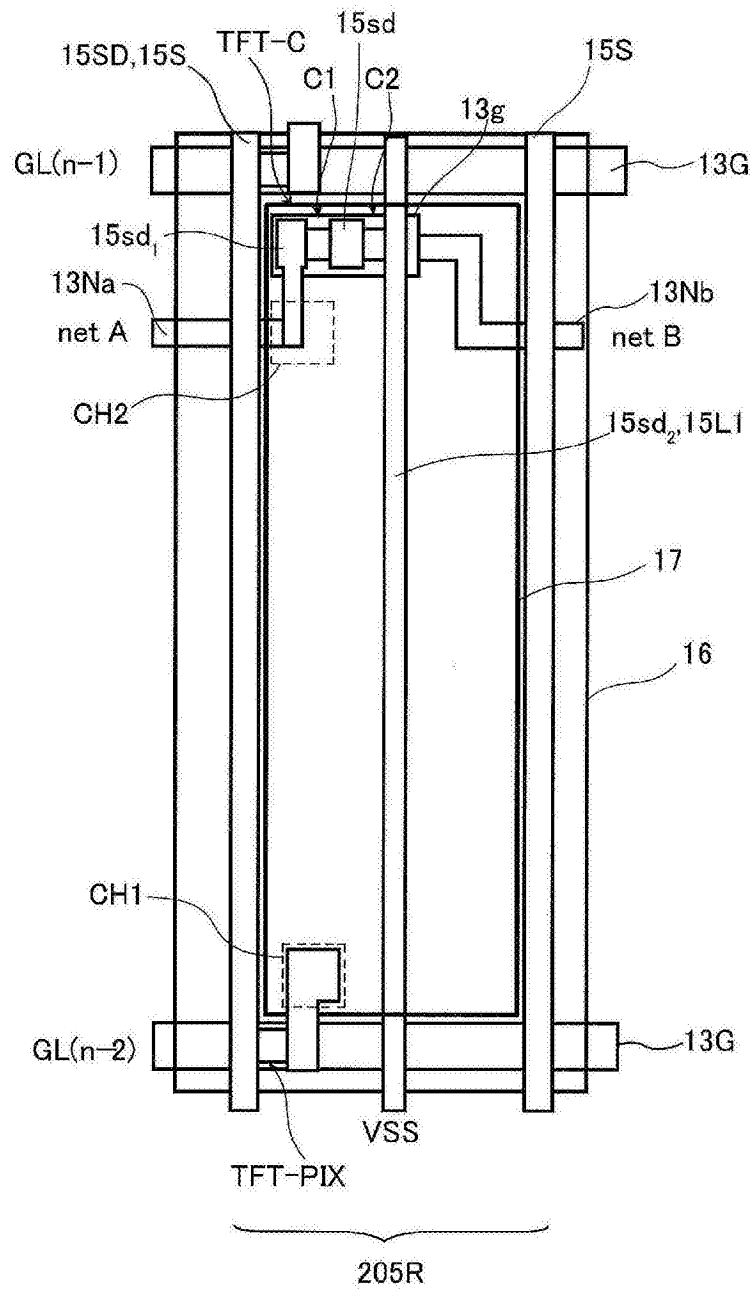


图8B

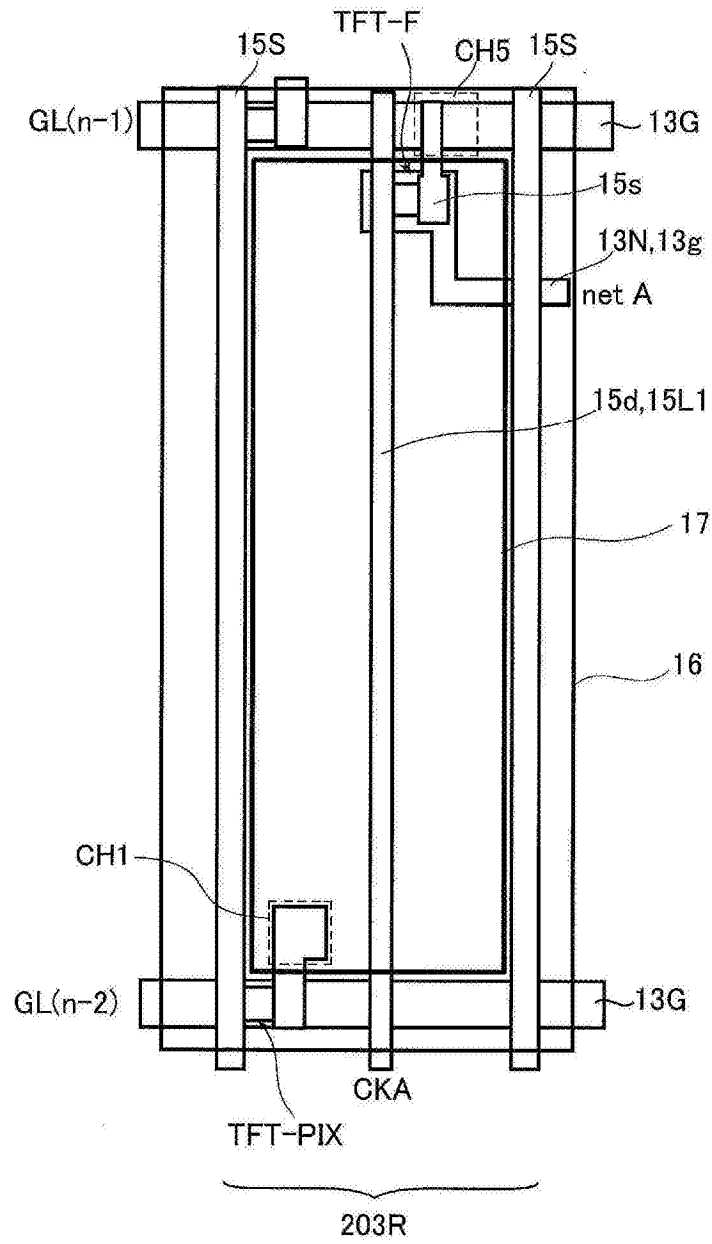


图8C

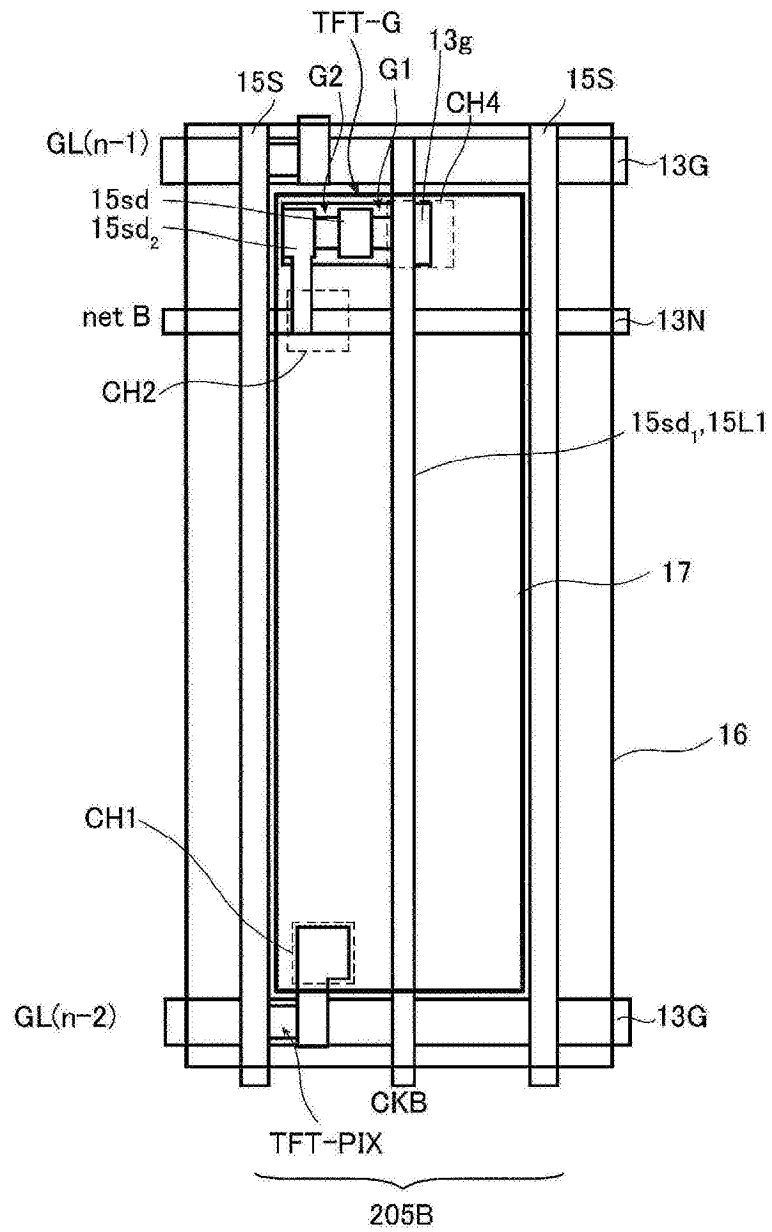


图8D

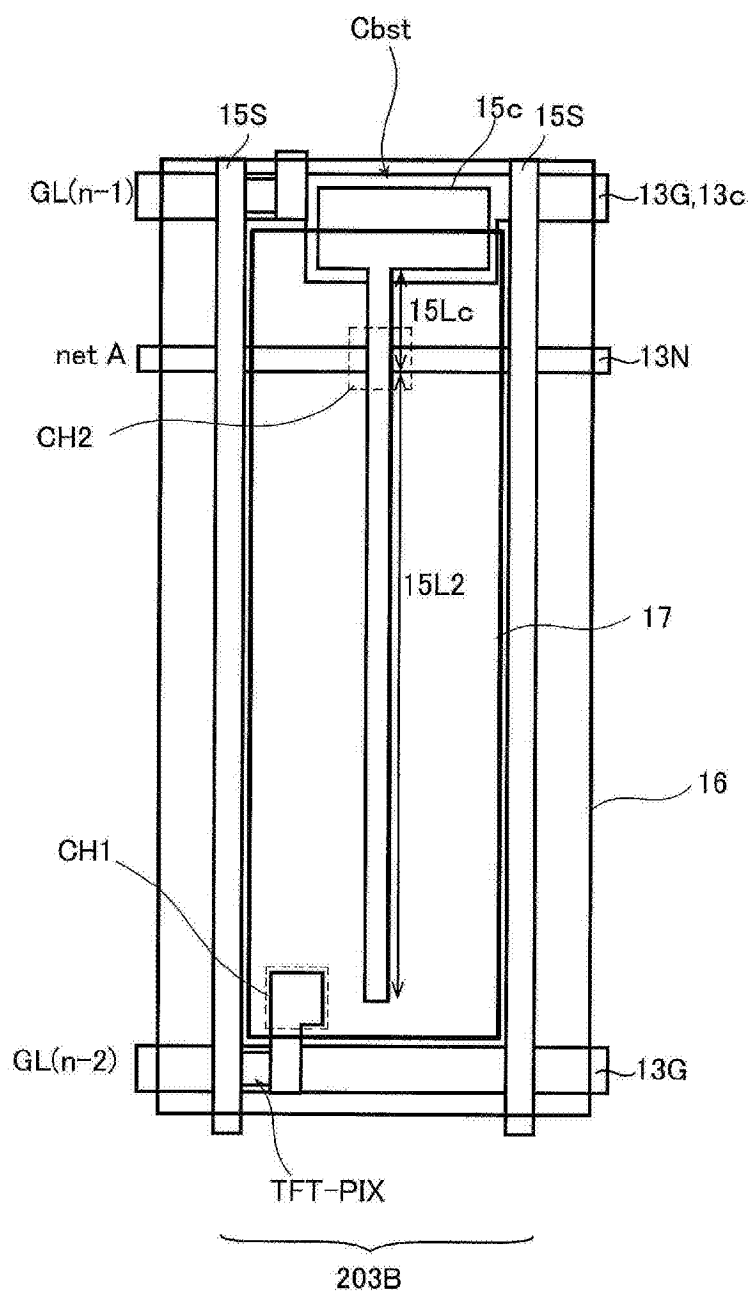


图 8E

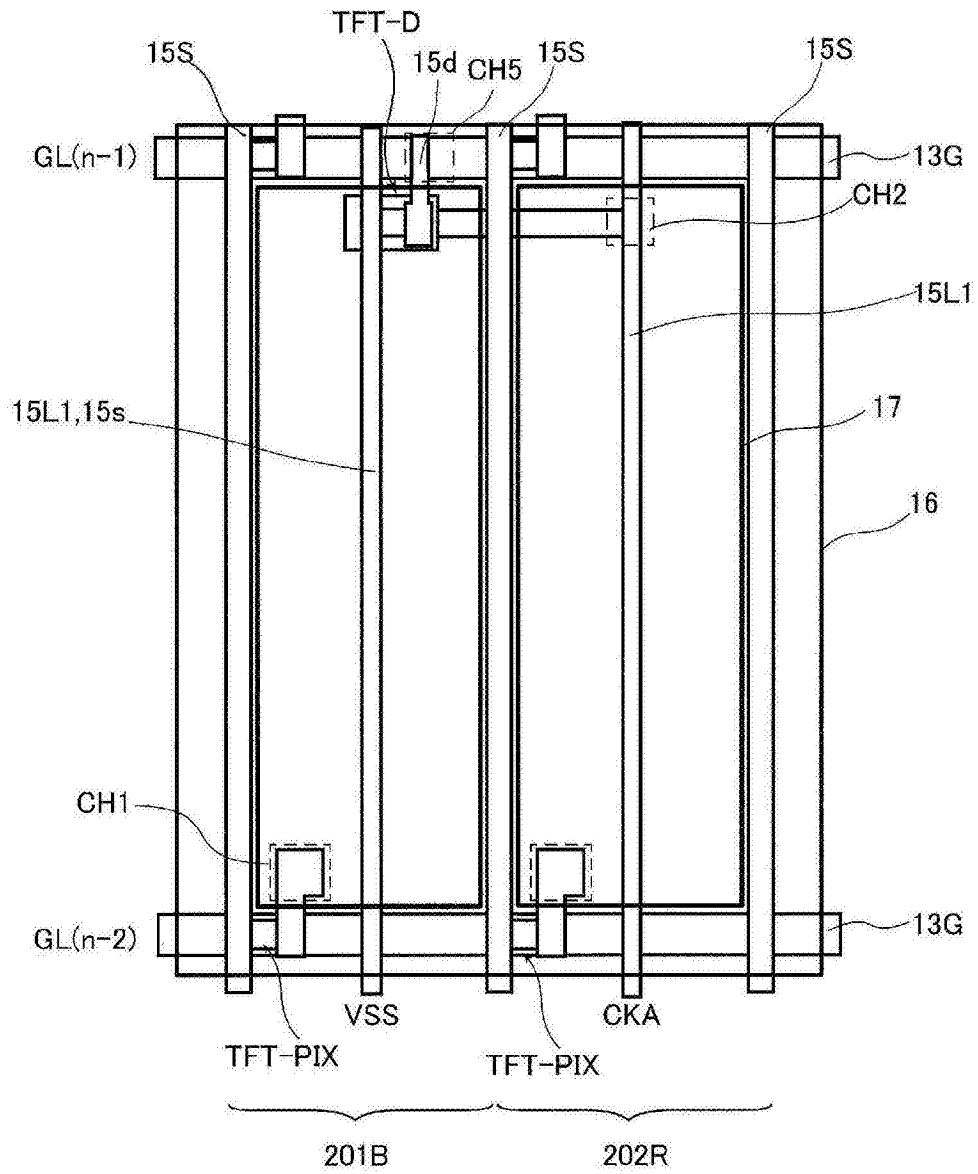


图8F

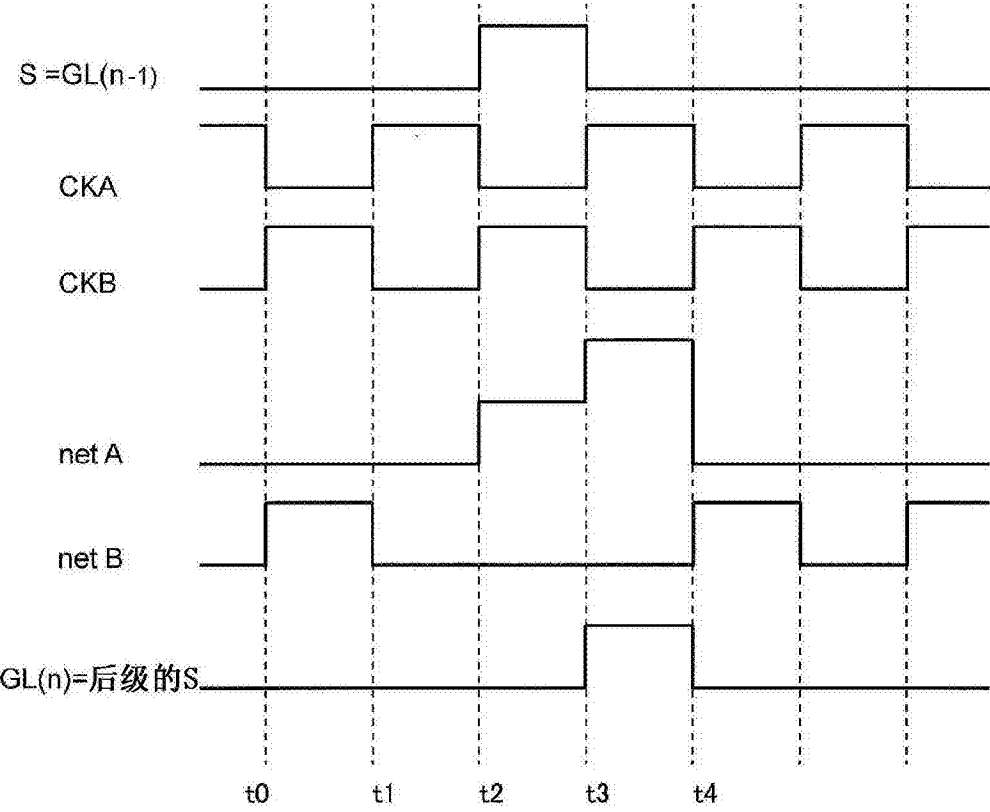


图9

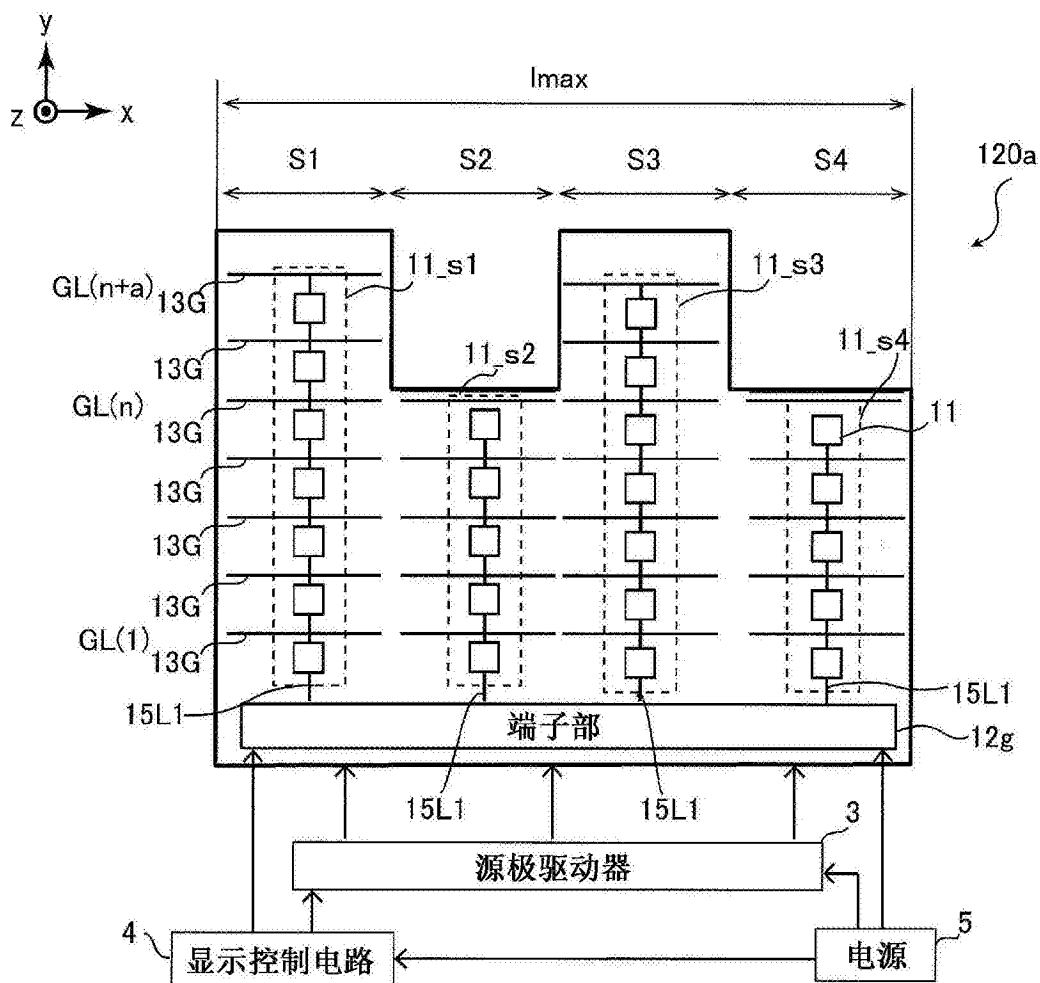


图10

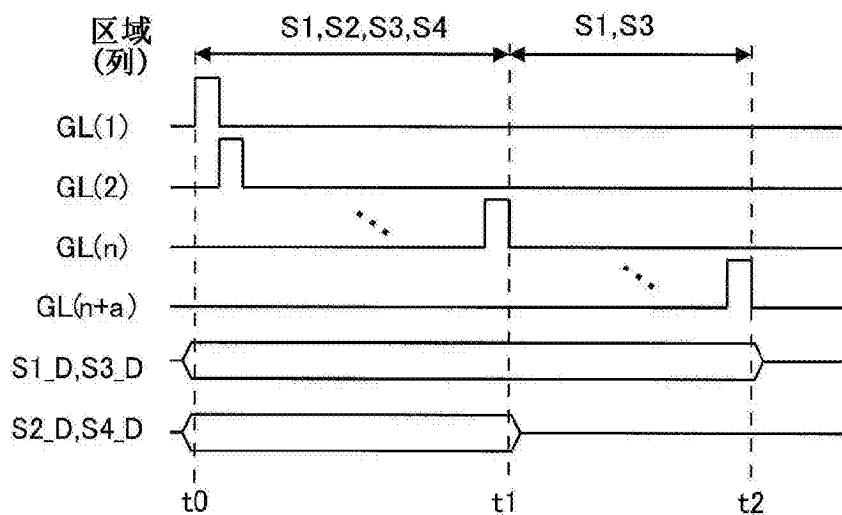


图11

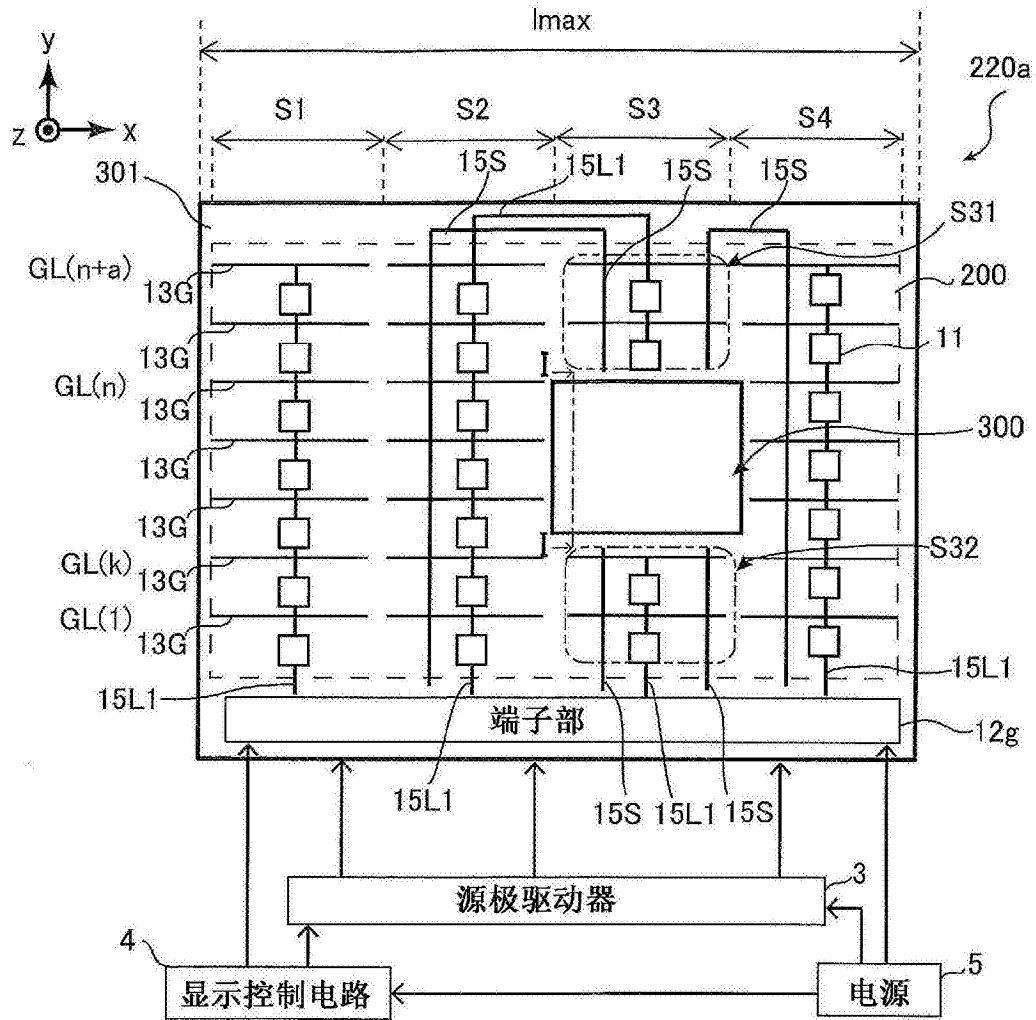


图12A

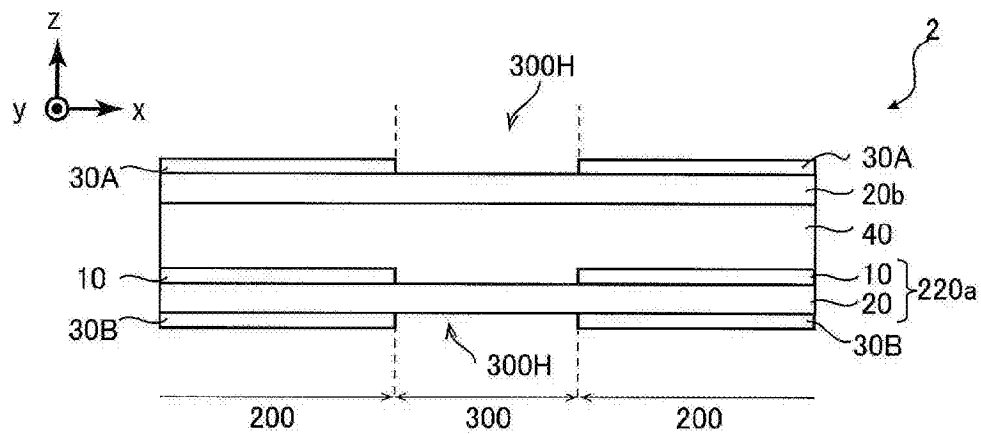


图12B

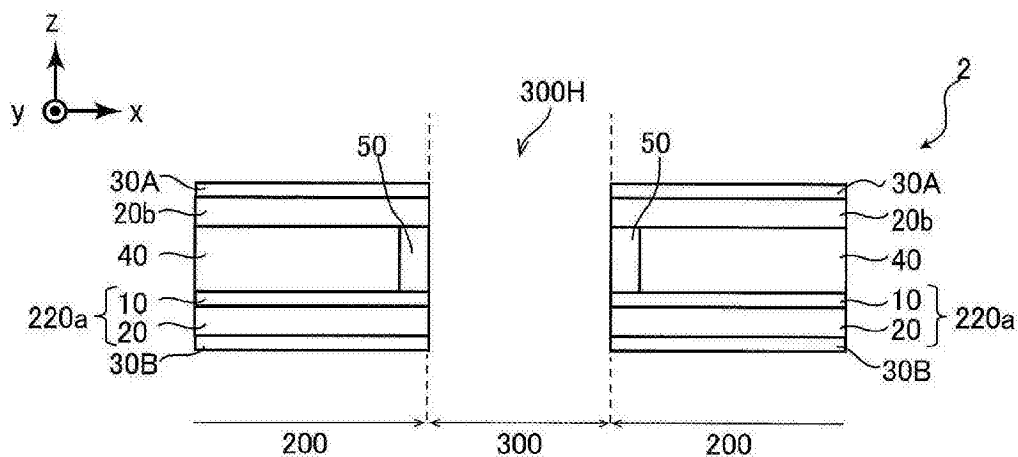


图12C

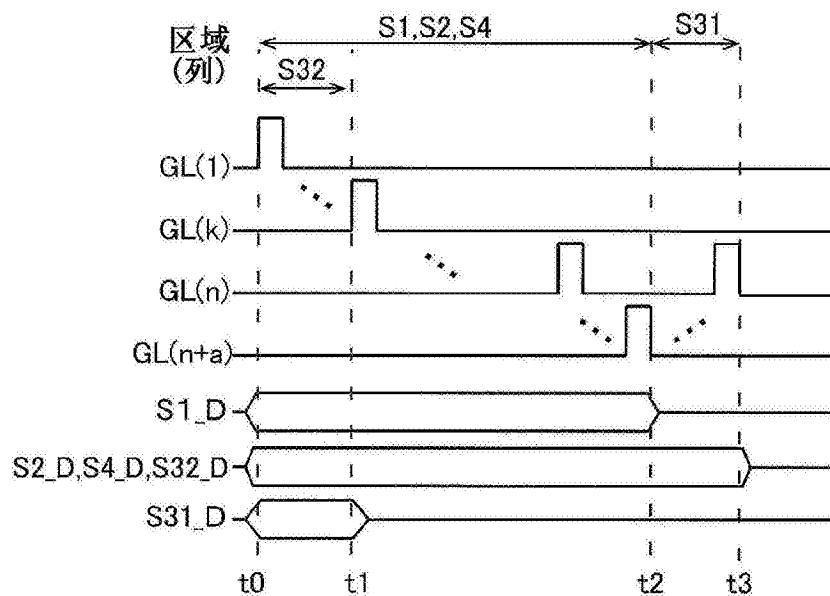


图13

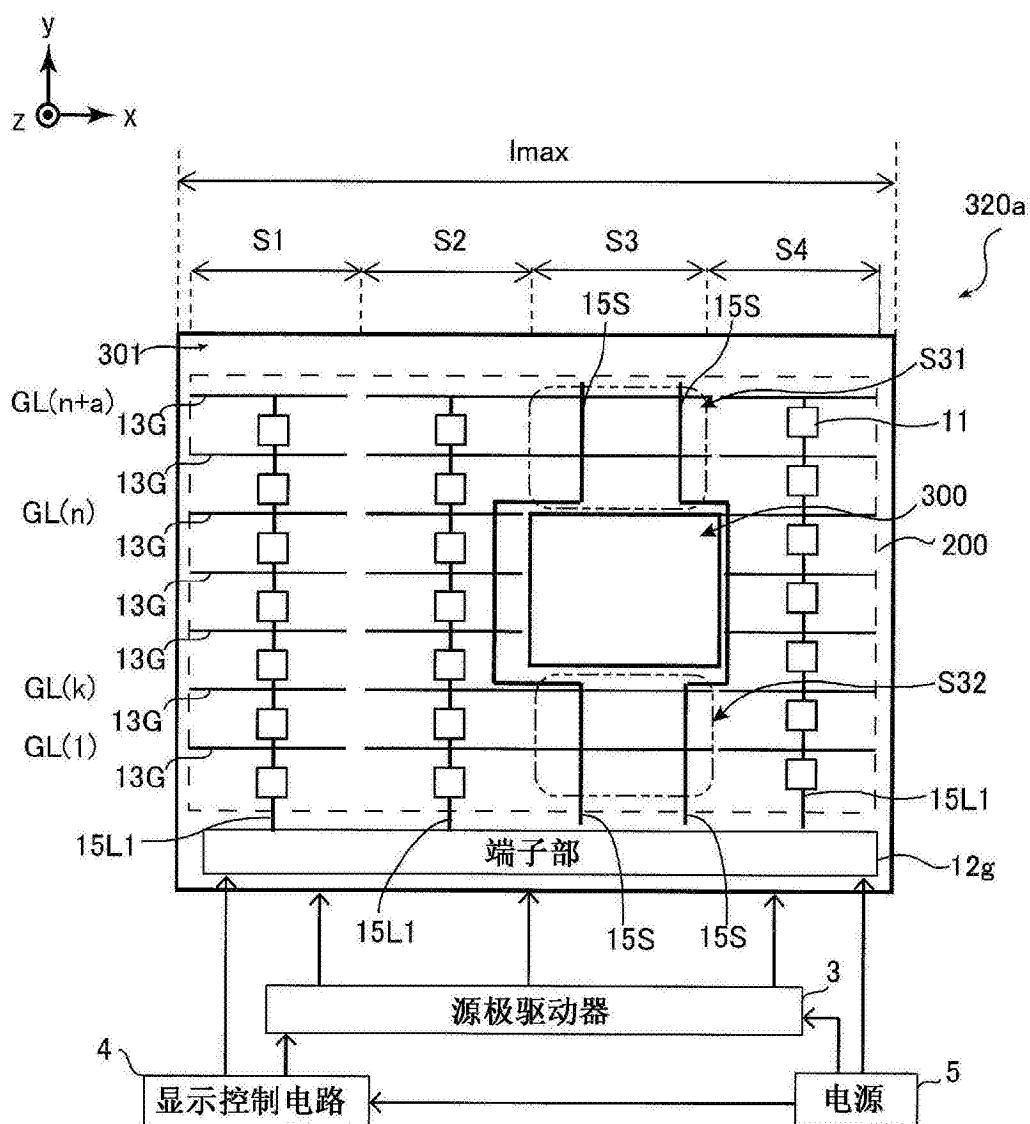


图14

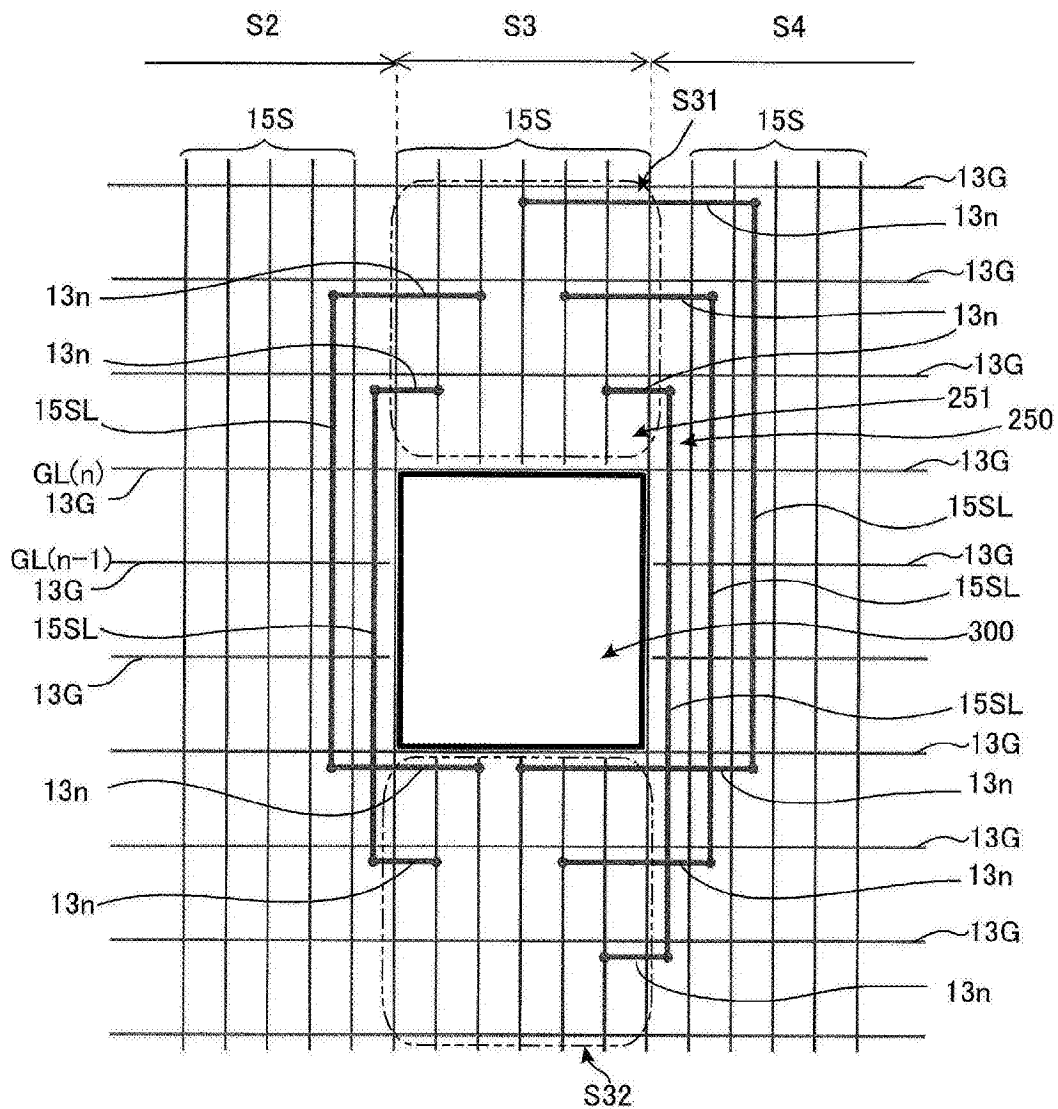


图15

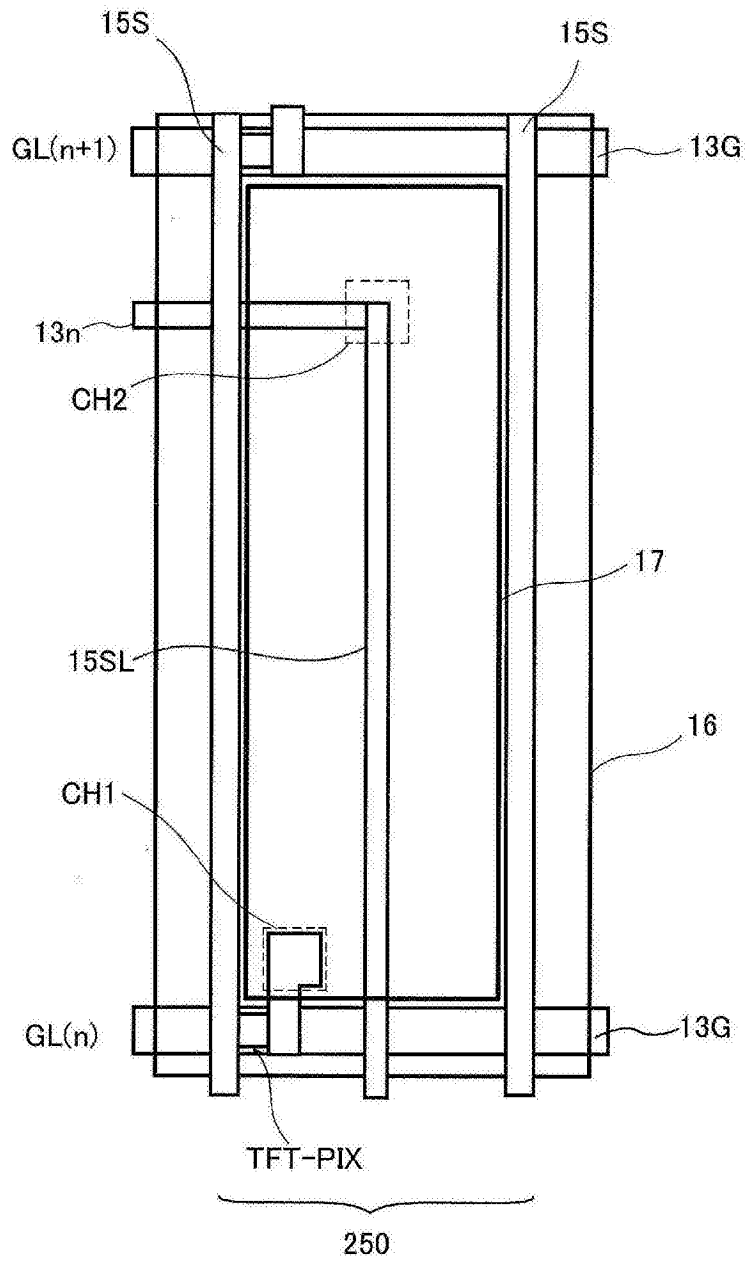


图16

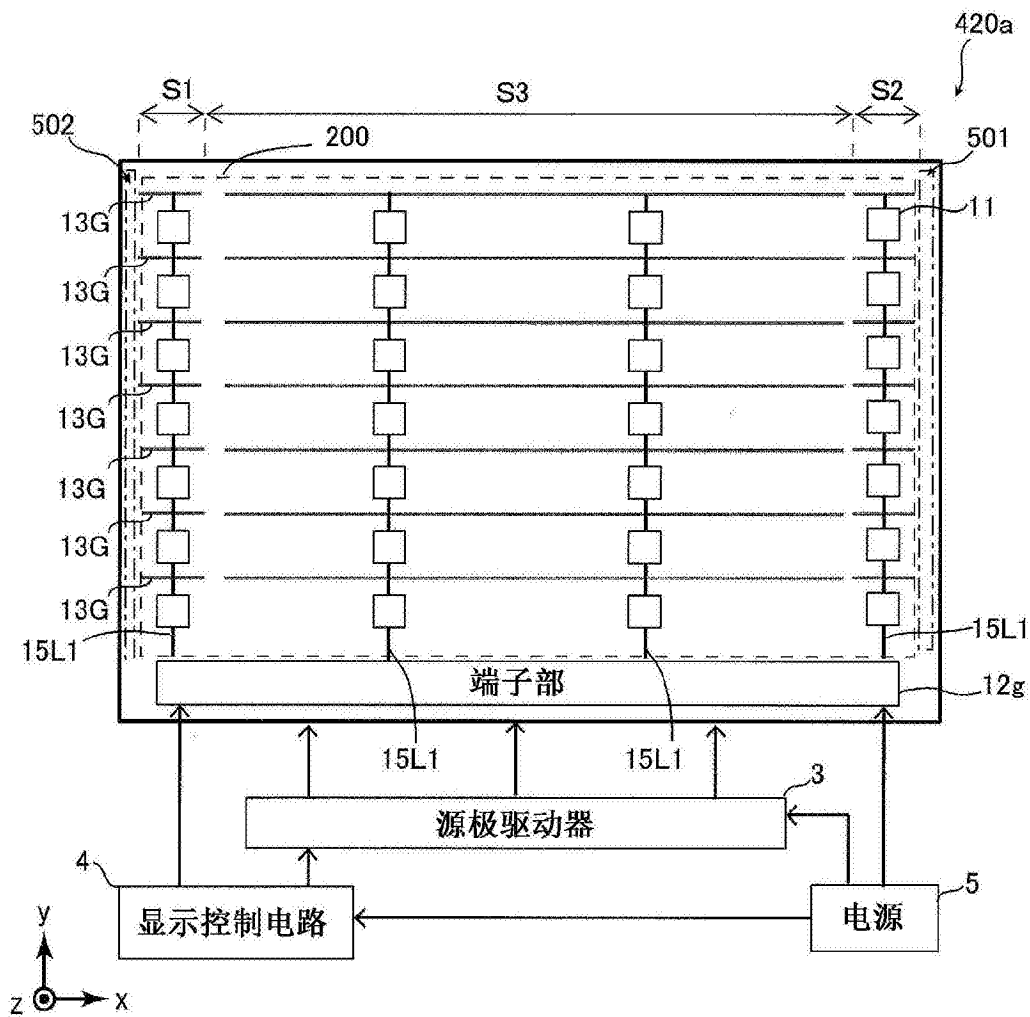


图17

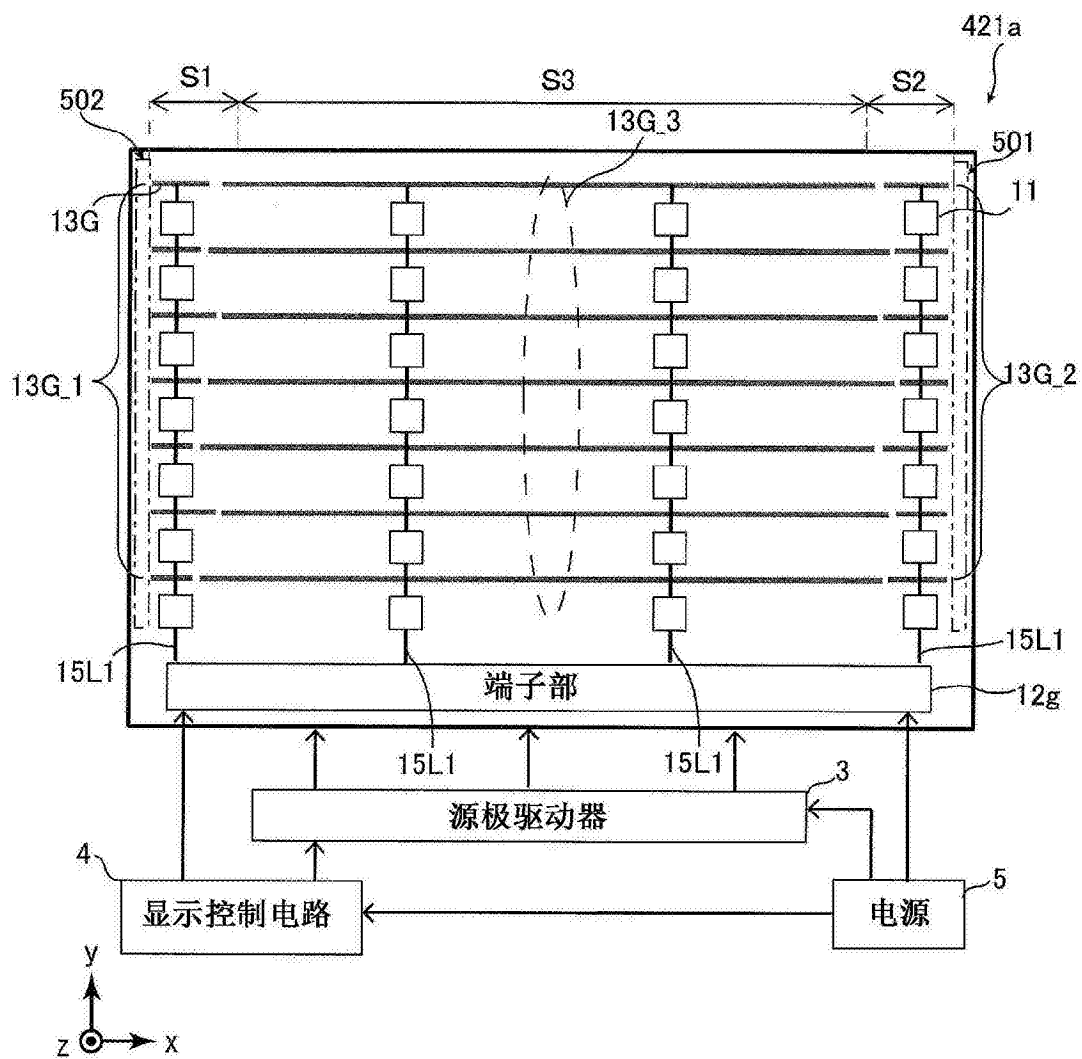


图18

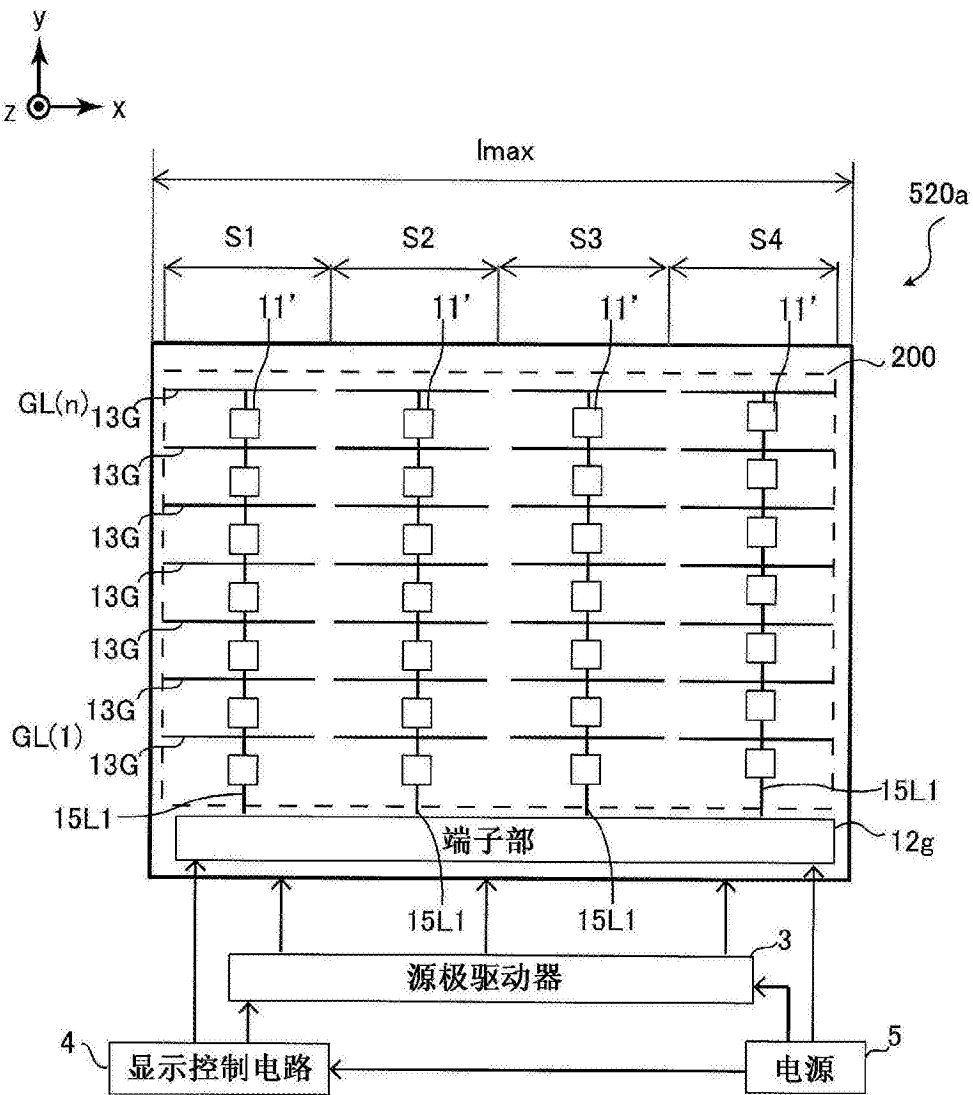


图19

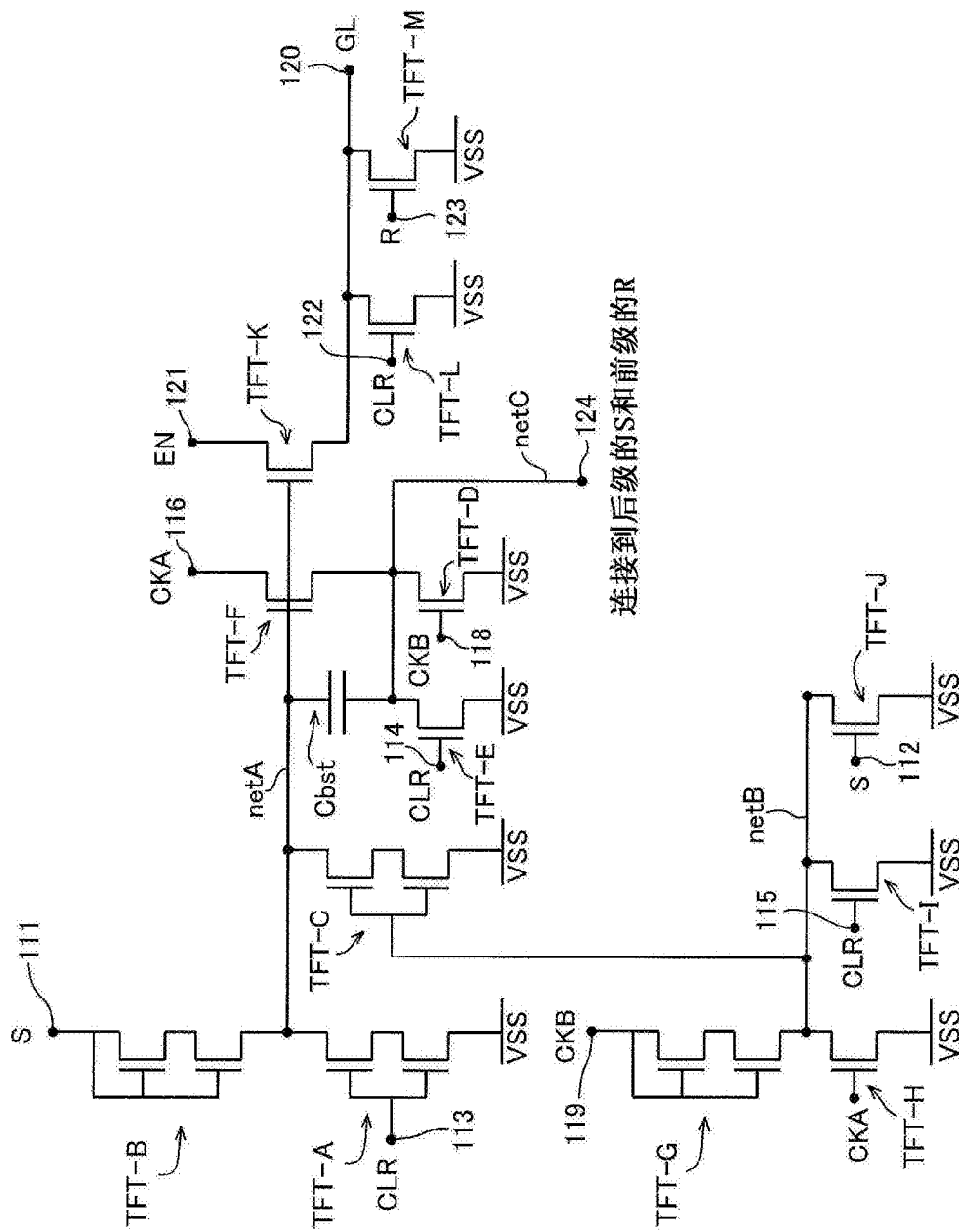


图 20

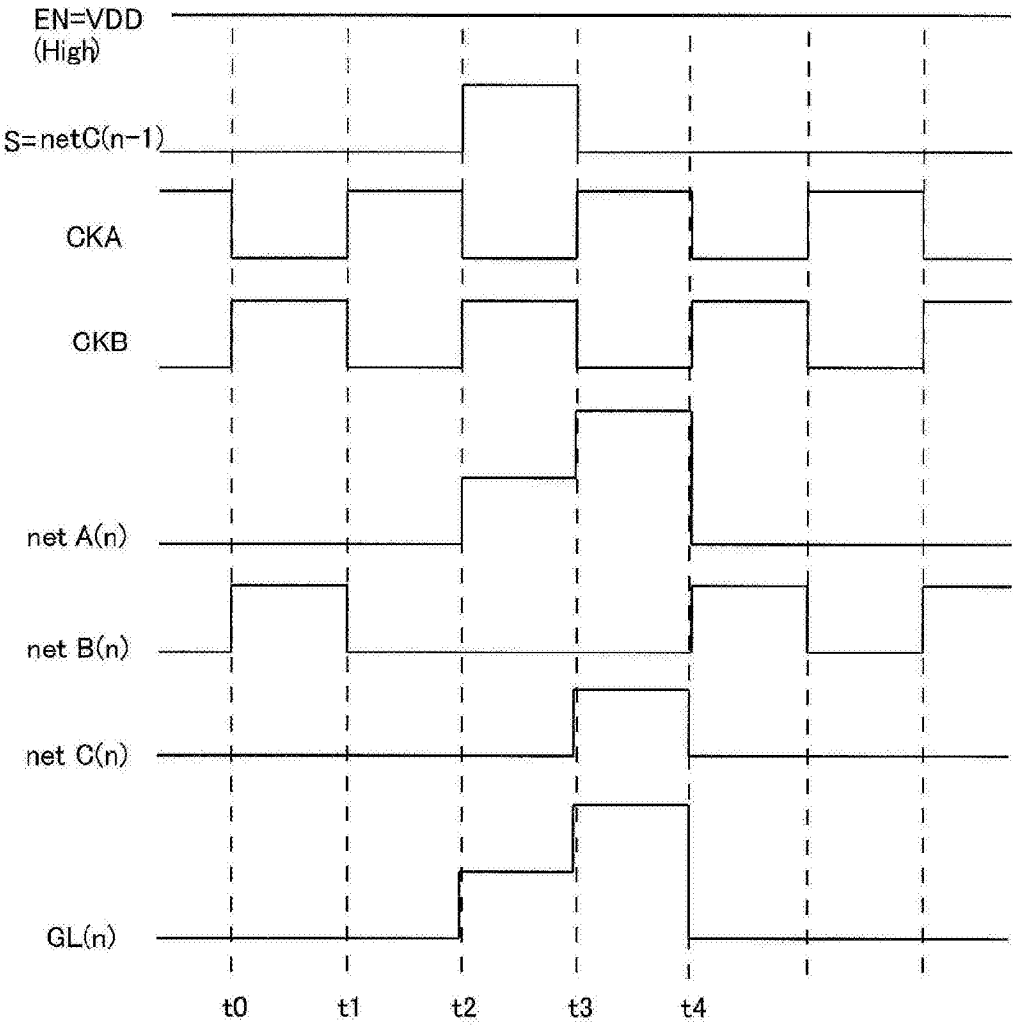


图21A

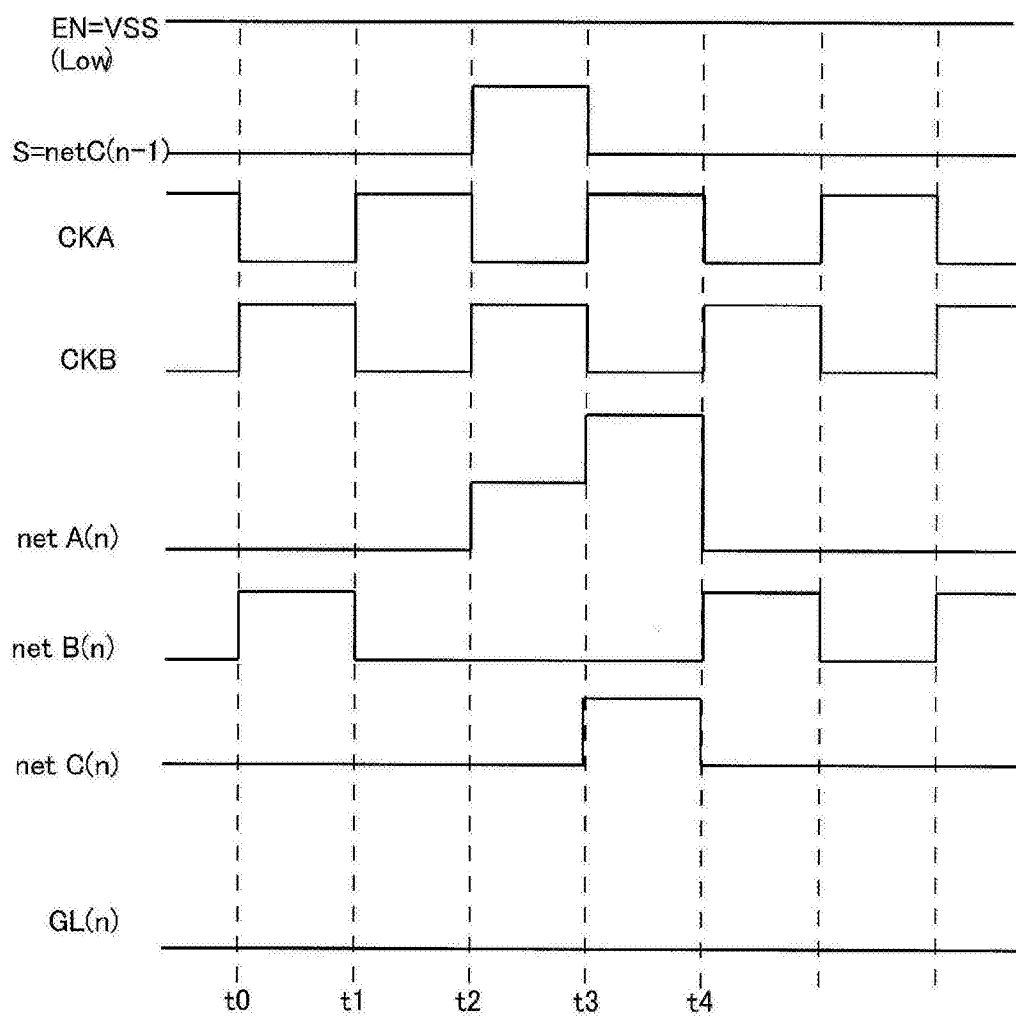


图21B

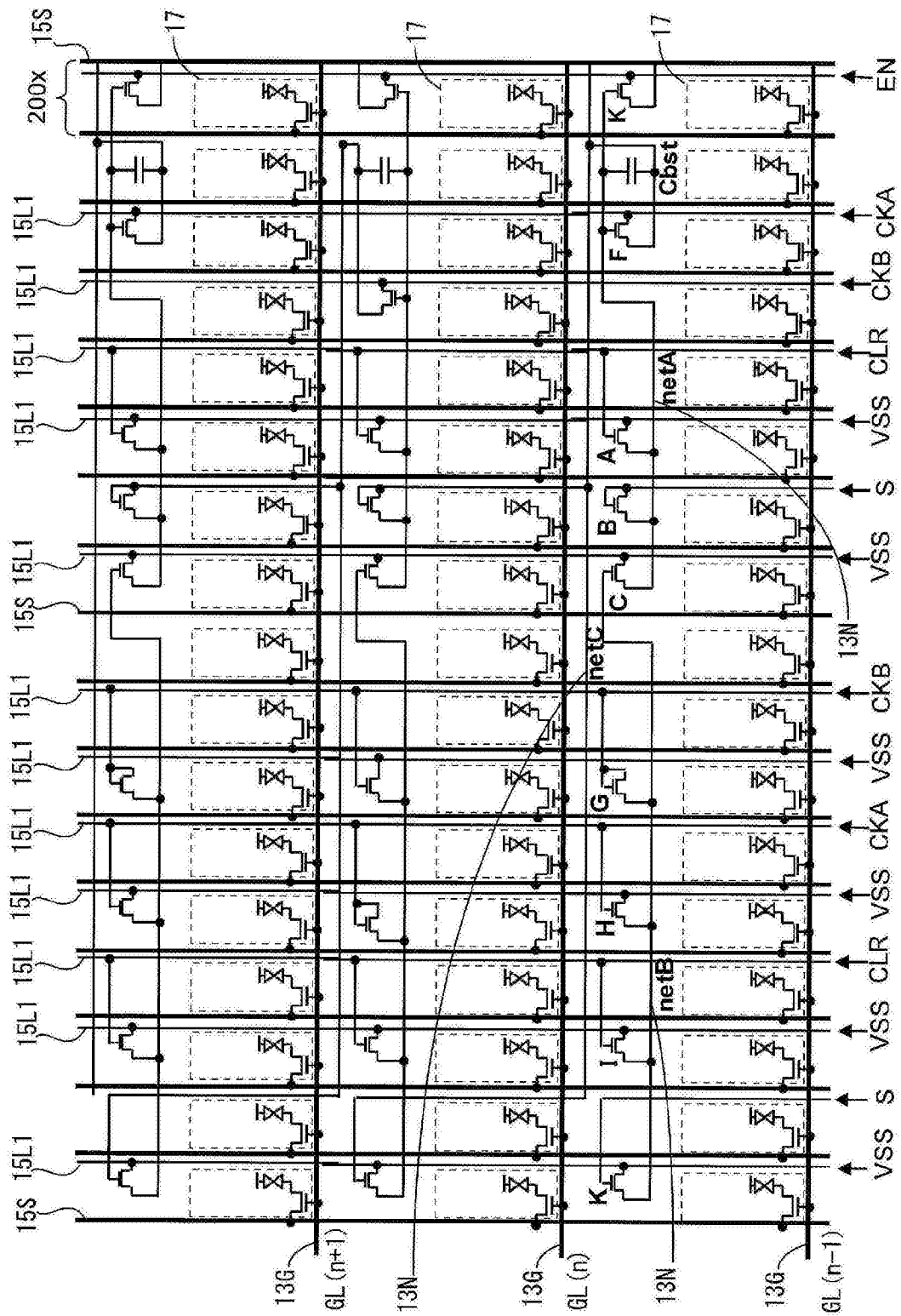


图 22A

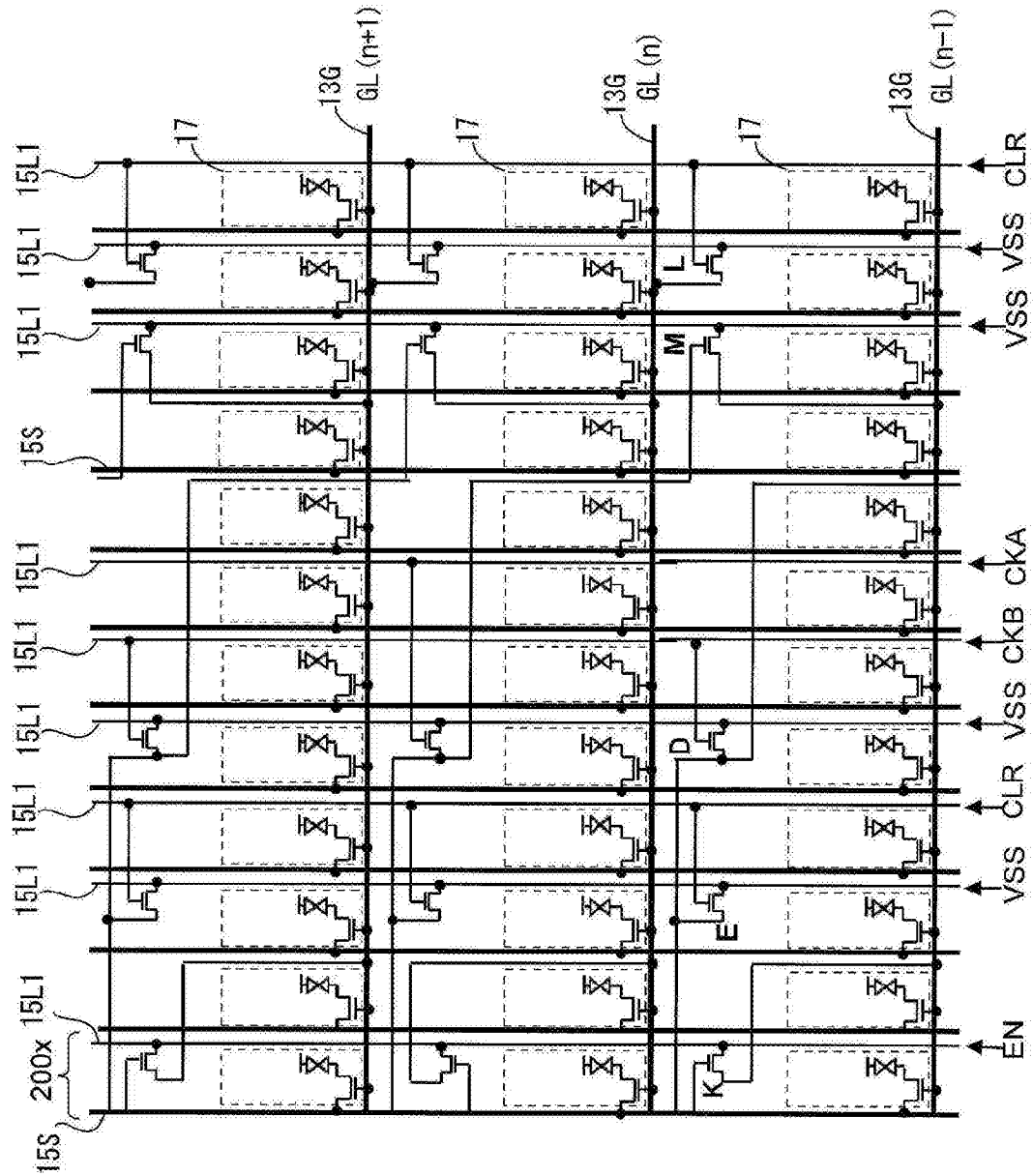


图22B

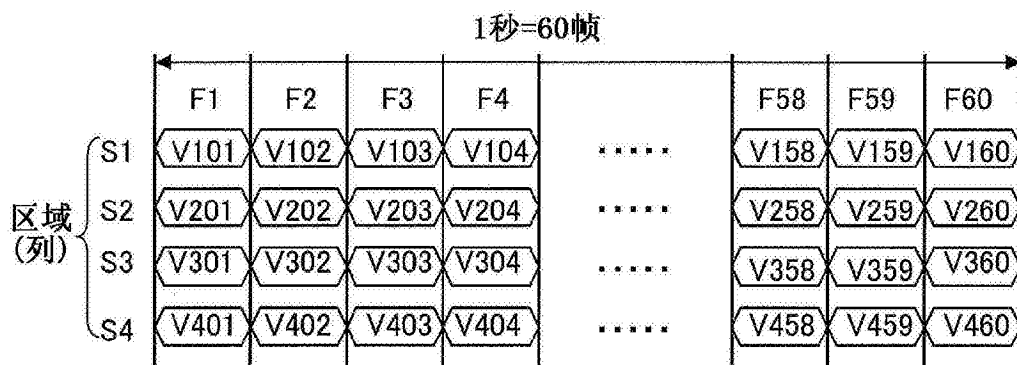


图23A

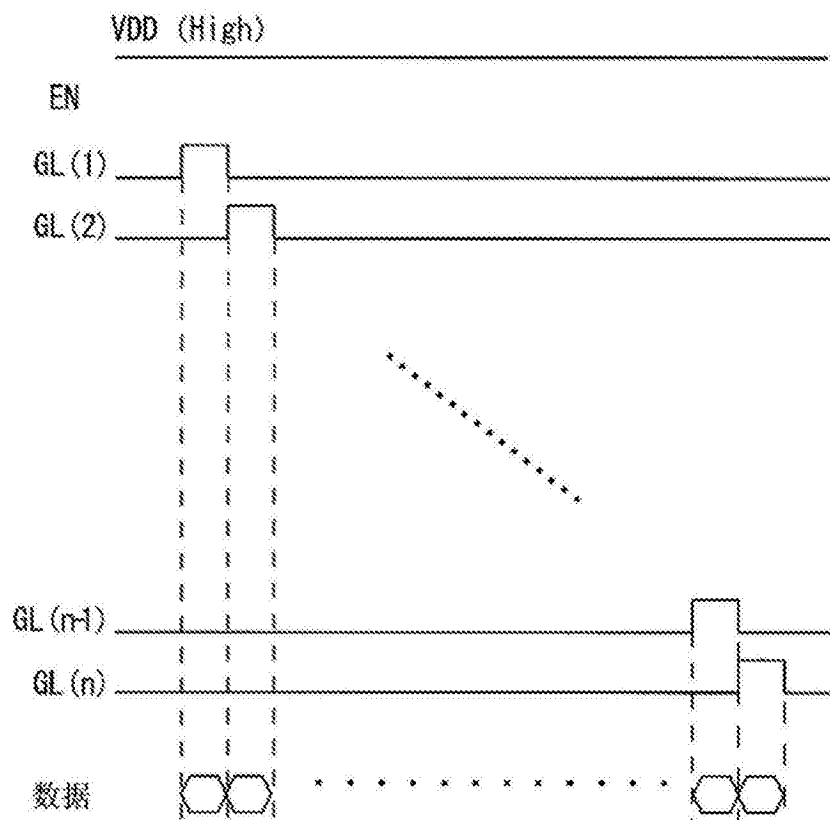


图23B



图24A

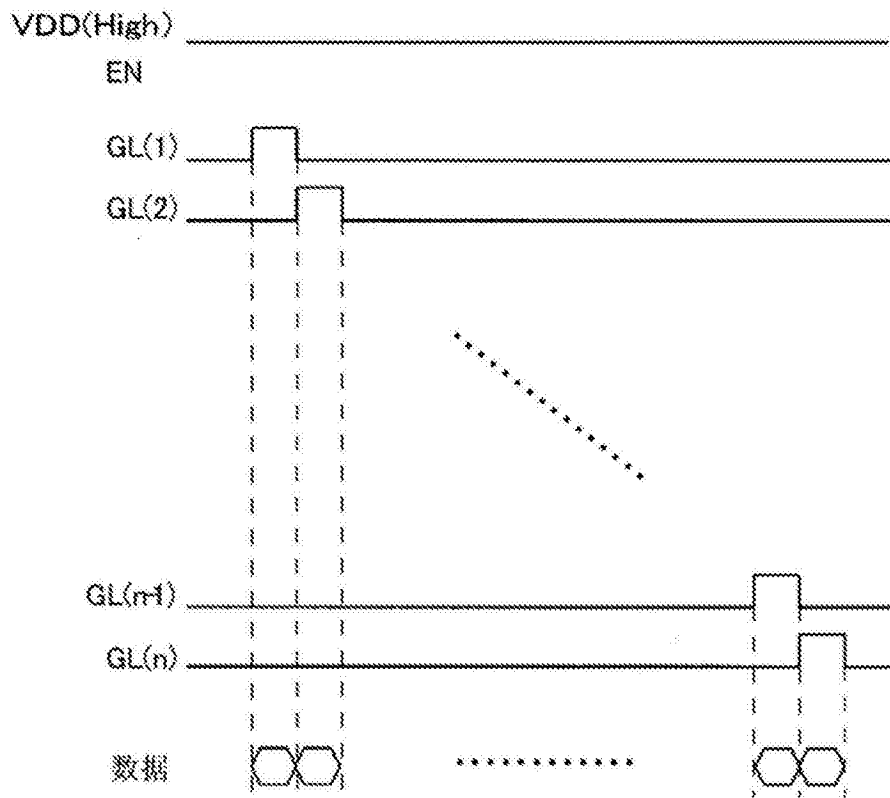


图24B

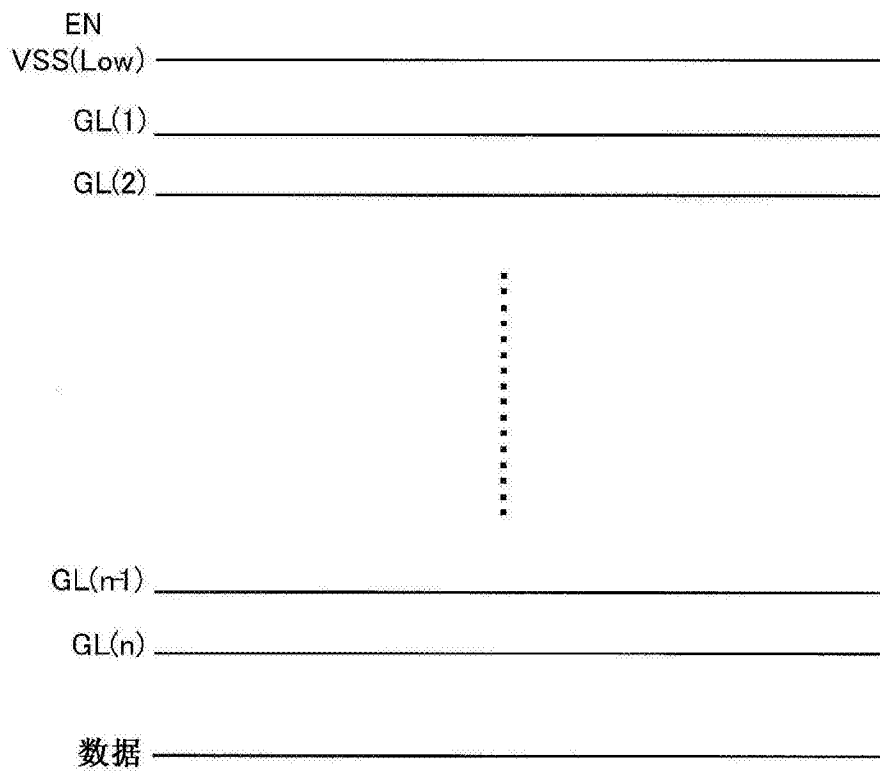


图24C

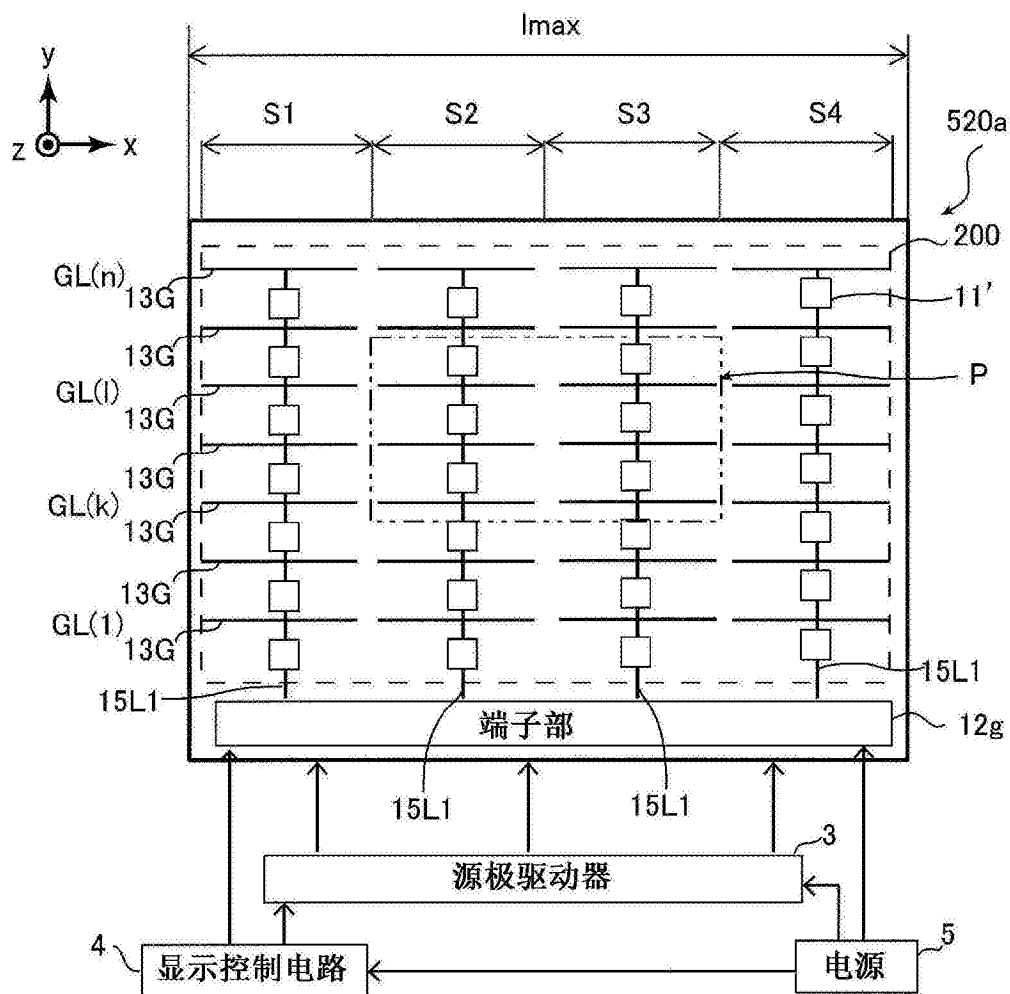


图25

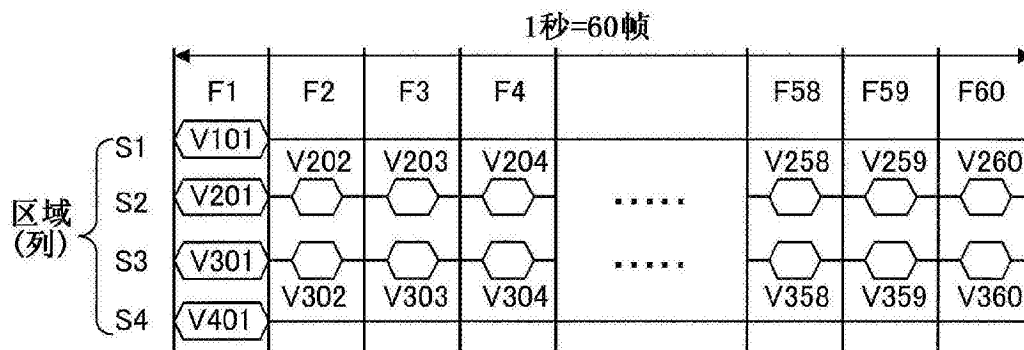


图26

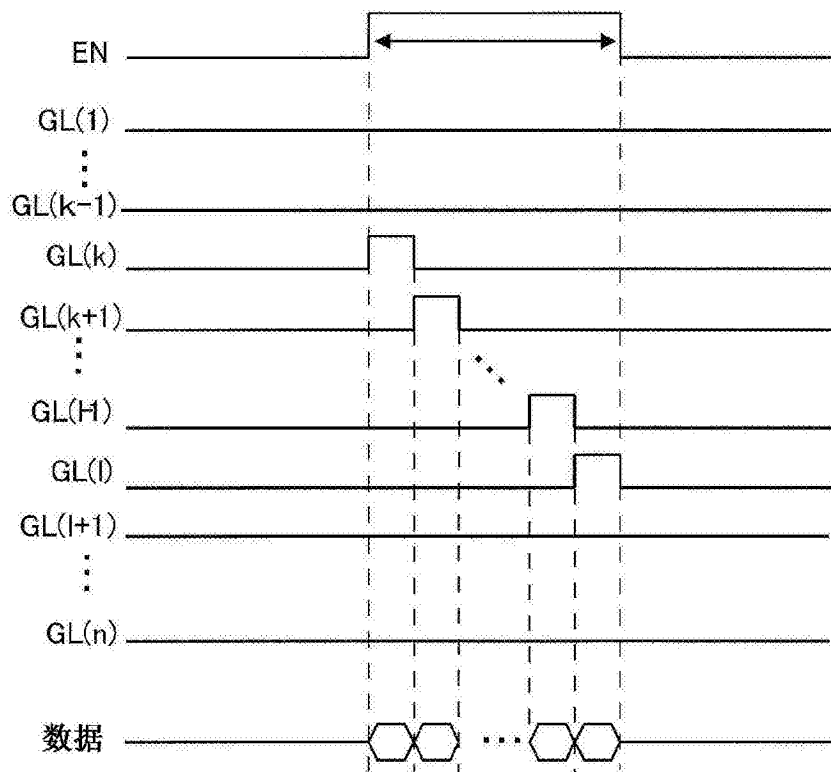


图27A

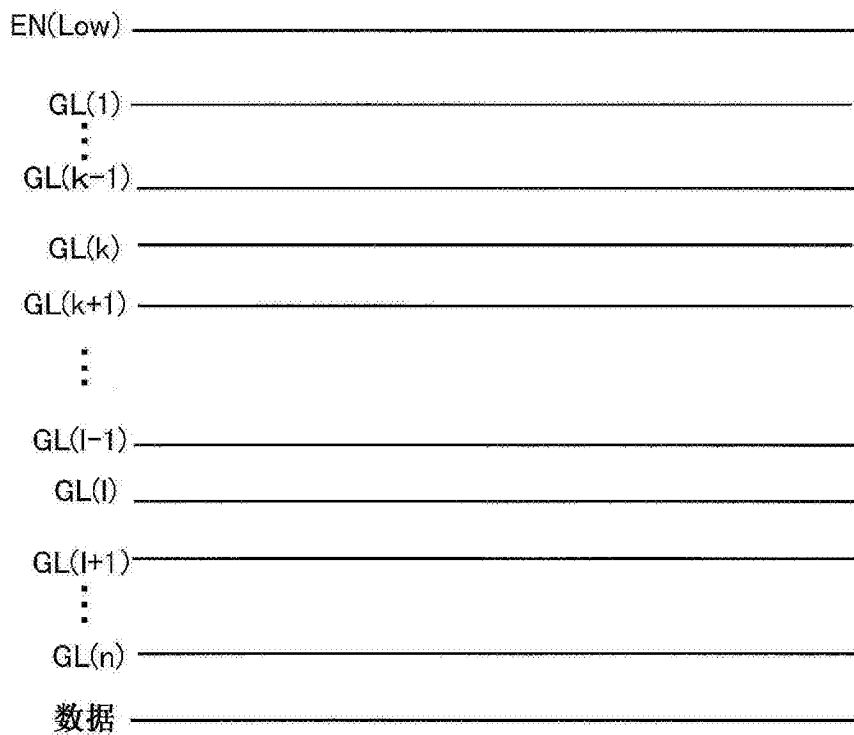


图27B

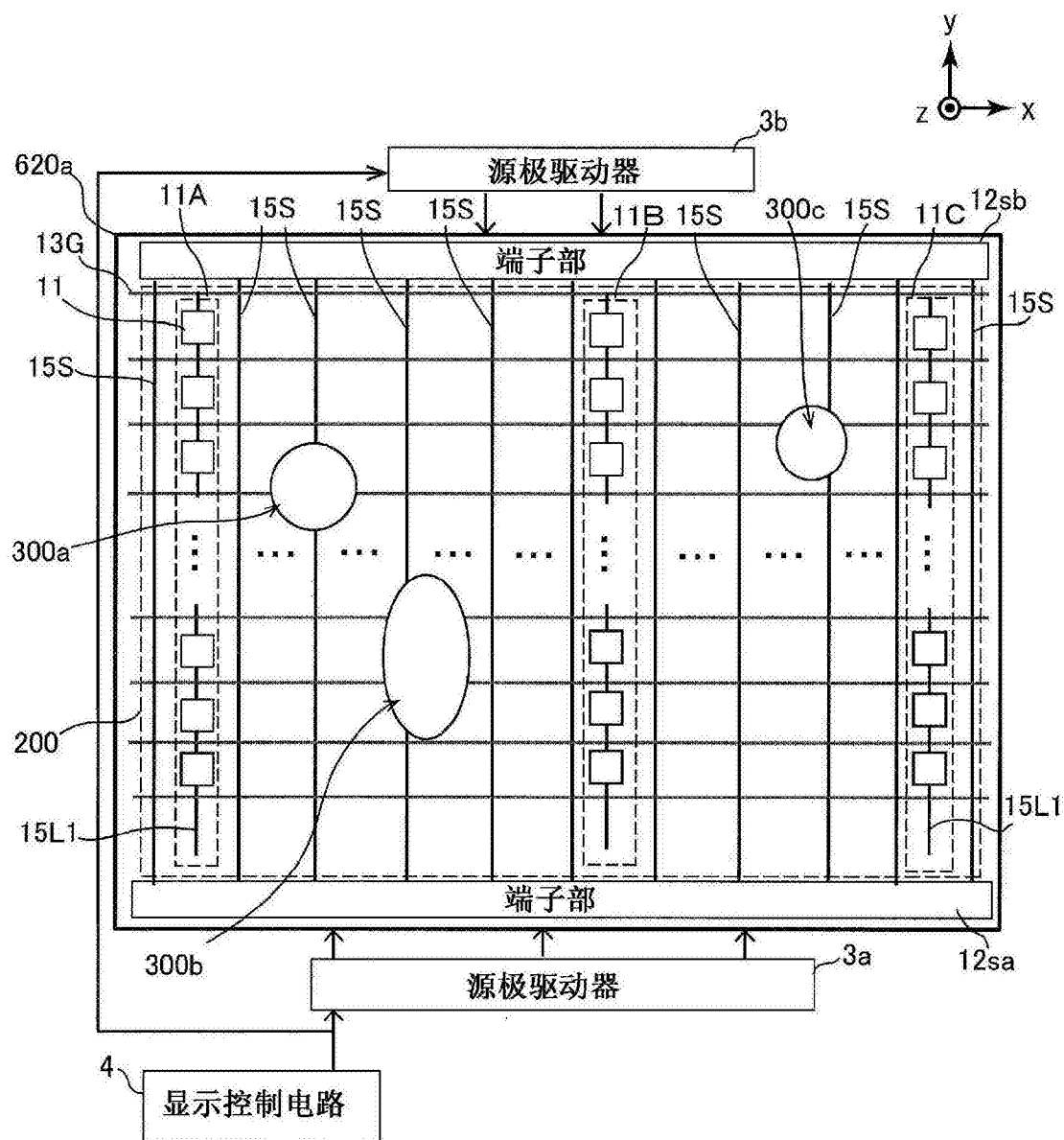


图 28A

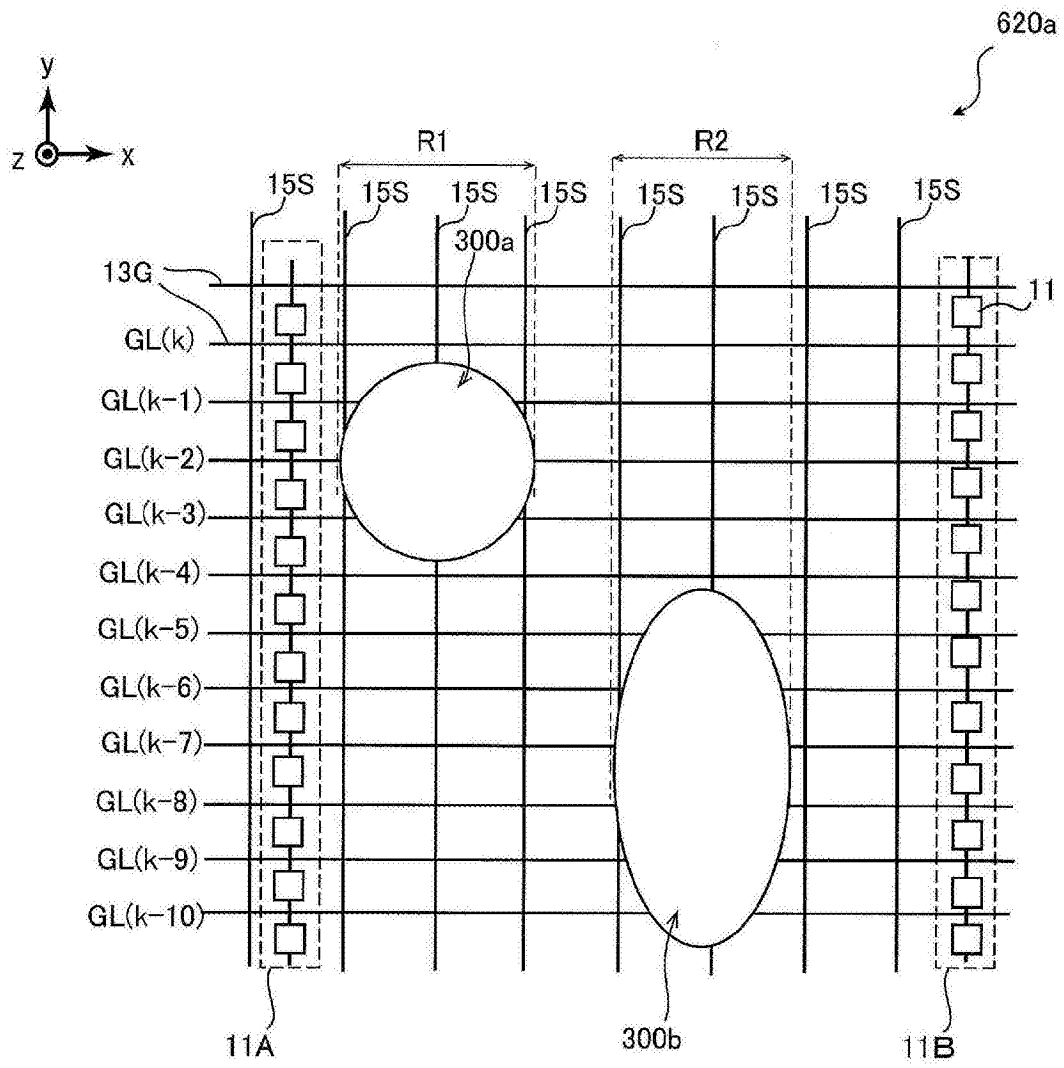


图28B

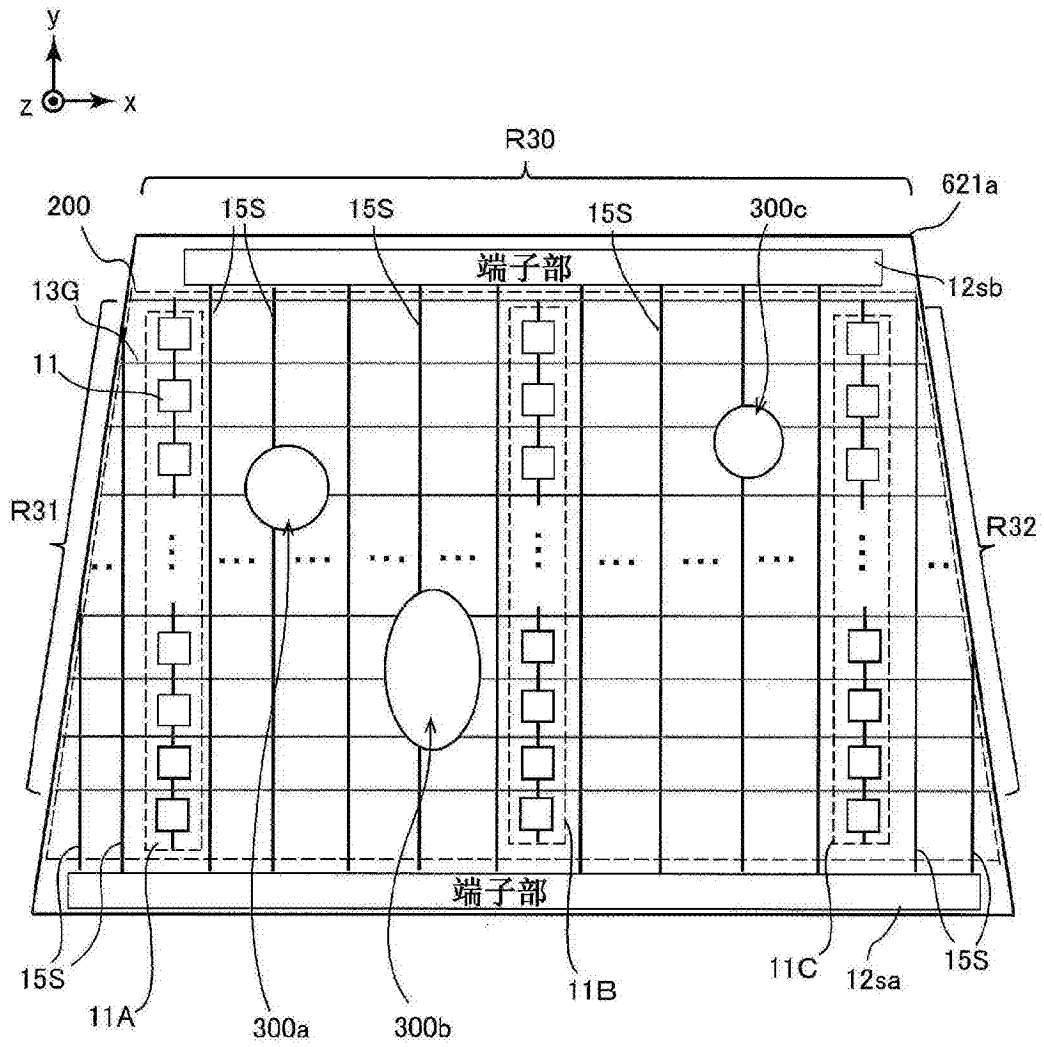


图29

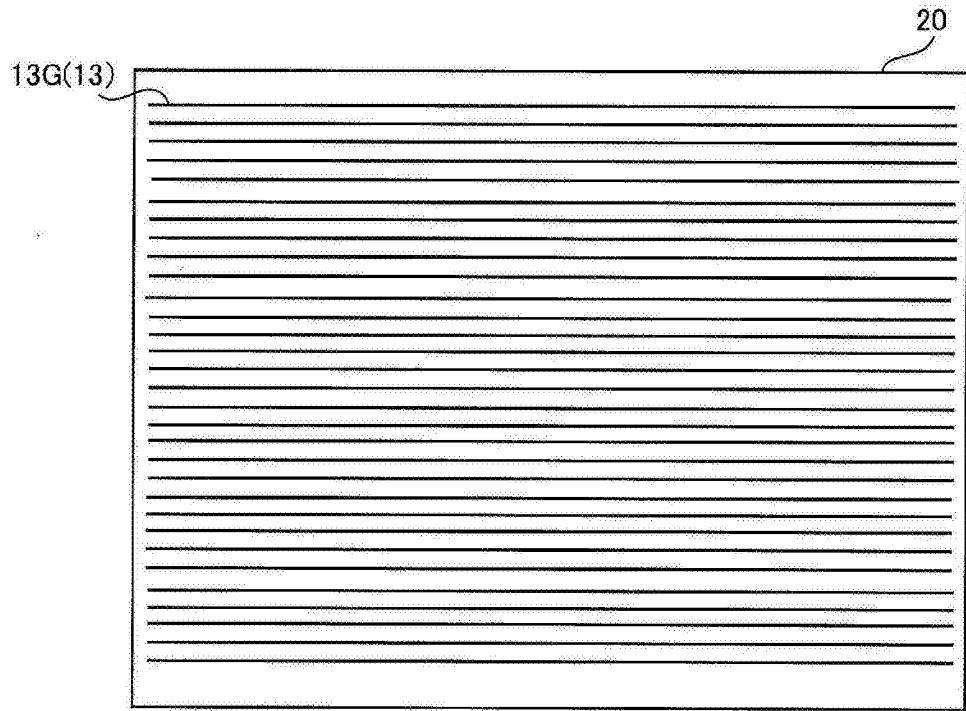


图30A

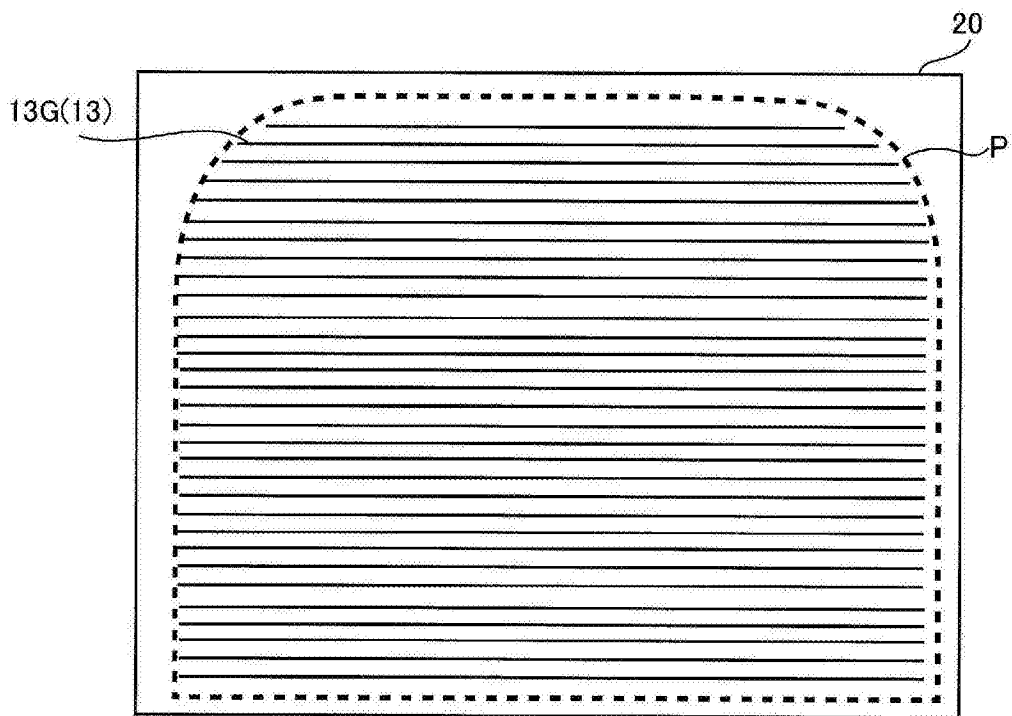


图30B

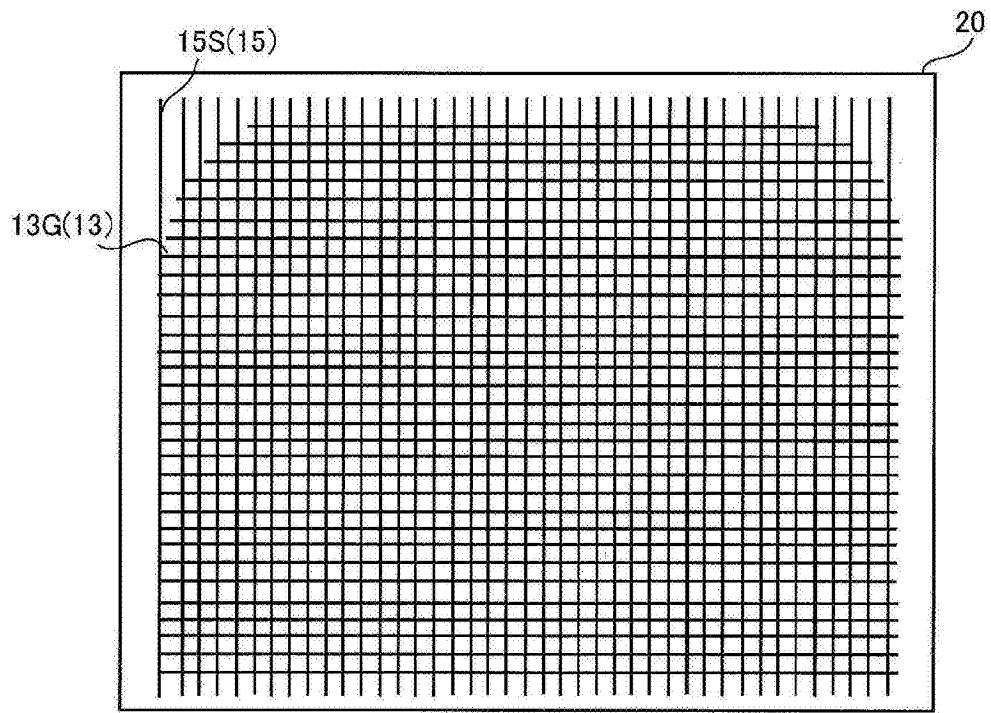


图30C

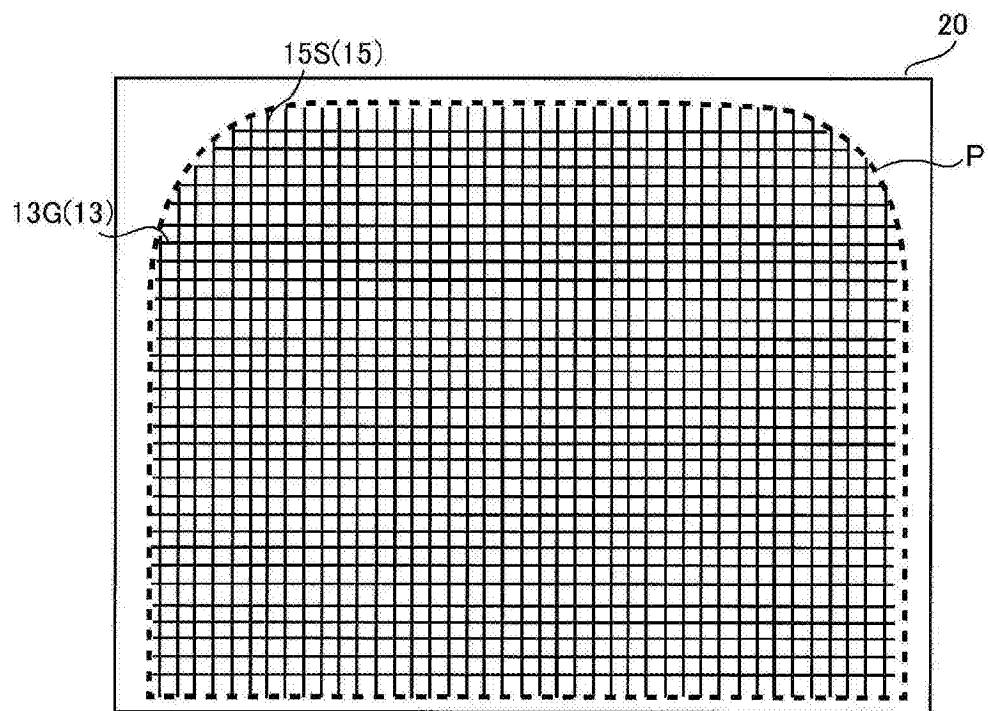


图30D

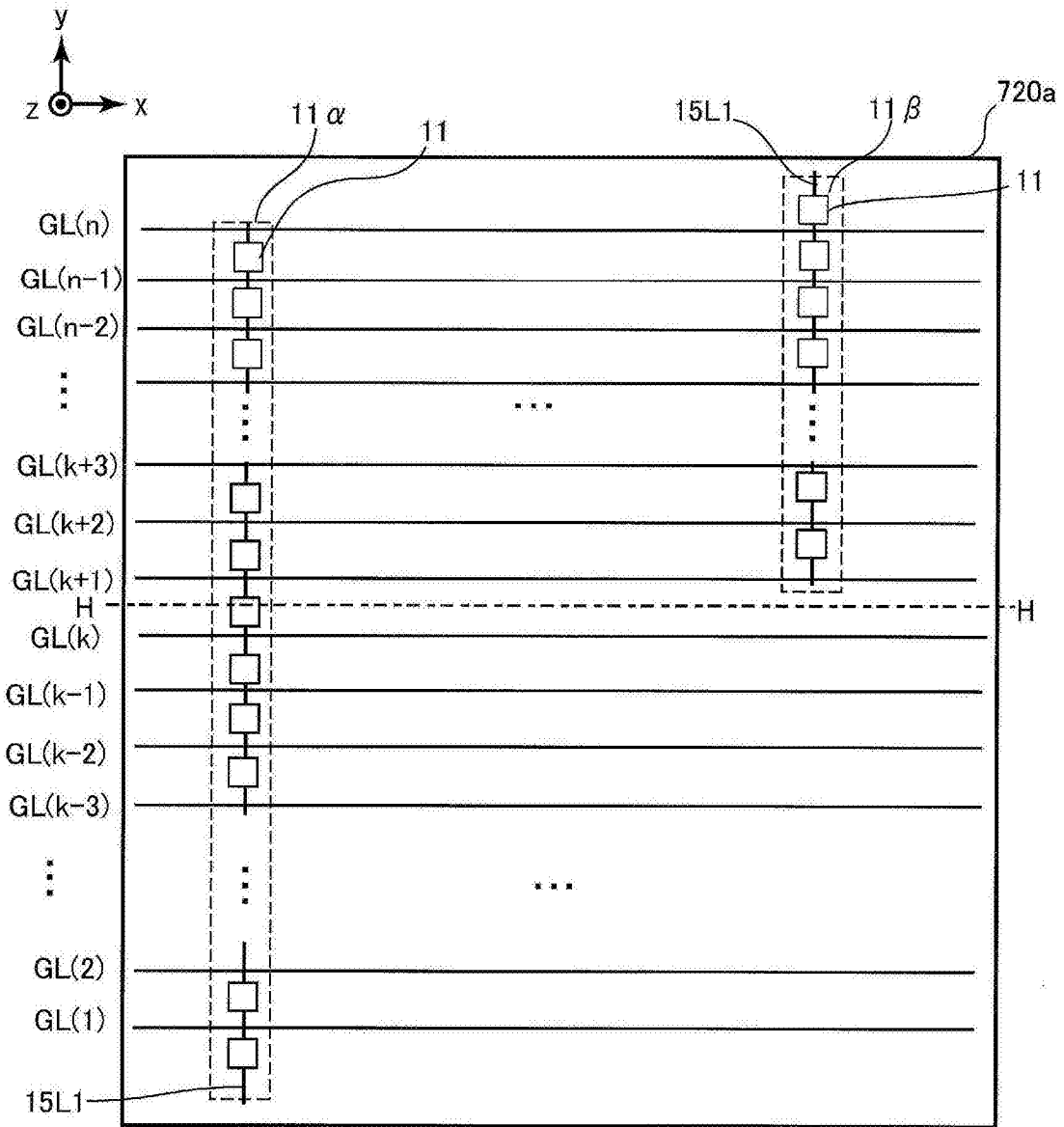


图31A

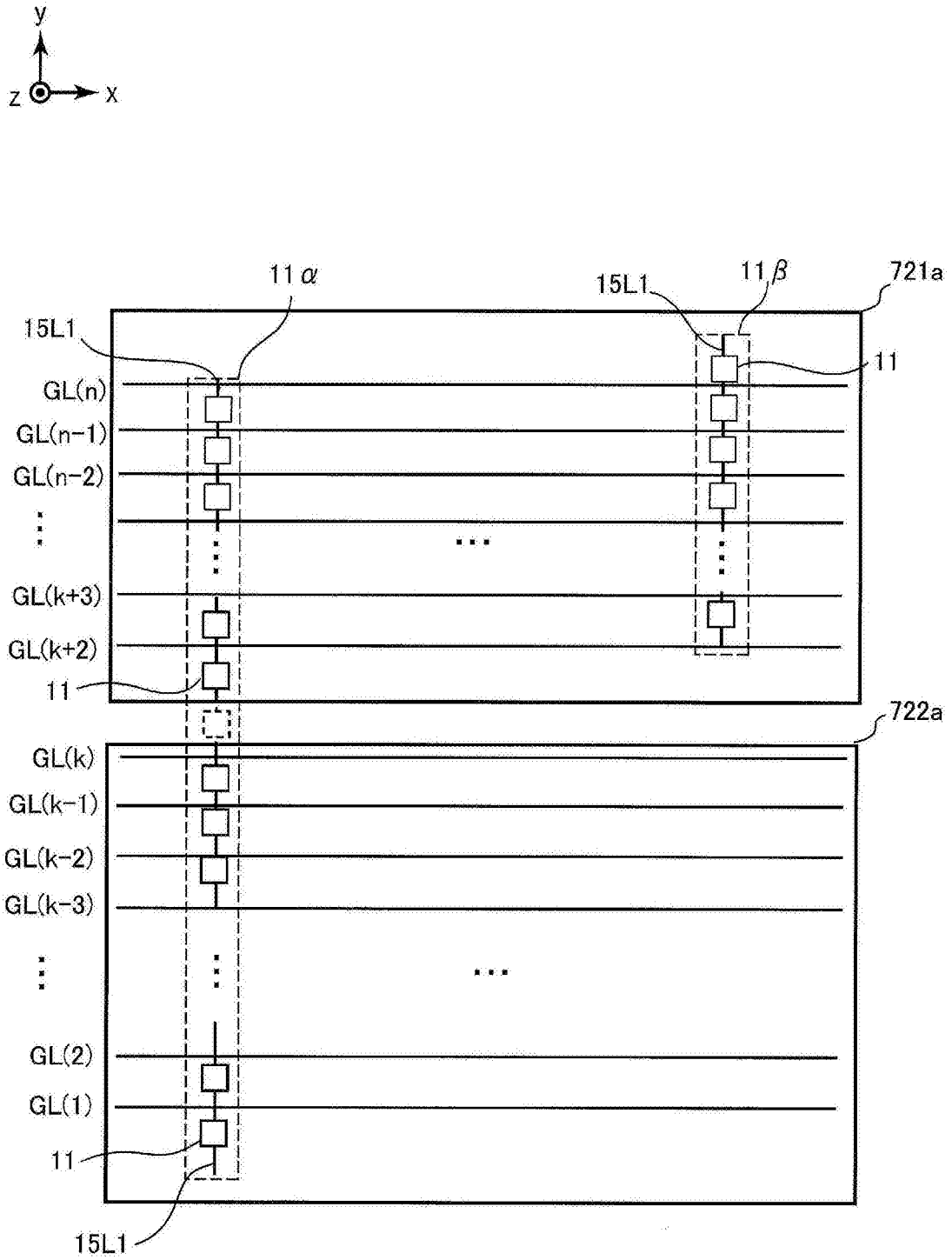


图31B

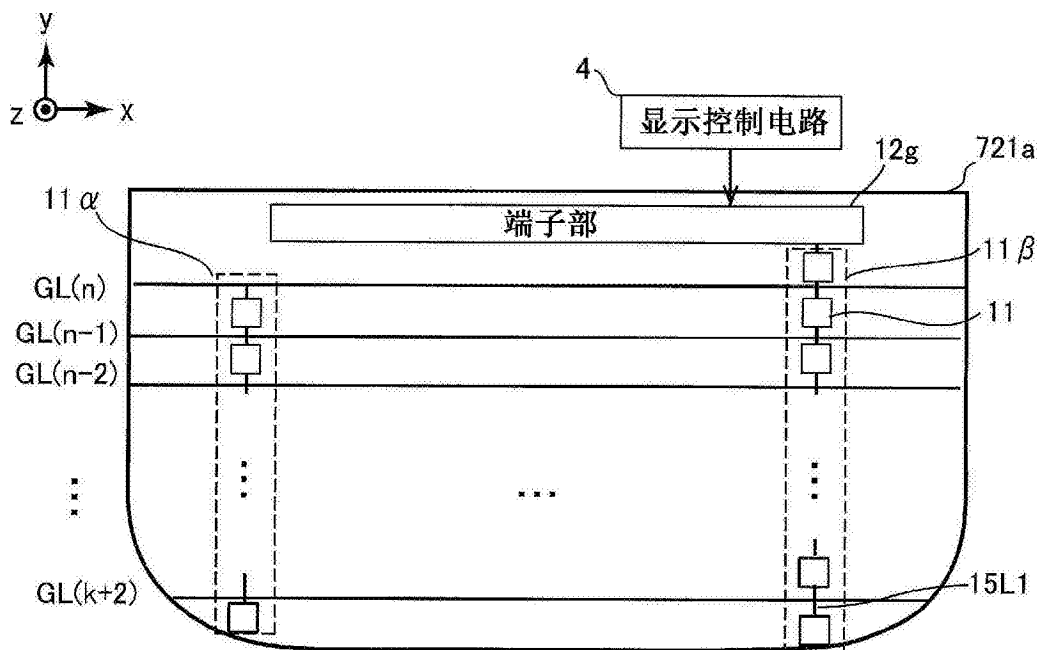


图31C

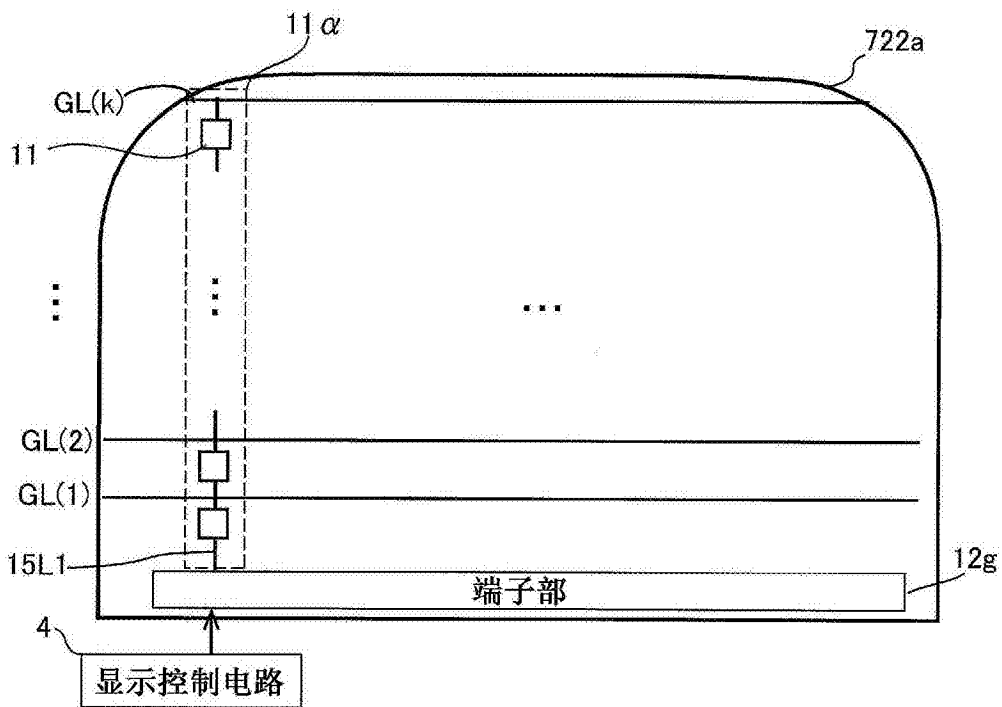


图31D

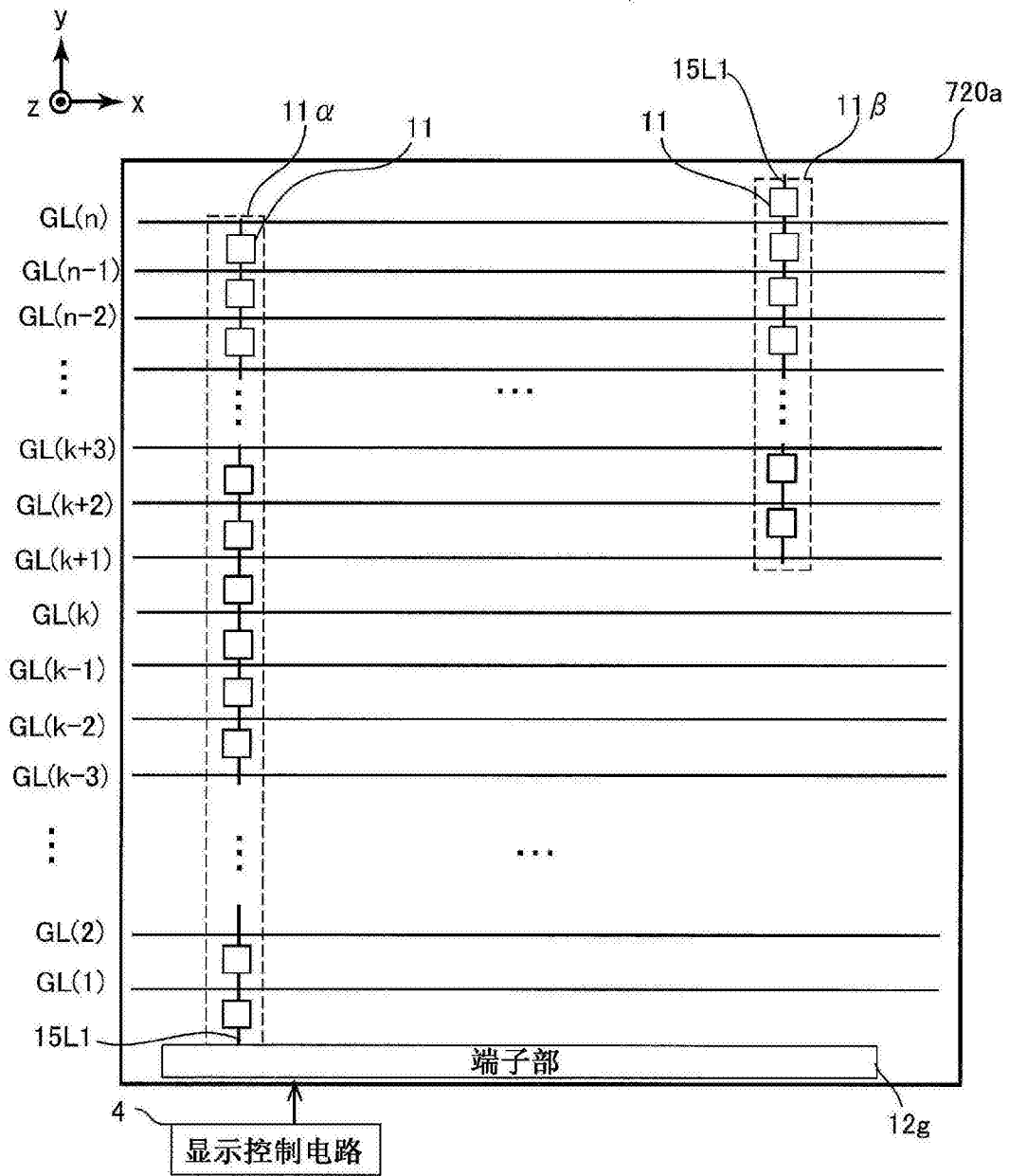


图31E

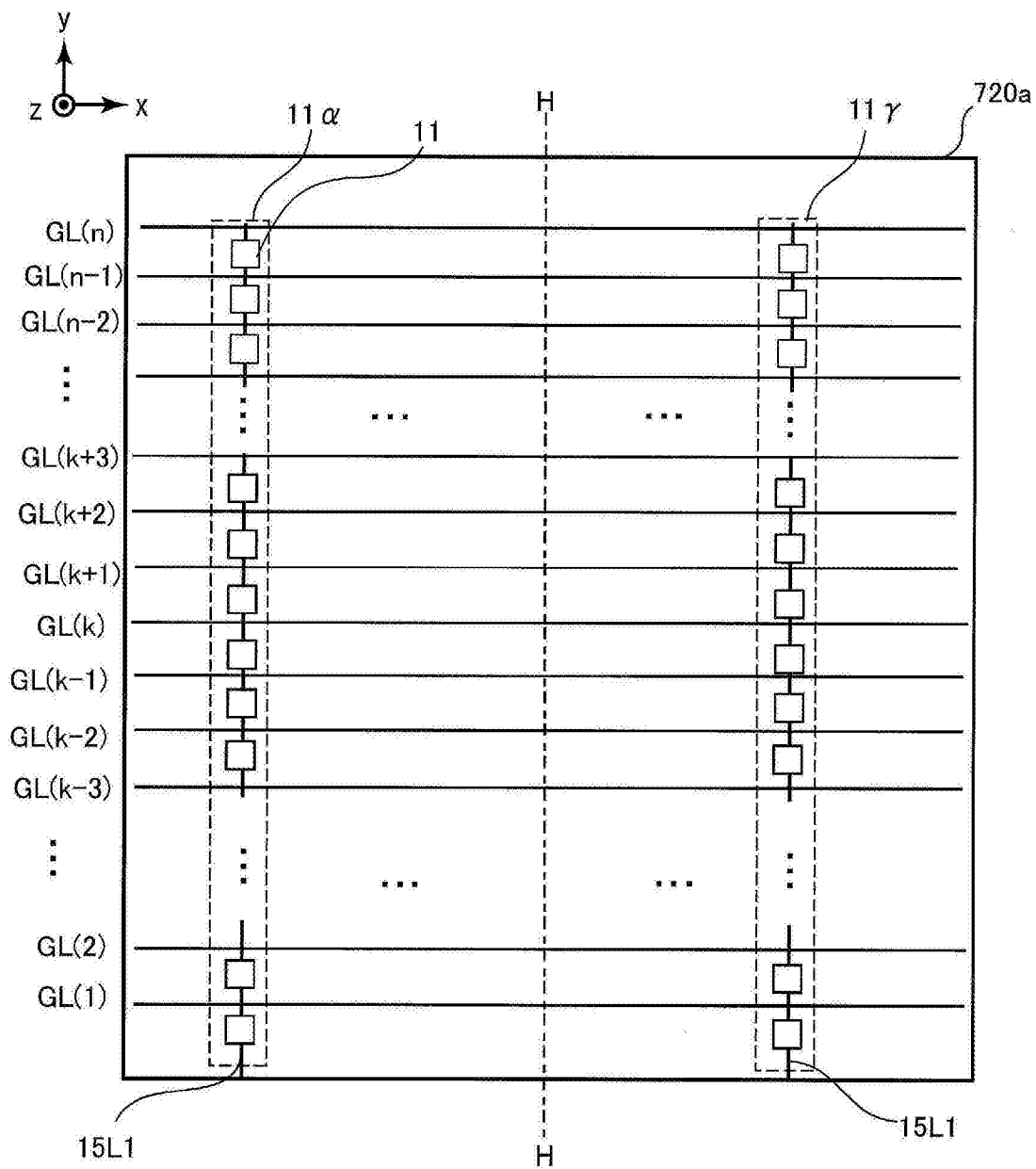


图32

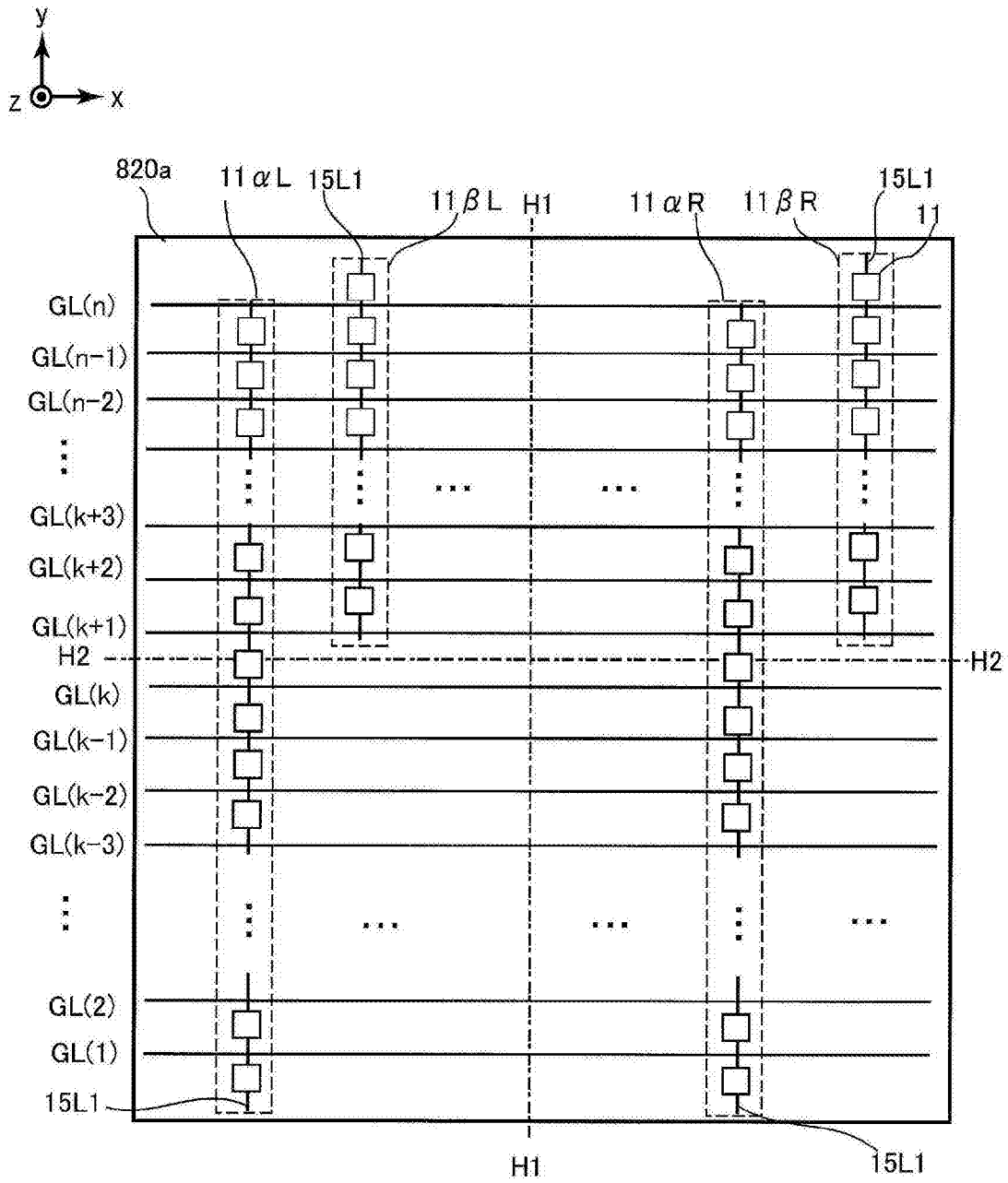


图33A

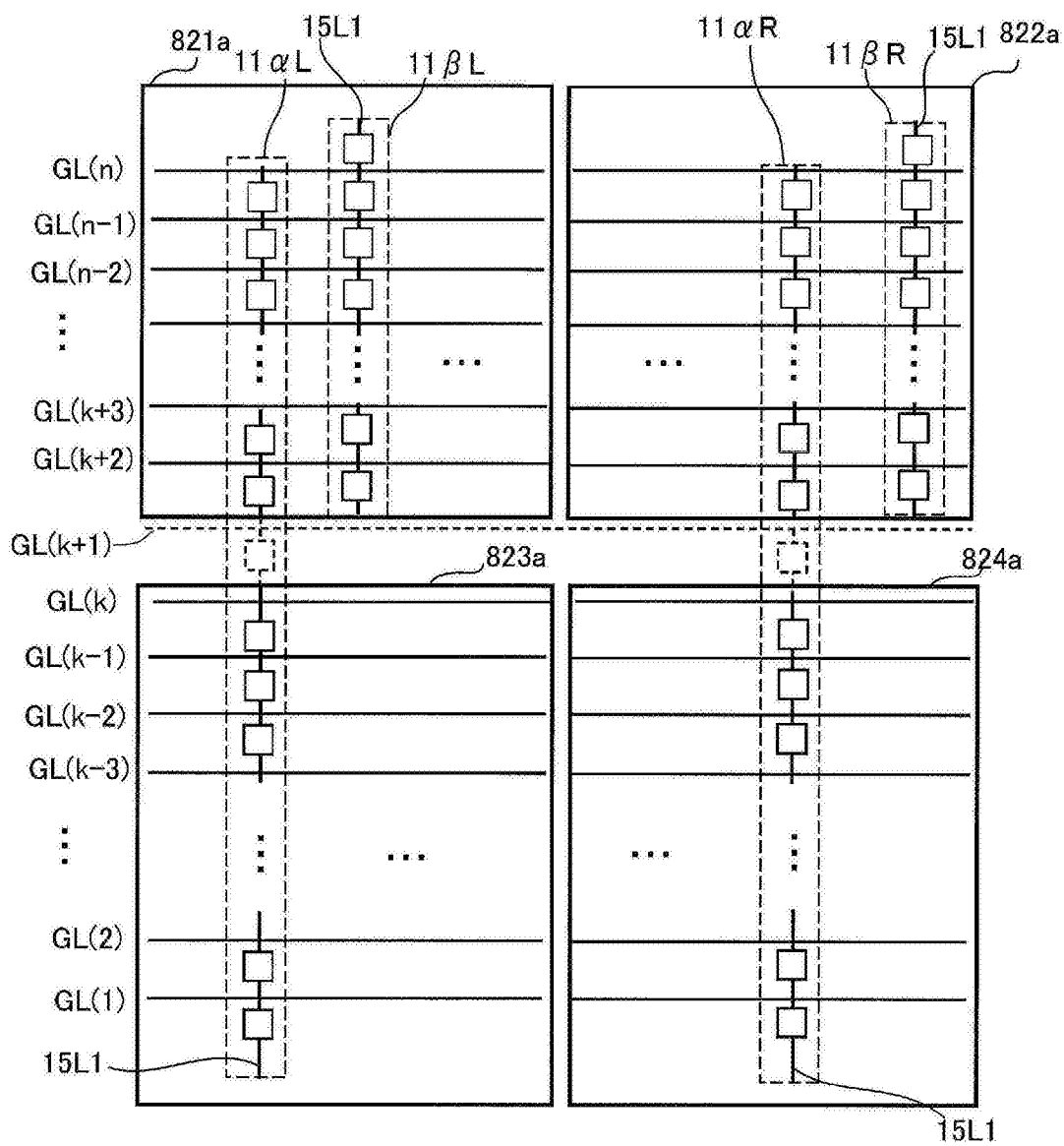
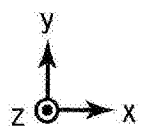


图33B

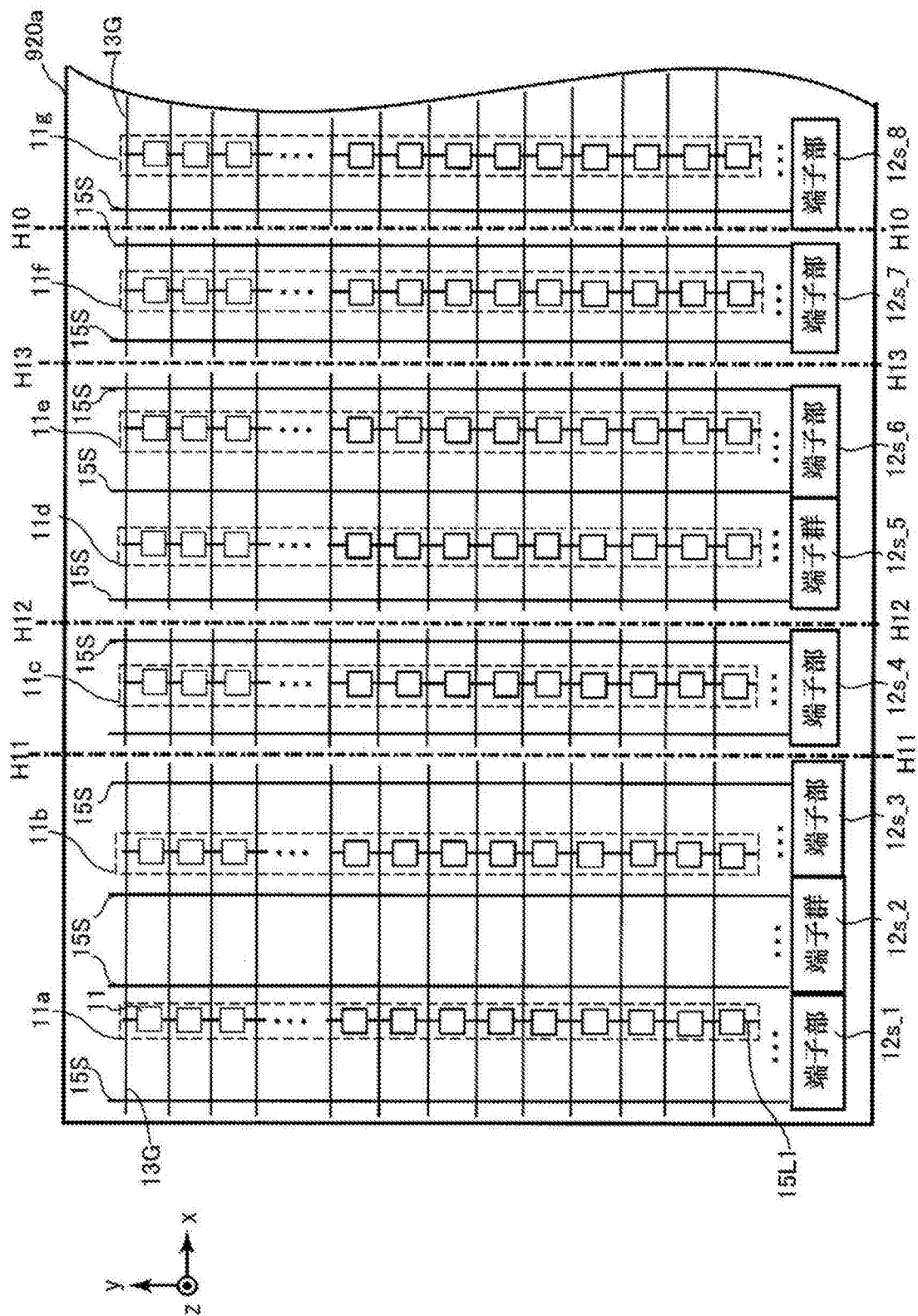


图34A

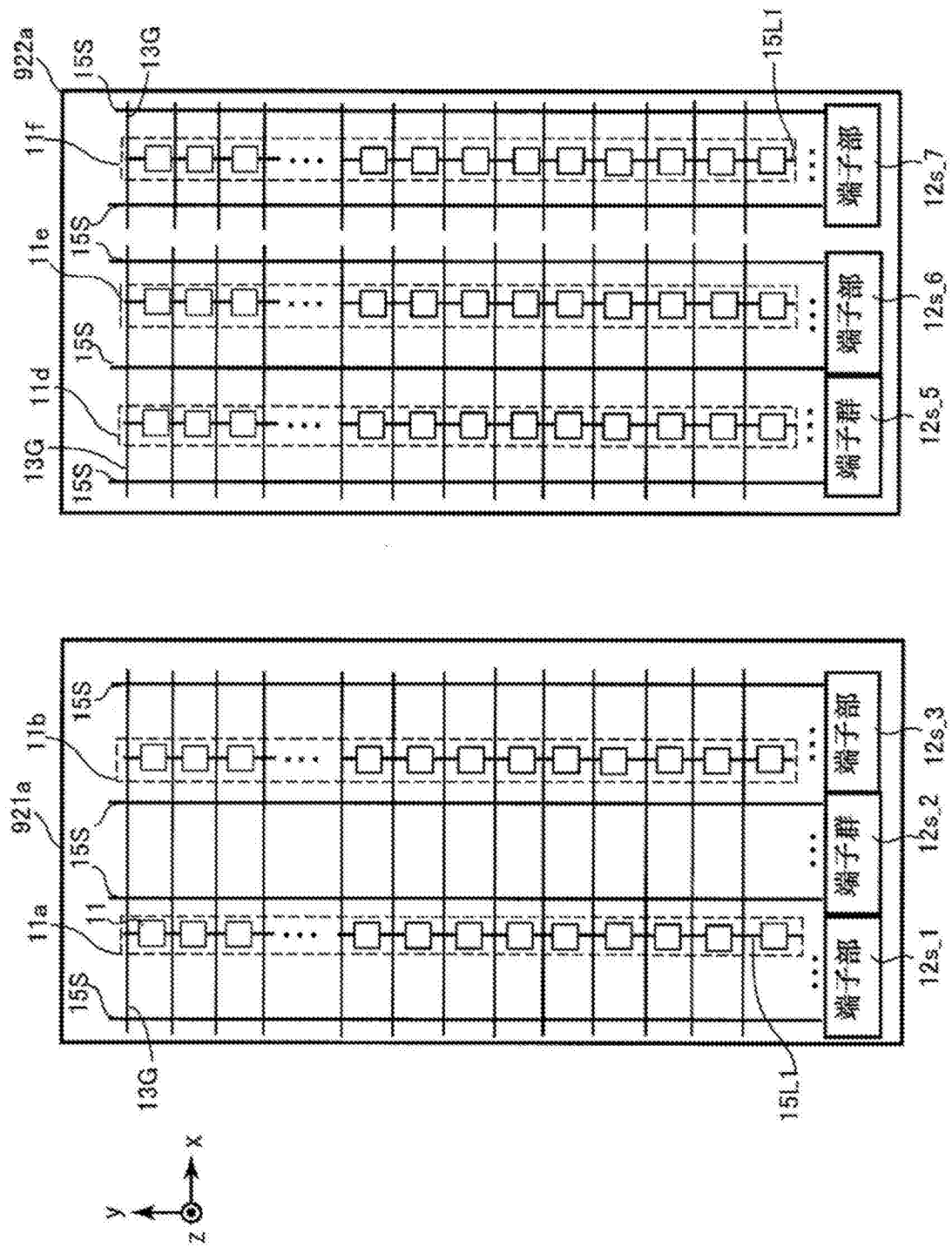


图34B

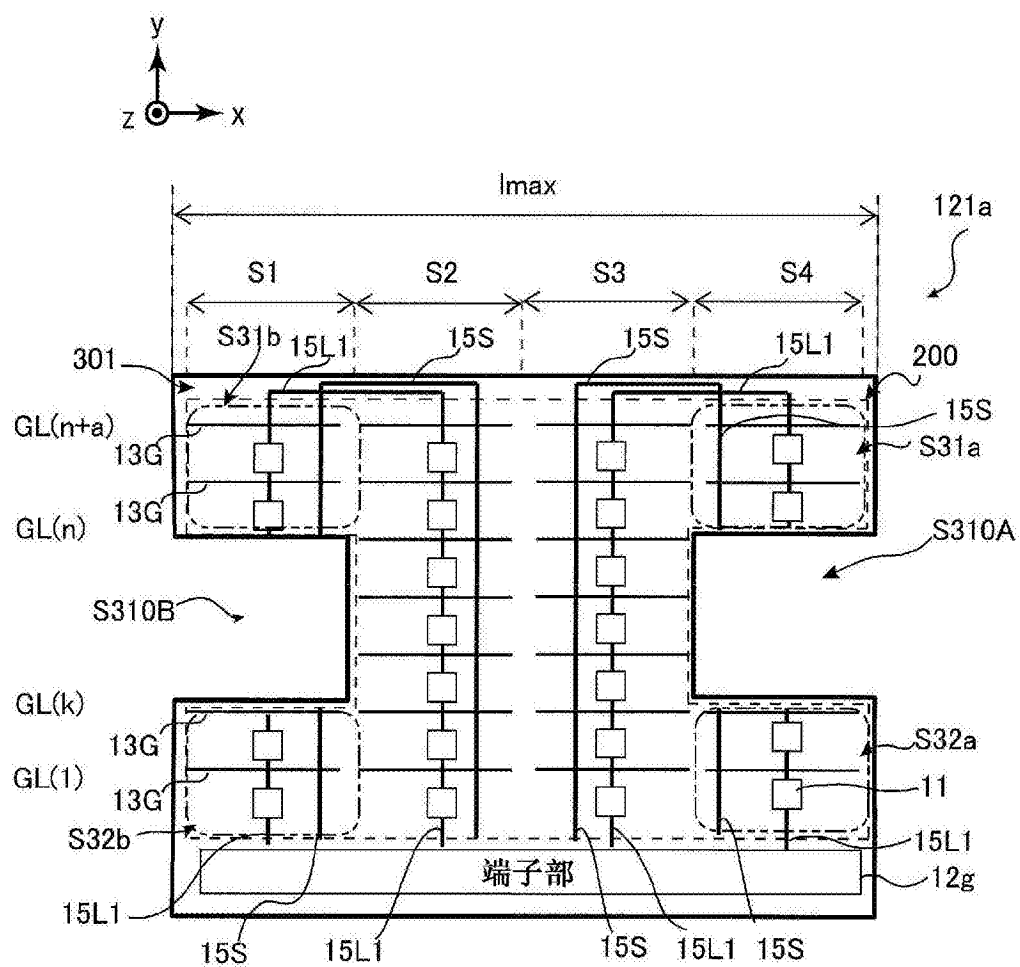


图35A

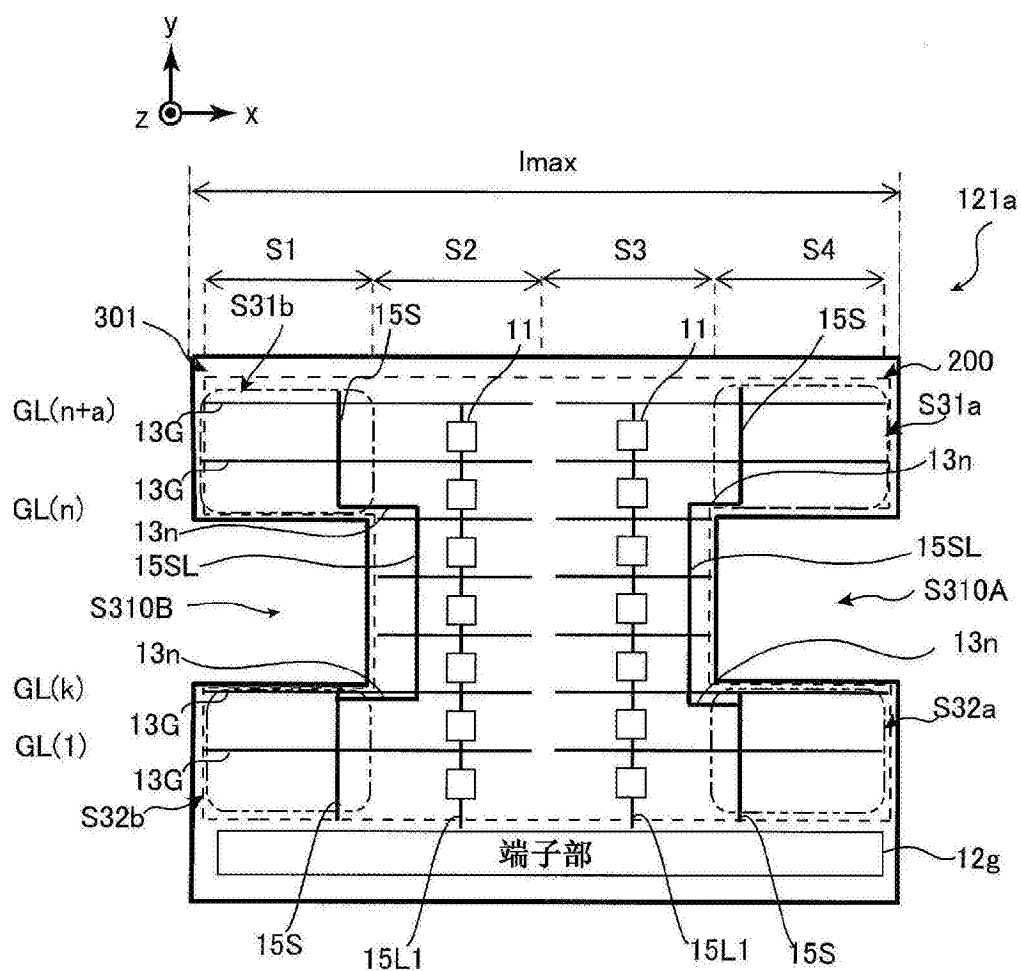


图35B

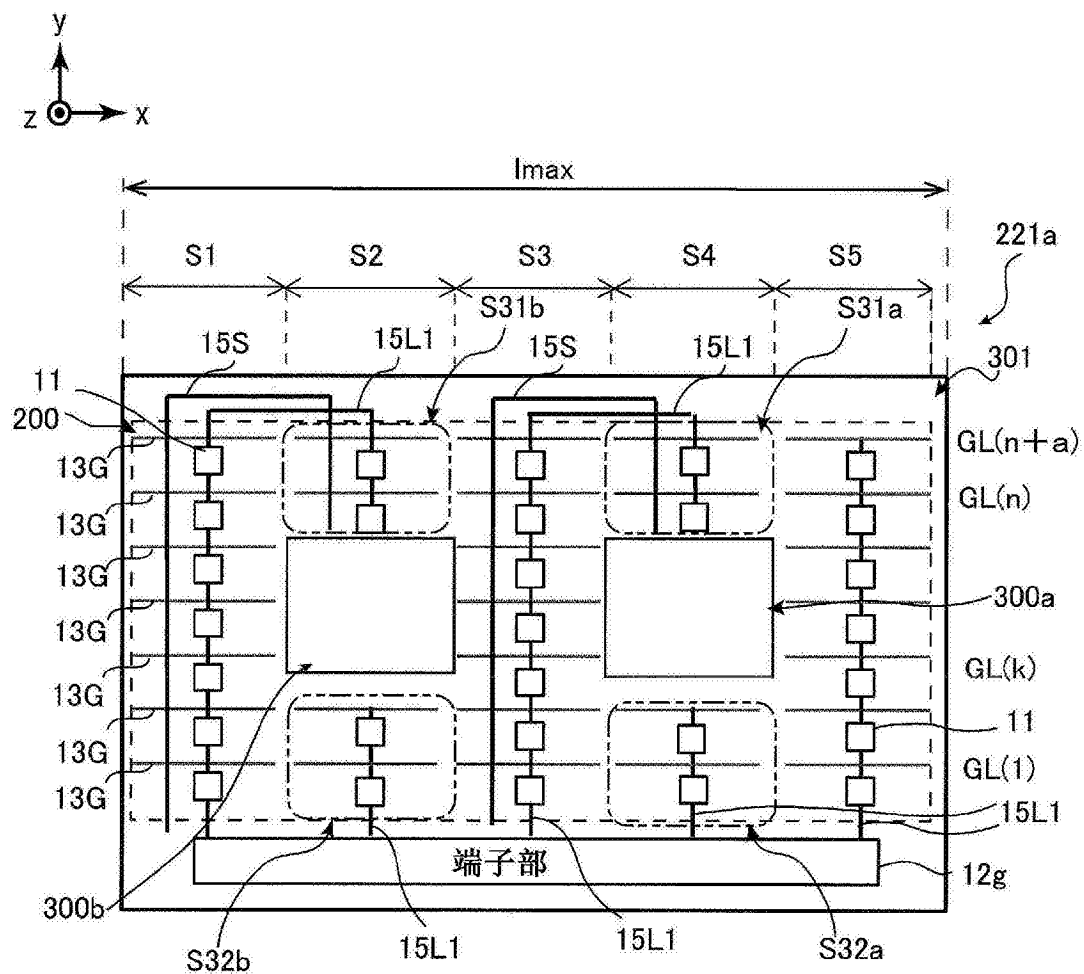


图 36A

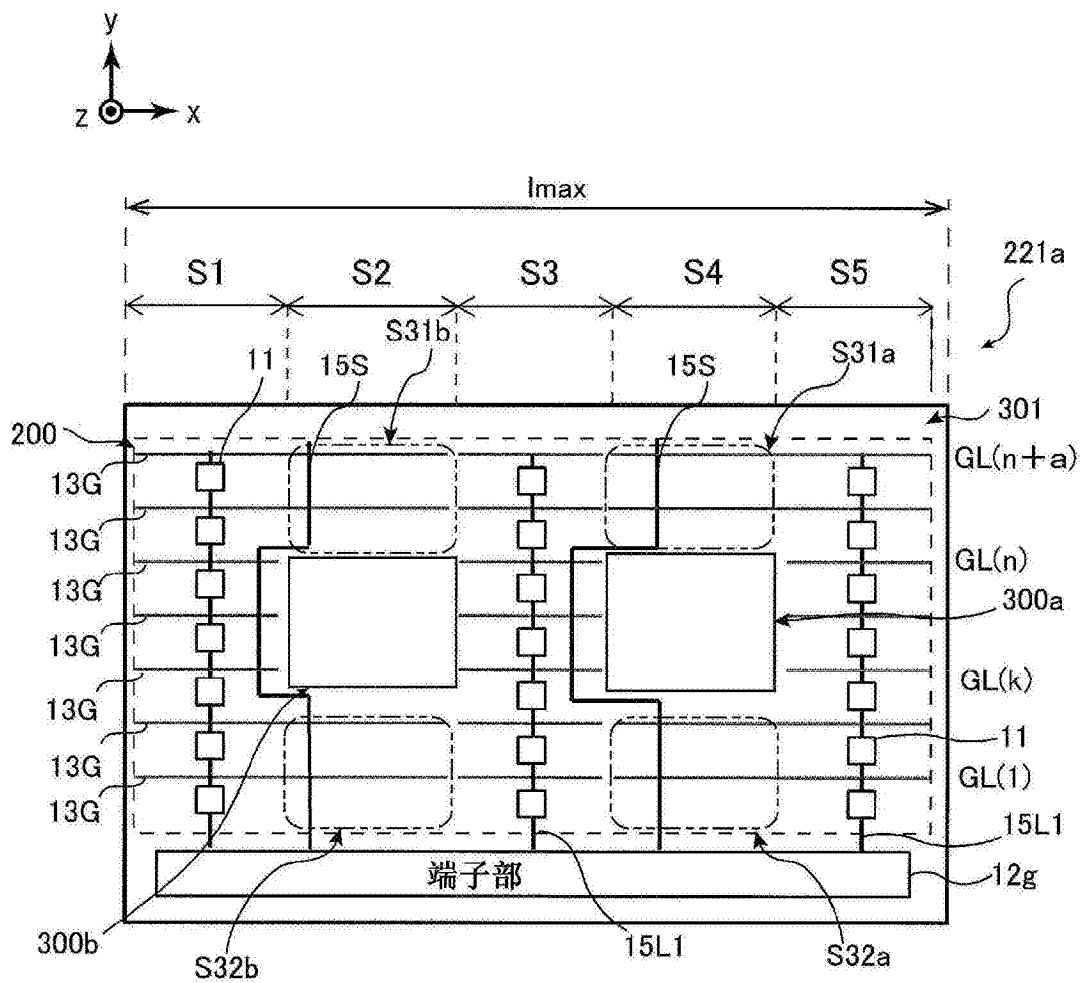


图36B