



(12)发明专利

(10)授权公告号 CN 103378857 B

(45)授权公告日 2017.08.11

(21)申请号 201310149393.8

(22)申请日 2013.04.26

(65)同一申请的已公布的文献号

申请公布号 CN 103378857 A

(43)申请公布日 2013.10.30

(30)优先权数据

JP2012-101341 2012.04.26 JP

(73)专利权人 索尼半导体解决方案公司

地址 日本神奈川县

(72)发明人 平田英治 海老原弘知

(74)专利代理机构 北京市柳沈律师事务所

11105

代理人 周少杰

(51)Int.Cl.

H03L 7/099(2006.01)

H04N 5/374(2011.01)

H04N 5/225(2006.01)

(56)对比文件

US 6028488 A, 2000.02.22,

JP 2578886 B2, 1989.09.12,

CN 101502100 A, 2009.08.05,

US 6172573 B1, 2001.01.09,

审查员 朱闻达

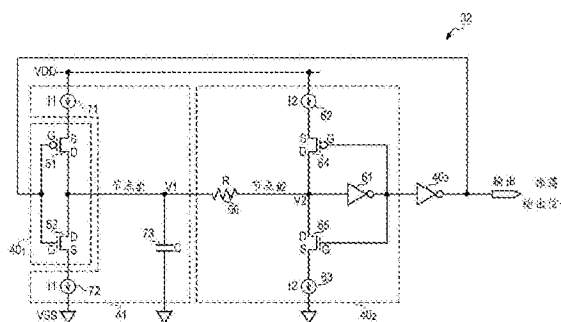
权利要求书3页 说明书16页 附图7页

(54)发明名称

振荡器、振荡方法、图像传感器和成像装置

(57)摘要

一种振荡器,包括:反相器,其以环形连接,并且其数量是大于或等于3的奇数;以及延迟部分,其延迟输入到奇数个反相器中的一个反相器的电压的改变。所述一个反相器是施密特触发器反相器。所述施密特触发器反相器包括:电流源,以及其中流过由所述电流源提供的电流的电阻器。所述施密特触发器反相器的滞后宽度取决于所述电阻器中流过的电流。



1. 一种振荡器,包括:

反相器,其以环形连接,并且其数量是大于或等于3的奇数;以及
延迟部分,其延迟输入到奇数个反相器中的一个反相器的电压的改变,
其中,所述一个反相器是施密特触发器反相器,
其中,所述施密特触发器反相器包括
电流源,
电阻器,其中流过由所述电流源提供的电流,以及
开关,其改变所述电阻器中流过的电流的方向,
其中,所述施密特触发器反相器的滞后宽度取决于所述电阻器中流过的电流,
其中,所述延迟部分包括不同电流源和电容器,以及
其中,振荡周期取决于所述电容器中流过的电流和所述滞后宽度。

2. 根据权利要求1所述的振荡器,其中,所述开关响应于由所述振荡器输出的振荡输出信号改变所述电阻器中流过的电流的方向。

3. 根据权利要求2所述的振荡器,还包括电流控制部分,其控制所述电流源和所述不同电流源,以便流过对应于预定参考电流的电流。

4. 根据权利要求3所述的振荡器,还包括:电流生成部分,其响应于预定参考电压,生成对应于参考电压的参考电流。

5. 根据权利要求4所述的振荡器,

其中,所述电流生成部分包括

运算放大器,其非反相输入端提供有参考电压,并且其反相输入端连接到用于电压到电流转换的电阻器的一端,其中所述用于电压到电流转换的电阻器的另一端接地,以及
所述用于电压到电流转换的电阻器,以及

其中,所述参考电流流过所述用于电压到电流转换的电阻器。

6. 根据权利要求4所述的振荡器,

其中,所述电流控制部分包括一侧晶体管,其构成电流镜电路并且其中参考电流流过,
以及

其中,所述电流源和所述不同电流源包括另一侧晶体管,其构成所述电流镜电路,并且其中对应于参考电流的电流流过。

7. 根据权利要求4所述的振荡器,

其中,除了所述施密特触发器反相器以外的不同反相器的每个是CMOS(互补MOS)反相器,其中pMOSFET(正沟道金属氧化物半导体场效应晶体管)和nMOSFET(负沟道金属氧化物半导体场效应晶体管)的漏极相互连接,并且pMOSFET和nMOSFET的栅极相互连接,

其中,所述施密特触发器反相器包括

作为开关的不同pMOSFET和不同nMOSFET,其各自的漏极相互连接,

CMOS反相器,其输出端连接到不同pMOSFET和不同nMOSFET的各自的栅极,并且其输入端连接到不同pMOSFET和不同nMOSFET的漏极之间的连接点,

作为所述电流源的第一电流源和第二电流源,所述第一电流源连接到不同pMOSFET的源极,所述第二电流源连接到不同nMOSFET的源极并且流过与所述第一电流源相同的电流,
以及

电阻器,其一端连接到不同pMOSFET和不同nMOSFET的漏极之间的连接点,并且其另一端连接到所述施密特触发器反相器的前一级反相器的输出端,以及

其中,所述延迟部分包括

电容器,其一端接地并且另一端连接到前一级反相器的输出端,以及

作为所述不同电流源的第三电流源和第四电流源,所述第三电流源连接到构成前一级反相器的pMOSFET的源极,所述第四电流源连接到构成前一级反相器的nMOSFET的源极并且流过与所述第三电流源相同的电流。

8.根据权利要求4所述的振荡器,其中,振荡周期取决于所述电容器、所述电容器中流过的电流和所述滞后宽度。

9.根据权利要求4所述的振荡器,其中,所述滞后宽度取决于所述电阻器和所述电阻器中流过的电流。

10.根据权利要求4所述的振荡器,

其中,所述电容器是具有可变电容的电容器,以及

其中,通过调整所述电容器的电容调整振荡周期。

11.根据权利要求4所述的振荡器,

其中,所述电阻器具有可变电阻,以及

其中,通过调整电阻调整振荡周期。

12.一种振荡方法,包括:

通过振荡器的延迟部分,延迟输入到以环形连接并且其数量是大于或等于3的奇数的反相器中的一个反相器的电压的改变,所述振荡器包括奇数个反相器和延迟部分,

其中,所述一个反相器是施密特触发器反相器,

其中,所述施密特触发器反相器包括

电流源,

电阻器,其中流过由所述电流源提供的电流,以及

开关,其改变所述电阻器中流过的电流的方向,

其中,所述施密特触发器反相器的滞后宽度取决于所述电阻器中流过的电流,

其中,所述延迟部分包括不同电流源和电容器,以及

其中,振荡周期取决于所述电容器中流过的电流和所述滞后宽度。

13.一种图像传感器,其与由振荡器输出的信号同步地操作,所述振荡器包括:反相器,其以环形连接,并且其数量是大于或等于3的奇数;以及延迟部分,其延迟输入到奇数个反相器中的一个反相器的电压的改变,

其中,所述一个反相器是施密特触发器反相器,

其中,所述施密特触发器反相器包括

电流源,

电阻器,其中流过由所述电流源提供的电流,以及

开关,其改变所述电阻器中流过的电流的方向,

其中,所述施密特触发器反相器的滞后宽度取决于所述电阻器中流过的电流,

其中,所述延迟部分包括不同电流源和电容器,以及

其中,振荡周期取决于所述电容器中流过的电流和所述滞后宽度。

14. 一种成像装置,包括:

振荡器,包括:反相器,其以环形连接,并且其数量是大于或等于3的奇数;和延迟部分,其延迟输入到奇数个反相器中的一个反相器的电压的改变;以及

图像传感器,其与由振荡器输出的信号同步地操作,

其中,所述一个反相器是施密特触发器反相器,

其中,所述施密特触发器反相器包括

电流源,

电阻器,其中流过由所述电流源提供的电流,以及

开关,其改变所述电阻器中流过的电流的方向,

其中,所述施密特触发器反相器的滞后宽度取决于所述电阻器中流过的电流,

其中,所述延迟部分包括不同电流源和电容器,以及

其中,振荡周期取决于所述电容器中流过的电流和所述滞后宽度。

振荡器、振荡方法、图像传感器和成像装置

技术领域

[0001] 本技术涉及振荡器、振荡方法、图像传感器和成像装置。具体地,例如本技术涉及具有低功耗的、高度容忍元件的变化的振荡器、振荡方法、图像传感器和成像装置。

背景技术

[0002] 使用包括CMOS(互补金属氧化物半导体)等的数字电路的振荡器的示例例如包括环形振荡器,其中奇数个放大器以环形连接。

[0003] 此外,作为环形振荡器,提出了包括用于改变振荡频率的电流源或诸如电阻器或电容器的延迟元件的环形振荡器(日本未审专利申请公开No.2006-261833和2008-236133)。

[0004] 另外,作为使用数字电路的振荡器,存在能够通过反馈配置稳定地执行高频振荡的PLL(锁相环)电路。

发明内容

[0005] 在现有技术中使用的环形振荡器中,元件的变化导致振荡频率的波动,因此难以(以振荡频率)生成稳定振荡。

[0006] 相反,使用PLL电路,可能生成稳定振荡,但是功耗大。

[0007] 根据本技术,期望提供具有低功耗的、能够高度容忍元件的变化的振荡器。

[0008] 根据本技术的第一实施例,一种振荡器包括:反相器,其以环形连接,并且其数量是大于或等于3的奇数;以及延迟部分,其延迟输入到奇数个反相器中的一个反相器的电压的改变。所述一个反相器是施密特触发器反相器。所述施密特触发器反相器包括电流源以及其中流过由所述电流源提供的电流电阻器。所述施密特触发器反相器的滞后宽度取决于所述电阻器中流过的电流。

[0009] 根据本技术的第一实施例,一种振荡方法通过振荡器的延迟部分,延迟输入到以环形连接并且其数量是大于或等于3的奇数的反相器中的一个反相器的电压的改变,所述振荡器包括奇数个反相器和延迟部分。所述一个反相器是施密特触发器反相器。所述施密特触发器反相器包括电流源以及其中流过由所述电流源提供的电流的电阻器。所述施密特触发器反相器的滞后宽度取决于所述电阻器中流过的电流。

[0010] 根据本技术的第二实施例,一种图像传感器与由振荡器输出的信号同步地操作,所述振荡器包括:反相器,其以环形连接,并且其数量是大于或等于3的奇数;以及延迟部分,其延迟输入到奇数个反相器中的一个反相器的电压的改变。所述一个反相器是施密特触发器反相器。所述施密特触发器反相器包括电流源以及其中流过由所述电流源提供的电流的电阻器。所述施密特触发器反相器的滞后宽度取决于所述电阻器中流过的电流。

[0011] 根据本技术的第三实施例,一种成像装置包括:振荡器,其包括:反相器,其以环形连接,并且其数量是大于或等于3的奇数;和延迟部分,其延迟输入到奇数个反相器中的一个反相器的电压的改变;以及图像传感器,其与由振荡器输出的信号同步地操作。所述一个

反相器是施密特触发器反相器。所述施密特触发器反相器包括电流源以及其中流过由所述电流源提供的电流的电阻器。所述施密特触发器反相器的滞后宽度取决于所述电阻器中流过的电流。

[0012] 在本技术的第一到第三实施例中,延迟输入到以环形连接并且其数量是大于或等于3的奇数的反相器中的一个反相器的电压的改变。所述一个反相器是施密特触发器反相器。所述施密特触发器反相器包括电流源以及其中流过由所述电流源提供的电流的电阻器。所述施密特触发器反相器的滞后宽度取决于所述电阻器中流过的电流。

[0013] 应当注意,振荡器和图像传感器可以是分开器件,并且可以是形成一个器件的内部块。

[0014] 根据本技术的第一到第三实施例,可能实现较低功耗。此外,根据本技术的第一到第三实施例,可能改进对元件的变化的容忍度。

附图说明

[0015] 图1是图示根据本技术实施例的数字相机的示例配置的框图;

[0016] 图2是图示时序生成器的示例配置的框图;

[0017] 图3是图示低速振荡器的配置的简要视图的框图;

[0018] 图4是图示低速振荡器的第一示例配置的框图;

[0019] 图5是图示低速振荡器的操作的时序图;

[0020] 图6是图示低速振荡器的第二示例配置的框图;

[0021] 图7是图示低速振荡器的第三示例配置的框图;以及

[0022] 图8是图示根据本技术实施例的计算机的示例配置的框图。

具体实施方式

[0023] 根据本技术的数字相机的实施例

[0024] 图1是图示作为根据本技术实施例的成像装置的数字相机的示例配置的框图。

[0025] 镜头部分11包括拍摄透镜、光圈、聚焦透镜等,并且利用入射到镜头部分11中的光照射图像传感器12。

[0026] 图像传感器12例如包括CCD(电荷耦合器件)或CMOS(互补金属氧化物半导体)成像器等,并且与从TG22(时序生成器)提供的时序信号同步地操作。

[0027] 图像传感器12光电转换从镜头部分11发出的光,并且将从转换结果获得的模拟图像信号提供给模拟信号处理部分13。

[0028] 模拟信号处理部分13对从图像传感器12发送的图像信号执行模拟信号处理(如相关倍采样处理或自动增益调整处理),并且将信号提供给A/D(模拟/数字)转换部分14。

[0029] A/D(模拟/数字)转换部分14对从模拟信号处理部分13发送的图像信号执行A/D转换,并且将从其结果获得的数字图像数据提供给数字信号处理部分15。

[0030] 数字信号处理部分15对从A/D转换部分14发送的图像数据执行数字图像处理,如白平衡调整处理、噪声移除处理、必要的压缩编码处理(例如,JPEG(联合图像专家组)编码、MPEG(运动图像专家组)编码等),并且将信号提供给输入/输出面板18(的显示部分17)或记录设备19。

- [0031] 输入/输出面板18包括输入部分16和显示部分17。
- [0032] 输入部分16包括以下的组:具有接收来自外部的输入的功能的设备,例如,静态触摸面板、发光的光源、接收从对象反射的光的传感器等。
- [0033] 当诸如用户的手指或用户使用的触笔的对象从外部接近或触摸输入部分16时,输入部分16将指示接近或触摸的位置的信号提供给CPU23。
- [0034] 显示部分17包括显示图像的设备(显示设备),如液晶面板或有机EL(电致发光)面板,并且基于从数字信号处理部分15提供的图像数据显示图像。
- [0035] 输入/输出面板18由上述输入部分16和显示部分17集成形成,在显示部分17上显示图像,并且能够在输入部分16中接收从外部发送并对显示部分17上显示的图像执行的操作输入。
- [0036] 应当注意,作为输入/输出面板18,例如,可以采用所谓的触摸屏等。
- [0037] 例如,除了半导体存储器以外的可移除记录介质(图中未示出)(如存储卡或DVD(数字多功能盘))可移除地安装在记录设备19中。记录设备19执行用于记录和再现安装的记录介质上的图像数据的控制。
- [0038] 也就是说,记录设备19将从数字信号处理部分15发送的图像数据记录在记录介质上,还读取记录介质上记录的图像数据,并且将图像数据提供给数字信号处理部分15。
- [0039] 致动器20是调整镜头部分11的聚焦透镜的光圈的马达,并且由马达驱动器21驱动。
- [0040] 马达驱动器21根据CPU(中央处理单元)23的控制驱动致动器20。
- [0041] TG(时序生成器)22根据CPU23的控制,将用于调整曝光时间的时序信号或用于读取作为图像传感器12中的像素值的电荷的时序信号提供给图像传感器12。另外,TG22将期望的时序信号提供给期望的块。
- [0042] CPU23执行程序ROM(只读存储器)26中存储的程序,并且进一步根据需要执行EEPROM(电可擦除可编程ROM)25中存储的程序,从而控制构成数字相机的各个块。
- [0043] 操作部分24是由用户操作的物理按钮,并且将对应于用户的操作的信号提供给CPU23。
- [0044] EEPROM25存储数据或程序,如通过在操作部分24中执行的用户的操作设置的成像参数等,它即使在相机的电源截止时也需要保持。
- [0045] 程序ROM26存储CPU23执行的程序等。
- [0046] RAM27暂时存储CPU23的操作所需的数据或程序。
- [0047] 在如上所述配置的数字相机中,CPU23执行程序ROM26中存储的程序,从而控制数字相机的各个部分。
- [0048] 同时,图像传感器12与从TG22提供的时序信号同步地操作,并且光电转换入射到镜头部分11的光。在图像传感器12中,从光电转换的结果获得的图像信号提供给模拟信号处理部分13。
- [0049] 在模拟信号处理部分13中,从图像传感器12发送的图像信号经历模拟信号处理,并且提供给A/D转换部分14。在A/D转换部分14中,从模拟信号处理部分13发送的图像信号被A/D转换,并且从转换的结果获得的数字图像信号提供给数字信号处理部分15。
- [0050] 在数字信号处理部分15中,从A/D转换部分14发送的图像数据经历数字信号处理,

并且提供给输入/输出面板18(的显示部分17),从而显示对应的图像,即,所谓的通过镜头图像(through-the-lens image)。

[0051] 此外,CPU23根据从操作部分24或输入/输出面板18(的输入部分16)发送的信号执行预定处理。

[0052] 也就是说,例如,当输入/输出面板18或操作部分24操作来捕获图像时,CPU23控制数字信号处理部分15,对从A/D转换部分14发送的图像数据执行压缩编码处理,从而通过记录设备19将图像数据记录在记录介质上。

[0053] 此外,例如,当输入/输出面板18或操作部分24操作来重新图像时,CPU23控制数字信号处理部分15,从而通过记录设备19从记录介质读取图像数据。

[0054] 此外,CPU23使得数字信号处理部分15扩展从记录介质读取的图像数据,并且将图像数据提供给输入/输出部分18,从而显示图像数据。

[0055] TG22的示例性配置

[0056] 图2是图示图1的TG22的示例性配置的框图。

[0057] 在图2中,TG22具有高速振荡器31、低速振荡器32和选择器33。

[0058] 高速振荡器31例如是PLL电路,并且当数字相机的操作模式是用于正常图像捕获的正常模式时,根据CPU23(图1)的控制,生成高速时钟(参考时钟),这是图像传感器12(图1)捕获图像所需的,并且将时钟提供给选择器33。

[0059] 低速振荡器32例如是环形振荡器,并且当数字相机的操作模式是低速模式时,其中图像传感器12不需要像上述情况一样以高速操作,根据CPU23的控制生成图像传感器12中使用的、高速振荡器31的低速(低频)时钟,并且将时钟提供给选择器33。

[0060] 选择器根据CPU23的控制,选择从高速振荡器31提供的时钟和从低速振荡器32提供的时钟之一,并且将时钟作为时序信号提供给图像传感器12。

[0061] 这里,图像传感器12光电转换入射到它上面的光。因此,图像传感器12不仅用于图像捕获,而且可以用作例如用于测量亮度的亮度传感器。当图像传感器12用作亮度传感器时,图像传感器12不需要像捕获图像的情况一样以高速操作。

[0062] 相应地,在数字相机中,当通过使用图像传感器12作为亮度传感器测量亮度时,CPU23设置操作模式为低速模式,并且使得选择器33选择从低速振荡器32提供的时钟,从而将时钟提供给图像传感器12。

[0063] 同时,在数字相机中,在捕获图像的情况下,CPU23设置操作模式为正常模式,并且使得选择器33选择从高速振荡器31提供的时钟,从而将时钟提供给图像传感器12。

[0064] 如上所述,在图像传感器12不需要以高速操作的低速模式中,通过低速振荡器32获得的并且比高速振荡器31的时钟慢的低速时钟提供给图像传感器12,并且图像传感器12与低速时钟同步地操作。结果,在低速模式中,与正常模式的情况相比,可能减少图像传感器12的功耗。

[0065] 也就是说,在低速模式中,图像传感器12与低速振荡器32的低速时钟同步地操作。从而,与图像传感器12与高速振荡器31的高速时钟同步地操作的情况相比,可能减少图像传感器12的功耗。

[0066] 低速振荡器32的配置的简要视图

[0067] 图3是图示图2的低速振荡器32的配置的简要视图的框图。

[0068] 在图3中,低速振荡器32包括: $2N+1$ (N 为1或更大的整数)个反相器 40_1 、 40_2 、……、 40_{n-1} 、 40_n 、 40_{n+1} 、……、 40_{2N+1} ,其数量是大于或等于3的奇数;以及延迟部分41。

[0069] $2N+1$ 个反相器 40_1 到 40_{2N+1} 以该顺序以环形连接,并且反相器 40_i ($i=1,2,\dots$ 或 $2N+1$)反相和输出输入到其的(电压)电平。

[0070] 此外,在图3中,最后级反相器 40_{2N+1} 的输出给作振荡输出信号,其是低速振荡器32的输出。

[0071] $2N+1$ 个反相器 40_1 到 40_{2N+1} 中的一个反相器 40_n (n 是1到 $2N+1$ 范围内的任意整数)形成施密特触发器反相器。以下,反相器 40_n 也称为施密特触发器反相器 40_n 。

[0072] 延迟部分41提供在施密特触发器反相器 40_n 的前一级中,因此延迟输入到施密特触发器反相器 40_n 的电压的改变(前一级反相器 40_{n-1} 的输出中的改变)。

[0073] 这里,延迟部分41中的输入到施密特触发器反相器 40_n 的电压(以下也称为施密特触发器输入电压)的改变的延迟量定义低速振荡器32的振荡周期(振荡频率)。延迟部分41的延迟量取决于施密特触发器反相器 40_n 的滞后宽度等。

[0074] 在如上所述配置的低速振荡器32中,作为最后级反相器 40_{2N+1} 的输出的振荡输出信号输入到第一级反相器 40_1 ,在反相器 40_1 中反相,并且输出到下一级反相器 40_2 。

[0075] 以下,类似地,前一级反相器 40_{i-1} 的输出输入到每个反相器 40_i ,并且在每个反相器 40_i 中,前一级反相器 40_{i-1} 的输出反相,并且给到下一级反相器 40_{i+1} 。

[0076] 构成低速振荡器32的反相器 40_1 到 40_{2N+1} 的数量 $2N+1$ 是奇数。因此,在低速振荡器32中,第一级反相器 40_1 的反相输入的电平从最后级反相器 40_{2N+1} 输出,并且最后级反相器 40_{2N+1} 的输出输入到第一级反相器 40_1 。结果,低速振荡器32振荡。

[0077] 此外,在低速振荡器32中,反相器 40_{n-1} 反相前一级反相器 40_{n-2} 的输出,此后将输出提供到其下一级中的延迟部分41中。

[0078] 延迟部分41延迟作为施密特触发器输入电压的反相器 40_{n-1} 的输出的改变,并且将其输入作为施密特触发器输入电压给到施密特触发器反相器 40_n 。

[0079] 在低速振荡器32中,在延迟部分41中,可能调整施密特触发器输入电压的改变的速率,因此可能调整施密特触发器反相器 40_n 中的滞后宽度。

[0080] 在低速振荡器32中,振荡周期(振荡频率的倒数),即,振荡输出信号的周期取决于施密特触发器输入电压的改变的速率和施密特触发器反相器 40_n 的滞后宽度。

[0081] 结果,在低速振荡器32中,通过调整施密特触发器输入电压的改变的速率和滞后宽度,可能控制作为变量的振荡频率。

[0082] 低速振荡器32的第一示例性配置

[0083] 图4是图2的低速振荡器32的第一示例性配置的框图(电路图)。

[0084] 应当注意,在图中,对应于图3的情况的那些的部分用相同参考数字和标号表示,并且以下将适当地省略其描述。

[0085] 在图4中,低速振荡器32具有三个反相器 40_1 、 40_2 和 40_3 以及延迟部分41。

[0086] 此外,在图4中,以环形连接的三个反相器 40_1 到 40_3 中的第二级反相器 40_2 形成施密特触发器反相器。

[0087] 反相器 40_1 是CMOS(互补MOS)反相器,其中pMOSFET(正沟道金属氧化物半导体场效应晶体管)51和nMOSFET(负沟道金属氧化物半导体场效应晶体管)52的漏极相互连接,并

且其栅极相互连接。

[0088] 反相器40₁的输入端是FET51和52的栅极之间的连接点,并且反相器40₁的输出端是FET51和52的漏极之间的连接点。

[0089] 除了施密特触发器反相器40₂以外的反相器(即,图4中的反相器40₁和40₃)形成为上述CMOS反相器。

[0090] 施密特触发器反相器40₂具有反相器61、电流源62和63、FET64和65、以及电阻器66。

[0091] 反相器61例如是像反相器40₁的CMOS反相器,并且反相器61的输出端连接到下一级反相器40₃的输入端。相应地,反相器61的输出给出作为施密特触发器反相器40₂的输出。

[0092] 此外,反相器61的输出端连接到FET64和65的栅极,并且反相器61的输入端连接到FET64和65各自的漏极。

[0093] 电流源62连接在电压VDD的电源和FET64的源极之间,并且从电源朝向FET64流过电流。

[0094] 电流源63连接在电压(电势)VSS的GND(地)和FET65的源极之间,并且从FET65朝向GND流过电流。

[0095] 应当注意,电流源62和63流过相同电流I₂(具有相同电流值)。

[0096] FET64是pMOSFET,并且FET65是nMOSFET,并且FET64和65的漏极相互连接。

[0097] FET64和65用作开关,其响应于由低速振荡器32输出的振荡输出信号(即,最后级反相器40₃的输出)改变电阻器66中流过的电流的方向。

[0098] 电阻器66的一端连接到FET64和65的漏极之间的连接点(反相器61的输入端),并且电阻器66的另一端通过延迟部分41连接到前一级反相器40₁的输出端,作为施密特触发器反相器40₂的输入端。

[0099] 在电阻器66中,如后面描述的,由电流源62流过的电流I₂或由电流源63流过的电流I₂流过。

[0100] 延迟部分41具有电流源71和72以及电容器73。

[0101] 电流源71连接在电源和构成反相器40₁的FET51的源极之间,并且从电源朝向FET51流过电流。

[0102] 电流源72连接在GND和FET52的源极之间,并且从FET52朝向GND流过电流。

[0103] 应当注意,电流源71和72流过相同电流I₁。

[0104] 此外,在该实施例中,例如,由电流源71流过的电流I₁大于由电流源62和63流过的电流I₂。应当注意,电流I₁小于电流I₂。

[0105] 电容器73的一端接地到GND,并且其另一端连接到前一级反相器40₁的输出端和电阻器66的另一端,作为连接到前一级反相器40₁的输出端的施密特触发器反相器40₂的输入端。

[0106] 以下,电阻器66的另一端(施密特触发器反相器40₂的输入端)适当地称为节点#1,并且节点#1的电压适当地称为电压V₁。此外,以下电阻器66的一端(反相器61的输入端,FET64和65的漏极之间的连接点)适当地称为节点#2,并且节点#2的电压适当地称为电压V₂。

[0107] 图5是图示图4的低速振荡器32的操作的时序图。

[0108] 在图4的低速振荡器32中,根据作为低速振荡器32的输出的振荡输出信号的极性是H(高)电平或L(低)电平,电阻器66和电容器73中流过的电流的方向通过作为开关的FET64和65的开/关状态改变。

[0109] 具体地,例如,如果振荡输出信号是L电平,则反相器40₁的pMOSFET51(其输入端提供有振荡输出信号)导通,并且nMOSFET52截止。

[0110] 此外,如果振荡输出信号是L电平,则反相器61的输出为H电平,该反相器61的输出是构成振荡输出信号的反相器40₃的输入,并且因此是施密特触发器反相器40₂的输出。结果,关于其栅极提供有具有H电平的反相器61的输出的pMOSFET64和nMOSFET65,FET64截止,并且FET65导通。

[0111] 结果,电流从电流源71朝向导通的FET51流动,并且流到节点#1。

[0112] 流到节点#1的电流流到(注入)电容器73。

[0113] 此外,流到节点#1的电流流到电阻器66、节点#2和导通的FET65,并且流到电流源63。

[0114] 由电流源71流过的电流I₁通过FET51从电流源71朝向节点#1流过。

[0115] 此外,由电流源63流过的电流I₂通过电阻器66、节点#2和FET65从节点#1朝向电流源63流过。

[0116] 相应地,由电流源71流过的电流I₁和由电流源63流过的电流I₂之间的差I₁-I₂从节点#1注入到电容器73(在电容器73中,差的电流I₁-I₂从节点#1朝向GND流过)。

[0117] 同时,如果振荡输出信号是H电平,则反相器40₁的pMOSFET51(其输入端提供有振荡输出信号)截止,并且nMOSFET52导通。

[0118] 此外,如果振荡输出信号是H电平,则反相器61的输出为L电平,该反相器61的输出是输出振荡输出信号的反相器40₃的输入,并且最终是施密特触发器反相器40₂的输出。结果,关于其栅极提供有具有L电平的反相器61的输出的pMOSFET64和nMOSFET65,FET64导通,并且FET65截止。

[0119] 结果,通过导通的FET64、节点#2和电阻器66,电流从电流源62流到节点#1。

[0120] 此外,从电容器73放电的电流流到节点#1。

[0121] 流到节点#1的电流通过导通的FET52流到电流源72。

[0122] 由电流源62流过的电流I₂通过FET64、节点#2和电阻器66,从电流源62流到节点#1。

[0123] 此外,由电流源72流过的电流I₁通过FET52从节点#1朝向电流源72流过。

[0124] 相应地,由电流源72流过的电流I₁和由电流源62流过的电流I₂之间的差的电流I₁-I₂从电容器73放电到节点#1(在电容器73中,差电流I₁-I₂从GND朝向节点#1流过)。

[0125] 如上所述,在低速振荡器32中,响应于振荡输出信号的极性,电流I₁和I₂之间的差电流I₁-I₂(以下,称为差电流)注入到电容器73或放电。

[0126] 当差电流I₁-I₂注入电容器73时,在电阻器66中,由电流源63流过的电流I₂从节点#1朝向节点#2流过。在该情况下,电阻器66的电阻值用R表示,然后节点#2的电压V₂用电压V₁-I₂×R表示,其比节点#1的电压V₁小在电阻器66中出现的电压降I₂×R。

[0127] 此外,当差电流I₁-I₂从电容器73放电时,在电阻器66中,由电流源62流过的电流I₂从节点#2朝向节点#1流过。在该情况下,节点#2的电压V₂变得等于电压V₁+I₂×R,其比节

点#1的电压 V_1 高电阻器66中出现的电压降 $I_2 \times R$ 。

[0128] 输入到反相器61的节点#2的电压 V_2 可以增加或减少,并且可以变得大于反相器61的阈值 V_{th} (当反相器61的输出反相时反相器61的输入话电压)(或者,可以变为等于阈值电压 V_{th})。在该情况下,反相器61的输出的极性以及最终振荡输出信号的极性反相,并且切换差电流 I_1-I_2 注入电容器73和从电容器73放电,结果电阻器66中流过的电流 I_2 的方向改变。

[0129] 在低速振荡器32的振荡期间,如上所述,通过切换差电流 I_1-I_2 注入电容器73和从电容器73放电,节点#1的电压 V_1 以(基本)三角波的形式输出,如图5所示。

[0130] 也就是说,当差电流 I_1-I_2 注入电容器73时,节点#1的电压 V_1 通过电容器73中的电荷的充电大致线性增加。当差电流 I_1-I_2 从电容器73放电时,节点#1的电压 V_1 通过电荷从电容器73的放电大致线性减少。

[0131] 此时,当反相器61的输出在H电平时(FET64截止,并且FET65导通),差电流 I_1-I_2 注入电容器73,因此节点#1的电压 V_1 增加。

[0132] 当差电流 I_1-I_2 注入电容器73时,电阻器66中流过的电流 I_2 从节点#1朝向节点#2流过。结果,作为反相器61的输入的节点#2的电压 V_2 变得等于电压 $V_1-I_2 \times R$,其比节点#1的电压 V_1 小在电阻器66中的电压降 $I_2 \times R$ 。此外,如图5所示,节点#2的电压 V_2 随着节点#1的电压 V_1 增加而增加。

[0133] 当节点#2的电压 $V_2=V_1-I_2 \times R$ 增加并且变得大于或等于(或大于)反相器61的阈值 V_{th} 时,反相器61的输出从H电平反相到L电平,如图5所示。

[0134] 当反相器61的输出为L电平时,差电流 I_1-I_2 开始从电容器73放电。此外,电阻器66中流过的电流 I_2 的方向从节点#1到节点#2的方向变为从节点#2到节点#1的方向。

[0135] 如上所述,电阻器66中流过的电流 I_2 的方向从节点#1到节点#2的方向变为从节点#2到节点#1的方向。然后,节点#2的电压 V_2 变为等于电压 $V_1+I_2 \times R$,其比节点#1的电压 V_1 高电阻器66中的电压降 $I_2 \times R$ 。

[0136] 相应地,比节点#1的电压 V_1 低电阻器66中的电压降 $I_2 \times R$ 的作为电压 $V_1-I_2 \times R$ 的节点#2的电压 V_2 增加,并且变得等于反相器61的阈值 V_{th} 。此刻,如图5所示,节点#2的电压 V_2 快速从比节点#1的电压 V_1 低电阻器66中的电压降 $I_2 \times R$ 的电压 $V_1-I_2 \times R$,增加到比节点#1的电压 V_1 高电阻器66中的电压降 $I_2 \times R$ 的电压 $V_1+I_2 \times R$ 。

[0137] 当反相器61的输出为L电平时,如上所述,差电流 I_1-I_2 开始从电容器73放大。因此,节点#1的电压 V_1 减少。

[0138] 当差电流 I_1-I_2 从电容器73放电时,电阻器66中流过的电流 I_2 从节点#2朝向节点#1流过。结果,作为反相器61的输入的节点#2的电压 V_2 变得等于电压 $V_1+I_2 \times R$,其比节点#1的电压 V_1 高电阻器66中的电压降 $I_2 \times R$ 。

[0139] 当节点#2的电压 $V_2=V_1+I_2 \times R$ 减少并且变得小于(或小于或等于)反相器61的阈值 V_{th} 时,反相器61的输出从L电平反相到H电平,如图5所示。

[0140] 当反相器61的输出为H电平时,差电流 I_1-I_2 开始注入电容器73。此外,电阻器66中流过的电流 I_2 的方向从节点#2到节点#1的方向变为从节点#1到节点#2的方向。

[0141] 如上所述,电阻器66中流过的电流 I_2 的方向从节点#2到节点#1的方向变为从节点#1到节点#2的方向。然后,节点#2的电压 V_2 变为等于电压 $V_1-I_2 \times R$,其比节点#1的电压 V_1 低电阻器66中的电压降 $I_2 \times R$ 。

[0142] 相应地,比节点#1的电压 V_1 高电阻器66中的电压降 $I_2 \times R$ 的作为电压 $V_1 + I_2 \times R$ 的节点#2的电压 V_2 减少,并且变得等于反相器61的阈值 V_{th} 。此刻,如图5所示,节点#2的电压 V_2 快速从比节点#1的电压 V_1 高电阻器66中的电压降 $I_2 \times R$ 的电压 $V_1 + I_2 \times R$,减少到比节点#1的电压 V_1 低电阻器66中的电压降 $I_2 \times R$ 的电压 $V_1 - I_2 \times R$ 。

[0143] 当反相器61的输出为H电平并且差电流 $I_1 - I_2$ 开始注入电容器73时,如上所述,节点#1的电压 V_1 增加,并且重复以下操作。

[0144] 如上所述,在低速振荡器32中,当电阻器66中流过的电流 I_2 的方向是从节点#1到节点#2的方向时,节点#2的电压 V_2 变得等于比节点#1的电压 V_1 低电阻器66中的电压降 $I_2 \times R$ 的电压 $V_1 - I_2 \times R$ 。当电阻器66中流过的电流 I_2 的方向是从节点#2到节点#1的方向时,节点#2的电压 V_2 变得等于比节点#1的电压 V_1 高电阻器66中的电压降 $I_2 \times R$ 的电压 $V_1 + I_2 \times R$ 。

[0145] 相应地,电压 V_2 和电压 V_1 之间的差 $V_2 - V_1$ (节点#2和节点#1之间的电势差)是其值在 $-I_2 \times R$ 和 $+I_2 \times R$ 之间交替改变的脉冲,如图5所示。

[0146] 此外,如图5所示,当作为反相器61的输入的节点#2的电压 V_2 大于或等于反相器61的阈值 V_{th} 时,反相器61的输出(即,施密特触发器反相器40₂的输出)为L电平,并且当电压 V_2 小于反相器61的阈值 V_{th} 时为H电平。

[0147] 此外,振荡输出信号(即,对其输入反相器61的输出的反相器40₃的输出)是通过将反相器61的输出反相获得的信号,如图5所示。

[0148] 这里,关于作为施密特触发器反相器40₂的输入的节点#1(电阻器66的另一端)的电压 V_1 ,当差电流 $I_1 - I_2$ 开始注入电容器73时的电压 V_1 用电压 Thv_1 表示,并且当差电流 $I_1 - I_2$ 开始从电容器73放电时的电压 V_1 用电压 Thv_2 表示。

[0149] 如图5所示,电压 Thv_1 是三角波的三角波电压 V_1 的最小值,并且电压 Thv_2 是三角波电压 V_2 的最大值。

[0150] 在从节点#1检测到反相器61的输出的情况下,该反相器61的输出是施密特触发器反相器40₂的输入并且也是施密特触发器反相器40₂的输出,当节点#1的电压增加并且变得等于电压 Thv_2 时,反相器61的输出从H电平变为L电平。

[0151] 此外,当节点#1的电压减少并且变得等于电压 Thv_1 时,反相器61的输出从L电平变为H电平。

[0152] 相应地,施密特触发器反相器40₂用作这样的施密特触发器反相器,其中,当输出的极性从L电平变为H电平时,将电压 Thv_1 设为第一阈值,并且当输出的极性从H电平变为L电平时,将电压 Thv_2 设为第二阈值。

[0153] 施密特触发器反相器40₂的滞后宽度 V_{pp} 是作为第二阈值的电压 Thv_2 和作为第一阈值的 Thv_1 之间的差 $Thv_2 - Thv_1$ 。然而,差 $Thv_2 - Thv_1$ 由电阻器66中的电压降导致,并且等于节点#2的电压 V_2 和节点#1的电压 V_1 之间的差 $V_2 - V_1$ 的最大值。

[0154] 结果,滞后宽度 V_{pp} 用表达式(1)表示

[0155] $V_{pp} = +I_2 \times R - (-I_2 \times R)$

[0156] $= 2 \times I_2 \times R \quad \dots\dots (1)$

[0157] 根据表达式(1),施密特触发器反相器40₂的滞后宽度 V_{pp} 取决于电阻器66(的电阻值 R)和流过电阻器66的电流 I_2 。相应地,滞后宽度 V_{pp} 可以通过电阻器66和电流 I_2 调整为作为变量的任意值。

[0158] 此外,当电容器73中流过的电流 I_1-I_2 变大时,图5所示的三角波电压 V_1 的改变(即,电压 V_1 增加的倾斜度(以下称为增加速率)和电压 V_1 减少的倾斜度(以下称为减少速率))变得更大(更陡)。此外,当电容器73的静电电容 C 变小时,电压 V_1 的改变变大。

[0159] 低速振荡器32的振荡周期 T 等于三角波电压 V_1 的周期。当作为滞后宽度 V_{pp} 的、电压 Thv_2 和电压 Thv_1 之间的差 Thv_2-Thv_1 变得更大时,电压 V_1 的周期变得更大(更长)。当电压 V_1 的改变变得更大(更快)时,电压 V_1 的周期变得更小(更短)。

[0160] 等于电压 V_1 的周期的上述振荡周期 T 与滞后宽度 $V_{pp}=2 \times I_2 \times R$ 成比例,并且电容器73的静电电容 C 与流过电容器73的电流 I_1-I_2 成反比,并且用表达式(2)表示。

[0161] $T=2 \times I_2 \times R \times C / (I_1-I_2) \times 2 \cdots (2)$

[0162] 根据表达式(2),振荡周期 T (振荡频率)不仅取决于滞后宽度 V_{pp} ,而且还取决于电流 I_2 、电阻器66(R)、电容器73的静电电容 C 和差电流 I_1-I_2 。

[0163] 结果,振荡周期 T (振荡频率)可以通过滞后宽度 V_{pp} (电流 I_2 和电阻器66(R))、电容器73的静电电容 C 和差电流 I_1-I_2 ,作为变量调节。例如,可以采用可变电阻器作为电阻器66。在该情况下,通过调整电阻器66(的电阻值 R),可能调整振荡周期 T 。此外,例如,可以采用具有可变电容的电容器作为电容器73。在该情况下,通过调整电容器73的静电电容 C ,可能调整振荡周期 T 。

[0164] 这里,表达式(2)中的振荡周期 T 不仅独立于反相器61的阈值 V_{th} ,而且独立于其它反相器40₁和40₃的参数。

[0165] 结果,即使当在作为构成反相器40₁等的元件的FET51和52等中存在变化,因此在阈值 V_{th} 等中存在变化时,振荡周期 T 也独立于该变化。

[0166] 如上所述,低速振荡器32的振荡周期 T 独立于元件的变化。因此,低速振荡器32的优点在于元件变化的(高度容忍的)容忍度。

[0167] 此外,低速振荡器32是环形振荡器。因此,与PLL电路相比,该振荡器实现低功耗,并且可以安装在相对小的面积上,为了实现简单电路配置而不需要像PLL电路中的反馈配置等。

[0168] 此外,在图4中,延迟部分41延迟电压 Thv_1 和电压 Thv_2 之间的节点#1的电压 V_1 的改变(从电压 Thv_1 到电压 Thv_2 的改变和从电压 Thv_2 到电压 Thv_1 的改变),该节点是施密特触发器反相器40₂的输入。

[0169] 延迟部分41中电压 V_1 的改变的延迟量是电压 V_1 从电压 Thv_1 改变(增加)到电压 Thv_2 的时间段(以及电压 V_1 从电压 Thv_2 改变(减少)到电压 Thv_1 的时间段),并且对应于振荡周期 T 。

[0170] 结果,类似于表达式(2)的振荡周期 T ,延迟部分41中电压 V_1 的改变的延迟量取决于等于电压 Thv_2 和电压 Thv_1 之间的差 Thv_2-Thv_1 的滞后宽度 V_{pp} 、电压 V_1 的改变(电压 V_1 的增加速率和减少速率)(即,电容器73中流过的差电流 I_1-I_2)、和电容器73的静电电容 C 。

[0171] 低速振荡器32的第二示例性配置

[0172] 图6是图示图2的低速振荡器32的第二示例性配置的框图。

[0173] 应当注意,在图中,对应于图4的情况下中的那些的部分用相同参考标号和符号表示,并且以下适当地省略其描述。

[0174] 图6的低速振荡器32与图4的情况相同在于振荡器具有反相器40₁到40₃和延迟部分

41。

[0175] 然而,图6的低速振荡器32与图4的情况不同在于新提供了电流控制部分100,提供FET81作为电流源62,提供FET82作为电流源63,提供FET91作为电流源71,并且提供FET92作为电流源72。

[0176] 作为电流源62的FET81是pMOSFET,其源极连接到电源,并且其漏极连接到FET64的源极。此外,FET81的栅极连接到下面要描述的pMOSFET104的栅极,并且FET81和FET104构成电流镜电路。

[0177] 作为电流源63的FET82是nMOSFET,其源极接地,并且其漏极连接到FET65的源极。此外,FET82的栅极连接到下面要描述的nMOSFET102的栅极,并且FET82和FET102构成电流镜电路。

[0178] 作为电流源71的FET91是pMOSFET,其源极连接到电源,并且其漏极连接到FET51的源极。此外,FET91的栅极连接到FET104的栅极,并且FET91和FET104构成电流镜电路。

[0179] 作为电流源72的FET92是nMOSFET,其源极接地,并且其漏极连接到FET52的源极。此外,FET92的栅极连接到FET102的栅极,并且FET92和FET102构成电流镜电路。

[0180] 电流控制部分100控制作为电流源62的FET81、作为电流源63的FET82、作为电流源71的FET91和作为电流源72的FET92,以便流过对应于预定参考电流的电流。

[0181] 也就是说,电流控制部分100具有电流源101、nMOSFET102和103、以及pMOSFET104。

[0182] 电流源101连接到FET102的漏极,并且流过参考电流 I_{ref} 。相应地,参考电流 I_{ref} 从FET102的漏极流到其源极。

[0183] FET102的源极接地,并且其栅极连接到其漏极。此外,FET102的栅极连接到FET82、92和103的栅极。FET102和82、FET102和92、以及FET102和103分别构成电流镜电路。

[0184] FET103的源极接地,并且其漏极连接到FET104的漏极。

[0185] 如上所述,FET102和103构成电流镜电路。然而,现在为了描述方便,假设FET102和103的镜面比 M (FET102的面积和FET103的面积之比)(FET103的面积基于FET102的面积)为1:1。在该情况下,与参考电流 I_{ref} 相同的电流(参考电流 I_{ref} 的拷贝)作为对应于参考电流 I_{ref} 的电流从FET103的漏极流到其源极,该参考电流 I_{ref} 从FET102的漏极流到其源极。

[0186] FET104的源极连接到电源,并且其栅极连接到其漏极。此外,FET104的栅极连接到FET81和91的栅极。FET103和81以及FET103和91分别构成电流镜电路。

[0187] 此外,如上所述,FET103的漏极连接到FET104的漏极。因此,类似于FET103,与参考电流 I_{ref} 相同的电流从FET104的源极流到其漏极。

[0188] 这里,如上所述,与参考电流 I_{ref} 相同的电流在FET102和103中流过。然而,以下,其中与参考电流 I_{ref} 相同的电流在FET102中流过的情况可以表示如下:参考电流 I_{ref} 在FET102中流过。FET103相同。

[0189] 在如上所述配置的低速振荡器32中,FET81和FET104构成电流镜电路。因此,根据FET104和81的镜面比 $M(104:81)$,对应于FET104中流过的参考电流 I_{ref} 的电流 $I(81)$ 从FET81的源极流到其漏极。

[0190] 此外,FET82和FET102构成电流镜电路。因此,根据FET102和82的镜面比 $M(102:82)$,对应于FET102中流过的参考电流 I_{ref} 的电流 $I(82)$ 从FET82的漏极流到其源极。

[0191] 此外,FET91和FET104构成电流镜电路。因此,根据FET104和91的镜面比 $M(104:$

91), 对应于FET104中流过的参考电流 I_{ref} 的电流 $I(91)$ 从FET91的源极流到其漏极。

[0192] 此外, FET92和FET102构成电流镜电路。因此, 根据FET102和92的镜面比 $M(102:92)$, 对应于FET102中流过的参考电流 I_{ref} 的电流 $I(92)$ 从FET92的漏极流到其源极。

[0193] 通过使得FET104和81的镜面比 $M(104:81)$ 与FET102和82的镜面比 $M(102:82)$ 一致, 使得FET81中流过的电流 $I(81)$ 和FET82中流过的电流 $I(82)$ 为相同电流 I_2 。

[0194] 此外, 通过使得FET104和91的镜面比 $M(104:91)$ 与FET102和92的镜面比 $M(102:92)$ 一致, 使得FET91中流过的电流 $I(91)$ 和FET92中流过的电流 $I(92)$ 为相同电流 I_1 。

[0195] 然后, 通过调整镜面比 $M(104:91)$ 和 $M(102:92)$ 使得该比大于镜面比 $M(104:81)$ 和 $M(102:82)$, 作为FET91中流过的电流 $I(91)$ 和FET92中流过的电流 $I(92)$ 的电流 I_1 变得大于作为FET81中流过的电流 $I(81)$ 和FET82中流过的电流 $I(82)$ 的电流 I_2 。

[0196] 应当注意, 通过如图6所示在电流控制部分100中提供电流源101, 参考电流 I_{ref} 不仅可以从电流源101获取, 而且可以从图中未示出的另一电路获取(提供)。

[0197] 低速振荡器32的第三示例性配置

[0198] 图7是图示图2的低速振荡器32的第三示例性配置的框图。

[0199] 应当注意, 在图中, 对应于图6的情况下中的那些的部分用相同参考标号和符号表示, 并且以下适当地省略其描述。

[0200] 图7的低速振荡器32与图6的情况相同在于振荡器具有反相器40₁到40₃、延迟部分41和电流控制部分100。

[0201] 然而, 图7的低速振荡器32与图6的情况不同在于: 替代电流控制部分100的电流源101, 提供电流生成部分110和FET114和115。

[0202] 电流生成部分110例如从外部提供有参考电压(BGR电压) V_{BGR} , 其可以通过图中未示出的BGR(带隙参考)电路获得。

[0203] 响应于对其提供的参考电压 V_{BGR} , 电流生成部分110生成对应于参考电压 V_{BGR} 的参考电流 I_{ref} 。

[0204] 也就是说, 电流生成部分110具有运算放大器111、电阻器112和nMOSFET113。

[0205] 参考电压 V_{BGR} 从图中未示出的BGR电路提供(施加)到运算放大器111的非反相输入端(+). 电阻器112的一端连接到运算放大器111的反相输入端(-), 电阻器12的另一端接地。运算放大器111的输出端连接到FET113的栅极。

[0206] FET113的源极连接到运算放大器111的反相输入端和电阻器112之间的连接点, 并且FET113的漏极连接到pMOSFET114的漏极。

[0207] FET114和115各自的源极连接到电源, 并且栅极相互连接。此外, FET114的栅极和漏极连接, 并且FET114和115构成电流镜电路。

[0208] FET115的漏极连接到构成电流镜电路的FET102的漏极。

[0209] 这里, 为了描述方便, 假设构成电流镜电路的FET114和115的镜面比 $M(114:115)$ 为1比1(1:1)。

[0210] 在图7的电流控制部分100中, 当来自图中未示出的BGR电路的参考电压 V_{BGR} 施加到运算放大器111的非反相输入端时, 由于所谓的虚拟短路(虚短), 运算放大器111的反相输入端的电压为施加到非反相输入端的参考电压 V_{BGR} 。

[0211] 电阻器112的一端连接到运算放大器111的反相输入端, 电阻器112的另一端接地。

因此,作为运算放大器111的反相输入端的电压的参考电压 V_{BGR} 施加到电阻器112。结果,假设电阻器112的电阻值为 R_{ref} ,则电阻器112中流过的电流用表达式(3)表示。

[0212] $I_{ref}=V_{BGR}/R_{ref} \cdots (3)$

[0213] 如上所述,在电阻器112中,电流 I_{ref} 与参考电压 V_{BGR} 成比例。因此,电阻器112用作用于电压到电流转换的电阻器,其将参考电压 V_{BGR} 转换为电流 I_{ref} 。

[0214] 运算放大器111的输出端的电压大于施加到电阻器112的参考电压 V_{BGR} 。因此,连接到运算放大器111的输出端的FET113的栅极电压大于连接到电阻器112的FET113的源极的电压,因此FET113导通。

[0215] 相应地,电阻器112中流过的电流 I_{ref} 从FET113的漏极朝其源极流过。此外,FET113中流过的电流流过FET114的源极朝向其漏极,并且在与FET114一起构成电流镜电路的FET115中复制。因此,电流 I_{ref} (与电流 I_{ref} 相同的电流)从FET115的源极朝向其漏极流过。

[0216] 因为FET115的漏极连接到FET102的漏极,所以FET115中流过的电流 I_{ref} 作为参考电流在FET102中流过。

[0217] 以下,如图6中描述的,因为在FET102中流过电流 I_{ref} ,所以电流在作为电流源62的FET81、作为电流源63的FET82、作为电流源71的FET91和作为电流源72的FET92中流过。

[0218] 当FET104和91的镜面比 $M(104:91)$ 和FET102和92的镜面比 $M(102:92)$ 表示为 $M1$ 时,作为电流源71的FET91和作为电流源72的FET92中流过的电流 $I1$ 用表达式(4)表示。

[0219] $I1=M1 \times I_{ref} \cdots (4)$

[0220] 此外,当FET104和81的镜面比 $M(104:81)$ 和FET102和82的镜面比 $M(102:82)$ 表示为 $M2$ 时,作为电流源62的FET81和作为电流源63的FET82中流过的电流 $I2$ 用表达式(5)表示。

[0221] $I2=M2 \times I_{ref} \cdots (5)$

[0222] 应当注意,在实施例中,镜面比 $M1$ 大于镜面比 $M2$ 。

[0223] 通过使用表达式(3)和(5),表达式(1)的滞后宽度 V_{pp} 用表达式(6)表示。

[0224] $V_{pp}=2 \times I2 \times R=2 \times M2 \times I_{ref} \times R=2 \times M2 \times R/R_{ref} \times V_{BGR} \cdots (6)$

[0225] 根据表达式(6),可以通过电阻器66(R)和电阻器112(R_{ref})的电阻比 R/R_{ref} 调整滞后宽度 V_{pp} 。

[0226] 此外,从BGR电路提供的参考电压 V_{BGR} 不取决于电源电压 V_{DD} 和温度。此外,电阻比 R/R_{ref} 稳定而不取决于操作环境或制造的变化。

[0227] 结果,表达式(6)的滞后宽度 V_{pp} 独立于电源电压或温度的波动和元件的变化。从BGR电路提供参考电压 V_{BGR} 的图7的低速振荡器32的优点在于电源电压或温度的波动和元件的变化的(高容忍的)容忍度。

[0228] 根据本技术的计算机的描述

[0229] 接着,可以在计算机上仿真上述低速振荡器32。

[0230] 当在计算机上仿真低速振荡器32时,在计算机上安装用于使得计算机执行仿真用于用作低速振荡器32(即,反相器40₁到40_{2N+1}、延迟部分41和电流控制部分100)的程序。

[0231] 图8示出根据本技术实施例的、其中安装执行上述一系列处理的程序的计算机的示例性配置。

[0232] 程序可以预先记录在计算机中内置的作为记录介质的硬盘205或ROM203中。

[0233] 可替代地,程序可以存储(记录)在可移除记录介质211中。这样的可移除记录介质211可以作为所谓的封装软件提供。这里,可移除记录介质211的示例包括软盘、CD-ROM(致密盘只读存储器)、MO(磁光)盘、DVD(数字多功能盘)、磁盘、半导体存储器等。

[0234] 应当注意,除了从上述可移除记录介质211将程序安装到计算机中,程序还可以通过广播网络或通信网络下载到计算机中,并且可以安装在内置硬盘205中。也就是说,例如,程序可以通过用于数字卫星广播的人造卫星无线地从下载站点传输到计算机,或者可以通过LAN(局域网)(即,因特网)有线地传输到计算机。

[0235] 计算机内置CPU(中央处理单元)202。输入/输出接口210通过总线201连接到CPU202。

[0236] 当CPU202接收命令输入时,该命令在用户通过输入/输出接口210操作输入部分207时发出,CPU202响应于输入执行ROM(只读存储器)203中存储的程序。可替代地,CPU202将硬盘205中存储的程序加载到RAM(随机存取存储器)204,并且执行程序。

[0237] 从而,CPU202基于上述流程图执行处理,或者基于上述框图的配置执行处理。然后,CPU202例如根据需要通过输入/输出接口210,从输出部分206输出处理结果,或者从通信部分208发送结果,并且执行硬盘205中的记录等。

[0238] 此外,输入部分207包括键盘、鼠标、麦克风等。此外,输出部分206包括LCD(液晶显示器)、扬声器等。

[0239] 这里,在本说明书中,不一定按照流程图描述的处理的顺序,按时间顺序地执行由计算机根据程序执行的处理。也就是说,由计算机根据程序执行的处理还包括并行或分开执行的处理(例如,并行处理或使用对象的处理)。

[0240] 此外,程序可以由单个计算机(处理器)处理,并且可以由多个计算机分布式处理。此外,程序可以传输到远程计算机并由计算机执行。

[0241] 此外,本技术的实施例不限于上述实施例,并且可以修改为各种形式的实施例而不偏离本技术的技术范围。

[0242] 也就是说,实施例描述了由低速振荡器32输出的信号用作用于操作构成数字相机的图像传感器12的时钟的情况,但是由低速振荡器32输出的信号可以用作用于操作其它任意设备的时钟。

[0243] 应当注意,本技术可以采用以下配置。

[0244] [1] 一种振荡器,包括:反相器,其以环形连接,并且其数量是大于或等于3的奇数;以及延迟部分,其延迟输入到奇数个反相器中的一个反相器的电压的改变,其中所述一个反相器是施密特触发器反相器,其中所述施密特触发器反相器包括电流源,以及电阻器,其中流过由所述电流源提供的电流,以及其中所述施密特触发器反相器的滞后宽度取决于所述电阻器中流过的电流。

[0245] [2] 根据[1]所述的振荡器,其中所述延迟部分包括不同电流源和电容器,以及其中振荡周期取决于所述电容器中流过的电流和所述滞后宽度。

[0246] [3] 根据[2]所述的振荡器,其中所述施密特触发器反相器还包括开关,其响应于由所述振荡器输出的振荡输出信号改变所述电阻器中流过的电流的方向。

[0247] [4] 根据[3]所述的振荡器,还包括电流控制部分,其控制所述电流源和所述不同电流源,以便流过对应于预定参考电流的电流。

[0248] [5] 根据[4]所述的振荡器,还包括电流生成部分,其响应于预定参考电压,生成对应于参考电压的参考电流。

[0249] [6] 根据[5]所述的振荡器,其中所述电流生成部分包括运算放大器,其非反相输入端提供有参考电压,并且其反相输入端连接到用于电压到电流转换的电阻器的一端,其中所述用于电压到电流转换的电阻器的另一端接地,以及所述用于电压到电流转换的电阻器,以及其中所述参考电流流过所述用于电压到电流转换的电阻器。

[0250] [7] 根据[4]到[6]的任一所述的振荡器,其中所述电流控制部分包括一侧晶体管,其构成电流镜电路并且其中参考电流流过,以及其中所述电流源和所述不同电流源包括另一侧晶体管,其构成所述电流镜电路,并且其中对应于参考电流的电流流过。

[0251] [8] 根据[3]到[7]的任一所述的振荡器,其中除了所述施密特触发器反相器以外的不同反相器的每个是CMOS(互补MOS)反相器,其中pMOSFET(正沟道金属氧化物半导体场效应晶体管)和nMOSFET(负沟道金属氧化物半导体场效应晶体管)的漏极相互连接,并且pMOSFET和nMOSFET的栅极相互连接,其中所述施密特触发器反相器包括作为开关的不同pMOSFET和不同nMOSFET,其各自的漏极相互连接,CMOS反相器,其输出端连接到不同pMOSFET和不同nMOSFET的各自的栅极,并且其输入端连接到不同pMOSFET和不同nMOSFET的漏极之间的连接点,作为所述电流源的第一电流源和第二电流源,所述第一电流源连接到不同pMOSFET的源极,所述第二电流源连接到不同nMOSFET的源极并且流过与所述第一电流源相同的电流,以及电阻器,其一端连接到不同pMOSFET和不同nMOSFET的漏极之间的连接点,并且其另一端连接到所述施密特触发器反相器的前一级反相器的输出端,以及其中所述延迟部分包括电容器,其一端接地并且另一端连接到前一级反相器的输出端,以及作为所述不同电流源的第三电流源和第四电流源,所述第三电流源连接到构成前一级反相器的pMOSFET的源极,所述第四电流源连接到构成前一级反相器的nMOSFET的源极并且流过与所述第三电流源相同的电流。

[0252] [9] 根据[2]到[8]的任一所述的振荡器,其中,振荡周期取决于所述电容器、所述电容器中流过的电流和所述滞后宽度。

[0253] [10] 根据[1]到[9]的任一所述的振荡器,其中所述滞后宽度取决于所述电阻器和所述电阻器中流过的电流。

[0254] [11] 根据[2]到[9]的任一所述的振荡器,其中所述电容器是具有可变电容的电容器,以及其中通过调整所述电容器的电容调整振荡周期。

[0255] [12] 根据[2]到[9]的任一所述的振荡器,其中所述电阻器具有可变电阻,以及其中通过调整电阻调整振荡周期。

[0256] [13] 一种振荡方法,包括:通过振荡器的延迟部分,延迟输入到以环形连接并且其数量是大于或等于3的奇数的反相器中的一个反相器的电压的改变,所述振荡器包括奇数个反相器和延迟部分,其中所述一个反相器是施密特触发器反相器,其中所述施密特触发器反相器包括电流源,以及电阻器,其中流过由所述电流源提供的电流,以及其中所述施密特触发器反相器的滞后宽度取决于所述电阻器中流过的电流。

[0257] [14] 一种图像传感器,其与由振荡器输出的信号同步地操作,所述振荡器包括反相器,其以环形连接,并且其数量是大于或等于3的奇数;以及延迟部分,其延迟输入到奇数个反相器中的一个反相器的电压的改变,其中所述一个反相器是施密特触发器反相器,其

中所述施密特触发器反相器包括电流源,以及电阻器,其中流过由所述电流源提供的电流,以及其中所述施密特触发器反相器的滞后宽度取决于所述电阻器中流过的电流。

[0258] [15] 一种成像装置,包括:振荡器,包括反相器,其以环形连接,并且其数量是大于或等于3的奇数;和延迟部分,其延迟输入到奇数个反相器中的一个反相器的电压的改变;以及图像传感器,其与由振荡器输出的信号同步地操作,其中所述一个反相器是施密特触发器反相器,其中所述施密特触发器反相器包括电流源,以及电阻器,其中流过由所述电流源提供的电流,以及其中所述施密特触发器反相器的滞后宽度取决于所述电阻器中流过的电流。

[0259] 本技术包含于2012年4月26日向日本专利局提交的日本优先权专利申请JP2012-101341中公开的主题有关的主题,将其全部内容通过引用的方式合并在此。

[0260] 本领域技术人员应当注意,取决于迄今为止的设计要求和其它因数,各种修改、组合、子组合和替代可以出现,只要它们在所附权利要求或其等效的范围内。

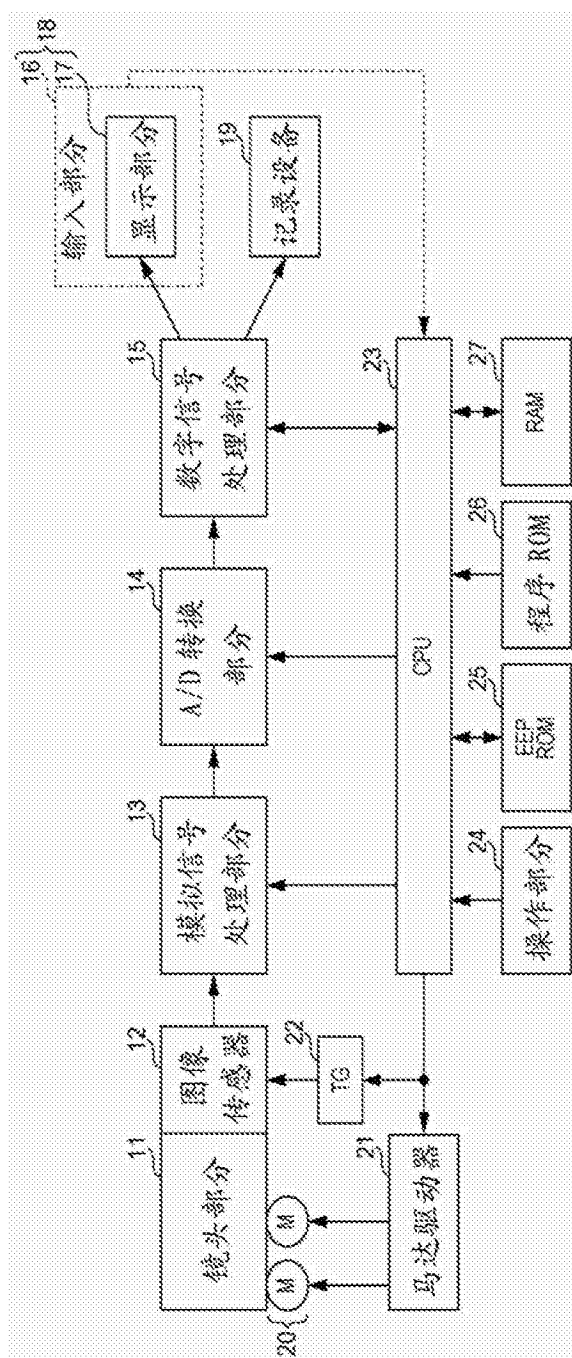


图 1

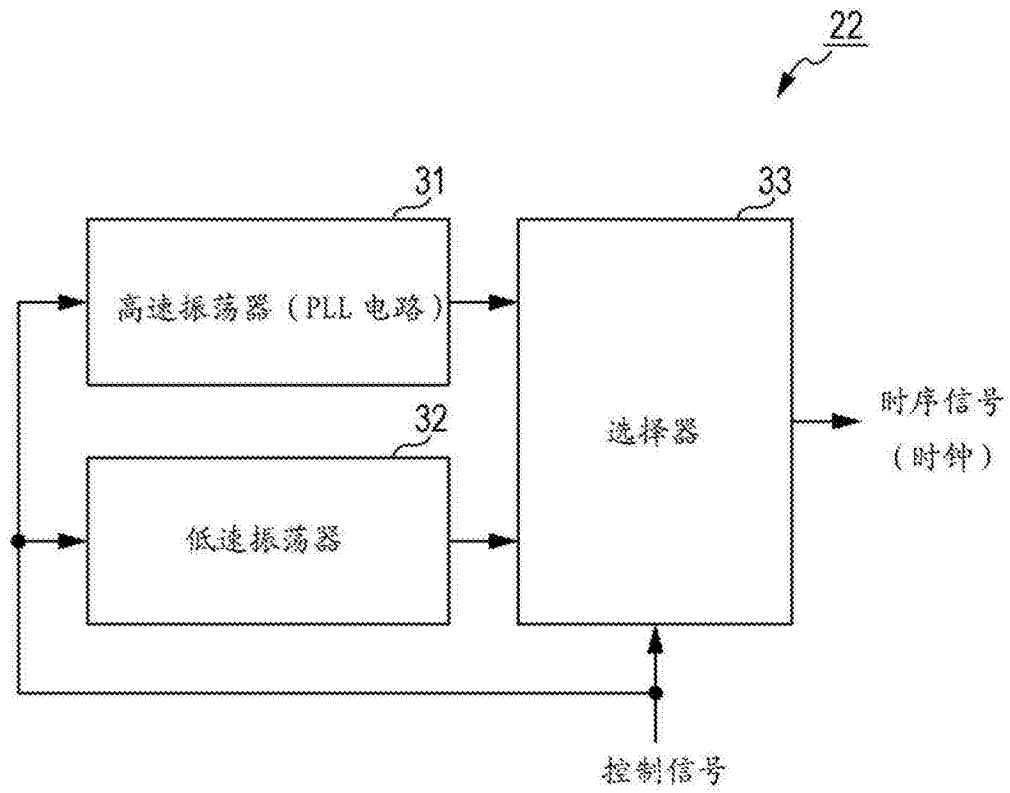


图2

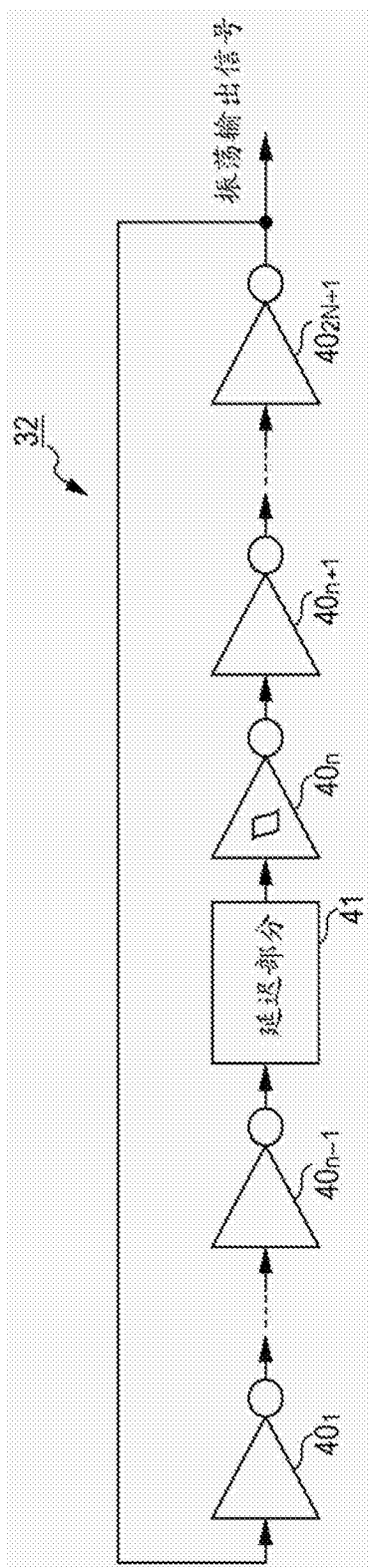


图3

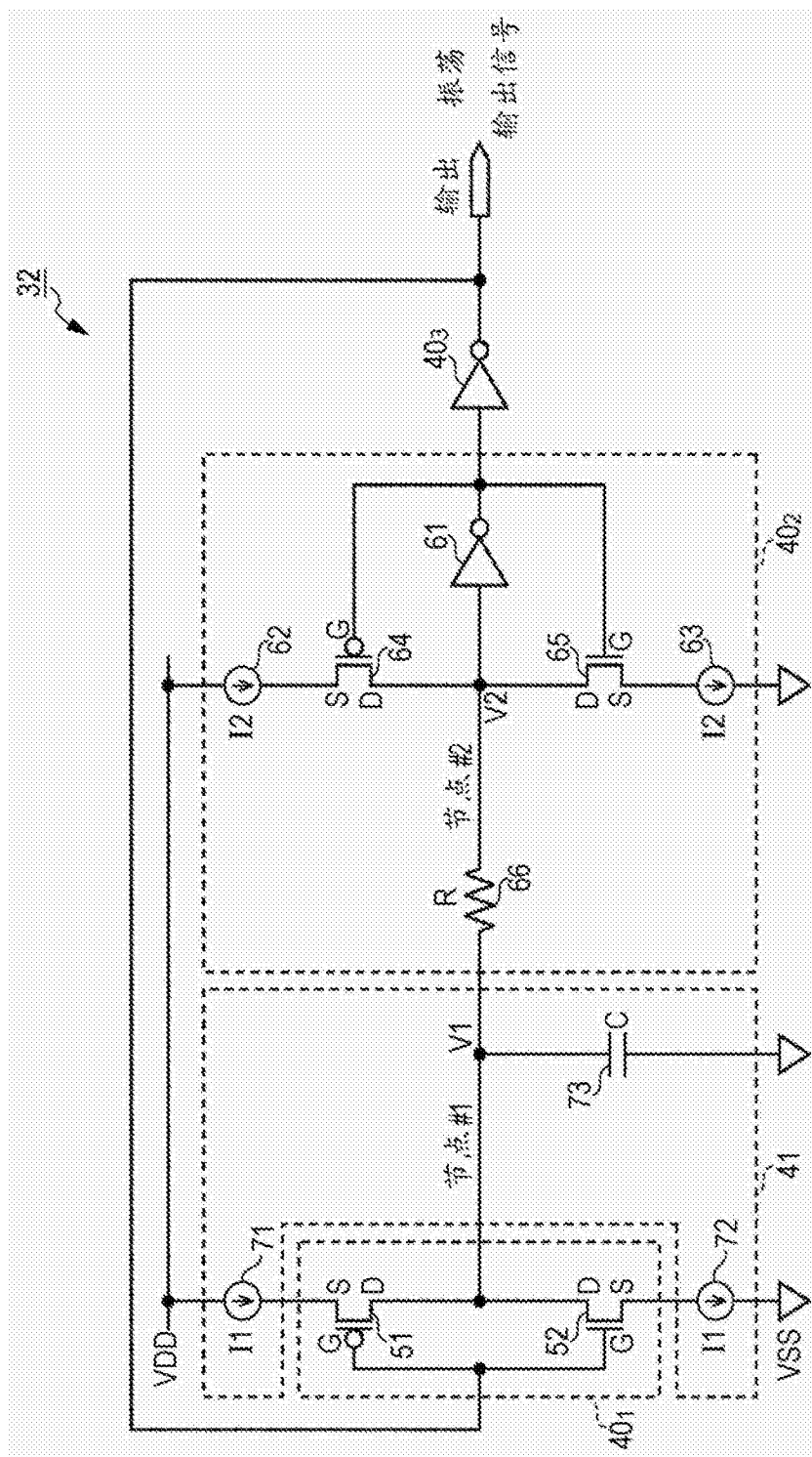


图4

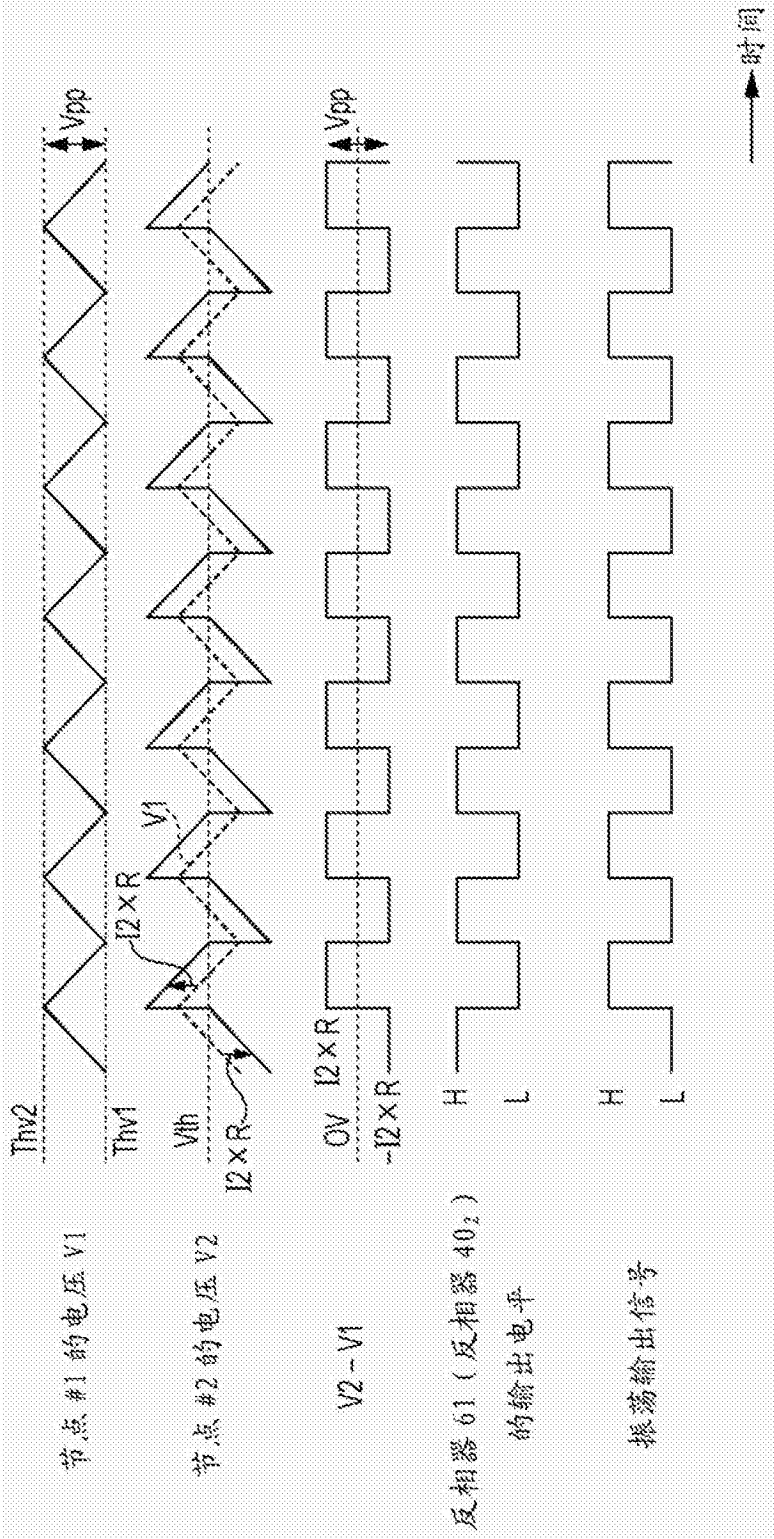


图5

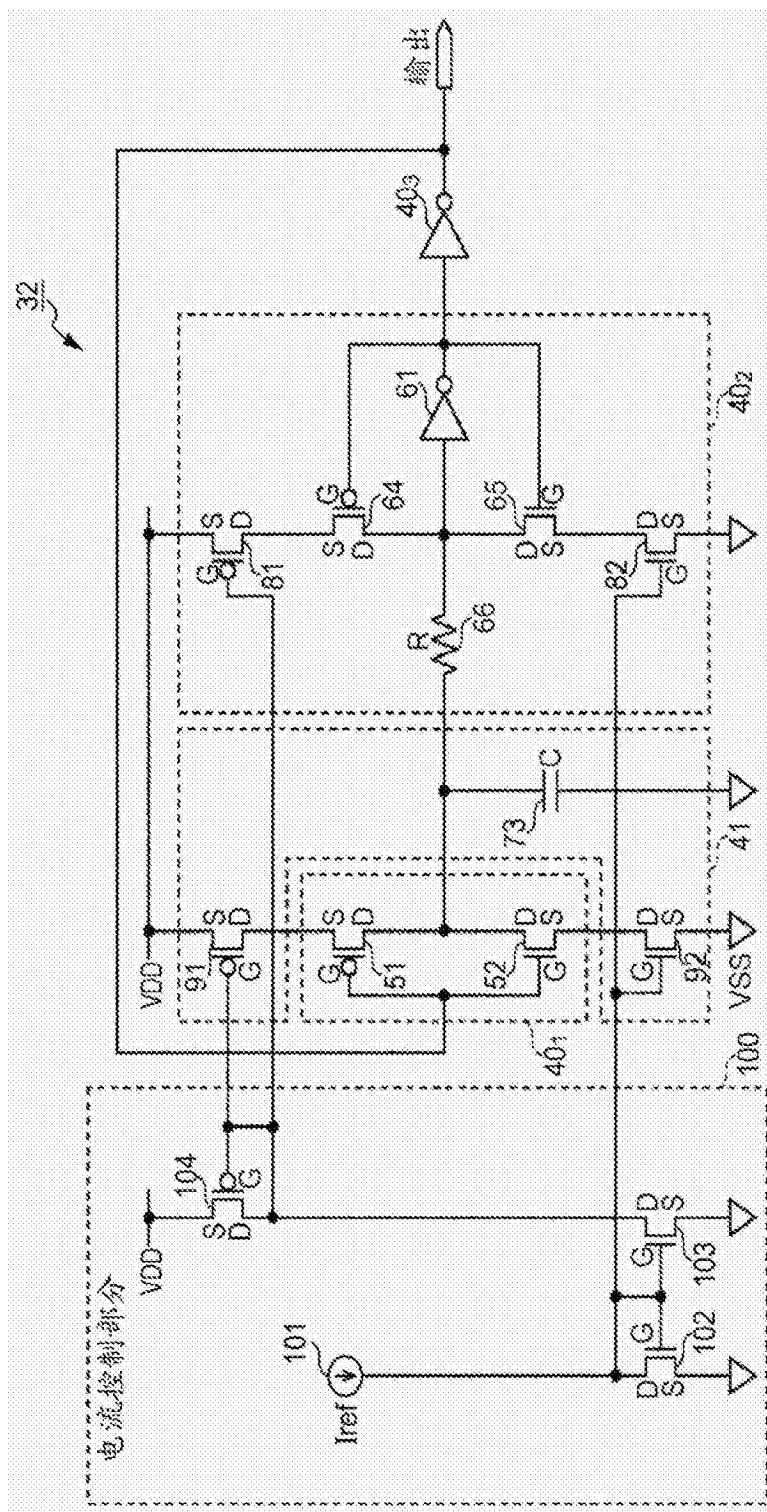


图6

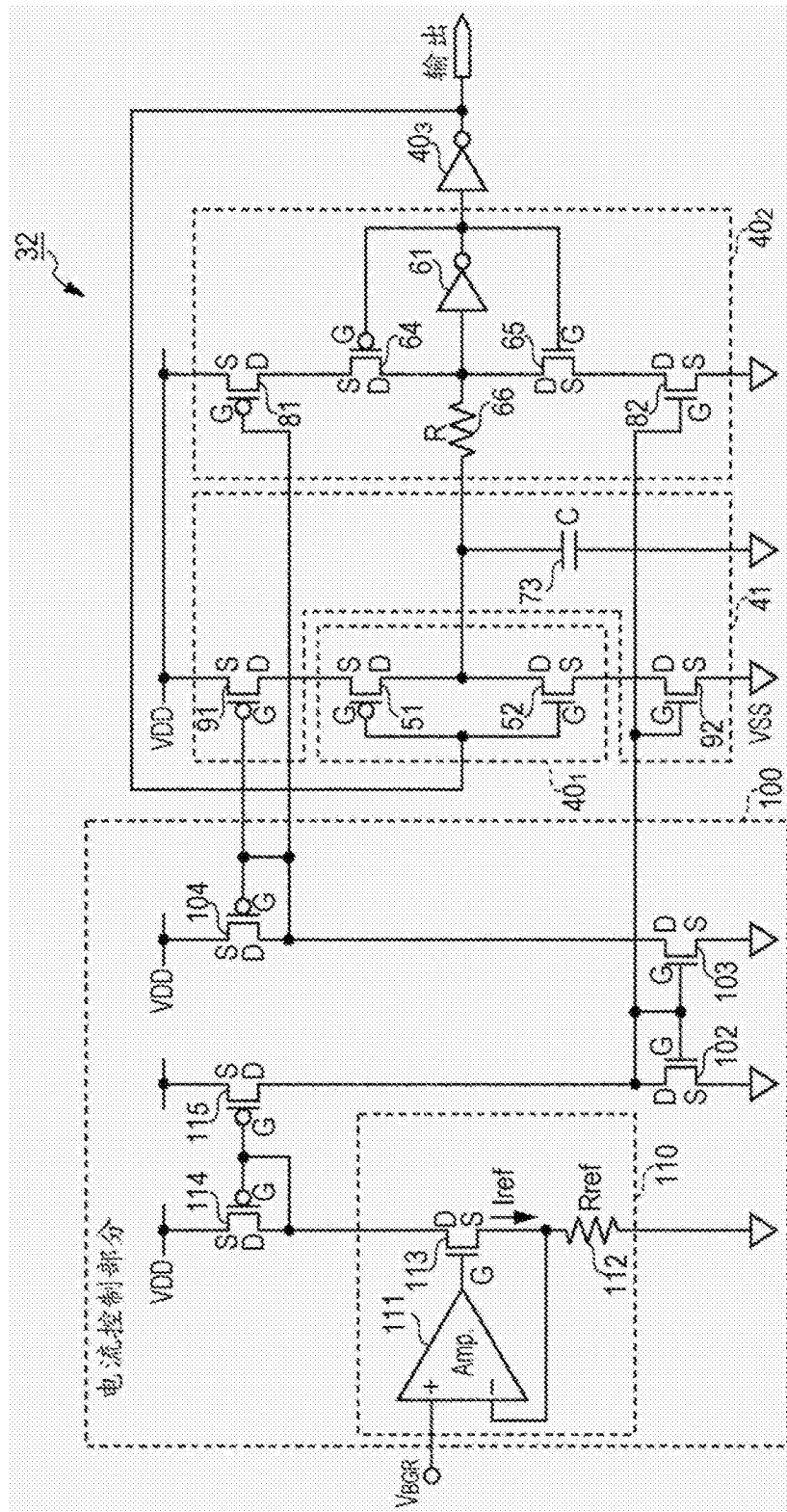


图7

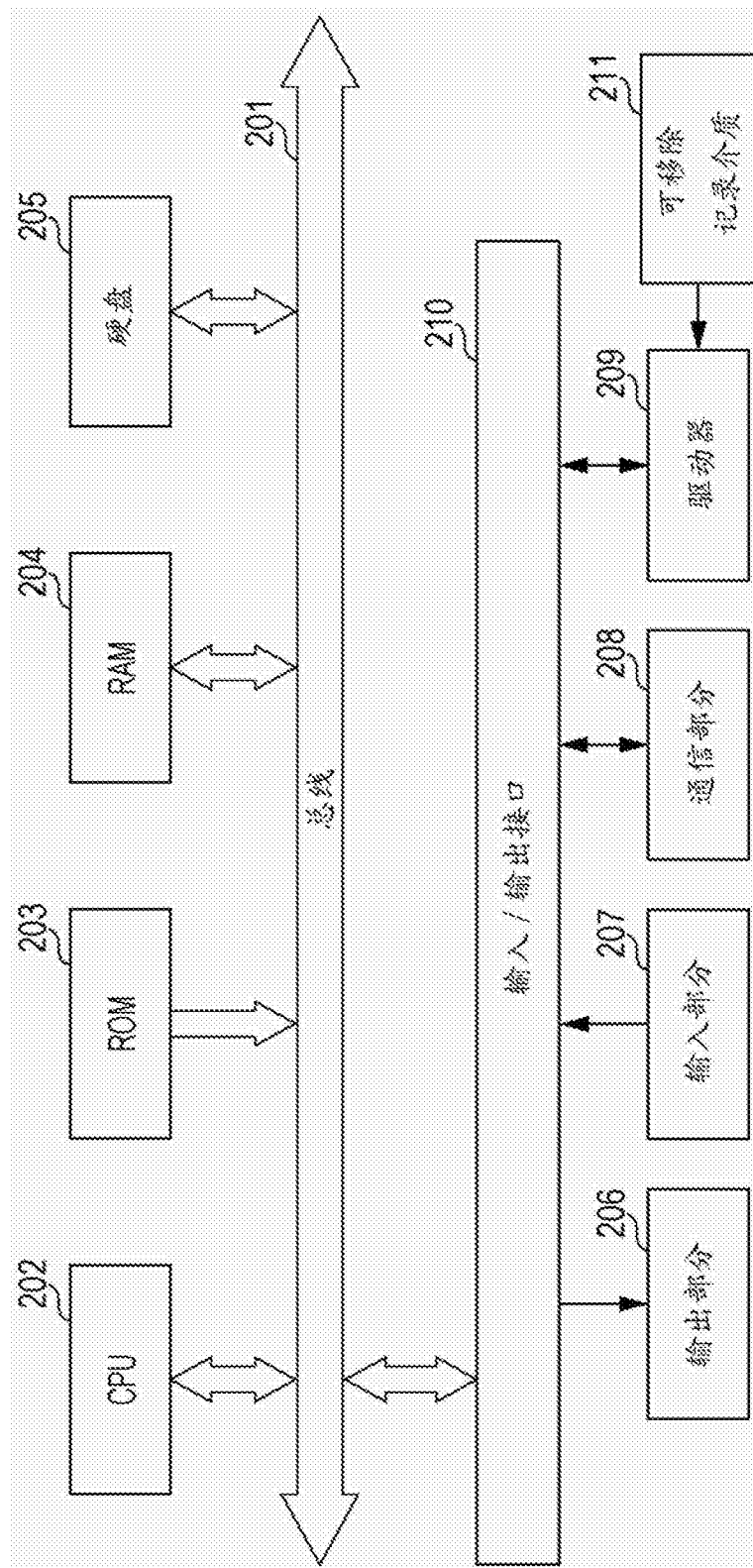


图8