

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2018年10月4日(04.10.2018)



(10) 国際公開番号  
**WO 2018/181663 A1**

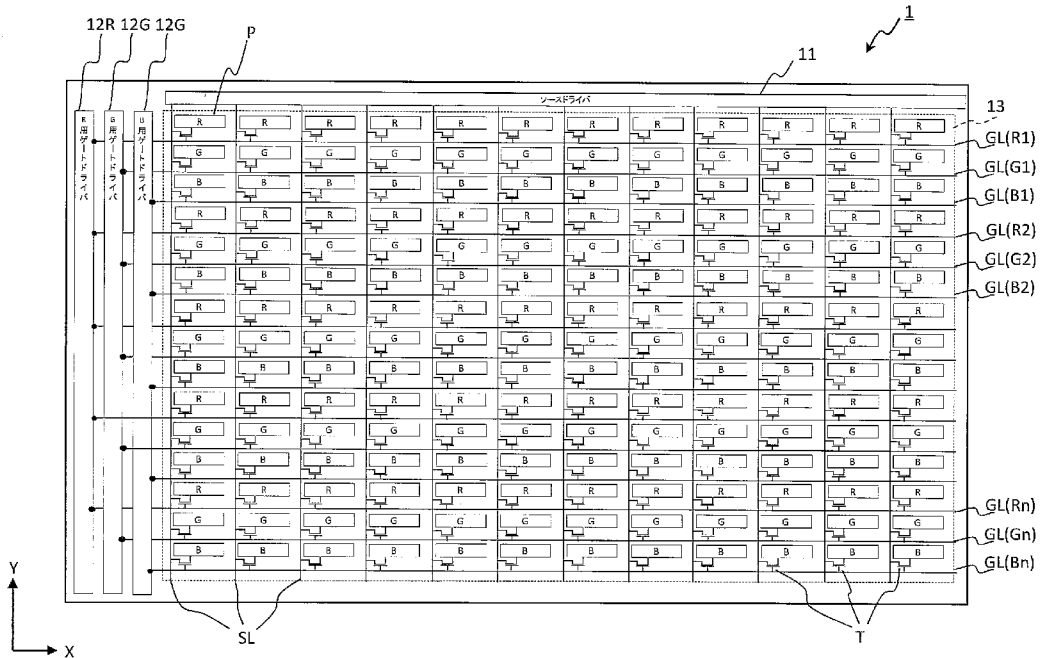
- (51) 国際特許分類:  
G09G 3/36 (2006.01) G02F 1/1368 (2006.01)  
G02F 1/133 (2006.01) G09G 3/20 (2006.01)  
G02F 1/1343 (2006.01)
- (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5908522 大阪府堺市堺区匠町1番地 Osaka (JP).
- (21) 国際出願番号: PCT/JP2018/013116
- (72) 発明者: 吉田 圭介 (YOSHIDA Keisuke), 田中 耕平(TANAKA Kohhei).
- (22) 国際出願日: 2018年3月29日(29.03.2018)
- (74) 代理人: 川上 桂子, 外 (KAWAKAMI Keiko et al.); 〒5300001 大阪府大阪市北区梅田2-4-9 ブリーゼタワー12階 特許事務所イノベンティア Osaka (JP).
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2017-068839 2017年3月30日(30.03.2017) JP
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,

(54) Title: LIQUID CRYSTAL DISPLAY DEVICE

(54) 発明の名称: 液晶表示装置



WO 2018/181663 A1



(57) Abstract: The purpose of the present invention is to reduce power consumption in a liquid crystal display device in which writing to pixels of multiple colors is performed by one source bus line. A liquid crystal display device 1 is provided with multiple gate drivers 12R · 12G · 12B for driving gate bus lines GL; and a source driver 11 for driving source bus lines SL, wherein pixel electrodes P corresponding to color filters of multiple colors (RGB) are connected to one source bus line SL. Pixel electrodes of a single color are connected to each of the gate bus lines GL. The gate drivers 12R · 12G

HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,  
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,  
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,  
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,  
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,  
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,  
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

---

·12B are connected to the gate bus lines GL(R)·GL(G)·GL(B), respectively. In one frame, the gate drivers 12R·12G·12B sequentially drive the gate bus lines GL color by color.

(57) 要約: 1本のソースバスラインによって複数色の画素へ書き込みを行う液晶表示装置において、消費電力の低減を図ることを目的とする。液晶表示装置1は、ゲートバスラインGLを駆動する複数のゲートドライバ12R・12G・12Bと、ソースバスラインSLを駆動するソースドライバ11とを備え、1本のソースバスラインSLに対して複数色(RGB)のカラーフィルタに対応する画素電極Pが接続されている。ゲートバスラインGLのそれぞれには、単一色の画素電極が接続されている。ゲートドライバ12R・12G・12Bは、ゲートバスラインGL(R)・GL(G)・GL(B)にそれぞれ接続されている。1フレームにおいて、ゲートドライバ12R・12G・12Bは、ゲートバスラインGLを色ごとに順次駆動する。

## 明 細 書

**発明の名称：液晶表示装置**

### 技術分野

[0001] 本発明は、液晶表示装置に関し、特に、1本のソースバスラインによって複数色の画素に書き込みを行う液晶表示装置に関する。

### 背景技術

[0002] 従来、1本のソースバスライン（データ線）によって複数色の画素に書き込みを行う液晶表示装置が知られている。例えば、下記の特許文献1には、横長の液晶パネルであって、長辺側に配置される走査線駆動回路と、短辺側に配置されるデータ線駆動回路とを備え、データ線に沿ってRGBの順に画素領域が配置された液晶パネルが開示されている。

[0003] 上記の従来の液晶パネルでは、データ線駆動回路が、RGBの各色に対応した画像データを点順次画像データに変換しこれを線順次画像データに変換し、さらに各色に対応する線順次画像データをパラレルーシリアル変換することにより、シリアル形式の画像データを各データ線に対して生成し、これをDA変換して各色の画像信号を生成する。これにより、データ線に沿ってRGBの順に配置される各色の画素領域に、各色の画素信号を供給することができる。

### 先行技術文献

#### 特許文献

[0004] 特許文献1：特開2001-194645号公報

### 発明の概要

#### 発明が解決しようとする課題

[0005] しかし、上記従来の液晶パネルでは、ソースバスライン（データ線）の電位変動が大きく、消費電力が高くなるという問題がある。この問題は特に、単色表示の画面が多い場合に顕著となる。すなわち、単色表示の場合は、RGBのうち特定の色のみが明るく、他の色が暗いので、各色の画像信号の電

位差が大きい。例えば、上記従来の液晶パネルがノーマリブラックモードであるとして、この液晶パネルにおいて緑色の単色を表示する場合、G（緑）の画素には高電位である $V_H$ が印加され、R（赤）とB（青）の画素には低電位である $V_L$ が印加される。これらの電位が、RGBの順で1本のデータ線にシリアルに印加されると、当該データ線の電位は、 $V_L$ 、 $V_H$ 、 $V_L$ 、 $V_L$ 、 $V_H$ 、 $V_L$ 、 $V_L$ 、 $V_H$ 、 $V_L$ ・・・のように、高電位と定電位との間で頻繁に変化することとなる。

[0006] また、上記のように1本のデータ線にRGBの3色の画素が接続されている構成では、1本のデータ線に同色の画素のみが接続されている構成と比較して、データ線の電位変動周波数が3倍となるので、消費電力への影響も大きくなる。

[0007] 本発明は、上記の課題を鑑み、1本のソースバスラインによって複数色の画素へ書き込みを行う液晶表示装置において、消費電力の低減を図ることを目的とする。

### 課題を解決するための手段

[0008] 以下に開示する液晶表示装置は、

複数のゲートバスラインと、複数のソースバスラインと、前記ゲートバスラインおよび前記ソースバスラインに接続された画素トランジスタと、前記画素トランジスタに接続された画素電極と、前記画素電極に対応して設けられたカラーフィルタとを備えた液晶表示装置であって、

前記ゲートバスラインを駆動する複数のゲートドライバと、

前記ソースバスラインを駆動するソースドライバとを備え、

1本のソースバスラインに対して複数色のカラーフィルタに対応する画素電極が接続され、

前記ゲートバスラインのそれぞれに、単一色の画素電極が接続され、

前記複数のゲートドライバは、前記カラーフィルタの色の数と同数以上設けられ、

前記複数のゲートドライバのそれぞれは、単一色の画素電極が接続された

ゲートバスラインにのみ接続され、

1 フレームにおいて、前記複数のゲートドライバが、前記ゲートバスラインを色ごとに順次駆動する。

### 発明の効果

[0009] 以下の開示によれば、1本のソースバスラインによって複数色の画素へ書き込みを行う液晶表示装置において、消費電力の低減を図ることができる。

### 図面の簡単な説明

[0010] [図1]図1は、第1の実施形態に係る液晶表示装置の概略構成を示した回路図である。

[図2]図2は、ゲートドライバからゲートバスラインへ供給される駆動信号を示すタイミングチャートである。

[図3]図3は、ソースバスラインに供給されるデータ信号の一例を示すタイミングチャートである。

[図4]図4は、ソースドライバからソースバスラインに書き込まれるデータを示す説明図である。

[図5]図5は、第1の実施形態に係る液晶表示装置の一変形例の概略構成を示した回路図である。

[図6]図6は、第2の実施形態に係る液晶表示装置の概略構成を示した回路図である。

[図7]図7は、第3の実施形態に係る液晶表示装置における画素領域の一部の概略構成を示した回路図である。

[図8]図8は、図7に示した構成において、あるフレームにおいて各ソースバスラインから画素電極に印加されるデータ信号の極性を示す。

[図9]図9は、図8に示したフレームの次のフレームにおいて、各ソースバスラインから画素電極に印加されるデータ信号の極性を示す。

[図10]図10は、第4の実施形態に係る液晶表示装置における画素領域の一部の概略構成を示した回路図である。

[図11]図11は、図10に示した構成において、あるフレームにおいて各ソ

ースバスラインから画素電極に印加されるデータ信号の極性を示す。

[図12]図12は、図10に示したフレームの次のフレームにおいて、各ソースバスラインから画素電極に印加されるデータ信号の極性を示す。

[図13]図13は、第4の実施形態に係る液晶表示装置における画素領域において、画素トランジスタが配置されていない領域を示す説明図である。

[図14]図14は、第5の実施形態に係る液晶表示装置における画素領域の一部の概略構成を示した回路図である。

[図15]図15は、図14に示した構成において、あるフレームにおいて各ソースバスラインから画素電極に印加されるデータ信号の極性を示す。

[図16]図16は、図14に示したフレームの次のフレームにおいて、各ソースバスラインから画素電極に印加されるデータ信号の極性を示す。

[図17]図17は、ソースバスラインに供給されるデータ信号の一例を示すタイミングチャートである。

### 発明を実施するための形態

[0011] 第1の構成にかかる表示装置は、

複数のゲートバスラインと、複数のソースバスラインと、前記ゲートバスラインおよび前記ソースバスラインに接続された画素トランジスタと、前記画素トランジスタに接続された画素電極と、前記画素電極に対応して設けられたカラーフィルタとを備えた液晶表示装置であって、

前記ゲートバスラインを駆動する複数のゲートドライバと、

前記ソースバスラインを駆動するソースドライバとを備え、

1本のソースバスラインに対して複数色のカラーフィルタに対応する画素電極が接続され、

前記ゲートバスラインのそれぞれに、単一色の画素電極が接続され、

前記複数のゲートドライバは、前記カラーフィルタの色の数と同数以上設けられ、

前記複数のゲートドライバのそれぞれは、単一色の画素電極が接続されたゲートバスラインにのみ接続され、

1 フレームにおいて、前記複数のゲートドライバが、前記ゲートバスラインを色ごとに順次駆動する。

[0012] 前記ゲートドライバおよびソースドライバは、前記表示装置の外部に形成しても良いし、内部に形成しても良い。外部に形成する場合は、これらのドライバを内包する IC を、表示装置に直接接続するか、または、フレキシブル基板を用いて間接的に表示装置に接続する。表示装置の内部にこれらのドライバを形成する場合は、表示装置の作成プロセスにおいてドライバも同時に形成することが好ましい。

[0013] この構成によれば、1 フレームにおいて、前記複数のゲートドライバが、前記ゲートバスラインを色ごとに順次駆動するので、ソースドライバからソースバスラインへは、単一色の画素へ書き込むべき階調を表すデータ信号が連続して供給される。したがって、複数色の画素へ書き込むべきデータ信号が、例えば、RGBRGB の順で供給される場合と比較して、ソースバスラインの電位変動が小さくなる。この効果は、特に、単一色の画像を表示する場合において顕著となる。これにより、1 本のソースバスラインによって複数色の画素へ書き込みを行う液晶表示装置において、消費電力の低減を図ることができる。

[0014] 第2の構成にかかる液晶表示装置は、前記第1の構成にかかる液晶表示装置において、前記複数のゲートドライバが、前記画素電極が配置された画素領域の外に配置された構成である。

[0015] 第3の構成にかかる液晶表示装置は、前記第1の構成にかかる液晶表示装置において、前記複数のゲートドライバの少なくとも一部を構成するスイッチング素子が、前記画素電極が配置された画素領域に配置された構成である。

[0016] この構成によれば、ゲートドライバの全てを額縁領域に配置した構成と比較して、額縁領域の面積が削減されたり、液晶表示装置の外形設計の自由度が増す、等の利点がある。

- [0017] 第4の構成にかかる液晶表示装置は、前記第1～3のいずれかの構成にかかる液晶表示装置において、前記スイッチング素子が、酸化物半導体で形成された半導体膜を含む。
- [0018] 第5の構成にかかる液晶表示装置は、前記第1～4のいずれかの構成にかかる液晶表示装置において、前記複数色の画素電極が、赤色、緑色、および青色の3色を含む構成である。
- [0019] 第6の構成にかかる液晶表示装置は、前記第1～4のいずれかの構成にかかる液晶表示装置において、前記複数色の画素電極は、4色以上の色を含む構成である。このような構成としては、例えば、RGBY、RGBW、またはRGBWY等の様々な画素構成をとることができる。
- [0020] 第7の構成にかかる液晶表示装置は、前記第1～6のいずれかの構成にかかる液晶表示装置において、一のソースバスラインに対して、当該ソースバスラインの左右のいずれか一方のみに前記画素トランジスタおよび前記画素電極が配置された構成である。
- [0021] 第8の構成にかかる液晶表示装置は、前記第1～6のいずれかの構成にかかる液晶表示装置において、一のソースバスラインに対して、当該ソースバスラインの左右に前記画素トランジスタおよび前記画素電極が所定の周期で配置された構成である。この構成によれば、例えばこの液晶表示装置をソース反転駆動させた場合、擬似的にドット反転駆動（あるいは数ドット単位での反転駆動）をした場合と同じ効果が得られる。これにより、フリッカやクロストークが抑制されるという利点がある。
- [0022] 第9の構成にかかる液晶表示装置は、前記第1～8のいずれかの構成にかかる液晶表示装置をノーマリブラックモードとした構成である。
- [0023] 第10の構成にかかる液晶表示装置は、前記第1～8のいずれかの構成にかかる液晶表示装置をノーマリホワイトモードとした構成である。
- [0024] 第11の構成にかかる液晶表示装置は、前記第1～10のいずれかの構成にかかる液晶表示装置において、前記複数のゲートドライバのうち、一の色の画素電極に接続されたゲートバスラインを駆動するゲートドライバが動作

している間、他のゲートドライバは休止する構成である。この構成によれば、複数のゲートドライバのうち、ゲートバスラインの駆動動作をしないゲートドライバについては休止状態とすることにより、消費電力をさらに低減することができる。

[0025] [実施形態]

以下、図面を参照し、本発明の実施の形態を詳しく説明する。図中同一または相当部分には同一符号を付してその説明は繰り返さない。なお、説明を分かりやすくするために、以下で参照する図面においては、構成が簡略化または模式化して示されたり、一部の構成部材が省略されたりしている。また、各図に示された構成部材間の寸法比は、必ずしも実際の寸法比を示すものではない。

[0026] [第1の実施形態]

図1は、本実施形態に係る液晶表示装置の概略構成を示す回路図である。図1に示すように、液晶表示装置1は、基板（アクティブマトリクス基板）上にマトリクス状に配置されたゲートバスラインGLおよびソースバスラインSLを備えている。図1においては、ゲートバスラインGLは図1内に示すX方向に沿って延伸し、ソースバスラインSLはY方向に沿って延伸している。

[0027] 図1に示すように、ゲートバスラインGLとソースバスラインSLとの交点付近には、画素トランジスタTが設けられている。画素トランジスタTは、例えばTFT（Thin Film Transistor）である。画素トランジスタTのゲート電極がゲートバスラインGLに、ソース電極がソースバスラインSLに、ドレイン電極が画素電極Pに接続されている。

[0028] 本実施形態の液晶表示装置1は、Y方向にRGBの3色がストライプ配置されたカラーフィルタを備えている。これにより、図1に示すように、第1行（図1において最も上の行）の画素電極Pは、赤色（R）を表示する画素として機能する。第2行の画素電極Pは、緑色（G）を表示する画素として機能する。第3行の画素電極Pは、青色（B）を表示する画素として機能す

る。以下、同様にして、RGBの画素がY方向に繰り返し配置される。

[0029] ここで、図1において、Rの画素電極Pが接続されたゲートラインGLを、GL(R1)、GL(R2)、…、GL(Rn)と表記する。同様に、Gの画素電極Pが接続されたゲートラインGLを、GL(G1)、GL(G2)、…、GL(Gn)と表記し、Bの画素電極Pが接続されたゲートラインGLを、GL(B1)、GL(B2)、…、GL(Bn)と表記する。なお、以下の説明において、Rの画素電極Pが接続されたゲートラインGL(R1)、GL(R2)、…、GL(Rn)を、個々のゲートラインを区別せずに説明を行う場合は、これをゲートラインGL(R)と総称する。Gの画素電極Pが接続されたゲートラインGL(G)、Bの画素電極Pが接続されたゲートラインGL(B)についても同様とする。

[0030] ソースバスラインSLは、ソースドライバ11に接続されている。ゲートバスラインGLのうち、Rの画素電極Pが接続されたゲートラインGL(R)は、R画素用ゲートドライバ12Rに接続されている。Gの画素電極Pが接続されたゲートラインGL(G)は、G画素用ゲートドライバ12Gに接続されている。Bの画素電極Pが接続されたゲートラインGL(B)は、B画素用ゲートドライバ12Bに接続されている。

[0031] 図1において、破線13で囲まれた領域は、画素が配置されて画像表示に寄与する画素領域である。第1の実施形態においては、ソースドライバ11およびゲートドライバ12R・12G・12Bは、画素領域13の外側の、いわゆる額縁領域に配置されている。

[0032] 図2は、ゲートドライバ12R・12G・12BからゲートバスラインGLへ供給される駆動信号を示すタイミングチャートである。図2に示すように、本実施形態においては、1フレーム(図2に示す1Hの期間)において、最初に、ゲートドライバ12RからゲートバスラインGL(R1)、GL(R2)、…GL(Rn)へ順次、選択パルスが供給される。その間、ゲートドライバ12G・12Bは停止していることが好ましい。次に、ゲートド

ライバ12GからゲートバスラインGL(G1)、GL(G2)、…GL(Gn)へ順次、選択パルスが供給される。その間、ゲートドライバ12R・12Bは停止していることが好ましい。その後、ゲートドライバ12BからゲートバスラインGL(B1)、GL(B2)、…GL(Bn)へ順次、選択パルスが供給される。その間、ゲートドライバ12R・12Gは停止していることが好ましい。

[0033] 図3は、ソースバスラインSLに供給されるデータ信号の一例を示すタイミングチャートである。なお、図3に示した例は、液晶表示装置1がノーマリブラックモードの表示装置として構成され、かつ、画素領域13において緑一色の画像を表示する場合のデータ信号である。

[0034] 図2および図3に示すように、本実施形態においては、ゲートドライバ12RからゲートバスラインGL(R)へ選択パルスが順次供給されている間に、ソースドライバ11からソースバスラインSLへ、赤色の画素に表示させる階調（ゼロ階調）に対応する低電位のデータ信号が供給される。次に、ゲートドライバ12GからゲートバスラインGL(G)へ選択パルスが順次供給されている間に、ソースドライバ11からソースバスラインSLへ、緑色の画素に表示させる階調（256階調）に対応する高電位のデータ信号が供給される。さらにその後、ゲートドライバ12BからゲートバスラインGL(B)へ選択パルスが順次供給されている間に、ソースドライバ11からソースバスラインSLへ、青色の画素に表示させる階調（ゼロ階調）に対応する低電位のデータ信号が供給される。

[0035] 以上の駆動制御により、画素領域13において緑一色の表示が実現される。

[0036] なお、本実施形態では、1フレーム毎にソースバスラインSLの電圧極性を反転させる反転駆動を行う。このため、図3に示すように、次のフレームでは、ソースバスラインには、前のフレームと同じ印加電圧であるが、極性が反転したデータ信号が供給される。

[0037] 図3から明らかなように、本実施形態においては、緑一色の画像を表示す

る場合、ソースバスラインSLにおいて電位変動が生じるのは、データ信号の色が切り替わるときと、極性反転が行われるときのみである。すなわち、本実施形態では、1フレーム期間が3つのサブフレームに分割され、第1のサブフレームにおいては、ゲートドライバ12RによりゲートバスラインGL(R)を順次選択しながら、ソースバスラインSLに、赤色の画素に表示させる階調に応じたデータ信号を供給する。続く第2のサブフレームにおいては、ゲートドライバ12GによりゲートバスラインGL(G)を順次選択しながら、ソースバスラインSLに、緑色の画素に表示させる階調に応じたデータ信号を供給する。第3のサブフレームにおいては、ゲートドライバ12BによりゲートバスラインGL(B)を順次選択しながら、ソースバスラインSLに、青色の画素に表示させる階調に応じたデータ信号を供給する。したがって、RGBの3色のうちのいずれかの単色の画像を表示する場合は、1フレーム期間においては、第1のサブフレームと第2のサブフレームとの間と、第2のサブフレームと第3のサブフレームとの間においてのみ、ソースバスラインSLの電位が変動する。

[0038] これに対して、前記従来技術の液晶パネルでは、1本のソースバスラインに接続されたRGBの画素を、R、G、B、R、G、Bの並び順で1画素ずつ選択しながら、データ信号を供給する。このため、例えば緑一色の画像を前記従来技術の液晶パネルで表示する場合は、ソースバスラインに対して、赤色の画素の電位（低電位）、緑色の画素の電位（高電位）、青色の画素の電位（低電位）が、ゲートバスラインGLの選択周期で繰り返し供給されることとなる。したがって、ソースバスラインの電位が頻繁に変動する。したがって、本実施形態の液晶表示装置1によれば、前記従来技術の液晶パネルに比べて、ソースバスラインSLの電位変動の頻度が大幅に減少するので、消費電力を低減することができる。

[0039] さらに、本実施形態において、いずれかの色に対応するゲートバスラインGLを選択駆動している間、他の色に対応するゲートバスラインGLを駆動するゲートドライバ12を停止させることとすれば、消費電力をさらに削減

することができる。

[0040] なお、本実施形態においては、第1のサブフレームにおいて赤色の画素にのみ、第2のサブフレームにおいて緑色の画素にのみ、第3のサブフレームにおいて青色の画素にのみ、書き込みを行う。このため、データ信号を、この書き込み順に合わせて変換する必要がある。図4は、ソースドライバ11からソースバスラインSLに書き込むデータを示す説明図である。液晶表示装置1においては、入力されたデータ信号を、色成分ごとのデータに分割し、パラレルデータからシリアルデータへの変換を行う。これにより、図4に示すように、各サブフレームにおいて、一つの色に対応するデータ信号のみを連続して書き込むことができる。

[0041] なお、図1においては、画素領域13の外側であって、X方向の片側のみにゲートドライバ12R・12G・12Bの全てを配置した構成を例示した。しかし、ゲートドライバ12R・12G・12Bを、画素領域13の両側に分散させて配置しても良い。

[0042] あるいは、ゲートドライバ12R・12G・12Bを、画素領域13の両側に1セットずつ配置しても良い。この構成によれば、ゲートバスラインGLの両側から駆動信号を供給することができ、図1に示したようにゲートバスラインGLの片側から駆動信号を供給する構成に比較して、ゲートバスラインGLの駆動信号の信号なまりを抑制できるという利点がある。

[0043] ゲートドライバ12およびソースドライバ11は、画素が形成されている基板（アクティブマトリクス基板）上にモノリシックに形成されていても良いし、ドライバチップを基板上に実装した形態（COG: Chip on Glass）としても良い。あるいは、フレキシブル基板上にドライバチップを搭載した構成としても良い。または、別の基板にドライバチップを搭載し、フレキシブル基板を介してアクティブマトリクス基板と接続しても良い。

[0044] なお、図1に示した構成では、ゲートバスラインGL（R）は、ゲートドライバ12Gおよび12Bを跨ぐので、ゲートバスラインGL（G）およびゲートバスラインGL（B）よりも寄生容量が大きい。このため、ゲートバ

スラインGLの寄生容量のバランスをとるために、図5に示すように、ゲートバスラインGL (G) およびゲートバスラインGL (B) をゲートドライバ12R側へ延長し、ゲートバスラインGL (R) と同様に、ゲートドライバ12Rと交差するようにしても良い。

[0045] また、本実施形態においては、液晶表示装置1がノーマリブラックモードであるものとしたが、ノーマリホワイトモードの液晶表示装置としての実施も可能である。後述する他の実施形態においても同様である。

[0046] 本実施形態および後述の各実施形態において、画素トランジスタおよびゲートドライバのスイッチング素子等として用いられるTF Tの半導体材料およびその形成プロセスには制約は無く、アモルファスシリコン、ポリシリコン、または酸化物半導体等のいずれを用いることも可能である。しかし、TF Tを小さく形成できる材料およびプロセスを選択することが、歩留まりおよび開口率の両面の観点から、最も好適である。

[0047] アモルファスシリコンは移動度が低いため、スイッチング素子の幅を大きくする必要がある。ポリシリコンはオフリーク電流が大きいため、TF Tのチャネル部の長さを長くする、または、複数のTF Tを直列に並べる必要がある。それに対し、例えばIn-Ga-Zn-O系のような酸化物半導体は、オン時の移動度がアモルファスシリコンより高く、オフ時のリーク電流がポリシリコンより小さいため、TF Tを小さく形成できる。以上より、酸化物半導体膜を備えたTF Tを用いることが好ましい。

[0048] なお、前記酸化物半導体膜は、例えば、In、Ga及びZnのうち少なくとも1種の金属元素を含んでもよい。酸化物半導体膜は、例えば前述のように、In-Ga-Zn-O系の半導体を含む。ここで、In-Ga-Zn-O系の半導体は、In (インジウム)、Ga (ガリウム)、Zn (亜鉛) の三元系酸化物であって、In、Ga及びZnの割合 (組成比) は特に限定されず、例えばIn : Ga : Zn = 2 : 2 : 1、In : Ga : Zn = 1 : 1 : 1、In : Ga : Zn = 1 : 1 : 2等を含む。このような酸化物半導体膜は、In-Ga-Zn-O系の半導体を含む酸化物半導体膜から形成され得る

。なお、 $\text{In-Ga-Zn-O}$ 系の半導体を含む活性層を有するチャンネルエッチ型のTFTを、「 $\text{CE-InGaZnO-TFT}$ 」と呼ぶことがある。 $\text{In-Ga-Zn-O}$ 系の半導体は、アモルファスでもよいし、結晶質でもよい。結晶質 $\text{In-Ga-Zn-O}$ 系の半導体としては、 $c$ 軸が層面に概ね垂直に配向した結晶質 $\text{In-Ga-Zn-O}$ 系の半導体が好ましい。

[0049] [第2の実施形態]

図6は、第2の実施形態に係る液晶表示装置2の概略構成を示した回路図である。図6に示すように、液晶表示装置2は、画素領域13内にゲートドライバ22が配置されている点において、第1の実施形態と異なっている。なお、図6においては、画素トランジスタT、画素電極P、およびソースバスラインSLの図示を省略しているが、これらの構成は図1と同様である。

[0050] 本実施形態においては、ゲートドライバ22を構成するスイッチング素子が、画素領域13内に分散配置されている。また、ゲートドライバ22へクロック信号や電源信号を供給する配線24も、画素領域13内に配置されている。図6の例では、配線24へ各種信号を供給する回路と、ソースバスラインSLにデータ信号を供給する回路（ソースドライバ）との両方が、ドライバ14に内蔵されている。しかし、この構成に限らず、配線24へ各種信号を供給する回路を、ソースドライバとは別に設けた構成としても良い。

[0051] 本実施形態においては、ゲートドライバ22は、画素トランジスタT等を形成する半導体プロセスによって、画素トランジスタT等と同時にアクティブマトリクス基板上に形成されることが好ましい。また、ドライバ14も、画素トランジスタTおよびゲートドライバ22等と同時に形成することができる。

[0052] 図6の例では、ゲートドライバ22は、1本のゲートバスラインGLに対して1つ設けられている。すなわち、ゲートバスラインGL(R1)に対してゲートドライバ22R1が設けられている。言い換えると、ゲートバスラインGL(R1)を駆動するゲートドライバ22R1を構成するスイッチング素子は、画素領域13において、ゲートバスラインGL(R1)と画素領

域13の端部との間に配置されている。また、ゲートバスラインGL(R2)を駆動するゲートドライバ22R2を構成するスイッチング素子は、画素領域13において、ゲートバスラインGL(R2)とゲートバスラインGL(R1)との間に配置されている。

[0053] 本実施形態においても、ゲートバスラインGLは、第1の実施形態において図3に示したように、駆動される。すなわち、1フレーム期間が3つのサブフレームに分割され、第1のサブフレームにおいては、ゲートドライバ22RによりゲートバスラインGL(R)を順次選択しながら、ソースバスラインSLに、赤色の画素に表示させる階調に応じたデータ信号を供給する。続く第2のサブフレームにおいては、ゲートドライバ22GによりゲートバスラインGL(G)を順次選択しながら、ソースバスラインSLに、緑色の画素に表示させる階調に応じたデータ信号を供給する。第3のサブフレームにおいては、ゲートドライバ22BによりゲートバスラインGL(B)を順次選択しながら、ソースバスラインSLに、青色の画素に表示させる階調に応じたデータ信号を供給する。したがって、本実施形態においても、第1の実施形態と同様に、RGBの3色のうちのいずれかの単色の画像を表示する場合は、1フレーム期間においては、第1のサブフレームと第2のサブフレームとの間と、第2のサブフレームと第3のサブフレームとの間においてのみ、ソースバスラインSLの電位が変動する。

[0054] これにより、ソースバスラインSLの電位変動の頻度が少なくなるので、消費電力が抑制される。また、ゲートドライバ22が画素領域13内に配置されていることにより、額縁領域の面積が削減されたり、液晶表示装置2の外形設計の自由度が増す、などの利点がある。

[0055] また、図6では、1本のゲートバスラインGLを1つのゲートドライバ22で駆動する構成例を示したが、1本のゲートバスラインGLを複数のゲートドライバ22で駆動する構成としても良い。例えば、ゲートバスラインGL(R1)に対して、ゲートドライバ22R1を2つ以上設けて、これら複数のゲートドライバ22R1から、同じ駆動信号(図2参照)をゲートバス

ラインG1(R1)へ印加する。つまり、特に、パネルサイズが大きい場合等に、ゲートバスラインGLの複数箇所にゲートドライバ22を設けて同じ駆動信号を供給することにより、ゲートバスラインGL上の信号なまりによる表示品位低下を抑制できるという効果がある。

[0056] また、図6では、ゲートドライバ22の全てが画素領域13内に配置された構成を例示した。しかし、一部のゲートドライバが画素領域13の外に配置された構成であっても良い。

[0057] 本実施形態においては、ゲートドライバ22を構成するスイッチング素子であって、画素領域13内に形成されるスイッチング素子を、酸化物半導体膜を備えたTF Tで形成することが好ましい。この場合、TF Tのサイズを小さく形成することができ、画素領域13内にスイッチング素子を形成することによる開口率の低下を抑えることができるからである。また、この場合、ゲートドライバ22のスイッチング素子だけでなく、画素トランジスタTも同様に、酸化物半導体膜を備えたTF Tで形成することが好ましい。

[0058] [第3の実施形態]

第3の実施形態に係る液晶表示装置3は、各画素の画素トランジスタTと、ソースバスラインSLとの接続関係が、第1の実施形態と異なる。ゲートバスラインGLおよびゲートドライバ12R・12G・12Bの構成は、第1の実施形態と同様である。

[0059] 図7は、第3の実施形態に係る液晶表示装置3における画素領域の一部の概略構成を示した回路図である。図7に示すように、液晶表示装置3においては、Y方向において1画素毎に、画素電極Pおよび画素トランジスタTが接続されるソースバスラインSLが異なっている。

[0060] 図7に示すように、1本のソースバスラインSLに注目して見ると、画素トランジスタTは、このソースバスラインSLに対して左右交互に配置されている。なお、これに比較して、第1・第2の実施形態では、1本のソースバスラインSLに対して、画素トランジスタTは全て右側に配置されている。

[0061] 液晶表示装置3は、ソースライン反転駆動を行う。すなわち、ソースバスラインSLに印加されるデータ信号の極性が、隣り合うソースバスライン毎に異なり、かつ、1フレーム毎に極性が反転する。図8は、図7に示した構成において、あるフレームにおいて各ソースバスラインSLから画素電極Pに印加されるデータ信号の極性を示す。図中、+記号が付記された画素電極Pに正極性のデータ信号が印加され、-記号が付記された画素電極Pに負極性のデータ信号が印加される。図9は、図8に示したフレームの次のフレームにおいて、各ソースバスラインSLから画素電極Pに印加されるデータ信号の極性を示す。

[0062] 図8および図9に示すように、液晶表示装置3においては、ソースライン反転駆動を行うことにより、正極性のデータ信号が印加される画素電極Pと、負極性のデータ信号が印加される画素電極Pとが、上下左右に交互に並ぶこととなる。つまり、画素トランジスタTをソースバスラインSLに対して左右交互に配置し、ソースライン反転駆動を行うことにより、画素電極Pの極性配置が、ドット反転駆動を行った場合と同じ極性配置となる。

[0063] これにより、フリッカやクロストークが視認されにくい良好な表示品位を提供することができる。また、本実施形態においても、第1の実施形態と同様に、1フレーム期間が3つのサブフレームに分割され、第1のサブフレームにおいては、ゲートドライバ12RによりゲートバスラインGL(R)を順次選択しながら、ソースバスラインSLに、赤色の画素に表示させる階調に応じたデータ信号を供給する。続く第2のサブフレームにおいては、ゲートドライバ12GによりゲートバスラインGL(G)を順次選択しながら、ソースバスラインSLに、緑色の画素に表示させる階調に応じたデータ信号を供給する。第3のサブフレームにおいては、ゲートドライバ12BによりゲートバスラインGL(B)を順次選択しながら、ソースバスラインSLに、青色の画素に表示させる階調に応じたデータ信号を供給する。したがって、RGBの3色のうちのいずれかの単色の画像を表示する場合は、1フレーム期間においては、第1のサブフレームと第2のサブフレームとの間と、第

2のサブフレームと第3のサブフレームとの間においてのみ、ソースバスラインSLの電位が変動する。したがって、第1の実施形態と同様に、消費電力を抑制できるという効果も奏する。

[0064] なお、上記の説明では、第1の実施形態においてソースバスラインSLに対する画素電極Pの配置を異ならせた例を説明したが、第2の実施形態においてソースバスラインSLに対する画素電極Pの配置を異ならせても、同様の効果を得ることができる。

[0065] [第4の実施形態]

第4の実施形態に係る液晶表示装置4は、各画素の画素トランジスタTと、ソースバスラインSLとの接続関係が、第1の実施形態と異なる。ゲートバスラインGLおよびゲートドライバ12R・12G・12Bの構成は、第1の実施形態と同様である。

[0066] 図10は、第4の実施形態に係る液晶表示装置4における画素領域の一部の概略構成を示した回路図である。図10に示すように、液晶表示装置4においては、Y方向において、RGBの3画素毎に、画素電極Pおよび画素トランジスタTが接続されるソースバスラインSLが異なっている。つまり、1本のソースバスラインSLに注目して見ると、RGBの3画素毎に、画素電極PがソースバスラインSLに対して左右交互に配置されている。なお、これに比較して、第1・第2の実施形態では、1本のソースバスラインSLに対して、画素トランジスタTは全て右側に配置されている。

[0067] 液晶表示装置4は、ソースライン反転駆動を行う。すなわち、ソースバスラインSLに印加されるデータ信号の極性が、隣り合うソースバスライン毎に異なり、かつ、1フレーム毎に極性が反転する。図11は、図10に示した構成において、あるフレームにおいて各ソースバスラインSLから画素電極Pに印加されるデータ信号の極性を示す。図中、+記号が付記された画素電極Pに正極性のデータ信号が印加され、-記号が付記された画素電極Pに負極性のデータ信号が印加される。図12は、図10に示したフレームの次のフレームにおいて、各ソースバスラインSLから画素電極Pに印加される

データ信号の極性を示す。

[0068] 図11および図12に示すように、液晶表示装置4においては、ソースライン反転駆動を行うことにより、正極性のデータ信号が印加されるRGBの3画素と、負極性のデータ信号が印加されるRGBの3画素とが、上下左右に交互に並ぶこととなる。つまり、画素トランジスタTをソースバスラインSLに対してRGBの3画素毎に左右交互に配置し、ソースライン反転駆動を行うことにより、RGBの3画素単位でドット反転駆動を行った場合と同じ極性配置となる。

[0069] これにより、フリッカやクロストークが視認されにくい良好な表示品位を提供することができる。また、本実施形態においても、第1の実施形態と同様に、1フレーム期間が3つのサブフレームに分割され、第1のサブフレームにおいては、ゲートドライバ12RによりゲートバスラインGL(R)を順次選択しながら、ソースバスラインSLに、赤色の画素に表示させる階調に応じたデータ信号を供給する。続く第2のサブフレームにおいては、ゲートドライバ12GによりゲートバスラインGL(G)を順次選択しながら、ソースバスラインSLに、緑色の画素に表示させる階調に応じたデータ信号を供給する。第3のサブフレームにおいては、ゲートドライバ12BによりゲートバスラインGL(B)を順次選択しながら、ソースバスラインSLに、青色の画素に表示させる階調に応じたデータ信号を供給する。したがって、RGBの3色のうちのいずれかの単色の画像を表示する場合は、1フレーム期間においては、第1のサブフレームと第2のサブフレームとの間と、第2のサブフレームと第3のサブフレームとの間においてのみ、ソースバスラインSLの電位が変動する。したがって、第1の実施形態と同様に、消費電力を抑制できるという効果も奏する。

[0070] なお、上記の説明では、第1の実施形態においてソースバスラインSLに対する画素電極Pの配置を異ならせた例を説明したが、第2の実施形態においてソースバスラインSLに対する画素電極Pの配置を異ならせても、同様の効果を得ることができる。さらに、図13に示すように、本実施形態では

、1本のソースバスラインSLに沿って、RGBの3画素に跨って、画素トランジスタTが配置されていない領域41が存在する。この領域41を、第2の実施形態で説明したゲートドライバ22の構成要素を配置する領域として利用することができる。すなわち、ゲートドライバ22の構成要素の配置の自由度が高くなる、という利点がある。

[0071] [第5の実施形態]

第5の実施形態に係る液晶表示装置5は、各画素の画素トランジスタTと、ソースバスラインSLとの接続関係が、第1の実施形態と異なる。ゲートバスラインGLおよびゲートドライバ12R・12G・12Bの構成は、第1の実施形態と同様である。

[0072] 図14は、第5の実施形態に係る液晶表示装置5における画素領域の一部の概略構成を示した回路図である。図14に示すように、液晶表示装置5においては、Y方向において、2画素毎に、画素電極Pおよび画素トランジスタTが接続されるソースバスラインSLが異なっている。つまり、1本のソースバスラインSLに注目して見ると、2画素毎に、画素電極PがソースバスラインSLに対して左右交互に配置されている。なお、これに比較して、第1・第2の実施形態では、1本のソースバスラインSLに対して、画素トランジスタTは全て右側に配置されている。

[0073] 液晶表示装置5は、ソースライン反転駆動を行う。すなわち、ソースバスラインSLに印加されるデータ信号の極性が、隣り合うソースバスライン毎に異なり、かつ、1フレーム毎に極性が反転する。図15は、図14に示した構成において、あるフレームにおいて各ソースバスラインSLから画素電極Pに印加されるデータ信号の極性を示す。図中、+記号が付記された画素電極Pに正極性のデータ信号が印加され、-記号が付記された画素電極Pに負極性のデータ信号が印加される。図16は、図14に示したフレームの次のフレームにおいて、各ソースバスラインSLから画素電極Pに印加されるデータ信号の極性を示す。

[0074] 図15および図16に示すように、液晶表示装置5においては、ソースラ

イン反転駆動を行うことにより、正極性のデータ信号が印加される2画素と、負極性のデータ信号が印加される2画素とが、上下左右に交互に並ぶこととなる。つまり、画素トランジスタTをソースバスラインSLに対して2画素毎に左右交互に配置し、ソースライン反転駆動を行うことにより、2画素単位でドット反転駆動を行った場合と同じ極性配置となる。

[0075] これにより、フリッカやクロストークが視認されにくい良好な表示品位を提供することができる。また、この構成によれば、市松模様を表示する際にフリッカが見えやすくなるという、ドット反転駆動の欠点を解消することもできる。

[0076] また、本実施形態においても、第1の実施形態と同様に、1フレーム期間が3つのサブフレームに分割され、第1のサブフレームにおいては、ゲートドライバ12RによりゲートバスラインGL(R)を順次選択しながら、ソースバスラインSLに、赤色の画素に表示させる階調に応じたデータ信号を供給する。続く第2のサブフレームにおいては、ゲートドライバ12GによりゲートバスラインGL(G)を順次選択しながら、ソースバスラインSLに、緑色の画素に表示させる階調に応じたデータ信号を供給する。第3のサブフレームにおいては、ゲートドライバ12BによりゲートバスラインGL(B)を順次選択しながら、ソースバスラインSLに、青色の画素に表示させる階調に応じたデータ信号を供給する。したがって、RGBの3色のうちのいずれかの単色の画像を表示する場合は、1フレーム期間においては、第1のサブフレームと第2のサブフレームとの間と、第2のサブフレームと第3のサブフレームとの間においてのみ、ソースバスラインSLの電位が変動する。したがって、第1の実施形態と同様に、消費電力を抑制できるという効果も奏する。

[0077] なお、上記の説明では、第1の実施形態においてソースバスラインSLに対する画素電極Pの配置を異ならせた例を説明したが、第2の実施形態においてソースバスラインSLに対する画素電極Pの配置を異ならせても、同様の効果を得ることができる。さらに、第4の実施形態で図13を参照しながら

ら説明したのと同様に、本実施形態では、1本のソースバスラインSLに沿って、2画素に跨って、画素トランジスタTが配置されていない領域が存在する。この領域を、第2の実施形態で説明したゲートドライバ22の構成要素を配置する領域として利用することができる。すなわち、ゲートドライバ22の構成要素の配置の自由度が高くなる、という利点がある。

[0078] [第6の実施形態]

第6の実施形態は、第1の実施形態にかかる液晶表示装置1において、ドット反転駆動を行う構成である。

[0079] 本実施形態においても、第1の実施形態と同様に、1フレーム期間が3つのサブフレームに分割され、第1のサブフレームにおいては、ゲートドライバ12RによりゲートバスラインGL(R)を順次選択しながら、ソースバスラインSLに、赤色の画素に表示させる階調に応じたデータ信号を供給する。続く第2のサブフレームにおいては、ゲートドライバ12GによりゲートバスラインGL(G)を順次選択しながら、ソースバスラインSLに、緑色の画素に表示させる階調に応じたデータ信号を供給する。第3のサブフレームにおいては、ゲートドライバ12BによりゲートバスラインGL(B)を順次選択しながら、ソースバスラインSLに、青色の画素に表示させる階調に応じたデータ信号を供給する。

[0080] そして、ソースドライバ11は、前記第1のサブフレームにおいて、赤色の画素電極Pのうち上下左右に隣り合う画素電極Pにおいてデータ信号が互いに逆極性になるように、ソースバスラインSLへデータ信号を供給する。また、前記第2のサブフレームにおいて、緑色の画素電極Pのうち上下左右に隣り合う画素電極Pにおいてデータ信号が互いに逆極性になるように、ソースバスラインSLへデータ信号を供給する。前記第3のサブフレームにおいて、青色の画素電極Pのうち上下左右に隣り合う画素電極Pにおいてデータ信号が互いに逆極性になるように、ソースバスラインSLへデータ信号を供給する。

[0081] 図17は、ソースバスラインSLに供給されるデータ信号の一例を示すタ

イミングチャートである。なお、図17に示した例は、液晶表示装置1がノーマリブラックモードの表示装置として構成され、かつ、画素領域13において緑一色の画像を表示する場合のデータ信号である。

[0082] 図17に示すように、本実施形態においては、ゲートドライバ12RからゲートバスラインGL(R)へ選択パルスが順次供給されている間(前記第1のサブフレーム)に、ソースドライバ11からソースバスラインSLへ、赤色の画素に表示させる階調(ゼロ階調)に対応する低電位のデータ信号が、1画素毎に極性を反転させながら供給される。次に、ゲートドライバ12GからゲートバスラインGL(G)へ選択パルスが順次供給されている間(前記第2のサブフレーム)に、ソースドライバ11からソースバスラインSLへ、緑色の画素に表示させる階調(256階調)に対応する高電位のデータ信号が、1画素毎に極性を反転させながら供給される。さらにその後、ゲートドライバ12BからゲートバスラインGL(B)へ選択パルスが順次供給されている間(前記第3のサブフレーム)に、ソースドライバ11からソースバスラインSLへ、青色の画素に表示させる階調(ゼロ階調)に対応する低電位のデータ信号が、1画素毎に極性を反転させながら供給される。

[0083] 図17に示すように、本実施形態によれば、正極性と負極性との間での電圧変動は見られるものの、ゼロ階調が書き込まれるサブフレーム(第1のサブフレームと第2のサブフレーム)においては、ソースドライバSLの電位変動は、あまり大きくない。

[0084] これに対して、前記従来技術の液晶パネルでは、1本のソースバスラインに接続されたRGBの画素を、R、G、B、R、G、Bの並び順で1画素ずつ選択しながら、データ信号を供給する。このため、例えば緑一色の画像を前記従来技術の液晶パネルで表示する場合は、ソースバスラインに対して、赤色の画素の電位(低電位)、緑色の画素の電位(高電位)、青色の画素の電位(低電位)が、ゲートバスラインGLの選択周期で繰り返し、かつ、ドット反転駆動により画素毎に極性を反転させた状態で、供給されることとなる。このため、ソースバスラインの電位が頻繁に変動する。したがって、本実施

形態の液晶表示装置によれば、前記従来の液晶パネルに比べて、ソースバスラインSLの電位変動の頻度が大幅に減少するので、消費電力を低減することができる。

- [0085] 以上、本発明の実施形態に係る表示装置について説明したが、本発明に係る表示装置は、上述した実施形態の構成に限定されず、様々な変形構成とすることができる。例えば、上記の各実施形態においては、RGBの3色の画素を備えた液晶表示装置を例示したが、画素の色はRGBの3色に限定されない。例えば、RGB以外にY（イエロー）やW（ホワイト）等を加えた4色以上の画素を備えた構成としても良い。

### 符号の説明

- [0086] 1…液晶表示装置、11…ソースドライバ、12…ゲートドライバ、14…ドライバ、22…ゲートドライバ、SL…ソースバスライン、GL…ゲートバスライン、13…画素領域、T…画素トランジスタ、P…画素電極

## 請求の範囲

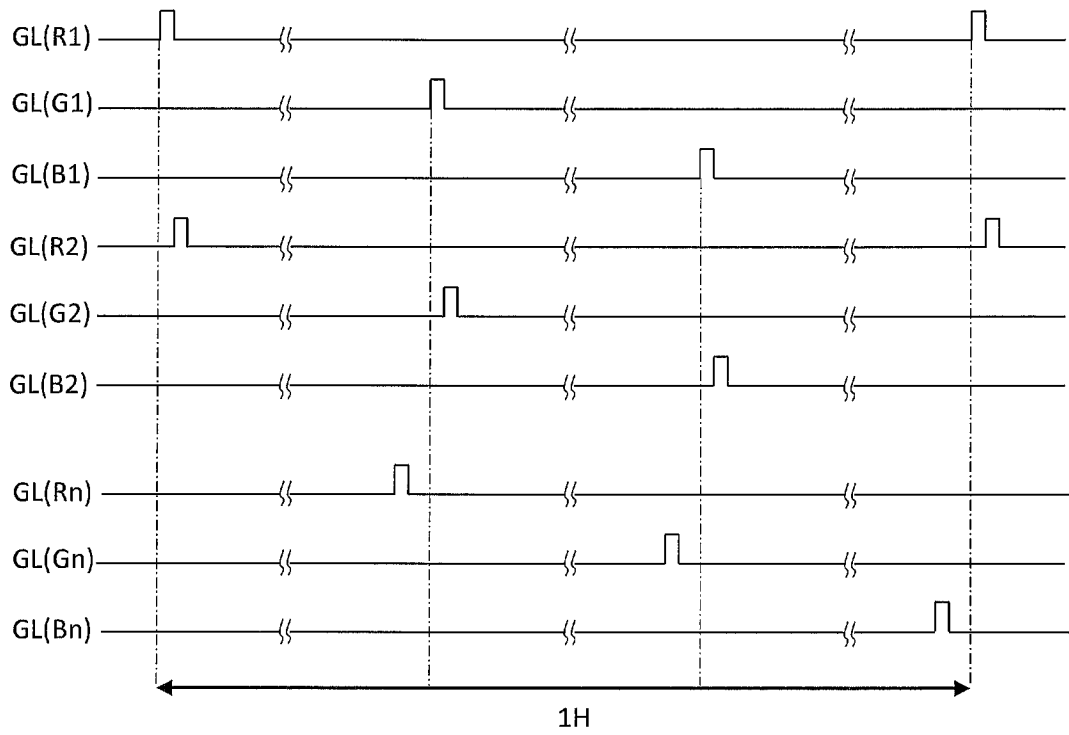
- [請求項1] 複数のゲートバスラインと、複数のソースバスラインと、前記ゲートバスラインおよび前記ソースバスラインに接続された画素トランジスタと、前記画素トランジスタに接続された画素電極と、前記画素電極に対応して設けられたカラーフィルタとを備えた液晶表示装置であって、
- 前記ゲートバスラインを駆動する複数のゲートドライバと、
- 前記ソースバスラインを駆動するソースドライバとを備え、
- 1本のソースバスラインに対して複数色のカラーフィルタに対応する画素電極が接続され、
- 前記ゲートバスラインのそれぞれに、単一色の画素電極が接続され、
- 前記複数のゲートドライバは、前記カラーフィルタの色の数と同数以上設けられ、
- 前記複数のゲートドライバのそれぞれは、単一色の画素電極が接続されたゲートバスラインにのみ接続され、
- 1フレームにおいて、前記複数のゲートドライバが、前記ゲートバスラインを色ごとに順次駆動する、液晶表示装置。
- [請求項2] 前記複数のゲートドライバが、前記画素電極が配置された画素領域の外に配置されている、請求項1に記載の液晶表示装置。
- [請求項3] 前記複数のゲートドライバの少なくとも一部を構成するスイッチング素子が、前記画素電極が配置された画素領域に配置されている、請求項1に記載の液晶表示装置。
- [請求項4] 前記スイッチング素子が、酸化物半導体で形成された半導体膜を含む、請求項1～3のいずれか一項に記載の液晶表示装置。
- [請求項5] 前記複数色の画素電極は、赤色、緑色、および青色の3色を含む、請求項1～4のいずれか一項に記載の液晶表示装置。
- [請求項6] 前記複数色の画素電極は、4色以上の色を含む、請求項1～4のい

ずれか一項に記載の液晶表示装置。

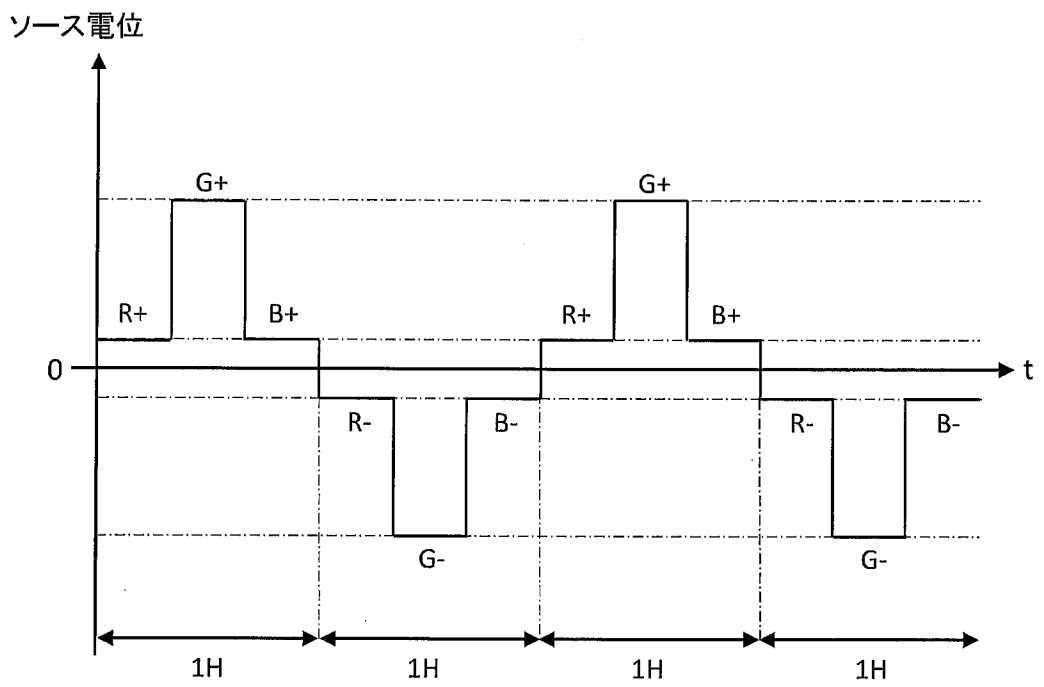
- [請求項7] 一のソースバスラインに対して、当該ソースバスラインの左右のいずれか一方のみに前記画素トランジスタおよび前記画素電極が配置された、請求項1～6のいずれか一項に記載の液晶表示装置。
- [請求項8] 一のソースバスラインに対して、当該ソースバスラインの左右に前記画素トランジスタおよび前記画素電極が所定の周期で配置された、請求項1～6のいずれか一項に記載の液晶表示装置。
- [請求項9] 前記液晶表示装置は、ノーマリブラックモードである、請求項1～8のいずれか一項に記載の液晶表示装置。
- [請求項10] 前記液晶表示装置は、ノーマリホワイトモードである、請求項1～8のいずれか一項に記載の液晶表示装置。
- [請求項11] 前記複数のゲートドライバのうち、一の色の画素電極に接続されたゲートバスラインを駆動するゲートドライバが動作している間、他のゲートドライバは休止する、請求項1～10のいずれか一項に記載の液晶表示装置。



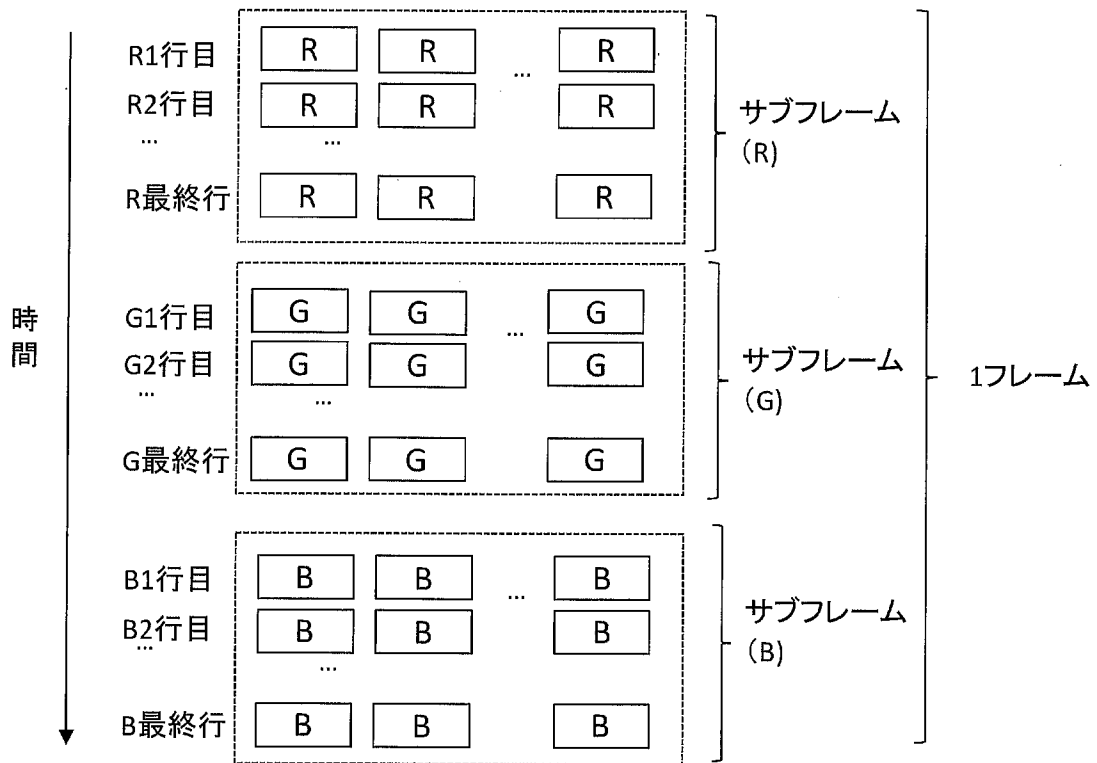
[図2]



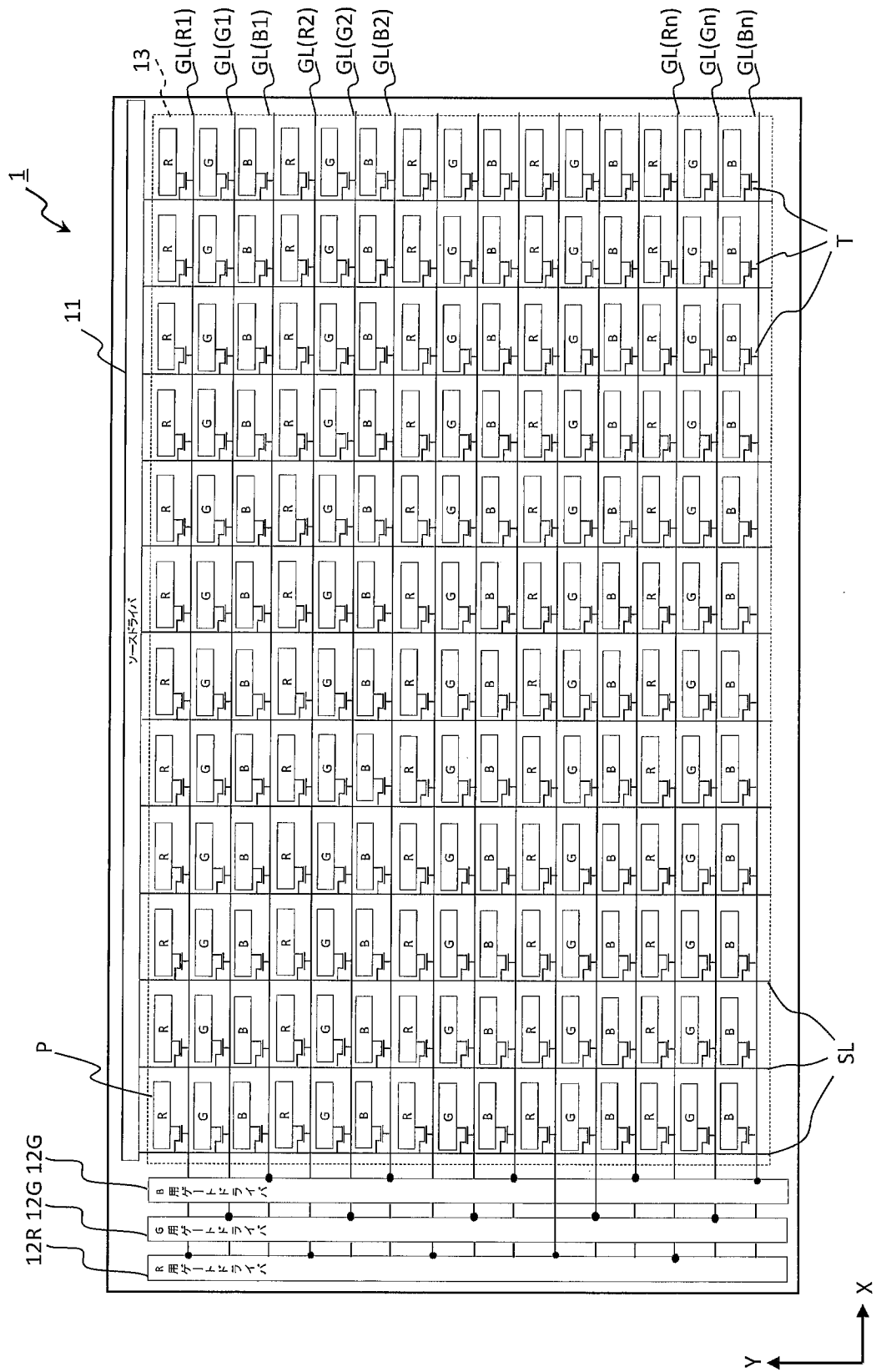
[図3]



[図4]

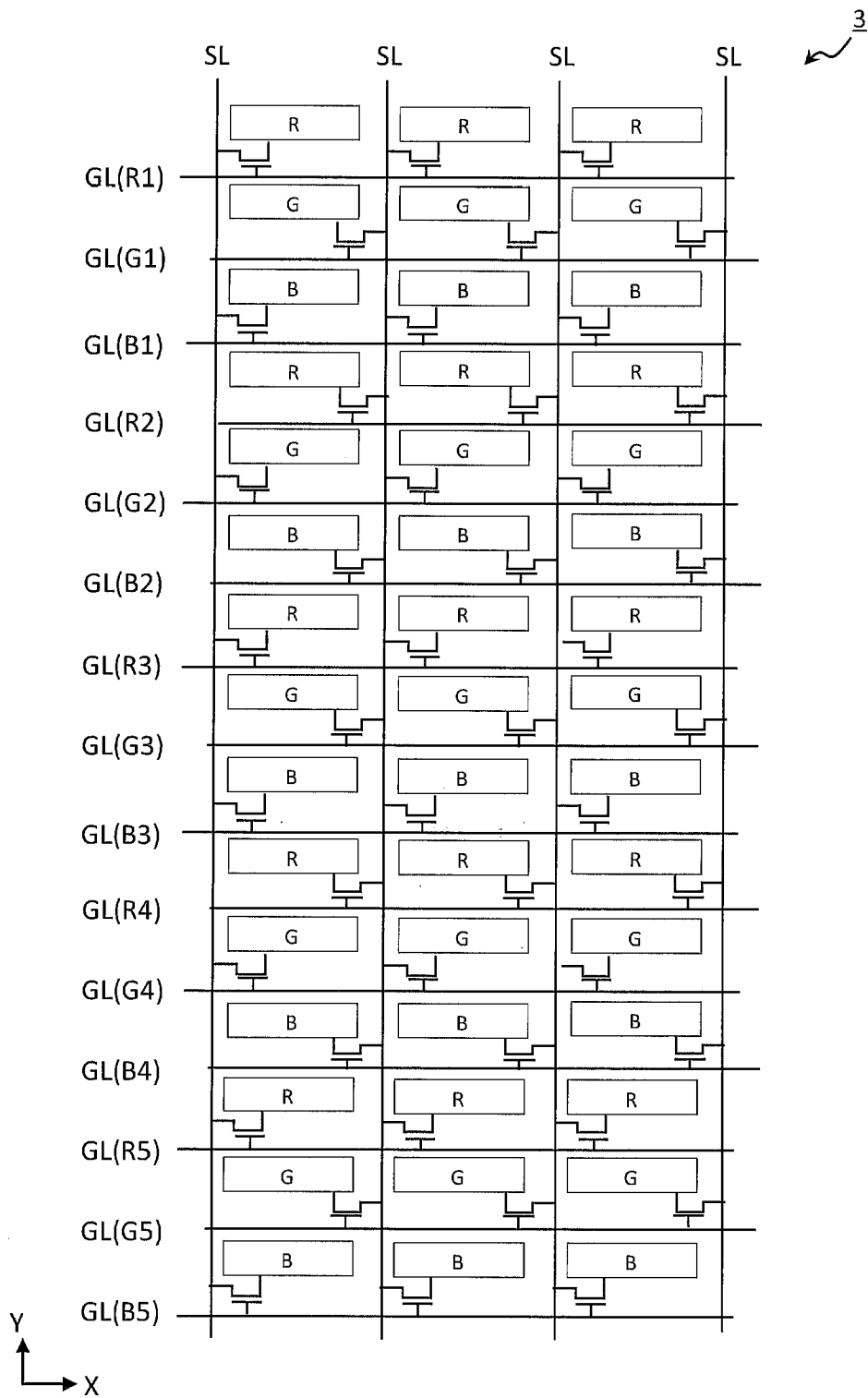


[図5]

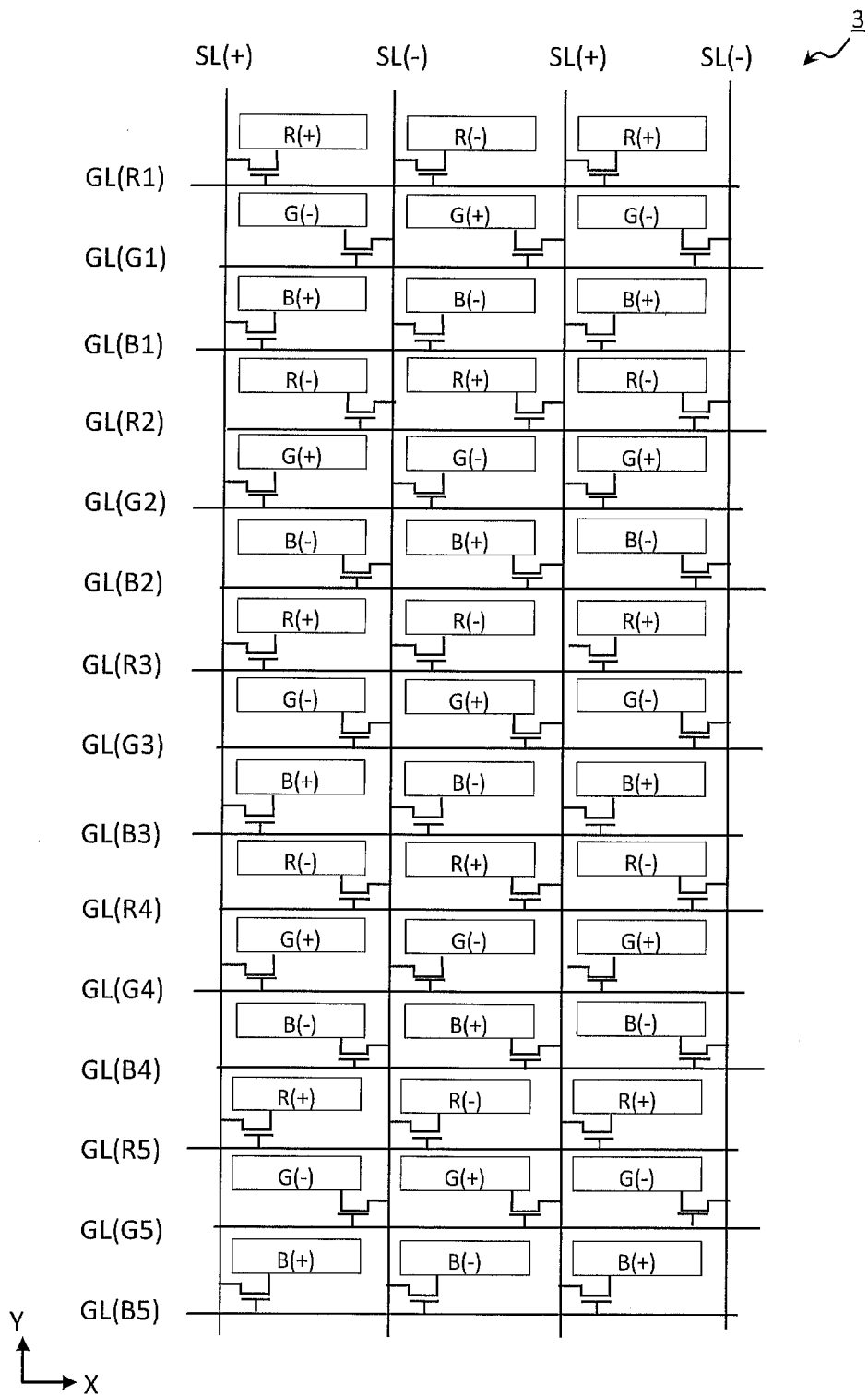




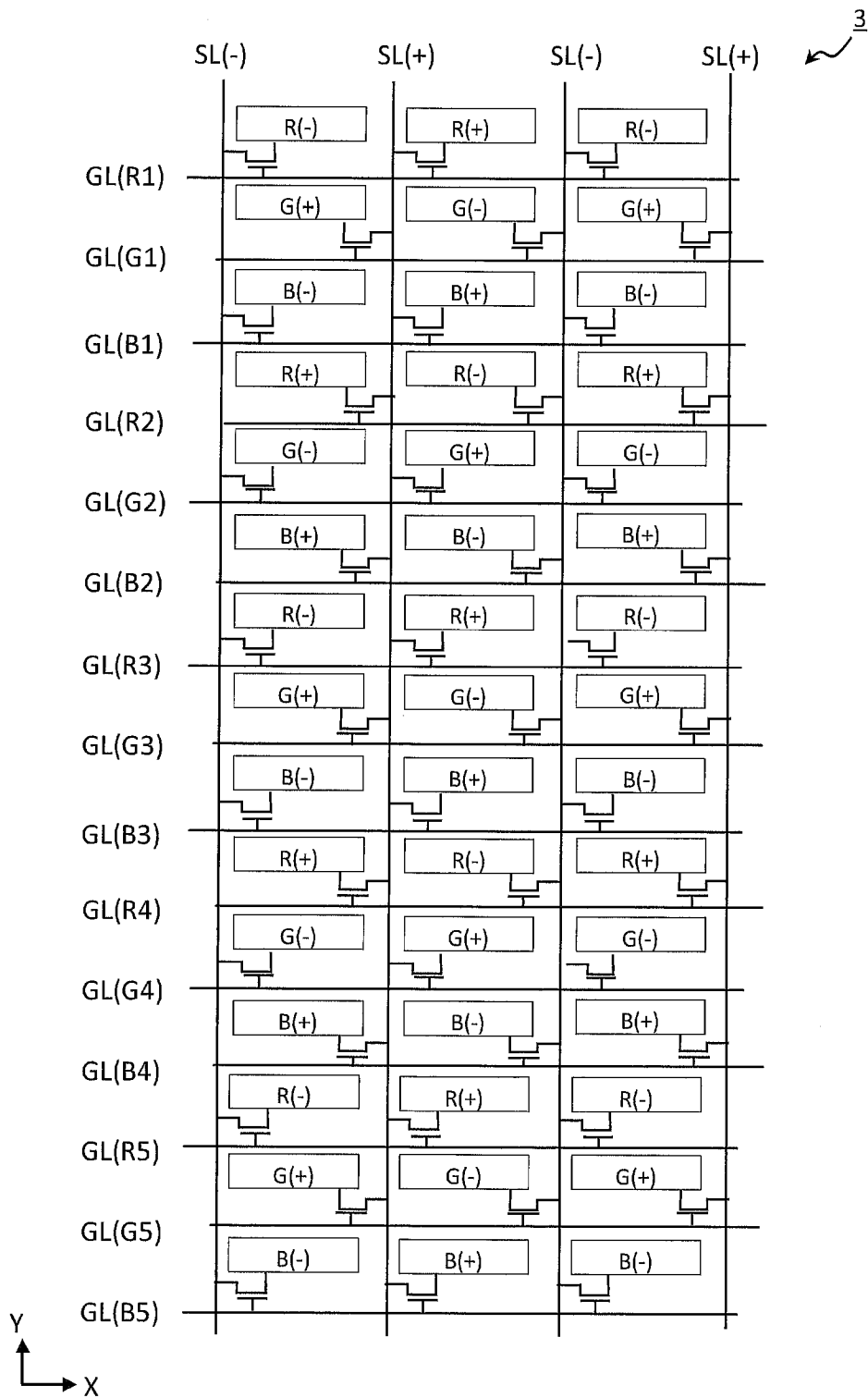
[図7]



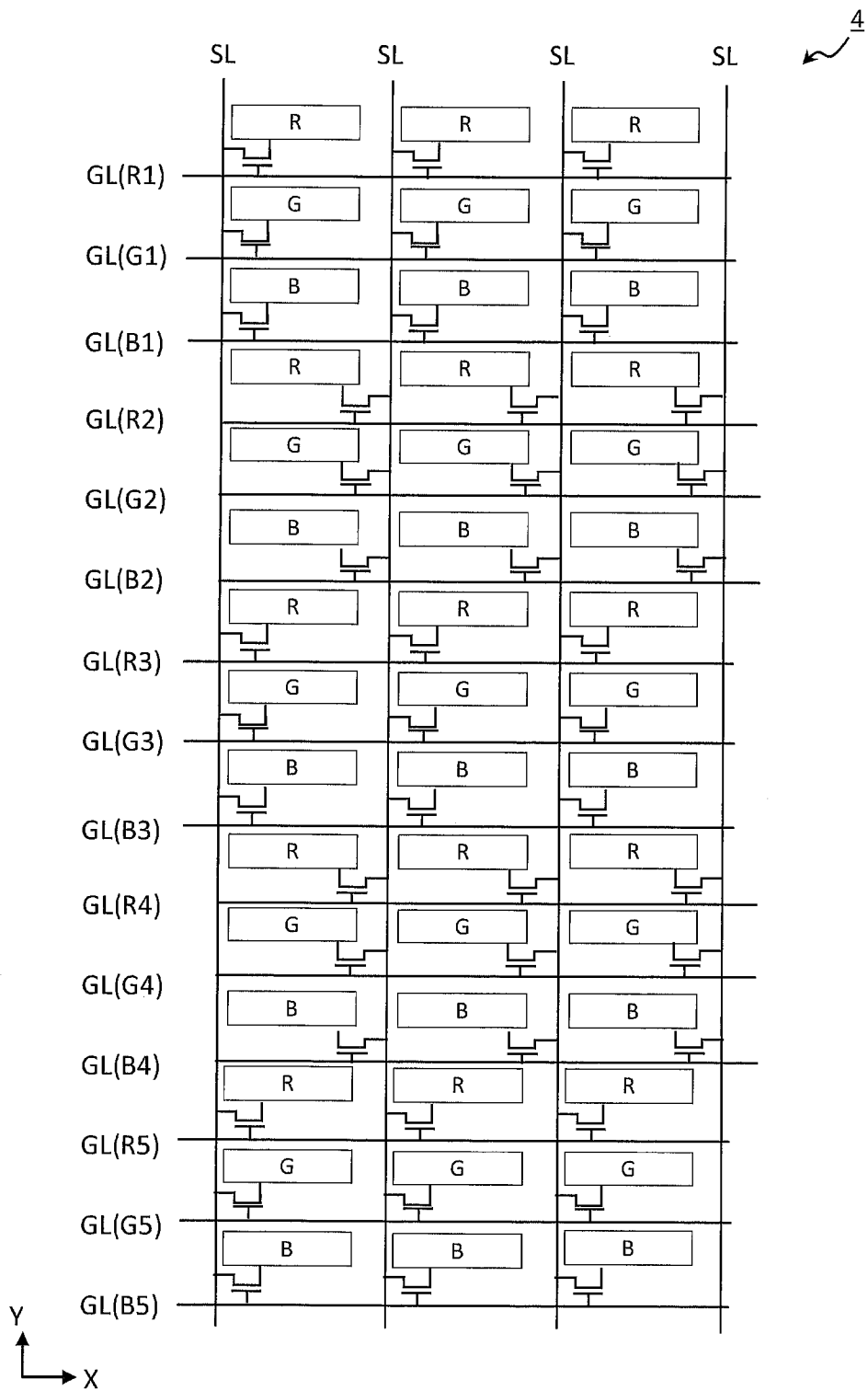
[図8]



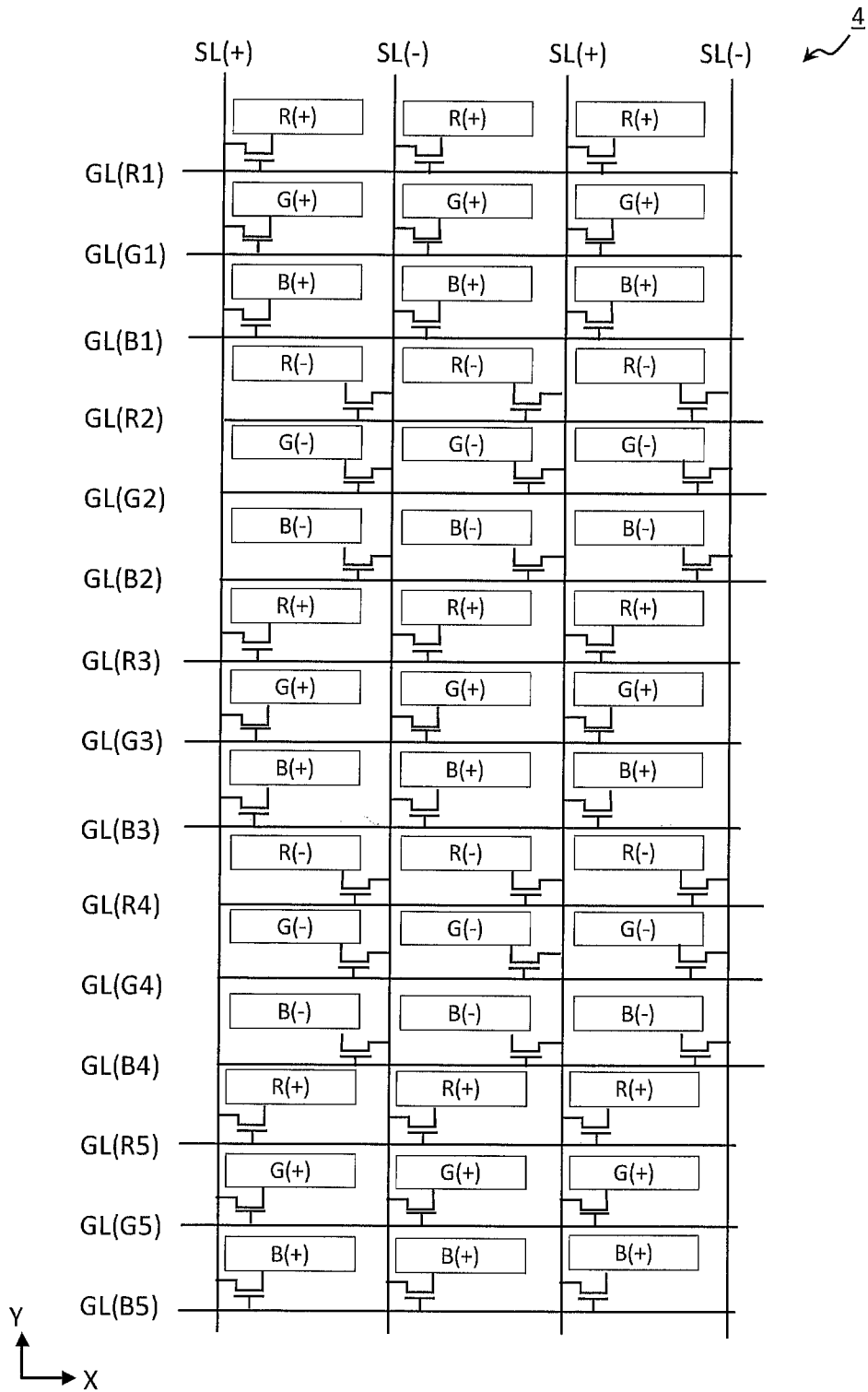
[図9]



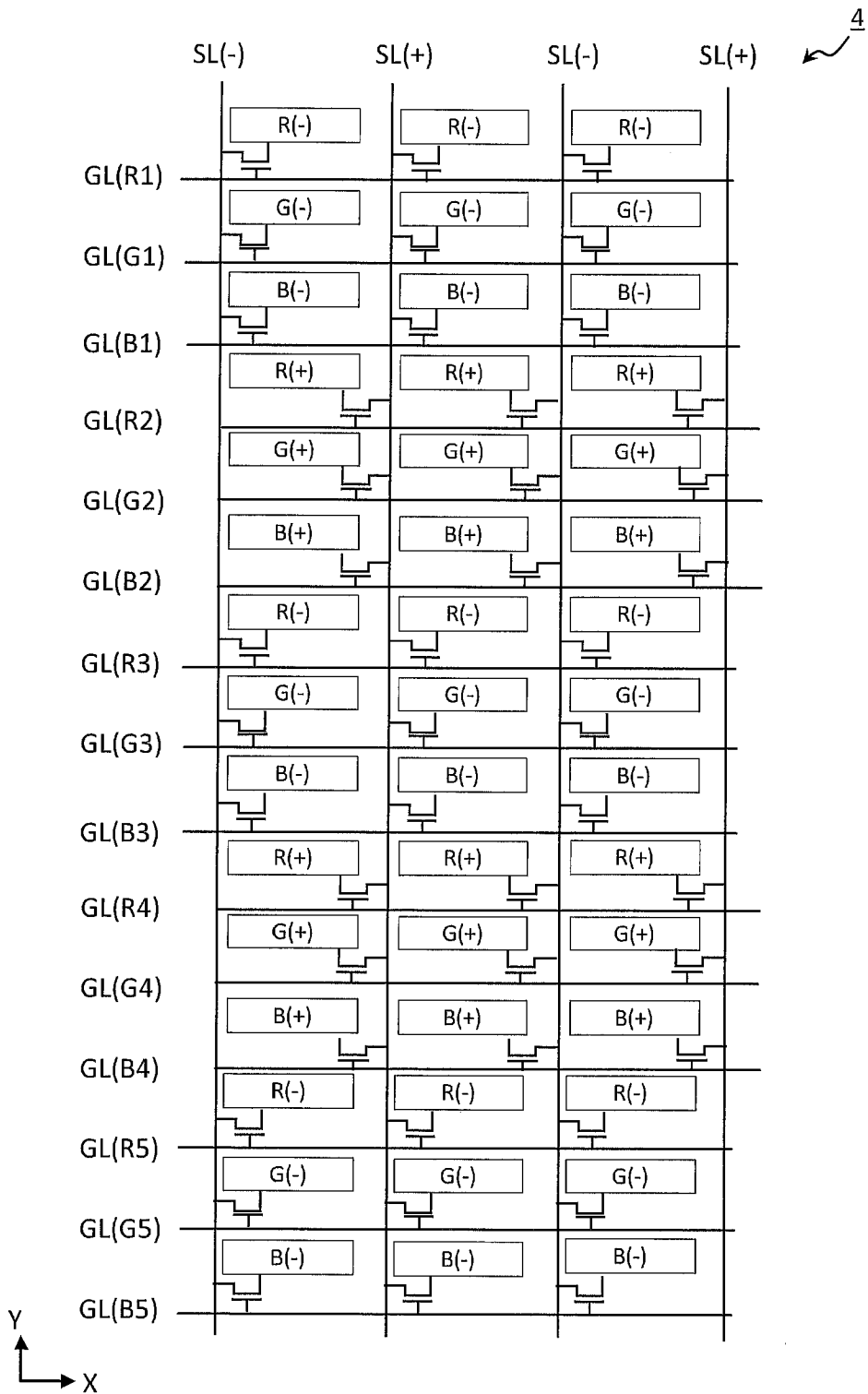
[図10]



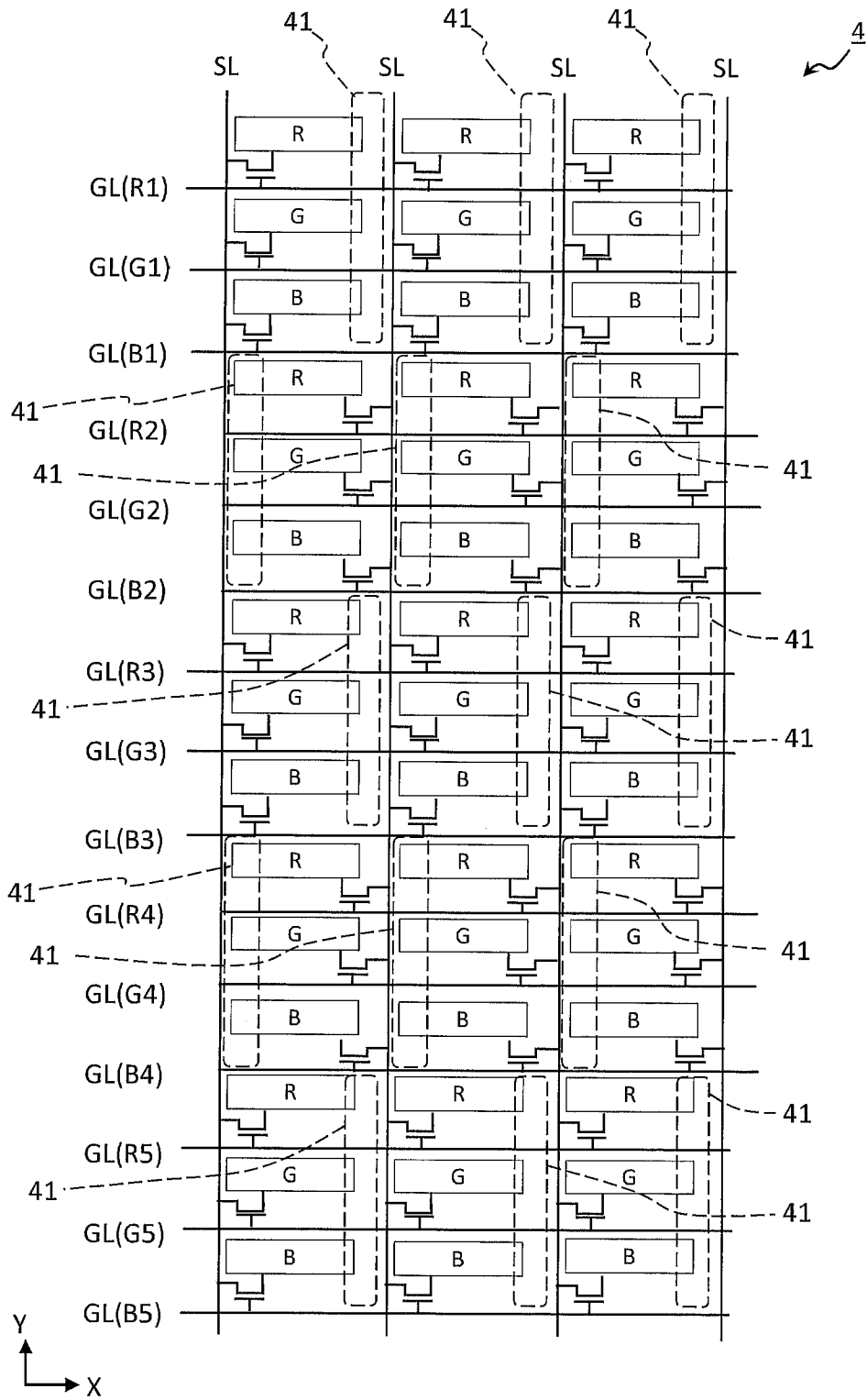
[図11]



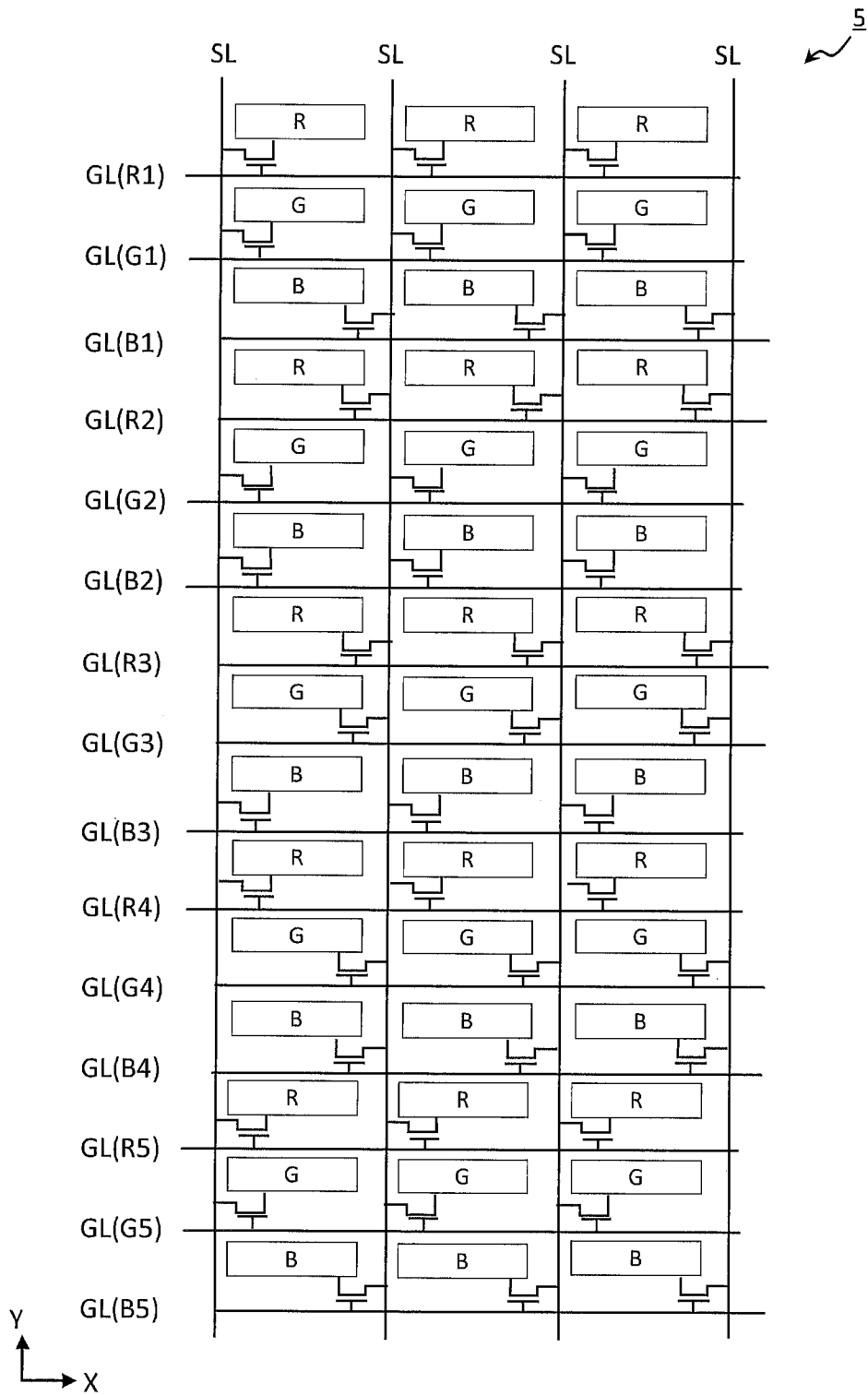
[図12]



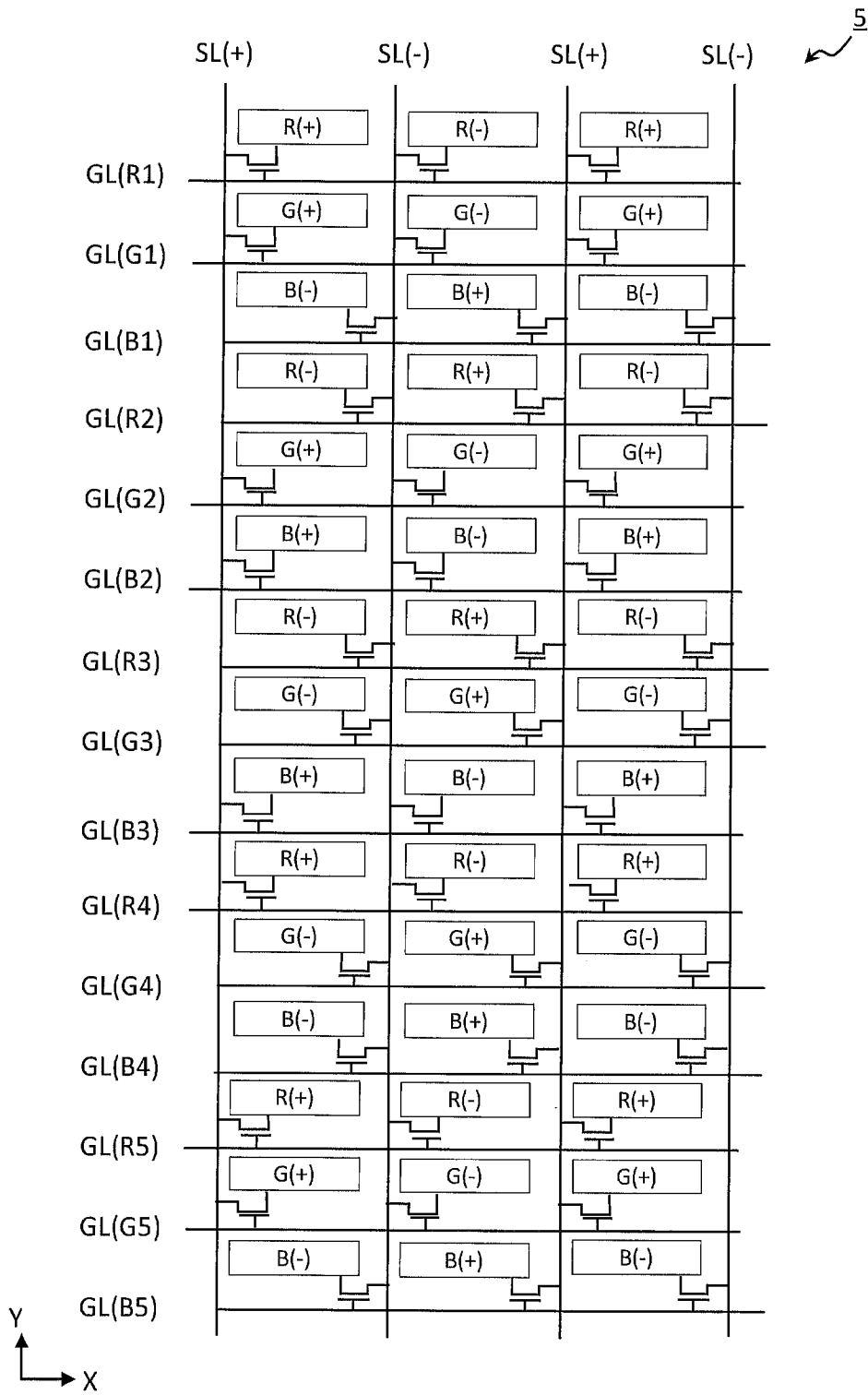
[図13]



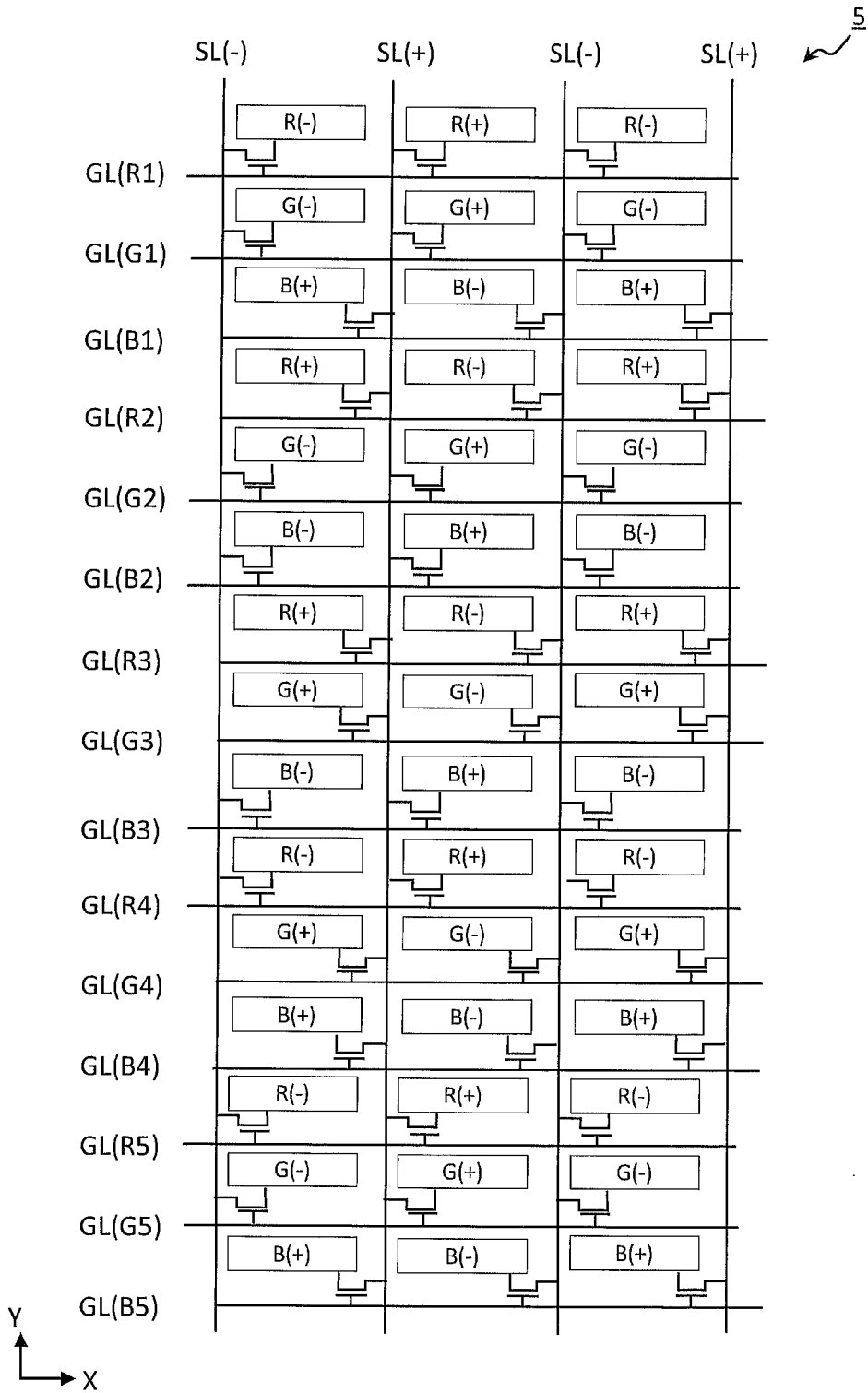
[図14]



[図15]



[図16]





**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2018/013116

**A. CLASSIFICATION OF SUBJECT MATTER**  
 Int.Cl. G09G3/36(2006.01)i, G02F1/133(2006.01)i, G02F1/1343(2006.01)i,  
 G02F1/1368(2006.01)i, G09G3/20(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**  
 Minimum documentation searched (classification system followed by classification symbols)  
 Int.Cl. G09G3/00-3/36, G02F1/133

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2005-234057 A (SHARP CORP.) 02 September 2005, paragraphs [0084]-[0104], fig. 3-4 & US 2005/0200591 A1, (paragraphs [0129]-[0151], fig. 3-4) & KR 10-2006-0042004 A & CN 1673819 A & TW 200603039 A	1-2, 5, 7, 9-10 3-4, 6, 8, 11
Y	WO 2014/069529 A1 (SHARP CORP.) 08 May 2014, paragraphs [0081], [0110], fig. 3 & US 2015/0293546 A1 (paragraphs [0212], [0243], fig. 3) & EP 2902994 A1 & CN 104756177 A & KR 10-2015-0079645 A	3-4

Further documents are listed in the continuation of Box C.       See patent family annex.

* Special categories of cited documents:	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 05 June 2018 (05.06.2018)	Date of mailing of the international search report 19 June 2018 (19.06.2018)
--	---

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer  Telephone No.
--	---

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2018/013116

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2009-3002 A (TOSHIBA MATSUSHITA DISPLAY TECHNOLOGY CO., LTD.) 08 January 2009, paragraph [0018], fig. 4 (Family: none)	6
Y	JP 2010-33038 A (NEC ELECTRONICS CORPORATION) 12 February 2010, paragraph [0088], fig. 10A & US 2010/0002021 A1 (paragraph [0110], fig. 10A) & CN 101620841 A	8
Y	JP 2007-179017 A (SEIKO INSTRUMENTS INC.) 12 July 2007, paragraphs [0051]-[0055], fig. 7-8 & US 2007/0146269 A1 (paragraphs [0159]-[0170], fig. 7-8)	11

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. G09G3/36(2006.01)i, G02F1/133(2006.01)i, G02F1/1343(2006.01)i, G02F1/1368(2006.01)i, G09G3/20(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. G09G3/00-3/36, G02F1/133

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2005-234057 A (シャープ株式会社) 2005.09.02, [0084]-[0104], Fig. 3-4	1-2, 5, 7, 9-10
Y	& US 2005/0200591 A1 ([0129]-[0151], Fig. 3-4) & KR 10-2006-0042004 A & CN 1673819 A & TW 200603039 A	3-4, 6, 8, 11
Y	WO 2014/069529 A1 (シャープ株式会社) 2014.05.08, [0081], [0110], Fig. 3 & US 2015/0293546 A1 ([0212], [0243], Fig. 3) & EP 2902994 A1 & CN 104756177 A & KR 10-2015-0079645 A	3-4

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日 05.06.2018	国際調査報告の発送日 19.06.2018
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 小野 健二 電話番号 03-3581-1101 内線 3273

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2009-3002 A (東芝松下ディスプレイテクノロジー株式会社) 2009.01.08, [0018], Fig. 4 (ファミリーなし)	6
Y	JP 2010-33038 A (NECエレクトロニクス株式会社) 2010.02.12, [0088], Fig. 10A & US 2010/0002021 A1 ([0110], Fig. 10A) & CN 101620841 A	8
Y	JP 2007-179017 A (セイコーインスツル株式会社) 2007.07.12, [0051]-[0055], Fig. 7-8 & US 2007/0146269 A1 ([0159]-[0170], Fig. 7-8)	11