

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年8月9日(09.08.2018)



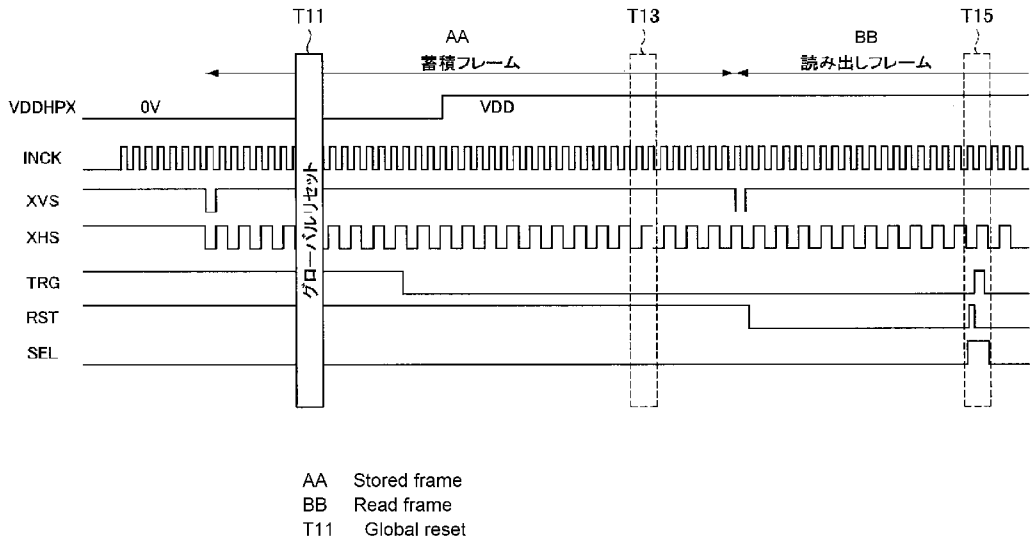
(10) 国際公開番号

WO 2018/142706 A1

- (51) 国際特許分類: H04N 5/367 (2011.01) 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).
- (21) 国際出願番号: PCT/JP2017/040154 (72) 発明者:河津 直樹(KAWAZU, Naoki); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 鈴木 敦史(SUZUKI, Atsushi); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 薊 純一郎(AZAMI, Junichiro); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 本橋 裕一(MOTOHASHI, Yuichi); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).
- (22) 国際出願日: 2017年11月7日(07.11.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2017-016475 2017年2月1日(01.02.2017) JP
特願 2017-206334 2017年10月25日(25.10.2017) JP
- (71) 出願人:ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014

(54) Title: IMAGING SYSTEM, IMAGING DEVICE, AND CONTROL DEVICE

(54) 発明の名称: 撮像システム、撮像装置、及び制御装置



(57) Abstract: [Problem] To make it possible to detect abnormality in individual pixels when abnormality occurs in at least some of multiple pixels. [Solution] An imaging system provided with: an imaging device that is mounted on a vehicle and that captures images of the area around the vehicle; and a processing device that is mounted on the vehicle and that performs processing relating to the function of vehicle control. The imaging device is provided with: pixels comprising photoelectric conversion elements; a drive circuit that supplies a drive signal to the pixels; a power supply that applies power supply voltage to the pixels; a control unit that controls the application of power supply voltage to the pixels so that a charge is injected into the photoelectric conversion elements, then controls the supply of the drive signal to the



WO 2018/142706 A1

(74) 代理人: 亀谷 美明, 外 (KAMEYA, Yoshiaki et al.); 〒1600004 東京都新宿区四谷 3 - 1 - 3 第一富澤ビル はづき国際特許事務所 四谷オフィス Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

pixels so that pixel signals corresponding to the injected charges are read from the photoelectric conversion elements; a recognition unit that recognizes the states of the photoelectric conversion elements in accordance with the reading results for the pixel signals corresponding to the charges from the photoelectric conversion elements; and an output unit that outputs information corresponding to the recognition results for the states of the photoelectric conversion elements. The processing device restricts the function of vehicle control on the basis of the recognition results.

(57) 要約: 【課題】少なくとも一部の画素に異常が生じた場合に、当該異常を画素ごとに検出可能とする。【解決手段】車両に搭載され、車両の周辺領域を撮像する撮像装置と、車両に搭載され、車両制御の機能に関する処理を実行する処理装置と、を備え、撮像装置は、光電変換素子を有する画素と、画素に対して駆動信号を供給する駆動回路と、画素に対して電源電圧を印可する電源と、光電変換素子に電荷が注入されるように当該画素への電源電圧の印加を制御し、その後、当該光電変換素子から注入された電荷に応じた画素信号が読み出されるように当該画素への駆動信号の供給を制御する制御部と、光電変換素子からの電荷に応じた画素信号の読み出し結果に応じて、当該光電変換素子の状態を認識する認識部と、光電変換素子の状態の認識結果に応じた情報出力する出力部と、を備え、処理装置は、認識結果に基づいて、車両制御の機能を制限する撮像システム。

明 細 書

発明の名称：撮像システム、撮像装置、及び制御装置

技術分野

[0001] 本開示は、撮像システム、撮像装置、及び制御装置に関する。

背景技術

[0002] 固体撮像装置として、CMOS (Complementary Metal Oxide Semiconductor) 等のMOS型イメージセンサに代表される増幅型固体撮像装置が知られている。また、CCD (Charge Coupled Device) イメージセンサに代表される電荷転送型固体撮像装置が知られている。これら固体撮像装置は、デジタルスチルカメラ、デジタルビデオカメラなどに広く用いられている。近年、カメラ付き携帯電話やPDA (Personal Digital Assistant) などのモバイル機器に搭載される固体撮像装置としては、電源電圧が低く、消費電力の観点などからMOS型イメージセンサが多く用いられている。

[0003] MOS型の固体撮像装置は、単位画素が光電変換素子（例えば、フォトダイオード）と複数の画素トランジスタで形成され、この複数の単位画素が2次元アレイ状に配列された画素アレイ（画素領域）と、周辺回路領域を有して構成される。複数の画素トランジスタは、MOSトランジスタで形成され、転送トランジスタ、リセットトランジスタ、増幅トランジスタの3トランジスタ、あるいは選択トランジスタを加えた4トランジスタで構成される。

[0004] また、近年では、固体撮像装置の用途も多様化してきており、例えば、画像解析技術や各種認識技術の発展に伴い、単に画像を撮像するのみに限らず、撮像された画像に基づき、人や物などのような所定の対象を認識する各種認識システムへの応用も検討されている。

先行技術文献

特許文献

[0005] 特許文献1：特開2011-166793号公報

発明の概要

発明が解決しようとする課題

[0006] ところで、固体撮像装置を各種認識システムに応用するような状況下においては、当該固体撮像装置に異常が生じた場合に、当該異常を検出するための仕組みが重要となる。例えば、特許文献1には、固体撮像装置の画素に異常が生じた場合に、当該異常を列ごとに検出するための仕組みの一例が開示されている。

[0007] 一方で、特許文献1に開示された技術では、一部の画素に異常が生じた場合に、当該異常を画素ごとに検出することが困難である。

[0008] そこで、本開示では、少なくとも一部の画素に異常が生じた場合に、当該異常を画素ごとに検出することが可能な、撮像システム、撮像装置、及び制御装置を提案する。

課題を解決するための手段

[0009] 本開示によれば、車両に搭載され、前記車両の周辺領域を撮像して画像を生成する撮像装置と、前記車両に搭載され、前記車両を制御する機能に関する処理を実行する処理装置と、を備え、前記撮像装置は、入射光を光電変換する光電変換素子を有する画素と、前記画素に対して駆動信号を供給する駆動回路と、前記画素に対して電源電圧を印可する電源と、前記画素の前記光電変換素子に電荷が注入されるように当該画素への前記電源電圧の印加を制御し、その後に、当該光電変換素子から注入された前記電荷に応じた画素信号が読み出されるように当該画素への前記駆動信号の供給を制御する制御部と、前記画素の前記光電変換素子からの前記電荷に応じた前記画素信号の読み出し結果に応じて、当該光電変換素子の状態を認識する認識部と、前記光電変換素子の状態の認識結果に応じた情報を入力する出力部と、を備え、前記処理装置は、前記認識結果に基づいて、前記車両を制御する機能を制限する撮像システムが提供される。

[0010] また、本開示によれば、入射光を光電変換する光電変換素子を有する画素と、前記画素に対して駆動信号を供給する駆動回路と、前記画素に対して電

源電圧を印可する電源と、前記画素の前記光電変換素子に電荷が注入されるように当該画素への前記電源電圧の印加を制御し、その後、当該光電変換素子から注入された前記電荷に応じた画素信号が読み出されるように当該画素への前記駆動信号の供給を制御する制御部と、前記画素の前記光電変換素子からの前記電荷に応じた前記画素信号の読み出し結果に応じて、当該光電変換素子の状態を認識する認識部と、を備える、撮像装置が提供される。

[0011] また、本開示によれば、入射光を光電変換する光電変換素子を有する画素の前記光電変換素子に電荷が注入されるように当該画素への電圧の印加を制御し、その後、当該光電変換素子から注入された前記電荷に応じた画素信号が読み出されるように当該画素への駆動信号の供給を制御する制御部と、前記画素の前記光電変換素子からの前記電荷に応じた前記画素信号の読み出し結果に基づき、当該光電変換素子の状態を認識する認識部と、備える、制御装置が提供される。

発明の効果

[0012] 以上説明したように本開示によれば、少なくとも一部の画素に異常が生じた場合に、当該異常を画素ごとに検出することが可能な、撮像システム、撮像装置、及び制御装置が提供される。

[0013] なお、上記の効果は必ずしも限定的なものではなく、上記の効果とともに、または上記の効果に代えて、本明細書に示されたいずれかの効果、または本明細書から把握され得る他の効果が奏されてもよい。

図面の簡単な説明

[0014] [図1]本開示の一実施形態に係る固体撮像装置の構成の一例として、CMOS固体撮像装置の概略構成を示した図である。

[図2]本開示に係る技術を適用し得る積層型の固体撮像装置の構成例の概要を示す図である。

[図3]本開示の一実施形態に係る固体撮像装置の一部の機能構成の一例を示すブロック図である。

[図4]本開示の一実施形態に係る固体撮像装置の機能構成の他の一例を示した

ブロック図である。

[図5]本開示の一実施形態に係る固体撮像装置の構成の他の一例を示した図である。

[図6]本開示の一実施形態に係る単位画素の回路構成の一例を示した図である。

[図7]本開示の一実施形態に係る固体撮像装置の駆動制御の一例について示した概略的なタイミングチャートである。

[図8]本開示の一実施形態に係る固体撮像装置の駆動制御の一例について示した概略的なタイミングチャートである。

[図9]本開示の第1の実施形態に係る固体撮像装置の概略的な構成の一例を示したブロック図である。

[図10]同実施形態に係る固体撮像装置の概略的な構成の一例を示したブロック図である。

[図11]同実施形態に係る固体撮像装置の駆動制御の一例について示した概略的なタイミングチャートである。

[図12]同実施形態に係る固体撮像装置の駆動制御の一例について説明するための説明図である。

[図13]同実施形態に係る固体撮像装置の駆動制御の一例について説明するための説明図である。

[図14]同実施形態に係る固体撮像装置の駆動制御の一例について説明するための説明図である。

[図15]同実施形態に係る固体撮像装置における画素信号の補正に係る動作の一例について説明するための説明図である。

[図16]同実施形態の変形例に係る固体撮像装置における単位画素の回路構成の一例を示した図である。

[図17]同実施形態の変形例に係る固体撮像装置の駆動制御の一例について示した概略的なタイミングチャートである。

[図18]同実施形態の変形例に係る固体撮像装置の駆動制御の一例について説

明するための説明図である。

[図19]同実施形態の応用例に係る固体撮像装置の駆動制御の一例について説明するための説明図である。

[図20]同実施形態に係る固体撮像装置の駆動制御の一例について示した概略的なタイミングチャートである。

[図21]本開示の第2の実施形態に固体撮像装置の概略的な構成の一例を示したブロック図である。

[図22]同実施形態に係る固体撮像装置における画素信号の補正に係る動作の一例について説明するための説明図である。

[図23]同実施形態に係る固体撮像装置における画素信号の補正に係る動作の一例について説明するための説明図である。

[図24]同実施形態に係る固体撮像装置の駆動制御の一例について示した概略的なタイミングチャートである。

[図25]同実施形態に係る固体撮像装置における各画素からの画素信号の読み出しに係る概略的な制御の一例について説明するための説明図である。

[図26]同実施形態に係る固体撮像装置における各画素からの画素信号の読み出しに係る概略的な制御の一例について説明するための説明図である。

[図27]同実施形態に係る固体撮像装置における露光時間の制約と垂直ブランク期間との関係について説明するためのタイミングチャートである。

[図28]フロントカメラECUと撮像素子のハードウェアの構成について説明するための説明図である。

[図29]フロントカメラECUと撮像素子のハードウェアの構成について説明するための説明図である。

[図30]車両制御システムの概略的な構成の一例を示すブロック図である。

[図31]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

[図32]移動体に適用される撮像装置の概略的な構成の一例について示したブロック図である。

発明を実施するための形態

[0015] 以下に添付図面を参照しながら、本開示の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

[0016] なお、説明は以下の順序で行うものとする。

1. 固体撮像装置の構成例

1. 1. 概略構成

1. 2. 機能構成

1. 3. 単位画素の回路構成

1. 4. 駆動制御

2. 第1の実施形態

2. 1. 構成

2. 2. 駆動制御

2. 3. 変形例

2. 4. 評価

3. 第2の実施形態

3. 1. 構成

3. 2. 駆動制御

3. 3. 露光時間の制約と垂直ブランク期間との関係

3. 4. 評価

4. 応用例

4. 1. 移動体への応用例1

4. 2. 移動体への応用例2

5. むすび

[0017] << 1. 固体撮像装置の構成例 >>

本実施形態に係る固体撮像装置の一構成例について以下に説明する。

[0018] < 1. 1. 概略構成 >

図1に、本開示の一実施形態に係る固体撮像装置の構成の一例として、C

MOS固体撮像装置の概略構成を示す。このCMOS固体撮像装置は、各実施の形態の固体撮像装置に適用される。

[0019] 図1に示すように、本例の固体撮像装置1は、画素アレイ部3、アドレスレコーダ4、画素タイミング駆動回路5、カラム信号処理回路6、センサコントローラ7、及びアナログ電位生成回路8を含む。

[0020] 画素アレイ部3には、複数の画素2がアレイ状に配置されており、それぞれの画素2は、水平信号線を介して画素タイミング駆動回路5に接続されるとともに、垂直信号線VSLを介してカラム信号処理回路6に接続される。複数の画素2は、図示しない光学系を介して照射される光の光量に応じた画素信号をそれぞれ出力し、それらの画素信号から、画素アレイ部3に結像する被写体の画像が構築される。

[0021] 画素2は、光電変換部となる例えばフォトダイオードと、複数の画素トランジスタ（いわゆるMOSトランジスタ）を有して成る。複数の画素トランジスタは、例えば転送トランジスタ、リセットトランジスタ及び増幅トランジスタの3つのトランジスタで構成することができる。その他、選択トランジスタを追加して4つのトランジスタで構成することもできる。なお、単位画素の等価回路の一例については別途後述する。画素2は、1つの単位画素として構成することができる。また、画素2は、共有画素構造とすることもできる。この共有画素構造は、複数のフォトダイオードと、複数の転送トランジスタと、共有する1つのフローティングディフュージョンと、共有する1つずつの他の画素トランジスタとから構成される。すなわち、共有画素では、複数の単位画素を構成するフォトダイオード及び転送トランジスタが、他の1つずつの画素トランジスタを共有して構成される。

[0022] また、画素アレイ部3の一部（例えば、非表示領域）には、表示に寄与しないダミー画素2aが配置されていてもよい。ダミー画素2aは、固体撮像装置1に関する各種情報の取得に利用される。例えば、ダミー画素2aは、表示に寄与する画素2が駆動されている期間中に、白輝度に相当する電圧が印可される。このとき、例えば、ダミー画素2aに流れる電流を電圧に変換

し、この変換により得られる電圧を計測することで、表示に寄与する画素2の劣化を予測することも可能である。即ち、ダミー画素2 aは、固体撮像装置1の電気的特性を検出可能なセンサに相当し得る。

[0023] アドレスレコーダ4は、画素アレイ部3の垂直方向のアクセスを制御し、画素タイミング駆動回路5は、アドレスレコーダ4からの制御信号と画素駆動パルスとの論理和に従って画素2を駆動する。

[0024] カラム信号処理回路6は、複数の画素2から垂直信号線VSLを介して出力される画素信号に対してCDS(Correlated Double Sampling: 相関2重サンプリング)処理を施すことで、画素信号のAD変換を行うとともにリセットノイズを除去する。例えば、カラム信号処理回路6は、画素2の列数に応じた複数のAD変換器を有して構成され、画素2の列ごとに並列的にCDS処理を行うことができる。また、カラム信号処理回路6は、ソースフォロフ回路の負荷MOS部を形成する定電流回路、垂直信号線VSLの電位をアナログデジタル変換するためのシングルスロープ型のDAコンバータを備える。

[0025] センサコントローラ7は、固体撮像装置1の全体の駆動を制御する。例えば、センサコントローラ7は、固体撮像装置1を構成する各ブロックの駆動周期に従ったクロック信号を生成して、それぞれのブロックに供給する。

[0026] アナログ電位生成回路8は、固体撮像装置1に関する各種情報を取得するために、ダミー画素2 aを所望の態様で駆動するためのアナログ電位を生成する。例えば、アナログ電位生成回路8により生成されたアナログ電位に基づき、画素タイミング駆動回路5がダミー画素2 aを駆動することで、当該ダミー画素2 aからの出力信号に基づき、固体撮像装置1に関する各種情報が取得される。

[0027] ここで、図2を参照して、本技術の固体撮像装置1の基本的な概略構成について説明する。

[0028] 第1の例として、図2上段に示される固体撮像装置330は、1つの半導体チップ331内に、画素領域332、制御回路333、上述した信号処理回路を含むロジック回路334とを搭載して構成される。

[0029] 第2の例として、図2中段に示される固体撮像装置340は、第1の半導体チップ部341と第2の半導体チップ部342とから構成される。第1の半導体チップ部341には、画素領域343と制御回路344が搭載され、第2の半導体チップ部342には、上述した信号処理回路を含むロジック回路345が搭載される。そして、第1の半導体チップ部341と第2の半導体チップ部342とが相互に電氣的に接続されることで、1つの半導体チップとしての固体撮像装置340が構成される。

[0030] 第3の例として、図2下段に示される固体撮像装置350は、第1の半導体チップ部351と第2の半導体チップ部352とから構成される。第1の半導体チップ部351には、画素領域353が搭載され、第2の半導体チップ部352には、制御回路354と、上述した信号処理回路を含むロジック回路355が搭載される。そして、第1の半導体チップ部351と第2の半導体チップ部352とが相互に電氣的に接続されることで、1つの半導体チップとしての固体撮像装置350が構成される。

[0031] <1. 2. 機能構成>

続いて、図3を参照して、本開示の一実施形態に係る固体撮像装置の機能構成の一例について説明する。図3は、本開示の一実施形態に係る固体撮像装置の一部の機能構成の一例を示すブロック図である。図3に示される固体撮像装置1は、例えば、CMOS (Complementary Metal Oxide Semiconductor) イメージセンサやCCD (Charge Coupled Device) イメージセンサ等の、被写体を撮像し、撮像画像のデジタルデータを得る撮像素子である。

[0032] 図3に示されるように、固体撮像装置1は、制御部101、画素アレイ部111、選択部112、A/D変換部(ADC (Analog Digital Converter)) 113、及び定電流回路部114を有する。

[0033] 制御部101は、固体撮像装置1の各部を制御し、画像データ(画素信号)の読み出し等に関する処理を実行させる。

[0034] 画素アレイ部111は、フォトダイオード等の光電変換素子を有する画素

構成が行列（アレイ）状に配置される画素領域である。画素アレイ部 1 1 1 は、制御部 1 0 1 に制御されて、各画素で被写体の光を受光し、その入射光を光電変換して電荷を蓄積し、所定のタイミングにおいて、各画素に蓄積された電荷を画素信号として出力する。

[0035] 画素 1 2 1 および画素 1 2 2 は、その画素アレイ部 1 1 1 に配置される画素群の中の、上下に隣接する 2 画素を示している。画素 1 2 1 および画素 1 2 2 は、互いに同じカラム（列）の連続する行の画素である。図 3 の例の場合、画素 1 2 1 および画素 1 2 2 に示されるように、各画素の回路には、光電変換素子並びに 4 つのトランジスタが用いられている。なお、各画素の回路の構成は、任意であり、図 3 に示される例以外であってもよい。

[0036] 一般的な画素アレイには、カラム（列）毎に、画素信号の出力線が設けられる。画素アレイ部 1 1 1 の場合、1 カラム（列）毎に、2 本（2 系統）の出力線が設けられる。1 カラムの画素の回路は、1 行おきに、この 2 本の出力線に交互に接続される。例えば、上から奇数番目の行の画素の回路が一方の出力線に接続され、偶数番目の行の画素の回路が他方の出力線に接続される。図 3 の例の場合、画素 1 2 1 の回路は、第 1 の出力線（V S L 1）に接続され、画素 1 2 2 の回路は、第 2 の出力線（V S L 2）に接続される。

[0037] なお、図 3 においては、説明の便宜上、1 カラム分の出力線のみ示されているが、実際には、各カラムに対して、同様に 2 本ずつ出力線が設けられる。各出力線には、そのカラムの画素の回路が 1 行おきに接続される。

[0038] 選択部 1 1 2 は、画素アレイ部 1 1 1 の各出力線を A D C 1 1 3 の入力に接続するスイッチを有し、制御部 1 0 1 に制御されて、画素アレイ部 1 1 1 と A D C 1 1 3 との接続を制御する。つまり、画素アレイ部 1 1 1 から読み出された画素信号は、この選択部 1 1 2 を介して A D C 1 1 3 に供給される。

[0039] 選択部 1 1 2 は、スイッチ 1 3 1、スイッチ 1 3 2、およびスイッチ 1 3 3 を有する。スイッチ 1 3 1（選択 SW）は、互いに同じカラムに対応する 2 本の出力線の接続を制御する。例えば、スイッチ 1 3 1 がオン（ON）状態

になると、第1の出力線（VSL1）と第2の出力線（VSL2）が接続され、オフ（OFF）状態になると切断される。

[0040] 固体撮像装置1においては、各出力線に対してADCが1つずつ設けられている（コラムADC）。したがって、スイッチ132およびスイッチ133がともにオン状態であるとする、スイッチ131がオン状態になれば、同コラムの2本の出力線が接続されるので、1画素の回路が2つのADCに接続されることになる。逆に、スイッチ131がオフ状態になると、同コラムの2本の出力線が切断されて、1画素の回路が1つのADCに接続されることになる。つまり、スイッチ131は、1つの画素の信号の出力先とするADC（コラムADC）の数を選択する。

[0041] このようにスイッチ131が画素信号の出力先とするADCの数を制御することにより、固体撮像装置1は、そのADCの数に応じてより多様な画素信号を出力することができる。つまり、固体撮像装置1は、より多様なデータ出力を実現することができる。

[0042] スイッチ132は、画素121に対応する第1の出力線（VSL1）と、その出力線に対応するADCとの接続を制御する。スイッチ132がオン（ON）状態になると、第1の出力線が、対応するADCの比較器の一方の入力に接続される。また、オフ（OFF）状態になるとそれらが切断される。

[0043] スイッチ133は、画素122に対応する第2の出力線（VSL2）と、その出力線に対応するADCとの接続を制御する。スイッチ133がオン（ON）状態になると、第2の出力線が、対応するADCの比較器の一方の入力に接続される。また、オフ（OFF）状態になるとそれらが切断される。

[0044] 選択部112は、制御部101の制御に従って、このようなスイッチ131～スイッチ133の状態を切り替えることにより、1つの画素の信号の出力先とするADC（コラムADC）の数を制御することができる。

[0045] なお、スイッチ132やスイッチ133（いずれか一方もしくは両方）を省略し、各出力線と、その出力線に対応するADCとを常時接続するようにしてもよい。ただし、これらのスイッチによって、これらの接続・切断を制

御することができるようにすることにより、1つの画素の信号の出力先とするADC（カラムADC）の数の選択の幅が広がる。つまり、これらのスイッチを設けることにより、固体撮像装置1は、より多様な画素信号を出力することができる。

[0046] なお、図3においては、1カラム分の出力線に対する構成のみ示されているが、実際には、選択部112は、カラム毎に、図3に示されるのと同様の構成（スイッチ131～スイッチ133）を有している。つまり、選択部112は、各カラムについて、制御部101の制御に従って、上述したのと同様の接続制御を行う。

[0047] ADC113は、画素アレイ部111から各出力線を介して供給される画素信号を、それぞれA/D変換し、デジタルデータとして出力する。ADC113は、画素アレイ部111からの出力線毎のADC（カラムADC）を有する。つまり、ADC113は、複数のカラムADCを有する。1出力線に対応するカラムADCは、比較器、D/A変換器（DAC）、およびカウンタを有するシングルスロープ型のADCである。

[0048] 比較器は、垂直信号線VSLを介して供給される画素信号の信号値（電位）と、DACから供給されるランプ波の電位とを比較して、それらの電位が交差するタイミングにおいて反転する反転パルスを出力する。カウンタは、アナログ値をデジタル値に変換するために、画素信号の電位とランプ波の電位とが交差するタイミングに応じたAD期間をカウントする。カウンタは、画素信号の信号値とDACから供給されるランプ波の電位とが等しくなるまで、カウント値（デジタル値）をインクリメントする。比較器は、DAC出力が信号値に達すると、カウンタを停止する。その後カウンタ1, 2によってデジタル化された信号をDATA1およびDATA2より固体撮像装置1の外部に出力する。

[0049] カウンタは、次のA/D変換のためデータ出力後、カウント値を初期値（例えば0）に戻す。

[0050] ADC113は、各カラムに対して2系統のカラムADCを有する。例え

ば、第1の出力線（VSL1）に対して、比較器141（COMP1）、DAC142（DAC1）、およびカウンタ143（カウンタ1）が設けられ、第2の出力線（VSL2）に対して、比較器151（COMP2）、DAC152（DAC2）、およびカウンタ153（カウンタ2）が設けられている。図示は省略しているが、ADC113は、他のカラムの出力線に対しても同様の構成を有する。

[0051] ただし、これらの構成の内、DACは、共通化することができる。DACの共通化は、システム毎に行われる。つまり、各カラムの互いに同じシステムのDACが共通化される。図3の例の場合、各カラムの第1の出力線（VSL1）に対応するDACがDAC142として共通化され、各カラムの第2の出力線（VSL2）に対応するDACがDAC152として共通化されている。なお、比較器とカウンタは、各出力線のシステム毎に設けられる。

[0052] 定電流回路部114は、各出力線に接続される定電流回路であり、制御部101により制御されて駆動する。定電流回路部114の回路は、例えば、MOS（Metal Oxide Semiconductor）トランジスタ等により構成される。この回路構成は任意であるが、図3においては、説明の便宜上、第1の出力線（VSL1）に対して、MOSトランジスタ161（LOAD1）が設けられ、第2の出力線（VSL2）に対して、MOSトランジスタ162（LOAD2）が設けられている。

[0053] 制御部101は、例えばユーザ等の外部から要求を受け付けて読み出しモードを選択し、選択部112を制御して、出力線に対する接続を制御する。また、制御部101は、選択した読み出しモードに応じて、カラムADCの駆動を制御したりする。さらに、制御部101は、カラムADC以外にも、必要に応じて、定電流回路部114の駆動を制御したり、例えば、読み出しのレートやタイミング等、画素アレイ部111の駆動を制御したりする。

[0054] つまり、制御部101は、選択部112の制御だけでなく、選択部112以外の各部も、より多様なモードで動作させることができる。したがって、固体撮像装置1は、より多様な画素信号を出力することができる。

[0055] ここで、図3に示す画素121及び122が、図1における画素2に相当する。また、選択部112、ADC113、及び定電流回路部114が、図1を参照して説明したカラム信号処理回路6に相当する。また、図3に示す制御部101が、図1を参照して説明したセンサコントローラ7に相当する。

[0056] なお、図3に示す各部の数は、不足しない限り任意である。例えば、各カラムに対して、出力線が3系統以上設けられるようにしてもよい。また、図3に示した、スイッチ132から出力される画素信号の並列数や、スイッチ132自体の数を増やすことで、外部に並列して出力される画素信号の数を増やしてもよい。

[0057] 例えば、図4は、本開示の一実施形態に係る固体撮像装置の機能構成の他の一例を示したブロック図である。図4において、参照符号6a及び6bは、図1を参照して説明したカラム信号処理回路6に相当する構成をそれぞれ示している。即ち、図4に示す例では、カラム信号処理回路6に相当する構成（例えば、比較器141及び151、カウンタ143及び153、並びに、定電流回路部114）を複数系統設けている。また、図4に示すように、カラム信号処理回路6a及び6b間において、DAC142及び152が共通化されていてもよい。

[0058] また、図5は、本開示の一実施形態に係る固体撮像装置の構成の他の一例を示した図である。図5に示す例では、積層型の固体撮像装置において、上側の半導体チップに複数の画素2が配列された画素アレイ部111を設け、下側のチップにADC113を設けた場合の一例を示している。また、図5に示す例では、画素アレイ部111を、それぞれが複数の画素2を含む複数のエリア1111に分割し、当該エリア1111ごとにADC1131が設けられている。より具体的な一例として、図5に示す例では、10画素×16画素をエリア1111の単位として、画素アレイ部111を複数のエリア1111に分割している。

[0059] また、エリア1111に含まれる各画素2と、当該エリア1111に対応

して設けられたADC1131との間は、半導体チップ間が積層されることで電氣的に接続される。具体的な一例として、エリア1111に含まれる各画素2に接続された配線と、当該エリアに対応して設けられたADC1131に接続された配線との間が、所謂Cu-Cu接合に基づき直接接合されていてもよいし、所謂TSV (Through-Silicon Via) により接続されていてもよい。

[0060] 以上のように、エリア1111ごとにADC1131を設けることで、例えば、列ごとにADC1131が設けられる場合に比べて、各画素2からの画素信号をA/D変換し、デジタルデータとして出力する処理の並列数を増加させることが可能となる。そのため、例えば、各画素2から画素信号の読み出しに係る時間をより短縮することが可能となる。また、エリア1111ごとのADC1131を個々に独立して駆動させることも可能である。そのため、例えば、所望のタイミングで一部のエリア1111に含まれる画素2からの画素信号の読み出しを個別に行う等のように、各画素2からの画素信号の読み出しをより柔軟に制御することも可能となる。

[0061] また、図3を参照して説明した構成のうち、一部の構成が固体撮像装置1の外部に設けられていてもよい。具体的な一例として、図3に示す制御部101の少なくとも一部の機能を担う構成が、固体撮像装置1の外部から当該固体撮像装置1内の各構成に対して制御信号を送信することで当該構成の動作を制御してもよい。この場合における、制御部101に相当する構成が、「制御装置」の一例に相当する。

[0062] 以上、図3～図5を参照して、本開示の一実施形態に係る固体撮像装置の機能構成の一例について説明した。

[0063] <1.3. 単位画素の回路構成>

続いて、図6を参照して、単位画素の回路構成の一例について説明する。図6は、本開示の一実施形態に係る単位画素の回路構成の一例を示した図である。図6に示すように、本開示の一実施形態に係る単位画素2は、光電変換素子（例えばフォトダイオード）PDと、4つの画素トランジスタとを含

む。4つの画素トランジスタは、例えば、転送トランジスタ T_{r11} 、リセットトランジスタ T_{r12} 、増幅トランジスタ T_{r13} 、及び選択トランジスタ T_{r14} である。これらの画素トランジスタは、例えば、 n チャンネルのMOSトランジスタにより構成され得る。

[0064] 転送トランジスタ T_{r11} は、光電変換素子PDのカソードとフローティングディフュージョン部FDとの間に接続される。光電変換素子PDで光電変換され、ここに蓄積された信号電荷（ここでは、電子）を、ゲートに転送パルスTRGが与えられることによってフローティングディフュージョン部FDに転送する。

[0065] リセットトランジスタ T_{r12} は、電源VDDにドレインが、フローティングディフュージョン部FDにソースがそれぞれ接続される。そして、光電変換素子PDからフローティングディフュージョン部FDへの信号電荷の転送に先立って、ゲートにリセットパルスRSTが与えられることによってフローティングディフュージョン部FDの電位をリセットする。

[0066] 増幅トランジスタ T_{r13} は、フローティングディフュージョン部FDにゲートが、電源VDDにドレインが、選択トランジスタ T_{r14} のドレインにソースがそれぞれ接続される。増幅トランジスタ T_{r13} は、リセットトランジスタ T_{r12} によってリセットした後のフローティングディフュージョン部FDの電位をリセットレベルとして選択トランジスタ T_{r14} に出力する。さらに増幅トランジスタ T_{r13} は、転送トランジスタ T_{r11} によって信号電荷を転送した後のフローティングディフュージョン部FDの電位を信号レベルとして選択トランジスタ T_{r14} に出力する。

[0067] 選択トランジスタ T_{r14} は、例えば、増幅トランジスタ T_{r13} のソースにドレインが、垂直信号線VSLにソースがそれぞれ接続される。そして選択トランジスタ T_{r14} のゲートに選択パルスSELが与えられることによってオン状態となり、増幅トランジスタ T_{r13} から出力される信号を垂直信号線VSLに出力する。なお、この選択トランジスタ T_{r14} については、電源VDDと増幅トランジスタ T_{r13} のドレインとの間に接続した構

成を採ることも可能である。

[0068] 本実施形態に係る固体撮像装置 1 を、積層型の固体撮像装置として構成する場合には、例えば、フォトダイオード及び複数の MOS トランジスタ等の素子が、図 2 の中段または下段における第 1 の半導体チップ部 3 4 1 に形成される。また、転送パルス、リセットパルス、選択パルス、電源電圧は、図 2 の中段または下段における第 2 の半導体チップ部 3 4 2 から供給される。また、選択トランジスタのドレインに接続される垂直信号線 V S L から後段の素子は、選択トランジスタのドレインに接続される垂直信号線 V S L から後段の素子は、ロジック回路 3 4 5 に構成されており、第 2 の半導体チップ部 3 4 2 に形成される。

[0069] 以上、図 6 を参照して、単位画素の回路構成の一例について説明した。

[0070] < 1. 4. 駆動制御 >

続いて、本開示の一実施形態に係る固体撮像装置 1 の駆動制御の一例として、画素の駆動と、当該画素から供給される画素信号をデジタル信号に変換する ADC の駆動と、についてそれぞれ説明する。

[0071] (画素の駆動)

まず、図 7 を参照して、画素 2 の駆動について説明する。図 7 は、本開示の一実施形態に係る固体撮像装置 1 の駆動制御の一例について示した概略的なタイミングチャートであり、画素 2 の駆動制御の一例について示している。

[0072] 図 7 には、1 水平同期期間を示す水平同期信号 (X H S)、転送トランジスタ T r 1 1 を駆動する T R G 駆動パルス (読み出し時転送パルスおよび電子シャッタ時転送パルス)、リセットトランジスタ T r 1 2 を駆動する R S T 駆動パルス (電子シャッタ時リセットパルスおよび読み出し時リセットパルス)、及び、選択トランジスタ T r 1 4 を駆動する S E L 駆動パルス (読み出し時選択パルス) が示されている。

[0073] 電子シャッタ時には、電子シャッタ時転送パルス及び電子シャッタ時リセットパルスをオンすることで光電変換素子 P D の電位をリセット状態にする

。その後、蓄積時間中に光電変換素子PDに電荷を蓄積し、センサコントローラ7から読み出しパルスが発行される。

[0074] 読み出し時には、読み出し時リセットパルスをオンすることでフローティングディフュージョン部FDの電位をリセットさせた後、プリデータ相（P相）の電位をAD変換する。その後、読み出し時転送パルスにて光電変換素子PDの電荷をフローティングディフュージョン部FDへ転送させデータ相（D相）をAD変換する。なお、読み出し時には読み出し時選択パルスはオン状態になっている。

[0075] なお、上記はあくまで一例であり、電子シャッタや読み出しの動作に応じて、少なくとも一部の駆動タイミングが変更されてもよい。具体的な一例として、図7において破線で示すように、読み出し時転送パルスにて光電変換素子PDの電荷をフローティングディフュージョン部FDへ転送させた後に、電子シャッタ時転送パルス及び電子シャッタ時リセットパルスをオンすることで光電変換素子PDの電位をリセット状態にしてもよい。

[0076] 以上、図7を参照して、画素2の駆動について説明した。

[0077] 次いで、図8を参照して、図3に示したADC113の一般的な駆動について説明する。図8は、本開示の一実施形態に係る固体撮像装置1の駆動制御の一例について示した概略的なタイミングチャートであり、ADC113の駆動制御の一例について示している。なお、本説明では、図3に示したADC113のうち、DAC142、比較器141、及びカウンタ143の動作に着目して、当該ADC113の駆動について説明する。

[0078] 図8には、1水平同期期間を示す水平同期信号（XHS）、DAC142から出力されるランプ信号の電位（実線）、垂直信号線VSLから出力される画素信号の電位（破線）、比較器141から出力される反転パルス、およびカウンタ143の動作イメージが示されている。

[0079] 一般的に、DAC142は、画素信号のリセットレベルを読み出すためのP相において一定の勾配で電位が順次降下する第1の傾斜を有し、画素信号のデータレベルを読み出すためのD相において一定の勾配で電位が順次降下

する第2の傾斜を有するランプ波を生成する。また、比較器141は、画素信号の電位とランプ波の電位とを比較して、画素信号の電位とランプ波の電位とが交差するタイミングにおいて反転する反転パルスを出力する。そして、カウンタ143は、P相においてランプ波が降下し始めたタイミングから、ランプ波の電位が画素信号の電位以下になったタイミングまでをカウント（P相カウント値）した後、D相においてランプ波が降下し始めたタイミングから、ランプ波の電位が画素信号の電位以下になったタイミングまでをカウント（D相カウント値）する。これにより、P相カウント値とD相カウント値との差分が、リセットノイズが除去された画素信号として取得される。以上のようにして、ランプ波を利用して画素信号のAD変換が行われる。

[0080] 以上、図8を参照して、図3に示したADC113の一般的な駆動について説明した。

[0081] <<2. 第1の実施形態>>

続いて、本開示の第1の実施形態について説明する。本実施形態では、固体撮像装置1の各画素2に含まれる光電変換素子PDの状態（例えば、飽和特性）を認識することで、当該光電変換素子PDの故障検出を可能とする仕組みの一例について説明する。なお、以降の説明において、本実施形態に係る固体撮像装置1を、他の実施形態に係る固体撮像装置1と区別するために、「固体撮像装置1a」と称する場合がある。

[0082] <2. 1. 構成>

まず、図9及び図10を参照して、本実施形態に係る固体撮像装置1aの概略的な構成の一例について説明する。図9及び図10は、本実施形態に係る固体撮像装置1aの概略的な構成の一例を示したブロック図である。なお、本説明では、当該固体撮像装置1aの構成について、図1～図8を参照して説明した固体撮像装置1と異なる部分に着目して説明し、当該固体撮像装置1と実質的に同様の部分については詳細な説明は省略する。

[0083] 図9は、本実施形態に係る固体撮像装置1の電源構成の一例を示している。なお、図9に示す例では、主に、画素タイミング駆動回路5が画素2に対

して駆動信号を供給する部分の構成について示しており、その他の構成については図示を省略している。

[0084] 図9に示すように、本実施形態に係る固体撮像装置1aでは、画素2に対して電源電圧を供給する電源と、画素タイミング駆動回路5が画素2に対して駆動信号を供給するために当該画素タイミング駆動回路5に対して電源電圧を供給する電源とが個別に設けられている。そこで、以降では、画素2に対して電源電圧を供給する電源を「電源VDDHPX」とも称し、画素タイミング駆動回路5に対して電源電圧（即ち、画素2に対して駆動信号を供給するための電源電圧）を供給する電源を「電源VDDHVS」とも称する。

[0085] なお、固体撮像装置1aを積層型の固体撮像装置として構成する場合には、電源VDDHPX及びVDDHVSが互いに異なる半導体チップに設けられていてもよい。具体的な一例として、電源VDDHPXは、画素2が配列された半導体チップ（例えば、図2に示す第1の半導体チップ部341）に設けられていてもよい。また、電源VDDHVSについては、画素タイミング駆動回路5が設けられた半導体チップ（例えば、図2に示す第2の半導体チップ部342）に設けられていてもよい。この構成の場合、画素2が配列された半導体チップと画素タイミング駆動回路5が設けられた半導体チップとは、接続部（例えばTSV（Through-Silicon Via）等）を介して接続される。

[0086] また、図10は、本実施形態に係る固体撮像装置1aの構成のうち、画素2からの画素信号の読み出しに係る部分の構成の一例を示している。即ち、図10に示す例では、主に、定電流回路部114及びADC113に相当する部分について示しており、その他の構成については図示を省略している。なお、図10において、MOSトランジスタ161、比較器141、DAC142、及びカウンタ143については、図3に示すMOSトランジスタ161、比較器141、DAC142、及びカウンタ143と実質的に同様のため詳細な説明は省略する。また、図10において、比較器141、DAC142、及びカウンタ143が、図3に示すADC113の部分に相当する

。また、図10において、MOSトランジスタ161が、図3に示す定電流回路部114の部分に相当する。

[0087] 図10に示すように、本実施形態に係る固体撮像装置1aは、センサデータユニット211を含む。センサデータユニット211は、カウンタ143から出力される信号、即ち、画素2から供給される画素信号が変換されたデジタル信号に基づき当該画素2の状態を認識し、当該認識結果を利用して各種処理を実行する。

[0088] 具体的な一例として、センサデータユニット211は、画素2の状態の認識結果を利用することで、所謂故障検出に係る各種処理を行ってもよい。特に、本実施形態に係る固体撮像装置1aにおいては、センサデータユニット211は、画素2に含まれる光電変換素子PDに故障が生じた場合に、当該光電変換素子PDの故障を画素2ごとに個別に認識することが可能である。なお、画素2ごとに、当該画素2に含まれる光電変換素子PDの故障を検出するための仕組みの詳細については、画素2の状態を認識するための駆動制御の一例とあわせて別途後述する。また、センサデータユニット211のうち、画素2の認識に係る部分が、「認識部」の一例に相当する。

[0089] また、センサデータユニット211は、上記故障検出の結果として、一部の画素2に異常が生じていることを検出した場合に、当該異常の検出結果を固体撮像装置1aの外部に通知してもよい。具体的な一例として、センサデータユニット211は、所定の出力端子（即ち、Errorピン）を介して、異常を検出したことを示す所定の信号を固体撮像装置1aの外部に出力してもよい。また、他の一例として、固体撮像装置1aの外部に設けられた所定のDSP (Digital Signal Processor) 401に、異常を検出したことを通知してもよい。このような構成により、当該DSP401は、例えば、所定の出力部を介して、固体撮像装置1aに異常が生じたことをユーザに報知することが可能となる。また、固体撮像装置1aに異常が検出された場合、当該DSP401は、車両の安全に関する機能（ADAS機能）の全部または一部を制限するよう制御しても良い。また、他の一例として、DSP401は

、異常が検出された画素2の出力を、当該画素2とは異なる他の画素2（例えば、隣接する画素）の出力を利用して補正することも可能となる。なお、センサデータユニット211のうち、画素2の異常の検出結果が所定の出力先（例えば、DSP401等）に出力されるように制御する部分が、「出力制御部」の一例に相当する。

[0090] また、センサデータユニット211自体が、故障検出の結果を利用することで、異常が検出された画素2の出力を補正してもよい。なお、補正方法については、DSP401が補正を行う場合と同様である。また、センサデータユニット211のうち、異常が検出された画素2の出力を補正する部分が、「補正処理部」の一例に相当する。

[0091] 以上、図9及び図10を参照して、本実施形態に係る固体撮像装置1aの概略的な構成の一例について説明した。

[0092] <2. 2. 駆動制御>

続いて、本実施形態に係る固体撮像装置1aの駆動制御の一例として、特に、各画素2に含まれる光電変換素子PDの状態を認識し、ひいては当該光電変換素子PDの異常を検出するための制御の一例について説明する。なお、本説明では、図6に示すように、画素2が所謂4トランジスタ構成の場合を例に、固体撮像装置1aの駆動制御の一例について説明する。例えば、図11は、本実施形態に係る固体撮像装置1aの駆動制御の一例について示した概略的なタイミングチャートであり、画素2に含まれる光電変換素子PDの状態を認識するための制御の一例について示している。

[0093] 図11において、VDDHPXは、電源VDDHPXから画素2に対して印可される電源電圧を示している。また、INCKは、同期信号を示しており、当該同期信号の1パルス分が、固体撮像装置1a内において実行される各種処理の期間の最小単位となる。また、XVS及びXHSは、垂直同期信号及び水平同期信号を示している。即ち、1XVSが、1フレーム期間に相当する。また、TRG、RST、及びSELは、転送トランジスタTr11、リセットトランジスタTr12、及び選択トランジスタTr14それぞれ

に供給される駆動信号（即ち、TRG駆動パルス、RST駆動パルス、及びSEL駆動パルス）を示している。

[0094] 本実施形態に係る固体撮像装置1aにおいて、光電変換素子PDの状態の認識に係る制御は、主に、対象となる画素2の光電変換素子PDに対して電荷を蓄積する第1の制御と、当該光電変換素子PDに蓄積された電荷を読み出す第2の制御とを含む。例えば、図11に示す例では、当該第1の制御及び当該第2の制御それぞれに対して、1フレーム期間を割り当てている。そこで、本説明では、図11に示すように、第1の制御が割り当てられたフレーム期間を「蓄積フレーム」とも称し、第2の制御が割り当てられたフレーム期間を「読み出しフレーム」とも称する。

[0095] まず、蓄積フレームについて説明する。図11に示すように、蓄積フレームでは、まず、電源VDDHPXから画素2に対して印可される電源電圧が0Vに制御され、その後に、当該電源電圧が所定の電圧VDDに制御されることで当該画素2に対して当該電圧VDDが印可される。

[0096] ここで、図12を参照して、図11において参照符号T11で示された期間における、画素2の動作について説明する。図12は、本実施形態に係る固体撮像装置1aの駆動制御の一例について説明するための説明図であり、図11の期間T11における画素2の状態を模式的に示している。

[0097] 図11に示すように、期間T11においては、TRG駆動パルス及びRST駆動パルスがオン状態に制御され、SEL駆動パルスがオフ状態に制御され、電源VDDHPXから画素2に印加される電圧は0Vに制御される。これにより、図12に示すように、フローティングディフュージョン部FDの電位が0Vに制御され、光電変換素子PDのアノード及びカソード間に電位差が生じ、当該光電変換素子PDに電荷が注入される。なお、図12に示す制御の結果として光電変換素子PDに保持される電荷量は、当該光電変換素子PDの受光状態に関わらず、当該光電変換素子PDの飽和特性によって決定されることとなる。即ち、光電変換素子PDに何らかの異常が生じている場合には、当該光電変換素子PDに保持される電荷量が正常時に比べて変化

する（例えば、低下する）こととなる。なお、図12に示すように、光電変換素子PDに対して電荷を注入する制御については、所定のタイミングで全画素2について実行されてもよいし（所謂グローバルリセット）、各画素2について時分割で個別に実行されてもよい。

[0098] 次いで、図13を参照して、図11において参照符号T13で示された期間における、画素2の動作について説明する。図13は、本実施形態に係る固体撮像装置1aの駆動制御の一例について説明するための説明図であり、図11の期間T13における画素2の状態を模式的に示している。

[0099] 図11に示すように、期間T13においては、RST駆動パルスはオン状態が保持され、TRG駆動パルスについてはオフ状態に制御される。なお、SEL駆動パルスについてはオフ状態が保持される。また、電源VDDHPXから画素2に印加される電圧はVDDに制御される。このような制御により、図13に示すように、フローティングディフュージョン部FDと光電変換素子PDとの間が非導通状態となり、当該フローティングディフュージョン部FDの電位がVDDに制御される。

[0100] 次いで、読み出しフレームについて説明する。読み出しフレームでは、所定のタイミングで対象となる画素2が駆動され、当該画素2の光電変換素子PDに蓄積された電荷に応じた画素信号が読み出される。具体的な一例として、図11に示す例では、参照符号T15で示された期間において画素2が駆動され、当該画素2の光電変換素子PDに蓄積された電荷に応じた画素信号が読み出される。ここで、図14を参照して、図11において参照符号T15で示された期間における、画素2の動作について説明する。図14は、本実施形態に係る固体撮像装置1aの駆動制御の一例について説明するための説明図であり、図11の期間T15における画素2の状態を模式的に示している。

[0101] 図11に示すように、読み出しフレームの開始時に、TRG駆動パルス、RST駆動パルス、及びSEL駆動パルスのそれぞれはオフ状態となるように制御される。また、読み出しフレームでは、画素2に対して電圧VDDが

印可された状態が保持される。次いで、期間T15において、TRG駆動パルス、RST駆動パルス、及びSEL駆動パルスのそれぞれがオン状態に制御される。このような制御により、期間T15においては、図14に示すように、転送トランジスタTr11及びリセットトランジスタTr12が導通状態となり、光電変換素子PDに蓄積された電荷が、フローティングディフュージョン部FDに転送され、当該フローティングディフュージョン部FDに蓄積される。また、選択トランジスタTr14が導通状態に制御される。そのため、フローティングディフュージョン部FDに蓄積された電荷（換言すると、光電変換素子PDからリークした電荷）に応じた電圧が増幅トランジスタTr13のゲートに印加され、当該増幅トランジスタTr13が導通状態に制御される。これにより、画素2からは、増幅トランジスタTr13のゲートに印加された電圧に応じた画素信号が、垂直信号線VSLを介して出力される。即ち、光電変換素子PDの飽和特性に応じた電荷が、当該光電変換素子PDから読み出され、当該電荷の読み出し結果に応じた画素信号が、垂直信号線VSLを介して画素2から出力されることとなる。

[0102] なお、垂直信号線VSLを介して画素2から出力された画素信号は、ADC113によりデジタル信号に変換され、例えば、図10を参照して説明したセンサデータユニット211に出力される。このとき、センサデータユニット211に出力されるデジタル信号は、当該画素2に含まれる光電変換素子PDの飽和特性に応じた電位を示すこととなる。即ち、センサデータユニット211は、当該デジタル信号に基づき、画素2の状態（ひいては、当該画素2に含まれる光電変換素子PDの状態）を、画素2ごとに個別に認識することが可能となる。そのため、例えば、センサデータユニット211は、画素2に異常が生じた場合に、当該異常を画素2ごとに個別に検出することが可能となる。このような構成に基づき、例えば、センサデータユニット211は、異常が生じた画素2に関する情報を所定の出力先に出力することが可能である。

[0103] また、他の一例として、センサデータユニット211は、異常が生じた画

素2から出力される画素信号を、他の画素2から出力される画素信号に基づき補正してもよい。例えば、図15は、本実施形態に係る固体撮像装置1aにおける画素信号の補正に係る動作の一例について説明するための説明図である。図15に示す例では、異常が生じた画素2から出力される画素信号を、当該画素2に隣接する他の画素2から出力される画素信号に基づき補正する場合の一例を示している。この場合には、センサデータユニット211は、例えば、異常が生じた画素2からの画素信号が読み出されたタイミングに基づき、当該画素2の位置と、当該画素2に隣接する他の画素2の位置とを認識すればよい。

[0104] なお、上記に説明した各画素2に含まれる光電変換素子PDの状態の認識に係る制御（例えば、光電変換素子PDの異常を検出するための制御）については、例えば、対象となる画素2が通常駆動を行っていないタイミングで実行されるとよい。具体的な一例として、固体撮像装置1の起動時に上記制御が実行してもよい。また、他の一例として、一部の画素2のみが画像の撮像に使用されている場合において、当該画像の撮像に使用されていない他の画素2を対象として上記制御が実行されてもよい。

[0105] 以上、図11～図15を参照して、本実施形態に係る固体撮像装置1aの駆動制御の一例として、特に、各画素2に含まれる光電変換素子PDの状態を認識し、ひいては当該光電変換素子PDの異常を検出するための制御の一例について説明した。

[0106] <2.3. 変形例>

続いて、本実施形態に係る固体撮像装置1の変形例について説明する。本変形例では、画素2が所謂共有画素構造を構成する場合の一例について説明する。

[0107] (回路構成)

まず、図16を参照して、共有画素構造を構成する場合の単位画素の回路構成の一例について説明する。前述したように、共有画素構造は、複数のフォトダイオードと、複数の転送トランジスタと、共有する1つのフローティ

ングディフュージョンと、共有する1つずつの他の画素トランジスタとから構成される。例えば、図16は、本実施形態の変形例に係る固体撮像装置における単位画素の回路構成の一例を示した図であり、1つの画素に対して高感度のフォトダイオード(PD1)と、低感度のフォトダイオード(PD2)と、画素容量(FC)とを配置した7トランジスタ構成の一例を示している。なお、本説明では、本実施形態に変形例に係る固体撮像装置を、前述した実施形態に係る固体撮像装置1aと区別するため、「固体撮像装置1c」と称する場合がある。また、本実施形態の変形例に係る固体撮像装置1cの画素、即ち、共有画素構造を構成する画素を、前述した実施形態に係る固体撮像装置1aの画素2と区別する場合に、「画素2c」または「単位画素2c」と称する場合がある。

[0108] 図16に示すように、単位画素2cは、光電変換素子PD1、第1転送ゲート部Tr21、光電変換素子PD2、第2転送ゲート部Tr22、第3転送ゲート部Tr23、第4転送ゲート部Tr25、電荷蓄積部FC、リセットゲート部Tr24、フローティングディフュージョン部FD、増幅トランジスタTr26、及び、選択トランジスタTr27を含むように構成される。

[0109] また、単位画素2cに対して、各種駆動信号を供給するための複数の駆動線が、例えば画素行毎に配線される。そして、図1に示した画素タイミング駆動回路5から複数の駆動線を介して、各種の駆動信号TG1、TG2、FCG、RST、SELが供給される。これらの駆動信号は、例えば、単位画素2cの各トランジスタがNMOSトランジスタの場合には、高レベル(例えば、電源電圧VDD)の状態がアクティブ状態となり、低レベルの状態(例えば、負電位)が非アクティブ状態となるパルス信号である。

[0110] 光電変換素子PD1は、例えば、PN接合のフォトダイオードからなる。光電変換素子PD1は、受光した光量に応じた電荷を生成し、蓄積する。

[0111] 第1転送ゲート部Tr21は、光電変換素子PD1とフローティングディフュージョン部FDとの間に接続されている。第1転送ゲート部Tr21の

ゲート電極には、駆動信号T G 1が印加される。駆動信号T G 1がアクティブ状態になると、第1転送ゲート部T r 2 1が導通状態になり、光電変換素子P D 1に蓄積されている電荷が、第1転送ゲート部T r 2 1を介してフローティングディフュージョン部F Dに転送される。

[0112] 光電変換素子P D 2は、光電変換素子P D 1と同様に、例えば、P N接合のフォトダイオードからなる。光電変換素子P D 2は、受光した光量に応じた電荷を生成し、蓄積する。

[0113] 光電変換素子P D 1と光電変換素子P D 2を比較すると、例えば、光電変換素子P D 1の方が受光面の面積が広く、感度が高く、光電変換素子P D 2の方が受光面の面積が狭く、感度が低い。

[0114] 第2転送ゲート部T r 2 2は、電荷蓄積部F Cとフローティングディフュージョン部F Dとの間に接続されている。第2転送ゲート部T r 2 2のゲート電極には、駆動信号F C Gが印加される。駆動信号F C Gがアクティブ状態になると、第2転送ゲート部T r 2 2が導通状態になり、電荷蓄積部F Cとフローティングディフュージョン部F Dのポテンシャルが結合する。

[0115] 第3転送ゲート部T r 2 3は、光電変換素子P D 2と電荷蓄積部F Cとの間に接続されている。第3転送ゲート部T r 2 3のゲート電極には、駆動信号T G 2が印加される。駆動信号T G 2がアクティブ状態になると、第3転送ゲート部T r 2 3が導通状態になり、光電変換素子P D 2に蓄積されている電荷が、第3転送ゲート部T r 2 3を介して、電荷蓄積部F C、或いは、電荷蓄積部F Cとフローティングディフュージョン部F Dのポテンシャルが結合した領域に転送される。

[0116] また、第3転送ゲート部T r 2 3のゲート電極の下部は、ポテンシャルが若干深くなっており、光電変換素子P D 2の飽和電荷量を超え、光電変換素子P D 2から溢れた電荷を電荷蓄積部F Cに転送するオーバーフローパスが形成されている。なお、以下、第3転送ゲート部T r 2 3のゲート電極の下部に形成されているオーバーフローパスを、単に第3転送ゲート部T r 2 3のオーバーフローパスと称する。

- [0117] 第4転送ゲート部Tr25は、第2転送ゲート部Tr22及びリセットゲート部Tr24と、フローティングディフュージョン部FDとの間に接続されている。第4転送ゲート部Tr25のゲート電極には、駆動信号FDGが印加される。駆動信号FDGがアクティブ状態になると、第4転送ゲート部Tr25が導通状態になり、第2転送ゲート部Tr22、リセットゲート部Tr24、及び、第4転送ゲート部Tr25の間のノード152と、フローティングディフュージョン部FDとのポテンシャルが結合する。
- [0118] 電荷蓄積部FCは、例えば、キャパシタからなり、第2転送ゲート部Tr22と第3転送ゲート部Tr23との間に接続されている。電荷蓄積部FCの対向電極は、電源電圧VDDを供給する電源VDDの間に接続されている。電荷蓄積部FCは、光電変換素子PD2から転送される電荷を蓄積する。
- [0119] リセットゲート部Tr24は、電源VDDとフローティングディフュージョン部FDとの間に接続されている。リセットゲート部Tr24のゲート電極には、駆動信号RSTが印加される。駆動信号RSTがアクティブ状態になると、リセットゲート部Tr24が導通状態になり、フローティングディフュージョン部FDの電位が、電源電圧VDDのレベルにリセットされる。
- [0120] フローティングディフュージョン部FDは、電荷を電圧信号に電荷電圧変換して出力する。
- [0121] 増幅トランジスタTr26は、ゲート電極がフローティングディフュージョン部FDに接続され、ドレイン電極が電源VDDに接続されており、フローティングディフュージョン部FDに保持されている電荷を読み出す読出し回路、所謂ソースフォロワ回路の入力部となる。すなわち、増幅トランジスタTr26は、ソース電極が選択トランジスタTr27を介して垂直信号線VSLに接続されることにより、当該垂直信号線VSLの一端に接続される定電流源とソースフォロワ回路を構成する。
- [0122] 選択トランジスタTr27は、増幅トランジスタTr26のソース電極と垂直信号線VSLとの間に接続されている。選択トランジスタTr27のゲート電極には、駆動信号SELが印加される。駆動信号SELがアクティブ

状態になると、選択トランジスタ $T r 2 7$ が導通状態になり、単位画素 $2 c$ が選択状態となる。これにより、増幅トランジスタ $T r 2 6$ から出力される画素信号が、選択トランジスタ $T r 2 7$ を介して、垂直信号線 $V S L$ に出力される。

[0123] なお、本説明では、各駆動信号がアクティブ状態になることを、各駆動信号がオンする、または、各駆動信号をオン状態に制御するともいい、各駆動信号が非アクティブ状態になることを、各駆動信号がオフする、または、各駆動信号をオフ状態に制御するともいう。また、以下、各ゲート部又は各トランジスタが導通状態になることを、各ゲート部又は各トランジスタがオンするともいい、各ゲート部又は各トランジスタが非導通状態になることを、各ゲート部又は各トランジスタがオフするともいう。

[0124] (駆動制御)

続いて、本変形例に係る固体撮像装置における駆動制御の一例として、特に、各画素 2 に含まれる光電変換素子 $P D 1$ 及び $P D 2$ の状態を認識し、ひいては当該光電変換素子 $P D 1$ 及び $P D 2$ の異常を検出するための制御の一例について説明する。

[0125] 例えば、図 $1 7$ は、本実施形態の変形例に係る固体撮像装置 $1 c$ の駆動制御の一例について示した概略的なタイミングチャートであり、画素 $2 c$ に含まれる光電変換素子 $P D 1$ 及び $P D 2$ の状態を認識するための制御の一例について示している。

[0126] 図 $1 1$ において、 $V D D H P X$ は、電源 $V D D H P X$ から画素 $2 c$ に対して印可される電源電圧を示している。また、 $I N C K$ は、同期信号を示しており、当該同期信号の 1 パルス分が、固体撮像装置 $1 c$ 内において実行される各種処理の期間の最小単位となる。また、 $X V S$ 及び $X H S$ は、垂直同期信号及び水平同期信号を示している。即ち、 $1 X V S$ が、 1 フレーム期間に相当する。また、 $T G 1$ 、 $F C G$ 、 $T G 2$ 、及び $F D G$ は、第 1 転送ゲート部 $T r 2 1$ 、第 2 転送ゲート部 $T r 2 2$ 、第 3 転送ゲート部 $T r 2 3$ 、及び第 4 転送ゲート部 $T r 2 5$ それぞれに供給される駆動信号（以下、「 $T G 1$

駆動パルス」、「FCG駆動パルス」、「TG2駆動パルス」、及び「FDG駆動パルス」とも称する)を示している。また、RST及びSELは、リセットゲート部Tr24及び選択トランジスタTr27それぞれに供給される駆動信号(即ち、RST駆動パルス及びSEL駆動パルス)を示している。

[0127] 本実施形態に係る固体撮像装置1cにおいて、光電変換素子PD1及びPD2の状態の認識に係る制御は、対象となる画素2cの光電変換素子PD1及びPD2に対して電荷を蓄積する第1の制御と、当該光電変換素子PDに蓄積された電荷を読み出す第2の制御とを含む。例えば、図17に示す例では、当該第1の制御及び当該第2の制御それぞれに対して、1フレーム期間を割り当てている。即ち、第1の制御が割り当てられたフレーム期間が「蓄積フレーム」に相当し、第2の制御が割り当てられたフレーム期間が「読み出しフレーム」に相当する。

[0128] まず、蓄積フレームについて説明する。図17に示すように、蓄積フレームでは、まず、電源VDDHPXから画素2cに対して印可される電源電圧が0Vに制御され、その後に、当該電源電圧が所定の電圧VDDに制御されることで当該画素2cに対して当該電圧VDDが印可される。

[0129] ここで、図18を参照して、図17において参照符号T21で示された期間における、画素2cの動作について説明する。図18は、本実施形態の変形例に係る固体撮像装置1cの駆動制御の一例について説明するための説明図であり、図17の期間T21における画素2cの状態を模式的に示している。

[0130] 図18に示すように、期間T21においては、TG1駆動パルス、FCG駆動パルス、TG2駆動パルス、FDG駆動パルス、及びRST駆動パルスがオン状態に制御され、SEL駆動パルスがオフ状態に制御される。また、前述の通り、電源VDDHPXから画素2に印加される電圧は0Vに制御される。これにより、フローティングディフュージョン部FD及び電荷蓄積部FCそれぞれの電位が0Vに制御され、光電変換素子PD1及びPD2それ

ぞれのアノード及びカソード間に電位差が生じ、当該光電変換素子PDに電荷が注入される。なお、図18に示す制御の結果として光電変換素子PD1及びPD2それぞれに保持される電荷量は、当該光電変換素子PD1及びPD2それぞれの受光状態に関わらず、当該光電変換素子PD1及びPD2それぞれの飽和特性によって決定されることとなる。即ち、光電変換素子PD1に何らかの異常が生じている場合には、当該光電変換素子PD1に保持される電荷量が正常時に比べて変化する（例えば、低下する）こととなる。これは、光電変換素子PD2についても同様である。なお、図18に示すように、光電変換素子PD1及びPD2それぞれに対して電荷を注入する制御については、所定のタイミングで全画素2cについて実行されてもよいし（即ち、グローバルリセット）、各画素2cについて時分割で個別に実行されてもよい。

[0131] 次いで、図19を参照して、図17において参照符号T23で示された期間における、画素2cの動作について説明する。図19は、本実施形態の応用例に係る固体撮像装置1cの駆動制御の一例について説明するための説明図であり、図17の期間T23における画素2cの状態を模式的に示している。

[0132] 図17に示すように、期間T23においては、FDG駆動パルス及びRST駆動パルスのそれぞれはオン状態が保持され、TG1駆動パルス、FCG駆動パルス、及びTG2駆動パルスのそれぞれについてはオフ状態に制御される。なお、SEL駆動パルスについてはオフ状態が保持される。また、電源VDDHPXから画素2cに印加される電圧はVDDに制御される。このような制御により、フローティングディフュージョン部FDと光電変換素子PD1との間と、電荷蓄積部FCと光電変換素子PD2との間と、フローティングディフュージョン部FDと電荷蓄積部FCとの間と、のそれぞれが非導通状態となる。また、フローティングディフュージョン部FDの電位はVDDに制御される。

[0133] 次いで、読み出しフレームについて説明する。読み出しフレームでは、所

定のタイミングで対象となる画素2cが駆動され、当該画素2cの光電変換素子PD1及びPD2に蓄積された電荷に応じた画素信号が読み出される。例えば、図20は、本実施形態に係る固体撮像装置1cの駆動制御の一例について示した概略的なタイミングチャートであり、画素2cの光電変換素子PD1及びPD2に蓄積された電荷の読み出しに係る制御の一例について示している。

[0134] 図20において、XHS、SEL、RST、TG1、FCG、TG2、及びFDGは、図17において同様の符号が付された信号をそれぞれ示している。また、VSLは、垂直信号線を介して出力される信号（即ち、画素2cから出力される画素信号）の電位を示している。なお、図20に示す例では、VSLとして示した信号を、暗状態と明状態とのそれぞれについて個別に示している。また、RAMPは、ADC内のDACから比較器に出力されるランプ波の電位を示している。なお、図20に示す例では、ランプ波の電位の変化を示すパルスに対して、垂直信号線を介して出力される信号の比較器内における電位の変化を示すパルスを重畳させて示している。また、VCOは、ADC内のカウンタから出力される電圧信号を示している。

[0135] また、図20において、P相は、画素2cから出力される画素信号のリセットレベルを読み出すためのプリデータ相を示している。また、D相は、当該画素信号のデータレベルを読み出すためのデータ相を示している。

[0136] 図20に示すように、本実施形態に変形例に係る固体撮像装置1cでは、まず光電変換素子PD1に蓄積された電荷に応じた第1の画素信号を読み出し、その後、光電変換素子PD2に蓄積された電荷に応じた第2の画素信号を読み出す。また、このとき第1の画素信号の読み出しについては、まずP相を読み出し、その後にD相を読み出す。これに対して、第2の画素信号の読み出しについては、P相の読み出しに伴い電荷蓄積部FCに蓄積された電荷がリセットされるため、まず先にD相を読み出したうえで、その後にP相を読み出す。なお、以降では、第1の画素信号及び第2の画素信号それぞれの読み出しに係る固体撮像装置1cの動作について、P相の読み出しに係る

動作と、D相の読み出しに係る動作とに分けてそれぞれ説明する。

[0137] まず、図17に示すように、読み出しフレームの開始時に、FDG駆動パルス及びRST駆動パルスはオフ状態に制御される。即ち、読み出しフレームの開始時においては、TG1駆動パルス、FCG駆動パルス、TG2駆動パルス、FDG駆動パルス、RST駆動パルス、及びSEL駆動パルスのそれぞれはオフ状態となっている。その後、読み出しフレーム中の所定のタイミング（所定の水平同期期間）で、対象となる画素2cからの画素信号の読み出しが開始される。

[0138] 図20に示すように、まず、光電変換素子PD1に蓄積された電荷に応じた第1の画素信号についてP相の読み出しが行われる。具体的には、FDG駆動パルス及びSEL駆動パルスがオン状態に制御された状態で、RST駆動パルスが一時的にオン状態に制御されることで、フローティングディフュージョン部FDの電位が、電源電圧VDDのレベルにリセットされる。このとき、TG1駆動パルス、FCG駆動パルス、及びTG2駆動パルスは、オフ状態が維持されている。即ち、光電変換素子PD1とフローティングディフュージョン部FDとの間と、電荷蓄積部FC（ひいては、光電変換素子PD2）とフローティングディフュージョン部FDとの間と、のそれぞれは非導通状態となる。そのため、このとき画素2cから垂直信号線VSLを介して読み出される画素信号は、当該画素2cから出力される画素信号のリセットレベルを示している。

[0139] 次に、光電変換素子PD1に蓄積された電荷に応じた第1の画素信号についてD相の読み出しが行われる。具体的には、TG1駆動パルスが一時的にオン状態に制御され、当該TG1駆動パルスがオン状態を示す期間中に、光電変換素子PD1とフローティングディフュージョン部FDとの間が導通状態となる。これにより、光電変換素子PD1に蓄積された電荷が、フローティングディフュージョン部FDに転送され、当該フローティングディフュージョン部FDに蓄積される。そのため、フローティングディフュージョン部FDに蓄積された電荷（換言すると、光電変換素子PD1からリークした

電荷)に応じた電圧が増幅トランジスタTr26のゲートに印加され、当該増幅トランジスタTr26が導通状態に制御される。これにより、画素2cからは、増幅トランジスタTr26のゲートに印加された電圧に応じた画素信号(即ち、第1の画素信号)が、垂直信号線VSLを介して出力される。即ち、光電変換素子PD1の飽和特性に応じた電荷が、当該光電変換素子PD1から読み出され、当該電荷の読み出し結果に応じた第1の画素信号が、垂直信号線VSLを介して画素2cから出力されることとなる。

[0140] なお、第1の画素信号についてD相の読み出しが完了すると、SEL駆動信号がオフ状態に制御されたうえで、まずFDG駆動信号が一時的にオフ状態に制御され、次いで、RST駆動信号が一時的にオン状態に制御される。これにより、フローティングディフュージョン部FDの電位が、電源電圧VDDのレベルにリセットされる。また、FCG駆動信号がオン状態に制御され、フローティングディフュージョン部FDと電荷蓄積部FCとの間が導通状態となる。その後、SEL駆動信号がオン状態に制御され、光電変換素子PD2に蓄積された電荷に応じた第2の画素信号の読み出しが開始される。

[0141] 光電変換素子PD2に蓄積された電荷に応じた第2の画素信号の読み出しについては、前述した通り、まずD相の読み出しが行われる。具体的には、TG1駆動パルスが一時的にオン状態に制御され、当該TG2駆動パルスがオン状態を示す期間中に、光電変換素子PD2と電荷蓄積部FCとの間が導通状態となる。即ち、当該期間中においては、光電変換素子PD2、電荷蓄積部FC、及びフローティングディフュージョン部FDそれぞれの間が導通状態となる。これにより、電荷蓄積部FCとフローティングディフュージョン部FDのポテンシャルが結合するとともに、光電変換素子PD2に蓄積された電荷が結合した領域に転送され、当該領域に蓄積される。そのため、上記領域に蓄積された電荷(換言すると、光電変換素子PD2からリークした電荷)に応じた電圧が増幅トランジスタTr26のゲートに印加され、当該増幅トランジスタTr26が導通状態に制御される。これにより、画素2cからは、増幅トランジスタTr26のゲートに印加された電圧に応じた画素

信号（即ち、第2の画素信号）が、垂直信号線VSLを介して出力される。即ち、光電変換素子PD2の飽和特性に応じた電荷が、当該光電変換素子PD2から読み出され、当該電荷の読み出し結果に応じた第2の画素信号が、垂直信号線VSLを介して画素2cから出力されることとなる。

[0142] 次いで、光電変換素子PD2に蓄積された電荷に応じた第2の画素信号についてP相の読み出しが行われる。具体的には、まず、SEL駆動信号がオフ状態に制御されたうえで、RST駆動信号が一時的にオン状態に制御される。これにより、電荷蓄積部FCとフローティングディフュージョン部FDのポテンシャルが結合した領域の電位が、電源電圧VDDのレベルにリセットされる。その後、SEL駆動信号がオン状態に制御され、当該領域の電位に応じた電圧が増幅トランジスタTr26のゲートに印加され、当該電圧に応じた画素信号（即ち、第2の画素信号）が、垂直信号線VSLを介して出力される。このとき、TG1駆動パルス、FCG駆動パルス、及びTG2駆動パルスは、オフ状態が維持されている。即ち、光電変換素子PD1とフローティングディフュージョン部FDとの間と、電荷蓄積部FCとフローティングディフュージョン部FDとの間（ひいては、光電変換素子PD2とフローティングディフュージョン部FDとの間）と、のそれぞれは非導通状態となる。そのため、このとき画素2cから垂直信号線VSLを介して読み出される画素信号は、当該画素2cから出力される画素信号のリセットレベルを示している。

[0143] なお、垂直信号線VSLを介して画素2cから順次出力される第1の画素信号及び第2の画素信号は、ADC113によりデジタル信号に変換され、例えば、図10を参照して説明したセンサデータユニット211に出力される。このとき、センサデータユニット211に順次出力されるデジタル信号は、当該画素2cに含まれる光電変換素子PD1及びPD2の飽和特性に応じた電位をそれぞれ示すこととなる。即ち、センサデータユニット211は、当該デジタル信号に基づき、画素2cの状態（ひいては、当該画素2cに含まれる光電変換素子PD1及びPD2それぞれの状態）を、画素2cごと

に個別に認識することが可能となる。

[0144] 以上、本実施形態に係る固体撮像装置の変形例として、図16～図20を参照して、画素が共有画素構造を構成する場合の一例について説明した。

[0145] <2.4. 評価>

以上説明したように、本実施形態に係る固体撮像装置では、複数の画素のうち少なくとも一部の画素の光電変換素子に電荷が注入されるように当該画素への電源電圧の印加を制御し、その後、当該光電変換素子から注入された当該電荷に応じた画素信号が読み出されるように当該画素への駆動信号の供給を制御する。以上のような構成に基づき、本実施形態に係る固体撮像装置は、上記少なくとも一部の画素の光電変換素子からの電荷に応じた画素信号の読み出し結果に応じて、当該画素の状態を認識する。

[0146] 以上のような構成により、本実施形態に係る固体撮像装置に依れば、各画素から出力される画素信号に基づき当該画素（ひいては、当該画素に含まれる光電変換素子）の状態を個別に認識することが可能である。そのため、当該固体撮像装置においては、例えば、一部の画素に故障が生じた場合に、当該異常を画素ごとに検出することが可能である。また、このような仕組みを利用することで、例えば、一部の画素に異常が生じた場合に、当該画素に関する情報を所定の出力先に出力することが可能である。また、他の一例として、故障が生じた画素の位置を特定することが可能であるため、画像の撮像時に当該画素から出力される画素信号を、他の画素（例えば、隣接画素）から出力される画素信号に基づき補正することも可能となる。

[0147] また、本実施形態に係る固体撮像装置においては、上述の通り、各画素への電源電圧の印加を制御することで当該画素の光電変換素子に電荷を注入する。即ち、当該制御の結果として光電変換素子に保持される電荷量は、当該光電変換素子の受光状態に関わらず、当該光電変換素子PD1及びPD2それぞれの飽和特性によって決定される。このような特性により、本実施形態に係る固体撮像装置に依れば、外部環境の光量に関わらず、各画素の状態の認識に係る制御（例えば、故障画素を検出するための試験）を実行すること

が可能である。即ち、本実施形態に係る固体撮像装置に依れば、例えば、外部環境の光量がより少ない環境下においても、各画素2の故障検出のための試験を実行することが可能となる。

[0148] <<3. 第2の実施形態>>

続いて、本開示の第2の実施形態に係る固体撮像装置について説明する。本実施形態では、固体撮像装置1が、画像（特に、動画像）の撮像期間中に、故障検出等のような各種試験をより効率的に実行するための仕組みの一例について説明する。なお、以降の説明において、本実施形態に係る固体撮像装置1を、他の実施形態に係る固体撮像装置1と区別する場合ために、「固体撮像装置1d」と称する場合がある。

[0149] <3. 1. 構成>

まず、図21を参照して、本実施形態に係る固体撮像装置1dの概略的な構成の一例について説明する。図21は、本実施形態に係る固体撮像装置1dの概略的な構成の一例を示したブロック図である。なお、本説明では、当該固体撮像装置1aの構成について、図1～図8を参照して説明した固体撮像装置1と異なる部分に着目して説明し、当該固体撮像装置1と実質的に同様の部分については詳細な説明は省略する。

[0150] 図21は、本実施形態に係る固体撮像装置1dの構成のうち、画素2からの画素信号の読み出しに係る部分の構成の一例を示している。即ち、図21に示す例では、主に、定電流回路部114及びADC113に相当する部分について示しており、その他の構成については図示を省略している。なお、図21において、MOSトランジスタ161、比較器141、DAC142、及びカウンタ143については、図3に示すMOSトランジスタ161、比較器141、DAC142、及びカウンタ143と実質的に同様のため詳細な説明は省略する。また、図21において、比較器141、DAC142、及びカウンタ143が、図3に示すADC113の部分に相当する。また、図21において、MOSトランジスタ161が、図3に示す定電流回路部114の部分に相当する。

- [0151] 図21に示すように、本実施形態に係る固体撮像装置1dは、センサデータユニット221を含む。センサデータユニット221は、図10を参照して説明した第1の実施形態に係る固体撮像装置1aにおけるセンサデータユニット211に相当する。
- [0152] 本実施形態に係る固体撮像装置1dでは、例えば、図3に示す制御部101が、各画素2による露光のタイミングや、当該画素2からの露光結果に基づく画素信号の読み出しのタイミングを制御する。また、当該制御部101は、少なくとも一部の画素2において、所定のフレームレートに応じた単位フレーム期間中の、当該画素2による露光と、当該露光結果に基づく画素信号の読み出しと、が行われていない期間を利用して、故障検出等の所定の試験が実行されるように、固体撮像装置1d内の所定の構成（例えば、センサデータユニット221）の動作を制御する。なお、制御部101が、センサデータユニット221等の所定の構成に、上記所定の試験を実行させるタイミングについては、固体撮像装置1dの駆動制御の一例とあわせて詳細を別途後述する。
- [0153] センサデータユニット221は、制御部101からの制御に基づき、故障検出等の所定の試験を実行する。具体的には、センサデータユニット221は、カウンタ143から出力される信号、即ち、画素2から供給される画素信号が変換されたデジタル信号に基づき、固体撮像装置1d内の所定の構成の状態を認識することで、当該構成に異常が生じた場合に当該異常を検出する。
- [0154] 例えば、センサデータユニット221は、カウンタ143から出力されるデジタル信号に基づき、少なくとも一部の画素2、各画素2に駆動信号を供給するための構成（例えば、画素タイミング駆動回路5やアドレスデコーダ4等）、及びADC111のうち少なくともいずれかに生じた異常を検出することが可能である。具体的な一例として、一部の画素2についてのみデジタル信号に異常が生じている場合には、当該画素2に異常が生じたものと認識することが可能である。なお、この場合には、センサデータユニット22

1は、例えば、デジタル信号の出力元となるADC 113や、当該デジタル信号の出力タイミングに応じて、異常が生じた画素2を特定すればよい。また、複数の画素2についてデジタル信号に異常が生じている場合には、当該複数の画素2それぞれからの画素信号の出力に関する構成（例えば、アドレスデコーダ4、画素タイミング駆動回路5、ADC 113等）に異常が生じたものと認識することが可能である。

[0155] また、センサデータユニット221は、カウンタ143からのデジタル信号の出力状況に応じて、少なくとも一部の画素2に接続された配線、各画素2に駆動信号を供給するための構成、及びADC 113のうち少なくともいずれかに生じた異常を検出することが可能である。具体的な一例として、一部の列についてデジタル信号の出力状況に異常が生じた場合（例えば、デジタル信号が出力されない場合）には、当該列に対応する垂直信号線や、当該列に対応するADC 113に異常が生じたものと認識することが可能である。また、他の一例として、一部の行についてデジタル信号の出力状況に異常が生じた場合には、当該行に対応する水平信号線に異常が生じたものと認識することが可能である。

[0156] なお、上述した例はあくまで一例であり、固体撮像装置1a内の少なくとも一部の構成を対象として試験を実行し、当該構成に生じた異常を検出することが可能であれば、当該検出の主体はセンサデータユニット221に限定されず、検出方法についても限定されない。例えば、試験の対象となる構成に応じて、当該構成に生じた異常を検出するためのユニットが、センサデータユニット221とは別に追加で設けられていてもよい。また、他の一例として、各画素2からの画素信号に基づくデジタル信号の出力に対して、所定のフィルタ（例えば、LPF）を適用することで、少なくとも一部の画素2や、当該画素2に関連して駆動する他の構成に生じた異常が検出されてもよい。

[0157] また、センサデータユニット221は、固体撮像装置1dの少なくとも一部の構成に異常が生じたことを検出した場合に、当該検出結果に応じて所定

の処理を実行してもよい。

- [0158] 具体的な一例として、センサデータユニット 2 2 1 は、少なくとも一部の構成に生じた異常の検出結果を固体撮像装置 1 d の外部に通知してもよい。具体的な一例として、センサデータユニット 2 1 1 は、所定の出力端子（即ち、Errorピン）を介して、異常を検出したことを示す所定の信号を固体撮像装置 1 d の外部に出力してもよい。また、他の一例として、固体撮像装置 1 d の外部に設けられた所定の DSP (Digital Signal Processor) 4 0 1 に、異常を検出したことを通知してもよい。なお、センサデータユニット 2 2 1 のうち、少なくとも一部の構成に生じた異常の検出結果が所定の出力先（例えば、DSP 4 0 1 等）に出力されるように制御する部分が、「出力制御部」の一例に相当する。
- [0159] また、他の一例として、センサデータユニット 2 2 1 は、少なくとも一部の構成に異常が生じ、結果として、少なくとも一部の画素 2 からの出力に異常が生じたことを認識した場合には、当該画素 2 からの出力を、他の画素 2 からの出力に基づき補正してもよい。
- [0160] 例えば、図 2 2 及び図 2 3 は、本実施形態に係る固体撮像装置 1 d における画素信号の補正に係る動作の一例について説明するための説明図である。例えば、図 2 2 は、一部の列に対応する画素信号の出力に異常が生じた場合の一例を示している。図 2 2 に示す例では、異常が生じた列に対応する画素信号を、当該列に隣接する他の列に対応する画素信号に基づき補正する場合の一例を示している。この場合には、センサデータユニット 2 2 1 は、例えば、デジタル信号の出力に異常が検出された ADC 1 1 3 を特定することで、異常が生じた列と、当該列に隣接する他の列とを特定すればよい。
- [0161] また、他の一例として、図 2 3 は、一部の行に対応する画素信号の出力に異常が生じた場合の一例を示している。図 2 3 に示す例では、異常が生じた行に対応する画素信号を、当該行に隣接する他の行に対応する画素信号に基づき補正する場合の一例を示している。この場合には、センサデータユニット 2 2 1 は、例えば、異常が生じた画素信号が読み出されたタイミングに基

づき、異常が生じた行と、当該行に隣接する他の行とを特定すればよい。

[0162] また、図15を参照して前述した例と同様に、異常が生じた画素2から出力される画素信号を、当該画素2に隣接する他の画素2から出力される画素信号に基づき補正することも可能である。

[0163] なお、センサデータユニット221のうち、少なくとも一部の画素2からの出力（即ち、異常が生じた出力）を補正する部分が、「補正処理部」の一例に相当する。

[0164] 以上、図21を参照して、本実施形態に係る固体撮像装置1dの概略的な構成の一例について説明した。

[0165] <3. 2. 駆動制御>

続いて、本実施形態に係る固体撮像装置1dの駆動制御の一例として、特に、当該固体撮像装置1dの所定の試験が実行されるタイミングの制御に着目して説明する。例えば、図24は、本実施形態に係る固体撮像装置1dの駆動制御の一例について示した概略的なタイミングチャートであり、当該固体撮像装置1dの所定の試験が実行されるタイミングの制御の一例について示している。図24において、横軸は時間方向を示しており、縦軸は2次元配列された画素2の行方向の位置を示している。なお、本説明では、本実施形態に係る固体撮像装置1dの特徴をよりわかりやすくするために、各画素2が単位フレーム期間（即ち、1垂直同期期間）中に、露光と、当該露光結果の読み出しと、を複数回実行する場合に着目して、当該固体撮像装置1dの駆動制御について説明する。

[0166] 例えば、図24に示す例では、固体撮像装置1dは、単位フレーム期間中に互いに露光時間の異なる第1の露光（Long exposure）、第2の露光（Middle exposure）、及び第3の露光（Short exposure）を時分割で順次実行している。具体的には、図24において、参照符号T111及びT112は、第1の露光における露光期間（Long Shutter）を示しており、参照符号T121及びT122は、第1の露光の結果に基づく画素信号の読み出し期間（Long Read）を示している。また、参照符号T131及びT132は、第

2の露光における露光期間(Middle Shutter)を示しており、参照符号T141及びT142は、第2の露光の結果に基づく画素信号の読み出し期間(Middle Read)を示している。また、参照符号T151及びT152は、第3の露光における露光期間(Short Shutter)を示しており、参照符号T161及びT162は、第3の露光の結果に基づく画素信号の読み出し期間(Short Read)を示している。

[0167] また、参照符号VBLKは、垂直ブランク(Vブランク)期間を示している。なお、垂直ブランク期間VBLKにおいては、例えば、カラム信号線の故障検出やTSVの故障検出等のような所定の試験が実行され、当該期間中には、いずれの画素2からも画素信号の読み出しが行われない。即ち、垂直ブランク期間VBLKは、あるフレーム期間における一連の画素2からの画素信号の読み出しが完了してから、次のフレーム期間における当該一連の画素2からの画素信号の読み出しが開始されるまでの期間に相当する。

[0168] また、参照符号T171及びT172は、各行の画素2において、当該画素2による露光(例えば、第1の露光~第3の露光)と、当該露光結果に基づく画素信号の読み出しと、が行われていない期間に相当する。本実施形態に係る固体撮像装置1dは、この期間T171及びT172を利用して所定の試験(例えば、BIST: Built-In Self-Test)を実行する。所定の試験の具体例としては、各画素に対する故障検出等が挙げられる。なお、以降では、参照符号T171及びT172で示された期間を「BIST期間」とも称する。また、BIST期間T171及びT172を特に区別しない場合には、「BIST期間T170」とも称する。

[0169] 具体的には、図24に示すように、BIST期間T170は、ある行の画素による1回以上の露光(例えば、第1の露光~第3の露光)が実行される単位フレーム期間における最後の露光(例えば、第3の露光)の結果に基づく画素信号の読み出しが終了した後に開始される。また、当該BIST期間T170は、当該単位フレーム期間の次のフレーム期間における最初の露光(例えば、第1の露光)が開始される前に終了する。より具体的な一例とし

て、図24に示すBIST期間T171は、第3の露光結果に基づく画素信号の読み出し期間T161の終了後から、次の単位フレーム期間における第1の露光の露光期間T112の開始までの期間となる。なお、当該BIST期間T170は、第1の露光と第2の露光との間や、第2の露光と第3の露光との間に設定されていても良い。詳細は後述するが、BIST期間T170は、垂直ブランク期間VBLKが設定されることで発生する。

[0170] 次いで、図25及び図26を参照して、単位フレーム期間（即ち、1垂直同期期間）中に、露光と、当該露光結果の読み出しと、を複数回実行する場合における、各画素2からの画素信号の読み出しに係る駆動制御の一例について説明する。図25及び図26は、本実施形態に係る固体撮像装置1dにおける各画素2からの画素信号の読み出しに係る概略的な制御の一例について説明するための説明図である。

[0171] 図25において、縦軸は垂直同期期間XVSを模式的に示しており、横軸は水平同期期間XHSを模式的に示している。また、図25において、参照符号L、M、Sで示された方形状の領域は、2次元配列された複数の画素2それぞれからの露光結果の読み出しタイミングを模式的に示しており、第1の露光、第2の露光、及び第3の露光のそれぞれに対応している。また、方形状の領域L、M、及びSそれぞれにおいて、横方向は、2次元配列された複数の画素2の列方向に対応しており、縦方向は、当該複数の画素2の行方向に対応している。

[0172] 即ち、図25に示す例では、1水平同期期間ごとに、行単位で当該行に含まれる画素2からの画素信号の読み出しが実行される。また、図25に示す例では、1水平同期期間ごとに、第1の露光、第2の露光、及び第3の露光の順で、各露光結果に基づく画素信号の読み出しが順次実行される。

[0173] なお、第1の露光、第2の露光、及び第3の露光それぞれの結果に基づく画素信号が順次読み出される場合に、必ずしも同じ行に含まれる画素2から画素信号の読み出しが行われなくてもよい。例えば、図25における参照符号R111は、垂直同期期間中の一部の期間を模式的に示している。即ち、

図25に示す例では、期間R111において、第1の露光、第2の露光、及び第3の露光の結果に基づく画素信号については、それぞれ α 行目の画素2、 β 行目の画素2、及び γ 行目の画素2から読み出される。

[0174] また、図26は、図25に示す例における、各画素2からの画素信号の読み出しに係る概略的なタイミングチャートを示している。具体的には、図26に示す例では、 α 行目の画素2からの第1の露光結果に基づく画素信号の読み出し、 β 行目の画素2からの第2の露光結果に基づく画素信号の読み出し、及び γ 行目の画素2からの第3の露光結果に基づく画素信号の読み出しが順次実行される。また、その次には、 $\alpha+1$ 行目の画素2からの第1の露光結果に基づく画素信号の読み出し、 $\beta+1$ 行目の画素2からの第2の露光結果に基づく画素信号の読み出し、及び $\gamma+1$ 行目の画素2からの第3の露光結果に基づく画素信号の読み出しが順次実行されることとなる。

[0175] なお、上述した駆動制御はあくまで一例であり、少なくともBIST期間T170が設けられ、当該BIST期間T170中に所定の試験が実行可能であれば、本実施形態に係る固体撮像装置1dの駆動制御は、必ずしも図24～図26を参照して説明した例には限定されない。具体的な一例として、本実施形態に係る固体撮像装置1dは、各画素2が単位フレーム期間中に、露光と、当該露光結果の読み出しと、を1回だけ実行するように構成されていてもよい。この場合には、BIST期間T170は、ある単位フレーム期間における露光結果に基づく画素信号の読み出しの終了後に開始され、次の単位フレーム期間における露光が開始されるまでに終了することとなる。

[0176] 以上、図24～図26を参照して、本実施形態に係る固体撮像装置1dの駆動制御の一例として、特に、当該固体撮像装置1dの所定の試験が実行されるタイミングの制御に着目して説明した。

[0177] <3. 3. 露光時間の制約と垂直ブランク期間との関係>

続いて、図27を参照して、本実施形態に係る固体撮像装置1dにおける、露光時間の制約と垂直ブランク期間VBLKとの関係について、具体的な例を挙げて説明する。図27は、本実施形態に係る固体撮像装置1dにおけ

る露光時間の制約と垂直ブランク期間との関係について説明するためのタイミングチャートである。なお、図 27 に示す例では、図 24 に示す例と同様に、単位フレーム期間中に互いに露光時間の異なる第 1 の露光 (Long exposure)、第 2 の露光 (Middle exposure)、及び第 3 の露光 (Short exposure) が順次実行される場合の一例を示している。また、図 27 における横軸及び縦軸は、図 24 における横軸及び縦軸と同様である。

[0178] 図 27 に示すように、フレームレートを 40 fps とした場合に、単位フレーム期間 (即ち、1 垂直同期期間) は 25 ms となる。また、第 1 の露光～第 3 の露光それぞれの間における露光期間 (換言すると、画素 2 への電荷の蓄積期間) の比率 (以下、「露光比」とも称する) を 16 倍とした場合に、第 1 の露光期間 (Long Shutter) を A とすると、第 2 の露光期間間 (Middle Shutter) は $A/16$ となり、第 3 の露光期間間 (Short Shutter) は $1/256$ となる。

[0179] ここで、垂直ブランク期間 $VBLK = 0$ となる場合における第 1 の露光期間 A は、例えば、以下に示す (式 1) に基づき算出され、当該 (式 1) を解くと (式 2) となる。

[0180] [数 1]

$$A(1 + 1/16 + 1/256) = 25ms$$

・・・(式 1)

$$A = 23.44ms$$

・・・(式 2)

[0181] 即ち、図 27 に示す例の場合には、上述した条件よりも露光比が大きく設定された場合か、または、第 1 の露光期間 A が (式 2) に示す条件よりも短く設定された場合に、垂直ブランク期間 $VBLK$ が発生し、 $BIST$ 期間 $T170$ を確保することが可能となる。

[0182] <3.4. 評価>

以上説明したように、本実施形態に係る固体撮像装置は、所定のフレーム

レートに応じた単位フレーム期間中の、少なくとも一部の画素による露光や、当該露光結果に基づく画素信号の読み出しが行われていないB I S T期間に所定の試験を実行する。当該B I S T期間は、少なくとも一部の画素（例えば、ある行の画素）による1回以上の露光が実行される単位フレーム期間における最後の露光の結果に基づく画素信号の読み出しが終了した後に開始される。また、当該B I S T期間は、当該単位フレーム期間の次のフレーム期間における最初の露光が開始される前に終了する。

[0183] このような構成により、本実施形態に係る固体撮像装置に依れば、例えば、各行に含まれる画素2の故障検出のための試験を、当該行に対応して規定されるB I S T期間で実行することが可能となる。特に、従来の固体撮像装置においては、全行について故障検出を実行する場合には、試験の実行に少なくとも1フレーム以上の期間を要し、当該試験のために画像の撮像が行われない専用のフレームを設ける必要があった。これに対して、本実施形態に係る固体撮像装置に依れば、画像の撮像と並行して各行についての故障検出のための試験を実行することが可能となり、従来の固体撮像装置に比べて、試験のための画像の撮像が行われない専用のフレームを設ける必要がない。

[0184] また、本実施形態に係る固体撮像装置に依れば、垂直ブランク期間で実行されていた試験のうち少なくとも一部の試験を、B I S T期間中に実行することも可能である。このような構成により、垂直ブランク期間をより短くすることが可能となり、ひいてはフレームレートをより向上させることも可能となる。一方、TSVに対する故障検出やカラム信号線の故障検出等を垂直ブランク期間に実行させても良い。このような構成により、フレームレートを維持しつつ十分な露光時間を確保しながら、各故障検出を実行することが可能となる。

[0185] 以上のように、本実施形態に係る固体撮像装置に依れば、B I S T期間を利用して所定の試験を実行することで、画像の撮像期間中に故障検出等のような各種試験をより既往率的に実行することが可能となる。

[0186] <ハードウェアの構成例>

次に、図28を参照して、フロントカメラECUと撮像素子のハードウェアの構成について説明する。フロントカメラECUと撮像素子のハードウェアは、下チップ1091、および上チップ1092が積層された構成からなる。尚、図28の右部は、下チップ1091のハードウェア構成であるフロアプランを表しており、図28の左部は、上チップ1092のハードウェア構成であるフロアプランを表している。

[0187] 下チップ1091および上チップ1092には、それぞれの図中左右端部にTCV (Through Chip Via:貫通電極) 1093-1, 1093-2が設けられており、下チップ1091および上チップ1092が貫通して電氣的に接続されている。下チップ1091において、TCV1093-1の図中の右隣には、行駆動部1102 (図29)が配置され、電氣的に接続されている。TCV1093-2の図中の左隣には、フロントカメラECU73の制御線ゲート1143 (図29)が配置され、電氣的に接続されている。尚、行駆動部1102および制御線ゲート1143については、図29を参照して詳細を後述する。また、本明細書では、TCVとTSVは同義として扱う。

[0188] また、下チップ1091および上チップ1092には、それぞれの図中上下端部にTCV1093-11, 1093-12が設けられており、下チップ1091および上チップ1092が貫通して電氣的に接続されている。下チップ1091において、TCV1093-11の図中の下部には、カラムADC (Analog to Digital Converter) 1111-1が配設され、電氣的に接続されており、TCV1093-12の図中の上部には、カラムADC (Analog to Digital Converter) 1111-2が配設されており、電氣的に接続されている。

[0189] カラムADC1111-1, 1111-2の図中の右端部の間であって、制御線ゲート1143の左隣に、DAC (Digital to Analog Converter) 1112が設けられており、図中の矢印C1, C2で示されるように、カラムADC1111-1, 1111-2にランプ電圧を出力する。尚、カラムADC1111-1, 1111-2およびDAC1112が、図29における画像信号出力部1

103に対応する構成となる。また、DAC1112は、カラムADC1111-1, 1111-2に対して同一特性のランプ電圧を出力することが望ましいので、カラムADC1111-1, 1111-2のいずれからも等距離であることが望ましい。さらに、DAC1112は、図28の例では、1個の例が示されているが、カラムADC1111-1, 1111-2に対して、それぞれ同一特性のものを1個ずつ、合計2個設けるようにしてもよい。尚、画像信号出力部1103については、図29を参照して詳細を後述する。

[0190] さらに、上下のカラムADC1111-1, 1111-2の間であって、行駆動部1102およびDAC1112の間には、信号処理回路1113が設けられており、図29における制御部1121、画像処理部1122、出力部1123、および故障検出部1124に対応する機能を実現する。

[0191] 上チップ1092においては、上下左右の端部に設けられたTCV1093-1, 1093-2, 1093-11, 1093-12で囲まれた方形状の範囲の、略全面が画素アレイ1101により構成されている。

[0192] 画素アレイ1101は、TCV1093-1より画素制御線L（図29）を介して、行駆動部1102より供給される制御信号に基づいて、画素信号のうち、図中の上半分の画素の画素信号を、TCV1093-11を介して、下チップ1091に出力し、図中の下半分の画素の画素信号を、TCV1093-12を介して、下チップ1091に出力する。

[0193] 制御信号は、図中の矢印B1で示されるように、行駆動部1102を実現する信号処理回路1113より、TCV1093-1を介して上チップ1092の画素アレイの画素制御線Lを介して制御線ゲート1143（図29）に出力される。制御線ゲート1143（図29）は、制御部1121（図29）からの指令情報である行アドレスに対する行駆動部1102（図29）からの画素制御線Lを介した制御信号に応じて制御線ゲート1143より出力される信号と、制御部1121より供給された行アドレスに対応する制御信号の検出パルスとの比較により画素制御線L、およびTCV1093-1, 1093-2の断線による故障の有無を検出する。そして、制御線ゲート1143

は、図中の矢印B 2で示されるように、故障の有無の情報を信号処理回路1 1 1 3により実現される故障検出部1 1 2 4に出力する。

[0194] カラムADC 1 1 1 1 - 1は、図中の矢印A 1で示されるように、TCV 1 0 9 3 - 1 1を介して供給される、画素アレイ1 1 0 1の図中の上半分の画素の画素信号を、列単位でデジタル信号に変換して信号処理回路1 1 1 3に出力する。また、カラムADC 1 1 1 1 - 2は、図中の矢印A 2で示されるように、TCV 1 0 9 3 - 1 2を介して供給される、画素アレイ1 1 0 1の図中の下半分の画素の画素信号を、列単位でデジタル信号に変換して信号処理回路1 1 1 3に出力する。

[0195] このように2層化することにより、上チップ1 0 9 2が画素アレイ1 1 0 1のみとなるため、画素に特化した半導体プロセスを導入することが可能となる。例えば、上チップ1 0 9 2には、回路のトランジスタがないため、100 °Cのアニール工程などによる特性変動に注意を払う必要がなくなるので、白点対策の高温プロセスなどを導入することができ、結果として、特性を改善することが可能となる。

[0196] また、下チップ1 0 9 1に故障検出部1 1 2 4を配置することにより、下チップ1 0 9 1乃至上チップ1 0 9 2および上チップ1 0 9 2乃至下チップ1 0 9 1におけるTCV 1 0 9 3 - 1, 1 0 9 3 - 2の通過後の信号を検出することができるので、適切に故障を検出することが可能となる。なお、なお、上チップ1 0 9 2が「第1の基板」の一例に相当し、下チップ1 0 9 1が「第2の基板」の一例に相当する。

[0197] <<4. 応用例>>

続いて、本開示に係る固体撮像装置の応用例について説明する。

[0198] <4. 1. 移動体への応用例1>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されても

よい。

[0199] 図30は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0200] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図30に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F (interface) 12053が図示されている。

[0201] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0202] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリーシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウインカー又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット12020は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0203] 車外情報検出ユニット12030は、車両制御システム12000を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット1203

0には、撮像部12031が接続される。車外情報検出ユニット12030は、撮像部12031に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット12030は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0204] 撮像部12031は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部12031は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部12031が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0205] 車内情報検出ユニット12040は、車内の情報を検出する。車内情報検出ユニット12040には、例えば、運転者の状態を検出する運転者状態検出部12041が接続される。運転者状態検出部12041は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット12040は、運転者状態検出部12041から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0206] マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット12010に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むADAS (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

[0207] また、マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車両の周囲の情報に

基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0208] また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12020に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0209] 音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図30の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0210] 図31は、撮像部12031の設置位置の例を示す図である。

[0211] 図31では、車両12100は、撮像部12031として、撮像部12101、12102、12103、12104、12105を有する。

[0212] 撮像部12101、12102、12103、12104、12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102、12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像を取得する。撮像部12101及び12105で取得される前方の画像は、

主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0213] なお、図31には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112, 12113は、それぞれサイドミラーに設けられた撮像部12102, 12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。

[0214] 撮像部12101ないし12104の少なくとも1つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101ないし12104の少なくとも1つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0215] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を基に、撮像範囲12111ないし12114内における各立体物までの距離と、この距離の時間的変化（車両12100に対する相対速度）を求めることにより、特に車両12100の進行路上にある最も近い立体物で、車両12100と略同じ方向に所定の速度（例えば、0km/h以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ12051は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0216] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を元に、立体物に関する立体物データを、2輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出

し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0217] 撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

[0218] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部12031に適用され得る。具体的には、図1に示す固体撮像装置1は、撮像部12031に適用され得る。撮像部12031に対して本開示に係る技術を適用することにより、例えば、当該撮像部12031を構成する固体撮像装置の各画素のうち少なくとも一部の画素に異常が生じた場合に、当該異常を検出することが可能となる。また、このような仕組みを利用することで、例えば

、一部の画素に異常が生じた場合に、当該異常が生じたことを示す情報を、所定の出力部を介してユーザに報知することが可能となる。また、車両制御システム7000では、認識結果に基づいて、車両を制御する機能を制限することができる。車両を制御する機能の具体例としては、車両の衝突回避あるいは衝撃緩和機能、車間距離に基づく追従走行機能、車速維持走行機能、車両の衝突警告機能、又は車両のレーン逸脱警告機能等が挙げられる。認識処理の結果、撮像部7410に不具合が生じたと判定された場合、車両を制御する機能を制限あるいは禁止することができる。これにより、撮像部7410の不具合に基づく誤検知に起因した事故を防止することができる。また、他の一例として、異常が生じた画素から出力される画素信号を、正常に動作している他の画素からの画素信号に基づき補正を行うことも可能となる。

[0219] <4. 2. 移動体への応用例2>

続いて、移動体に適用される撮像装置を利用して実現される制御のより具体的な一例について説明する。

[0220] 例えば、図32は、移動体に適用される撮像装置の概略的な構成の一例について示したブロック図である。なお、図32に示す撮像装置800は、例えば、図30に示す撮像部12031に相当する。図32に示すように、撮像装置800は、光学系801と、固体撮像素子803と、制御ユニット805と、通信部807とを含む。

[0221] 固体撮像素子803は、例えば、図30に示す撮像部12031に相当し得る。即ち、レンズ等のような光学系801を介して撮像装置800内に入射した光は、固体撮像素子803により電気信号に光電変換され、当該電気信号に応じた画像や、当該電気信号に応じた測距の情報が、制御ユニット805に出力される。

[0222] 制御ユニット805は、例えば、ECU (Electronic Control Unit) として構成され、固体撮像素子803から出力される画像や測距の情報に基づき各種処理を実行する。具体的な一例として、制御ユニット805は、固体撮像素子803から出力される画像に対して各種解析処理を施すことで、解

析結果に基づき外部の人、車両、障害物、標識又は路面上の文字等の物体の認識や、当該物体までの距離の測定を行う。

[0223] また、制御ユニット805は、通信部807を介して車載ネットワーク（CAN：Controller Area Network）に接続される。通信部807は、所謂CAN通信とのインタフェースに相当する。このような構成に基づき、例えば、制御ユニット805は、車載ネットワークに接続された他の制御ユニット（例えば、図30に示した統合制御ユニット12050）との間で各種情報を送受信する。

[0224] 以上のような構成に基づき、制御ユニット805は、例えば、上述したような物体の認識結果や当該物体までの距離の測定結果を利用することで、多様な機能を提供することが可能である。

[0225] 上述した機能の具体的な一例として、以下に示すような機能が挙げられる。

- ・FCW (Pedestrian Detection for Forward Collision Warning)
- ・AEB (Automatic Emergency Braking)
- ・Vehicle Detection for FCW/AEB
- ・LDW (Lane Departure Warning)
- ・TJP (Traffic Jam Pilot)
- ・LKA (Lane Keeping Aid)
- ・VOACC (Vision Only Adaptive Cruise Control)
- ・VOTSR (Vision Only Traffic Sign Recognition)
- ・IHC (Intelligent Head Ramp Control)

[0226] より具体的な一例として、制御ユニット805は、車両が、人や他の車両等のような外部の物体に衝突しそうな状況下において、当該物体に衝突するまでの時間を算出することが可能である。そのため、例えば、このような時間の算出結果が統合制御ユニット12050に通知されることで、当該統合制御ユニット12050は、通知された情報を、上記FCWの実現に利用することが可能となる。

- [0227] また、他の一例として、制御ユニット805は、車両の前方の画像の解析結果に基づき、先行車のブレーキランプを検出することが可能である。即ち、当該検出結果が統合制御ユニット12050に通知されることで、統合制御ユニット12050は、通知された情報を、上記AEBの実現に利用することが可能である。
- [0228] また、他の一例として、制御ユニット805は、車両の前方の画像の解析結果に基づき、当該車両が走行中のレーンの認識や、当該レーンの端や縁石等を認識することが可能である。そのため、当該認識結果が統合制御ユニット12050に通知されることで、統合制御ユニット12050は、通知された情報を、上記LDWの実現に利用することが可能である。
- [0229] また、制御ユニット805は、車両の前方の画像の解析結果に基づき先行車の存在の有無を認識し、当該認識結果を統合制御ユニット12050に通知してもよい。これにより、統合制御ユニット12050は、例えば、上記TJPの実行時において、先行車の有無に応じて車速を制御することも可能となる。また、制御ユニット805は、車両の前方の画像の解析結果に基づき標識を認識し、当該認識結果を統合制御ユニット12050に通知してもよい。これにより、統合制御ユニット12050は、例えば、上記TJPの実行時において、標識の認識結果に応じて制限速度を認識し、当該制限速度に応じて車速を制御することも可能となる。同様に、制御ユニット805は、高速道路の入口及び出口の認識や、走行中の車両がカーブに差し掛かったか否かの認識等を行うことも可能であり、当該認識結果は、統合制御ユニット12050による車両制御に利用することが可能である。
- [0230] また、制御ユニット805は、車両の前方の画像の解析結果に基づき、当該車両の前方に位置する光源を認識することも可能である。即ち、当該光源の認識結果が統合制御ユニット12050に通知されることで、当該統合制御ユニット12050は、通知された情報を、上記IHCの実現に利用することが可能である。具体的な一例として、統合制御ユニット12050は、認識された光源の光量に応じて、ヘッドランプの光量を制御することが可能

である。また、他の一例として、統合制御ユニット12050は、認識された光源の位置に応じて、左右のヘッドランプのうちいずれかの光量を制限することも可能となる。

[0231] また、前述したように、本実施形態に係る固体撮像素子を応用することで、例えば、固体撮像素子803に異常が発生した場合に、制御ユニット805は、固体撮像素子803から出力される情報に基づき当該異常を検知することが可能である。そのため、例えば、制御ユニット805が固体撮像素子803の異常の検知結果を、車載ネットワークを介して統合制御ユニット12050に通知することで、当該統合制御ユニット12050は、安全を確保するための各種制御を実行することが可能となる。

[0232] 具体的な一例として、統合制御ユニット12050は、ユーザに対して、各種出力装置を介して、固体撮像素子803に異常が発生したことを報知してもよい。なお、当該出力装置としては、例えば、図30に示す、オーディオスピーカ12061、表示部12062、及びインストルメントパネル12063等が挙げられる。

[0233] また、他の一例として、統合制御ユニット12050は、固体撮像素子803に異常が発生したことを認識した場合に、認識結果に応じて車両の動作を制御してもよい。より具体的な一例として、統合制御ユニット12050は、上述したTJPやLKA等のような所謂自動制御の機能を制限してもよい。また、統合制御ユニット12050は、車速を制限する等のような、安全を確保するための制御を実行してもよい。

[0234] 以上のように、本開示に係る技術を車等の移動体の車載システムに応用することにより、固体撮像素子803に異常が生じ、各種認識処理を正常に動作させることが困難となった場合においても、当該異常を検出することが可能となる。そのため、例えば、当該異常の検出結果に応じて、当該異常に関する報知情報をユーザに報知したり、各種認識処理に関連する構成の動作を制御する等のような、安全確保のための各種処置の実行を実現することが可能となる。

[0235] <<5. むすび>>

以上、添付図面を参照しながら本開示の好適な実施形態について詳細に説明したが、本開示の技術的範囲はかかる例に限定されない。本開示の技術分野における通常の知識を有する者であれば、特許請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、これらについても、当然に本開示の技術的範囲に属するものと了解される。

[0236] また、本明細書に記載された効果は、あくまで説明的または例示的なものであって限定的ではない。つまり、本開示に係る技術は、上記の効果とともに、または上記の効果に代えて、本明細書の記載から当業者には明らかな他の効果を奏しうる。

[0237] なお、以下のような構成も本開示の技術的範囲に属する。

(1)

入射光を光電変換する光電変換素子を有する複数の画素と、
前記複数の画素それぞれに対して駆動信号を供給する駆動回路と、
前記画素に対して電源電圧を印可する電源と、

前記複数の画素のうち少なくとも一部の画素の前記光電変換素子に電荷が注入されるように当該画素への前記電源電圧の印加を制御し、その後、当該光電変換素子から注入された前記電荷に応じた画素信号が読み出されるように当該画素への前記駆動信号の供給を制御する制御部と、

前記少なくとも一部の画素の前記光電変換素子からの前記電荷に応じた前記画素信号の読み出し結果に応じて、当該光電変換素子の状態を認識する認識部と、

を備える、撮像装置。

(2)

前記画素は、前記光電変換素子の電荷をフローティングディフュージョンに転送する転送トランジスタと、前記フローティングディフュージョンの電荷に対応する信号を出力する増幅トランジスタと、前記フローティングディ

フュージョンの電位を制御するリセットトランジスタと、の少なくとも3つのトランジスタを有し、

前記フローティングディフュージョンの電位が0Vに制御されることで、前記光電変換素子に対して前記電荷が注入される、

前記(1)に記載の撮像装置。

(3)

前記制御部は、

前記画素に印加される電圧を0Vに制御した状態で、前記リセットトランジスタ及び前記転送トランジスタを導通状態に制御することで、前記光電変換素子に前記電荷が注入されるように制御し、

前記光電変換素子への前記電荷の注入後に、前記転送トランジスタを非導通状態に制御した状態で、前記画素に対して前記電源電圧を印可することで、前記フローティングディフュージョンの電位を制御し、

その後、当該転送トランジスタを導通状態に制御することで、前記光電変換素子から注入された前記電荷が読み出されるように制御する、

前記(2)に記載の撮像装置。

(4)

前記画素は、前記増幅トランジスタからの信号の出力を選択的に切り替える選択トランジスタを有し、

前記制御部は、前記光電変換素子に対して前記電荷を注入する場合には、前記選択トランジスタが非導通状態となるように制御し、当該光電変換素子から注入された前記電荷に応じた前記画素信号を読み出す場合には、当該選択トランジスタが導通状態となるように制御する、

前記(2)または(3)に記載の撮像装置。

(5)

前記画素は、前記光電変換素子として、第1の光電変換素子と、当該第1の光電変換素子とは感度の異なる第2の光電変換素子と、を備え、

前記制御部は、前記複数の画素のうち少なくとも一部の画素の前記第1の

光電変換素子及び前記第 2 の光電変換素子のそれぞれに電荷が注入されるように当該画素への前記電源電圧の印加を制御し、その後、当該第 1 の光電変換素子及び当該第 2 の光電変換素子それぞれに注入された前記電荷が時分割で読み出されるように当該画素への前記駆動信号の供給を制御し、

前記認識部は、前記第 1 の光電変換素子及び前記第 2 の光電変換素子それぞれからの注入された前記電荷に応じた前記画素信号の読み出し結果に応じて、当該第 1 の光電変換素子及び当該第 2 の光電変換素子それぞれの状態を認識する、

前記（1）に記載の撮像装置。

（6）

前記画素は、前記第 2 の光電変換素子が生成した電荷を蓄積する電荷蓄積部を備え、

前記制御部は、

前記少なくとも一部の画素について、前記第 1 の光電変換素子及び前記第 2 の光電変換素子のそれぞれに電荷が注入された後に、

前記第 1 の光電変換素子から、当該第 1 の光電変換素子に注入された前記電荷に応じた第 1 の画素信号のリセットレベルを読み出すための第 1 のプリデータ相が読み出され、当該第 1 のプリデータ相の読み出し後に、当該第 1 の画素信号のデータレベルを読み出すための第 1 のデータ相を読み出されるように制御し、

その後、前記第 2 の光電変換素子から、当該第 2 の光電変換素子に注入された前記電荷に応じた第 2 の画素信号のデータレベルを読み出すための第 2 のデータ相が読み出され、当該第 2 のデータ相の読み出し後に、当該第 2 の画素信号のリセットレベルを読み出すための第 2 のプリデータ相が読み出されるように制御する、

前記（5）に記載の撮像装置。

（7）

前記電源である第 1 の電源とは異なり、前記駆動回路に対して電圧を印可

する第2の電源を備える、前記(1)～(6)のいずれか一項に記載の撮像装置。

(8)

前記光電変換素子の状態の認識結果に応じた情報が所定の出力先に出力されるように制御する出力制御部を備える、前記(1)～(7)のいずれか一項に記載の撮像装置。

(9)

前記光電変換素子の状態の認識結果に応じて、対応する前記画素から出力される画素信号を補正する補正処理部を備える、前記(1)～(8)のいずれか一項に記載の撮像装置。

(10)

入射光を光電変換する光電変換素子を有する複数の画素のうち少なくとも一部の画素の前記光電変換素子に電荷が注入されるように当該画素への電圧の印加を制御し、その後に、当該光電変換素子から注入された前記電荷に応じた画素信号が読み出されるように当該画素への駆動信号の供給を制御する制御部と、

前記少なくとも一部の画素の前記光電変換素子からの前記電荷に応じた前記画素信号の読み出し結果に基づき、当該光電変換素子の状態を認識する認識部と、

を備える、制御装置。

(11)

前記光電変換素子の状態の認識結果に応じた情報が、所定の出力部に提示されるように制御する出力制御部を備える、前記(10)に記載の制御装置。

(12)

前記光電変換素子の状態の認識結果に応じて、前記複数の画素からの前記画素信号の読み出し結果に基づく画像を補正する補正処理部を備える、前記(10)または(11)に記載の制御装置。

(13)

コンピュータが、

入射光を光電変換する光電変換素子を有する複数の画素のうち少なくとも一部の画素の前記光電変換素子に電荷が注入されるように当該画素への電圧の印加を制御し、その後、当該光電変換素子から注入された前記電荷に応じた画素信号が読み出されるように当該画素への駆動信号の供給を制御することと、

前記少なくとも一部の画素の前記光電変換素子からの前記電荷に応じた前記画素信号の読み出し結果に基づき、当該光電変換素子の状態を認識することと、

を含む、制御方法。

符号の説明

- [0238] 1、1 a、1 c、1 d 固体撮像装置
- 2、2 c 画素
- 2 a ダミー画素
- 3 画素アレイ部
- 4 アドレスレコーダ
- 5 画素タイミング駆動回路
- 6 カラム信号処理回路
- 7 センサコントローラ
- 8 アナログ電位生成回路
- 1 0 1 制御部
- 1 1 1 画素アレイ部
- 1 1 2 選択部
- 1 1 4 定電流回路部
- 1 2 1、1 2 2 画素
- 1 3 1、1 3 2、1 3 3 スイッチ
- 1 4 1 比較器

- 1 4 3 カウンタ
- 1 5 2 ノード
- 1 5 3 カウンタ
- 1 6 1、1 6 2 MOSトランジスタ
- 2 1 1 センサデータユニット
- 2 2 1 センサデータユニット
- 4 0 1 DSP

請求の範囲

- [請求項1] 車両に搭載され、前記車両の周辺領域を撮像して画像を生成する撮像装置と、
- 前記車両に搭載され、前記車両を制御する機能に関する処理を実行する処理装置と、を備え、
- 前記撮像装置は、入射光を光電変換する光電変換素子を有する画素と、
- 前記画素に対して駆動信号を供給する駆動回路と、
- 前記画素に対して電源電圧を印可する電源と、
- 前記画素の前記光電変換素子に電荷が注入されるように当該画素への前記電源電圧の印加を制御し、その後、当該光電変換素子から注入された前記電荷に応じた画素信号が読み出されるように当該画素への前記駆動信号の供給を制御する制御部と、
- 前記画素の前記光電変換素子からの前記電荷に応じた前記画素信号の読み出し結果に応じて、当該光電変換素子の状態を認識する認識部と、
- 前記光電変換素子の状態の認識結果に応じた情報を入力する出力部と、を備え、
- 前記処理装置は、前記認識結果に基づいて、前記車両を制御する機能を制限する撮像システム。
- [請求項2] 前記画素は、前記光電変換素子の電荷をフローティングディフュージョンに転送する転送トランジスタと、前記フローティングディフュージョンの電荷に対応する信号を出力する増幅トランジスタと、前記フローティングディフュージョンの電位を制御するリセットトランジスタと、の少なくとも3つのトランジスタを有し、
- 前記フローティングディフュージョンの電位が所定電位以下に制御されることで、前記光電変換素子に対して前記電荷が注入される、
- 請求項1に記載の撮像システム。

[請求項3]

前記制御部は、

前記画素に印加される電圧を所定電位以下に制御した状態で、前記リセットトランジスタ及び前記転送トランジスタを導通状態に制御することで、前記光電変換素子に前記電荷が注入されるように制御し、

前記光電変換素子への前記電荷の注入後に、前記転送トランジスタを非導通状態に制御した状態で、前記画素に対して前記電源電圧を印可することで、前記フローティングディフュージョンの電位を制御し、

その後、当該転送トランジスタを導通状態に制御することで、前記光電変換素子から注入された前記電荷が読み出されるように制御する、

請求項2に記載の撮像システム。

[請求項4]

前記画素は、前記増幅トランジスタからの信号の出力を選択的に切り替える選択トランジスタを有し、

前記制御部は、前記光電変換素子に対して前記電荷を注入する場合には、前記選択トランジスタが非導通状態となるように制御し、当該光電変換素子から注入された前記電荷に応じた前記画素信号を読み出す場合には、当該選択トランジスタが導通状態となるように制御する、

請求項2に記載の撮像システム。

[請求項5]

前記画素は、前記光電変換素子として、第1の光電変換素子と、当該第1の光電変換素子とは感度の異なる第2の光電変換素子と、を備え、

前記制御部は、前記画素の前記第1の光電変換素子及び前記第2の光電変換素子のそれぞれに電荷が注入されるように当該画素への前記電源電圧の印加を制御し、その後、当該第1の光電変換素子及び当該第2の光電変換素子それぞれに注入された前記電荷が時分割で読み出されるように当該画素への前記駆動信号の供給を制御し、

前記認識部は、前記第1の光電変換素子及び前記第2の光電変換素子それぞれからの注入された前記電荷に応じた前記画素信号の読み出し結果に応じて、当該第1の光電変換素子及び当該第2の光電変換素子それぞれの状態を認識する、

請求項1に記載の撮像システム。

[請求項6]

前記画素は、前記第2の光電変換素子が生成した電荷を蓄積する電荷蓄積部を備え、

前記制御部は、

前記画素について、前記第1の光電変換素子及び前記第2の光電変換素子のそれぞれに電荷が注入された後に、

前記第1の光電変換素子から、当該第1の光電変換素子に注入された前記電荷に応じた第1の画素信号のリセットレベルを読み出すための第1のプリデータ相が読み出され、当該第1のプリデータ相の読み出し後に、当該第1の画素信号のデータレベルを読み出すための第1のデータ相を読み出されるように制御し、

その後に、前記第2の光電変換素子から、当該第2の光電変換素子に注入された前記電荷に応じた第2の画素信号のデータレベルを読み出すための第2のデータ相が読み出され、当該第2のデータ相の読み出し後に、当該第2の画素信号のリセットレベルを読み出すための第2のプリデータ相が読み出されるように制御する、

請求項5に記載の撮像システム。

[請求項7]

前記電源である第1の電源とは異なり、前記駆動回路に対して電圧を印可する第2の電

源を備える、請求項1に記載の撮像システム。

[請求項8]

前記認識結果に応じて、対応する前記画素から出力される画素信号を補正する補正処理部を備える、請求項1に記載の撮像システム。

[請求項9]

前記画素は、第1の基板に配置され、

前記駆動回路、前記電源および前記制御部は、前記第1の基板と積

層される第2の基板に配置される、請求項1に記載の撮像システム。

[請求項10]

入射光を光電変換する光電変換素子を有する画素と、

前記画素に対して駆動信号を供給する駆動回路と、

前記画素に対して電源電圧を印可する電源と、

前記画素の前記光電変換素子に電荷が注入されるように当該画素への前記電源電圧の印加を制御し、その後、当該光電変換素子から注入された前記電荷に応じた画素信号が読み出されるように当該画素への前記駆動信号の供給を制御する制御部と、

前記画素の前記光電変換素子からの前記電荷に応じた前記画素信号の読み出し結果に応じて、当該光電変換素子の状態を認識する認識部と、

を備える、撮像装置。

[請求項11]

前記画素は、前記光電変換素子の電荷をフローティングディフュージョンに転送する転送トランジスタと、前記フローティングディフュージョンの電荷に対応する信号を出力する増幅トランジスタと、前記フローティングディフュージョンの電位を制御するリセットトランジスタと、の少なくとも3つのトランジスタを有し、

前記フローティングディフュージョンの電位が所定電位以下に制御されることで、前記光電変換素子に対して前記電荷が注入される、請求項10に記載の撮像装置。

[請求項12]

前記制御部は、

前記画素に印加される電圧を所定電位以下に制御した状態で、前記リセットトランジスタ及び前記転送トランジスタを導通状態に制御することで、前記光電変換素子に前記電荷が注入されるように制御し、

前記光電変換素子への前記電荷の注入後に、前記転送トランジスタを非導通状態に制御した状態で、前記画素に対して前記電源電圧を印可することで、前記フローティングディフュージョンの電位を制御し、

、

その後、当該転送トランジスタを導通状態に制御することで、前記光電変換素子から注入された前記電荷が読み出されるように制御する

、
請求項 11 に記載の撮像装置。

[請求項13]

前記画素は、前記増幅トランジスタからの信号の出力を選択的に切り替える選択トランジスタを有し、

前記制御部は、前記光電変換素子に対して前記電荷を注入する場合には、前記選択トランジスタが非導通状態となるように制御し、当該光電変換素子から注入された前記電荷に応じた前記画素信号を読み出す場合には、当該選択トランジスタが導通状態となるように制御する

、
請求項 11 に記載の撮像装置。

[請求項14]

前記画素は、前記光電変換素子として、第1の光電変換素子と、当該第1の光電変換素子とは感度の異なる第2の光電変換素子と、を備え、

前記制御部は、前記画素の前記第1の光電変換素子及び前記第2の光電変換素子のそれぞれに電荷が注入されるように当該画素への前記電源電圧の印加を制御し、その後、当該第1の光電変換素子及び当該第2の光電変換素子それぞれに注入された前記電荷が時分割で読み出されるように当該画素への前記駆動信号の供給を制御し、

前記認識部は、前記第1の光電変換素子及び前記第2の光電変換素子それぞれからの注入された前記電荷に応じた前記画素信号の読み出し結果に応じて、当該第1の光電変換素子及び当該第2の光電変換素子それぞれの状態を認識する、

請求項 10 に記載の撮像装置。

[請求項15]

前記画素は、前記第2の光電変換素子が生成した電荷を蓄積する電荷蓄積部を備え、

前記制御部は、

前記画素について、前記第1の光電変換素子及び前記第2の光電変換素子のそれぞれに電荷が注入された後に、

前記第1の光電変換素子から、当該第1の光電変換素子に注入された前記電荷に応じた第1の画素信号のリセットレベルを読み出すための第1のプリデータ相が読み出され、当該第1のプリデータ相の読み出し後に、当該第1の画素信号のデータレベルを読み出すための第1のデータ相を読み出されるように制御し、

その後に、前記第2の光電変換素子から、当該第2の光電変換素子に注入された前記電荷に応じた第2の画素信号のデータレベルを読み出すための第2のデータ相が読み出され、当該第2のデータ相の読み出し後に、当該第2の画素信号のリセットレベルを読み出すための第2のプリデータ相が読み出されるように制御する、

請求項14に記載の撮像装置。

[請求項16] 前記電源である第1の電源とは異なり、前記駆動回路に対して電圧を印可する第2の電源を備える、請求項10に記載の撮像装置。

[請求項17] 前記光電変換素子の状態の認識結果に応じた情報が所定の出力先に出力されるように制御する出力制御部を備える、請求項10に記載の撮像装置。

[請求項18] 前記光電変換素子の状態の認識結果に応じて、対応する前記画素から出力される画素信号を補正する補正処理部を備える、請求項10に記載の撮像装置。

[請求項19] 前記画素は、第1の基板に配置され、
前記駆動回路、前記電源および前記制御部は、前記第1の基板と積層される第2の基板に配置される、請求項10に記載の撮像装置。

[請求項20] 入射光を光電変換する光電変換素子を有する画素の前記光電変換素子に電荷が注入されるように当該画素への電圧の印加を制御し、その後、当該光電変換素子から注入された前記電荷に応じた画素信号が読み出されるように当該画素への駆動信号の供給を制御する制御部と

、

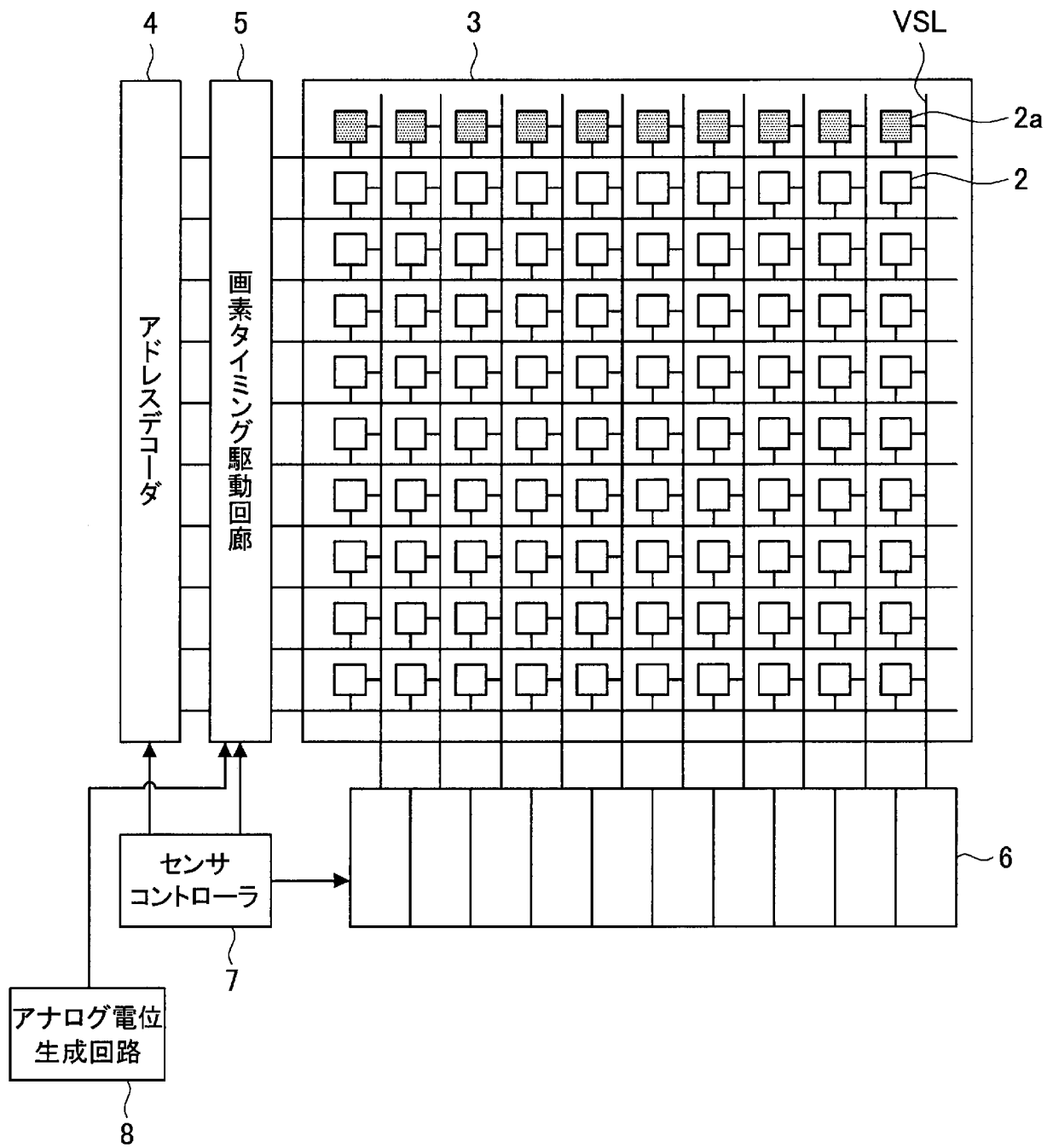
前記画素の前記光電変換素子からの前記電荷に応じた前記画素信号の読み出し結果に基づき、当該光電変換素子の状態を認識する認識部と、

を備える、制御装置。

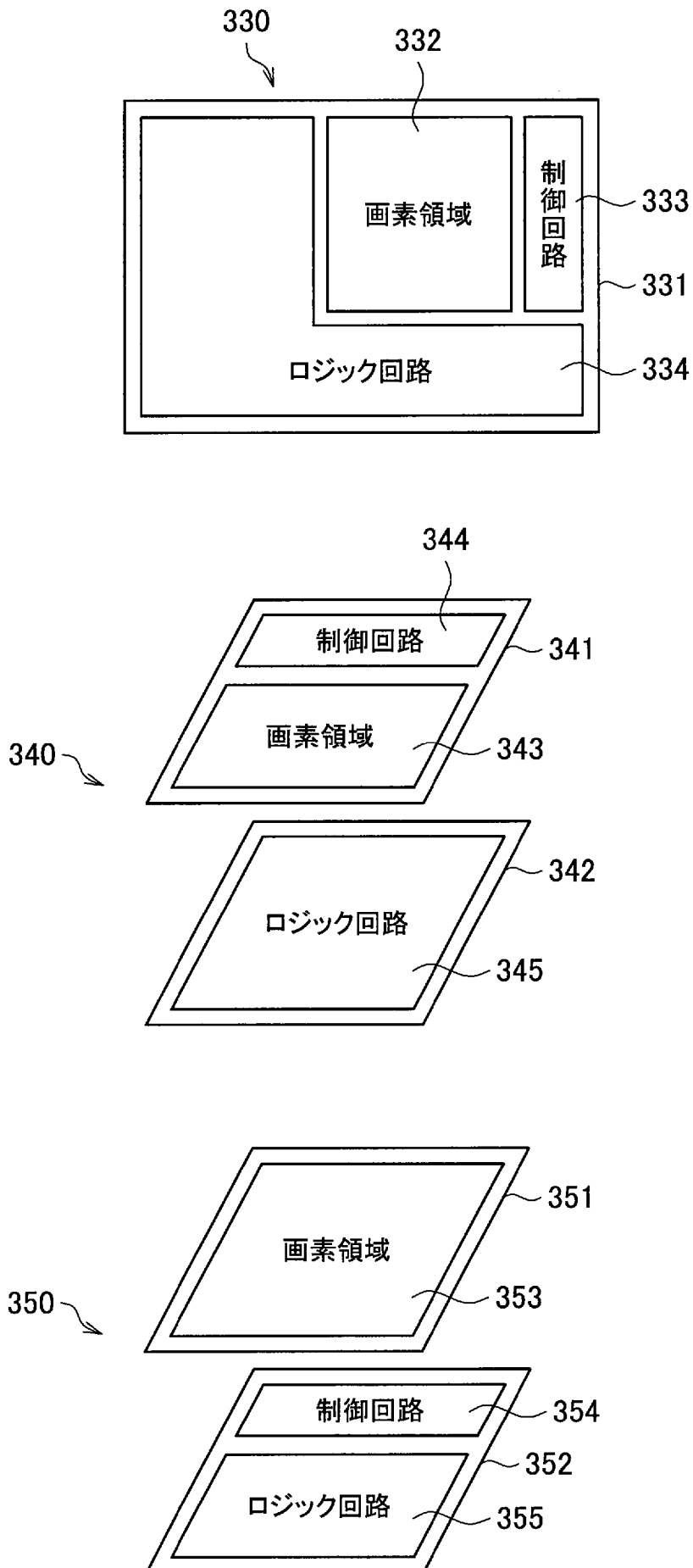
[請求項21] 前記光電変換素子の状態の認識結果に応じた情報が、所定の出力部に提示されるように制御する出力制御部を備える、請求項20に記載の制御装置。

[請求項22] 前記光電変換素子の状態の認識結果に応じて、前記画素からの前記画素信号の読み出し結果に基づく画像を補正する補正処理部を備える、請求項21に記載の制御装置。

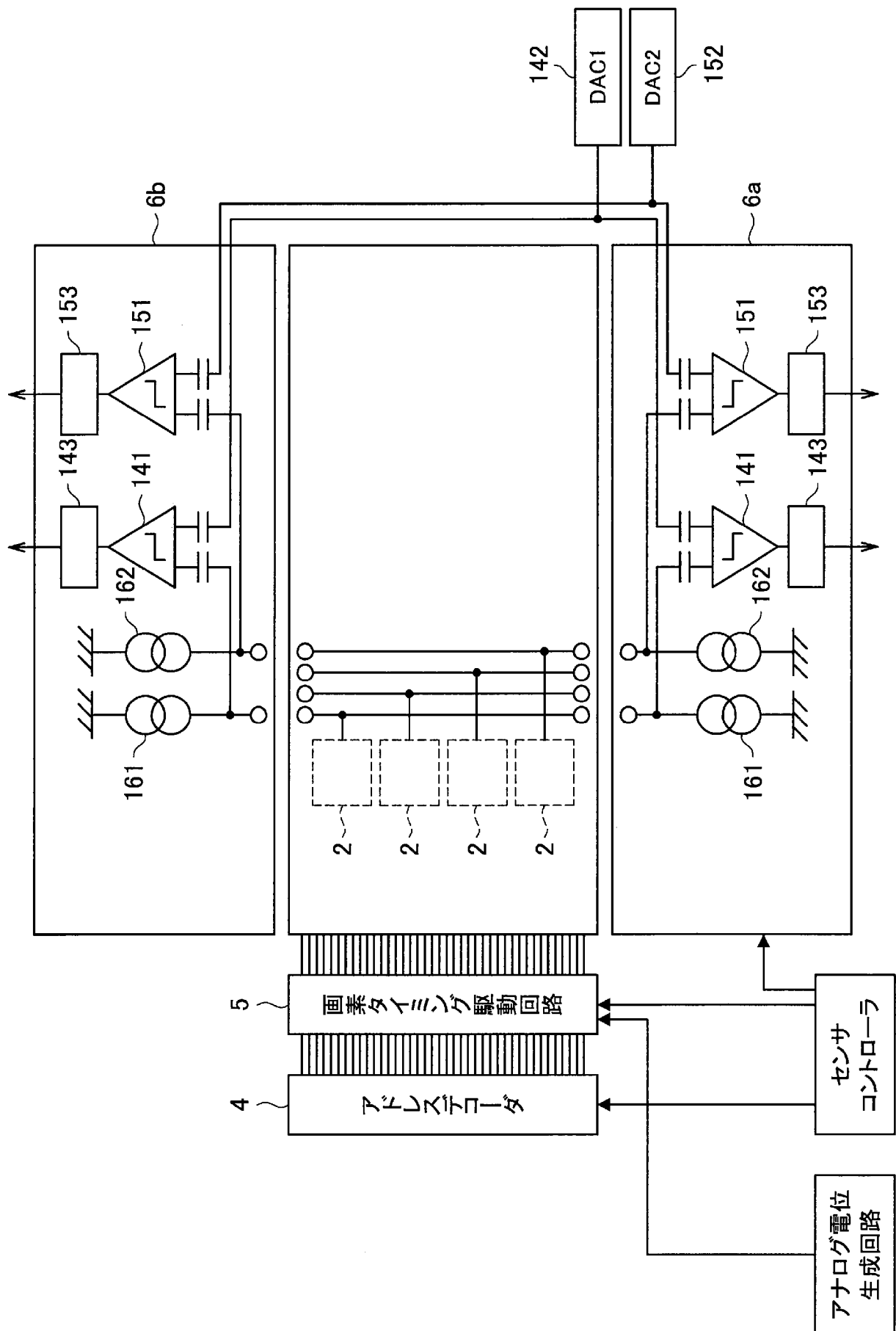
[図1]

1

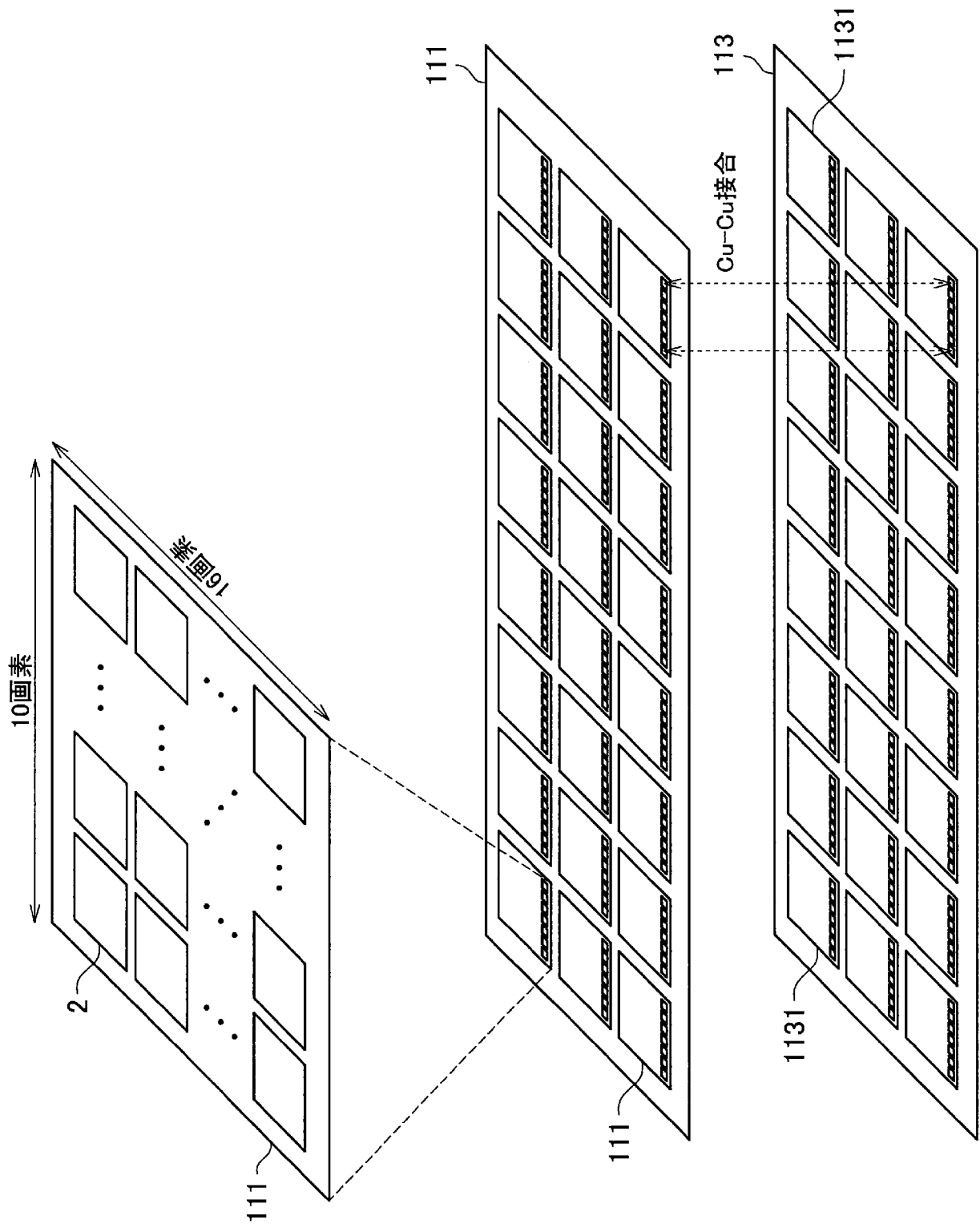
[図2]



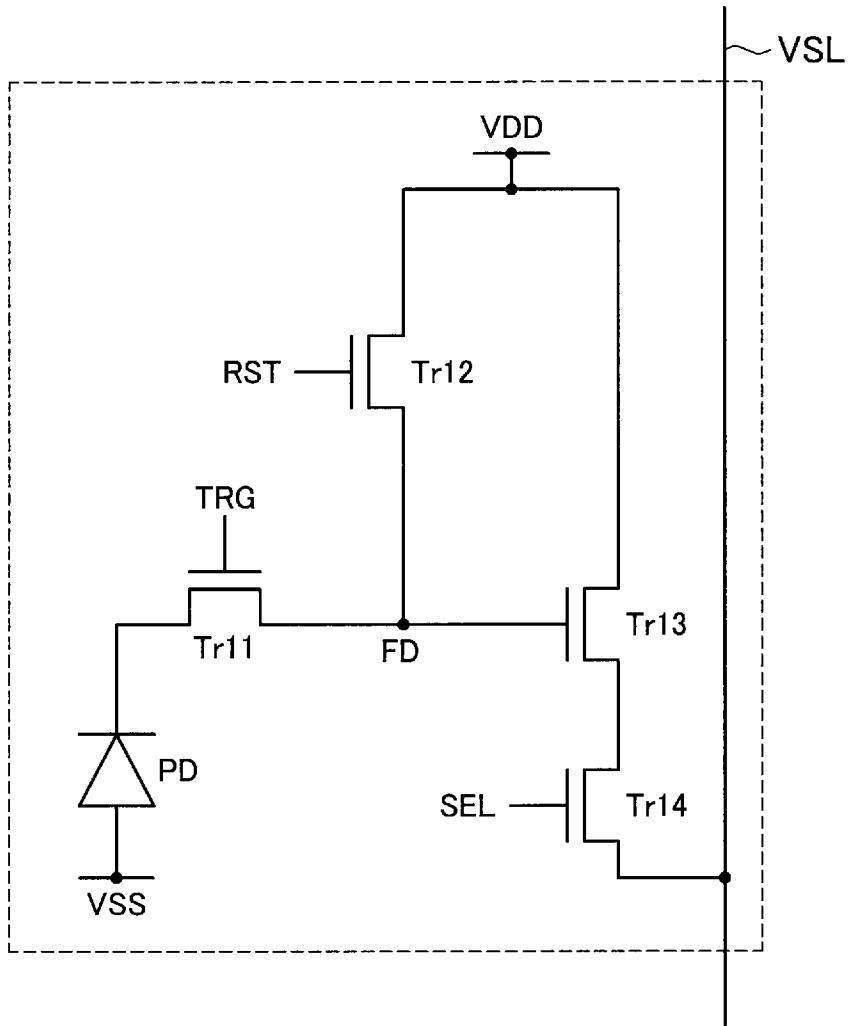
[図4]



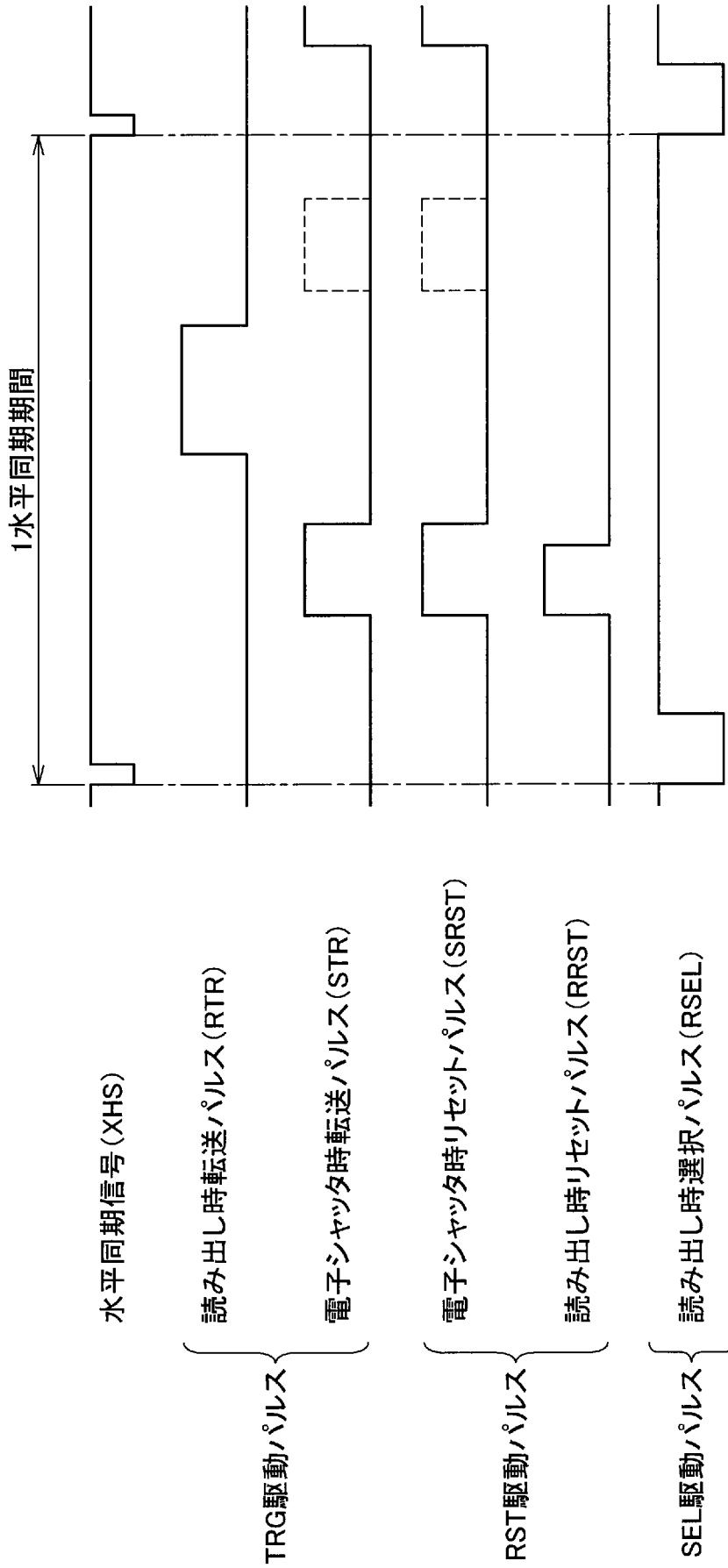
[図5]



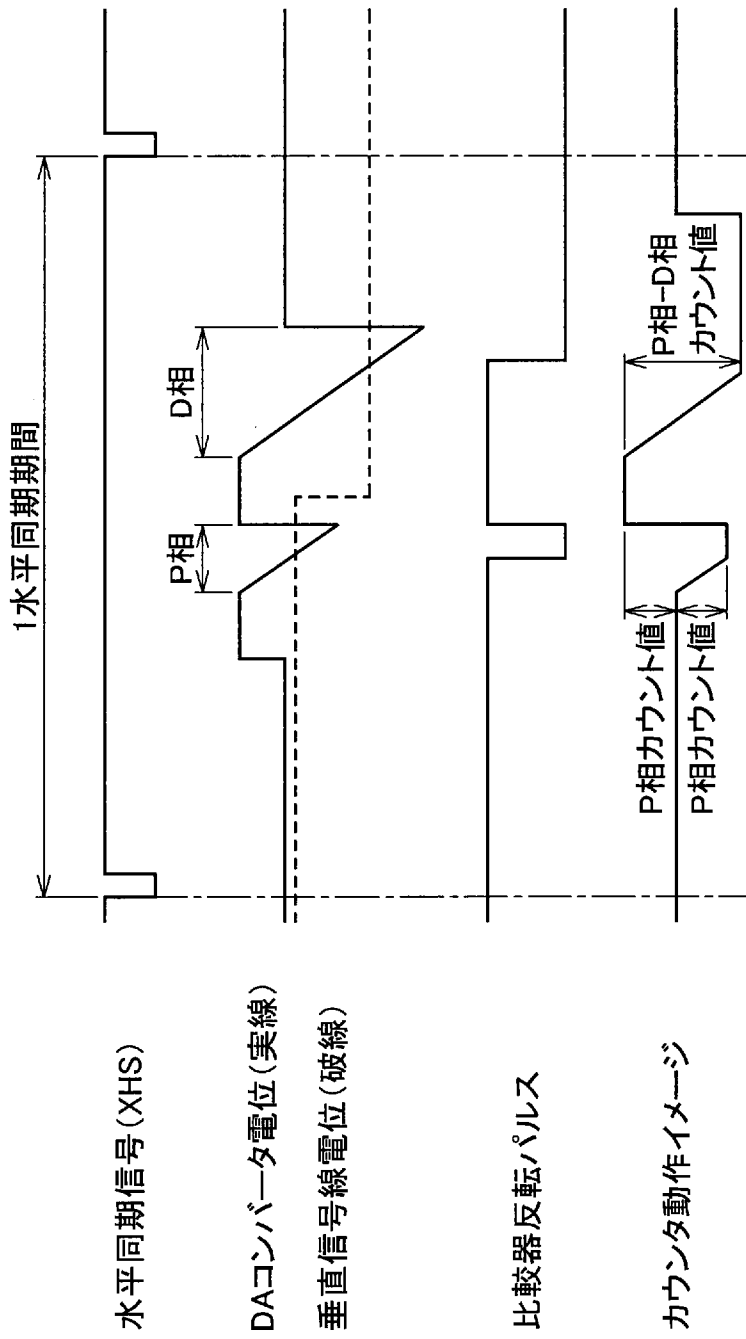
[図6]

2

[図7]

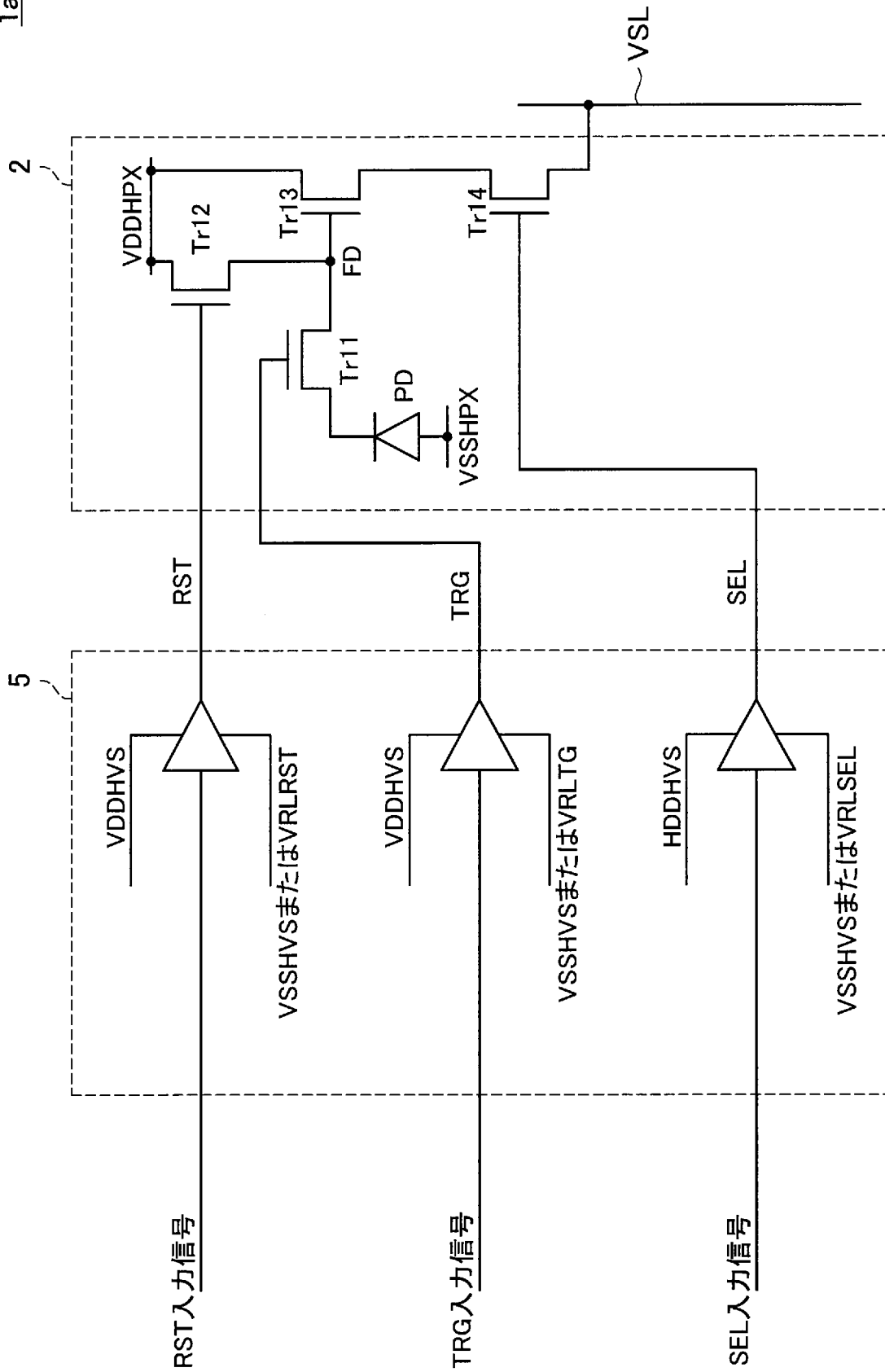


[図8]

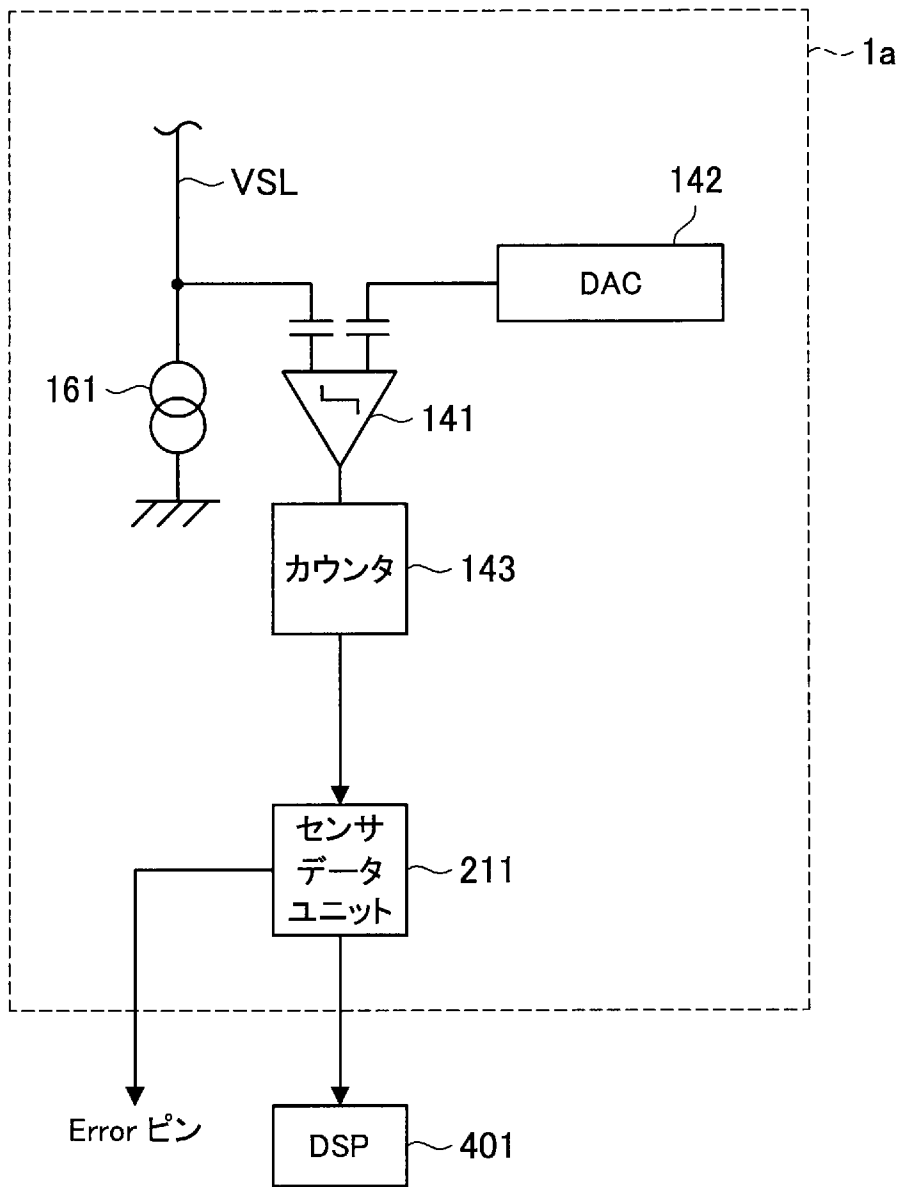


[図9]

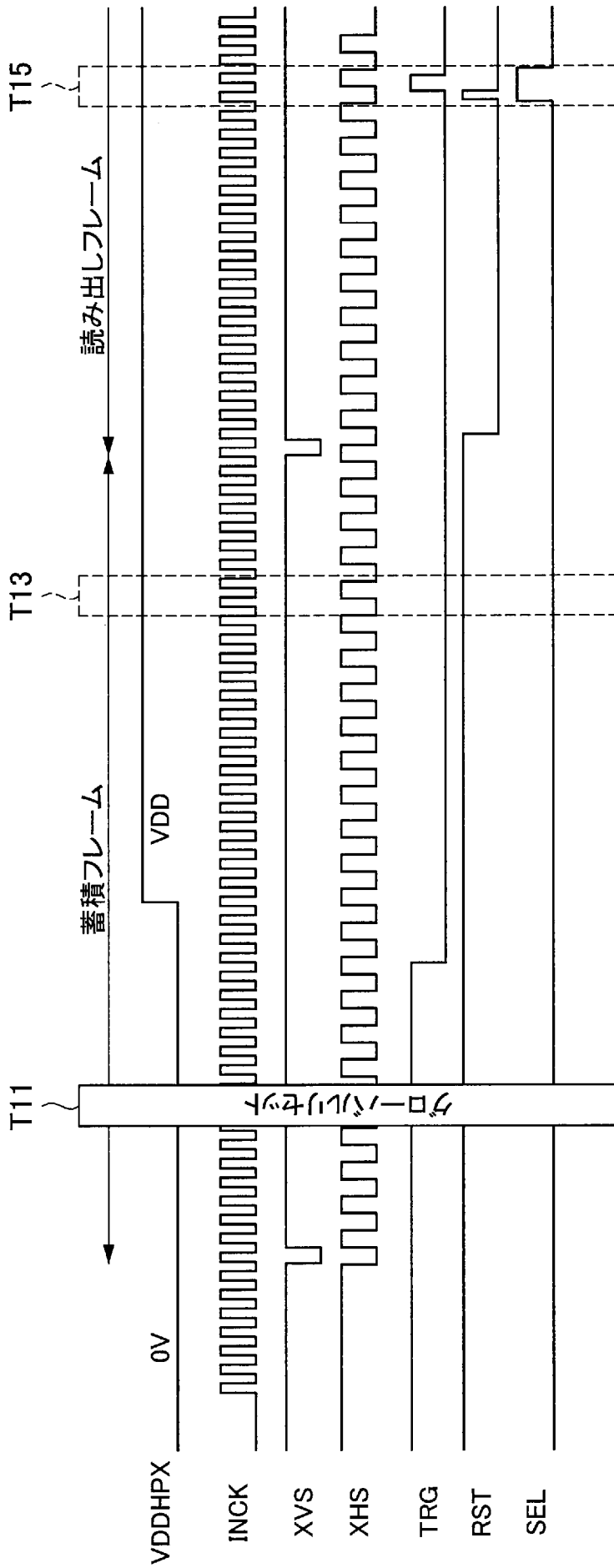
1a



[図10]

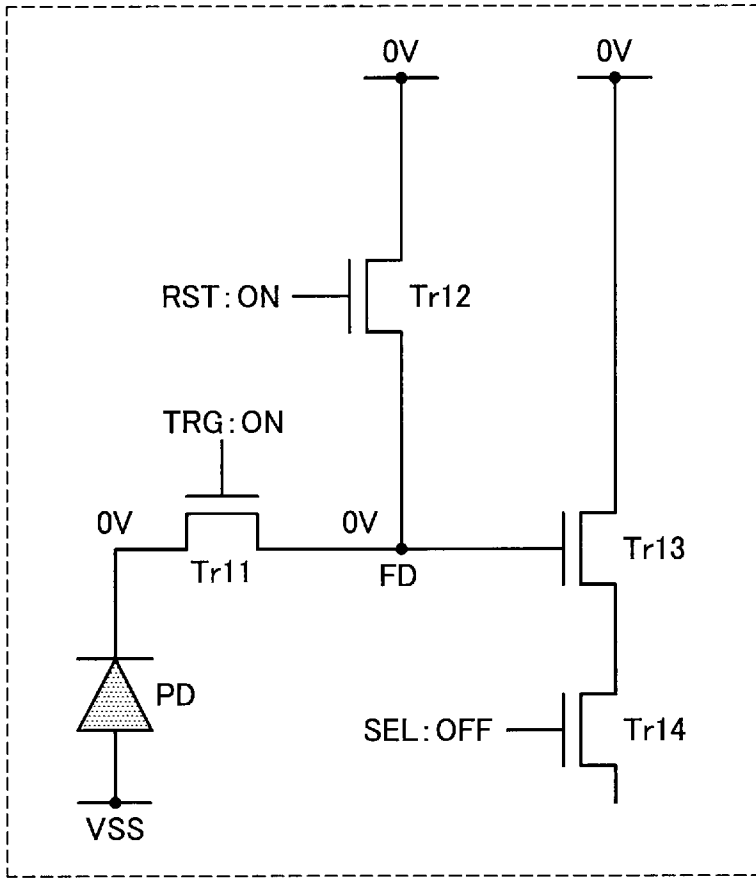


[図11]



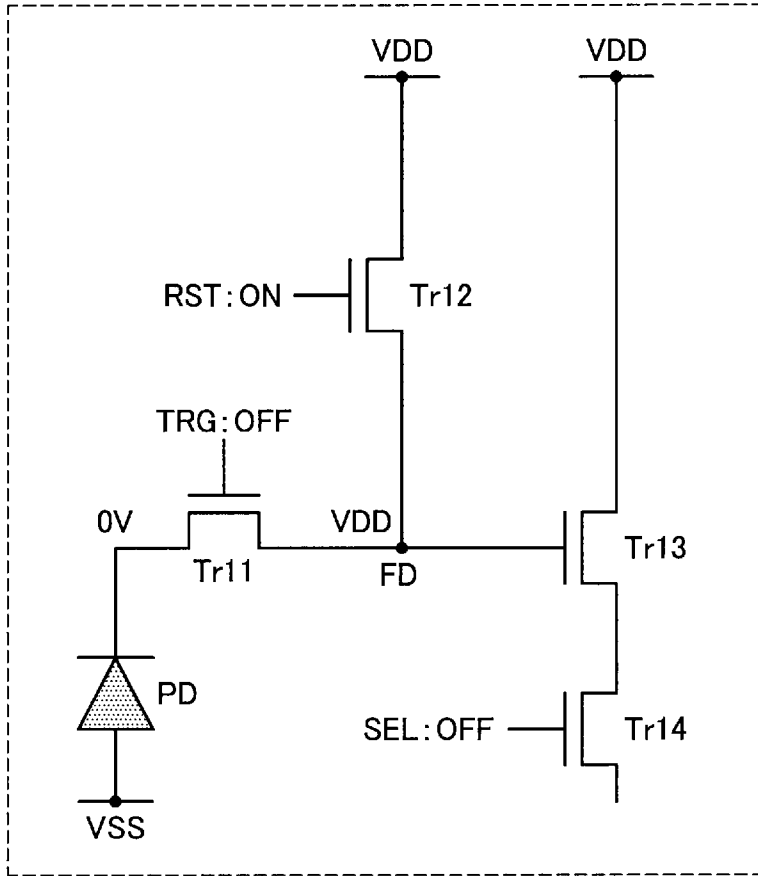
[図12]

2



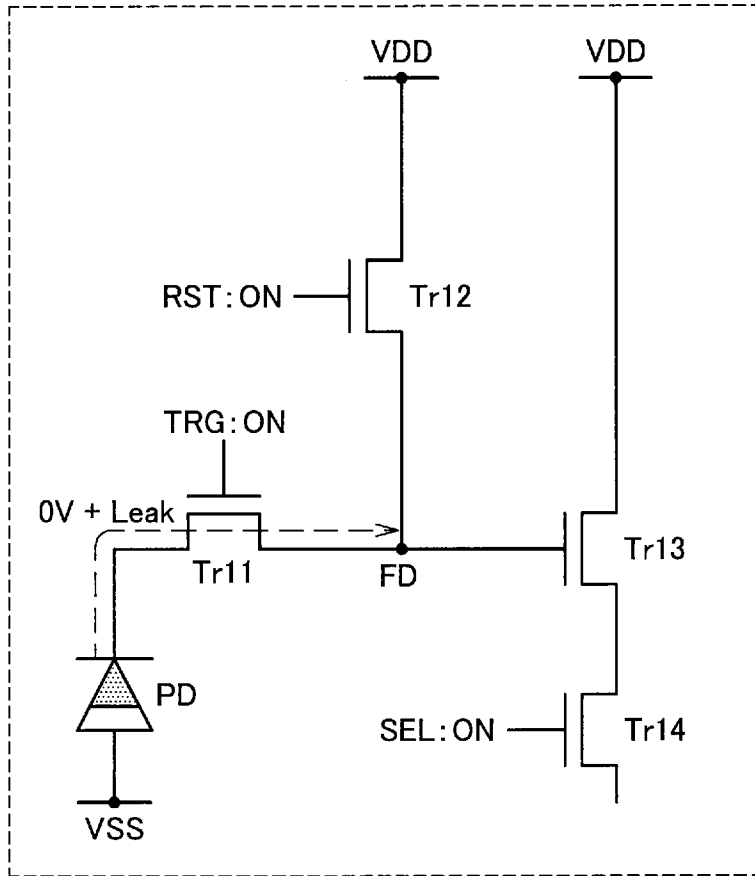
[図13]

2

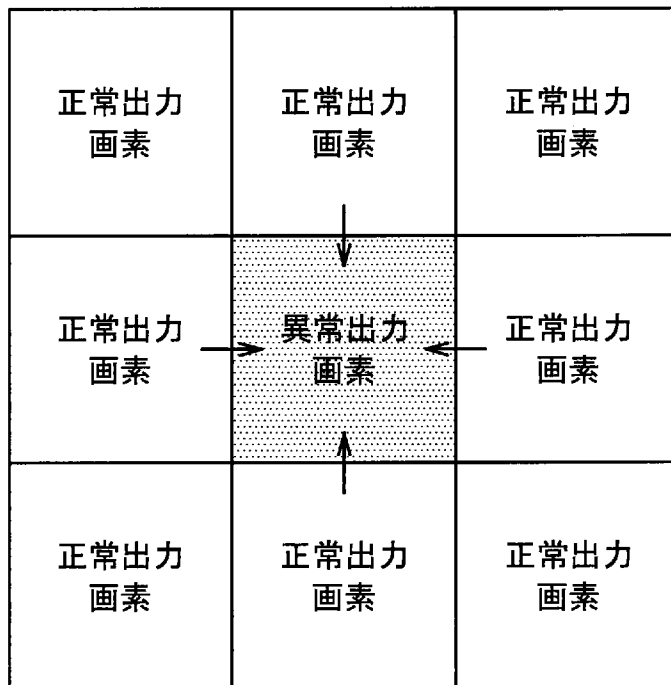


[図14]

2

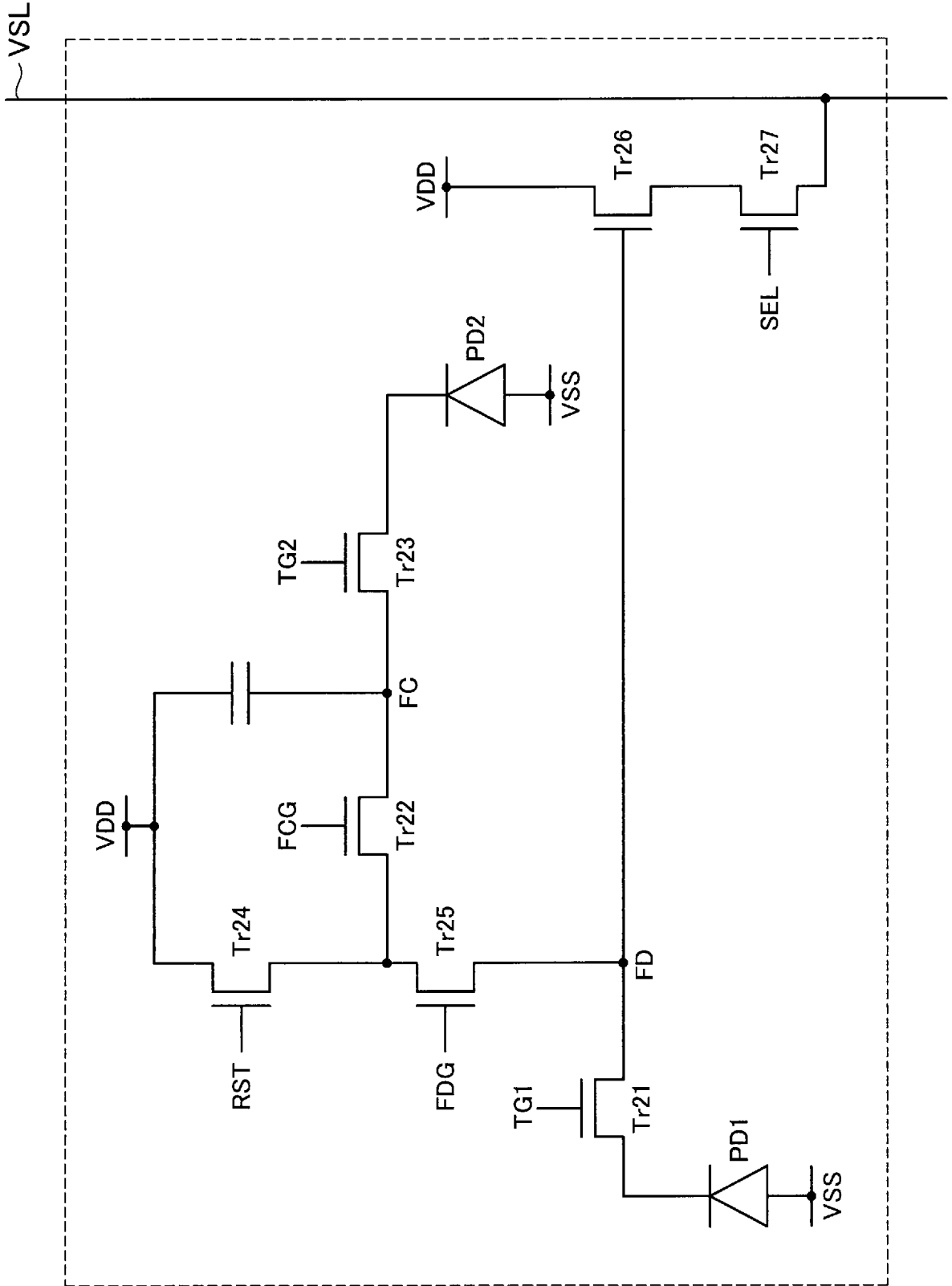


[図15]

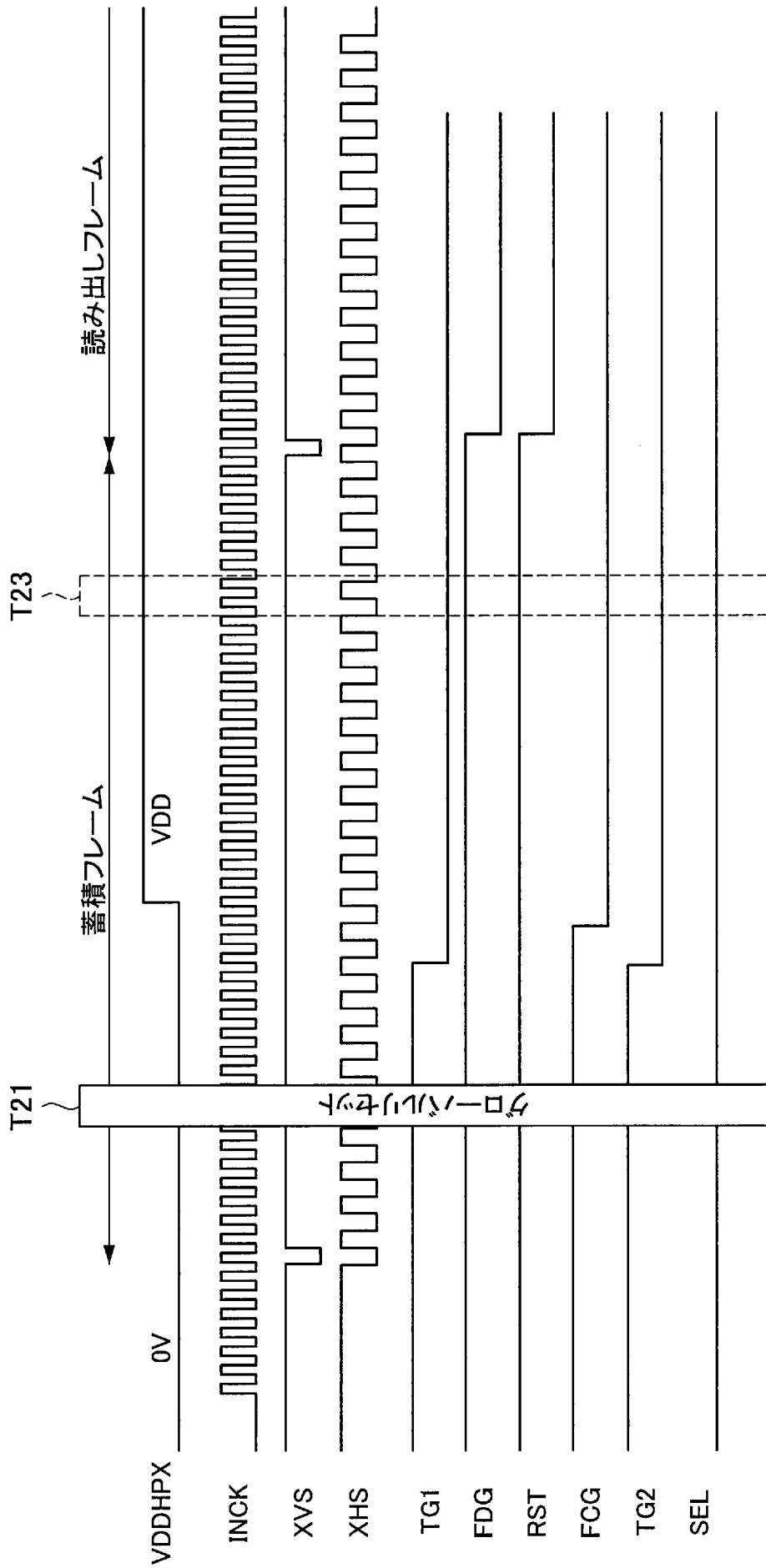


[16]

2c

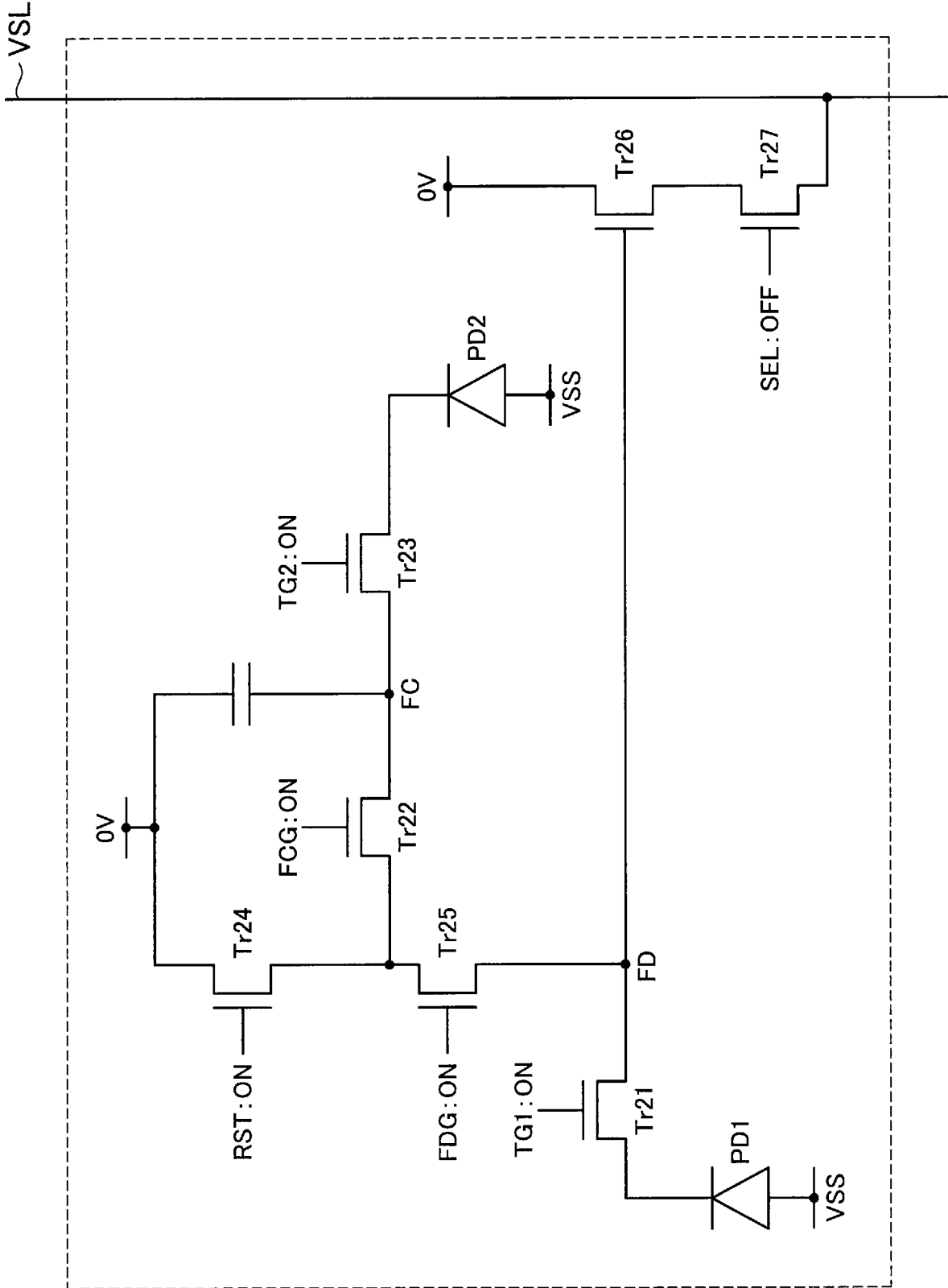


[図17]



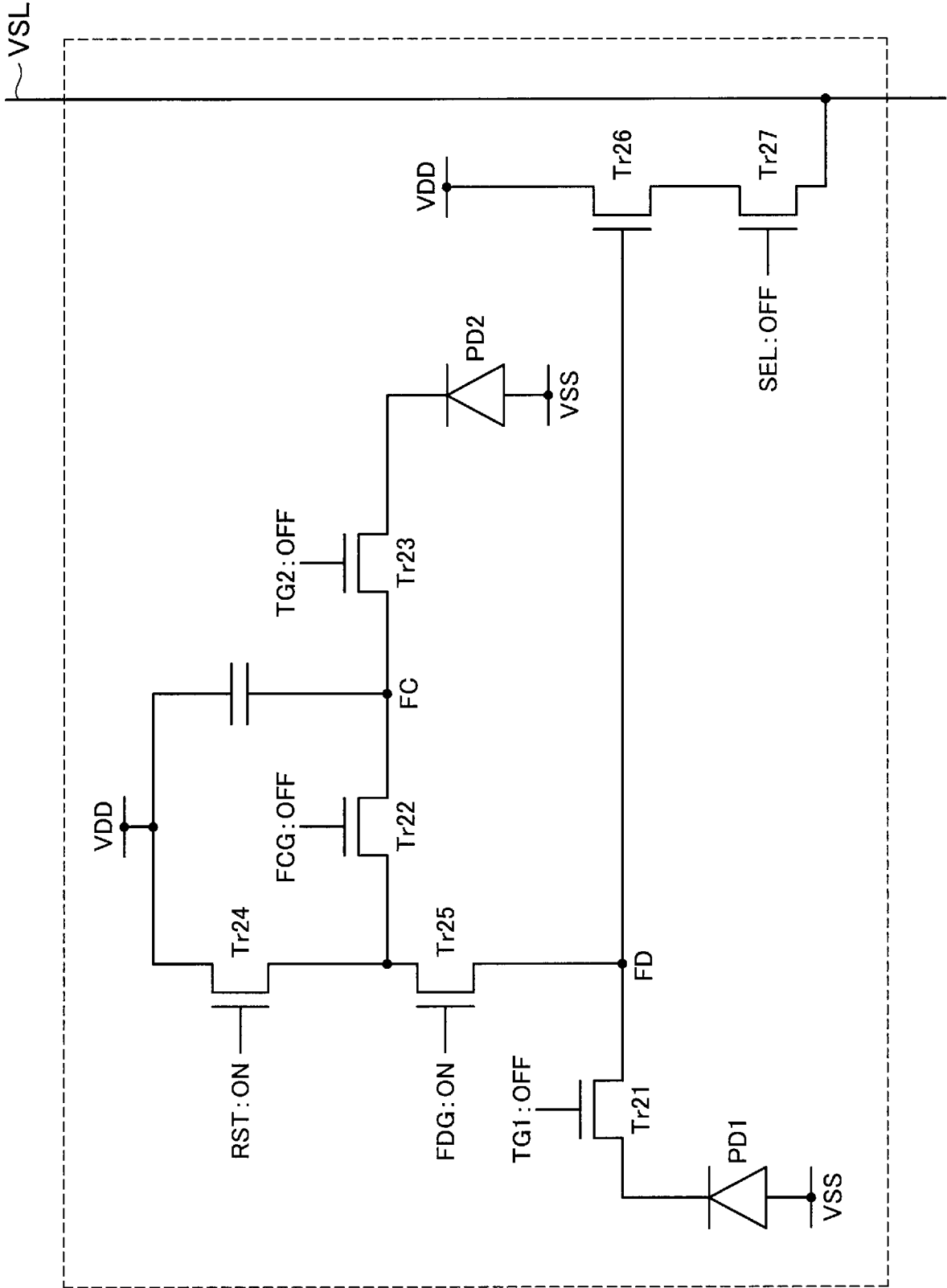
[18]

2c

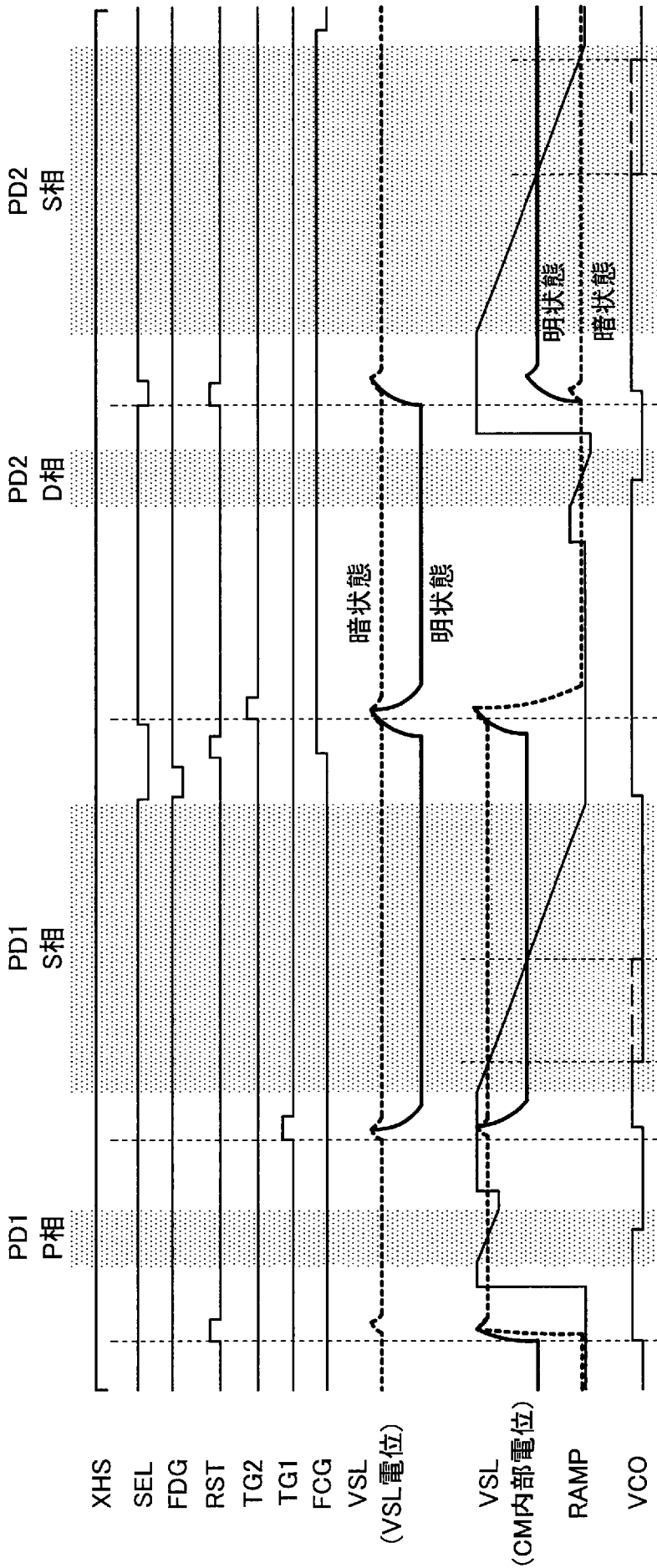


[19]

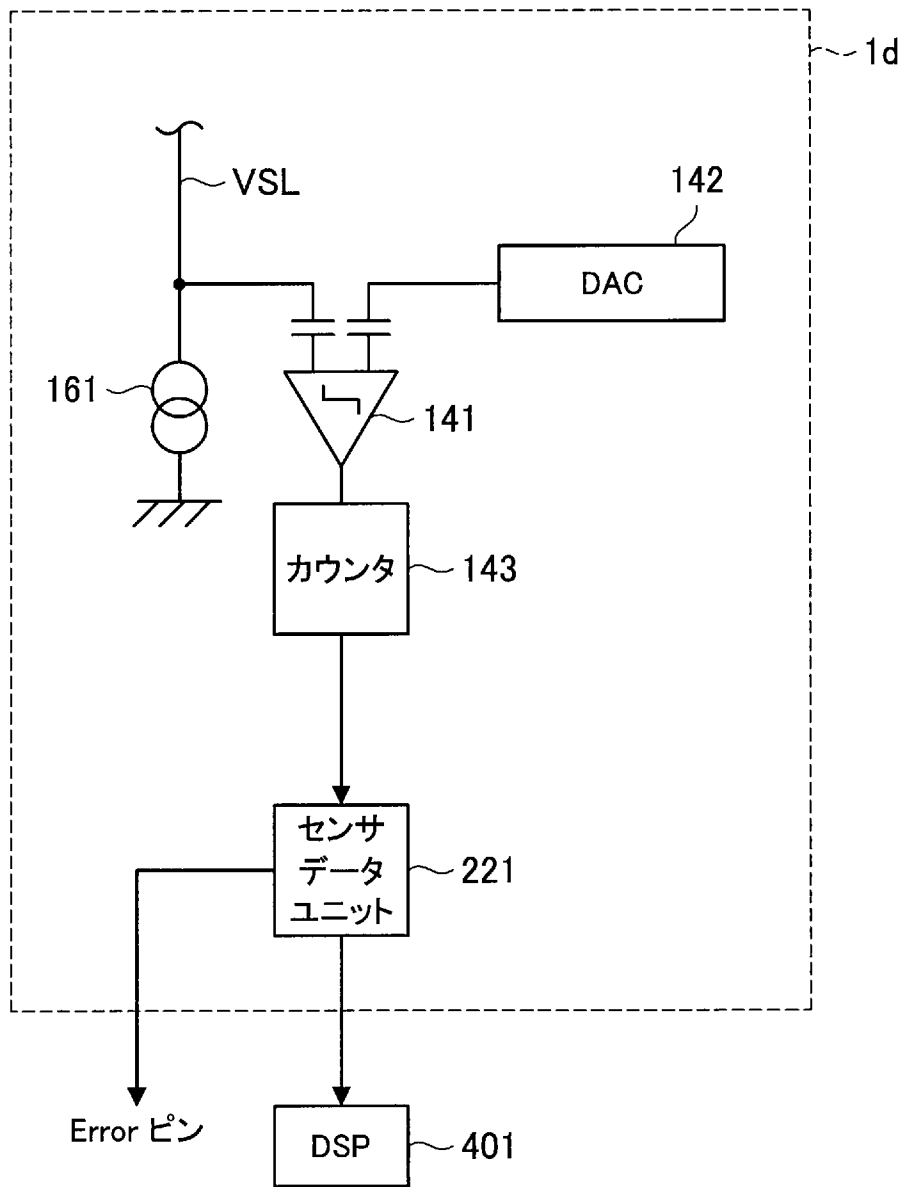
2c



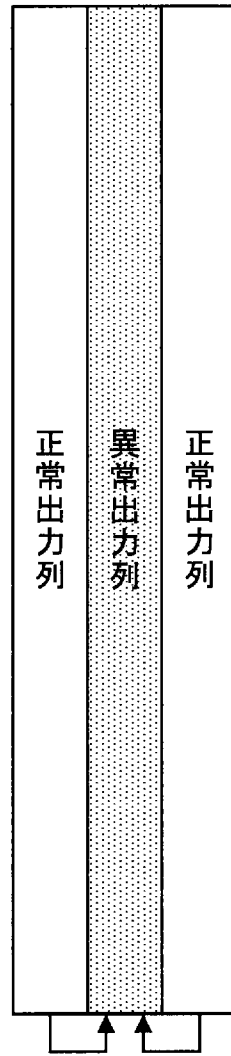
[図20]



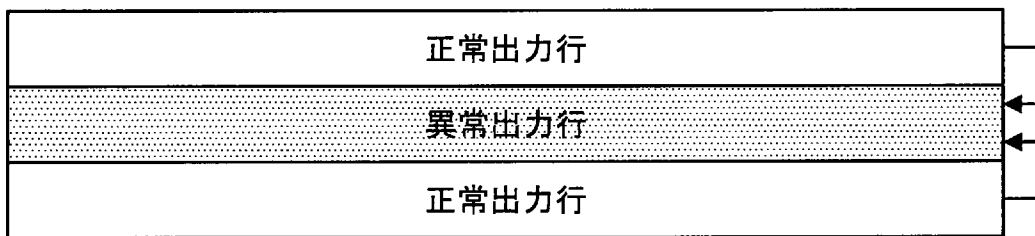
[図21]



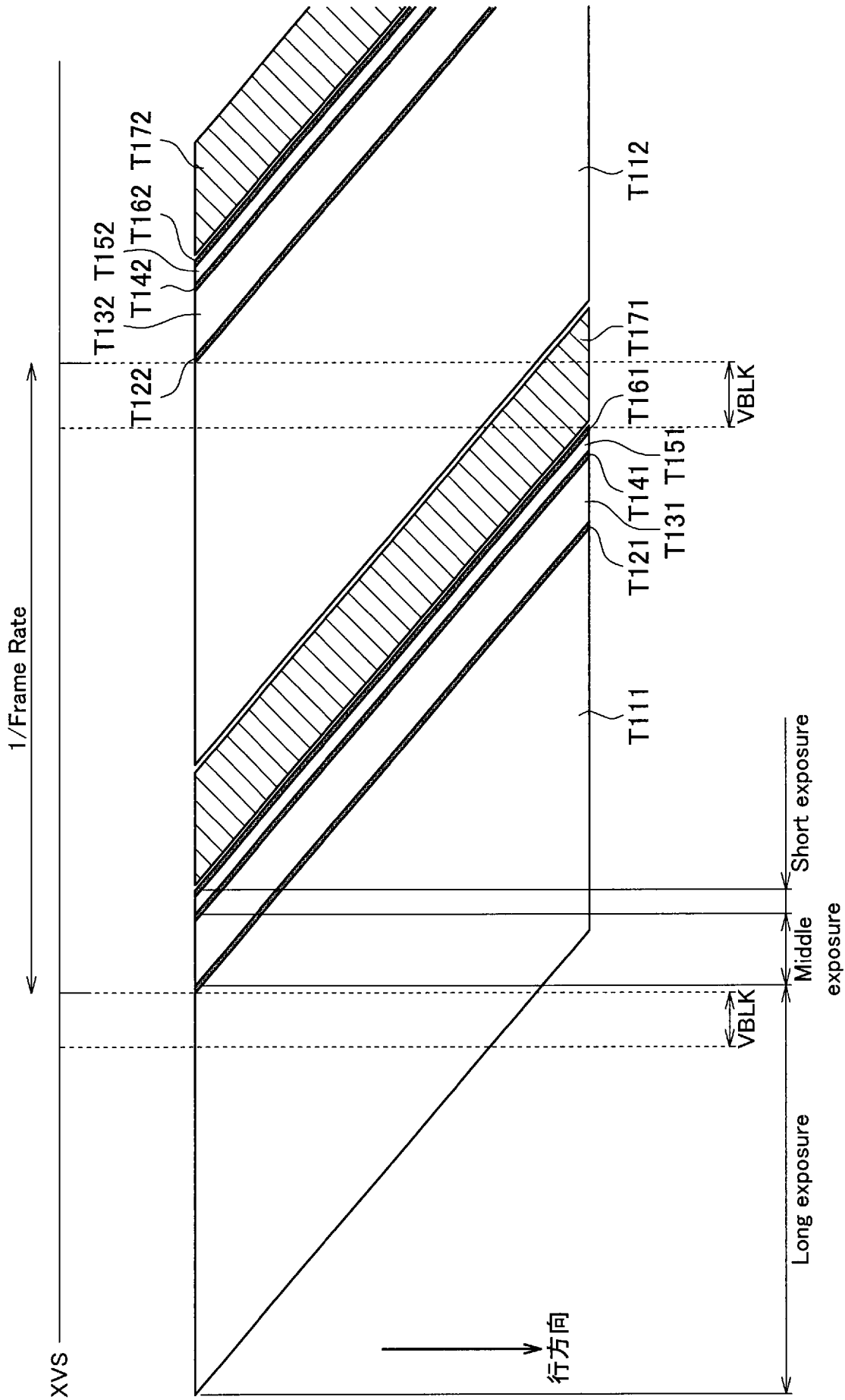
[図22]



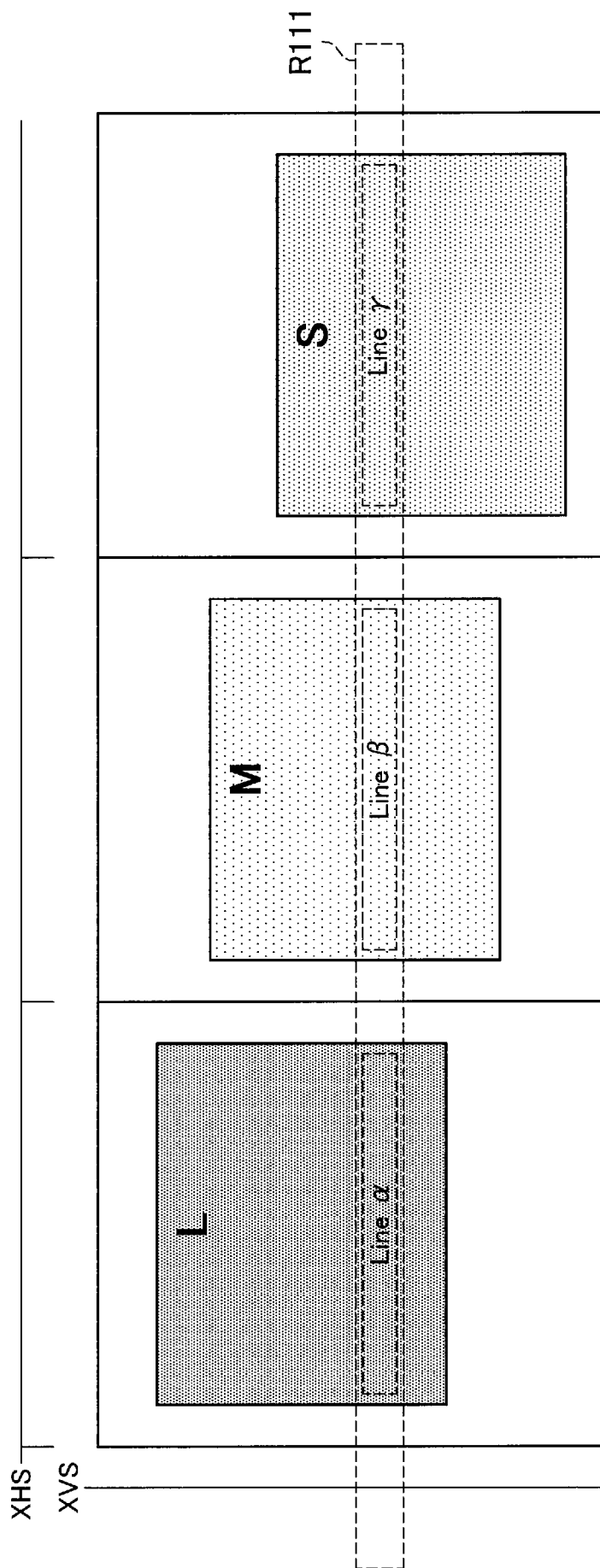
[図23]



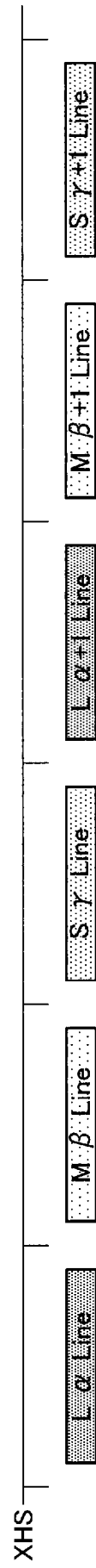
[図24]



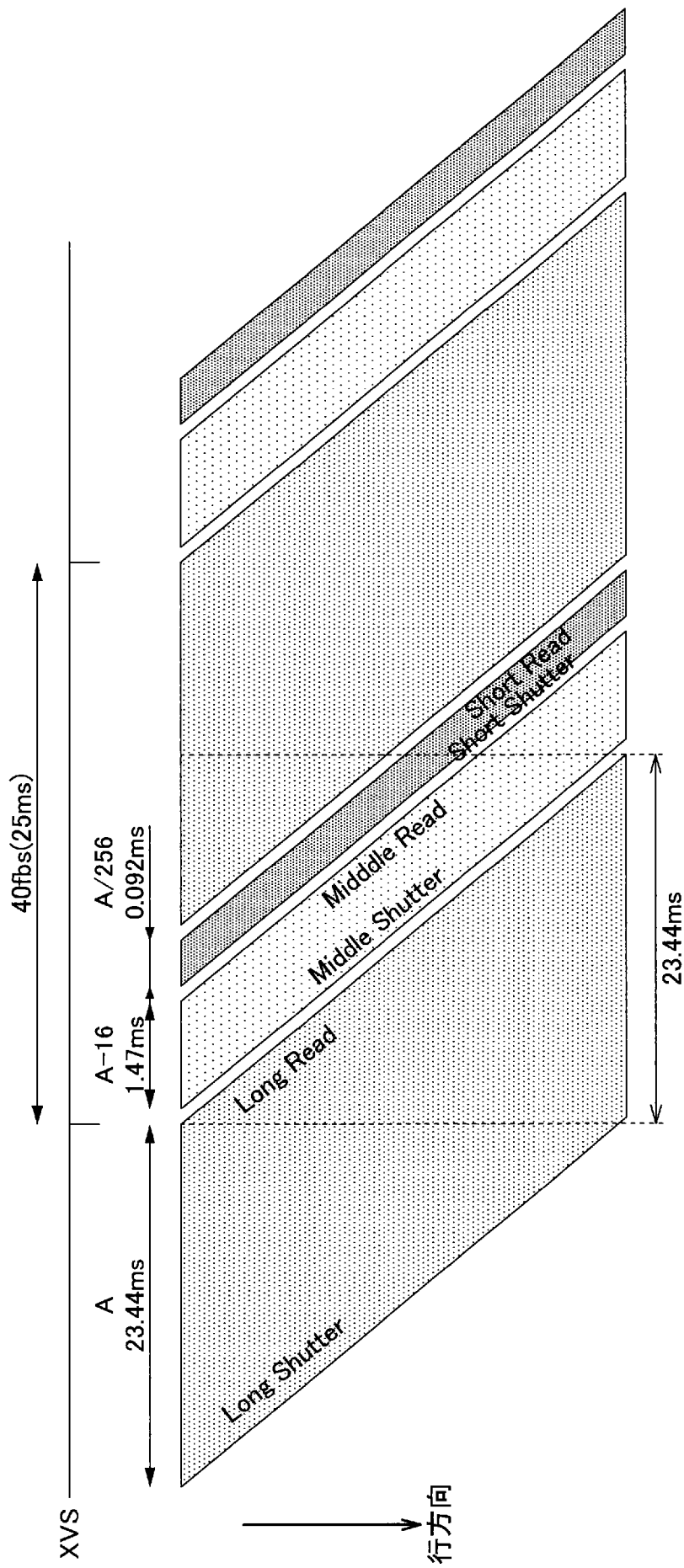
[図25]



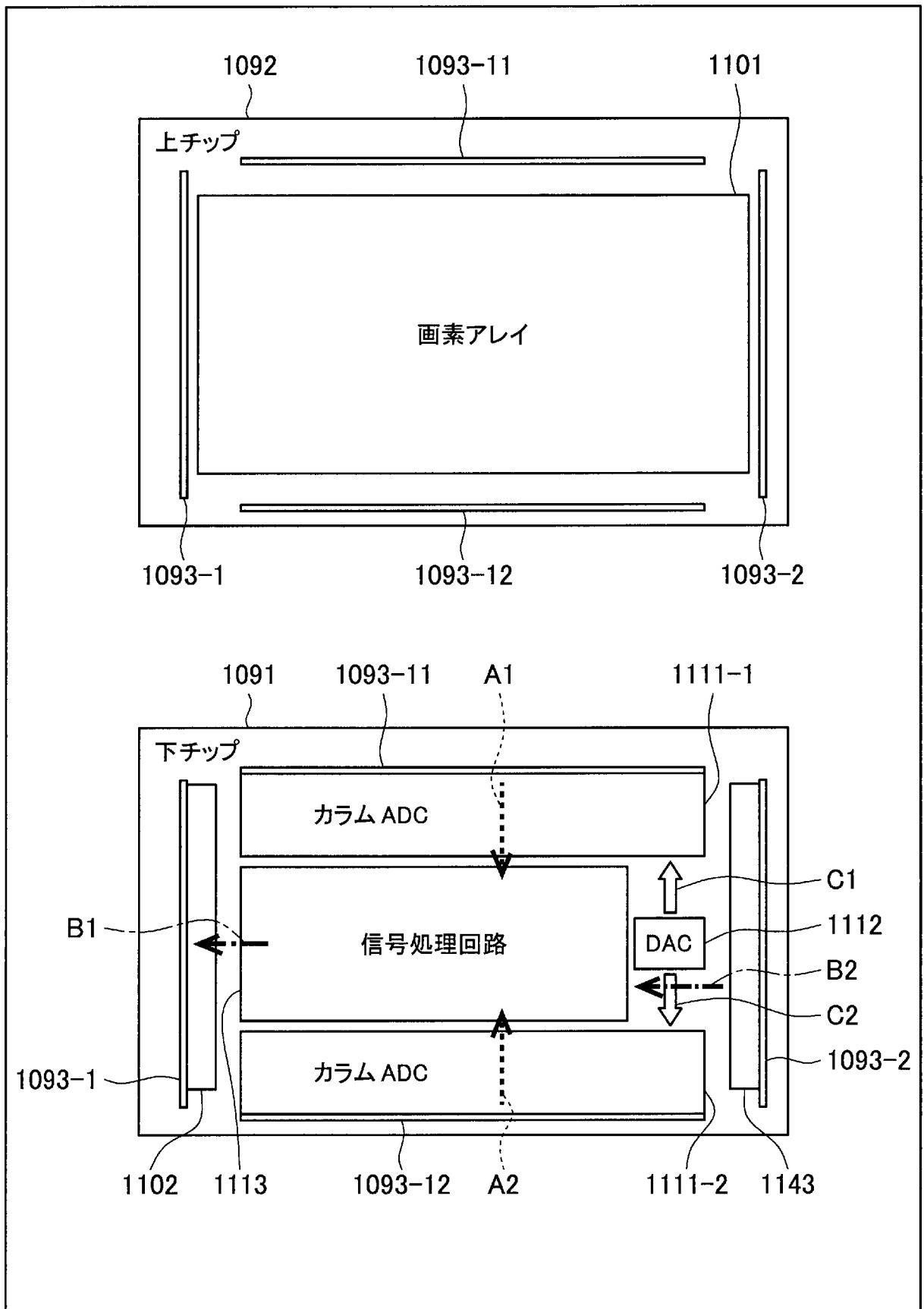
[図26]



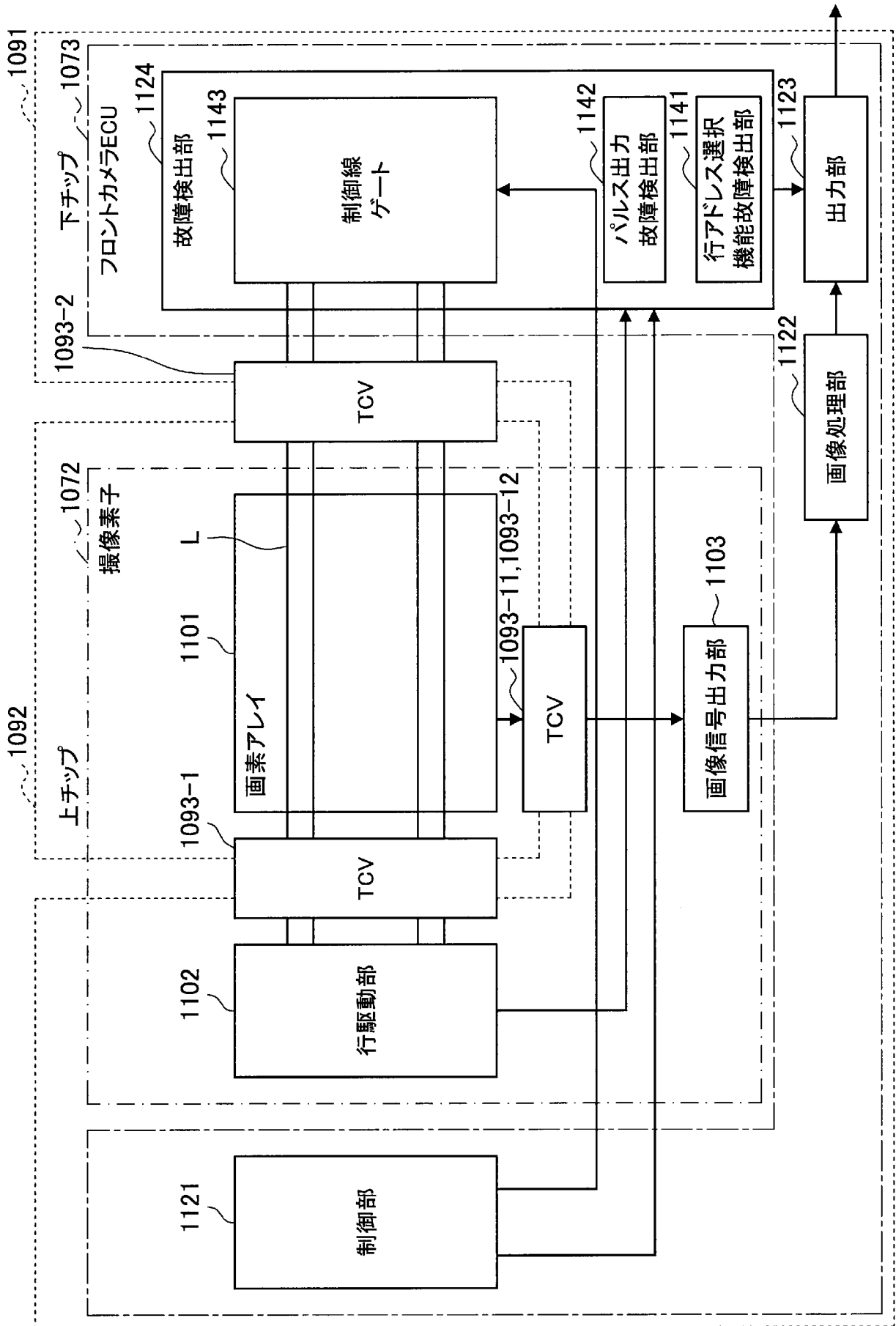
[図27]



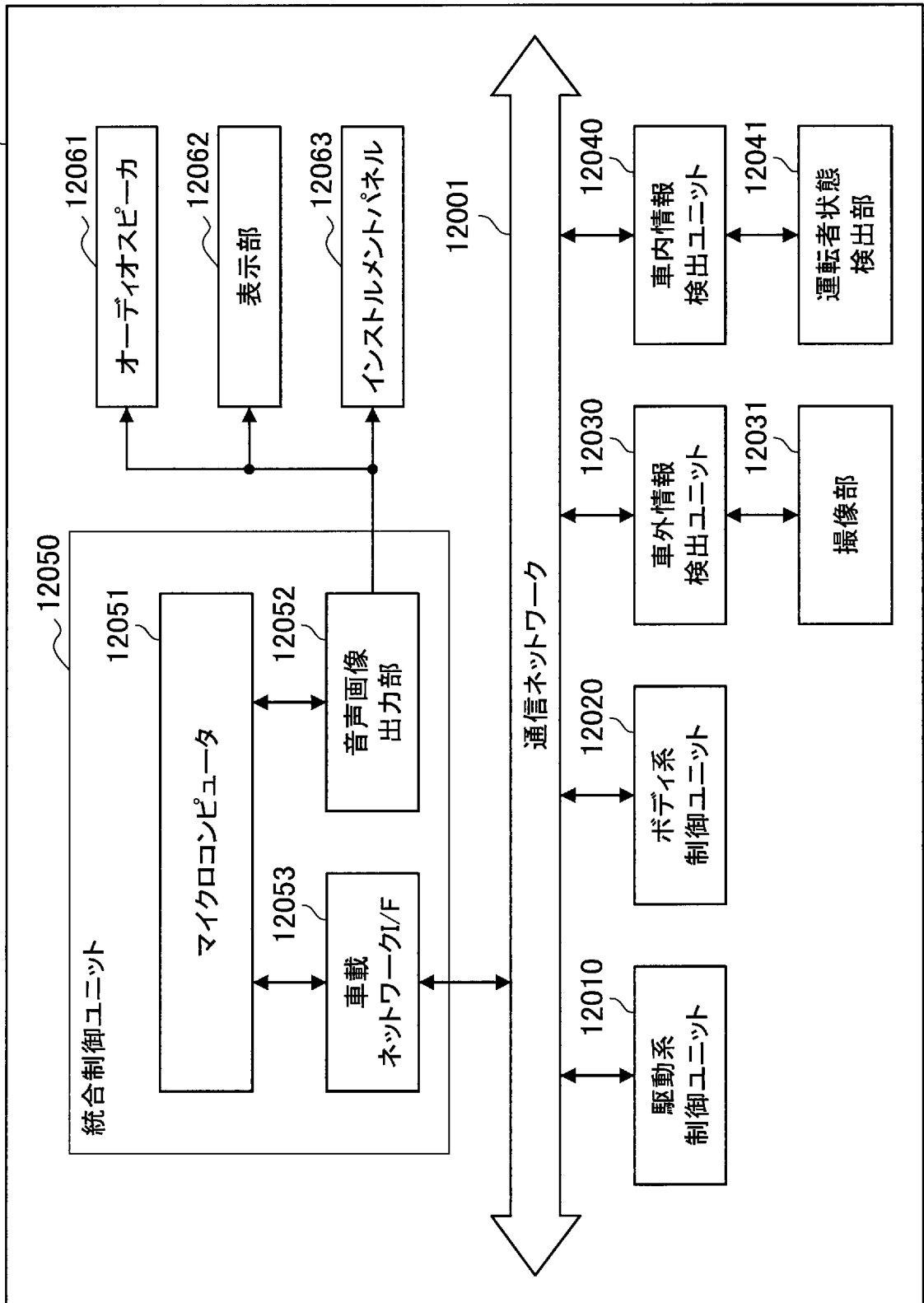
[図28]



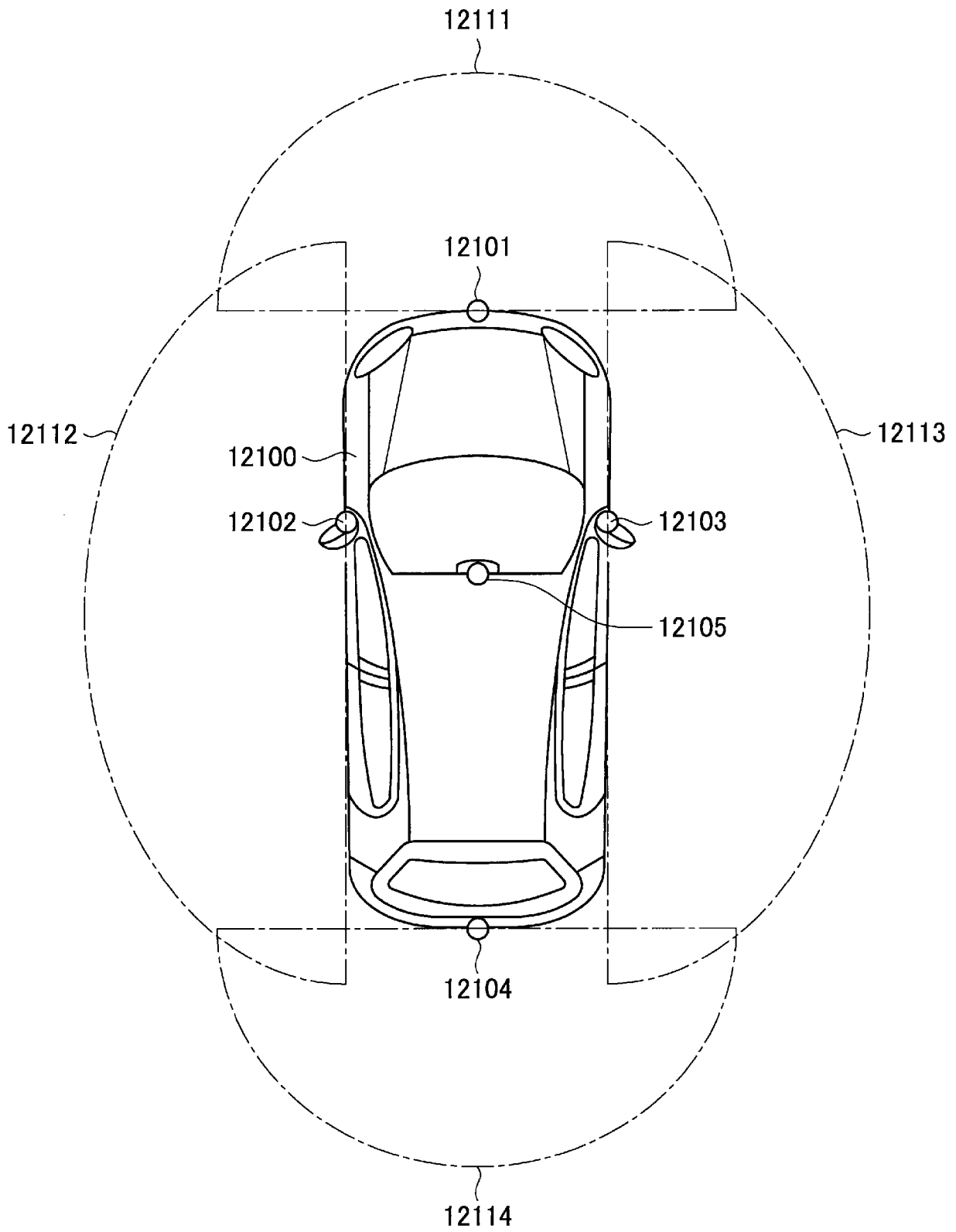
[図29]



[図30]

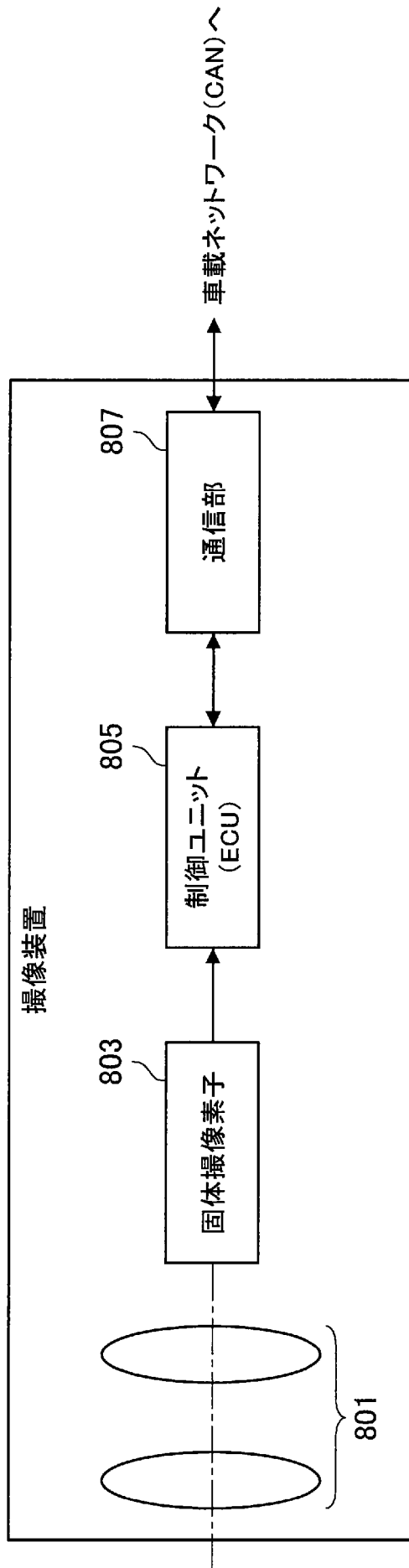


[図31]



[図32]

800



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/040154

<p>A. CLASSIFICATION OF SUBJECT MATTER Int.Cl. H04N5/367 (2011.01) i</p> <p>According to International Patent Classification (IPC) or to both national classification and IPC</p>																
<p>B. FIELDS SEARCHED</p> <p>Minimum documentation searched (classification system followed by classification symbols) Int.Cl. H04N5/367</p> <p>Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched</p> <table style="width:100%; border:none;"> <tr> <td style="width:80%;">Published examined utility model applications of Japan</td> <td style="text-align:right;">1922-1996</td> </tr> <tr> <td>Published unexamined utility model applications of Japan</td> <td style="text-align:right;">1971-2018</td> </tr> <tr> <td>Registered utility model specifications of Japan</td> <td style="text-align:right;">1996-2018</td> </tr> <tr> <td>Published registered utility model applications of Japan</td> <td style="text-align:right;">1994-2018</td> </tr> </table> <p>Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)</p>		Published examined utility model applications of Japan	1922-1996	Published unexamined utility model applications of Japan	1971-2018	Registered utility model specifications of Japan	1996-2018	Published registered utility model applications of Japan	1994-2018							
Published examined utility model applications of Japan	1922-1996															
Published unexamined utility model applications of Japan	1971-2018															
Registered utility model specifications of Japan	1996-2018															
Published registered utility model applications of Japan	1994-2018															
<p>C. DOCUMENTS CONSIDERED TO BE RELEVANT</p> <table border="1" style="width:100%; border-collapse: collapse;"> <thead> <tr> <th style="width:10%;">Category*</th> <th style="width:70%;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="width:20%;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td align="center">Y</td> <td>WO 2006/120815 A1 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 16 November 2006, paragraphs [0090]-[0183] & US 2009/0066793 A1, paragraphs [0155]-[0248]</td> <td align="center">1-5, 7-14, 16-22</td> </tr> <tr> <td align="center">Y</td> <td>JP 2013-65995 A (RICOH CO., LTD.) 11 April 2013, paragraphs [0016]-[0068] (Family: none)</td> <td align="center">1-5, 7-14, 16-22</td> </tr> <tr> <td align="center">Y</td> <td>JP 2016-208402 A (SONY CORP.) 08 December 2016, paragraphs [0001]-[0260] & WO 2016/175036 A1, paragraphs [0001]-[0260]</td> <td align="center">5, 8, 9, 14, 18, 19, 22</td> </tr> <tr> <td align="center">A</td> <td>JP 2011-229120 A (SONY CORP.) 10 November 2011 & US 2011/0242381 A1</td> <td align="center">6, 15</td> </tr> </tbody> </table>		Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	Y	WO 2006/120815 A1 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 16 November 2006, paragraphs [0090]-[0183] & US 2009/0066793 A1, paragraphs [0155]-[0248]	1-5, 7-14, 16-22	Y	JP 2013-65995 A (RICOH CO., LTD.) 11 April 2013, paragraphs [0016]-[0068] (Family: none)	1-5, 7-14, 16-22	Y	JP 2016-208402 A (SONY CORP.) 08 December 2016, paragraphs [0001]-[0260] & WO 2016/175036 A1, paragraphs [0001]-[0260]	5, 8, 9, 14, 18, 19, 22	A	JP 2011-229120 A (SONY CORP.) 10 November 2011 & US 2011/0242381 A1	6, 15
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.														
Y	WO 2006/120815 A1 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 16 November 2006, paragraphs [0090]-[0183] & US 2009/0066793 A1, paragraphs [0155]-[0248]	1-5, 7-14, 16-22														
Y	JP 2013-65995 A (RICOH CO., LTD.) 11 April 2013, paragraphs [0016]-[0068] (Family: none)	1-5, 7-14, 16-22														
Y	JP 2016-208402 A (SONY CORP.) 08 December 2016, paragraphs [0001]-[0260] & WO 2016/175036 A1, paragraphs [0001]-[0260]	5, 8, 9, 14, 18, 19, 22														
A	JP 2011-229120 A (SONY CORP.) 10 November 2011 & US 2011/0242381 A1	6, 15														
<p><input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.</p>																
<p>* Special categories of cited documents:</p> <table style="width:100%; border:none;"> <tr> <td style="width:50%; vertical-align:top;"> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p> </td> <td style="width:50%; vertical-align:top;"> <p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p> </td> </tr> </table>		<p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>													
<p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>															
<p>Date of the actual completion of the international search 09 January 2018 (09.01.2018)</p>	<p>Date of mailing of the international search report 30 January 2018 (30.01.2018)</p>															
<p>Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan</p>	<p>Authorized officer</p> <p>Telephone No.</p>															

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H04N5/367(2011.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H04N5/367

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2006/120815 A1 (松下電器産業株式会社) 2006.11.16, 段落 [0090]-[0183] & US 2009/0066793 A1, 段落[0155]-[0248]	1-5, 7-14, 16- 22
Y	JP 2013-65995 A (株式会社リコー) 2013.04.11, 段落[0016]-[0068] (ファミリーなし)	1-5, 7-14, 16- 22
Y	JP 2016-208402 A (ソニー株式会社) 2016.12.08, 段落 [0001]-[0260] & WO 2016/175036 A1, 段落[0001]-[0260]	5, 8, 9, 14, 18, 19, 22

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
- 「O」 口頭による開示、使用、展示等に言及する文献
- 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」 同一パテントファミリー文献

国際調査を完了した日

09.01.2018

国際調査報告の発送日

30.01.2018

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

松永 隆志

5V

4228

電話番号 03-3581-1101 内線 3571

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2011-229120 A (ソニー株式会社) 2011. 11. 10, & US 2011/0242381 A1	6, 15