



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

224 814

(11)

(B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 16 03 82
(21) PV 1788 - 82

(51) Int. Cl.³ G 06 F 3/153

(40) Zveřejněno 27 05 83

(45) Vydáno 01 11 84

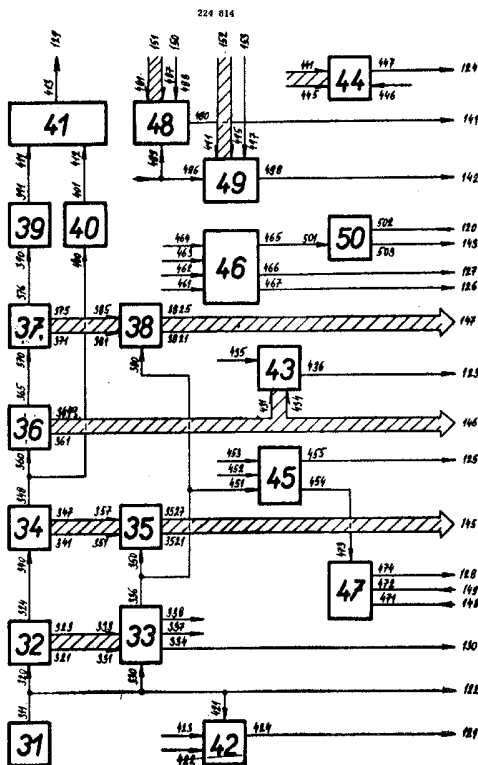
(75)

Autor vynálezu

HRDLIČKA DRAHOMÍR ing., BRNO

(54)

Zapojení časového zdroje zobrazovací jednotky s obrazovkou



Vynález se týká zapojení časového zdroje zobrazovací jednotky s obrazovkou.

Malá zařízení výpočetní techniky, zejména pasivní i inteligentní terminální jednotky, užívají pro styk operátora s počítačem obrazovky a klávesnice. Generování znaků na stínítku obrazovky se děje periodicky a synchronně s časovým ovládním pohybu elektronového paprsku, který vytváří na stínítku obrazovky řádkový rastr, podobně jako je tomu v televizní technice. Postupným řízením paprsku se dosáhne rovnoměrného pokrytí celé plochy obrazovky. Pro dosažení stabilní polohy zobrazení znaků na obrazovce je třeba uspořádat časový sled řídicích impulsů, které zajišťují časový rozklad paprsku na stínítku obrazovky a dosáhnout časové shody výběru dat z paměti zobrazovací jednotky s tvorbou řádkového rastru a časovým sledem impulsů, které provádí jasovou modulaci obrazovky. Základními obvody pro zajištění požadovaných časových posloupností řídicích impulsů zobrazovací jednotky s obrazovkou jsou obvody časového zdroje. Dosud užívané časové zdroje pro vytváření časových posloupností jsou relativně složité, přičemž složitost obvodů narůstá s množstvím zobrazovaných znaků na stínítku obrazovky. U velkokapacitních zobrazovacích jednotek s počtem zobrazovaných znaků kolem dvou tisíc, je kmitočet oscilátoru větší než 10 MHz a užívané obvody pracují blízko svého mezního kmitočtu, což snižuje spolehlivost celého zařízení. Rovněž tak nezbytná součinnost mezi řídicími impulsy pro synchronní činnost rozkladových obvodů a řídicími impulsy pro ovládní paměťového bloku zobrazovací jednotky a impulsů pro jasovou modulaci paprsku nabývá na složitosti, objemu a ceně elektronických prvků.

Uvedené nevýhody odstraňuje a další zdokonalení v této oblasti techniky přináší zapojení časového zdroje zobrazovací

jednotky s obrazovkou podle vynálezu, jehož podstatou je, že výstup oscilátoru je připojen na vstup čítače bodů, na čtvrtý vstup dekodéru čítaných bodů, na první vstup prvního hradlovacího obvodu, na devátý vstup pátého sekvenčního obvodu, na šestý vstup šestého sekvenčního obvodu a tvoří současně druhý výstup zapojení, první až třetí výstup čítače bodů jsou připojeny na první až třetí vstup dekodéru čítaných bodů, přičemž druhý výstup čítače bodů je dále připojen na druhý vstup prvního hradlovacího obvodu a jeho třetí výstup je dále připojen na třetí vstup prvního hradlovacího obvodu, na třetí vstup třetího sekvenčního obvodu a na třetí vstup čtvrtého sekvenčního obvodu, první výstup dekodéru čítaných bodů tvoří současně desátý výstup zapojení, kdežto jeho druhý výstup je připojen na první vstup první paměti adresy, na první vstup druhé paměti adresy a na první vstup třetího sekvenčního obvodu, třetí výstup dekodéru čítaných bodů je připojen na druhý vstup třetího sekvenčního obvodu, kdežto jeho čtvrtý výstup je připojen na čtvrtý vstup čtvrtého sekvenčního obvodu, výstup prvního hradlovacího obvodu tvoří současně první výstup zapojení, první vstup druhého hradlovacího obvodu tvoří současně třetí vstup zapojení, kdežto jeho druhý vstup tvoří současně druhý vstup zapojení, výstup druhého hradlovacího obvodu tvoří současně osmý výstup zapojení, čtvrtý výstup čítače bodů je připojen na vstup čítače znaků, jehož první až sedmý výstup jsou připojeny na druhý až osmý vstup první paměti adresy, sedmý výstup čítače znaků je dále připojen na druhý vstup čtvrtého sekvenčního obvodu a na pátý vstup prvního sekvenčního obvodu, osmý výstup čítače znaků je připojen na vstup čítače řádků rastru a na vstup druhého monostabilního klopného obvodu, jehož výstup je připojen na druhý vstup součtového hradla, první až sedmý výstup první paměti adresy tvoří současně první skupinu výstupů zapojení, první výstup třetího sekvenčního obvodu je připojen na třetí vstup druhého hradlovacího obvodu, kdežto jeho druhý výstup tvoří současně pátý výstup zapojení, první až čtvrtý výstup čítače řádků rastru jsou připojeny na první až čtvrtý vstup prvního sekvenčního obvodu a tvoří současně druhou skupinu výstupů zapojení, kdežto jeho pátý výstup je připojen na vstup čítače textových řádků, čtvrtý výstup čítače řádků rastru je dále připojen na šestý vstup druhého sekvenčního obvodu, výstup prvního sekvenčního obvodu tvoří současně třetí výstup zapojení, první až pátý výstup čítače textových řádků je připojen na dru-

hý až šestý vstup druhé paměti adresy a na první až pátý vstup druhého sekvenčního obvodu, jehož výstup tvoří současně čtvrtý výstup zapojení, šestý výstup čítače textových řádků je připojen na vstup prvního monostabilního klopného obvodu, jehož výstup je připojen na první vstup součtového hradla, výstup součtového hradla tvoří současně devátý výstup zapojení, první až pátý výstup druhé paměti adresy tvoří současně třetí skupinu výstupů zapojení, první výstup čtvrtého sekvenčního obvodu je připojen na první vstup třetího hradlovacího obvodu, jehož výstup tvoří současně třináctý výstup zapojení, druhý vstup třetího hradlovacího obvodu je připojen na první vstup čtvrtého sekvenčního obvodu a tvoří současně první vstup zapojení, druhý výstup čtvrtého sekvenčního obvodu tvoří současně sedmý výstup zapojení, kdežto jeho třetí výstup tvoří současně šestý výstup zapojení, osmý vstup pátého sekvenčního obvodu tvoří současně čtvrtý vstup zapojení, kdežto jeho první až sedmý vstup tvoří současně první skupinu vstupů zapojení a jeho výstup tvoří současně jedenáctý výstup zapojení, první až pátý vstup šestého sekvenčního obvodu tvoří současně druhou skupinu vstupů zapojení, kdežto jeho sedmý vstup tvoří současně pátý vstup zapojení a jeho výstup tvoří současně dvanáctý výstup zapojení.

Výhodou zapojení podle vynálezu, kromě toho, že odstraňuje uvedené nevýhody, je jeho jednoduchost, umožňující používat levných asynchronních čítačů, přičemž první i druhá paměť adresy je realizována jednoduchými obvody. Další výhodou je skutečnost, že umožňuje jednoduchým způsobem generovat směs horizontálních a vertikálních synchronizačních impulsů, které umožňují připojení externího televizního monitoru pro prostorově oddělené zobrazování informace, obsažené na stínítku obrazovky interní zobrazovací jednotky inteligentního terminálu. Zapojení lze dále jednoduchým způsobem modifikovat pro odlišný počet znaků v jednom textovém řádku pro odlišný počet textových řádků, případně pro současnou změnu obou těchto činitelů, kteří určují výslednou kapacitu zobrazovacích znaků.

Příklad zapojení časového zdroje zobrazovací jednotky s obrazovkou podle vynálezu je znázorněn na připojeném výkrese v blokovém schématu.

Výstup 311 oscilátoru 31 je připojen na vstup 320 čítače 32 bodů, na čtvrtý vstup 330 dekodéru 33 čítaných bodů, na první vstup 421 prvního hradlovacího obvodu 42, na devátý vstup

489 pátého sekvenčního obvodu 48, na šestý vstup 496 šestého sekvenčního obvodu 49 a tvoří současně druhý výstup 122 zapojení. První až třetí výstup 321 až 323 čítače 32 bodů jsou připojeny na první až třetí vstup 331 až 333 dekodéru 33 čítaných bodů, přičemž jeho druhý výstup 322 je dále připojen na druhý vstup 422 prvního hradlovacího obvodu 42 a jeho třetí výstup 323 je dále připojen na třetí vstup 423 prvního hradlovacího obvodu 42, na třetí vstup 453 třetího sekvenčního obvodu 45 a na třetí vstup 463 čtvrtého sekvenčního obvodu 46. První výstup 334 dekodéru 33 čítaných bodů tvoří současně desátý výstup 130 zapojení, kdežto jeho druhý výstup 336 je připojen na první vstup 350 první paměti 35 adresy, na první vstup 380 druhé paměti 38 adresy a na první vstup 451 třetího sekvenčního obvodu 45. Třetí výstup 337 dekodéru 33 čítaných bodů je připojen na druhý vstup 452 třetího sekvenčního obvodu 45, kdežto jeho čtvrtý výstup 338 je připojen na čtvrtý vstup 464 čtvrtého sekvenčního obvodu 46. Výstup 424 prvního hradlovacího obvodu 42 tvoří současně první výstup 121 zapojení. První vstup 471 druhého hradlovacího obvodu 47 tvoří současně třetí vstup 148 zapojení, kdežto jeho druhý vstup 472 tvoří současně druhý vstup 149 zapojení. Výstup 474 druhého hradlovacího obvodu 47 tvoří současně osmý výstup 128 zapojení. Čtvrtý výstup 324 čítače 32 bodů je připojen na vstup 340 čítače 34 znaků, jehož první až sedmý výstup 341 až 347 jsou připojeny na druhý až osmý vstup 351 až 357 první paměti 35 adresy. Sedmý výstup 347 čítače 34 znaků je dále připojen na druhý vstup 462 čtvrtého sekvenčního obvodu 46 a na pátý vstup 435 prvního sekvenčního obvodu 43. Osmý výstup 348 čítače 34 znaků je připojen na vstup 360 čítače 36 řádků rastru a na vstup 400 druhého monostabilního klopného obvodu 40, jehož výstup 401 je připojen na druhý vstup 412 součtového hradla 41. První až sedmý výstup 3521 až 3527 první paměti 35 adresy tvoří současně první skupinu výstupů 145 zapojení. První výstup 454 třetího sekvenčního obvodu 45 je připojen na třetí vstup 473 druhého hradlovacího obvodu 47, kdežto jeho druhý výstup 455 tvoří současně pátý výstup 125 zapojení. První až čtvrtý výstup 361 až 364 čítače 36 řádků rastru jsou připojeny na první až čtvrtý vstup 431 až 434 prvního sekvenčního obvodu 43 a tvoří současně druhou skupinu výstupů 146 zapojení, kdežto jeho pátý výstup 365 je připojen na vstup 370 čítače 37 textových řádků. Čtvrtý výstup 364 čítače 36 řádků rastru je dále připojen na šestý vstup 446 druhého sekvenčního

ho obvodu 44. Výstup 436 prvního sekvenčního obvodu 43 tvoří současně třetí výstup 123 zapojení. První až pátý výstup 371 až 375 čítače 37 textových řádků je připojen na druhý až šestý vstup 381 až 385 druhé paměti 38 adresy a na první až pátý vstup 441 až 445 druhého sekvenčního obvodu 44, jehož výstup 447 tvoří současně čtvrtý výstup 124 zapojení. Šestý výstup 376 čítače 37 textových řádků je připojen na vstup 390 prvního monostabilního klopného obvodu 39, jehož výstup 391 je připojen na první vstup 411 součtového hradla 41. Výstup 413 součtového hradla 41 tvoří současně devátý výstup 129 zapojení. První až pátý výstup 3821 až 3825 druhé paměti 38 adresy tvoří současně třetí skupinu výstupů 147 zapojení. První výstup 465 čtvrtého sekvenčního obvodu 46 je připojen na první vstup 501 třetího hradlovacího obvodu 50, jehož výstup 503 tvoří současně třináctý výstup 143 zapojení. Druhý vstup 502 třetího hradlovacího obvodu 50 je připojen na první vstup 461 čtvrtého sekvenčního obvodu 46 a tvoří současně první vstup 120 zapojení. Druhý výstup 466 čtvrtého sekvenčního obvodu 46 tvoří současně sedmý výstup 127 zapojení, kdežto jeho třetí výstup 467 tvoří současně šestý výstup 126 zapojení. Osmý vstup 488 pátého sekvenčního obvodu 48 tvoří současně čtvrtý vstup 150 zapojení, kdežto jeho první až sedmý vstup 481 až 487 tvoří současně první skupinu vstupů 151 zapojení a jeho výstup 480 tvoří současně jedenáctý výstup 141 zapojení. První až pátý vstup 491 až 495 šestého sekvenčního obvodu 49 tvoří současně druhou skupinu vstupů 152 zapojení, kdežto jeho sedmý vstup 497 tvoří současně pátý vstup 153 zapojení a jeho výstup 498 tvoří současně dvanáctý výstup 142 zapojení. Všechny vstupy a výstupy zapojení časového zdroje jsou určeny pro připojení na neznázorněnou řídicí jednotku zobrazovací jednotky s obrazovkou.

Impulsy, vytvořené v časovém zdroji a přiváděné do řídicí jednotky zobrazovací jednotky s obrazovkou, jsou odvozeny od impulsů generovaných v oscilátoru 31. Činnost časového zdroje je přitom koordinována signály, přicházejícími z řídicí jednotky zobrazovací jednotky s obrazovkou. Na prvním výstupu 121 časového zdroje je časová posloupnost impulsů pro vysouvání obsahu registru zobrazení v řídicí jednotce. Na druhém výstupu 122 jsou impulsy oscilátoru 31, jež slouží k vytváření signálu pro jasovou modulaci obrazovky prostřednictvím modulačního obvodu, který je součástí řídicí jednotky. Signály na třetím výstupu

123 představují signál, určující dobu zobrazení textového řádku na stínítku obrazovky. Ve druhém sekvenčním obvodu 44 je generován signál, přiváděný na čtvrtý výstup 124 časového zdroje a který udává časové trvání snímku na stínítku obrazovky. Ve třetím sekvenčním obvodu 45 je generován signál, vystupující z pátého výstupu 125 časového zdroje a který představuje signál pro přepis obsahu paměti kódu znaku do vyrovnávací paměti displeje v řídicí jednotce. Ve čtvrtém sekvenčním obvodu 46 je generován jednak signál, přiváděný na šestý výstup 126 časového zdroje a představující začátek zpětného běhu řádku, jednak signál, přiváděný na sedmý výstup 127 a představující synchronizační impulsy pro funkci paměti kódu znaku v řídicí jednotce. Ve druhém hradlovacím obvodu 47, do něhož je přiváděn z druhého vstupu 149 signál, přicházející z dekodéru kódu operací řídicí jednotky a který dává informaci o zápisu do paměti kódu znaku, jež požaduje vykonat procesorová jednotka, a z třetího vstupu 148 signál, který blokuje zápis do znakové části paměti v případě, že se jedná o kód dat, jenž představuje příkaz k podtrhávání znaků nebo k inversnímu zobrazení znaků na obrazovce, jsou generovány zápisové impulsy pro zápis do paměti kódu znaku, vycházející z osmého výstupu 128 časového zdroje. Na výstupu 391 prvního monostabilního klopného obvodu 39 je generován snímkový synchronizační impuls. Z osmého výstupu 348 čítače 34 znaků je přiváděn signál, označující konec řádku rasteru. Tento signál, přivedený na vstup 400 druhého monostabilního klopného obvodu 40 generuje na výstupu 401 impuls pro horizontální synchronizaci. Vertikální synchronizační impuls, přiváděný na první vstup 411 součtového hradla 41 a horizontální synchronizační impuls, přiváděný na druhý vstup 412 součtového hradla 41 generují na výstupu 413 součtového hradla 41 výslednou synchronizační směs, přiváděnou na devátý výstup 129 časového zdroje. V dekodéru 33 čítaňích bodů vzniká časová posloupnost impulsů, která je přiváděna na desátý výstup 130 a slouží k přepisu obsahu vyrovnávací paměti displeje do paměti funkce displeje v řídicí jednotce. Signály, přiváděné z řídicí jednotky na první skupinu vstupů 151, představují adresu znaku v textovém řádku a jsou přiváděny do pátého sekvenčního obvodu 48. Do tohoto obvodu jsou dále přiváděny signály ze čtvrtého vstupu 150 připojeného na dekodér kódu operací řídicí jednotky a z něho vycházejí na jedenáctý výstup 141 signály, které představují informaci o přenosu posledního znaku textového řádku

přes řídicí jednotku směrem do procesorové jednotky. Z druhé skupiny vstupů 152 přicházejí do šestého sekvenčního obvodu 49 signály představující adresu textového řádku. Dále se sem přivádějí signály, které přicházejí na pátý vstup 153 z dekodéru kódu operací. Zde se vytváří signál, přiváděný na dvanáctý výstup 142 a který oznamuje přenos posledního textového řádku, jehož zobrazování právě probíhá na obrazovce, přes řídicí jednotku směrem do procesorové jednotky. Z prvního vstupu 120 přicházejí do třetího hradlovacího obvodu 50 signály z dekodéru kódu operací řídicí jednotky. V tomto obvodu se vytváří signál, přiváděný na třináctý výstup 143 a který hlásí připravenost řídicí jednotky pro styk s procesorovou jednotkou. Impulsy, generované v dekodéru 33 čítaných bodů, slouží k přepisu adresy následně zobrazované části znaku, která se postupně vytváří v čítači 34 znaků a v čítači 37 textových řádků. Obsah čítače 34 znaků je uložen do první paměti 35 adresy a obsah čítače 37 textových řádků do druhé paměti 38 adresy. První skupina výstupů 145 časového zdroje, vycházející z první paměti 35 adresy, přenáší do řídicí jednotky adresu znaku v textovém řádku, to je adresu sloupce v ose x. Třetí skupina výstupů 147 časového zdroje, vycházející z druhé paměti 38 adresy, přenáší do řídicí jednotky adresu textového řádku, to je adresu řádku v ose y. První skupina výstupů 145 a třetí skupina výstupů 147 tvoří výslednou adresu čteného znaku z paměti kódu znaku v řídicí jednotce. Druhá skupina výstupů 146 časového zdroje přenáší signály představující zakódovaný údaj o čísle právě zobrazovaného řádku rastru v době zobrazovaného textového řádku. Kód řádku rastru je přiváděn na vstupy pevné paměti znaků typu ROM, která je součástí řídicí jednotky.

Časového zdroje podle vynálezu lze použít zejména pro zobrazovací jednotku s obrazovkou, obsahující řídicí jednotku podle ^{*}(PČ 4978-80), přičemž je třeba, aby první výstup dekodéru kódu operací řídicí jednotky byl dále připojen na pátý vstup 153 časového zdroje.

Zapojení časového zdroje zobrazovací jednotky s obrazovkou, používající oscilátor, čítač bodů, čítač znaků a čítač řádků rastru, vyznačený tím, že výstup (311) oscilátoru (31) je připojen na vstup (320) čítače (32) bodů, na čtvrtý vstup (330) dekodéru (33) čítaných bodů, na první vstup (421) prvního hradlovacího obvodu (42), na devátý vstup (489) pátého sekvenčního obvodu (48), na šestý vstup (496) šestého sekvenčního obvodu (49) a tvoří současně druhý výstup (122) zapojení, první až třetí výstup (321 až 323) čítače (32) bodů jsou připojeny na první až třetí vstup (331 až 333) dekodéru (33) čítaných bodů, přičemž jeho druhý výstup (322) je dále připojen na druhý vstup (422) prvního hradlovacího obvodu (42) a jeho třetí výstup (323) je dále připojen na třetí vstup (423) prvního hradlovacího obvodu (42), na třetí vstup (453) třetího sekvenčního obvodu (45) a na třetí vstup (463) čtvrtého sekvenčního obvodu (46), první výstup (334) dekodéru (33) čítaných bodů tvoří současně desátý výstup (130) zapojení, kdežto jeho druhý výstup (336) je připojen na první vstup (350) první paměti (35) adresy, na první vstup (380) druhé paměti (38) adresy a na první vstup (451) třetího sekvenčního obvodu (45), třetí výstup (337) dekodéru (33) čítaných bodů je připojen na druhý vstup (452) třetího sekvenčního obvodu (45), kdežto jeho čtvrtý výstup (338) je připojen na čtvrtý vstup (464) čtvrtého sekvenčního obvodu (46), výstup (424) prvního hradlovacího obvodu (42) tvoří současně první výstup (121) zapojení, první vstup (471) druhého hradlovacího obvodu (47) tvoří současně třetí vstup (148) zapojení, kdežto jeho druhý vstup (472) tvoří současně druhý vstup (149) zapojení, výstup (474) druhého hradlovacího obvodu (47) tvoří současně osmý výstup (128) zapojení, čtvrtý výstup (324) čítače (32) bodů je připojen na vstup (340) čítače (34) znaků, jehož první až sedmý výstup (341 až 347) jsou připojeny na druhý až osmý vstup (351 až 357) první paměti (35) adresy, sedmý výstup (347) čítače (34) znaků je dále připojen na druhý vstup (462) čtvrtého sekvenčního obvodu (46) a na pátý vstup (435) prvního sekvenčního obvodu (43), osmý výstup (348) čítače (34) znaků je připojen na vstup (360) čítače (36) řádků rastru a na vstup (400) druhého monostabilního klopného obvodu (40), jehož výstup (401) je připojen na druhý vstup (412) součtového hrad-

la (41), první až sedmý výstup (3521 až 3527) první paměti adresy tvoří současně první skupinu výstupů (145) zapojení, první výstup (454) třetího sekvenčního obvodu (45) je připojen na třetí vstup (473) druhého hradlovacího obvodu (47), kdežto jeho druhý výstup (455) tvoří současně pátý výstup (125) zapojení, první až čtvrtý výstup (361 až 364) čítače (36) řádků rastru jsou připojeny na první až čtvrtý vstup (431 až 434) prvního sekvenčního obvodu (43) a tvoří současně druhou skupinu výstupů (146) zapojení, kdežto jeho pátý výstup (365) je připojen na vstup (370) čítače (37) textových řádků, čtvrtý výstup (364) čítače (36) řádků rastru je dále připojen na šestý vstup (446) druhého sekvenčního obvodu (44), výstup (436) prvního sekvenčního obvodu (43) tvoří současně třetí výstup (123) zapojení, první až pátý výstup (371 až 375) čítače (37) textových řádků je připojen na druhý až šestý vstup (381 až 385) druhé paměti (38) adresy a na první až pátý vstup (441 až 445) druhého sekvenčního obvodu (44), jehož výstup (447) tvoří současně čtvrtý výstup (124) zapojení, šestý výstup (376) čítače (37) textových řádků je připojen na vstup (390) prvního monostabilního klopného obvodu (39), jehož výstup (391) je připojen na první vstup (411) součtového hradla (41), výstup (413) součtového hradla (41) tvoří současně devátý výstup (129) zapojení, první až pátý výstup (3821 až 3825) druhé paměti (38) adresy tvoří současně třetí skupinu výstupů (147) zapojení, první výstup (465) čtvrtého sekvenčního obvodu (46) je připojen na první vstup (501) třetího hradlovacího obvodu (50), jehož výstup (503) tvoří současně třináctý výstup (143) zapojení, druhý vstup (502), třetího hradlovacího obvodu (50) je připojen na první vstup (461) čtvrtého sekvenčního obvodu (46) a tvoří současně první vstup (120) zapojení, druhý výstup (466) čtvrtého sekvenčního obvodu (46) tvoří současně sedmý výstup (127) zapojení, kdežto jeho třetí výstup (467) tvoří současně šestý výstup (126) zapojení, osmý vstup (488) pátého sekvenčního obvodu (48) tvoří současně čtvrtý vstup (150) zapojení, kdežto jeho první až sedmý vstup (481 až 487) tvoří současně první skupinu vstupů (151) zapojení a jeho výstup (480) tvoří současně jedenáctý výstup (141) zapojení, první až pátý vstup (491 až 495) šestého sekvenčního obvodu (49) tvoří současně druhou skupinu vstupů (152) zapojení, kdežto jeho sedmý vstup (497) tvoří současně pátý vstup (153) zapojení a jeho výstup (498) tvoří současně dvanáctý výstup (142) zapojení.

