



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201246363 A1

(43)公開日：中華民國 101 (2012) 年 11 月 16 日

(21)申請案號：101107497

(22)申請日：中華民國 101 (2012) 年 03 月 06 日

(51)Int. Cl. : **H01L21/3065(2006.01)**

H01L21/3213(2006.01)

(30)優先權：2011/03/22 美國

13/053,216

(71)申請人：東京威力科創股份有限公司 (日本) TOKYO ELECTRON LIMITED (JP)
日本

(72)發明人：隆 凡恩 LUONG, VINH (US)；高明輝 KO, AKITERU (JP)

(74)代理人：周良謀；周良吉

申請實體審查：有 申請專利範圍項數：20 項 圖式數：10 共 41 頁

(54)名稱

全金屬閘極結構之圖案成形方法

METHOD FOR PATTERNING A FULL METAL GATE STRUCTURE

(57)摘要

一種在基板上閘極結構之圖案成形的的方法。該方法包含製做一金屬閘極結構於一基板之上，其中該金屬閘極結構包含：一高介電常數(高k值)層；一第一閘極層，形成於該高k值層之上；及一第二閘極層，形成於該第一閘極層之上，且其中該第一閘極層包含一個以上之含金屬層。該方法更包含：製做一遮罩層，其具有於該金屬閘極結構之上的一圖案；轉移該圖案至該第二閘極層；轉移該圖案至該第一閘極層；及轉移在該第一閘極層中的該圖案至該高k值層，且在轉移該圖案至該高k值層之前，利用一含氮和/或含碳環境，鈍化該第一閘極層的一暴露表面，以降低相對於該第二閘極層之該第一閘極層的底切，其中該鈍化步驟係與轉移該圖案至該第一閘極層之步驟分開執行或一起執行。

300：流程圖

310：步驟

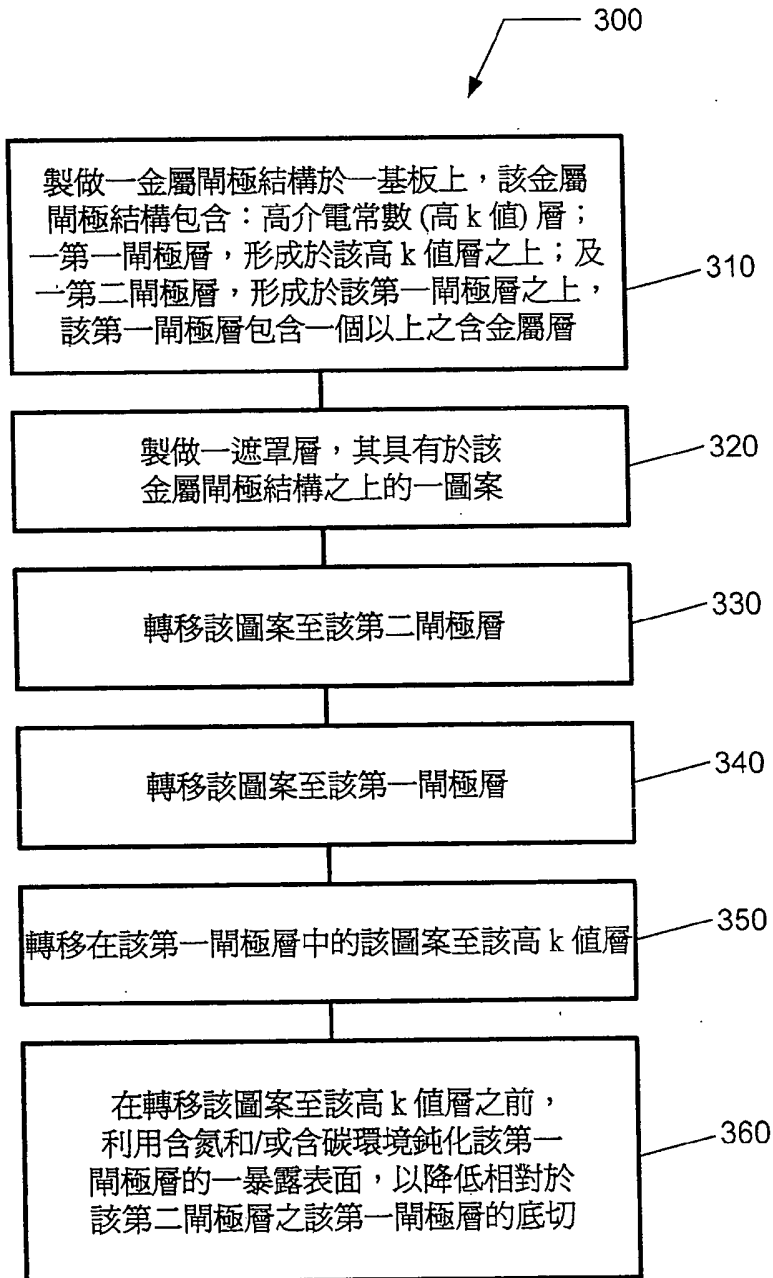
320：步驟

330：步驟

340：步驟

350：步驟

360：步驟





(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201246363 A1

(43)公開日：中華民國 101 (2012) 年 11 月 16 日

(21)申請案號：101107497

(22)申請日：中華民國 101 (2012) 年 03 月 06 日

(51)Int. Cl. : **H01L21/3065(2006.01)**

H01L21/3213(2006.01)

(30)優先權：2011/03/22 美國

13/053,216

(71)申請人：東京威力科創股份有限公司 (日本) TOKYO ELECTRON LIMITED (JP)
日本

(72)發明人：隆 凡恩 LUONG, VINH (US)；高明輝 KO, AKITERU (JP)

(74)代理人：周良謀；周良吉

申請實體審查：有 申請專利範圍項數：20 項 圖式數：10 共 41 頁

(54)名稱

全金屬閘極結構之圖案成形方法

METHOD FOR PATTERNING A FULL METAL GATE STRUCTURE

(57)摘要

一種在基板上閘極結構之圖案成形的的方法。該方法包含製做一金屬閘極結構於一基板之上，其中該金屬閘極結構包含：一高介電常數(高 k 值)層；一第一閘極層，形成於該高 k 值層之上；及一第二閘極層，形成於該第一閘極層之上，且其中該第一閘極層包含一個以上之含金屬層。該方法更包含：製做一遮罩層，其具有於該金屬閘極結構之上的一圖案；轉移該圖案至該第二閘極層；轉移該圖案至該第一閘極層；及轉移在該第一閘極層中的該圖案至該高 k 值層，且在轉移該圖案至該高 k 值層之前，利用一含氮和/或含碳環境，鈍化該第一閘極層的一暴露表面，以降低相對於該第二閘極層之該第一閘極層的底切，其中該鈍化步驟係與轉移該圖案至該第一閘極層之步驟分開執行或一起執行。

六、發明說明：

【發明所屬之技術領域】

本發明係關於利用電漿蝕刻製程在基板上蝕刻金屬閘極結構之方法。

【先前技術】

隨著半導體元件尺寸的縮小，對於包含高介電係數（或高介電常數）介電材料（於此亦被稱為高 k 值材料）的新的閘極材料而言，製程開發與整合問題是關鍵的挑戰。

具有大於 SiO_2 之介電常數 ($k \sim 3.9$) 的介電材料通常被稱作高 k 值材料。此外，高 k 值材料可能關於沉積至基板上的介電材料（例如， HfO_2 、 ZrO_2 ）而非生長於基板表面上的介電材料（例如， SiO_2 、 SiN_xO_y ）。高 k 值材料可包含金屬矽酸鹽或氧化物（例如， Ta_2O_5 ($k \sim 26$)、 TiO_2 ($k \sim 80$)、 ZrO_2 ($k \sim 25$)、 Al_2O_3 ($k \sim 9$)、 HfSiO 、 HfO_2 ($k \sim 25$))。

對於前段製程，這些高 k 值材料被考慮與多晶矽閘極結構加以整合，並且從更長遠來看，這些高 k 值材料被考慮與金屬閘極一起使用。然而，在該金屬閘極圖案形成期間，高 k 值材料與金屬閘極結構之整合造成相當大的挑戰。特別是，習知的蝕刻製程在圖案轉移期間遭遇到不良輪廓控制之問題。

【發明內容】

本發明係關於利用電漿蝕刻製程蝕刻金屬閘極結構於基板之上的方法，特別是用以達成降低底切之輪廓控制的蝕刻金屬閘極結構的方法。

根據一實施例，描述在基板上閘極結構圖案成形的方法。該方法包含製做一金屬閘極結構於一基板之上，其中該金屬閘極結構包含：一高介電常數（高 k 值）層；一第一閘極層，形成於該

高 k 值層之上；及一第二閘極層，形成於該第一閘極層之上，且其中該第一閘極層包含一個以上之含金屬層。該方法更包含：製做一遮罩層，其具有於該金屬閘極結構之上的一圖案；轉移該圖案至該第二閘極層；轉移該圖案至該第一閘極層；及轉移在該第一閘極層中的該圖案至該高 k 值層，且在轉移該圖案至該高 k 值層之前，利用一含氮和/或含碳環境鈍化該第一閘極層的一暴露表面，以降低相對於該第二閘極層之該第一閘極層的底切，其中該鈍化步驟係與轉移該圖案至該第一閘極層之步驟分開執行或一起執行。

根據另一實施例，一種在基板上閘極結構圖案成形的的方法，包含：製做一金屬閘極結構於一基板上，該金屬閘極結構包含一高 k 值層、形成於該高 k 值層之上的一金屬合金層、及形成於該金屬合金層之上的一閘極層，該金屬合金層包含 Al 合金和/或 Ti 合金；製做一遮罩層，其具有在該金屬閘極結構之上的一圖案；轉移該圖案至該閘極層；轉移該圖案至該金屬合金層；轉移在該金屬合金層中的該圖案至該高 k 值層；及利用含氮環境和/或含碳環境鈍化該金屬合金層的暴露表面，以降低相對於該閘極層之該金屬合金層的底切。

【實施方式】

在以下說明中，以解釋而非限定為目的，描述具體的細節，例如處理系統的特定幾何形狀、以及其中所用之製程和各種構件的說明。然而，必須明白的是，本發明可在偏離這些具體細節的其他實施例加以實行。

類似地，以解釋為目的，以下說明描述特定的數字、材料、和構造，以促進對本發明的徹底了解。儘管如此，本發明可在不具該等特定細節下而加以實施。此外，此處必須明白的是，展示於圖式中的各種實施例係說明用圖形，且不必然根據比例繪製。

各種操作將以最有助了解本發明的方式，依序描述於多個分開的操作。然而，說明的次序不應視為意指這些操作必須次序相

關的。特別是，這些操作不需要以描述的順序加以執行。所述之操作可以不同於所述之實施例的順序加以執行。各種額外之操作可加以執行且/或所述操作在額外的實施例中可加以省略。

此處之「基板」一般係關於根據本發明之處理對象。基板可包含元件（特別是半導體或其他電子元件）之任何材料部分或結構，並且舉例來說，可為基座基板結構，例如一半導體晶圓、或是於一基座基板結構之上的一層，例如一薄膜。因此，基板不應被限定於任何特定基座結構、下層或上層、圖案化的或非圖案化的，而應包含任何這些層或基座結構，以及這些層和/或基座結構的組合。以下說明可能提及特定型態之基板，但係僅以說明為目的而無限定之意涵。

在材料處理方法中，圖案蝕刻可包含塗佈一薄層之輻射敏感材料（例如光阻）至基板的上表面，接著利用微影技術使該材料薄層形成圖案。在圖案蝕刻期間，可利用乾式電漿蝕刻製程，其中電漿係由處理氣體形成，其係藉由耦合例如射頻（RF）功率之電磁（EM）能量至該處理氣體，以加熱電子而造成該處理氣體原子和/或分子成分隨後的離子化和解離。運用一系列乾式蝕刻製程，形成於該輻射敏感材料薄層中的圖案被轉移到一膜堆疊內之下層，該膜堆疊包含最終產物（例如電子元件）所需之一個以上材料層。除此之外，在圖案轉移製程期間，對於延伸至下層之圖案的輪廓控制，具有關鍵性的重要性。

舉例來說，如圖 1A 和 1B 所示，一金屬閘極結構 100 被製做，其中該金屬閘極結構 100 起始於在一基板 105 上形成具有複數層（亦即是層 110 到 130）的膜堆疊。金屬閘極結構 100，舉例來說，可包含一含金屬閘極，其具有：一閘極介電層 110；一第一閘極層 120，配置於閘極介電層 110 之上；及一第二閘極層 130，配置於該第一閘極層 120 之上。該閘極介電層 110 可包含一或多層，舉例來說，其包含：一高介電常數（高 k 值）和位於該高 k 值層與基板 105 之間的一介面層（interfacial layer）。該第一閘極層 120 可包含一含金屬層，例如金屬或金屬合金。該第二閘極層 130 亦

可包含一含金屬層，例如金屬或金屬合金。舉例來說，該第二閘極層 130 可包含低電阻率金屬，例如鎢。

如圖 1A 所述，習知的蝕刻製程順序造成第二閘極層 130 嚴重的輪廓底切 (under-cutting) 140。在圖案轉移至閘極介電層 110 期間，閘極介電層 110 和第一閘極層 120 之間不良的蝕刻選擇性 (etch selectivity) 導致第一閘極層 120 之等向性侵蝕。圖 1B 中，描述一金屬閘極結構 100'，其描繪本發明之實施例所提供之減少的輪廓底切 140'。

因此，根據一實施例，在圖 2A 到 2E 和圖 3 中描述在基板上閘極結構之圖案成形方法。如圖 3 所描述與圖 2A 所圖示，該方法包含一流程圖 300，該流程圖 300 起始於步驟 310，步驟 310 製做一金屬閘極結構 200 於基板 210 之上，其中金屬閘極結構 200 包含：高介電常數 (高 k 值) 層 230，其作為閘極介電質；第一閘極層 240，其形成於該高 k 值層 230 之上；及第二閘極層 250，形成於該第一閘極層 240 之上。該第一閘極層 240 和第二閘極層 250，舉例來說，可為部份之閘極電極。

第一閘極層 240 可包含一個以上的含金屬層，例如子層 240A 和 240B。第一閘極層 240 的厚度可為數百埃 (Å)，例如約 100 Å、200 Å、300 Å、400 Å 等。第一閘極層 240 及其子層，可包含金屬、金屬合金、金屬氮化物、或金屬氧化物。舉例來說，第一閘極層 240 可含鈦、鈦合金、鈦鋁合金、鈮、鈮合金、鈮鋁合金、鋁、鋁合金、鈦氮化物、鈦矽氮化物、鈦鋁氮化物、鈮氮化物、鈮矽氮化物、鈰氮化物、鈰矽氮化物、鋁氮化物、或鋁氧化物。此外，在閘極電極中之第一閘極層 240，可取代傳統多晶矽閘極電極層或與之整合。

第二閘極層 250 可包含低電阻率金屬或金屬合金。舉例來說，第二閘極層 250 可包含含鎢層，例如鎢、鎢合金、或鎢氮化物。

雖未展示於圖 2A 到 2E，第一閘極層 240 和第二閘極層 250 可被包含於一差動金屬閘極結構 (differential metal gate structure) 之內，該差動金屬閘極結構包含基板 210 上第一區域的第一厚度

及基板 210 上第二區域的第二厚度。該第一厚度與第二厚度可不相同。舉例來說，於第一區域的第一閘極層 240 之第一厚度可對應於一 nFET（負通道場效電晶體）元件，且於第二區域的金屬閘極層 240 之第二厚度可對應於 pFET（正通道 FET）元件。

如圖 2A 所示，包含高 k 值層 230 的閘極介電質可更包含一介面層 220，例如在高 k 值層 230 和基板 210 之間的二氧化矽 (SiO_2) 薄層。舉例來說，高 k 值層 230 可包括含鑰層，例如：鑰氧化物 (LaO)；或含鈣層，例如鈣氧化物層（如： HfO_x 、 HfO_2 ）、鈣矽酸鹽層（如： HfSiO ）、氮化鈣矽酸鹽（如： HfSiO(N) ）。此外，舉例來說，高 k 值層 230 可包含金屬矽酸鹽或氧化物（如： Ta_2O_5 ($k \sim 26$)、 TiO_2 ($k \sim 80$)、 ZrO_2 ($k \sim 25$)、 Al_2O_3 ($k \sim 9$)、 HfSiO 、 HfO_2 ($k \sim 25$)）。而且，舉例來說，高 k 值層 230 可包含混合稀土氧化物、混合稀土鋁酸鹽、混合稀土氮化物、混合稀土鋁氮化物、混合稀土氮氧化物、或混合稀土鋁氮氧化物。

在步驟 320 中，具圖案之遮罩層 270 係製做於該金屬閘極結構 200 之上。遮罩層 270 可包含一層輻射敏感材料或光阻，其具有利用光微影製程或其他微影製程（例如電子束微影、壓印微影等）而形成於其中之圖案。此外，舉例來說，金屬閘極結構 200 的遮罩層 270 可包含一第二層，甚至一第三層。舉例來說，遮罩層 270 可包含一抗反射塗佈 (ARC) 層以提供對於該用於形成圖案之輻射敏感材料層之微影圖案成形的抗反射特性及其他特性。遮罩層 270 可更包含一個以上之軟遮罩層，和/或一個以上之有機平坦化層 (OPL, organic planarization layer) 或有機介電層 (ODL, organic dielectric layer)。又更進一步，金屬閘極結構 200 可包含一個以上之硬遮罩層 260，例如二氧化矽 (SiO_2) 硬遮罩，其用於乾式蝕刻第二閘極層 250。該圖案係利用一個以上之微影製程以及選擇性之一個以上的遮罩蝕刻製程而形成於遮罩層 270 中，且接著轉移一個以上的硬遮罩層 260 以形成圖案於下層之金屬閘極結構 200。

如圖 2B 和 2C 所示，用於轉移定義於遮罩層 270 之圖案至下

層膜堆疊以形成圖案化的金屬閘極結構的一系列之蝕刻製程，被選擇以保留被轉移之圖案的完整性，例如關鍵尺寸等，以及將對使用於所製造之電子元件中的這些層的損害降至最低。

在步驟 330 中，如圖 3 及圖 2B 所示，利用一個以上之第二閘極層蝕刻製程，將遮罩層 270 中的圖案（其已被轉移至一個以上之硬遮罩層 260）轉移至第二閘極層 250。該一個以上之第二閘極層蝕刻製程包含至少一個蝕刻步驟，其包含利用含鹵素氣體及選擇性的添加氣體（其具有 C 及 F；C、H、及 F；或 N 及 F 作為原子組成）而形成電漿。該一個以上之第二閘極層蝕刻製程可更包含惰性氣體。該含鹵素氣體可包含選自由 Cl_2 、 Br_2 、 HBr 、 HCl 、及 BCl_3 所組成之群組的一個以上的氣體。此外，該選擇性的添加氣體可包含選自由 CF_4 、 C_4F_8 、 C_4F_6 、 C_5F_8 、 NF_3 、 CH_2F_2 、及 CHF_3 所組成之群組的一個以上的氣體。舉例來說，該一個以上之第二閘極層蝕刻製程可包含使用 Cl_2 、 CF_4 、及 Ar。此外，舉例來說，該一個以上之第二閘極層蝕刻製程可包含使用 Cl_2 、 CH_2F_2 、及 Ar。

在步驟 340 中，如圖 3 及圖 2C 所示，利用一個以上之第一閘極層蝕刻製程，將第二閘極層 250 中的圖案轉移至第一閘極層 240。該一個以上之第一閘極層蝕刻製程包含至少一個蝕刻步驟，其包含利用含鹵素氣體及選擇性的添加氣體而形成電漿。該一個以上之第一閘極層蝕刻製程可更包含惰性氣體。該含鹵素氣體可包含選自由 Cl_2 、 Br_2 、 HBr 、 HCl 、及 BCl_3 所組成之群組的一個以上的氣體。舉例來說，該一個以上第一閘極層蝕刻製程可包含單一第一閘極層蝕刻製程，其利用第一含鹵素氣體、第二含鹵素氣體、及惰性氣體。此外，舉例來說，該一個以上第一閘極層蝕刻製程可包含使用 Cl_2 、 BCl_3 、及 Ar。

在步驟 350 中，如圖 3 及圖 2E 所示，利用一個以上高 k 值層蝕刻製程，將第一閘極層 240 中的圖案轉移至高 k 值層 230。該一個以上高 k 值層蝕刻製程包含至少一個蝕刻步驟，其包含利用含鹵素氣體及選擇性的添加氣體而形成電漿。該一個以上高 k 值層蝕刻製程可更包含惰性氣體。該含鹵素氣體可包含選自由 Cl_2 、

Br_2 、 HBr 、 HCl 、及 BCl_3 所組成之群組的一個以上的氣體。舉例來說，該一個以上高 k 值層蝕刻製程可包含利用 BCl_3 及 He 。

在步驟 360 中，如圖 3 和圖 2D 所示，藉由使第一閘極層 240 的暴露表面 245 與含氮和/或含碳環境接觸，使該第一閘極層 240 的暴露表面 245 鈍化 (passivated)，以減少相對於第二閘極層 250 之第一閘極層 240 的輪廓底切。如圖 2D 所示，第一閘極層 240 的暴露表面 245 可包含一側壁表面，該側壁表面係在圖案轉移至第一閘極層 240 之後被暴露出。該含氮和/或含碳環境可包含一非電漿環境。或者是，該含氮和/或含碳環境可包含一電漿環境。該含氮和/或含碳環境可更包含氫。

舉例來說，含氮環境可包含含氮電漿。含氮電漿可包含作為初始成分之 N_2 、或 NH_3 、或其組合。該含氮電漿可更包含作為初始成分的 H_2 。此外，舉例來說，含碳環境可包含含碳電漿。該含碳電漿可包含作為初始成分之含烴氣體，例如 C_2H_4 、 CH_4 、 C_2H_2 、 C_2H_6 、 C_3H_4 、 C_3H_6 、 C_3H_8 、 C_4H_6 、 C_4H_8 、 C_4H_{10} 、 C_5H_8 、 C_5H_{10} 、 C_6H_6 、 C_6H_{10} 、及 C_6H_{12} 。

該第一閘極層 240 暴露表面 245 之鈍化，可實施於轉移圖案至高 k 值層 230 之前。此外，該第一閘極層 240 暴露表面 245 之鈍化，可與轉移圖案至該第一閘極層 240 分開實施或一起實施。

根據一實施例，在步驟 340 之轉移圖案至第一閘極層 240 之後，以及在步驟 350 之轉移圖案至高 k 值層 230 之前，利用非電漿或電漿處理製程，將第一閘極層 240 之暴露表面 245 加以鈍化。該非電漿或電漿處理製程包含作為初始成分之含氮氣體和/或含碳氣體。舉例來說，該電漿處理製程可包含一含氮電漿。該含氮電漿可包含作為初始成分之 N_2 、或 NH_3 、或其組合。該含氮電漿可更包含作為初始成分之 H_2 。此外，舉例來說，該電漿處理製程可包含一含碳電漿。該含碳電漿可包含作為初始成分之含烴氣體，例如 C_2H_4 、 CH_4 、 C_2H_2 、 C_2H_6 、 C_3H_4 、 C_3H_6 、 C_3H_8 、 C_4H_6 、 C_4H_8 、 C_4H_{10} 、 C_5H_8 、 C_5H_{10} 、 C_6H_6 、 C_6H_{10} 、及 C_6H_{12} 。

根據另一實施例，在步驟 340 中轉移圖案至第一閘極層 240

期間，選擇性添加氣體可包含含氮氣體或含碳氣體。在其中，當圖案被轉移在該第一閘極層 240 中時，該第一閘極層 240 之暴露表面 245 被鈍化。

根據另一實施例，在步驟 350 中轉移圖案至高 k 值層 230 期間，選擇性添加氣體可包含含氮氣體或含碳氣體。在其中，當圖案被轉移在該高 k 值層 230 中時，該第一閘極層 240 之暴露表面 245 被鈍化。

根據另一實施例，在步驟 350 中轉移圖案至高 k 值層 230 期間，可選擇基板溫度為小於約攝氏 250 度。或者是，可選擇基板溫度為小於約攝氏 220 度。

根據又另一實施例，上述之鈍化對策之任何組合可加以利用。

根據一實施例，在圖 4 中描繪一電漿處理系統 1a，其係用以執行上述經確認之製程條件，該電漿處理系統 1a 包含：一電漿處理腔室 10；一基板固持件 20，一待處理基板 25 固定於該基板固持件 20 之上；及真空泵系統 50。基板 25 可為半導體基板、晶圓、平板顯示器、或液晶顯示器。電漿處理腔室 10 可用以促進基板 25 表面鄰近區域中之電漿處理區域 45 之電漿產生。可離子化氣體或處理氣體的混合物，經由一氣體分配系統 40 而導入。對於既定的處理氣體流，製程壓力係利用該真空泵系統 50 而加以調整。可利用電漿以產生一預先決定材料製程之特定物質，和/或協助自基板 25 之暴露表面移除材料。該電漿處理系統 1a 可用以處理任何所欲尺寸之基板，例如 200 mm 基板、300 mm 基板、或更大者。

基板 25 可經由例如機械式夾持系統或電性夾持系統（如：靜電夾持系統）之夾持系統 28 而固定於基板固持件 20。此外，基板固持件 20 可包含加熱系統（未顯示）或冷卻系統（未顯示），其用以調整和/或控制基板固持件 20 和基板 25 的溫度。該加熱系統或冷卻系統可包含傳熱流體的迴流（re-circulating flow），其在冷卻時由基板固持件 20 受熱並且傳送熱至熱交換系統（未顯示），或在加熱時由該熱交換系統傳送熱至基板固持件 20。在其他實施例中，加熱/冷卻構件，例如電阻加熱構件、或熱電加熱器/冷卻器，

可包含於基板固持件 20、電漿處理腔室 10 的腔室壁、及電漿處理系統 1a 之內的其他構件之中。

此外，傳熱氣體可經由背面氣體供給系統 26 傳遞到基板 25 的背面，以增進基板 25 和基板固持件 20 之間的氣體間隙熱傳導 (gas-gap thermal conductance)。在提升或降低溫度而需要基板的溫度控制之時，此一系統可加以利用。舉例來說，背面氣體供給系統可包含一二區氣體分配系統，其中氬氣間隙壓力可於基板 25 的中央和邊緣之間獨立地變化。

在圖 4 所示之實施例中，基板固持件 20 可包含電極 22，RF 功率經由該電極耦合至電漿處理區域 45 中的處理電漿。舉例來說，藉由經過選擇性的阻抗匹配網路 32 由 RF 產生器 30 傳送 RF 功率至基板固持件 20，基板固持件 20 可被施加電偏壓於一 RF 電壓。該 RF 偏壓可用以加熱電子以形成和維持電漿。在這個狀態下，該系統可作為活性離子蝕刻 (RIE, reactive ion etch) 反應器而運作，其中該腔室和上氣體注入電極係作為接地面。RF 偏壓的一典型頻率可在約 0.1 MHz 到約 100 MHz 的範圍。用於電漿處理的 RF 系統係為熟習此技術領域者所熟知。

或者，可於多個頻率施加 RF 功率至基板固持件電極。此外，阻抗匹配網路 32 可藉由降低反射功率而增進傳送 RF 功率至電漿處理腔室 10 中的電漿。匹配網路拓樸 (例如：L 型、 π 型、T 型等) 與自動控制方法係為熟習此技術領域者所熟知。

氣體分配系統 40 可包含用於導入處理氣體之混合物的噴淋頭設計。或者是，氣體分配系統 40 可包含一多區噴淋頭設計，其用於在基板 25 之上導入處理氣體之混合物且調整該處理氣體混合物之分配。舉例來說，該多區噴淋頭設計可用以相對於流至基板 25 之上實質上中央區域的處理氣體流或組成的量，對流至基板 25 之上實質上周圍區域的處理氣體流或組成加以調整。

真空泵系統 50 可包含：渦輪分子真空泵 (TMP, turbo-molecular vacuum pump)，其能夠達到每秒約 5000 公升 (或更大) 的泵送速率 (pumping speed)；及閘閥，其用於調節腔室壓力。在乾式電漿

蝕刻所使用之習知的電漿處理裝置中，可使用每秒 1000 到 3000 公升之 TMP。對於一般上小於約 50 mTorr 的低壓處理，可使用 TMP。對於高壓處理（即大於約 100 mTorr），可使用機械增壓泵和乾式粗抽泵（dry roughing pump）。此外，用於監控腔室壓力的裝置（未顯示）可連接至電漿處理腔室 10。

控制器 55 包含微處理器、記憶體、及數位 I/O 埠，其能夠產生足以傳送及致活到達電漿處理系統 1a 之輸入、以及監控來自電漿處理系統 1a 之輸出的控制電壓。此外，控制器 55 可連接至 RF 產生器 30、阻抗匹配網路 32、氣體分配系統 40、真空泵系統 50、及基板加熱/冷卻系統（未顯示）、背面氣體傳遞系統 26、和/或靜電夾持系統 28，並與其交換資訊。舉例來說，儲存於記憶體的程式，可用以根據製程配方致活電漿處理系統 1a 前述構件的輸入，以對基板 25 施行一電漿輔助製程。

控制器 55 可相對於電漿處理系統 1a 設置在附近，或是相對於電漿處理系統 1a 遠距離地設置。舉例來說，控制器 55 可利用直接連接、內部網路、和/或網際網路，與電漿處理系統 1a 交換數據。控制器 55 可於例如顧客端（customer site）（即裝置製造者等）連接至一內部網路，或是於例如販售商端（vendor site）（即設備製造者）連接至一內部網路。或者是或額外地，控制器 55 可連接至網際網路。此外，其他電腦（即控制器、伺服器等）可經由直接連接、內部網路、和/或網際網路存取控制器 55 以交換數據。

在圖 5 所示之實施例中，電漿處理系統 1b 可類似於圖 4 之實施例，且除了圖 4 所述的構件外，更包含固定式、機械式、或電性旋轉磁場系統 60，其可用以增加電漿密度和/或增進電漿處理均勻性。此外，控制器 55 可連接至磁場系統 60，以控制旋轉速度和場強度。旋轉磁場的設計和實現係為熟習此技術領域者所熟知。

在如圖 6 所示之實施例中，電漿處理系統 1c 可類似於圖 4 或圖 5 之實施例，且可更包含一上電極 70，經由選擇性的阻抗匹配網路 74，來自 RF 產生器 72 的 RF 功率可耦合至該上電極 70。對該上電極所施加之 RF 功率的頻率可在約 0.1 MHz 到約 200 MHz

的範圍內。此外，對下電極所施加功率的頻率可在 0.1 MHz 到約 100 MHz 的範圍內。此外，控制器 55 連接至 RF 產生器 72 和阻抗匹配網路 74，以控制對上電極 70 施加 RF 功率。上電極的設計和實現係為熟習此技術領域者所熟知。上電極 70 和氣體分配系統 40 可如所示設計於同一腔室組件之內。

在圖 7 所示之實施例，電漿處理系統 1c' 可類似於圖 6 實施例，且可更包含耦合至與基板 25 相對之上電極 70 的直流 (DC) 電源 90。上電極 70 可包含一電極板。該電極板可包含含矽電極板。此外，該電極板可包含摻雜矽電極板。DC 電源 90 可包含可變 DC 電源。此外，該 DC 電源可包含二極 DC 電源。DC 電源 90 可更包含一系統，其用以執行 DC 電源 90 的極性、電流、電壓、或開閉狀態之監控、調整、或控制至少其中之一。一旦電漿形成，DC 電源 90 促進彈道電子束 (ballistic electron beam) 的形成。可利用電濾波器 (未顯示) 自 DC 電源 90 將 RF 功率去耦合。

舉例來說，由 DC 電源 90 施予上電極 70 的 DC 電壓可在約 -2000 伏特 (V) 到約 1000 V 的範圍。較佳是，DC 電壓的絕對值等於或大於約 100 V，且更佳為，DC 電壓的絕對值等於或大於約 500 V。此外，DC 電壓較佳具有負極性。再者，DC 電壓較佳為負電壓，其絕對值大於上電極 70 表面上所產生的自偏壓電壓。面對基板固持件 20 之上電極 70 的表面，可包含含矽材料。

在圖 8 所示之實施例中，電漿處理系統 1d 可類似於圖 4 和 5 的實施例，且更包含感應線圈 80，RF 功率經由選擇性的阻抗匹配網路 84 由 RF 產生器 82 耦合至該感應線圈 80。RF 功率係自感應線圈 80 經由介電質窗 (dielectric window) (未顯示) 電感式耦合至電漿處理區域 45。對感應線圈 80 所施予 RF 功率的頻率可在約 10 MHz 到約 100 MHz 的範圍。類似地，對夾盤電極 (chuck electrode) 所施予功率的頻率可在約 0.1 MHz 到約 100 MHz 的範圍。此外，一具槽溝的法拉第屏蔽 (未顯示) 可加以運用，以降低感應線圈 80 和電漿處理區域 45 中的電漿之間的電容耦合。此外，控制器 55 可連接至 RF 產生器 82 和阻抗匹配網路 84，以控

制對感應線圈 80 所施加的功率。

在一替代的實施例中，如圖 9 所示，電漿處理系統 1e 可類似於圖 8 的實施例，且可更包含感應線圈 80'，其為由上方與電漿處理區域 45 交連之「螺旋形線圈」或「盤餅形」線圈，如同變壓耦合電漿 (TCP, transformer coupled plasma) 反應器之中的情形。電感耦合電漿 (ICP) 源、或變壓耦合電漿 (TCP) 源的設計和實現係為熟習此技術領域者所熟知。

或者是，電漿可利用電子迴旋共振 (ECR) 加以形成。在又另一實施例中，電漿由發射螺旋波 (Helicon wave) 加以形成。在又另一實施例中，電漿係由傳播表面波而加以形成。上述電漿源皆為熟習此技術領域者所熟知。

在圖 10 所示之實施例中，電漿處理系統 1f 可類似於圖 4 之實施例，且可更包含一表面波電漿 (SWP, surface wave plasma) 源 80"。SWP 源 80" 可包含槽孔天線，例如輻射線槽孔天線 (RLSA)，微波功率由微波產生器 82' 經由選擇性阻抗匹配網路 84' 耦合至該輻射線槽孔天線。

在一實施例中，一個以上第二閘極層蝕刻製程可包含一製程參數空間，其包含：腔室壓力，其可達約 1000 mtorr (毫托) (例如：至約 100 mtorr、或至約 10 到 30 mtorr)；含鹵素氣體處理氣體流速，其可達約 2000 sccm (每分鐘標準立方公分) (例如：至約 1000 sccm、或約 1 sccm 到約 100 sccm、或約 50 sccm 到約 100 sccm、或約 80 sccm)；選擇性的添加氣體處理氣體流速，其可達約 2000 sccm (例如：至約 1000 sccm、或約 1 sccm 到約 30 sccm)；惰性氣體處理氣體流速，其可達約 2000 sccm (例如：至約 1000 sccm)；上電極 (例如：圖 6 中構件 70) RF 偏壓，其可達約 2000 W (瓦) (例如：至約 1000W、或至約 600 W)；及下電極 (例如：圖 6 中構件 22) RF 偏壓，其可達約 1000 W (例如：至約 600W、或至約 100 W)。另外，上電極偏壓頻率可在約 0.1 MHz 到約 200 MHz 的範圍，例如：約 60 MHz。此外，下電極偏壓頻率可在約 0.1 MHz 到約 100 MHz 的範圍，例如：約 2 MHz。

作為範例，表 1 提供例如當第二閘極層包含鎢時，用於蝕刻該第二閘極層的三個不同第二閘極層蝕刻製程的示範製程條件。該等第二閘極層蝕刻製程各自利用由一製程成分（process composition）所形成之電漿。三個第二閘極層蝕刻製程的製程成分如下：(A) Cl_2 、Ar、 CH_2F_2 ；(B) Cl_2 、Ar、 CF_4 ；(C) Cl_2 、Ar、 CF_4 。

製程描述	UEL RF (W)	LEL RF (W)	p (mTorr)	T (°C) (UEL, W, LEL-C, LEL-E)	Cl_2 (sccm)	Ar (sccm)	CF_4 (sccm)	CH_2F_2 (sccm)	輪廓
(A) 第二閘極層蝕刻製程	600	100	15	80, 60, 70, 70	80	500	0	4	錐化
(B) 第二閘極層蝕刻製程	600	100	15	80, 60, 70, 70	80	500	20	0	< 錐化
(C) 第二閘極層蝕刻製程	600	50	15	80, 60, 70, 70	20	500	20	0	<< 錐化

表 1

對於各第二閘極層蝕刻製程，所述之製程條件包含：上電極（UEL）功率（瓦，W）、下電極（LEL）功率（瓦，W）、電漿處理腔室中之氣體壓力（毫托、mtorr）、電漿處理腔室中構件溫度組（°C）（「UEL」=上電極溫度；「W」=壁溫度；「LEL-C」=下電極中央溫度；「LEL-E」=下電極邊緣溫度）、 Cl_2 流速（每分鐘標準立方公分，sccm）、Ar 流速、 CF_4 流速、 CH_2F_2 流速、及關於所產生輪廓之註記。如表 1 所述，側壁錐化情形（sidewall taper）自第二閘極層蝕刻製程(A)到(C)有所改進。Cl、C、和 F 之間的比例對第二閘極層之輪廓控制是重要的。

在另一實施例中，一個以上的第一閘極層蝕刻製程可包含一製程參數空間，其包含：腔室壓力，其可達約 1000 mtorr（毫托）（例如：至約 100 毫托、或至約 20 到 100 mtorr）；第一含鹵素氣體處理氣體流速，其可達約 2000 sccm（每分鐘標準立方公分）（例如：至約 1000 sccm、或約 1 sccm 到約 100 sccm、或約 1 sccm 到約 50 sccm、或約 40 sccm）；第二含鹵素氣體處理氣體流速，其可達約 2000 sccm（每分鐘標準立方公分）（例如：至約 1000 sccm、或約 1 sccm 到約 100 sccm、或約 1 sccm 到約 50 sccm、或約 20 sccm）；選擇性的添加氣體處理氣體流速，其可達約 2000 sccm（例如：至約 1000 sccm、或約 1 sccm 到約 100 sccm）；惰性氣體處理氣體流速，其可達約 2000 sccm（例如：至約 1000 sccm）；上電極

(例如：圖 6 中構件 70) RF 偏壓，其可達約 2000 W (瓦)(例如：至約 1000W、或至約 600 W)；及下電極 (例如：圖 6 中構件 22) RF 偏壓，其可達約 1000 W (例如：至約 600W、或至約 100 W)。另外，上電極偏壓頻率可在約 0.1 MHz 到約 200 MHz 的範圍，例如：約 60 MHz。此外，下電極偏壓頻率可在約 0.1 MHz 到約 100 MHz 的範圍，例如：約 2 MHz。

作為範例，表 2 提供例如當第一閘極層包括含鋁合金的第一子層與含鈦合金的第二子層時，用於蝕刻該第一閘極層之第一閘極層蝕刻製程之示範製程條件。該第一閘極層蝕刻製程包含利用一製程成分所形成之電漿的單一製程步驟。該製程成分如下： Cl_2 、Ar、 BCl_3 。

製程描述	UEL RF (W)	LEL RF (W)	p (mTorr)	T (°C) (UEL, W, LEL-C, LEL-E)	Cl_2 (sccm)	Ar (sccm)	BCl_3 (sccm)	輪廓
第一閘極層蝕刻製程	200	100	50	80, 60, 70, 70	40	200	20	可接受的

表 2

對於各第一閘極層蝕刻製程，所述之製程條件包含：上電極 (UEL) 功率 (瓦，W)、下電極 (LEL) 功率 (瓦，W)、電漿處理腔室中之氣體壓力 (毫托、mtorr)、電漿處理腔室中構件之溫度組 (°C) (「UEL」=上電極溫度；「W」=壁溫度；「LEL-C」=下電極中央溫度；「LEL-E」=下電極邊緣溫度)、 Cl_2 流速 (每分鐘標準立方公分，sccm)、Ar 流速、 BCl_3 流速、及關於所產生輪廓之註記。Cl 可用以作為主要蝕刻劑，而 B 可用以清除第一閘極層中的 O (氧)。

在另一實施例中，一個以上的高 k 值層蝕刻製程可包含一製程參數空間，其包含：腔室壓力，其可達約 1000 mtorr (毫托)(例如：至約 100 mtorr、或至約 5 到 30 mtorr)；含鹵素氣體處理氣體流速，其可達約 2000 sccm (每分鐘標準立方公分)(例如：至約 1000 sccm、或約 1 sccm 到約 300 sccm、或約 100 sccm 到約 200 sccm、或約 150 sccm)；選擇性的添加氣體處理氣體流速，其可達約 2000 sccm (例如：至約 1000 sccm、或約 1 sccm 到約 10 sccm)；惰性氣體處理氣體流速，其可達約 2000 sccm (例如：至約 1000

sccm)；上電極（例如：圖 6 中構件 70）RF 偏壓，其可達約 2000 W (瓦) (例如：至約 1000W、或至約 600 W)；及下電極（例如：圖 6 中構件 22）RF 偏壓，其可達約 1000 W (例如：至約 600W、或至約 100 W)。另外，上電極偏壓頻率可在約 0.1 MHz 到約 200 MHz 的範圍，例如：約 60 MHz。此外，下電極偏壓頻率可在約 0.1 MHz 到約 100 MHz 的範圍，例如：約 2 MHz。

作為範例，表 3 提供例如當高 k 值層包含鉛氧化物 (HfO_2) 時，用於蝕刻該高 k 值層的四個不同高 k 值層蝕刻製程的示範製程條件。該等高 k 值層蝕刻製程各自利用由一製程成分所形成之電漿。四個高 k 值層蝕刻製程的製程成分如下：(A) BCl_3 、He；(B) BCl_3 、He、 C_2H_4 ；(C) BCl_3 、He；及 (D) BCl_3 、He。

製程描述	UEL RF (W)	LEL RF (W)	p (mTorr)	T (°C) (UEL, W, LEL)	BCl_3 (sccm)	He (sccm)	C_2H_4 (sccm)	輪廓底切 (nm)
(A)高k值層蝕刻製程	300	0	10	80, 60, 370	100	200	0	4.3
(B)高k值層蝕刻製程	300	0	10	80, 60, 370	100	200	3	1.5
(C)高k值層蝕刻製程	600	0	10	80, 60, 220	150	150	0	0.8
(D)高k值層蝕刻製程	600	0	10	80, 60, 370	150	150	0	-3.7

表 3

對於各高 k 值層蝕刻製程，所述之製程條件包含：上電極 (UEL) 功率 (瓦，W)、下電極 (LEL) 功率 (瓦，W)、電漿處理腔室中之氣體壓力 (毫托、mtorr)、電漿處理腔室中構件溫度組 (°C) (「UEL」=上電極溫度；「W」=壁溫度；「LEL」=下電極溫度)、 BCl_3 流速 (每分鐘標準立方公分，sccm)、He 流速、 C_2H_4 流速、及關於所產生輪廓的註記。當導入煙氣和/或降低基板溫度時，輪廓底切被降低 (或改善)。

在又另一實施例中，在轉移圖案至第一閘極層之後且於轉移圖案至高 k 值層之前，利用非電漿或電漿處理製程，將第一閘極層的暴露表面加以鈍化。該非電漿或電漿處理製程具有作為初始成分之含氮氣體和/或含碳氣體。舉例來說，該電漿處理製程可包含作為初始成分之 N_2 和 H_2 。當插入這個電漿處理製程於該一個以上第一閘極層蝕刻製程與該一個以上高 k 值層蝕刻製程之間時，本案發明人觀察到輪廓底切降低。或者是，舉例來說，電漿處理

製程可包含作為初始成分的含煙氣體，例如 C_2H_4 。

在一替代實施例中，可供給 RF 功率至上電極且不供給至下電極。在另一替代實施例中，可供給 RF 功率至下電極且不供給至上電極。在又另一替代實施例中，RF 功率和/或 DC 功率可用圖 4 到 10 所述之任何方式加以耦合。

施行一特定蝕刻製程的持續時間可利用實驗設計 (DOE, design of experiment) 技術或先前經驗而加以決定；然而，該持續時間亦可利用終點檢測 (endpoint detection) 加以決定。終點檢測的一個可能方法係監測來自電漿區域的放射光光譜之一部分，在由於特定材料層的改變或大致上由基板完全移除並且與下層薄膜接觸而造成電漿化學組成改變發生之時，該放射光光譜能夠予以指示。在對應於所監測之波長的放射位準通過指定的閾值之後 (例如：降至實質上為零、降至低於一特定位準、或增加至特定位準之上)，可視為達到一終點。可使用所使用之蝕刻化學組成和所蝕刻之材料層所特有的各種波長。此外，可延長蝕刻時間以包含過蝕刻 (over-etch) 時間，其中過蝕刻時間 (over-etch period) 指定由蝕刻製程起始與關連到終點檢測的時間之間的時間之一分率 (即 1 到 100%)。

上述之一個以上蝕刻製程，可利用例如圖 6 所述之一電漿處理系統加以執行。然而，所論及之方法並不限定於此處示例所呈現的範圍。

雖然以上已詳細地描述本發明的某些實施例，然而，熟習此技術者可輕易地了解，在沒有實質上偏離本發明的新穎教示和優點下，在該等實施例中許多變化是可能的。舉例來說，雖然此處提供配製金屬閘極結構的一示範製程流程，其他製程流程亦可加以考慮。因此，所有此類之變化均應包含於本發明的範圍之內。

【圖式簡單說明】

在隨附的圖式中：

圖 1A 到 1B 描述在基板上蝕刻金屬閘極結構的程序之示意

圖；

圖 2A 到 2E 描述根據一實施例在基板上蝕刻金屬閘極結構的程序之示意圖；

圖 3 係流程圖，描述根據一實施例在基板上蝕刻金屬閘極結構的方法；

圖 4 展示根據一實施例之電漿處理系統的示意圖；

圖 5 展示根據另一實施例之電漿處理系統的示意圖；

圖 6 展示根據另一實施例之電漿處理系統的示意圖；

圖 7 展示根據另一實施例之電漿處理系統的示意圖；

圖 8 展示根據另一實施例之電漿處理系統的示意圖；

圖 9 展示根據另一實施例之電漿處理系統的示意圖；及

圖 10 展示根據另一實施例之電漿處理系統的示意圖。

【主要元件符號說明】

1a	電漿處理系統
1b	電漿處理系統
1c、1c'	電漿處理系統
1d	電漿處理系統
1e	電漿處理系統
1f	電漿處理系統
10	電漿處理腔室
20	基板固持件
22	電極
25	待處理基板
26	背面氣體供給系統
28	夾持系統
30	RF 產生器
32	阻抗匹配網路
40	氣體分配系統
45	電漿處理區域

50	真空泵系統	
55	控制器	
60	磁場系統	
70	上電極	
72	RF 產生器	
74	阻抗匹配網路	
80、80'	感應線圈	
80"	表面波電漿源	
82	RF 產生器	
82'	微波產生器	
84、84'	阻抗匹配網路	
90	直流電源	
100、100'	金屬閘極結構	
105	基板	
110	閘極介電層	
120	第一閘極層	
130	第二閘極層	
140、140'	輪廓底切	
200	金屬閘極結構	
210	基板	
220	介面層	
230	高介電常數 (高 k 值) 層	
240	第一閘極層	
240A、240B	子層	
245	暴露表面	
250	第二閘極層	
260	硬遮罩層	
270	遮罩層	
300	流程圖	
310、320、330、340、350、360	步驟	

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號： | 01107497

※申請日： 101.3.6

※IPC 分類： H01L 21/3065 (2006.01)
H01L 21/3213 (2006.01)

一、發明名稱：(中文/英文)

全金屬閘極結構之圖案成形方法 / METHOD FOR
PATTERNING A FULL METAL GATE STRUCTURE

二、中文發明摘要：

一種在基板上閘極結構之圖案成形的的方法。該方法包含製做一金屬閘極結構於一基板之上，其中該金屬閘極結構包含：一高介電常數(高k值)層；一第一閘極層，形成於該高k值層之上；及一第二閘極層，形成於該第一閘極層之上，且其中該第一閘極層包含一個以上之含金屬層。該方法更包含：製做一遮罩層，其具有於該金屬閘極結構之上的一圖案；轉移該圖案至該第二閘極層；轉移該圖案至該第一閘極層；及轉移在該第一閘極層中的該圖案至該高k值層，且在轉移該圖案至該高k值層之前，利用一含氮和/或含碳環境，鈍化該第一閘極層的一暴露表面，以降低相對於該第二閘極層之該第一閘極層的底切，其中該鈍化步驟係與轉移該圖案至該第一閘極層之步驟分開執行或一起執行。

三、英文發明摘要：

A method of patterning a gate structure on a substrate on a substrate is described. The method includes preparing a metal gate structure on a substrate, wherein the metal gate structure includes a high dielectric constant (high-k) layer, a first gate layer formed on the high-k layer, and a second gate layer formed on the first gate layer, and wherein the first gate layer comprises one or more metal-containing layers. The method further includes preparing a

mask layer with a pattern overlying the metal gate structure, transferring the pattern to the second gate layer, transferring the pattern to the first gate layer, and transferring the pattern in the first gate layer to the high-k layer, and prior to the transferring of the pattern to the high-k layer, passivating an exposed surface of the first gate layer using a nitrogen-containing and/or carbon-containing environment to reduce under-cutting of the first gate layer relative to the second gate layer, wherein the passivating is performed separately from or in addition to the transferring of the pattern to the first gate layer.

四、指定代表圖：

(一)本案指定代表圖為：第 (3) 圖。

(二)本代表圖之元件符號簡單說明：

300 流程圖

310、320、330、340、350、360 步驟

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。

七、申請專利範圍：

1. 一種在基板上閘極結構圖案成形的的方法，包含：

製做一金屬閘極結構於一基板之上，該金屬閘極結構包含：
一高介電常數（高 k 值）層；一第一閘極層，形成於該高 k 值層之上；及一第二閘極層，形成於該第一閘極層之上，該第一閘極層包含一或多合金屬層；

製做一遮罩層，其具有於該金屬閘極結構之上的一圖案；

轉移該圖案至該第二閘極層；

轉移該圖案至該第一閘極層；

轉移在該第一閘極層的該圖案至該高 k 值層；及

在轉移該圖案至該高 k 值層之該步驟之前，利用含氮和/或含碳環境鈍化該第一閘極層的一暴露表面，以降低相對於該第二閘極層之該第一閘極層的底切，

其中該鈍化步驟係與轉移該圖案至該第一閘極層之該步驟分開執行或一起執行。

2. 如申請專利範圍第 1 項的在基板上閘極結構圖案成形的的方法，其中該第二閘極層包含含鎢材料。

3. 如申請專利範圍第 1 項的在基板上閘極結構圖案成形的的方法，其中該第二閘極層包含鎢。

4. 如申請專利範圍第 1 項的在基板上閘極結構圖案成形的的方法，其中該第一閘極層包含一個以上子層，該一個以上子層之每一者包含金屬或金屬合金。

5. 如申請專利範圍第 4 項的在基板上閘極結構圖案成形的的方法，其中該第一閘極層的一第一子層包含鈦或鈦合金。

6. 如申請專利範圍第 1 項的在基板上閘極結構圖案成形的方

法，其中該第一閘極層的一第二子層包含鋁或鋁合金。

7. 如申請專利範圍第 6 項的在基板上閘極結構圖案成形的方
法，其中該高 k 值層包含鈦或釩。

8. 如申請專利範圍第 1 項的在基板上閘極結構圖案成形的方
法，其中該高 k 值層包含二氧化鈦 (HfO_2)、鈦矽酸鹽 (HfSiO)、
氮化鈦矽酸鹽 (HfSiO(N))、或其二者以上之任意組合。

9. 如申請專利範圍第 1 項的在基板上閘極結構圖案成形的方
法，其中該含氮和/或含碳環境包含含氮電漿和/或含碳電漿。

10. 如申請專利範圍第 9 項的在基板上閘極結構圖案成形的方
法，其中該含氮電漿包含作為初始成分之 N_2 、 NH_3 、或其組合。

11. 如申請專利範圍第 9 項的在基板上閘極結構圖案成形的方
法，其中該含碳電漿包含作為初始成分之含烴氣體。

12. 如申請專利範圍第 11 項的在基板上閘極結構圖案成形的方
法，其中該含碳電漿具有作為初始成分之 C_2H_4 、 CH_4 、 C_2H_2 、 C_2H_6 、
 C_3H_4 、 C_3H_6 、 C_3H_8 、 C_4H_6 、 C_4H_8 、 C_4H_{10} 、 C_5H_8 、 C_5H_{10} 、 C_6H_6 、
 C_6H_{10} 、及 C_6H_{12} 至少其中之一。

13. 如申請專利範圍第 1 項的在基板上閘極結構圖案成形的方
法，更包含：

在轉移該圖案至該高 k 值層的該步驟期間，選擇小於約攝氏
250 度的基板溫度，以降低該第一閘極層的底切。

14. 如申請專利範圍第 1 項的在基板上閘極結構圖案成形的方
法，更包含：

在轉移該圖案至該高 k 值層的該步驟期間，選擇小於約攝氏 220 度的基板溫度，以降低該第一閘極層的底切。

15. 如申請專利範圍第 1 項的在基板上閘極結構圖案成形的方
法，其中利用含鹵素氣體轉移該圖案至該第一閘極層，該含鹵素
氣體包含選自由 Cl_2 、 HBr 、及 BCl_3 所組成的群組之一個以上的氣
體。

16. 如申請專利範圍第 1 項的在基板上閘極結構圖案成形的方
法，其中利用 Cl_2 、 BCl_3 、及 Ar 轉移該圖案至該第一閘極層。

17. 如申請專利範圍第 1 項的在基板上閘極結構圖案成形的方
法，其中利用含鹵素氣體轉移該圖案至該高 k 值層，該含鹵素氣
體包含選自由 Cl_2 、 HBr 、及 BCl_3 所組成的群組其中一者以上的氣
體。

18. 如申請專利範圍第 17 項的在基板上閘極結構圖案成形的方
法，其中利用包含 BCl_3 及 He 的組成，將該圖案轉移至高 k 值層。

19. 如申請專利範圍第 17 項的在基板上閘極結構圖案成形的方
法，其中利用更包含煙氣和/或含氮氣體的一組成，轉移該圖案至
該高 k 值層。

20. 一種在基板上閘極結構圖案成形的方
法，包含：

製做一金屬閘極結構於一基板上，該金屬閘極結構包含：一
高 k 值層；一金屬合金層，形成於該高 k 值層之上；及一閘極層，
形成於該金屬合金層之上，該金屬合金層包含鋁合金和/或鈦合金；

製做一遮罩層，其具有於該金屬閘極結構之上的一圖案；

轉移該圖案至該閘極層；

轉移該圖案至該金屬合金層；

轉移在該金屬合金層中之該圖案至該高k值層；及
利用含氮環境和/或含碳環境，鈍化該金屬合金層的一暴露表面，以降低相對於該閘極層之該金屬合金層的底切。

八、圖式：

轉移在該金屬合金層中之該圖案至該高k值層；及
利用含氮環境和/或含碳環境，鈍化該金屬合金層的一暴露表面，以降低相對於該閘極層之該金屬合金層的底切。

八、圖式：

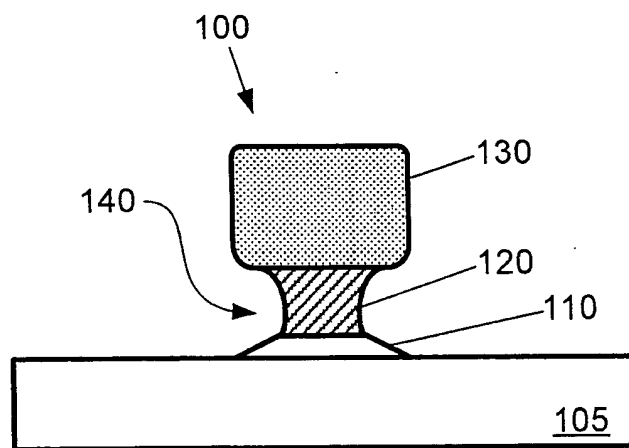


圖 1A

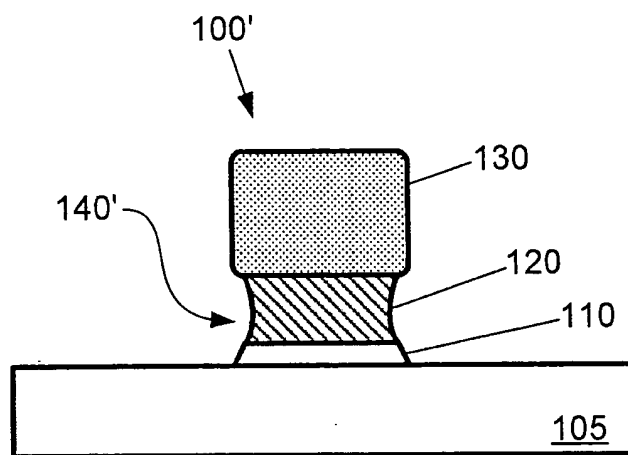


圖 1B

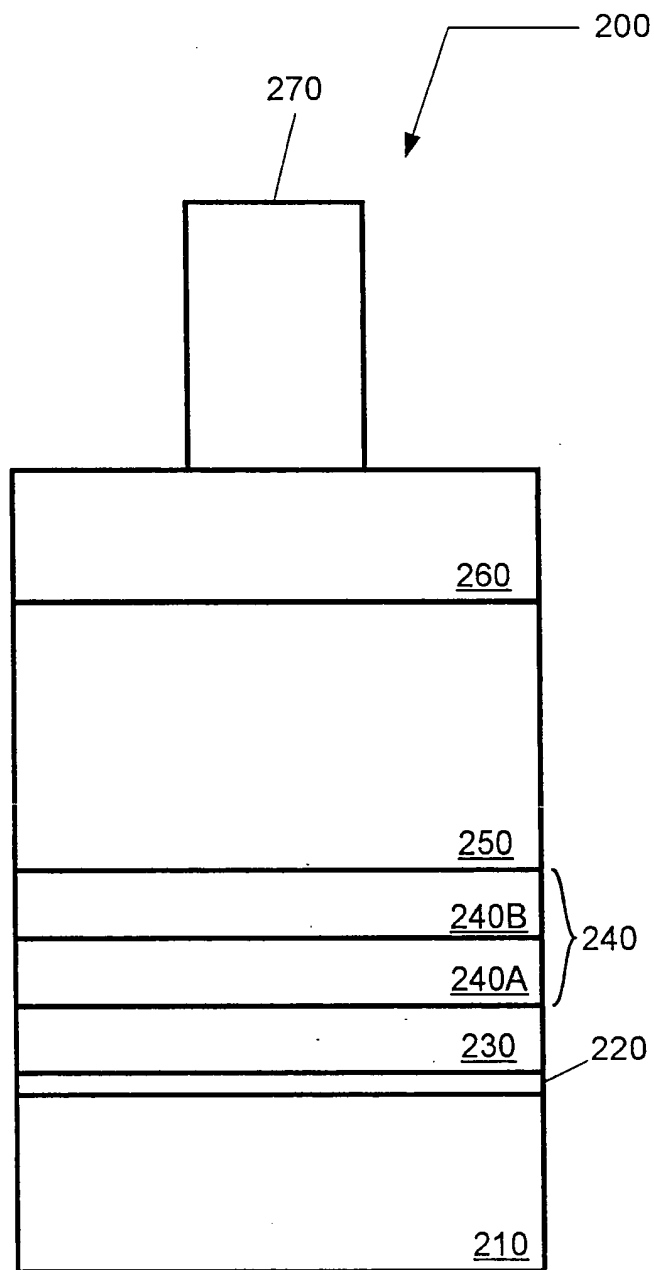


圖 2A

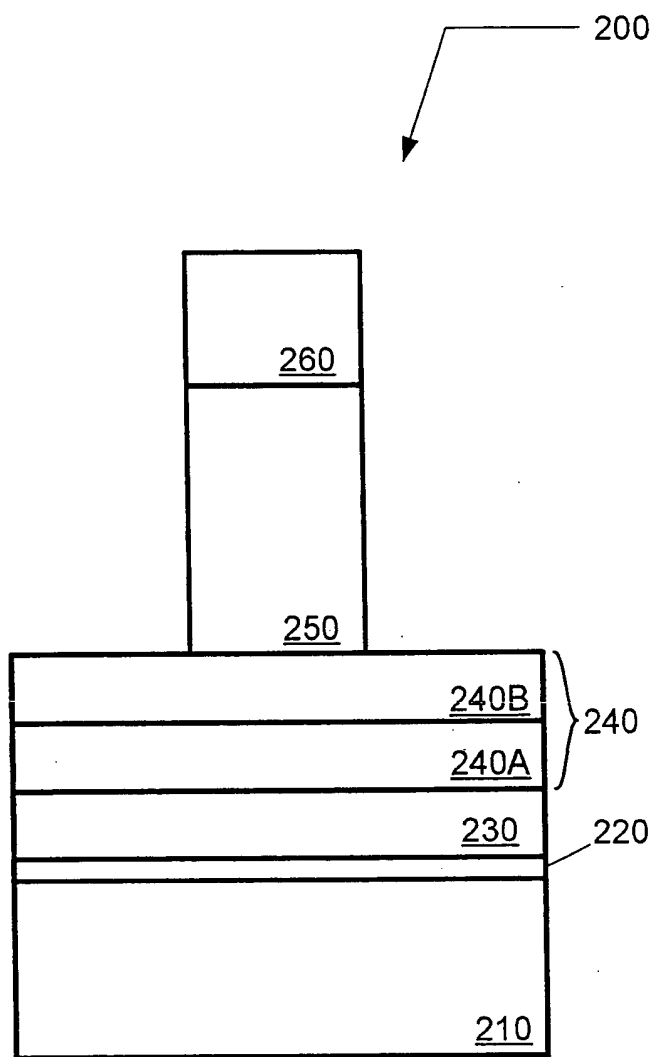


圖 2B

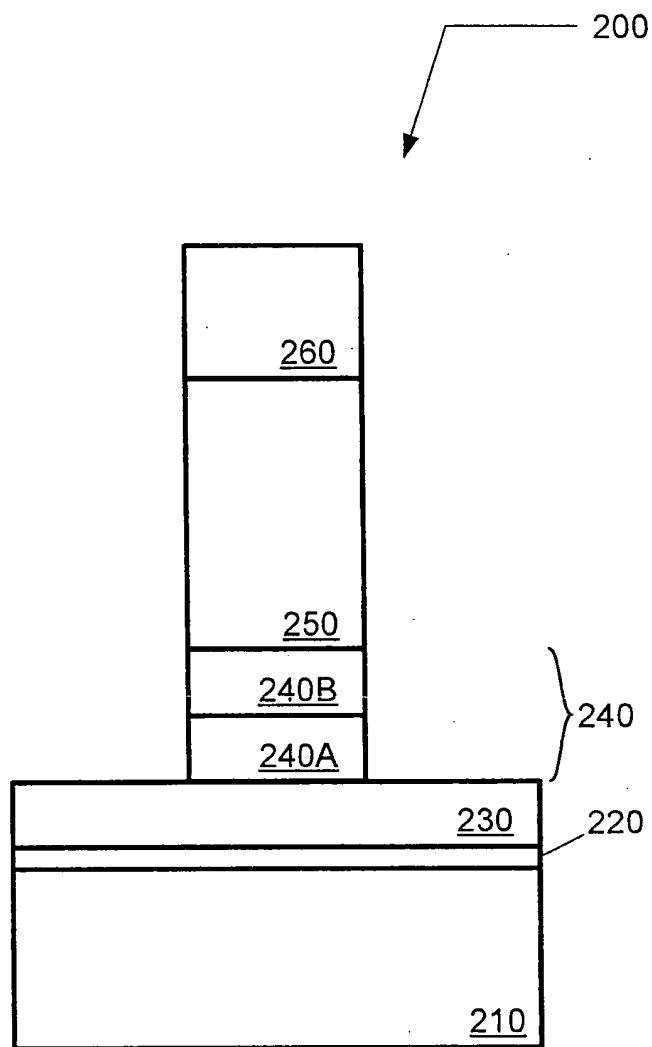


圖 2C

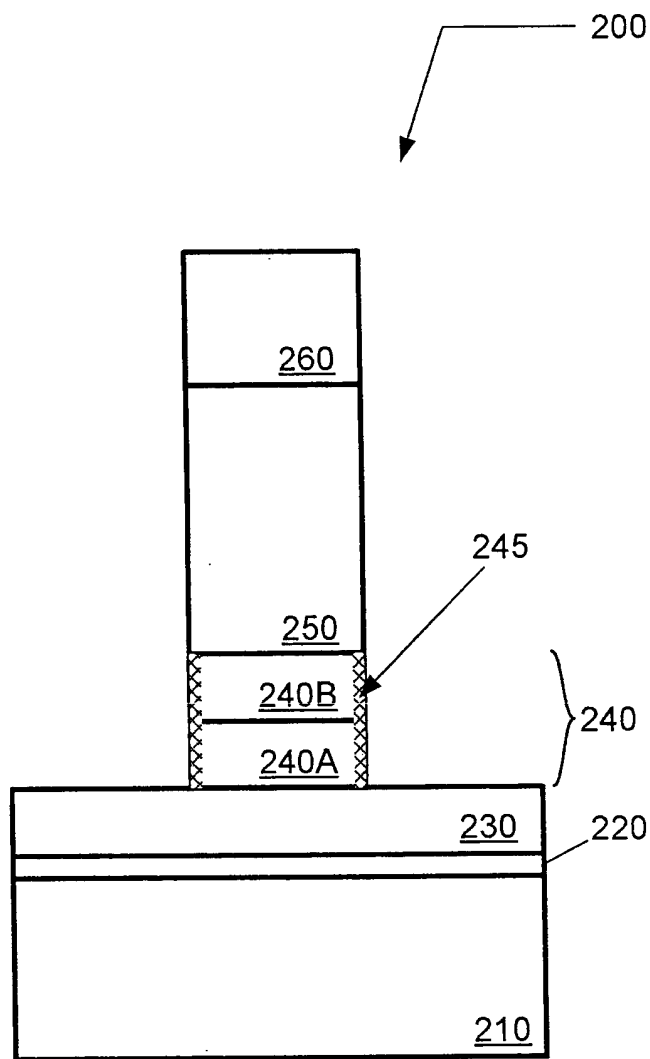


圖 2D

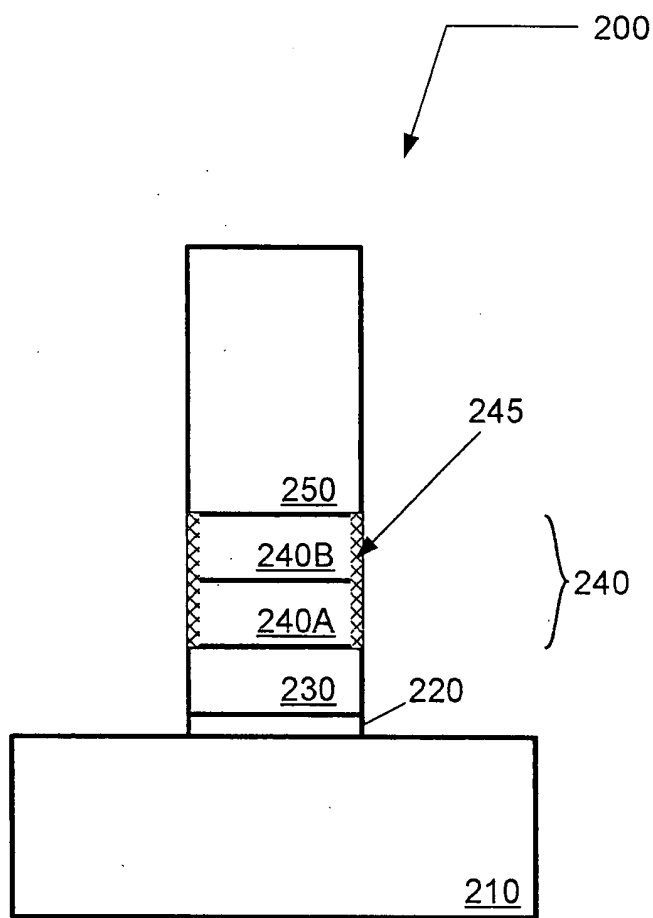


圖 2E

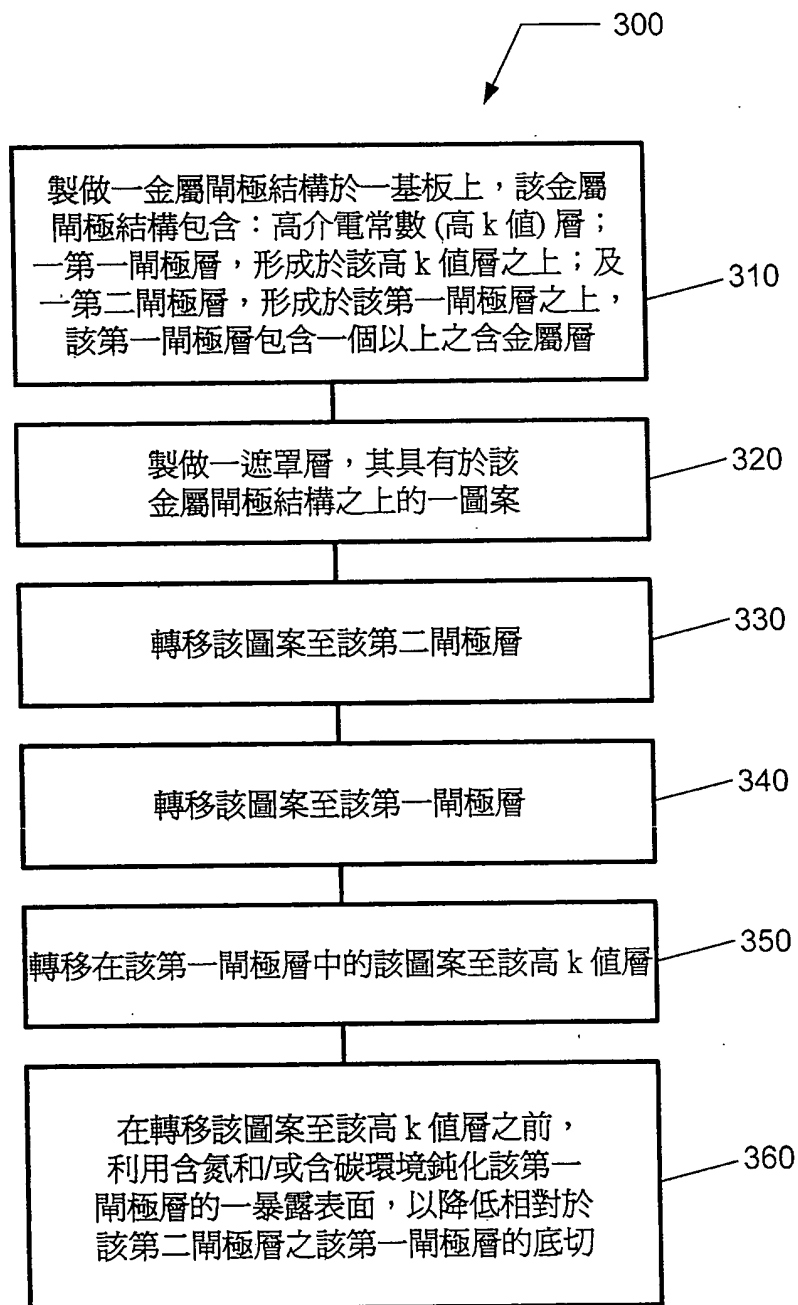


圖 3

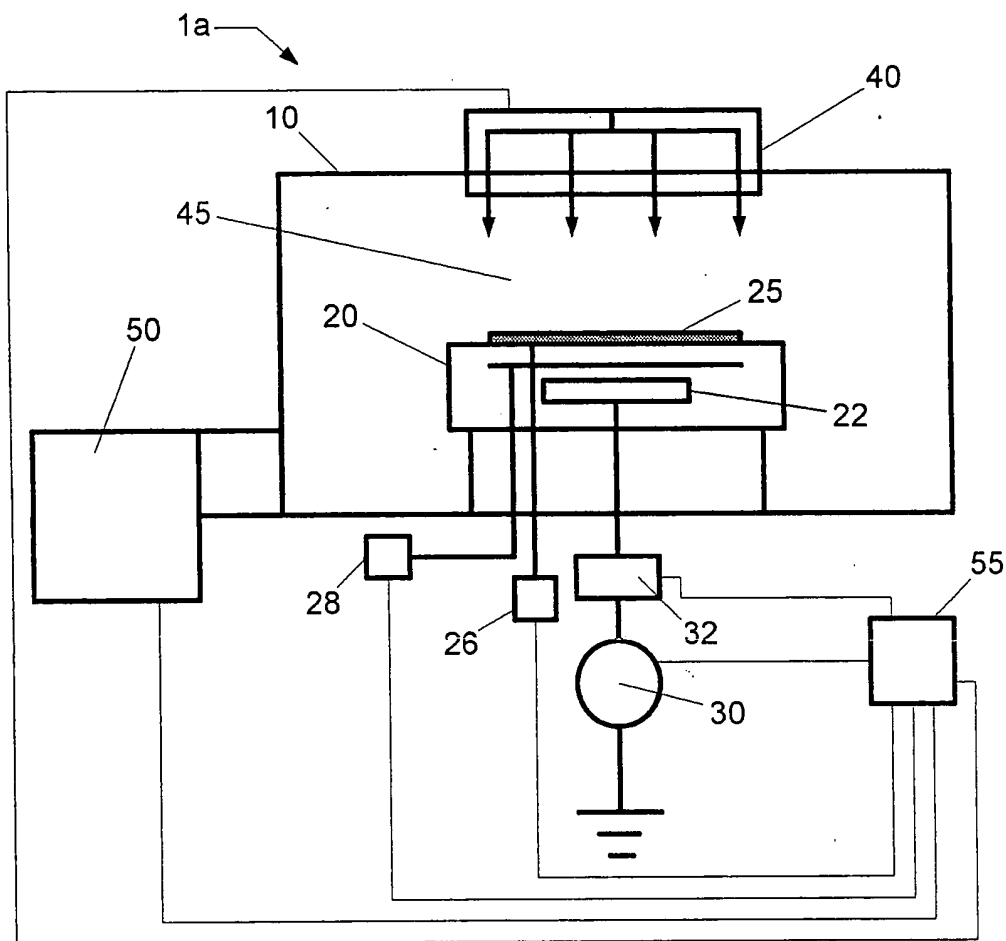


圖 4

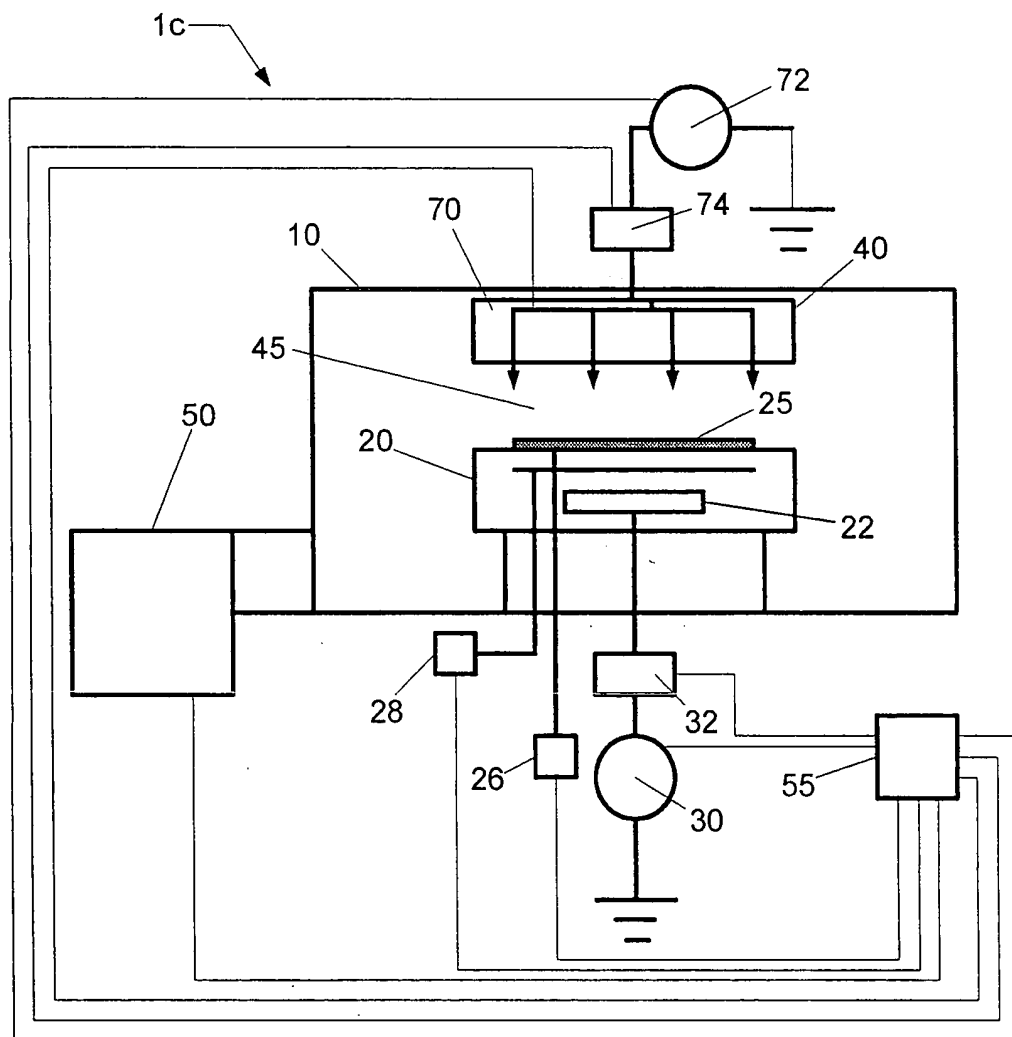


圖 6

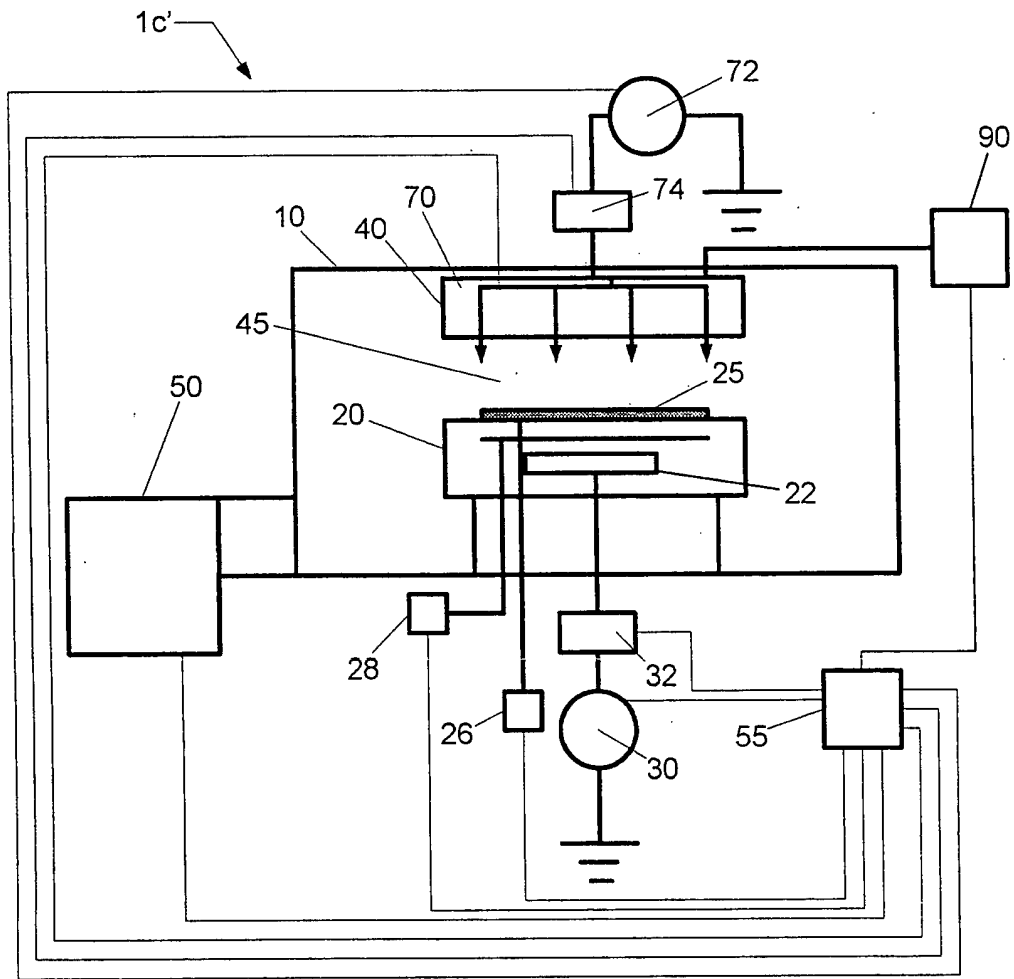


圖 7

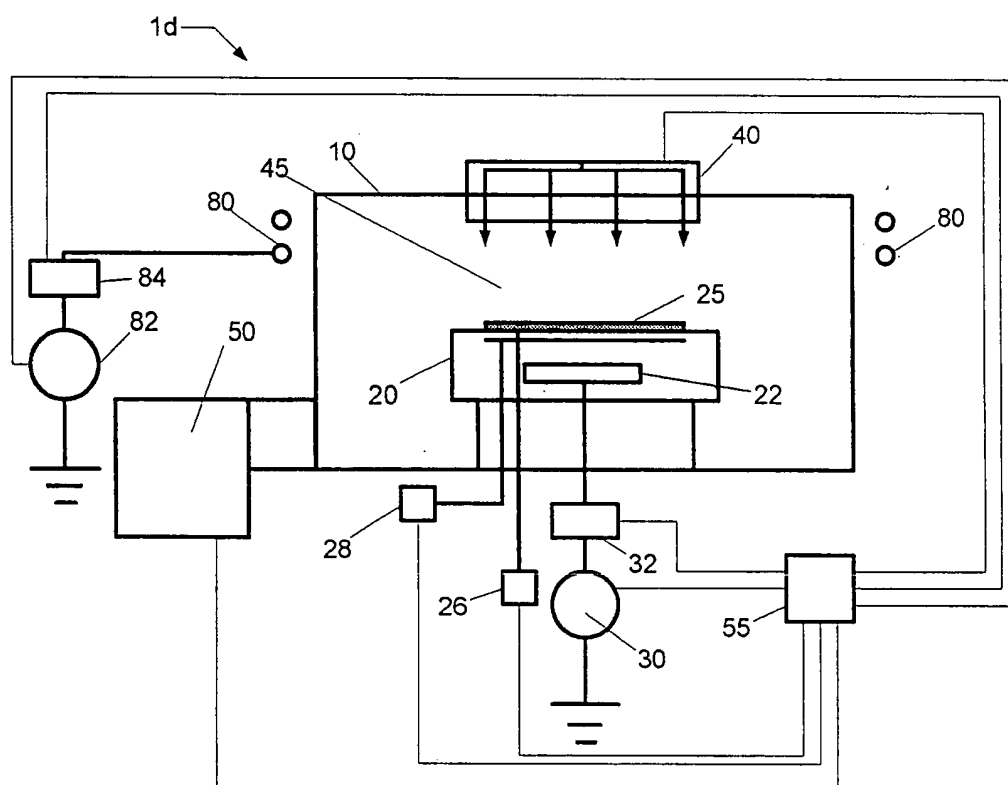


圖 8

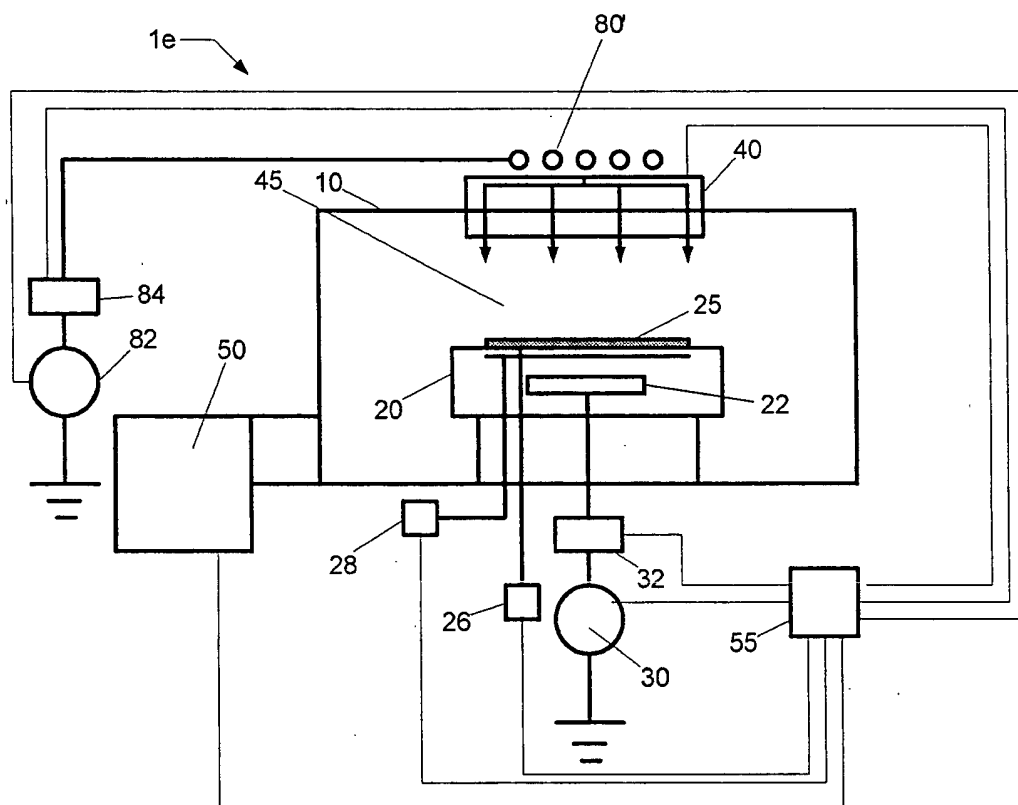


圖 9

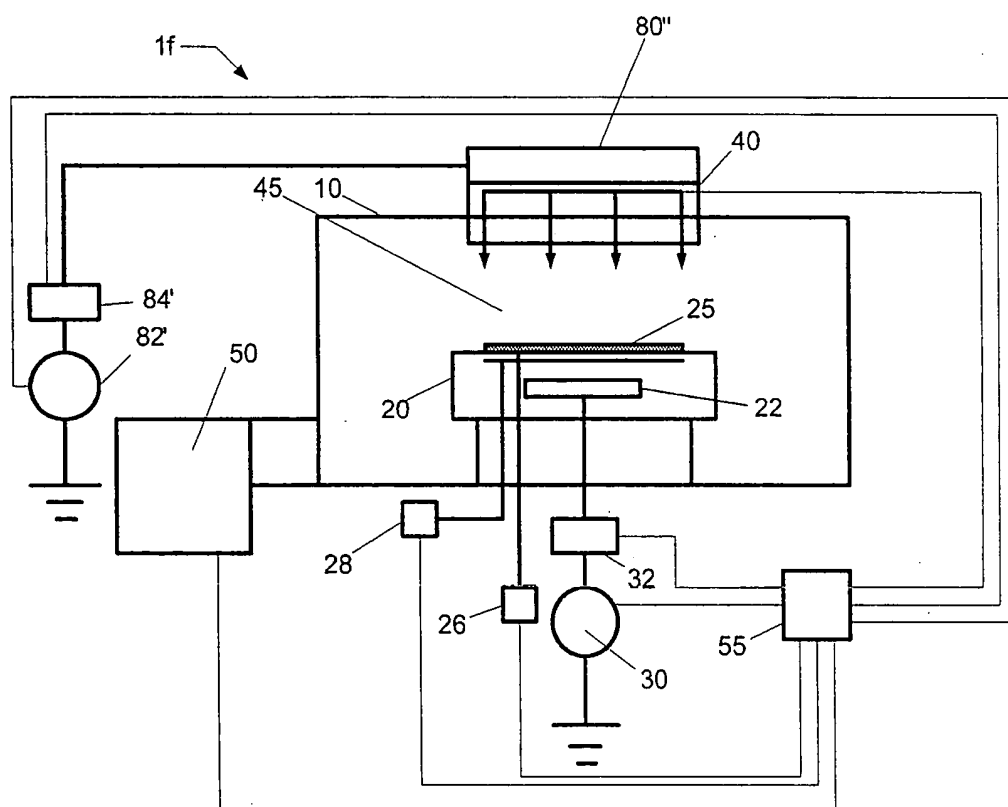


圖 10

mask layer with a pattern overlying the metal gate structure, transferring the pattern to the second gate layer, transferring the pattern to the first gate layer, and transferring the pattern in the first gate layer to the high-k layer, and prior to the transferring of the pattern to the high-k layer, passivating an exposed surface of the first gate layer using a nitrogen-containing and/or carbon-containing environment to reduce under-cutting of the first gate layer relative to the second gate layer, wherein the passivating is performed separately from or in addition to the transferring of the pattern to the first gate layer.

四、指定代表圖：

(一)本案指定代表圖為：第(3)圖。

(二)本代表圖之元件符號簡單說明：

300 流程圖

310、320、330、340、350、360 步驟

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。

關的。特別是，這些操作不需要以描述的順序加以執行。所述之操作可以不同於所述之實施例的順序加以執行。各種額外之操作可加以執行且/或所述操作在額外的實施例中可加以省略。

此處之「基板」一般係關於根據本發明之處理對象。基板可包含元件（特別是半導體或其他電子元件）之任何材料部分或結構，並且舉例來說，可為基座基板結構，例如一半導體晶圓、或是於一基座基板結構之上的一層，例如一薄膜。因此，基板不應被限定於任何特定基座結構、下層或上層、圖案化的或非圖案化的，而應包含任何這些層或基座結構，以及這些層和/或基座結構的組合。以下說明可能提及特定型態之基板，但係僅以說明為目的而無限定之意涵。

在材料處理方法中，圖案蝕刻可包含塗佈一薄層之輻射敏感材料（例如光阻）至基板的上表面，接著利用微影技術使該材料薄層形成圖案。在圖案蝕刻期間，可利用乾式電漿蝕刻製程，其中電漿係由處理氣體形成，其係藉由耦合例如射頻（RF）功率之電磁（EM）能量至該處理氣體，以加熱電子而造成該處理氣體原子和/或分子成分隨後的離子化和解離。運用一系列乾式蝕刻製程，形成於該輻射敏感材料薄層中的圖案被轉移到一膜堆疊內之下層，該膜堆疊包含最終產物（例如電子元件）所需之一個以上材料層。除此之外，在圖案轉移製程期間，對於延伸至下層之圖案的輪廓控制，具有關鍵性的重要性。

舉例來說，如圖 1A 和 1B 所示，一金屬閘極結構 100 被製做，其中該金屬閘極結構 100 起始於在一基板 105 上形成具有複數層（亦即是層 110 到 130）的膜堆疊。金屬閘極結構 100，舉例來說，可包含一含金屬閘極，其具有：一閘極介電層 110；一第一閘極層 120，配置於閘極介電層 110 之上；及一第二閘極層 130，配置於該第一閘極層 120 之上。該閘極介電層 110 可包含一或多層，舉例來說，其包含：一高介電常數（高 k 值）層和位於該高 k 值層與基板 105 之間的一介面層（interfacial layer）。該第一閘極層 120 可包含一含金屬層，例如金屬或金屬合金。該第二閘極層 130 亦

可包含一合金層，例如金屬或金屬合金。舉例來說，該第二閘極層 130 可包含低電阻率金屬，例如鎢。

如圖 1A 所述，習知的蝕刻製程順序造成第二閘極層 130 嚴重的輪廓底切 (under-cutting) 140。在圖案轉移至閘極介電層 110 期間，閘極介電層 110 和第一閘極層 120 之間不良的蝕刻選擇性 (etch selectivity) 導致第一閘極層 120 之等向性侵蝕。圖 1B 中，描述一金屬閘極結構 100'，其描繪本發明之實施例所提供之減少的輪廓底切 140'。

因此，根據一實施例，在圖 2A 到 2E 和圖 3 中描述在基板上閘極結構之圖案成形方法。如圖 3 所描述與圖 2A 所圖示，該方法包含一流程圖 300，該流程圖 300 起始於步驟 310，步驟 310 製做一金屬閘極結構 200 於基板 210 之上，其中金屬閘極結構 200 包含：高介電常數 (高 k 值) 層 230，其作為閘極介電質；第一閘極層 240，其形成於該高 k 值層 230 之上；及第二閘極層 250，形成於該第一閘極層 240 之上。該第一閘極層 240 和第二閘極層 250，舉例來說，可為部份之閘極電極。

第一閘極層 240 可包含一個以上的合金層，例如子層 240A 和 240B。第一閘極層 240 的厚度可為數百埃 (Å)，例如約 100 Å、200 Å、300 Å、400 Å 等。第一閘極層 240 及其子層，可包含金屬、金屬合金、金屬氮化物、或金屬氧化物。舉例來說，第一閘極層 240 可含鈦、鈦合金、鈦鋁合金、鈦、鈦合金、鈦鋁合金、鋁、鋁合金、鈦氮化物、鈦矽氮化物、鈦鋁氮化物、鈦氮化物、鈦矽氮化物、鈦氮化物、鈦矽氮化物、鋁氮化物、或鋁氧化物。此外，在閘極電極中之第一閘極層 240，可取代傳統多晶矽閘極電極層或與之整合。

第二閘極層 250 可包含低電阻率金屬或金屬合金。舉例來說，第二閘極層 250 可包含含鎢層，例如鎢、鎢合金、或鎢氮化物。

雖未展示於圖 2A 到 2E，第一閘極層 240 和第二閘極層 250 可被包含於一差動金屬閘極結構 (differential metal gate structure) 之內，該差動金屬閘極結構包含基板 210 上第一區域的第一厚度

及基板 210 上第二區域的第二厚度。該第一厚度與第二厚度可不相同。舉例來說，於第一區域的第一閘極層 240 之第一厚度可對應於一 nFET (負通道場效電晶體) 元件，且於第二區域的第一閘極層 240 之第二厚度可對應於 pFET (正通道 FET) 元件。

如圖 2A 所示，包含高 k 值層 230 的閘極介電質可更包含一介面層 220，例如在高 k 值層 230 和基板 210 之間的二氧化矽 (SiO_2) 薄層。舉例來說，高 k 值層 230 可包括含鑰層，例如：鑰氧化物 (LaO)；或含鈺層，例如鈺氧化物層 (如： HfO_x 、 HfO_2)、鈺矽酸鹽層 (如： HfSiO)、氮化鈺矽酸鹽 (如： $\text{HfSiO}(\text{N})$)。此外，舉例來說，高 k 值層 230 可包含金屬矽酸鹽或氧化物 (如： Ta_2O_5 ($k \sim 26$)、 TiO_2 ($k \sim 80$)、 ZrO_2 ($k \sim 25$)、 Al_2O_3 ($k \sim 9$)、 HfSiO 、 HfO_2 ($k \sim 25$))。而且，舉例來說，高 k 值層 230 可包含混合稀土氧化物、混合稀土鋁酸鹽、混合稀土氮化物、混合稀土鋁氮化物、混合稀土氮氧化物、或混合稀土鋁氮氧化物。

在步驟 320 中，具圖案之遮罩層 270 係製做於該金屬閘極結構 200 之上。遮罩層 270 可包含一層輻射敏感材料或光阻，其具有利用光微影製程或其他微影製程 (例如電子束微影、壓印微影等) 而形成於其中之圖案。此外，舉例來說，金屬閘極結構 200 的遮罩層 270 可包含一第二層，甚至一第三層。舉例來說，遮罩層 270 可包含一抗反射塗佈 (ARC) 層以提供對於該用於形成圖案之輻射敏感材料層之微影圖案成形的抗反射特性及其他特性。遮罩層 270 可更包含一個以上之軟遮罩層，和/或一個以上之有機平坦化層 (OPL, organic planarization layer) 或有機介電層 (ODL, organic dielectric layer)。又更進一步，金屬閘極結構 200 可包含一個以上之硬遮罩層 260，例如二氧化矽 (SiO_2) 硬遮罩，其用於乾式蝕刻第二閘極層 250。該圖案係利用一個以上之微影製程以及選擇性之一個以上的遮罩蝕刻製程而形成於遮罩層 270 中，且接著轉移一個以上的硬遮罩層 260 以形成圖案於下層之金屬閘極結構 200。

如圖 2B 和 2C 所示，用於轉移定義於遮罩層 270 之圖案至下

層膜堆疊以形成圖案化的金屬閘極結構的一系列之蝕刻製程，被選擇以保留被轉移之圖案的完整性，例如關鍵尺寸等，以及將對使用於所製造之電子元件中的這些層的損害降至最低。

在步驟 330 中，如圖 3 及圖 2B 所示，利用一個以上之第二閘極層蝕刻製程，將遮罩層 270 中的圖案（其已被轉移至一個以上之硬遮罩層 260）轉移至第二閘極層 250。該一個以上之第二閘極層蝕刻製程包含至少一個蝕刻步驟，其包含利用含鹵素氣體及選擇性的添加氣體（其具有 C 及 F；C、H、及 F；或 N 及 F 作為原子組成）而形成電漿。該一個以上之第二閘極層蝕刻製程可更包含惰性氣體。該含鹵素氣體可包含選自由 Cl_2 、 Br_2 、 HBr 、 HCl 、及 BCl_3 所組成之群組的一個以上的氣體。此外，該選擇性的添加氣體可包含選自由 CF_4 、 C_4F_8 、 C_4F_6 、 C_5F_8 、 NF_3 、 CH_2F_2 、及 CHF_3 所組成之群組的一個以上的氣體。舉例來說，該一個以上之第二閘極層蝕刻製程可包含使用 Cl_2 、 CF_4 、及 Ar。此外，舉例來說，該一個以上之第二閘極層蝕刻製程可包含使用 Cl_2 、 CH_2F_2 、及 Ar。

在步驟 340 中，如圖 3 及圖 2C 所示，利用一個以上之第一閘極層蝕刻製程，將第二閘極層 250 中的圖案轉移至第一閘極層 240。該一個以上之第一閘極層蝕刻製程包含至少一個蝕刻步驟，其包含利用含鹵素氣體及選擇性的添加氣體而形成電漿。該一個以上之第一閘極層蝕刻製程可更包含惰性氣體。該含鹵素氣體可包含選自由 Cl_2 、 Br_2 、 HBr 、 HCl 、及 BCl_3 所組成之群組的一個以上的氣體。舉例來說，該一個以上第一閘極層蝕刻製程可包含單一第一閘極層蝕刻製程，其利用第一含鹵素氣體、第二含鹵素氣體、及惰性氣體。此外，舉例來說，該一個以上第一閘極層蝕刻製程可包含使用 Cl_2 、 BCl_3 、及 Ar。

在步驟 350 中，如圖 3 及圖 2E 所示，利用一個以上高 k 值層蝕刻製程，將第一閘極層 240 中的圖案轉移至高 k 值層 230。該一個以上高 k 值層蝕刻製程包含至少一個蝕刻步驟，其包含利用含鹵素氣體及選擇性的添加氣體而形成電漿。該一個以上高 k 值層蝕刻製程可更包含惰性氣體。該含鹵素氣體可包含選自由 Cl_2 、

可包含於基板固持件 20、電漿處理腔室 10 的腔室壁、及電漿處理系統 1a 之內的其他構件之中。

此外，傳熱氣體可經由背面氣體供給系統 26 傳遞到基板 25 的背面，以增進基板 25 和基板固持件 20 之間的氣體間隙熱傳導 (gas-gap thermal conductance)。在提升或降低溫度而需要基板的溫度控制之時，此一系統可加以利用。舉例來說，背面氣體供給系統可包含一二區氣體分配系統，其中氬氣間隙壓力可於基板 25 的中央和邊緣之間獨立地變化。

在圖 4 所示之實施例中，基板固持件 20 可包含電極 22，RF 功率經由該電極耦合至電漿處理區域 45 中的處理電漿。舉例來說，藉由經過選擇性的阻抗匹配網路 32 由 RF 產生器 30 傳送 RF 功率至基板固持件 20，基板固持件 20 可被施加電偏壓於一 RF 電壓。該 RF 偏壓可用以加熱電子以形成和維持電漿。在這個狀態下，該系統可作為活性離子蝕刻 (RIE, reactive ion etch) 反應器而運作，其中該腔室和上氣體注入電極係作為接地面。RF 偏壓的一典型頻率可在約 0.1 MHz 到約 100 MHz 的範圍。用於電漿處理的 RF 系統係為熟習此技術領域者所熟知。

或者，可於多個頻率施加 RF 功率至基板固持件電極。此外，阻抗匹配網路 32 可藉由降低反射功率而增進傳送 RF 功率至電漿處理腔室 10 中的電漿。匹配網路拓撲 (例如：L 型、 π 型、T 型等) 與自動控制方法係為熟習此技術領域者所熟知。

氣體分配系統 40 可包含用於導入處理氣體之混合物的噴淋頭設計。或者是，氣體分配系統 40 可包含一多區噴淋頭設計，其用於在基板 25 之上導入處理氣體之混合物且調整該處理氣體混合物之分配。舉例來說，該多區噴淋頭設計可用以相對於流至基板 25 之上實質上中央區域的處理氣體流或組成的量，對流至基板 25 之上實質上周圍區域的處理氣體流或組成加以調整。

真空泵系統 50 可包含：渦輪分子真空泵 (TMP, turbo-molecular vacuum pump)，其能夠達到每秒約 5000 公升 (或更大) 的泵送速率 (pumping speed)；及閘閥，其用於調節腔室壓力。在乾式電漿

蝕刻所使用之習知的電漿處理裝置中，可使用每秒 1000 到 3000 公升之 TMP。對於一般上小於約 50 mTorr 的低壓處理，可使用 TMP。對於高壓處理（即大於約 100 mTorr），可使用機械增壓泵和乾式粗抽泵（dry roughing pump）。此外，用於監控腔室壓力的裝置（未顯示）可連接至電漿處理腔室 10。

控制器 55 包含微處理器、記憶體、及數位 I/O 埠，其能夠產生足以傳送及致活到達電漿處理系統 1a 之輸入、以及監控來自電漿處理系統 1a 之輸出的控制電壓。此外，控制器 55 可連接至 RF 產生器 30、阻抗匹配網路 32、氣體分配系統 40、真空泵系統 50、及基板加熱/冷卻系統（未顯示）、背面氣體供給系統 26、和/或靜電夾持系統 28，並與其交換資訊。舉例來說，儲存於記憶體的程式，可用以根據製程配方致活電漿處理系統 1a 前述構件的輸入，以對基板 25 施行一電漿輔助製程。

控制器 55 可相對於電漿處理系統 1a 設置在附近，或是相對於電漿處理系統 1a 遠距離地設置。舉例來說，控制器 55 可利用直接連接、內部網路、和/或網際網路，與電漿處理系統 1a 交換數據。控制器 55 可於例如顧客端（customer site）（即裝置製造者等）連接至一內部網路，或是於例如販售商端（vendor site）（即設備製造者）連接至一內部網路。或者是或額外地，控制器 55 可連接至網際網路。此外，其他電腦（即控制器、伺服器等）可經由直接連接、內部網路、和/或網際網路存取控制器 55 以交換數據。

在圖 5 所示之實施例中，電漿處理系統 1b 可類似於圖 4 之實施例，且除了圖 4 所述的構件外，更包含固定式、機械式、或電性旋轉磁場系統 60，其可用以增加電漿密度和/或增進電漿處理均勻性。此外，控制器 55 可連接至磁場系統 60，以控制旋轉速度和場強度。旋轉磁場的設計和實現係為熟習此技術領域者所熟知。

在如圖 6 所示之實施例中，電漿處理系統 1c 可類似於圖 4 或圖 5 之實施例，且可更包含一上電極 70，經由選擇性的阻抗匹配網路 74，來自 RF 產生器 72 的 RF 功率可耦合至該上電極 70。對該上電極所施加之 RF 功率的頻率可在約 0.1 MHz 到約 200 MHz