

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021 年 1 月 21 日 (21.01.2021)



(10) 国际公布号
WO 2021/008136 A1

(51) 国际专利分类号:
G06F 30/3315 (2020.01) **G06F 30/33** (2020.01)

(21) 国际申请号: PCT/CN2020/076447

(22) 国际申请日: 2020 年 2 月 24 日 (24.02.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201910643441.6 2019 年 7 月 17 日 (17.07.2019) CN

(71) 申请人: 东南大学 (SOUTHEAST UNIVERSITY)
[CN/CN]; 中国江苏省南京市江宁区东南大学路 2 号, Jiangsu 211189 (CN)。

(72) 发明人: 曹鹏 (CAO, Peng); 中国江苏省南京市江宁区东南大学路 2 号, Jiangsu 211189 (CN)。
杨泰 (YANG, Tai); 中国江苏省南京市江宁区东南大学路 2 号, Jiangsu 211189 (CN)。 郭静静

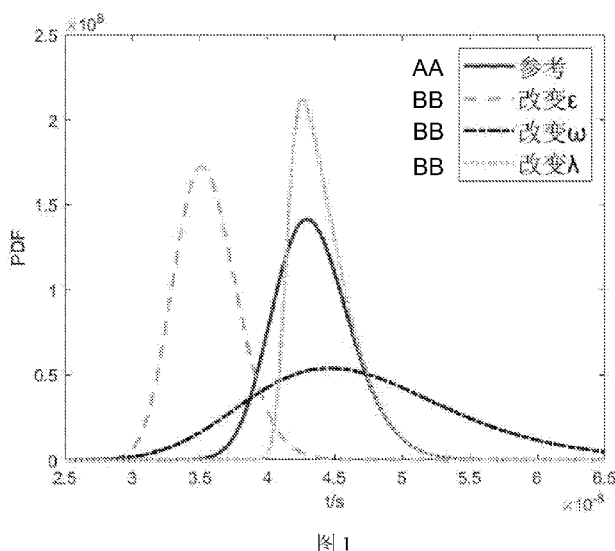
(GUO, Jingjing); 中国江苏省南京市江宁区东南大学路 2 号, Jiangsu 211189 (CN)。

(74) 代理人: 南京苏高专利商标事务所 (普通合伙) (NANJING SUGAO PATENT AND TRADEMARK FIRM (ORDINARY PARTNERSHIP)); 中国江苏省南京市白下区中山东路 198 号龙台国际大厦 1912 室, Jiangsu 210005 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: INTEGRATED CIRCUIT STATISTICAL TIME SEQUENCE ANALYSIS METHOD WITH ADVANCED PROCESS AND LOW VOLTAGE

(54) 发明名称: 先进工艺和低电压下的集成电路统计时序分析方法



(57) Abstract: Disclosed is an integrated circuit statistical time sequence analysis method with an advanced process and a low voltage. Simulation modeling is performed on the process parameter fluctuation condition of an integrated circuit under the advanced process, a circuit time sequence statistical model is established on the basis of the relationship between an integrated circuit time delay and process parameters under a low voltage, and the maximum time delay and the minimum time delay under the integrated circuit time sequence fluctuation condition are analyzed. Compared with a traditional static time sequence analysis method, the method can analyze the circuit time delay distribution condition under fluctuations in process parameters more accurately, and is of great significance to the integrated circuit design under an advanced process and a low voltage.

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

(57) 摘要: 本发明公开了一种先进工艺和低电压下的集成电路统计时序分析方法, 通过对先进工艺下集成电路的工艺参数波动情况进行仿真建模, 基于低电压下集成电路延时与工艺参数间的关系建立电路时序统计模型, 分析集成电路时序波动情况下的最大延时和最小延时。与传统的静态时序分析方法相比, 能够更准确的分析工艺参数波动下的电路延时分布情况, 对于先进工艺和低电压下集成电路设计具有重要意义。

先进工艺和低电压下的集成电路统计时序分析方法

技术领域

本发明涉及先进工艺制造的集成电路在低电压下的时序分析，特别是涉及一种先进工艺和低电压下的集成电路统计时序分析方法。

背景技术

随着集成电路规模与计算能力的不断增长，能耗逐渐成为制约各类计算系统包括物联网、嵌入式设备、移动终端、超算与数据中心等发展的一个重要限制。发展高能效集成电路技术，是解决计算系统能耗问题的一个重要手段。传统的集成电路通过追求先进工艺尺寸以及供电电压的等比例缩放来满足降低芯片能耗密度的要求，然而随着摩尔定律与 Dennard Scaling 定律发展到极限，功耗大幅度降低的工艺红利正在逐渐消失。传统的发展路线已经无法维持。以往几乎每一代新制造工艺的出现都意味着供电电压的等比例缩放，因此能够带来本征能效（ICE）的阶跃式发展以适应芯片计算能力与规模的增长，但在 130nm 工艺之后，工艺的演进已经很难保证工作电压的大幅下降，其亚线性的增长趋势使得计算系统能效跟不上规模的增长。与此同时，常用的低功耗技术如动态电压调制（DVFS）、功率门控（Power Gating）、多阈值器件、时钟门控等，也随着工作电压与阈值电压的逼近，优化空间变得相对有限。因此，如何进一步降低工作电压幅度，实现能效阶跃式提升成为计算系统亟需解决的问题之一。

近阈值(Near-Threshold)集成电路设计通过将芯片或电路的供电电压降低到接近晶体管阈值电压水平，能取得大幅度的能效降低，被认为是未来提升一个数量级计算能效的设计技术。与传统的高能效技术关注特定的功耗组成部份、或采用针对应用的定向优化思路相比，近阈值设计降低功耗原理基于功耗-电压平方法则（ $P=CV^2F$ ），能够从电路工作原理角度对集成电路能效实现更显著的提升。

然而，伴随着先进工艺和以近阈值设计为代表的低电压技术的兴起以及在集成电路性能和能效方面取得的显著优势，集成电路工艺参数波动对电路时序的影响愈发凸显而不可忽视，对集成电路设计技术提出了严峻挑战。集成电路制造过程中由于设备精度或工艺限制导致晶体管尺寸、栅氧化层厚度、掺杂浓度等工艺参数不可避免的偏离其标称值，使得集成电路物理特性例如电路时序（即电路延时）随之波动。一方面，在先进工艺下，随着集成电路制程线宽的不断降低，电路时序对工艺参数波动愈发敏感，工艺参数波动导致电路时序波动显著增加；另一方面，在低电

压下，集成电路电流特性乃至时序特征与工艺参数呈指数关系，进一步导致电路时序波动加剧，且呈非高斯分布。

为了分析先进工艺和低电压设计中工艺参数波动影响下的电路时序，传统的集成电路静态时序分析方法以电路时序标称值为基础，通过乘以特定的比例系数评估电路时序的统计分布范围。显然，该比例系数随着电路中单元类型、尺寸、负载和工艺角变化，设置不当要么导致集成电路延时波动情况下时序违规，即无法满足预定设计功能和性能要求，要么导致时序裕量过大，为迁就电路极端情况导致能效降低。

发明内容

发明目的：本发明的目的是提供一种先进工艺和低电压下的集成电路统计时序分析方法，能够更准确地分析工艺参数波动下的电路延时分布情况。

技术方案：为达到此目的，本发明采用以下技术方案：

本发明所述的先进工艺和低电压下的集成电路统计时序分析方法，所述先进工艺是指 40nm 以下工艺，低电压是指集成电路的工作电压低于晶体管阈值电压 0.35V；所述集成电路的电路路径中包含至少两级电路单元；所述方法包括以下步骤：

S1：根据电路路径中各级电路单元在非阶跃输入信号下的延时标称值与本级电路单元在阶跃输入信号下的延时标称值及前一级电路单元在阶跃输入信号下的延时标称值之间的线性关系，求得各级电路单元的系数，再根据各级电路单元的系数得出电路路径延时随机变量；

S2：对电路路径中各级电路单元在阶跃输入信号下进行蒙特卡洛仿真，对仿真获得的统计样本集计算延时统计值的均值、方差和偏度；

S3：根据步骤 S2 得到的电路路径中各级电路单元在阶跃输入信号下的延时统计值的均值、方差和偏度计算电路路径在阶跃输入信号下的延时统计值的均值、方差和偏度；

S4：根据步骤 S3 得到的电路路径在阶跃输入信号下的延时统计值的均值、方差和偏度拟合电路路径延时的分布参数；

S5：计算阶跃输入信号下电路路径的延时统计值的概率密度函数、最大值和最小值。

进一步，所述步骤 S1 具体包括以下步骤：

S11：根据式（1）所示的线性关系求得各级电路单元的系数：

$$t_{di} = t_{di}^{step} + \eta_{(i-1)} \cdot t_{d(i-1)}^{step} \quad (1)$$

式(1)中, t_{di} 表示电路路径中的第 i 级电路单元非阶跃输入信号下的延时标称值, t_{di}^{step} 表示电路路径中的第 i 级电路单元阶跃输入信号下的延时标称值, $t_{d(i-1)}^{step}$ 表示电路路径中的第 $i-1$ 级电路单元阶跃输入信号下的延时标称值, $\eta_{(i-1)}$ 表示第 $i-1$ 级电路单元的系数, $2 \leq i \leq n$, n 表示电路路径中电路单元的总数;

S12: 将 $\eta_{(i-1)}$ 代入到式(2)中, 求得电路路径延时随机变量 t_{path} :

$$t_{path} = \sum_{r=1}^n t_{dr} = t_{dn}^{step} + \sum_{j=1}^{n-1} (1 + \eta_j) t_{dj}^{step} \quad (2)$$

式(2)中, 随机变量 t_{dr} 表示电路路径在阶跃输入信号下第 r 级电路单元的延时, 随机变量 t_{dn}^{step} 表示阶跃输入信号下第 n 级电路单元的延时, η_j 表示第 j 级电路单元的系数, 随机变量 t_{dj}^{step} 表示阶跃输入信号下第 j 级电路单元的延时。

进一步, 所述步骤 S2 中, 对电路路径中各级电路单元在阶跃输入信号下均进行 m 次蒙特卡洛仿真, 对仿真获得的统计样本集通过式(3)计算得到各级电路单元在阶跃输入信号下的延时统计值的均值、方差和偏度:

$$\begin{aligned} E(x_r) &= \frac{\sum_{k=1}^m X_{r,k}}{m} \\ D(x_r) &= \frac{\sum_{k=1}^m (X_{r,k} - \overline{x_r})^2}{m-1} \\ S(x_r) &= E\left[\left(\frac{x_r - \overline{x_r}}{\sqrt{D(x_r)}}\right)^3\right] = \frac{E(x_r^3) - 3E(x_r)D(x_r) - [E(x_r)]^3}{[\sqrt{D(x_r)}]^3} \end{aligned} \quad (3)$$

式(3)中, $E(x_r)$ 表示第 r 级电路单元在阶跃输入信号下的延时统计值的均值, $D(x_r)$ 表示第 r 级电路单元在阶跃输入信号下的延时统计值的方差, $S(x_r)$ 表示第 r 级电路单元在阶跃输入信号下的延时统计值的偏度, $1 \leq r \leq n$, n 表示电路路径中电路单元的总数, 随机变量 x_r 表示第 r 级电路单元在阶跃输入下的延时, $X_{r,k}$ 表示第 r 级电路单元在阶跃输入下的第 k 个延时样本数据, $E(x_r^3)$ 表示随机变量 x_r 的三阶原点矩, $\overline{x_r} = E(x_r)$ 。

进一步, 所述步骤 S3 中, 电路路径在阶跃输入信号下的延时统计值的均值、方差和偏度通过式(4)计算得到:

$$\begin{cases} E(y) = E\left(\sum_{r=1}^n a_r x_r\right) = \sum_{r=1}^n a_r E(x_r) \\ D(y) = D\left(\sum_{r=1}^n a_r x_r\right) = \sum_{r=1}^n a_r^2 D(x_r) \\ S(y) = S\left(\sum_{r=1}^n a_r x_r\right) = \frac{E\left(\left(\sum_{r=1}^n a_r x_r + \mu\right)^3\right)}{\left(D\left(\sum_{r=1}^n a_r x_r\right)\right)^{\frac{3}{2}}} \end{cases} \quad (4)$$

式(4)中, $y=t_path$ 表示阶跃输入信号下电路路径的延时随机变量, $E(y)$ 表示 y 的均值, $D(y)$ 表示 y 的方差, $S(y)$ 表示 y 的偏度, $x_r = t_{dr}^{step}$ 表示阶跃输入信号下第 r 级电路单元的延时随机变量, $E(x_r)$ 表示 x_r 的均值, $D(x_r)$ 表示 x_r 的方差, $E\left(\sum_{r=1}^n a_r x_r\right)$ 表示 $\sum_{r=1}^n a_r x_r$ 的均值, $E\left(\left(\sum_{r=1}^n a_r x_r + \mu\right)^3\right)$ 表示 $\left(\sum_{r=1}^n a_r x_r + \mu\right)^3$ 的均值, $D\left(\sum_{r=1}^n a_r x_r\right)$ 表示 $\sum_{r=1}^n a_r x_r$ 的方差, $1 \leq r \leq n$, $a_j = 1 + \eta_j$, η_j 表示第 j 级电路单元的系数, $1 \leq j \leq n-1$, n 表示电路路径中电路单元的总数, $a_n = 1$, $\mu = -E(y)$;

公式(4)中第三个偏度表达式进一步展开写成公式(5):

$$S(y) = \frac{\sum_{s=1}^{n+1} \frac{3!}{\prod_{s=1}^{n+1} (t_s!)} \prod_{q=1}^n \left(a_q^{t_q} E\left((x_q)^{t_q}\right) \right) \mu^{t_{n+1}}}{(D(y))^{\frac{3}{2}}} \quad (5)$$

其中, t_s 由表达式 $\sum_{s=1}^{n+1} t_s = 3, t_s \geq 0$ 约束, $1 \leq s \leq n+1$; 对于 $1 \leq q \leq n-1$, $a_q = 1 + \eta_q$, η_q 表示第 q 级电路单元的系数; 对于 $q = n$, $a_q = 1$; x_q 表示阶跃输入信号下第 q 级电路单元的延时随机变量。

进一步, 所述步骤 S4 中的分布参数包括位置参数 ε 、比例参数 ω 和第一形状参数 λ , 通过式(6)计算得到:

$$\begin{aligned} E(y) &= \alpha_1 \\ D(y) &= E(y^2) - (E(y))^2, E(y^2) = \alpha_2 \\ S(y) &= \frac{E(y^3) - 3E(y)D(y) - (E(y))^3}{(D(y))^{\frac{3}{2}}}, E(y^3) = \alpha_3 \end{aligned} \quad (6)$$

式(6)中, 随机变量 y 表示电路路径在阶跃输入下的延时, α_p 表示随机变量

y 的 p 阶原点矩, $1 \leq p \leq 3$, $\alpha_p = 2e^{\sigma^p} e^{\frac{\omega^2 p^2}{2}} \Phi(p\beta\omega)$, $\Phi(p\beta\omega) = \frac{1}{\sqrt{2\pi}} \int_{-\infty}^{p\beta\omega} e^{-\frac{(p\beta\omega)^2}{2}} d(p\beta\omega)$, β

表示第二形状参数, $\beta = \frac{\lambda}{\sqrt{1+\lambda^2}}$, $E(y)$ 表示电路路径在阶跃输入信号下的延时统计值的均值, $D(y)$ 表示电路路径在阶跃输入信号下的延时统计值的方差, $S(y)$ 表示电路路径在阶跃输入信号下的延时统计值的偏度, $E(y^2)$ 表示随机变量 y 的二阶原点矩, $E(y^3)$ 表示随机变量 y 的三阶原点矩。

进一步, 所述步骤 S5 中, 电路路径的延时统计值的概率密度函数通过式 (7) 计算得到:

$$f_{LSN}(y) = \frac{2}{\omega y} \phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) \Phi\left(\lambda \frac{\ln(y) - \varepsilon}{\omega}\right) \quad (7)$$

式 (7) 中, $f_{LSN}(y)$ 表示电路路径延时统计值的概率密度函数,

$$\phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) = \frac{1}{\sqrt{2\pi}} e^{-\frac{(\frac{\ln(y) - \varepsilon}{\omega})^2}{2}}, \quad \Phi\left(\lambda \frac{\ln(y) - \varepsilon}{\omega}\right) = \frac{1}{\sqrt{2\pi}} \int_{-\infty}^{\lambda \frac{\ln(y) - \varepsilon}{\omega}} e^{-\frac{(\frac{\ln(y) - \varepsilon}{\omega})^2}{2}} d\left(\lambda \frac{\ln(y) - \varepsilon}{\omega}\right);$$

电路路径的延时统计值的最大值和最小值通过式 (8) 计算得到:

$$F_{LSN}(y) = \Phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) - 2T\left(\frac{\ln(y) - \varepsilon}{\omega}, \lambda\right) = \Phi(\pm 3) \quad (8)$$

$$\text{式 (8) 中, } \Phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) = \frac{1}{\sqrt{2\pi}} \int_{-\infty}^{\frac{\ln(y) - \varepsilon}{\omega}} e^{-\frac{(\frac{\ln(y) - \varepsilon}{\omega})^2}{2}} d\left(\frac{\ln(y) - \varepsilon}{\omega}\right); \quad \text{令 } \Phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) = \Phi(3),$$

对应的解 y 为电路路径延时统计值的最大值; 令 $\Phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) = \Phi(-3)$, 对应的解 y

为电路路径延时统计值的最小值; $F_{LSN}(y)$ 表示电路路径延时统计值的累计分布函数,

$T\left(\frac{\ln(y) - \varepsilon}{\omega}, \lambda\right)$ 通过式 (9) 计算得到;

$$T(H, A) = \frac{1}{2\pi} \int_0^A \frac{e^{-\frac{H^2(1+z^2)}{2}}}{1+z^2} dz \quad (9)$$

$$\text{式 (9) 中, } H = \frac{\ln(y) - \varepsilon}{\omega}, \quad A = \lambda.$$

有益效果: 本发明公开了一种先进工艺和低电压下的集成电路统计时序分析方法, 通过对先进工艺下集成电路的工艺参数波动情况进行仿真建模, 基于低电压下集成电路延时与工艺参数间的关系建立电路时序统计模型, 分析集成电路时序波动情况下的最大延时和最小延时。与传统的静态时序分析方法相比, 能够更准确的

分析工艺参数波动下的电路延时分布情况，对于先进工艺和低电压下集成电路设计具有重要意义。

附图说明

图 1 为本发明具体实施方式中 LSN 分布的分布参数对其概率密度函数的影响的示意图；

图 2 为本发明具体实施方式中缓冲器链的示意图；

图 3 为本发明具体实施方式中路径延时概率密度函数曲线；

图 3 (a) 为 $n=2$ 时的路径延时概率密度函数曲线；

图 3 (b) 为 $n=4$ 时的路径延时概率密度函数曲线；

图 3 (c) 为 $n=12$ 时的路径延时概率密度函数曲线；

图 3 (d) 为 $n=15$ 时的路径延时概率密度函数曲线。

具体实施方式

下面结合具体实施方式对本发明的技术方案作进一步的介绍。

本具体实施方式公开了一种先进工艺和低电压下的集成电路统计时序分析方法，先进工艺是指 40nm 以下工艺，低电压是指集成电路的工作电压低于晶体管阈值电压 0.35V。集成电路的电路路径中包含至少两级电路单元；例如：集成电路可以是缓冲器链，如图 2 所示，其中一个反相器作为一级电路单元。本方法包括以下步骤：

S1：根据电路路径中各级电路单元在非阶跃输入信号下的延时标称值与本级电路单元在阶跃输入信号下的延时标称值及前一级电路单元在阶跃输入信号下的延时标称值之间的线性关系，求得各级电路单元的系数，再根据各级电路单元的系数得出电路路径延时随机变量；

S2：对电路路径中各级电路单元均在阶跃输入信号下进行蒙特卡洛仿真，对仿真获得的统计样本集计算延时统计值的均值、方差和偏度；例如：对电路路径延时进行 10000 次蒙特卡洛仿真，这一步是为了拟合结果能够与仿真结果进行对比；对电路路径中每一级电路单元在阶跃输入信号下均进行 10000 次蒙特卡洛仿真获得此时的延时仿真结果，将这 10000 个延时仿真结果从小到大排序，认为第 13 个延时仿真结果是电路路径的实际最小延时，第 9987 个延时仿真结果是电路路径的实际最大延时；

S3：根据步骤 S2 得到的电路路径中各级电路单元在阶跃输入信号下的延时统计值的均值、方差和偏度计算电路路径在阶跃输入信号下的延时统计值的均值、方

差和偏度；

S4：根据步骤 S3 得到的电路路径在阶跃输入信号下的延时统计值的均值、方差和偏度拟合电路路径延时的分布参数；例如：图 1 中的实线是某个服从对数斜正态（LSN）分布的随机变量的概率密度函数（PDF）曲线，分别单独改变该分布的位置参数 ε 、比例参数 ω 和第一形状参数 λ ，得到三条新的概率密度函数曲线，从而可以发现三个参数对于概率密度函数的影响；

S5：计算阶跃输入信号下电路路径的延时统计值的概率密度函数、最大值和最小值。

步骤 S1 具体包括以下步骤：

S11：根据式（1）所示的线性关系求得各级电路单元的系数：

$$t_{di} = t_{di}^{step} + \eta_{(i-1)} \cdot t_{d(i-1)}^{step} \quad (1)$$

式（1）中， t_{di} 表示电路路径中的第 i 级电路单元非阶跃输入信号下的延时标称值， t_{di}^{step} 表示电路路径中的第 i 级电路单元阶跃输入信号下的延时标称值， $t_{d(i-1)}^{step}$ 表示电路路径中的第 $i-1$ 级电路单元阶跃输入信号下的延时标称值， $\eta_{(i-1)}$ 表示第 $i-1$ 级电路单元的系数， $2 \leq i \leq n$ ， n 表示电路路径中电路单元的总数；

S12：将 $\eta_{(i-1)}$ 代入到式（2）中，求得电路路径延时随机变量 t_{path} ：

$$t_{path} = \sum_{r=1}^n t_{dr} = t_{dn}^{step} + \sum_{j=1}^{n-1} (1 + \eta_j) t_{dj}^{step} \quad (2)$$

式（2）中，随机变量 t_{dr} 表示电路路径在阶跃输入信号下第 r 级电路单元的延时，随机变量 t_{dn}^{step} 表示阶跃输入信号下第 n 级电路单元的延时， η_j 表示第 j 级电路单元的系数，随机变量 t_{dj}^{step} 表示阶跃输入信号下第 j 级电路单元的延时。

步骤 S2 中，对电路路径中各级电路单元在阶跃输入信号下均进行 m 次蒙特卡洛仿真，对仿真获得的统计样本集通过式（3）计算得到各级电路单元在阶跃输入信号下的延时统计值的均值、方差和偏度：

$$\begin{aligned} E(x_r) &= \frac{\sum_{k=1}^m X_{r,k}}{m} \\ D(x_r) &= \frac{\sum_{k=1}^m (X_{r,k} - \overline{x_r})^2}{m-1} \\ S(x_r) &= E\left[\left(\frac{x_r - \overline{x_r}}{\sqrt{D(x_r)}}\right)^3\right] = \frac{E(x_r^3) - 3E(x_r)D(x_r) - [E(x_r)]^3}{[\sqrt{D(x_r)}]^3} \end{aligned} \quad (3)$$

式(3)中, $E(x_r)$ 表示第 r 级电路单元在阶跃输入信号下的延时统计值的均值, $D(x_r)$ 表示第 r 级电路单元在阶跃输入信号下的延时统计值的方差, $S(x_r)$ 表示第 r 级电路单元在阶跃输入信号下的延时统计值的偏度, $1 \leq r \leq n$, n 表示电路路径中电路单元的总数, 随机变量 x_r 表示第 r 级电路单元在阶跃输入下的延时, $X_{r,k}$ 表示第 r 级电路单元在阶跃输入下的第 k 个延时样本数据, $E(x_r^3)$ 表示随机变量 x_r 的三阶原点矩, $\overline{x_r} = E(x_r)$ 。

步骤 S3 中, 电路路径在阶跃输入信号下的延时统计值的均值、方差和偏度通过式 (4) 计算得到:

$$\begin{cases} E(y) = E\left(\sum_{r=1}^n a_r x_r\right) = \sum_{r=1}^n a_r E(x_r) \\ D(y) = D\left(\sum_{r=1}^n a_r x_r\right) = \sum_{r=1}^n a_r^2 D(x_r) \\ S(y) = S\left(\sum_{r=1}^n a_r x_r\right) = \frac{E\left(\left(\sum_{r=1}^n a_r x_r + \mu\right)^3\right)}{\left(D\left(\sum_{r=1}^n a_r x_r\right)\right)^{\frac{3}{2}}} \end{cases} \quad (4)$$

式 (4) 中, $y=t_path$ 表示阶跃输入信号下电路路径的延时随机变量, $E(y)$ 表示 y 的均值, $D(y)$ 表示 y 的方差, $S(y)$ 表示 y 的偏度, $x_r = t_w^{step}$ 表示阶跃输入信号下第 r 级电路单元的延时随机变量, $E(x_r)$ 表示 x_r 的均值, $D(x_r)$ 表示 x_r 的方差, $E\left(\sum_{r=1}^n a_r x_r\right)$ 表示 $\sum_{r=1}^n a_r x_r$ 的均值, $E\left(\left(\sum_{r=1}^n a_r x_r + \mu\right)^3\right)$ 表示 $\left(\sum_{r=1}^n a_r x_r + \mu\right)^3$ 的均值, $D\left(\sum_{r=1}^n a_r x_r\right)$ 表示 $\sum_{r=1}^n a_r x_r$ 的方差, $1 \leq r \leq n$, $a_j = 1 + \eta_j$, η_j 表示第 j 级电路单元的系数, $1 \leq j \leq n-1$, n 表示电路路径中电路单元的总数, $a_n = 1$, $\mu = -E(y)$;

公式 (4) 中第三个偏度表达式进一步展开写成公式 (5):

$$S(y) = \frac{\sum_{s=1}^{n+1} \frac{3!}{\prod_{s=1}^{n+1} (t_s!)} \prod_{q=1}^n \left(a_q^{t_q} E\left((x_q)^{t_q}\right) \right) \mu^{t_{n+1}}}{\left(D(y)\right)^{\frac{3}{2}}} \quad (5)$$

其中, t_s 由表达式 $\sum_{s=1}^{n+1} t_s = 3, t_s \geq 0$ 约束, $1 \leq s \leq n+1$; 对于 $1 \leq q \leq n-1$, $a_q = 1 + \eta_q$, η_q

表示第 q 级电路单元的系数；对于 $q=n$ ， $a_q=1$ ； x_q 表示阶跃输入信号下第 q 级电路单元的延时随机变量。

步骤 S4 中的分布参数包括位置参数 ε 、比例参数 ω 和第一形状参数 λ ，通过式 (6) 计算得到：

$$\begin{aligned} E(y) &= \alpha_1 \\ D(y) &= E(y^2) - (E(y))^2, E(y^2) = \alpha_2 \\ S(y) &= \frac{E(y^3) - 3E(y)D(y) - (E(y))^3}{(D(y))^{\frac{3}{2}}}, E(y^3) = \alpha_3 \end{aligned} \quad (6)$$

式 (6) 中，随机变量 y 表示电路路径在阶跃输入下的延时， α_p 表示随机变量 y 的 p 阶原点矩， $1 \leq p \leq 3$ ， $\alpha_p = 2e^{\varepsilon p} e^{\frac{\omega^2 p^2}{2}} \Phi(p\beta\omega)$ ， $\Phi(p\beta\omega) = \frac{1}{\sqrt{2\pi}} \int_{-\infty}^{p\beta\omega} e^{-\frac{(p\beta\omega)^2}{2}} d(p\beta\omega)$ ， β 表示第二形状参数， $\beta = \frac{\lambda}{\sqrt{1+\lambda^2}}$ ， $E(y)$ 表示电路路径在阶跃输入信号下的延时统计值的均值， $D(y)$ 表示电路路径在阶跃输入信号下的延时统计值的方差， $S(y)$ 表示电路路径在阶跃输入信号下的延时统计值的偏度， $E(y^2)$ 表示随机变量 y 的二阶原点矩， $E(y^3)$ 表示随机变量 y 的三阶原点矩。

步骤 S5 中，电路路径的延时统计值的概率密度函数通过式 (7) 计算得到：

$$f_{LSN}(y) = \frac{2}{\omega y} \phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) \Phi\left(\lambda \frac{\ln(y) - \varepsilon}{\omega}\right) \quad (7)$$

式 (7) 中， $f_{LSN}(y)$ 表示电路路径延时统计值的概率密度函数，

$$\phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) = \frac{1}{\sqrt{2\pi}} e^{-\frac{(\frac{\ln(y) - \varepsilon}{\omega})^2}{2}}, \quad \Phi\left(\lambda \frac{\ln(y) - \varepsilon}{\omega}\right) = \frac{1}{\sqrt{2\pi}} \int_{-\infty}^{\lambda \frac{\ln(y) - \varepsilon}{\omega}} e^{-\frac{(\frac{\ln(y) - \varepsilon}{\omega})^2}{2}} d\left(\lambda \frac{\ln(y) - \varepsilon}{\omega}\right);$$

电路路径的延时统计值的最大值和最小值通过式 (8) 计算得到：

$$F_{LSN}(y) = \Phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) - 2T\left(\frac{\ln(y) - \varepsilon}{\omega}, \lambda\right) = \Phi(\pm 3) \quad (8)$$

$$\text{式 (8) 中, } \Phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) = \frac{1}{\sqrt{2\pi}} \int_{-\infty}^{\frac{\ln(y) - \varepsilon}{\omega}} e^{-\frac{(\frac{\ln(y) - \varepsilon}{\omega})^2}{2}} d\left(\frac{\ln(y) - \varepsilon}{\omega}\right); \text{ 令 } \Phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) = \Phi(3),$$

对应的解 y 为电路路径延时统计值的最大值；令 $\Phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) = \Phi(-3)$ ，对应的解 y

为电路路径延时统计值的最小值； $F_{LSN}(y)$ 表示电路路径延时统计值的累计分布函数，

$T\left(\frac{\ln(y) - \varepsilon}{\omega}, \lambda\right)$ 通过式 (9) 计算得到：

$$T(H, A) = \frac{1}{2\pi} \int_0^A \frac{e^{\frac{-H^2(1+z^2)}{2}}}{1+z^2} dz \quad (9)$$

式 (9) 中, $H = \frac{\ln(y) - \varepsilon}{\omega}$, $A = \lambda$ 。

图 3 为 n 取不同值时的路径延时概率密度函数曲线, n 表示电路路径中电路单元的总数, “MC 仿真 PDF”表示由蒙特卡洛仿真得到的电路路径延时结果的概率密度柱状图, 用于和拟合结果进行对比, 该柱状图由 MATLAB 的 hist 函数绘制; “MC 仿真拟合 PDF”表示由蒙特卡洛仿真得到的电路路径延时数结果合而来的概率密度分布曲线, 该曲线由 MATLAB 的 ksdensity 函数拟合, 由图中标有“+”标记的实线表示; “LSN 分布拟合 PDF”表示用本发明方法的统计模型拟合得到的概率密度分布曲线, 在图中用不带标记的实线表示。

权利要求书

1、先进工艺和低电压下的集成电路统计时序分析方法，其特征在于：所述先进工艺是指 40nm 以下工艺，低电压是指集成电路的工作电压低于晶体管阈值电压 0.35V；所述集成电路的电路路径中包含至少两级电路单元；所述方法包括以下步骤：

S1：根据电路路径中各级电路单元在非阶跃输入信号下的延时标称值与本级电路单元在阶跃输入信号下的延时标称值及前一级电路单元在阶跃输入信号下的延时标称值之间的线性关系，求得各级电路单元的系数，再根据各级电路单元的系数得出电路路径延时随机变量；

S2：对电路路径中各级电路单元在阶跃输入信号下进行蒙特卡洛仿真，对仿真获得的统计样本集计算延时统计值的均值、方差和偏度；

S3：根据步骤 S2 得到的电路路径中各级电路单元在阶跃输入信号下的延时统计值的均值、方差和偏度计算电路路径在阶跃输入信号下的延时统计值的均值、方差和偏度；

S4：根据步骤 S3 得到的电路路径在阶跃输入信号下的延时统计值的均值、方差和偏度拟合电路路径延时的分布参数；

S5：计算阶跃输入信号下电路路径的延时统计值的概率密度函数、最大值和最小值。

2、根据权利要求 1 所述的先进工艺和低电压下的集成电路统计时序分析方法，其特征在于：所述步骤 S1 具体包括以下步骤：

S11：根据式（1）所示的线性关系求得各级电路单元的系数：

$$t_{di} = t_{di}^{step} + \eta_{(i-1)} \cdot t_{d(i-1)}^{step} \quad (1)$$

式（1）中， t_{di} 表示电路路径中的第 i 级电路单元非阶跃输入信号下的延时标称值， t_{di}^{step} 表示电路路径中的第 i 级电路单元阶跃输入信号下的延时标称值， $t_{d(i-1)}^{step}$ 表示电路路径中的第 $i-1$ 级电路单元阶跃输入信号下的延时标称值， $\eta_{(i-1)}$ 表示第 $i-1$ 级电路单元的系数， $2 \leq i \leq n$ ， n 表示电路路径中电路单元的总数；

S12：将 $\eta_{(i-1)}$ 代入到式（2）中，求得电路路径延时随机变量 t_{path} ：

$$t_{path} = \sum_{r=1}^n t_{dr} = t_{dn}^{step} + \sum_{j=1}^{n-1} (1 + \eta_j) t_{dj}^{step} \quad (2)$$

式（2）中，随机变量 t_{dr} 表示电路路径在阶跃输入信号下第 r 级电路单元的延时，随机变量 t_{dn}^{step} 表示阶跃输入信号下第 n 级电路单元的延时， η_j 表示第 j 级电路单元的系数，随机变量 t_{dj}^{step} 表示阶跃输入信号下第 j 级电路单元的延时。

3、根据权利要求1所述的先进工艺和低电压下的集成电路统计时序分析方法，其特征在于：所述步骤S2中，对电路路径中各级电路单元在阶跃输入信号下均进行 m 次蒙特卡洛仿真，对仿真获得的统计样本集通过式(3)计算得到各级电路单元在阶跃输入信号下的延时统计值的均值、方差和偏度：

$$\begin{aligned} E(x_r) &= \frac{\sum_{k=1}^m X_{r,k}}{m} \\ D(x_r) &= \frac{\sum_{k=1}^m (X_{r,k} - \bar{x}_r)^2}{m-1} \\ S(x_r) &= E\left[\left(\frac{x_r - \bar{x}_r}{\sqrt{D(x_r)}}\right)^3\right] = \frac{E(x_r^3) - 3E(x_r)D(x_r) - [E(x_r)]^3}{[\sqrt{D(x_r)}]^3} \end{aligned} \quad (3)$$

式(3)中， $E(x_r)$ 表示第 r 级电路单元在阶跃输入信号下的延时统计值的均值， $D(x_r)$ 表示第 r 级电路单元在阶跃输入信号下的延时统计值的方差， $S(x_r)$ 表示第 r 级电路单元在阶跃输入信号下的延时统计值的偏度， $1 \leq r \leq n$ ， n 表示电路路径中电路单元的总数，随机变量 x_r 表示第 r 级电路单元在阶跃输入下的延时， $X_{r,k}$ 表示第 r 级电路单元在阶跃输入下的第 k 个延时样本数据， $E(x_r^3)$ 表示随机变量 x_r 的三阶原点矩， $\bar{x}_r = E(x_r)$ 。

4、根据权利要求1所述的先进工艺和低电压下的集成电路统计时序分析方法，其特征在于：所述步骤S3中，电路路径在阶跃输入信号下的延时统计值的均值、方差和偏度通过式(4)计算得到：

$$\begin{cases} E(y) = E\left(\sum_{r=1}^n a_r x_r\right) = \sum_{r=1}^n a_r E(x_r) \\ D(y) = D\left(\sum_{r=1}^n a_r x_r\right) = \sum_{r=1}^n a_r^2 D(x_r) \\ S(y) = S\left(\sum_{r=1}^n a_r x_r\right) = \frac{E\left(\left(\sum_{r=1}^n a_r x_r + \mu\right)^3\right)}{\left(D\left(\sum_{r=1}^n a_r x_r\right)\right)^{\frac{3}{2}}} \end{cases} \quad (4)$$

式(4)中， $y=t_path$ 表示阶跃输入信号下电路路径的延时随机变量， $E(y)$ 表示 y 的均值， $D(y)$ 表示 y 的方差， $S(y)$ 表示 y 的偏度， $x_r = t_{dr}^{step}$ 表示阶跃输入信号下第 r 级电路单元的延时随机变量， $E(x_r)$ 表示 x_r 的均值， $D(x_r)$ 表示 x_r 的方差，

$E\left(\sum_{r=1}^n a_r x_r\right)$ 表示 $\sum_{r=1}^n a_r x_r$ 的均值, $E\left(\left(\sum_{r=1}^n a_r x_r + \mu\right)^3\right)$ 表示 $\left(\sum_{r=1}^n a_r x_r + \mu\right)^3$ 的均值, $D\left(\sum_{r=1}^n a_r x_r\right)$

表示 $\sum_{r=1}^n a_r x_r$ 的方差, $1 \leq r \leq n$, $a_j = 1 + \eta_j$, η_j 表示第 j 级电路单元的系数, $1 \leq j \leq n$

-1, n 表示电路路径中电路单元的总数, $a_n = 1$, $\mu = -E(y)$;

公式 (4) 中第三个偏度表达式进一步展开写成公式 (5):

$$S(y) = \frac{\sum_{s=1}^{n+1} \frac{3!}{\prod_{s=1}^{n+1} (t_s!)} \prod_{q=1}^n \left(a_q^{t_q} E\left((x_q)^{t_q}\right) \right) \mu^{t_{n+1}}}{(D(y))^{\frac{3}{2}}} \quad (5)$$

其中, t_s 由表达式 $\sum_{s=1}^{n+1} t_s = 3, t_s \geq 0$ 约束, $1 \leq s \leq n+1$; 对于 $1 \leq q \leq n-1$, $a_q = 1 + \eta_q$, η_q 表示第 q 级电路单元的系数; 对于 $q = n$, $a_q = 1$; x_q 表示阶跃输入信号下第 q 级电路单元的延时随机变量。

5、根据权利要求 1 所述的先进工艺和低电压下的集成电路统计时序分析方法, 其特征在于: 所述步骤 S4 中的分布参数包括位置参数 ε 、比例参数 ω 和第一形状参数 λ , 通过式 (6) 计算得到:

$$\begin{aligned} E(y) &= \alpha_1 \\ D(y) &= E(y^2) - (E(y))^2, E(y^2) = \alpha_2 \\ S(y) &= \frac{E(y^3) - 3E(y)D(y) - (E(y))^3}{(D(y))^{\frac{3}{2}}}, E(y^3) = \alpha_3 \end{aligned} \quad (6)$$

式 (6) 中, 随机变量 y 表示电路路径在阶跃输入下的延时, α_p 表示随机变量

y 的 p 阶原点矩, $1 \leq p \leq 3$, $\alpha_p = 2e^{\varepsilon p} e^{\frac{\omega^2 p^2}{2}} \Phi(p\beta\omega)$, $\Phi(p\beta\omega) = \frac{1}{\sqrt{2\pi}} \int_{-\infty}^{p\beta\omega} e^{-\frac{(p\beta\omega)^2}{2}} d(p\beta\omega)$, β

表示第二形状参数, $\beta = \frac{\lambda}{\sqrt{1+\lambda^2}}$, $E(y)$ 表示电路路径在阶跃输入信号下的延时统计值的均值, $D(y)$ 表示电路路径在阶跃输入信号下的延时统计值的方差, $S(y)$ 表示电路路径在阶跃输入信号下的延时统计值的偏度, $E(y^2)$ 表示随机变量 y 的二阶原点矩, $E(y^3)$ 表示随机变量 y 的三阶原点矩。

6、根据权利要求 5 所述的先进工艺和低电压下的集成电路统计时序分析方法, 其特征在于: 所述步骤 S5 中, 电路路径的延时统计值的概率密度函数通过式 (7) 计算得到:

$$f_{LSN}(y) = \frac{2}{\omega y} \phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) \Phi\left(\lambda \frac{\ln(y) - \varepsilon}{\omega}\right) \quad (7)$$

式 (7) 中, $f_{LSN}(y)$ 表示电路路径延时统计值的概率密度函数,

$$\phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) = \frac{1}{\sqrt{2\pi}} e^{-\frac{\left(\frac{\ln(y) - \varepsilon}{\omega}\right)^2}{2}}, \quad \Phi\left(\lambda \frac{\ln(y) - \varepsilon}{\omega}\right) = \frac{1}{\sqrt{2\pi}} \int_{-\infty}^{\lambda \frac{\ln(y) - \varepsilon}{\omega}} e^{-\frac{t^2}{2}} dt;$$

电路路径的延时统计值的最大值和最小值通过式 (8) 计算得到:

$$F_{LSN}(y) = \Phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) - 2T\left(\frac{\ln(y) - \varepsilon}{\omega}, \lambda\right) = \Phi(\pm 3) \quad (8)$$

$$\text{式 (8) 中, } \Phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) = \frac{1}{\sqrt{2\pi}} \int_{-\infty}^{\frac{\ln(y) - \varepsilon}{\omega}} e^{-\frac{t^2}{2}} dt; \quad \text{令 } \Phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) = \Phi(3),$$

对应的解 y 为电路路径延时统计值的最大值; 令 $\Phi\left(\frac{\ln(y) - \varepsilon}{\omega}\right) = \Phi(-3)$, 对应的解 y

为电路路径延时统计值的最小值; $F_{LSN}(y)$ 表示电路路径延时统计值的累计分布函

数, $T\left(\frac{\ln(y) - \varepsilon}{\omega}, \lambda\right)$ 通过式 (9) 计算得到:

$$T(H, A) = \frac{1}{2\pi} \int_0^A \frac{e^{-\frac{H^2(1+z^2)}{2}}}{1+z^2} dz \quad (9)$$

式 (9) 中, $H = \frac{\ln(y) - \varepsilon}{\omega}$, $A = \lambda$ 。

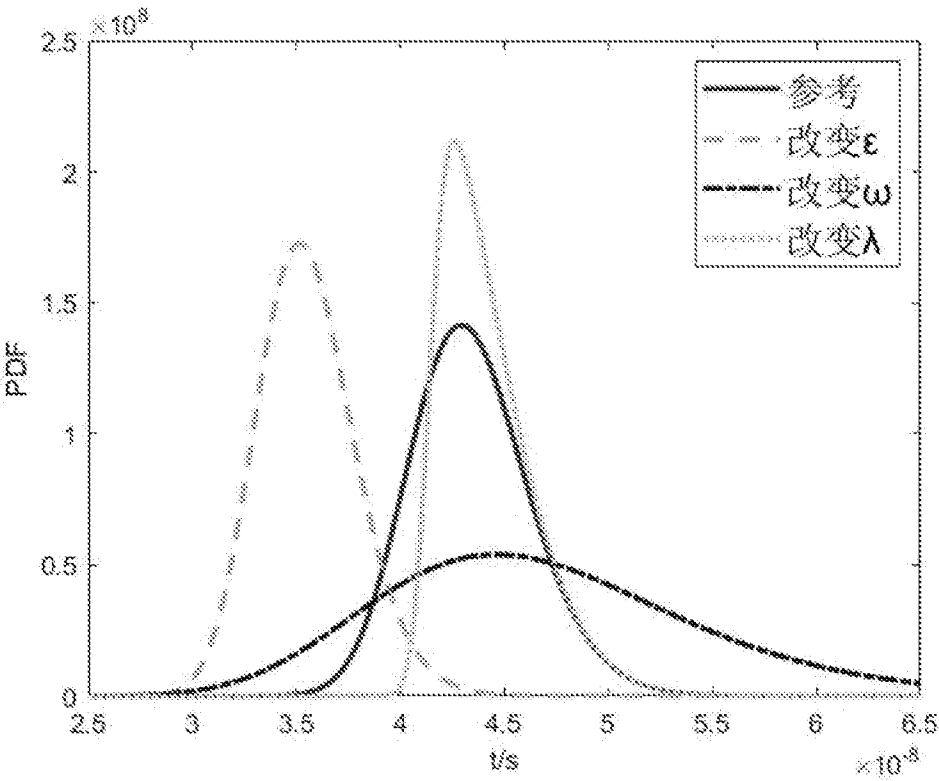


图 1

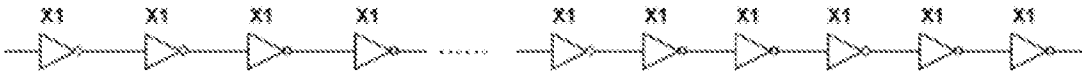
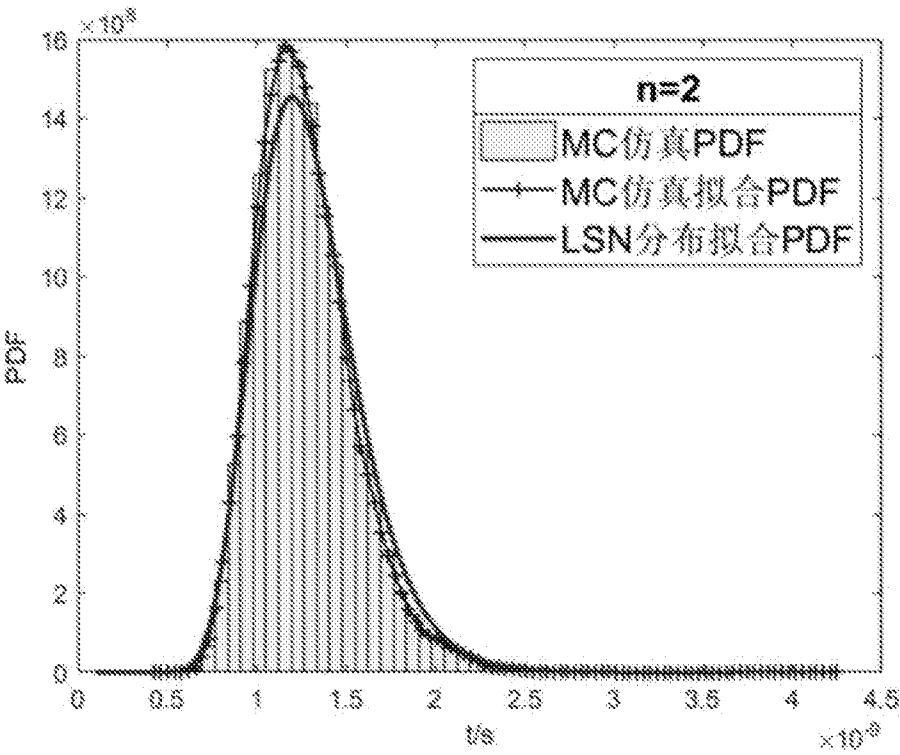
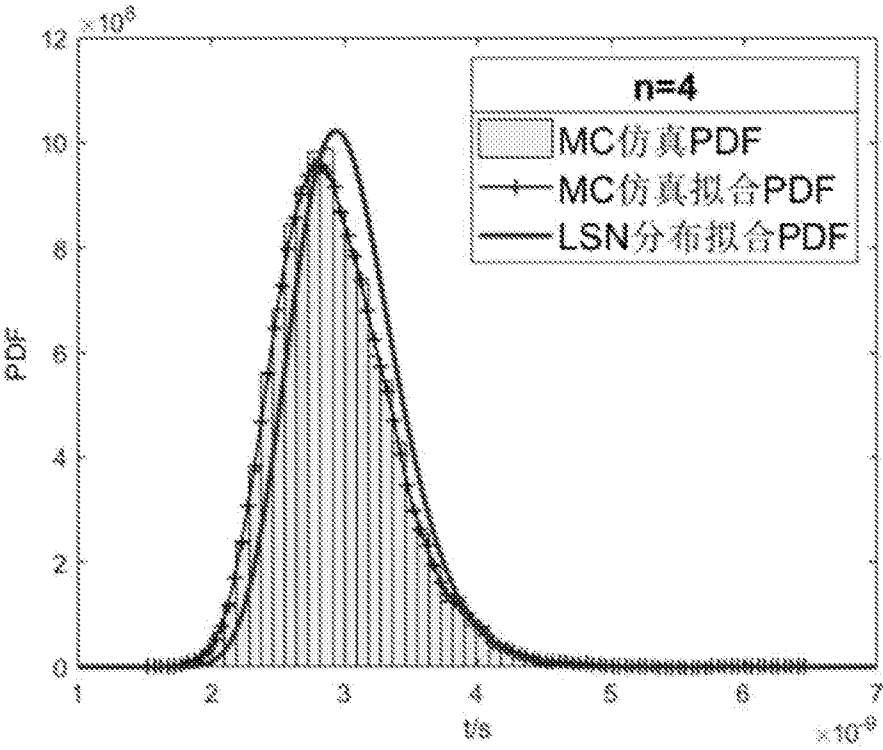


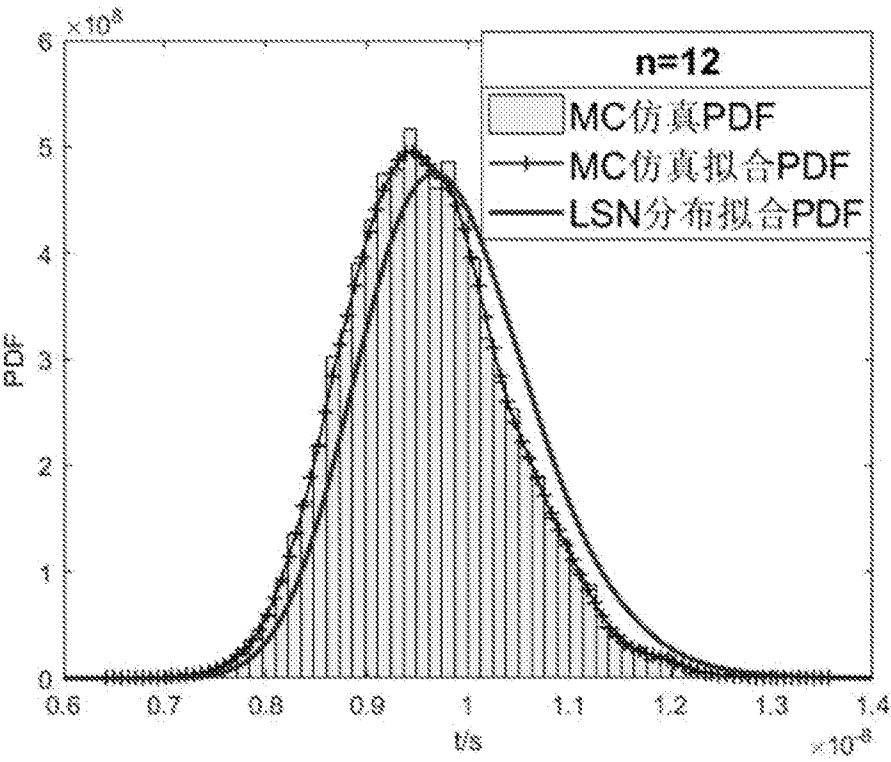
图 2



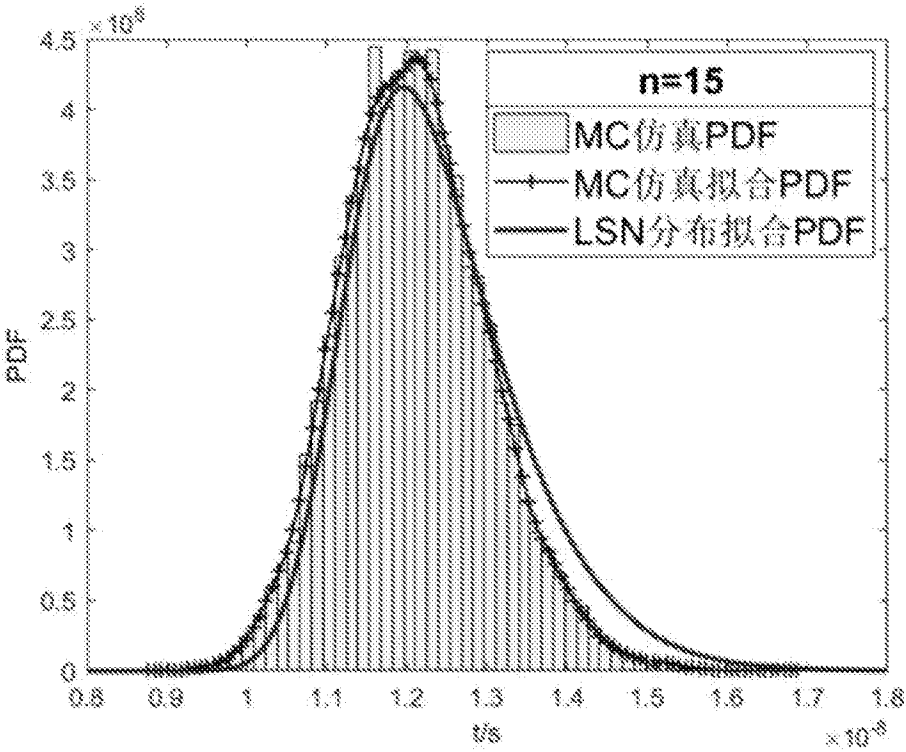
(a)



(b)



(c)



(d)

图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/076447

A. CLASSIFICATION OF SUBJECT MATTER

G06F 30/3315(2020.01)i; G06F 30/33(2020.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPTXT; DWPI; USTXT; VEN; WOTXT; CNABS; CNTXT; CNKI: 集成, 数字, 电路, 芯片, 集成电路, 时序, 时延, 延时, 参数, 阈值, 低电压, 纳米, 工艺, integrated, digital, circuit, chip, IC, time sequence, time delay, delay, parameter, threshold, low voltage, nano, nm, technology, craft

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 110442926 A (SOUTHEAST UNIVERSITY) 12 November 2019 (2019-11-12) entire document	1-6
A	王毅 (WANG, Yi). "纳米尺度集成电路统计时序分析与成品率优化方法研究 (Research on Statistical Timing Analysis and Yield Optimization Method for Nanoscale Integrated Circuit)" 中国博士学位论文全文数据库 信息科技辑 (Information & Technology, China Doctoral Dissertations Full-text Database), 15 March 2009 (2009-03-15), chapter 2, section 3	1-6
A	徐峰 (XU, Feng). "一种基于统计分布的近阈值电路时序分析方法的实现 (A Method for Statistical Static Timing Analysis at Near-threshold Voltage)" 中国优秀硕士学位论文全文数据库 信息科技辑 (Chinese Master's Theses Full-text Database, Information Science and Technology), 15 March 2017 (2017-03-15), chapter 1, section 1.3, chapter 3, section 3.3	1-6
A	CN 106066919 A (INSTITUTE OF MICROELECTRONICS OF CHINESE ACADEMY OF SCIENCES) 02 November 2016 (2016-11-02) entire document	1-6
A	US 2002016950 A1 (SAKAMOTO, Toshiyuki) 07 February 2002 (2002-02-07) entire document	1-6



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

18 May 2020

Date of mailing of the international search report

28 May 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2020/076447

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	110442926	A	12 November 2019	None			
CN	106066919	A	02 November 2016	CN	106066919	B	31 May 2019
US	2002016950	A1	07 February 2002	US	6519748	B2	11 February 2003
				JP	2002016146	A	18 January 2002
				JP	3636643	B2	06 April 2005

国际检索报告

国际申请号

PCT/CN2020/076447

A. 主题的分类

G06F 30/3315 (2020.01) i; G06F 30/33 (2020.01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

G06F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

EPTXT; DWPI; USTXT; VEN; WOTXT; CNABS; CNTXT; CNKI: 集成, 数字, 电路, 芯片, 集成电路, 时序, 时延, 延时, 参数, 阈值, 低电压, 纳米, 工艺, integrated, digital, circuit, chip, IC, time sequence, time delay, delay, parameter, threshold, low voltage, nano, nm, technology, craft

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 110442926 A (东南大学) 2019年 11月 12日 (2019 - 11 - 12) 全文	1-6
A	王毅. “纳米尺度集成电路统计时序分析与成品率优化方法研究” 《中国博士学位论文全文数据库 信息科技辑》, 2009年 3月 15日 (2009 - 03 - 15), 第2章第3节	1-6
A	徐峰. “一种基于统计分布的近阈值电路时序分析方法的实现” 《中国优秀硕士学位论文全文数据库 信息科技辑》, 2017年 3月 15日 (2017 - 03 - 15), 第1章第1.3小节, 第3章第3.3小节	1-6
A	CN 106066919 A (中国科学院微电子研究所) 2016年 11月 2日 (2016 - 11 - 02) 全文	1-6
A	US 2002016950 A1 (SAKAMOTO, Toshiyuki) 2002年 2月 7日 (2002 - 02 - 07) 全文	1-6

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布但在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2020年 5月 18日

国际检索报告邮寄日期

2020年 5月 28日

ISA/CN的名称和邮寄地址

中国国家知识产权局 (ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

授权官员

梁静静

电话号码 86-(20)-28958273

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/076447

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	110442926	A	2019年 11月 12日	无			
CN	106066919	A	2016年 11月 2日	CN	106066919	B	2019年 5月 31日
US	2002016950	A1	2002年 2月 7日	US	6519748	B2	2003年 2月 11日
				JP	2002016146	A	2002年 1月 18日
				JP	3636643	B2	2005年 4月 6日