

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 21 年 8 月 13 日 (2009.8.13)

【公表番号】特表 2008-547206 (P2008-547206A)

【公表日】平成 20 年 12 月 25 日 (2008.12.25)

【年通号数】公開・登録公報 2008-051

【出願番号】特願 2008-517093 (P2008-517093)

【国際特許分類】

H 0 1 L 25/065 (2006.01)

H 0 1 L 25/07 (2006.01)

H 0 1 L 25/18 (2006.01)

H 0 1 L 21/3205 (2006.01)

H 0 1 L 23/52 (2006.01)

【F I】

H 0 1 L 25/08 Z

H 0 1 L 21/88 J

H 0 1 L 21/88 T

【手続補正書】

【提出日】平成 21 年 6 月 15 日 (2009.6.15)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の半導体デバイスとその上の第 1 の電気接続とを有する第 1 のチップと、

第 2 の半導体デバイスとその上の第 2 の電気接続とを有する第 2 のチップと、

第 3 の半導体デバイスとその上の第 3 の電気接続とを有する第 3 のチップを備え；

前記第 1、第 2、第 3 の電気接続の内の少なくとも一つが、展性メタル部分を備え、前記第 1、第 2、第 3 の電気接続の内の少なくとも一つが、ポスト部分を備え、前記ポスト部分は前記対応する展性メタル部分にペネトレーションするように構成され、

前記第 3 のチップは、前記第 1 および第 2 のチップの上方の高さに配置され、前記第 1 および第 2 のチップ上に堆積された非導電性平坦化層によって前記第 1 および第 2 のチップから離間され、

そして、前記第 3 のチップは、前記ポスト部分と前記対応する展性メタル部分によって形成された接合部で、少なくともいくつかの前記第 3 の電気接続が、少なくともいくつかの前記第 1 の電気接続に接続され、かつ残りの少なくとも一つ以上の前記第 3 の電気接続が、前記第 2 の電気接続へ接続されるようにして、前記第 1 および第 2 のチップに接続される、

システム。

【請求項 2】

前記第 1、第 2、および第 3 のチップの内の少なくとも一つのチップの電気接続が、前記第 1、第 2、および第 3 のチップの内の前記少なくとも一つを貫通する少なくとも一つのバイアを備え、前記少なくとも一つのバイアはそれぞれの半導体デバイスからは電氣的に絶縁されており、前記バイアは導電性材料を内部に有する、

請求項 1 のシステム。

【請求項 3】

前記第 1 のチップが、シリコン、シリコンゲルマニウム、リン化インジウム、およびガリウム砒素の技術をベースとするチップまたはセラミック、ガラス、ならびに L C P ベースの絶縁体、の内の一つをさらに含み、前記第 2 のチップが、シリコン、シリコンゲルマニウム、リン化インジウム、およびガリウム砒素の技術をベースとするチップまたはセラミック、ガラス、ならびに L C P ベースの絶縁体、の内の一つをさらに含み、前記第 1 および第 2 のチップは同一材料でできてはならず、すなわち両方ともが、セラミックでも、ガラスでも、L C P ベースの絶縁体でもなく、前記第 1 および第 2 のチップはそれぞれ、相互に異なる機能を個々に実行する、

請求項 1 のシステム。

【請求項 4】

前記第 1 のチップの技術は、前記第 2 のチップの技術とは異なる、
請求項 3 のシステム。

【請求項 5】

前記第 3 のチップが、シリコン、シリコンゲルマニウム、リン化インジウム、およびガリウム砒素の技術をベースとするチップまたはセラミック、ガラス、ならびに L C P ベースの絶縁体、の内の一つを含み、前記第 1 および第 2 のチップの内の少なくとも一方のチップと同じ材料でできてはならず、前記第 1 および第 2 のチップの機能とは異なる機能を実行する、

請求項 3 のシステム。

【請求項 6】

前記第 3 のチップの技術は、前記第 1 および第 2 のチップの少なくとも一方とは異なる

、
請求項 5 のシステム。

【請求項 7】

前記第 1 および第 2 のチップの下にあって、前記第 1 および第 2 のチップへ電気接続される回路板を更に備える、

請求項 1 のシステム。

【請求項 8】

前記第 1、第 2、および第 3 のチップは集合的にプロセッサを備える、
請求項 1 のシステム。

【請求項 9】

前記第 1、第 2、および第 3 のチップのうちの 하나가、処理装置の I / O セクションを実行する機能を備える、

請求項 1 のシステム。

【請求項 10】

前記第 1、第 2、および第 3 のチップのうちの 하나가、処理装置の処理機能を実行する機能を備える、

請求項 1 のシステム。

【請求項 11】

前記第 1、第 2、および第 3 のチップの内の 하나가、処理装置のメモリ機能を実行する機能を備える、

請求項 1 のシステム。

【請求項 12】

前記第 1、第 2、および第 3 のチップのうちの 하나가高速回路を実装し、前記第 1、第 2、および第 3 のチップの内の別の 하나가低速回路を実装する、

請求項 1 のシステム。

【請求項 13】

前記第 1 のチップが第 1 の高さを持ち、前記第 2 のチップが、前記第 1 の高さとは異なる第 2 の高さを持ち、前記システムが、前記第 1 または第 2 のチップの少なくとも一方と、前記第 3 のチップとの間に配置された第 1 の層を形成する平坦化材料を更に含む、

請求項 1 のシステム。

【請求項 1 4】

前記第 3 のチップは最も幅の広い部分を有する周部を有し、前記第 1 および第 2 のチップは、前記最も幅の広い部分より長い距離を隔てて相互に離間しており、

前記第 1 および第 2 のチップの少なくとも一方と前記第 3 のチップとの間に配置された少なくとも 2 つの堆積層から形成された平坦化材料と；

前記平坦化材料を通り抜けるか、前記平坦化材料の表面に沿って通るか、あるいはその両方である経路変更配線と；

を含み、前記経路変更配線は、前記第 1、第 2、および第 3 のチップのうちの少なくとも二つを相互に電気接続する、

請求項 1 のシステム。

【請求項 1 5】

少なくとも二つの電気接点を上に有する第 4 のチップを更に備え、少なくとも前記平坦化材料を貫通する接続を用いて、前記第 4 のチップの前記電気接点の少なくとも一つが、前記第 1 のチップおよび前記第 2 のチップの一方のチップの電気接点パッドに接続される、

請求項 1 4 のシステム。

【請求項 1 6】

第 1 のチップと第 2 のチップと第 3 のチップとを結合する方法であって、各チップは半導体デバイスおよびその上の電気接続を有し、1 つ以上の前記電気接続のそれぞれは展性メタル部分を備え、1 つ以上の前記電気接続のそれぞれはポスト部分を備え、前記第 1 および第 2 のチップは横方向距離によって離間され、前記第 3 のチップは、前記第 1 および第 2 のチップ上に堆積された非導電性平坦化層によって前記第 1 および第 2 のチップから離間され；

前記第 1 および第 2 のチップの上方の高さに前記第 3 のチップを配置するステップ；および、

前記ポスト部分の少なくとも 1 つ以上を対応する 1 つ以上の展性メタルの部分にペネトレーションさせることにより、前記第 1 および第 2 のチップに前記第 3 のチップを結合させて接合部を形成するステップであって、前記第 3 のチップの前記電気接続の少なくともいくつかは、前記第 1 のチップの前記電気接続の少なくともいくつかに結合され、前記第 3 のチップの残りの前記電気接続の少なくとも 1 つ以上は、前記第 2 のチップの前記電気接続のいくつかに前記接合部を介して結合されるステップ；を含む

方法。

【請求項 1 7】

前記第 1 および第 2 のチップは異なる高さを有し、前記方法は、前記第 1 および第 2 のチップ上に非導電性層を堆積して非導電性平坦化層を形成するステップを更に備える、

請求項 1 6 の方法。

【請求項 1 8】

前記非導電性平坦化層を研磨して前記第 1 および第 2 のチップの前記電気接続の少なくともいくつかを露出させるステップを更に備える、

請求項 1 6 の方法。

【請求項 1 9】

前記非導電性平坦化層全面にわたリエッチングして前記第 1 および第 2 のチップの前記電氣的接続の少なくともいくつかを露出させるステップを更に備える、

請求項 1 6 の方法。

【請求項 2 0】

タック - 融合プロセスにおいてタック温度まで前記展性メタル部分を加熱するステップを更に備える、

請求項 1 6 の方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0080

【補正方法】変更

【補正の内容】

【0080】

図28Bに示すような二重導電体の変形形態では、このように、環704の深さおよびパイア溝2702の深さがともに、基板が最終的に薄くされる点を確実に越えることが極めて望ましい。言いかえと、ウェハの全体厚さが500 μ mであり、ウェハの基板が200 μ mまで薄くされる場合、パイア溝2702の深さは、少なくとも300 μ mとメタライゼーションの適切な厚さとを加えた深さでなければならないので、環704の元の深さは、パイア溝2702の深さを超えている必要があると考えられる。この要件の理由は、二つの導電体の間の電気絶縁が必要だからである。上記説明のことは、幾つかの実装では、溝302の最下部のコーティング欠陥は、薄くするプロセスの間にどのみち除去されるので、ほとんどまたは全く影響を与えない、という理由にもなる。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0085

【補正方法】変更

【補正の内容】

【0085】

図31に示すように、上記説明から明らかなように、3つの導電体（すなわち、三軸つまりトリアックス）の変形形態を、図28Bで得られた手法を取り、図28Bに示す範囲まで薄くする（すなわち、溝底部のメタライゼーション材料が完全に除去されるまで）だけで、構築することもできるのが利点である。この3つの導電体の変形形態は、外側のメタライゼーションを、内側メタライゼーションおよび/または導電体と、その近くのデバイスを装着している半導体材料との間のシールドとして作用させ、外側メタライゼーションと内側導電体との間のメタライゼーションを、両者間のシールドとして、または第3の導電体として作用させることができるという利点がある。従って、同一の3つの導電体の変形形態は、それ自体で幾つかの代替の利点を提供する。言うまでもなく、単一の導電体、2つの導電体および3つの導電体の変形形態の間の関係の観点について、何れか一項目（すなわち、コーティング（熱的に生成または適用された）、ボイド充填、ポスト-ペネトレーション接点（下記に説明）等）について使用法を説明した全てのオプションは、概ね交換可能に全てに適用できる。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0088

【補正方法】変更

【補正の内容】

【0088】

図33は、図32のようにメタライゼーション後に残るボイド3310が充填されていないこと以外は、図23のものと類似の、電子チップ3300の上部に配置される代替のチップ実装の部分の断面略図を示し、レーザー104の上面接点904へ電気接続されるべき、電子チップ3300上の接点パッド3302が、ボイド3310の直下になるように、チップ102が電子チップ3200へハイブリッド化される。はんだバンプ3304が、接点パッド3302上にあり、それを用いて二つのチップ3302、3300のこの部分を、互いに物理的、電氣的に結合する。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0089

【補正方法】変更

【補正の内容】

【0089】

図32または図33の実装でボイド3210、3310を充填しないので、毛細管現象を用いて、はんだ3204、3304をボイド3210、3310内に引き込むことができ、または圧力を用いて、変形可能材料3204、3304を変形させてボイドに入れさせることができ、それにより、a)良好な電気接続を確実にし、b)チップを互いにアライメントさせるのに役立つ。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0091

【補正方法】変更

【補正の内容】

【0091】

図36に示すように図34の実装に対して(図35の実装に対しても同じことが同様に言えるが、図示しない)、絶縁体によるコーティングまたは絶縁保護コーティング3600をオプションで実行することができる。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0092

【補正方法】変更

【補正の内容】

【0092】

簡単に上記に説明したように、用いる変形形態とは無関係に、上記の環状溝(およびその変形形態を用いる場合は半導体材料の周囲)は、何らかの閉じた形とすることができる。しかし、上記の拡張として、言うまでもないが、パイア溝が環状溝と同一形状である必要はなく、または環状溝の幅が一様である必要もないが、ほとんどの実装では、両方ともに同一形状であり、実装を容易にするという理由、およびキャパシタンス、抵抗、またはその両方が理由である。図37a)~図37h)は、要点を示すために環状溝の断面の数少ない例示を示す。図37a)では、環状溝3702を三角形であるとして示す。結果として、三角形の頂点3706では、辺3708より溝3702の幅3704が広がる。図37b)では、環状溝3710を矩形として示す。結果として、隅部3712では、辺3714より溝3710の幅が広くなり、長辺3716は短辺3718よりも遠く離れる。図37c)では、環状溝3720を二つの異なる楕円により画成されるとして示す。結果として、環状溝3720の楕円の幅は位置により変化する。図37d)では、環状溝3722を正方形として示す。結果として、隅部では、辺より溝3722の幅が広がるが、辺は一樣な距離だけ離れている、図37e)では、環状溝3724を、外周3726では矩形であるが、内周3728では円形として示す。図37f)では、環状溝3730を、外周3732では円形であるが、内周3734では矩形として示す。図37g)では、環状溝3736は、凹凸形(腎臓形)であり、外周3738および内周3740は、互いに縮尺した関係にあり、溝幅は一定である。図37h)では、環状溝3742は、図37g)と類似形状の外周3744および六角形の内周3746を有する。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0100

【補正方法】変更

【補正の内容】

【0100】

図38は、スタックするためにウェハを準備するためのプロセスを、簡略化し、かつ全体を概観する形で示す。図38A)は、最初に完全に形成したウェハ、特に、デバイス3802およびその下地の基板3804、の一部を簡略化した形で示す。プロセス全体は以

下のとおりである。最初に、材料 3 8 0 6 をウェハのデバイス側に堆積させる（図 3 8 B）。次いで、材料 3 8 0 6 および下地の接点用の場所をエッチングして、溝 3 8 0 8 を生成する（図 3 8 C）。溝 3 8 0 8 の壁 3 8 1 0 は絶縁 3 8 1 2 して、ドープした半導体材料が、生成される接点と電位短絡するのを防ぐ（図 3 8 D）。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0 1 0 8

【補正方法】変更

【補正の内容】

【0 1 0 8】

特定の場合には、厚めのウェハ 4 2 0 2 を用いて（図 4 2 A））取扱いの強度を確保することが望ましい。ウェハが特に厚く、所望のバイアの直径が、ウェハの所望の厚さの約 $1/20 \sim 1/30$ 未満の状況では、幾つかの変形形態に対して代替プロセスを用いて、厚めのウェハに適合させることができる。このような「背面对前面」バイアを形成するプロセスを図 4 2 B）～図 4 2 E）に簡略化した形で示す。最初に、デバイス装着ウェハ 4 2 0 2 の背面内にバイア 4 2 0 4 をエッチングする（図 4 2 B）。次いで、バイアを本明細書で説明するプロセス（すなわち、単一導電体、同軸、3 軸等）の一つを用いて、またはプリフォームしたポスト 4 2 0 6 を挿入するような何らかの他のプロセスにより導電性とすることができる（図 4 2 C）。本手法は、展性材料または剛性ポスト材料のどちらかを有する背面を作り出すことができる。次いで、導電体 4 2 0 6 の上に対応するバイア 4 2 0 8 を上部（すなわち、前面またはデバイス側）から、背面側導電体 4 2 0 6 の底部が終わる所まで下方にエッチングする（図 4 2 D）。次に、オプションで、前面側デバイスを保護し、所望するなら、デバイスへの接点つまり経路変更を、例えば、本明細書で説明する手法を用いて実行し（不図示）、背面に対して用いたのと基本的に同一の方法でバイアを導電性にする（図 4 2 E）。変形形態によっては、背面側導電体の底部の材料は、エッチストップおよび/または前面側から導電体をめっきするためのシード層として役立つという利点がある。これは、背面側に導電体を形成するために用いる手法と比較して処理ステップ数を低減できる。更に、他の変形形態では、背面バイアからの導電体と、前面バイアからの導電体との間の物理的接続がないのを所望する場合、両者間にウェハの適切な量を残すことができ、その状況では容量型結合により接続が行われる。

【手続補正 10】

【補正対象書類名】明細書

【補正対象項目名】0 1 1 0

【補正方法】変更

【補正の内容】

【0 1 1 0】

更に、背面对前面の手法を用いることができ、その手法では、一方の側が不完全に充填されたバイアを有するので、そのバイアの未充填部分を「ポスト」を受ける「スロット」4 2 1 0（図 4 2 F））として役立てることができる（すなわち、プレス嵌合つまり締まり嵌め）、それにより、アライメントおよび/または物理的接続および電気接続を提供する。この種のプレス嵌合つまり締まり嵌めは、図 4 2 F）で説明する。

【手続補正 11】

【補正対象書類名】明細書

【補正対象項目名】0 1 1 1

【補正方法】変更

【補正の内容】

【0 1 1 1】

別の代替の変形形態では、上記のバイア生成の背面对前面方法を用いて、容量結合を用いるチップ間データ送信が可能になるように、チップを途中まで貫通するだけの接続を生成できる。容量結合は、接点が近接しているほど機能し、接続密度はクロストークにより

制限されるので、本明細書で説明する手法の変形形態は、この種の通信を用いるチップを生成するのに理想的である。これらの手法は、接点間の距離の最小化を可能にするし、その上、シールドを提供できるように同軸、3軸ポストを用いれば、近接接続によるクロストークの最小化が直ちに可能になる。更に、容量接点には、部品間の実際の電気接点が必要という利点がある。図43A)~図43D)に示す本手法により、チップ4302の上面の接点に十分近接するような方法で、パイア4304はチップ4302背面からエッチングして(図43B))、物理的に接点から離間させるが、充填した場合に、充填物と接点間に加えられる信号の容量結合を良好にするために十分近接させる。次いで、パイア4304をメタルのスタッド、単一の導電体、同軸または3軸の導電体4306で充填して良好な容量結合を可能にする(図43C))。この方法で、ウェハ全体の厚さを、ウェハの取扱い強度が十分で、しかも接続が適切な距離をもつよう維持できる。本手法は、一つのウェハの背面を別のウェハの前面へスタックすることにより、スタックを行うことができるという利点を更に提供する。この方法で、図43D)に示すように、チップのマルチスタックを行うことができる。これは、チップを前面对背面ではなく、面对面とする必要がある手法と極めて対照的である。その理由は、そのような手法では、第3のチップを他の2つのチップの片方の背面に置き、次いで、クロストークの可能性を避けるために、まばらな接点密度が必要なウェハ全体を通じての通信を行わなければならないので、チップ4308, 4310のマルチスタック化(すなわち、3つ以上のチップのスタック)が簡単にできないからである。言うまでもないが、本明細書で説明する手法によれば同軸または3軸のパイアを用いて、信号のシールドを強化し、クロストークを防ぐことができる。

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】0114

【補正方法】変更

【補正の内容】

【0114】

上記説明から、本発明者らの手法の多用途性は、より明らかになる筈である。本発明者らの手法を通じて利用できる、広くてかつ多用途の可能性の範囲を示す更なる変形形態を、生成できるという利点がある。図44A)に示す、一つのそのような変形形態は、「ブリコネクト」の変形形態であり、これは上記および他の手法と異なる。というのは、処理されるウェハ4401が、本明細書で説明したような処理が開始される“前に”(すなわち、環状溝が形成される前に)、プリフォームされた下地のウェハ4402(本明細書では「ベース」ウェハと称する)へ付与されるからである。本変形形態では、任意の基本的接続形成プロセスを用いることができる。本変形形態プロセスを以下のように進行させる。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】0115

【補正方法】変更

【補正の内容】

【0115】

最初に、パイアが基板を完全に、確実に貫通するのに必要な程度まで、初期ウェハ4401を薄くする(図44A))。このステップは、オプションであり、使用する特定のエッチングプロセスが、問題なくチップ全体で貫通する場合は実行しなくてよい。次いで、初期ウェハ4401を、ベースウェハ4402へアライメントし(図44B))、接着剤、ウェハ融着、またはウェハ平坦度が非常によければ、共有結合性接合を用いて接着させる(図44C))。次に、環状パイア4404を、ベースウェハ4402のパッドの上にくるように初期ウェハ4401に生成し、パイアがベースウェハの対象となるパッドを囲むように、ベースウェハ4402まで延ばす(図44D))。次いで、後続の導電体の堆積が絶縁されるように、環状パイア4404を絶縁体4406で充填する(図44E))

。次に、ベースウェハのパッドの上にボイド4408を生成するために、中央ポストの全てまたは一部を、ベースウェハ4402の対象のパッドまでエッチングして取り去る(図44F))。最後に、ボイド4408をメタライズし(図44G))、オプションで、本明細書で説明した手法の一つを用いて絶縁体4410で完全に充填するか(図44H))、またはメタライズがボイド4408の中心を完全に充填しない場合、絶縁体4412で充填できる(図44I))。その結果、メタル充填は、ベースウェハ4402パッドまで電気接続を形成し、ベースウェハパッドを初期ウェハ4401を通して上まで効果的に延ばし、二つのチップを互いに物理的に結合する。本手法を用いることにより、半導体材料からなる中心ポストは、絶縁体がベースウェハパッドと相互作用しないように、ベースウェハのパッドを保護する。これは、従来手法を用いて同じことを試みる場合、これらの従来手法では、ベースウェハパッドを露出させたままにし、従って、塗布した絶縁体により汚染されることがあるので、何が起きるか分からないというのとは著しい違いがある。

【手続補正14】

【補正対象書類名】明細書

【補正対象項目名】0118

【補正方法】変更

【補正の内容】

【0118】

注意すべきは、本明細書で用いる場合、用語「液相」は、説明している金属または合金が完全に(または実質的に完全に)液体である状態を意味するよう意図している。本明細書で用いるように、メタルが非液体かまたは半液体状態の場合、本明細書で説明するように付着できるほどメタルは十分軟質であるが、その同じ金属または合金が純粋な液体または液相で流れるように、流れるほど十分な液体ではない。本発明者らのプロセスのほとんどの変形形態は、非液相および非固相の状態の金属または合金により機能する。別の方法、金属または合金の相状態図上で表すと、本発明者らのプロセスの変形形態は、固相(完全固体)温度と液相(完全液体)温度との間で機能し、ほとんどは両者間の平衡点近くで動作する。この差は、例えば、図33~図36に示すように、チップを別の要素に結合するのを参照すると、更に理解を深めることができる。これらの図では、材料3304が液相状態のはんだ(金属または合金)である場合、チップを溶融はんだの上に「浮遊」させ、毛細管現象が、はんだをパイア3210、3310内に吸い上げるので、パイア3210、3310は、はんだボールの上に自動求心される。本明細書で説明するタック-融合プロセスのほとんどの変形形態に対して用いられるような、非液相または半液相の状態では、金属または合金が、タック段階中および融合段階中の両方となる状態は、金属または合金が著しく軟化されるであろうが(すなわち、材料のいくらかが液相状態になるが)チップを浮遊させたり、またはパイア3210、3310を自動求心させるほどには十分液体でないという程度の状態である。従って、何らかの力の印加が(外部から加える力でも、外部力を加えずにチップ重量で生じる力でもよい)、メタルまたは合金をパイア3210、3310内に入れるのに必要となる。

【手続補正15】

【補正対象書類名】明細書

【補正対象項目名】0146

【補正方法】変更

【補正の内容】

【0146】

図49に示すように、各チップを上下のチップへ接続するのに役立つように、オプションの接点4902、4904が、メタライズ2402および導電体2802の上部および底部に付加されている。上記のように、メタライズまたはメタル接点を直接用いることができる。特定の実装に応じて、オプションの接点4902、4904を付加する場合、接点4902、4904は、任意の従来技術の種類、単純な従来の接点パッド、本明細書で説明するように形成される非ポスト-ペネトレーション接点、または本明細書で説明する

ようなポスト - ペネトレーション接点とすることができる。

【手続補正 16】

【補正対象書類名】明細書

【補正対象項目名】0147

【補正方法】変更

【補正の内容】

【0147】

従って、言うまでもなく、図49のポスト - ペネトレーション手法を用いることにより、スタックを一層容易に実行することができる。図50は、ポスト - ペネトレーション手法を用いてスタックされる図49に示すチップの簡略化したスタックの一部を示す。

【手続補正 17】

【補正対象書類名】明細書

【補正対象項目名】0161

【補正方法】変更

【補正の内容】

【0161】

次に、バリア層を、ドーター上の接点へ形成する(図64a))。この場合はニッケルであるが、ICパッド5302、5304、5306、5308内に拡散するメタルに対するバリア、またはチップのカバーガラス5310、5312の下のメタルの侵入により個々のチップが受ける損傷に対するバリアとして機能する。オプションでは、キャップ層6402、6404、この場合は金、をバリア上面に堆積して、特に、本手法が、ポスト - ペネトレーション接点に関わるタック - 融合結合プロセスで用いられる場合に、結合プロセス中の好ましくない拡散を同様に防ぐ。キャップはマザーウェハにも膜形成する(図64b))。この時点で、マザーウェハ上の剛性接点が完了する。

【手続補正 18】

【補正対象書類名】明細書

【補正対象項目名】0163

【補正方法】変更

【補正の内容】

【0163】

次いで、展性接点6702、6704をスタンドオフの上に作製し(図67a))、誘電体を除去し、完全に形成した展性接点(図68a))を残す。

【手続補正 19】

【補正対象書類名】明細書

【補正対象項目名】0298

【補正方法】変更

【補正の内容】

【0298】

上記を、図47と類似する一対のチップ14600、14602の各部分を示す図146A)および図146B)を参照して簡単に説明する。しかし、図47のチップと異なり、一方のチップ14602は、図47のプロファイル化していない剛性接点と対照的な、プロファイル化した剛性接点14604を有する。他方のチップ14600は、図47に示す展性接点と類似の展性接点14606を有する。図146B)に示すように、二つの接点14604、14606が接合されると、ポスト - ペネトレーション嵌合が形成される。しかし、図47の接点と違って、ここでは、プロファイル化した接点14604の個々のミニポストそれぞれが、展性接点14606にペネトレーションし、それにより、同一圧力量を用いて、展性接点14606へ結合される同一「投影面積」の非プロファイル化接点に利用可能な広さよりも、更に大きな広さの拡散接続のための面対面の接点面積を提供する。更に、プロファイル化した接点の幾つかの実装は、不完全な接続と関係付けられるリスクを最小化する利点を提供する。この独立した態様も図146B)に示すが、二

つの接点 1 4 6 0 4、1 4 6 0 6 間の接続が理想に満たないという事実にもかかわらず（すなわち、剛性接点 1 4 6 0 4 の谷 1 4 6 1 0 近傍に間隙 1 4 6 0 8 が存在する）、剛性接点 1 4 6 0 4 上のプロファイル側面 1 4 6 1 0 が提供する追加の接点面積は、接続が容認できることを意味する。

【手続補正 2 0】

【補正対象書類名】明細書

【補正対象項目名】0 3 0 2

【補正方法】変更

【補正の内容】

【0 3 0 2】

図 1 4 7 ~ 図 1 5 2 は、マザー 1 4 7 0 2 およびドーター 1 4 7 0 4 ウェハの接点对のための、ウェル取り付けの考え方を実施するための一変形形態のプロセスを示す（図 1 4 7）。この変形形態では、ドーターウェハのカバーガラス開口部がテンプレートとして用いられ、例えば、ポリイミド、SU8、他のエポキシ、ガラス、および/または誘電体（図 1 4 8 a））を用いて、恒久的なウェル 1 4 8 0 2 内に作製される。マザーウェハ 1 4 7 0 2 上では類似の手法を用いる。但し、ウェル 1 4 8 0 4 は、カバーガラスが境界を成す全体領域を取り囲まない（図 1 4 8 b））。次いで、展性材料 1 4 9 0 2 および（オプションの）展性カバー材料 1 4 9 0 4 を、ウェル 1 4 8 0 2 をその深さ全体まで充填しないよう注意して、ドーターウェハ 1 4 7 0 4 のウェル 1 4 8 0 2 に挿入する（図 1 4 9 a））。同様に、剛性材料 1 4 9 0 8 をマザーウェハ 1 4 7 0 2 のパッド面から堆積させる（図 1 4 9 b））。次いで、マザーウェハ 1 4 7 0 2 上のウェル 1 4 8 0 4 を除去する（図 1 5 0）が、ドーターウェハ上のウェル 1 4 8 0 2 はその位置に保つ。

【手続補正 2 1】

【補正対象書類名】明細書

【補正対象項目名】0 3 0 3

【補正方法】変更

【補正の内容】

【0 3 0 3】

結果として、ドーターウェハのウェル 1 4 8 0 2 は、結合プロセスのタック段階（図 1 5 1）中および融合段階（図 1 5 2）中はもとより、ペネトレーションプロセス中、ボンディング材料（例えば、カバー 1 4 9 0 4 および展性材料 1 4 9 0 2）を拘束する。それは、ウェルが、他のウェハまたはその上の何らかの面に当たってから、何か他のことを実行するような高さを有するので、深さ制限も定めることができる（図 1 5 2）。

【手続補正 2 2】

【補正対象書類名】明細書

【補正対象項目名】0 3 0 8

【補正方法】変更

【補正の内容】

【0 3 0 8】

クラス I（図 1 5 3）：ウェル接続のこのクラスでは、ドーターウェハ 1 5 3 0 2 は展性材料 1 5 3 0 3 を含み、マザーウェハ 1 5 3 0 4 は剛性ウェル 1 5 3 0 5（半導体ウェハ内でエッチングされるとして示す）を有する。ウェル 1 5 3 0 5 は拡散層メタル 1 5 3 0 6、例えば、Au だけで壁面が被覆される。2 枚のウェハ 1 5 3 0 2、1 5 3 0 4 を結合するには、ドーターウェハ 1 5 3 0 2 上の展性材料 1 5 3 0 3 をウェル 1 5 3 0 5 の内側に変形するように挿入し、嵌合させる。タック段階中に温度および圧力を追加して、展性材料 1 5 3 0 3 および拡散層 1 5 3 0 6 にタック接続を形成させる。融合段階の間、ドーターウェハ 1 5 3 0 2 の展性材料 1 5 3 0 3 とマザーウェハ 1 5 3 0 4 の拡散層 1 5 3 0 6 とが相互拡散してメタル結合を形成する。特定の実装に応じて、展性材料は、タック段階中の 2 枚のウェハの嵌合を強くするために、ウェルより僅かに大きくしてもよく、またはもっと容積のある材料を少なくとも含むことができ、融合段階完了後にボイドがない

ようにすることができる。注意すべきは、このクラスはマザー／ドーターの慣行に反することである。

【手続補正 2 3】

【補正対象書類名】明細書

【補正対象項目名】0 3 0 9

【補正方法】変更

【補正の内容】

【0 3 0 9】

クラス I I (図 1 5 4) : このクラスはクラス I に類似するが、ウェルまたは展性「ポスト」1 5 4 0 3を、自動的またはもっと容易に、両者間でアライメントさせるための形状に形成している。注意すべきは、このクラスもマザー／ドーターの慣行に反するということである。

【手続補正 2 4】

【補正対象書類名】明細書

【補正対象項目名】0 3 1 0

【補正方法】変更

【補正の内容】

【0 3 1 0】

クラス I I I (図 1 5 5) : このクラスでは、ポスト 1 5 4 0 6 は「剛性」材料であり、ウェル 1 5 4 0 5 は、ある特定の厚さまで展性材料 1 5 4 0 3 で被覆される。これは、上記説明の基本的なプロファイル化展性接点手法と同様である。但し、展性材料 1 5 4 0 3 は、カバーガラスと IC パッドとの間の高さの差から自然に得られるにすぎない窪みより、もっと目立って窪むプロファイルを有する。繰り返すが、集積した(すなわち、タック - 融合プロセスの完了)後にボイドがないように、ポスト 1 5 4 0 6 およびウェル 1 5 4 0 5 の寸法を選択することが望ましい。

【手続補正 2 5】

【補正対象書類名】明細書

【補正対象項目名】0 3 1 1

【補正方法】変更

【補正の内容】

【0 3 1 1】

クラス I V (図 1 5 6) : このクラスでは、ウェル 1 5 6 0 5 は拡散層で被覆される(クラス I および I I と同様に)ポスト 1 5 6 0 3 は剛性材料で作製されるが、同様に展性材料の層で外側が被覆される。これは、クラス I および I I と同一の状況を作り出す。但し、剛性材料の材料コストが展性材料のコストより低い場合、例えば、剛性材料がほとんど銅であり、展性材料のほとんどが金である場合、ドーターウェハのコストを下げることができる。

【手続補正 2 6】

【補正対象書類名】明細書

【補正対象項目名】0 3 1 2

【補正方法】変更

【補正の内容】

【0 3 1 2】

上記説明の手法を用いて、ウェルは、例えば、誘電体を用いて形成するか、または窪ませる(すなわち、エッチングにより半導体内へ作製する)かして形成できる。更に、ウェルは、パイア形成プロセスの副産物とすることができる。例えば、完全に充填されないパイアの一部とすることもできる。図 1 5 7 A および図 1 5 7 B はそれぞれ、一組の、深さ $135\text{ }\mu\text{m}$ まで延びる直径 $15\text{ }\mu\text{m}$ のパイア 1 5 7 0 2、および深さ $155\text{ }\mu\text{m}$ まで延びる直径 $25\text{ }\mu\text{m}$ のパイア 1 5 7 0 4 の長手方向断面の写真である。図 1 5 8 は、形成された底部に至るまで、その全てが充填されているわけでない類似のパイア 1 5 8 0 2 の写真

である。結果的に、パイアの底部が露出するまでウェハの背面を薄くすることにより、自然なウェルが形成される。そのまま、このウェルはクラスⅠのウェルに用いることができる。代替として、それぞれの口部でフレア部つまりテーパ部をエッチングすることにより、クラスⅠⅠのウェルを得ることができる。

【手続補正 27】

【補正対象書類名】明細書

【補正対象項目名】0313

【補正方法】変更

【補正の内容】

【0313】

図159～図167は、クラスⅠⅠ型の剛性ウェル取り付け手法の更なる変形形態を示す。剛性穴のウェルのこの変形は、完全に形成したウェハ、および特に、カバーガラス15904（図159）を通して露出するそのウェハのパッド15902の内の一つで開始する。オプションで、最初に、バリア層16002をICパッド15902上に堆積させる（図160）。次いで、フォトレジストのパターン化により、カバーガラス15904の内の幾つかも含むICパッド15902周囲の領域16102を露出させる（図161）。ウェルは、IC上のカバーガラスにより形成される凹部中に、メタル16202蒸着プロセスにより自動的に形成される（図162）。これにより、他の剛性ウェル穴のプロセスの幾つかよりも、容易にパターン化できる。フォトレジスト16204剥離が、完全に形成された剛性ウェル16302の背後に残っている過剰で不要なメタルを除去する（図163）。

【手続補正 28】

【補正対象書類名】明細書

【補正対象項目名】0314

【補正方法】変更

【補正の内容】

【0314】

他のクラスⅠⅠの変形形態と同様に、この変形形態は、マザー/ドーターの慣行に反する。なぜなら、図163のウェハの相手側を支持するウェハ16402は、先に説明した意味での剛性「ポスト」を持たないが、代わりに展性材料のキャップ16406により、関係部分が被覆されるスタンドオフ16404を有するからである（図164）。剛性穴形成自体は、良好な嵌合および十分な表面積により、スタンドオフ（図164）上の展性部分のペネトレーションを可能にする。図165に示すように、加熱により、展性キャップが濡れて、ポストに付着する。図166に示すように、タック段階中、展性キャップ16406は液相または半液相となり、図165のボイド16502を充填する。これは、ボイド中に捉えられたガスが熱サイクル中に膨張および収縮することで、接点の信頼性を低下させる可能性があるので望ましい。展性キャップが、タック段階中または融合段階の開始時にボイドを充填すると、融合段階により、展性キャップが、剛性キャップおよび展性材料とともに拡散することができ、融合した最終接続16702を形成する（図167）。

【手続補正 29】

【補正対象書類名】明細書

【補正対象項目名】0315

【補正方法】変更

【補正の内容】

【0315】

図143-2O）、図143-2P）または図146のプロファイル化接点を用いて、更に代替のウェル取り付けの変形形態を形成できる。この変形形態では、万一何かが起きたときに、液相材料が乗り越えるのを防ぐ壁を形成するようにして、剛性材料のパターンによりウェルを形成する。従って、本手法により、剛性-展性の原理の使用、不使用にか

かわらず、プロセスの使用が可能になり、非常に高密度の接続が可能になる。なぜなら、適切に設計すると、ウェルはどの液相材料も収容し、または展性材料の横方向の膨らみの行き過ぎを防止するからであり、いずれにせよ、高密度接点で高い歩留りを可能にする。

【手続補正 30】

【補正対象書類名】明細書

【補正対象項目名】0321

【補正方法】変更

【補正の内容】

【0321】

図168～図170に示すように、このプロセスでは、最初の付着段階（プレタック段階）中に、デバイスを接続するための別々の接点を用いる。図171Aおよび図171Bは、図168～図170にと類似する、代替の離れた接点の変形形態の平面図を示す。これら別々の接点は、電気接点から完全に離す、例えば、個々のチップ（図171A）の周辺に、もしくは周辺の廻りに離すことができ、または実際の電気接点16806間に点在させることができる（図168、図171B）。更に、本明細書で説明するような離れた接点は、主接点の全ての変形形態と互換性があり、狭いピッチにする必要がないので、主電気接点より高さ、幅をずっと大きくできるという利点がある。好ましくは、主接点を付着プロセス中に接触させる必要がないように、十分な高さとするのがよい（図169）。注意すべきは、この付着または接着プロセスは、高い強度でなくてもよいということである。結合したチップに強度を提供できるのは、主接点の後続の融合プロセスである。図170は、融合プロセスに続く図169のウェハを示し、その結果、主接点が高い強度の結合で、恒久的に互いに組み合わされる。

【手続補正 31】

【補正対象書類名】明細書

【補正対象項目名】0328

【補正方法】変更

【補正の内容】

【0328】

第1グループの変形形態は、複雑な接点形状（すなわち、従来の単一正方形または単一ドット以外の接点形状）に関わる。そのような一実施例は、シールドされた接点の生成を含み、最も単純なものは、正方形17202（図172A）または円形17204（図172B）の断面の2同軸（coax）または3同軸（triax）スルーチップ接続に類似し、もっと複雑な場合、不規則な開いたまたは閉じた幾何形状17206（図172C）である。

【手続補正 32】

【補正対象書類名】明細書

【補正対象項目名】0329

【補正方法】変更

【補正の内容】

【0329】

2同軸または3同軸接点の場合、内側接点は信号を伝送するよう接続される、一方、外側の閉じたリングは接地面として作用するか、または接地面に接続される。同軸バイア17302（図173）とともに用いる場合、それにより接点は別のチップに至る経路全体で確実にシールドされる。更に、または代替として、同軸接点17402をバイア自体から独立して使用することにより（図174）、それぞれの接点自体を確実にシールドできる。これにより、チップ間接点の距離を、同軸手法を利用しない場合より近接させることができる。更に、それぞれの接点の外側接点リングを互いに接続し、および/またはウェハ上の電気絶縁されたメタルへ接続して接地面を形成し、および/またはチップ間のシールド17502を形成する（図175）。

【手続補正 33】

【補正対象書類名】明細書

【補正対象項目名】0358

【補正方法】変更

【補正の内容】

【0358】

注意すべきは、図212～図215と併せて提示したAu/Snの範囲が、より典型的な範囲の代表例である、ということである。実際には、適切な温度調節が行われる場合（すなわち、Au含有量が多いと、より高温、Au含有量が少ないと、より低温）、およそAu_{0.7}Sn_{0.3}～Au_{0.9}Sn_{0.1}の範囲またはもっと広い幅を用いることができる。

【手続補正34】

【補正対象書類名】明細書

【補正対象項目名】0377

【補正方法】変更

【補正の内容】

【0377】

現在は、複雑な集積回路チップは、図222A)に示すように生成され、パッケージ化される。フロントエンド処理を通じて低速機能、高速機能、I/Oおよび高速機能（すなわち、コアのアナログおよびデジタル機能）を1チップ上に全て生成する。次に、バックエンド処理によりチップへ層のメタライゼーションが追加され、各種のオンチップデバイス間の接続を生成する。最後に、チップが完成すると、ピングリッドアレイ、ボールグリッドアレイ、従来型ICパッケージ等のような個別のパッケージへ付着される。その手法は、全てのデバイスが同一チップ上にあるので、どれかのオンチップデバイスに必要な最高速度/最大コストの技術で、全てのデバイスを実装しなければならないことを含め、多くの欠点がある。その結果、コストの高い領域が、もっと低速またはもっと安価な技術で容易に実装できる低速度および/または低コストデバイスにより無駄になる。

【手続補正35】

【補正対象書類名】明細書

【補正対象項目名】0392

【補正方法】変更

【補正の内容】

【0392】

図224～図231は、本手法を簡略化した概観で示す。図224a)に示すように、トランジスタおよび完成した他のデバイスを形成するフロントエンド処理を有するFEウェハ22402が、サポートを提供するフォトレジストまたは他の除去可能で保護可能な材料22502を用いて保護される、フロント側デバイスを有する（図225）。次いで、FEウェハを必要に応じて、組み合わせるFE/BEチップに必要な、または所望される高さに基づいて数μm以上の厚さまで薄くする（すなわち、下地の基板の一部または全てを除去する）（図226a）。次いでバイアを、例えば、本明細書で説明するような背面側プロセスを用いて、または背面側から実行するだけの本明細書で説明するような前面側バイアプロセスを用いて、FEウェハの背面から中に向かって、適切なデバイス接続場所の点まで生成する（図227a）。オプションで、更に、デバイス側で僅かに拡がるとともに、例えば、ウェルもしくは逆ウェルの手法または片側のプレス嵌合接続を用いて、例えば、展性接点を背面側に有する一つ以上のスルーバイア22702を、それぞれのダイの周辺に生成する。このようなバイアは、例えば、共有結合またはウェハ表面結合手法をウェハ間に用いる場合、FEおよびBEウェハチップを、横方向に対して互いに「ロック」するのに役立てることができる。更に、ヒートパイプ編成（Heat-pipe arrangement）または非電氣的通信編成（non-electrical communication arrangement）（両者とも詳細に後述する）の一部となるバイア形式での相互チップ接続への適合性を追加することができる。次い

で、バイアを導電性にする(図228)、この時点で、FEウェハをBEウェハへ結合する準備が整う。

【手続補正36】

【補正対象書類名】明細書

【補正対象項目名】0395

【補正方法】変更

【補正の内容】

【0395】

図233～図235は、先行する手法の更なる変形形態を示す。図224～図231の手法と同様に、代替の変形形態の態様が、基板23204上のドーブされた半導体デバイス23202(すなわち、トランジスタ、レーザー、光検出器、コンデンサ、ダイオード等)から構成された別のFEウェハ(図232A))、およびメタライズ化された相互デバイスの接続層を含むBEウェハ(図232B)で開始される。但し、図224～図231の手法と異なり、BEウェハは裏返して、FEウェハの上面にアライメント、結合され、これは基板を薄くする前に行われる(図233A))。代替として、図232A)と同一の手法を、BEウェハを薄くしてから付着する場合を示す図233B)のように実行することができる。

【手続補正37】

【補正対象書類名】明細書

【補正対象項目名】0409

【補正方法】変更

【補正の内容】

【0409】

同様に、マザー接点(図240参照)では、マザー接点23804は以下の構成を有することができる：

【手続補正38】

【補正対象書類名】明細書

【補正対象項目名】0421

【補正方法】変更

【補正の内容】

【0421】

図243Bは、融合段階完了直後の類似の接続対である。ここでは、恒久的接続が明らかであり、バリアを用いる価値があることを示す。注意すべきは、図243Aおよび図243Bの両図で、展性材料は、ほとんどバリア間にトラップされているということである。

【手続補正39】

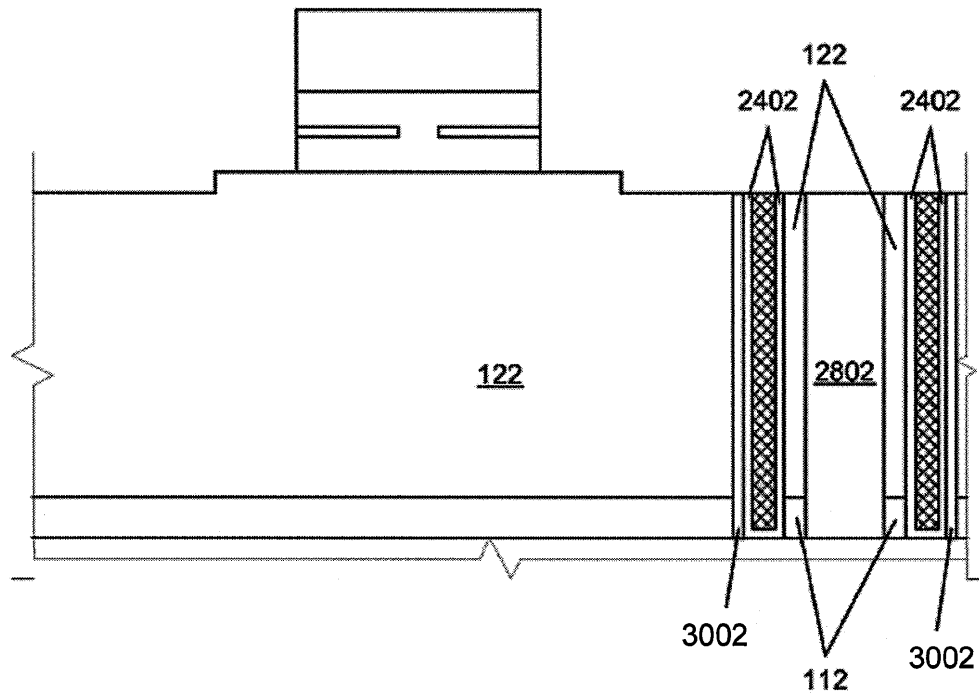
【補正対象書類名】図面

【補正対象項目名】図30B

【補正方法】変更

【補正の内容】

【図 3 0 B】



【手続補正 4 0】

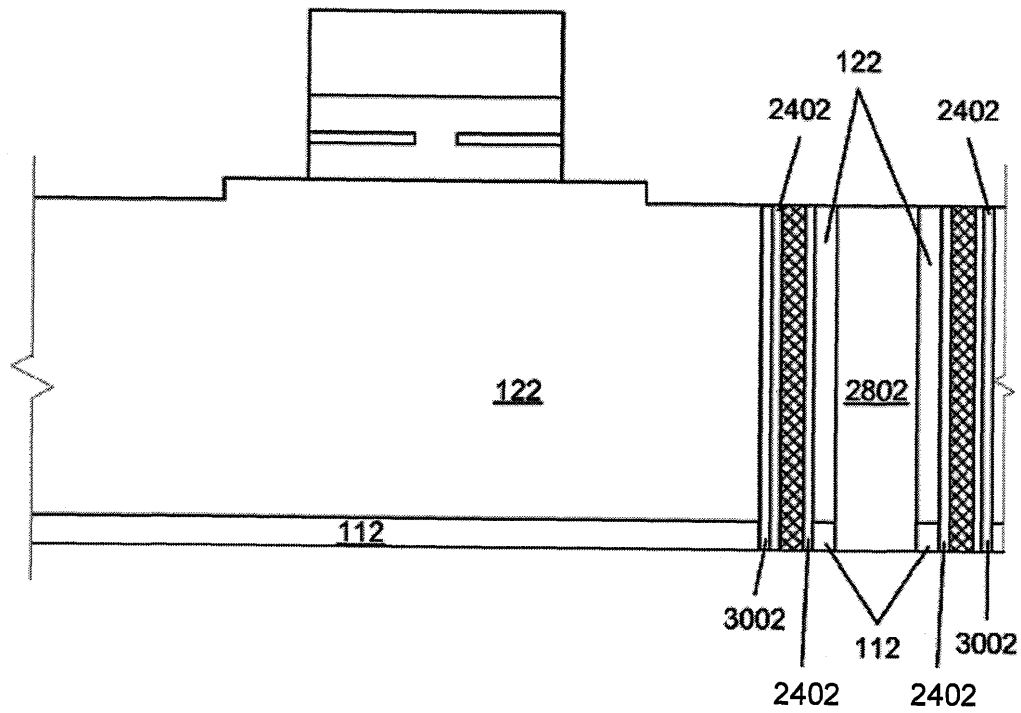
【補正対象書類名】図面

【補正対象項目名】図 3 1

【補正方法】変更

【補正の内容】

【図 3 1】



【手続補正 4 1】

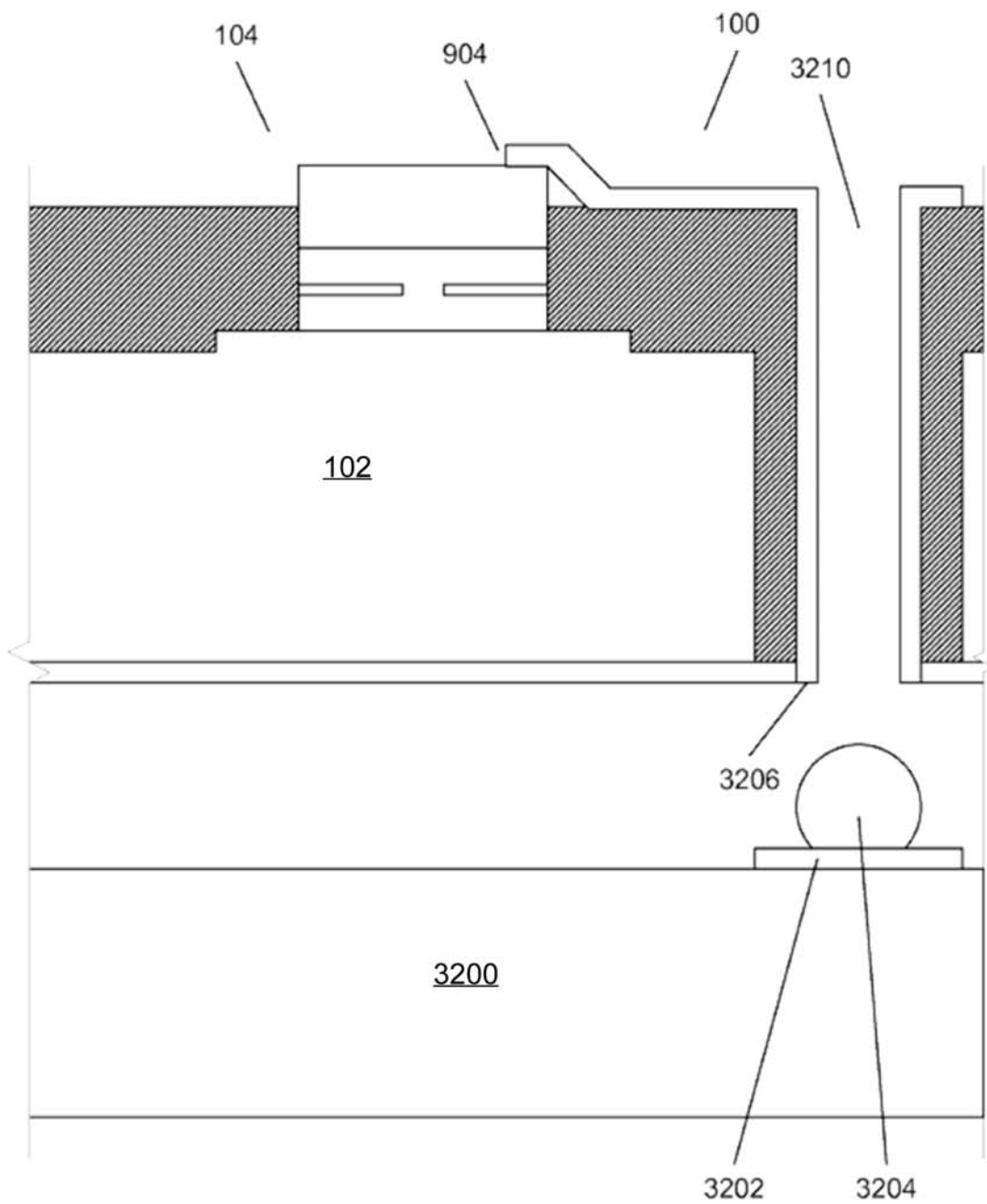
【補正対象書類名】図面

【補正対象項目名】図 3 2

【補正方法】変更

【補正の内容】

【図 3 2】



【手続補正 4 2】

【補正対象書類名】図面

【補正対象項目名】図 3 5

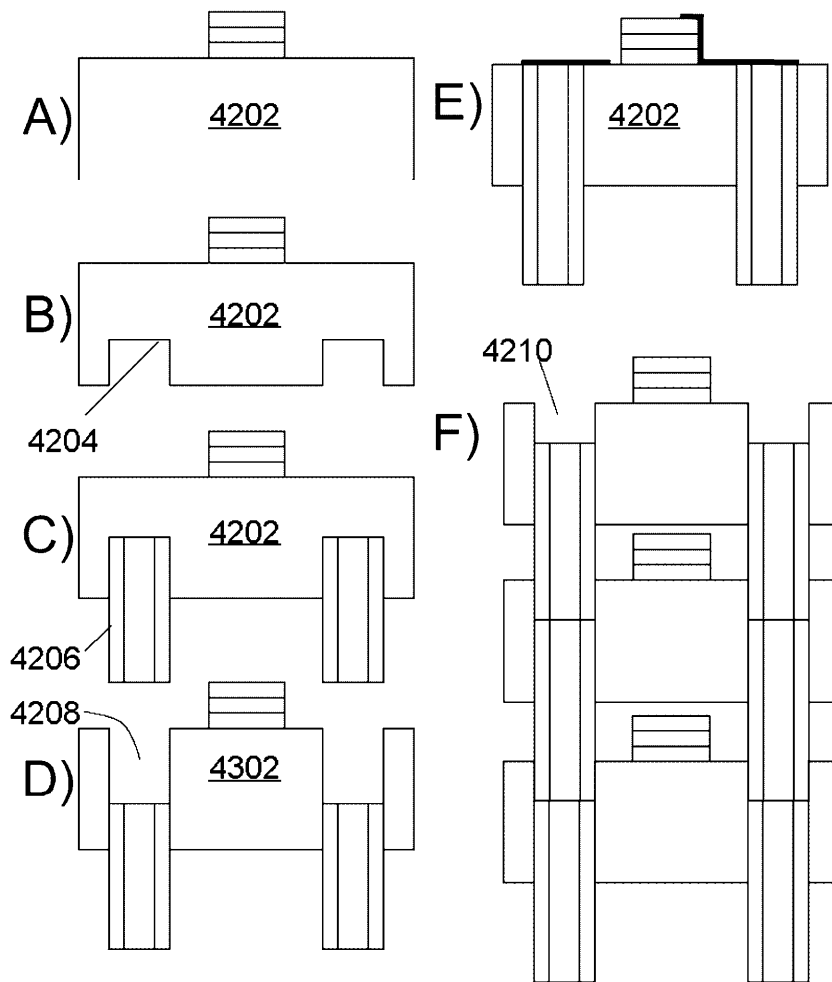
【補正方法】変更

【補正の内容】

This cross-sectional view shows a semiconductor device. A large central region is labeled 102. Above this region, there is a structure labeled 104 which includes a central rectangular block and two horizontal lines. To the right of the central block, there is a vertical structure labeled 3310. Below the main body of the device, there is a layer labeled 3300. At the bottom right, there are four labels: 3306, 3302, 3204, and 3306, each with a line pointing to a specific feature in the device structure.

【補正の内容】

【 図 4 2 】



【 手続補正 4 4 】

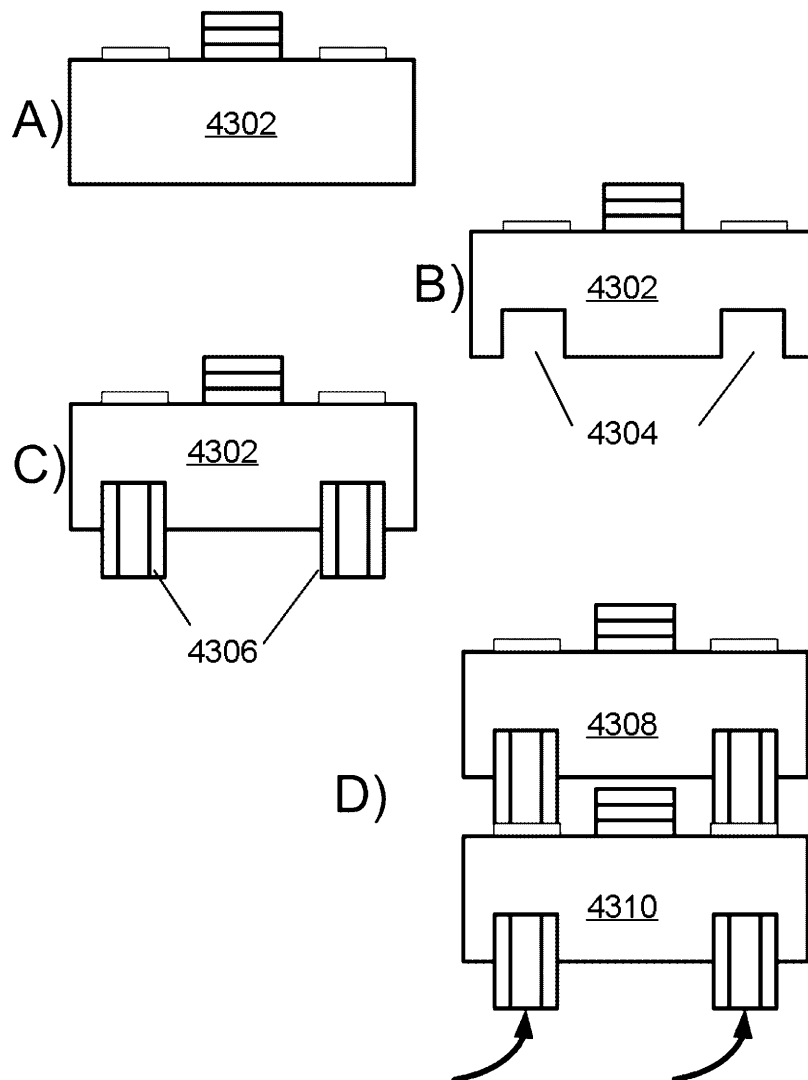
【 補正対象書類名 】 図面

【 補正対象項目名 】 図 4 3

【 補正方法 】 変更

【 補正の内容 】

【図 4 3】



【手続補正 4 5】

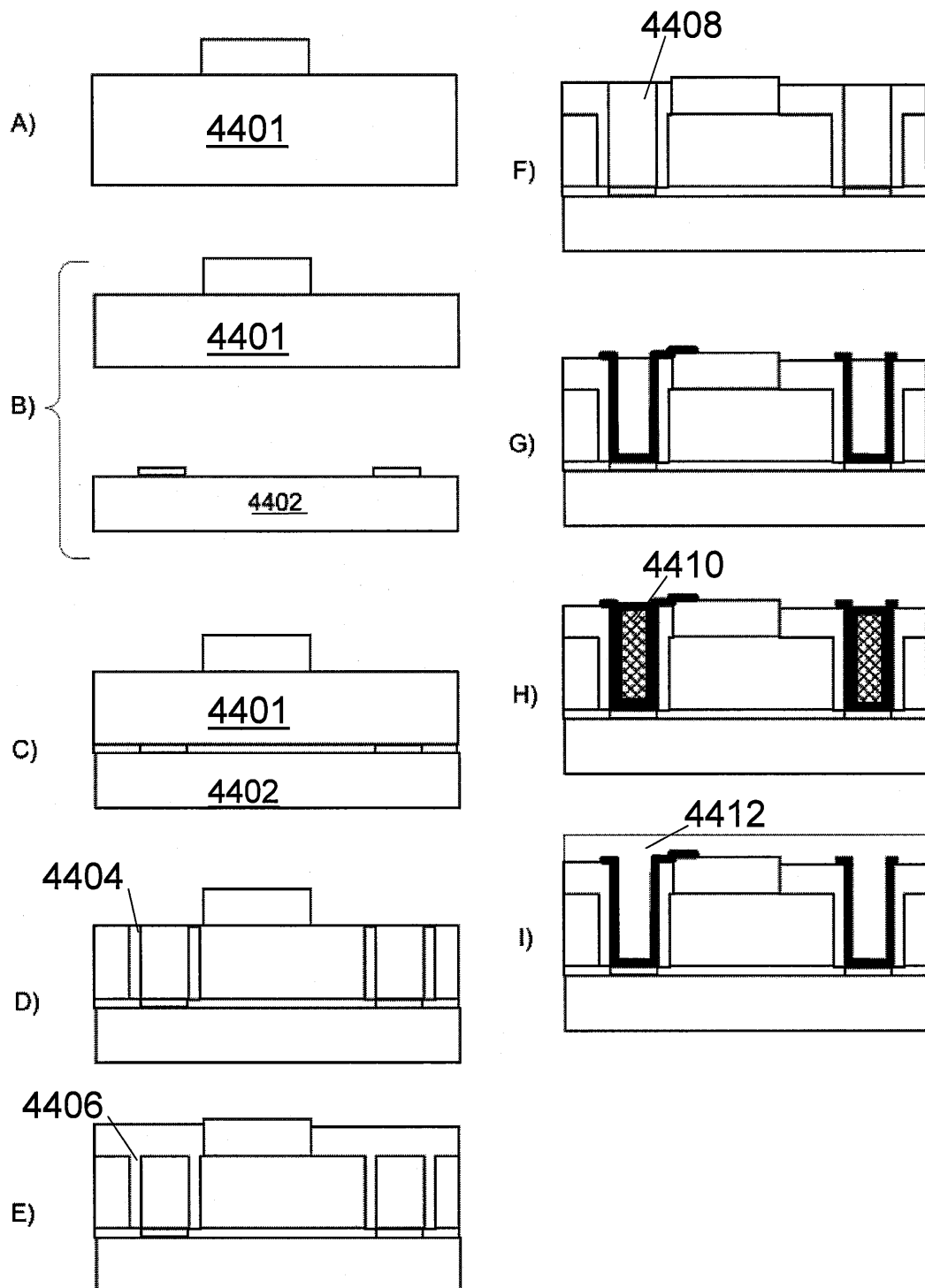
【補正対象書類名】図面

【補正対象項目名】図 4 4

【補正方法】変更

【補正の内容】

【 図 4 4 】



【 手続補正 4 6 】

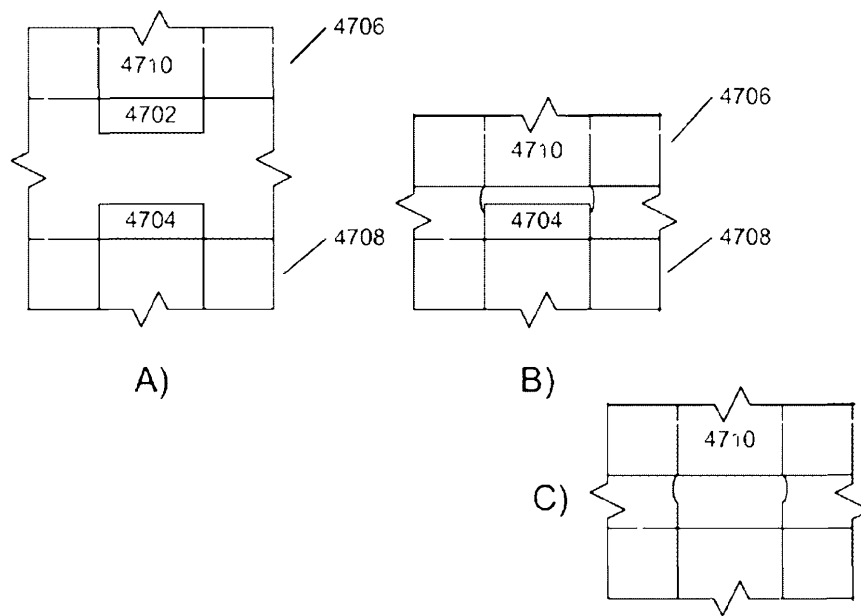
【 補正対象書類名 】 図面

【 補正対象項目名 】 図 4 7

【 補正方法 】 変更

【 補正の内容 】

【図 4 7】



【手続補正 4 7】

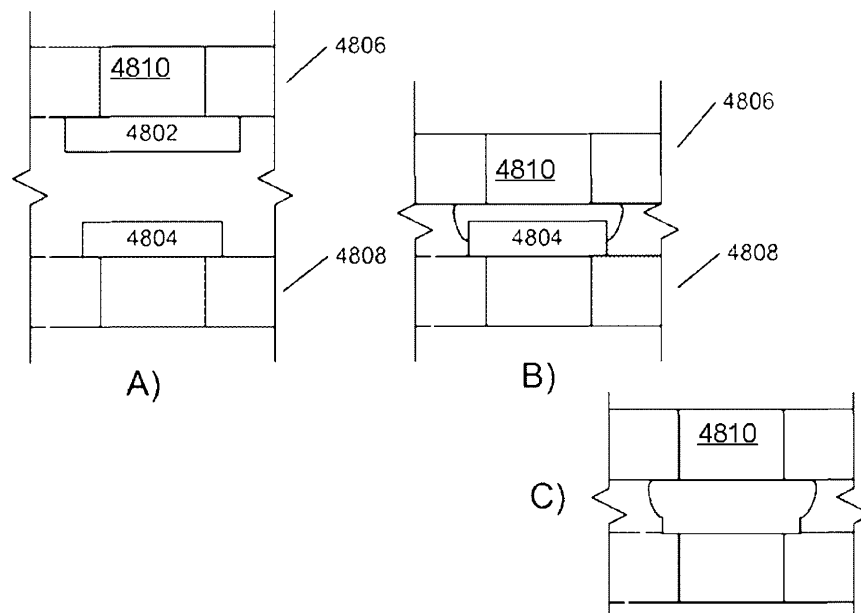
【補正対象書類名】図面

【補正対象項目名】図 4 8

【補正方法】変更

【補正の内容】

【図 4 8】



【手続補正 4 8】

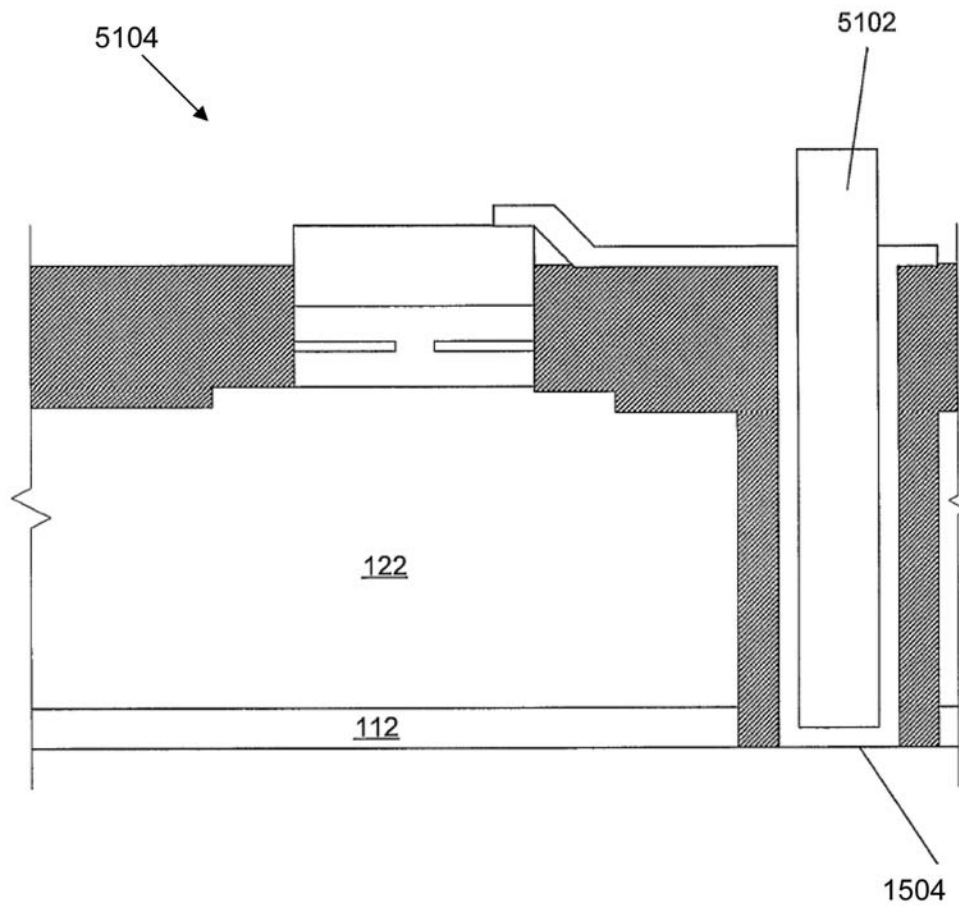
【補正対象書類名】図面

【補正対象項目名】図 5 1

【補正方法】変更

【補正の内容】

【図 5 1】



【手続補正 4 9】

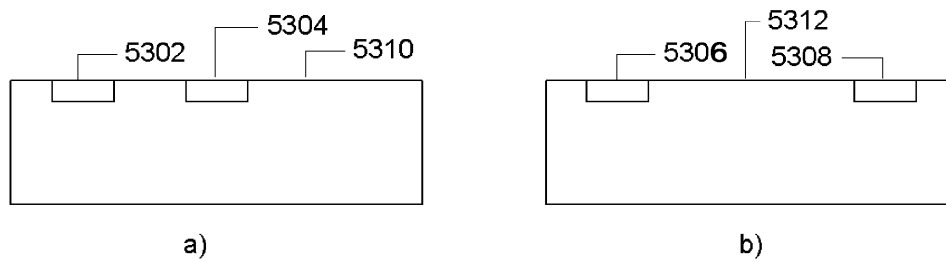
【補正対象書類名】図面

【補正対象項目名】図 5 3

【補正方法】変更

【補正の内容】

【図 5 3】



【手続補正 5 0】

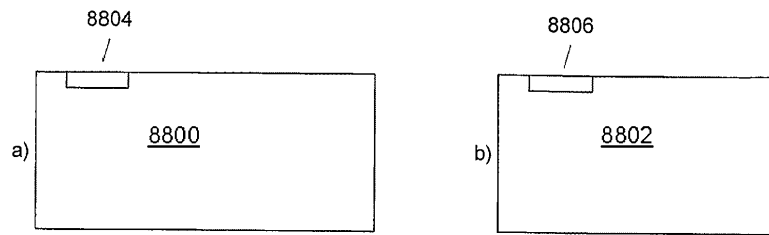
【補正対象書類名】図面

【補正対象項目名】図 8 8

【補正方法】変更

【補正の内容】

【図 8 8】



【手続補正 5 1】

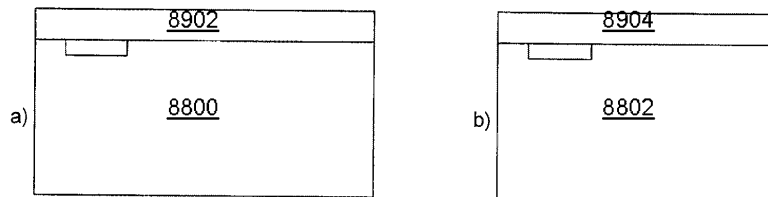
【補正対象書類名】図面

【補正対象項目名】図 8 9

【補正方法】変更

【補正の内容】

【図 8 9】



【手続補正 5 2】

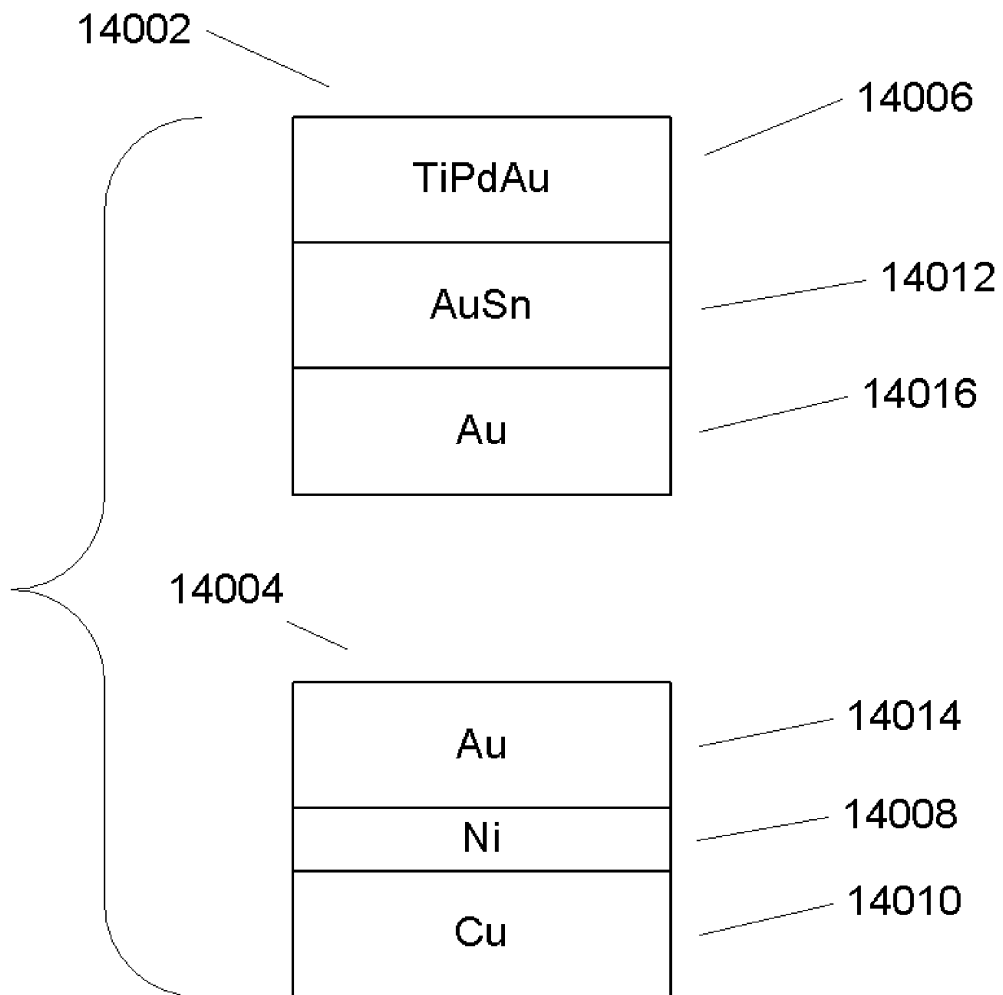
【補正対象書類名】図面

【補正対象項目名】図 1 4 0

【補正方法】変更

【補正の内容】

【図 1 4 0】



【手続補正 5 3】

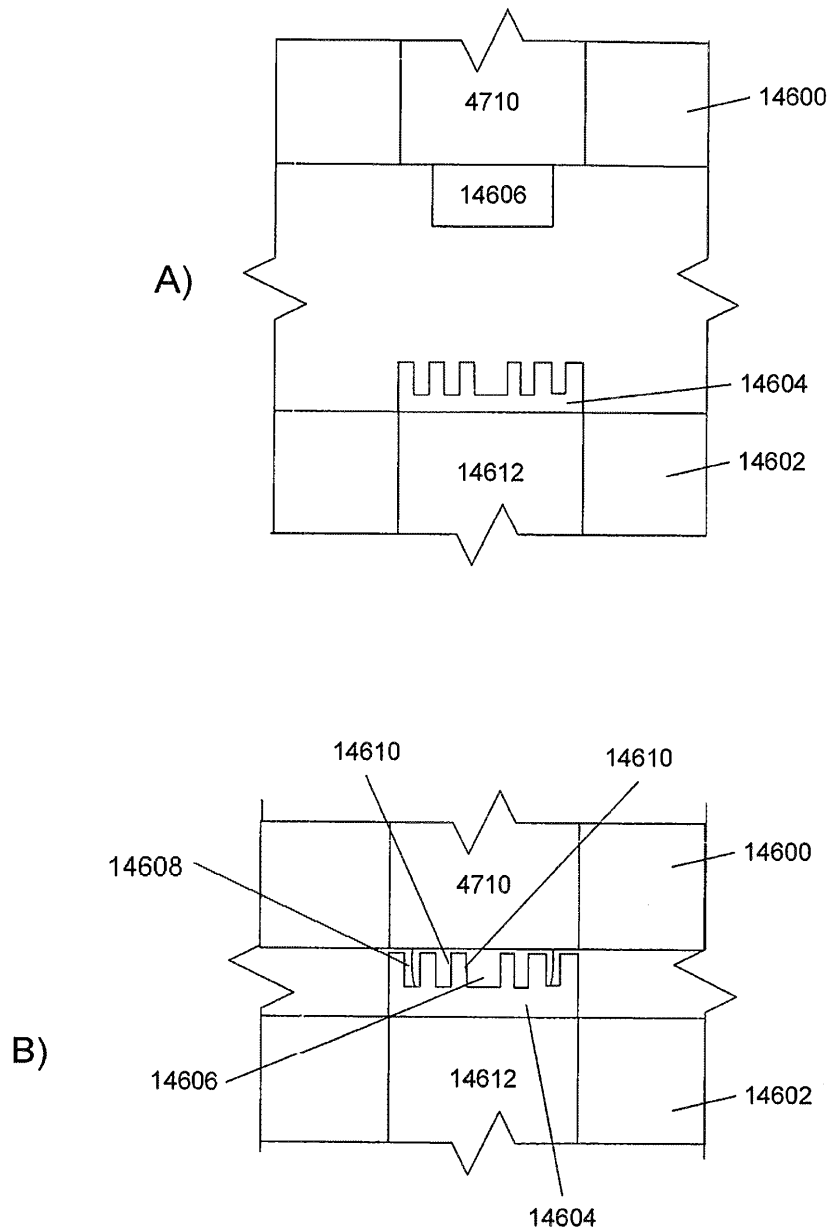
【補正対象書類名】図面

【補正対象項目名】図 1 4 6

【補正方法】変更

【補正の内容】

【図 1 4 6】



【手続補正 5 4】

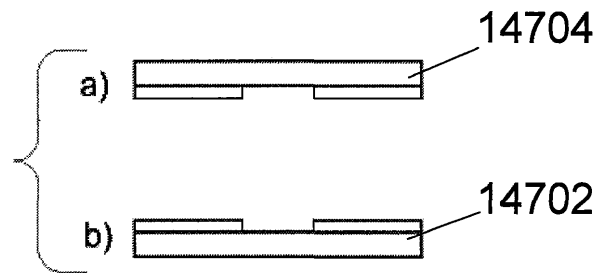
【補正対象書類名】図面

【補正対象項目名】図 1 4 7

【補正方法】変更

【補正の内容】

【図 1 4 7】



【手続補正 5 5】

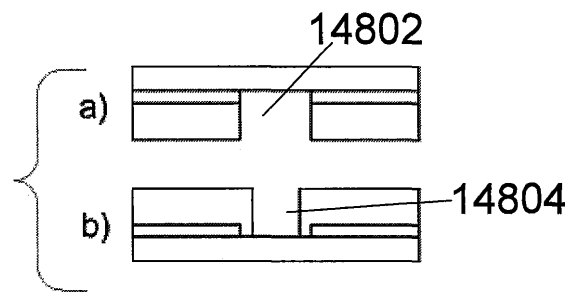
【補正対象書類名】図面

【補正対象項目名】図 1 4 8

【補正方法】変更

【補正の内容】

【図 1 4 8】



【手続補正 5 6】

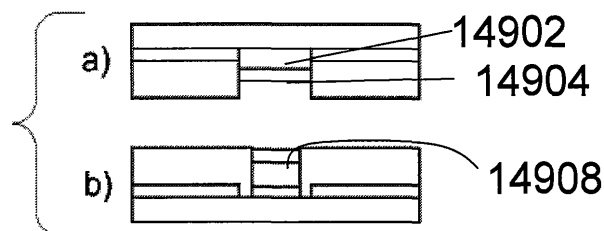
【補正対象書類名】図面

【補正対象項目名】図 1 4 9

【補正方法】変更

【補正の内容】

【図 1 4 9】



【手続補正 5 7】

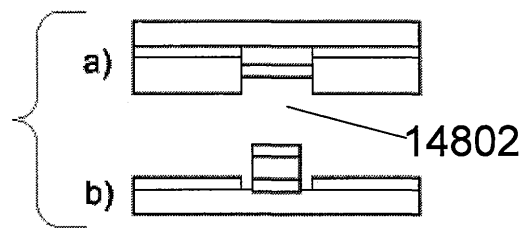
【補正対象書類名】図面

【補正対象項目名】図 1 5 0

【補正方法】変更

【補正の内容】

【図 1 5 0】



【手続補正 5 8】

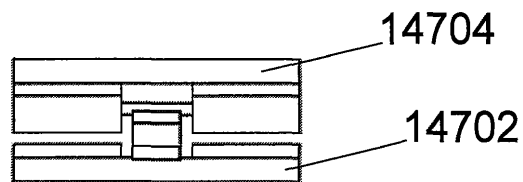
【補正対象書類名】図面

【補正対象項目名】図 1 5 1

【補正方法】変更

【補正の内容】

【図 1 5 1】



【手続補正 5 9】

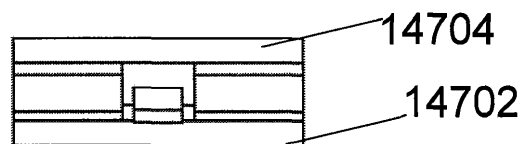
【補正対象書類名】図面

【補正対象項目名】図 1 5 2

【補正方法】変更

【補正の内容】

【図 1 5 2】



【手続補正 6 0】

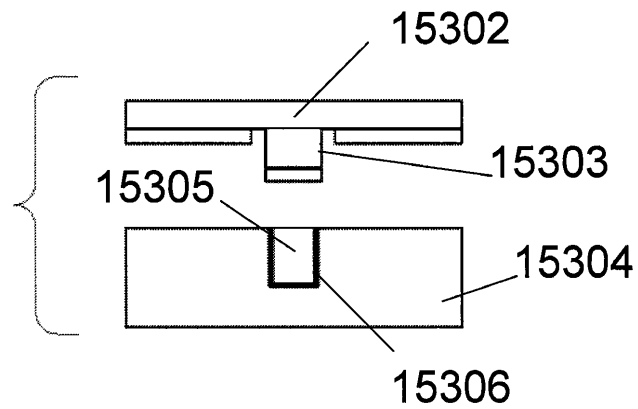
【補正対象書類名】図面

【補正対象項目名】図 1 5 3

【補正方法】変更

【補正の内容】

【図 1 5 3】



【手続補正 6 1】

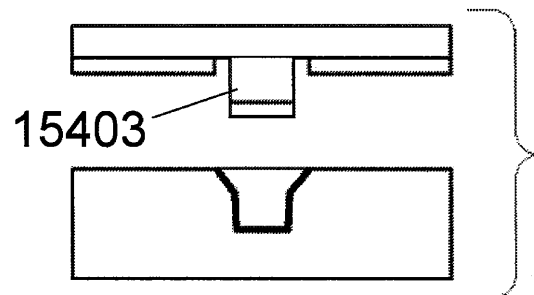
【補正対象書類名】図面

【補正対象項目名】図 1 5 4

【補正方法】変更

【補正の内容】

【図 1 5 4】



【手続補正 6 2】

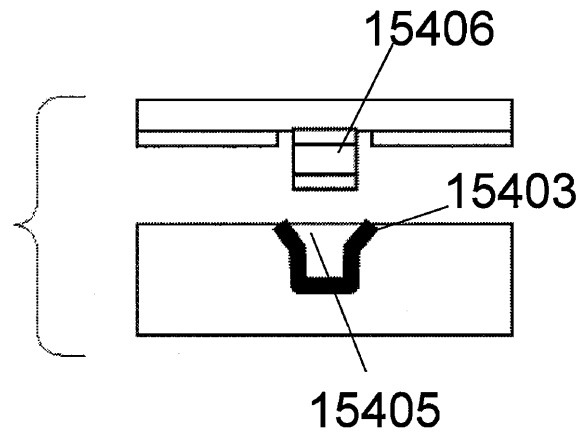
【補正対象書類名】図面

【補正対象項目名】図 1 5 5

【補正方法】変更

【補正の内容】

【図 1 5 5】



【手続補正 6 3】

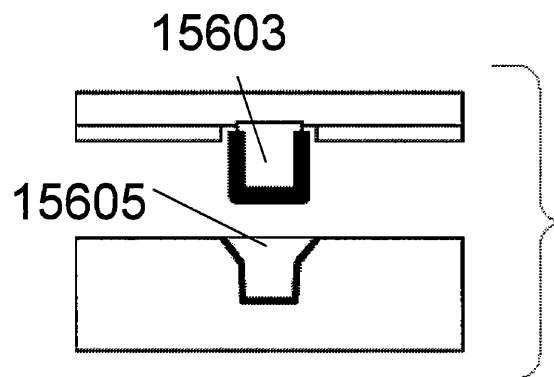
【補正対象書類名】図面

【補正対象項目名】図 1 5 6

【補正方法】変更

【補正の内容】

【図 1 5 6】



【手続補正 6 4】

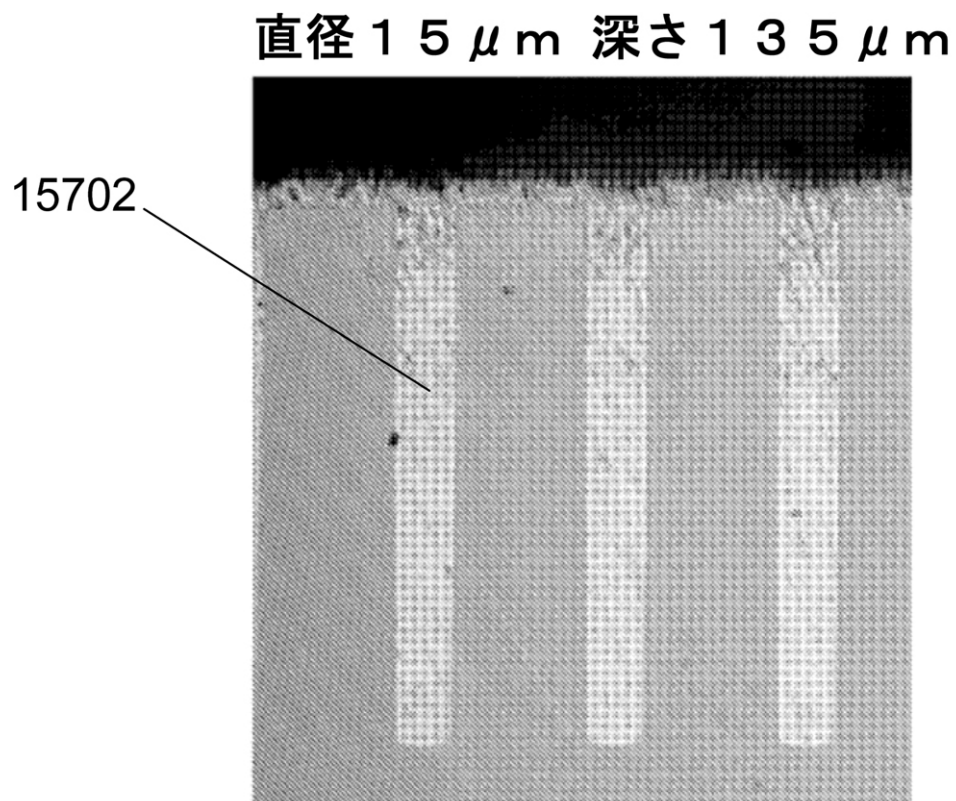
【補正対象書類名】図面

【補正対象項目名】図 1 5 7 A

【補正方法】変更

【補正の内容】

【図 1 5 7 A】



【手続補正 6 5】

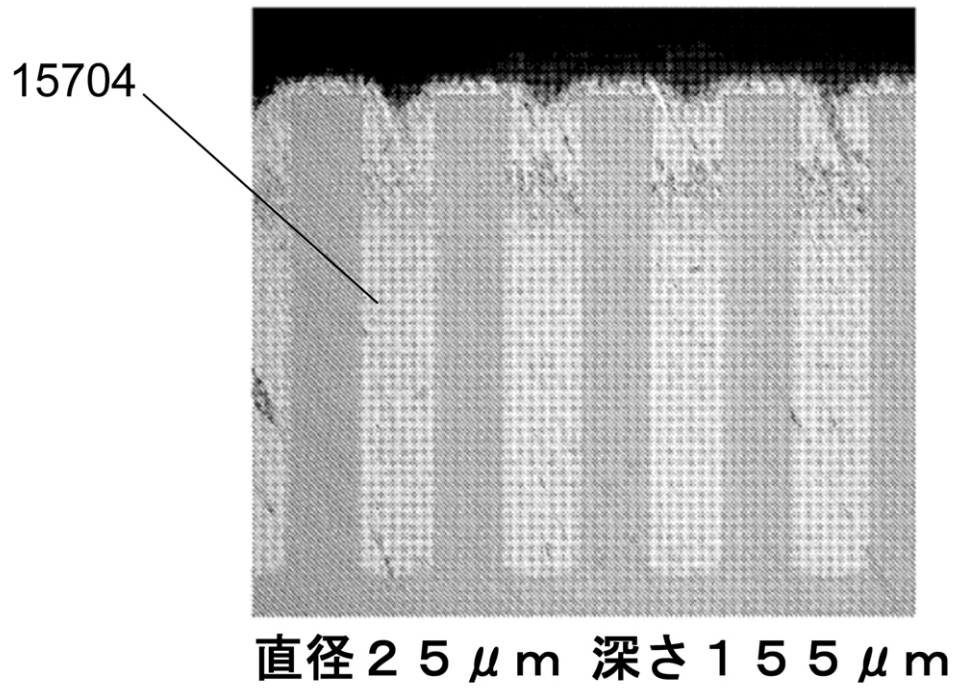
【補正対象書類名】図面

【補正対象項目名】図 1 5 7 B

【補正方法】変更

【補正の内容】

【図 1 5 7 B】



【手続補正 6 6】

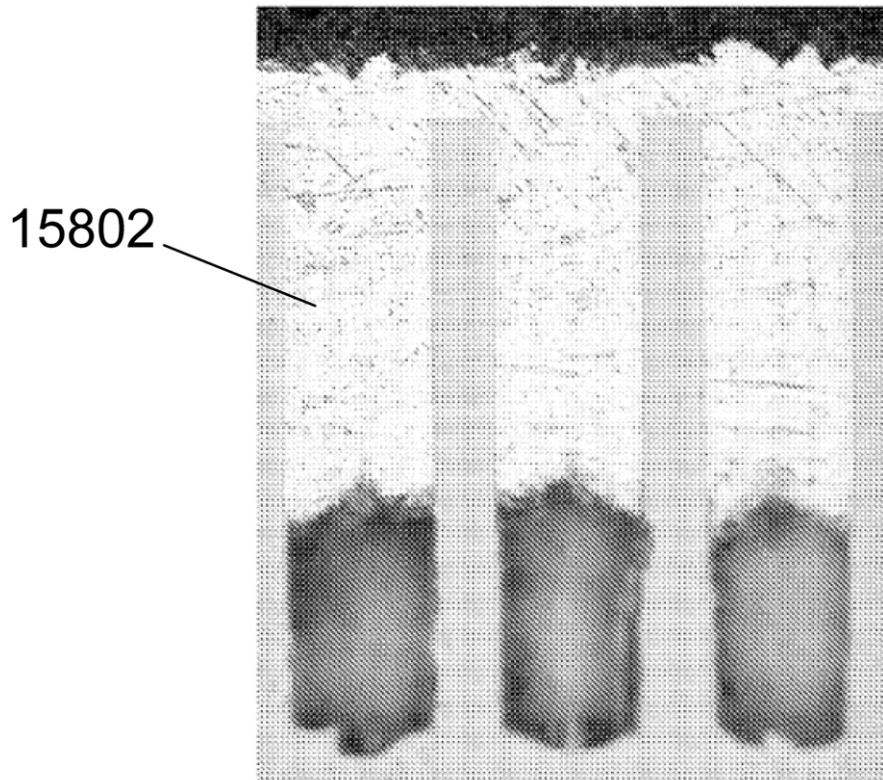
【補正対象書類名】図面

【補正対象項目名】図 1 5 8

【補正方法】変更

【補正の内容】

【図 1 5 8】



【手続補正 6 7】

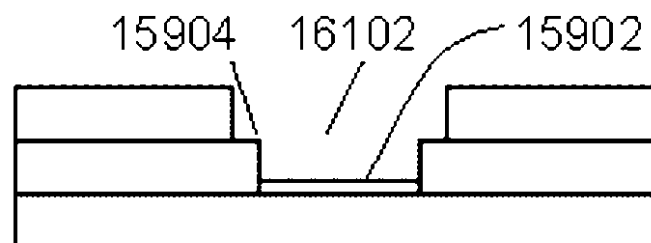
【補正対象書類名】図面

【補正対象項目名】図 1 6 1

【補正方法】変更

【補正の内容】

【図 1 6 1】



【手続補正 6 8】

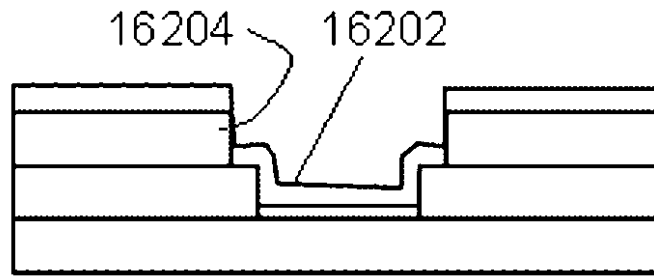
【補正対象書類名】図面

【補正対象項目名】図 1 6 2

【補正方法】変更

【補正の内容】

【図 1 6 2】



【手続補正 6 9】

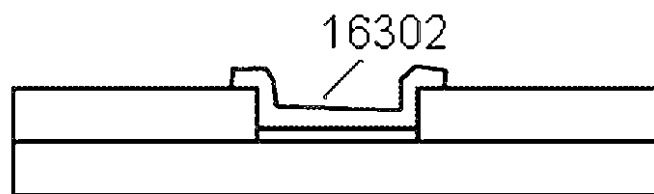
【補正対象書類名】図面

【補正対象項目名】図 1 6 3

【補正方法】変更

【補正の内容】

【図 1 6 3】



【手続補正 7 0】

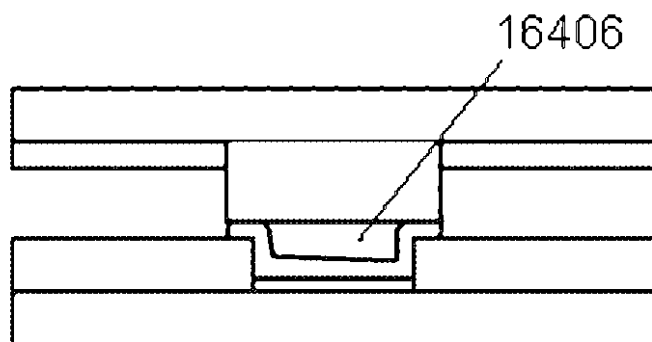
【補正対象書類名】図面

【補正対象項目名】図 1 6 6

【補正方法】変更

【補正の内容】

【図 1 6 6】



【手続補正 7 1】

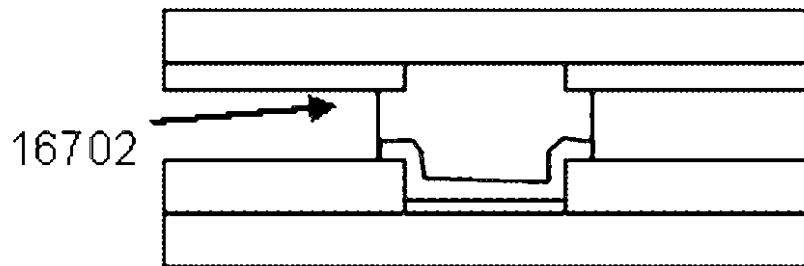
【補正対象書類名】図面

【補正対象項目名】図 1 6 7

【補正方法】変更

【補正の内容】

【図 1 6 7】



【手続補正 7 2】

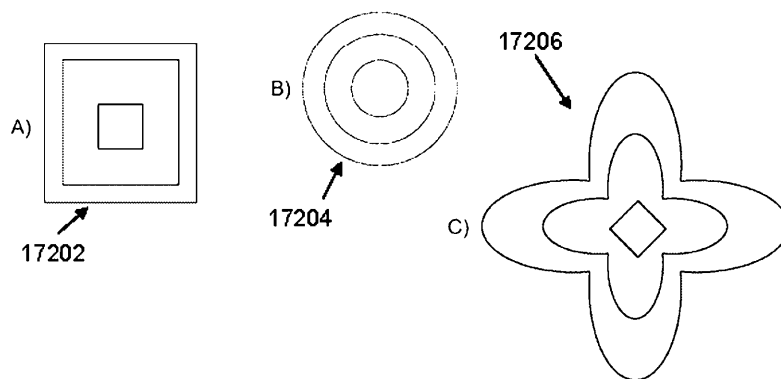
【補正対象書類名】図面

【補正対象項目名】図 1 7 2

【補正方法】変更

【補正の内容】

【図 1 7 2】



【手続補正 7 3】

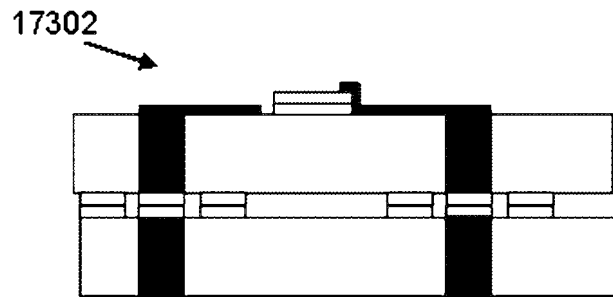
【補正対象書類名】図面

【補正対象項目名】図 1 7 3

【補正方法】変更

【補正の内容】

【図 1 7 3】



【手続補正 7 4】

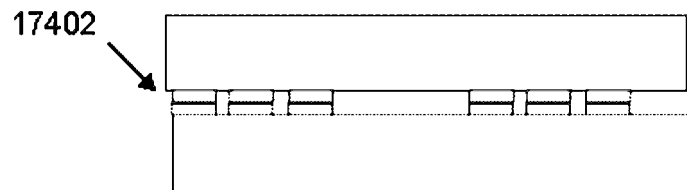
【補正対象書類名】図面

【補正対象項目名】図 1 7 4

【補正方法】変更

【補正の内容】

【図 1 7 4】



【手続補正 7 5】

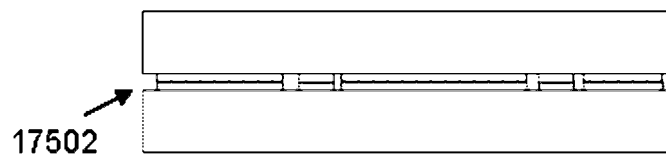
【補正対象書類名】図面

【補正対象項目名】図 1 7 5

【補正方法】変更

【補正の内容】

【図 1 7 5】



【手続補正 7 6】

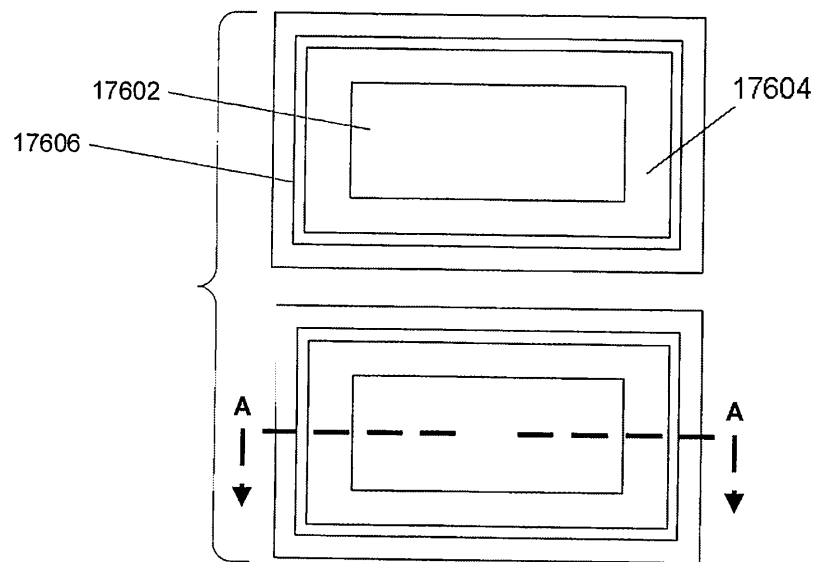
【補正対象書類名】図面

【補正対象項目名】図 1 7 6

【補正方法】変更

【補正の内容】

【図 1 7 6】



【手続補正 7 7】

【補正対象書類名】図面

【補正対象項目名】図 2 2 0 A

【補正方法】変更

【補正の内容】

【図 2 2 0 A】

22000

