



## (12) 发明专利

(10) 授权公告号 CN 107424927 B

(45) 授权公告日 2021.03.30

(21) 申请号 201710291791.1

(22) 申请日 2012.04.06

(65) 同一申请的已公布的文献号  
申请公布号 CN 107424927 A

(43) 申请公布日 2017.12.01

(30) 优先权数据  
2011-084389 2011.04.06 JP

(62) 分案原申请数据  
201210098750.8 2012.04.06

(73) 专利权人 株式会社半导体能源研究所  
地址 日本神奈川

(72) 发明人 佐藤裕平 佐藤惠司 佐佐木俊成  
丸山哲纪 矶部敦生 村川努  
手塚祐朗

(74) 专利代理机构 中国贸促会专利商标事务所  
有限公司 11038

代理人 申发振

(51) Int.Cl.

H01L 21/324 (2006.01)

H01L 21/336 (2006.01)

(56) 对比文件

CN 101826521 A, 2010.09.08

US 2011/0049510 A1, 2011.03.03

US 2009/0057674 A1, 2009.03.05

US 2010/0065838 A1, 2010.03.18

US 2010159639 A1, 2010.06.24

CN 101840936 A, 2010.09.22

US 2011/0008931 A1, 2011.01.13

CN 101256869 A, 2008.09.03

CN 101356652 A, 2009.01.28

US 2010/0117075 A1, 2010.05.13

审查员 王小峰

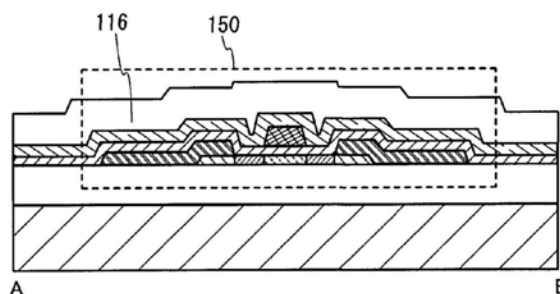
权利要求书1页 说明书31页 附图21页

(54) 发明名称

半导体装置的制造方法

(57) 摘要

本发明涉及半导体装置的制造方法。本发明通过对使用氧化物半导体的半导体装置赋予稳定的电特性,提供一种可靠性高的半导体装置。作为晶体管的制造工序,在依次形成氧化物半导体层、源电极层、漏电极层、栅极绝缘膜、栅电极层及氧化铝膜之后,通过对氧化物半导体层及氧化铝膜进行热处理,去除含有氢原子的杂质,并形成包括含有超过化学计量比的氧的区域的氧化物半导体层。另外,通过形成氧化铝膜,即使在具有该晶体管的半导体装置或电子设备的制造工序中的热处理中,也可以防止来自大气的水或氢侵入且扩散到氧化物半导体层中,从而可以制造可靠性高的晶体管。



1. 一种半导体装置的制造方法,包括如下步骤:  
形成氧化物半导体层;  
对所述氧化物半导体层进行第一热处理;  
在所述氧化物半导体层上形成源电极层和漏电极层;  
在所述氧化物半导体层上形成栅极绝缘膜;  
在所述栅极绝缘膜上形成栅电极层;  
在所述栅电极层和所述栅极绝缘膜上形成氧化铝膜;  
在形成所述氧化铝膜之后,在450℃以上且650℃以下的温度进行第二热处理,  
其中在所述第一热处理期间惰性气体转变为含氧气体。
2. 一种半导体装置的制造方法,包括如下步骤:  
形成氧化物半导体层;  
对所述氧化物半导体层进行第一热处理;  
在所述氧化物半导体层上形成源电极层和漏电极层;  
在所述氧化物半导体层上形成栅极绝缘膜;  
在所述栅极绝缘膜上形成栅电极层;  
在所述栅电极层和所述栅极绝缘膜上形成氧化铝膜;  
在形成所述氧化铝膜之后,在450℃以上且650℃以下的温度进行第二热处理,  
其中所述氧化铝膜包括厚度大于50nm且为500nm以下的区域,并且  
其中在所述第一热处理期间惰性气体转变为含氧气体。
3. 根据权利要求1或2所述的半导体装置的制造方法,  
其中所述氧化铝膜包括与所述栅极绝缘膜接触的区域和与所述栅电极层接触的区域。
4. 根据权利要求1或2所述的半导体装置的制造方法,还包括在所述氧化铝膜上形成层间绝缘膜的步骤。
5. 根据权利要求4所述的半导体装置的制造方法,  
其中所述层间绝缘膜包括氧氮化硅。
6. 根据权利要求1或2所述的半导体装置的制造方法,还包括向所述氧化物半导体层添加杂质元素的步骤。
7. 根据权利要求6所述的半导体装置的制造方法,  
其中在形成所述栅电极层之后利用离子掺杂法或离子注入法对所述氧化物半导体层添加所述杂质元素。
8. 根据权利要求1或2所述的半导体装置的制造方法,  
其中所述栅极绝缘膜包括氧过剩区域。
9. 根据权利要求1所述的半导体装置的制造方法,  
其中由在所述氧化物半导体层上彼此相邻的所述源电极层与所述漏电极层之间的距离决定的沟道长度为2μm以下。

## 半导体装置的制造方法

[0001] 本申请是申请日为2012年4月6日、申请号为201210098750.8、发明名称为“半导体装置的制造方法”的中国发明专利申请的分案申请。

### 技术领域

[0002] 本发明涉及一种半导体装置及半导体装置的制造方法。

[0003] 另外,在本说明书中半导体装置是指能够通过利用半导体特性而工作的所有装置,因此电光装置、半导体电路以及电子设备都是半导体装置。

### 背景技术

[0004] 近年,使用形成在具有绝缘表面的衬底上的半导体薄膜构成晶体管的技术备受关注。该晶体管被广泛地应用于集成电路(IC)及图像显示装置(显示装置)等电子设备。作为可以用于晶体管的半导体薄膜,硅类半导体材料广为周知,除此之外,作为其他材料,氧化物半导体受到关注。

[0005] 例如,已经公开有一种作为活性层使用电子载流子浓度低于 $10^{18}/\text{cm}^3$ 的包含铟(In)、镓(Ga)及锌(Zn)的非晶氧化物的晶体管(参照专利文献1)。

[0006] [专利文献1]日本专利申请公开2006-165528号公报

[0007] 但是,氧化物半导体在装置制造工序中有可能由于形成电子给体的氢或水的混入等或氧从氧化物半导体脱离导致导电率变化。该现象是导致使用氧化物半导体的晶体管的电特性变动的主要原因。

[0008] 尤其是,由于具有该晶体管的半导体装置或电子设备的制造工序中的热处理,存在来自大气的水或氢侵入且扩散到氧化物半导体层中而使已形成的晶体管的电特性发生变动。

### 发明内容

[0009] 鉴于上述问题,本发明的一个方式的目的之一是对使用氧化物半导体的半导体装置赋予稳定的电特性而使其具有高可靠性。

[0010] 在包括氧化物半导体层的晶体管的制造工序中,在氧化物半导体层上以与其接触的方式形成栅极绝缘膜,在栅极绝缘膜上形成栅电极层,并且在栅极绝缘膜及栅电极层上以与其接触的方式形成氧化铝膜,由此可以防止由于具有该晶体管的半导体装置或电子设备的制造工序中的热处理来自大气的水或氢侵入且扩散到氧化物半导体层中。

[0011] 所公开的发明的一个方式是一种半导体装置的制造方法,包括如下步骤:形成基底绝缘膜;在所述基底绝缘膜上以与其接触的方式形成氧化物半导体层;在所述氧化物半导体层上形成源电极层及漏电极层;在所述氧化物半导体层、源电极层及漏电极层上以与其接触的方式形成栅极绝缘膜;在所述栅极绝缘膜上的与所述氧化物半导体层重叠的区域上形成栅电极层;在所述栅极绝缘膜及所述栅电极层上以与其接触的方式形成氧化铝膜而制造晶体管;对所述晶体管进行热处理;以及将所述氧化铝膜的厚度设定为大于50nm且为

500nm以下。

[0012] 所公开的发明的一个方式是一种半导体装置的制造方法,包括如下步骤:形成基底绝缘膜;在所述基底绝缘膜上以与其接触的方式形成氧化物半导体层;在所述氧化物半导体层上形成源电极层及漏电极层;在所述氧化物半导体层、源电极层及漏电极层上以与其接触的方式形成栅极绝缘膜;在所述栅极绝缘膜上的与所述氧化物半导体层重叠的区域上形成栅电极层;在所述栅极绝缘膜及所述栅电极层上以与其接触的方式形成氧化铝膜;对所述氧化物半导体层进行热处理;以及将所述氧化铝膜的厚度设定为大于50nm且为500nm以下。

[0013] 另外,在上述半导体装置的制造方法中,优选在形成氧化物半导体层之后对氧化物半导体层进一步进行热处理。

[0014] 另外,在上述半导体装置的制造方法中,还可以在氧化铝膜上形成层间绝缘膜。

[0015] 另外,在上述半导体装置的制造方法中,优选层间绝缘膜为氧氮化硅。

[0016] 另外,在上述半导体装置的制造方法中,还可以在形成栅电极层之后,利用离子掺杂法或离子注入法对氧化物半导体层添加杂质元素。

[0017] 另外,在上述半导体装置的制造方法中,优选边加热边形成氧化物半导体层。

[0018] 另外,在上述半导体装置的制造方法中,优选基底绝缘膜及栅极绝缘膜中的至少一个包括与化学计量比相比氧含量过剩的区域。

[0019] 另外,在上述半导体装置的制造方法中,优选根据氧化物半导体层上相邻的源电极层与漏电极层之间的间隔宽度形成的沟道长度为2 $\mu$ m以下。

[0020] 在晶体管的制造工序中,通过在依次形成氧化物半导体层、源电极层、漏电极层、栅极绝缘膜、栅电极层之后,在栅极绝缘膜及栅电极层上以与其接触的方式形成厚度大于50nm且在500nm以下的氧化铝膜,可以防止由于具有该晶体管的半导体装置或电子设备的制造工序中的热处理来自大气的水或氢侵入且扩散到氧化物半导体层中。另外,同时还可以防止氧从氧化物半导体层脱离。由此,使用氧化物半导体的半导体装置具有稳定的电特性而能够实现高可靠性。

## 附图说明

[0021] 图1A和1B是说明半导体装置的一个方式的平面图及截面图;

[0022] 图2A至2C是说明说明半导体装置的一个方式的制造方法的截面图;

[0023] 图3A至3C是说明说明半导体装置的一个方式的制造方法的截面图;

[0024] 图4A至4C是说明半导体装置的一个方式的图;

[0025] 图5是说明半导体装置的一个方式的图;

[0026] 图6是说明半导体装置的一个方式的图;

[0027] 图7是说明半导体装置的一个方式的图;

[0028] 图8A和8B是说明半导体装置的一个方式的图;

[0029] 图9A至9C是说明半导体装置的一个方式的图;

[0030] 图10A至10F是示出电子设备的图;

[0031] 图11A1、11A2、11B1、11B2是示出比较例样品A的SIMS数据的图;

[0032] 图12A1、12A2、12B1、12B2是示出实施例样品A的SIMS数据的图;

- [0033] 图13A至图13D是示出比较例样品A的TDS数据的图；  
[0034] 图14A至图14D是示出实施例样品B的TDS数据的图；  
[0035] 图15是示出使用比较例样品C的晶体管的特性的图；  
[0036] 图16是示出使用实施例样品C的晶体管的特性的图。  
[0037] 本发明的选择图为图3A至3C。

## 具体实施方式

[0038] 下面,使用附图详细地说明本发明的实施方式。但是,本发明不局限于以下说明,所属技术领域的普通技术人员可以很容易地理解一个事实,就是本发明在不脱离其宗旨及其范围的条件下,其方式及详细内容可以被变换为各种各样的形式。因此,本发明不应该被解释为仅限于以下所示的实施方式的记载内容中。注意,当利用附图说明发明结构时,在不同的附图中共同使用表示相同对象的符号。此外,当表示相同的部分时,有时利用相同的阴影线,而不特别附加附图标记。另外,为了方便起见,有时不在俯视图表示绝缘膜。

[0039] 注意,在以下说明中,第一、第二等序数词是为了便于说明而使用的,其并不代表对数量的限定。

### [0040] 实施方式1

[0041] 在本实施方式中,参照图1A至图3C对本发明的一个方式的具有晶体管的半导体装置的制造方法进行说明。

[0042] 图1A和1B示出顶栅顶接触型的晶体管150的平面图及截面图。图1A是平面图,图1B是沿着图1A中的线A-B的截面图。另外,在图1A中,为了简化起见,省略晶体管150的构成要素的一部分(例如,绝缘膜114等)。

### [0043] <本实施方式中的半导体装置的结构>

[0044] 图1A和1B是使用本实施方式的方法制造的半导体装置的结构例。图1A和1B所示的晶体管150包括:衬底100;形成在衬底100上的基底绝缘膜102;基底绝缘膜102上的以与其接触的方式形成的氧化物半导体层106;形成在氧化物半导体层106上的源电极层108a及漏电极层108b;氧化物半导体层106、源电极层108a及漏电极层108b上的以与其接触的方式形成的栅极绝缘膜110;形成在栅极绝缘膜110上的重叠于氧化物半导体层106的区域上的栅电极层112;栅极绝缘膜110及栅电极层112上的以与其接触的方式形成的绝缘膜114;形成在绝缘膜114上的层间绝缘膜116。另外,在形成栅电极层112之后,对氧化物半导体层106添加杂质元素,而在与源电极层108a、漏电极层108b及栅电极层112重叠的区域中形成第一区域106a,在不与源电极层108a、漏电极层108b及栅电极层112重叠的区域中形成第二区域106b、第二区域106c。

### [0045] <本实施方式中的半导体装置的制造方法>

[0046] 使用图2A至2C和图3A至3C说明晶体管150的制造方法。

[0047] 首先,在衬底100上形成基底绝缘膜102,在基底绝缘膜102上以与其接触的方式选择性地形成氧化物半导体层106(参照图2A)。

[0048] 作为衬底100,使用具有绝缘表面的衬底即可。例如,可以使用玻璃衬底、石英衬底、表面上形成有绝缘膜的半导体衬底或表面上形成有绝缘膜的不锈钢衬底等。

[0049] 作为基底绝缘膜102,可以利用溅射法使用氧化硅、氮化硅、氧氮化硅或氮氧化硅

等形成。另外,基底绝缘膜102也可以以含有氧化铝、氧化钽、氧化铪、氧化钇、硅酸铪( $\text{HfSi}_x\text{O}_y$  ( $x>0, y>0$ ))、添加有氮的硅酸铪( $\text{HfSi}_x\text{O}_y$  ( $x>0, y>0$ ))、添加有氮的铝酸铪( $\text{HfAl}_x\text{O}_y$  ( $x>0, y>0$ ))等的方式形成。优选尽量地去除与氧化物半导体层106接触的基底绝缘膜102中的水及氢。另外,基底绝缘膜102既可以为单层也可以为多个层的叠层。

[0050] 注意,在本说明书中,氧氮化硅等的“氧氮化物”是指在其组成中氧含量大于氮含量的物质。

[0051] 另外,在本说明书中,氮氧化硅等的“氮氧化物”是指在其组成中氮含量大于氧含量的物质。

[0052] 在图1A和1B所示的晶体管150中,优选基底绝缘膜102或栅极绝缘膜110中的至少一方包括与化学计量比相比氧含量过剩的区域。此时,将氧含量设定为大于基底绝缘膜或栅极绝缘膜的化学计量比。例如,当采用其组成由 $\text{SiO}_x$  ( $x>0$ )表示的氧化硅膜时,因为氧化硅的化学计量比是 $\text{Si}:\text{O}=1:2$ ,所以优选使用具有 $x$ 超过2的氧过剩区域的氧化硅膜。该氧过剩区域存在于氧化硅膜的一部分(包含界面)即可。

[0053] 当与氧化物半导体层106接触的绝缘膜具有与化学计量比相比氧含量过剩的区域时,可以防止氧从氧化物半导体层106移动到与其接触的绝缘膜中,并且可以由与氧化物半导体层106接触的绝缘膜对氧化物半导体层106供应氧。

[0054] 作为形成氧化物半导体层106的氧化物半导体使用本征(i型)化或实质上本征(i型)化的氧化物半导体,该氧化物半导体是通过去除了杂质并尽量不包含氧化物半导体的主要成分以外的载流子给体的杂质的方式而被高纯度化的氧化物半导体。

[0055] 氧化物半导体层106为单晶、多晶(也称为多晶体)或非晶等的状态。

[0056] 作为用作氧化物半导体层106的层,例如可以使用利用溅射法等形成的至少含有选自In、Ga、Sn及Zn中的一种以上的元素的氧化物半导体。例如,可以使用:四元金属氧化物的In-Sn-Ga-Zn-O类氧化物半导体;三元金属氧化物的In-Ga-Zn-O类氧化物半导体、In-Sn-Zn-O类氧化物半导体、In-Al-Zn-O类氧化物半导体、Sn-Ga-Zn-O类氧化物半导体、Al-Ga-Zn-O类氧化物半导体、Sn-Al-Zn-O类氧化物半导体;二元金属氧化物的In-Zn-O类氧化物半导体、Sn-Zn-O类氧化物半导体、Al-Zn-O类氧化物半导体、Zn-Mg-O类氧化物半导体、Sn-Mg-O类氧化物半导体、In-Mg-O类氧化物半导体、In-Ga-O类氧化物半导体;单元金属氧化物的In-O类氧化物半导体、Sn-O类氧化物半导体、Zn-O类氧化物半导体等。此外,也可以在上述氧化物半导体中含有In、Ga、Sn、Zn以外的元素,例如 $\text{SiO}_2$ 。

[0057] 例如,In-Ga-Zn-O类氧化物半导体是指含有铟(In)、镓(Ga)、锌(Zn)的氧化物半导体,并且对其组成比没有限制。

[0058] 另外,作为氧化物半导体层106,可以使用由化学式 $\text{InMO}_3(\text{ZnO})_m$  ( $m>0$ )表示的薄膜。在此,M表示选自Zn、Ga、Al、Mn及Co中的一种或多种金属元素。例如,作为M,有Ga、Ga及Al、Ga及Mn或Ga及Co等。

[0059] 当作为氧化物半导体采用In-Ga-Zn-O类材料时,作为所使用的靶材,例如可以使用组成比为 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:1$ [摩尔比]的氧化物半导体成膜用靶材。另外,不局限于该靶材的材料及组成,例如也可以使用 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:2$ [摩尔比]的氧化物半导体成膜用靶材。

[0060] 另外,当作为氧化物半导体使用In-Zn-O类材料时,将所使用的靶材的组成比设定

为使原子数比为In:Zn=50:1至1:2(换算为摩尔比则为 $\text{In}_2\text{O}_3$ :ZnO=25:1至1:4),优选设定为In:Zn=20:1至1:1(换算为摩尔比则为 $\text{In}_2\text{O}_3$ :ZnO=10:1至1:2),更优选为In:Zn=15:1至1.5:1(换算为摩尔比则为 $\text{In}_2\text{O}_3$ :ZnO=15:2至3:4)。例如,作为用来形成In-Zn-O类氧化物半导体的靶材,当原子数比为In:Zn:O=X:Y:Z时,满足 $Z>1.5X+Y$ 。

[0061] 另外,作为氧化物半导体层106,也可以使用CAAC-OS(C Axis Aligned Crystalline Oxide Semiconductor:C轴取向结晶氧化物半导体)膜。

[0062] CAAC-OS膜不是完全的单晶,也不是完全的非晶。CAAC-OS膜是在非晶相中具有结晶部及非晶部的结晶-非晶混合相结构的氧化物半导体膜。另外,在很多情况下,该结晶部的尺寸为能够容纳在一边短于100nm的立方体内的尺寸。另外,在使用透射电子显微镜(TEM:Transmission Electron Microscope)观察时的图像中,包括在CAAC-OS膜中的非晶部与结晶部的边界不明确。另外,在利用TEM观察时的图像中,在CAAC-OS膜中不能观察到晶界(grain boundary)。因此,在CAAC-OS膜中,起因于晶界的电子迁移率的降低得到抑制。

[0063] 包括在CAAC-OS膜中的结晶部的c轴在平行于CAAC-OS膜的被形成面的法线向量或表面的法线向量的方向上一致,在从垂直于ab面的方向看时具有三角形或六角形的原子排列,且在从垂直于c轴的方向看时,金属原子排列为层状或者金属原子和氧原子排列为层状。另外,不同结晶部的a轴及b轴的方向也可以彼此不同。在本说明书中,在只记载“垂直”时,也包括 $85^\circ$ 以上且 $95^\circ$ 以下的范围。另外,在只记载“平行”时,也包括 $-5^\circ$ 以上且 $5^\circ$ 以下的范围。

[0064] 另外,在CAAC-OS膜中,结晶部的分布也可以不均匀。例如,在CAAC-OS膜的形成过程中,在从氧化物半导体膜的表面一侧进行结晶生长时,与被形成面近旁相比,有时在表面近旁结晶部所占的比率高。另外,通过对CAAC-OS膜添加杂质,有时在该杂质添加区中结晶部产生非晶化。

[0065] 因为包括在CAAC-OS膜中的结晶部的c轴在平行于CAAC-OS膜的被形成面的法线向量或表面的法线向量的方向上一致,所以有时根据CAAC-OS膜的形状(被形成面的截面形状或表面的截面形状)朝向彼此不同的方向。另外,结晶部的c轴方向是平行于形成CAAC-OS膜时的被形成面的法线向量或表面的法线向量的方向。通过进行成膜或在成膜之后进行热处理等的结晶生长处理来形成结晶部。

[0066] 使用CAAC-OS膜的晶体管可以降低因照射可见光或紫外光而产生的电特性变动。因此,该晶体管的可靠性高。

[0067] 在通过溅射法形成氧化物半导体层106时,优选尽可能地降低氧化物半导体层106所包含的氢浓度。为了降低氢浓度,作为供应到溅射装置的处理室内的气氛气体,适当地使用去除了氢、水、羟基或氢化物等杂质的高纯度稀有气体(典型地,氩)、氧或稀有气体和氧的混合气体。再者,作为该处理室的排气,使用排出水的能力高的低温泵或排出氢的能力高的溅射离子泵,即可。

[0068] 在形成氧化物半导体层106后,优选对氧化物半导体层106进行热处理(第一热处理)。通过该第一热处理,可以去除氧化物半导体层106中的过剩的氢(包括水及羟基)。第一热处理的温度为 $250^\circ\text{C}$ 以上且 $700^\circ\text{C}$ 以下,优选为 $450^\circ\text{C}$ 以上且 $600^\circ\text{C}$ 以下。另外,优选第一热处理的温度低于衬底100的应变点。

[0069] 作为热处理,例如,可以将被处理物放入使用电阻发热体等的电炉中,并在氮气氛

下以450℃加热1小时。在该期间,不使氧化物半导体层106接触于大气,以避免水或氢的混入。

[0070] 热处理装置不限于电炉,还可以使用利用被加热的气体等的介质的热传导或热辐射来加热被处理物的装置。例如,可以使用LRTA(Lamp Rapid Thermal Anneal:灯快速热退火)装置、GRTA(Gas Rapid Thermal Anneal:气体快速热退火)装置等RTA(Rapid Thermal Anneal:快速热退火)装置。LRTA装置是通过利用从卤素灯、金卤灯、氙弧灯、碳弧灯、高压钠灯或者高压汞灯等的灯发射的光(电磁波)的辐射来加热被处理物的装置。GRTA装置是使用高温气体进行热处理的装置。作为气体,使用氩等的稀有气体或氮等的即使进行热处理也不与被处理物产生反应的惰性气体。

[0071] 例如,作为第一热处理,也可以采用GRTA处理,即将被处理物放入被加热的惰性气体气氛中,进行几分钟的加热,然后从该惰性气体气氛中取出被处理物。通过使用GRTA处理,可以在短时间内进行高温热处理。另外,即使温度条件超过被处理物的耐热温度,也可以应用该方法。

[0072] 另外,作为惰性气体气氛,优选采用以氮或稀有气体(氮、氩、氙等)为主要成分且不含有水、氢等的气氛。例如,将引入热处理装置中的氮或氩、氩、氙等的稀有气体的纯度设定为6N(99.9999%)以上,优选设定为7N(99.99999%)以上(即,杂质浓度为1ppm以下,优选为0.1ppm以下)。

[0073] 另外,因为上述热处理(第一热处理)具有去除氢或水等的作用,所以也可以将该热处理称为脱水化处理或脱氢化处理等。另外,该脱水化处理、脱氢化处理不限于进行一次,而也可以进行多次。另外,在第一热处理中,还可以使用含有氧的气体代替惰性气体。通过在包含氧的气氛下进行第一加热处理,可以降低因氧缺酸而产生的能隙中的缺陷能级,从而可以使氧化物半导体层进一步i型化或实质上i型化。

[0074] 接着,在氧化物半导体层106上形成成为源电极层及漏电极层(包括使用与此相同的层形成的布线)的导电膜并将其加工来形成源电极层108a及漏电极层108b(参照图2B)。

[0075] 作为用于源电极层108a及漏电极层108b的导电膜,使用能够承受后面的热处理工序的材料。例如,可以使用含有选自Al、Cr、Cu、Ta、Ti、Mo、W中的元素的金属膜或以上述元素为成分的金属氮化物膜(氮化钛膜、氮化钼膜、氮化钨膜)等。另外,还可以在Al、Cu等的金属膜的下侧和上侧中的一方或双方上层叠Ti、Mo、W等的高熔点金属膜或它们的金属氮化物膜(氮化钛膜、氮化钼膜、氮化钨膜)。另外,也可以使用导电金属氧化物形成用于源电极层及漏电极层的导电膜。作为导电金属氧化物,可以使用氧化铟(In<sub>2</sub>O<sub>3</sub>)、氧化锡(SnO<sub>2</sub>)、氧化锌(ZnO)、氧化铟氧化锡(In<sub>2</sub>O<sub>3</sub>-SnO<sub>2</sub>,简称为ITO)、氧化铟氧化锌(In<sub>2</sub>O<sub>3</sub>-ZnO)或者在这些金属氧化物材料中含有氧化硅的材料。

[0076] 另外,优选的是,当对导电膜进行蚀刻时,使蚀刻条件最优化以防止氧化物半导体层106被蚀刻而被分断。但是,很难获得仅对导电膜进行蚀刻而完全不对氧化物半导体层106进行蚀刻的条件,当对导电膜进行蚀刻时,也有时氧化物半导体层106的只有一部分被蚀刻,而氧化物半导体层106成为具有槽部(凹部)的氧化物半导体层。

[0077] 另外,优选根据氧化物半导体层106上相邻的源电极层108a与漏电极层108b之间的间隔宽度形成的晶体管的沟道长度为2μm以下。在本实施方式中,将沟道长度设定为0.9μm。



[0078] 接着,覆盖源电极层108a及漏电极层108b,形成与氧化物半导体层106的一部分接触的栅极绝缘膜110(参照图2C)。

[0079] 作为栅极绝缘膜110,可以利用CVD法或溅射法等形成。另外,优选栅极绝缘膜110以含有氧化硅、氮化硅、氧氮化硅、氮氧化硅、氧化钽、氧化钪、氧化钇、硅酸钪( $\text{HfSi}_x\text{O}_y$  ( $x>0$ 、 $y>0$ ))、铝酸钪( $\text{HfAl}_x\text{O}_y$  ( $x>0$ 、 $y>0$ ))、添加有氮的硅酸钪、添加有氮的铝酸钪等的方式形成。栅极绝缘膜110既可以采用单层结构也可以采用组合上述材料的叠层结构。另外,虽然对栅极绝缘膜的厚度没有特别的限制,但是当对半导体装置进行微型化时,为了确保晶体管的工作优选将栅极绝缘膜形成得较薄。例如,当使用氧氮化硅时,可以将其形成为1nm以上且10nm以下,优选为10nm以上且50nm以下。

[0080] 当将栅极绝缘层形成得较薄时,有发生因隧道效应等而引起的栅极泄漏的问题。为了解决栅极泄漏的问题,优选作为栅极绝缘膜110使用氧化钪、氧化钽、氧化钇、硅酸钪、铝酸钪、添加有氮的硅酸钪、添加有氮的铝酸钪等高介电常数(high-k)材料。通过将high-k材料用于栅极绝缘膜,不但可以确保电特性,而且还可以将栅极绝缘膜形成为较厚以抑制栅极泄漏。另外,还可以采用含有high-k材料的膜与含有氧化硅、氮化硅、氧氮化硅、氮氧化硅等中的任一种的膜的叠层结构。

[0081] 可以适当地利用CVD法等形成厚度至少为1nm以上的栅极绝缘膜110。

[0082] 接着,在栅极绝缘膜110上形成导电膜,然后通过光刻工序形成栅电极层112(参照图2C)。

[0083] 作为栅电极层112,可以利用等离子体CVD法或溅射法等使用钼、钛、钽、钨、铝、铜、钕、钐等金属材料或以这些金属材料为主要成分的合金材料的单层或叠层形成。

[0084] 接着,也可以在形成绝缘膜114之前进行对氧化物半导体层106添加杂质元素121的处理(参照图3A)。

[0085] 作为添加杂质元素121有磷、硼、氩等。另外,作为对氧化物半导体层106添加杂质元素121的方法,可以利用离子掺杂法或离子注入法。

[0086] 另外,上述“离子掺杂法”是指在不对由原料气体生成的离子化气体进行质量分离的情况下,直接对对象物体照射由电场加速的离子化气体而使对象物体含有离子化气体元素的方法。此外,上述“离子注入法”是指将原料气体等离子体化来提取出包含于该等离子体中的离子种,并对该离子种进行质量分离,对具有指定质量的离子种进行加速,将加速的离子种以离子束的方式注入到对象物体中的方法。

[0087] 另外,可以多次进行对氧化物半导体层106添加杂质元素121的处理。当多次进行对氧化物半导体层106添加杂质元素121的处理时,杂质元素121既可以在多次中都使用相同的杂质元素,也可以在每次处理时改变杂质元素。

[0088] 在对氧化物半导体层106添加杂质元素121时,栅电极层112、源电极层108a及漏电极层108b用作掩模,杂质元素121没有被添加到氧化物半导体层106中的与栅电极层112、源电极层108a及漏电极层108b重叠的区域而形成第一区域106a。并且,与栅电极层112重叠的第一区域106a用作沟道形成区。

[0089] 并且,添加有杂质元素121的第二区域106b、第二区域106c由于杂质元素121添加的损伤而使结晶性降低而成为非晶区。通过调节添加杂质元素121的量等,可以降低损伤量而不使其完全成为非晶区。也就是说,添加有杂质元素121的第二区域106b、第二区域106c

的非晶区比例至少比第一区域106a的非晶区比例大。不使其完全成为非晶区能够更容易地利用后面进行的热处理使其晶化,所以是优选的。

[0090] 一对第二区域106b、第二区域106c用作比第一区域106a电阻低的LDD (Lightly Doped Drain:轻掺杂漏)区域。通过设置用作LDD区域的含有杂质元素121的第二区域106b、第二区域106c,可以缓和施加到第一区域106a的端部的电场。由此,可以抑制晶体管的短沟道效果。

[0091] 如此,通过以栅电极层112、源电极层108a及漏电极层108b为掩模,对氧化物半导体层106添加杂质元素121,并进行后面的热处理,可以以自对准的方式形成成为沟道形成区的第一区域106a以及成为LDD区域的一对第二区域106b、第二区域106c。

[0092] 在本实施方式中,以磷作为杂质元素121并利用离子注入法,在加速电压25kV至40kV、掺杂量 $1 \times 10^{15}$ 离子/cm<sup>2</sup>的条件下,对氧化物半导体层106进行添加。

[0093] 接着,覆盖栅电极层112形成与栅极绝缘膜110接触的绝缘膜114(参照图3B)。

[0094] 绝缘膜114用氧化铝膜。氧化铝具有不易使氢、水、氧、其他杂质透过的阻挡功能。因此,通过在氧化物半导体层106上设置氧化铝膜,该氧化铝膜用作钝化膜,可以防止在装置完成之后水等杂质从外部侵入到氧化物半导体层106,而可以形成i型(本征)半导体或无限接近于i型的氧化物半导体层106。另外,当作为氧化物半导体层106使用CAAC-OS膜时,微观的氧缺损减少,而使因氢原子(包括氢离子)或碱金属原子的脱离而导致的电荷迁移或不稳定得到减少,由此可以进一步高纯度化而在电性上i型(本征)化。由此,可以实现具有极优特性的晶体管。另外,可以防止从氧化物半导体层106、基底绝缘膜102及栅极绝缘膜110释放出氧。例如,当使用氧化铝膜时,可以将其形成为超过50nm并在500nm以下,优选为70nm以上且200nm以下。这是由于当氧化铝膜的厚度为50nm以下时,其失去作为钝化膜的功能,而在装置形成后不能防止来自外部的水等杂质侵入到氧化物半导体层106的缘故。

[0095] 作为绝缘膜114,可以适当地利用如溅射法等的不使水、氢等杂质混入到绝缘膜114的方法来形成。当绝缘膜114包含氢时,该氢侵入到氧化物半导体层或者由于氢而使氧化物半导体层中的氧被抽出,这是导致使用氧化物半导体的晶体管电特性变动的主要原因。因此,为了尽量不使绝缘膜114包含氢,在成膜方法中不使用氢是重要的。作为在形成绝缘膜114时使用的溅射气体,优选使用去除了氢、水、羟基或氢化物等杂质的高纯度气体。

[0096] 另外,绝缘膜114在栅极绝缘膜110及栅电极层112上以与其接触的方式具有氧化铝膜即可,还可以采用氧化铝膜与包含其他绝缘材料的膜的叠层结构。

[0097] 例如,在上述叠层结构中,也可以在氧化铝膜上形成层间绝缘膜116(参照图3C)。作为层间绝缘膜116可以使用氧氮化硅、氮氧化硅、聚酰亚胺或丙烯酸树脂等。

[0098] 另外,形成晶体管之后,在使用该晶体管制造电子设备或半导体装置时,形成层间膜并利用热处理等在层间膜上进行各种物体的形成或加工等。因此,作为已经完成的晶体管有如下顾虑:由于晶体管形成后的热处理等的工序而有可能发生氢或水混入氧化物半导体层或从氧化物半导体层释放氧的情况,而导致该晶体管的电特性变动。但是,由于上述氧化铝膜具有不易使氢、水、氧或其他杂质透过的阻挡功能,所以如本实施方式所示,通过在栅极绝缘膜及栅电极层上以与其接触的方式形成氧化铝膜,即使在晶体管形成后进行热处理等,也可以防止氢或水混入氧化物半导体层或从氧化物半导体层释放氧。

[0099] 例如,即使在层间绝缘膜116中含有氢或水等的情况下,通过在栅极绝缘膜及栅电

极层上以与其接触的方式形成氧化铝膜,即使在晶体管形成后的半导体装置或电子设备的制造工序中进行热处理,也可以防止来自层间绝缘膜116的氢或水混入氧化物半导体层106中。

[0100] 可以在形成绝缘膜114或层间绝缘膜116之后进行第二热处理。通过进行第二热处理,添加有杂质元素121的第二区域106b、第二区域106c的结晶性得到提高。另外,当作为氧化物半导体层106使用CAAC-OS膜时,通过进行第二热处理,可以修复包含在膜中的微小缺陷及叠层界面的缺陷。由此,可以使氧化物半导体层106更高纯度化而在电性上i型(本征)化。优选将该热处理的温度设定为350℃以上且650℃以下,更优选设定为450℃以上且650℃以下。另外,优选将第二热处理的温度设定为低于衬底的应变点。另外,第二热处理的温度优选低于衬底的应变点。该热处理可以在氮、氧、超干燥空气(含水量为20ppm以下,优选为1ppm以下,更优选为10ppb以下的空气)或稀有气体(氩、氦等)的气氛下进行,但是,优选上述氮、氧、超干燥空气或稀有气体等的气氛不含有水、氢等。此外,优选将引入热处理装置的氮、氧、稀有气体的纯度设定为6N(99.9999%)以上,更优选为7N(99.99999%)以上(即,将杂质浓度设定为1ppm以下,优选为0.1ppm以下)。

[0101] 另外,第二热处理的时序不局限于本实施方式的结构,但是该热处理需要至少在形成绝缘膜114之后进行。这是因为如下缘故:用作绝缘膜114的氧化铝膜具有高遮断效果(阻挡效果),即不使氢、水等杂质及氧的双方透过膜的效果,因此通过在形成绝缘膜114之后进行热处理,可以防止从氧化物半导体层106释放出氧。

[0102] 通过上述工序可以形成包括抑制了氧缺损的形成的氧化物半导体层106的晶体管150。通过依次形成氧化物半导体层、源电极层、漏电极层、栅极绝缘膜及栅电极层,然后在栅极绝缘膜及栅电极层上以与其接触的方式形成氧化铝膜,即使在具有该晶体管150的半导体装置或电子设备的制造工序中进行热处理,也可以防止来自大气的水或氢侵入且扩散到氧化物半导体层中。另外,在晶体管150中,通过第二热处理的包括与化学计量比相比氧含量过剩的区域的基底绝缘膜102或栅极绝缘膜110对氧化物半导体层106供应氧,可以填补氧化物半导体层106的氧缺损。由此,晶体管150的电特性变动得到抑制而在电性上稳定。

[0103] 另外,优选对晶体管150进行以脱水化或脱氢化为目的的热处理,通过该热处理可以意图性地从氧化物半导体层中去除氢、水、羟基或氢化物(也称为氢化合物)等杂质,而形成高纯度化、在电性上i型(本征)化的包括氧化物半导体层106的晶体管。高纯度化的氧化物半导体层106中的载流子极少(几乎为0)。

[0104] 另外,通过在氧化物半导体层上形成氧化铝膜,晶体管的电特性变动得到抑制而在电性上稳定,因此即使在微型化的晶体管中也可以确保开关比而能够获得正常的开关特性,从而可以实现具有良好电特性的晶体管。

[0105] 如上所述,根据本实施方式可以提供使用具有稳定的电特性的氧化物半导体的半导体装置。另外,可以提供可靠性高的半导体装置。

[0106] 本实施方式所示的结构、方法等可以与其他实施方式所示的结构、方法等适当地组合而使用。

[0107] 实施方式2

[0108] 通过使用实施方式1所例示的晶体管来可以制造具有显示功能的半导体装置(也称为显示装置)。此外,通过将包括晶体管的驱动电路的一部分或全部与像素部一体地形成

在相同的衬底上,可以形成系统整合型面板(system-on-panel)。

[0109] 在图4A中,以围绕设置在第一衬底4001上的像素部4002的方式设置有密封剂4005并以第二衬底4006密封。在图4A中,在第一衬底4001上的与由密封剂4005围绕的区域不同的区域中安装有使用单晶半导体膜或多晶半导体膜形成在另行准备的衬底上的扫描线驱动电路4004及信号线驱动电路4003。此外,供给到另外形成的信号线驱动电路4003、扫描线驱动电路4004或像素部4002的各种信号及电位从FPC(Flexible printed circuit:柔性印刷电路)4018a、FPC4018b供给。

[0110] 在图4B和4C中,以围绕设置在第一衬底4001上的像素部4002和扫描线驱动电路4004的方式设置有密封剂4005。此外,在像素部4002和扫描线驱动电路4004上设置有第二衬底4006。因此,像素部4002及扫描线驱动电路4004与显示元件一起由第一衬底4001、密封剂4005以及第二衬底4006密封。在图4B和4C中,在第一衬底4001上的与由密封剂4005围绕的区域不同的区域中安装有使用单晶半导体膜或多晶半导体膜形成在另行准备的衬底上的信号线驱动电路4003。在图4B和4C中,供给到另外形成的信号线驱动电路4003、扫描线驱动电路4004及像素部4002的各种信号及电位从FPC4018供给。

[0111] 此外,图4B和4C示出另行形成信号线驱动电路4003并且将该信号线驱动电路4003安装到第一衬底4001的实例,但是不局限于该结构。既可以另行形成扫描线驱动电路并进行安装,又可以另行仅形成信号线驱动电路的一部分或者扫描线驱动电路的一部分并进行安装。

[0112] 注意,对另行形成的驱动电路的连接方法没有特别的限制,而可以采用COG(Chip On Glass,玻璃上芯片)方法、引线键合方法或者TAB(Tape Automated Bonding,卷带式自动接合)方法等。图4A是通过COG方法安装信号线驱动电路4003、扫描线驱动电路4004的例子,图4B是通过COG方法安装信号线驱动电路4003的例子,而图4C是通过TAB方法安装信号线驱动电路4003的例子。

[0113] 此外,显示装置包括密封有显示元件的面板和在该面板中安装有包括控制器的IC等的模块。

[0114] 注意,本说明书中的显示装置是指图像显示装置、显示装置或光源(包括照明装置)。另外,显示装置还包括:安装有连接器诸如FPC、TAB胶带或TCP的模块;在TAB胶带或TCP的端部上设置有印刷线路板的模块;或者通过COG方式将IC(集成电路)直接安装到显示元件的模块。

[0115] 此外,设置在第一衬底4001上的像素部4002及扫描线驱动电路4004包括多个晶体管,并且,可以应用实施方式1所例示的晶体管。

[0116] 作为设置在显示装置中的显示元件,可以使用液晶元件(也称为液晶显示元件)、发光元件(也称为发光显示元件)。发光元件将由电流或电压控制亮度的元件包括在其范畴内,具体而言,包括无机EL(Electro Luminescence,电致发光)、有机EL等。此外,也可以应用电子墨水等由于电作用而改变对比度的显示媒体。

[0117] 参照图5至图7对半导体装置的一种方式进行说明。图5至图7相当于沿着图4B的线Q-R的截面图。

[0118] 如图5至图7所示,半导体装置包括连接端子电极层4015及端子电极层4016,并且,连接端子电极层4015及端子电极层4016通过各向异性导电膜4019电连接到FPC4018所包括

的端子。

[0119] 连接端子电极层4015由与第一电极层4030相同的导电膜形成,并且,端子电极层4016由与晶体管4010、晶体管4011的源电极层及漏电极层相同的导电膜形成。

[0120] 此外,设置在第一衬底4001上的像素部4002、扫描线驱动电路4004包括多个晶体管,并且,在图5至图7中例示像素部4002所包括的晶体管4010、扫描线驱动电路4004所包括的晶体管4011。在图5中,在晶体管4010、晶体管4011上设置有绝缘膜4024,并且在图6和图7中还设置有绝缘膜4021。另外,第一衬底4001上的绝缘膜4023是用作基底膜的绝缘膜。

[0121] 在本实施方式中,作为晶体管4010、晶体管4011,可以使用实施方式1所示的晶体管。

[0122] 晶体管4010及晶体管4011是具有氧缺损的形成得到抑制且水或氢的混入得到抑制的氧化物半导体层的晶体管。因此,晶体管4010及晶体管4011的电特性的变动得到抑制而在电性上稳定。

[0123] 因此,作为图5至图7所示的本实施方式的半导体装置,可以提供可靠性高的半导体装置。

[0124] 设置在像素部4002中的晶体管4010电连接到显示元件,而构成显示面板。显示元件只要可以进行显示就没有特别的限制,而可以使用各种各样的显示元件。

[0125] 图5示出作为显示元件使用液晶元件的液晶显示装置的例子。在图5中,作为显示元件的液晶元件4013包括第一电极层4030、第二电极层4031及液晶层4008。注意,以夹持液晶层4008的方式设置有用作取向膜的绝缘膜4024、绝缘膜4033。第二电极层4031设置在第二衬底4006一侧,并且,第一电极层4030和第二电极层4031夹着液晶层4008而层叠。

[0126] 此外,为控制液晶层4008的厚度(单元间隙),通过对绝缘膜进行选择性的蚀刻形成柱状间隔物4035。另外,也可以使用球状间隔物。

[0127] 当作为显示元件使用液晶元件时,可以使用热致液晶、低分子液晶、高分子液晶、高分子分散型液晶、铁电液晶、反铁电液晶等。上述液晶材料根据条件而呈现胆甾相、近晶相、立方相、手征向列相、均质相等。

[0128] 另外,也可以使用不使用取向膜的呈现蓝相的液晶。蓝相是液晶相的一种,是指当使胆甾相液晶的温度上升时即将从胆甾相转变到均质相之前出现的相。由于蓝相只出现在较窄的温度范围内,所以为了改善温度范围而将混合有几wt%以上的手性试剂的液晶组成物用于液晶层。包含呈现蓝相的液晶和手性试剂的液晶组成物的响应速度短,并且由于其具有光学各向同性而不需要取向处理且视角依赖性小。另外,由于不需要设置取向膜而不需要摩擦处理,因此可以防止由于摩擦处理而引起的静电破坏,并可以降低制造工序中的液晶显示装置的不良、破损。从而,可以提高液晶显示装置的生产率。在使用氧化物半导体层的晶体管中,电特性因静电而有可能显著地变动而越出设计范围。因此,将蓝相的液晶材料用于具有使用氧化物半导体层的晶体管的液晶显示装置是更有效的。

[0129] 此外,液晶材料的固有电阻为 $1 \times 10^9 \Omega \cdot \text{cm}$ 以上,优选为 $1 \times 10^{11} \Omega \cdot \text{cm}$ 以上,更优选为 $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上。注意,本说明书中的固有电阻的值为以20℃测量的值。

[0130] 考虑到配置在像素部中的晶体管的泄漏电流等而以能够在所定的期间中保持电荷的方式设定设置在液晶显示装置中的存储电容器的尺寸。考虑到晶体管的截止电流等设定存储电容器的尺寸,即可。通过使用具有包括氧过剩区的氧化物半导体层的晶体管,设置

具有各像素中的液晶电容的三分之一以下,优选为五分之一以下的电容的存储电容器,就足够了。

[0131] 在本实施方式中使用的具有抑制了氧缺损的形成的氧化物半导体层的晶体管可以降低截止状态下的电流值(截止电流值)。因此,可以延长图像信号等的电信号的保持时间,并且,在电源的导通状态下也可以延长写入间隔。因此,可以降低刷新工作的频度,所以可以抑制耗电量。

[0132] 此外,在本实施方式中使用的抑制了氧缺损的形成的氧化物半导体层的晶体管可以得到较高的场效应迁移率,所以可以进行高速驱动。例如,通过将这种能够进行高速驱动的晶体管用于液晶显示装置,可以在同一衬底上形成像素部的开关晶体管及用于驱动电路部的驱动晶体管。也就是说,因为不需要作为驱动电路另行使用利用硅片等形成的半导体装置,所以可以缩减半导体装置的部件数。另外,在像素部中也通过使用能够进行高速驱动的晶体管,可以提供高质量的图像。

[0133] 液晶显示装置可以采用TN(Twisted Nematic,扭曲向列)模式、IPS(In-Plane-Switching,平面内转换)模式、FFS(Fringe Field Switching,边缘电场转换)模式、ASM(Axially Symmetric aligned Micro-cell,轴对称排列微单元)模式、OCB(Optical Compensated Birefringence,光学补偿弯曲)模式、FLC(Ferroelectric Liquid Crystal,铁电性液晶)模式、AFLC(Anti Ferroelectric Liquid Crystal,反铁电性液晶)模式等。

[0134] 此外,也可以使用常黑型液晶显示装置,例如采用垂直配向(VA)模式的透过型液晶显示装置。作为垂直配向模式,例如可以使用MVA(Multi-Domain Vertical Alignment:多象限垂直配向)模式、PVA(Patterned Vertical Alignment:垂直取向构型)模式、ASV(Advanced Super View)模式等。另外,也可以用于VA型液晶显示装置。VA型液晶显示装置是控制液晶显示面板的液晶分子的排列的一种方式。VA型液晶显示装置是在不被施加电压时液晶分子朝向垂直于面板的方向的方式。此外,也可以使用将像素(pixel)分成几个区域(子像素)且使分子分别倒向不同方向的被称为多畴化或多畴设计的方法。

[0135] 此外,在显示装置中,适当地设置黑矩阵(遮光层)、偏振构件、相位差构件、抗反射构件等的光学构件(光学衬底)等。例如,也可以使用利用偏振衬底以及相位差衬底的圆偏振。此外,作为光源,也可以使用背光灯、侧光灯等。

[0136] 此外,作为像素部中的显示方式,可以采用逐行扫描方式或隔行扫描方式等。此外,当进行彩色显示时在像素中控制的颜色因素不局限于RGB(R显示红色,G显示绿色,B显示蓝色)的三种颜色。例如,也可以采用RGBW(W显示白色)或对RGB追加黄色(yellow)、青色(cyan)、品红色(magenta)等中的一种颜色以上的颜色。注意,也可以按每个颜色因素的点使其显示区域的大小不同。但是,所公开的发明不局限于彩色显示的显示装置,而也可以应用于单色显示的显示装置。

[0137] 此外,作为显示装置所包括的显示元件,可以应用利用电致发光的发光元件。利用电致发光的发光元件根据发光材料是有机化合物还是无机化合物被区别,一般地,前者被称为有机EL元件,而后者被称为无机EL元件。

[0138] 在有机EL元件中,通过对发光元件施加电压,电子及空穴分别从一对电极注入到包括具有发光性的有机化合物的层,以使电流流过。并且,通过这些载流子(电子及空穴)重新结合,具有发光性的有机化合物形成激发态,当从该激发态回到基态时发光。由于这种机

理,这种发光元件被称为电流激发型发光元件。

[0139] 无机EL元件根据其元件结构而分类为分散型无机EL元件和薄膜型无机EL元件。分散型无机EL元件具有发光层,其中发光材料的粒子分散在粘合剂中,并且其发光机理是利用施主能级和受主能级的施主-受主重新结合型发光。薄膜型无机EL元件具有一种结构,其中,发光层夹在介电层之间,并且该夹着发光层的介电层由电极夹住,其发光机理是利用金属离子的内壳层电子跃迁的定域型发光。注意,这里作为发光元件使用有机EL元件进行说明。

[0140] 为了取出发光,使发光元件的一对电极中的至少一个具有透光性即可。并且,在衬底上形成晶体管及发光元件,作为发光元件,有从与衬底相反一侧的表面取出发光的顶部发射;从衬底一侧的表面取出发光的底部发射;从衬底一侧及与衬底相反一侧的表面取出发光的双面发射结构的发光元件,可以应用上述任一种发射结构的发光元件。

[0141] 图6示出作为显示元件使用发光元件的发光装置的例子。作为显示元件的发光元件4513电连接到设置在像素部4002中的晶体管4010。注意,发光元件4513的结构是由第一电极层4030、场致发光层4511、第二电极层4031构成的叠层结构,但是,不局限于图6所示的结构。根据从发光元件4513取出的光的方向等,可以适当地改变发光元件4513的结构。

[0142] 分隔壁4510使用有机绝缘材料或无机绝缘材料形成。尤其是,优选使用感光树脂材料,在第一电极层4030上形成开口部,并且将该开口部的侧壁形成为具有连续曲率的倾斜面。

[0143] 场致发光层4511可以使用一个层构成,也可以使用多个层的叠层构成。

[0144] 为了防止氧、氢、水、二氧化碳等侵入到发光元件4513中,也可以在第二电极层4031及分隔壁4510上形成保护膜。作为保护膜,可以形成氮化硅膜、氮氧化硅膜、DLC膜等。此外,在由第一衬底4001、第二衬底4006以及密封剂4005密封的空间中设置有填充材料4514并被密封。如此,为了不暴露于外气,优选使用气密性高且脱气少的保护薄膜(粘合薄膜、紫外线固化树脂薄膜等)、覆盖材料进行封装(封入)。

[0145] 作为填充材料4514,除了氮或氩等惰性气体以外,也可以使用紫外线固化树脂、热固化树脂,并且,可以使用PVC(聚氯乙烯)、丙烯酸树脂、聚酰亚胺、环氧树脂、硅酮树脂、PVB(聚乙烯醇缩丁醛)或EVA(乙烯-醋酸乙烯酯)。例如,作为填充材料使用氮,即可。

[0146] 另外,如果需要,则也可以在发光元件的射出表面上适当地设置诸如偏振片、圆偏振片(包括椭圆偏振片)、相位差板( $\lambda/4$ 板, $\lambda/2$ 板)、滤色片等的光学薄膜。此外,也可以在偏振片、圆偏振片上设置防反射膜。例如,可以进行抗眩光处理,该处理是利用表面的凹凸来扩散反射光而可以降低眩光的处理。

[0147] 此外,作为显示装置,也可以提供驱动电子墨水的电子纸。电子纸也称为电泳显示装置(电泳显示器),并具有如下优势:与纸同样的易读性;其耗电量比其他显示装置的耗电量低;形状薄且轻。

[0148] 作为电泳显示装置,有各种各样的形式,但是它是多个包括具有正电荷的第一粒子和具有负电荷的第二粒子的微胶囊分散在溶剂或溶质中,并且,通过对微胶囊施加电场,使微胶囊中的粒子彼此移动到相对方向,以只显示集合在一方侧的粒子的颜色的装置。注意,第一粒子或第二粒子包括染料,并当没有电场时不移动。此外,第一粒子的颜色和第二粒子的颜色不同(包括无色)。

[0149] 如此,电泳显示装置是利用介电常数高的物质移动到高电场区域,即所谓的介电泳效应(dielectrophoretic effect)的显示器。

[0150] 分散有上述微囊的溶剂被称为电子墨水,并且该电子墨水可以印刷到玻璃、塑料、布、纸等的表面上。另外,还可以通过使用滤色片、具有色素的粒子来进行彩色显示。

[0151] 此外,作为微囊中的第一粒子及第二粒子,使用选自导电材料、绝缘体材料、半导体材料、磁性材料、液晶材料、铁电性材料、电致发光材料、电致变色材料、磁泳材料中的一种材料或这些材料的复合材料即可。

[0152] 此外,作为电子纸,也可以应用使用旋转球显示方式的显示装置。旋转球显示方式是如下方法,即将分别涂为白色和黑色的球形粒子配置在作为用于显示元件的电极层的第一电极层与第二电极层之间,使第一电极层与第二电极层之间产生电位差来控制球形粒子的方向,以进行显示。

[0153] 图7示出半导体装置的一个方式的主动矩阵型电子纸。图7所示的电子纸是使用旋转球显示方式的显示装置的例子。

[0154] 在连接到晶体管4010的第一电极层4030与设置在第二衬底4006上的第二电极层4031之间设置有球形粒子4613,该球形粒子4613在填充有液体的空洞4612内具有黑色区域4615a及白色区域4615b,并且,球形粒子4613的周围填充有树脂等填充材料4614。第二电极层4031相当于公共电极层(对置电极层)。第二电极层4031电连接到公共电位线。

[0155] 注意,在图5至图7中,作为第一衬底4001、第二衬底4006,除了玻璃衬底以外,也可以使用具有挠性的衬底。例如,可以使用具有透光性的塑料衬底等。作为塑料,可以使用FRP(Fiberglass-Reinforced Plastics;玻璃纤维强化塑料)板、PVF(聚氟乙烯)薄膜、聚酯薄膜或丙烯酸树脂薄膜。此外,也可以使用具有由PVF薄膜或聚酯薄膜夹住铝箔的结构薄片。

[0156] 在本实施方式中,作为绝缘膜4023使用氧化硅膜,而作为绝缘膜4024使用氧化铝膜。绝缘膜4023、绝缘膜4024可以通过溅射法或等离子体CVD法形成。

[0157] 在氧化物半导体层上作为绝缘膜4024设置的氧化铝膜具有高遮断效果(阻挡效果),即使氢、水等杂质及氧的双方透过膜的效果。

[0158] 因此,氧化铝膜用作保护膜,而防止在制造工序中及之后成为变动原因的氢、水等杂质混入到氧化物半导体层,并防止从氧化物半导体层释放出作为构成氧化物半导体的主要成分材料的氧。

[0159] 另外,与氧化物半导体层接触地设置的用作绝缘膜4023的氧化硅膜具有将氧供应到氧化物半导体层的功能。因此,绝缘膜4023优选为含有多量的氧的氧化物绝缘膜。

[0160] 晶体管4010及晶体管4011具有高纯度化并抑制了氧缺损的形成及水或氢的混入的氧化物半导体层。另外,晶体管4010及晶体管4011作为栅极绝缘膜具有氧化硅膜。由于在氧化物半导体层上设置有用作绝缘膜4024的氧化铝膜的状态下,对包括在晶体管4010及晶体管4011中的氧化物半导体层进行热处理,由此可以防止因该热处理而从氧化物半导体层释放出氧。因此,可以得到与化学计量组成相比氧含量过剩的区域的氧化物半导体层。

[0161] 另外,由于包括在晶体管4010及晶体管4011中的氧化物半导体层没有混入氢、水等杂质而具有高纯度,并且能够防止氧的释放,所以具有与氧化物半导体处于结晶状态时的化学计量比相比氧含量过剩的区域。因此,通过将该氧化物半导体层用于晶体管4010及



晶体管4011,可以降低起因于氧缺损的晶体管的阈值电压 $V_{th}$ 的偏差、阈值电压的漂移 $\Delta V_{th}$ 。

[0162] 另外,作为用作平坦化绝缘膜的绝缘膜4021,可以使用丙烯酸树脂、聚酰亚胺、苯并环丁烯类树脂、聚酰胺、环氧树脂等具有耐热性的有机材料。此外,除了上述有机材料以外,也可以使用低介电常数材料(low-k材料)、硅氧烷类树脂、PSG(磷硅玻璃)、BPSG(硼磷硅玻璃)等。另外,也可以通过层叠多个由这些材料形成的绝缘膜来形成绝缘膜4021。

[0163] 对绝缘膜4021的形成方法没有特别的限制,可以根据其材料利用溅射法、SOG法、旋涂法、浸渍法、喷涂法、液滴喷射法(喷墨法等)、印刷法(丝网印刷、胶版印刷等)、刮刀、辊涂机、幕式涂布机、刮刀式涂布机等形成绝缘膜4021。

[0164] 显示装置通过使来自光源或显示元件的光透过来进行显示。因此,设置在光透过的像素部中的衬底、绝缘膜、导电膜等薄膜全都对可见光的波长区域的光具有透光性。

[0165] 作为对显示元件施加电压的第一电极层及第二电极层(也称为像素电极层、公共电极层、对置电极层等),根据取出光的方向、设置电极层的地方以及电极层的图案结构选择其透光性、反射性,即可。

[0166] 作为第一电极层4030、第二电极层4031,可以使用含有氧化钨的铟氧化物、含有氧化钨的铟锌氧化物、含有氧化钛的铟氧化物、含有氧化钛的铟锡氧化物、铟锡氧化物(以下表示为ITO)、铟锌氧化物、添加有氧化硅的铟锡氧化物、石墨烯等具有透光性的导电材料。

[0167] 此外,第一电极层4030、第二电极层4031可以使用钨(W)、钼(Mo)、锆(Zr)、铪(Hf)、钒(V)、铌(Nb)、钽(Ta)、铬(Cr)、钴(Co)、镍(Ni)、钛(Ti)、铂(Pt)、铝(Al)、铜(Cu)、银(Ag)等金属、其合金或其金属氮化物中的一种或多种来形成。

[0168] 此外,第一电极层4030、第二电极层4031可以使用包括导电高分子(也称为导电聚合物)的导电组成物来形成。作为导电高分子,可以使用所谓的 $\pi$ 电子共轭类导电高分子。例如,可以举出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者由苯胺、吡咯和噻吩中的两种以上构成的共聚物或其衍生物等。

[0169] 此外,由于晶体管容易被静电等破坏,所以优选设置用来保护驱动电路的保护电路。保护电路优选使用非线性元件构成。

[0170] 如上所述,通过在氧化物半导体层上形成氧化铝膜,即使在使用晶体管的具有显示功能的半导体装置的制造工序中进行热处理,也可以防止来自大气的水或氢侵入且扩散到氧化物半导体层。由此,晶体管的电特性变动得到抑制而在电性上稳定。因此,通过使用该晶体管,可以提供可靠性高的半导体装置。

[0171] 本实施方式可以与其他实施方式所记载的结构适当地组合而实施。

[0172] 实施方式3

[0173] 通过使用实施方式1所例示的晶体管,可以制造具有读取对象物的信息的图像传感器功能的半导体装置。

[0174] 图8A示出具有图像传感器功能的半导体装置的一个例子。图8A是光电传感器的等效电路,而图8B是示出光电传感器的一部分的截面图。

[0175] 光电二极管602的一个电极电连接到光电二极管复位信号线658,而光电二极管602的另一个电极电连接到晶体管640的栅极。晶体管640的源极和漏极中的一个电连接到光电传感器参考信号线672,而晶体管640的源极和漏极中的另一个电连接到晶体管656的

源极和漏极中的一个。晶体管656的栅极电连接到栅极信号线659,晶体管656的源极和漏极中的另一个电连接到光电传感器输出信号线671。

[0176] 注意,在本说明书的电路图中,为了能更明确地确认使用氧化物半导体层的晶体管,以符号“OS”表示使用氧化物半导体层的晶体管。在图8A中,晶体管640和晶体管656是实施方式1所示的使用抑制了氧缺损的形成的氧化物半导体层的晶体管。

[0177] 图8B是示出光电传感器中的光电二极管602和晶体管640的截面图,其中在具有绝缘表面的衬底601 (TFT衬底) 上设置有用作传感器的光电二极管602和晶体管640。通过使用粘合层608,在光电二极管602和晶体管640上设置有衬底613。

[0178] 在晶体管640上设置有绝缘膜631、层间绝缘膜633以及层间绝缘膜634。光电二极管602设置在层间绝缘膜633上,并且光电二极管602具有如下结构:在形成于层间绝缘膜633上的电极层641a和设置在层间绝缘膜634上的电极层642之间从层间绝缘膜633一侧按顺序层叠有第一半导体膜606a、第二半导体膜606b及第三半导体膜606c。

[0179] 电极层641a与形成在层间绝缘膜634中的导电层643电连接,并且电极层642通过电极层641b与栅电极层645电连接。栅电极层645与晶体管640的栅电极层电连接,并且光电二极管602与晶体管640电连接。

[0180] 在此,例示一种pin型光电二极管,其中层叠用作第一半导体膜606a的具有p型导电型的半导体膜、用作第二半导体膜606b的高电阻的半导体膜(i型半导体膜)、用作第三半导体膜606c的具有n型导电型的半导体膜。

[0181] 第一半导体膜606a是p型半导体膜,而可以由包含赋予p型的杂质元素的非晶硅膜形成。使用包含属于周期表中的第13族的杂质元素(例如,硼(B))的半导体材料气体通过等离子体CVD法来形成第一半导体膜606a。作为半导体材料气体,可以使用硅烷( $\text{SiH}_4$ )。另外,可以使用 $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 、 $\text{SiF}_4$ 等。或者,也可以使用如下方法:在形成不包含杂质元素的非晶硅膜之后,使用扩散法或离子注入法将杂质元素引入到该非晶硅膜。优选在使用离子注入法等引入杂质元素之后进行加热等来使杂质元素扩散。在此情况下,作为形成非晶硅膜的方法,可以使用LPCVD法、气相生长法或溅射法等。优选将第一半导体膜606a的厚度设定为10nm以上且50nm以下。

[0182] 第二半导体膜606b是i型半导体膜(本征半导体膜),而可以由非晶硅膜形成。为了形成第二半导体膜606b,通过等离子体CVD法使用半导体材料气体来形成非晶硅膜。作为半导体材料气体,可以使用硅烷( $\text{SiH}_4$ )。或者,也可以使用 $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 或 $\text{SiF}_4$ 等。也可以通过LPCVD法、气相生长法、溅射法等形成第二半导体膜606b。优选将第二半导体膜606b的厚度设定为200nm以上且1000nm以下。

[0183] 第三半导体膜606c是n型半导体膜,而可以由包含赋予n型的杂质元素的非晶硅膜形成。使用包含属于周期表中的第15族的杂质元素(例如,磷(P))的半导体材料气体通过等离子体CVD法形成第三半导体膜606c。作为半导体材料气体,可以使用硅烷( $\text{SiH}_4$ )。或者,也可以使用 $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 或 $\text{SiF}_4$ 等。另外,也可以使用如下方法:在形成不包含杂质元素的非晶硅膜之后,使用扩散法或离子注入法将杂质元素引入到该非晶硅膜。优选在使用离子注入法等引入杂质元素之后进行加热等来使杂质元素扩散。在此情况下,作为形成非晶硅膜的方法,可以使用LPCVD法、气相生长法或溅射法等。优选将第三半导体膜606c的厚度设定为20nm以上且200nm以下。

[0184] 此外,第一半导体膜606a、第二半导体膜606b以及第三半导体膜606c也可以不使用非晶半导体形成,而使用多晶半导体或微晶半导体(Semi Amorphous Semiconductor: SAS)形成。

[0185] 在考虑吉布斯自由能时,微晶半导体属于介于非晶和单晶之间的中间亚稳态。即,微晶半导体处于自由能稳定的第三态,且具有短程有序和晶格畸变。柱状或针状晶体在相对于衬底表面的法线方向上生长。微晶半导体的典型例子的微晶硅的拉曼光谱向表示单晶硅的 $520\text{cm}^{-1}$ 的低波数一侧偏移。亦即,微晶硅的拉曼光谱的峰值位于表示单晶硅的 $520\text{cm}^{-1}$ 和表示非晶硅的 $480\text{cm}^{-1}$ 之间。另外,包含至少1at.%或其以上的氢或卤素,以终结悬空键。还有,通过包含氦、氩、氦、氖等的稀有气体元素来进一步促进晶格畸变,提高稳定性而得到优良的微晶半导体膜。

[0186] 该微晶半导体膜可以通过频率为几十MHz至几百MHz的高频等离子体CVD法或频率为1GHz以上的微波等离子体CVD装置形成。典型地,可以使用氢稀释 $\text{SiH}_4$ 、 $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 、 $\text{SiF}_4$ 等的氢化硅来形成该微晶半导体膜。此外,除了氢化硅和氢之外,也可以使用选自氦、氩、氦、氖中的一种或多种稀有气体元素进行稀释来形成微晶半导体膜。在上述情况下,将氢的流量比设定为氢化硅的5倍以上且200倍以下,优选设定为50倍以上且150倍以下,更优选设定为100倍。再者,也可以在含硅的气体中混入 $\text{CH}_4$ 、 $\text{C}_2\text{H}_6$ 等碳化物气体、 $\text{GeH}_4$ 、 $\text{GeF}_4$ 等锗化气体、 $\text{F}_2$ 等。

[0187] 此外,由于光电效应生成的空穴的迁移率低于电子的迁移率,因此当p型半导体膜一侧的表面用作光接收面时,pin型光电二极管具有较好的特性。这里示出将光电二极管602从形成有pin型光电二极管的衬底601的面接收的光622转换为电信号的例子。此外,来自其导电型与用作光接收面的半导体膜一侧相反的半导体膜一侧的光是干扰光,因此,电极层优选使用具有遮光性的导电膜。另外,也可以将n型半导体膜一侧的表面用作光接收面。

[0188] 通过使用绝缘材料且根据材料使用溅射法、等离子体CVD法、SOG法、旋涂法、浸渍法、喷涂法、液滴喷射法(喷墨法等)、印刷法(丝网印刷、胶版印刷等)、刮刀、辊涂机、幕式涂布机、刮刀式涂布机等,来可以形成层间绝缘膜633、层间绝缘膜634。

[0189] 在本实施方式中,作为绝缘膜631使用氧化铝膜。绝缘膜631可以通过溅射法或等离子体CVD法形成。

[0190] 在氧化物半导体层上作为绝缘膜631设置的氧化铝膜具有高遮断效果(阻挡效果),即使氢、水等杂质及氧的双方透过膜的效果。

[0191] 因此,氧化铝膜用作保护膜,而防止在制造工序中及之后成为变动原因的氢、水等杂质混入到氧化物半导体层,并防止从氧化物半导体层释放出作为构成氧化物半导体的主要成分材料的氧。

[0192] 在本实施方式中,晶体管640具有抑制了氧缺损的形成及水或氢的混入的氧化物半导体层。另外,在晶体管640中,作为栅极绝缘膜具有氧化硅膜。另外,由于在氧化物半导体层上设置有用作绝缘膜631的氧化铝膜的状态下,对包括在晶体管640中的氧化物半导体层进行热处理,由此可以防止因该热处理而从氧化物半导体层释放出氧。

[0193] 另外,由于包括在晶体管640中的氧化物半导体层没有混入氢、水等杂质而具有高纯度,并且能够防止氧的释放,所以可以降低氧缺损。因此,通过将该氧化物半导体层用于

晶体管640,可以降低起因于氧缺损的晶体管的阈值电压 $V_{th}$ 的偏差、阈值电压的漂移 $\Delta V_{th}$ 。

[0194] 作为层间绝缘膜633,可以使用无机绝缘材料,诸如氧化硅层、氮化硅层、氧化铝层、氮化铝层等氧化物绝缘膜、氮化硅层、氮氧化硅层、氮化铝层、氮氧化铝层等氮化物绝缘膜的单层或叠层。

[0195] 作为层间绝缘膜634,优选采用用作减少表面凹凸的平坦化绝缘膜的绝缘膜。作为层间绝缘膜633、层间绝缘膜634,例如可以使用聚酰亚胺、丙烯酸树脂、苯并环丁烯类树脂、聚酰胺或环氧树脂等具有耐热性的有机绝缘材料。除了上述有机绝缘材料之外,也可以使用低介电常数材料(low-k材料)、硅氧烷类树脂、PSG(磷硅玻璃)、BPSG(硼磷硅玻璃)等的单层或叠层。

[0196] 通过检测入射到光电二极管602的光622,可以读取检测对象的信息。另外,在读取检测对象的信息时,可以使用背光灯等的光源。

[0197] 如上所述,通过在氧化物半导体层上形成氧化铝膜,即使在具有读取对象物体信息的图像传感器功能的半导体装置的制造工序中进行热处理,也可以防止来自大气的水或氢侵入且扩散到氧化物半导体层。由此,晶体管的电特性变动得到抑制而在电性上稳定。因此,通过使用该晶体管,可以提供可靠性高的半导体装置。

[0198] 本实施方式可以与其他实施方式所记载的结构适当地组合而实施。

[0199] 实施方式4

[0200] 可以将实施方式1所例示的晶体管适用于具有层叠多个晶体管的集成电路的半导体装置。在本实施方式中,作为半导体装置的一个例子,示出存储介质(存储元件)的例子。

[0201] 在本实施方式中,制造一种半导体装置,该半导体装置包括:形成在单晶半导体衬底上的第一晶体管;以及隔着绝缘膜在第一晶体管的上方使用半导体膜形成的第二晶体管。

[0202] 图9A至9C是半导体装置的结构的一个例子。图9A示出半导体装置的截面图,而图9B示出半导体装置的平面图。这里,图9A相当于沿着图9B的C1-C2及D1-D2的截面图。另外,图9C示出将上述半导体装置用作存储元件时的电路图的一个例子。

[0203] 图9A及图9B所示的半导体装置的下部具有使用第一半导体材料的晶体管260,上部具有使用第二半导体材料的晶体管262。可以将实施方式1所例示的晶体管适用于晶体管262。在本实施方式中示出作为晶体管262使用具有与实施方式1所示的晶体管150相同的结构的晶体管的例子。

[0204] 层叠的晶体管260的半导体材料及结构既可以与晶体管262的半导体材料及结构相同也可以不同。在本实施方式中示出分别使用具有适于存储介质(存储元件)的电路的材料及结构的晶体管的例子,作为第一半导体材料使用氧化物半导体以外的半导体材料,而作为第二半导体材料使用氧化物半导体。作为氧化物半导体以外的半导体材料,例如可以使用硅、锗、硅锗、碳化硅或砷化镓等,优选使用单晶半导体。另外,也可以使用有机半导体材料等。使用这种半导体材料的晶体管容易进行高速工作。另一方面,使用氧化物半导体的晶体管由于其特性而能够长时间地保持电荷。

[0205] 晶体管260包括:设置在包含半导体材料(例如,硅等)的衬底285中的沟道形成区216;夹着沟道形成区216地设置的杂质区220;与杂质区220接触的金属化合物区224;设置

在沟道形成区216上的栅极绝缘膜208;以及设置在栅极绝缘膜208上的栅电极层210。

[0206] 作为包含半导体材料的衬底285,可以使用硅或碳化硅等单晶半导体衬底、多晶半导体衬底、硅锗等的化合物半导体衬底或SOI衬底等。另外,一般来说,“SOI衬底”是指在绝缘表面上设置有硅半导体膜的衬底。但是,在本说明书等中“SOI衬底”还包括在绝缘表面上设置有包含硅以外的材料的半导体膜的衬底。也就是说,“SOI衬底”所具有的半导体膜不局限于硅半导体膜。另外,SOI衬底还包括在玻璃衬底等绝缘衬底上隔着绝缘膜设置有半导体膜的衬底。

[0207] 作为SOI衬底的制造方法,可以使用以下方法:通过对镜面抛光薄片注入氧离子之后进行高温加热来离表面有一定深度的区域中形成氧化层,并消除产生在表面层中的缺陷;通过热处理使照射氢离子来形成的微孔生长来将半导体衬底劈开的方法;或在绝缘表面上通过结晶生长形成单晶半导体膜的方法等。

[0208] 例如,从单晶半导体衬底的一个面添加离子,来在离单晶半导体衬底的一个面有一定深度的区域中形成脆化层,而在单晶半导体衬底的一个面上和元件衬底上中的任一方形形成绝缘膜。在单晶半导体衬底与元件衬底夹着绝缘膜重叠的状态下进行热处理来使脆化层中产生裂缝而在脆化层处分开单晶半导体衬底,从而从单晶半导体衬底将用作半导体膜的单晶半导体膜形成到元件衬底上。另外,也可以适用使用上述方法制造的SOI衬底。

[0209] 在衬底285上以围绕晶体管260的方式设置有元件分离绝缘膜206。另外,为了实现高集成化,如图9A所示,优选采用晶体管260不具有侧壁绝缘膜的结构。另一方面,在重视晶体管260的特性的情况下,也可以在栅电极层210的侧面设置侧壁绝缘膜,并设置包括杂质浓度不同的区域的杂质区220。

[0210] 使用单晶半导体衬底的晶体管260能够进行高速工作。因此,通过使用该晶体管作为读出用的晶体管,可以高速地进行信息的读出。

[0211] 在本实施方式中以覆盖晶体管260的方式形成两层绝缘膜。另外,覆盖晶体管260的绝缘膜可以采用单层结构或三层以上的叠层结构。但是,作为接触于包括在设置于上部的晶体管262中的氧化物半导体层的绝缘膜,使用氧化硅膜。

[0212] 作为形成晶体管262和电容元件264之前的处理,对该两个绝缘膜进行CMP处理来形成平坦化的绝缘膜228及绝缘膜230,同时使栅电极层210的上面露出。

[0213] 作为绝缘膜228、绝缘膜230,典型地可以使用氧化硅膜、氧氮化硅膜、氧化铝膜、氧氮化铝膜、氮化硅膜、氮化铝膜、氮氧化硅膜、氮氧化铝膜等无机绝缘膜。绝缘膜228、绝缘膜230可以使用等离子体CVD法或溅射法等形成。

[0214] 另外,可以使用聚酰亚胺、丙烯酸树脂、苯并环丁烯类树脂等有机材料。另外,除了上述有机材料以外,也可以使用低介电常数材料(low-k材料)等。在使用有机材料时,也可以使用旋涂法、印刷法等湿法形成绝缘膜228、绝缘膜230。

[0215] 在本实施方式中作为绝缘膜228利用溅射法形成50nm厚的氧氮化硅膜,并且作为绝缘膜230利用溅射法形成550nm厚的氧化硅膜。

[0216] 然后,在通过CMP处理充分实现了平坦化的绝缘膜230上形成氧化物半导体层,并且将其加工来形成岛状氧化物半导体层244。另外,优选在形成氧化物半导体层之后进行用于脱水或脱氢化的热处理。

[0217] 接着,在栅电极层210、绝缘膜228、绝缘膜230等上形成导电层,对该导电层选择性

地进行蚀刻来形成源电极层或漏电极层242a、漏电极层或源电极层242b。

[0218] 导电层可以利用如溅射法等的PVD法或如等离子体CVD法等CVD法形成。此外,作为导电层的材料,可以使用选自Al、Cr、Cu、Ta、Ti、Mo、W中的元素或以上述元素为成分的合金等。也可以使用选自Mn、Mg、Zr、Be、Nd、Sc中的一种或多种的材料。

[0219] 导电层既可以采用单层结构又可以采用两层以上的叠层结构。例如,可以举出钛膜或氮化钛膜的单层结构;含有硅的铝膜的单层结构;在铝膜上层叠钛膜的双层结构;在氮化钛膜上层叠钛膜的双层结构;层叠钛膜、铝膜及钛膜的三层结构等。另外,当作为导电层采用钛膜或氮化钛膜的单层结构时,存在容易将该导电层加工为具有锥形形状的源电极层或漏电极层242a及漏电极层或源电极层242b的优点。

[0220] 上部晶体管262的沟道长度(L)由源电极层或漏电极层242a的下端部与漏电极层或源电极层242b的下端部之间的间隔而决定。另外,在形成沟道长度(L)短于25nm的晶体管的情况下,当进行用来形成掩模的曝光时,优选使用波长极短,即几nm至几十nm的超紫外线(Extreme Ultraviolet)。

[0221] 形成接触于氧化物半导体层244的一部分的栅极绝缘膜246。作为栅极绝缘膜246,可以通过等离子体CVD法或溅射法等形成氧化硅膜、氮化硅膜、氧氮化硅膜、氮氧化硅膜、氧化铝膜、氮化铝膜、氧氮化铝膜、氮氧化铝膜、氧化钪膜或氧化镓膜。

[0222] 在栅极绝缘膜246上的与氧化物半导体层244重叠的区域中形成栅电极层248a,并且在与源电极层或漏电极层242a重叠的区域中形成电极层248b。

[0223] 栅电极层248a及电极层248b可以通过在栅极绝缘膜246上形成导电层之后对该导电层进行选择性地蚀刻来形成。

[0224] 可以在栅电极层248a形成之后进行对氧化物半导体层244添加杂质元素的处理。

[0225] 作为添加的杂质元素有磷、硼、氟等。另外,作为对氧化物半导体层244添加杂质元素的方法,可以采用离子掺杂法或离子注入法。

[0226] 另外,可以多次进行对氧化物半导体层244添加杂质元素的处理。当多次进行对氧化物半导体层244添加杂质元素的处理时,杂质元素既可以在多次中都使用相同的杂质元素,也可以在每次处理时改变杂质元素。

[0227] 在对氧化物半导体层244添加杂质元素时,栅电极层248a用作掩模,杂质元素没有被添加到氧化物半导体层244中的与栅电极层248a重叠的区域而形成第一区域244a。另外,与栅电极层248a重叠的第一区域244a用作沟道形成区。

[0228] 并且,添加有杂质元素的第二区域244b、第二区域244c由于杂质元素添加的损伤而使结晶性降低而成为非晶区。通过调节添加杂质元素的量等,可以降低损伤量而不使其完全成为非晶区。也就是说,添加有杂质元素的第二区域244b、第二区域244c成为非晶区比例至少比第一区域244a的非晶区比例大的区域。不使其完全成为非晶区能够更容易地利用后面进行的热处理使其晶化,所以是优选的。

[0229] 一对第二区域244b、第二区域244c用作比第一区域244a电阻低的LDD(Lightly Doped Drain:轻掺杂漏)区域。通过设置用作LDD区域的含有杂质元素的第二区域244b、第二区域244c,可以缓和施加到第一区域244a的端部的电场。由此,可以抑制晶体管的短沟道效果。

[0230] 如此,通过以栅电极层248a为掩模,对氧化物半导体层244添加杂质元素,并进行

后面的热处理,可以以自对准的方式形成成为沟道形成区的第一区域244a以及成为LDD区域的一对第二区域244b、第二区域244c。

[0231] 在氧化物半导体层244、栅极绝缘膜246、栅电极层248a及电极层248b上形成包括氧化铝膜的绝缘膜250。在绝缘膜250为叠层结构的情况下,也可以使用通过等离子体CVD法或溅射法等形成的氧化硅膜、氮化硅膜、氧氮化硅膜、氮氧化硅膜、氮化铝膜、氧氮化铝膜、氮氧化铝膜、氧化镓膜或氧化镓膜与氧化铝膜的叠层。

[0232] 在形成绝缘膜250之后进行第二热处理。优选将该热处理的温度设定为350℃以上且650℃以下,更优选设定为450℃以上且650℃以下。另外,优选设定为低于衬底的应变点。另外,第二热处理的时序不局限于本实施方式的结构,但是该热处理需要至少在形成绝缘膜250(更具体地,氧化铝膜)之后进行。这是因为如下缘故:用作绝缘膜250的氧化铝膜具有高遮断效果(阻挡效果),即不使氢、水等杂质及氧的双方透过膜的效果,因此通过在形成绝缘膜250之后进行热处理,可以防止从氧化物半导体层244释放氧。

[0233] 在晶体管262及绝缘膜250上形成绝缘膜252。绝缘膜252可以使用溅射法或CVD法等形式。另外,也可以使用含有氧化硅、氧氮化硅、氮化硅、氧化镓、氧化铝等无机绝缘材料的材料形成。

[0234] 在栅极绝缘膜246、绝缘膜250及绝缘膜252中形成到达漏电极层或源电极层242b的开口。通过使用掩模等选择性地蚀刻来形成该开口。

[0235] 然后,在上述开口中形成接触于漏电极层或源电极层242b的布线256。另外,图9A不示出漏电极层或源电极层242b与布线256的连接部分。

[0236] 布线256在使用溅射法等PVD法或等离子体CVD法等CVD法形成导电层之后对该导电层进行蚀刻加工来形成。另外,作为导电层的材料,可以使用选自Al、Cr、Cu、Ta、Ti、Mo、W中的元素或以上述元素为成分的合金等。也可以使用选自Mn、Mg、Zr、Be、Nd、Sc中的任一种或多种的材料。详细内容与源电极层或漏电极层242a等相同。

[0237] 通过上述工序制造晶体管262及电容元件264。晶体管262具有含有填补氧缺损的过剩的氧的氧化物半导体层244。因此,晶体管262得到抑制电特性变动并在电性上稳定。电容元件264具有源电极层或漏电极层242a、氧化物半导体层244、栅极绝缘膜246及电极层248b。

[0238] 另外,在图9A至图9C所示的电容元件264中,通过层叠氧化物半导体层244与栅极绝缘膜246,可以充分确保源电极层或漏电极层242a与电极层248b之间的绝缘性。当然,为了确保足够的电容,也可以采用不设置氧化物半导体层244的结构电容元件264。另外,还可以采用具有绝缘膜的结构电容元件264。并且,在不需要电容器的情况下,也可以采用不设置电容元件264的结构。

[0239] 图9C示出将上述半导体装置用作存储元件时的电路图的一个例子。在图9C中,晶体管262的源电极层和漏电极层中的一方与电容元件264的电极层的一方与晶体管260的栅电极层电连接。另外,第一布线(1st Line:也称为源极线)与晶体管260的源电极层电连接,第二布线(2nd Line:也称为位线)与晶体管260的漏电极层电连接。另外,第三布线(3rd Line:也称为第一信号线)与晶体管262的源电极层和漏电极层中的另一方电连接,并且第四布线(4th Line:也称为第二信号线)与晶体管262的栅电极层电连接。并且,第五布线(5th Line:也称为字线)与电容元件264的电极层的另一方电连接。

[0240] 由于使用氧化物半导体的晶体管262的截止电流极小,所以通过使晶体管262处于截止状态,可以极长时间地保持晶体管262的源电极层和漏电极层中的一方与电容元件264的电极层的一方与晶体管260的栅电极层电连接的节点(以下,节点FG)的电位。此外,通过具有电容元件264,可以容易保持施加到节点FG的电荷,并且,可以容易读出所保持的信息。

[0241] 在使半导体装置存储信息时(写入),首先,将第四布线的电位设定为使晶体管262成为导通状态的电位,来使晶体管262处于导通状态。由此,第三布线的电位被供给到节点FG,由此节点FG积蓄所定量的电荷。这里,施加赋予两种不同电位水平的电荷(以下,称为低(Low)电平电荷、高(High)电平电荷)中的任一种。然后,通过将第四布线的电位设定为使晶体管262成为截止状态的电位来使晶体管262处于截止状态,节点FG变为浮动状态,从而节点FG处于保持所定的电荷的状态。如上所述,通过使节点FG积蓄并保持所定量的电荷,可以使存储单元存储信息。

[0242] 因为晶体管262的截止电流极小,所以供给到节点FG的电荷被长时间地保持。因此,不需要刷新工作或者可以使刷新工作的频度变为极低,从而可以充分降低耗电量。此外,即使没有电力供给,也可以在较长期间内保持存储内容。

[0243] 在读出所存储的信息的情况(读出)下,当在对第一布线供给所定的电位(恒定电位)的状态下对第五布线施加适当的电位(读出电位)时,对应于保持于节点FG的电荷量而晶体管260处于不同的状态。这是因为如下缘故:通常,在晶体管260是n沟道型时,节点FG保持High电平电荷时的晶体管260的外观阈值 $V_{th\_H}$ 低于节点FG保持Low电平电荷时的晶体管260的外观阈值 $V_{th\_L}$ 。在此,外观阈值是指为了使晶体管260处于“导通状态”而需要的第五布线的电位。因此,通过将第五布线的电位设定为 $V_{th\_H}$ 与 $V_{th\_L}$ 之间的电位 $V_0$ ,可以辨别节点FG所保持的电荷。例如,在写入中在被施加High电平电荷的情况下,当第五布线的电位为 $V_0$  ( $>V_{th\_H}$ )时,晶体管260处于“导通状态”。在被施加Low电平电荷的情况下,即使第五布线的电位为 $V_0$  ( $<V_{th\_L}$ ),晶体管260也保持“截止状态”。由此,通过控制第五布线的电位来读出晶体管260的导通状态或截止状态(读出第二布线的电位),可以读出所存储的信息。

[0244] 此外,当重写所存储的信息时,通过对利用上述写入保持所定量的电荷的节点FG供给新电位,来使节点FG保持有关新信息的电荷。具体而言,将第四布线的电位设定为使晶体管262处于导通状态的电位,来使晶体管262处于导通状态。由此,第三布线的电位(有关新信息的电位)供给到节点FG,节点FG积蓄所定量的电荷。然后,通过将第四布线的电位设定为使晶体管262处于截止状态的电位,来使晶体管262处于截止状态,从而使节点FG保持有关新信息的电荷。也就是说,通过在利用第一写入使节点FG保持所定量的电荷的状态下,进行与第一写入相同的工作(第二写入),可以重写存储的信息。

[0245] 本实施方式所示的晶体管262通过使用包含过剩的氧的氧化物半导体层作为氧化物半导体层244,可以充分降低晶体管262的截止电流。并且,通过使用这种晶体管,可以得到能够在极长期间内保持存储内容的半导体装置。

[0246] 如上所述,通过在氧化物半导体层上形成氧化铝膜,即使在具有层叠多个晶体管的集成电路的半导体装置的制造工序中进行热处理,也可以防止来自大气的水或氢侵入且扩散到氧化物半导体层。由此,晶体管的电特性变动得到抑制而在电性上稳定。因此,通过使用该晶体管,可以提供可靠性高的半导体装置。

[0247] 本实施方式所示的结构、方法等可以与其他实施方式所示的结构、方法等适当地



组合而使用。

#### [0248] 实施方式5

[0249] 可以将本说明书所公开的半导体装置应用于多种电子设备(包括游戏机)。作为电子设备,例如可以举出电视装置(也称为电视或电视接收机)、用于计算机等的显示器、数码相机、数码摄像机等影像拍摄装置、数码相框、移动电话机(也称为手机、移动电话装置)、便携式游戏机、移动信息终端、声音再现装置、弹子机等大型游戏机等。以下,对具备在上述实施方式中说明的半导体装置的电子设备的例子进行说明。

[0250] 图10A示出笔记本型个人计算机,包括主体3001、框体3002、显示部3003以及键盘3004等。通过将上述实施方式中的任一实施方式所示的半导体装置应用于显示部3003,可以提供可靠性高的笔记本型个人计算机。

[0251] 图10B示出便携式信息终端(PDA),在主体3021中设置有显示部3023、外部接口3025以及操作按钮3024等。另外,还具备操作个人数字助理的触屏笔3022。通过将上述实施方式中的任一实施方式所示的半导体装置应用于显示部3023,可以提供可靠性更高的便携式信息终端(PDA)。

[0252] 图10C示出电子书阅读器的一个例子。例如,电子书阅读器由两个框体,即框体2701及框体2703构成。框体2701及框体2703由轴部2711形成为一体,且可以以该轴部2711为轴进行开闭工作。通过采用这种结构,可以进行如纸的书籍那样的工作。

[0253] 框体2701组装有显示部2705,而框体2703组装有显示部2707。显示部2705及显示部2707的结构既可以是显示连屏画面的结构,又可以是显示不同的画面的结构。通过采用显示不同的画面的结构,例如可以在右边的显示部(图10C中的显示部2705)中显示文章而在左边的显示部(图10C中的显示部2707)中显示图像。通过将上述实施方式中的任一实施方式所示的半导体装置应用于显示部2705和显示部2707,可以提供可靠性高的电子书阅读器。当作为显示部2705使用半透过型或反射型液晶显示装置时,可以预料电子书阅读器在较明亮的情况下也被使用,因此也可以设置太阳电池而进行利用太阳电池的发电及利用电池的充电。另外,当作为电池使用锂离子电池时,有可以实现小型化等的优点。

[0254] 此外,在图10C中示出框体2701具备操作部等的例子。例如,在框体2701中具备电源开关2721、操作键2723、扬声器2725等。利用操作键2723可以翻页。注意,在与框体的显示部相同的面上可以设置键盘、定位装置等。另外,也可以采用在框体的背面或侧面具备外部连接端子(耳机端子、USB端子等)、记录介质插入部等的结构。再者,电子书阅读器也可以具有电子词典的功能。

[0255] 此外,电子书阅读器也可以采用能够以无线的方式收发信息的结构。还可以采用以无线的方式从电子书阅读器服务器购买所希望的书籍数据等,然后下载的结构。

[0256] 图10D示出移动电话,由框体2800及框体2801的两个框体构成。框体2801具备显示面板2802、扬声器2803、麦克风2804、定位装置2806、影像拍摄用透镜2807、外部连接端子2808等。此外,框体2800具备对移动电话进行充电的太阳电池单元2810、外部储存槽2811等。另外,在框体2801内组装有天线。通过将上述实施方式中的任一实施方式所示的半导体装置应用于显示面板2802,可以提供可靠性高的移动电话。

[0257] 另外,显示面板2802具备触摸屏,图10D使用虚线示出作为映像被显示出来的多个操作键2805。另外,还安装有用来将由太阳电池单元2810输出的电压升压到各电路所需的

电压的升压电路。

[0258] 显示面板2802根据使用方式适当地改变显示的方向。另外,由于在与显示面板2802同一面上设置影像拍摄用透镜2807,所以可以实现可视电话。扬声器2803及麦克风2804不局限于音频通话,还可以进行可视通话、录音、再生等。再者,滑动框体2800和框体2801而可以处于如图10D那样的展开状态和重叠状态,所以可以实现适于携带的小型化。

[0259] 外部连接端子2808可以与AC适配器及各种电缆如USB电缆等连接,并可以进行充电及与个人计算机等的通讯。另外,通过将记录媒体插入到外部储存槽2811中,可以对应于更大量数据的保存及移动。

[0260] 另外,也可以是除了上述功能以外还具有红外线通信功能、电视接收功能等的移动电话。

[0261] 图10E示出数码摄像机,其包括主体3051、显示部(A) 3057、取景器3053、操作开关3054、显示部(B) 3055以及电池3056等。通过将上述实施方式中的任一实施方式所示的半导体装置应用于显示部(A) 3057及显示部(B) 3055,可以提供可靠性高的数码摄像机。

[0262] 图10F示出电视装置的一个例子。在电视装置中,框体9601组装有显示部9603。利用显示部9603可以显示映像。此外,在此示出利用支架9605支撑框体9601的结构。通过将上述实施方式中的任一实施方式所示的半导体装置应用于显示部9603,可以提供可靠性高的电视装置。

[0263] 可以通过利用框体9601所具备的操作开关或另行提供的遥控操作机进行电视装置的操作。或者,也可以采用在遥控操作机中设置显示部的结构,该显示部显示从该遥控操作机输出的信息。

[0264] 另外,电视装置采用具备接收机、调制解调器等结构。可以通过利用接收机接收一般的电视广播。再者,通过调制解调器连接到有线或无线方式的通信网络,也可以进行单向(从发送者到接收者)或双向(在发送者和接收者之间或在接收者之间等)的信息通信。

[0265] 本实施方式可以与其他实施方式所示的结构适当地组合而使用。

[0266] 实施例1

[0267] 在本实施例中,对在根据所公开的发明的半导体装置中使用的氧化铝膜的阻挡特性进行评价。图11A1至图14D示出其结果。作为评价方法,使用二次离子质谱分析法(SIMS: Secondary Ion Mass Spectrometry)和TDS(Thermal Desorption Spectrometry:热脱附谱法)分析法。

[0268] 首先,示出通过SIMS分析进行的评价。作为样品,制造两种样品:作为比较例,在玻璃衬底上通过溅射法形成100nm厚的氧化硅膜而成的比较例样品A;作为实施例,在玻璃衬底上通过溅射法形成100nm厚的氧化硅膜并在氧化硅膜上通过溅射法形成100nm厚的氧化铝膜而成的实施例样品A。

[0269] 作为比较例样品A及实施例样品A,以下示出氧化硅膜的成膜条件:作为靶材使用氧化硅( $\text{SiO}_2$ )靶材;玻璃衬底与靶材的距离为60mm;压力为0.4Pa;电源电力为1.5kW;氧(氧流量为50sccm)气氛下;以及衬底温度为100℃。

[0270] 以下示出实施例样品A中的氧化铝膜的成膜条件:作为靶材使用氧化铝( $\text{Al}_2\text{O}_3$ )靶材;玻璃衬底与靶材的距离为60mm;压力为0.4Pa;电源电力为1.5kW;氩及氧(氩流量为25sccm;氧流量为25sccm)气氛下;以及衬底温度为250℃。

[0271] 对比较例样品A及实施例样品A进行压力锅测试(PCT:Pressure Cooker Test)。在本实施例中,作为PCT测试,在温度为130℃,湿度为85%(包含于气体中的水蒸气的体积比为H<sub>2</sub>O(水):D<sub>2</sub>O(重水)=3:1),气压为2.3(0.23MPa)的条件下保持比较例样品A及实施例样品A100小时。

[0272] 在本实施例中,以氘等表示的“D原子”表示质量数为2的氢原子(<sup>2</sup>H)。

[0273] 作为SIMS分析,使用SSDP(Substrate Side Depth Profile)-SIMS来测定PCT测试前和PCT测试后的比较例样品A及实施例样品A的H原子及D原子的浓度。

[0274] 图11A1及图11A2示出利用SIMS测定的比较例样品A中的H原子及D原子的浓度分布,其中图11A1为PCT测试前的浓度分布,而图11A2为PCT测试后的浓度分布。在图11A1及图11A2中,D原子期望分布是以D原子的存在比为0.015%来根据H原子的分布算出的存在于自然界的D原子的浓度分布。因此,因PCT测试而混入到样品中的D原子量为实际测定的D原子浓度与D原子期望浓度的差。图11B1及图11B2示出从实际测定的D原子浓度减去D原子期望浓度的D原子的浓度分布,其中图11B1为PCT测试前的浓度分布,而图11B2为PCT测试后的浓度分布。

[0275] 同样地,图12A1及图12A2示出利用SIMS测定的实施例样品A中的H原子及D原子的浓度分布,其中图12A1为PCT测试前的浓度分布,而图12A2为PCT测试后的浓度分布。另外,图12B1及图12B2示出从实际测定的D原子浓度减去D原子期望浓度的D原子的浓度分布,其中图12B1为PCT测试前的浓度分布,而图12B2为PCT测试后的浓度分布。

[0276] 另外,本实施例的SIMS分析结果都示出使用氧化硅膜的标准样品来定量的结果。

[0277] 如图11A1至图11B2所示,在PCT测试之前实际测定的D原子的浓度分布与D原子期望分布重叠,而在PCT测试之后实际测定的D原子的浓度分布增大成高浓度,由此可知D原子混入到氧化硅膜中。因此,可以确认到,比较例样品A的氧化硅膜对来自外部的水(H<sub>2</sub>O、D<sub>2</sub>O)具有低阻挡性。

[0278] 另一方面,如图12A1至图12B2所示,在将氧化铝膜层叠在氧化硅膜上的实施例样品A中,在PCT测试后D原子也只侵入到氧化铝膜表面,而不侵入到离氧化铝膜表面有深于50nm左右的区域及氧化硅膜。由此,可以确认到,氧化铝膜对来自外部的水(H<sub>2</sub>O、D<sub>2</sub>O)具有高阻挡性。

[0279] 接着,示出通过TDS分析进行的评价。作为实施例,制造如下实施例样品B,即在该实施例样品B中在玻璃衬底上通过溅射法形成有100nm厚的氧化硅膜,且在氧化硅膜上通过溅射法形成有20nm厚的氧化铝膜。另外,作为比较例,制造如下比较例样品B,即在通过TDS分析测定实施例样品B之后,从实施例样品B去除氧化铝膜,来形成在玻璃衬底上只形成有氧化硅膜的比较例样品B。

[0280] 作为比较例样品B及实施例样品B中的氧化硅膜的形成条件,采用如下条件:作为靶材使用氧化硅(SiO<sub>2</sub>)靶材;玻璃衬底与靶材的距离为60mm;压力为0.4Pa;电源电力为1.5kW;氧(氧流量为50sccm)气氛下;以及衬底温度为100℃。

[0281] 在实施例样品B中,作为氧化铝膜的形成条件,采用如下条件:作为靶材使用氧化铝(Al<sub>2</sub>O<sub>3</sub>)靶材;玻璃衬底与靶材的距离为60mm;压力为0.4Pa;电源电力为1.5kW;氩及氧(氩流量为25sccm:氧流量为25sccm)气氛下;以及衬底温度为250℃。

[0282] 分别在300℃的加热处理、450℃的加热处理、600℃的加热处理的条件下,在氮气

氛下对比较例样品B及实施例样品B进行1小时的处理。

[0283] 对分别在不进行加热处理、300℃的加热处理、450℃的加热处理、600℃的加热处理的4个条件下制造的比较例样品B及实施例样品B进行TDS分析。图13A至图14D示出测定比较例样品B及实施例样品B来得到的 $M/z=32$  ( $O_2$ ) 的TDS结果,其中图13A及图14A示出对比较例样品B及实施例样品B不进行加热处理时的TDS结果,图13B及图14B示出对比较例样品B及实施例样品B进行300℃的加热处理时的TDS结果,图13C及图14C示出对比较例样品B及实施例样品B进行450℃的加热处理时的TDS结果,而图13D及图14D示出对比较例样品B及实施例样品B进行600℃的加热处理时的TDS结果。

[0284] 如图13A至图13D所示,作为比较例样品B,在不进行加热处理的图13A中从氧化硅膜释放氧,但是在进行300℃的加热处理的图13B中氧释放量大幅度地减少,而在进行450℃的加热处理的图13C及进行600℃的加热处理的图13D中氧放出量为TDS测定的背景值以下。

[0285] 根据图13A至图13D的结果可知,包含在氧化硅膜中的过剩的氧中的9成以上通过300℃的加热处理从氧化硅膜中释放到外部,而包含在氧化硅膜中的几乎所有过剩的氧通过450℃、600℃的加热处理释放到氧化硅膜的外部。由此,可以确认到氧化硅膜对氧具有低阻挡性。

[0286] 另一方面,如图14A至图14D所示,作为将氧化铝膜形成在氧化硅膜上的实施例样品B,在进行300℃、450℃、600℃的加热处理的样品也释放与不进行加热处理时同等的量的氧。

[0287] 根据图14A至图14D的结果可知,通过将氧化铝膜形成在氧化硅膜上,即使进行加热处理,包含在氧化硅膜中的过剩的氧也不易释放到外部,而极长时间地保持在氧化硅膜中含有氧的状态。由此可以确认到,氧化铝膜对氧具有高阻挡性。

[0288] 根据上述结果可以确认到,氧化铝膜对氢及水具有阻挡性并对氧具有阻挡性,因此可以适用于阻挡氢、水及氧的阻挡膜。

[0289] 因此,由于氧化铝膜用作阻挡膜,所以在依次形成氧化物半导体层、源电极层、漏电极层、栅极绝缘膜、栅电极层之后,在栅极绝缘膜及栅电极层上以与其接触的方式形成氧化铝膜的晶体管的制造工序中及制造后,可以防止氢、水等杂质混入氧化物半导体层并防止构成氧化物半导体的主要成分材料的氧从氧化物半导体层释放。

[0290] 实施例2

[0291] 在本实施例中,对所公开的发明的半导体装置中的将氧化铝膜作为阻挡膜的晶体管特性的测量结果进行说明。

[0292] 首先,对实施例样品C的晶体管的制造方法进行说明。

[0293] 在硅衬底上利用溅射法形成300nm厚的为基底绝缘膜的氧化硅层。作为基底绝缘膜的氧化硅层的成膜条件,采用如下条件:作为靶材使用氧化硅( $SiO_2$ )靶材;在玻璃衬底与靶材的距离为60mm;压力为0.4Pa;电源电力为1.5kW;氧(氧流量50sccm)气氛下;衬底温度为100℃。

[0294] 接着,在氧化硅层上形成20nm厚的为氧化物半导体层的In-Ga-Zn-O类氧化物半导体。作为氧化物半导体层In-Ga-Zn-O类氧化物半导体的成膜条件,采用如下条件:作为靶材使用In:Ga:Zn=1:1:1的靶材;压力为0.4Pa;电源电力为0.5kW;氩及氧(氩流量30sccm:氧流量15sccm)气氛下;衬底温度为250℃。

[0295] 接着,在形成氧化物半导体层之后,在减压状态下进行30分钟的400℃的热处理。

[0296] 然后,在氧化物半导体层上形成源电极层及漏电极层的100nm厚的钨层,然后依次层叠地形成如下膜:利用CVD法在源电极层及漏电极层上形成30nm厚的成为栅极绝缘膜的氧氮化硅膜;在栅极绝缘膜上的与氧化物半导体层重叠的区域上形成15nm厚的成为栅电极层的氮化钽层;以及135nm厚的钨层。

[0297] 接着,在加速电压为40kV、掺杂量为 $1 \times 10^{15}$ 离子/cm<sup>2</sup>的条件下对氧化物半导体层添加磷,并在氮气氛下进行1个小时的450℃的热处理。

[0298] 在添加完磷之后,利用溅射法在栅极绝缘膜及栅电极层上形成100nm厚的成为绝缘膜的氧化铝膜。作为氧化铝膜的成膜条件,采用如下条件:作为靶材使用氧化铝(Al<sub>2</sub>O<sub>3</sub>)靶材;衬底与靶材的距离为60mm;压力为0.4Pa;电源电力为1.5kW;氩及氧(氩流量25sccm:氧流量25sccm)气氛下;衬底温度为250℃。

[0299] 接着,利用CVD法在氧化铝膜上形成300nm厚的氧氮化硅膜作为实施例样品C。

[0300] 另外,对实施例样品C的晶体管与用来比较晶体管特性的比较例样品C的晶体管的制造方法进行说明。

[0301] 作为比较例样品C,到添加磷的工序为止与实施例样品C同样地形成,其不同之处在于,比较例样品C在添加磷之后,利用CVD法在栅极绝缘膜及栅电极层上形成300nm厚的氧氮化硅膜。

[0302] 比较例样品C及实施例样品C在450℃的热处理条件下,在氮气氛中进行一个小时的处理。

[0303] 在本实施例中,在比较例样品C及实施例样品C的晶体管中,在将漏极电压(V<sub>d</sub>)设定为3V,将栅极电压(V<sub>g</sub>)从-6V扫描到6V的情况下,进行了漏极电流(I<sub>d</sub>: [A])的测量。图15和图16示出测量结果。在图15及图16中,横轴为栅极电压(V<sub>g</sub>[V]),纵轴为漏极电流(I<sub>d</sub>[A])。另外,“漏极电压(V<sub>d</sub>)”是指以源极为基准的漏极与源极的电位差,“栅极电压(V<sub>g</sub>)”是指以源极为基准的栅极与源极的电位差。

[0304] 如图15所示,在比较例样品C的晶体管中,即使对栅极电压进行扫描电流值也没有太大的变化。由此可以确认,比较例样品C的晶体管不能确保开关比,而不能得到正常的开关特性。

[0305] 另一方面,如图16所示,可以确认实施例样品C的晶体管在导通状态时漏极电流(也称为导通电流)为10<sup>-6</sup>A,而在截止状态时漏极电流(也称为截止电流)为10<sup>-14</sup>A。由此可以确认,实施例样品C的晶体管能够确保开关比,而能够得到正常的开关特性。

[0306] 实施例样品C与比较例样品C的不同之处在于形成氧氮化硅膜之前是否形成氧化铝膜。因此,可以确认在实施例样品C中由于氧化铝膜的效果晶体管的电特性变动得到抑制而在电性上稳定。

[0307] 如实施例1所示,由于氧化铝膜适用于阻挡氢、水及氧的阻挡膜,通过采用覆盖氧化物半导体层在栅极绝缘膜及栅电极层上以与其接触的方式形成氧化铝膜的结构,即使在进热处理的情况下,也可以防止氢或水混入氧化物半导体层或者氧从氧化物半导体层释出。通过上述结果可知,通过采用上述结构,即使对微型化的晶体管进行热处理也可以确保开关比,而能够获得正常的开关特性,晶体管的电特性变动得到抑制而在电性上稳定。

[0308] 由此,具有该晶体管的使用氧化物半导体的半导体装置具有稳定的电特性而能够

实现高可靠性。

- [0309] 符号说明
- [0310] 100 衬底
- [0311] 102 基底绝缘膜
- [0312] 106 氧化半导体层
- [0313] 106a 第一区域
- [0314] 106b 第二区域
- [0315] 106c 第二区域
- [0316] 108a 源电极层
- [0317] 108b 漏电极层
- [0318] 110 栅极绝缘膜
- [0319] 112 栅电极层
- [0320] 114 绝缘膜
- [0321] 116 层间绝缘膜
- [0322] 121 杂质元素
- [0323] 150 晶体管
- [0324] 206 元件分离绝缘膜
- [0325] 208 栅极绝缘膜
- [0326] 210 栅电极层
- [0327] 216 沟道形成区
- [0328] 220 杂质区
- [0329] 224 金属化合物区
- [0330] 228 绝缘膜
- [0331] 230 绝缘膜
- [0332] 242a 漏电极层
- [0333] 242b 源电极层
- [0334] 244 氧化物半导体层
- [0335] 244a 第一区域
- [0336] 244b 第二区域
- [0337] 244c 第三区域
- [0338] 246 栅极绝缘膜
- [0339] 248a 栅电极层
- [0340] 248b 电极层
- [0341] 250 绝缘膜
- [0342] 252 绝缘膜
- [0343] 260 晶体管
- [0344] 262 晶体管
- [0345] 264 电容元件
- [0346] 285 衬底

- [0347] 601 衬底
- [0348] 602 光电二极管
- [0349] 606a 半导体膜
- [0350] 606b 半导体膜
- [0351] 606c 半导体膜
- [0352] 608 粘合层
- [0353] 613 衬底
- [0354] 622 光
- [0355] 631 绝缘膜
- [0356] 633 层间绝缘膜
- [0357] 634 层间绝缘膜
- [0358] 640 晶体管
- [0359] 641a 电极层
- [0360] 641b 电极层
- [0361] 642 电极层
- [0362] 643 导电层
- [0363] 645 栅电极层
- [0364] 656 晶体管
- [0365] 658 光电二极管复位信号线
- [0366] 659 栅极信号线
- [0367] 671 光电传感器输出信号线
- [0368] 672 光电传感器参考信号线
- [0369] 2701 框体
- [0370] 2703 框体
- [0371] 2705 显示部
- [0372] 2707 显示部
- [0373] 2711 轴部
- [0374] 2721 电源开关
- [0375] 2723 操作键
- [0376] 2725 扬声器
- [0377] 2800 框体
- [0378] 2801 框体
- [0379] 2802 显示面板
- [0380] 2803 扬声器
- [0381] 2804 麦克风
- [0382] 2805 操作键
- [0383] 2806 定位装置
- [0384] 2807 影像拍摄用透镜
- [0385] 2808 外部连接端子

- [0386] 2810 太阳电池单元
- [0387] 2811 外部储存槽
- [0388] 3001 主体
- [0389] 3002 框体
- [0390] 3003 显示部
- [0391] 3004 键盘
- [0392] 3021 主体
- [0393] 3022 触屏笔
- [0394] 3023 显示部
- [0395] 3024 操作按钮
- [0396] 3025 外部接口
- [0397] 3051 主体
- [0398] 3053 取景器
- [0399] 3054 操作开关
- [0400] 3055 显示部B
- [0401] 3056 电池
- [0402] 3057 显示部A
- [0403] 4001 衬底
- [0404] 4002 像素部
- [0405] 4003 信号线驱动电路
- [0406] 4004 扫描线驱动电路
- [0407] 4005 密封剂
- [0408] 4006 衬底
- [0409] 4008 液晶层
- [0410] 4010 晶体管
- [0411] 4011 晶体管
- [0412] 4013 液晶元件
- [0413] 4015 连接端子电极层
- [0414] 4016 端子电极层
- [0415] 4018 FPC
- [0416] 4018a FPC
- [0417] 4018b FPC
- [0418] 4019 各向异性导电膜
- [0419] 4021 绝缘膜
- [0420] 4023 绝缘膜
- [0421] 4024 绝缘膜
- [0422] 4030 电极层
- [0423] 4031 电极层
- [0424] 4033 绝缘膜



- [0425] 4510 分隔壁
- [0426] 4511 场致发光层
- [0427] 4513 发光元件
- [0428] 4514 填充材料
- [0429] 4612 空洞
- [0430] 4613 球形粒子
- [0431] 4614 填充材料
- [0432] 4615a 黑色区域
- [0433] 4615b 白色区域
- [0434] 9601 框体
- [0435] 9603 显示部
- [0436] 9605 支架



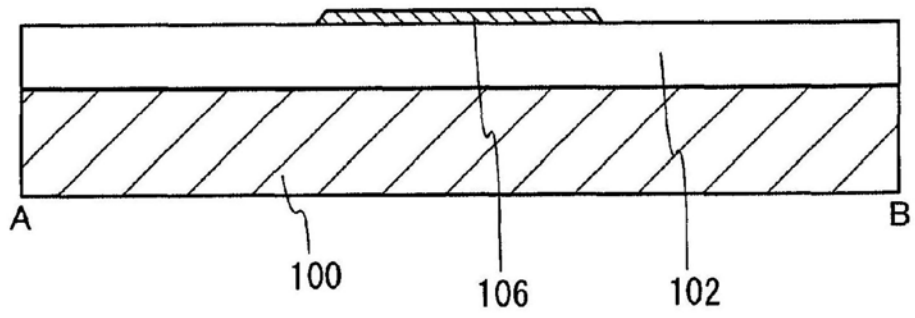


图2A

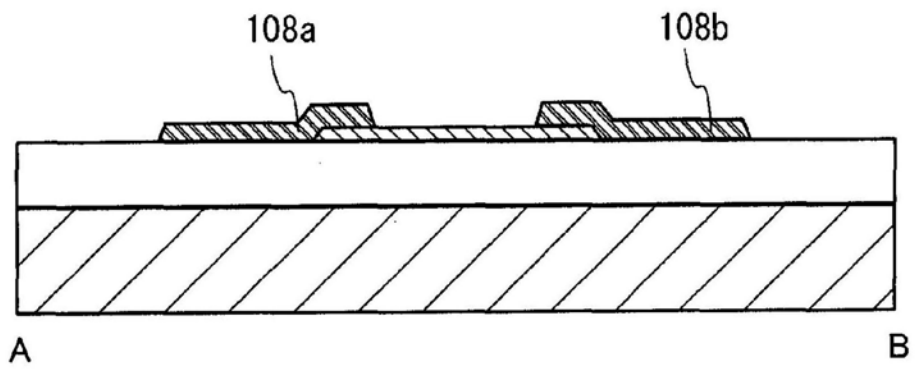


图2B

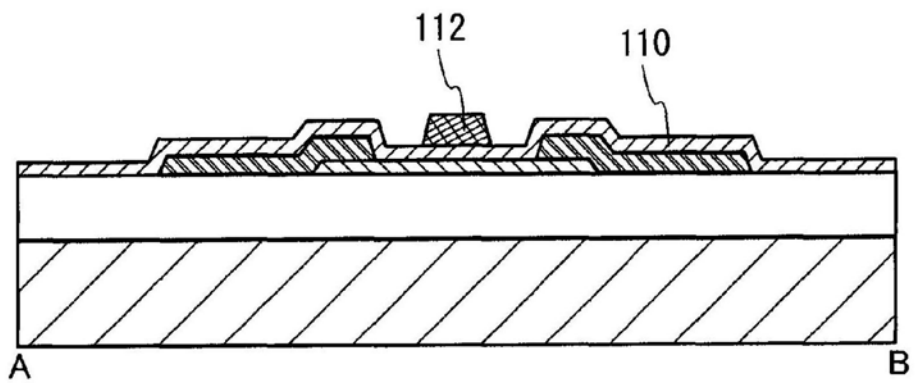


图2C

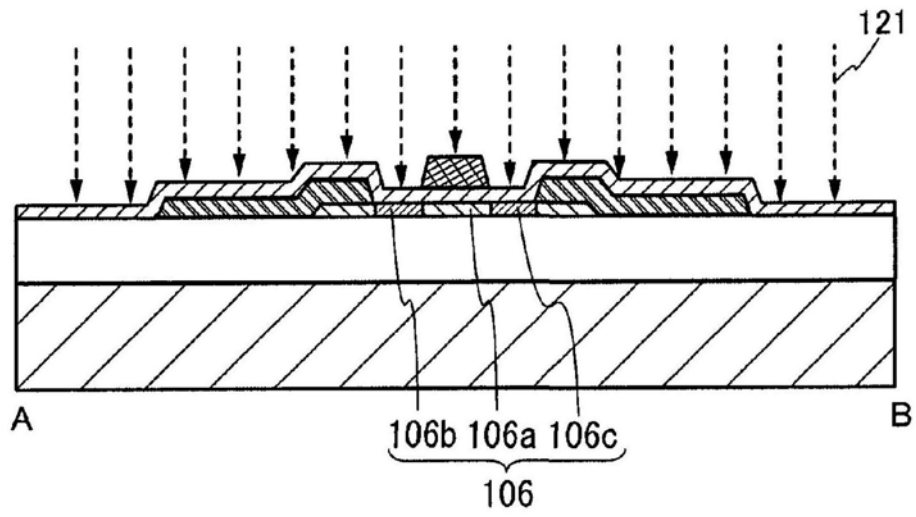


图3A

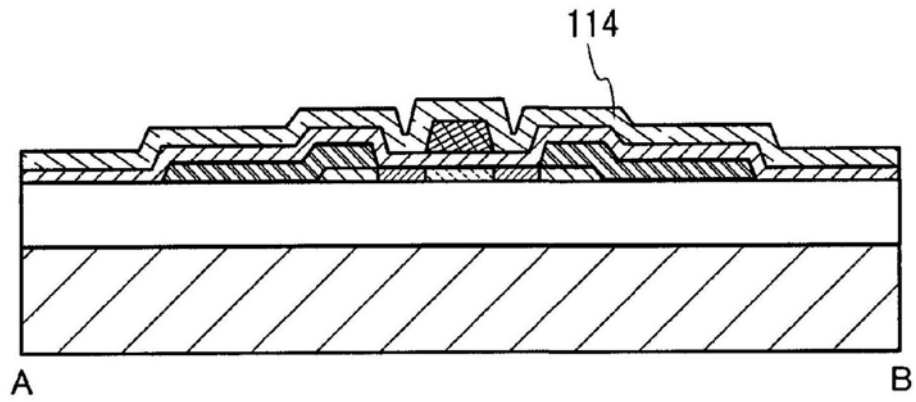


图3B

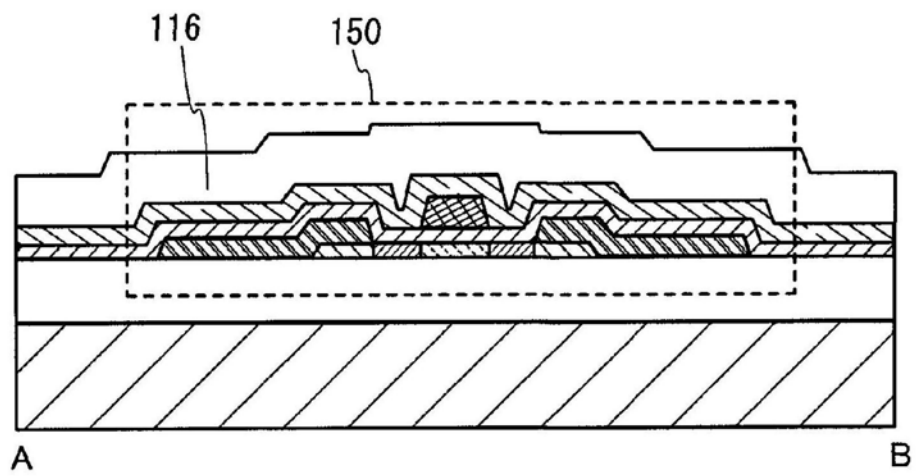


图3C

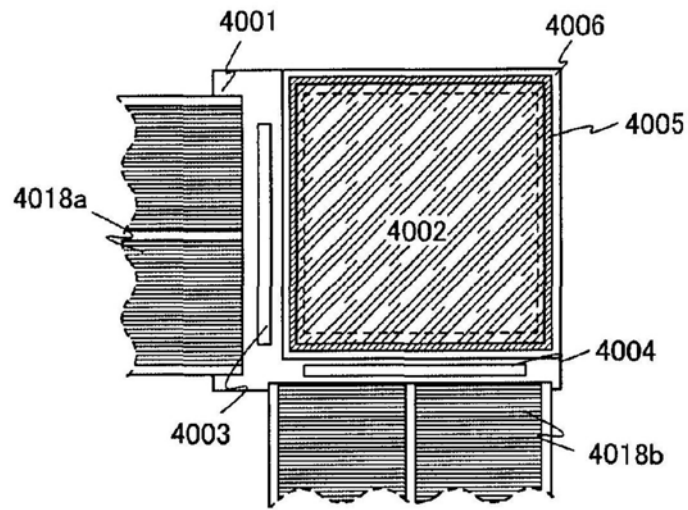


图4A

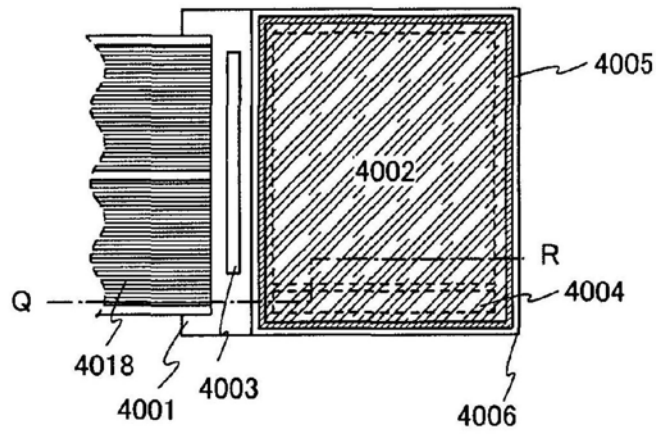


图4B

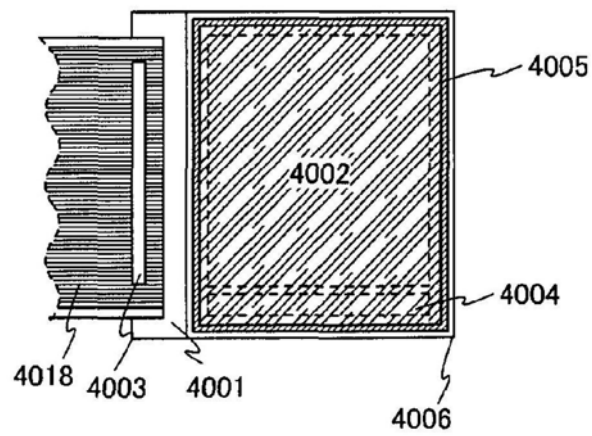


图4C

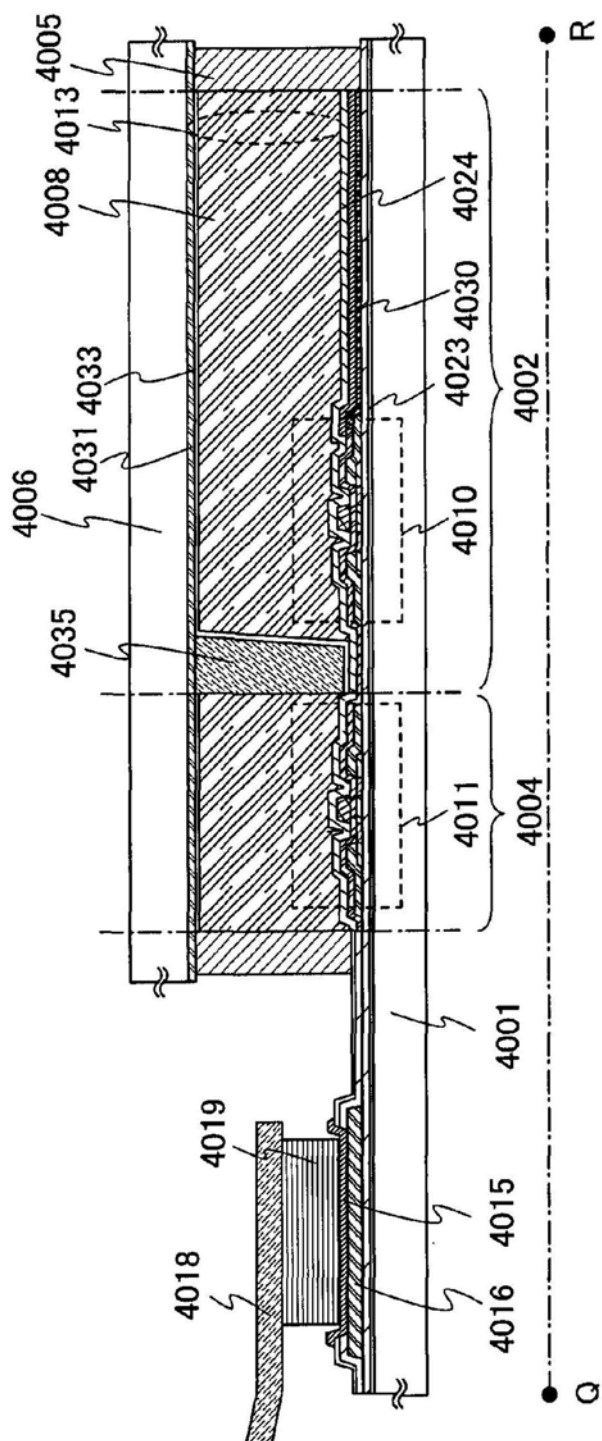


图5



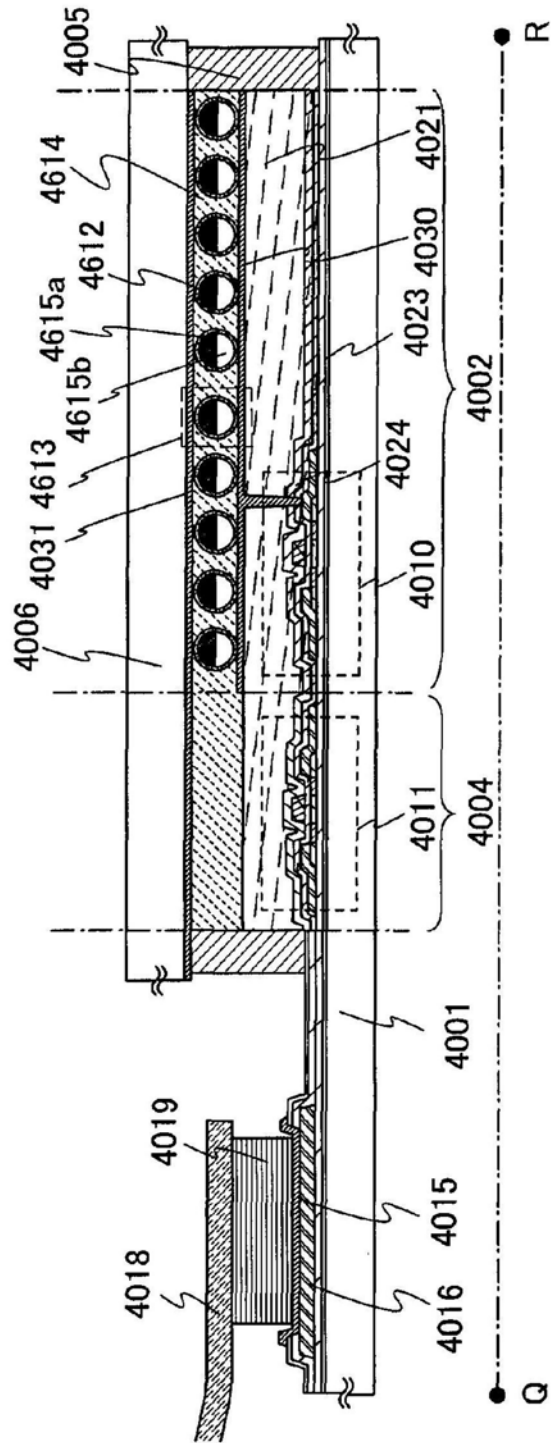


图7



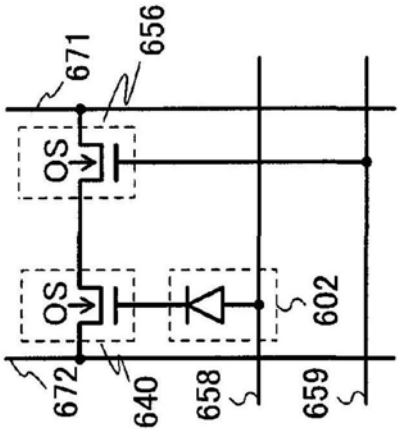


图8A

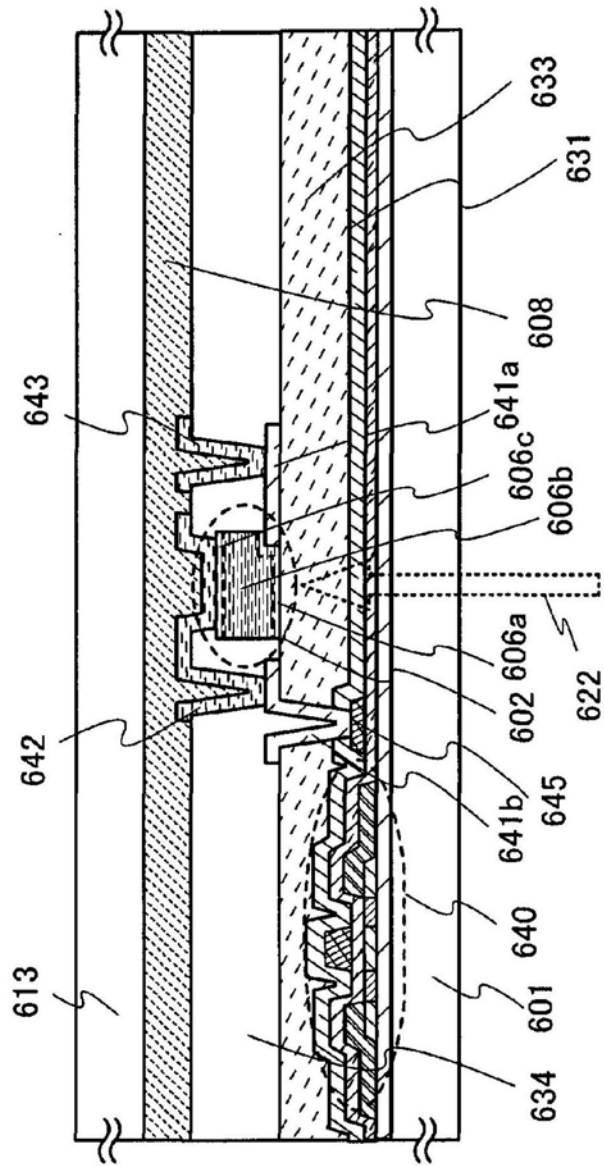


图8B

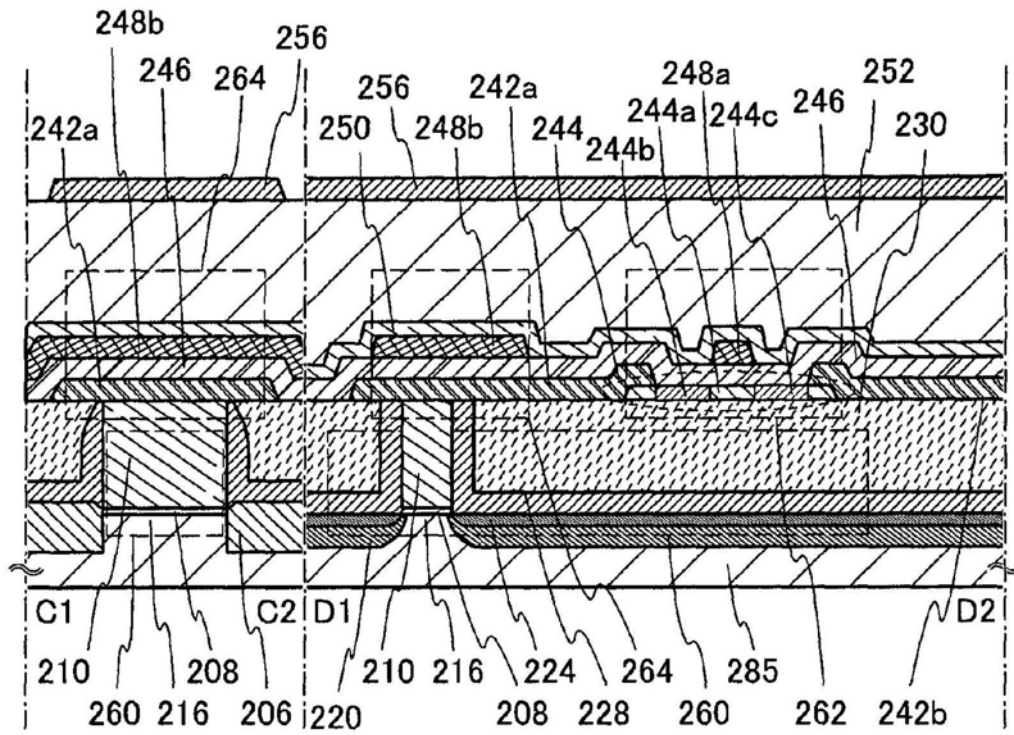


图9A

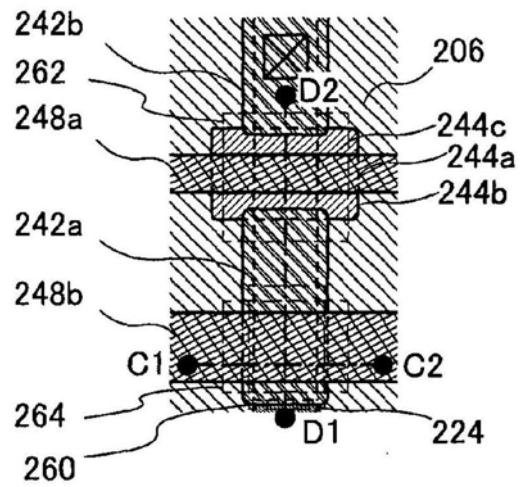


图9B

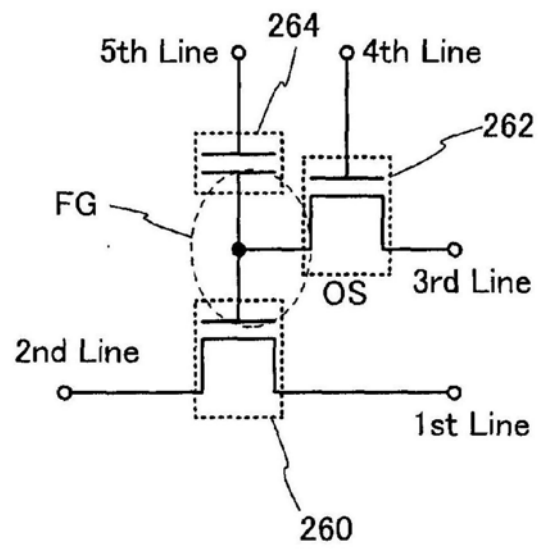


图9C

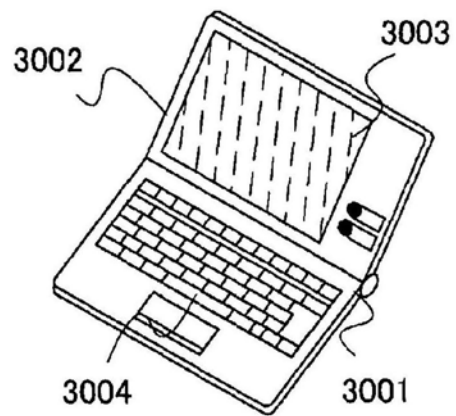


图10A

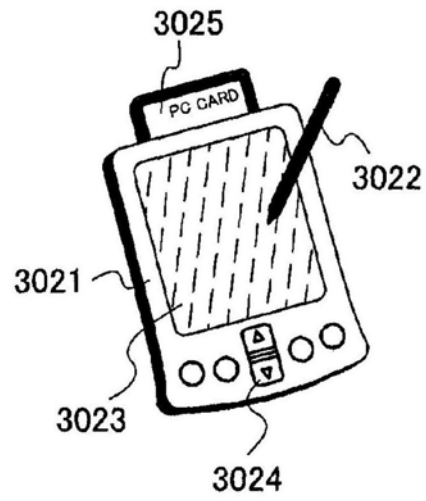


图10B

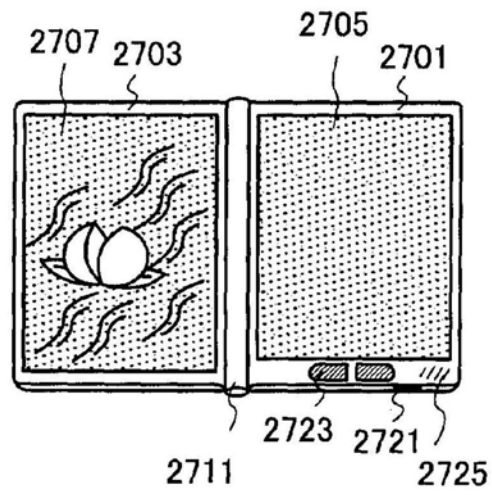


图10C

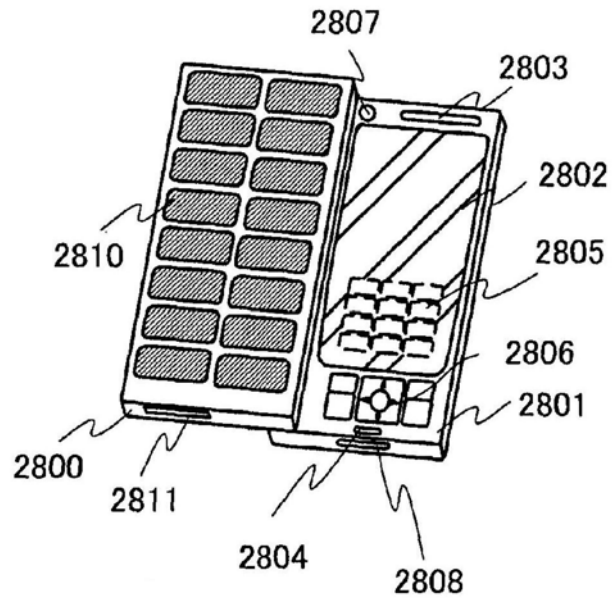


图10D

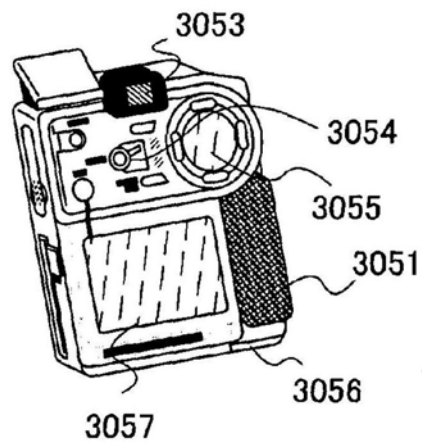


图10E

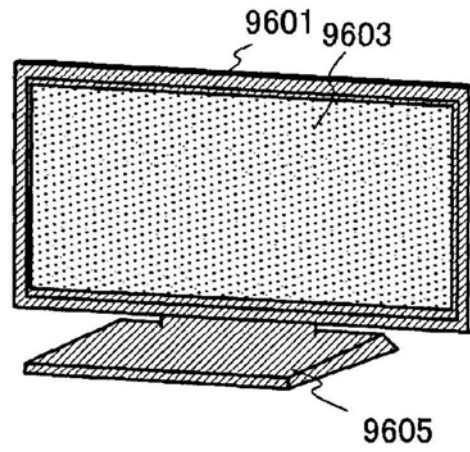


图10F

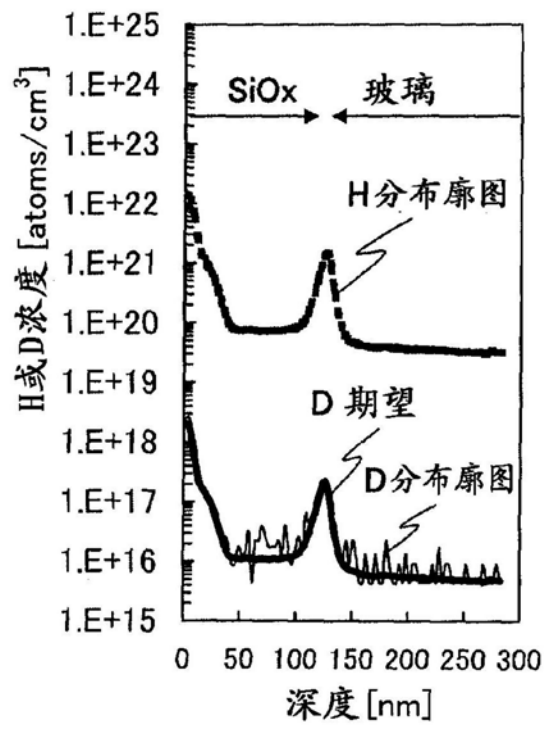


图11A1

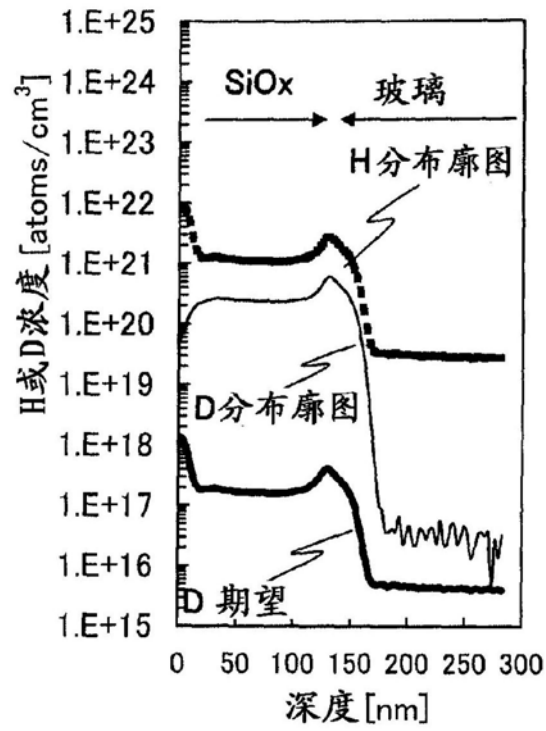


图11A2

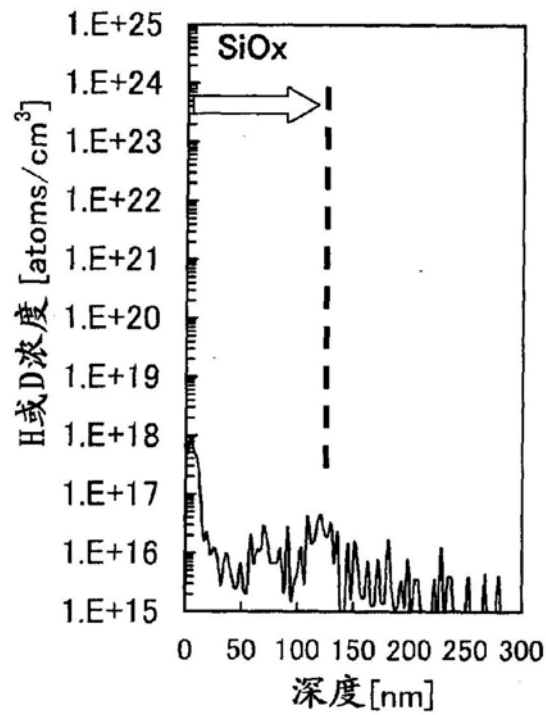


图11B1



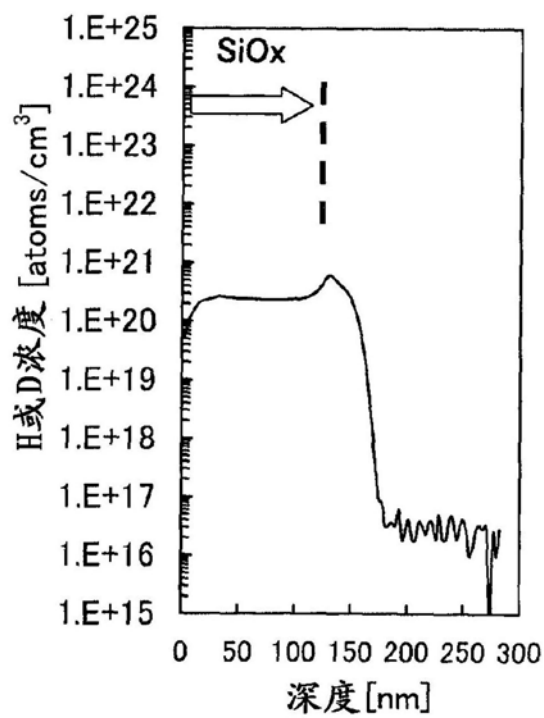


图11B2

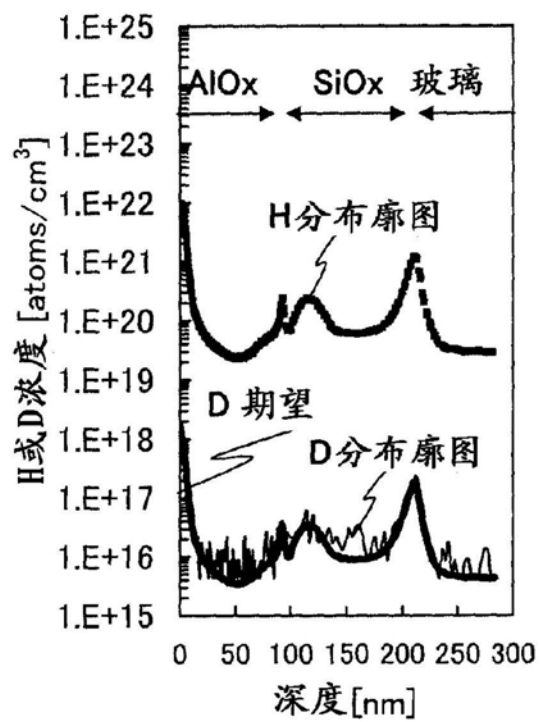


图12A1

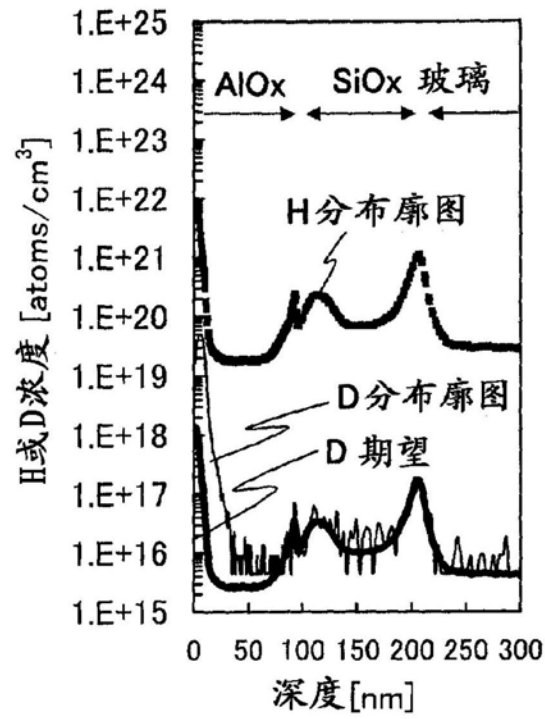


图12A2

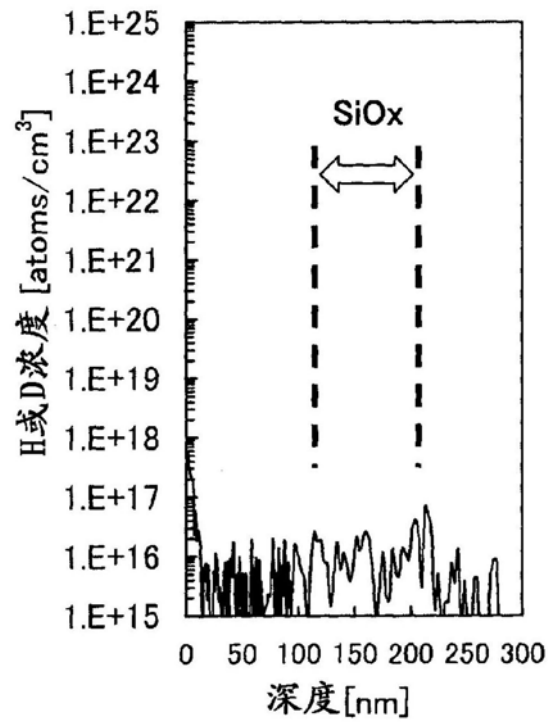


图12B1

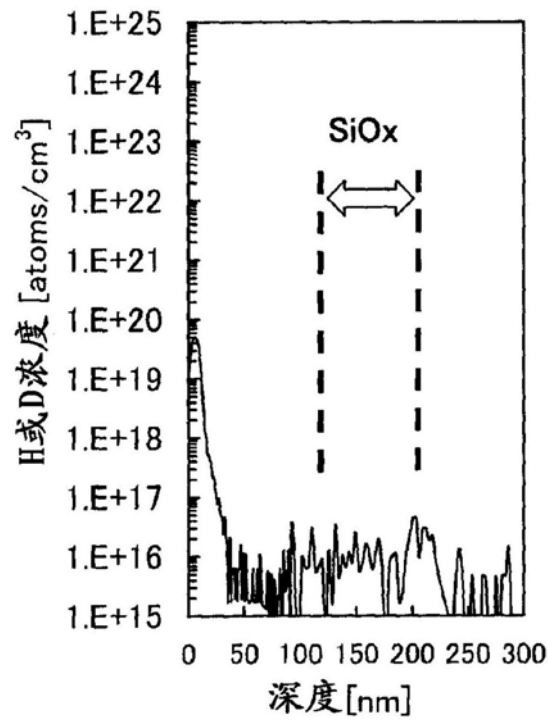


图12B2

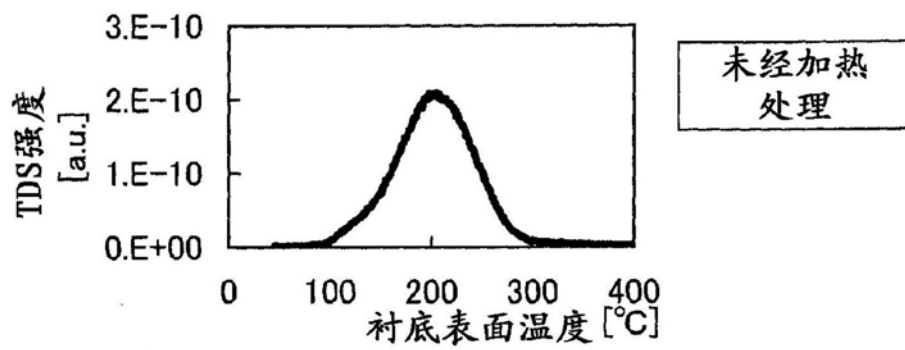


图13A

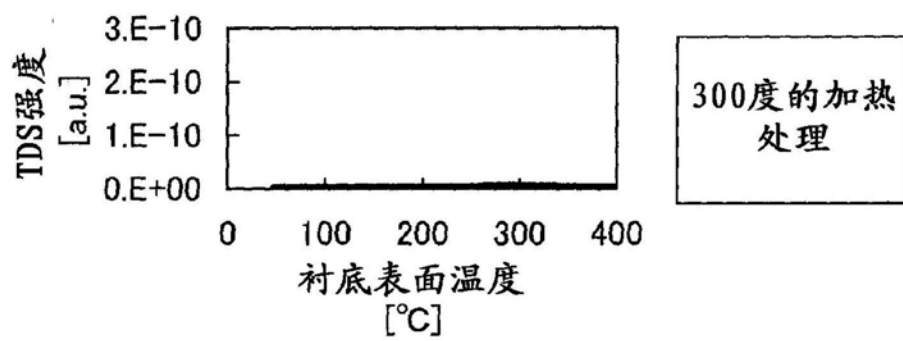


图13B

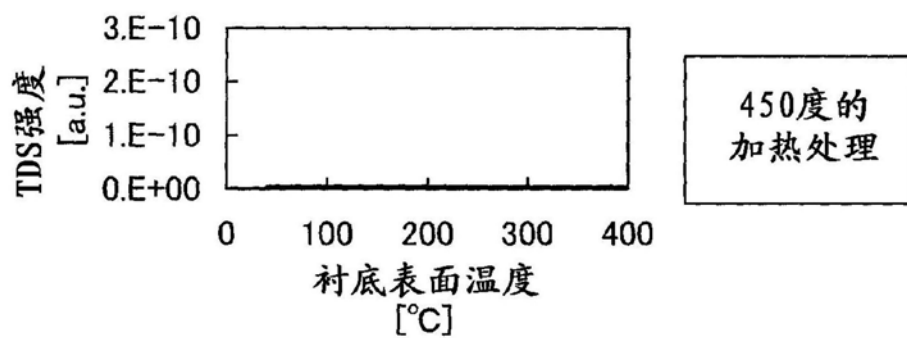


图13C

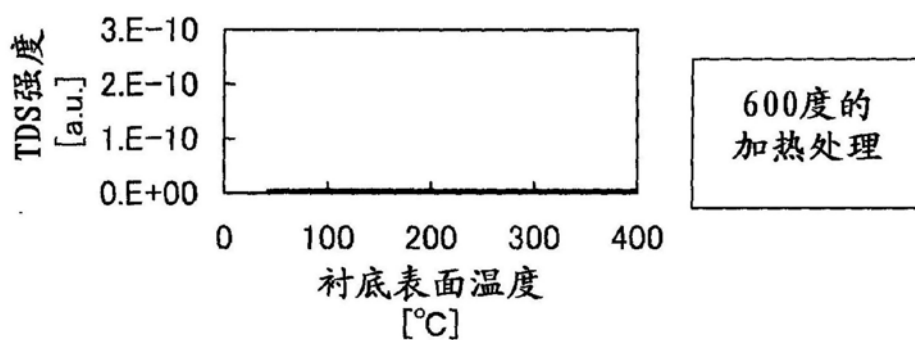


图13D

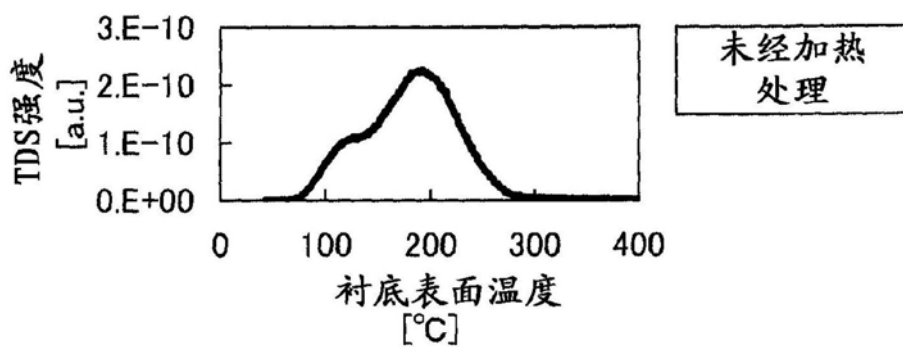


图14A

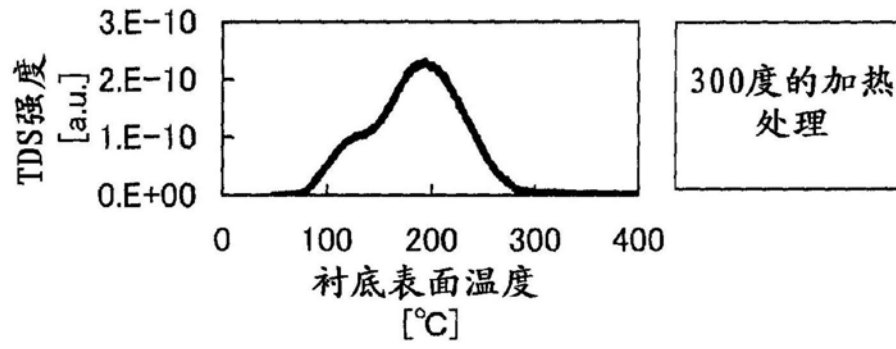


图14B

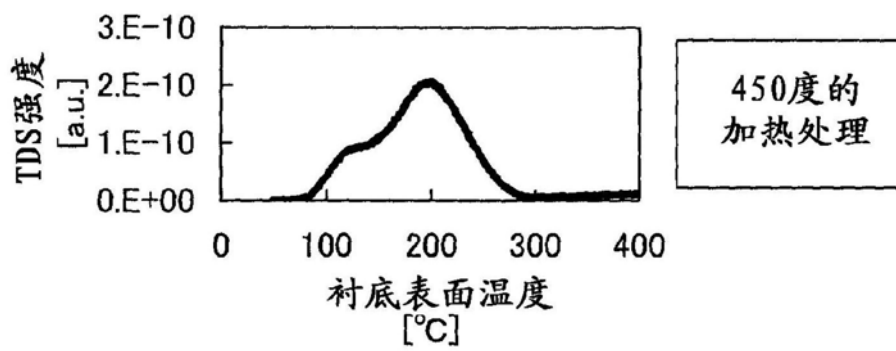


图14C

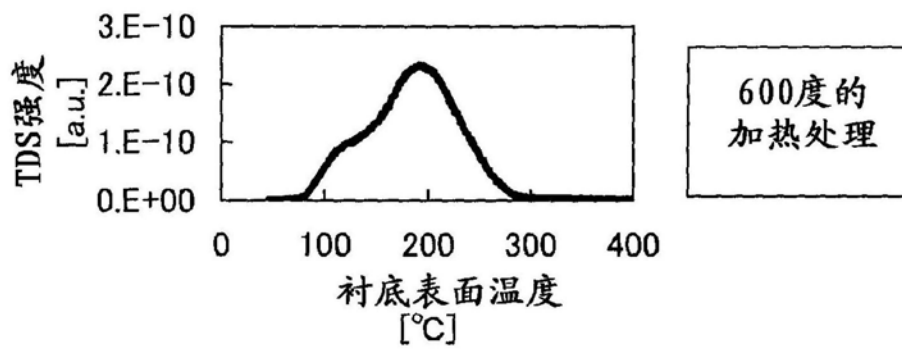


图14D

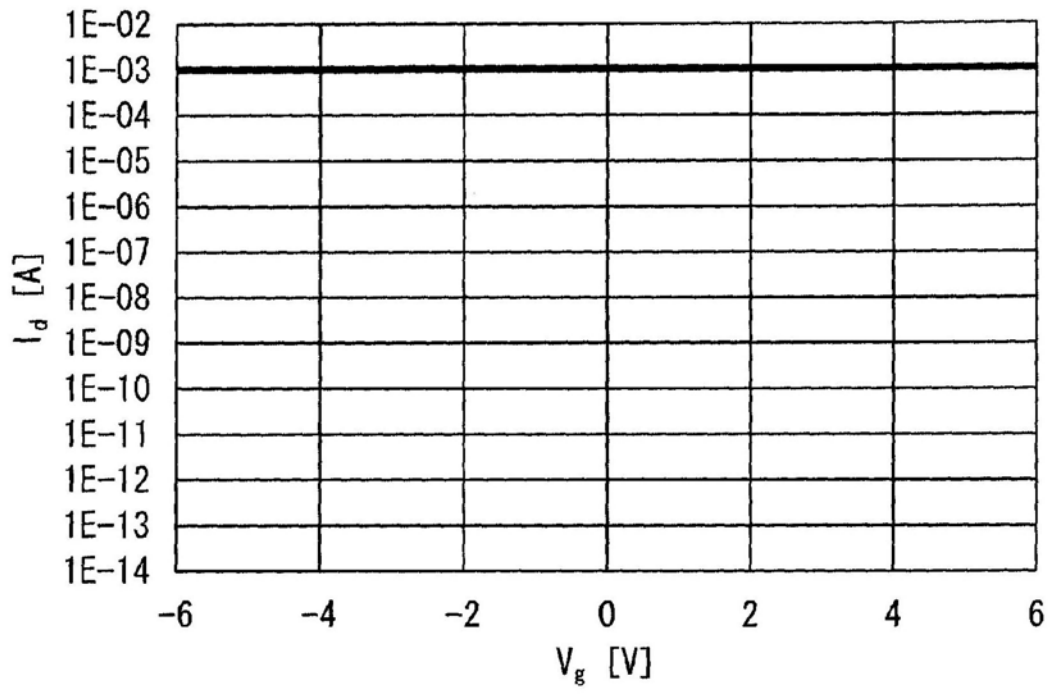


图15

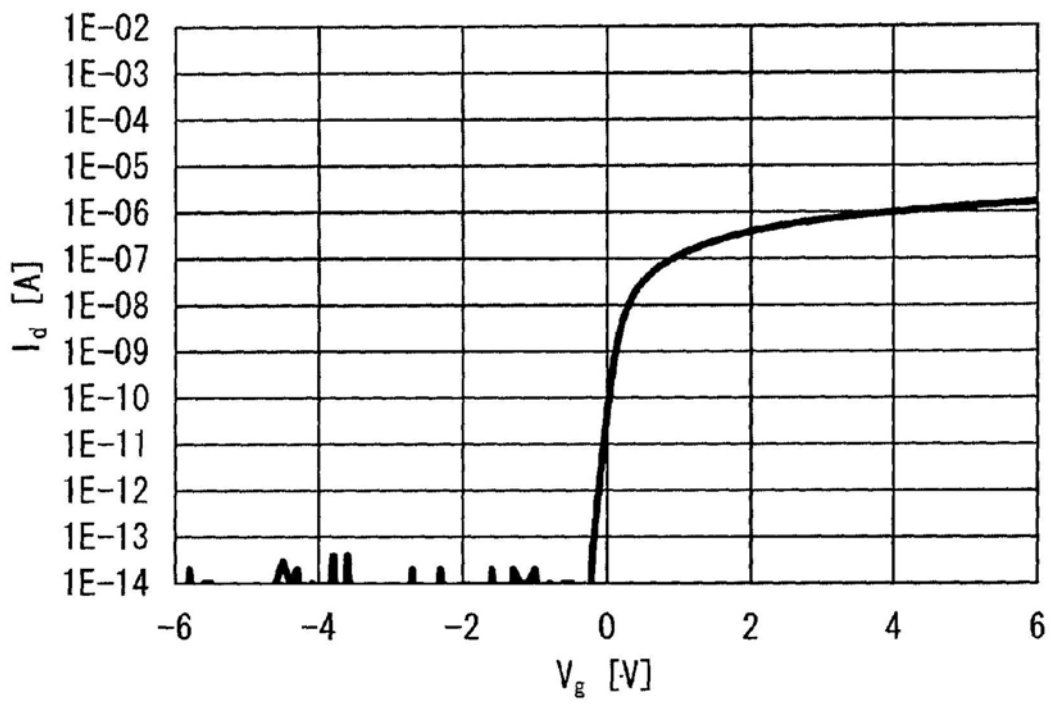


图16