



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0002380
(43) 공개일자 2022년01월06일

- (51) 국제특허분류(Int. Cl.)
H01M 10/0585 (2010.01) H01M 10/052 (2010.01)
H01M 10/0562 (2010.01)
- (52) CPC특허분류
H01M 10/0585 (2013.01)
H01M 10/052 (2013.01)
- (21) 출원번호 10-2021-7037370
- (22) 출원일자(국제) 2020년04월17일
심사청구일자 없음
- (85) 번역문제출일자 2021년11월16일
- (86) 국제출원번호 PCT/IB2020/053637
- (87) 국제공개번호 WO 2020/222067
국제공개일자 2020년11월05일
- (30) 우선권주장
JP-P-2019-087101 2019년04월30일 일본(JP)

- (71) 출원인
가부시키가이샤 한도오따이 에네루기 켄큐쇼
일본국 가나가와켄 아쓰기시 하세 398
- (72) 발명자
야마자키 순페이
일본 243-0036 가나가와켄 아쓰기시 하세 398 가
부시키가이샤 한도오따이 에네루기 켄큐쇼 내
쿠리키 카즈타카
일본 243-0036 가나가와켄 아쓰기시 하세 398 가
부시키가이샤 한도오따이 에네루기 켄큐쇼 내
(뒷면에 계속)
- (74) 대리인
장훈

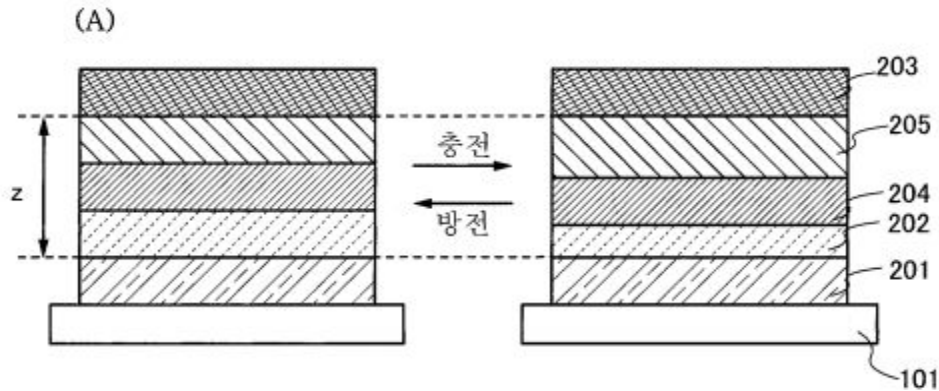
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 고체 이차 전지

(57) 요약

안전성이 높은 고체 이차 전지를 제공한다. 음극 집전체층 위에 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 1 막을 갖고, 제 1 막 위에 리튬 이온을 수송하는 기능을 갖는 제 2 막을 갖고, 제 2 막 위에 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 3 막을 갖고, 제 3 막 위에 양극 집전체층을 갖고, 제 1 막 내지 제 3 막의 총 막 두께가 충전 전후에서 같은 고체 이차 전지이다.

대표도



(52) CPC특허분류

H01M 10/0562 (2013.01)

(72) 발명자

요네다 유키코

일본 243-0036 가나가와켄 아쓰기시 하세 398 가부
시키가이샤 한도오따이 에네루기 켄큐쇼 내

타지마 료타

일본 243-0036 가나가와켄 아쓰기시 하세 398 가부
시키가이샤 한도오따이 에네루기 켄큐쇼 내

명세서

청구범위

청구항 1

고체 이차 전지로서,

리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 1 막을 갖고,

상기 제 1 막 위에 리튬 이온을 수송하는 기능을 갖는 제 2 막을 갖고,

상기 제 2 막 위에 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 3 막을 갖고,

상기 제 1 막 내지 상기 제 3 막의 총 막 두께를 충전 기간 중 유지한 채, 상기 제 1 막이 팽창되고, 상기 제 3 막이 수축되는, 고체 이차 전지.

청구항 2

고체 이차 전지로서,

음극 집전체층 위에 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 1 막을 갖고,

상기 제 1 막 위에 리튬 이온을 수송하는 기능을 갖는 제 2 막을 갖고,

상기 제 2 막 위에 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 3 막을 갖고,

상기 제 3 막 위에 양극 집전체층을 갖고,

상기 제 1 막 내지 상기 제 3 막의 총 막 두께가 충전 전후에서 같은, 고체 이차 전지.

청구항 3

고체 이차 전지로서,

음극 집전체층 위에 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 1 막을 갖고,

상기 제 1 막 위에 리튬 이온을 수송하는 기능을 갖는 제 2 막을 갖고,

상기 제 2 막 위에 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 3 막을 갖고,

상기 제 3 막 위에 음극 집전체층을 갖고,

상기 음극 집전체층과 상기 양극 집전체층 사이의 막 두께가 충전 전후에서 같은, 고체 이차 전지.

청구항 4

제 2 항 또는 제 3 항에 있어서,

상기 제 1 막이 수축되고, 상기 제 3 막이 팽창되는, 고체 이차 전지.

청구항 5

제 1 항 내지 제 4 항 중 어느 한 항에 있어서,

상기 제 2 막은 실리콘 및 산소를 포함하는, 고체 이차 전지.

청구항 6

제 1 항 내지 제 4 항 중 어느 한 항에 있어서,

상기 제 2 막 및 상기 제 3 막은 각각 실리콘 및 산소를 포함하고,

상기 제 3 막 내의 상기 실리콘에 대한 상기 산소의 혼합비는 상기 제 2 막 내의 상기 실리콘에 대한 상기 산소의 혼합비보다 낮은, 고체 이차 전지.

청구항 7

제 1 항 내지 제 6 항 중 어느 한 항에 있어서,
상기 제 2 막의 밀도는 상기 제 1 막의 밀도 및 상기 제 3 막의 밀도보다 낮은, 고체 이차 전지.

청구항 8

제 1 항 내지 제 7 항 중 어느 한 항에 있어서,
상기 막 두께는 상기 음극 집전체층과 상기 양극 집전체층 사이에 끼워지는 영역의 평균값인, 고체 이차 전지.

청구항 9

고체 이차 전지로서,
양극 집전체층 위에 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 1 막을 갖고,
상기 제 1 막 위에 리튬 이온을 수송하는 기능을 갖는 제 2 막을 갖고,
상기 제 2 막 위에 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 3 막을 갖고,
상기 제 3 막 위에 음극 집전체층을 갖고,
상기 제 2 막 및 상기 제 3 막은 각각 실리콘 및 산소를 포함하고,
상기 제 3 막 내의 상기 실리콘에 대한 상기 산소의 혼합비는 상기 제 2 막 내의 상기 실리콘에 대한 상기 산소의 혼합비보다 낮고,
상기 제 2 막의 밀도는 상기 제 1 막의 밀도 및 상기 제 3 막의 밀도보다 낮고,
충전에 의하여 상기 제 1 막은 수축되고, 상기 제 3 막은 팽창되는, 고체 이차 전지.

발명의 설명

기술 분야

- [0001] 본 발명의 일 형태는 물건, 방법, 또는 제조 방법에 관한 것이다. 또는, 본 발명은 공정(process), 기계(machine), 제품(manufacture), 또는 조성물(composition of matter)에 관한 것이다. 본 발명의 일 형태는 반도체 장치, 표시 장치, 발광 장치, 축전 장치, 조명 장치, 전자 기기, 또는 이들의 제조 방법에 관한 것이다.
- [0002] 또한, 본 명세서 중에서 전자 기기란 축전 장치를 갖는 장치 전반을 가리키고, 축전 장치를 갖는 전기 광학 장치, 축전 장치를 갖는 정보 단말 장치 등은 모두 전자 기기이다.

배경 기술

- [0003] 사용자가 휴대하거나 장착하는 전자 기기가 활발하게 개발되고 있다.
- [0004] 사용자가 휴대하거나 장착하는 전자 기기는, 전원으로서, 축전 장치의 일례인 일차 전지 또는 이차 전지를 사용하여 동작한다. 사용자가 휴대하는 전자 기기는 장시간 사용이 가능한 것이 바람직하고, 대용량 이차 전지가 이용된다. 그러나, 대용량 이차 전지는 사이즈가 커서 중량이 증가된다는 문제가 있다. 따라서, 휴대하는 전자 기기에 내장할 수 있는 소형 또는 박형이며 대용량인 이차 전지의 개발이 진행되고 있다.
- [0005] 캐리어 이온인 리튬 이온을 이동시키기 위한 매체로서 유기 용매 등의 전해액을 사용하는 리튬 이온 이차 전지가 일반적으로 보급되고 있다. 그러나, 액체를 사용하는 이차 전지에서는 액체를 사용하기 때문에, 사용 온도 범위 및 사용 전위로 인한 전해액의 분해 반응의 문제나 이차 전지 외부로의 누액의 문제가 있다. 또한, 전해액을 사용하는 이차 전지는 누액으로 인한 발화의 위험이 있다.
- [0006] 액체를 사용하지 않는 이차 전지로서 연료 전지가 있지만, 연료 전지는 전극에 귀금속을 사용하고, 고체 전해질의 재료도 고가인 디바이스이다.
- [0007] 또한, 액체를 사용하지 않는 이차 전지로서, 고체 전해질을 사용하는 고체 전지라고 불리는 축전 장치가 알려져 있다. 예를 들어 특허문헌 1이 개시(開示)되어 있다. 또한, 특허문헌 2에는 리튬 이온 이차 전지의 전해질에

수지를 사용하는 것이 기재되어 있다.

선행기술문헌

특허문헌

- [0008] (특허문헌 0001) 미국 특허공보 US8404001호
 (특허문헌 0002) 일본 공개특허공보 특개2010-245024호

발명의 내용

해결하려는 과제

- [0009] 본 발명의 일 형태는 전해액을 사용하는 종래의 리튬 이온 이차 전지보다 안전성이 높은 신규 전고체 이차 전지, 구체적으로는 박막형 고체 이차 전지(박막 전고체 전지라고도 부름)를 제공한다. 또는, 본 발명의 일 형태는, 신규 축전 장치를 제공하는 것을 과제로 한다.
- [0010] 또한, 이들 과제의 기재는 다른 과제의 존재를 방해하는 것은 아니다. 또한, 본 발명의 일 형태는 이들 과제 모두를 해결할 필요는 없는 것으로 한다. 또한, 명세서, 도면, 청구항의 기재로부터, 이들 이외의 과제를 추출할 수 있다.

과제의 해결 수단

- [0011] 본 발명의 일 형태는 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 1 막을 갖고, 제 1 막 위에 리튬 이온을 수송하는 기능을 갖는 제 2 막을 갖고, 제 2 막 위에 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 3 막을 갖고, 제 1 막 내지 상기 제 3 막의 총 막 두께를 충전 기간 중 유지한 채, 제 1 막이 팽창되고, 제 3 막이 수축되는 고체 이차 전지이다.
- [0012] 또한, 본 발명의 다른 일 형태는 양극 집전체층 위에 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 1 막을 갖고, 제 1 막 위에 리튬 이온을 수송하는 기능을 갖는 제 2 막을 갖고, 제 2 막 위에 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 3 막을 갖고, 제 3 막 위에 음극 집전체를 갖고, 제 1 막 내지 상기 제 3 막의 총 막 두께가 충전 전후에서 같은 고체 이차 전지이다.
- [0013] 또한, 본 발명의 다른 일 형태는 양극 집전체층 위에 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 1 막을 갖고, 제 1 막 위에 리튬 이온을 수송하는 기능을 갖는 제 2 막을 갖고, 제 2 막 위에 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 3 막을 갖고, 제 3 막 위에 음극 집전체층을 갖고, 양극 집전체층과 음극 집전체층 사이의 막 두께가 충전 전후에서 같은 고체 이차 전지이다.
- [0014] 상기 구성에서, 충전 중에 제 1 막이 수축되고, 제 3 막이 팽창되는 것이 바람직하다.
- [0015] 상기 구성에서, 제 2 막은 실리콘 및 산소를 포함하는 것이 바람직하다.
- [0016] 상기 구성에서, 제 2 막 및 제 3 막은 각각 실리콘 및 산소를 포함하고, 제 3 막 내의 실리콘에 대한 산소의 혼합비는 제 2 막 내의 실리콘에 대한 산소의 혼합비보다 낮은 것이 바람직하다.
- [0017] 상기 구성에서, 제 2 막의 밀도는 제 1 막의 밀도 및 제 3 막의 밀도보다 낮은 것이 바람직하다.
- [0018] 상기 구성에서, 막 두께는 음극 집전체층과 양극 집전체층 사이에 끼워지는 영역의 평균값인 것이 바람직하다.
- [0019] 또한, 본 발명의 다른 일 형태는 양극 집전체층 위에 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 1 막을 갖고, 제 1 막 위에 리튬 이온을 수송하는 기능을 갖는 제 2 막을 갖고, 제 2 막 위에 리튬 이온을 방출하는 기능 및 축적하는 기능을 갖는 제 3 막을 갖고, 제 3 막 위에 음극 집전체층을 갖고, 제 2 막 및 제 3 막은 각각 실리콘 및 산소를 포함하고, 제 3 막 내의 상기 실리콘에 대한 산소의 혼합비는 제 2 막 내의 실리콘에 대한 산소의 혼합비보다 낮고, 제 2 막의 밀도는 제 1 막의 밀도 및 제 3 막의 밀도보다 낮고, 충전에 의하여 제 1 막은 수축되고, 제 3 막은 팽창되는 고체 이차 전지이다.

발명의 효과

- [0020] 본 발명의 일 형태에 의하여 안전성이 높은 신규 전고체 이차 전지, 구체적으로는 박막형 고체 이차 전지를 제공할 수 있다. 또한, 본 발명의 일 형태는 신규 축전 장치를 제공할 수 있다.
- [0021] 또한, 박막형 고체 이차 전지는 양극 활물질층, 고체 전해질층, 및 음극 활물질층을 한 조합으로 하는 적층의 수를 증가시킴으로써, 직렬 접속 또는 병렬 접속으로 다층 적층화할 수 있어, 전압이나 용량을 크게 할 수 있다.
- [0022] 또한, 박막형 고체 이차 전지는 면적을 크게 하는 것에 의해서도 용량을 크게 할 수 있다.
- [0023] 또한, 박리 전지 기술을 사용함으로써, 면적을 크게 한 후에 원하는 사이즈로 구부릴 수 있다.

도면의 간단한 설명

- [0024] 도 1은 본 발명의 일 형태를 도시한 단면도이다.
- 도 2의 (A) 및 (B)는 본 발명의 일 형태를 도시한 단면도이다.
- 도 3은 본 발명의 일 형태를 도시한 단면도이다.
- 도 4의 (A) 및 (B)는 본 발명의 일 형태를 도시한 상면도 및 단면도이다.
- 도 5는 본 발명의 일 형태를 도시한 단면도이다.
- 도 6은 본 발명의 일 형태의 고체 이차 전지의 제작 흐름을 설명하는 도면이다.
- 도 7은 고체 이차 전지의 제조 장치의 상면 모식도이다.
- 도 8은 고체 이차 전지의 제조 장치의 일부의 단면도이다.
- 도 9의 (A)는 전지 셀의 일례를 도시한 사시도이고, 도 9의 (B)는 회로의 사시도이고, 도 9의 (C)는 전지 셀과 회로를 중첩시킨 경우의 사시도이다.
- 도 10의 (A)는 전지 셀의 일례를 도시한 사시도이고, 도 10의 (B)는 회로의 사시도이고, 도 10의 (C) 및 (D)는 전지 셀과 회로를 중첩시킨 경우의 사시도이다.
- 도 11은 반도체 장치의 구성예를 도시한 도면이다.
- 도 12는 반도체 장치의 구성예를 도시한 도면이다.
- 도 13의 (A), (B), (C)는 반도체 장치의 구성예를 도시한 도면이다.
- 도 14의 (A)는 전지 셀의 사시도이고, 도 14의 (B)는 전자 기기의 일례를 도시한 도면이다.
- 도 15의 (A) 내지 (C)는 전자 기기의 일례를 도시한 도면이다.
- 도 16은 실시예에 따른 고체 전해질층의 충방전 특성을 설명하는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0025] 이하에서는, 본 발명의 실시형태에 대하여 도면을 사용하여 자세히 설명한다. 다만, 본 발명은 이하의 설명에 한정되지 않고, 그 형태 및 자세한 사항을 다양하게 변경할 수 있다는 것은 통상의 기술자라면 용이하게 이해할 수 있다. 또한, 본 발명은 이하에 나타내는 실시형태의 기재 내용에 한정하여 해석되는 것은 아니다.
- [0026] (실시형태 1)
- [0027] 도 1 그리고 도 2의 (A) 및 (B)를 사용하여 본 발명의 일 형태의 고체 이차 전지에 대하여 설명한다. 또한, 본 명세서에서, 고체 이차 전지의 단층 셀이란, 양극 집전체, 양극 활물질층, 고체 전해질층, 음극 활물질층, 및 음극 집전체층을 적어도 갖는 한 조합의 유닛을 가리키는 것으로 한다.
- [0028] 또한, 본 명세서 등에서, 충전이란 전지의 내부에서 양극으로부터 음극으로 리튬 이온을 이동시키고, 외부 회로에서 양극으로부터 음극으로 전자를 이동시키는 것을 말한다. 양극 활물질에 대해서는 리튬 이온을 이탈시키는 것을, 또는 음극 활물질에 대해서는 리튬 이온을 삽입하는 것을 충전이라고 한다.
- [0029] <고체 이차 전지의 구성예 1>
- [0030] 도 1에 도시된 단층 셀(150)에서는 기관(101) 위에 양극 집전체층(201), 양극 활물질층(204), 고체 전해질층

(202), 음극 활물질층(205), 및 음극 집전체층(203)이 이 순서대로 적층되어 있다. 또한, 적층의 순서는 반대이어도 좋다. 즉, 기판(101) 위에, 음극 집전체층(203), 음극 활물질층(205), 고체 전해질층(202), 양극 활물질층(204), 및 양극 집전체층(201)이 이 순서대로 적층되어도 좋다.

[0031] 기판(101)으로서는 세라믹 기판, 유리 기판, 플라스틱 기판, 실리콘 기판, 및 금속 기판 등을 들 수 있다.

[0032] 양극 집전체층(201)이나 음극 집전체층(203)의 재료로서는, Al, Ti, Cu, Au, Cr, W, Mo, Ni, 및 Ag 등에서 선택되는 1종류 또는 복수 종류의 도전 재료를 사용한다. 성막 방법으로는 스퍼터링법 및 증착법 등을 사용할 수 있다. 또한, 스퍼터링법에서는, 메탈 마스크를 사용함으로써 선택적으로 성막할 수 있다. 또한, 레지스트 마스크 등을 사용하여 드라이 에칭이나 웨트 에칭에 의하여 선택적으로 제거함으로써, 도전막을 패터닝하여도 좋다.

[0033] 리튬 코발트 산화물(LiCoO₂ 및 LiCo₂O₄ 등)을 주성분으로 하는 스퍼터링 타겟이나 리튬 망가니즈 산화물(LiMnO₂ 및 LiMn₂O₄ 등)을 주성분으로 하는 스퍼터링 타겟이나, 리튬 니켈 산화물(LiNiO₂ 및 LiNi₂O₄ 등)을 사용하여 양극 활물질층(204)을 스퍼터링법에 의하여 성막할 수 있다. 또한, 리튬 망가니즈 코발트 산화물(LiMnCoO₄ 및 Li₂MnCoO₄ 등), 니켈 코발트 망가니즈의 삼원계 재료(LiNi_{1/3}Mn_{1/3}Co_{1/3}O₂: NCM), 및 니켈 코발트 알루미늄의 삼원계 재료(LiNi_{0.8}Co_{0.15}Al_{0.05}O₂: NCA) 등을 사용할 수도 있다. 상술한 재료는 충전 시에 리튬 이온이 이탈되고, 방전 시에 리튬 이온이 축적된다.

[0034] 음극 활물질층(205)은 스퍼터링법 등을 사용하여 실리콘을 주성분으로 하는 막, 탄소를 주성분으로 하는 막, 산화 타이타늄막, 산화 바나듐막, 산화 인듐막, 산화 아연막, 산화 주석막, 및 산화 니켈막 등을 사용할 수 있다. 주석, 갈륨, 및 알루미늄 등의 Li와 합금화되는 막을 사용할 수 있다. 또한, 이들의 합금화되는 금속 산화막을 사용하여도 좋다. 또한, 음극 활물질층(205)으로서 Li 금속막을 사용하여도 좋다. 또한, 리튬 타이타늄 산화물(Li₄Ti₅O₁₂, LiTi₂O₄ 등)을 사용하여도 좋고, 이 중에서도 실리콘 및 산소를 포함하는 막이 바람직하다. 상술한 재료는 충전 시에 리튬 이온이 축적되고, 방전 시에 리튬 이온이 이탈된다.

[0035] 상술한 바와 같이, 충전 시에는 양극 활물질층(204)으로부터 리튬 이온이 이탈되기 때문에, 양극 활물질층(204)의 막 두께가 감소되는 경우가 있다. 또한, 충전 시에는 음극 활물질층(205)에 리튬 이온이 축적되기 때문에, 음극 활물질층(205)의 막 두께가 증대되는 경우가 있다. 즉, 충전 전후에서, 음극 활물질층(205), 고체 전해질층(202), 및 양극 활물질층(204)의 총 막 두께가 변화되는 경우가 있다. 음극 활물질층(205)의 막 두께의 증가분이 양극 활물질층(204)의 막 두께의 감소분보다 큰 경우, 충전에 의하여 단층 셀(150)의 막 두께가 증가된다. 단층 셀(150)의 막 두께가 증대되면, 전지에 변형 또는 크랙이 생겨, 전지 특성, 특히 사이클 특성이 악화될 우려가 있다.

[0036] 여기서, 본 발명자들은 양극 활물질 및 음극 활물질의 재질 및 막 두께를 조정함으로써, 충전 기간 중 단층 셀(150)의 막 두께를 유지할 수 있는 것을 발견하였다.

[0037] 도 2의 (A)에서는 충전에 의한 양극 활물질층의 막 두께의 감소와 충전에 의한 음극 활물질층의 막 두께의 증가를 동등하게 함으로써, 양극 활물질층(204), 고체 전해질층(202), 및 음극 활물질층(205)의 총 막 두께 z가 충전 기간 중 및 충전 전후에서 유지되는 모습을 도시하였다. 즉, 본 발명의 일 형태의 고체 이차 전지는 양극 집전체와 음극 집전체층 사이의 막 두께가 충전 전후에서 동등하다. 이 경우, 전해질층의 막 두께는 충전 기간 중 및 충전 전후에서 유지된다. 또한, 도 2의 (A)에서는 충전 후의 방전에 의하여 음극 활물질층(205) 및 양극 활물질층(204)의 막 두께는 각각 충전 전의 상태로 되돌아갈 수 있다. 또한, 본 명세서에서는, 충전 시와 방전 시의 막 두께의 변화 및 측정값의 차이가 5% 이내인 경우, "동등하다" 또는 "같다"고 간주한다.

[0038] 본 발명의 일 형태의 고체 이차 전지에 사용되는 양극 활물질층(204)과 음극 활물질층(205)의 조합으로서, 양극 활물질층(204)에 리튬 코발트 산화물을 사용하고, 음극 활물질층(205)에 실리콘 및 산소를 포함하는 재료를 사용하는 것이 바람직하다. 이 경우, 충전에 의한 리튬 코발트 산화물의 막 두께의 감소 비율이 실리콘 및 산소를 포함하는 재료의 막 두께의 증가 비율보다 작은 경우가 많다. 그러므로, 양극 활물질층(204)은 음극 활물질층(205)보다 두꺼운 것이 바람직하다.

[0039] 또한, 본 발명의 일 형태의 고체 이차 전지가 갖는 고체 전해질층(202)은 음극의 막 두께의 증가 및 양극의 막 두께의 감소에 따라 막 두께가 변화되는 기능을 가져도 좋다. 도 2의 (B)에서는, 충전 전후에서 음극 활물질층(205) 및 양극 활물질층(204)의 총 막 두께가 증대되는 경우에 고체 전해질층(202)의 막 두께가 감소됨으로써,

양극 활물질층(204), 고체 전해질층(202), 및 음극 활물질층(205)의 총 막 두께 z 가 충방전 전후에서 유지되는 모습을 도시하였다. 즉, 본 발명의 일 형태의 고체 이차 전지는 양극 집전체와 음극 집전체층 사이의 막 두께가 충방전 기간 중 및 충방전 전후에서 동등하다. 또한, 도 2의 (A)에서는 충전 후의 방전에 의하여 음극 활물질층(205), 고체 전해질층(202), 및 양극 활물질층(204)의 막 두께는 각각 충전 전의 상태로 되돌아갈 수 있다. 이 경우, 고체 전해질층(202)의 막 밀도는 낮은 것이 바람직하고, 고체 전해질층(202)의 막 밀도는 양극 활물질층(204)의 막 밀도 및 음극 활물질층(205)의 막 밀도보다 낮은 것이 바람직하다.

- [0040] 또한, 고체 전해질층(202)은 진공 증착법에 의하여 성막되는 것이 바람직하다. 진공 증착법을 사용함으로써, 고체 전해질층(202)은 상술한 막 두께가 변화되는 기능을 갖는 막이 간편하게 될 수 있다.
- [0041] 또한, 진공 증착법으로서, 복수의 증착원을 사용하는 공증착을 간편하게 수행할 수 있다. 그러므로, 상이한 실리콘과 산소의 비율(O/Si)을 갖는 재료를 공증착함으로써, 고체 전해질층(202)의 실리콘과 산소의 비율(O/Si)을 조정할 수 있다. 또한, 고체 전해질층(202)은 스퍼터링법으로도 제작할 수 있다.
- [0042] 고체 전해질층(202)의 실리콘과 산소의 비율(O/Si)은 0보다 크고 2보다 작은 것이 바람직하다. 이러한 범위로 함으로써, 리튬 이온이 확산되기 쉬우며 전자 전도성이 없는 고체 전해질층을 실현할 수 있다. 또한, 전해질이 되는 실리콘 산화물 및 Li를 포함하는 유기물을 공증착함으로써, Li 및 C를 도핑하여 Li 이온의 전도도를 높일 수도 있다.
- [0043] 또한, 고체 전해질층(202)을 적층 구조로 하여도 좋고, 적층으로 하는 경우, 인산 리튬(Li₃PO₄)에 질소를 첨가한 재료(Li₃PO_{4-y}N_y: LiPON이라고도 불림)를 하나의 층에 적층하여도 좋다. 또한, $y > 0$ 이다.
- [0044] 또한, 고체 전해질층(202)의 실리콘과 산소의 비율(O/Si)은 음극 활물질층(205)의 실리콘과 산소의 비율(O/Si)보다 높은 것이 바람직하다. 상기 구성으로 함으로써, 고체 전해질층(202)에서는 리튬 이온이 확산되기 쉬워지고, 음극 활물질층(205)에서는 리튬 이온이 이탈되거나 또는 축적되기 쉬워지기 때문에, 양호한 특성을 갖는 고체 이차 전지로 할 수 있다. 또한, 음극 활물질층(205)의 열팽창률은 고체 전해질층(202)의 열팽창률보다 낮은 것이 바람직하다.
- [0045] 상술한 양극 활물질층(204), 고체 전해질층(202), 및 음극 활물질층(205)의 총 막 두께를 측정하는 경우, 양극 집전체층(201)과 음극 집전체층(203) 사이에 끼워지는 영역의 평균값을 산출하는 것이 바람직하다. 평균값을 산출하는 경우, 적어도 3점 이상의 막 두께를 사용하여 산출하는 것이 바람직하다. 또한, 본 발명의 일 형태의 고체 이차 전지는 도 3에 도시된 바와 같이, 음극 집전체층(203)의 평면 면적이 양극 집전체층(201)의 평면 면적보다 작아지도록 배치되어도 좋다. 이 경우, 도 3 중 x 로 나타낸 영역이 양극 집전체층(201)과 음극 집전체층(203) 사이에 끼워지는 영역이고, x 로 나타낸 영역으로부터 양극 활물질층(204), 고체 전해질층(202), 및 음극 활물질층(205)의 총 막 두께 및 그 막 두께의 평균값을 산출하는 것이 바람직하다. 또한, 도 3에 나타낸 단면도는 본 발명의 일 형태의 고체 이차 전지의 일부이고, 단부는 동그스름하고, 한쪽 단부만을 도시하였다.
- [0046] 또한, 단층 셀(150)이 갖는 양극 집전체층(201), 양극 활물질층(204), 고체 전해질층(202), 음극 활물질층(205), 및 음극 집전체층(203)의 성막 방법에 특별히 한정은 없지만, 진공 증착법이나 스퍼터링법을 사용하여 제작할 수 있다. 스퍼터링법으로서는, 예를 들어, 반응성 스퍼터링법, 콜리메이트 스퍼터링법, 저압 롱 쓰로우 스퍼터링법(Long Throw Sputtering), 이온화 스퍼터링법(언밸런스 마그넷을 사용한 스퍼터링법을 포함함), DC 전력과 RF 전력을 중첩시킨 스퍼터링법, 기관 축의 용량을 변경할 수 있는 스퍼터링법, 기관 축에 바이어스를 인가하는 스퍼터링법, 또는 이들을 조합한 스퍼터링법 등을 사용할 수 있다.
- [0047] 또한, 스퍼터링법에 의하여 음극 활물질층(205) 또는 고체 전해질층(202)이, 실리콘 및 산소를 갖는 막을 사용하여 형성되는 경우, 스퍼터링 타겟으로서는 다양한 타겟을 사용할 수 있고, 예를 들어 단결정 실리콘, 다결정 실리콘 등을 사용할 수 있다.
- [0048] 또한, 상기 양극 집전체층이나 음극 집전체층은 스퍼터링법으로 성막된 경우, 양극 활물질층 또는 음극 활물질층은 스퍼터링법으로 형성되는 것이 바람직하다. 스퍼터링 장치는 동일한 체임버 내 또는 복수의 체임버를 사용하여 연속적으로 성막을 수행할 수도 있고, 멀티 체임버 방식의 제조 장치나 인라인 방식의 제조 장치로 할 수도 있다. 스퍼터링법은 체임버 및 스퍼터링 타겟을 사용하며 양산에 적합한 제조 방법이다. 또한, 스퍼터링법은 얇게 성형할 수 있어, 성막 특성이 우수하다.
- [0049] 또한, 스퍼터링법에 특별히 한정되지 않고, 양극 활물질층 또는 음극 활물질층은 기상법(진공 증착법, 용사법, 펄스 레이저 퇴적법(PLD법), 이온 플레이팅법, 콜드 스프레이법, 및 에어로졸 테포지션법)을 사용할 수도 있다.

또한, 에어로졸 데포지션(AD)법은 기판을 가열하지 않고 성막을 수행하는 방법이다. 에어로졸이란, 가스 중에 분산되어 있는 미립자를 의미한다.

- [0050] 또한, CVD법이나 ALD(Atomic layer Deposition)법을 사용하여, 양극, 음극, 양극 활물질층, 또는 음극 활물질층을 성막하여도 좋다.
- [0051] <고체 이차 전지의 구성예 2>
- [0052] 또한, 도 1과 상이한 적층 순서로 하는 예를 도 4의 (A) 및 (B)에 도시하였다. 도 4의 (A)는 상면도이고, 도 4의 (B)는 도 4의 (A) 중의 선 AA'를 따라 자른 단면도에 대응한다.
- [0053] 도 4의 (B)에 도시된 바와 같이, 기판(101) 위에는 음극 집전체층(203)을 형성하고, 음극 집전체층(203) 위에 음극 활물질층(205), 고체 전해질층(202), 양극 활물질층(204), 양극 집전체층(201), 및 보호층(206)이 이 순서대로 적층되어 있다.
- [0054] 메탈 마스크를 사용하여 이들 막을 각각 형성할 수 있다. 스퍼터링법으로 음극 집전체층(203), 음극 활물질층(205), 양극 활물질층(204), 양극 집전체층(201), 및 보호층(206)을 선택적으로 형성하면 좋다. 또한, 공증착법을 사용하며, 메탈 마스크를 사용함으로써 고체 전해질층(202)을 선택적으로 형성한다. 고체 전해질층(202)의 성막은 Si 분말(SiO)을 증착시키거나, 또는 상이한 산소와 실리콘의 비율(O/Si)을 갖는 복수의 Si 분말(SiO)을 공증착시킴으로써 수행한다. 또한, 공증착은 저항 가열원 또는 전자 빔 증착원을 사용한다. 또한, Si 분말(SiO)에 한정되지 않고, 입자 형상, 펠릿 형상의 것을 사용하여도 좋다.
- [0055] 도 4의 (A)에 도시된 바와 같이, 음극 집전체층(203)의 일부를 노출시켜 음극 단자부를 형성한다. 음극 단자부 이외의 영역은 보호층(206)으로 덮여 있다. 또한, 양극 집전체층(201)의 일부를 노출시켜 양극 단자부를 형성한다. 양극 단자부 이외의 영역은 보호층(206)으로 덮여 있다.
- [0056] 또한, 보호층(206)으로서는, 질화 실리콘막(SiN막이라고도 부름)을 사용한다. 질화 실리콘막은 스퍼터링법으로 성막한다.
- [0057] 이상의 일련의 공정에 의하여 도 4의 (A)에 도시된 박막형 고체 이차 전지를 제조할 수 있다.
- [0058] (실시형태 2)
- [0059] 실시형태 1에서는 단층 셀의 예를 나타내었지만, 본 실시형태에서는 다층 셀의 예를 나타낸다. 도 5 및 도 6은 박막형 고체 이차 전지가 다층 셀인 경우에 대하여 나타내는 실시형태 중 하나이다.
- [0060] <고체 이차 전지의 구성예 3>
- [0061] 도 5는 3층 셀의 단면의 일례를 도시한 것이다.
- [0062] 기판(101) 위에 양극 집전체층(201)을 형성하고, 양극 집전체층(201) 위에 양극 활물질층(204), 고체 전해질층(202), 음극 활물질층(205), 및 음극 집전체층(203)을 순차적으로 형성함으로써, 첫 번째의 셀을 구성한다.
- [0063] 또한, 음극 집전체층(203) 위에 2층째의 음극 활물질층, 2층째의 고체 전해질층, 2층째의 양극 활물질층, 및 2층째의 양극 집전체층을 순차적으로 형성함으로써, 두 번째의 셀을 구성한다.
- [0064] 또한, 2층째의 양극 집전체층 위에 3층째의 양극 활물질층, 3층째의 고체 전해질층, 3층째의 음극 활물질층, 및 3층째의 음극 집전체층을 순차적으로 형성함으로써, 세 번째의 셀을 구성한다.
- [0065] 도 4에서는 마지막에 보호층(206)이 형성되어 있다. 도 5에 도시된 3층 적층은 전압이나 용량을 크게 하기 위하여 직렬로 접속되는 구성을 갖지만, 외부 결선으로 병렬로 접속시킬 수도 있다. 또한, 외부 결선으로 직렬, 병렬, 또는 직병렬을 선택할 수도 있다.
- [0066] 또한, 고체 전해질층(202), 2층째의 고체 전해질층, 및 3층째의 고체 전해질층은 동일한 재료를 사용하면 제조 비용을 저감할 수 있기 때문에 바람직하다.
- [0067] 또한, 도 5에 도시된 구조를 얻기 위한 제작 흐름의 일례를 도 6에 나타내었다.
- [0068] 도 5에서는, 제작 공정을 적게 하기 위하여, 양극 활물질층에 LCO막을 사용하고, 양극 집전체층에 타이타늄막을 사용하는 것이 바람직하다. 또한, 음극 활물질층에 실리콘막을 사용하고, 음극 집전체층에 타이타늄막을 사용하는 것이 바람직하다. 여기서, 양극 집전체층 및 음극 집전체층에 공통적으로 타이타늄막을 사용함으로써 적은 구성으로 3층 적층 셀을 실현할 수 있다.

- [0069] (실시형태 3)
- [0070] 본 실시형태에서는 이차 전지의 양극 집전체층으로부터 음극 집전체층까지의 제작을 전자동화할 수 있는 멀티 체임버 방식의 제조 장치의 예를 도 7에 도시하였다. 상기 제조 장치는 본 발명의 일 형태의 고체 이차 전지의 제작에 적합하게 사용할 수 있다.
- [0071] 도 7은 게이트(880, 881, 882, 883, 884, 885, 886, 887, 및 888), 로드록실(870), 마스크 얼라인먼트실(891), 제 1 반송실(871), 제 2 반송실(872), 제 3 반송실(873), 복수의 성막실(제 1 성막실(892) 및 제 2 성막실(874)), 가열실(893), 제 2 재료 공급실(894), 제 1 재료 공급실(895), 및 제 3 재료 공급실(896)을 갖는 멀티 체임버의 제조 장치의 일례이다.
- [0072] 마스크 얼라인먼트실(891)은 스테이지(851) 및 기관 반송 기구(852)를 적어도 갖는다.
- [0073] 제 1 반송실(871)은 기관 카세트 승강 기구를 갖고, 제 2 반송실(872)은 기관 반송 기구(853)를 갖고, 제 3 반송실(873)은 기관 반송 기구(854)를 갖는다.
- [0074] 제 1 성막실(892), 제 2 성막실(874), 제 2 재료 공급실(894), 제 1 재료 공급실(895), 제 3 재료 공급실(896), 마스크 얼라인먼트실(891), 제 1 반송실(871), 제 2 반송실(872), 및 제 3 반송실(873)은 각각 배기 기구와 접속된다. 배기 기구로서는, 각 방의 사용 용도에 따라 적절히 배기 장치를 선정하면 좋고, 예를 들어, 크라이오펌프(cryopump), 스퍼터링 이온 펌프, 및 타이타늄 서블리메이션 펌프 등의 흡착 수단을 갖는 펌프를 갖는 배기 기구나, 터보 분자 펌프에 콜드 트랩을 갖는 배기 기구 등을 들 수 있다.
- [0075] 기관에 성막하는 절차로서는, 기관(850) 또는 기관 카세트를 로드록실(870)에 설치하고, 기관 반송 기구(852)에 의하여 마스크 얼라인먼트실(891)로 반송한다. 마스크 얼라인먼트실(891)에서는 미리 설치된 복수의 마스크 중에서 사용하는 마스크를 픽업하고, 스테이지(851) 위에서 기관과 위치를 맞춘다. 위치를 맞춘 후, 게이트(880)를 열고, 기관 반송 기구(852)에 의하여 제 1 반송실(871)로 반송한다. 제 1 반송실(871)로 기관을 반송하고, 게이트(881)를 열고 기관 반송 기구(853)에 의하여 제 2 반송실(872)로 반송한다.
- [0076] 제 2 반송실(872)에 게이트(882)를 개재(介在)하여 제공되어 있는 제 1 성막실(892)은 스퍼터링 성막실이다. 스퍼터링 성막실은 RF 전원과 펄스 DC 전원을 전환하여 스퍼터링 타겟에 전압을 인가할 수 있는 기구이다. 또한, 스퍼터링 타겟을 2종류 또는 3종류 설치할 수 있다. 본 실시형태에서는 단결정 실리콘 타겟, 리튬 코발트 산화물(LiCoO₂)을 주성분으로 하는 스퍼터링 타겟, 및 타이타늄 타겟을 설치한다. 제 1 성막실(892)에 기관 가열 기구를 제공하고, 히터 온도가 700℃로 될 때까지 가열한 상태에서 성막할 수도 있다.
- [0077] 단결정 실리콘 타겟을 사용하는 스퍼터링법으로 음극 활물질층을 형성할 수 있다. 또한, 음극으로서 Ar 가스 및 O₂ 가스에 의한 반응성 스퍼터링법을 사용하여 SiO_x로 한 막을 음극 활물질층으로 하여도 좋다. Ar 가스 및 N₂ 가스에 의한 반응성 스퍼터링법으로 형성한 질화 실리콘막을 밀봉막으로서 사용할 수도 있다. 또한, 리튬 코발트 산화물(LiCoO₂)을 주성분으로 하는 스퍼터링 타겟을 사용하는 스퍼터링법으로 양극 활물질층을 형성할 수 있다. 타이타늄 타겟을 사용하는 스퍼터링법으로 집전체가 되는 도전막을 형성할 수 있다. Ar 가스 및 N₂ 가스에 의한 반응성 스퍼터링법으로 질화 타이타늄막을 형성하고, 이 막을 집전체층과 활물질층 사이의 확산 방지층으로서 사용할 수도 있다.
- [0078] 양극 활물질층을 형성하는 경우에는, 마스크와 기관을 중첩시킨 상태에서 기관 반송 기구(853)에 의하여 제 2 반송실(872)로부터 제 1 성막실(892)로 반송하고, 게이트(882)를 닫고, 스퍼터링법에 의한 성막을 수행한다. 성막을 종료한 후에는 게이트(882) 및 게이트(883)를 열고, 가열실(893)로 반송하고, 게이트(883)를 닫은 후, 가열을 수행할 수 있다. 가열실(893)의 가열 처리에는, RTA(Rapid Thermal Anneal) 장치, 저항 가열로, 및 마이크로파 가열 장치를 사용할 수 있다. RTA 장치에는 GRTA(Gas Rapid Thermal Anneal) 장치, LRTA(Lamp Rapid Thermal Anneal) 장치를 사용할 수 있다. 가열실(893)의 가열 처리는 질소, 산소, 희가스, 또는 건조 공기의 분위기하에서 수행할 수 있다. 또한, 가열 시간은 1분 이상 24시간 이하로 한다.
- [0079] 그리고, 성막 또는 가열 처리를 종료한 후에는, 기관 및 마스크를 마스크 얼라인먼트실(891)로 되돌리고, 새로운 마스크의 위치를 맞춘다. 위치를 맞춘 기관 및 마스크는 기관 반송 기구(852)에 의하여 제 1 반송실(871)로 반송된다. 제 1 반송실(871)의 승강 기구에 의하여 기관을 반송하고, 게이트(884)를 열고, 기관 반송 기구(854)에 의하여 제 3 반송실(873)로 반송한다.

- [0080] 게이트(885)를 통하여 제 3 반송실(873)과 접속되는 제 2 성막실(874)에서 증착에 의한 성막을 수행한다.
- [0081] 제 2 성막실(874)의 구성의 단면 구조의 일례를 도 8에 도시하였다. 도 7 중의 점선을 따라 절단된 단면 모식도가 도 8이다. 제 2 성막실(874)은 배기 기구(849)와 접속되고, 제 1 재료 공급실(895)은 배기 기구(848)와 접속된다. 제 2 재료 공급실(894)은 배기 기구(847)와 접속된다. 도 8에 도시된 제 2 성막실(874)은 제 1 재료 공급실(895)로부터 이동시킨 증착원(856)을 사용하여 증착을 수행하는 증착실이고, 복수의 재료 공급실로부터 각각 증착원을 이동시키고, 복수의 물질을 동시에 기화하여 증착하는 것, 즉, 공증착하는 것이 가능하다. 도 8에서는 제 2 재료 공급실(894)로부터도 이동시킨 증착 보트(858)를 갖는 증착원을 도시하였다.
- [0082] 또한, 제 2 성막실(874)은 게이트(886)를 통하여 제 2 재료 공급실(894)과 접속된다. 또한, 제 2 성막실(874)은 게이트(888)를 통하여 제 1 재료 공급실(895)과 접속된다. 또한, 제 2 성막실(874)은 게이트(887)를 통하여 제 3 재료 공급실(896)과 접속된다. 따라서, 제 2 성막실(874)은 3원 공증착하는 것이 가능하다.
- [0083] 증착을 수행하는 절차로서는, 기판을 기판 유지부(845)에 설치한다. 기판 유지부(845)는 회전 기구(865)와 접속된다. 그리고, 제 1 재료 공급실(895)에서 제 1 증착 재료(855)를 어느 정도 가열하고, 증착 레이트가 안정된 단계에서 게이트(888)를 열고, 압(862)을 뺀어 증착원(856)을 이동시켜, 기판의 아래쪽에 위치하도록 한다. 증착원(856)은 제 1 증착 재료(855), 히터(857), 및 제 1 증착 재료(855)를 수납하는 용기로 구성된다. 또한, 제 2 재료 공급실(894)에서도 제 2 증착 재료를 어느 정도 가열하고, 증착 레이트가 안정된 단계에서 게이트(886)를 열고, 압(861)을 뺀어 증착원을 이동시켜, 기판의 아래쪽에 위치하도록 한다.
- [0084] 그 후, 서터(868) 및 증착원 서터(869)를 열고 공증착을 수행한다. 증착 중에는 회전 기구(865)를 회전시켜 막 두께의 균일성을 높인다. 증착을 종료한 기판은 같은 경로를 거쳐 마스크 얼라인먼트실(891)로 반송된다. 제조 장치에서 기판을 꺼내는 경우에는 마스크 얼라인먼트실(891)로부터 로드록실(870)로 기판을 반송하고 꺼낸다.
- [0085] 또한, 도 8에서는, 기판 유지부(845)에 기판(850) 및 마스크가 유지되어 있을 때를 일례로서 도시하였다. 기판 회전 기구에 의하여 기판(850)(및 마스크)를 회전시킴으로써 성막의 균일성을 높일 수 있다. 기판 회전 기구는 기판 반송 기구를 겸하여도 좋다.
- [0086] 또한, 제 2 성막실(874)은 CCD 카메라 등의 촬상 수단(863)을 가져도 좋다. 촬상 수단(863)을 가짐으로써 기판(850)의 위치를 확인할 수 있다.
- [0087] 또한, 제 2 성막실(874)에서는, 막 두께 계측 기구(867)의 측정 결과로부터 기판 표면에 성막된 막 두께를 예측할 수 있다. 막 두께 계측 기구(867)로서는, 예를 들어, 수정 진동자 등을 가지면 좋다.
- [0088] 또한, 기화된 증착 재료의 증착을 제어하기 위하여, 증착 재료의 기화의 속도가 안정될 때까지 기판과 중첩되는 서터(868)나, 증착원(856)이나 증착 보트(858)와 중첩되는 증착원 서터(869)가 제공된다.
- [0089] 증착원(856)에서는 저항 가열 방식의 예를 나타내었지만, EB(Electron Beam) 증착 방식이어도 좋다. 또한, 증착원(856)의 용기로서 도가니의 예를 나타내었지만, 증착 보트이어도 좋다. 히터(857)로 가열되는 도가니에는 제 1 증착 재료(855)로서 유기 재료를 넣는다. 또한, 펠릿이나 입자상의 SiO 등을 증착 재료로서 사용하는 경우에는, 증착 보트(858)를 사용한다. 증착 보트(858)는 3개의 부품으로 이루어지고, 오목면을 갖는 부재와, 2개의 구멍이 뚫린 내부 덮개와, 하나의 구멍이 뚫린 위쪽 덮개가 중첩된다. 또한, 내부 덮개를 떼어 내고 증착을 수행하여도 좋다. 증착 보트(858)는 통전시킴으로써 저항으로서 작용하고, 증착 보트 자체가 가열되는 메커니즘이다.
- [0090] 또한, 본 실시형태에서는 멀티 챔버 방식의 예를 나타내었지만 특별히 한정되지 않고, 인라인 방식의 제조 장치로 하여도 좋다.
- [0091] (실시형태 4)
- [0092] 도 9의 (A)는 박막형 고체 이차 전지의 외관도이다. 이차 전지(913)는 단자(951) 및 단자(952)를 갖는다. 단자(951)는 양극에, 단자(952)는 음극에 각각 전기적으로 접속된다.
- [0093] 도 9의 (B)는 전지 제어 회로의 외관도이다. 도 9의 (B)에 도시된 전지 제어 회로는 기판(900) 및 층(916)을 갖는다. 기판(900) 위에는 회로(912) 및 안테나(914)가 제공된다. 안테나(914)는 회로(912)에 전기적으로 접속된다. 회로(912)에는 단자(971) 및 단자(972)가 전기적으로 접속된다. 회로(912)는 단자(911)에 전기적으로 접속된다.

- [0094] 단자(911)는 예를 들어 박막형 고체 이차 전지의 전력이 공급되는 기기에 접속된다. 예를 들어 표시 장치 및 센서 등에 접속된다.
- [0095] 층(916)은, 예를 들어 이차 전지(913)에 의한 전자기장을 차폐할 수 있는 기능을 갖는다. 층(916)으로서는, 예를 들어 자성체를 사용할 수 있다.
- [0096] 도 9의 (C)에는 도 9의 (B)에 도시된 전지 제어 회로를 이차 전지(913) 위에 배치하는 예를 도시하였다. 단자(971)는 단자(951)에, 단자(972)는 단자(952)에 각각 전기적으로 접속된다. 층(916)은 기판(900)과 이차 전지(913) 사이에 배치된다.
- [0097] 기판(900)으로서 가요성을 갖는 기판을 사용하는 것이 바람직하다.
- [0098] 가요성을 갖는 기판을 기판(900)으로서 사용함으로써, 박형 전지 제어 회로를 실현할 수 있다. 또한, 후술하는 도 10의 (D)에 도시된 바와 같이, 전지 제어 회로를 이차 전지에 감을 수 있다.
- [0099] 도 10의 (A)는 박막형 고체 이차 전지의 외관도이다. 도 10의 (B)에 도시된 전지 제어 회로는 기판(900) 및 층(916)을 갖는다.
- [0100] 도 10의 (C)에 도시된 바와 같이, 기판(900)을 이차 전지(913)의 형상을 따라 구부리고, 전지 제어 회로를 이차 전지의 주위에 배치함으로써, 도 10의 (D)에 도시된 바와 같이, 전지 제어 회로를 이차 전지에 감을 수 있다.
- [0101] (실시형태 5)
- [0102] 본 실시형태에서는 상기 실시형태에서 설명한 전지 제어 회로에 적용할 수 있는 트랜지스터의 구성에 대하여 설명한다. 구체적으로는, 상이한 전기 특성을 갖는 트랜지스터를 적층하여 제공하는 구성에 대하여 설명한다. 상기 구성으로 함으로써, 반도체 장치의 설계 자유도를 높일 수 있다. 또한, 상이한 전기 특성을 갖는 트랜지스터를 적층하여 제공함으로써, 반도체 장치의 집적도를 높일 수 있다.
- [0103] 도 11에 도시된 반도체 장치는 트랜지스터(300), 트랜지스터(500), 및 용량 소자(600)를 갖는다. 도 13의 (A)는 트랜지스터(500)의 채널 길이 방향의 단면도이고, 도 13의 (B)는 트랜지스터(500)의 채널 폭 방향의 단면도이고, 도 13의 (C)는 트랜지스터(300)의 채널 폭 방향의 단면도이다.
- [0104] 트랜지스터(500)는 OS 트랜지스터이다. 따라서, 트랜지스터(500)는 오프 전류가 매우 적기 때문에, 반도체 장치가 갖는 트랜지스터로서 이를 사용함으로써, 기록된 데이터 전압 또는 전하가 장기간에 걸쳐 유지될 수 있다. 즉, 리프레시 동작의 빈도가 적거나, 또는 리프레시 동작을 필요로 하지 않기 때문에, 반도체 장치의 소비 전력을 저감할 수 있다.
- [0105] 본 실시형태에서 설명하는 반도체 장치는, 도 11에 도시된 바와 같이 트랜지스터(300), 트랜지스터(500), 및 용량 소자(600)를 갖는다. 트랜지스터(500)는 트랜지스터(300) 위쪽에 제공되고, 용량 소자(600)는 트랜지스터(300) 및 트랜지스터(500) 위쪽에 제공되어 있다.
- [0106] 트랜지스터(300)는 기판(311) 위에 제공되고, 도전체(316), 절연체(315), 기판(311)의 일부로 이루어지는 반도체 영역(313), 그리고 소스 영역 또는 드레인 영역으로서 기능하는 저저항 영역(314a) 및 저저항 영역(314b)을 갖는다.
- [0107] 트랜지스터(300)에서는, 도 13의 (C)에 도시된 바와 같이 반도체 영역(313)의 상면 및 채널 폭 방향의 측면이 절연체(315)를 개재하여 도전체(316)로 덮여 있다. 이와 같이 트랜지스터(300)를 Fin형으로 함으로써, 실질적인 채널 폭이 증대되어, 트랜지스터(300)의 온 특성을 향상시킬 수 있다. 또한, 게이트 전극의 전계의 기여를 높일 수 있기 때문에, 트랜지스터(300)의 오프 특성을 향상시킬 수 있다.
- [0108] 또한, 트랜지스터(300)는 p채널형 및 n채널형 중 어느 것이어도 좋다.
- [0109] 반도체 영역(313)에서 채널이 형성되는 영역, 그 근방의 영역, 소스 영역 또는 드레인 영역이 되는 저저항 영역(314a) 및 저저항 영역(314b) 등에서 실리콘계 반도체 등의 반도체를 포함하는 것이 바람직하고, 단결정 실리콘을 포함하는 것이 바람직하다. 또는, Ge(저마늄), SiGe(실리콘 저마늄), GaAs(갈륨 비소), 및 GaAlAs(갈륨 알루미늄 비소) 등을 포함하는 재료로 형성하여도 좋다. 결정 격자에 응력을 가하여, 격자 간격을 변화시킴으로써 유효 질량을 제어한 실리콘을 사용한 구성으로 하여도 좋다. 또는, GaAs 및 GaAlAs 등을 사용함으로써, 트랜지스터(300)를 HEMT(High Electron Mobility Transistor)로 하여도 좋다.
- [0110] 저저항 영역(314a) 및 저저항 영역(314b)은 반도체 영역(313)에 적용되는 반도체 재료에 더하여 비소 및 인 등

의 n형 도전성을 부여하는 원소 또는 붕소 등의 p형 도전성을 부여하는 원소를 포함한다.

- [0111] 게이트 전극으로서 기능하는 도전체(316)에는 비소 및 인 등의 n형 도전성을 부여하는 원소, 또는 붕소 등의 p형 도전성을 부여하는 원소를 포함하는 실리콘 등의 반도체 재료, 금속 재료, 합금 재료, 또는 금속 산화물 재료 등의 도전성 재료를 사용할 수 있다.
- [0112] 또한, 도전체의 재료에 따라 일함수가 결정되기 때문에, 상기 도전체의 재료를 선택함으로써 트랜지스터의 문턱 전압을 조정할 수 있다. 구체적으로는 도전체에 질화 타이타늄이나 질화 탄탈럼 등의 재료를 사용하는 것이 바람직하다. 또한, 도전성과 매립성을 양립하기 위하여 도전체에 텅스텐이나 알루미늄 등의 금속 재료를 적층으로 사용하는 것이 바람직하고, 특히 텅스텐을 사용하는 것이 내열성의 관점에서 바람직하다.
- [0113] 또한, 도 11에 도시된 트랜지스터(300)는 일레이며, 그 구조에 한정되지 않고 회로 구성이나 구동 방법에 따라 적절한 트랜지스터를 사용하면 좋다. 예를 들어 반도체 장치를 OS 트랜지스터만의 단극성 회로(n채널형 트랜지스터만 등, 극성이 동일한 트랜지스터들로 이루어지는 것을 의미함)로 하는 경우, 도 12에 도시된 바와 같이, 트랜지스터(300)의 구성을 산화물 반도체를 사용한 트랜지스터(500)와 같은 구성으로 하면 좋다. 또한, 트랜지스터(500)의 자세한 사항에 대해서는 후술한다.
- [0114] 트랜지스터(300)를 덮어 절연체(320), 절연체(322), 절연체(324), 및 절연체(326)가 순차적으로 적층되어 제공되어 있다.
- [0115] 절연체(320), 절연체(322), 절연체(324), 및 절연체(326)에는, 예를 들어 산화 실리콘, 산화질화 실리콘, 질화 산화 실리콘, 질화 실리콘, 산화 알루미늄, 산화질화 알루미늄, 질화산화 알루미늄, 및 질화 알루미늄 등을 사용하면 좋다.
- [0116] 또한, 본 명세서 중에서 산화질화 실리콘이란 그 조성으로서 질소보다 산소의 함유량이 많은 재료를 가리키고, 질화산화 실리콘이란 그 조성으로서 산소보다 질소의 함유량이 많은 재료를 가리킨다. 또한, 본 명세서 중에서 산화질화 알루미늄이란 그 조성으로서 질소보다 산소의 함유량이 많은 재료를 가리키고, 질화산화 알루미늄이란 그 조성으로서 산소보다 질소의 함유량이 많은 재료를 가리킨다.
- [0117] 절연체(322)는 그 아래쪽에 제공되는 트랜지스터(300) 등으로 인하여 생기는 단차를 평탄화하는 평탄화막으로서의 기능을 가져도 좋다. 예를 들어 절연체(322)의 상면은 평탄성을 높이기 위하여 화학 기계 연마(CMP)법 등을 사용한 평탄화 처리에 의하여 평탄화되어 있어도 좋다.
- [0118] 또한, 절연체(324)에는, 기판(311) 또는 트랜지스터(300) 등으로부터 트랜지스터(500)가 제공되는 영역으로 수소나 불순물이 확산되지 않도록 하는 배리어성을 갖는 막을 사용하는 것이 바람직하다.
- [0119] 수소에 대한 배리어성을 갖는 막의 일례로서, 예를 들어 CVD법으로 형성된 질화 실리콘을 사용할 수 있다. 여기서 트랜지스터(500) 등의 산화물 반도체를 갖는 반도체 소자로 수소가 확산됨으로써 상기 반도체 소자의 특성이 저하되는 경우가 있다. 따라서, 트랜지스터(500)와 트랜지스터(300) 사이에 수소의 확산을 억제하는 막을 사용하는 것이 바람직하다. 수소의 확산을 억제하는 막이란, 구체적으로는 수소의 이탈량이 적은 막이다.
- [0120] 수소의 이탈량은 예를 들어 승온 이탈 가스 분석법(TDS) 등을 사용하여 분석할 수 있다. 예를 들어 절연체(324)의 수소의 이탈량은, TDS 분석에서 막의 표면 온도가 50℃ 내지 500℃의 범위에서, 수소 원자로 환산한 이탈량이 절연체(324)의 면적당으로 환산하여 10×10^{15} atoms/cm² 이하, 바람직하게는 5×10^{15} atoms/cm² 이하이면 좋다.
- [0121] 또한, 절연체(326)는 절연체(324)보다 유전율이 낮은 것이 바람직하다. 예를 들어 절연체(326)의 비유전율은 4 미만이 바람직하고, 3 미만이 더 바람직하다. 또한, 예를 들어 절연체(326)의 비유전율은 절연체(324)의 비유전율의 0.7배 이하가 바람직하고, 0.6배 이하가 더 바람직하다. 유전율이 낮은 재료를 층간막으로 함으로써, 배선 사이에 생기는 기생 용량을 저감할 수 있다.
- [0122] 또한, 절연체(320), 절연체(322), 절연체(324), 및 절연체(326)에는 용량 소자(600) 또는 트랜지스터(500)에 접속되는 도전체(328) 및 도전체(330) 등이 매립되어 있다. 또한, 도전체(328) 및 도전체(330)는 플러그 또는 배선으로서의 기능을 갖는다. 또한, 플러그 또는 배선으로서의 기능을 갖는 도전체에는, 복수의 구조를 합쳐서 동일한 부호를 부여하는 경우가 있다. 또한, 본 명세서 등에서 배선과, 배선과 접속되는 플러그가 일체물이어도 좋다. 즉, 도전체의 일부가 배선으로서 기능하는 경우, 그리고 도전체의 일부가 플러그로서 기능하는 경우도 있다.

- [0123] 각 플러그 및 배선(도전체(328) 및 도전체(330) 등)의 재료로서는 금속 재료, 합금 재료, 금속 질화물 재료, 또는 금속 산화물 재료 등의 도전성 재료를 단층으로 또는 적층하여 사용할 수 있다. 내열성과 도전성을 양립하는 텅스텐이나 몰리브데넘 등의 고용점 재료를 사용하는 것이 바람직하고, 텅스텐을 사용하는 것이 바람직하다. 또는, 알루미늄이나 구리 등의 저저항 도전성 재료로 형성하는 것이 바람직하다. 저저항 도전성 재료를 사용함으로써 배선 저항을 낮출 수 있다.
- [0124] 절연체(326) 및 도전체(330) 위에 배선층을 제공하여도 좋다. 예를 들어 도 11에서는 절연체(350), 절연체(352), 및 절연체(354)가 순차적으로 적층되어 제공되어 있다. 또한, 절연체(350), 절연체(352), 및 절연체(354)에는 도전체(356)가 형성되어 있다. 도전체(356)는 트랜지스터(300)에 접속되는 플러그 또는 배선으로서의 기능을 갖는다. 또한, 도전체(356)는 도전체(328) 및 도전체(330)와 같은 재료를 사용하여 제공할 수 있다.
- [0125] 또한, 예를 들어 절연체(350)에는 절연체(324)와 마찬가지로 수소에 대한 배리어성을 갖는 절연체를 사용하는 것이 바람직하다. 또한, 도전체(356)는 수소에 대한 배리어성을 갖는 도전체를 포함하는 것이 바람직하다. 특히, 수소에 대한 배리어성을 갖는 절연체(350)가 갖는 개구부에 수소에 대한 배리어성을 갖는 도전체가 형성된다. 상기 구성에 의하여, 트랜지스터(300)와 트랜지스터(500)를 배리어층에 의하여 분리할 수 있어, 트랜지스터(300)로부터 트랜지스터(500)로의 수소의 확산을 억제할 수 있다.
- [0126] 또한, 수소에 대한 배리어성을 갖는 도전체로서는 예를 들어 질화 탄탈럼 등을 사용하면 좋다. 또한, 질화 탄탈럼과 도전성이 높은 텅스텐을 적층함으로써, 배선으로서의 도전성을 유지하면서 트랜지스터(300)로부터의 수소의 확산을 억제할 수 있다. 이 경우 수소에 대한 배리어성을 갖는 질화 탄탈럼층이, 수소에 대한 배리어성을 갖는 절연체(350)와 접촉하는 구조인 것이 바람직하다.
- [0127] 절연체(354) 및 도전체(356) 위에 배선층을 제공하여도 좋다. 예를 들어 도 11에서는 절연체(360), 절연체(362), 및 절연체(364)가 순차적으로 적층되어 제공되어 있다. 또한, 절연체(360), 절연체(362), 및 절연체(364)에는 도전체(366)가 형성되어 있다. 도전체(366)는 플러그 또는 배선으로서의 기능을 갖는다. 또한, 도전체(366)는 도전체(328) 및 도전체(330)와 같은 재료를 사용하여 제공할 수 있다.
- [0128] 또한, 예를 들어 절연체(360)에는 절연체(324)와 마찬가지로 수소에 대한 배리어성을 갖는 절연체를 사용하는 것이 바람직하다. 또한, 도전체(366)는 수소에 대한 배리어성을 갖는 도전체를 포함하는 것이 바람직하다. 특히, 수소에 대한 배리어성을 갖는 절연체(360)가 갖는 개구부에 수소에 대한 배리어성을 갖는 도전체가 형성된다. 상기 구성에 의하여, 트랜지스터(300)와 트랜지스터(500)를 배리어층에 의하여 분리할 수 있어, 트랜지스터(300)로부터 트랜지스터(500)로의 수소의 확산을 억제할 수 있다.
- [0129] 절연체(364) 및 도전체(366) 위에 배선층을 제공하여도 좋다. 예를 들어 도 11에서는 절연체(370), 절연체(372), 및 절연체(374)가 순차적으로 적층되어 제공되어 있다. 또한, 절연체(370), 절연체(372), 및 절연체(374)에는 도전체(376)가 형성되어 있다. 도전체(376)는 플러그 또는 배선으로서의 기능을 갖는다. 또한, 도전체(376)는 도전체(328) 및 도전체(330)와 같은 재료를 사용하여 제공할 수 있다.
- [0130] 또한, 예를 들어 절연체(370)에는 절연체(324)와 마찬가지로 수소에 대한 배리어성을 갖는 절연체를 사용하는 것이 바람직하다. 또한, 도전체(376)는 수소에 대한 배리어성을 갖는 도전체를 포함하는 것이 바람직하다. 특히, 수소에 대한 배리어성을 갖는 절연체(370)가 갖는 개구부에 수소에 대한 배리어성을 갖는 도전체가 형성된다. 상기 구성에 의하여, 트랜지스터(300)와 트랜지스터(500)를 배리어층에 의하여 분리할 수 있어, 트랜지스터(300)로부터 트랜지스터(500)로의 수소의 확산을 억제할 수 있다.
- [0131] 절연체(374) 및 도전체(376) 위에 배선층을 제공하여도 좋다. 예를 들어 도 11에서는 절연체(380), 절연체(382), 및 절연체(384)가 순차적으로 적층되어 제공되어 있다. 또한, 절연체(380), 절연체(382), 및 절연체(384)에는 도전체(386)가 형성되어 있다. 도전체(386)는 플러그 또는 배선으로서의 기능을 갖는다. 또한, 도전체(386)는 도전체(328) 및 도전체(330)와 같은 재료를 사용하여 제공할 수 있다.
- [0132] 또한, 예를 들어 절연체(380)에는 절연체(324)와 마찬가지로 수소에 대한 배리어성을 갖는 절연체를 사용하는 것이 바람직하다. 또한, 도전체(386)는 수소에 대한 배리어성을 갖는 도전체를 포함하는 것이 바람직하다. 특히, 수소에 대한 배리어성을 갖는 절연체(380)가 갖는 개구부에 수소에 대한 배리어성을 갖는 도전체가 형성된다. 상기 구성에 의하여, 트랜지스터(300)와 트랜지스터(500)를 배리어층에 의하여 분리할 수 있어, 트랜지스터(300)로부터 트랜지스터(500)로의 수소의 확산을 억제할 수 있다.
- [0133] 도전체(356)를 포함하는 배선층, 도전체(366)를 포함하는 배선층, 도전체(376)를 포함하는 배선층, 및 도전체

(386)를 포함하는 배선층에 대하여 앞에서 설명하였지만, 본 실시형태에 따른 반도체 장치는 이에 한정되는 것은 아니다. 도전체(356)를 포함하는 배선층과 같은 배선층을 3층 이하로 하여도 좋고, 도전체(356)를 포함하는 배선층과 같은 배선층을 5층 이상으로 하여도 좋다.

- [0134] 절연체(384) 위에는 절연체(510), 절연체(512), 절연체(514), 및 절연체(516)가 순차적으로 적층되어 제공되어 있다. 절연체(510), 절연체(512), 절연체(514), 및 절연체(516) 중 어느 것에는, 산소나 수소에 대하여 배리어성을 갖는 물질을 사용하는 것이 바람직하다.
- [0135] 예를 들어 절연체(510) 및 절연체(514)에는, 기관(311) 또는 트랜지스터(300)를 제공하는 영역 등으로부터 트랜지스터(500)를 제공하는 영역으로 수소나 불순물이 확산되지 않도록 하는 배리어성을 갖는 막을 사용하는 것이 바람직하다. 따라서, 절연체(324)와 같은 재료를 사용할 수 있다.
- [0136] 수소에 대한 배리어성을 갖는 막의 일례로서, CVD법으로 형성된 질화 실리콘을 사용할 수 있다. 여기서 트랜지스터(500) 등의 산화물 반도체를 갖는 반도체 소자로 수소가 확산됨으로써 상기 반도체 소자의 특성이 저하되는 경우가 있다. 따라서, 트랜지스터(500)와 트랜지스터(300) 사이에 수소의 확산을 억제하는 막을 사용하는 것이 바람직하다. 수소의 확산을 억제하는 막이란, 구체적으로는 수소의 이탈량이 적은 막이다.
- [0137] 또한, 수소에 대한 배리어성을 갖는 막으로서, 예를 들어 절연체(510) 및 절연체(514)에는 산화 알루미늄, 산화 하프늄, 및 산화 탄탈럼 등의 금속 산화물을 사용하는 것이 바람직하다.
- [0138] 특히, 산화 알루미늄은 산소, 그리고 트랜지스터의 전기 특성의 변동 요인이 되는 수소 및 수분 등의 불순물 양 쪽에 대하여 막을 투과시키지 않도록 하는 차단 효과가 높다. 따라서, 산화 알루미늄은 트랜지스터의 제작 공정 중 및 제작 후에 수소 및 수분 등의 불순물이 트랜지스터(500)에 혼입되는 것을 방지할 수 있다. 또한, 트랜지스터(500)를 구성하는 산화물로부터의 산소의 방출을 억제할 수 있다. 그러므로, 트랜지스터(500)에 대한 보호막으로서 사용하는 것에 적합하다.
- [0139] 또한, 예를 들어 절연체(512) 및 절연체(516)에는 절연체(320)와 같은 재료를 사용할 수 있다. 또한, 이들 절연체에 유전율이 비교적 낮은 재료를 적용함으로써, 배선 사이에 생기는 기생 용량을 저감할 수 있다. 예를 들어 절연체(512) 및 절연체(516)로서 산화 실리콘막이나 산화질화 실리콘막 등을 사용할 수 있다.
- [0140] 또한, 절연체(510), 절연체(512), 절연체(514), 및 절연체(516)에는 도전체(518), 및 트랜지스터(500)를 구성하는 도전체(예를 들어, 도전체(503)) 등이 매립되어 있다. 또한, 도전체(518)는 용량 소자(600) 또는 트랜지스터(300)에 접속되는, 플러그 또는 배선으로서의 기능을 갖는다. 도전체(518)는 도전체(328) 및 도전체(330)와 같은 재료를 사용하여 제공할 수 있다.
- [0141] 특히, 절연체(510) 및 절연체(514)와 접촉하는 영역의 도전체(518)는 산소, 수소, 및 물에 대한 배리어성을 갖는 도전체인 것이 바람직하다. 상기 구성에 의하여, 트랜지스터(300)와 트랜지스터(500)를 산소, 수소, 및 물에 대한 배리어성을 갖는 층에 의하여 분리할 수 있기 때문에, 트랜지스터(300)로부터 트랜지스터(500)로 수소가 확산되는 것을 억제할 수 있다.
- [0142] 절연체(516) 위쪽에는 트랜지스터(500)가 제공되어 있다.
- [0143] 도 13의 (A), (B)에 도시된 바와 같이, 트랜지스터(500)는 절연체(514) 및 절연체(516)에 매립되도록 배치된 도전체(503), 절연체(516) 및 도전체(503) 위에 배치된 절연체(520), 절연체(520) 위에 배치된 절연체(522), 절연체(522) 위에 배치된 절연체(524), 절연체(524) 위에 배치된 산화물(530a), 산화물(530a) 위에 배치된 산화물(530b), 산화물(530b) 위에 서로 떨어져 배치된 도전체(542a) 및 도전체(542b), 도전체(542a) 및 도전체(542b) 위에 배치되고 도전체(542a)와 도전체(542b) 사이에 중첩되어 개구가 형성된 절연체(580), 개구 저면 및 측면에 배치된 산화물(530c), 산화물(530c)의 형성면에 배치된 절연체(550), 그리고 절연체(550)의 형성면에 배치된 도전체(560)를 갖는다.
- [0144] 또한, 도 13의 (A) 및 (B)에 도시된 바와 같이, 산화물(530a), 산화물(530b), 도전체(542a), 및 도전체(542b)와 절연체(580) 사이에 절연체(544)가 배치되는 것이 바람직하다. 또한, 도 13의 (A) 및 (B)에 도시된 바와 같이, 도전체(560)는 절연체(550)의 내측에 제공된 도전체(560a), 및 도전체(560a)의 내측에 매립되도록 제공된 도전체(560b)를 갖는 것이 바람직하다. 또한, 도 13의 (A) 및 (B)에 도시된 바와 같이, 절연체(580), 도전체(560), 및 절연체(550) 위에 절연체(574)가 배치되는 것이 바람직하다.
- [0145] 또한, 본 명세서 등에서, 산화물(530a), 산화물(530b), 및 산화물(530c)을 합쳐서 산화물(530)이라고 하는 경우

가 있다.

- [0146] 또한, 채널이 형성되는 영역과 그 근방에서 산화물(530a), 산화물(530b), 및 산화물(530c)의 3층이 적층된 트랜지스터(500)의 구성을 나타내었지만, 본 발명은 이에 한정되는 것은 아니다. 예를 들어 산화물(530b)의 단층, 산화물(530b)과 산화물(530a)의 2층 구조, 산화물(530b)과 산화물(530c)의 2층 구조, 또는 4층 이상의 적층 구조를 제공하는 구성으로 하여도 좋다. 또한, 트랜지스터(500)에서는 도전체(560)를 2층의 적층 구조로서 나타내었지만, 본 발명은 이에 한정되는 것은 아니다. 예를 들어 도전체(560)가 단층 구조이어도 좋고, 3층 이상의 적층 구조이어도 좋다. 또한, 도 11 및 도 13의 (A)에 도시된 트랜지스터(500)는 일레이고, 그 구조에 한정되지 않고, 회로 구성이나 구동 방법에 따라 적절한 트랜지스터를 사용하면 좋다.
- [0147] 여기서, 도전체(560)는 트랜지스터의 게이트 전극으로서 기능하고, 도전체(542a) 및 도전체(542b)는 각각 소스 전극 또는 드레인 전극으로서 기능한다. 상술한 바와 같이, 도전체(560)는 절연체(580)의 개구, 및 도전체(542a)와 도전체(542b)에 끼워진 영역에 매립되도록 형성된다. 도전체(560), 도전체(542a), 및 도전체(542b)의 배치는 절연체(580)의 개구에 대하여 자기 정합(self-aligned)적으로 선택된다. 즉, 트랜지스터(500)에서, 게이트 전극을 소스 전극과 드레인 전극 사이에 자기 정합적으로 배치시킬 수 있다. 따라서, 도전체(560)를 위치를 맞추기 위한 마진을 제공하지 않고 형성할 수 있기 때문에, 트랜지스터(500)의 점유 면적의 축소를 도모할 수 있다. 이로써 반도체 장치의 미세화 및 고집적화를 도모할 수 있다.
- [0148] 또한, 도전체(560)가 도전체(542a)와 도전체(542b) 사이의 영역에 자기 정합적으로 형성되기 때문에, 도전체(560)는 도전체(542a) 또는 도전체(542b)와 중첩되는 영역을 갖지 않는다. 이로써, 도전체(560)와 도전체(542a) 및 도전체(542b) 사이에 형성되는 기생 용량을 저감할 수 있다. 따라서, 트랜지스터(500)의 스위칭 속도를 향상시키고, 높은 주파수 특성을 갖게 할 수 있다.
- [0149] 도전체(560)는 제 1 게이트(톱 게이트라고도 함) 전극으로서 기능하는 경우가 있다. 또한, 도전체(503)는 제 2 게이트(보텀 게이트라고도 함) 전극으로서 기능하는 경우가 있다. 이 경우, 도전체(503)에 인가하는 전위를 도전체(560)에 인가하는 전위와 연동시키지 않고 독립적으로 변화시킴으로써, 트랜지스터(500)의 문턱 전압을 제어할 수 있다. 특히, 도전체(503)에 음의 전위를 인가함으로써, 트랜지스터(500)의 문턱 전압을 0V보다 크게 하고, 오프 전류를 저감할 수 있다. 따라서, 도전체(503)에 음의 전위를 인가하는 경우에는 인가하지 않는 경우보다 도전체(560)에 인가하는 전위가 0V일 때의 드레인 전류를 작게 할 수 있다.
- [0150] 도전체(503)는 산화물(530) 및 도전체(560)와 중첩되도록 배치된다. 이로써, 도전체(560) 및 도전체(503)에 전위를 인가한 경우, 도전체(560)로부터 발생하는 전계와 도전체(503)로부터 발생하는 전계가 연결되므로, 산화물(530)에 형성되는 채널 형성 영역을 덮을 수 있다.
- [0151] 본 명세서 등에서는, 한 쌍의 게이트 전극(제 1 게이트 전극 및 제 2 게이트 전극)의 전계에 의하여 채널 형성 영역을 전기적으로 둘러싸는 트랜지스터의 구조를 surrounded channel(S-channel) 구조라고 부른다. 또한, 본 명세서 등에서, surrounded channel(S-channel) 구조는, 소스 전극 및 드레인 전극으로서 기능하는 도전체(542a) 및 도전체(542b)와 접촉하는 산화물(530)의 측면 및 주변이, 채널 형성 영역과 마찬가지로 I형이라는 특징을 갖는다. 또한, 도전체(542a) 및 도전체(542b)와 접촉하는 산화물(530)의 측면 및 주변은 절연체(544)와 접촉하기 때문에, 채널 형성 영역과 마찬가지로 I형이 될 수 있다. 또한, 본 명세서 등에서 I형이란, 후술하는 고순도 진성과 같은 것으로 취급할 수 있다. 또한, 본 명세서 등에 개시되는 S-channel 구조는 Fin형 구조 및 플레이너형 구조와는 상이하다. S-channel 구조를 채용함으로써, 단채널 효과에 대한 내성을 높일 수 있고, 환연하면 단채널 효과가 발생하기 어려운 트랜지스터로 할 수 있다.
- [0152] 또한, 도전체(503)는 도전체(518)와 같은 구성이고, 절연체(514) 및 절연체(516)의 개구의 내벽과 접촉하여 도전체(503a)가 형성되고, 그 내측에 도전체(503b)가 형성되어 있다. 또한, 도전체(503a) 및 도전체(503b)가 적층된 트랜지스터(500)의 구성을 나타내었지만, 본 발명은 이에 한정되는 것은 아니다. 예를 들어 도전체(503)를 단층 또는 3층 이상의 적층 구조로서 제공하는 구성으로 하여도 좋다.
- [0153] 여기서 도전체(503a)에는 수소 원자, 수소 분자, 물 분자, 및 구리 원자 등의 불순물의 확산을 억제하는 기능을 갖는(상기 불순물이 투과하기 어려운) 도전성 재료를 사용하는 것이 바람직하다. 또는, 산소(예를 들어, 산소 원자 및 산소 분자 등 중 적어도 하나)의 확산을 억제하는 기능을 갖는(상기 산소가 투과하기 어려운) 도전성 재료를 사용하는 것이 바람직하다. 또한, 본 명세서에서 불순물 또는 산소의 확산을 억제하는 기능이란, 상기 불순물 및 상기 산소 중 어느 하나 또는 모두의 확산을 억제하는 기능이다.
- [0154] 예를 들어 도전체(503a)가 산소의 확산을 억제하는 기능을 가짐으로써, 도전체(503b)가 산화되어 도전율이 저하

되는 것을 억제할 수 있다.

- [0155] 또한, 도전체(503)가 배선의 기능을 겸하는 경우, 도전체(503b)에는 텅스텐, 구리, 또는 알루미늄을 주성분으로 하는, 도전성이 높은 도전성 재료를 사용하는 것이 바람직하다. 또한, 본 실시형태에서는 도전체(503)를 도전체(503a) 및 도전체(503b)의 적층으로 나타내었지만, 도전체(503)는 단층 구조이어도 좋다.
- [0156] 절연체(520), 절연체(522), 및 절연체(524)는 제 2 게이트 절연막으로서의 기능을 갖는다.
- [0157] 여기서 산화물(530)과 접촉하는 절연체(524)에는 화학량론적 조성을 만족시키는 산소보다 많은 산소를 포함하는 절연체를 사용하는 것이 바람직하다. 즉, 절연체(524)에는 과잉 산소 영역이 형성되어 있는 것이 바람직하다. 이와 같은 과잉 산소를 포함하는 절연체를 산화물(530)과 접촉하여 제공함으로써, 산화물(530) 내의 산소 결손(V_o : oxygen vacancy라고도 함)을 저감하여, 트랜지스터(500)의 신뢰성을 향상시킬 수 있다. 또한, 산화물(530) 내의 산소 결손에 수소가 들어간 경우, 상기 결합(이하 V_{oH} 라고 부르는 경우가 있음)은 도너로서 기능하고, 캐리어인 전자가 생성되는 경우가 있다. 또한, 수소의 일부가 금속 원자와 결합하는 산소와 결합하여, 캐리어인 전자가 생성되는 경우가 있다. 따라서, 수소가 많이 포함되는 산화물 반도체를 사용한 트랜지스터는 노멀리 온 특성을 갖기 쉽다. 또한, 산화물 반도체 내의 수소는 열 및 전계 등의 스트레스에 의하여 이동하기 쉽기 때문에, 산화물 반도체에 수소가 많이 포함되면, 트랜지스터의 신뢰성이 악화될 우려도 있다. 본 발명의 일 형태에서는, 산화물(530) 내의 V_{oH} 를 가능한 한 저감하고, 고순도 진성 또는 실질적으로 고순도 진성으로 하는 것이 바람직하다. 이와 같이, V_{oH} 가 충분히 저감된 산화물 반도체를 얻기 위해서는, 산화물 반도체 내의 수분 및 수소 등의 불순물을 제거하는 것(탈수, 탈수소화 처리라고 기재하는 경우가 있음)과, 산화물 반도체에 산소를 공급하여 산소 결손을 보전하는 것(가산소화 처리라고 기재하는 경우가 있음)이 중요하다. V_{oH} 등의 불순물이 충분히 저감된 산화물 반도체를 트랜지스터의 채널 형성 영역에 사용함으로써, 안정된 전기 특성을 부여할 수 있다.
- [0158] 과잉 산소 영역을 갖는 절연체로서, 구체적으로는 가열에 의하여 일부의 산소가 이탈되는 산화물 재료를 사용하는 것이 바람직하다. 가열에 의하여 산소가 이탈되는 산화물이란, TDS(Thermal Desorption Spectroscopy) 분석에서 산소 원자로 환산한 산소의 이탈량이 1.0×10^{18} atoms/cm³ 이상, 바람직하게는 1.0×10^{19} atoms/cm³ 이상, 더 바람직하게는 2.0×10^{19} atoms/cm³ 이상 또는 3.0×10^{20} atoms/cm³ 이상인 산화물막이다. 또한, 상기 TDS 분석 시에서의 막의 표면 온도로서는 100℃ 이상 700℃ 이하, 또는 100℃ 이상 400℃ 이하의 범위가 바람직하다.
- [0159] 또한, 상기 과잉 산소 영역을 갖는 절연체와 산화물(530)이 접촉한 상태로 가열 처리, 마이크로파 처리, 및 RF 처리 중 어느 하나 또는 복수의 처리를 수행하여도 좋다. 상기 처리를 수행함으로써, 산화물(530) 내의 물 또는 수소를 제거할 수 있다. 예를 들어 산화물(530)에서, V_{oH} 의 결합이 절단되는 반응이 일어나, 환원하면 " $V_{oH} \rightarrow V_{oH}$ "라는 반응이 일어나, 탈수소화될 수 있다. 이때 발생한 수소의 일부는, 산소와 결합하여 H₂O로서, 산화물(530) 또는 산화물(530) 근방의 절연체로부터 제거되는 경우가 있다. 또한, 수소의 일부는 도전체(542)(도전체(542a) 및 도전체(542b))에 게터링되는 경우가 있다.
- [0160] 또한, 상기 마이크로파 처리에는, 예를 들어 고밀도 플라즈마를 발생시키는 전원을 갖는 장치 또는 기관 측에 RF를 인가하는 전원을 갖는 장치를 사용하는 것이 적합하다. 예를 들어 산소를 포함하는 가스와 고밀도 플라즈마를 사용함으로써, 고밀도의 산소 라디칼을 생성할 수 있고, 기관 측에 RF를 인가함으로써, 고밀도 플라즈마에 의하여 생성된 산소 라디칼을 산화물(530) 또는 산화물(530) 근방의 절연체 내에 효율적으로 도입할 수 있다. 또한, 상기 마이크로파 처리에서는, 압력을 133Pa 이상, 바람직하게는 200Pa 이상, 더 바람직하게는 400Pa 이상으로 하면 좋다. 또한, 마이크로파 처리를 수행하는 장치 내에 도입되는 가스로서는, 예를 들어 산소와 아르곤을 사용하고, 산소 유량비(O₂/(O₂+Ar))가 50% 이하, 바람직하게는 10% 이상 30% 이하로 수행하면 좋다.
- [0161] 또한, 트랜지스터(500)의 제작 공정에서는, 산화물(530)의 표면이 노출된 상태로 가열 처리를 수행하는 것이 적합하다. 상기 가열 처리는, 예를 들어 100℃ 이상 450℃ 이하, 더 바람직하게는 350℃ 이상 400℃ 이하에서 수행하면 좋다. 또한, 가열 처리는 질소 가스 또는 불활성 가스의 분위기, 혹은 산화성 가스를 10ppm 이상, 1% 이상, 또는 10% 이상 포함하는 분위기에서 수행한다. 예를 들어 가열 처리는 산소 분위기에서 수행하는 것이 바람직하다. 이로써, 산화물(530)에 산소를 공급하여, 산소 결손(V_o)을 저감할 수 있다. 또한, 가열 처리는 감압 상태에서 수행하여도 좋다. 또는, 질소 가스 또는 불활성 가스의 분위기에서 가열 처리를 수행한 후에, 이탈된 산소를 보충하기 위하여 산화성 가스를 10ppm 이상, 1% 이상, 또는 10% 이상 포함하는 분위기에서 가열

처리를 수행하여도 좋다. 또는 산화성 가스를 10ppm 이상, 1% 이상, 또는 10% 이상 포함하는 분위기에서 가열 처리를 수행한 후에, 연속하여 질소 가스 또는 불활성 가스의 분위기에서 가열 처리를 수행하여도 좋다.

- [0162] 또한, 산화물(530)에 가산소화 처리를 수행함으로써, 공급된 산소에 의하여 산화물(530) 내의 산소 결손을 수복(修復)시키는, 환원하면 "Vo+0→null"이라는 반응을 촉진시킬 수 있다. 또한, 공급된 산소와 산화물(530) 내에 잔존한 수소가 반응함으로써, 상기 수소를 H₂O로서 제거(탈수화)할 수 있다. 이로써, 산화물(530) 내에 잔존한 수소가 산소 결손과 재결합되어 V_{OH}가 형성되는 것을 억제할 수 있다.
- [0163] 또한, 절연체(524)가 과잉 산소 영역을 갖는 경우, 절연체(522)는 산소(예를 들어 산소 원자, 산소 분자 등)의 확산을 억제하는 기능을 갖는(상기 산소가 투과하기 어려운) 것이 바람직하다.
- [0164] 절연체(522)가 산소나 불순물의 확산을 억제하는 기능을 가짐으로써, 산화물(530)이 갖는 산소는 절연체(520) 측으로 확산되지 않아 바람직하다. 또한, 도전체(503)와, 절연체(524)나 산화물(530)이 갖는 산소가 반응하는 것을 억제할 수 있다.
- [0165] 절연체(522)에는, 예를 들어 산화 알루미늄, 산화 하프늄, 알루미늄 및 하프늄을 포함하는 산화물(하프늄 알루미늄네이트), 산화 탄탈럼, 산화 지르코늄, 타이타늄산 지르코산 연(PZT), 타이타늄산 스트론튬(SrTiO₃), 또는 (Ba,Sr)TiO₃(BST) 등의 소위 high-k 재료를 포함하는 절연체를 단층으로 또는 적층하여 사용하는 것이 바람직하다. 트랜지스터의 미세화 및 고집적화가 진행되면, 게이트 절연막의 박막화로 인하여 누설 전류 등의 문제가 발생하는 경우가 있다. 게이트 절연막으로서 기능하는 절연체에 high-k 재료를 사용함으로써, 물리적 막 두께를 유지하면서, 트랜지스터 동작 시의 게이트 전위의 저감이 가능해진다.
- [0166] 특히, 불순물 및 산소 등의 확산을 억제하는 기능을 갖는(상기 산소가 투과하기 어려운) 절연성 재료인 알루미늄 및 하프늄 중 한쪽 또는 양쪽의 산화물을 포함하는 절연체를 사용하면 좋다. 알루미늄, 하프늄 중 한쪽 또는 양쪽의 산화물을 포함하는 절연체로서는, 산화 알루미늄, 산화 하프늄, 알루미늄 및 하프늄을 포함하는 산화물(하프늄 알루미늄네이트) 등을 사용하는 것이 바람직하다. 이와 같은 재료를 사용하여 절연체(522)를 형성한 경우, 절연체(522)는 산화물(530)로부터의 산소의 방출이나, 트랜지스터(500)의 주변부로부터 산화물(530)로의 수소 등의 불순물의 혼입을 억제하는 층으로서 기능한다.
- [0167] 또는, 이들 절연체에, 예를 들어 산화 알루미늄, 산화 비스무트, 산화 저마늄, 산화 나이오븀, 산화 실리콘, 산화 타이타늄, 산화 텅스텐, 산화 이트륨, 및 산화 지르코늄을 첨가하여도 좋다. 또는, 이들 절연체를 질화 처리하여도 좋다. 상기 절연체에 산화 실리콘, 산화질화 실리콘, 또는 질화 실리콘을 적층하여 사용하여도 좋다.
- [0168] 또한, 절연체(520)는 열적으로 안정적인 것이 바람직하다. 예를 들어 산화 실리콘 및 산화질화 실리콘은 열적으로 안정적이기 때문에 적합하다. 또한, high-k 재료의 절연체를 산화 실리콘 또는 산화질화 실리콘과 조합함으로써, 열적으로 안정적이며 비유전율이 높은 적층 구조의 절연체(520)를 얻을 수 있다.
- [0169] 트랜지스터(500)는 채널 형성 영역을 포함하는 산화물(530)에, 산화물 반도체로서 기능하는 금속 산화물을 사용하는 것이 바람직하다. 예를 들어 산화물(530)로서, In-M-Zn 산화물(원소 M은 알루미늄, 갈륨, 이트륨, 구리, 바나듐, 베릴륨, 붕소, 타이타늄, 철, 니켈, 저마늄, 지르코늄, 몰리브데넘, 란타넘, 세륨, 네오디뮴, 하프늄, 탄탈럼, 텅스텐, 및 마그네슘 등 중에서 선택된 1종류 또는 복수 종류) 등의 금속 산화물을 사용하면 좋다. 특히, 산화물(530)로서 적용할 수 있는 In-M-Zn 산화물은 CAAC-OS(c-axis aligned crystalline oxide semiconductor)인 것이 바람직하다. 또는 CAC-OS(Cloud-Aligned Composite oxide semiconductor)인 것이 바람직하다. 또한, CAAC는 결정 구조의 일례를 나타내고, CAC는 기능 또는 재료의 구성의 일례를 나타낸다. 또한, 산화물(530)로서 In-Ga 산화물 및 In-Zn 산화물을 사용하여도 좋다.
- [0170] CAC-OS는 재료의 일부에서는 도전성의 기능을 갖고, 재료의 일부에서는 절연성의 기능을 갖고, 재료 전체에서는 반도체로서의 기능을 갖는다. 또한, CAC-OS 또는 CAC-metal oxide를 트랜지스터의 활성층에 사용하는 경우, 도전성의 기능은 캐리어가 되는 전자(또는 홀)를 흘리는 기능이고, 절연성의 기능은 캐리어가 되는 전자를 흘리지 않는 기능이다. 도전성의 기능과 절연성의 기능을 각각 상보적으로 작용시킴으로써, 스위칭 기능(On/Off시키는 기능)을 CAC-OS 또는 CAC-metal oxide에 부여할 수 있다. CAC-OS 또는 CAC-metal oxide에서 각각의 기능을 분리시킴으로써, 양쪽의 기능을 최대한 높일 수 있다.
- [0171] 또한, CAC-OS 또는 CAC-metal oxide는 도전성 영역 및 절연성 영역을 갖는다. 도전성 영역은 상술한 도전성 기능을 갖고, 절연성 영역은 상술한 절연성 기능을 갖는다. 또한, 재료 내에서 도전성 영역과 절연성 영역은 나노 입자 레벨로 분리되어 있는 경우가 있다. 또한, 도전성 영역과 절연성 영역은 각각 재료 내에 편재(偏在)하

는 경우가 있다. 또한, 도전성 영역은 경계가 흐릿해져 클라우드상(cloud-like)으로 연결되어 관찰되는 경우가 있다.

- [0172] 또한, CAC-OS 또는 CAC-metal oxide에서 도전성 영역과 절연성 영역은 각각 0.5nm 이상 10nm 이하, 바람직하게는 0.5nm 이상 3nm 이하의 사이즈로 재료 내에 분산되어 있는 경우가 있다.
- [0173] 또한, CAC-OS 또는 CAC-metal oxide는 상이한 밴드 갭을 갖는 성분으로 구성된다. 예를 들어 CAC-OS 또는 CAC-metal oxide는 절연성 영역에 기인하는 와이드 갭을 갖는 성분과, 도전성 영역에 기인하는 내로 갭을 갖는 성분으로 구성된다. 상기 구성의 경우, 캐리어를 흘릴 때에 내로 갭을 갖는 성분에서 주로 캐리어가 흐른다. 또한, 내로 갭을 갖는 성분이 와이드 갭을 갖는 성분에 상보적으로 작용되고, 내로 갭을 갖는 성분과 연동하여 와이드 갭을 갖는 성분에도 캐리어가 흐른다. 그러므로 상기 CAC-OS 또는 CAC-metal oxide를 트랜지스터의 채널 형성 영역에 사용하는 경우, 트랜지스터의 온 상태에서 높은 전류 구동력, 즉 큰 온 전류 및 높은 전계 효과 이동도를 얻을 수 있다.
- [0174] 즉, CAC-OS 또는 CAC-metal oxide는 매트릭스 복합재(matrix composite) 또는 금속 매트릭스 복합재(metal matrix composite)라고 부를 수도 있다.
- [0175] 또한, 산화물 반도체로서 기능하는 금속 산화물은 단결정 산화물 반도체와, 이 외의 비단결정 산화물 반도체로 나누어진다. 비단결정 산화물 반도체로서는 예를 들어 CAAC-OS, 다결정 산화물 반도체, nc-OS(nanocrystalline oxide semiconductor), a-like OS(amorphous-like oxide semiconductor), 및 비정질 산화물 반도체 등이 있다.
- [0176] IGZO는 크게 나누어 Amorphous(무정형)와 Crystalline(결정성)과 Crystal(결정)로 분류된다. 또한, Amorphous의 범주에는 completely amorphous가 포함된다. 또한, Crystalline의 범주에는 CAAC(c-axis aligned crystalline), nc(nanocrystalline), 및 CAC(Cloud-Aligned Composite)가 포함된다. 또한, 'Crystalline'의 분류에서는 single crystal, poly crystal, 및 completely amorphous는 제외된다. 또한, Crystal의 범주에는 single crystal 및 poly crystal이 포함된다.
- [0177] CAAC-OS는 c축 배향성을 가지며 a-b면 방향에서 복수의 나노 결정이 연결되고, 변형을 갖는 결정 구조가 되어 있다. 또한, 변형이란 복수의 나노 결정이 연결되는 영역에서, 격자 배열이 정렬된 영역과 격자 배열이 정렬된 다른 영역 사이에서 격자 배열의 방향이 변화되는 부분을 가리킨다.
- [0178] 나노 결정은 육각형을 기본으로 하지만 정육각형에 한정되지 않고, 비정육각형인 경우가 있다. 또한, 변형에서 오각형 및 칠각형 등의 격자 배열을 갖는 경우가 있다. 또한, CAAC-OS의 변형 근방에서도 명확한 결정립계(그레인 바운더리라고도 함)를 확인하는 것은 어렵다. 즉, 격자 배열의 변형에 의하여 결정립계의 형성이 억제되어 있다는 것을 알 수 있다. 이는, CAAC-OS가 a-b면 방향에서 산소 원자의 배열이 조밀하지 않거나, 금속 원소가 치환됨으로써 원자 사이의 결합 거리가 변화되는 것 등에 의하여 변형을 허용할 수 있기 때문이다.
- [0179] 또한, CAAC-OS는 인듐 및 산소를 갖는 층(이하, In층)과, 원소 M, 아연, 및 산소를 갖는 층(이하, (M, Zn)층)이 적층된 층상의 결정 구조(층상 구조라고도 함)를 갖는 경향이 있다. 또한 인듐과 원소 M은 서로 치환될 수 있고, (M, Zn)층의 원소 M이 인듐과 치환된 경우, (In, M, Zn)층이라고 나타낼 수도 있다. 또한, In층의 인듐이 원소 M과 치환된 경우, (In, M)층이라고 나타낼 수도 있다.
- [0180] CAAC-OS는 결정성이 높은 금속 산화물이다. 한편, CAAC-OS에서는 명확한 결정립계를 확인하기 어렵기 때문에, 결정립계에 기인하는 전자 이동도의 저하가 일어나기 어렵다고 할 수 있다. 또한, 금속 산화물의 결정성은 불순물의 혼입이나 결함의 생성 등으로 인하여 저하되는 경우가 있기 때문에, CAAC-OS는 불순물이나 결함(산소 결손 등)이 적은 금속 산화물이라고 할 수도 있다. 따라서, CAAC-OS를 갖는 금속 산화물은 물리적 성질이 안정된다. 그러므로, CAAC-OS를 갖는 금속 산화물은 열에 강하고 신뢰성이 높다.
- [0181] nc-OS는 미소한 영역(예를 들어, 1nm 이상 10nm 이하의 영역, 특히 1nm 이상 3nm 이하의 영역)에서 원자 배열에 주기성을 갖는다. 또한, nc-OS에서는 상이한 나노 결정 사이에서 결정 방위에 규칙성이 보이지 않는다. 그러므로, 막 전체에서 배향성이 보이지 않는다. 따라서, nc-OS는 분석 방법에 따라서는 a-like OS나 비정질 산화물 반도체와 구별할 수 없는 경우가 있다.
- [0182] 또한, 인듐, 갈륨, 및 아연을 갖는 금속 산화물의 일종인 In-Ga-Zn 산화물("IGZO"라고도 함)은 상술한 나노 결정으로 함으로써 안정적인 구조를 갖는 경우가 있다. 특히, IGZO는 대기 중에서 결정 성장하기 어려운 경향이 있기 때문에, 큰 결정(여기서는 수mm의 결정 또는 수cm의 결정)으로 이루어지는 경우보다 작은 결정(예를 들어 상술한 나노 결정)으로 이루어지는 경우에 구조적으로 더 안정되는 경우가 있다.

- [0183] a-like OS는 nc-OS와 비정질 산화물 반도체의 중간의 구조를 갖는 금속 산화물이다. a-like OS는 공동(void) 또는 저밀도 영역을 갖는다. 즉, a-like OS는 nc-OS 및 CAAC-OS와 비교하여 결정성이 낮다.
- [0184] 산화물 반도체(금속 산화물)는 다양한 구조를 취하고, 각각이 상이한 특성을 갖는다. 본 발명의 일 형태에 따른 산화물 반도체는 비정질 산화물 반도체, 다결정 산화물 반도체, a-like OS, nc-OS, 및 CAAC-OS 중 2종류 이상을 가져도 좋다.
- [0185] 또한, 트랜지스터(500)에는 캐리어 농도가 낮은 금속 산화물을 사용하는 것이 바람직하다. 금속 산화물의 캐리어 농도를 낮추는 경우에는, 금속 산화물 내의 불순물 농도를 낮추어, 결합 준위 밀도를 낮추면 좋다. 본 명세서 등에서 불순물 농도가 낮고 결합 준위 밀도가 낮은 것을 고순도 진성 또는 실질적으로 고순도 진성이라고 한다. 또한, 금속 산화물 내의 불순물로서는, 예를 들어 수소, 질소, 알칼리 금속, 알칼리 토금속, 철, 니켈, 및 실리콘 등이 있다.
- [0186] 특히, 금속 산화물에 포함되는 수소는 금속 원자와 결합되는 산소와 반응하여 물이 되기 때문에, 금속 산화물 내에 산소 결손을 형성하는 경우가 있다. 금속 산화물 내의 채널 형성 영역에 산소 결손이 포함되면 트랜지스터는 노멀리 온 특성이 되는 경우가 있다. 또한, 산소 결손에 수소가 들어간 결합은 도너로서 기능하고, 캐리어인 전자가 생성되는 경우가 있다. 또한, 수소의 일부가 금속 원자와 결합하는 산소와 결합하여, 캐리어인 전자가 생성되는 경우가 있다. 따라서, 수소가 많이 포함되어 있는 금속 산화물을 사용한 트랜지스터는 노멀리 온 특성을 갖기 쉽다.
- [0187] 산소 결손에 수소가 들어간 결합은 금속 산화물의 도너로서 기능할 수 있다. 그러나, 상기 결합을 정량적으로 평가하는 것은 어렵다. 그러므로, 금속 산화물은 도너 농도가 아니라 캐리어 농도로 평가되는 경우가 있다. 따라서, 본 명세서 등에서는, 금속 산화물의 파라미터로서 도너 농도가 아니라 전계가 인가되지 않은 상태를 상정한 캐리어 농도를 사용하는 경우가 있다. 즉, 본 명세서 등에 기재되는 '캐리어 농도'는 '도너 농도'라고 환언할 수 있는 경우가 있다.
- [0188] 따라서, 금속 산화물을 산화물(530)에 사용하는 경우, 금속 산화물 내의 수소는 가능한 한 저감되어 있는 것이 바람직하다. 구체적으로는, 금속 산화물에서, 이차 이온 질량 분석법(SIMS: Secondary Ion Mass Spectrometry)에 의하여 얻어지는 수소 농도를 1×10^{20} atoms/cm³ 미만, 바람직하게는 1×10^{19} atoms/cm³ 미만, 더 바람직하게는 5×10^{18} atoms/cm³ 미만, 더욱 바람직하게는 1×10^{18} atoms/cm³ 미만으로 한다. 수소 등의 불순물이 충분히 저감된 금속 산화물을 트랜지스터의 채널 형성 영역에 사용함으로써, 안정된 전기 특성을 부여할 수 있다.
- [0189] 또한, 산화물(530)에 금속 산화물을 사용하는 경우, 채널 형성 영역의 금속 산화물의 캐리어 농도는 1×10^{18} cm⁻³ 이하인 것이 바람직하고, 1×10^{17} cm⁻³ 미만인 것이 더 바람직하고, 1×10^{16} cm⁻³ 미만인 것이 더 바람직하고, 1×10^{13} cm⁻³ 미만인 것이 더 바람직하고, 1×10^{12} cm⁻³ 미만인 것이 더 바람직하다. 또한, 채널 형성 영역의 금속 산화물의 캐리어 농도의 하한값에 대해서는 특별히 한정되지 않지만, 예를 들어 1×10^{-9} cm⁻³로 할 수 있다.
- [0190] 또한, 산화물(530)에 금속 산화물을 사용하는 경우, 도전체(542)(도전체(542a) 및 도전체(542b))와 산화물(530)이 접촉함으로써, 산화물(530) 내의 산소가 도전체(542)로 확산되어, 도전체(542)가 산화되는 경우가 있다. 도전체(542)가 산화됨으로써, 도전체(542)의 도전율이 저하될 개연성이 높다. 또한, 산화물(530) 내의 산소가 도전체(542)로 확산되는 것을 도전체(542)가 산화물(530) 내의 산소를 흡수한다고 환언할 수 있다.
- [0191] 또한, 산화물(530) 내의 산소가 도전체(542)(도전체(542a) 및 도전체(542b))로 확산됨으로써, 도전체(542a)와 산화물(530b) 사이 및 도전체(542b)와 산화물(530b) 사이에 이층(異層)이 형성되는 경우가 있다. 상기 이층은 도전체(542)보다 산소를 많이 포함하기 때문에, 상기 이층은 절연성을 갖는 것으로 추정된다. 이때, 도전체(542), 상기 이층, 및 산화물(530b)의 3층 구조는 금속-절연체-반도체로 이루어지는 3층 구조로 간주할 수 있고, MIS(Metal-Insulator-Semiconductor) 구조라고 부르거나, 또는 주로 MIS 구조를 갖는 다이오드 접합 구조라고 부르는 경우가 있다.
- [0192] 또한, 상기 이층은 도전체(542)와 산화물(530b) 사이에 형성되는 것에 한정되지 않고, 예를 들어 이층이 도전체(542)와 산화물(530c) 사이에 형성되는 경우나, 도전체(542)와 산화물(530b) 사이 및 도전체(542)와 산화물(530c) 사이에 형성되는 경우가 있다.

- [0193] 또한, 산화물(530)에서 채널 형성 영역으로서 기능하는 금속 산화물은 밴드 갭이 2eV 이상, 바람직하게는 2.5eV 이상의 것을 사용하는 것이 바람직하다. 이와 같이, 밴드 갭이 큰 금속 산화물을 사용함으로써, 트랜지스터의 오프 전류를 저감할 수 있다.
- [0194] 산화물(530)은 산화물(530b) 아래에 산화물(530a)을 가짐으로써, 산화물(530a)보다 아래쪽에 형성된 구조물로부터 산화물(530b)로의 불순물의 확산을 억제할 수 있다. 또한, 산화물(530b) 위에 산화물(530c)을 가짐으로써, 산화물(530c)보다 위쪽에 형성된 구조물로부터 산화물(530b)로의 불순물의 확산을 억제할 수 있다.
- [0195] 또한, 산화물(530)은 각 금속 원자의 원자수비가 상이한 복수의 산화물층의 적층 구조를 갖는 것이 바람직하다. 구체적으로는 산화물(530a)에 사용하는 금속 산화물에서, 구성 원소 중의 원소 M의 원자수비가 산화물(530b)에 사용하는 금속 산화물에서의 구성 원소 중의 원소 M의 원자수비보다 큰 것이 바람직하다. 또한, 산화물(530a)에 사용하는 금속 산화물에서 In에 대한 원소 M의 원자수비가 산화물(530b)에 사용하는 금속 산화물에서의 In에 대한 원소 M의 원자수비보다 큰 것이 바람직하다. 또한, 산화물(530b)에 사용하는 금속 산화물에서 원소 M에 대한 In의 원자수비가 산화물(530a)에 사용하는 금속 산화물에서의 원소 M에 대한 In의 원자수비보다 큰 것이 바람직하다. 또한, 산화물(530c)로서는 산화물(530a) 또는 산화물(530b)로서 사용할 수 있는 금속 산화물을 사용할 수 있다.
- [0196] 또한, 산화물(530a) 및 산화물(530c)의 전도대 하단의 에너지가 산화물(530b)의 전도대 하단의 에너지보다 높은 것이 바람직하다. 또한 환언하면, 산화물(530a) 및 산화물(530c)의 전자 친화력이 산화물(530b)의 전자 친화력보다 작은 것이 바람직하다.
- [0197] 여기서, 산화물(530a), 산화물(530b), 및 산화물(530c)의 접합부에서 전도대 하단의 에너지 준위는 완만하게 변화된다. 환언하면, 산화물(530a), 산화물(530b), 및 산화물(530c)의 접합부에서의 전도대 하단의 에너지 준위는 연속적으로 변화 또는 연속 접합한다고 할 수도 있다. 이와 같이 하기 위해서는, 산화물(530a)과 산화물(530b)의 계면 및 산화물(530b)과 산화물(530c)의 계면에 형성되는 혼합층의 결합 준위 밀도를 낮추면 좋다.
- [0198] 구체적으로는 산화물(530a)과 산화물(530b), 산화물(530b)과 산화물(530c)이, 산소 이외에 공통의 원소를 가짐으로써(주성분으로 함으로써), 결합 준위 밀도가 낮은 혼합층을 형성할 수 있다. 예를 들어 산화물(530b)이 In-Ga-Zn 산화물인 경우, 산화물(530a) 및 산화물(530c)로서 In-Ga-Zn 산화물, Ga-Zn 산화물, 및 산화 갈륨 등을 사용하면 좋다.
- [0199] 이때 캐리어의 주된 경로는 산화물(530b)이다. 산화물(530a), 산화물(530c)을 상술한 구성으로 함으로써, 산화물(530a)과 산화물(530b)의 계면 및 산화물(530b)과 산화물(530c)의 계면에서의 결합 준위 밀도를 낮출 수 있다. 그러므로 계면 산란으로 인한 캐리어 전도에 대한 영향이 작아져, 트랜지스터(500)는 높은 온 전류를 얻을 수 있다.
- [0200] 산화물(530b) 위에는 소스 전극 및 드레인 전극으로서 기능하는 도전체(542a) 및 도전체(542b)가 제공된다. 도전체(542a) 및 도전체(542b)에는 알루미늄, 크롬, 구리, 은, 금, 백금, 탄탈럼, 니켈, 타이타늄, 몰리브덴, 텅스텐, 하프늄, 바나듐, 나이오븀, 망가니즈, 마그네슘, 지르코늄, 베릴륨, 인듐, 루테튬, 이리듐, 스트론튬, 및 란타넘에서 선택된 금속 원소, 또는 상술한 금속 원소를 성분으로 하는 합금이나, 상술한 금속 원소를 조합한 합금 등을 사용하는 것이 바람직하다. 예를 들어 질화 탄탈럼, 질화 타이타늄, 텅스텐, 타이타늄 및 알루미늄을 포함하는 질화물, 탄탈럼 및 알루미늄을 포함하는 질화물, 산화 루테튬, 질화 루테튬, 스트론튬 및 루테튬을 포함하는 산화물, 그리고 란타넘 및 니켈을 포함하는 산화물 등을 사용하는 것이 바람직하다. 또한, 질화 탄탈럼, 질화 타이타늄, 타이타늄 및 알루미늄을 포함하는 질화물, 탄탈럼 및 알루미늄을 포함하는 질화물, 산화 루테튬, 질화 루테튬, 스트론튬 및 루테튬을 포함하는 산화물, 란타넘 및 니켈을 포함하는 산화물은 산화되기 어려운 도전성 재료, 또는 산소를 흡수하여도 도전성을 유지하는 재료이기 때문에 바람직하다. 또한, 질화 탄탈럼 등의 금속 질화물막은 수소 또는 산소에 대한 배리어성을 갖기 때문에 바람직하다.
- [0201] 또한, 도 13의 (A)에서는 도전체(542a) 및 도전체(542b)를 단층 구조로 도시하였지만, 2층 이상의 적층 구조로 하여도 좋다. 예를 들어 질화 탄탈럼막 및 텅스텐막을 적층하면 좋다. 또한, 타이타늄막 및 알루미늄막을 적층하여도 좋다. 또한, 텅스텐막 위에 알루미늄막을 적층하는 2층 구조, 구리-마그네슘-알루미늄 합금막 위에 구리막을 적층하는 2층 구조, 타이타늄막 위에 구리막을 적층하는 2층 구조, 및 텅스텐막 위에 구리막을 적층하는 2층 구조로 하여도 좋다.
- [0202] 또한, 타이타늄막 또는 질화 타이타늄막과, 그 타이타늄막 또는 질화 타이타늄막 위에 중첩시켜 알루미늄막 또는 구리막을 적층하고, 그 위에 타이타늄막 또는 질화 타이타늄막을 더 형성하는 3층 구조, 몰리브덴막 또는

질화 몰리브데넘막과, 그 몰리브데넘막 또는 질화 몰리브데넘막 위에 증착시켜 알루미늄막 또는 구리막을 적층하고, 그 위에 몰리브데넘막 또는 질화 몰리브데넘막을 더 형성하는 3층 구조 등이 있다. 또한, 산화 인듐, 산화 주석, 또는 산화 아연을 포함하는 투명 도전 재료를 사용하여도 좋다.

- [0203] 또한, 도 13의 (A)에 도시된 바와 같이, 산화물(530)과 도전체(542a)(도전체(542b))의 계면과 그 근방에는 저저항 영역으로서 영역(543a) 및 영역(543b)이 형성되는 경우가 있다. 이때, 영역(543a)은 소스 영역 및 드레인 영역 중 한쪽으로서 기능하고, 영역(543b)은 소스 영역 및 드레인 영역 중 다른 쪽으로서 기능한다. 또한, 영역(543a)과 영역(543b) 사이에 끼워지는 영역에 채널 형성 영역이 형성된다.
- [0204] 상기 도전체(542a)(도전체(542b))를 산화물(530)과 접촉하도록 제공함으로써, 영역(543a)(영역(543b))의 산소 농도가 저감되는 경우가 있다. 또한, 도전체(542a)(도전체(542b))에 포함되는 금속과, 산화물(530)의 성분을 포함하는 금속 화합물층이 영역(543a)(영역(543b))에 형성되는 경우가 있다. 이와 같은 경우, 영역(543a)(영역(543b))의 캐리어 밀도가 증가되어 영역(543a)(영역(543b))은 저저항 영역이 된다.
- [0205] 절연체(544)는 도전체(542a) 및 도전체(542b)를 덮도록 제공되어, 도전체(542a) 및 도전체(542b)의 산화를 억제한다. 이때 절연체(544)는 산화물(530)의 측면을 덮어 절연체(524)와 접촉하도록 제공되어도 좋다.
- [0206] 절연체(544)로서는 하프늄, 알루미늄, 갈륨, 이트륨, 지르코늄, 텅스텐, 타이타늄, 탄탈럼, 니켈, 저마늄, 네오디뮴, 란타넘, 및 마그네슘 등에서 선택된 1종류 또는 2종류 이상이 포함된 금속 산화물을 사용할 수 있다. 또한, 절연체(544)로서 질화산화 실리콘 또는 질화 실리콘 등을 사용할 수도 있다.
- [0207] 특히, 절연체(544)로서 알루미늄 및 하프늄 중 한쪽 또는 양쪽의 산화물을 포함하는 절연체인, 산화 알루미늄, 산화 하프늄, 그리고 알루미늄 및 하프늄을 포함하는 산화물(하프늄 알루미늄네이트) 등을 사용하는 것이 바람직하다. 특히, 하프늄 알루미늄네이트는 산화 하프늄막보다 내열성이 높다. 그러므로 나중의 공정에서의 열처리에 서, 결정화되기 어렵기 때문에 바람직하다. 또한, 도전체(542a) 및 도전체(542b)가 내산화성을 갖는 재료이거나, 또는 산소를 흡수하여도 도전성이 현저하게 저하되지 않는 경우에는, 절연체(544)는 필수적인 구성이 아니다. 요구되는 트랜지스터 특성에 따라 적절히 설계하면 좋다.
- [0208] 절연체(544)를 가짐으로써, 절연체(580)에 포함되는 물 및 수소 등의 불순물이 산화물(530c) 및 절연체(550)를 통하여 산화물(530b)로 확산되는 것을 억제할 수 있다. 또한, 절연체(580)가 갖는 과잉 산소에 의하여 도전체(560)가 산화되는 것을 억제할 수 있다.
- [0209] 절연체(550)는 제 1 게이트 절연막으로서 기능한다. 절연체(550)는 산화물(530c)의 내측(상면 및 측면)과 접촉하여 배치되는 것이 바람직하다. 절연체(550)는 상술한 절연체(524)와 마찬가지로, 산소를 과잉으로 포함하며 가열에 의하여 산소가 방출되는 절연체를 사용하여 형성되는 것이 바람직하다.
- [0210] 구체적으로는 과잉 산소를 갖는 산화 실리콘, 산화질화 실리콘, 질화산화 실리콘, 질화 실리콘, 플루오린을 첨가한 산화 실리콘, 탄소를 첨가한 산화 실리콘, 탄소 및 질소를 첨가한 산화 실리콘, 그리고 공공을 갖는 산화 실리콘을 사용할 수 있다. 특히, 산화 실리콘 및 산화질화 실리콘은 열에 대하여 안정적이기 때문에 바람직하다.
- [0211] 가열에 의하여 산소가 방출되는 절연체를 절연체(550)로서 산화물(530c)의 상면에 접촉하여 제공함으로써, 절연체(550)로부터 산화물(530c)을 통하여 산화물(530b)의 채널 형성 영역에 효과적으로 산소를 공급할 수 있다. 또한, 절연체(524)와 마찬가지로 절연체(550) 내의 물 또는 수소 등의 불순물의 농도가 저감되어 있는 것이 바람직하다. 절연체(550)의 막 두께는 1nm 이상 20nm 이하로 하는 것이 바람직하다.
- [0212] 또한, 절연체(550)가 갖는 과잉 산소를 효율적으로 산화물(530)에 공급하기 위하여 절연체(550)와 도전체(560) 사이에 금속 산화물을 제공하여도 좋다. 상기 금속 산화물은 절연체(550)로부터 도전체(560)로의 산소 확산을 억제하는 것이 바람직하다. 산소의 확산을 억제하는 금속 산화물을 제공함으로써, 절연체(550)로부터 도전체(560)로의 과잉 산소의 확산이 억제된다. 즉, 산화물(530)에 공급하는 과잉 산소량의 감소를 억제할 수 있다. 또한, 과잉 산소로 인한 도전체(560)의 산화를 억제할 수 있다. 상기 금속 산화물로서는 절연체(544)에 사용할 수 있는 재료를 사용하면 좋다.
- [0213] 또한, 절연체(550)는 제 2 게이트 절연막과 마찬가지로 적층 구조로 하여도 좋다. 트랜지스터의 미세화 및 고집적화가 진행되면, 게이트 절연막의 박막화로 인하여 누설 전류 등의 문제가 발생하는 경우가 있기 때문에, 게이트 절연막으로서 기능하는 절연체를 high-k 재료와 열적으로 안정적인 재료의 적층 구조로 함으로써, 물리적 막 두께를 유지하면서 트랜지스터 동작 시의 게이트 전위를 저감할 수 있다. 또한, 열적으로 안정적이며 비유

전율이 높은 적층 구조로 할 수 있다.

- [0214] 제 1 게이트 전극으로서 기능하는 도전체(560)는 도 13의 (A) 및 (B)에서는 2층 구조로 도시하였지만, 단층 구조이어도 좋고, 3층 이상의 적층 구조이어도 좋다.
- [0215] 도전체(560a)에는 수소 원자, 수소 분자, 물 분자, 질소 원자, 질소 분자, 산화 질소 분자(N_2O , NO , 및 NO_2 등), 및 구리 원자 등의 불순물의 확산을 억제하는 기능을 갖는 도전성 재료를 사용하는 것이 바람직하다. 또는, 산소(예를 들어 산소 원자 및 산소 분자 등 중 적어도 하나)의 확산을 억제하는 기능을 갖는 도전성 재료를 사용하는 것이 바람직하다. 도전체(560a)가 산소의 확산을 억제하는 기능을 가짐으로써, 절연체(550)에 포함되는 산소로 인하여 도전체(560b)가 산화되어 도전율이 저하되는 것을 억제할 수 있다. 산소의 확산을 억제하는 기능을 갖는 도전성 재료로서는, 예를 들어 탄탈럼, 질화 탄탈럼, 루테튬, 또는 산화 루테튬 등을 사용하는 것이 바람직하다. 또한, 도전체(560a)로서, 산화물(530)에 적용할 수 있는 산화물 반도체를 사용할 수 있다. 그 경우, 도전체(560b)를 스퍼터링법으로 성막함으로써, 도전체(560a)의 전기 저항값을 저하시켜 도전체로 할 수 있다. 이를 OC(Oxide Conductor) 전극이라고 부를 수 있다.
- [0216] 또한, 도전체(560b)에는 텅스텐, 구리, 또는 알루미늄을 주성분으로 하는 도전성 재료를 사용하는 것이 바람직하다. 또한, 도전체(560b)는 배선으로서도 기능하기 때문에, 도전성이 높은 도전체를 사용하는 것이 바람직하다. 예를 들어 텅스텐, 구리, 또는 알루미늄을 주성분으로 하는 도전성 재료를 사용할 수 있다. 또한, 도전체(560b)는 적층 구조로 하여도 좋고, 예를 들어 타이타늄 또는 질화 타이타늄, 및 상기 도전성 재료의 적층 구조로 하여도 좋다.
- [0217] 절연체(580)는 절연체(544)를 개재하여 도전체(542a) 및 도전체(542b) 위에 제공된다. 절연체(580)는 과잉 산소 영역을 갖는 것이 바람직하다. 예를 들어 절연체(580)로서 산화 실리콘, 산화질화 실리콘, 질화산화 실리콘, 질화 실리콘, 플루오린을 첨가한 산화 실리콘, 탄소를 첨가한 산화 실리콘, 탄소 및 질소를 첨가한 산화 실리콘, 그리고 공공을 갖는 산화 실리콘, 또는 수지 등을 갖는 것이 바람직하다. 특히, 산화 실리콘 및 산화질화 실리콘은 열적으로 안정적이기 때문에 바람직하다. 특히, 산화 실리콘 및 공공을 갖는 산화 실리콘은 나중의 공정에서 용이하게 과잉 산소 영역을 형성할 수 있기 때문에 바람직하다.
- [0218] 절연체(580)는 과잉 산소 영역을 갖는 것이 바람직하다. 가열에 의하여 산소가 방출되는 절연체(580)를 산화물(530c)과 접촉하여 제공함으로써, 절연체(580) 내의 산소를 산화물(530c)을 통하여 산화물(530)에 효율적으로 공급할 수 있다. 또한, 절연체(580) 내의 물 또는 수소 등의 불순물의 농도가 저감되어 있는 것이 바람직하다.
- [0219] 절연체(580)의 개구는 도전체(542a)와 도전체(542b) 사이의 영역과 중첩되어 형성된다. 이로써, 도전체(560)는 절연체(580)의 개구, 및 도전체(542a)와 도전체(542b) 사이에 끼워진 영역에 매립되도록 형성된다.
- [0220] 반도체 장치를 미세화하기 위하여 게이트 길이를 짧게 하는 것이 요구되지만, 도전체(560)의 도전성이 낮아지지 않도록 할 필요가 있다. 이를 위하여 도전체(560)의 막 두께를 두껍게 하면, 도전체(560)는 중횡비가 높은 형상이 될 수 있다. 본 실시형태에서는 도전체(560)를 절연체(580)의 개구에 매립되도록 제공하기 때문에, 도전체(560)를 중횡비가 높은 형상으로 하여도 공정 중에 도전체(560)가 무너지는 일 없이 형성할 수 있다.
- [0221] 절연체(574)는 절연체(580)의 상면, 도전체(560)의 상면, 및 절연체(550)의 상면과 접촉하여 제공되는 것이 바람직하다. 절연체(574)를 스퍼터링법으로 성막함으로써, 절연체(550) 및 절연체(580)에 과잉 산소 영역을 제공할 수 있다. 이로써 상기 과잉 산소 영역으로부터 산화물(530) 내에 산소를 공급할 수 있다.
- [0222] 예를 들어 절연체(574)로서 하프늄, 알루미늄, 갈륨, 이트륨, 지르코늄, 텅스텐, 타이타늄, 탄탈럼, 니켈, 저마늄, 및 마그네슘 등에서 선택된 1종류 또는 2종류 이상이 포함된 금속 산화물을 사용할 수 있다.
- [0223] 특히, 산화 알루미늄은 배리어성이 높고 0.5nm 이상 3.0nm 이하의 박막이어도 수소 및 질소의 확산을 억제할 수 있다. 따라서, 스퍼터링법으로 성막한 산화 알루미늄은 산소 공급원이면서 수소 등의 불순물의 배리어막으로서의 기능을 가질 수도 있다.
- [0224] 또한, 절연체(574) 위에 층간막으로서 기능하는 절연체(581)를 제공하는 것이 바람직하다. 절연체(581)는 절연체(524) 등과 마찬가지로 막 내의 물 또는 수소 등의 불순물의 농도가 저감되어 있는 것이 바람직하다.
- [0225] 또한, 절연체(581), 절연체(574), 절연체(580), 및 절연체(544)에 형성된 개구에 도전체(540a) 및 도전체(540b)를 배치한다. 도전체(540a) 및 도전체(540b)는 도전체(560)를 끼워 대향하여 제공된다. 도전체(540a) 및 도전체(540b)는 후술하는 도전체(546) 및 도전체(548)와 같은 구성이다.

- [0226] 절연체(581) 위에는 절연체(582)가 제공되어 있다. 절연체(582)는 산소나 수소에 대하여 배리어성이 있는 물질을 사용하는 것이 바람직하다. 따라서, 절연체(582)에는 절연체(514)와 같은 재료를 사용할 수 있다. 예를 들어 절연체(582)에는 산화 알루미늄, 산화 하프늄, 및 산화 탄탈럼 등의 금속 산화물을 사용하는 것이 바람직하다.
- [0227] 특히, 산화 알루미늄은 산소, 그리고 트랜지스터의 전기 특성의 변동 요인이 되는 수소 및 수분 등의 불순물 양쪽에 대하여 막을 투과시키지 않도록 하는 차단 효과가 높다. 따라서, 산화 알루미늄은 트랜지스터의 제작 공정 중 및 제작 후에 수소 및 수분 등의 불순물이 트랜지스터(500)에 혼입되는 것을 방지할 수 있다. 또한, 트랜지스터(500)를 구성하는 산화물로부터의 산소의 방출을 억제할 수 있다. 그러므로, 트랜지스터(500)에 대한 보호막으로서 사용하는 것에 적합하다.
- [0228] 또한, 절연체(582) 위에는 절연체(586)가 제공되어 있다. 절연체(586)에는 절연체(320)와 같은 재료를 사용할 수 있다. 또한, 이들 절연체에 유전율이 비교적 낮은 재료를 적용함으로써, 배선 사이에 생기는 기생 용량을 저감할 수 있다. 예를 들어 절연체(586)로서 산화 실리콘막이나 산화질화 실리콘막 등을 사용할 수 있다.
- [0229] 또한, 절연체(520), 절연체(522), 절연체(524), 절연체(544), 절연체(580), 절연체(574), 절연체(581), 절연체(582), 및 절연체(586)에는 도전체(546) 및 도전체(548) 등이 매립되어 있다.
- [0230] 도전체(546) 및 도전체(548)는 용량 소자(600), 트랜지스터(500), 또는 트랜지스터(300)에 접속되는 플러그 또는 배선으로서의 기능을 갖는다. 도전체(546) 및 도전체(548)는 도전체(328) 및 도전체(330)와 같은 재료를 사용하여 제공할 수 있다.
- [0231] 또한, 트랜지스터(500)를 형성한 후, 트랜지스터(500)를 둘러싸도록 개구를 형성하고, 상기 개구를 덮도록 수소 또는 물에 대한 배리어성이 높은 절연체를 형성하여도 좋다. 상술한 배리어성이 높은 절연체로 트랜지스터(500)를 감싸므로써, 외부로부터 수분 및 수소가 들어가는 것을 방지할 수 있다. 또는, 복수의 트랜지스터(500)를, 수소 또는 물에 대한 배리어성이 높은 절연체로 통틀어 감싸도 좋다. 또한, 트랜지스터(500)를 둘러싸도록 개구를 형성하는 경우, 예를 들어 절연체(522) 또는 절연체(514)에 도달하는 개구를 형성하고, 절연체(522) 또는 절연체(514)와 접촉하도록 상술한 배리어성이 높은 절연체를 형성하면, 트랜지스터(500)의 제작 공정의 일부를 겸할 수 있기 때문에 적합하다. 또한, 수소 또는 물에 대한 배리어성이 높은 절연체로서는, 예를 들어 절연체(522) 또는 절연체(514)와 같은 재료를 사용하면 좋다.
- [0232] 이어서, 트랜지스터(500) 위쪽에는 용량 소자(600)가 제공된다. 용량 소자(600)는 도전체(610), 도전체(620), 및 절연체(630)를 갖는다.
- [0233] 또한, 도전체(546) 및 도전체(548) 위에 도전체(612)를 제공하여도 좋다. 도전체(612)는 트랜지스터(500)에 접속되는 플러그 또는 배선으로서의 기능을 갖는다. 도전체(610)는 용량 소자(600)의 전극으로서의 기능을 갖는다. 또한, 도전체(612) 및 도전체(610)는 동시에 형성할 수 있다.
- [0234] 도전체(612) 및 도전체(610)에는 몰리브데넘, 타이타늄, 탄탈럼, 텅스텐, 알루미늄, 구리, 크로뮴, 네오디뮴, 및 스퀴뮴에서 선택된 원소를 포함하는 금속막, 또는 상술한 원소를 성분으로 하는 금속 질화물막(질화 탄탈럼막, 질화 타이타늄막, 질화 몰리브데넘막, 및 질화 텅스텐막) 등을 사용할 수 있다. 또는, 인듐 주석 산화물, 산화 텅스텐을 포함하는 인듐 산화물, 산화 텅스텐을 포함하는 인듐 아연 산화물, 산화 타이타늄을 포함하는 인듐 산화물, 산화 타이타늄을 포함하는 인듐 주석 산화물, 인듐 아연 산화물, 및 산화 실리콘을 첨가한 인듐 주석 산화물 등의 도전성 재료를 적용할 수도 있다.
- [0235] 본 실시형태에서는 도전체(612) 및 도전체(610)를 단층 구조로 나타내었지만, 상기 구성에 한정되지 않고, 2층 이상의 적층 구조이어도 좋다. 예를 들어 배리어성을 갖는 도전체와 도전성이 높은 도전체 사이에, 배리어성을 갖는 도전체 및 도전성이 높은 도전체에 대하여 밀착성이 높은 도전체를 형성하여도 좋다.
- [0236] 절연체(630)를 개재하여 도전체(610)와 중첩되도록 도전체(620)를 제공한다. 또한, 도전체(620)에는 금속 재료, 합금 재료, 또는 금속 산화물 재료 등의 도전성 재료를 사용할 수 있다. 내열성과 도전성을 양립하는 텅스텐이나 몰리브데넘 등의 고용점 재료를 사용하는 것이 바람직하고, 특히 텅스텐을 사용하는 것이 바람직하다. 또한, 도전체 등의 다른 구조와 동시에 형성하는 경우에는 저저항 금속 재료인 Cu(구리)나 Al(알루미늄) 등을 사용하면 좋다.
- [0237] 도전체(620) 및 절연체(630) 위에는 절연체(640)가 제공되어 있다. 절연체(640)는 절연체(320)와 같은 재료를 사용하여 제공할 수 있다. 또한, 절연체(640)는 그 아래쪽의 요철 형상을 피복하는 평탄화막으로서 기능하여도

좋다.

- [0238] 본 구조를 사용함으로써, 산화물 반도체를 갖는 트랜지스터를 사용한 반도체 장치에서 미세화 또는 고집적화를 도모할 수 있다.
- [0239] 본 발명의 일 형태에 따른 반도체 장치에 사용할 수 있는 기판으로서 유리 기판, 석영 기판, 사파이어 기판, 세라믹 기판, 금속 기판(예를 들어 스테인리스·스틸 기판, 스테인리스·스틸·포일을 갖는 기판, 텅스텐 기판, 및 텅스텐·포일을 갖는 기판 등), 반도체 기판(예를 들어 단결정 반도체 기판, 다결정 반도체 기판, 또는 화합물 반도체 기판 등), 및 SOI(Silicon on Insulator) 기판 등을 사용할 수 있다. 또한, 본 실시형태의 처리 온도에 견딜 수 있는 내열성을 갖는 플라스틱 기판을 사용하여도 좋다. 유리 기판의 일례로서는, 바륨보로실리케이트 유리, 알루미늄보로실리케이트 유리, 알루미늄보로실리케이트 유리, 또는 소다 석회 유리 등이 있다. 이 이외에도 결정화 유리 등을 사용할 수 있다.
- [0240] 또는, 기판으로서 가요성 기판, 접합 필름, 섬유상 재료를 포함하는 종이, 또는 기재 필름 등을 사용할 수 있다. 가요성 기판, 접합 필름, 및 기재 필름 등의 일례로서는 이하의 것을 들 수 있다. 예를 들어, 폴리에틸렌테레프탈레이트(PET), 폴리에틸렌나프탈레이트(PEN), 폴리에테실폰(PES), 및 폴리테트라플루오로에틸렌(PTFE)으로 대표되는 플라스틱이 있다. 또는, 일례로서는 아크릴 등의 합성 수지 등이 있다. 또는, 일례로서 폴리프로필렌, 폴리에스터, 폴리플루오린화 바이닐, 또는 폴리염화 바이닐 등이 있다. 또는, 일례로서는 폴리아마이드, 폴리이미드, 아라미드, 에폭시, 무기 증착 필름, 또는 종이류 등이 있다. 특히, 반도체 기판, 단결정 기판, 또는 SOI 기판 등을 사용하여 트랜지스터를 제조함으로써, 특성, 사이즈, 또는 형상 등의 편차가 적고, 전류 능력이 높고, 사이즈가 작은 트랜지스터를 제조할 수 있다. 이와 같은 트랜지스터에 의하여 회로를 구성하면, 회로의 저소비 전력화 또는 회로의 고집적화를 도모할 수 있다.
- [0241] 또한, 기판으로서 가요성 기판을 사용하고, 가요성 기판 위에 트랜지스터, 저항, 및/또는 용량 등을 직접 형성하여도 좋다. 또는, 기판과, 트랜지스터, 저항, 및/또는 용량 등 사이에 박리층을 제공하여도 좋다. 박리층은 그 위에 반도체 장치의 일부 또는 전부를 완성시킨 후, 기판으로부터 분리하고, 다른 기판으로 전재(轉載)하기 위하여 사용할 수 있다. 이때, 트랜지스터, 저항, 및/또는 용량 등은 내열성이 떨어지는 기판이나 가요성 기판에도 전재될 수 있다. 또한, 상술한 박리층에는 예를 들어, 텅스텐막 및 산화 실리콘막의 무기막의 적층 구조의 구성이나, 기판 위에 폴리이미드 등의 유기 수지막이 형성된 구성, 그리고 수소를 포함하는 실리콘막 등을 사용할 수 있다.
- [0242] 즉, 어떤 기판 위에 반도체 장치를 형성하고, 그 후, 다른 기판에 반도체 장치를 전치하여도 좋다. 반도체 장치가 전치되는 기판의 일례로서는, 상술한 트랜지스터를 형성할 수 있는 기판에 더하여, 종이 기판, 셀로판 기판, 아라미드 필름 기판, 폴리이미드 필름 기판, 석재 기판, 목재 기판, 직물 기판(천연 섬유(견(silk), 솜(cotton), 삼(hemp)), 합성 섬유(나일론, 폴리우레탄, 폴리에스터) 또는 재생 섬유(아세테이트, 큐프라, 레이온, 재생 폴리에스터) 등을 포함함), 피혁 기판, 또는 고무 기판 등이 있다. 이들 기판을 사용함으로써 가요성을 갖는 반도체 장치의 제조, 파괴되기 어려운 반도체 장치의 제조, 내열성의 부여, 경량화, 또는 박막화를 도모할 수 있다.
- [0243] (실시형태 6)
- [0244] 본 실시형태에서는 박막형 이차 전지를 사용한 전자 기기의 예에 대하여 도 14 및 도 15를 사용하여 설명한다.
- [0245] 도 14의 (A)는 박막형 이차 전지(3001)의 외관 사시도이다. 고체 이차 전지의 양극과 전기적으로 접속되는 양극 리드 전극(513)과, 음극과 전기적으로 접속되는 음극 리드 전극(511)이 돌출되도록 래미네이트 필름 또는 절연 필름으로 박막형 이차 전지(3001)를 밀봉한다.
- [0246] 도 14의 (B)는 본 발명에 따른 박막형 이차 전지를 사용한 응용 기기의 일례인 IC 카드이다. 전과(3005)로부터의 급전에 의하여 얻어진 전력을 박막형 이차 전지(3001)에 충전할 수 있다. IC 카드(3000) 내부에는 안테나 및 IC(3004)나, 박막형 이차 전지(3001)가 배치되어 있다. IC 카드(3000) 위에는 관리 배지를 장착하는 작업자의 ID(3002) 및 사진(3003)이 접촉되어 있다. 박막형 이차 전지(3001)에 충전된 전력을 사용하여 안테나로부터 인증 신호 등의 신호를 발신할 수도 있다.
- [0247] 또한, 사진(3003) 대신에 액티브 매트릭스 표시 장치를 제공하여도 좋다. 액티브 매트릭스 표시 장치로서는, 반사형 액정 표시 장치나 유기 EL 표시 장치나 전자 종이 등이 있다. 액티브 매트릭스 표시 장치에 영상(동영상 또는 정지 화상)이나 시간을 표시시킬 수도 있다. 액티브 매트릭스 표시 장치의 전력은 박막형 이차 전지

(3001)로부터 공급할 수 있다.

- [0248] IC 카드에는 플라스틱 기판이 사용되기 때문에, 플렉시블 기판을 사용한 유기 EL 표시 장치가 바람직하다.
- [0249] 또한, 사진(3003) 대신에 태양 전지를 제공하여도 좋다. 외광의 조사에 의하여 광을 흡수하여, 전력을 발생시킴으로써, 그 전력을 박막형 이차 전지(3001)에 충전할 수 있다.
- [0250] 또한, 박막형 이차 전지는 IC 카드에 한정되지 않고, 차재용으로서 사용되는 와이어리스 센서의 전원 및 MEMS 디바이스용 이차 전지 등에 사용할 수 있다.
- [0251] 도 15의 (A)는 웨어러블 디바이스의 예를 도시한 것이다. 웨어러블 디바이스는 전원으로서 이차 전지를 사용한다. 또한, 사용자가 일상 생활 또는 옥외에서 사용하는 데에 있어, 내수성을 높이기 위하여, 접촉되는 커넥터 부분이 노출된 유선으로의 충전뿐만 아니라 무선 충전도 가능한 웨어러블 디바이스가 요구되고 있다.
- [0252] 예를 들어 도 15의 (A)에 도시된 바와 같은 안경형 디바이스(400)에 이차 전지를 탑재할 수 있다. 안경형 디바이스(400)는 프레임(400a) 및 표시부(400b)를 갖는다. 만곡을 갖는 프레임(400a)의 템플부에 이차 전지를 탑재함으로써, 경량이면서 중량 밸런스가 좋고, 계속 사용 시간이 긴 안경형 디바이스(400)로 할 수 있다. 실시형태 1에 나타난 고체 이차 전지를 포함하여도 좋고, 하우징의 소형화에 따른 공간 절약화에 대응할 수 있는 구성을 실현할 수 있다.
- [0253] 또한, 헤드셋형 디바이스(401)에 이차 전지를 탑재할 수 있다. 헤드셋형 디바이스(401)는 적어도 마이크폰부(401a), 플렉시블 파이프(401b), 및 이어폰부(401c)를 갖는다. 플렉시블 파이프(401b) 내나 이어폰부(401c) 내에 이차 전지를 제공할 수 있다. 실시형태 1에 나타난 고체 이차 전지를 포함하여도 좋고, 하우징의 소형화에 따른 공간 절약화에 대응할 수 있는 구성을 실현할 수 있다.
- [0254] 또한, 몸에 직접 장착할 수 있는 디바이스(402)에 이차 전지를 탑재할 수 있다. 디바이스(402)의 박형의 하우징(402a) 내에, 이차 전지(402b)를 제공할 수 있다. 실시형태 1에 기재된 고체 이차 전지를 포함하여도 좋고, 하우징의 소형화에 따른 공간 절약화에 대응할 수 있는 구성을 실현할 수 있다.
- [0255] 또한, 옷에 장착할 수 있는 디바이스(403)에 이차 전지를 탑재할 수 있다. 디바이스(403)의 박형의 하우징(403a) 내에, 이차 전지(403b)를 제공할 수 있다. 실시형태 1에 나타난 고체 이차 전지를 포함하여도 좋고, 하우징의 소형화에 따른 공간 절약화에 대응할 수 있는 구성을 실현할 수 있다.
- [0256] 또한, 벨트형 디바이스(406)에 이차 전지를 탑재할 수 있다. 벨트형 디바이스(406)는 벨트부(406a) 및 와이어리스 급전 수전부(406b)를 갖고, 벨트부(406a)의 내부에 이차 전지를 탑재할 수 있다. 실시형태 1에 나타난 고체 이차 전지를 포함하여도 좋고, 하우징의 소형화에 따른 공간 절약화에 대응할 수 있는 구성을 실현할 수 있다.
- [0257] 또한, 손목시계형 디바이스(405)에 이차 전지를 탑재할 수 있다. 손목시계형 디바이스(405)는 표시부(405a) 및 벨트부(405b)를 갖고, 표시부(405a) 또는 벨트부(405b)에 이차 전지를 제공할 수 있다. 실시형태 4에 나타난 고체 이차 전지를 포함하여도 좋고, 하우징의 소형화에 따른 공간 절약화에 대응할 수 있는 구성을 실현할 수 있다.
- [0258] 표시부(405a)에는 시각뿐만 아니라, 메일이나 전화의 착신 등, 다양한 정보를 표시시킬 수 있다.
- [0259] 또한, 손목시계형 디바이스(405)는 팔에 직접 장착하는 형태의 웨어러블 디바이스이기 때문에, 사용자의 맥박 및 혈압 등을 측정하는 센서를 탑재하여도 좋다. 사용자의 운동량 및 건강에 관한 데이터를 축적하여 건강 유지에 활용할 수 있다.
- [0260] 도 15의 (B)에, 팔에서 폰 손목시계형 디바이스(405)의 사시도를 도시하였다.
- [0261] 또한, 측면도를 도 15의 (C)에 도시하였다. 도 15의 (C)에는, 내부에 이차 전지(913)를 내장한 상태를 도시하였다. 이차 전지(913)는 실시형태 4에 나타난 이차 전지이다. 이차 전지(913)는 표시부(405a)와 중첩되는 위치에 제공되어 있으며, 소형이며 경량이다.
- [0262] (실시예 1)
- [0263] 본 발명의 일 형태의 고체 이차 전지에서, EDX의 먼 분석(예를 들어, 원소 매핑)을 사용함으로써 고체 전해질층(202)의 내부 또는 표층부에서의 실리콘, 질소, 탄소, 및 산소의 농도를 정량적으로 분석할 수 있다. 본 실시예에서는, 고체 전해질층(202)의 분석예에 대하여 설명한다.

[0264] 또한, 고체 전해질층(202)을 성막하고, 그 막에 대하여 EDX 측정을 수행하였다. EDX 측정은 SU8030(Hitachi High-Technologies Corporation 제조의 SEM)에, EX-350X-MaX80(HORIBA, Ltd. 제조의 탑재 EDX 유닛)을 설치한 장치를 사용하였다. 또한, 고체 전해질층(202)은 타이타늄 시트 위에 SiO(OSAKA Titanium technologies Co., Ltd. 제조)을 진공 증착법에 의하여 500nm로 성막하였다.

[0265] 고체 전해질층(202)의 단면의 EDX 스펙트럼에 대하여 설명한다. EDX 측정에서는 측정점에 전자 빔 조사를 수행하고, 이로써 발생하는 특성 X선의 에너지와 발생 횟수를 측정하여, EDX 스펙트럼을 얻는다. 원자수 농도(%)를 표 1에 나타낸다.

[0266] [표 1]

원소	원자수 농도(%)
C	7.16
Se	0.36
O	52.7
Si	39.79

[0267]

[0268] <전지 셀의 제작>

[0269] 다음으로, 상기에서 얻어진 고체 전해질층(202)의 충방전 특성을 조사하기 위하여, CR2032형(직경 20mm, 높이 3.2mm)의 코인형 전지 셀을 제작하였다.

[0270] 대향 전극에는 리튬 금속을 사용하였다. 리튬과 고체 전해질층(202) 사이에 후술하는 세퍼레이터를 끼웠다. 또한, 상술한 바와 같이, 고체 전해질층(202)은 타이타늄 시트 위에 500nm로 성막되어 있다.

[0271] 전해액이 갖는 전해질에는 1mol/L의 육플루오린화 인산 리튬(LiPF₆)을 사용하고, 전해액에는 에틸렌카보네이트(EC)와 디에틸카보네이트(DEC)가 EC:DEC=3:7(체적비)로 혼합된 것을 사용하였다. 또한, 충방전 특성의 평가를 수행한 이차 전지에 대해서는, 전해액에 플루오로에틸렌카보네이트(FEC)를 10wt% 첨가하였다.

[0272] 세퍼레이터에는 두께가 25 μm인 폴리프로필렌을 사용하였다.

[0273] 양극 캔 및 음극 캔에는 스테인리스(SUS)로 형성된 것을 사용하였다.

[0274] <충방전 특성의 측정>

[0275] 테스트 셀의 측정 조건에 대하여 설명한다. 충방전의 방식은 첫 번째의 충방전만 0.1C의 레이트로 정전류-정전압 충전 및 정전류 방전을 수행하고, 두 번째 이후는 0.2C의 레이트로 정전류-정전압 충전 및 정전류 방전을 수행하였다. 또한, 충방전의 상한 전압을 1.0V, 하한 전압을 0.01V, 정전압 충전의 중지 전류를 0.01C로 하고, 측정 온도는 25℃에서 수행하였다. 또한, 실리콘을 포함하는 활물질의 레이트는 각각의 셀에서, 담지량당 4190mAh/g을 기준으로 하여 산출하였다. 두 번째 사이클의 측정 결과를 도 16에 나타내었다.

[0276] 도 16으로부터, 고체 전해질층(202)은 충방전 특성이 낮은 것을 알 수 있었다. 즉, 리튬 이온 전도성을 가지며, 층 내에 리튬 이온을 축적하기 어렵다고 할 수 있다. 따라서, 전해질로서 유효하게 사용할 수 있다.

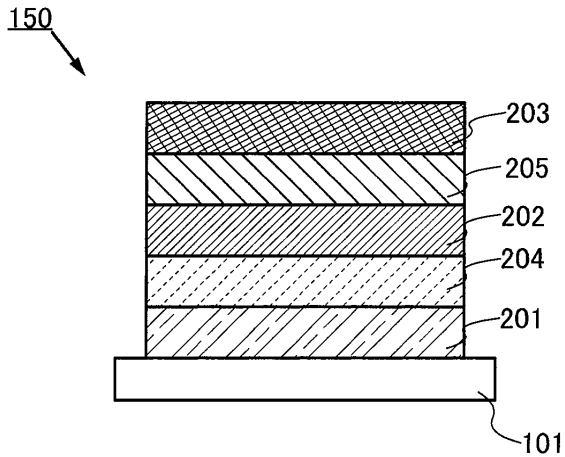
부호의 설명

[0277] 101: 기관, 150: 단층 셀, 201: 양극 집전체층, 202: 고체 전해질층, 203: 음극 집전체층, 204: 양극 활물질층, 205: 음극 활물질층, 206: 보호층, 300: 트랜지스터, 311: 기관, 313: 반도체 영역, 314a: 저저항 영역, 314b: 저저항 영역, 315: 절연체, 316: 도전체, 320: 절연체, 322: 절연체, 324: 절연체, 326: 절연체, 328: 도전체, 330: 도전체, 350: 절연체, 352: 절연체, 354: 절연체, 356: 도전체, 360: 절연체, 362: 절연체, 364: 절연체, 366: 도전체, 370: 절연체, 372: 절연체, 374: 절연체, 376: 도전체, 380: 절연체, 382: 절연체, 384: 절연체, 386: 도전체, 400: 안경형 디바이스, 400a: 프레임, 400b: 표시부, 401: 헤드셋형 디바이스, 401a: 마이크로폰부, 401b: 플렉시블 파이프, 401c: 이어폰부, 402: 디바이스, 402a: 하우스, 402b: 이차 전지, 403: 디바이스, 403a: 하우스, 403b: 이차 전지, 405: 손목시계형 디바이스, 405a: 표시부, 405b: 벨트부, 406: 벨트형 디바이스, 406a: 벨트부, 406b: 와이어리스 급전 수전부, 500: 트랜지스터, 503: 도전체,

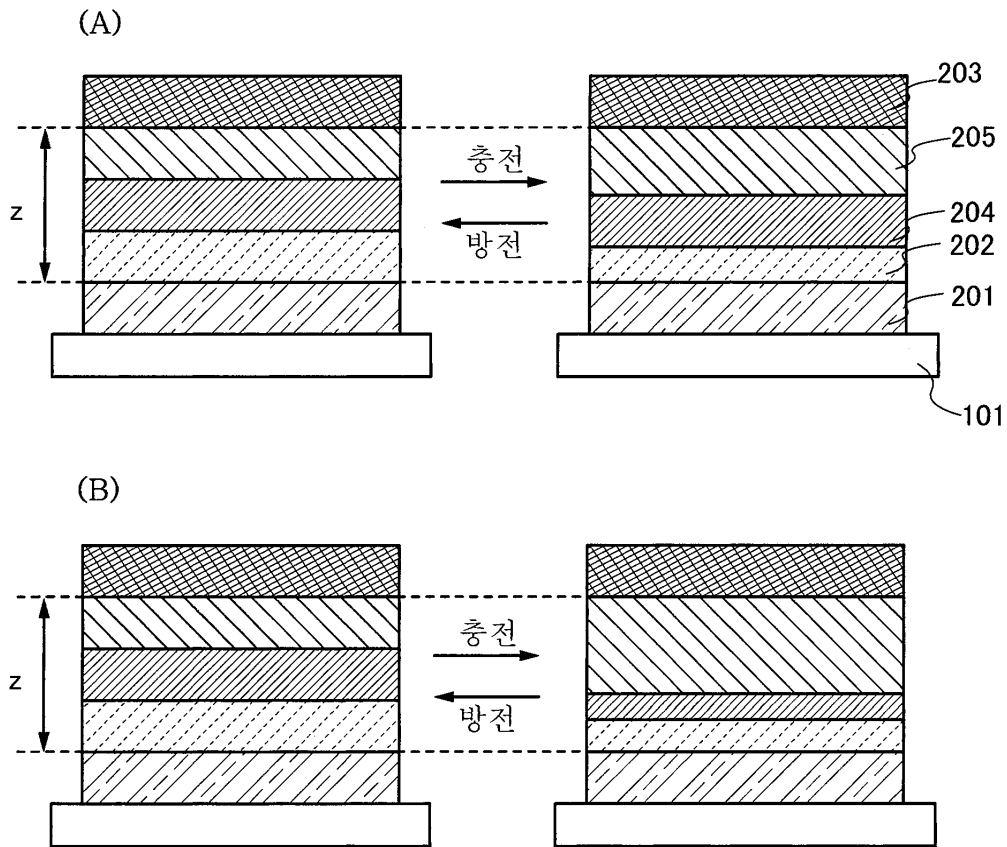
503a: 도전체, 503b: 도전체, 510: 절연체, 511: 음극 리드 전극, 512: 절연체, 513: 양극 리드 전극, 514: 절연체, 516: 절연체, 518: 도전체, 520: 절연체, 522: 절연체, 524: 절연체, 530: 산화물, 530a: 산화물, 530b: 산화물, 530c: 산화물, 540a: 도전체, 540b: 도전체, 542: 도전체, 542a: 도전체, 542b: 도전체, 543a: 영역, 543b: 영역, 544: 절연체, 546: 도전체, 548: 도전체, 550: 절연체, 560: 도전체, 560a: 도전체, 560b: 도전체, 574: 절연체, 580: 절연체, 581: 절연체, 582: 절연체, 586: 절연체, 600: 용량, 610: 도전체, 612: 도전체, 620: 도전체, 630: 절연체, 640: 절연체, 845: 기관 유지부, 847: 배기 기구, 848: 배기 기구, 849: 배기 기구, 850: 기관, 851: 스테이지, 852: 기관 반송 기구, 853: 기관 반송 기구, 854: 기관 반송 기구, 855: 증착 재료, 856: 증착원, 857: 히터, 858: 증착 보트, 861: 압, 862: 압, 863: 활상 수단, 865: 회전 기구, 867: 막 두께 계측 기구, 868: 셔터, 869: 증착원 셔터, 870: 로드록실, 871: 반송실, 872: 반송실, 873: 반송실, 874: 성막실, 880: 게이트, 881: 게이트, 882: 게이트, 883: 게이트, 884: 게이트, 885: 게이트, 886: 게이트, 887: 게이트, 888: 게이트, 891: 마스크 얼라인먼트실, 892: 성막실, 893: 가열실, 894: 재료 공급실, 895: 재료 공급실, 896: 재료 공급실, 900: 기관, 911: 단자, 912: 회로, 913: 이차 전지, 914: 안테나, 916: 층, 951: 단자, 952: 단자, 971: 단자, 972: 단자, 3000: IC 카드, 3001: 박막형 이차 전지, 3002: ID, 3003: 사진, 3004: IC, 3005: 전과

도면

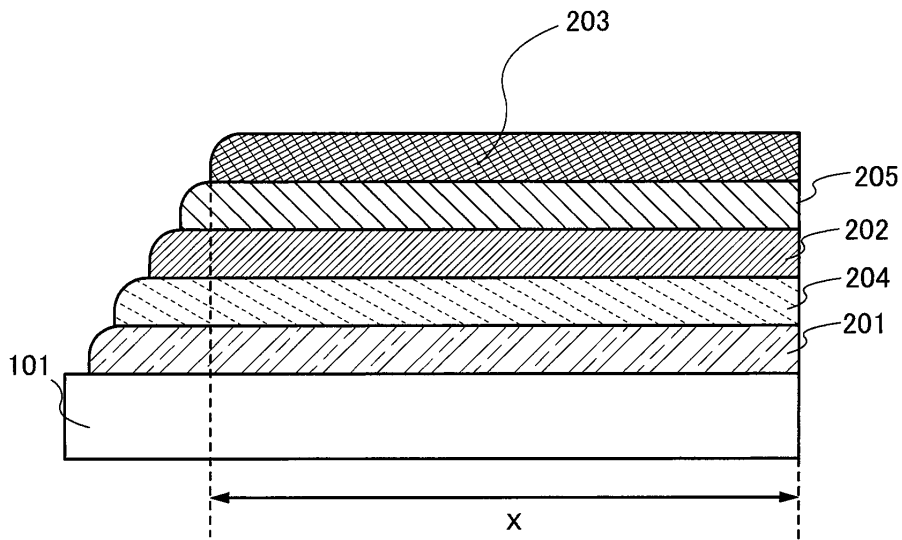
도면1



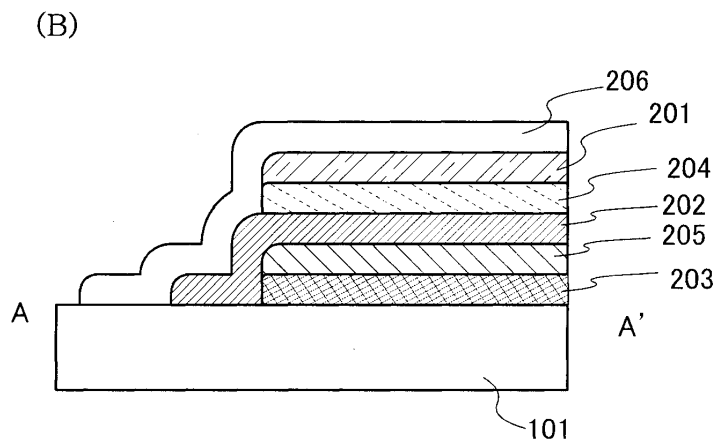
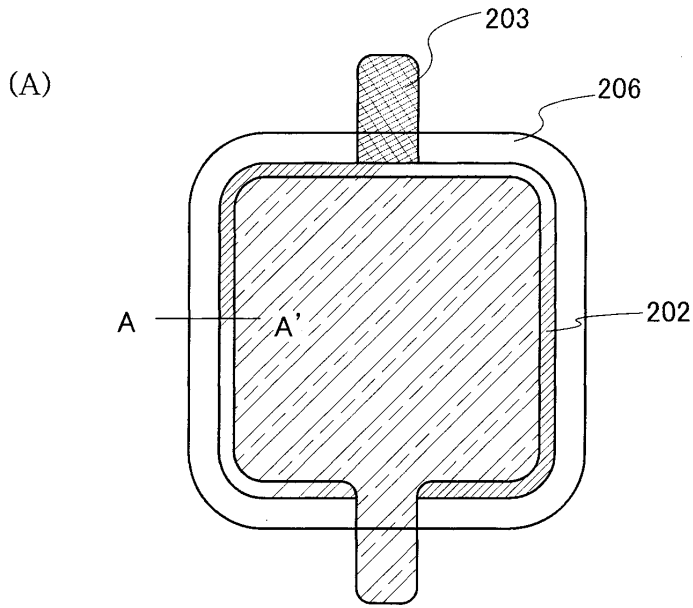
도면2



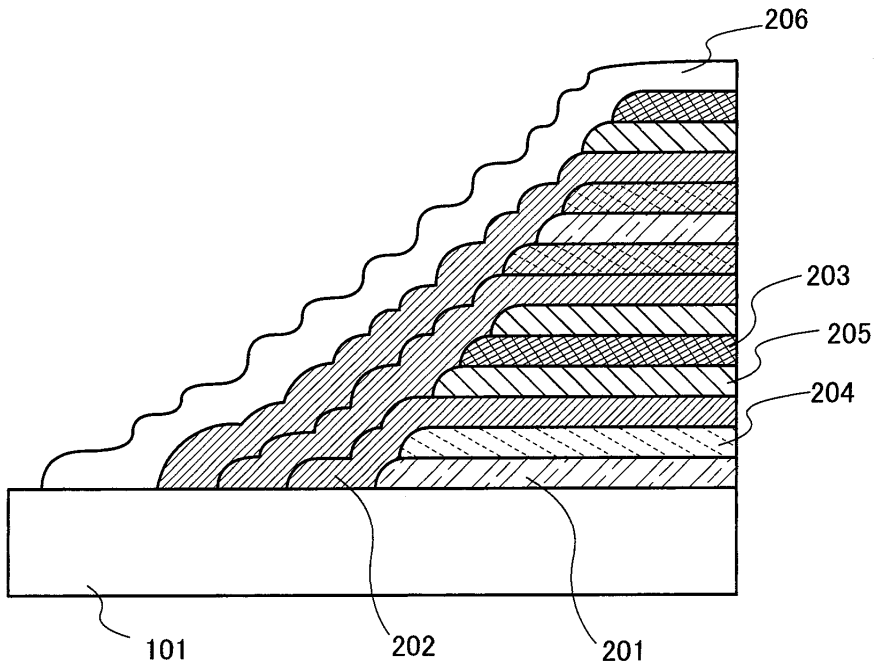
도면3



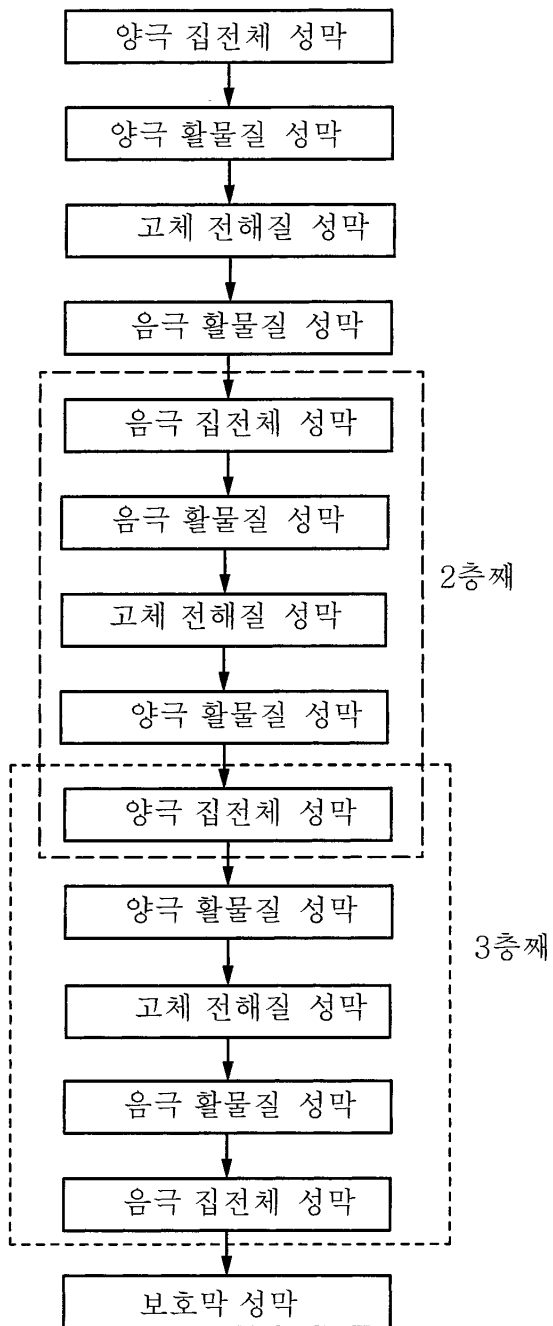
도면4



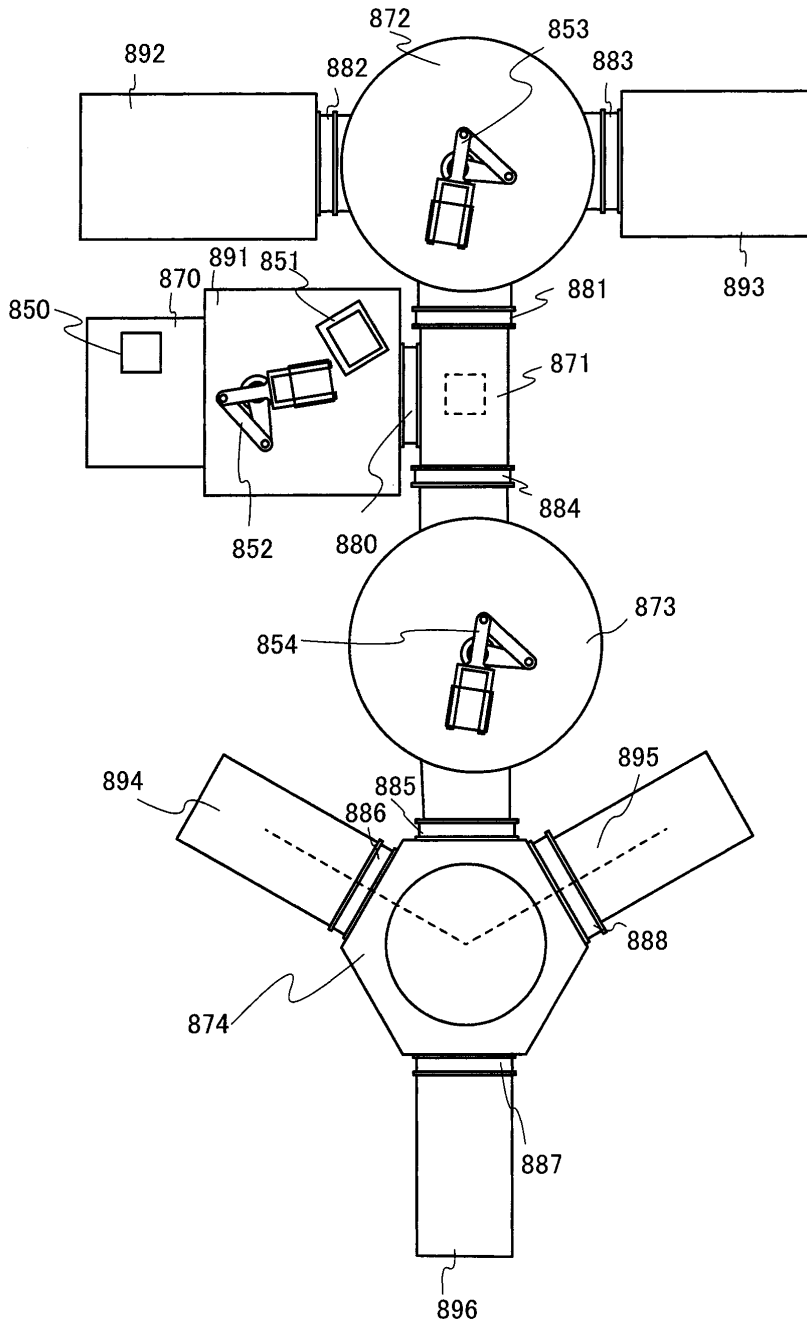
도면5



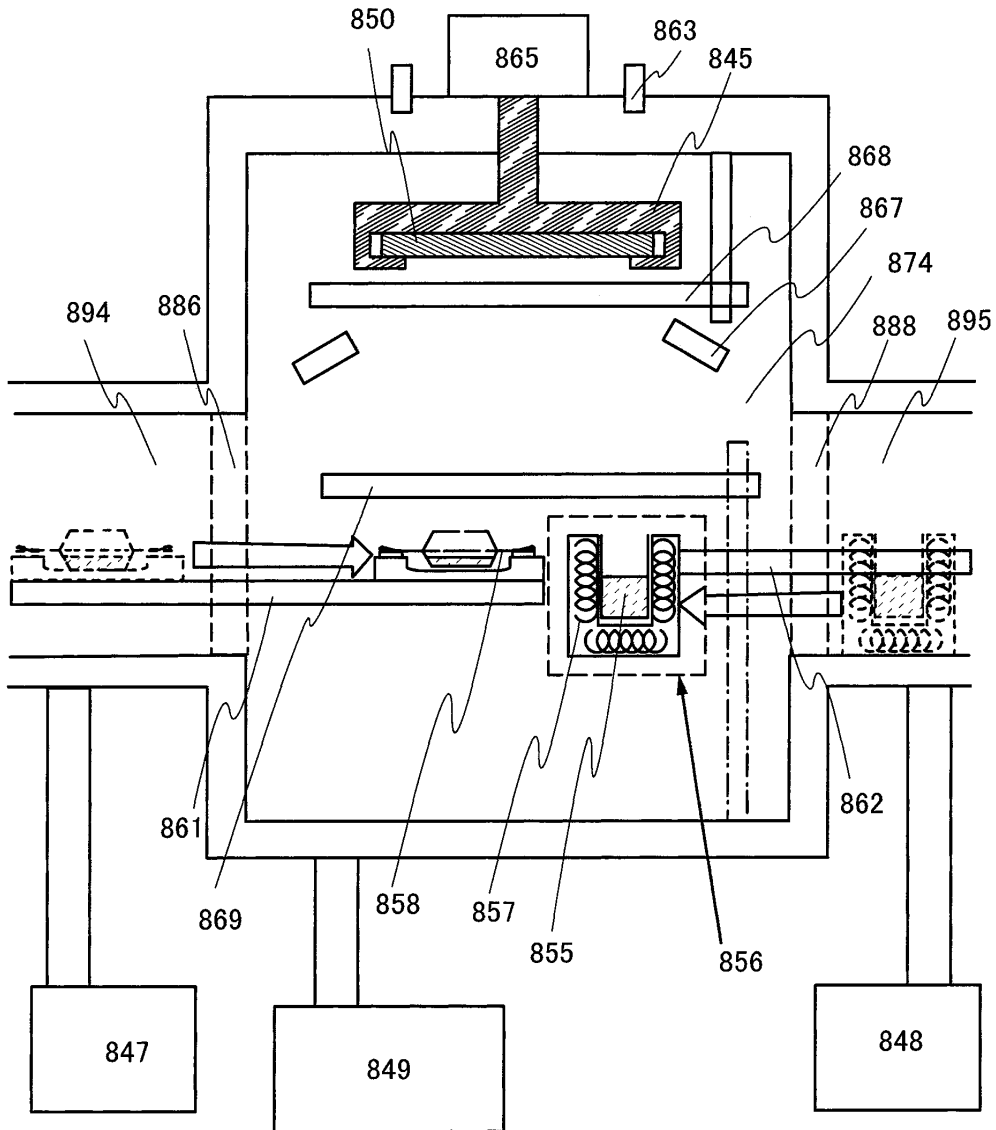
도면6



도면7

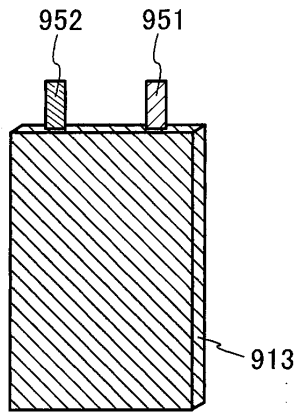


도면8

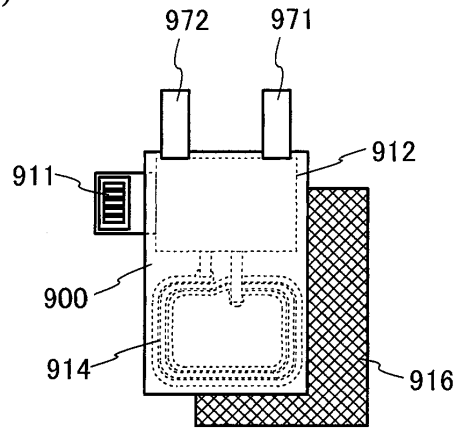


도면9

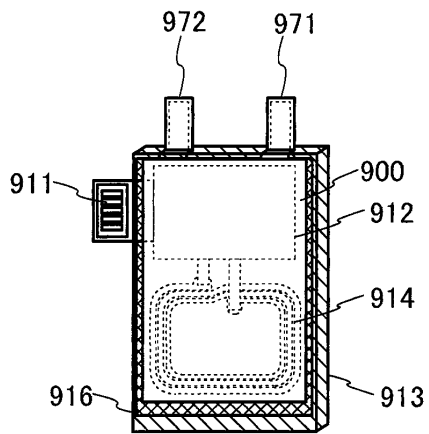
(A)



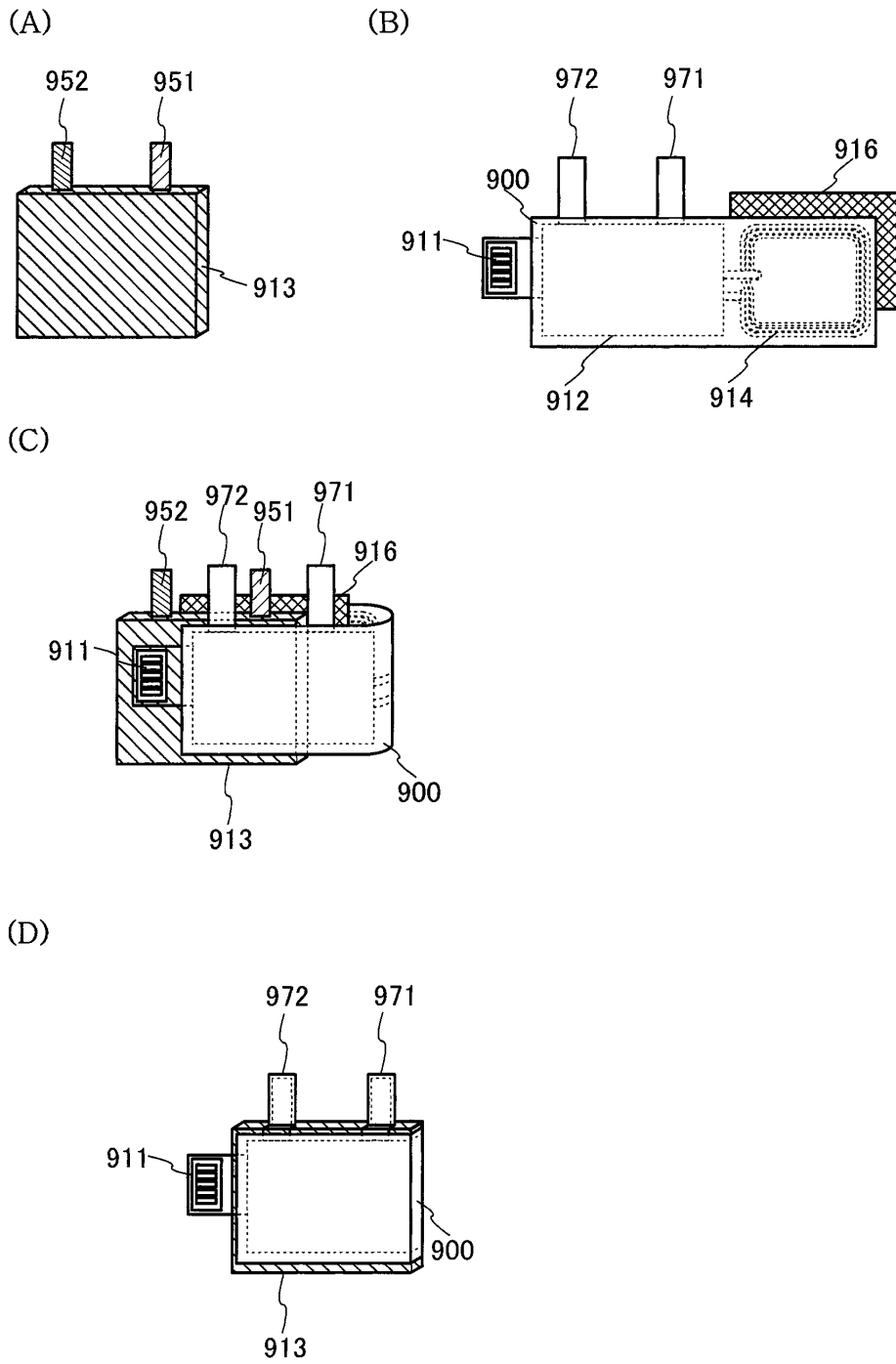
(B)



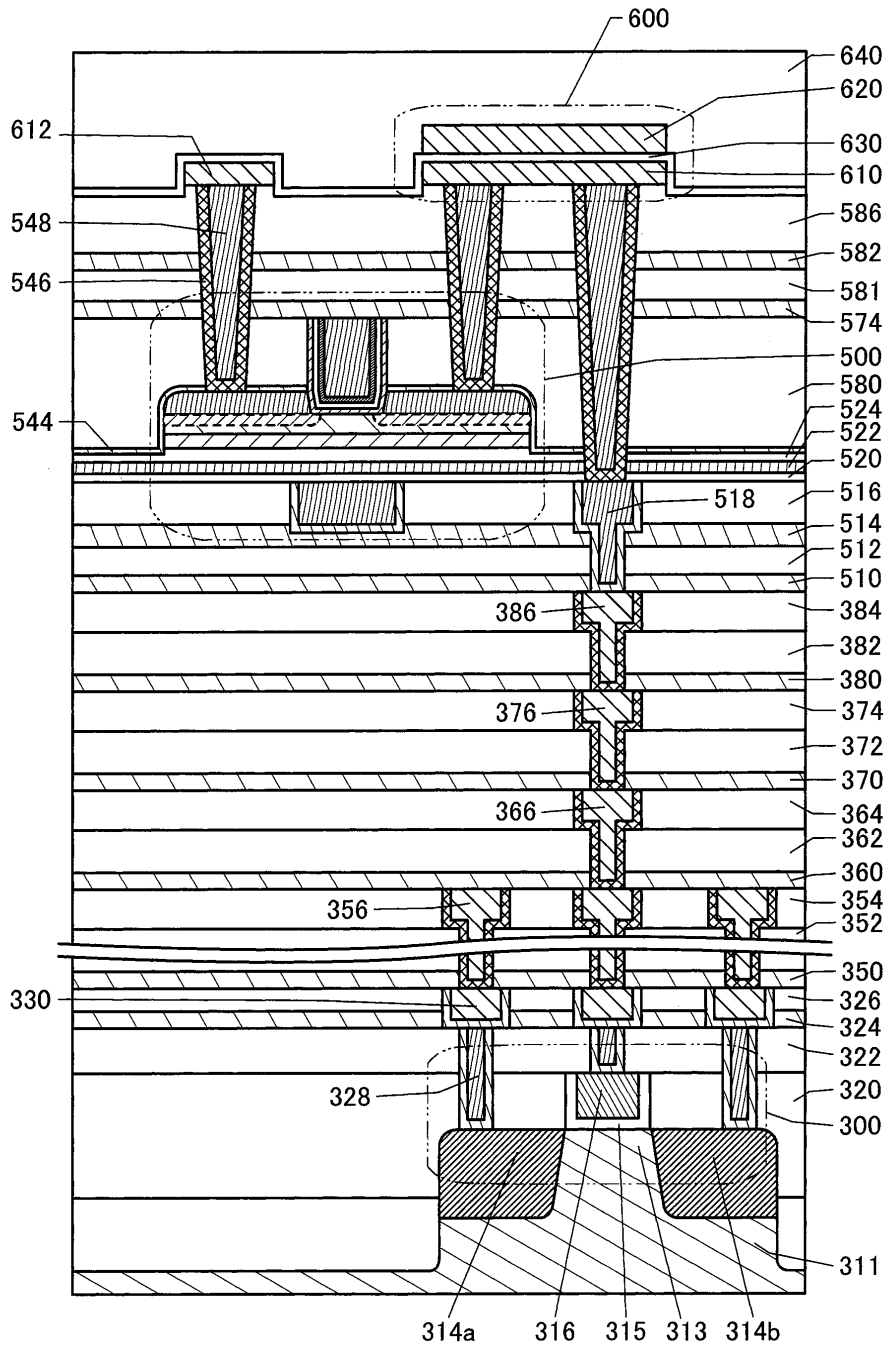
(C)



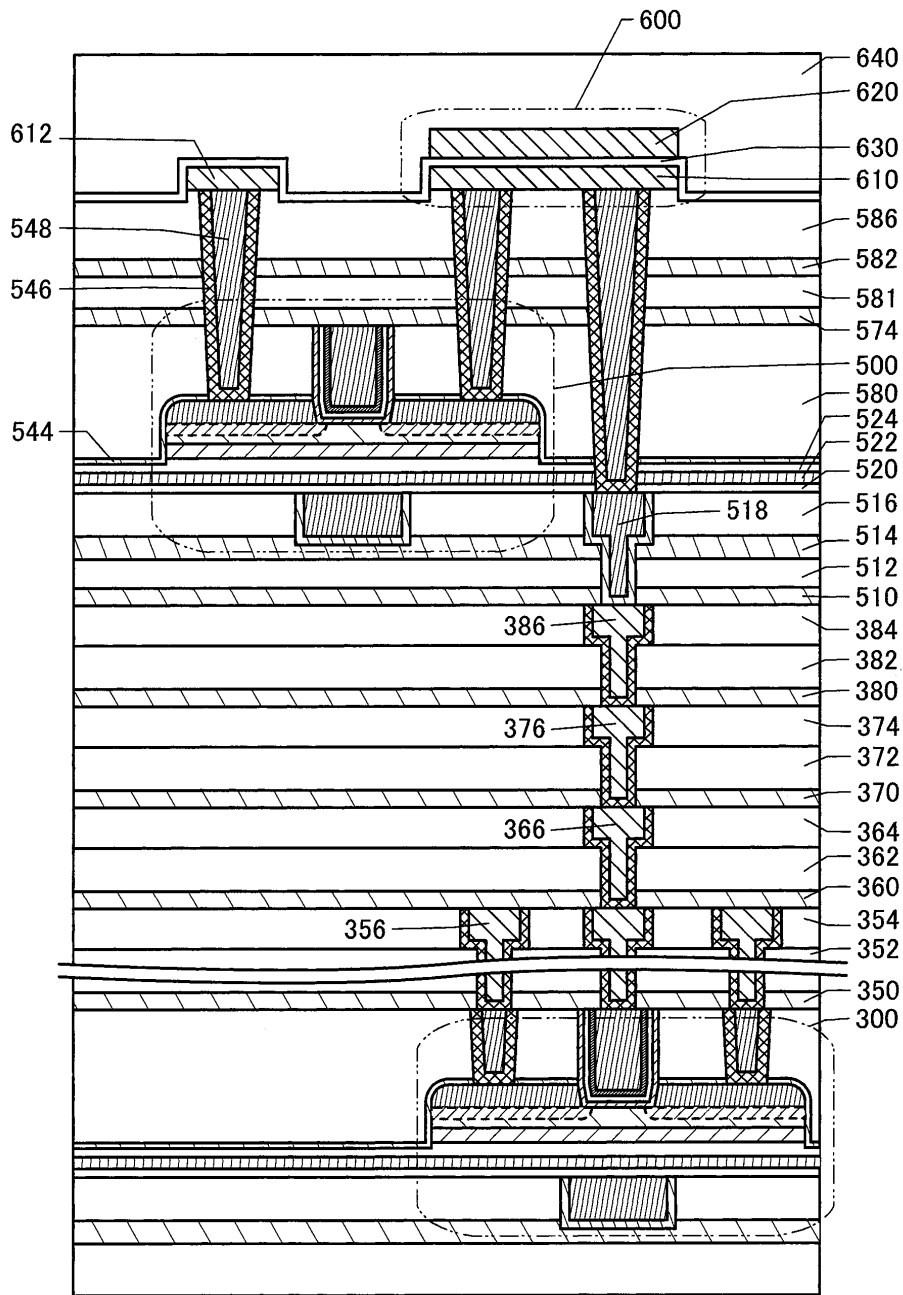
도면10



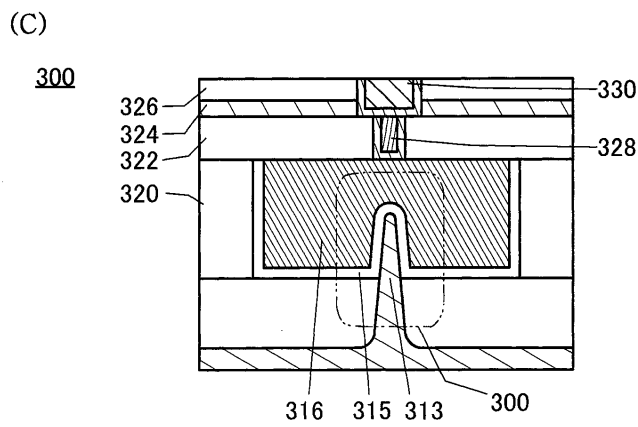
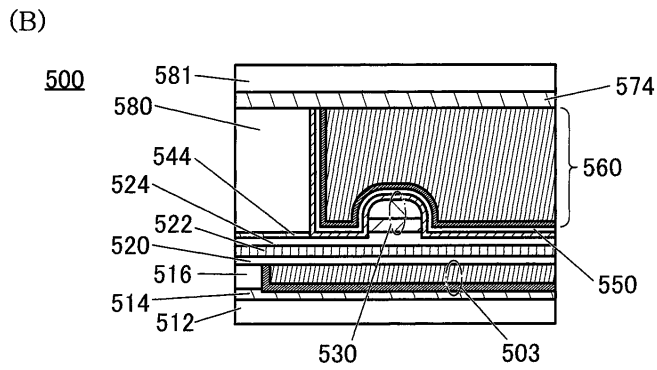
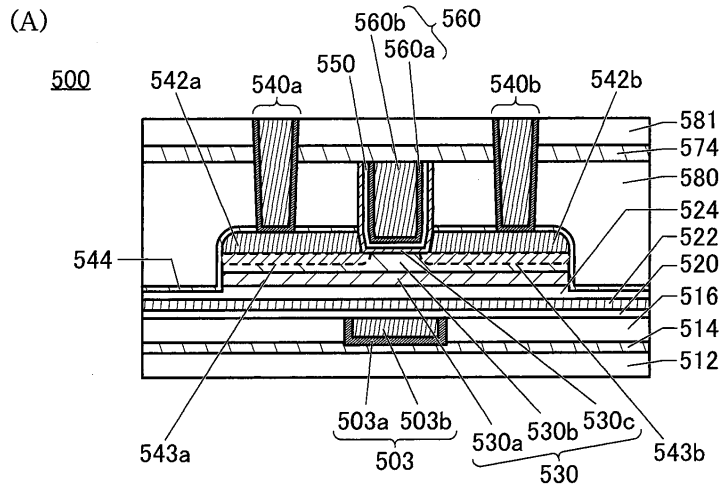
도면11



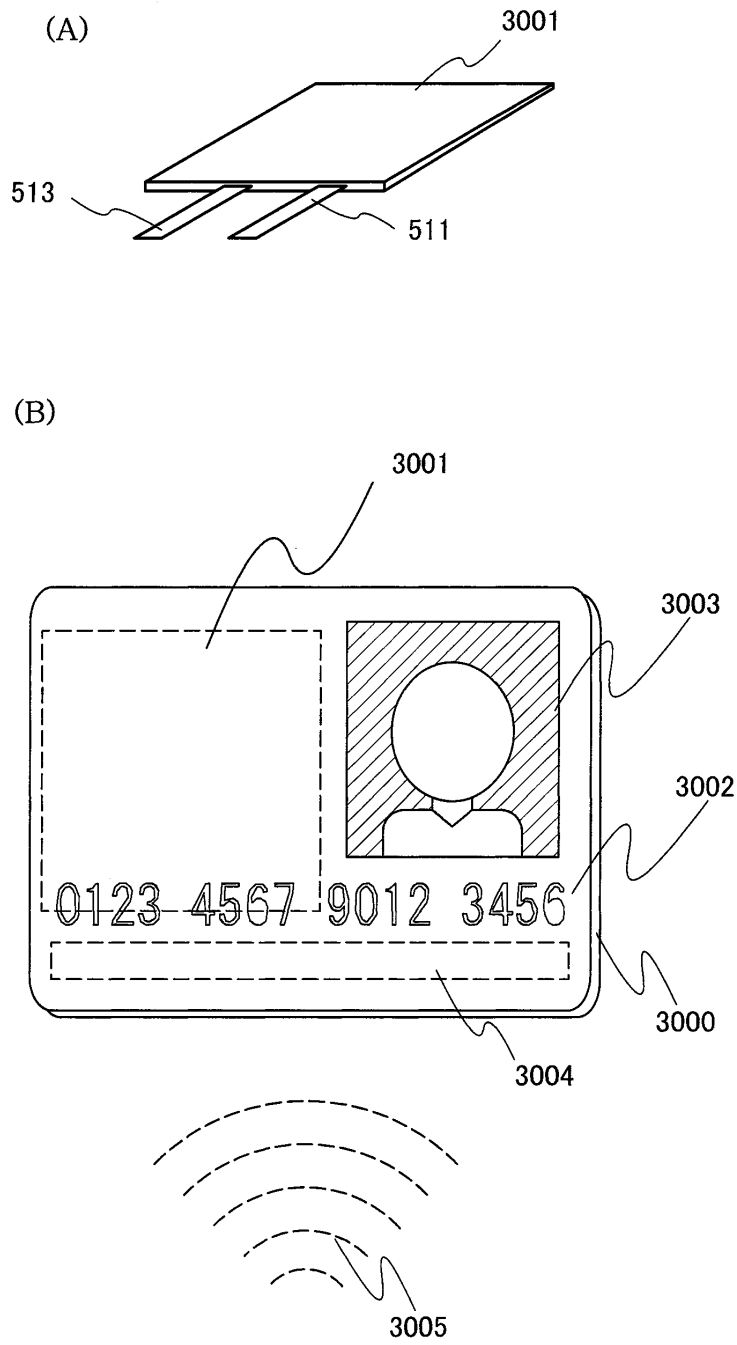
도면12



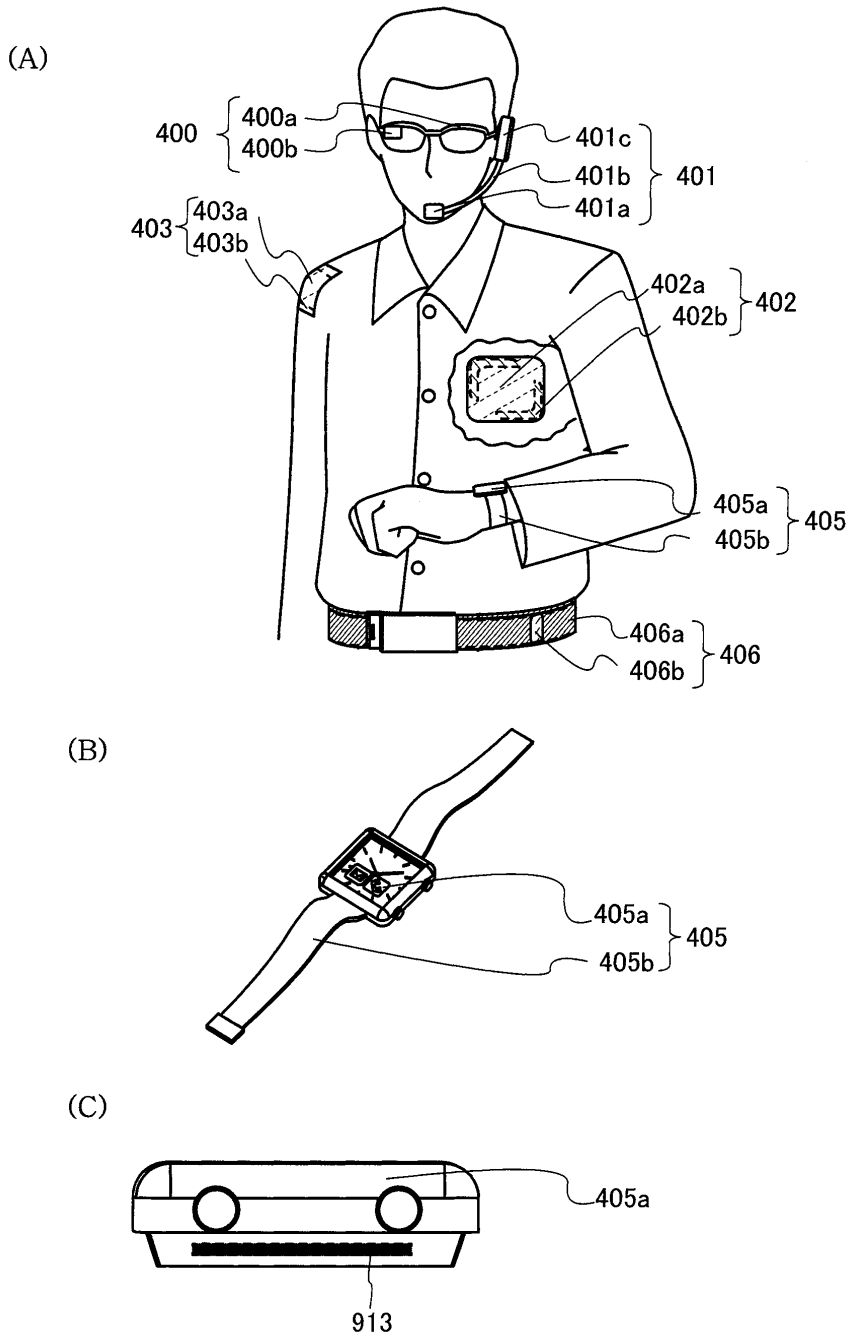
도면13



도면14



도면15



도면16

