

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年9月21日(21.09.2017)



(10) 国際公開番号
WO 2017/159130 A1

- (51) 国際特許分類:
H01L 27/146 (2006.01) *H04N 5/369* (2011.01)
H01L 31/10 (2006.01)
- (21) 国際出願番号: PCT/JP2017/004578
- (22) 国際出願日: 2017年2月8日(08.02.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-051950 2016年3月16日(16.03.2016) JP
特願 2016-189568 2016年9月28日(28.09.2016) JP
- (71) 出願人: ソニー株式会社 (SONY CORPORATION)
[JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 Tokyo (JP).
- (72) 発明者: 萬田 周治(MANDA Shuji); 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP). 奥山 敦(OKUYAMA Atsushi); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社

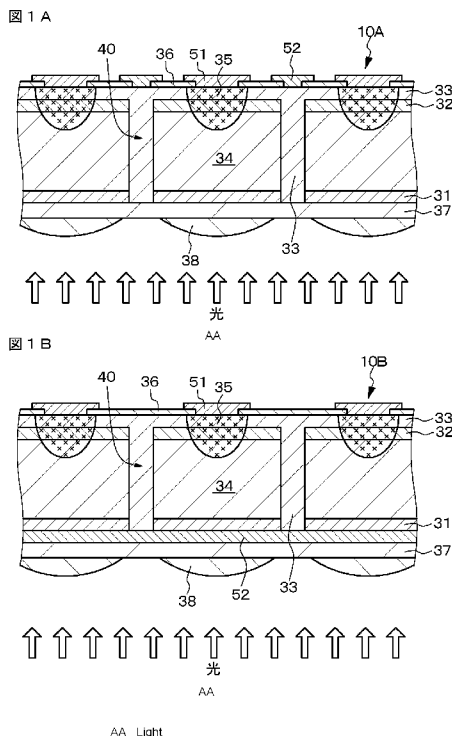
社内 Kanagawa (JP). 松本 良輔(MATSUMOTO Ryosuke); 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP).

- (74) 代理人: 山本 孝久, 外(YAMAMOTO Takahisa et al.); 〒1410032 東京都品川区大崎4丁目3番2号 秋葉ビル301号 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨー

[続葉有]

(54) Title: PHOTOELECTRIC CONVERSION ELEMENT, METHOD FOR MANUFACTURING SAME, AND IMAGING APPARATUS

(54) 発明の名称: 光電変換素子及びその製造方法並びに撮像装置



(57) Abstract: This photoelectric conversion element is provided with: a first compound semiconductor layer 31 made of a first compound semiconductor material of a first conductivity type; a photoelectric conversion layer 34 formed on the first compound semiconductor layer 31; a second compound semiconductor layer 32 that is made of a second compound semiconductor material of the first conductivity type and that covers the photoelectric conversion layer 34; a second conductivity type region 35 that is formed in at least a part of the second compound semiconductor layer 32, that is of a second conductivity type different from the first conductivity type, and that reaches the photoelectric conversion layer; an element separation layer 33 that surrounds the side surfaces of the photoelectric conversion layer; a first electrode 51 formed on the second conductivity type region; and a second electrode 52 electrically connected to the first compound semiconductor layer 31.

(57) 要約: 光電変換素子は、第1導電型を有する第1化合物半導体材料から成る第1化合物半導体層31; 第1化合物半導体層31上に形成された光電変換層34; 光電変換層34を覆い、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層32; 少なくとも第2化合物半導体層32の一部に形成され、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域35; 光電変換層の側面を取り囲む素子分離層33; 第2導電型領域上に形成された第1電極51; 及び、第1化合物半導体層31に電氣的に接続された第2電極52を備えている。



ロツパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,
ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV,
MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,
SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,
GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：光電変換素子及びその製造方法並びに撮像装置

技術分野

[0001] 本開示は、光電変換素子及びその製造方法並びに撮像装置に関する。

背景技術

[0002] 撮像装置は、通常、シリコン半導体基板に形成された光電変換素子（受光素子、フォトダイオード、撮像素子）を備えている。ところで、入射する光の波長が決まれば、シリコン（Si）の光吸収係数は一義的に定まる。従って、光、特に、赤色から近赤外波長領域の光を効率良くシリコン半導体基板に吸収させるためには、光入射面から深い所（具体的には、例えば、 $10\mu\text{m}$ 程度）に位置するシリコン半導体基板の領域に光電変換素子を形成しなければならない。このことは、撮像装置における画素を微細化していくと、光電変換素子におけるアスペクト比が増加することを意味する。

[0003] 然るに、光電変換素子においてアスペクト比が増加すると、或る光電変換素子に隣接する光電変換素子への入射光がこの或る光電変換素子にも入射するといった画素間混色が問題となる。画素間混色を低減するために光電変換素子におけるアスペクト比を低くすると、赤色から近赤外波長領域にかけての光電変換素子の感度低下といった問題がある。また、Siのバンドギャップエネルギーは 1.1 eV であることから、 $1.1\mu\text{m}$ よりも長波長の赤外光を検出することは原理的にできない。Siの代わりに、例えば、InP層とInGaAs層の積層構造から成る光電変換層を用いることで、赤外光を検出することが可能である（例えば、特開2012-244124号公報参照）。即ち、この特許公開公報に開示された受光素子アレイは、近赤外波長領域に受光感度を有し、III-V族化合物半導体の積層体に形成された受光素子アレイであり、近赤外波長領域に対応するバンドギャップエネルギーを有する受光部が、複数、配列されている。そして、受光部は、選択拡散によって形成された第1導電型領域の先端部にpn接合を有する。また、受光

部を区分けするように、第2導電型領域が受光部の間に位置する。ここで、第2導電型領域は、イオン注入法あるいは選択拡散法に基づき形成される。

先行技術文献

特許文献

[0004] 特許文献1：特開2012-244124号公報

発明の概要

発明が解決しようとする課題

[0005] この特許公開公報に開示された受光素子アレイにおいて、受光部とこの受光部に隣接する受光部とは第2導電型領域によって分離されるが、この第2導電型領域はイオン注入法や拡散法によって形成される。然るに、これらの方法では、III-V族化合物半導体の積層体に結晶欠陥が発生し易いし、第2導電型を有する不純物の拡散制御では受光部の微細化に限界がある。

[0006] 従って、本開示の目的は、形成時に結晶欠陥等が発生する虞が無く（若しくは、虞が少なく）、また、微細化に確実に対処し得るような、隣接する光電変換素子間を分離する領域を有する光電変換素子及び係る光電変換素子の製造方法、並びに、係る光電変換素子を備えた撮像装置を提供することにある。

課題を解決するための手段

[0007] 上記の目的を達成するための本開示の光電変換素子は、
第1導電型を有する第1化合物半導体材料から成る第1化合物半導体層、
第1化合物半導体層上に形成された光電変換層、
光電変換層を覆い、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層、
少なくとも第2化合物半導体層の一部に形成され、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域、
光電変換層の側面を取り囲む素子分離層、
第2導電型領域上に形成された第1電極、及び、

第1化合物半導体層に電氣的に接続された第2電極、
を備えている。

[0008] ここで、素子分離層を構成する材料にも依るが、素子分離層は、第2化合物半導体層上にも形成されている場合がある。また、第2導電型領域は、少なくとも第2化合物半導体層の一部に形成されているが、具体的には、第2化合物半導体層の一部に形成されており、あるいは又、素子分離層を構成する材料にも依るが、第2化合物半導体層の一部及び素子分離層の一部に形成されている。第2化合物半導体層は、光電変換層を覆っているが、素子分離層を構成する材料にも依るが、更に、素子分離層を覆っている場合がある。

[0009] 上記の目的を達成するための本開示の撮像装置は、上記の本開示の光電変換素子が、複数、2次元マトリクス状に配列されて成る。

[0010] 上記の目的を達成するための本開示の第1の態様に係る光電変換素子の製造方法は、

(A) 基板上に、

第1導電型を有する第1化合物半導体材料から成る第1化合物半導体層、
光電変換層、及び、

第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層、
を、順次、形成した後、

(B) 少なくとも第2化合物半導体層及び光電変換層に凹部を形成し、次いで、

(C) 少なくとも凹部内に素子分離層を形成した後、

(D) 少なくとも第2化合物半導体層の一部に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、その後、

(E) 第2導電型領域上に第1電極を形成し、第1化合物半導体層に電氣的に接続された第2電極を形成する、
各工程を備えている。

[0011] 本開示の第1の態様に係る光電変換素子の製造方法にあっては、上記工程(B)において、凹部を少なくとも第2化合物半導体層及び光電変換層に形

成するが、具体的には、凹部を、第2化合物半導体層及び光電変換層に形成してもよいし、あるいは又、第2化合物半導体層、光電変換層及び第1化合物半導体層に形成してもよい。また、上記工程（C）において、素子分離層を少なくとも凹部内に形成するが、具体的には、素子分離層を、凹部内に形成してもよいし、あるいは又、素子分離層を構成する材料にも依るが、凹部内及び第2化合物半導体層上に形成してもよい。更には、上記工程（D）において、第2導電型領域を少なくとも第2化合物半導体層の一部に形成するが、具体的には、第2導電型領域を、第2化合物半導体層の一部に形成してもよいし、あるいは又、第2化合物半導体層の一部、及び、素子分離層を構成する材料にも依るが、素子分離層の一部に形成してもよい。

[0012] 上記の目的を達成するための本開示の第2の態様に係る光電変換素子の製造方法は、

（A）基板上に、

第1導電型を有する第1化合物半導体材料から成る第1化合物半導体層、及び、

光電変換層、

を、順次、形成した後、

（B）少なくとも光電変換層に凹部を形成し、次いで、

（C）少なくとも凹部内に素子分離層を形成し、更に、光電変換層を覆うように、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層を形成した後、

（D）少なくとも第2化合物半導体層の一部に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、その後、

（E）第2導電型領域上に第1電極を形成し、第1化合物半導体層に電氣的に接続された第2電極を形成する、

各工程を備えている。

[0013] 本開示の第2の態様に係る光電変換素子の製造方法にあっては、上記工程

（B）において、凹部を少なくとも光電変換層に形成するが、具体的には、

凹部を、光電変換層に形成してもよいし、あるいは又、光電変換層及び第1化合物半導体層に形成してもよい。また、上記工程（C）において、素子分離層を少なくとも凹部内に形成するが、素子分離層を構成する材料にも依るが、素子分離層を凹部内及び光電変換層上に形成してもよく、この場合、光電変換層を覆うように第2化合物半導体層を形成するが、具体的には、第2化合物半導体層を素子分離層上に形成する。あるいは又、素子分離層を構成する材料にも依るが、素子分離層を凹部内及び光電変換層上に形成してもよく、この場合、光電変換層上に形成された素子分離層の部分が第2化合物半導体層に相当する形態としてもよい。更には、上記工程（D）において、第2導電型領域を少なくとも第2化合物半導体層の一部に形成するが、具体的には、第2導電型領域を、第2化合物半導体層の一部に形成してもよいし、あるいは又、第2化合物半導体層の一部、及び、素子分離層を構成する材料にも依るが、素子分離層の一部に形成してもよい。

[0014] 上記の目的を達成するための本開示の第3の態様に係る光電変換素子の製造方法は、

（A）基板上に、

第1導電型を有する第1化合物半導体材料から成る第1化合物半導体層、
光電変換層、及び、

第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層、
を、順次、形成した後、

（B）第2化合物半導体層の一部に、第1導電型とは異なる第2導電型を
有し、光電変換層に達する第2導電型領域を形成し、次いで、

（C）第2導電型領域上に第1電極を形成した後、

（D）少なくとも光電変換層に凹部を形成し、次いで、

（E）少なくとも凹部内に素子分離層を形成する、

各工程を備えている。

[0015] 本開示の第3の態様に係る光電変換素子の製造方法にあっては、上記工程
（D）において、凹部を少なくとも光電変換層に形成するが、具体的には、

凹部を、第2化合物半導体層及び光電変換層に形成してもよいし、あるいは又、第1化合物半導体層及び光電変換層に形成してもよいし、あるいは又、第2化合物半導体層、光電変換層及び第1化合物半導体層に形成してもよい。また、上記工程(E)において、素子分離層を少なくとも凹部内に形成するが、素子分離層を、凹部内に形成してもよいし、あるいは又、素子分離層を構成する材料にも依るが、凹部内及び第1化合物半導体層上に形成してもよい。

[0016] 上記の目的を達成するための本開示の第4の態様に係る光電変換素子の製造方法は、

(A) 第1導電型を有する基板に素子分離層を形成し、素子分離層によって囲まれ、基板の表面領域から構成された第1化合物半導体層を得た後、

(B) 第1化合物半導体層上に、素子分離層によって囲まれた光電変換層を形成し、次いで、

(C) 光電変換層の上に、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層を形成した後、

(D) 第2化合物半導体層の一部に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、その後、

(E) 第2導電型領域上に第1電極を形成し、第1化合物半導体層に電氣的に接続された第2電極を形成する、
各工程を備えている。

[0017] 上記の目的を達成するための本開示の第5の態様に係る光電変換素子の製造方法は、

(A) 第1導電型を有する基板に素子分離層・形成領域を形成し、素子分離層・形成領域によって囲まれ、基板の表面領域から構成された第1化合物半導体層を得た後、

(B) 第1化合物半導体層及び素子分離層・形成領域上に光電変換層を形成し、次いで、

(C) 光電変換層の上に、第1導電型を有する第2化合物半導体材料から

成る第2化合物半導体層を形成した後、

(D) 素子分離層・形成領域の上方に位置する第2化合物半導体層及び光電変換層の部分を除去し、除去した部分を素子分離層・形成材料で埋め込み、素子分離層を得た後、

(E) 第2化合物半導体層に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、その後、

(F) 第2導電型領域上に第1電極を形成し、第1化合物半導体層に電氣的に接続された第2電極を形成する、
各工程を備えている。

[0018] 上記の目的を達成するための本開示の第6の態様に係る光電変換素子の製造方法は、

(A) 第1導電型を有する基板に選択成長阻止部を形成した後、

(B) 横方向選択エピタキシャル成長法に基づき、選択成長阻止部と選択成長阻止部との間に位置し、第1化合物半導体層に相当する基板の領域から光電変換層を形成し、その後、

(C) 全面に、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層を形成し、以て、選択成長阻止部の上方に位置する第2化合物半導体層の部分から成る素子分離層を得た後、

(D) 第2化合物半導体層の一部に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、その後、

(E) 第2導電型領域上に第1電極を形成し、第1化合物半導体層に電氣的に接続された第2電極を形成する、
各工程を備えている。

発明の効果

[0019] 本開示の光電変換素子、本開示の撮像装置を構成する光電変換素子、本開示の第1の態様～第6の態様に係る光電変換素子の製造方法によって製造された光電変換素子にあっては、素子分離層が光電変換層の側面を取り囲んでいるので、隣接する光電変換素子間を分離する領域を形成するとき、結晶欠

陥等が発生する虞が無く（若しくは、虞が少なく）、また、微細化に確実に対処することができる。尚、本明細書に記載された効果はあくまで例示であって限定されるものではなく、また、付加的な効果があってもよい。

図面の簡単な説明

- [0020] [図1]図1 A及び図1 Bは、それぞれ、実施例1の光電変換素子及び実施例1の光電変換素子の變形例の模式的な一部断面図である。
- [図2]図2 A及び図2 Bは、それぞれ、実施例2の光電変換素子及び実施例2の光電変換素子の變形例の模式的な一部断面図である。
- [図3]図3 A及び図3 Bは、実施例1の光電変換素子の別の變形例の模式的な一部断面図である。
- [図4]図4 A及び図4 Bは、それぞれ、実施例1及び実施例2の光電変換素子における第1電極等の配置を模式的に示す図である。
- [図5]図5は、実施例1の光電変換素子と駆動用基板との接続を模式的に示す図である。
- [図6]図6は、実施例1の撮像装置の概念図である。
- [図7]図7は、実施例1 4の撮像装置を構成する光電変換素子の模式的な一部断面図である。
- [図8]図8は、実施例1 4の撮像装置における第1の撮像素子と第2の撮像素子との配置例を模式的に示す図である。
- [図9]図9は、実施例1 4の撮像装置における第1の撮像素子と第2の撮像素子との別の配置例を模式的に示す図である。
- [図10]図1 0は、本開示の撮像装置を電子機器（カメラ）を用いた例の概念図である。
- [図11]図1 1 A、図1 1 B及び図1 1 Cは、実施例1の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。
- [図12]図1 2 A、図1 2 B及び図1 2 Cは、図1 1 Cに引き続き、実施例1の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図13]図13は、図12Cに引き続き、実施例1の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図14]図14A及び図14Bは、実施例2の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図15]図15A及び図15Bは、実施例2の光電変換素子の製造方法の変形例を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図16]図16A、図16B及び図16Cは、実施例3の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図17]図17A及び図17Bは、図16Cに引き続き、実施例3の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図18]図18A及び図18Bは、実施例4の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図19]図19A及び図19Bは、図18Bに引き続き、実施例4の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図20]図20A及び図20Bは、図19Bに引き続き、実施例4の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図21]図21A、図21B及び図21Cは、実施例5の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図22]図22A、図22B及び図22Cは、図21Cに引き続き、実施例5の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図23]図23A、図23B及び図23Cは、実施例6の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図24]図24A、図24B及び図24Cは、図23Cに引き続き、実施例6の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的

な一部端面図である。

[図25]図25A、図25B及び図25Cは、実施例7の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図26]図26A、図26B及び図26Cは、図25Cに引き続き、実施例7の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図27]図27A、図27B及び図27Cは、実施例8の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図28]図28A、図28B及び図28Cは、図27Cに引き続き、実施例8の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図29]図29A、図29B及び図29Cは、実施例9の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図30]図30A、図30B及び図30Cは、図29Cに引き続き、実施例9の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図31]図31A、図31B及び図31Cは、実施例10の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図32]図32A、図32B及び図32Cは、図31Cに引き続き、実施例10の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図33]図33A、図33B及び図33Cは、実施例11の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図34]図34A、図34B及び図34Cは、図33Cに引き続き、実施例11の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図35]図35A、図35B及び図35Cは、実施例12の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図36]図36A、図36B及び図36Cは、図35Cに引き続き、実施例12の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図37]図37A、図37B及び図37Cは、実施例13の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図38]図38A、図38B及び図38Cは、図37Cに引き続き、実施例13の光電変換素子の製造方法を説明するための第1化合物半導体層等の模式的な一部端面図である。

[図39]図39は、大気光のスペクトルを示すグラフである。

[図40]図40は、所謂生体の窓を示す光吸収スペクトルのグラフである。

[図41]図41は、車両制御システムの概略的な構成の一例を示すブロック図である。

[図42]図42は、車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

[図43]図43は、内視鏡手術システムの概略的な構成の一例を示す図である。

[図44]図44は、カメラヘッド及びCCUの機能構成の一例を示すブロック図である。

発明を実施するための形態

[0021] 以下、図面を参照して、実施例に基づき本開示を説明するが、本開示は実施例に限定されるものではなく、実施例における種々の数値や材料は例示である。尚、説明は、以下の順序で行う。

1. 本開示の光電変換素子、本開示の第1の態様～第6の態様に係る光電変換素子の製造方法並びに本開示の撮像装置、全般に関する説明

2. 実施例 1 (本開示の光電変換素子、本開示の第 1 の態様に係る光電変換素子の製造方法、並びに、本開示の撮像装置)
3. 実施例 2 (実施例 1 の変形)
4. 実施例 3 (実施例 1 ~ 実施例 2 の光電変換素子の変形、本開示の第 2 の態様に係る光電変換素子の製造方法)
5. 実施例 4 (実施例 1 ~ 実施例 2 の光電変換素子の変形、本開示の第 3 の態様に係る光電変換素子の製造方法)
6. 実施例 5 (実施例 1 ~ 実施例 2 の光電変換素子の変形、本開示の第 4 の態様に係る光電変換素子の製造方法)
7. 実施例 6 (実施例 5 の光電変換素子の製造方法の変形)
8. 実施例 7 (実施例 5 の光電変換素子の製造方法の別の変形)
9. 実施例 8 (実施例 5 の光電変換素子の製造方法の更に別の変形)
10. 実施例 9 (実施例 8 の変形)
11. 実施例 10 (実施例 1 ~ 実施例 2 の光電変換素子の変形、本開示の第 5 の態様に係る光電変換素子の製造方法)
12. 実施例 11 (実施例 10 の変形)
13. 実施例 12 (実施例 1 ~ 実施例 2 の光電変換素子の変形、本開示の第 6 の態様に係る光電変換素子の製造方法)
14. 実施例 13 (実施例 12 の変形)
15. 実施例 14 (本開示の撮像装置の変形)
16. その他

[0022] <本開示の光電変換素子、本開示の第 1 の態様～第 6 の態様に係る光電変換素子の製造方法並びに本開示の撮像装置、全般に関する説明>

本開示の撮像装置は、駆動用基板、例えば、読出し用集積基板 (R O I C 基板、Read Only IC 基板) を更に備えており、各光電変換素子を構成する第 1 電極は、駆動用基板に設けられた第 1 電極接続部に接続されている形態とすることができる。そして、この場合、更には、各光電変換素子を構成する第 2 電極は、駆動用基板に設けられた第 2 電極接続部に接続されている形態

とすることができる。

[0023] 本開示の第1の態様～第3の態様に係る光電変換素子の製造方法において、素子分離層は、第1導電型を有する第3化合物半導体材料から成り、凹部に形成された素子分離層に溝部を形成した後、溝部を絶縁材料又は遮光材料で埋め込む工程を更に備えている形態とすることができる。ここで、凹部に素子分離層を形成した後、凹部内の素子分離層に溝部を形成してもよいし、凹部に素子分離層を形成するとき、同時に、溝部を形成してもよい。そして、このような形態を含む本開示の第1の態様～第3の態様に係る光電変換素子の製造方法にあっては、あるいは又、本開示の第4の態様～第6の態様に係る光電変換素子の製造方法にあっては、最終的に基板を除去する形態とすることができる。

[0024] 溝部は、凹部の深さ方向に沿って、凹部の全ての領域に形成されていてもよいし、凹部の一部の領域に形成されていてもよい。具体的には、本開示の第1の態様に係る光電変換素子の製造方法において、凹部を、第2化合物半導体層及び光電変換層に形成する場合、溝部を、

[1-1] 第2化合物半導体層の全て、及び、光電変換層の全て、あるいは、

[1-2] 第2化合物半導体層の全て、及び、光電変換層の一部に形成すればよい。また、凹部を、第2化合物半導体層、光電変換層及び第1化合物半導体層に形成する場合、溝部を、

[1-3] 第2化合物半導体層の全て、光電変換層の全て、及び、第1化合物半導体層の全て、あるいは、

[1-4] 第2化合物半導体層の全て、光電変換層の全て、及び、第1化合物半導体層の一部

に形成すればよい。本開示の第2の態様に係る光電変換素子の製造方法において、凹部を、光電変換層に形成する場合、溝部を、

[2-1] 光電変換層の全て、あるいは、

[2-2] 光電変換層の一部

に形成すればよい。また、凹部を、光電変換層及び第1化合物半導体層に形成する場合、溝部を、

[2-3] 光電変換層の全て、及び、第1化合物半導体層の全て、あるいは、

[2-4] 光電変換層の全て、及び、第1化合物半導体層の一部、
に形成すればよい。本開示の第3の態様に係る光電変換素子の製造方法において、凹部を、第2化合物半導体層及び光電変換層に形成する場合、溝部を、

[3-1] 第2化合物半導体層の全て、及び、光電変換層の全て、あるいは、

[3-2] 第2化合物半導体層の全て、及び、光電変換層の一部
に形成すればよい。また、凹部を、第1化合物半導体層及び光電変換層に形成する場合、溝部を、

[3-3] 光電変換層の全て、及び、第1化合物半導体層の全て、あるいは、

[3-4] 光電変換層の全て、及び、第1化合物半導体層の一部、
に形成すればよい。また、凹部を、第2化合物半導体層、光電変換層及び第1化合物半導体層に形成する場合、溝部を、少なくとも光電変換層（場合によっては、少なくとも光電変換層の一部）に形成すればよい。

[0025] 本開示の撮像装置、上記の好ましい形態を含む本開示の撮像装置における光電変換素子、上記の好ましい形態を含む本開示の第1の態様～第6の態様に係る光電変換素子の製造方法に基づき製造された光電変換素子（以下、これらの光電変換素子を総称して、『本開示の光電変換素子等』と呼ぶ場合がある）において、第2電極は、第1電極と同じ側に形成されている形態とすることができるし、あるいは又、第2電極は、第1化合物半導体層の光入射側の面上に形成されている形態とすることができる。

[0026] 上記の好ましい形態を含む本開示の光電変換素子等において、第1化合物半導体層、第2化合物半導体層及び素子分離層は、異なる材料から構成する

こともできるし、同じ材料から成る構成とすることもできる。尚、後者の場合、素子分離層は、第1導電型を有し、光電変換層を構成する材料とは異なる化合物半導体材料（第3化合物半導体材料）から成る。このような構成の素子分離層を『第3化合物半導体材料から成る素子分離層』と呼ぶ場合がある。そして、後者の場合、以上に説明した各種の好ましい形態、構成を含む本開示の光電変換素子等において、第1化合物半導体層、第2化合物半導体層、素子分離層（第3化合物半導体材料から成る素子分離層）及び光電変換層は、III-V属化合物半導体材料から成る構成とすることができ、この場合、光電変換層はInGaAsから成り、第1化合物半導体層、第2化合物半導体層及び素子分離層（第3化合物半導体材料から成る素子分離層）はInPから成る構成とすることができ。但し、これに限定されるものではなく、光電変換層のバンドギャップエネルギーが最も低くなるように、第1化合物半導体層、第2化合物半導体層及び光電変換層の材料を選択してもよい。また、第1化合物半導体層、第2化合物半導体層及び素子分離層を異なる材料から構成する場合、素子分離層を構成する材料として、絶縁材料や、遮光材料と絶縁材料との組み合わせを挙げることができる。即ち、後者の場合、素子分離層は、絶縁材料層から成り、あるいは又、光電変換層の側面と接している素子分離層の部分は絶縁材料層から構成され、それ以外の素子分離層の部分は遮光材料層から構成されている形態とすることができ。また、光電変換層を構成する化合物半導体層が結晶性の化合物半導体材料から構成され、素子分離層が、光電変換層を構成する化合物半導体材料と同じ化合物半導体材料から構成されているが、多結晶状態である形態も含み得る。

[0027] 第1化合物半導体層、第2化合物半導体層及び素子分離層（第3化合物半導体材料から成る素子分離層）が同じ材料から成る構成において、材料は、完全に同一の材料であってもよいし、組成が異なる材料であってもよいし、組成は同一だが不純物濃度が異なる材料であってもよい。ここで、組成が同一とは、材料を構成する原子の原子百分率が同じ値であることを意味し、組成が異なるとは、材料を構成する原子の原子百分率が異なる値であることを

意味する。また、第1化合物半導体層、第2化合物半導体層及び素子分離層（第3化合物半導体材料から成る素子分離層）はInPから成る構成に限定するものではなく、第1化合物半導体層、第2化合物半導体層あるいは素子分離層（第3化合物半導体材料から成る素子分離層）のそれぞれを構成する化合物半導体材料として、その他、Si、InGaAsPやAlInAsを例示することができる。

[0028] 更には、以上に説明した各種の好ましい形態、構成を含む本開示の光電変換素子等において、素子分離層を構成する化合物半導体材料（第3化合物半導体材料）は、光電変換層を構成する材料よりも広いバンドギャップエネルギーを有する形態とすることができるし、更には、以上に説明した各種の好ましい形態、構成を含む本開示の光電変換素子等において、素子分離層の不純物濃度は、光電変換層の不純物濃度よりも高い形態とすることができる。

[0029] ここで、第3化合物半導体材料のバンドギャップエネルギーを BG_3 、光電変換層を構成する材料のバンドギャップエネルギーを BG_0 としたとき、限定するものではないが、

$$0.3 \text{ eV} \leq BG_3 - BG_0 \leq 0.85 \text{ eV}$$

を例示することができる。また、第3化合物半導体材料の屈折率を n_3 、光電変換層を構成する材料の屈折率を n_0 としたとき、限定するものではないが、

$$0.3 \leq n_0 - n_3 \leq 0.5$$

を例示することができる。更には、第3化合物半導体材料から成る素子分離層の不純物濃度を Im_3 、光電変換層の不純物濃度を Im_0 としたとき、限定するものではないが、

$$1 \times 10 \leq Im_3 / Im_0 \leq 1 \times 10^5$$

を例示することができる。あるいは又、 Im_0 の値として、 $5 \times 10^{16} \text{ cm}^{-3}$ 以下（例えば、 $1 \times 10^{14} \text{ cm}^{-3}$ 乃至 $5 \times 10^{15} \text{ cm}^{-3}$ ）を例示することができるし、 Im_3 の値として、 $5 \times 10^{17} \text{ cm}^{-3}$ 乃至 $5 \times 10^{18} \text{ cm}^{-3}$ 以下を例示することができる。

[0030] 更には、以上に説明した各種の好ましい形態、構成を含む本開示の光電変

換素子等において、光電変換層の側面と接している素子分離層の部分は第3化合物半導体材料から構成され、それ以外の素子分離層の部分は遮光材料から構成されている形態とすることができる。

[0031] 凹部の具体的な平面形状として、隣接する光電変換素子の間に（具体的には、例えば、隣接する光電変換素子の境界領域に対応する素子分離層（第3化合物半導体材料から成る素子分離層）の部分に）、凹部が形成されている形状を挙げることができる。言い換えれば、凹部は、例えば、井桁状に設けられている。即ち、光電変換素子は凹部によって囲まれている。また、絶縁材料から成る絶縁材料層又は遮光材料から成る遮光材料層は、具体的には、凹部内に位置する素子分離層（第3化合物半導体材料から成る素子分離層）の部分に、光電変換素子を取り囲むように溝部が形成され、この溝部内に形成されている。

[0032] 本開示の第5の態様に係る光電変換素子の製造方法において、素子分離層・形成領域を構成する材料として、次に述べる各種の絶縁材料を挙げることができる。また、素子分離層・形成材料として、次に述べる各種の絶縁材料を挙げることができる。あるいは又、素子分離層・形成材料として、第2化合物半導体層、光電変換層及び第1化合物半導体層の側面と接している部分は次に述べる各種の絶縁材料から構成され、それ以外の部分は後述する遮光材料から構成されている形態とすることができる。

[0033] 絶縁材料層を構成する材料あるいは絶縁材料として、酸化ケイ素系材料；窒化ケイ素（ Si_3N_4 ）；酸化アルミニウム（ Al_2O_3 ）、 HfO_2 等の金属酸化物高誘電絶縁膜にて例示される無機系絶縁材料だけでなく、ポリメチルメタクリレート（PMMA）；ポリビニルフェノール（PVP）；ポリビニルアルコール（PVA）；ポリイミド；ポリカーボネート（PC）；ポリエチレンテレフタレート（PET）；ポリスチレン；N-2（アミノエチル）3-アミノプロピルトリメトキシシラン（AEAPTMS）、3-メルカプトプロピルトリメトキシシラン（MPTMS）、オクタデシルトリクロロシラン（OTS）等のシラノール誘導体（シランカップリング剤）；ノボラック

型フェノール樹脂；フッ素系樹脂；オクタデカンチオール、ドデシルイソシアネイト等の一端に制御電極と結合可能な官能基を有する直鎖炭化水素類にて例示される有機系絶縁材料（有機ポリマー）を挙げることができるし、これらの組み合わせを用いることもできる。尚、酸化ケイ素系材料として、酸化シリコン（ SiO_x ）、BPSG、PSG、BSG、AsSG、PbSG、酸化窒化シリコン（ SiON ）、SOG（スピノングラス）、低誘電率材料（例えば、ポリアリールエーテル、シクロパーフルオロカーボンポリマー及びベンゾシクロブテン、環状フッ素樹脂、ポリテトラフルオロエチレン、フッ化アリールエーテル、フッ化ポリイミド、アモルファスカーボン、有機SOG）を例示することができる。また、遮光材料層（素子間遮光層）を構成する材料あるいは遮光材料として、クロム（Cr）や銅（Cu）、アルミニウム（Al）、タングステン（W）、チタン（Ti）、モリブデン（Mo）、マンガン（Mn）を例示することができる。遮光材料層（素子間遮光層）が設けられている構成とすることで、隣接する光電変換素子への光の漏れ込み（光学的クロストーク）を、一層効果的に防ぐことができるし、感度の向上を図ることができる。絶縁材料層は、各種の物理的気相成長法（PVD法）や化学的気相成長法（CVD法）に基づき形成することができる。また、遮光材料層は、各種のPVD法に基づき形成することができる。

[0034] PVD法の原理を用いた成膜方法として、抵抗加熱あるいは高周波加熱を用いた真空蒸着法、EB（電子ビーム）蒸着法、各種スパッタリング法（マグネトロンスパッタリング法、RF-DC結合形バイアスパッタリング法、ECRスパッタリング法、対向ターゲットスパッタリング法、高周波スパッタリング法）、イオンプレーティング法、レーザーアブレーション法、分子線エピタキシー法、レーザー転写法を挙げることができる。また、CVD法として、プラズマCVD法、熱CVD法、有機金属（MO）CVD法、光CVD法を挙げることができる。

[0035] 更には、以上に説明した各種の好ましい形態、構成を含む本開示の光電変換素子等において、第1化合物半導体層を介して光が入射する形態とするこ

とができる。

[0036] 以上に説明した各種の好ましい形態を含む本開示の光電変換素子等において、第1導電型をn型とする場合、第2導電型はp型であり、第1導電型をp型とする場合、第2導電型はn型である。

[0037] 以上に説明した各種の好ましい形態を含む本開示の光電変換素子等において、光が照射され、光電変換層で光電変換が生じ、正孔（ホール）と電子がキャリア分離される。そして、正孔が取り出される電極を陽極（アノード）、電子が取り出される電極を陰極（カソード）とする。第1電極が陽極を構成し、第2電極が陰極を構成する形態もあるし、逆に、第1電極が陰極を構成し、第2電極が陽極を構成する形態もある。第1導電型をn型とし、第2導電型をp型とする場合、第1電極が陰極（カソード）を構成し、第2電極が陽極（アノード）を構成する。

[0038] 第1電極、あるいは、第1電極と同じ側に形成されている形態の第2電極にあっては、これらの電極を構成する材料として、モリブデン（Mo）、タングステン（W）、タンタル（Ta）、バナジウム（V）、パラジウム（Pd）、亜鉛（Zn）、ニッケル（Ni）、チタン（Ti）、白金（Pt）、金-亜鉛（Au-Zn）、金-ゲルマニウム（AuGe）、クロム（Cr）、金（Au）、アルミニウム（Al）、Ti/WやTi/W/Cuの積層構造を例示することができる。

[0039] 第1化合物半導体層の光入射側の面上に形成されている形態の第2電極にあって、第2電極は透明導電材料から成る形態とすることができる。尚、透明導電材料から成る電極を『透明電極』と呼ぶ場合がある。ここで、透明電極を構成する透明導電材料として、導電性のある金属酸化物を挙げることができ、具体的には、酸化インジウム、インジウム-錫酸化物（ITO, Indium Tin Oxide, Snドープの In_2O_3 、結晶性ITO及びアモルファスITOを含む）、ITiO（Tiドープの In_2O_3 ）、IFO（Fドープの In_2O_3 ）、酸化亜鉛（他元素をドープしたZnOを含む）、酸化亜鉛にドーパントとしてインジウムを添加したインジウム-亜鉛酸化物（IZO, Indium Zinc

Oxide)、酸化亜鉛にドーパントとしてインジウムとガリウムを添加したインジウム－ガリウム－亜鉛酸化物 (InGaZnO_4)、 AlMgZnO (酸化アルミニウム及び酸化マグネシウム・ドーパの酸化亜鉛)、酸化亜鉛にドーパントとしてアルミニウムを添加したアルミニウム－亜鉛酸化物 (AlZnO)、酸化亜鉛にドーパントとしてガリウムを添加したガリウム－亜鉛酸化物 (GaZnO)、酸化チタン (TiO_2)、Bドーパの ZnO 、酸化錫 (SnO_2)、ATO (Sbドーパの SnO_2)、FTO (Fドーパの SnO_2)、酸化ガリウムにドーパントとしてインジウムを添加したインジウム－ガリウム酸化物 (InGaO)、 InSnZnONiO 、酸化チタンにドーパントとしてニオブを添加したニオブ－チタン酸化物 (NbTiO)、酸化アンチモン、スピネル型酸化物、 YbFe_2O_4 構造を有する酸化物を例示することができる。あるいは又、ガリウム酸化物、チタン酸化物、ニオブ酸化物、ニッケル酸化物等を母層とする透明電極を挙げることができる。透明電極の厚さとして、 $2 \times 10^{-8}\text{m}$ 乃至 $2 \times 10^{-7}\text{m}$ 、好ましくは $3 \times 10^{-8}\text{m}$ 乃至 $1 \times 10^{-7}\text{m}$ を挙げることができる。第2電極を、所謂ベタ膜とすることもできる。更には、第2電極の光入射面には補助電極が形成されていてもよい。補助電極の平面形状として格子状 (井桁状) を挙げることができるし、あるいは、複数の枝補助電極が相互に平行に延び、これらの複数の枝補助電極の一端あるいは両端が相互に接続されている形状を例示することができる。補助電極は、例えば、 $\text{AuGe層}/\text{Ni層}/\text{Au層}$ 、 $\text{Mo層}/\text{Ti層}/\text{Pt層}/\text{Au層}$ 、 $\text{Ti層}/\text{Pt層}/\text{Au層}$ 、 $\text{Ni層}/\text{Au層}$ 等から構成することができ、例えば、スパッタリング法や真空蒸着法といったPVD法に基づき形成することができる。尚、「/」の最も先頭に記載された層が第2電極側を占める。

[0040] 第1電極や第2電極 (陽極や陰極) の成膜方法として、前述した各種PVD法 (例えば、スパッタリング法や真空蒸着法等) あるいは各種CVD法を挙げることができる。

[0041] 光電変換素子の光入射面 (例えば、第1化合物半導体層の光入射面) の上には、反射防止膜が形成されている構成とすることができる。反射防止膜を

構成する材料として、最上層の化合物半導体層を構成する化合物半導体材料よりも屈折率が小さい材料を用いることが好ましく、具体的には、例えば、 TiO_2 、 Al_2O_3 、 ZnS 、 MgF_2 、 Ta_2O_5 、 SiO_2 、 Si_3N_4 、 ZrO_2 、 HfO_2 から成る層、あるいは、これらの層の積層構造を挙げることができ、例えば、スパッタリング法等のPVD法に基づき形成することができる。

[0042] 光電変換層は、光電変換層に含まれる不純物濃度に依っては、第1導電型層とみなされる場合もあるし、i層とみなされる場合もある。即ち、光電変換層には、真性半導体層も含まれる。

[0043] 第2導電型領域の形成方法として、第2導電型を有する不純物の気相拡散法や固相拡散法を例示することができる。第2導電型をp型とする場合、不純物として亜鉛（Zn）やマグネシウム（Mg）を例示することができる。また、イオン注入法により亜鉛（Zn）やマグネシウム（Mg）を導入してもよい。

[0044] 各種の化合物半導体層の形成は、例えば、有機金属化学的気相成長法（MOCVD法、Metal Organic-Chemical Vapor Deposition 法、MOVPE法、Metal Organic-Vapor Phase Epitaxy 法）や分子線エピタキシー法（MBE法）、ハロゲンが輸送あるいは反応に寄与するハイドライド気相成長法（HVPE法）、原子層堆積法（ALD法、Atomic Layer Deposition 法）、マイグレーション・エンハンスド・エピタキシー法（MEE法、Migration-Enhanced Epitaxy 法）、プラズマ・アシステッド物理的気相成長法（PPD法）等に基づき行うことができる。

[0045] 凹部や溝部は、ウェットエッチング法やドライエッチング法に基づき形成することができる。あるいは又、溝部は、凹部を素子分離層で埋め込むときに、同時に形成することもできる。

[0046] 光電変換素子の光入射側に、所望の波長の光を通過させるフィルタ（例えば、カラーフィルタや可視光カットフィルタ、不所望の赤外光をカットする赤外線カットフィルタ）を備えた構成とすることができるし、集光レンズ（オンチップ・マイクロ・レンズ、OCL）を備えた構成とすることもできる。

。即ち、例えば、第1化合物半導体層の上に平坦化膜を形成し、更に、平坦化膜上にフィルタ、集光レンズを形成してもよい。

[0047] 第2化合物半導体層の頂面（場合によっては、素子分離層を構成する材料にも依るが、素子分離層の頂面）は、被覆層によって被覆されていてもよい。被覆層を構成する材料として、前述した絶縁材料層を構成する材料を挙げることができる。

[0048] 基板（成膜用基板）として、Ⅲ－Ⅴ族化合物半導体から成る基板を挙げることができる。具体的には、Ⅲ－Ⅴ族化合物半導体から成る基板として、GaAs基板、InP基板、GaN基板、AlN基板、GaP基板、GaSb基板、InSb基板、InAs基板等を挙げることができる。あるいは又、シリコン半導体基板、サファイア基板、SiC基板、石英ガラス基板、サファイア基板等を挙げることにもできる。駆動用基板を、例えば、シリコン半導体基板から構成することができる。そして、駆動用基板には、光電変換素子を駆動するための各種回路を形成すればよい。基板（成膜用基板）の除去は、エッチング法や研磨法、CMP法、レーザーアブレーション法、加熱法等によって行えばよい。

[0049] 駆動用基板に形成された第1電極接続部や第2電極接続部を、例えば、光電変換素子の第1電極や第2電極との接続のためのバンプ部から構成することもできる。そして、第1電極、第2電極あるいはコンタクト部と、シリコン半導体基板に設けられたバンプ部とを接続する。あるいは又、銅（Cu）から成る第1電極接続部や第2電極接続部が形成された駆動用基板と、第1電極や第2電極上に設けられた接続部（銅から成る）を有する光電変換素子とを、接続部同士が接するように重ね合わせ、接続部同士を接合することで、積層することができる。あるいは又、接続には、その他、TCV（Through Contact VIA）を用いることもできる。

[0050] 場合によっては、光電変換素子を支持基板に固定してもよい。この場合にも、成膜用基板上で光電変換素子を形成した後、光電変換素子を支持基板に固定し、あるいは又、貼り合わせ、次いで、光電変換素子から成膜用基板を

除去すればよい。光電変換素子から成膜用基板を除去する方法として、上述した方法を挙げることができる。また、光電変換素子を支持基板に固定し、あるいは又、貼り合わせる方法として、接着剤を用いる方法の他、金属接合法、半導体接合法、金属・半導体接合法を挙げることができる。支持基板として、成膜用基板として例示した基板以外にも、ガラス基板、石英基板等の透明無機基板、ポリエチレンテレフタレート（PET）やポリエチレンナフタレート（PEN）等のポリエステル樹脂；ポリカーボネート（PC）樹脂；ポリエーテルスルホン（PES）樹脂；ポリスチレン、ポリエチレン、ポリプロピレン等のポリオレフィン樹脂；ポリフェニレンサルファイド樹脂；ポリフッ化ビニリデン樹脂；テトラアセチルセルロース樹脂；ブロム化フェノキシ樹脂；アラミド樹脂；ポリイミド樹脂；ポリスチレン樹脂；ポリアリレート樹脂；ポリスルフォン樹脂；アクリル樹脂；エポキシ樹脂；フッ素樹脂；シリコーン樹脂；ジアセテート樹脂；トリアセテート樹脂；ポリ塩化ビニル樹脂；環状ポリオレフィン樹脂等の透明プラスチック基板やフィルムを挙げることができる。ガラス基板として、例えば、ソーダガラス基板、耐熱ガラス基板、石英ガラス基板を挙げることができる。

[0051] 本開示の撮像装置において、光電変換素子の配列として、ベイヤ配列の他、インターライン配列、GストライプRB市松配列、GストライプRB完全市松配列、市松補色配列、ストライプ配列、斜めストライプ配列、原色色差配列、フィールド色差順次配列、フレーム色差順次配列、MOS型配列、改良MOS型配列、フレームインターリーブ配列、フィールドインターリーブ配列を挙げることができる。ここで、1つの光電変換素子によって1つの画素が構成される。光電変換素子の配列ピッチとして、5 μ m以下を例示することができる。本開示の撮像装置によって、単板式カラー固体撮像装置を構成することができる。撮像装置には、光電変換素子を駆動するための制御部や駆動回路、配線が設けられている。必要に応じて、光電変換素子への光の入射を制御するためのシャッターを配設してもよい。

[0052] 本開示の撮像装置において、光電変換素子が複数配列された画素領域は、

２次元マトリクス状（２次元アレイ状）に規則的に複数配列された画素から構成される。画素領域は、通常、実際に光を受光し光電変換によって生成された信号電荷を増幅して駆動回路に読み出す有効画素領域と、黒レベルの基準になる光学的黒を出力するための黒基準画素領域とから構成されている。黒基準画素領域は、通常は、有効画素領域の外周部に配置されている。

[0053] 光電変換素子から、ＣＣＤ素子（Charge Coupled Device：電荷結合素子）、ＣＭＯＳ（Complementary Metal Oxide Semiconductor）イメージセンサ、ＣＩＳ（Contact Image Sensor）、ＣＭＤ（Charge Modulation Device）型の信号増幅型イメージセンサを構成することができる。また、撮像装置から、例えば、デジタルスチルカメラやビデオカメラ、カムコーダ、車載用カメラ、監視用カメラ、携帯電話機等の撮像機能を有する電子機器を構成することができる。光電変換素子を除く撮像装置の構成、構造は、周知の撮像装置の構成、構造と同じとすることができるし、光電変換素子によって得られた信号の各種処理も周知の回路に基づき行うことができる。

実施例 １

[0054] 実施例 １ は、本開示の光電変換素子（受光素子、フォトダイオード、撮像素子）、及び、本開示の第 １ の態様に係る光電変換素子の製造方法、並びに、本開示の撮像装置に関する。実施例 １ の光電変換素子の模式的な一部断面図を図 １ Ａ に示す。また、実施例 １ の光電変換素子における第 １ 電極、第 ２ 電極、第 ２ 化合物半導体層、素子分離層、凹部の配置を模式的に図 ４ Ａ に示し、実施例 １ の光電変換素子と駆動用基板との接続を模式的に示す図を図 ５ に示し、実施例 １ の撮像装置の概念図を図 ６ に示す。

[0055] 実施例 １ の光電変換素子 １０Ａは、
第 １ 導電型を有する第 １ 化合物半導体材料から成る第 １ 化合物半導体層 ３１、
第 １ 化合物半導体層 ３１上に形成された光電変換層 ３４、
光電変換層 ３４を覆い、第 １ 導電型を有する第 ２ 化合物半導体材料から成る第 ２ 化合物半導体層 ３２、

少なくとも第2化合物半導体層32の一部に形成され、第1導電型とは異なる第2導電型を有し、光電変換層34に達する第2導電型領域35、
光電変換層34の側面を取り囲む素子分離層33、
第2導電型領域35上に形成された第1電極51、及び、
第1化合物半導体層31に電氣的に接続された第2電極52、
を備えている。

[0056] ここで、素子分離層33は、具体的には、第1導電型を有し、光電変換層34を構成する材料とは異なる第3化合物半導体材料から成る。そして、素子分離層（第3化合物半導体材料から成る素子分離層）33は、第2化合物半導体層32上にも形成されている。また、第2導電型領域35は、少なくとも第2化合物半導体層32の一部に形成されているが、具体的には、第2化合物半導体層32の一部、及び、素子分離層を構成する材料にも依るが、素子分離層33の一部に形成されている。尚、第2化合物半導体層32が、素子分離層を構成する材料にも依るが、素子分離層33の頂部を覆っている場合もある。

[0057] 実施例1の撮像装置は、実施例1の光電変換素子10Aが、複数、2次元マトリクス状に配列されて成る。そして、実施例1の撮像装置は、駆動用基板60、具体的には、読出し用集積基板（ROIC基板）を更に備えており、各光電変換素子10Aを構成する第1電極51は、駆動用基板60に設けられた第1電極接続部61に接続されており、また、各光電変換素子10Aを構成する第2電極52は、駆動用基板60に設けられた第2電極接続部62に接続されている。駆動用基板60には、光電変換素子10Aを駆動するための各種回路が設けられているが、図示は省略した。撮像素子10Aは、より具体的には、CMOSイメージセンサから構成されている。また、撮像装置から、例えば、車載用カメラや監視用カメラが構成されている。

[0058] 実施例1において、第2電極52は、第1電極51と同じ側に形成されている。また、第1化合物半導体層31を介して光が入射する。第1導電型をn型とし、第2導電型をp型とした。第1化合物半導体層31、第2化合物

半導体層 3 2 及び素子分離層（第 3 化合物半導体材料から成る素子分離層）3 3 は、同じ材料から成る。具体的には、第 1 化合物半導体層 3 1、第 2 化合物半導体層 3 2、素子分離層 3 3 及び光電変換層 3 4 は、III-V 属化合物半導体材料から成る。そして、光電変換層 3 4 は InGaAs（具体的には、n-InGaAs、より具体的には、n-In_{0.57}Ga_{0.43}As）から成り、第 1 化合物半導体層 3 1、第 2 化合物半導体層 3 2 及び素子分離層 3 3 は InP（具体的には、n⁺-InP）から成る。また、素子分離層 3 3 を構成する第 3 化合物半導体材料は、光電変換層 3 4 を構成する材料よりも広いバンドギャップエネルギーを有するし、素子分離層 3 3 の不純物濃度は、光電変換層 3 4 の不純物濃度よりも高い。具体的には、光電変換層 3 4 及び素子分離層 3 3 のバンドギャップエネルギー BG、不純物濃度 I_m 、屈折率 n の値は、以下の表 1 のとおりである。尚、光電変換層 3 4 の不純物濃度 I_{m0} は $5 \times 10^{16} \text{ cm}^{-3}$ 以下であることが望ましく、素子分離層 3 3 の不純物濃度 I_{m3} は $5 \times 10^{17} \text{ cm}^{-3}$ 乃至 $5 \times 10^{18} \text{ cm}^{-3}$ であることが望ましい。第 1 化合物半導体層 3 1 及び第 2 化合物半導体層 3 2 の不純物濃度 I_{m1} 、 I_{m2} も $5 \times 10^{17} \text{ cm}^{-3}$ 乃至 $5 \times 10^{18} \text{ cm}^{-3}$ であることが望ましい。実施例 1 にあっては、第 1 化合物半導体層 3 1、第 2 化合物半導体層 3 2 及び素子分離層 3 3 を構成する第 1 化合物半導体材料、第 2 化合物半導体材料及び第 3 化合物半導体材料を、設計上、完全に同一の材料とした。更には、第 2 導電型領域 3 5 の不純物濃度を $2 \times 10^{18} \text{ cm}^{-3}$ とした。

[0059] 〈表 1〉

	BG (eV)	$I_m (\text{cm}^{-3})$	n
光電変換層	0.75	$1.0 \times 10^{14} \sim 1.0 \times 10^{16}$	3.9
素子分離層	1.35	$1.0 \times 10^{16} \sim 1.0 \times 10^{18}$	3.5

[0060] 図 6 に実施例 1 の撮像装置の概念図を示すように、実施例 1 の撮像装置 100 は、光電変換素子 10A（図 6 では撮像素子 101 で表す）が 2 次元マ

トリクス状（２次元アレイ状）に配列された撮像領域１１１、並びに、その駆動回路（周辺回路）としての垂直駆動回路１１２、カラム信号処理回路１１３、水平駆動回路１１４、出力回路１１５及び駆動制御回路１１６等から構成されている。尚、これらの回路は周知の回路から構成することができるし、また、他の回路構成（例えば、従来のＣＣＤ型撮像装置やＣＭＯＳ型撮像装置にて用いられる各種の回路）を用いて構成することができることは云うまでもない。尚、図６において、撮像素子１０１における参照番号「１０１」の表示は、１行のみとした。

[0061] 駆動制御回路１１６は、垂直同期信号、水平同期信号及びマスタークロックに基づいて、垂直駆動回路１１２、カラム信号処理回路１１３及び水平駆動回路１１４の動作の基準となるクロック信号や制御信号を生成する。そして、生成されたクロック信号や制御信号は、垂直駆動回路１１２、カラム信号処理回路１１３及び水平駆動回路１１４に入力される。

[0062] 垂直駆動回路１１２は、例えば、シフトレジスタによって構成され、撮像領域１１１の各撮像素子１０１を行単位で順次垂直方向に選択走査する。そして、各撮像素子１０１における受光量に応じて生成した電流（信号）に基づく画素信号（画像信号）は、信号線（データ出力線）１１７を介してカラム信号処理回路１１３に送られる。

[0063] カラム信号処理回路１１３は、例えば、撮像素子１０１の列毎に配置されており、１行分の撮像素子１０１から出力される画像信号を撮像素子毎に黒基準画素（図示しないが、有効画素領域の周囲に形成される）からの信号によって、ノイズ除去や信号増幅の信号処理を行う。カラム信号処理回路１１３の出力段には、水平選択スイッチ（図示せず）が水平信号線１１８との間に接続されて設けられる。

[0064] 水平駆動回路１１４は、例えばシフトレジスタによって構成され、水平走査パルスを順次出力することによって、カラム信号処理回路１１３の各々を順次選択し、カラム信号処理回路１１３の各々から信号を水平信号線１１８に出力する。

[0065] 出力回路 115 は、カラム信号処理回路 113 の各々から水平信号線 118 を介して順次供給される信号に対して、信号処理を行って出力する。

[0066] 赤外光が、第 1 化合物半導体層 31 側から光電変換素子に入射すると、光電変換層 34 において、正孔及び電子が生成する。第 1 電極 51 に第 2 電極 52 よりも高い電位を加えておくと、電子は、第 2 導電型領域 35 から第 1 電極 51 を経由して外部へと取り出される。一方、正孔は、第 1 化合物半導体層 31、素子分離層 33、第 2 化合物半導体層 32 のいずれかから、第 2 電極 52 を経由して外部へと取り出される。

[0067] 以下、第 1 化合物半導体層等の模式的な一部端面図である図 11A、図 11B、図 11C、図 12A、図 12B、図 12C、図 13 を参照して、実施例 1 の光電変換素子 10A の製造方法を説明する。

[0068] [工程－100]

基板上に、第 1 導電型を有する第 1 化合物半導体材料から成る第 1 化合物半導体層 31、光電変換層 34、及び、第 1 導電型を有する第 2 化合物半導体材料から成る第 2 化合物半導体層 32 を、順次、形成する。具体的には、InP から成り、厚さ 0.1 μm 乃至 1 μm のバッファ層 22 が形成された InP から成る基板（成膜用基板）21 を準備する。そして、周知の MOCVD 法に基づき、バッファ層 22 の上に、厚さ 0.1 μm 乃至 1 μm の第 1 化合物半導体層 31、厚さ 3 μm 乃至 5 μm の光電変換層 34、厚さ 0.1 μm 乃至 1 μm の第 2 化合物半導体層 32 を、順次、成膜する（図 11A 参照）。

[0069] [工程－110]

その後、少なくとも第 2 化合物半導体層 32 及び光電変換層 34 に凹部 40 を形成する（図 11B 参照）。具体的には、第 2 化合物半導体層 32 の上にエッチング用レジスト層を形成し、エッチング用レジスト層をエッチング用マスクとして、第 2 化合物半導体層 32、光電変換層 34 及び第 1 化合物半導体層 31 を、例えば、ドライエッチング法やウエットエッチング法に基づきエッチングすることで、第 2 化合物半導体層 32、光電変換層 34 及び

第1化合物半導体層31に凹部40を形成することができる。その後、エッチング用レジスト層を除去する。場合によっては、凹部40を、第2化合物半導体層32及び光電変換層34に形成してもよい。ここで、隣接する光電変換素子10Aの間に、具体的には、例えば、隣接する光電変換素子10Aの境界領域に対応する第2化合物半導体層32等の部分に、凹部40が形成されている。言い換えれば、凹部40は、例えば、井桁状に設けられている。即ち、光電変換素子10Aは凹部40によって囲まれている。

[0070] [工程－120]

次いで、少なくとも凹部40内に、素子分離層33（具体的には、実施例1にあっては、光電変換層34を構成する材料とは異なる材料である第1導電型を有する第3化合物半導体材料から成る素子分離層33）を、周知のMOCVD法に基づき形成する（図11C参照）。尚、図示した例では、素子分離層33を第2化合物半導体層32の上にも形成したが、凹部40内のみならず素子分離層33を形成してもよい。具体的には、例えば、第2化合物半導体層32の上に不所望の素子分離層33が形成されないように、第2化合物半導体層32の上に選択成長マスク層を形成して、素子分離層33を周知のMOCVD法に基づき形成した後、選択成長マスク層を除去すればよい。

[0071] [工程－130]

その後、少なくとも第2化合物半導体層32の一部に、第1導電型とは異なる第2導電型を有し、光電変換層34に達する第2導電型領域35を形成する（図12A参照）。尚、第2導電型領域35を「×」印で示す。以下においても同様である。具体的には、図示した例では、素子分離層33が第2化合物半導体層32の上に形成されているので、素子分離層33上にマスク層を形成し、例えば、第2導電型（p型）を有する不純物（具体的には、亜鉛、Zn）を気相拡散させ、あるいは又、固相拡散させることで、第2導電型領域35を形成することができる。その後、マスク層を除去する。尚、凹部40内のみならず素子分離層33を形成した場合には、第2化合物半導体層32の一部に、光電変換層34に達する第2導電型領域35を形成すればよい。

。

[0072] [工程－１４０]

その後、第２導電型領域３５上に第１電極５１を形成する。併せて、第１化合物半導体層３１に電氣的に接続された第２電極５２を形成する。具体的には、第２導電型領域３５及び素子分離層３３の上にＳｉＮから成る被覆層３６を形成し、次いで、フォトリソグラフィ技術及びエッチング技術に基づき、第１電極５１及び第２電極５２を形成すべき部分の被覆層３６に開口部３６Ａ、３６Ｂを形成する（図１２Ｂ参照）。そして、開口部３６Ａの底部に露出した第２導電型領域３５の上から被覆層３６の上に互り第１電極５１を形成し、併せて、開口部３６Ｂの底部に露出した素子分離層３３の上から被覆層３６の上に互り第２電極５２を形成する。こうして、図１２Ｃに示す構造の光電変換素子１０Ａを得ることができる。第１電極５１及び第２電極５２は、例えば、Ｔｉ層／Ｗ層の積層構造を有する。ここで、Ｔｉ層がバリアメタル層として機能する。尚、第１電極５１及び第２電極５２の頂面には、接続部として銅層（図示せず）を形成しておく。

[0073] [工程－１５０]

次いで、基板２１と支持基板２３とを、光電変換素子及び絶縁膜２４を介して周知の方法に基づき貼り合わせる（図１３参照）。そして、周知の方法で、基板２１及びバッファ層２２を除去し、露出した第１化合物半導体層３１の上に平坦化膜３７を形成し、平坦化膜３７の上に集光レンズ（オンチップ・マイクロ・レンズ、ＯＣＬ）３８を形成することで、図１Ａに示した構造の光電変換素子１０Ａを得ることができる。尚、図１Ａ、後述する図１Ｂ、図２Ａ、図２Ｂでは、支持基板２３等の図示を省略している。その後、ダイシングを行い、撮像装置用の光電変換素子群（撮像素子群）に分割する。

[0074] [工程－１６０]

駆動用基板６０、具体的には、読出し用集積基板を準備する。駆動用基板６０には、銅から成る第１電極接続部６１及び第２電極接続部６２が形成されている。そして、撮像装置用の光電変換素子群を支持基板２３から駆動用

基板 60 上に移動させる。次いで、光電変換素子 10A の第 1 電極 51 の接続部と第 1 電極接続部 61 とを銅層同士を接合し、光電変換素子 10A の第 2 電極 52 の接続部と第 2 電極接続部 62 とを銅層同士を接合する。こうして、光電変換素子 10A を駆動用基板 60 に実装することができる（図 5 参照）。

[0075] 尚、光電変換素子の光入射側に、所望の波長の光を通過させるフィルタ（例えば、カラーフィルタや可視光カットフィルタ、不所望の赤外光をカットする赤外線カットフィルタ）を配設してもよい。光電変換部に不要な外光が入射することを防ぐための遮光膜を設けてもよい。遮光膜を構成する材料として、クロム（Cr）や銅（Cu）、アルミニウム（Al）、タングステン（W）を例示することができる。

[0076] 実施例 1 にあっては、光電変換層を構成する材料とは異なる材料（第 1 導電型を有する第 3 化合物半導体材料）から成る素子分離層が光電変換層の側面を取り囲んでいる。それ故、隣接する光電変換素子間を分離する領域（実施例 1 にあっては、具体的には、素子分離層）を形成するとき、結晶欠陥等が発生する虞が無く、また、微細化に確実に対処することができる。また、従来の技術では問題であった、不純物の拡散制御の困難性、即ち、III-V 族化合物半導体の積層体の深さ方向の不純物濃度の制御の困難性を回避することができるし、pn 接合プロファイルが広がり易く、その結果、感度が低下するといった問題が生じることもない。

[0077] 実施例 1 の光電変換素子の変形例の模式的な一部断面図を図 1B に示す。この変形例の光電変換素子（撮像素子）10B において、第 2 電極 52 は、第 1 化合物半導体層 31 の光入射側の面上に形成されている。具体的には、例えば、実施例 1 の「工程 140」と同様の工程において、第 2 電極 52 の形成を省略し、実施例 1 の「工程 150」と同様の工程において基板 21 及びバッファ層 22 を除去し、露出した第 1 化合物半導体層 31 の上に、ITO 等の透明導電材料から成る第 2 電極 52、平坦化膜 37 を形成し、平坦化膜 37 の上に集光レンズ 38 を形成する。尚、第 2 電極 52 をベタ膜と

することができる。即ち、第2電極52を光電変換素子に共通な電極とすることができる。

実施例 2

[0078] 実施例2は、実施例1の変形である。実施例2の光電変換素子の模式的な一部断面図を図2Aに示し、実施例2の光電変換素子における第1電極、第2電極、第2化合物半導体層、素子分離層、凹部、溝部の配置を模式的に図4Bに示す。

[0079] 実施例2の光電変換素子10Cにおいて、光電変換層34の側面と接している素子分離層33の部分は第3化合物半導体材料から構成され、それ以外の素子分離層33の部分は絶縁材料層又は遮光材料層42から構成されている。即ち、凹部40内に位置する素子分離層33の部分に、光電変換素子10Cを取り囲むように溝部41が形成されている。そして、溝部41内に、絶縁材料層又は遮光材料層42が形成されている。

[0080] 実施例2の光電変換素子10Cは、実施例1における[工程-120]と[工程-130]との間の工程において、あるいは又、[工程-130]と[工程-140]との間の工程において、あるいは又、[工程-140]と[工程-150]との間の工程において、凹部40内に形成された素子分離層33（具体的には、第1導電型を有する第3化合物半導体材料から成る素子分離層33）に溝部41を形成する。そして、溝部41を絶縁材料又は遮光材料で埋め込むことで絶縁材料層又は遮光材料層42を形成する。尚、図示した例では、[工程-120]と[工程-130]との間の工程において、絶縁材料層又は遮光材料層42を形成している。

[0081] 具体的には、実施例1の[工程-120]が完了した後（図11C参照）、素子分離層33の上にエッチング用レジスト層を形成し、エッチング用レジスト層をエッチング用マスクとして、素子分離層33を、例えば、ドライエッチング法に基づきエッチングすることで、素子分離層33に溝部41を形成する（図14A参照）。そして、例えば、スパッタリング法に基づき、例えば、 SiN 、 SiO_2 、 Al_2O_3 あるいは HfO_2 によって溝部41を埋め

込むことで、絶縁材料層 4 2 を形成することができるし、あるいは又、例えば、Ti、W、Mo、MnあるいはCuによって溝部 4 1 を埋め込むことで、遮光材料層 4 2 を形成することができる。その後、エッチング用レジスト層を除去する。こうして、図 1 4 B に示す構造を得ることができる。

[0082] あるいは又、実施例 1 の [工程 - 1 2 0] と同様の工程において、少なくとも凹部 4 0 内に素子分離層（第 3 化合物半導体材料から成る素子分離層）3 3 を周知の MOCVD 法に基づき形成するとき、素子分離層 3 3 の成膜条件を制御することで、凹部 4 0 内の素子分離層 3 3 に溝部 4 1 を同時に形成する（図 1 5 A 参照）。そして、例えば、スパッタリング法に基づき、溝部 4 1 内に絶縁材料層又は遮光材料層 4 2 を形成する。こうして、図 1 5 B に示す構造を得ることができる。

[0083] 実施例 2 の光電変換素子の変形例（光電変換素子 1 0 D）を図 2 B に模式的な一部断面図を示すが、図 1 B に示した実施例 1 の光電変換素子の変形例と同様に、第 2 電極 5 2 を、第 1 化合物半導体層 3 1 の光入射側の面上に形成してもよい。

実施例 3

[0084] 実施例 3 は、実施例 1 ～実施例 2 の光電変換素子の変形であり、且つ、本開示の第 2 の態様に係る光電変換素子の製造方法に関する。以下、第 1 化合物半導体層等の模式的な一部端面図である図 1 6 A、図 1 6 B、図 1 6 C、図 1 7 A、図 1 7 B を参照して、実施例 3 の光電変換素子の製造方法を説明する。

[0085] [工程 - 3 0 0]

基板上に、第 1 導電型を有する第 1 化合物半導体材料から成る第 1 化合物半導体層 3 1、及び、光電変換層 3 4 を、順次、形成する。具体的には、InP から成り、厚さ 0.1 μm 乃至 1 μm のバッファ層 2 2 が形成された InP から成る基板（成膜用基板）2 1 を準備する。そして、周知の MOCVD 法に基づき、バッファ層 2 2 の上に、厚さ 0.1 μm 乃至 1 μm の第 1 化合物半導体層 3 1、厚さ 3 μm 乃至 5 μm の光電変換層 3 4 を、順次、成膜

する（図 1 6 A 参照）。

[0086] [工程－ 3 1 0]

その後、少なくとも光電変換層 3 4 に凹部 4 0 を形成する（図 1 6 B 参照）。具体的には、光電変換層 3 4 の上にエッチング用レジスト層を形成し、エッチング用レジスト層をエッチング用マスクとして、光電変換層 3 4 及び第 1 化合物半導体層 3 1 を、例えば、ドライエッチング法やウエットエッチング法に基づきエッチングすることで、光電変換層 3 4 及び第 1 化合物半導体層 3 1 に凹部 4 0 を形成することができる。その後、エッチング用レジスト層を除去する。ここで、隣接する光電変換素子 1 0 A の間に、具体的には、例えば、隣接する光電変換素子 1 0 A の境界領域に対応する光電変換層 3 4 の部分に、凹部 4 0 が形成されている。言い換えれば、凹部 4 0 は、例えば、井桁状に設けられている。即ち、光電変換素子 1 0 A は凹部 4 0 によって囲まれている。尚、凹部 4 0 を、光電変換層 3 4 に形成してもよい。

[0087] [工程－ 3 2 0]

次に、少なくとも凹部 4 0 内に、素子分離層 3 3（具体的には、実施例 3 にあっては、光電変換層 3 4 を構成する材料とは異なる材料である第 1 導電型を有する第 3 化合物半導体材料から成る素子分離層 3 3）を形成し、更に、光電変換層 3 4 を覆うように、第 1 導電型を有する第 2 化合物半導体材料から成る第 2 化合物半導体層 3 2 を形成する。具体的には、凹部 4 0 を含む全面に、周知の MOCVD 法に基づき、素子分離層を形成する（図 1 6 C 参照）。ここで、光電変換層 3 4 上に形成された素子分離層の部分が第 2 化合物半導体層 3 2 に相当する。第 2 化合物半導体層 3 2 の光電変換層 3 4 上における厚さを 0.1 μm 乃至 1 μm とした。即ち、実施例 3 にあっては、第 2 化合物半導体層 3 2 及び素子分離層 3 3 は同じ化合物半導体材料から一体的に構成されており、形成される場所に依存して、第 2 化合物半導体層 3 2（光電変換層 3 4 上）あるいは素子分離層 3 3（凹部 4 0 内）となる。

[0088] 尚、素子分離層 3 3 を凹部 4 0 内上に形成してもよく、この場合、光電変換層 3 4 及び凹部 4 0 を覆うように第 2 化合物半導体層 3 2 を形成すればよ

い。あるいは又、凹部40を含む全面に素子分離層33を形成し、素子分離層33上に、更に、第2化合物半導体層32を形成してもよい。

[0089] [工程－330]

その後、少なくとも第2化合物半導体層32の一部に、第1導電型とは異なる第2導電型を有し、光電変換層34に達する第2導電型領域35を形成する(図17A参照)。具体的には、第2化合物半導体層32上にマスク層を形成し、例えば、第2導電型(p型)を有する不純物(具体的には、亜鉛、Zn)を気相拡散させ、あるいは又、固相拡散させることで、第2導電型領域35を形成することができる。その後、マスク層を除去する。

[0090] [工程－340]

その後、図17Bに工程の一部を図示するように、実施例1の[工程－140]～[工程－160]と同様の工程を実行することで、実施例3の光電変換素子、撮像装置を得ることができる。

[0091] 実施例3にあっても、実施例1の光電変換素子の變形例と同様に、第2電極52を、第1化合物半導体層31の光入射側の面上に形成してもよい。また、実施例2と同様に、絶縁材料層又は遮光材料層42を形成してもよい。

実施例 4

[0092] 実施例4は、実施例1～実施例2の光電変換素子の變形であり、且つ、本開示の第3の態様に係る光電変換素子の製造方法に関する。以下、第1化合物半導体層等の模式的な一部端面図である図18A、図18B、図19A、図19B、図20A、図20Bを参照して、実施例4の光電変換素子の製造方法を説明する。

[0093] [工程－400]

先ず、実施例1の[工程－100]と同様にして、基板上に、第1導電型を有する第1化合物半導体材料から成る第1化合物半導体層31、光電変換層34、及び、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層32を、順次、形成する(図18A参照)。

[0094] [工程－410]

その後、実施例１の〔工程－１３０〕と同様にして、第２化合物半導体層３２の一部に、第１導電型とは異なる第２導電型を有し、光電変換層３４に達する第２導電型領域３５を形成する。

[0095] 〔工程－４２０〕

その後、実施例１の〔工程－１４０〕と同様にして、第２導電型領域３５上に第１電極５１を形成する。併せて、第２化合物半導体層３２の上に第２電極５２を形成する。こうして、図１８Ｂに示す構造を得ることができる。

[0096] 〔工程－４３０〕

次いで、基板２１と支持基板２３とを、光電変換素子及び絶縁膜２４を介して周知の方法に基づき貼り合わせる（図１９Ａ参照）。そして、周知の方法で、基板２１及びバッファ層２２を除去し、露出した第１化合物半導体層３１を露出させる（図１９Ｂ参照）。

[0097] 〔工程－４４０〕

その後、少なくとも光電変換層３４に凹部４０を形成する（図２０Ａ参照）。具体的には、第１化合物半導体層３１の上にエッチング用レジスト層を形成し、エッチング用レジスト層をエッチング用マスクとして、第１化合物半導体層３１、光電変換層３４及び第２化合物半導体層３２を、例えば、ドライエッチング法やウエットエッチング法に基づきエッチングすることで、第２化合物半導体層３２、光電変換層３４及び第１化合物半導体層３１に凹部４０を形成することができる。その後、エッチング用レジスト層を除去する。場合によっては、凹部４０を、光電変換層３４及び第１化合物半導体層３１に形成してもよい。ここで、隣接する光電変換素子１０Ａの間に、具体的には、例えば、隣接する光電変換素子の境界領域に対応する第１化合物半導体層３１等の部分に、凹部４０が形成されている。言い換えれば、凹部４０は、例えば、井桁状に設けられている。即ち、光電変換素子は凹部４０によって囲まれている。

[0098] 〔工程－４５０〕

次いで、少なくとも凹部４０内に、素子分離層３３（具体的には、実施例

4 にあっては、光電変換層 3 4 を構成する材料とは異なる材料である第 1 導電型を有する第 3 化合物半導体材料から成る素子分離層 3 3) を、周知の MOCVD 法に基づき、形成する (図 20B 参照)。尚、図示した例では、凹部 40 内のみに素子分離層 3 3 を形成している。具体的には、例えば、第 1 化合物半導体層 3 1 の上に不所望の素子分離層が形成されないように、第 1 化合物半導体層 3 1 の上に選択成長マスク層を形成して、素子分離層 3 3 を周知の MOCVD 法に基づき形成し、選択成長マスク層を除去すればよい。尚、素子分離層 3 3 を、凹部 40 内だけでなく、第 1 化合物半導体層 3 1 の上に形成してもよい。その後、ダイシングを行い、撮像装置用の光電変換素子群 (撮像素子群) に分割する。

[0099] [工程 - 460]

その後、露出した第 1 化合物半導体層 3 1 の上に平坦化膜 3 7 を形成し、平坦化膜 3 7 の上に集光レンズ 3 8 を形成し、ダイシングを行い、撮像装置用の光電変換素子群 (撮像素子群) に分割する。そして、更に、実施例 1 の [工程 - 160] と同様の工程を実行することで、実施例 4 の光電変換素子、撮像装置を得ることができる。

[0100] 実施例 4 にあっても、実施例 1 の光電変換素子の変形例と同様に、第 2 電極 5 2 を、第 1 化合物半導体層 3 1 の光入射側の面上に形成してもよい。また、実施例 2 と同様に、絶縁材料層又は遮光材料層 4 2 を形成してもよい。

[0101] 場合によっては、[工程 - 420] の後、第 2 化合物半導体層側から、少なくとも第 2 化合物半導体層 3 2 及び光電変換層 3 4 に凹部を形成してもよい。具体的には、第 2 化合物半導体層 3 2 及び光電変換層 3 4 に凹部を形成してもよいし、第 2 化合物半導体層 3 2、光電変換層 3 4 及び第 1 化合物半導体層 3 1 に凹部を形成してもよい。そして、少なくとも凹部 40 内に、素子分離層 3 3 (具体的には、光電変換層 3 4 を構成する材料とは異なる材料である第 1 導電型を有する第 3 化合物半導体材料から成る素子分離層 3 3) を、周知の MOCVD 法に基づき、形成し、更に、実施例 1 の [工程 - 150] ~ 実施例 1 の [工程 - 160] と同様の工程を実行することで、実施例

4の光電変換素子、撮像装置を得ることもできる。

実施例 5

[0102] 実施例5は、実施例1～実施例2の光電変換素子の变形であり、且つ、本開示の第4の態様に係る光電変換素子の製造方法に関する。以下、第1化合物半導体層等の模式的な一部端面図である図21A、図21B、図21C、図22A、図22B、図22Cを参照して、実施例5の光電変換素子の製造方法を説明する。

[0103] [工程－500]

先ず、第1導電型を有する基板21に素子分離層33を形成し、素子分離層33によって囲まれ、基板21の表面領域から構成された第1化合物半導体層31を得る（図21A参照）。具体的には、InPから成る基板（成膜用基板）21の上にエッチング用レジスト層を形成し、エッチング用レジスト層をエッチング用マスクとして、基板21を、例えば、ドライエッチング法に基づきエッチングすることで、基板21の一部から構成された素子分離層33を形成することができる。

[0104] [工程－510]

次いで、第1化合物半導体層31上に光電変換層34をMOCVD法に基づき形成する。その後、必要に応じて、平坦化処理を行う。こうして、図21Bに示す構造を得ることができる。尚、素子分離層33の側面からは光電変換層34が成膜されない条件を選択した。

[0105] [工程－520]

次いで、光電変換層34の上に（実施例5においては、具体的には、全面に）、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層32を、MOCVD法に基づき形成する。こうして、図21Cに示す構造を得ることができる。

[0106] [工程－530]

その後、実施例1の[工程－130]と同様にして、第2化合物半導体層32の一部に、第1導電型とは異なる第2導電型を有し、光電変換層34に

達する第2導電型領域35を形成する（図22A参照）。

[0107] [工程－540]

次いで、第2導電型領域35上に第1電極51を形成する。併せて、第1化合物半導体層31に電氣的に接続された第2電極52を形成する。具体的には、実施例1の[工程－140]と同様にして、第2導電型領域35及び素子分離層33の上にSiNから成る被覆層36を形成し、次いで、フォトリソグラフィ技術及びエッチング技術に基づき、第1電極51及び第2電極52を形成すべき部分の被覆層36に開口部を形成する（図22B参照）。そして、開口部の底部に露出した第2導電型領域35の上から被覆層36の上に互り第1電極51を形成し、併せて、開口部の底部に露出した素子分離層33の上から被覆層36の上に互り第2電極52を形成する。こうして、図22Cに示す構造の光電変換素子を得ることができる。

[0108] [工程－550]

その後、実施例1の[工程－150]、[工程－160]と同様の工程を実行することで、実施例5の光電変換素子、撮像装置を得ることができる。

[0109] 実施例5あるいは後述する実施例6～実施例7にあっても、実施例1の光電変換素子の変形例と同様に、第2電極52を、第1化合物半導体層31の光入射側の面上に形成してもよい。また、実施例2と同様に、絶縁材料層又は遮光材料層42を形成してもよい。

実施例 6

[0110] 実施例6は、実施例5の変形である。実施例6が実施例5と相違する点は、以下のとおりである。即ち、実施例5にあっては、光電変換層34のMOCVD法における成膜条件として、素子分離層33の側面からは光電変換層34が成膜されない条件を選択した。一方、実施例6にあっては、光電変換層34のMOCVD法における成膜条件として、素子分離層33の側面からも光電変換層34が成膜される条件を選択する。以下、第1化合物半導体層等の模式的な一部端面図である図23A、図23B、図23C、図24A、図24B、図24Cを参照して、実施例6の光電変換素子の製造方法を説明

する。

[0111] [工程－600]

先ず、第1導電型を有するInPから成る基板21に素子分離層33を形成し、素子分離層33によって囲まれ、基板21の表面領域から構成された第1化合物半導体層31を得る(図23A参照)。具体的には、素子分離層33を形成すべき基板21の部分の上にハードマスク層25を形成する。そして、ハードマスク層25をエッチング用マスクとして、基板21を、例えば、ドライエッチング法に基づきエッチングすることで、基板21の一部から構成された素子分離層33を形成することができる。

[0112] [工程－610]

その後、第1化合物半導体層31上に、素子分離層33によって囲まれた光電変換層34を、MOCVD法に基づき形成する。こうして、図23Bに示す構造を得ることができる。MOCVD法における成膜条件として、素子分離層33の側面からも光電変換層34が成膜される条件を選択する。その後、必要に応じて、平坦化処理を行ってもよい。

[0113] [工程－620]

次いで、光電変換層34の上に、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層32を、MOCVD法に基づき形成する。こうして、図23Cに示す構造を得ることができる。そして、平坦化処理を行う。こうして、図24Aに示す構造を得ることができる。

[0114] [工程－630]

その後、実施例1の[工程－130]と同様にして、第2化合物半導体層32の一部に、第1導電型とは異なる第2導電型を有し、光電変換層34に達する第2導電型領域35を形成する(図24B参照)。

[0115] [工程－640]

次いで、第2導電型領域35上に第1電極51を形成する。併せて、第1化合物半導体層31に電氣的に接続された第2電極52を形成する。具体的には、実施例5の[工程－540]と同様の工程を実行する。こうして、図

24Cに示す構造の光電変換素子を得ることができる。

[0116] [工程－650]

その後、実施例1の[工程－150]、[工程－160]と同様の工程を実行することで、実施例5の光電変換素子、撮像装置を得ることができる。

実施例 7

[0117] 実施例7も、実施例5の変形である。実施例7が実施例5と相違する点は、以下のとおりである。即ち、実施例5にあっては素子分離層33を基板21の一部から構成した。一方、実施例7にあっては、素子分離層33は、絶縁材料層から成り、あるいは又、外側の一部が絶縁材料層から成り、残りの部分（芯部）が遮光材料層から成る。以下、第1化合物半導体層等の模式的な一部端面図である図25A、図25B、図25C、図26A、図26B、図26Cを参照して、実施例7の光電変換素子の製造方法を説明する。

[0118] [工程－700]

先ず、第1導電型を有する基板21に素子分離層33を形成し、素子分離層33によって囲まれ、基板21の表面領域から構成された第1化合物半導体層31を得る（図25A参照）。具体的には、InPから成る基板（成膜用基板）21の上に絶縁材料層を形成し、絶縁材料層上にエッチング用レジスト層を形成し、エッチング用レジスト層をエッチング用マスクとして、絶縁材料層を、例えば、ドライエッチング法に基づきエッチングすることで、絶縁材料層から構成された素子分離層33を形成することができる。

[0119] あるいは又、InPから成る基板（成膜用基板）21の上に犠牲層を形成し、犠牲層上にエッチング用レジスト層を形成し、エッチング用レジスト層をエッチング用マスクとして、犠牲層を、例えば、ドライエッチング法に基づきエッチングすることで、犠牲層に素子分離層を形成すべき溝部を形成する。そして、溝部を絶縁材料で埋め込む。あるいは又、溝部の側面及び底面を絶縁材料で覆い、更に、溝部の残部を遮光材料で埋め込む。そして、犠牲層の頂面上の絶縁材料（あるいは絶縁材料及び遮光材料）を除去し、更に、犠牲層を除去する。こうして、素子分離層33を得ることができる。

[0120] [工程－710]

その後、第1化合物半導体層31上に、素子分離層33によって囲まれた光電変換層34を、MOCVD法に基づき形成する。こうして、図25Bに示す構造を得ることができる。尚、その後、必要に応じて、平坦化処理を行ってもよい。

[0121] [工程－720]

次いで、光電変換層34の上に、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層32を、MOCVD法に基づき形成する。こうして、図25Cに示す構造を得ることができる。

[0122] [工程－730]

その後、実施例1の[工程－130]と同様にして、第2化合物半導体層32の一部に、第1導電型とは異なる第2導電型を有し、光電変換層34に達する第2導電型領域35を形成する（図26A参照）。

[0123] [工程－740]

次いで、第2導電型領域35上に第1電極51を形成する（図26B、図26C参照）。具体的には、実施例5の[工程－540]と同様の工程を実行することで第1電極51を得ることができる。

[0124] [工程－750]

その後、第1化合物半導体層31に電氣的に接続された第2電極52を形成する。具体的には、実施例1の[工程－150]と同様の工程において基板21を厚さ方向に一部分除去し、露出した第1化合物半導体層31の上に、ITO等の透明導電材料から成る第2電極52、平坦化膜37を形成し、平坦化膜37の上に集光レンズ38を形成する。尚、第2電極52をベタ膜とすることができる。即ち、第2電極52を光電変換素子に共通な電極とすることができる。こうして、実施例7の光電変換素子、撮像装置を得ることができる。

実施例 8

[0125] 実施例8も、実施例5の変形である。実施例8が実施例5と相違する点は

、以下のとおりである。即ち、実施例 5 にあっては素子分離層 3 3 を基板 2 1 の一部から構成した。一方、実施例 8 にあっては、素子分離層 3 3 は、基板 2 1 上に形成された絶縁材料層 3 3 A、及び、絶縁材料層 3 3 A 上に形成された多結晶材料層 3 4 A から成る。以下、第 1 化合物半導体層等の模式的な一部端面図である図 2 7 A、図 2 7 B、図 2 7 C、図 2 8 A、図 2 8 B、図 2 8 C を参照して、実施例 8 の光電変換素子の製造方法を説明する。

[0126] [工程－800]

先ず、第 1 導電型を有する基板 2 1 に素子分離層 3 3 を形成し、素子分離層 3 3 によって囲まれ、基板 2 1 の表面領域から構成された第 1 化合物半導体層 3 1 を得る（図 2 7 A 参照）。具体的には、InP から成る基板（成膜用基板）2 1 の上に絶縁材料層を形成し、絶縁材料層上にエッチング用レジスト層を形成し、エッチング用レジスト層をエッチング用マスクとして、絶縁材料層を、例えば、ドライエッチング法に基づきエッチングすることで、絶縁材料層 3 3 A から構成された素子分離層 3 3 の一部を形成することができる。

[0127] [工程－810]

その後、第 1 化合物半導体層 3 1 上に、素子分離層 3 3 によって囲まれた光電変換層 3 4 を、MOCVD 法に基づき形成する。こうして、図 2 7 B に示す構造を得ることができる。ここで、絶縁材料層 3 3 A の上に形成される光電変換層の部分は多結晶状態となり、素子分離層 3 3 の残部である多結晶材料層 3 4 A を得ることができる。こうして、絶縁材料層 3 3 A、及び、絶縁材料層 3 3 A 上に形成された多結晶材料層 3 4 A から成る素子分離層 3 3 を得ることができる。尚、多結晶材料層 3 4 A は高抵抗状態にあるので、キャリアは第 1 電極 5 1 あるいは第 2 電極 5 2 に向かって流れ難い。

[0128] [工程－820]

次いで、光電変換層 3 4 及び素子分離層 3 3 の上に、第 1 導電型を有する第 2 化合物半導体材料から成る第 2 化合物半導体層 3 2 を、MOCVD 法に基づき形成する。こうして、図 2 7 C に示す構造を得ることができる。素子

分離層 33 の上に形成される第 2 化合物半導体層の部分は多結晶状態となり、多結晶材料層 32A を得ることができる。

[0129] [工程－830]

その後、実施例 1 の [工程－130] と同様にして、第 2 化合物半導体層 32 の一部に、第 1 導電型とは異なる第 2 導電型を有し、光電変換層 34 に達する第 2 導電型領域 35 を形成する（図 28A 参照）。

[0130] [工程－840]

次いで、第 2 導電型領域 35 上に第 1 電極 51 を形成する（図 28B、図 28C 参照）。

[0131] [工程－850]

その後、実施例 7 の [工程－750] と同様の工程を実行することで、実施例 8 の光電変換素子、撮像装置を得ることができる。

実施例 9

[0132] 実施例 9 は、実施例 8 の変形である。実施例 8 が実施例 7 と相違する点は、以下のとおりである。即ち、実施例 7 にあっては、素子分離層 33 の一部を、基板 21 上に形成された絶縁材料層 33A から構成した。一方、実施例 9 にあっては、素子分離層 33 の一部を、基板 21 の表面領域に形成された絶縁材料層 33B から構成する。素子分離層 33 は、基板 21 の表面領域に形成された絶縁材料層 33B、及び、絶縁材料層 33B 上に形成された多結晶材料層 34A から成る。以下、第 1 化合物半導体層等の模式的な一部端面図である図 29A、図 29B、図 29C、図 30A、図 30B、図 30C を参照して、実施例 9 の光電変換素子の製造方法を説明する。

[0133] [工程－900]

先ず、第 1 導電型を有する基板 21 に素子分離層 33 を形成し、素子分離層 33 によって囲まれ、基板 21 の表面領域から構成された第 1 化合物半導体層 31 を得る。（図 29A 参照）。具体的には、InP から成る基板（成膜用基板）21 の上にエッチング用レジスト層を形成し、エッチング用レジスト層をエッチング用マスクとして、基板 21 を、例えば、ドライエッチン

グ法に基づきエッチングすることで、基板 2 1 に素子分離層 3 3 を形成すべき凹みを形成することができる。そして、基板 2 1 に形成された凹みを、素子分離層 3 3 の一部を構成する絶縁材料層 3 3 B で埋め込む。具体的には、凹みを含む全面に絶縁材料層を成膜し、基板 2 1 上の絶縁材料層を除去することで、図 2 9 A に示す構造を得ることができる。

[0134] [工程－9 1 0]

その後、第 1 化合物半導体層 3 1 上に、素子分離層 3 3 によって囲まれた光電変換層 3 4 を形成する。こうして、図 2 9 B に示す構造を得ることができる。ここで、絶縁材料層 3 3 B の上に形成される光電変換層の部分は多結晶状態となり、多結晶材料層 3 4 A を得ることができる。こうして、絶縁材料層 3 3 B、及び、絶縁材料層 3 3 B 上に形成された多結晶材料層 3 4 A から成る素子分離層 3 3 を得ることができる。

[0135] [工程－9 2 0]

次いで、実施例 8 の [工程－8 2 0] と同様の工程を実行し（図 2 9 C 参照）、更に、実施例 8 の [工程－8 3 0]、[工程－8 4 0] と同様の工程を実行し（図 3 0 A、図 3 0 B、図 3 0 C 参照）、更に、実施例 8 の [工程－8 5 0] と同様の工程を実行することで、実施例 9 の光電変換素子、撮像装置を得ることができる。

実施例 10

[0136] 実施例 1 0 は、実施例 1 ～実施例 2 の光電変換素子の変形であり、且つ、本開示の第 5 の態様に係る光電変換素子の製造方法に関する。以下、第 1 化合物半導体層等の模式的な一部端面図である図 3 1 A、図 3 1 B、図 3 1 C、図 3 2 A、図 3 2 B、図 3 2 C を参照して、実施例 1 0 の光電変換素子の製造方法を説明する。

[0137] [工程－1 0 0 0]

先ず、第 1 導電型を有する基板 2 1 に絶縁材料から成る素子分離層・形成領域 3 3 C を形成し、素子分離層・形成領域 3 3 C によって囲まれ、基板 2

1の表面領域から構成された第1化合物半導体層31を得る(図31A参照)。具体的には、実施例8の[工程-800]と同様の工程を実行する。

[0138] [工程-1010]

その後、第1化合物半導体層31及び素子分離層・形成領域33C上に光電変換層34を形成する(図31B参照)。具体的には、実施例8の[工程-810]と同様の工程を実行する。ここで、素子分離層・形成領域33Cの上に形成される光電変換層の部分は多結晶状態となり、多結晶材料層34Aを得ることができる。

[0139] [工程-1020]

次いで、光電変換層34の上に、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層32を、MOCVD法に基づき形成する(図31C参照)。具体的には、実施例8の[工程-820]と同様の工程を実行する。素子分離層33の上に形成される第2化合物半導体層の部分は多結晶状態となり、多結晶材料層32Aを得ることができる。

[0140] [工程-1030]

その後、素子分離層・形成領域33Cの上方に位置する第2化合物半導体層32及び光電変換層34の部分を除去し(図32A参照)、除去した部分を素子分離層・形成材料33Dで埋め込み、素子分離層33を得る(図32B参照)。具体的には、第2化合物半導体層32上にエッチング用レジスト層を形成し、エッチング用レジスト層をエッチング用マスクとして、第2化合物半導体層32及び光電変換層34を、例えば、ウェットエッチング法に基づきエッチングすることで、素子分離層・形成領域33Cの上方に位置する第2化合物半導体層32及び光電変換層34の部分を除去することができる。次いで、例えば、絶縁材料から成る素子分離層・形成材料33DをCVD法にて全面に成膜し、平坦化処理を行うことで、除去した部分を素子分離層・形成材料33Dで埋め込み、素子分離層33を得ることができる。尚、素子分離層33は、外側を絶縁材料から構成し、内側(芯部)を遮光材料から構成してもよい。

[0141] [工程－１０４０]

そして、第２化合物半導体層３２に、第１導電型とは異なる第２導電型を有し、光電変換層に達する第２導電型領域３５を形成し、その後、第２導電型領域３５上に第１電極５１を形成し（図３２Ｃ参照）、第１化合物半導体層３１に電氣的に接続された第２電極５１を形成する。具体的には、実施例８の［工程－８３０］、［工程－８４０］、［工程－８５０］と同様の工程を実行すればよい。こうして、実施例１０の光電変換素子、撮像装置を得ることができる。

実施例 １１

[0142] 実施例１１は、実施例１０の変形である。実施例１１が実施例１０と相違する点は、以下のとおりである。即ち、実施例１０にあっては、素子分離層・形成領域３３Ｃを基板２１上に形成した。一方、実施例１１にあっては、素子分離層・形成領域３３Ｃを、基板２１の表面領域に形成する。以下、第１化合物半導体層等の模式的な一部端面図である図３３Ａ、図３３Ｂ、図３３Ｃ、図３４Ａ、図３４Ｂ、図３４Ｃを参照して、実施例１１の光電変換素子の製造方法を説明する。

[0143] [工程－１１００]

先ず、第１導電型を有する基板２１に絶縁材料から成る素子分離層・形成領域３３Ｃを形成し、素子分離層・形成領域３３Ｃによって囲まれ、基板２１の表面領域から構成された第１化合物半導体層３１を得る（図３３Ａ参照）。具体的には、実施例９の［工程－９００］と同様の工程を実行する。

[0144] [工程－１１１０]

その後、第１化合物半導体層３１及び素子分離層・形成領域３３Ｃ上に光電変換層３４を形成する（図３３Ｂ参照）。具体的には、実施例１０の［工程－１０１０］と同様の工程を実行する。ここで、素子分離層・形成領域３３Ｃの上に形成される光電変換層の部分は多結晶状態となり、多結晶材料層３４Ａを得ることができる。

[0145] [工程－１１２０]

次いで、光電変換層 34 の上に、第 1 導電型を有する第 2 化合物半導体材料から成る第 2 化合物半導体層 32 を、MOCVD 法に基づき形成する（図 33C 参照）。具体的には、実施例 10 の「工程－1020」と同様の工程を実行する。素子分離層 33 の上に形成される第 2 化合物半導体層の部分は多結晶状態となり、多結晶材料層 32A を得ることができる。

[0146] 「工程－1130」

その後、素子分離層・形成領域 33C の上方に位置する第 2 化合物半導体層 32 及び光電変換層 34 の部分を除去し（図 34A 参照）、除去した部分を素子分離層・形成材料 33D で埋め込み、素子分離層 33 を得る（図 34B 参照）。具体的には、実施例 10 の「工程－1030」と同様の工程を実行する。

[0147] 「工程－1140」

そして、第 2 化合物半導体層 32 に、第 1 導電型とは異なる第 2 導電型を有し、光電変換層に達する第 2 導電型領域 35 を形成し、その後、第 2 導電型領域 35 上に第 1 電極 51 を形成し（図 34C 参照）、第 1 化合物半導体層 31 に電氣的に接続された第 2 電極 51 を形成する。具体的には、実施例 10 の「工程－1040」と同様の工程を実行すればよい。こうして、実施例 11 の光電変換素子、撮像装置を得ることができる。

実施例 12

[0148] 実施例 12 は、実施例 1～実施例 2 の光電変換素子の变形であり、且つ、本開示の第 6 の態様に係る光電変換素子の製造方法に関する。以下、第 1 化合物半導体層等の模式的な一部端面図である図 35A、図 35B、図 35C、図 36A、図 36B、図 36C を参照して、実施例 7 の光電変換素子の製造方法を説明する。

[0149] 「工程－1200」

先ず、第 1 導電型を有する基板 21 に選択成長阻止部 26 を形成する。具体的には、実施例 9 の「工程－900」と同様の工程を実行する。より具体的には、InP から成る基板（成膜用基板）21 の上にエッチング用レジス

ト層を形成し、エッチング用レジスト層をエッチング用マスクとして、基板 2 1 を、例えば、ドライエッチング法に基づきエッチングすることで、基板 2 1 に選択成長阻止部 2 6 を形成すべき凹みを形成することができる。そして、基板 2 1 に形成された凹みを、選択成長阻止部 2 6 を構成する絶縁材料層で埋め込む。具体的には、凹みを含む全面に絶縁材料層を成膜し、基板 2 1 上の絶縁材料層を除去することで、図 3 5 A に示す構造を得ることができる。

[0150] [工程－1 2 1 0]

次いで、横方向選択エピタキシャル成長法に基づき、選択成長阻止部 2 6 と選択成長阻止部 2 6 との間に位置し、第 1 化合物半導体層 3 1 に相当する基板 2 1 の領域から光電変換層 3 4 を MOCVD 法に基づき形成する。

[0151] [工程－1 2 2 0]

その後、全面に、第 1 導電型を有する第 2 化合物半導体材料から成る第 2 化合物半導体層 3 2 を MOCVD 法に基づき形成し、以て、選択成長阻止部 2 6 の上方に位置する第 2 化合物半導体層の部分から成る素子分離層 3 3' を得る（図 3 5 C 参照）。尚、形成された第 2 化合物半導体層 3 2 に平坦化処理を施してもよい。

[0152] [工程－1 2 3 0]

次に、第 2 化合物半導体層 3 2 の一部に、第 1 導電型とは異なる第 2 導電型を有し、光電変換層に達する第 2 導電型領域 3 5 を形成し（図 3 6 A 参照）、その後、第 2 導電型領域 3 5 上に第 1 電極 5 1 を形成し（図 3 6 B 及び図 3 6 C 参照）、第 1 化合物半導体層 3 1 に電氣的に接続された第 2 電極 5 2 を形成する。具体的には、実施例 8 の [工程－8 3 0]、[工程－8 4 0]、[工程－8 5 0] と同様の工程を実行すればよい。こうして、実施例 1 2 の光電変換素子、撮像装置を得ることができる。

実施例 13

[0153] 実施例 1 3 は、実施例 1 2 の変形である。実施例 1 3 が実施例 1 2 と相違する点は、以下のとおりである。即ち、実施例 1 2 にあっては、選択成長阻

止部 26 を基板 21 の表面領域に形成した。一方、実施例 13 にあっては、選択成長阻止部 26 を基板 21 上に形成する。以下、第 1 化合物半導体層等の模式的な一部端面図である図 37A、図 37B、図 37C、図 38A、図 38B、図 38C を参照して、実施例 5 の光電変換素子の製造方法を説明する。

[0154] [工程－1310]

先ず、第 1 導電型を有する基板 21 に選択成長阻止部 26 を形成する（図 37A 参照）。具体的には、実施例 8 の [工程－800] と同様の工程を実行する。より具体的には、InP から成る基板（成膜用基板）21 の上に絶縁材料層を形成し、絶縁材料層上にエッチング用レジスト層を形成し、エッチング用レジスト層をエッチング用マスクとして、絶縁材料層を、例えば、ドライエッチング法に基づきエッチングすることで、絶縁材料から成る選択成長阻止部 26 を形成することができる。

[0155] [工程－1320]

その後、実施例 12 の [工程－1210]、[工程－1220]、[工程－1230] を実行することで（図 37B、図 37C、図 38A、図 38B、図 38C 参照）、実施例 13 の光電変換素子、撮像装置を得ることができる。

実施例 14

[0156] 実施例 14 は、実施例 1～実施例 13 の変形であり、積層構造の光電変換素子に関する。即ち、実施例 1～実施例 13 において説明した光電変換素子（撮像素子、便宜上、『第 1 の光電変換素子』と呼ぶ）の光入射側（便宜上、『上方』と呼ぶ）に、可視光に対して感度を有する第 2 の光電変換素子（撮像素子）を構成する光電変換部が配されている。尚、第 1 の光電変換素子を構成する光電変換層を、便宜上、『第 1 の光電変換部』と呼び、第 2 の光電変換素子を構成する光電変換部を、便宜上、『第 2 の光電変換部』と呼ぶ。第 2 の光電変換部は、例えば、第 1 の光電変換素子側から、第 1 電極、第 2 光電変換層及び第 2 電極が積層されて成る。

[0157] 具体的には、赤色用光電変換部を有する第2の光電変換部と第1の光電変換部の積層構造、緑色用光電変換部を有する第2の光電変換部と第1の光電変換部の積層構造、及び、青色用光電変換部を有する第2の光電変換部と第1の光電変換部の積層構造の組み合わせから撮像素子ユニットを構成することもでき、この場合、これらの第2の光電変換部の配列として、前述したベイア配列等を例示することができる。あるいは又、第1の光電変換部の上に、赤色用光電変換部を有する第2の光電変換部、緑色用光電変換部を有する第2の光電変換部及び青色用光電変換部を有する第2の光電変換部が積層されて成る撮像素子ユニットとすることもできる。このように、第2の光電変換部を、例えば、赤色用光電変換部、緑色用光電変換部及び青色用光電変換部の積層構造から構成する場合、光電変換部の垂直方向における配置順は、光入射側から青色用光電変換部、緑色用光電変換部、赤色用光電変換部の順、あるいは、光入射側から緑色用光電変換部、青色用光電変換部、赤色用光電変換部の順であることが好ましい。これは、より短い波長の光がより入射面側において効率良く吸収されるからである。赤色は3色の中では最も長い波長であるので、光入射面から見て赤色用光電変換部を最下層に位置させることが好ましい。ここで、第1の光電変換素子と第2の光電変換素子とが組み合わされて1つの画素が構成される。

[0158] 尚、第2の光電変換部を1種類の光電変換部から構成することもでき、この場合、第2の光電変換部は、例えば、可視光全体（白色）に感度を有する構成とすればよいし、第2の光電変換部を2種類の光電変換部から構成することもでき、この場合、第2の光電変換部は、例えば、原色に感度を有する光電変換部、及び、補色に感度を有する光電変換部から構成すればよいし、第2の光電変換部を4種類の光電変換部から構成することもでき、この場合、第2の光電変換部は、例えば、赤色用光電変換部、緑色用光電変換部、青色用光電変換部、及び、青緑色（エメラルド色）の光に感度を有する青緑色用光電変換部から構成すればよいし、青緑色用光電変換部の代わりに、カラーフィルタが設けられていない光電変換部（所謂白画素）から構成してもよ

い。

[0159] 第1の光電変換素子を、第2の光電変換素子と同じ大きさとすることもできるし、第2の光電変換素子よりも大きくすることもできる。後者の場合、具体的には、第1の光電変換素子の大きさとして、第2の光電変換素子の2倍の大きさ、4倍の大きさ、広くは $m \times n$ 倍（ m 、 n は正の整数であり、 $m = n = 1$ を除く）の大きさを例示することができる。

[0160] 第2の光電変換素子は、第2の光電変換部よりも光入射側に配置され、可視光及び第1の光電変換素子に入射させるべき赤外光を通過させるフィルタ層を更に備えている形態とすることができ、これによって、第2の光電変換素子の色再現性の向上を図ることができる。

[0161] フィルタ層は、例えば、多数の誘電体膜を積層した構造を有する。誘電体材料としては、例えば、 Si 、 Mg 、 Al 、 Hf 、 Nb 、 Zr 、 Sc 、 Ta 、 Ga 、 Zn 、 Y 、 B 、 Ti 等の酸化物、窒化物（例えば、 SiN 、 AlN 、 AlGaN 、 GaN 、 BN 等）、又は、フッ化物等を挙げることができる。具体的には、 SiO_2 、 TiO_2 、 Nb_2O_5 、 ZrO_2 、 Ta_2O_5 、 ZnO 、 Al_2O_3 、 HfO_2 、 SiN 、 AlN 等を例示することができる。そして、これらの誘電体材料の内、屈折率が異なる誘電体材料から成る2種類以上の誘電体膜を交互に積層することにより、フィルタ層を得ることができる。所望の透過率を得るために、各誘電体膜を構成する材料、膜厚、積層数等を、適宜、選択すればよい。各誘電体膜の厚さは、用いる材料等により、適宜、調整すればよい。フィルタ層は、真空蒸着法やスパッタリング法といったPVD法に基づき成膜することができる。

[0162] 第2の光電変換素子を構成する光電変換部を有機光電変換材料から構成することが好ましい。そして、この場合、第2の光電変換部（第2光電変換層）を、

- (1) p型有機半導体から構成する。
- (2) n型有機半導体から構成する。
- (3) p型有機半導体層／n型有機半導体層の積層構造から構成する。p型

有機半導体層／p型有機半導体とn型有機半導体との混合層（バルクヘテロ構造）／n型有機半導体層の積層構造から構成する。p型有機半導体層／p型有機半導体とn型有機半導体との混合層（バルクヘテロ構造）の積層構造から構成する。n型有機半導体層／p型有機半導体とn型有機半導体との混合層（バルクヘテロ構造）の積層構造から構成する。

（４）p型有機半導体とn型有機半導体の混合（バルクヘテロ構造）から構成する。

の４態様のいずれかとすることができる。但し、積層順は任意に入れ替えた構成とすることができる。

[0163] p型有機半導体として、ナフタレン誘導体、アントラセン誘導体、フェナントレン誘導体、ピレン誘導体、ペリレン誘導体、テトラセン誘導体、ペンタセン誘導体、キナクリドン誘導体、チオフェン誘導体、チエノチオフェン誘導体、ベンゾチオフェン誘導体、トリアリルアミン誘導体、カルバゾール誘導体、ペリレン誘導体、ピセン誘導体、クリセン誘導体、フルオランテン誘導体、フタロシアニン誘導体、サブフタロシアニン誘導体、サブポルフィラジン誘導体、複素環化合物を配位子とする金属錯体、ポリチオフェン誘導体、ポリベンゾチアジアゾール誘導体、ポリフルオレン誘導体等を挙げることができる。n型有機半導体として、フラーレン及びフラーレン誘導体、p型有機半導体よりもHOMO及びLUMOが大きい（深い）有機半導体、透明な無機金属酸化物を挙げることができる。n型有機半導体として、具体的には、窒素原子、酸素原子、硫黄原子を含有する複素環化合物、例えば、ピリジン誘導体、ピラジン誘導体、ピリミジン誘導体、トリアジン誘導体、キノリン誘導体、キノキサリン誘導体、イソキノリン誘導体、アクリジン誘導体、フェナジン誘導体、フェナントロリン誘導体、テトラゾール誘導体、ピラゾール誘導体、イミダゾール誘導体、チアゾール誘導体、オキサゾール誘導体、イミダゾール誘導体、ベンゾイミダゾール誘導体、ベンゾトリアゾール誘導体、ベンゾオキサゾール誘導体、カルバゾール誘導体、ベンゾフラン誘導体、ジベンゾフラン誘導体、サブポルフィラジン誘導体、ポリフェニレ

ンビニレン誘導体、ポリベンゾチアジアゾール誘導体、ポリフルオレン誘導体等を分子骨格の一部に有する有機分子、有機金属錯体やサブフタロシアニン誘導体を挙げることができる。有機光電変換材料から構成された第2の光電変換部（『有機光電変換層』と呼ぶ場合がある）の厚さは、限定するものではないが、例えば、 $1 \times 10^{-8} \text{m}$ 乃至 $5 \times 10^{-7} \text{m}$ 、好ましくは $2.5 \times 10^{-8} \text{m}$ 乃至 $3 \times 10^{-7} \text{m}$ 、より好ましくは $2.5 \times 10^{-8} \text{m}$ 乃至 $2 \times 10^{-7} \text{m}$ 、一層好ましくは $1 \times 10^{-7} \text{m}$ 乃至 $1.8 \times 10^{-7} \text{m}$ を例示することができる。尚、有機半導体は、p型、n型と分類されることが多いが、p型とは正孔を輸送し易いという意味であり、n型とは電子を輸送し易いという意味であり、無機半導体のように熱励起の多数キャリアとして正孔又は電子を有しているという解釈に限定されない。

[0164] あるいは又、緑色の波長の光を光電変換する第2の光電変換部（有機光電変換層）を構成する材料として、例えば、ローダミン系色素、メラシアニン系色素、キナクリドン誘導体、サブフタロシアニン系色素等を挙げることができるし、青色の光を光電変換する第2の光電変換部（有機光電変換層）を構成する材料として、例えば、クマリン酸色素、トリス-8-ヒドロキシキノリアルミニウム（Alq3）、メラシアニン系色素等を挙げることができるし、赤色の光を光電変換する第2の光電変換部（有機光電変換層）を構成する材料として、例えば、フタロシアニン系色素、サブフタロシアニン系色素を挙げることができる。

[0165] 有機光電変換層と第1電極との間に、第1キャリアブロッキング層を設けてもよいし、有機光電変換層と第2電極との間に、第2キャリアブロッキング層を設けてもよい。また、第1キャリアブロッキング層と第1電極との間に第1電荷注入層を設けてもよいし、第2キャリアブロッキング層と第2電極との間に第2電荷注入層を設けてもよい。例えば、電子注入層を構成する材料として、例えば、リチウム（Li）、ナトリウム（Na）、カリウム（K）といったアルカリ金属及びそのフッ化物や酸化物、マグネシウム（Mg）、カルシウム（Ca）といったアルカリ土類金属及びそのフッ化物や酸化

物を挙げることができる。

[0166] 各種有機層の成膜方法として、乾式成膜法及び湿式成膜法を挙げることができる。乾式成膜法として、抵抗加熱あるいは高周波加熱を用いた真空蒸着法、EB蒸着法、各種スパッタリング法（マグネトロンスパッタリング法、RF-DC結合形バイアススパッタリング法、ECRスパッタリング法、対向ターゲットスパッタリング法、高周波スパッタリング法）、イオンプレーティング法、レーザーアブレーション法、分子線エピタキシー法、レーザー転写法を挙げることができる。また、CVD法として、プラズマCVD法、熱CVD法、MOCVD法、光CVD法を挙げることができる。一方、湿式法として、スピコート法、インクジェット法、スプレーコート法、スタンプ法、マイクロコンタクトプリント法、フレキソ印刷法、オフセット印刷法、グラビア印刷法、ディップ法等の方法を用いることができる。パターニング法として、シャドーマスク、レーザー転写、フォトリソグラフィ技術等を含む化学的エッチング、紫外線やレーザー等による物理的エッチング等を挙げることができる。各種有機層の平坦化技術として、レーザー平坦化法、リフロー法等を用いることができる。

[0167] あるいは又、第2の光電変換部（第2光電変換層）を構成する無機系材料として、結晶シリコン、アモルファスシリコン、微結晶シリコン、結晶セレン、アモルファスセレン、及び、カルコパライト系化合物であるCIGS（ CuInGaSe ）、CIS（ CuInSe_2 ）、 CuInS_2 、 CuAlS_2 、 CuAlSe_2 、 CuGaS_2 、 CuGaSe_2 、 AgAlS_2 、 AgAlSe_2 、 AgInS_2 、 AgInSe_2 、あるいは又、III-V族化合物半導体であるGaAs、InP、AlGaAs、InGaP、AlGaInP、InGaAsP、更には、CdSe、CdS、 In_2Se_3 、 In_2S_3 、 Bi_2Se_3 、 Bi_2S_3 、ZnSe、ZnS、PbSe、PbS等の化合物半導体を挙げることができる。

[0168] 実施例14の撮像装置にあっては、カラーフィルタを用いて青色、緑色、赤色の分光を行うのではなく、同一画素内で光の入射方向において、例えば

、複数種の波長の光に対して感度を有する第2の光電変換部を積層して1つの画素を構成するので、感度の向上及び単位体積当たりの画素密度の向上を図ることができる。また、第2の光電変換部（第2光電変換層）を有機光電変換材料から構成するが、有機光電変換材料は吸収係数が高いため、有機光電変換層の膜厚を従来のSi系光電変換層と比較して薄くすることができ、隣接画素からの光漏れや、光の入射角の制限が緩和される。更には、従来のSi系撮像素子では3色の画素間で補間処理を行って色信号を作成するために偽色が生じるが、実施例14の撮像装置にあっては、偽色の発生が抑えられる。有機光電変換層それ自体がカラーフィルタとしても機能するので、カラーフィルタ（オンチップ・カラーフィルタ、OCCF）を配設しなくとも色分離が可能である。

[0169] 但し、カラーフィルタを配設してもよく、これによって、色純度の向上を図ることができる。カラーフィルタは、例えば、赤色、緑色、青色の色分離を行い、あるいは、シアン色、マゼンタ色、黄色の色分離を行う。カラーフィルタは、所望の顔料や染料から成る着色剤を添加した樹脂によって構成されており、顔料や染料を選択することにより、目的とする赤色、緑色、青色等の波長領域における光透過率が高く、他の波長領域における光透過率が低くなるように調整されている。

[0170] 図7に実施例14の撮像装置を構成する光電変換素子の模式的な一部断面図を示す。また、第1の光電変換素子11及び第2の光電変換素子12の配置状態を模式的に図8に例示する。尚、図8あるいは後述する図9においては、「R」は、赤色用光電変換部を有する第2の光電変換部を表し、「G」は、緑色用光電変換部を有する第2の光電変換部を表し、「B」は、青色用光電変換部を有する第2の光電変換部を表す。但し、第2の光電変換素子12の配置状態はこれに限定するものではない。図8、図9において、「1R」は第1の光電変換素子を示し、第1の光電変換素子を点線で表示した。

[0171] 図示するように、実施例14の撮像装置は、第1の光電変換素子（実施例1～実施例2において説明した光電変換素子）11、及び、第1の光電変換

素子 1 1 の上方に配置された第 2 の光電変換素子 1 2 から成る撮像素子ユニットから構成されている。そして、第 2 の光電変換素子 1 2 に光が入射し、第 2 の光電変換素子 1 2 を通過した赤外光が第 1 の光電変換素子 1 1 に入射する。第 2 の光電変換素子 1 2 は、可視光に感度を有する第 2 の光電変換部を備えている。第 2 の光電変換素子 1 2 は、光入射側に配置され、可視光及び第 1 の撮像素子に入射させるべき赤外光を通過させるフィルタ層 8 5 を更に備えている。

[0172] 実施例 1 4 の撮像装置において、赤色用光電変換部を有する第 2 の光電変換部 7 1 R と第 1 の光電変換部 3 0 の積層構造、緑色用光電変換部を有する第 2 の光電変換部 7 1 R と第 1 の光電変換部 3 0 の積層構造、及び、青色用光電変換部を有する第 2 の光電変換部 7 1 B と第 1 の光電変換部 3 0 の積層構造の組み合わせから撮像素子ユニットは構成されている。これらの光電変換部 7 1 R, 7 1 G, 7 1 B のそれぞれの下方に、第 1 の光電変換部 3 0 が配設されている。これらの光電変換部 7 1 R, 7 1 G, 7 1 B の配列は、ベイア配列である（図 8 参照）。

[0173] 実施例 1 4 の撮像装置において、第 2 の光電変換素子 1 2 は、第 2 の光電変換部 7 1 R, 7 1 G, 7 1 B よりも光入射側に配置され、可視光を通過させるカラーフィルタ 8 3 を更に備えている。具体的には、カラーフィルタ 8 3 は、例えば、赤色、緑色、青色の色分離を行うためのオンチップ・カラーフィルタ（OCCF）から成る。赤色の色分離を行うためのオンチップ・カラーフィルタ 8 3 R を備えた撮像素子が、赤色の光に感度を有する第 2 の赤色用光電変換部を備えた第 2 の撮像素子 R に該当する。また、緑色の色分離を行うためのオンチップ・カラーフィルタ 8 3 G を備えた撮像素子が、緑色の光に感度を有する第 2 の緑色用光電変換部を備えた第 2 の撮像素子 G に該当する。更には、青色の色分離を行うためのオンチップ・カラーフィルタ 8 3 B を備えた撮像素子が、青色の光に感度を有する第 2 の青色用光電変換部を備えた第 2 の撮像素子 B に該当する。即ち、第 2 の撮像素子は、並置された複数種（具体的には 3 種類）の光電変換部から構成されている。

- [0174] 実施例 14 において、第 2 の光電変換部 71R, 71G, 71B には、図示しない第 1 電極及び第 2 電極が設けられている。第 1 電極及び第 2 電極は、第 2 の光電変換素子 12 に入射する光、第 2 の光電変換素子 12 を通過する光を出来る限り遮らない構造を有することが好ましい。具体的には、第 1 電極、第 2 電極は、例えば、ITO から成る。あるいは、第 1 電極、第 2 電極は、例えば、ワイヤグリッド状の平面形状を有する。
- [0175] 第 2 の光電変換部 71R, 71G, 71B は、第 1 層間絶縁層 81 の上に形成されており、第 2 の光電変換部 30 及び第 1 層間絶縁層 81 は、第 2 層間絶縁層 82 によって覆われている。第 2 層間絶縁層 82 上にカラーフィルタ 83 が形成されており、第 2 層間絶縁層 82 及びカラーフィルタ 83 上には、第 3 層間絶縁層 84 が形成されている。更に、第 3 層間絶縁層 84 上にフィルタ層 85 が形成され、フィルタ層 85 上に平坦化膜 37 が形成され、平坦化膜 37 の上にはオンチップ・マイクロ・レンズ 38 が設けられている。また、第 2 の光電変換素子 12 と第 2 の光電変換素子 12 の間には、素子間遮光層 86 が設けられている。
- [0176] 第 1 の光電変換素子 11、第 2 の光電変換素子 12 の動作を制御する制御部の構成、構造は、周知の構成、構造とすることができるので、詳細な説明は省略する。
- [0177] 可視光及び赤外光を含む光が、第 2 の光電変換素子 12 に入射すると、先ず、オンチップ・マイクロ・レンズ 38 を通過し、更に、フィルタ層 85 を通過する。フィルタ層 85 を通過する光は、上述したとおり、可視光及び第 1 の撮像素子に入射させるべき赤外光である。そして、これらの光は、カラーフィルタ 83 に入射し、カラーフィルタ 83 を通過した光は、第 2 の光電変換部 71 へと向かう。そして、第 2 の光電変換部 71 に入射した光が光電変換され、最終的に、電気信号として出力される。第 2 の光電変換部 71 は、赤外光に対して感度を有していないので、 $1.0\mu\text{m}$ 以上の光は、第 2 の光電変換素子 12 に基づき最終的に得られる画像に何らの影響を及ぼさない。赤外光は、第 2 の光電変換素子 12 において吸収されず、第 2 の光電変換

素子 12 を通過し、第 1 の光電変換素子 11 へと向かう。そして、第 1 の光電変換部 30 に入射した光が光電変換され、最終的に、電気信号として出力される。

[0178] 図 7、図 8 に示した例では、光電変換部 R (71R), G (71G), B (71B) のそれぞれの下方に、第 1 の光電変換部 30 が配設されているが、代替的に、例えば、4 つの光電変換部 71R, 71G, 71B の下方に、1 つの第 1 の光電変換部 30 が配設されている構成とすることもできる。このような構成における第 1 の光電変換素子 11 及び第 2 の光電変換素子 12 の配置状態を模式的に図 9 に例示する。即ち、第 1 の光電変換素子 11 の大きさとして、第 2 の光電変換素子 12 の 2 倍の大きさ、4 倍の大きさ、広くは $m \times n$ 倍 (m, n は正の整数であり、 $m = n = 1$ を除く) の大きさを例示することができるが、これに限定するものではない。図 9 に示した例では、第 1 の光電変換素子 11 の大きさは、第 2 の光電変換素子 12 の $2 \times 2 = 4$ 倍の大きさである。

[0179] 第 2 の光電変換部 30 における有機光電変換層は、具体的には、上述したように、有機光電変換層から構成されているが、より具体的には、緑色の波長の光を光電変換する第 2 の光電変換部 (有機光電変換層) を構成する材料として、例えば、ローダミン系色素、メラシアニン系色素、キナクリドン誘導体、サブフタロシアニン系色素等を挙げることができるし、青色の光を光電変換する第 2 の光電変換部 (有機光電変換層) を構成する材料として、例えば、クマリン酸色素、トリスー 8-ヒドロキシキノリアルミニウム (Alq3)、メラシアニン系色素等を挙げることができるし、赤色の光を光電変換する第 2 の光電変換部 (有機光電変換層) を構成する材料として、例えば、フタロシアニン系色素、サブフタロシアニン系色素を挙げることができる。尚、有機光電変換層それ自体がカラーフィルタとしても機能するので、カラーフィルタを配設しなくとも色分離が可能である。但し、カラーフィルタを用いることで、青色、緑色、赤色の分光特性への要求を緩和することができる。

[0180] 以上に説明した例では、第1の撮像素子の上方に、1層の有機光電変換層を設けたが、代替的に、第1の光電変換部の上に、赤色用有機光電変換層を備えた赤色用光電変換部を有する第2の光電変換部、緑色用有機光電変換層を備えた緑色用光電変換部を有する第2の光電変換部、及び、青色用有機光電変換層を備えた青色用光電変換部を有する第2の光電変換部が積層されて成る撮像素子ユニットとすることもできる。

[0181] 以上、本開示を好ましい実施例に基づき説明したが、本開示はこれらの実施例に限定されるものではない。実施例にて説明した光電変換素子、撮像素子、撮像装置の構造や構成、製造条件、製造方法、使用した材料は例示であり、適宜、変更することができる。光入射側に紫外線カットフィルタを配設してもよい。また、図3A及び図3Bに、例えば、実施例1において説明した撮像装置の変形例を示すように、光入射側に遮光膜39が形成されている構成とすることもできる。尚、ここで、図3Aに示した例は、図1Aに示した撮像装置の変形であり、図3Bに示した例は、図1Bに示した撮像装置の変形である。また、光電変換層よりも光入射側に設けられた各種配線を遮光膜として機能させることもできる。実施例においては、電子を信号電荷としており、光電変換層の導電型をn型としたが、正孔を信号電荷とする撮像装置にも適用できる。この場合には、各化合物半導体層を逆の導電型の化合物半導体材料で構成すればよい。

[0182] 本開示の撮像装置の応用例の1つとして、新月で、しかも、周囲に光源が無いような闇夜でも、波長が $1.0\mu\text{m}$ 以上の短波長赤外光（大気光）が以下の理由で降り注ぐ。大気光のスペクトルを示すグラフを図39に示す。

（1）日中の太陽光による光イオン化反応で生成されたイオンの再結合

（2）上層大気に放射される宇宙線によるルミネセンス

（3）酸素や窒素が、数百km上空で水酸化物イオンと反応することによる化学発光

そのため、 $1.0\mu\text{m}$ 以上の短波長赤外光を検知して画像化できれば、照明光源がなくても撮像が可能となる。本開示の撮像装置はこのような分野に適

用することが可能である。

[0183] また、撮影環境として霧が発生している場合、可視光では散乱や乱反射が生じ、霧の中にある被写体を撮像できないことがある。このような場合にも、波長 $1.0 \mu\text{m}$ 以上の短波長赤外光であれば、霧による散乱や乱反射が抑えられるために、霧の中にある被写体を撮像することが可能である。従って、例えば、本開示の撮像装置を車載用カメラに適用することで、霧が発生している場合であっても、車両の運転の安全性を向上させることができる。

[0184] 更には、本開示の撮像装置を、生体センサとしての応用にも適用することができる。図40に、所謂生体の窓を示す光吸収スペクトルのグラフを示すが、波長 $0.7 \mu\text{m}$ から $1.3 \mu\text{m}$ までの赤外光において、生体の窓と呼ばれる、水やヘモグロビン、メラニン等の生体に関する組織や物質の光吸収が少ない波長領域が存在する。尚、図40において、「A」は水の光吸収スペクトルを示し、「B」は脱酸素化ヘモグロビンの光吸収スペクトルを示し、「C」は酸素化ヘモグロビンの光吸収スペクトルを示し、「D」はメラニンの光吸収スペクトルを示す。この波長領域での脳機能検査や、静脈認証、虹彩認証等の生体センサとして、本開示の撮像装置は有用である。尚、この場合、フィルタ層85の特性を最適化すればよい。

[0185] そして、実施例14の撮像装置にあっては、可視光画像と赤外光画像とを1つのカメラ（撮像装置）で撮像することができるので、例えば、監視用カメラに応用した場合、大気光のみの暗闇環境から昼間の明るい環境までの撮像が可能である。また、車載用カメラに応用した場合、通常は可視光画像で、霧が発生しているときには赤外光画像で、前方の安全を確認できるような、臨機応変な対応が可能となる。また、可視光画像と波長 $1.0 \mu\text{m}$ 以上の赤外光画像を同時に撮像することができるので、可視光画像とリンクして、生体認証を行うことができるし、ヘモグロビンやメラニン等の生体情報の画像を得ることができ、健康や医療等の検査へ応用することができる。即ち、生体情報採取用カメラへ応用することができる。

[0186] また、実施例にあっては、入射光量に応じた信号電荷を物理量として検知

する単位画素が行列状に配置されて成るＣＭＯＳ型撮像装置に適用した場合を例に挙げて説明したが、ＣＭＯＳ型撮像装置への適用に限られるものではなく、ＣＣＤ型撮像装置に適用することもできる。後者の場合、信号電荷は、ＣＣＤ型構造の垂直転送レジスタによって垂直方向に転送され、水平転送レジスタによって水平方向に転送され、増幅されることにより画素信号（画像信号）が出力される。また、画素が２次元マトリクス状に形成され、画素列毎にカラム信号処理回路を配置して成るカラム方式の撮像装置全般に限定するものでもない。更には、場合によっては、選択トランジスタを省略することもできる。

[0187] 更には、本開示の光電変換素子、撮像素子、撮像装置は、赤外光あるいは赤外光及び可視光の入射光量の分布を検知して画像として撮像する撮像装置への適用に限らず、粒子等の入射量の分布を画像として撮像する撮像装置にも適用可能である。また、広義には、圧力や静電容量等、他の物理量の分布を検知して画像として撮像する指紋検出センサ等の撮像装置（物理量分布検知装置）全般に対して適用可能であるし、上述したとおり、静脈や光彩の画像化への適用も可能である。

[0188] 更には、撮像領域の各単位画素を行単位で順に走査して各単位画素から画素信号を読み出す撮像装置に限られるものではない。画素単位で任意の画素を選択して、選択画素から画素単位で画素信号を読み出すＸ－Ｙアドレス型の撮像装置に対しても適用可能である。撮像装置はワンチップとして形成された形態であってもよいし、撮像領域と、駆動回路又は光学系とを纏めてパッケージングされた撮像機能を有するモジュール状の形態であってもよい。

[0189] 本開示の撮像装置から構成された撮像装置２０１を電子機器（カメラ）２００に用いた例を、図１０に概念図として示す。電子機器２００は、撮像装置２０１、光学レンズ２１０、シャッタ装置２１１、駆動回路２１２、及び、信号処理回路２１３を有する。光学レンズ２１０は、被写体からの像光（入射光）を撮像装置２０１の撮像面上に結像させる。これにより撮像装置２０１内に、一定期間、信号電荷が蓄積される。シャッタ装置２１１は、撮像

装置 201 への光照射期間及び遮光期間を制御する。駆動回路 212 は、撮像装置 201 の転送動作等及びシャッタ装置 211 のシャッタ動作を制御する駆動信号を供給する。駆動回路 212 から供給される駆動信号（タイミング信号）により、撮像装置 201 の信号転送を行う。信号処理回路 213 は、各種の信号処理を行う。信号処理が行われた映像信号は、メモリ等の記憶媒体に記憶され、あるいは、モニタに出力される。このような電子機器 200 では、撮像装置 201 において画素サイズを微細化することができ、また、転送効率が向上するので、画素特性の向上が図られた電子機器 200 を得ることができる。撮像装置 201 を適用できる電子機器 200 としては、カメラに限られるものではなく、デジタルスチルカメラ、携帯電話機等のモバイル機器向けカメラモジュール等の撮像装置に適用可能である。

[0190] 本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0191] 図 41 は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0192] 車両制御システム 12000 は、通信ネットワーク 12001 を介して接続された複数の電子制御ユニットを備える。図 41 に示した例では、車両制御システム 12000 は、駆動系制御ユニット 12010、ボディ系制御ユニット 12020、車外情報検出ユニット 12030、車内情報検出ユニット 12040、及び統合制御ユニット 12050 を備える。また、統合制御ユニット 12050 の機能構成として、マイクロコンピュータ 12051、音声画像出力部 12052、及び車載ネットワーク I/F（Interface）12053 が図示されている。

[0193] 駆動系制御ユニット 12010 は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット 120

１０は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0194] ボディ系制御ユニット１２０２０は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット１２０２０は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0195] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0196] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0197] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転

者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0198] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むＡＤＡＳ（Advanced Driver Assistance System）の機能実現を目的とした協調制御を行うことができる。

[0199] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0200] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で取得される車外の情報に基づいて、ボディ系制御ユニット１２０２０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0201] 音声画像出力部１２０５２は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図４１の例では、出力装置として、オーディオスピーカ１２０６１、表示部１２０６２及びインストルメントパネル１２０６３が例示されている。表示部１２０６２は、例えば、オンボード

ディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0202] 図42は、撮像部12031の設置位置の例を示す図である。

[0203] 図42では、車両12100は、撮像部12031として、撮像部12101, 12102, 12103, 12104, 12105を有する。

[0204] 撮像部12101, 12102, 12103, 12104, 12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102, 12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像を取得する。撮像部12101及び12105で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0205] なお、図42には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112, 12113は、それぞれサイドミラーに設けられた撮像部12102, 12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。

[0206] 撮像部12101ないし12104の少なくとも1つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101ないし12104の少なくとも1つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0207] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を基に、撮像範囲12111ないし12114内における各立体物までの距離と、この距離の時間的变化（車両12100に対する相対速度）を求めることにより、特に車両12100の進行路上にある最も近い立体物で、車両12100と略同じ方向に所定の速度（例えば、0km/h以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ12051は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0208] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を元に、立体物に関する立体物データを、2輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0209] 撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパ

ターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ１２０５１が、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部１２０５２は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部１２０６２を制御する。また、音声画像出力部１２０５２は、歩行者を示すアイコン等を所望の位置に表示するように表示部１２０６２を制御してもよい。

[0210] また、本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、内視鏡手術システムに適用されてもよい。

[0211] 図４３は、本開示に係る技術（本技術）が適用され得る内視鏡手術システムの概略的な構成の一例を示す図である。

[0212] 図４３では、術者（医師）１１１３１が、内視鏡手術システム１１０００を用いて、患者ベッド１１１３３上の患者１１１３２に手術を行っている様子が図示されている。図示するように、内視鏡手術システム１１０００は、内視鏡１１１００と、気腹チューブ１１１１１やエネルギー処置具１１１１２等の、その他の術具１１１１０と、内視鏡１１１００を支持する支持アーム装置１１１２０と、内視鏡下手術のための各種の装置が搭載されたカート１１２００と、から構成される。

[0213] 内視鏡１１１００は、先端から所定の長さの領域が患者１１１３２の体腔内に挿入される鏡筒１１１０１と、鏡筒１１１０１の基端に接続されるカメラヘッド１１１０２と、から構成される。図示する例では、硬性の鏡筒１１１０１を有するいわゆる硬性鏡として構成される内視鏡１１１００を図示しているが、内視鏡１１１００は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。

[0214] 鏡筒１１１０１の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡１１１００には光源装置１１２０３が接続されており、当該光源装置１１２０３によって生成された光が、鏡筒１１１０１の内部に延設

されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介して患者 11132 の体腔内の観察対象に向かって照射される。なお、内視鏡 11100 は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。

[0215] カメラヘッド 11102 の内部には光学系及び撮像素子が設けられており、観察対象からの反射光（観察光）は当該光学系によって当該撮像素子に集光される。当該撮像素子によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該画像信号は、RAW データとしてカメラコントロールユニット（CCU: Camera Control Unit）11201 に送信される。

[0216] CCU 11201 は、CPU（Central Processing Unit）や GPU（Graphics Processing Unit）等によって構成され、内視鏡 11100 及び表示装置 11202 の動作を統括的に制御する。さらに、CCU 11201 は、カメラヘッド 11102 から画像信号を受け取り、その画像信号に対して、例えば現像処理（デモザイク処理）等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。

[0217] 表示装置 11202 は、CCU 11201 からの制御により、当該 CCU 11201 によって画像処理が施された画像信号に基づく画像を表示する。

[0218] 光源装置 11203 は、例えば LED（Light Emitting Diode）等の光源から構成され、術部等を撮影する際の照射光を内視鏡 11100 に供給する。

[0219] 入力装置 11204 は、内視鏡手術システム 11000 に対する入力インタフェースである。ユーザは、入力装置 11204 を介して、内視鏡手術システム 11000 に対して各種の情報の入力や指示入力を行うことができる。例えば、ユーザは、内視鏡 11100 による撮像条件（照射光の種類、倍率及び焦点距離等）を変更する旨の指示等を入力する。

[0220] 処置具制御装置 11205 は、組織の焼灼、切開又は血管の封止等のため

のエネルギー処置具 1 1 1 1 2 の駆動を制御する。気腹装置 1 1 2 0 6 は、内視鏡 1 1 1 0 0 による視野の確保及び術者の作業空間の確保の目的で、患者 1 1 1 3 2 の体腔を膨らめるために、気腹チューブ 1 1 1 1 1 を介して当該体腔内にガスを送り込む。レコーダ 1 1 2 0 7 は、手術に関する各種の情報を記録可能な装置である。プリンタ 1 1 2 0 8 は、手術に関する各種の情報を、テキスト、画像又はグラフ等各種の形式で印刷可能な装置である。

[0221] なお、内視鏡 1 1 1 0 0 に術部を撮影する際の照射光を供給する光源装置 1 1 2 0 3 は、例えば L E D、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成することができる。R G Bレーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び出力タイミングを高精度に制御することができるため、光源装置 1 1 2 0 3 において撮像画像のホワイトバランスの調整を行うことができる。また、この場合には、R G Bレーザ光源それぞれからのレーザ光を時分割で観察対象に照射し、その照射タイミングに同期してカメラヘッド 1 1 1 0 2 の撮像素子の駆動を制御することにより、R G Bそれぞれに対応した画像を時分割で撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。

[0222] また、光源装置 1 1 2 0 3 は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミングに同期してカメラヘッド 1 1 1 0 2 の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

[0223] また、光源装置 1 1 2 0 3 は、特殊光観察に対応した所定の波長帯域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用して、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する、いわゆる狭帯域光観察（N a r r o w B a n d I m a g i n g）が行われる。あるいは、特殊光観察では

、励起光を照射することにより発生する蛍光により画像を得る蛍光観察が行われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍光を観察すること（自家蛍光観察）、又はインドシアニンググリーン（ICG）等の試薬を体組織に局注するとともに当該体組織にその試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置 11203 は、このような特殊光観察に対応した狭帯域光及び／又は励起光を供給可能に構成され得る。

[0224] 図 44 は、図 43 に示すカメラヘッド 11102 及び CCU 11201 の機能構成の一例を示すブロック図である。

[0225] カメラヘッド 11102 は、レンズユニット 11401 と、撮像部 11402 と、駆動部 11403 と、通信部 11404 と、カメラヘッド制御部 11405 と、を有する。CCU 11201 は、通信部 11411 と、画像処理部 11412 と、制御部 11413 と、を有する。カメラヘッド 11102 と CCU 11201 とは、伝送ケーブル 11400 によって互いに通信可能に接続されている。

[0226] レンズユニット 11401 は、鏡筒 11101 との接続部に設けられる光学系である。鏡筒 11101 の先端から取り込まれた観察光は、カメラヘッド 11102 まで導光され、当該レンズユニット 11401 に入射する。レンズユニット 11401 は、ズームレンズ及びフォーカスレンズを含む複数のレンズが組み合わされて構成される。

[0227] 撮像部 11402 は、撮像素子で構成される。撮像部 11402 を構成する撮像素子は、1 つ（いわゆる単板式）であってもよいし、複数（いわゆる多板式）であってもよい。撮像部 11402 が多板式で構成される場合には、例えば各撮像素子によって RGB それぞれに対応する画像信号が生成され、それらが合成されることによりカラー画像が得られてもよい。あるいは、撮像部 11402 は、3D（Dimensional）表示に対応する右目用及び左目用の画像信号をそれぞれ取得するための 1 対の撮像素子を有するように構成されてもよい。3D 表示が行われることにより、術者 11131

は術部における生体組織の奥行きをより正確に把握することが可能になる。

なお、撮像部 1 1 4 0 2 が多板式で構成される場合には、各撮像素子に対応して、レンズユニット 1 1 4 0 1 も複数系統設けられ得る。

[0228] また、撮像部 1 1 4 0 2 は、必ずしもカメラヘッド 1 1 1 0 2 に設けられなくてもよい。例えば、撮像部 1 1 4 0 2 は、鏡筒 1 1 1 0 1 の内部に、対物レンズの直後に設けられてもよい。

[0229] 駆動部 1 1 4 0 3 は、アクチュエータによって構成され、カメラヘッド制御部 1 1 4 0 5 からの制御により、レンズユニット 1 1 4 0 1 のズームレンズ及びフォーカスレンズを光軸に沿って所定の距離だけ移動させる。これにより、撮像部 1 1 4 0 2 による撮像画像の倍率及び焦点が適宜調整され得る。

[0230] 通信部 1 1 4 0 4 は、CCU 1 1 2 0 1 との間で各種の情報を送受信するための通信装置によって構成される。通信部 1 1 4 0 4 は、撮像部 1 1 4 0 2 から得た画像信号をRAWデータとして伝送ケーブル 1 1 4 0 0 を介してCCU 1 1 2 0 1 に送信する。

[0231] また、通信部 1 1 4 0 4 は、CCU 1 1 2 0 1 から、カメラヘッド 1 1 1 0 2 の駆動を制御するための制御信号を受信し、カメラヘッド制御部 1 1 4 0 5 に供給する。当該制御信号には、例えば、撮像画像のフレームレートを指定する旨の情報、撮像時の露出値を指定する旨の情報、並びに／又は撮像画像の倍率及び焦点を指定する旨の情報等、撮像条件に関する情報が含まれる。

[0232] なお、上記のフレームレートや露出値、倍率、焦点等の撮像条件は、ユーザによって適宜指定されてもよいし、取得された画像信号に基づいてCCU 1 1 2 0 1 の制御部 1 1 4 1 3 によって自動的に設定されてもよい。後者の場合には、いわゆるAE (Auto Exposure) 機能、AF (Auto Focus) 機能及びAWB (Auto White Balance) 機能が内視鏡 1 1 1 0 0 に搭載されていることになる。

[0233] カメラヘッド制御部 1 1 4 0 5 は、通信部 1 1 4 0 4 を介して受信したC

C U 1 1 2 0 1からの制御信号に基づいて、カメラヘッド1 1 1 0 2の駆動を制御する。

[0234] 通信部1 1 4 1 1は、カメラヘッド1 1 1 0 2との間で各種の情報を送受信するための通信装置によって構成される。通信部1 1 4 1 1は、カメラヘッド1 1 1 0 2から、伝送ケーブル1 1 4 0 0を介して送信される画像信号を受信する。

[0235] また、通信部1 1 4 1 1は、カメラヘッド1 1 1 0 2に対して、カメラヘッド1 1 1 0 2の駆動を制御するための制御信号を送信する。画像信号や制御信号は、電気通信や光通信等によって送信することができる。

[0236] 画像処理部1 1 4 1 2は、カメラヘッド1 1 1 0 2から送信されたR A Wデータである画像信号に対して各種の画像処理を施す。

[0237] 制御部1 1 4 1 3は、内視鏡1 1 1 0 0による術部等の撮像、及び、術部等の撮像により得られる撮像画像の表示に関する各種の制御を行う。例えば、制御部1 1 4 1 3は、カメラヘッド1 1 1 0 2の駆動を制御するための制御信号を生成する。

[0238] また、制御部1 1 4 1 3は、画像処理部1 1 4 1 2によって画像処理が施された画像信号に基づいて、術部等が映った撮像画像を表示装置1 1 2 0 2に表示させる。この際、制御部1 1 4 1 3は、各種の画像認識技術を用いて撮像画像内における各種の物体を認識してもよい。例えば、制御部1 1 4 1 3は、撮像画像に含まれる物体のエッジの形状や色等を検出することにより、鉗子等の術具、特定の生体部位、出血、エネルギー処置具1 1 1 1 2の使用時のミスト等を認識することができる。制御部1 1 4 1 3は、表示装置1 1 2 0 2に撮像画像を表示させる際に、その認識結果を用いて、各種の手術支援情報を当該術部の画像に重畳表示させてもよい。手術支援情報が重畳表示され、術者1 1 1 3 1に提示されることにより、術者1 1 1 3 1の負担を軽減することや、術者1 1 1 3 1が確実に手術を進めることが可能になる。

[0239] カメラヘッド1 1 1 0 2及びC C U 1 1 2 0 1を接続する伝送ケーブル1 1 4 0 0は、電気信号の通信に対応した電気信号ケーブル、光通信に対応し

た光ファイバ、又はこれらの複合ケーブルである。

[0240] ここで、図示する例では、伝送ケーブル 11400 を用いて有線で通信が行われていたが、カメラヘッド 11102 と CCU 11201 との間の通信は無線で行われてもよい。

[0241] なお、ここでは、一例として内視鏡手術システムについて説明したが、本開示に係る技術は、その他、例えば、顕微鏡手術システム等に適用されてもよい。

[0242] 尚、本開示は、以下のような構成を取ることもできる。

[A01] 《光電変換素子》

第1導電型を有する第1化合物半導体材料から成る第1化合物半導体層、
第1化合物半導体層上に形成された光電変換層、
光電変換層を覆い、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層、
少なくとも第2化合物半導体層の一部に形成され、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域、
光電変換層の側面を取り囲む素子分離層、
第2導電型領域上に形成された第1電極、及び、
第1化合物半導体層に電氣的に接続された第2電極、
を備えている光電変換素子。

[A02] 第2電極は、第1電極と同じ側に形成されている[A01]に記載の光電変換素子。

[A03] 第2電極は、第1化合物半導体層の光入射側の面上に形成されている[A01]に記載の光電変換素子。

[A04] 第1化合物半導体層、第2化合物半導体層及び素子分離層は、同じ材料から成る[A01]乃至[A03]のいずれか1項に記載の光電変換素子。

[A05] 第1化合物半導体層、第2化合物半導体層、素子分離層及び光電変換層は、III-V属化合物半導体材料から成る[A04]に記載の光電

変換素子。

[A 0 6] 光電変換層は InGaAs から成り、

第1化合物半導体層、第2化合物半導体層及び素子分離層は InP から成る [A 0 5] に記載の光電変換素子。

[A 0 7] 素子分離層を構成する化合物半導体材料は、光電変換層を構成する材料よりも広いバンドギャップエネルギーを有する [A 0 4] 乃至 [A 0 6] のいずれか1項に記載の光電変換素子。

[A 0 8] 素子分離層の不純物濃度は、光電変換層の不純物濃度よりも高い [A 0 4] 乃至 [A 0 7] のいずれか1項に記載の光電変換素子。

[A 0 9] 光電変換層の側面と接している素子分離層の部分は第3化合物半導体材料から構成され、それ以外の素子分離層の部分は遮光材料から構成されている [A 0 4] 乃至 [A 0 8] のいずれか1項に記載の光電変換素子。

[A 1 0] 第1化合物半導体層を介して光が入射する [A 0 1] 乃至 [A 0 9] のいずれか1項に記載の光電変換素子。

[B 0 1] 《撮像装置》

[A 0 1] 乃至 [A 1 0] のいずれか1項に記載の光電変換素子が、複数、2次元マトリクス状に配列されて成る撮像装置。

[B 0 2] 駆動用基板を更に備えており、

各光電変換素子を構成する第1電極は、駆動用基板に設けられた第1電極接続部に接続されている [B 0 1] に記載の撮像装置。

[B 0 3] 各光電変換素子を構成する第2電極は、駆動用基板に設けられた第2電極接続部に接続されている [B 0 2] に記載の撮像装置。

[C 0 1] 《光電変換素子の製造方法・・・第1の態様》

(A) 基板上に、

第1導電型を有する第1化合物半導体材料から成る第1化合物半導体層、光電変換層、及び、

第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層、を、順次、形成した後、

(B) 少なくとも第2化合物半導体層及び光電変換層に凹部を形成し、次いで、

(C) 少なくとも凹部内に素子分離層を形成した後、

(D) 少なくとも第2化合物半導体層の一部に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、その後、

(E) 第2導電型領域上に第1電極を形成し、第1化合物半導体層に電氣的に接続された第2電極を形成する、

各工程を備えた光電変換素子の製造方法。

[C02] 《光電変換素子の製造方法・・・第2の態様》

(A) 基板上に、

第1導電型を有する第1化合物半導体材料から成る第1化合物半導体層、及び、

光電変換層、

を、順次、形成した後、

(B) 少なくとも光電変換層に凹部を形成し、次いで、

(C) 少なくとも凹部内に素子分離層を形成し、更に、光電変換層を覆うように、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層を形成した後、

(D) 少なくとも第2化合物半導体層の一部に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、その後、

(E) 第2導電型領域上に第1電極を形成し、第1化合物半導体層に電氣的に接続された第2電極を形成する、

各工程を備えた光電変換素子の製造方法。

[C03] 《光電変換素子の製造方法・・・第3の態様》

(A) 基板上に、

第1導電型を有する第1化合物半導体材料から成る第1化合物半導体層、光電変換層、及び、

第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層、

を、順次、形成した後、

(B) 第2化合物半導体層の一部に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、次いで、

(C) 第2導電型領域上に第1電極を形成した後、

(D) 少なくとも光電変換層に凹部を形成し、次いで、

(E) 少なくとも凹部内に素子分離層を形成する、

各工程を備えた光電変換素子の製造方法。

[C04] 《光電変換素子の製造方法・・・第4の態様》

(A) 第1導電型を有する基板に素子分離層を形成し、素子分離層によって囲まれ、基板の表面領域から構成された第1化合物半導体層を得た後、

(B) 第1化合物半導体層上に、素子分離層によって囲まれた光電変換層を形成し、次いで、

(C) 光電変換層の上に、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層を形成した後、

(D) 第2化合物半導体層の一部に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、その後、

(E) 第2導電型領域上に第1電極を形成し、第1化合物半導体層に電氣的に接続された第2電極を形成する、

各工程を備えた光電変換素子の製造方法。

[C05] 《光電変換素子の製造方法・・・第5の態様》

(A) 第1導電型を有する基板に素子分離層・形成領域を形成し、素子分離層・形成領域によって囲まれ、基板の表面領域から構成された第1化合物半導体層を得た後、

(B) 第1化合物半導体層及び素子分離層・形成領域上に光電変換層を形成し、次いで、

(C) 光電変換層の上に、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層を形成した後、

(D) 素子分離層・形成領域の上方に位置する第2化合物半導体層及び光

電変換層の部分を除去し、除去した部分を素子分離層・形成材料で埋め込み、素子分離層を得た後、

(E) 第2化合物半導体層に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、その後、

(F) 第2導電型領域上に第1電極を形成し、第1化合物半導体層に電氣的に接続された第2電極を形成する、

各工程を備えた光電変換素子の製造方法。

[C 0 6] 《光電変換素子の製造方法・・・第6の態様》

(A) 第1導電型を有する基板に選択成長阻止部を形成した後、

(B) 横方向選択エピタキシャル成長法に基づき、選択成長阻止部と選択成長阻止部との間に位置し、第1化合物半導体層に相当する基板の領域から光電変換層を形成し、その後、

(C) 全面に、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層を形成し、以て、選択成長阻止部の上方に位置する第2化合物半導体層の部分から成る素子分離層を得た後、

(D) 第2化合物半導体層の一部に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、その後、

(E) 第2導電型領域上に第1電極を形成し、第1化合物半導体層に電氣的に接続された第2電極を形成する、

各工程を備えた光電変換素子の製造方法。

[C 0 7] 素子分離層は、第1導電型を有する第3化合物半導体材料から成り、

凹部内に形成された素子分離層に溝部を形成した後、溝部を絶縁材料又は遮光材料で埋め込む工程を更に備えている [C 0 1] 乃至 [C 0 3] のいずれか1項に記載の光電変換素子に製造方法。

[C 0 8] 最終的に基板を除去する [C 0 1] 乃至 [C 0 7] のいずれか1項に記載の光電変換素子の製造方法。

符号の説明

[0243] 10A, 10B, 10C, 10D・・・光電変換素子（撮像素子）、11・・・第1の光電変換素子、12・・・第2の光電変換素子、21・・・基板（成膜用基板）、22・・・バッファ層、23・・・支持基板、24・・・絶縁膜、25・・・ハードマスク層、30・・・第1の光電変換部、31・・・第1化合物半導体層、34・・・光電変換層、32・・・第2化合物半導体層、32A, 34A・・・多結晶材料層、33, 33'・・・素子分離層、33A, 33B・・・絶縁材料層、33C・・・素子分離層・形成領域、33D・・・素子分離層・形成材料、35・・・第2導電型領域、36・・・被覆層、36A, 36B・・・開口部、37・・・平坦化膜、38・・・集光レンズ（オンチップ・マイクロ・レンズ、OCL）、39・・・遮光膜、40・・・凹部、41・・・溝部、42・・・絶縁材料層又は遮光材料層、51・・・第1電極、52・・・第2電極、60・・・駆動用基板、61・・・第1電極接続部、62・・・第2電極接続部、71R, 71G, 71B・・・第2の光電変換部、81・・・第1層間絶縁層、82・・・第2層間絶縁層、83, 83R, 83G, 83B・・・カラーフィルタ、84・・・第3層間絶縁層、85・・・フィルタ層、86・・・素子間遮光層、100・・・撮像装置、101・・・撮像素子、111・・・撮像領域、112・・・垂直駆動回路、113・・・カラム信号処理回路、114・・・水平駆動回路、115・・・出力回路、116・・・駆動制御回路、118・・・水平信号線、200・・・電子機器（カメラ）、201・・・撮像装置、210・・・光学レンズ、211・・・シャッタ装置、212・・・駆動回路、213・・・信号処理回路、R・・・赤色用光電変換部を有する第2の光電変換部、G・・・緑色用光電変換部を有する第2の光電変換部、B・・・青色用光電変換部を有する第2の光電変換部、IR・・・第1の光電変換部

請求の範囲

- [請求項1] 第1導電型を有する第1化合物半導体材料から成る第1化合物半導体層、
第1化合物半導体層上に形成された光電変換層、
光電変換層を覆い、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層、
少なくとも第2化合物半導体層の一部に形成され、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域、
光電変換層の側面を取り囲む素子分離層、
第2導電型領域上に形成された第1電極、及び、
第1化合物半導体層に電氣的に接続された第2電極、
を備えている光電変換素子。
- [請求項2] 第2電極は、第1電極と同じ側に形成されている請求項1に記載の光電変換素子。
- [請求項3] 第2電極は、第1化合物半導体層の光入射側の面上に形成されている請求項1に記載の光電変換素子。
- [請求項4] 第1化合物半導体層、第2化合物半導体層及び素子分離層は、同じ材料から成る請求項1に記載の光電変換素子。
- [請求項5] 第1化合物半導体層、第2化合物半導体層、素子分離層及び光電変換層は、III-V属化合物半導体材料から成る請求項4に記載の光電変換素子。
- [請求項6] 光電変換層はInGaAsから成り、
第1化合物半導体層、第2化合物半導体層及び素子分離層はInPから成る請求項5に記載の光電変換素子。
- [請求項7] 素子分離層を構成する化合物半導体材料は、光電変換層を構成する材料よりも広いバンドギャップエネルギーを有する請求項4に記載の光電変換素子。
- [請求項8] 素子分離層の不純物濃度は、光電変換層の不純物濃度よりも高い請

求項4に記載の光電変換素子。

[請求項9] 光電変換層の側面と接している素子分離層の部分は第3化合物半導体材料から構成され、それ以外の素子分離層の部分は遮光材料から構成されている請求項4に記載の光電変換素子。

[請求項10] 第1化合物半導体層を介して光が入射する請求項1に記載の光電変換素子。

[請求項11] 請求項1乃至請求項10のいずれか1項に記載の光電変換素子が、複数、2次元マトリクス状に配列されて成る撮像装置。

[請求項12] 駆動用基板を更に備えており、
各光電変換素子を構成する第1電極は、駆動用基板に設けられた第1電極接続部に接続されている請求項11に記載の撮像装置。

[請求項13] 各光電変換素子を構成する第2電極は、駆動用基板に設けられた第2電極接続部に接続されている請求項12に記載の撮像装置。

[請求項14] (A) 基板上に、
第1導電型を有する第1化合物半導体材料から成る第1化合物半導体層、
光電変換層、及び、
第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層、
を、順次、形成した後、

(B) 少なくとも第2化合物半導体層及び光電変換層に凹部を形成し、次いで、

(C) 少なくとも凹部内に素子分離層を形成した後、

(D) 少なくとも第2化合物半導体層の一部に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、その後、

(E) 第2導電型領域上に第1電極を形成し、第1化合物半導体層に電氣的に接続された第2電極を形成する、

各工程を備えた光電変換素子の製造方法。

[請求項15]

(A) 基板上に、

第1導電型を有する第1化合物半導体材料から成る第1化合物半導体層、及び、

光電変換層、

を、順次、形成した後、

(B) 少なくとも光電変換層に凹部を形成し、次いで、

(C) 少なくとも凹部内に素子分離層を形成し、更に、光電変換層を覆うように、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層を形成した後、

(D) 少なくとも第2化合物半導体層の一部に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、その後、

(E) 第2導電型領域上に第1電極を形成し、第1化合物半導体層に電氣的に接続された第2電極を形成する、

各工程を備えた光電変換素子の製造方法。

[請求項16]

(A) 基板上に、

第1導電型を有する第1化合物半導体材料から成る第1化合物半導体層、

光電変換層、及び、

第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層、

を、順次、形成した後、

(B) 第2化合物半導体層の一部に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、次いで、

(C) 第2導電型領域上に第1電極を形成した後、

(D) 少なくとも光電変換層に凹部を形成し、次いで、

(E) 少なくとも凹部内に素子分離層を形成する、

各工程を備えた光電変換素子の製造方法。

[請求項17]

(A) 第1導電型を有する基板に素子分離層を形成し、素子分離層によって囲まれ、基板の表面領域から構成された第1化合物半導体層を得た後、

(B) 第1化合物半導体層上に、素子分離層によって囲まれた光電変換層を形成し、次いで、

(C) 光電変換層の上に、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層を形成した後、

(D) 第2化合物半導体層の一部に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、その後、

(E) 第2導電型領域上に第1電極を形成し、第1化合物半導体層に電氣的に接続された第2電極を形成する、

各工程を備えた光電変換素子の製造方法。

[請求項18]

(A) 第1導電型を有する基板に素子分離層・形成領域を形成し、素子分離層・形成領域によって囲まれ、基板の表面領域から構成された第1化合物半導体層を得た後、

(B) 第1化合物半導体層及び素子分離層・形成領域上に光電変換層を形成し、次いで、

(C) 光電変換層の上に、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層を形成した後、

(D) 素子分離層・形成領域の上方に位置する第2化合物半導体層及び光電変換層の部分を除去し、除去した部分を素子分離層・形成材料で埋め込み、素子分離層を得た後、

(E) 第2化合物半導体層に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、その後、

(F) 第2導電型領域上に第1電極を形成し、第1化合物半導体層に電氣的に接続された第2電極を形成する、

各工程を備えた光電変換素子の製造方法。

- [請求項19] (A) 第1導電型を有する基板に選択成長阻止部を形成した後、
 (B) 横方向選択エピタキシャル成長法に基づき、選択成長阻止部と選択成長阻止部との間に位置し、第1化合物半導体層に相当する基板の領域から光電変換層を形成し、その後、
 (C) 全面に、第1導電型を有する第2化合物半導体材料から成る第2化合物半導体層を形成し、以て、選択成長阻止部の上方に位置する第2化合物半導体層の部分から成る素子分離層を得た後、
 (D) 第2化合物半導体層の一部に、第1導電型とは異なる第2導電型を有し、光電変換層に達する第2導電型領域を形成し、その後、
 (E) 第2導電型領域上に第1電極を形成し、第1化合物半導体層に電氣的に接続された第2電極を形成する、
各工程を備えた光電変換素子の製造方法。
- [請求項20] 素子分離層は、第1導電型を有する第3化合物半導体材料から成り、
、
 凹部内に形成された素子分離層に溝部を形成した後、溝部を絶縁材料又は遮光材料で埋め込む工程を更に備えている請求項14乃至請求項16のいずれか1項に記載の光電変換素子に製造方法。
- [請求項21] 最終的に基板を除去する請求項14乃至請求項19のいずれか1項に記載の光電変換素子の製造方法。

[図1]

図 1 A

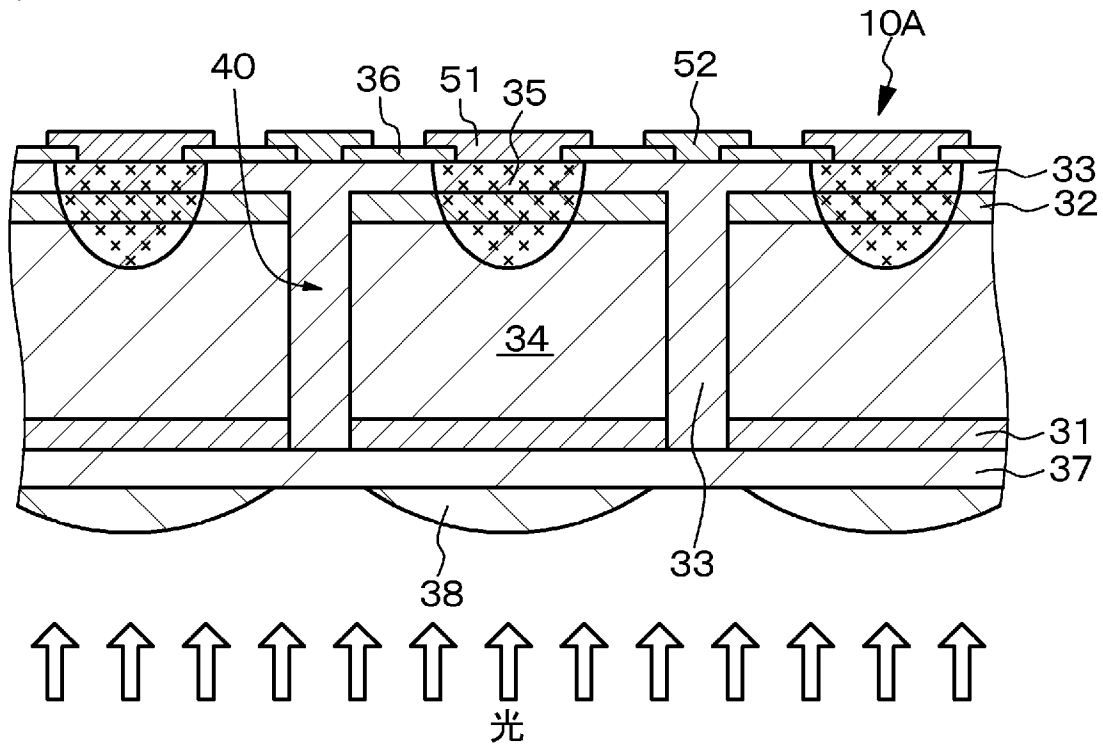


図 1 B

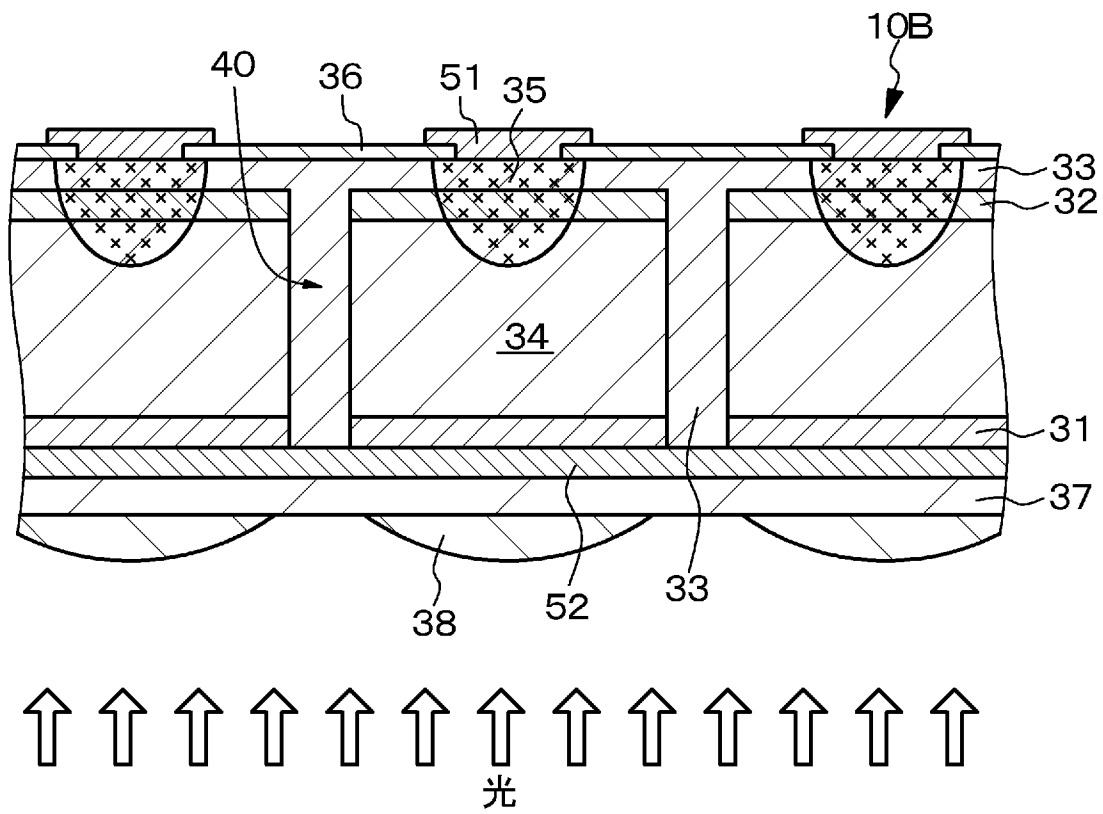


図 2 A

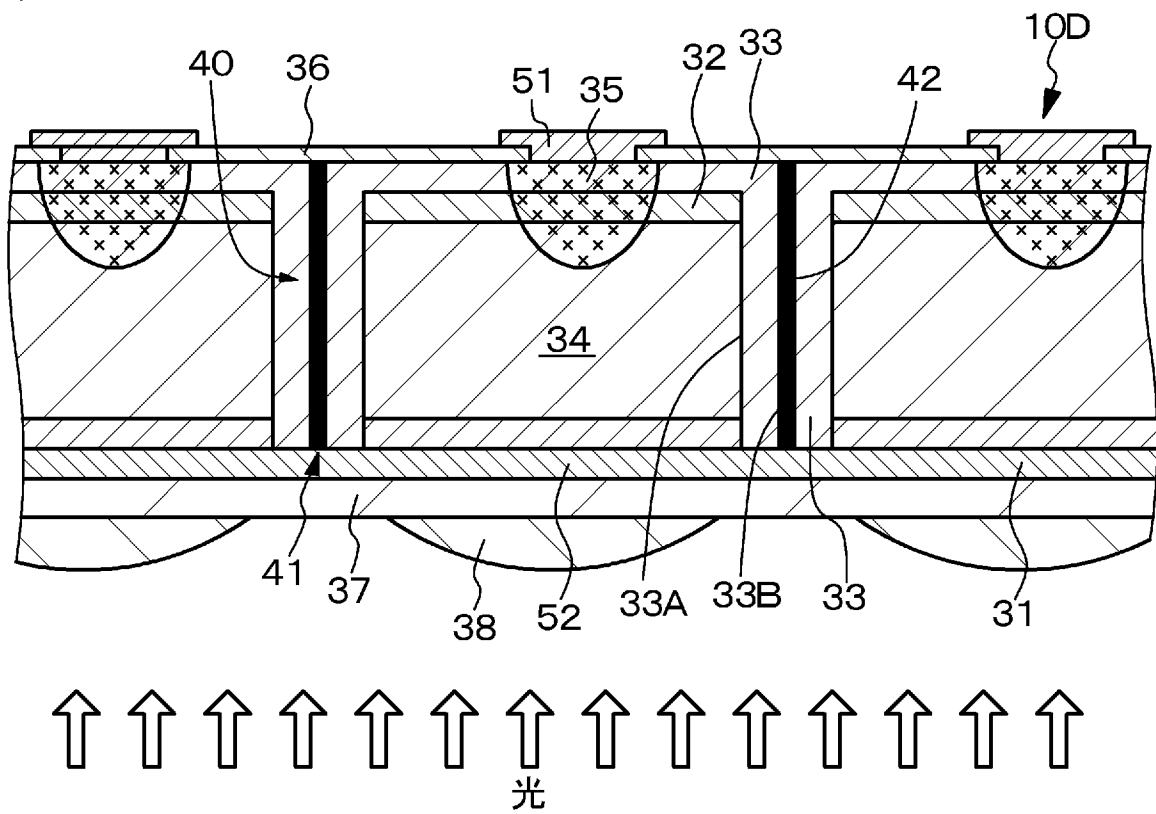
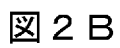
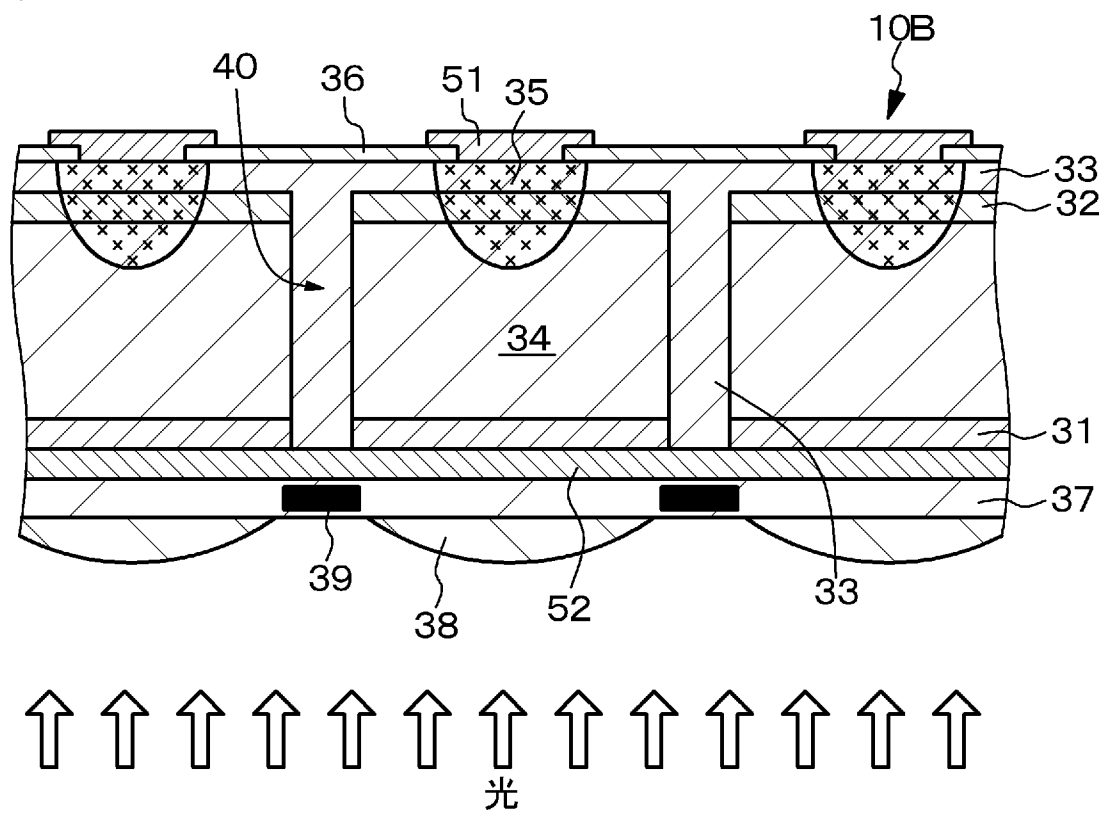
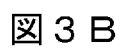


図 3 A



[図4]

図 4 A

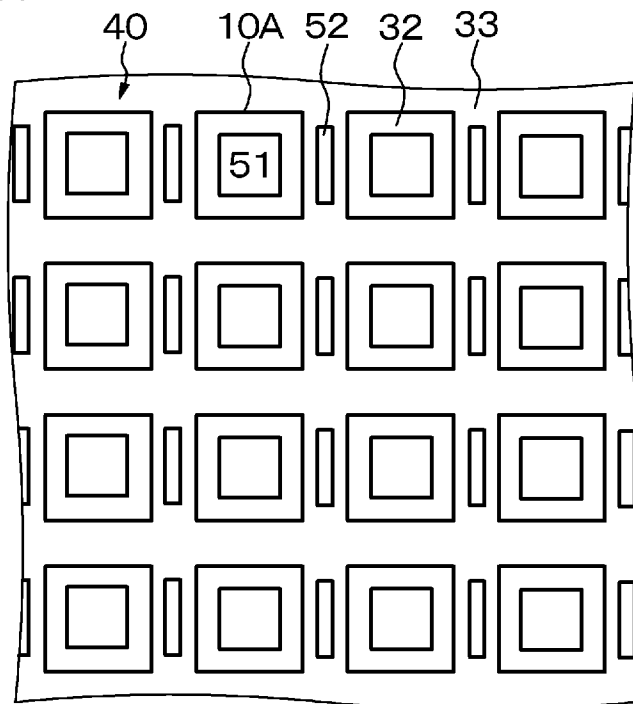


図 4 B

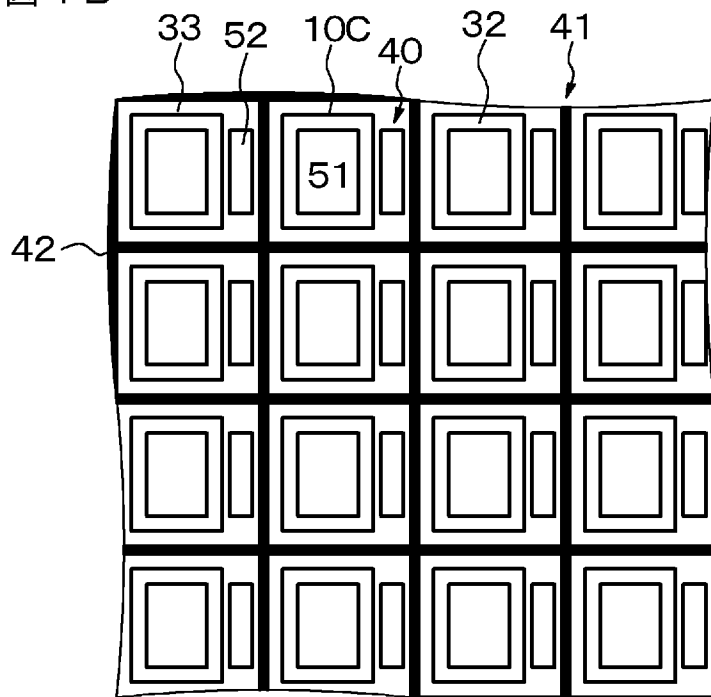


图 5

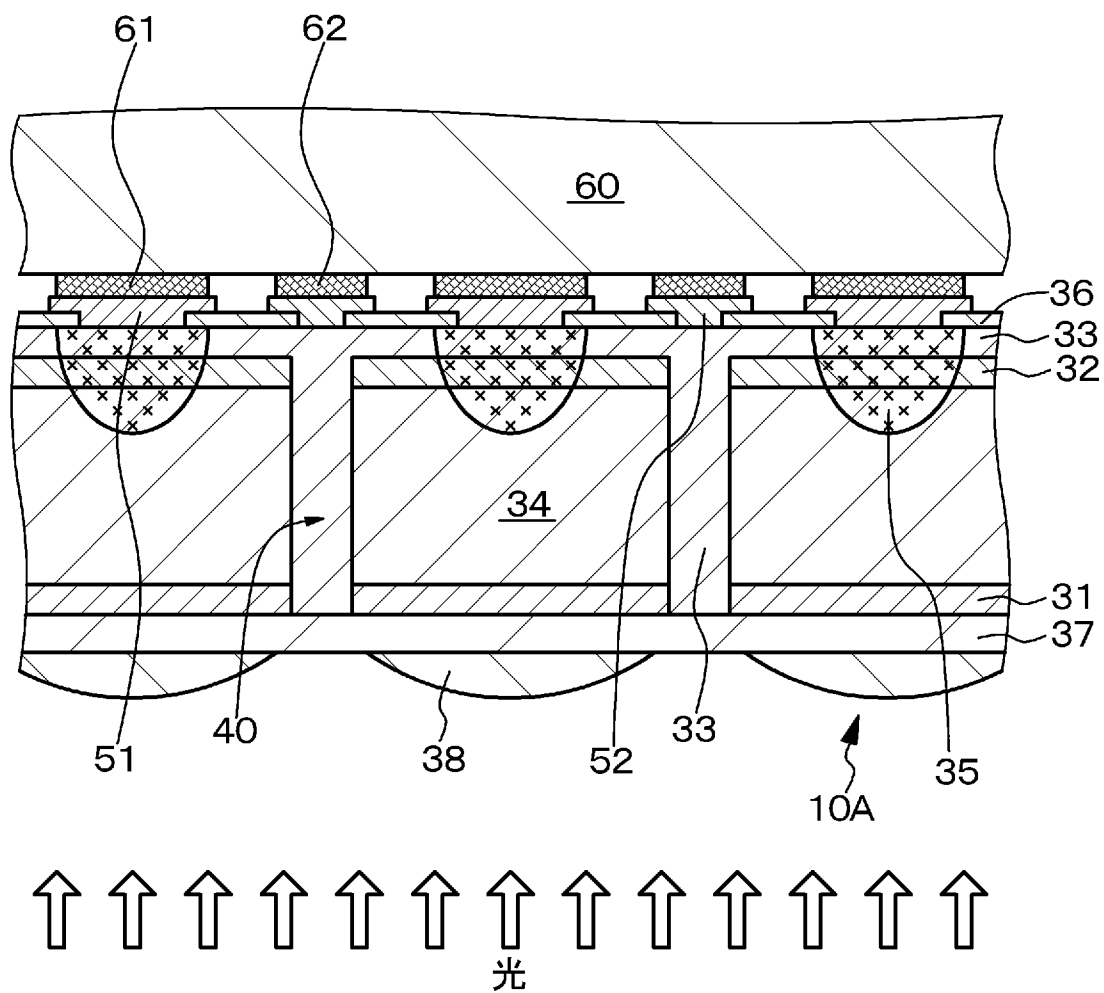
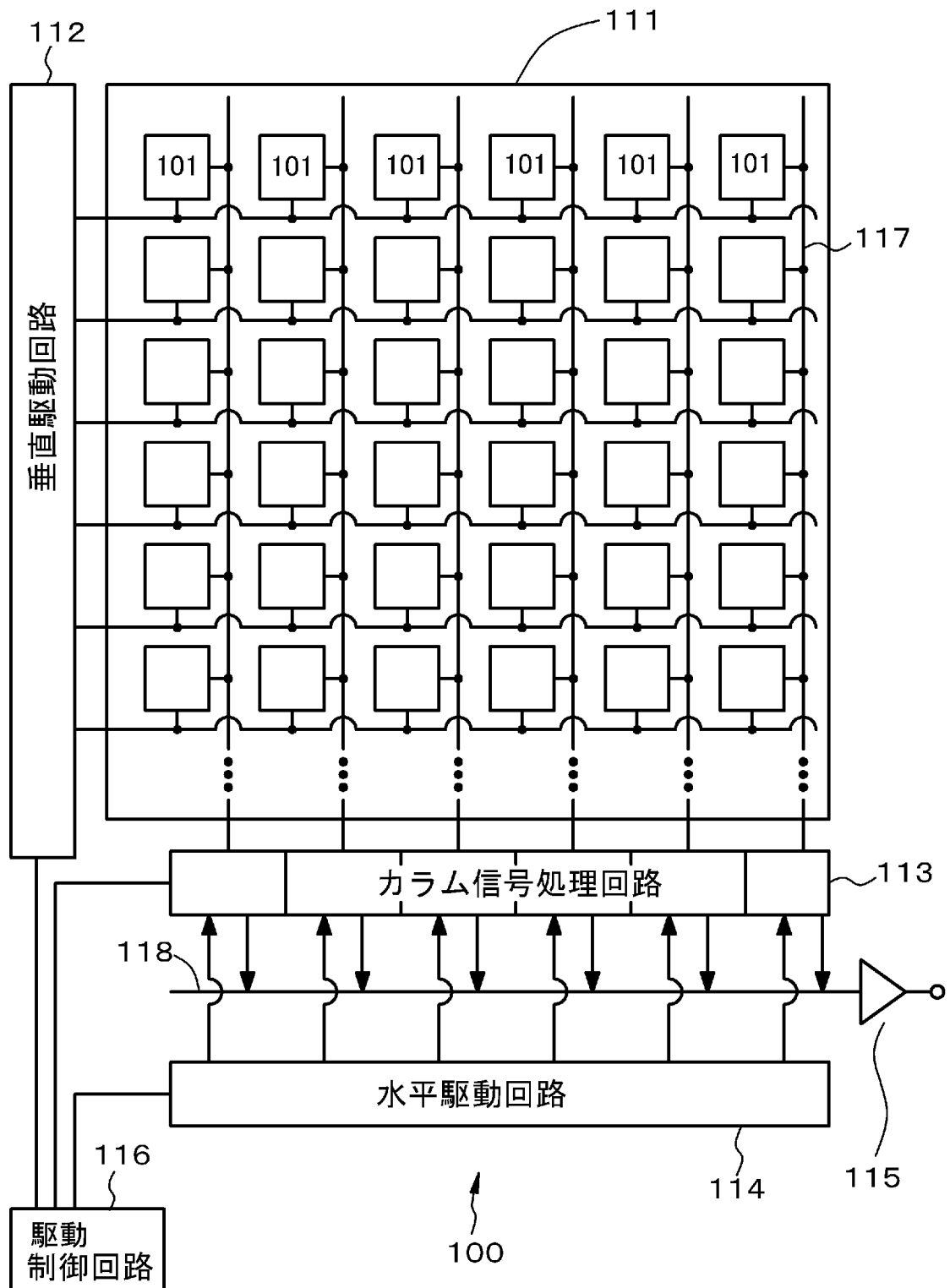


图6



[図7]

図 7

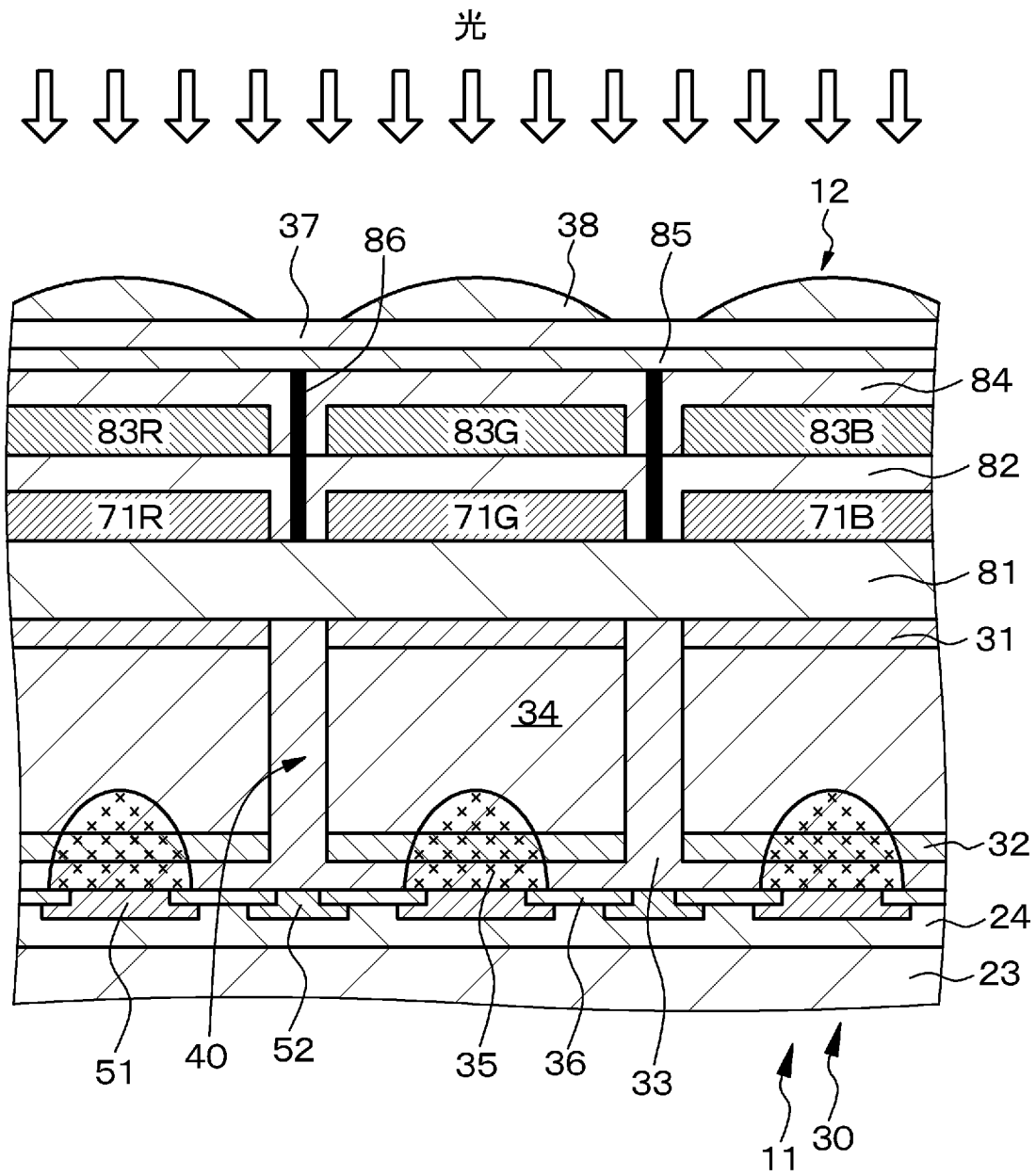


图 8

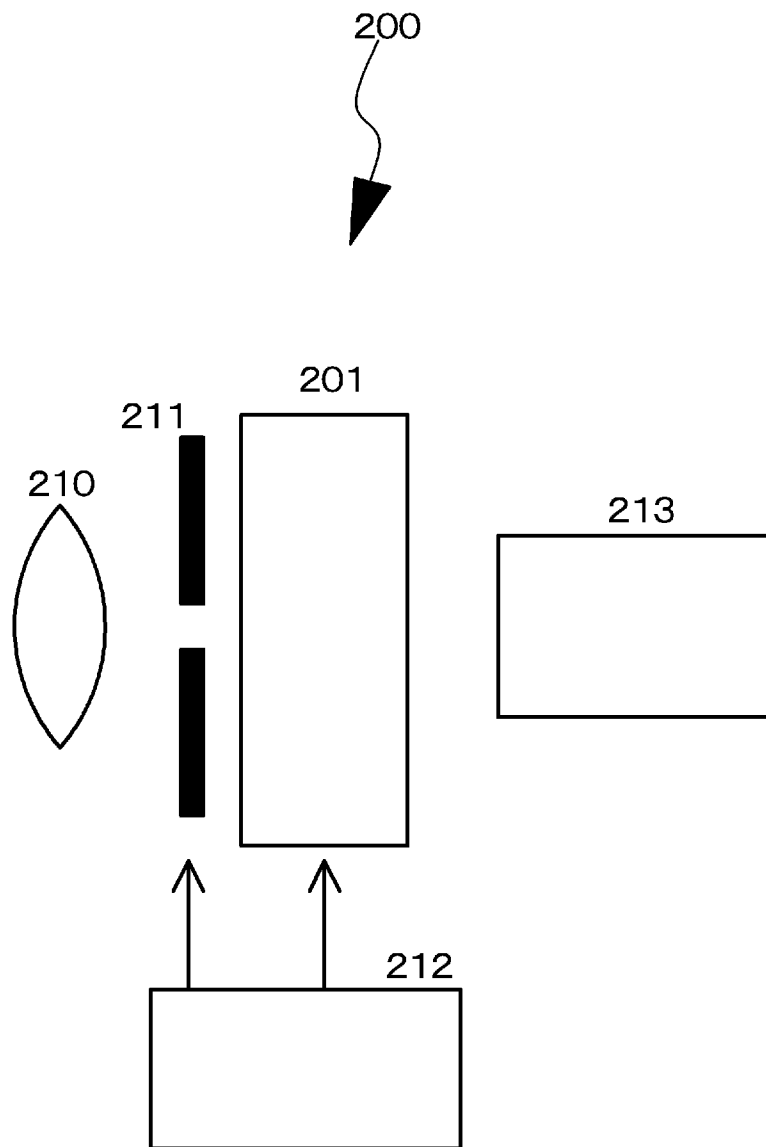
IR

[illegible]

[illegible]

[図10]

図 10



[図11]

図 1 1 A

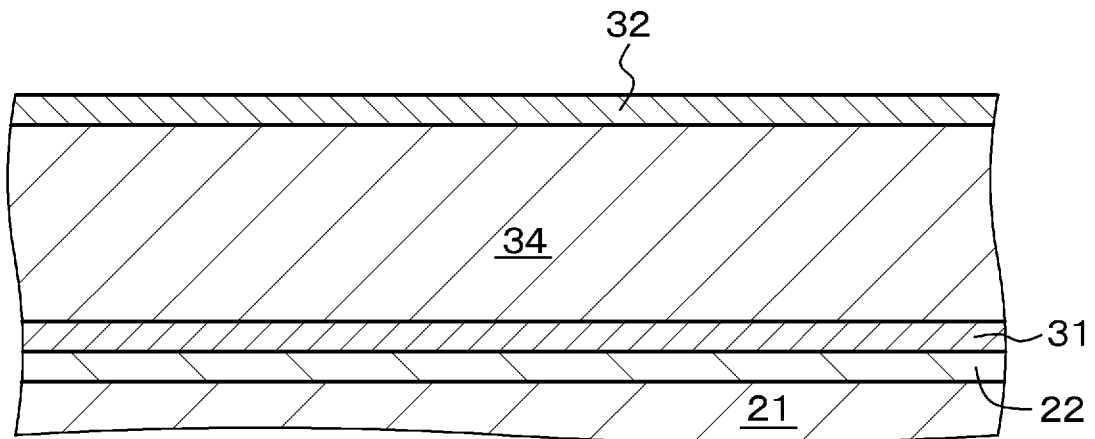


図 1 1 B

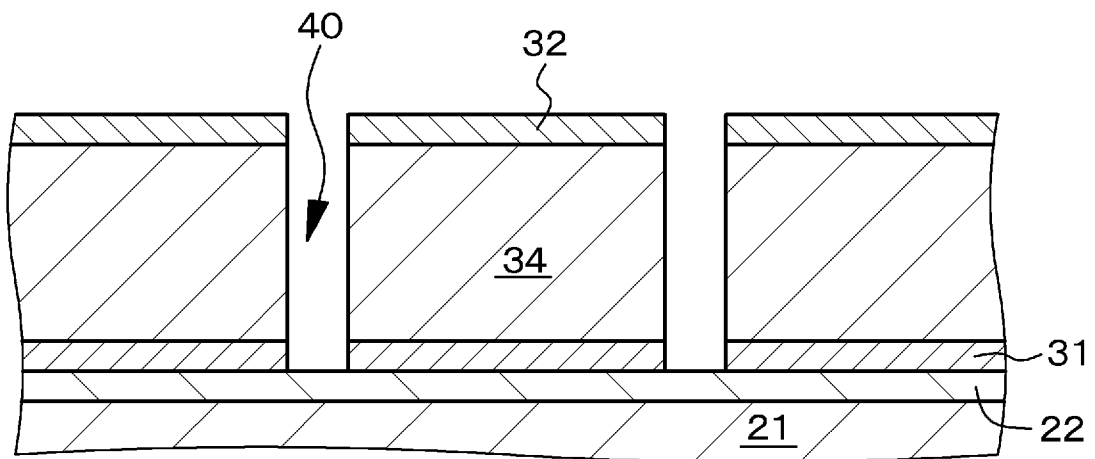


図 1 1 C

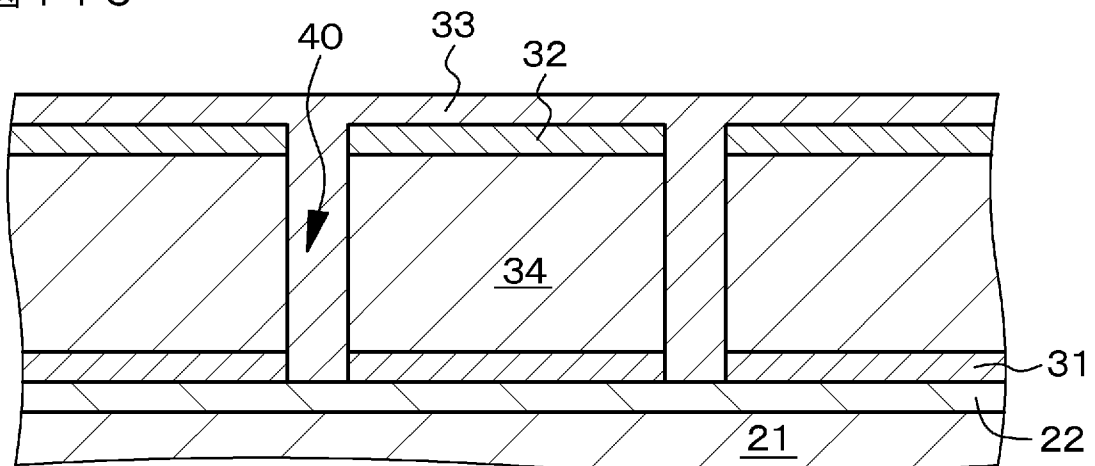
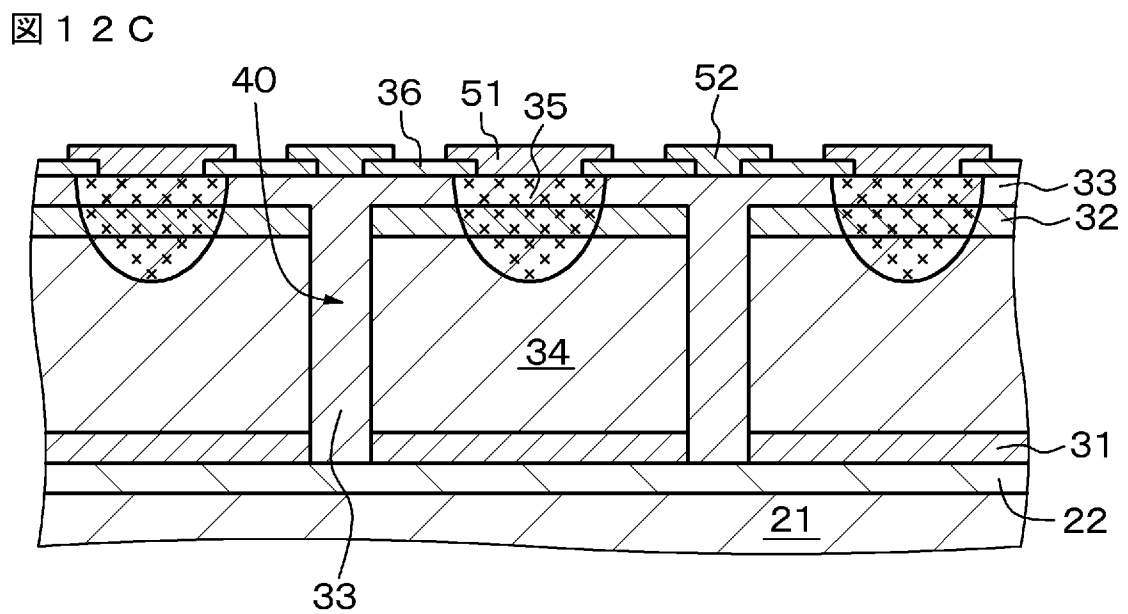
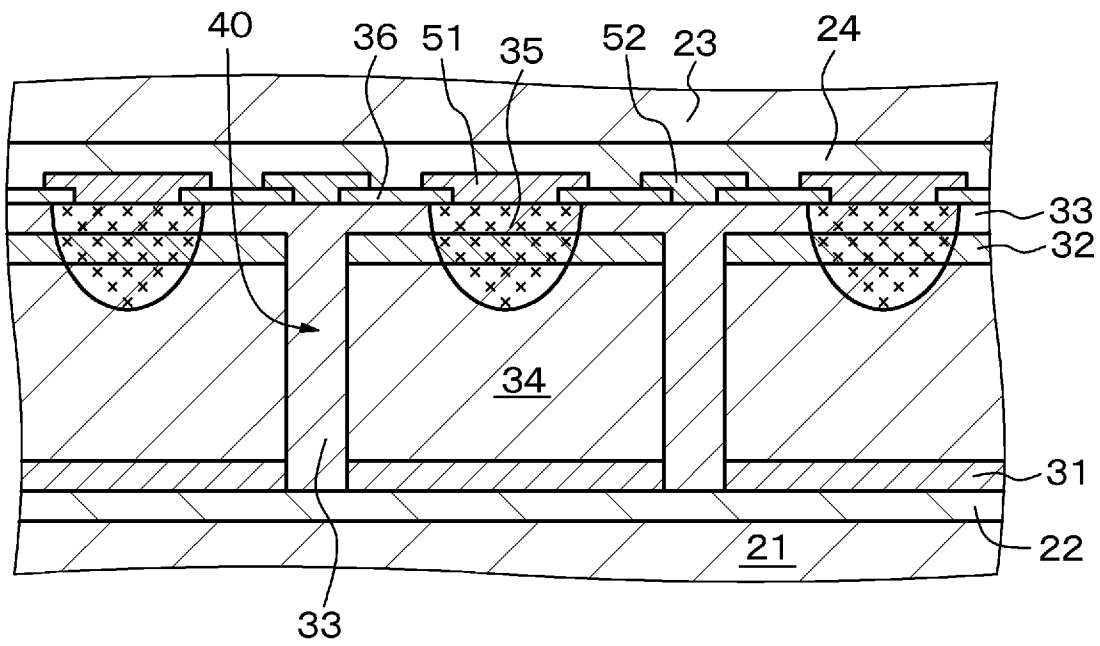


图 12A



[図13]

図 1 3



[図14]

図 1 4 A

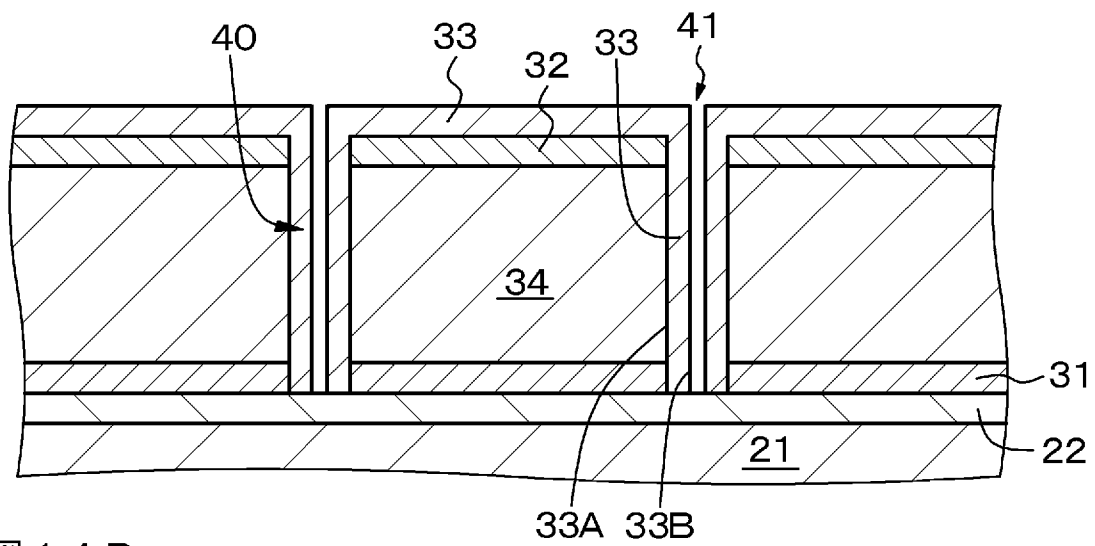
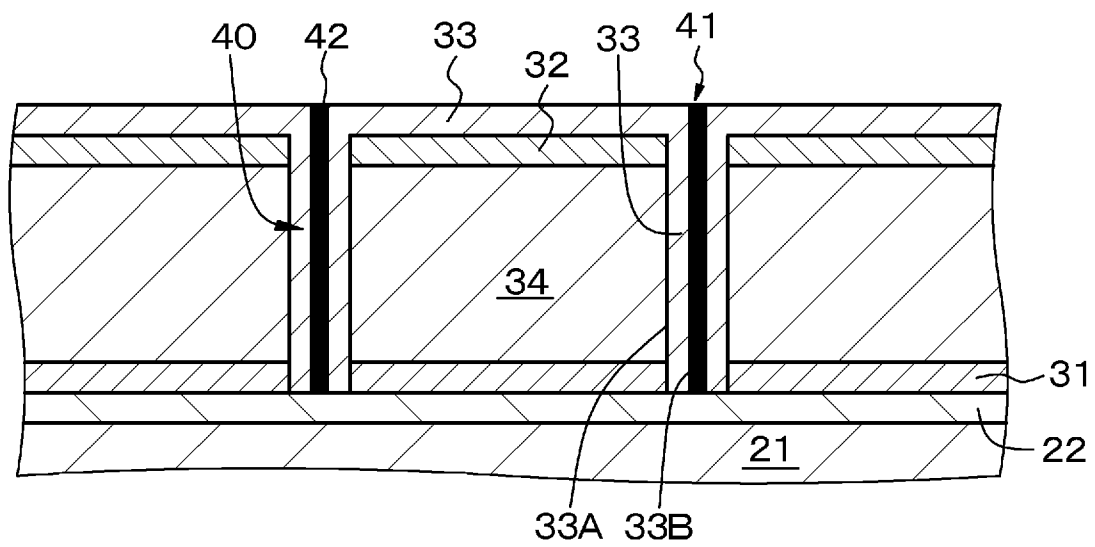


図 1 4 B



[図15]

図 1 5 A

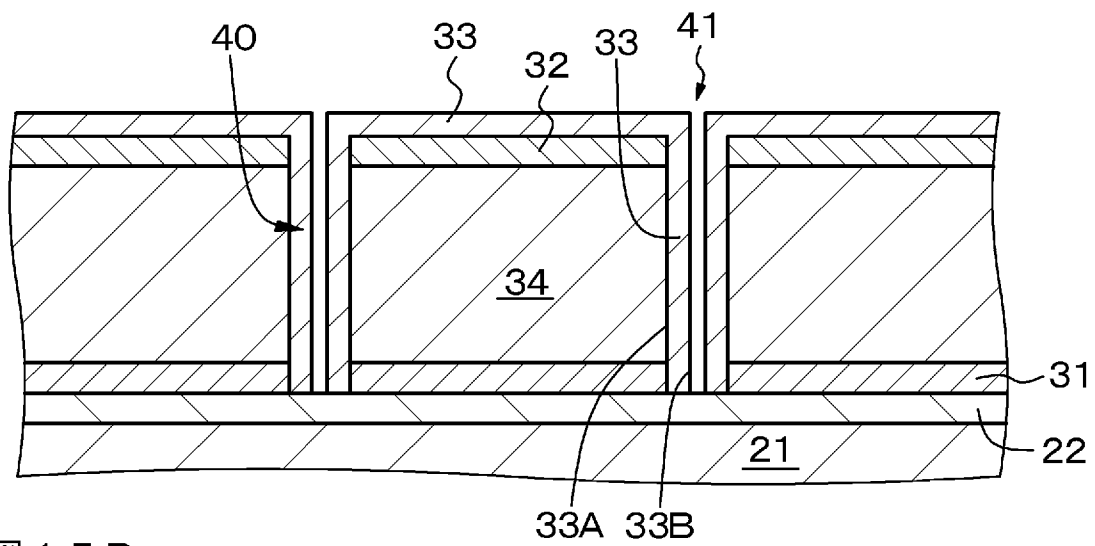
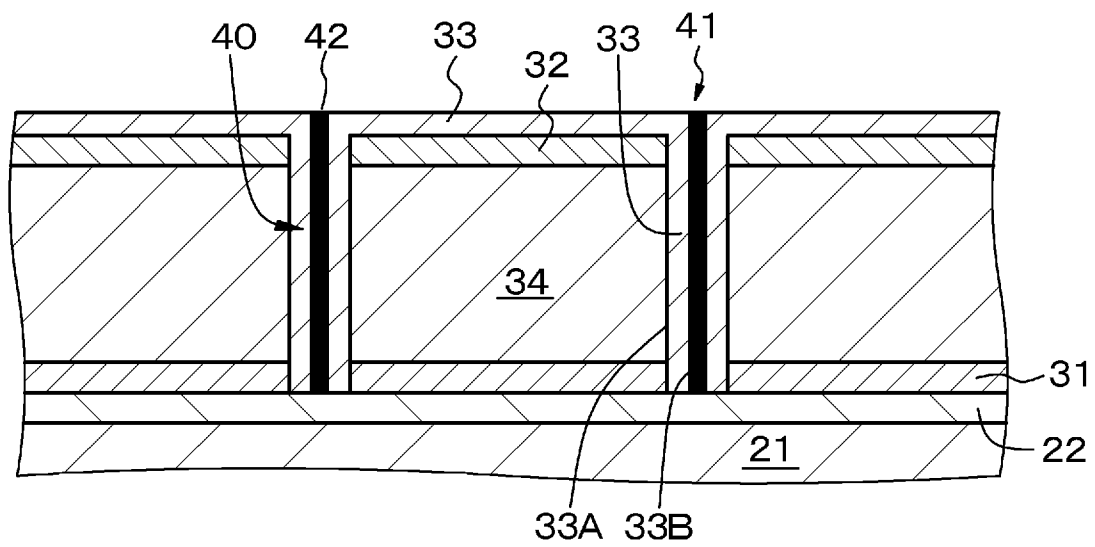


図 1 5 B



[図16]

図 1 6 A

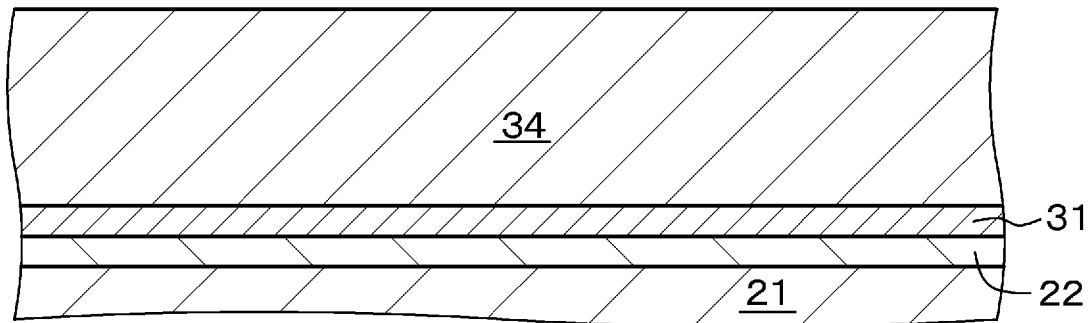


図 1 6 B

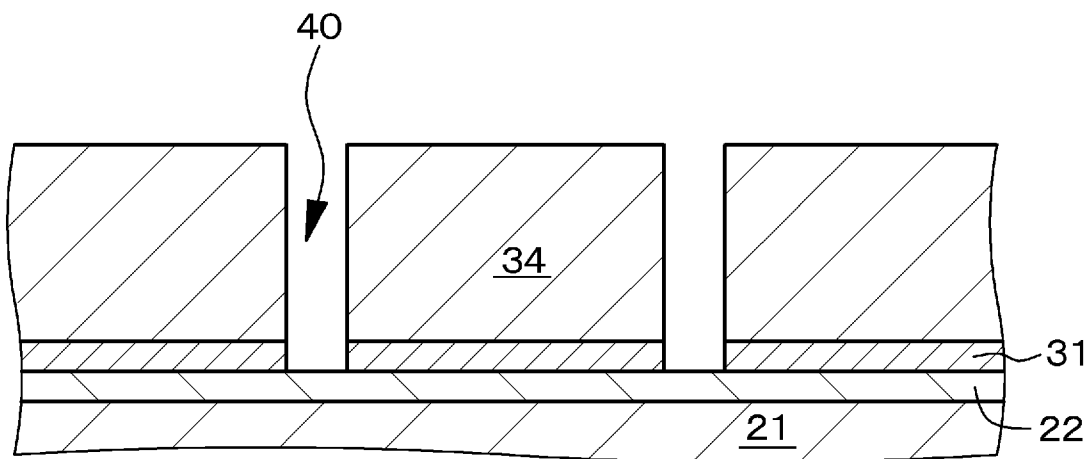
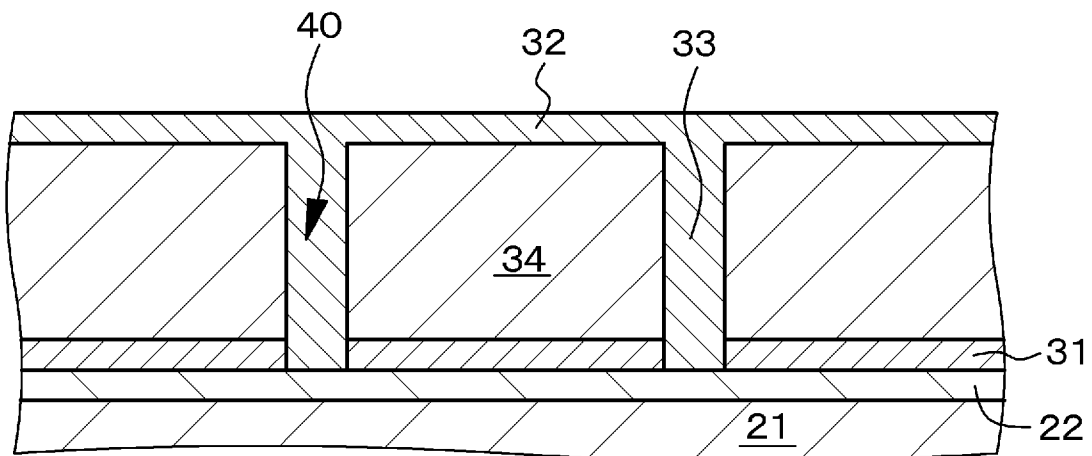


図 1 6 C



[図18]

図 1 8 A

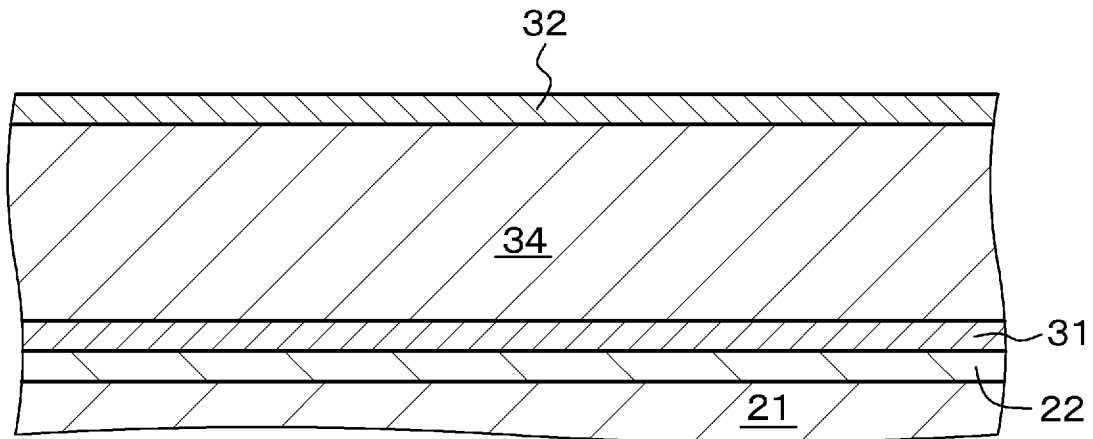
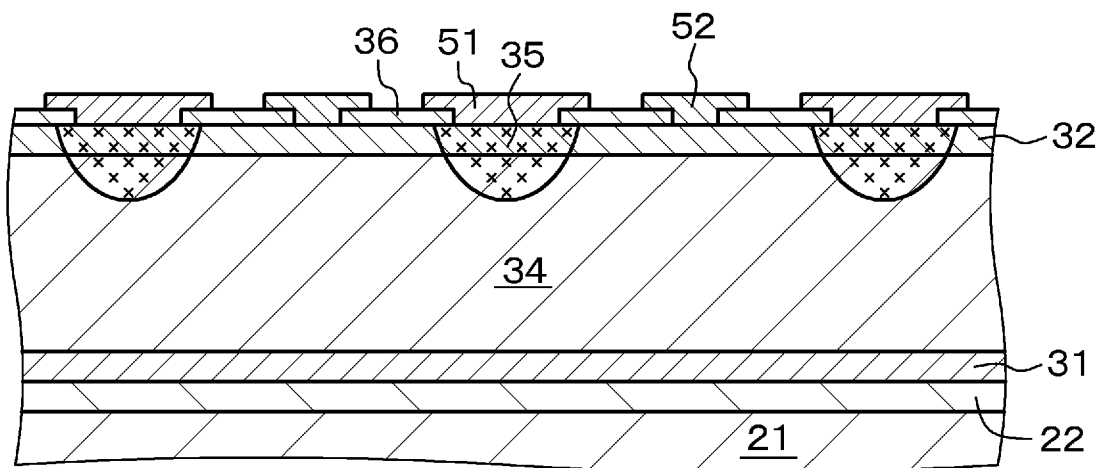


図 1 8 B



[図19]

図 1 9 A

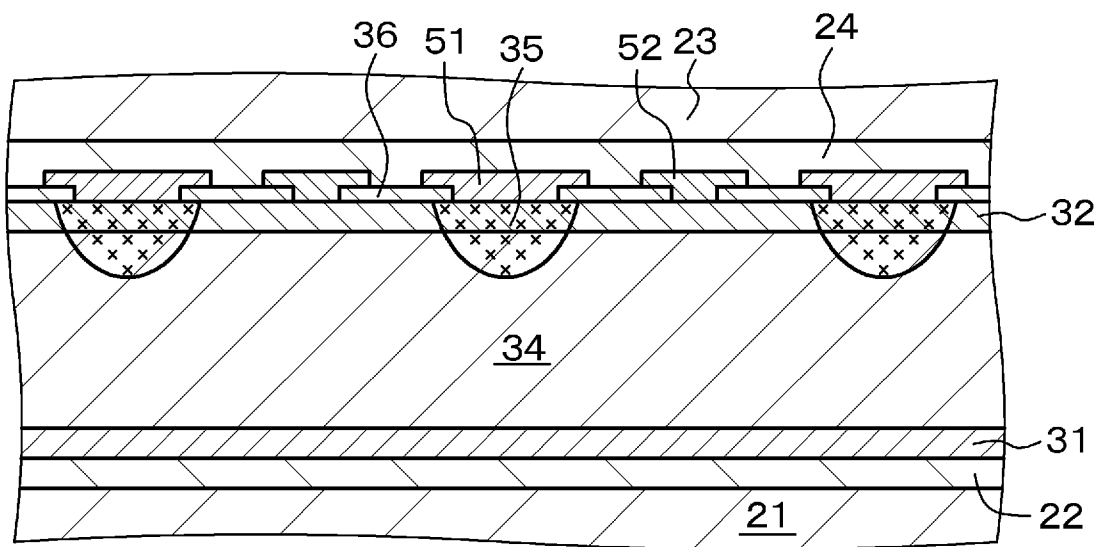
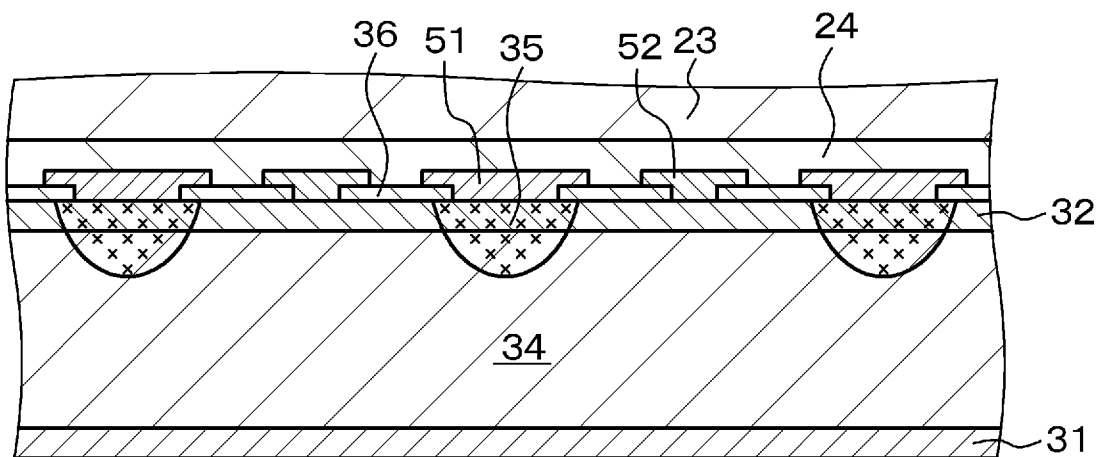


図 1 9 B



[図20]

図20A

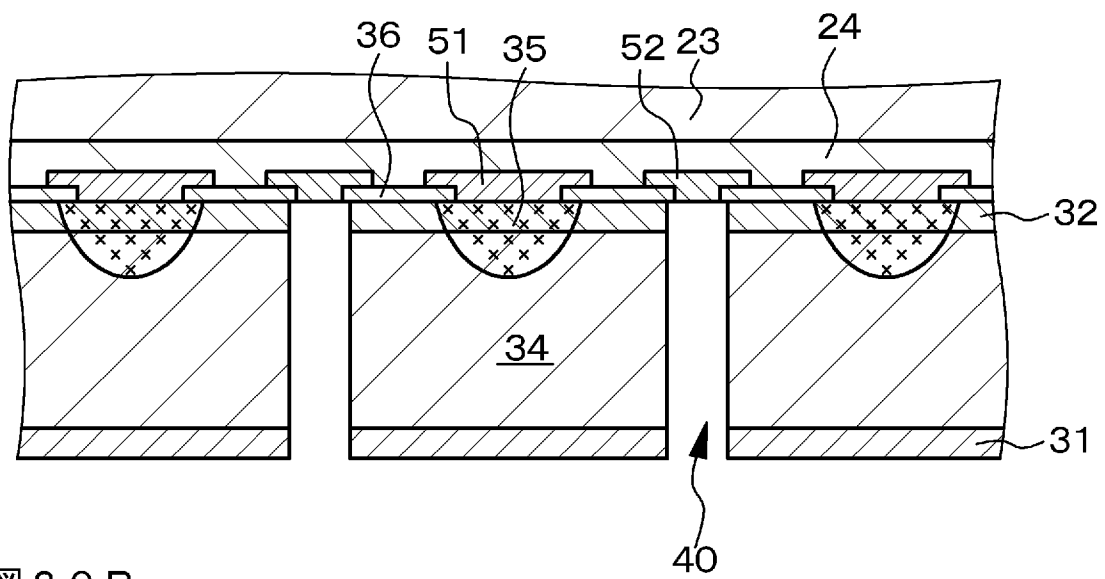
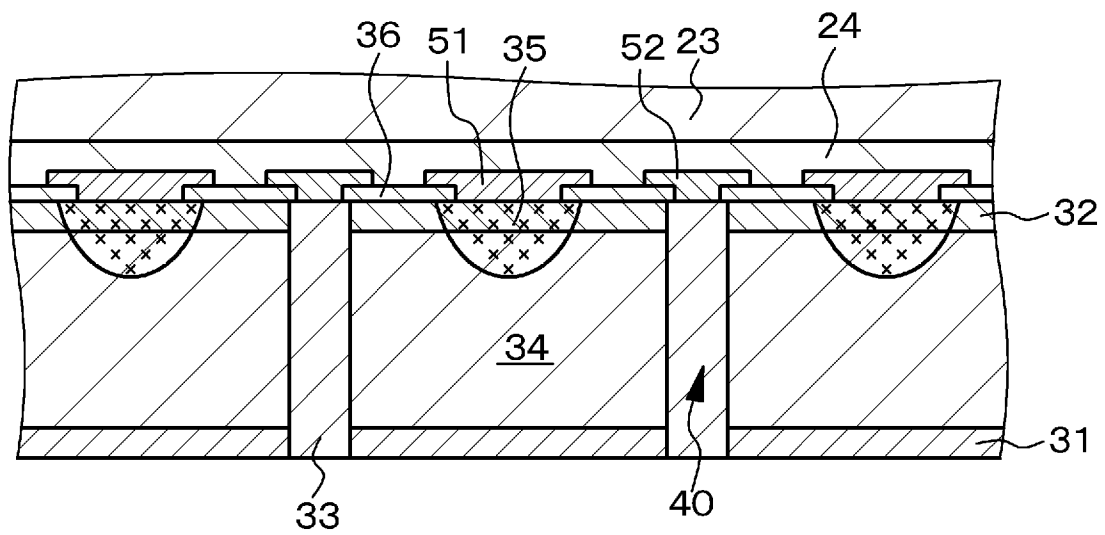


図20B



[図21]

図 2 1 A

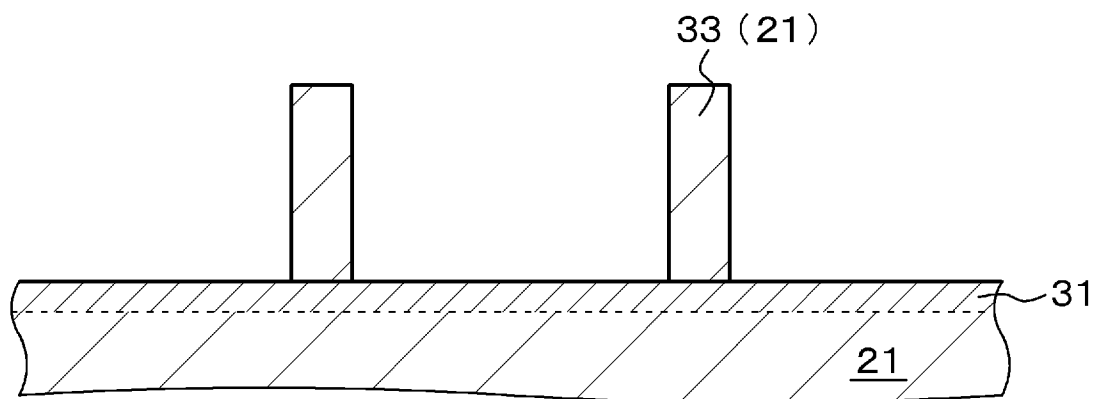


図 2 1 B

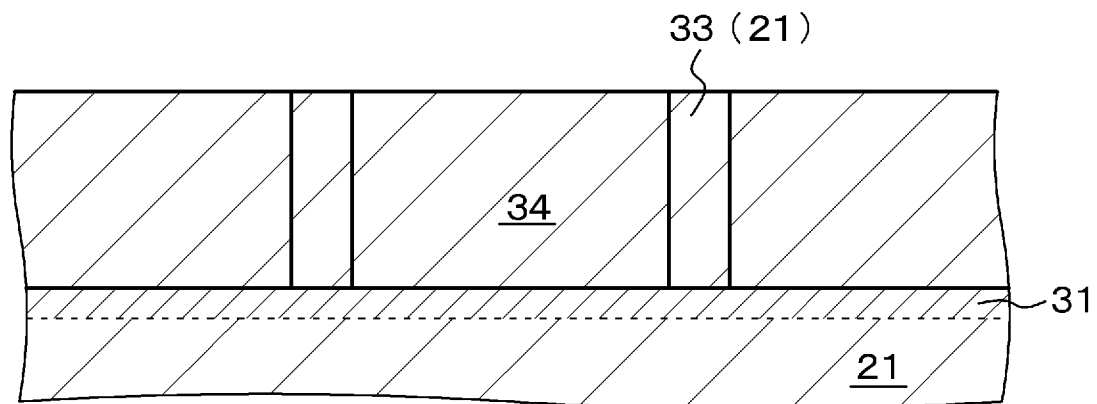
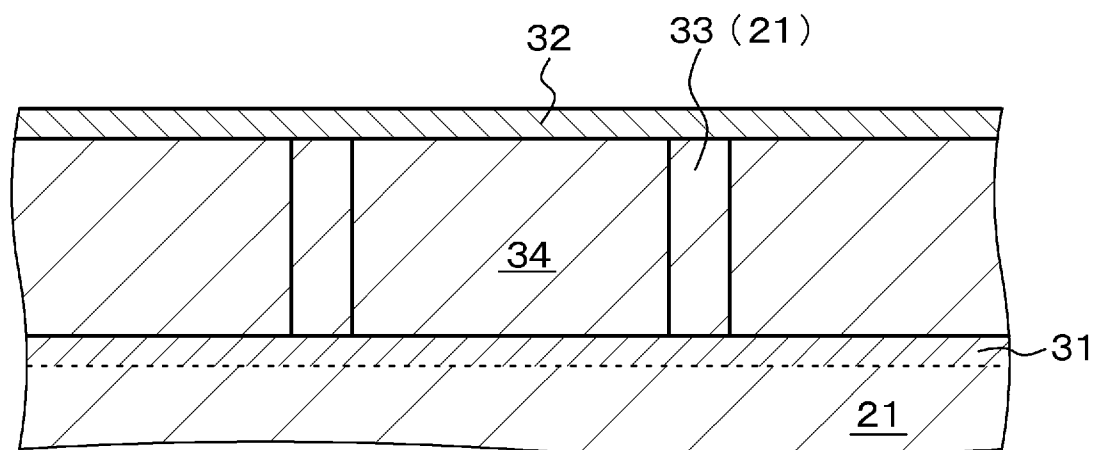


図 2 1 C



[図22]

図 2 2 A

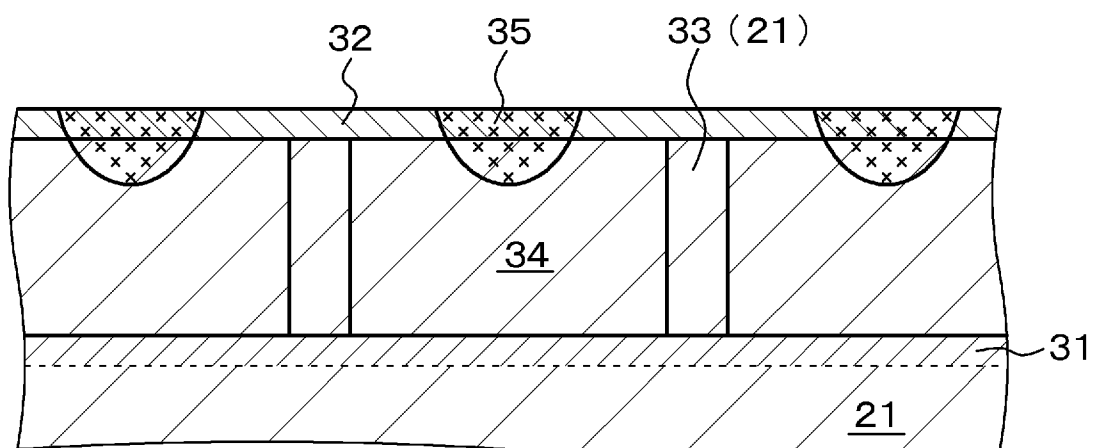


図 2 2 B

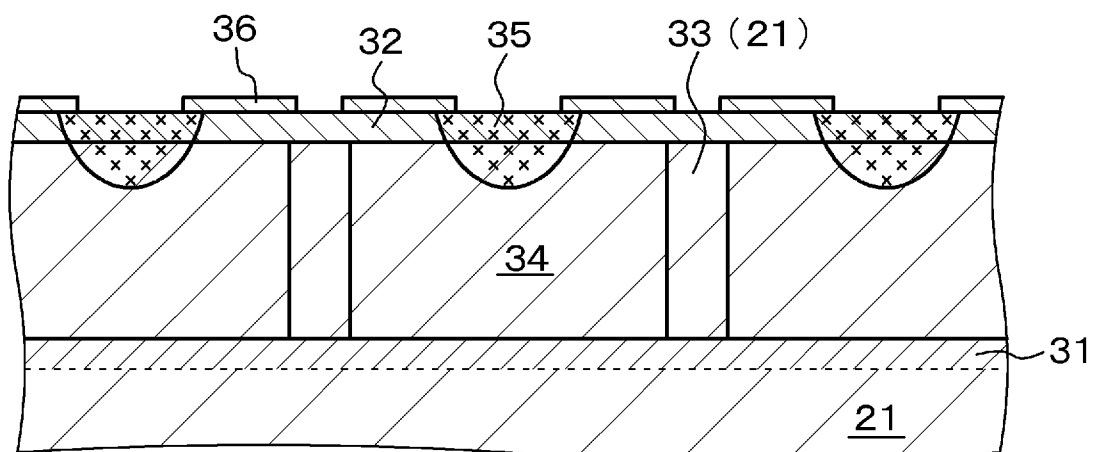
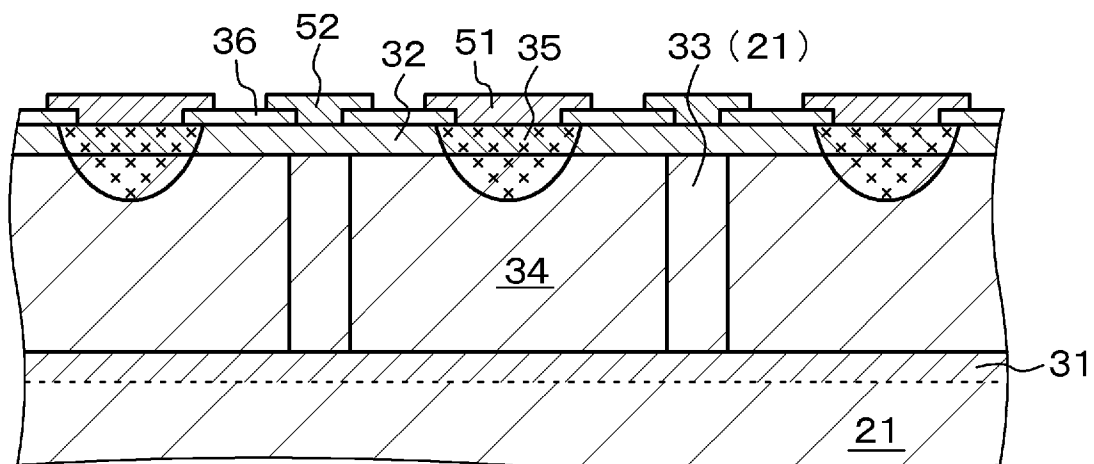


図 2 2 C



[図23]

図 2 3 A

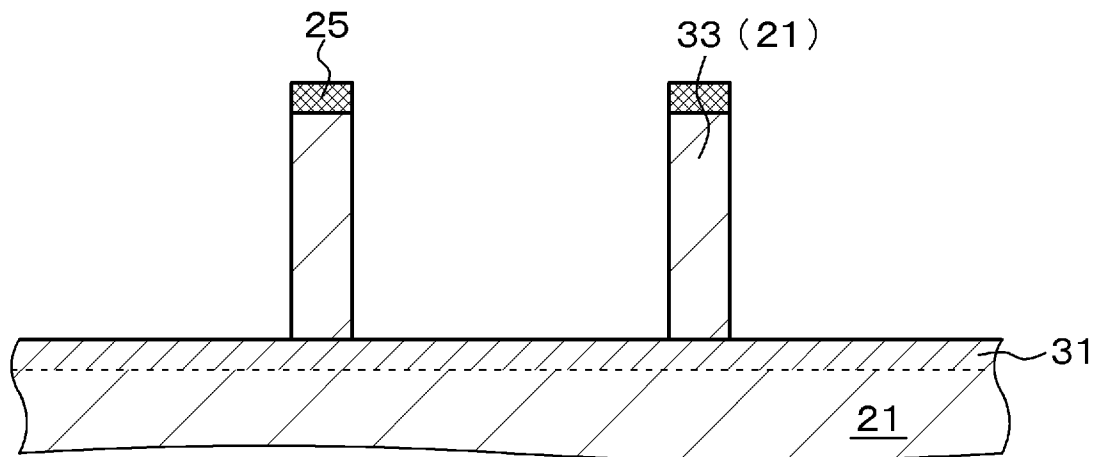


図 2 3 B

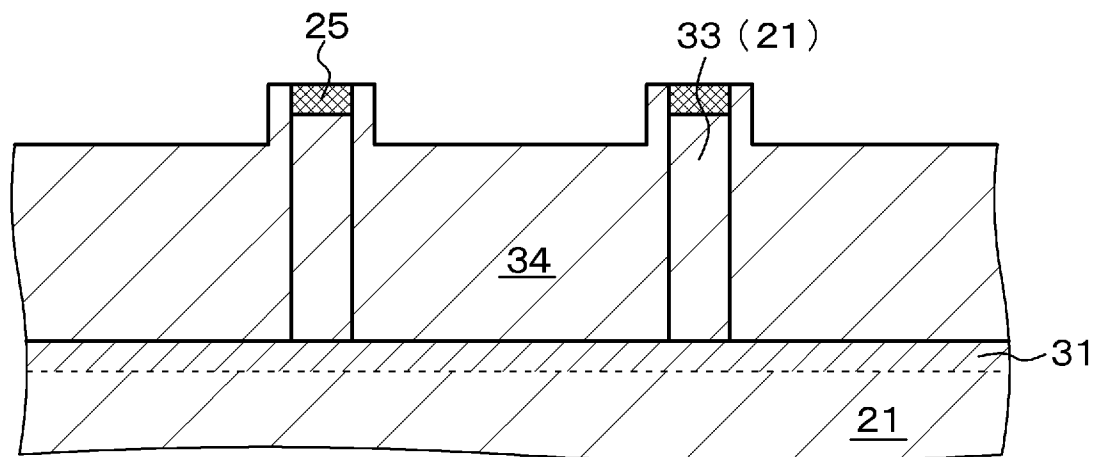
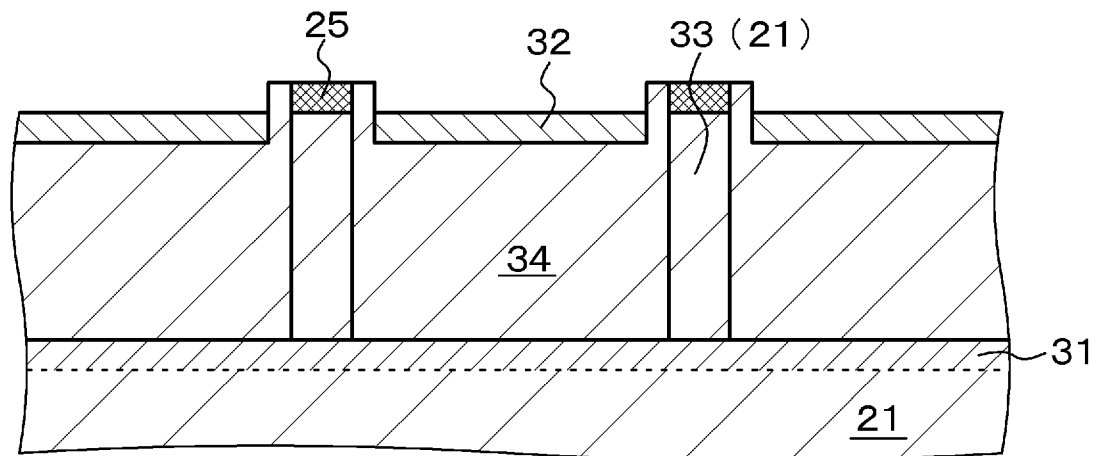


図 2 3 C



[図24]

図 2 4 A

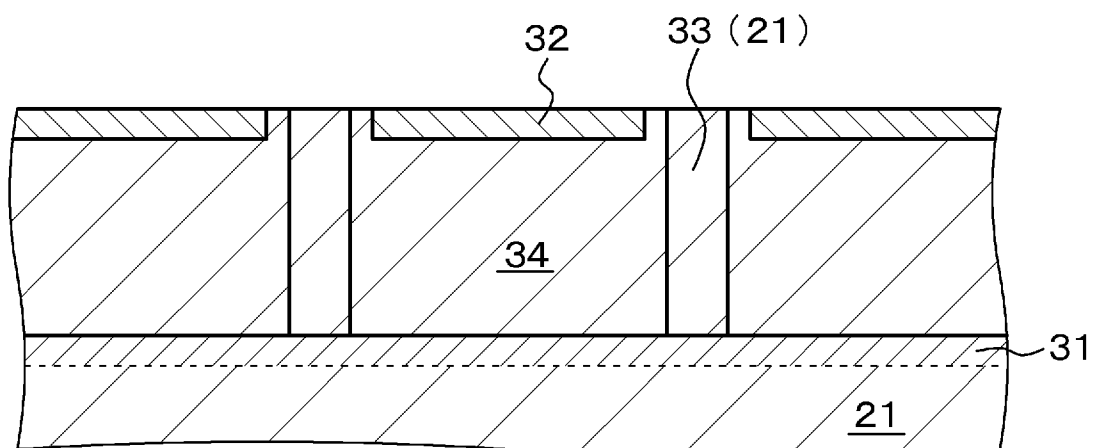


図 2 4 B

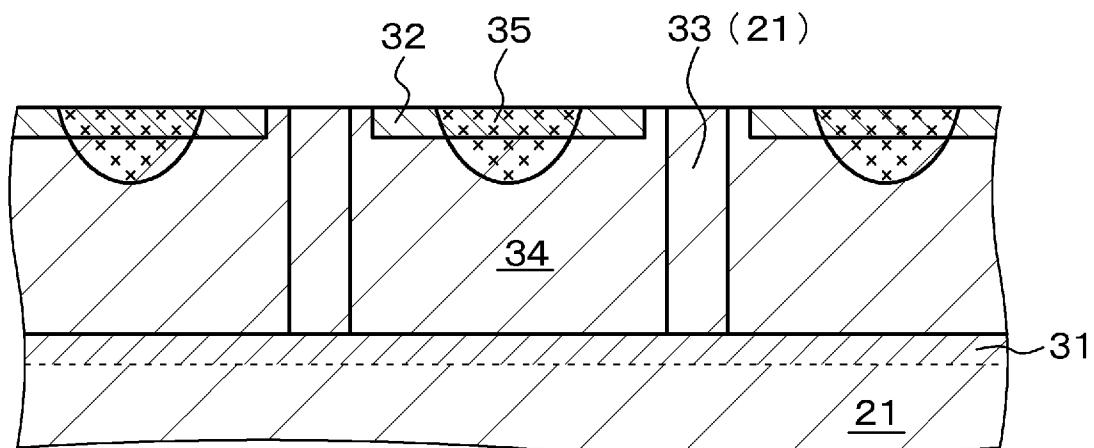
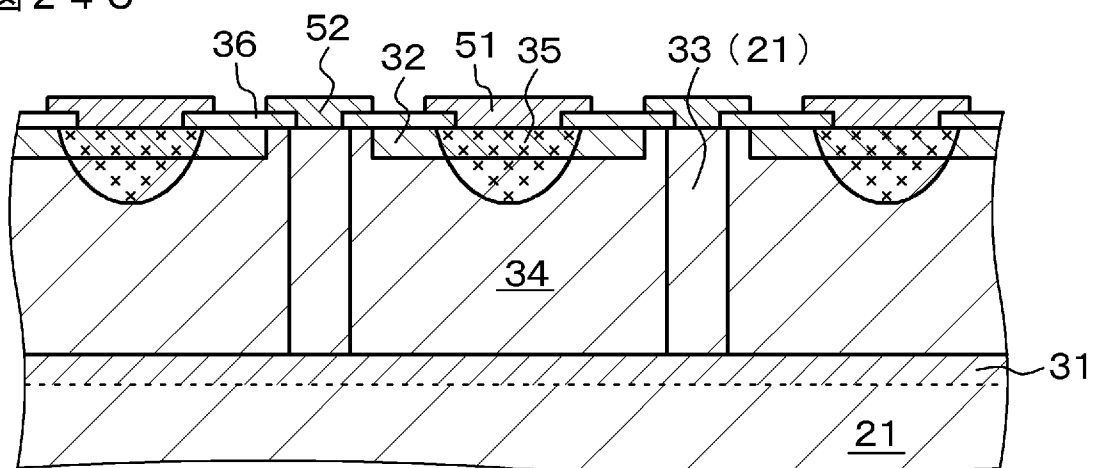


図 2 4 C



[図25]

図 2 5 A

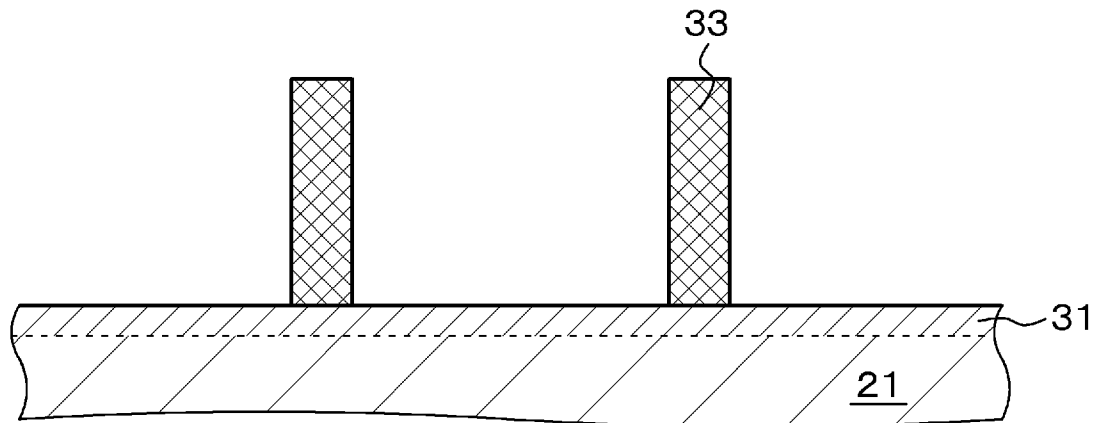


図 2 5 B

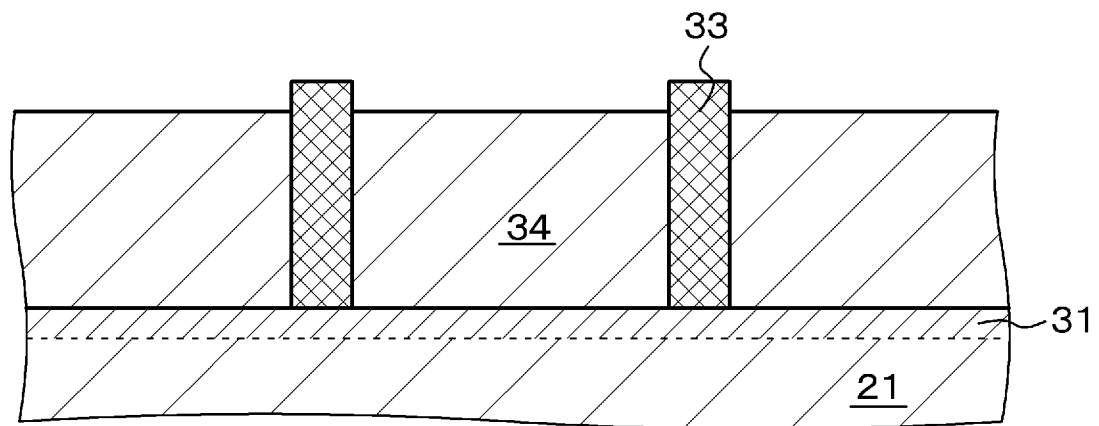
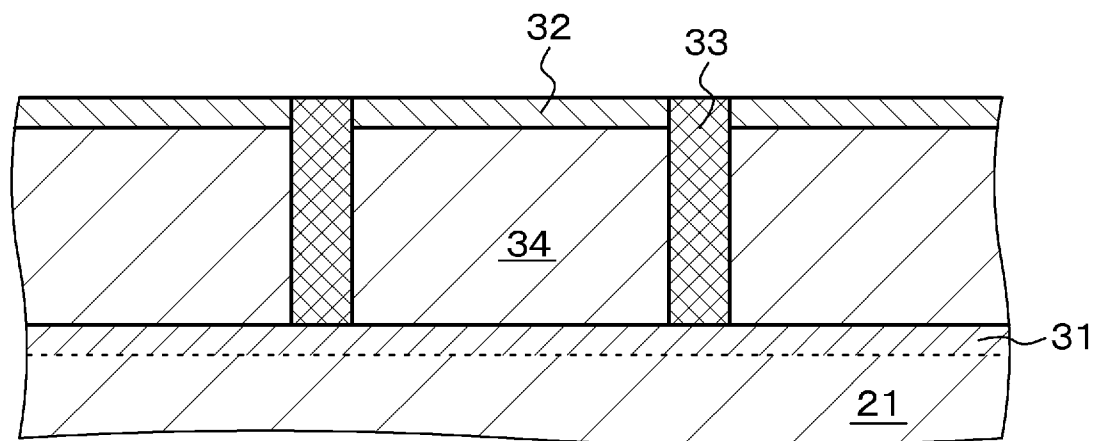


図 2 5 C



[図26]

図 2 6 A

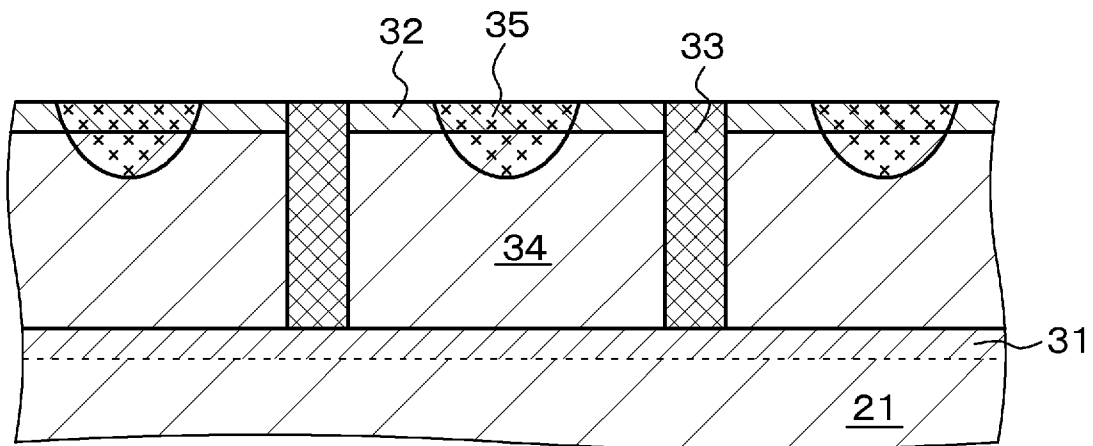


図 2 6 B

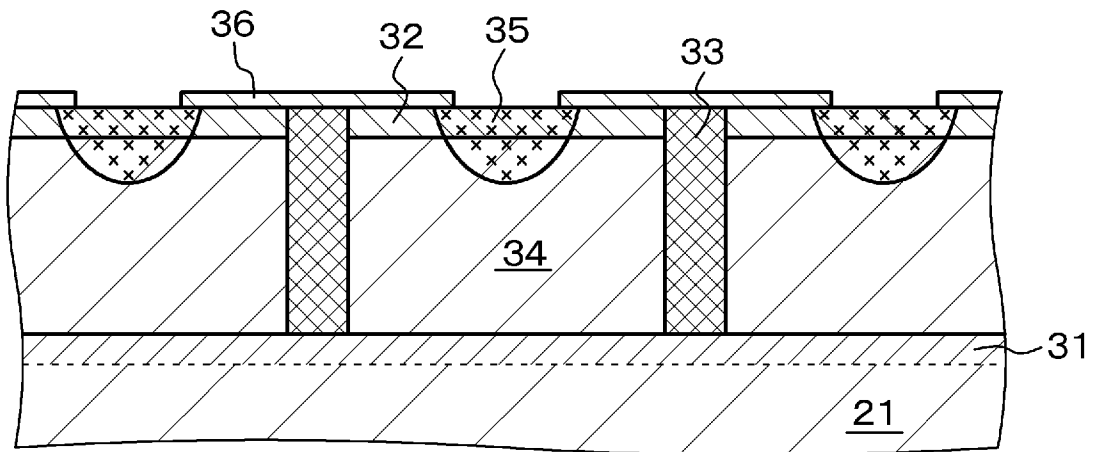
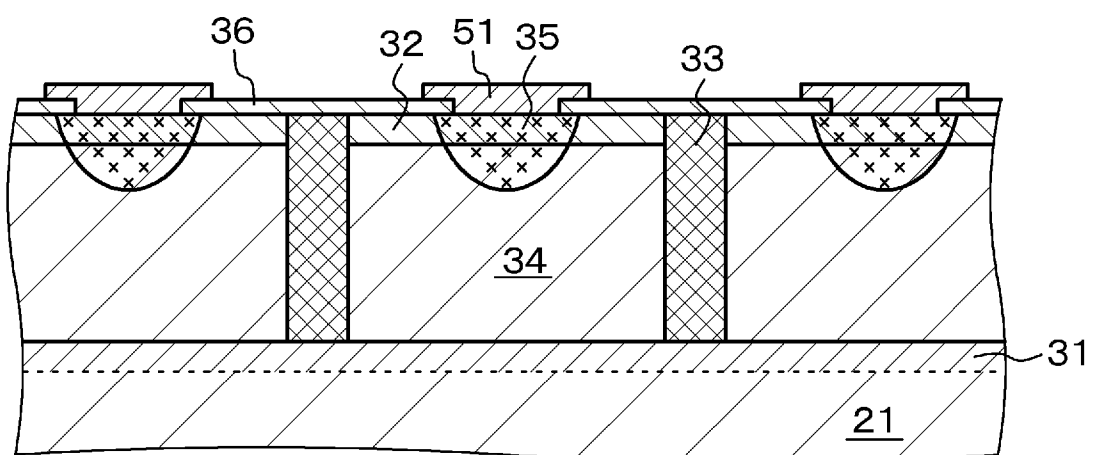


図 2 6 C



[図27]

図 2 7 A

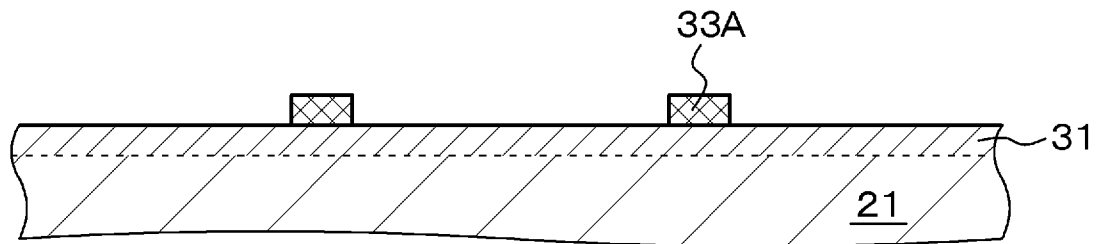


図 2 7 B

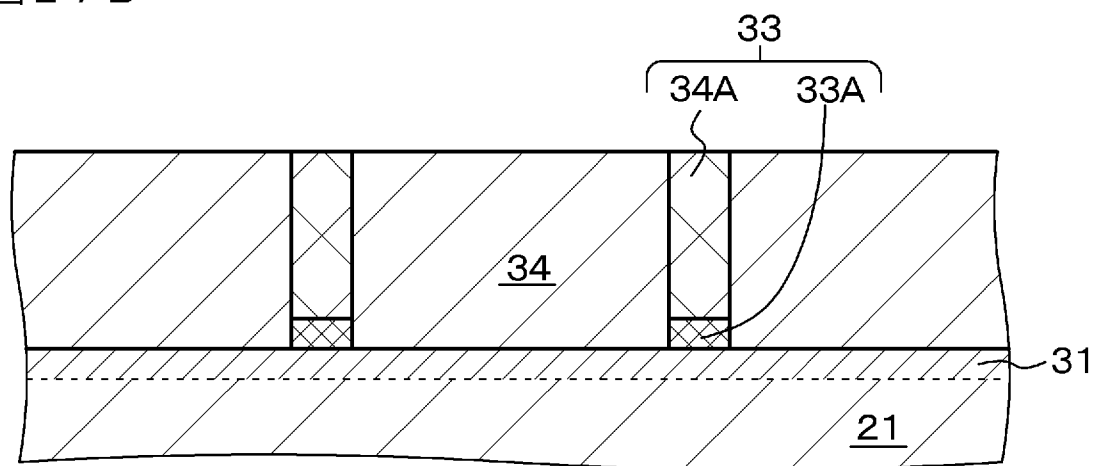
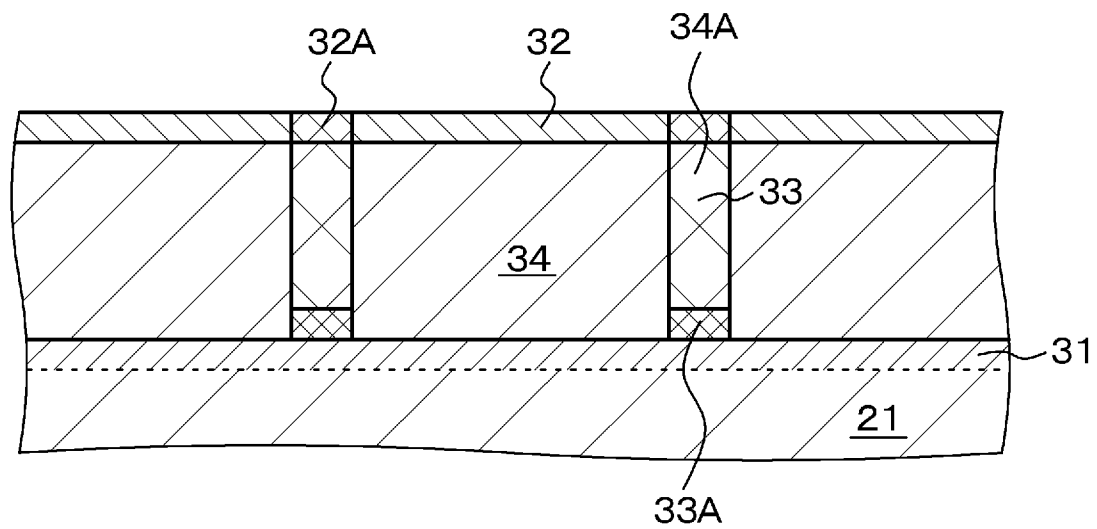


図 2 7 C



[図28]

図 28 A

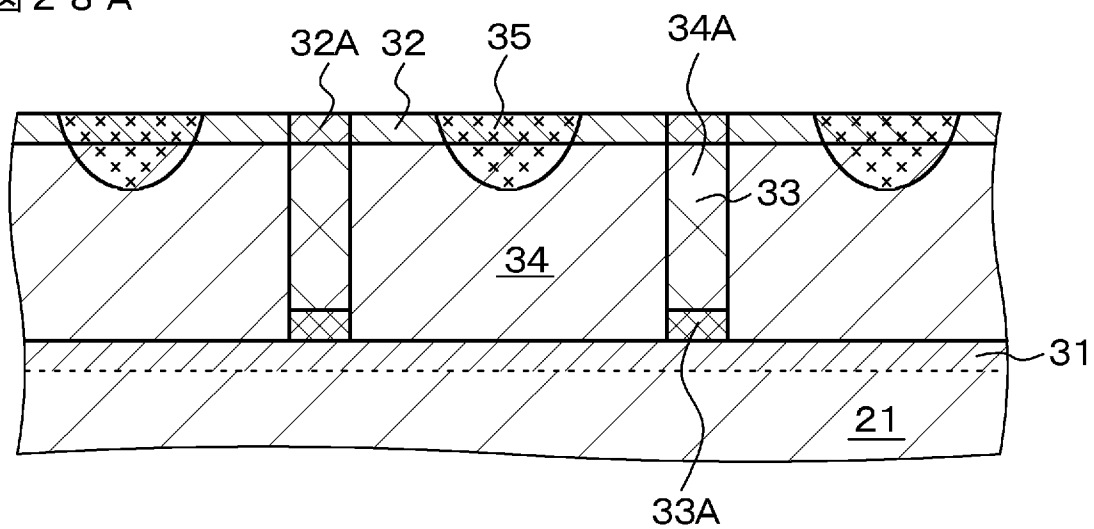


図 28 B

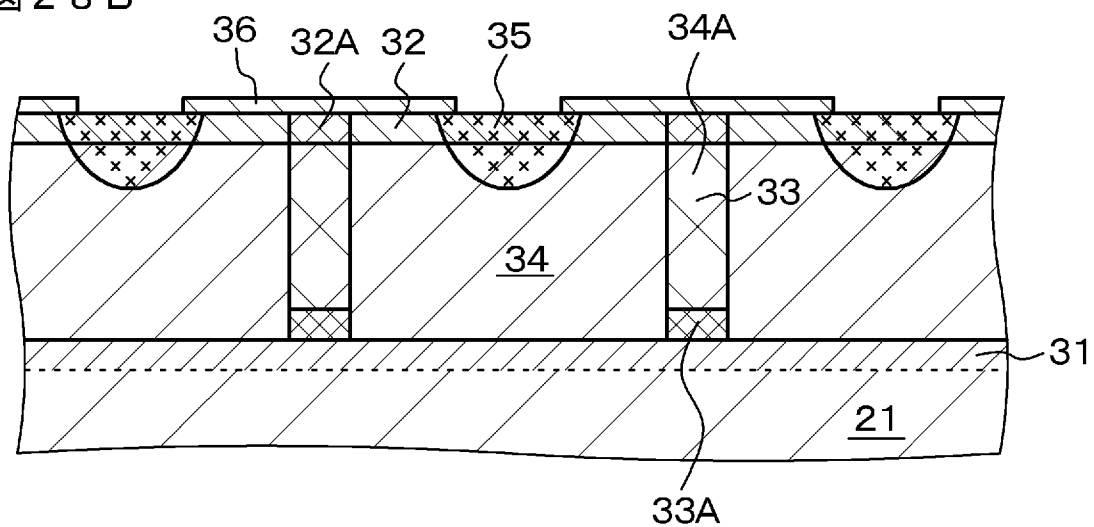
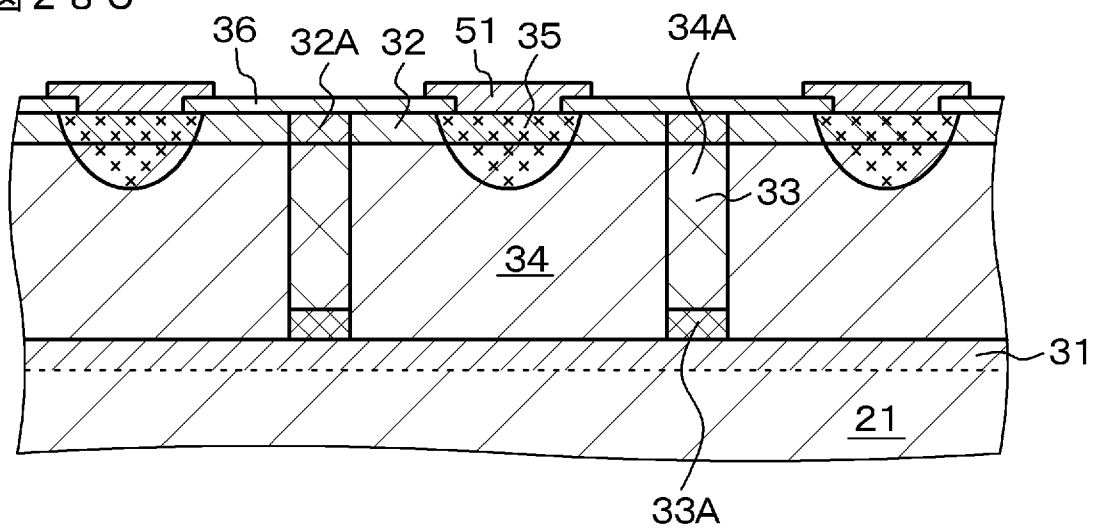


図 28 C



[図29]

図 29 A

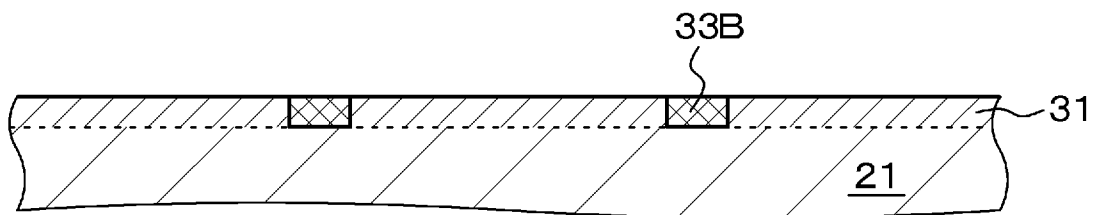


図 29 B

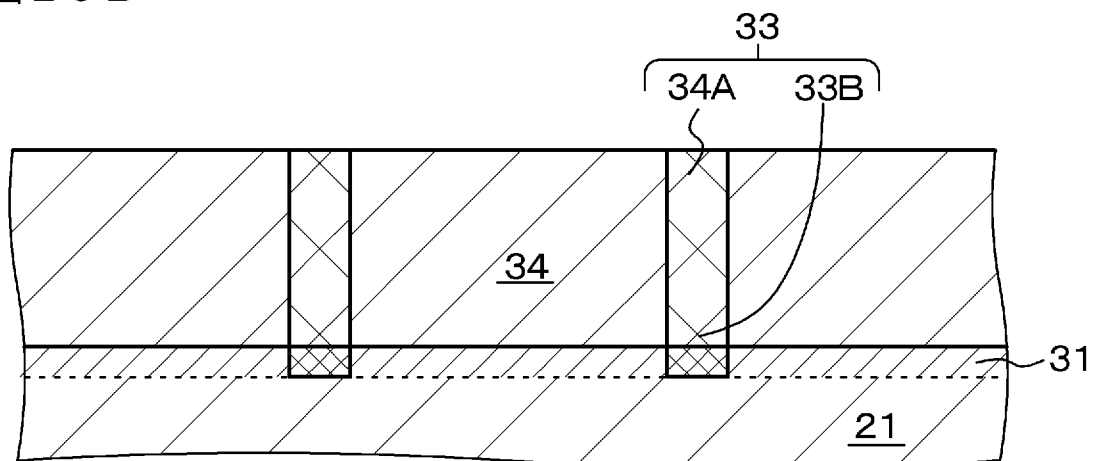
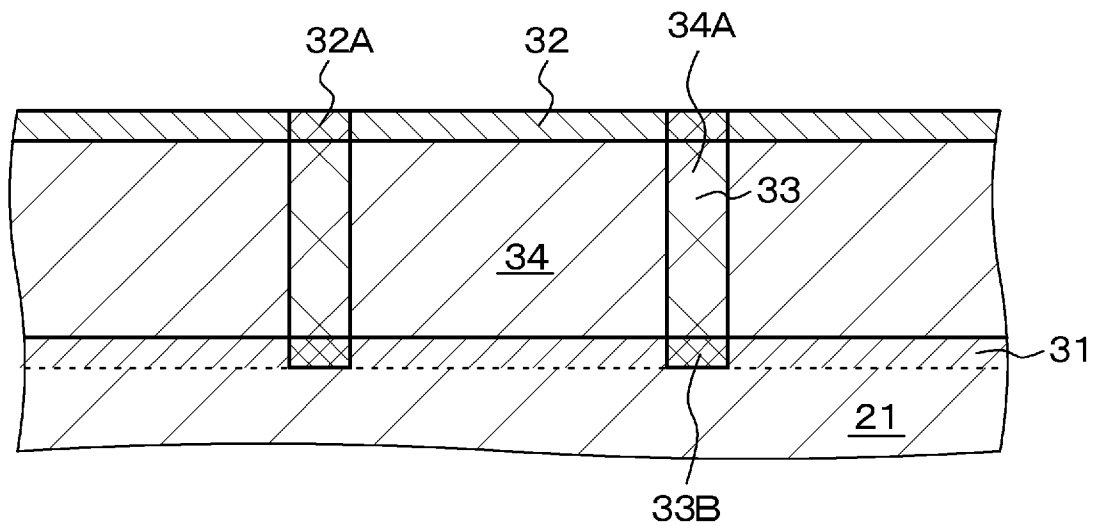


図 29 C



[図30]

図30A

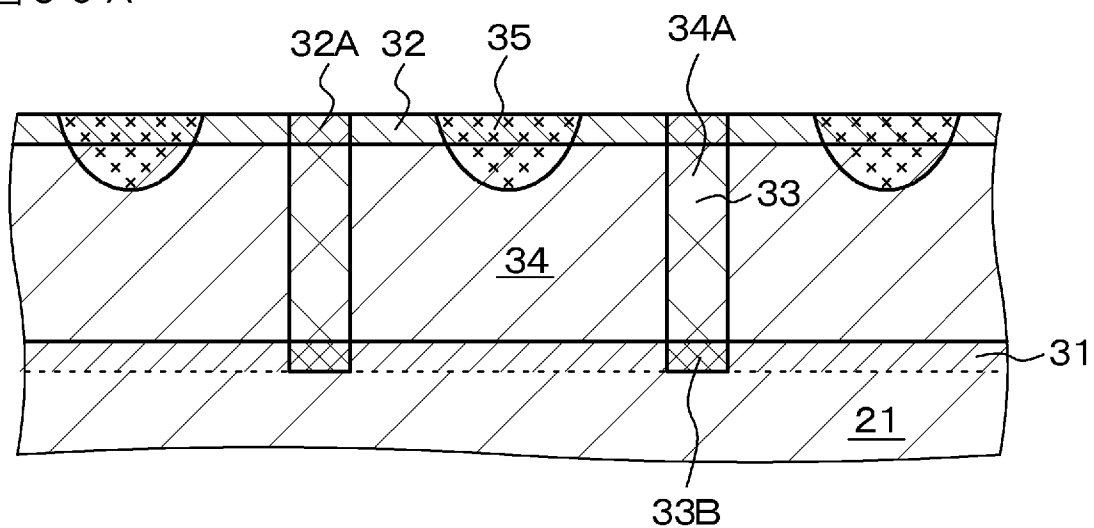


図30B

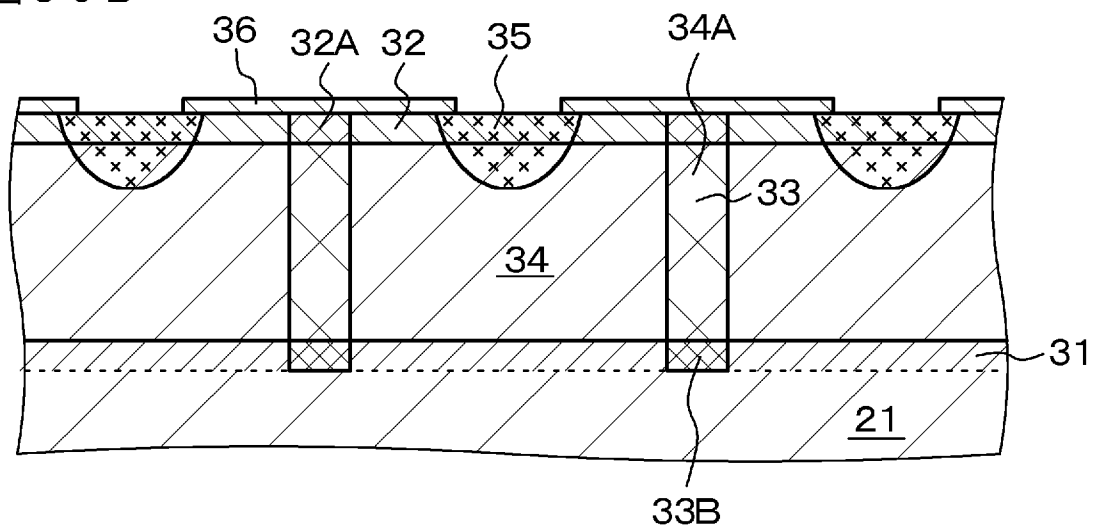
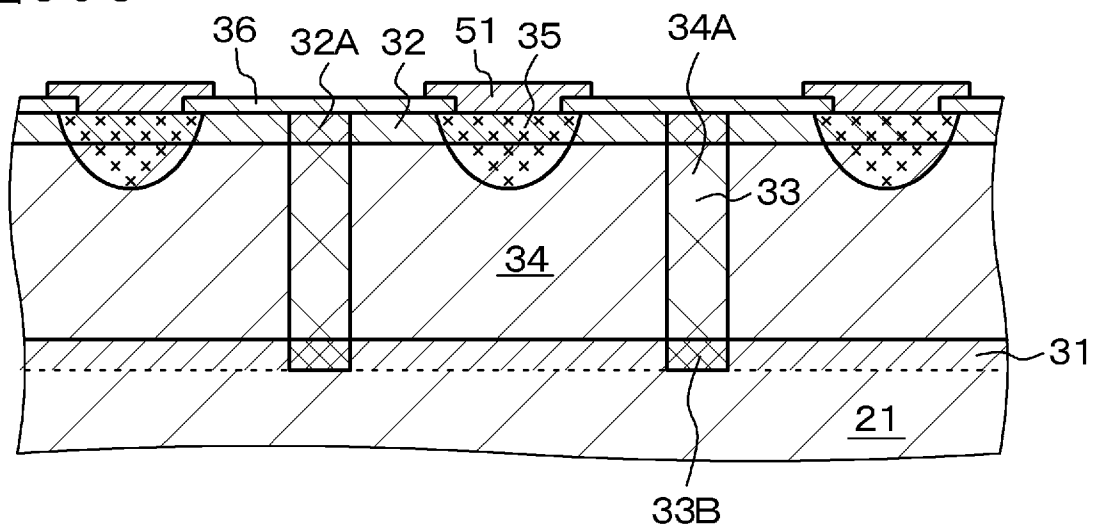


図30C



[図31]

図 3 1 A

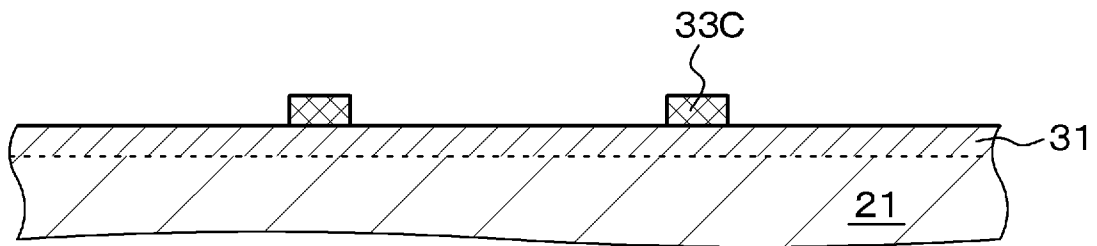


図 3 1 B

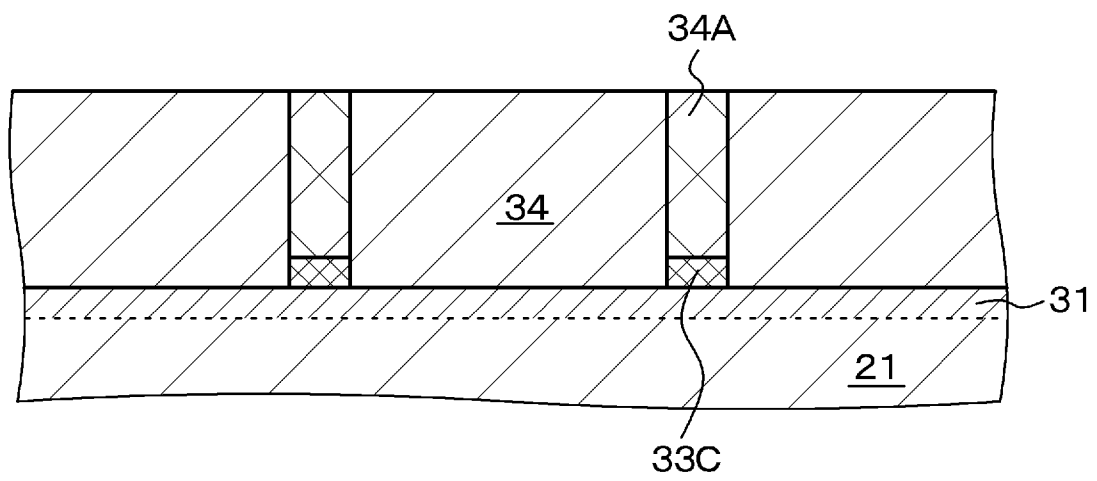
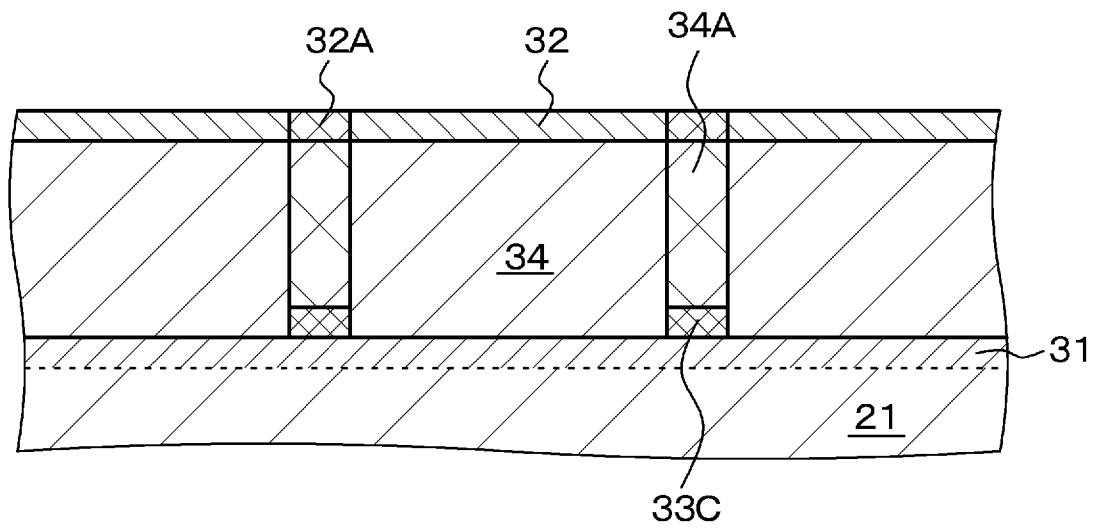


図 3 1 C



[図32]

図 3 2 A

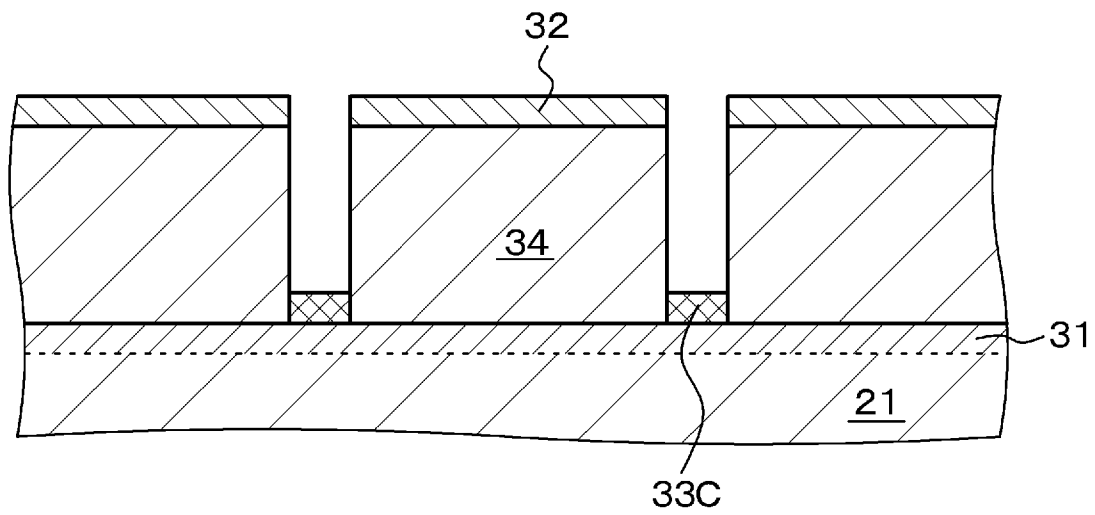


図 3 2 B

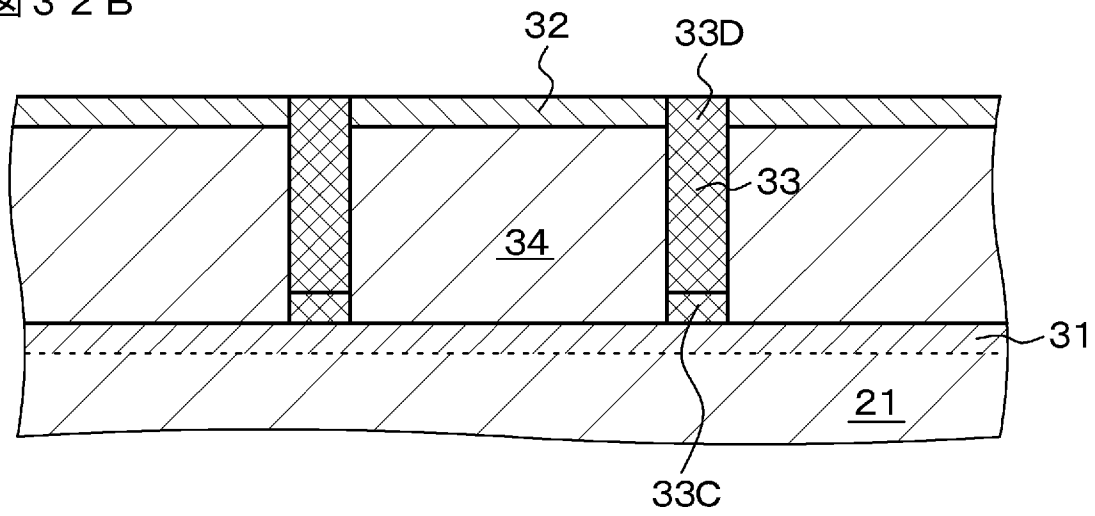
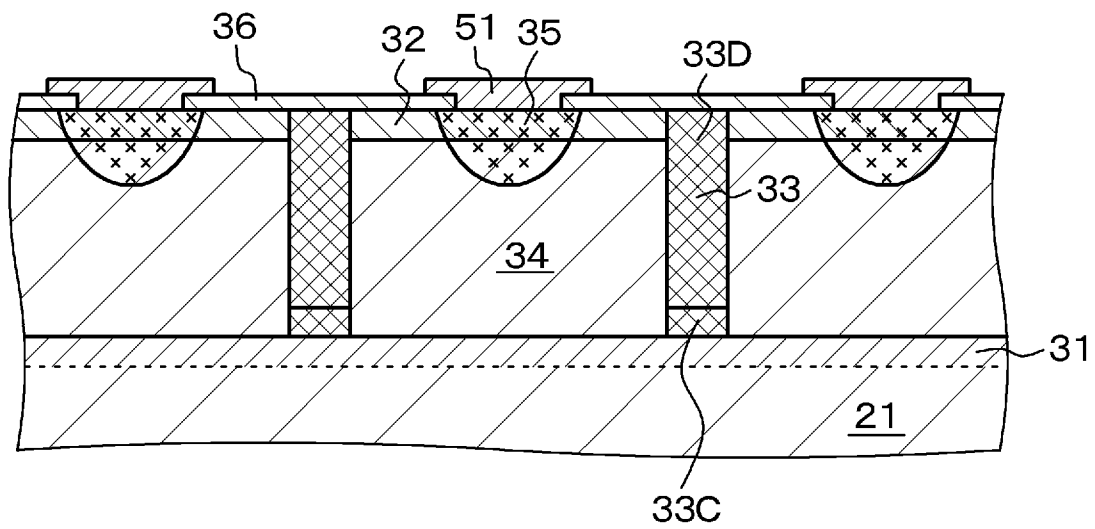


図 3 2 C



[図33]

図 3 3 A

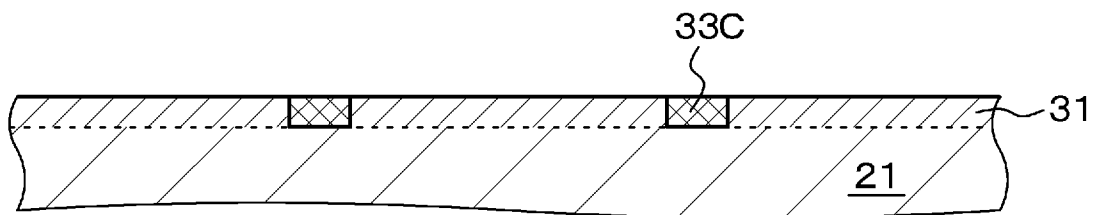


図 3 3 B

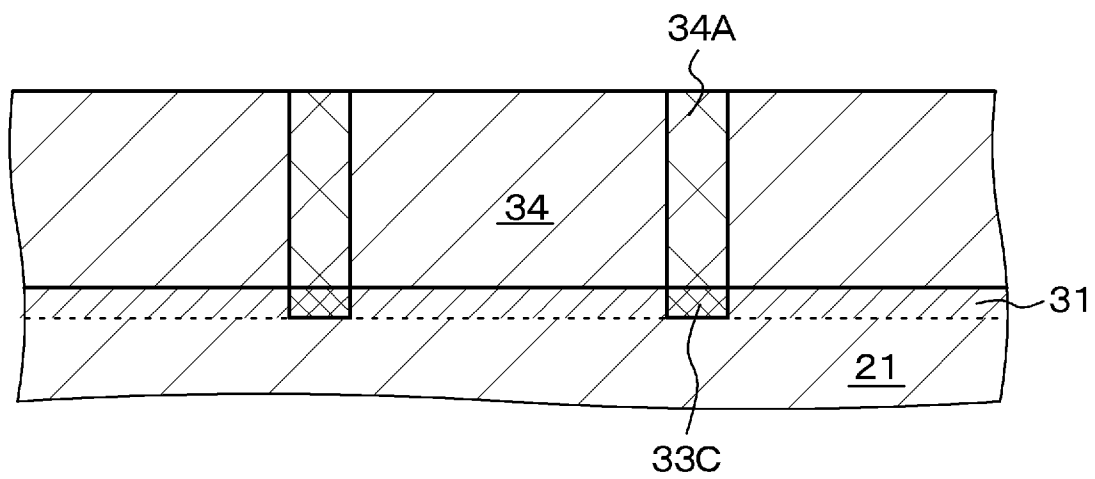
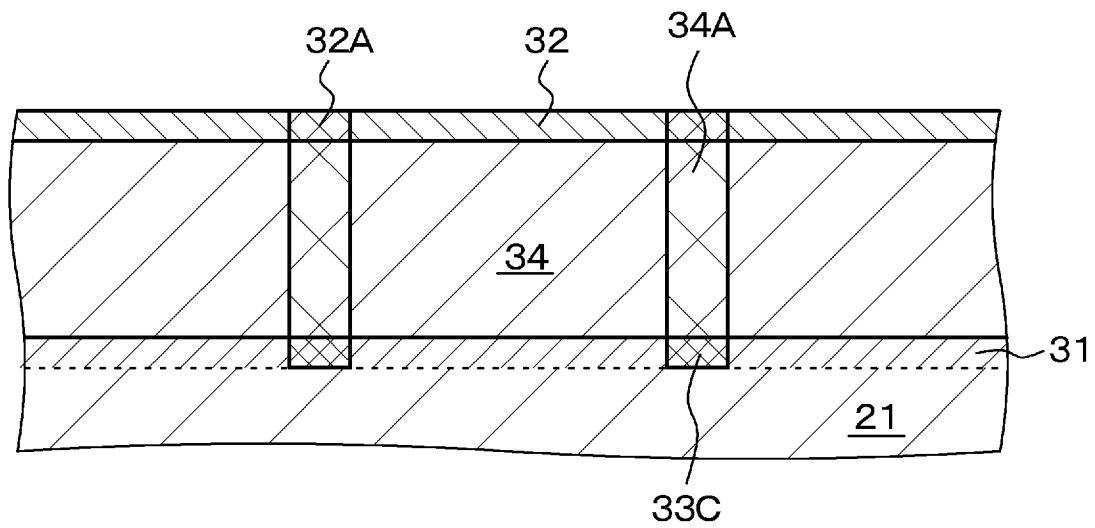


図 3 3 C



[図34]

図 3 4 A

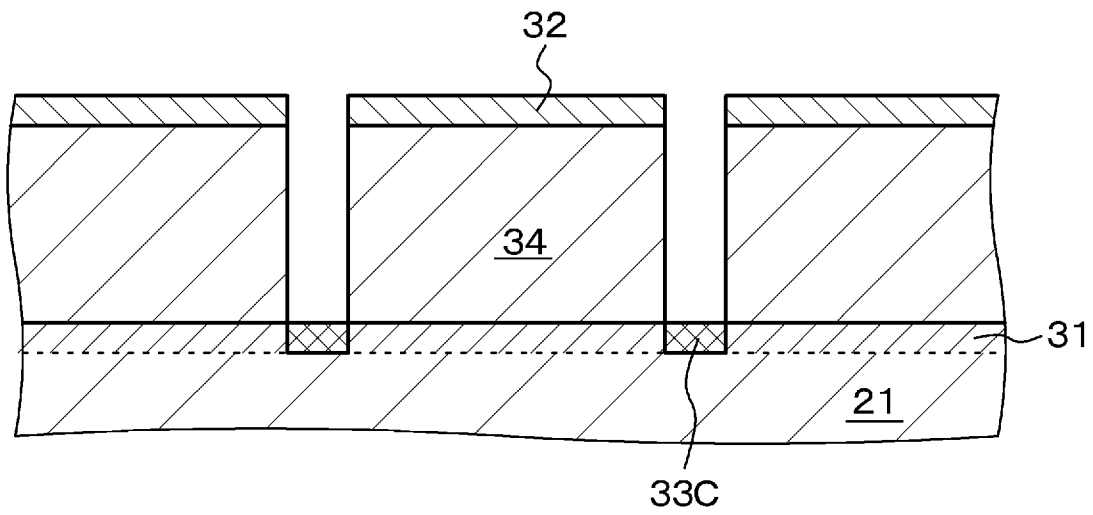


図 3 4 B

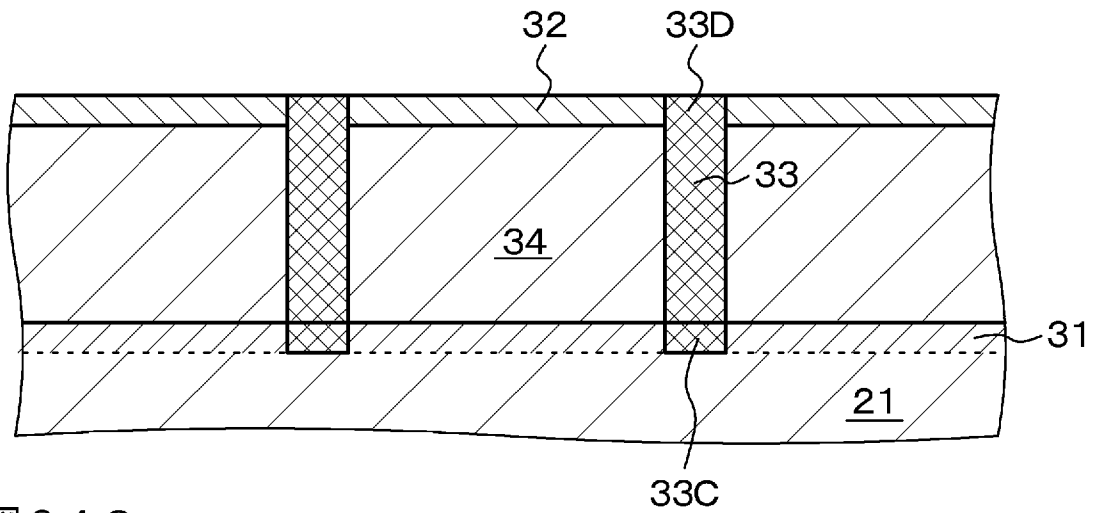
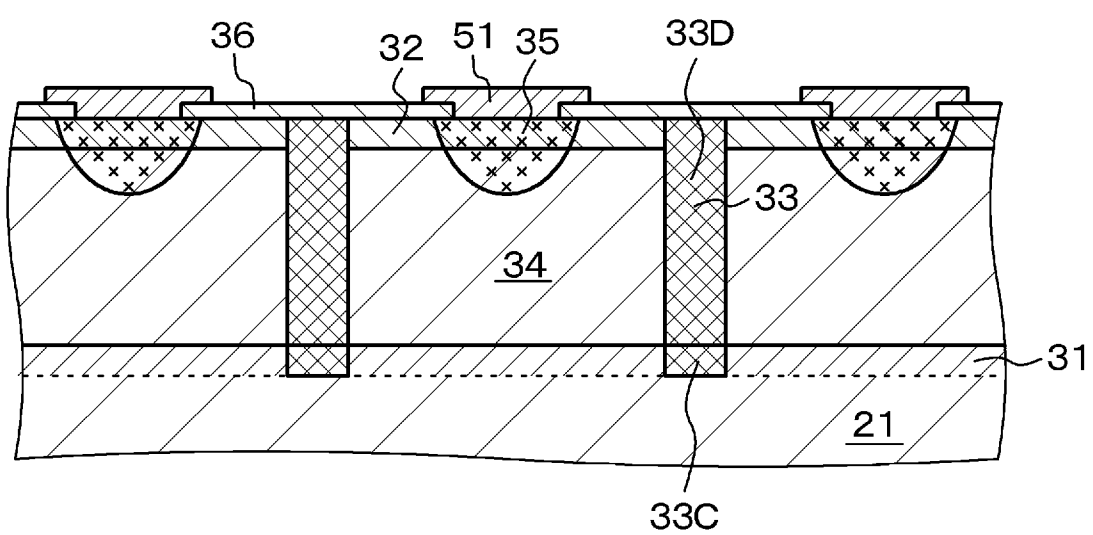


図 3 4 C



[図35]

図 3 5 A

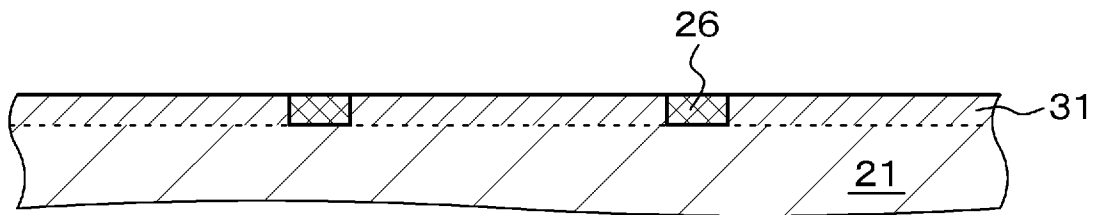


図 3 5 B

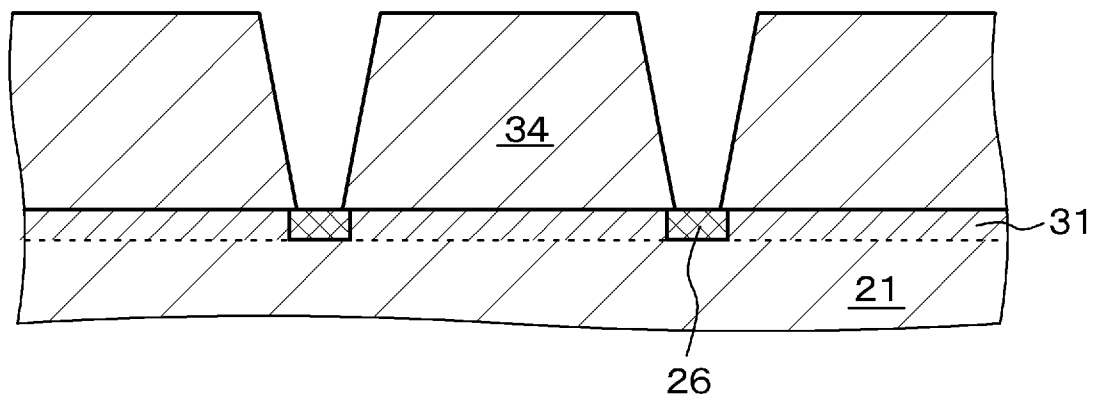
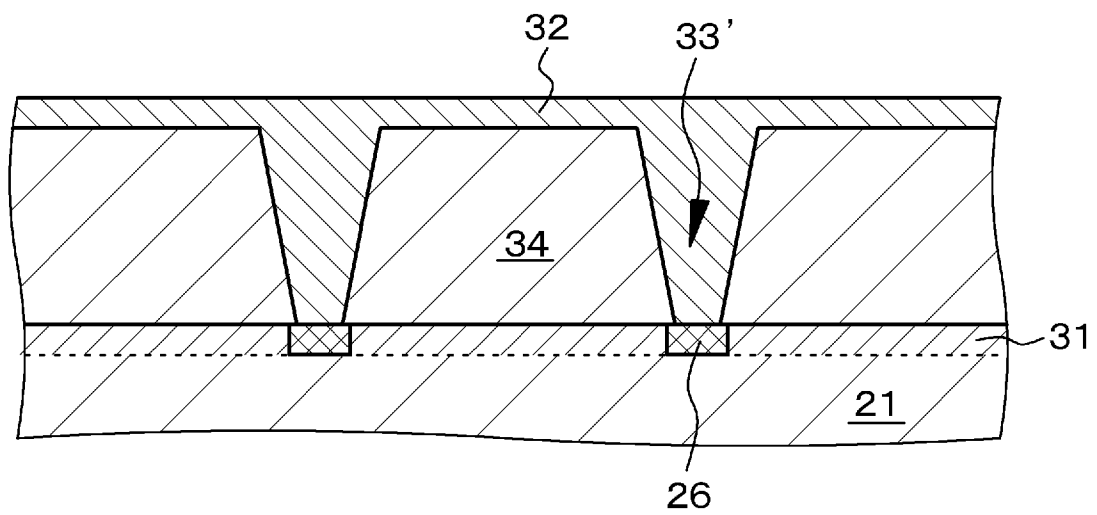


図 3 5 C



[図37]

図 3 7 A

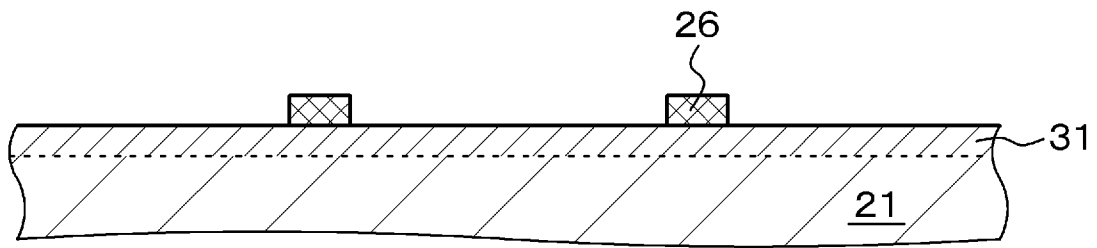


図 3 7 B

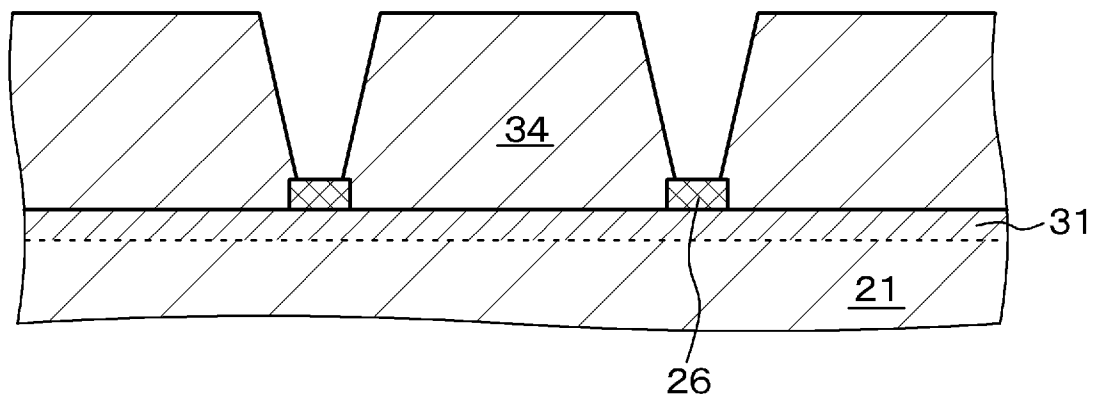


図 3 7 C

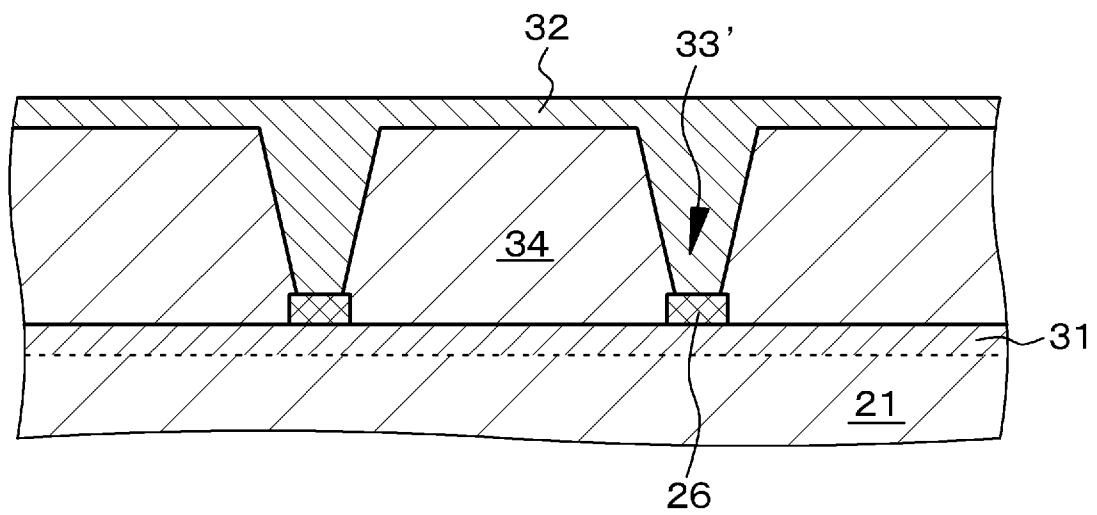
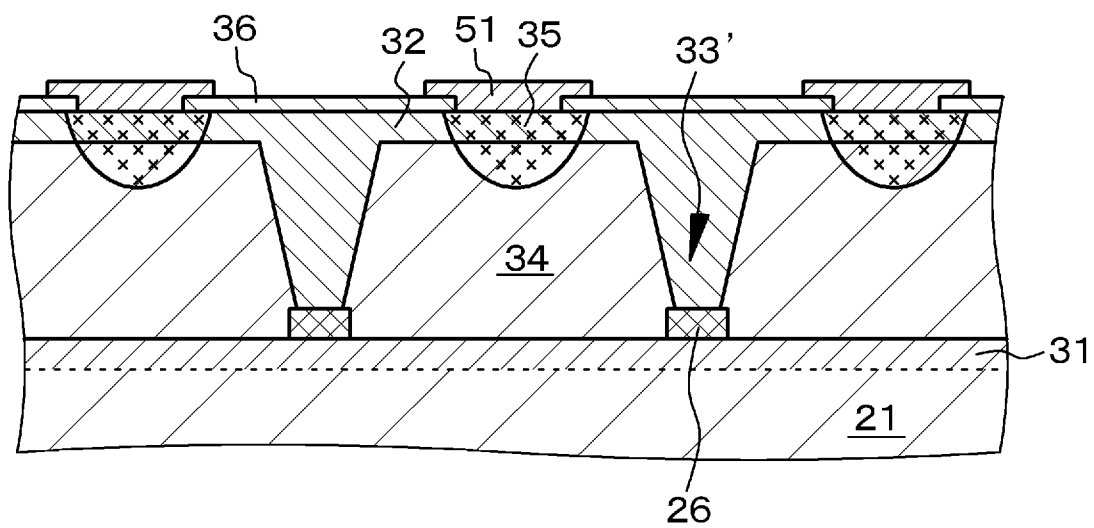
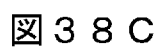
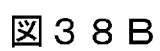
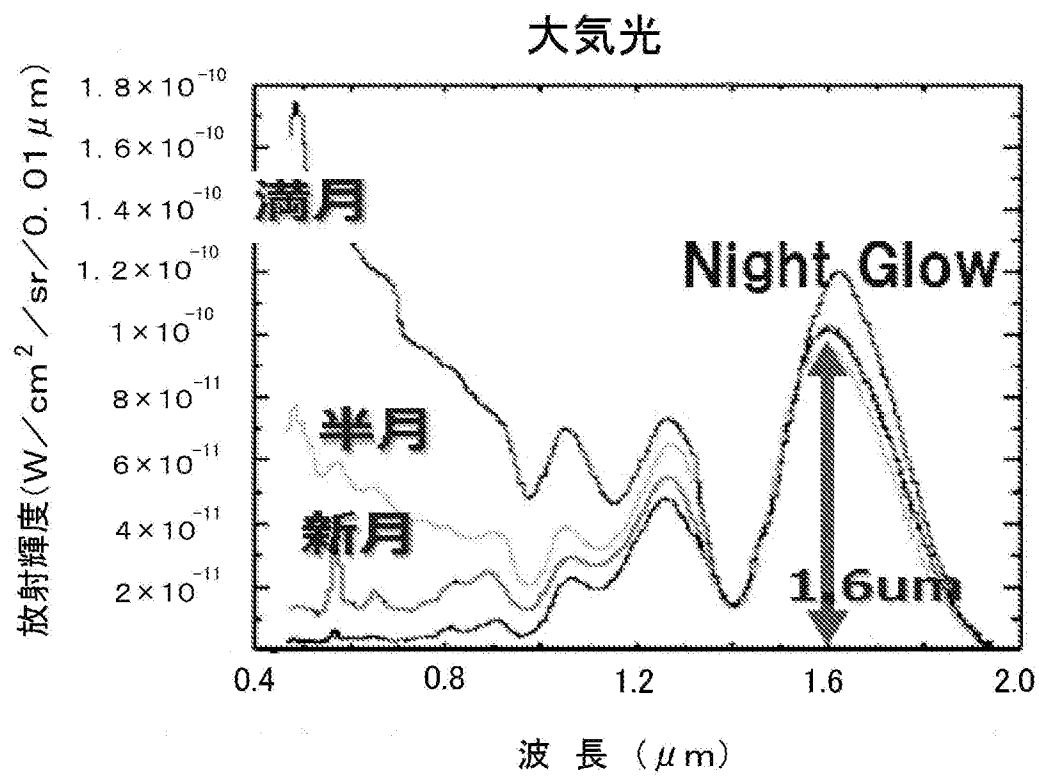


图 38A



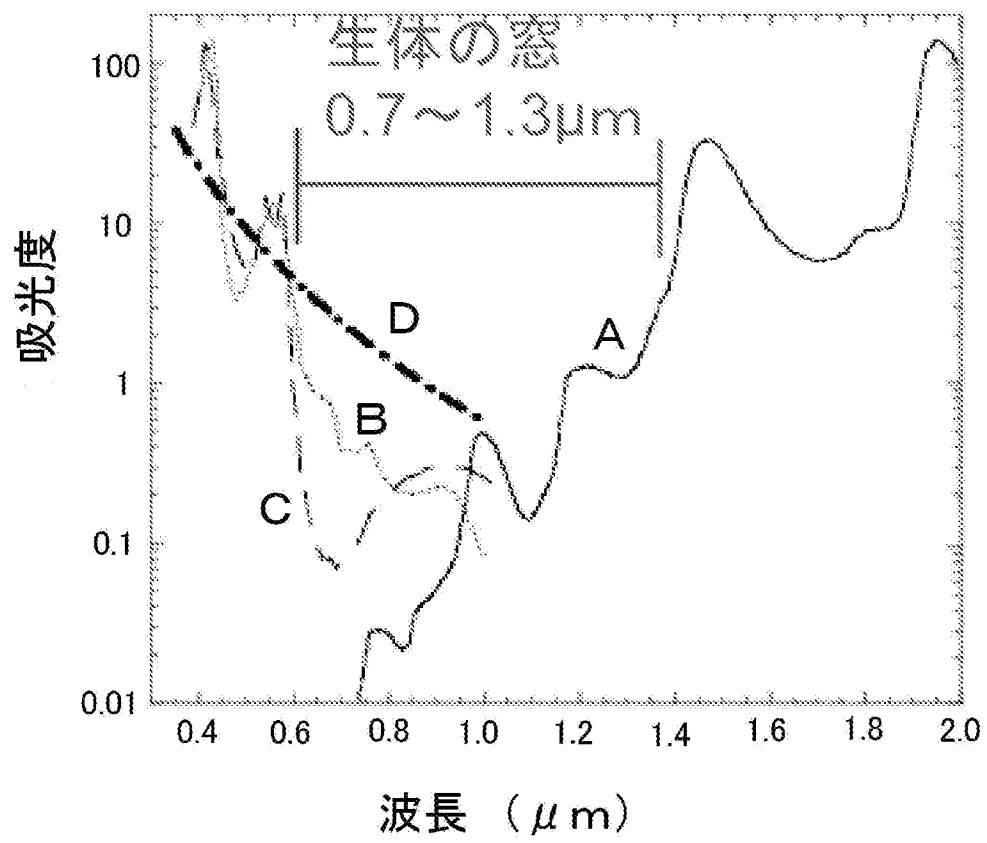
[図39]

図39



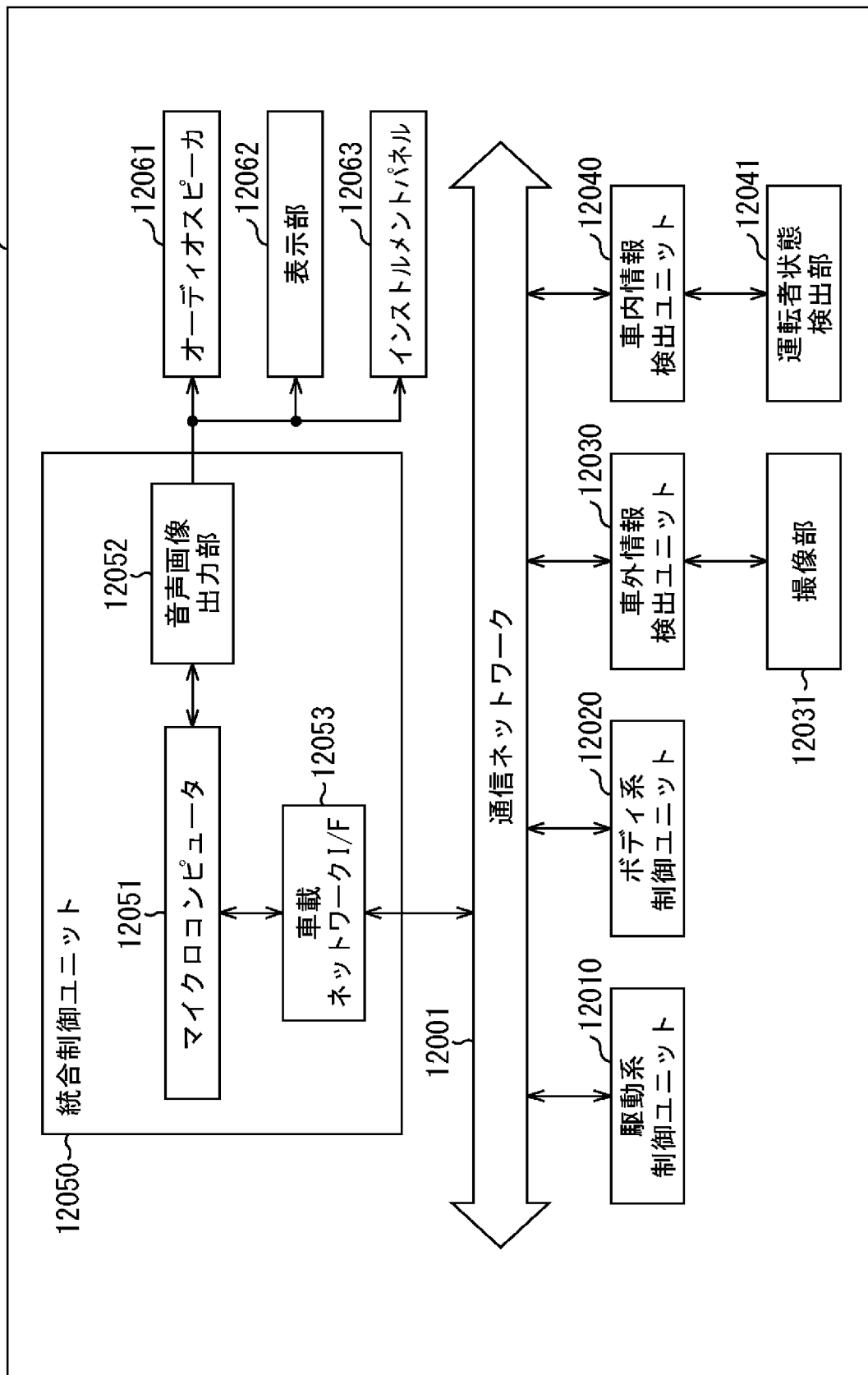
[図40]

図40



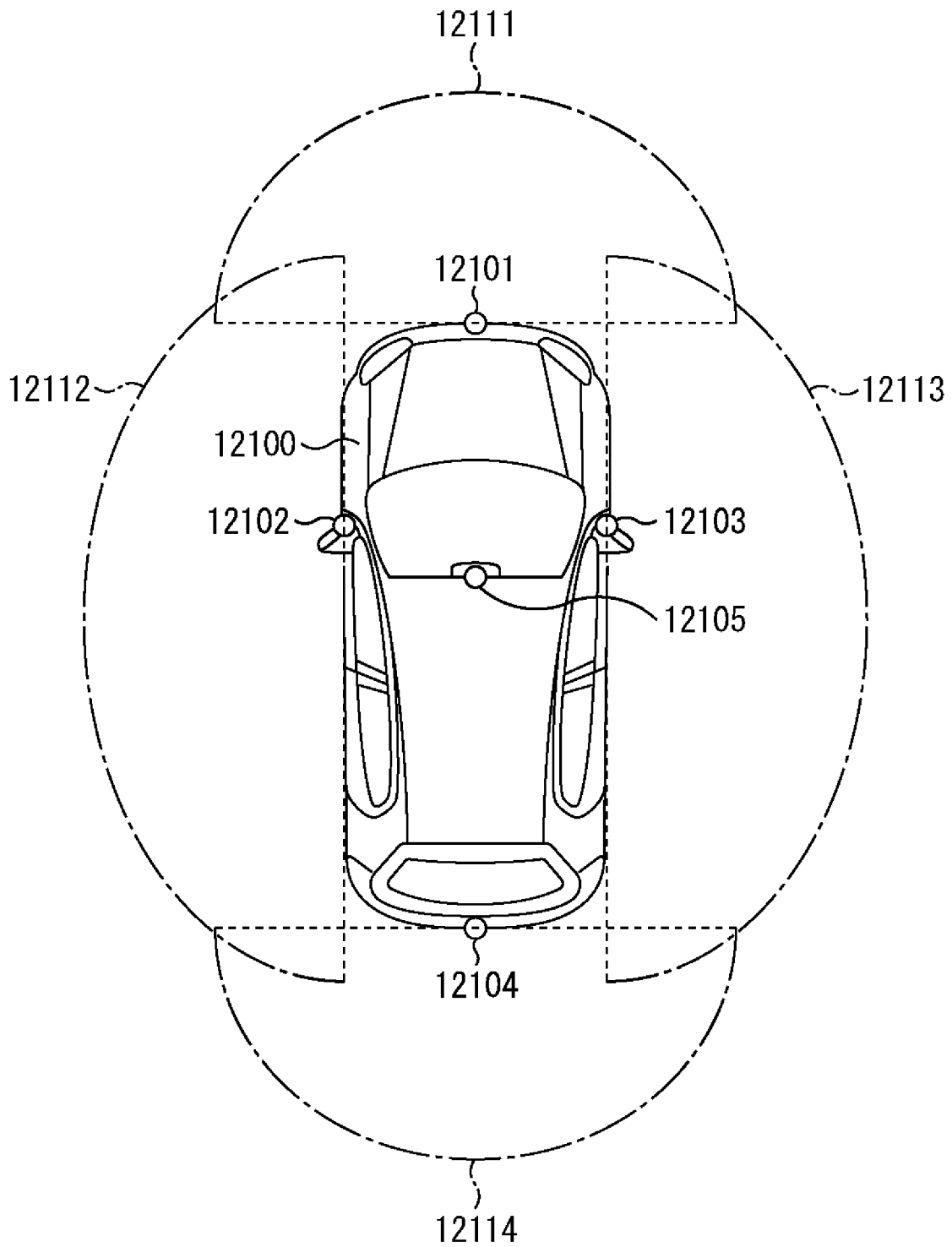
[図41]

図41



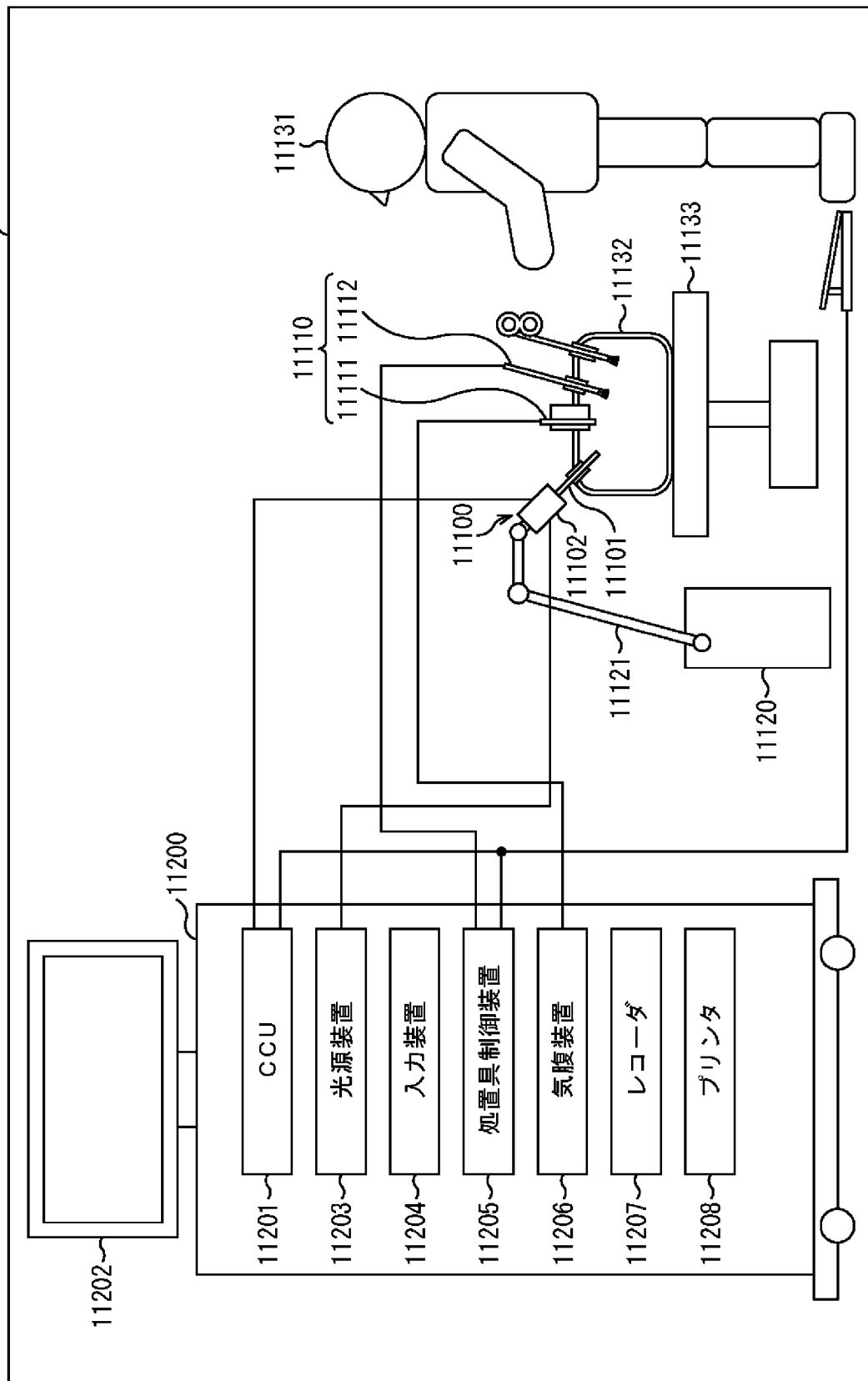
[図42]

図42



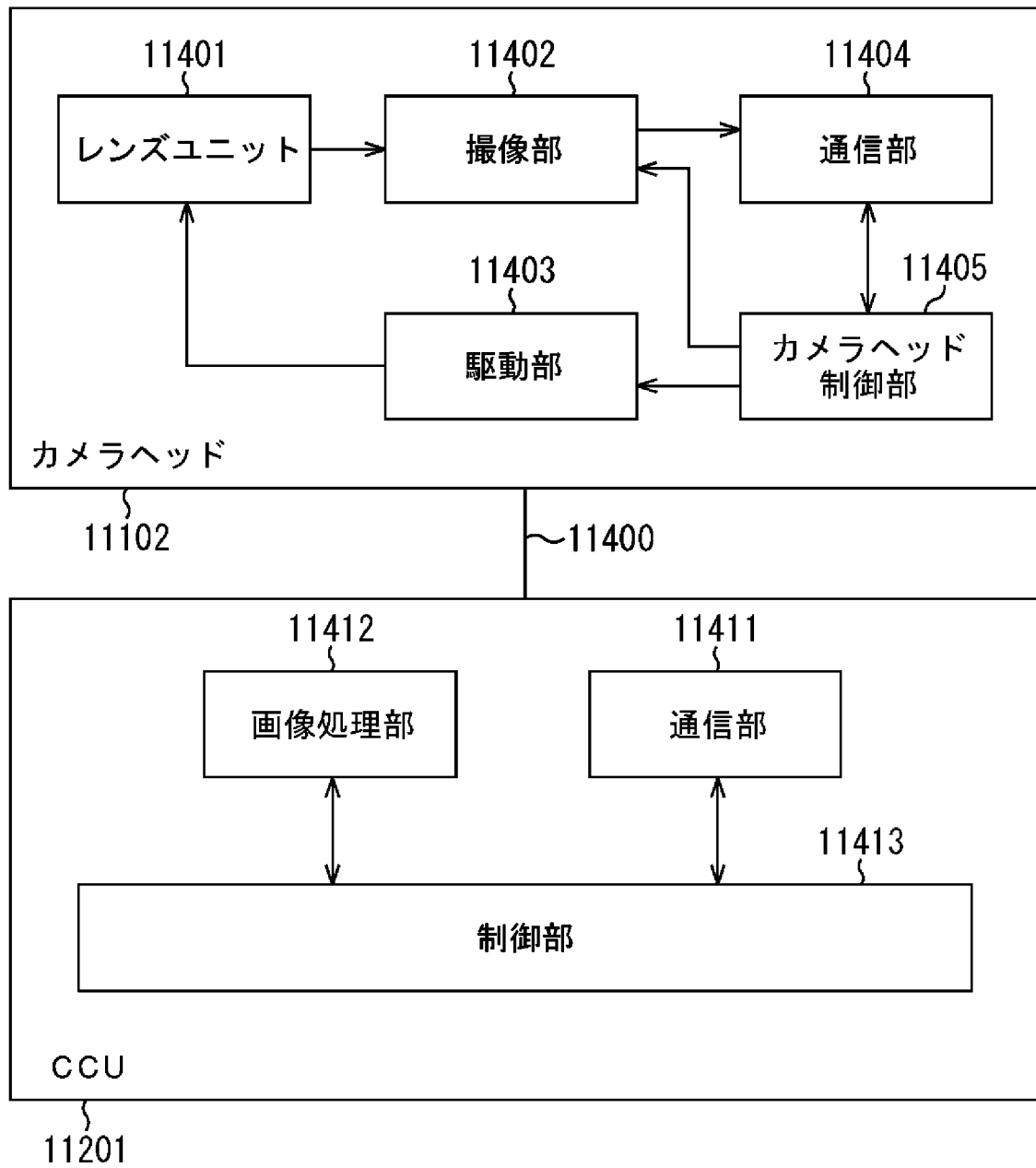
[図43]

図43



[図44]

図44



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/004578

A. CLASSIFICATION OF SUBJECT MATTER

H01L27/146(2006.01)i, H01L31/10(2006.01)i, H04N5/369(2011.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L27/146, H01L31/10, H04N5/369

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 7-14996 A (Mitsubishi Electric Corp.), 17 January 1995 (17.01.1995), paragraphs [0030] to [0086]; fig. 1 to 24	1-2, 4, 7, 10-11, 14-17, 20
Y	& US 5602414 A column 6, line 26 to column 16, line 67 & GB 2284930 A	2-10, 12-13, 17-21
X	JP 2-58878 A (NEC Corp.), 28 February 1990 (28.02.1990),	1, 10-11, 14-16
Y	page 2, lower left column, line 12 to page 4, upper left column, line 8 (Family: none)	2-10, 12-13, 17-21

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
24 April 2017 (24.04.17)

Date of mailing of the international search report
09 May 2017 (09.05.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/004578

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2005-286004 A (Hamamatsu Photonics Kabushiki Kaisha),	1-2, 11,
Y	13 October 2005 (13.10.2005), paragraphs [0033] to [0084]; fig. 1 to 14 & US 2008/0006894 A1 paragraphs [0074] to [0137] & WO 2005/093857 A1 & EP 1742276 A1 & KR 10-2007-0004918 A & CN 1938867 A & TW 200537701 A	14-16, 21 2-10, 12-13, 17-21
Y	JP 6-326342 A (NEC Corp.), 25 November 1994 (25.11.1994), paragraphs [0013] to [0035]; fig. 1 to 2 (Family: none)	18, 21
Y	JP 2011-14896 A (Sumitomo Chemical Co., Ltd.), 20 January 2011 (20.01.2011), paragraphs [0020] to [0073]; fig. 1 to 10 & US 2012/0068207 A1 paragraphs [0048] to [0101] & WO 2010/140370 A1 & TW 201108406 A & CN 102449785 A & KR 10-2012-0035144 A	19, 21

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L27/146(2006.01)i, H01L31/10(2006.01)i, H04N5/369(2011.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L27/146, H01L31/10, H04N5/369

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 7-14996 A（三菱電機株式会社）1995.01.17, 段落[0030]－[0086]及び図1－24	1-2, 4, 7, 10- 11, 14-17, 20
Y	& US 5602414 A, 第6欄26行－第16欄67行 & GB 2284930 A	2-10, 12-13, 17-21
X	JP 2-58878 A（日本電気株式会社）1990.02.28, 第2頁左下欄12行－第4頁左上欄8行（ファミリーなし）	1, 10-11, 14- 16
Y		2-10, 12-13, 17-21

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

24.04.2017

国際調査報告の発送日

09.05.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

安田 雅彦

5 F

9447

電話番号 03-3581-1101 内線 3514

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2005-286004 A (浜松ホトニクス株式会社) 2005. 10. 13, 段落[0033]－[0084]及び図 1－14	1-2, 11, 14-16 , 21
Y	& US 2008/0006894 A1, 段落[0074]－[0137] & WO 2005/093857 A1 & EP 1742276 A1 & KR 10-2007-0004918 A & CN 1938867 A & TW 200537701 A	2-10, 12-13, 17-21
Y	JP 6-326342 A (日本電気株式会社) 1994. 11. 25, 段落[0013]－[0035]及び図 1－2 (ファミリーなし)	18, 21
Y	JP 2011-14896 A (住友化学株式会社) 2011. 01. 20, 段落[0020]－[0073]及び図 1－10 & US 2012/0068207 A1, 段落[0048]－[0101] & WO 2010/140370 A1 & TW 201108406 A & CN 102449785 A & KR 10-2012-0035144 A	19, 21