

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2025 年 6 月 5 日 (05.06.2025)



(10) 国际公布号
WO 2025/112978 A1

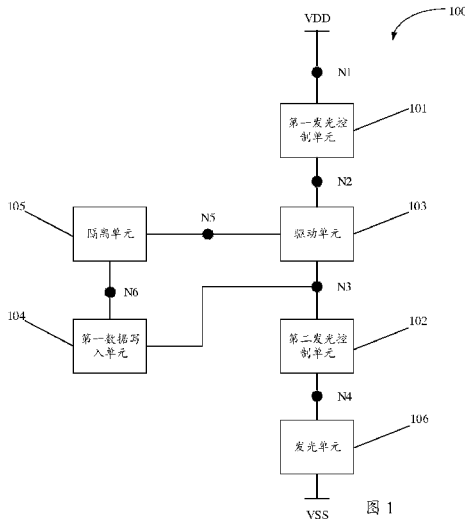
- (51) 国际专利分类号:
G09G 3/3225 (2016.01)
- (21) 国际申请号: PCT/CN2024/126156
- (22) 国际申请日: 2024 年 10 月 21 日 (21.10.2024)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
202311622386.5 2023 年 11 月 30 日 (30.11.2023) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号 100015 (CN)。成都京东方光电科技有限公司 (CHENGDU BOE OPTOELECTRONICS

TECHNOLOGY CO., LTD.) [CN/CN]; 中国四川省成都市高新区 (西区) 合作路 1188 号 611731 (CN)。

- (72) 发明人: 青海刚 (QING, Haigang); 中国北京市大兴区北京经济技术开发区地泽路 9 号 100176 (CN)。宋江 (SONG, Gukhwan); 中国北京市大兴区北京经济技术开发区地泽路 9 号 100176 (CN)。郑海 (ZHENG, Hai); 中国北京市大兴区北京经济技术开发区地泽路 9 号 100176 (CN)。王本莲 (WANG, Benlian); 中国北京市大兴区北京经济技术开发区地泽路 9 号 100176 (CN)。胡明 (HU, Ming); 中国北京市大兴区北京经济技术开发区地泽路 9 号 100176 (CN)。邱海军

(54) Title: DISPLAY PANEL, DRIVING METHOD, DRIVING CIRCUIT, AND DISPLAY DEVICE

(54) 发明名称: 显示面板、驱动方法、驱动电路及显示装置



- 101 First light-emitting control unit
102 Second light-emitting control unit
103 Driving unit
104 First data writing unit
105 Isolation unit
106 Light-emitting unit

图 1

(57) Abstract: A display panel, a driving method, a driving circuit, and a display device (1000). The display panel comprises: a plurality of pixel circuits (100). Each pixel circuit (100) comprises: a first light-emitting control unit (101) electrically connected between a first node (N1) and a second node (N2); a second light-emitting control unit (102) electrically connected between a third node (N3) and a fourth node (N4); a driving unit (103) separately electrically connected to the second node (N2), the third node (N3), and a fifth node (N5); a first data writing unit (104) electrically connected between the third node (N3) and a sixth node (N6) and comprising an oxide transistor; an isolation unit (105) electrically connected between the fifth node (N5) and the sixth node (N6) and comprising a polycrystalline silicon transistor; and a light-emitting unit (106) having one end electrically connected to the fourth node (N4) and the other end used for receiving a second driving signal (VSS).

(57) 摘要: 一种显示面板、驱动方法、驱动电路及显示装置 (1000), 其中, 显示面板包括: 多个像素电路 (100), 像素电路 (100) 包括: 第一发光控制单元 (101), 电连接于第一节点 (N1) 和第二节点 (N2) 之间; 第二发光控制单元 (102), 电连接于第三节点 (N3) 和第四节点 (N4) 之间; 驱动单元 (103), 分别与第二节点 (N2)、第三节点 (N3) 和第五节点 (N5) 电连接; 第一数据写入单元 (104), 电连接于第三节点 (N3) 和第六节点 (N6) 之间, 包括氧化物晶体管, 隔离单元 (105) 电连接于第五节点 (N5) 和第六节点 (N6) 之间, 包括多晶硅晶体管; 发光单元 (106) 一端与第四节点 (N4) 电连接, 另一端用于接收第二驱动信号 (VSS)。

(QIU, Haijun); 中国北京市大兴区北京经济技术开发区地泽路9号 100176 (CN)。

(74) 代理人: 北京众达德权知识产权代理有限公司(BEIJING ZHONGDA DEQUAN IP AGENCY CO., LTD.); 中国北京市东城区建国门内大街18号9层办公楼二座912室 100005 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

显示面板、驱动方法、驱动电路及显示装置

相关申请的交叉引用

[0001] 本申请要求于 2023 年 11 月 30 日提交的申请号为 202311622386.5 的中国专利申请的优先权，其全部内容通过引用并入本文。

5 技术领域

[0002] 本公开涉及显示技术领域，尤其涉及一种显示面板、驱动方法、驱动电路及显示装置。

背景技术

[0003] 随着半导体显示技术的日渐成熟，如 AMOLED (Active-matrix organic light-emitting diode, 有源矩阵有机发光二极管) 和 OLED (Organic Light-Emitting Diode, 有机发光二极管) 等，而
10 针对现今多样化的市场需求，对显示屏幕的帧率、分辨率以及耐用性等方面都提出了更高的要求。

[0004] 采用 LTPS (Low Temperature Poly-Silicon, 低温多晶硅) 和氧化物技术相结合的工艺制作的像素电路，由于兼顾氧化物晶体管低漏电以及 LTPS 工艺成熟性高的特点从而得到广泛应用。但是，由于氧化物晶体管对温度、电压波动都比较敏感，因此容易发生特性偏移的问题，导致像素电路中的驱动电流发生变化，引起显示屏幕明暗不均，降低显示屏幕的显示效果。

15 发明内容

[0005] 本公开提供的显示面板、驱动方法、驱动电路及显示装置，能够改善像素电路中氧化物晶体管的特性偏移导致的显示屏幕明暗不均的现象。

[0006] 本公开实施例第一方面提供一种显示面板，包括多个像素电路，所述像素电路包括：

[0007] 第一发光控制单元，所述第一发光控制单元电连接于第一节点和第二节点之间，所述第一
20 节点用于接收第一驱动信号；

[0008] 第二发光控制单元，所述第二发光控制单元电连接于第三节点和第四节点之间；

[0009] 驱动单元，所述驱动单元分别与所述第二节点、所述第三节点和第五节点电连接；

[0010] 第一数据写入单元，所述第一数据写入单元电连接于所述第三节点和第六节点之间，所述
第一数据写入单元包括氧化物晶体管；

[0011] 隔离单元，所述隔离单元电连接于所述第五节点和所述第六节点之间，所述隔离单元包括
多晶硅晶体管；

[0012] 发光单元，所述发光单元的一端与所述第四节点电连接，另一端用于接收第二驱动信号；

[0013] 其中，所述第一数据写入单元和所述隔离单元存在同时导通的第一时间段，且在所述第一
时间段之后所述隔离单元先于所述第一数据单元断开。

[0014] 在一些实施方式中，所述第一数据写入单元的氧化物晶体管在所述第一时间段处于饱和区。

[0015] 在一些实施方式中，所述第一数据写入单元的氧化物晶体管为 N 型；

[0016] 所述隔离单元的多晶硅晶体管为 P 型；

[0017] 其中，在所述第一时间段之前，所述氧化物晶体管的栅极信号的上升沿位于所述多晶硅晶
体管的栅极信号的下降沿之前；

[0018] 在所述第一时间段之后，所述氧化物晶体管的栅极信号的下降沿位于所述多晶硅晶体管的

上升沿之后。

[0019] 在一些实施方式中，所述像素电路还包括：

[0020] 第一复位单元，所述第一复位单元与所述第六节点电连接，所述第一复位单元用于向所述第六节点传输第一复位信号；

- 5 [0021] 其中，所述第一数据写入单元和所述第一复位单元存在同时导通的第二时间段，且在所述第二时间段之前所述第一复位单元先于所述第一数据写入单元导通，在所述第二时间段之后所述第一复位单元先于所述第一数据写入单元关断，所述第二时间段与所述第一时间段无交叠。

[0022] 在一些实施方式中，在所述第二时间段之前，所述隔离单元和所述第一复位单元存在同时导通的至少一个第三时间段，且在所述第三时间段之前，所述第一复位单元先于所述隔离单元导通。

- 10 [0023] 在一些实施方式中，所述像素电路还包括：

[0024] 第二数据写入单元，所述第二数据写入单元与所述第二节点电连接，所述第二数据写入单元用于向所述第二节点传输数据信号；

[0025] 其中，所述第二数据写入单元与所述隔离单元的开关状态相同。

- 15 [0026] 在一些实施方式中，所述像素电路还包括：

[0027] 第二复位单元，所述第二复位单元与所述第四节点电连接，所述第二复位单元用于向所述第四节点传输第二复位信号；

[0028] 第三复位单元，所述第三复位单元与所述第二节点电连接，所述第三复位单元用于向所述第二节点传输第三复位信号；

- 20 [0029] 电容，所述电容的一端电连接于所述第一节点，另一端电连接于所述第五节点。

[0030] 在一些实施方式中，所述第一复位单元包括氧化物晶体管；和/或，

[0031] 所述第二数据写入单元包括多晶硅晶体管；和/或，

[0032] 所述第二复位单元包括多晶硅晶体管；和/或，

[0033] 所述第三复位单元包括多晶硅晶体管；和/或，

- 25 [0034] 所述第一发光控制单元包括多晶硅晶体管；和/或，

[0035] 所述第二发光控制单元包括多晶硅晶体管；和/或，

[0036] 所述驱动单元包括多晶硅晶体管。

[0037] 在一些实施方式中，在所述驱动单元为 P 型多晶硅晶体管的情况下，所述第三复位信号的电势大于所述第一驱动信号的电势；

- 30 [0038] 在所述驱动单元为 N 型多晶硅晶体管的情况下，所述第三复位信号的电势小于所述第一驱动信号的电势。

[0039] 在一些实施方式中，所述第一发光控制单元先于所述第二发光控制单元导通至少一个行扫描时长。

[0040] 本公开实施例第二方面提供一种显示面板的驱动方法，应用于如第一方面中任一项所述的显示面板，所述驱动方法包括：

- 35 [0041] 控制所述第一数据写入单元和所述隔离单元导通，以使所述第一数据写入单元和所述隔离单元存在同时导通的所述第一时间段，向所述驱动单元传输写入数据；

[0042] 在所述第一时间段之后，控制先断开所述隔离单元，后断开所述第一数据写入单元；

[0043] 控制所述第一发光控制单元和所述第二发光控制单元导通，以使所述发光单元在所述第一驱动信号和所述第二驱动信号的作用下发光。

5 [0044] 在一些实施方式中，在所述像素电路包括第一复位单元，且所述第一数据写入单元和所述第一复位单元存在同时导通的第二时间段的情况下，所述驱动方法还包括：

[0045] 在所述第二时间段之前，控制所述第一复位单元先导通；

[0046] 在所述第二时间段之后，控制所述第一复位单元先断开；

[0047] 其中，所述第二时间段持续至少一个行扫描时长。

10 [0048] 在一些实施方式中，在所述第二时间段之前，所述隔离单元和所述第一复位单元存在同时导通的至少一个第三时间段，所述驱动方法还包括：

[0049] 在所述第二时间段之前，控制所述第一复位单元导通，以向所述第六节点传输第一复位信号；

[0050] 在所述第一复位单元导通后，控制所述隔离单元导通至少一个所述第三时间段，以将所述第一复位信号传输至所述第五节点，其中，所述第三时间段持续至少一个行扫描时长。

15 [0051] 在一些实施方式中，所述驱动方法还包括：

[0052] 在控制所述第一发光控制单元和所述第二发光控制单元导通之前，控制所述第一发光控制单元相比于所述第二发光控制单元先导通至少一个行扫描时长。

[0053] 本公开实施例第三方面提供一种驱动电路，用于如第二方面中任一项所述的显示面板的驱动方法。

20 [0054] 本公开实施例第四方面提供一种显示装置，包括如第一方面中任一项所述的显示面板；和/或，如第三方面所述的驱动电路。

[0055] 综上，本公开提供的显示面板，包括多个像素电路，像素电路包括：第一发光控制单元，第一发光控制单元电连接于第一节点和第二节点之间，第一节点用于接收第一驱动信号；第二发光控制单元，第二发光控制单元电连接于第三节点和第四节点之间；驱动单元，驱动单元分别与第二节点、第三节点和第五节点电连接；第一数据写入单元，第一数据写入单元电连接于第三节点和第六节点之间，第一数据写入单元包括氧化物晶体管；隔离单元，隔离单元电连接于第五节点和第六节点之间，隔离单元包括多晶硅晶体管发光单元，发光单元的一端与第四节点电连接，另一端用于接收第二驱动信号；其中，第一数据写入单元和隔离单元存在同时导通的第一时间段，且在第一时间段之后隔离单元先于第一数据单元断开。本公开通过在第一数据写入单元和驱动单元之间设置隔离单元，隔离单元包括多晶硅晶体管，在需要停止向第五节点写入电荷的情况下，先截止隔离单元中的多晶硅晶体管，再截止第一数据写入单元的氧化物晶体管。而多晶硅晶体管特别是低温多晶硅晶体管，具有成熟的制作工艺，其半导体层采用多晶硅制成，多晶硅的稳定性更强，对电子束缚力更强，不易受到外界环境影响，而氧化物晶体管稳定性较弱，在长时间的运行下，器件温度上升，电子活动加剧，对电子束缚力进一步降低，所以在晶体管的栅源电压发生波动的情况下，特别容易引起半导体层与氧化层之间的缺陷处电荷积累，产生充放电，造成阈值电压偏移，导致写入驱动晶体管的栅极节点的电位发生改变，从而最终形成的显示屏幕明暗不均。因此，本公开先将隔离单元中的多晶硅晶体管截止，利用多晶硅晶体管稳定性强的特点，在栅源

25

30

35

电压发生波动的情况下，阈值电压不易发生偏移，从而在截止的瞬间，写入驱动晶体管的栅极节点的电位差异大幅减小，继而驱动晶体管所产生的驱动电流还原度高，发光单元的亮度不会产生变暗或变亮的问题，能够改善显示屏幕明暗不均的技术问题，提高显示画面的均一性。

[0056] 相应的，本公开提供的驱动方法、驱动电路及显示装置也同样具有上述技术效果。

5 附图说明

[0057] 图 1 为本公开实施例提供的一种像素电路的示意性结构框图；

[0058] 图 2 为本公开实施例提供的一种氧化物晶体管阈值电压与 OLED 亮度的关系图；

[0059] 图 3 为本公开实施例提供的一种像素电路的示意性结构图；

[0060] 图 4 为本公开实施例提供的一种像素电路的示意性信号时序图；

10 [0061] 图 5 为本公开实施例提供的另一种像素电路的示意性结构框图；

[0062] 图 6 为本公开实施例提供的另一种像素电路的示意性结构图；

[0063] 图 7 为本公开实施例提供的另一种像素电路的示意性信号时序图；

[0064] 图 8 为本公开实施例提供的又一种像素电路的示意性结构框图；

[0065] 图 9 为本公开实施例提供的又一种像素电路的示意性结构图；

15 [0066] 图 10 为本公开实施例提供的又一种像素电路的示意性信号时序图；

[0067] 图 11 为本公开实施例提供的再一种像素电路的示意性结构图；

[0068] 图 12 为本公开实施例提供的再一种像素电路的示意性信号时序图；

[0069] 图 13 为本公开实施例提供的一种驱动方法的示意性流程图；

[0070] 图 14 为本公开实施例提供的一种驱动电路连接关系的示意性结构框图；

20 [0071] 图 15 为本公开实施例提供的一种显示装置的示意性结构图。

[0072] 其中，图 1、图 3、图 5、图 6、图 8、图 9、图 11、图 14 和图 15 中部件名称与标号对应关系如下：

[0073] 1000 显示装置；100 像素电路，200 发光阵列驱动电路，300 第一栅极阵列驱动电路，400 第二栅极阵列驱动电路；101 第一发光控制单元，102 第二发光控制单元，103 驱动单元，104 第一数据写入单元，105 隔离单元，106 发光单元，107 第一复位单元，108 第二数据写入单元，109 第二复位单元，110 第三复位单元；N1 第一节点，N2 第二节点，N3 第三节点，N4 第四节点，N5 第五节点，N6 第六节点，T5 多晶硅晶体管，T6 氧化物晶体管，VDD 第一驱动信号，VSS 第二驱动信号，Vinit1 第一复位信号，Vinit2 第二复位信号，Vinit3 第三复位信号，Data 数据信号，T5 多晶硅晶体管，T4 氧化物晶体管，Ngate 第一栅极驱动信号，Pgate 第二栅极驱动信号，Reset-n 第一复位驱动信号，Reset-p 第二复位驱动信号，EM 发光控制信号，EM1 第一发光控制信号，EM2 第二发光控制信号。

具体实施方式

[0074] 本公开的说明书和权利要求书及上述附图中的术语“第一”、“第二”、“第三”、“第四”等（如果存在）是用于区别类似的对象，而不必用于描述特定的顺序或先后次序。应该理解这样使用的数据在适当情况下可以互换，以便这里描述的实施例能够以除了在这里图示或描述的内容以外的顺序实施。此外，术语“包括”和“具有”以及他们的任何变形，意图在于覆盖不排他的包含，例如，包含了一系列步骤或单元的过程、方法、系统、产品或设备不必限于清楚地列出的那

些步骤或单元，而是可包括没有清楚地列出的或对于这些过程、方法、产品或设备固有的其它步骤或单元。下面将结合本公开实施例中的附图，对本公开实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本公开一部分实施例，而不是全部的实施例。

[0075] 本公开实施例第一方面提供一种显示面板，包括多个像素电路，图 1 为本公开实施例提供的一种像素电路的示意性结构框图，如图 1 所示，像素电路 100 包括：第一发光控制单元 101，第一发光控制单元 101 电连接于第一节点 N1 和第二节点 N2 之间，第一节点 N1 用于接收第一驱动信号 VDD；第二发光控制单元，第二发光控制单元电连接于第三节点 N3 和第四节点 N4 之间；驱动单元 103，驱动单元 103 分别与第二节点 N2、第三节点 N3 和第五节点 N5 电连接；第一数据写入单元 104，第一数据写入单元 104 电连接于第三节点 N3 和第六节点 N6 之间，第一数据写入单元 104 包括氧化物晶体管；隔离单元 105，隔离单元 105 电连接于第五节点 N5 和第六节点 N6 之间，隔离单元 105 包括多晶硅晶体管；发光单元 106，发光单元 106 的一端与第四节点 N4 电连接，另一端用于接收第二驱动信号 VSS；其中，第一数据写入单元 104 和隔离单元 105 存在同时导通的第一时间段，且在第一时间段之后隔离单元 105 先于第一数据单元断开。

[0076] 需要说明的是，第一发光控制单元 101 用于控制第一节点 N1 和第二节点 N2 之间的导通和截止，在第一节点 N1 和第二节点 N2 导通的情况下，第一驱动信号 VDD 写入第二节点 N2。第二发光控制单元 102 用于控制第三节点 N3 和第四节点 N4 之间的导通和截止。驱动单元 103 用于在第五节点 N5 的作用下，控制第二节点 N2 和第三节点 N3 之间的导通和截止。在第一发光控制单元 101、第二发光控制单元 102 以及驱动单元 103 都导通的情况下，发光单元 106 在第一驱动信号 VDD 和第二驱动信号 VSS 作用下发光。其中，隔离单元 105 用于控制第五节点 N5 和第六节点 N6 之间的导通和截止，第一数据写入单元 104 用于控制第三节点 N3 和第六节点 N6 之间的导通和截止，第一时间段表示隔离单元 105 和第一数据写入单元 104 同时导通的时间段，在第一时间段，第三节点 N3 的电位能够通过第一数据写入单元 104 和隔离单元 105 写入第五节点 N5，第一时间段之后，先将隔离单元 105 截止，再将第一数据写入单元 104 截止。而且，隔离单元 105 包括多晶硅晶体管，第一数据写入单元 104 包括氧化物晶体管。

[0077] 可以理解的是，氧化物晶体管如 IGZO (Indium Gallium Zinc Oxide, 铟镓锌氧化物) 具有低漏电的特性，像素电路 100 中可以采用氧化物晶体管作为控制信号写入驱动晶体管栅极的隔离开关，能够防止驱动晶体管在导通状态下，栅极电容的电荷流失，继而保证驱动晶体管的导通状态稳定性。但是由于氧化物晶体管目前的工艺成熟度不高，以及氧化物性质比较活泼的特性，导致氧化物晶体管的阈值电压特性容易发生偏移，特别是在电压发生波动的情况。这样，在氧化物晶体管的截止瞬间，阈值电压会产生正向偏移或反向偏移。示例性的，图 2 为本公开实施例提供的一种氧化物晶体管阈值电压与 OLED 亮度的关系图，图 2 种横坐标 ΔV_{th} 表示氧化物晶体管阈值

电压的波动，单位为 V (伏特)，纵坐标 $\Delta I_{oled}/I_{oled}$ 表示 OLED 亮度变化百分比。如图 2 所示，

在氧化物晶体管发生正向偏移的情况下，氧化物晶体管阈值电压增大，导致写入驱动管栅极的电荷量增加，驱动晶体管的栅源电压绝对值减小，驱动晶体管产生的驱动电流减小，OLED 的亮度比正常情况要暗；反之，在氧化物晶体管发生反向偏移的情况下，氧化物晶体管阈值电压减小，导

致写入驱动管栅极的电荷量减少，驱动晶体管的栅源电压绝对值增大，驱动晶体管产生的驱动电流增大，OLED 的亮度比正常情况要亮。因此，基于氧化物晶体管阈值电压的偏移情况，显示屏幕会产生明暗不均的横纹现象。

5 [0078] 本公开实施例通过在第一数据写入单元 104 和驱动单元 103 之间设置隔离单元 105，隔离单元 105 包括多晶硅晶体管，在第一时间段之后，也就是需要停止向第五节点 N5 写入电荷的情况下，先截止隔离单元 105 中的多晶硅晶体管，再截止第一数据写入单元 104 的氧化物晶体管。而多晶硅晶体管特别是低温多晶硅晶体管，具有成熟的制作工艺，其半导体层采用多晶硅制成，多晶硅的稳定性更强，对电子束缚力更强，不易受到外界环境影响，而氧化物晶体管稳定性较弱，在长时间的运行下，器件温度上升，电子活动加剧，对电子束缚力进一步降低，所以在晶体管的栅源电压发生波动的情况下，特别容易引起半导体层与氧化层之间的缺陷处电荷积累，产生充放电，造成阈值电压偏移，导致写入驱动晶体管的栅极节点的电位发生改变，从而最终形成的显示屏幕明暗不均。因此，本公开实施例先将隔离单元 105 中的多晶硅晶体管截止，利用多晶硅晶体管稳定性强的特点，在栅源电压发生波动的情况下，阈值电压不易发生偏移，从而在截止的瞬间，写入驱动晶体管的栅极节点的电位差异大幅减小，继而驱动晶体管所产生的驱动电流还原度高，发光单元的亮度不会产生变暗或变亮的问题，能够改善显示屏幕明暗不均的技术问题，提高显示画面的均一性。需要说明的是，第一发光控制单元 101、第二发光控制单元 102、隔离单元 105 和第一数据写入单元 104 可以通过显示面板中的驱动芯片或是处理器进行控制，具体的控制方式不做限定。

20 [0079] 示例性的，图 3 为本公开实施例提供的一种像素电路的示意性结构图，如图 3 所示，第一发光控制单元 101 包括晶体管 T1，第二发光控制单元 102 包括晶体管 T2，驱动单元 103 包括晶体管 T3，第一数据写入单元 104 包括氧化物晶体管 T4，隔离单元 105 包括多晶硅晶体管 T5，发光单元 106 包括 OLED。其中，氧化物晶体管 T4 以 N 型晶体管示例，晶体管 T1、晶体管 T2、晶体管 T3 和多晶硅晶体管 T5 以 P 型晶体管示例。

25 [0080] 图 4 为本公开实施例提供的一种像素电路的示意性信号时序图，结合图 3 和图 4 所示，在发光控制信号 EM 的高电位作用下，晶体管 T1 和晶体管 T2 截止，在第一栅极驱动信号 Ngate 的高电位作用下，氧化物晶体管 T4 导通，在第二栅极驱动信号 Pgate 的低电位作用下，多晶硅晶体管 T5 导通，氧化物晶体管 T4 和多晶硅晶体管 T5 同时导通的第一时间段为图 4 中的 T 时段。在 t 时间段，第三节点 N3 的电位通过第六节点 N6 写入第五节点 N5，第五节点 N5 的电位存入晶体管 T3 的栅极电容中。t 时间段之后，在第二栅极驱动信号 Pgate 的低电位作用下，多晶硅晶体管 T5 截止，待多晶硅晶体管 T5 截止后，氧化物晶体管 T4 可以截止。

30 [0081] 容易理解的是，多晶硅晶体管 T5 与氧化物晶体管 T4 之间的截止间隔时间可以根据实际进行确定，保证多晶硅晶体管 T5 完全截止后，氧化物晶体管 T4 再截止即可。

[0082] 根据一些实施例，图 1 和图 3 中第一数据写入单元 104 的氧化物晶体管在第一时间段处于饱和区。

35 [0083] 需要说明的是，在第一数据写入单元 104 中的氧化物晶体管处于饱和区时，源漏电流受栅极电位影响很小，因此，在上述第一时间段向第五节点 N5 写入数据的时候，能够防止第一栅极驱动信号 Ngate 发生波动造成写入的数据改变，从而能够提高写入驱动单元 103 中驱动晶体管栅极

电容的电荷量准确性，继而提高驱动电流的精确性，能够使 OLED 的亮度还原准确。

[0084] 根据一些实施例，第一数据写入单元 104 的氧化物晶体管为 N 型；隔离单元 105 的多晶硅晶体管为 P 型；其中，在第一时间段之前，氧化物晶体管的栅极信号的上升沿位于多晶硅晶体管的栅极信号的下降沿之前；在第一时间段之后，氧化物晶体管的栅极信号的下降沿位于多晶硅晶体管的上升沿之后。

[0085] 示例性的，结合图 3 和图 4 所示，在第一时间段即图 4 中 T 时刻之前，第一数据单元的氧化物晶体管 T4 在第一栅极驱动信号 Ngate 的上升沿开始导通，隔离单元 105 的多晶硅晶体管 T5 在第二栅极驱动信号 Pagate 的下降沿开始导通，且第一栅极驱动信号 Ngate 的上升沿先于第二栅极驱动信号 Pagate 的下降沿；在 T 时刻之后，隔离单元 105 的多晶硅晶体管 T5 在第二栅极驱动信号 Pagate 的上升沿截止，第一数据单元 104 的氧化物晶体管 T4 在第一栅极驱动信号 Ngate 的下降沿截止，且，第一栅极驱动信号 Ngate 的下降沿后于第二栅极驱动信号 Pagate 的上升沿。通过将氧化物晶体管 T4 与多晶硅晶体管 T5 的导通和截止错开，能够避免氧化物晶体管 T4 在电压波动瞬间引起的阈值电压偏移，导致写入第五节点 N5 的电位发生改变。

[0086] 根据一些实施例，图 5 为本公开实施例提供的另一种像素电路的示意性结构框图，如图 5 所示，像素电路 100 还包括：第一复位单元 107，第一复位单元 107 与第六节点 N6 电连接，第一复位单元 107 用于向第六节点 N6 传输第一复位信号；其中，第一数据写入单元 104 和第一复位单元 107 存在同时导通的第二时间段，且在第二时间段之前所述第一复位单元 107 先于第一数据写入单元 104 导通，在第二时间段之后第一复位单元 107 先于第一数据写入单元 104 关断，第二时间段与第一时间段无交叠。

[0087] 需要说明的是，第一复位单元 107 用于在控制信号的作用下向第六节点 N6 的传输第一复位信号 Vinit1。在第一数据写入单元 104 和第一复位单元 107 同时导通的第二时间段，第一复位信号 Vinit1 写入第三节点 N3。由于在第一时间段，第一数据写入单元 104 和隔离单元 105 同时导通，以向第五节点 N5 写入第三节点 N3 的电位，因此，在第一时间段，第一复位单元 107 不能向第三节点 N3 写入第一复位信号 Vinit1，第一时间段不能与第二时间段存在交叠。

[0088] 示例性的，图 6 为本公开实施例提供的另一种像素电路的示意性结构图，如图 6 所示，以晶体管 T6 为 N 型为例，第一复位单元 107 包括晶体管 T6，晶体管 T6 的栅极接收第一复位驱动信号 Reset_n，源极或漏极之一与第六节点 N6 电连接，另一极接收第一复位信号 Vinit1。

[0089] 图 7 为本公开实施例提供的另一种像素电路的示意性信号时序图，结合图 6 和图 7 所示，在 T3 时间段即上述第二时间段，第一复位驱动信号 Reset_n 处于高电位，晶体管 T6 导通，第一栅极驱动信号 Ngate 处于高电位，氧化物晶体管 T4 导通，第一复位信号 Vinit1 写入第三节点 N3，以对第三节点 N3 进行置位。

[0090] 在 t3 阶段之前，晶体管 T6 先导通，对第六节点 N6 进行预充电，以对氧化物晶体管 T4 的栅源电压进行调整去除上一帧显示画面中残留电荷造成的影响。

[0091] 在 t3 阶段之后，先断开晶体管 T6，能够避免第一复位信号 Vinit1 持续写入第六节点 N6，以影响后续阶段中对第五节点 N5 的置位。

[0092] 需要说明的是，由于第三节点 N3 与驱动单元 103 中的晶体管 T3 相连接，对第三节点 N3 置位，能够对晶体管 T3 的阈值电压进行调整，消除在上一帧显示画面中晶体管 T3 阈值电压的偏移，

从而提高驱动电流的精确性，继而能够使 OLED 的亮度还原准确。

[0093] 根据一些实施例，在第二时间段之前，隔离单元 105 和第一复位单元 107 存在同时导通的至少一个第三时间段，且在第三时间段之前，第一复位单元 107 先于隔离单元 105 导通。

[0094] 示例性的，结合图 6 和图 7 所示，在 t_2 时间段，第二栅极驱动信号 Pgate 处于至少一个低电位的时间段，如图 7 中 t_2' 时间段，在 t_2' 时间段第一复位驱动信号 Reset_n 处于高电位，隔离单元 105 中的多晶硅晶体管 T5 和第一复位单元 107 中的晶体管 T6 同时导通，第一复位信号 Vinit1 通过多晶硅晶体管 T5 写入第五节点 N5。

[0095] 需要说明的是，将第五节点 N5 的电位置为第一复位信号 Vinit1，能够清除第五节点 N5 之前残留的电荷，对驱动单元 103 中的晶体管 T3 的栅极应力进行调整以控制晶体管 T3 的阈值电压，消除在上一帧显示画面中晶体管 T3 阈值电压的偏移，从而使驱动电流的精确度提高，OLED 的亮度还原性提高，继而可以改善显示屏幕的残像问题。

[0096] 晶体管 T6 先于多晶硅晶体管 T5 导通，先对第六节点 N6 进行置位，从而可以清除第六节点 N6 中的残留电荷，消除对多晶硅晶体管 T5 的影响，提高第一复位信号 Vinit1 写入的准确性。

[0097] 第三时间段可以存在多个，通过多次对第五节点 N5 的电位进行置位，能够更好地清除第五节点 N5 之前残留的电荷，对晶体管 T3 的阈值电压可以进行多次调整，提高调整效果。

[0098] 需要说明的是，对第五节点 N5 的残留电荷进行清除也同样能够减少对多晶硅晶体管 T5 的特性影响。

[0099] 根据一些实施例，如图 5 所示，像素电路 100 还包括：第二数据写入单元 108，第二数据写入单元 108 与第二节点 N2 电连接，第二数据写入单元 108 用于向第二节点 N2 传输数据信号 Data；其中，第二数据写入单元 108 与隔离单元 105 的开关状态相同。

[00100] 需要说明的是，像素电路 100 还包括第二数据写入单元 108，第二数据写入单元 108 与第二节点 N2 电连接。第二数据写入单元 108 导通后，数据信号 Data 通过驱动单元 103、第一数据写入单元 104 和隔离单元 105 写入第五节点 N5。由于第二数据写入单元 108 和隔离单元 105 串联于同一支路中，并且，第二数据写入单元 108 和隔离单元 105 功能上绑定，因此，第二数据写入单元 108 与隔离单元 105 的开关状态可以相同，从而能够简化显示面板的控制逻辑，降低驱动功耗。而且，在第一复位单元 107 对第六节点 N6 置位后，再利用第二数据写入单元 108 向第五节点 N5 写入数据信号 Data，能够避免第六节点 N6 残留的电荷对隔离单元 105 和第一数据写入单元 104 导通状态的影响，从而提高数据信号 Data 写入的准确性。

[00101] 示例性的，如图 6 所示，以 P 型晶体管作为示例，第二数据写入单元 108 包括晶体管 T7，晶体管 T7 的栅极接收第二栅极驱动信号 Pgate，源极和漏极中的一者接收数据信号 Data，源极和漏极中的另一者与第二节点 N2 电连接。

[00102] 结合图 6 和图 7 所示，在 T2 阶段中的第三时间段 t_2' ，晶体管 T7 和多晶硅晶体管 T5 在第二栅极驱动信号 Pgate 的低电位作用下，晶体管 T7 和多晶硅晶体管 T5 同时导通，晶体管 T6 在第一复位驱动信号 Reset_n 的作用下导通，将第六节点 N6 的电位置为第一复位信号 Vinit1。在该阶段，先对第六节点 N6 进行置位，以清除其中的残留电荷，消除上一帧显示画面的影响。

[00103] 在 t_4 阶段，晶体管 T7 和多晶硅晶体管 T5 在第二栅极驱动信号 Pgate 的低电位作用下，在第一时间段，晶体管 T7 和多晶硅晶体管 T5 同时导通，数据信号 Data 通过晶体管 T3、晶体管

T2 和晶体管 T9 写入第五节点 N5。

[00104] 在一些示例中，第二数据写入单元 108 和隔离单元 105 均受控于同一个驱动电路，因此，能够节约显示面板中的栅线，从而可以减少显示面板中非显示区域的宽度。

[00105] 根据一些实施例，图 8 为本公开实施例提供的又一种像素电路的示意性结构框图，如图 8 所示，像素电路 100 还包括：第二复位单元 109，第二复位单元 109 与第四节点 N4 电连接，第二复位单元 109 用于向第四节点 N4 传输第二复位信号 Vinit2；第三复位单元 110，第三复位单元 110 与第二节点 N2 电连接，第三复位单元 110 用于向第二节点 N2 传输第三复位信号 Vinit3；电容 Cst，电容 Cst 的一端电连接于第一节点 N1，另一端电连接于第五节点 N5。

[00106] 需要说明的是，第二复位单元 109 在导通的情况下，将第二复位信号 Vinit2 写入第四节点 N4。第三复位单元 110 在导通的情况下，将第三复位信号 Vinit3 写入第二节点 N2。电容 Cst 的两端分别于第一节点 N1 和第五节点 N5 电连接，用于存储驱动晶体管 T3 导通的电荷。

[00107] 示例性的，图 9 为本公开实施例提供的又一种像素电路的示意性结构图，如图 9 所示，以 P 型晶体管作为示例，第二复位单元 109 包括晶体管 T8，晶体管 T8 的栅极接收第二复位驱动信号 Reset-p，源极和漏极中的一者连接于第四节点 N4，源极和漏极中的另一者接收第二复位信号 Vinit2。第三复位单元 110 包括晶体管 T9，晶体管 T9 的栅极也可以接收第二复位驱动信号 Reset-p，源极或漏极之一连接于第二节点 N2，另一极接收第三复位信号 Vinit3。

[00108] 图 10 为本公开实施例提供的又一种像素电路的示意性信号时序图，结合图 9 和图 10 对本公开实施例提供的像素电路 100 的各个工作阶段进行说明：

[00109] t1 阶段，第二复位驱动信号 Reset-p 处于低电位，晶体管 T8 和晶体管 T9 导通，其余晶体管处于截止状态，第二复位信号 Vinit2 和第三复位信号 Vinit3 分别写入第二节点 N2 和第四节点 N4，以清除上一帧显示画面后残留的电荷。

[00110] t2 阶段，第一复位驱动信号 Reset-n 处于高电位，晶体管 T6 处于导通状态，在该阶段，多晶硅晶体管 T5 在第二栅极驱动信号 Pgate 的作用下，可以导通一次或多次，如 t2' 时间段。在 t2' 时间段，第一复位信号 Vinit1 通过晶体管 T6 和多晶硅晶体管 T5 写入第五节点 N5，以清除第五节点 N5 之前残留的电荷，能够对驱动单元 103 中的晶体管 T3 的栅极应力进行调整以清除上一帧显示画面中对其阈值电压的影响，从而使驱动电流的精确度提高，OLED 的亮度还原性提高，继而可以改善显示屏幕的残像问题。设置多个 t2' 时间段，能够提高对晶体管 T3 的栅极应力调整的效果。

[00111] t3 阶段，第一复位驱动信号 Reset-n 处于高电位，第一栅极驱动信号 Ngate 处于高电位，第二栅极驱动信号 Pgate 处于高电位，晶体管 T6 和氧化物晶体管 T4 导通，晶体管 T5 截止，第一复位信号 Vinit1 对第三节点 N3 进行置位，以清除第三节点 N3 的残留电荷，对晶体管 T3 的阈值电压进行偏置，以进一步清除显示画面对其阈值电压的影响。

[00112] t4 阶段，第一栅极驱动信号 Ngate 处于高电位，第一复位驱动信号 Reset-n 处于低电位，氧化物晶体管 T4 导通，晶体管 T6 截止。第二栅极驱动信号 Pgate 存在 t4' 时间段处于低电位，以使多晶硅晶体管 T5 和晶体管 T7 导通，晶体管 T3 在电容 Cst 作用下导通。在 t4' 时间段，数据信号 Data 通过晶体管 T7、晶体管 T3、晶体管 T4 以及多晶硅晶体管 T5 写入电容 Cst。

[00113] t5 阶段，第二复位驱动信号 Reset-p 处于低电位，晶体管 T9 和晶体管 T8 导通，第三复位

信号 Vinit3 写入第二节点 N2 和第三节点 N3, 第二复位信号 Vinit2 写入第四节点 N4。在该阶段, 对第三节点 N3 进行置位, 从而在进入晶体管 T2 导通后, 电荷能够迅速转移到 OLED 的电容, 从而提高 OLED 点亮速率。对第二节点 N2 和第三节点 N3 进行置位, 能够对晶体管 T3 的阈值电压进行调整, 以提高驱动电流的精确度。

5 [00114] 需要说明的是, t5 阶段在本公开实施例提供的显示面板中, 持续的时长也可以根据实际自行设置, 不做具体限定。

[00115] t6 阶段, 发光控制信号 EM 处于低电平, 晶体管 T1 和晶体管 T2 导通, 晶体管 T3 在电容 Cst 作用下导通。OLED 在晶体管 T3 的驱动电流作用下发光, 流入 OLED 的电流大小可以由如下公式确定:

$$10 \quad I_{\text{OLED}} = K (V_{\text{sg}} - |V_{\text{th}}|)^2 \quad (1)$$

[00116] 其中, K 表示与晶体管 T3 有关工艺设计常数, V_{sg} 表示晶体管 T3 的源栅电压, V_{th} 表示晶体管 T3 的阈值电压, I_{OLED} 表示驱动电流。公式 (1) 中的 V_{sg} 可以变换为:

$$V_{\text{sg}} = V_{\text{DD}} - (V_{\text{data}} - |V_{\text{th}}|) \quad (2)$$

[00117] 其中, V_{DD} 表示第一驱动信号 VDD 的电势, V_{data} 表示数据信号 Data 的电势。

15 [00118] 结合公式 (1) 和公式 (2) 可以得到公式 (3):

$$I_{\text{OLED}} = K (V_{\text{DD}} - V_{\text{data}})^2 \quad (3)$$

[00119] 需要说明的是, 经过 t1 至 t6 阶段, 本公开实施例提供的显示面板完成对一帧显示画面的驱动过程。

20 [00120] 根据一些实施例, 如图 9 所示, 第一复位单元 107 包括氧化物晶体管; 和/或, 第二数据写入单元 108 包括多晶硅晶体管; 和/或, 第二复位单元 109 包括多晶硅晶体管; 和/或, 第三复位单元 110 包括多晶硅晶体管; 和/或, 第一发光控制单元 101 包括多晶硅晶体管; 和/或第二发光控制单元 102 包括多晶硅晶体管; 和/或, 驱动单元 103 包括多晶硅晶体管。

[00121] 示例性的, 图 9 中, 晶体管 T1、晶体管 T2、晶体管 T3、晶体管 T7、晶体管 T8 和晶体管 T9 可以为多晶硅晶体管。晶体管 T6 可以为氧化物晶体管。

25 [00122] 需要说明的是, 多晶硅晶体管目前工艺成熟, 且半导体层采用多晶硅材料制成, 从而半导体层对电子的束缚力强, 所以多晶硅晶体管的特性比较稳定, 阈值电压不容易受到外界环境影响, 但是多晶硅晶体管相比于氧化物晶体管容易漏电。因此, 将晶体管 T1、晶体管 T2、晶体管 T3、晶体管 T7、晶体管 T8 和晶体管 T9 这些与电容 Cst 没有直接连接的晶体管设置为多晶硅晶体管, 能够避免多晶硅晶体管漏电缺陷, 并且多晶硅晶体管电子迁移率比较高, 导电效果好, 与数据信号如 VDD、Data 等直接相连, 能够减小损耗。

30 [00123] 需要说明的是, 由于晶体管 T6 串联于多晶硅晶体管 T5 和电容 Cst 的支路, 存在漏电的风险, 因此, 将晶体管 T6 设置为氧化物晶体管, 以减少漏电风险。

[00124] 根据一些实施例, 如图 9 所示, 在驱动单元 103 为 P 型多晶硅晶体管的情况下, 第三复位信号 Vinit3 的电势大于第一驱动信号 VDD 的电势; 在驱动单元 103 为 N 型多晶硅晶体管的情况下,

35 第三复位信号 Vinit3 的电势小于第一驱动信号 VDD 的电势。

[00125] 示例性的，在驱动单元 103 为 P 型多晶硅晶体管的情况下，其阈值电压小于零，因此，为了保证晶体管 T3 导通，所以，可以将晶体管 T3 的源极或漏极电势调高一些，即第三复位信号 Vinit3 的电势大于第一驱动信号 VDD 的电势，使晶体管 T3 处于正向偏置，从而能够对第二节点 N2 和第三节点 N3 均进行置位。

5 [00126] 示例性的，在驱动单元 103 为 N 型多晶硅晶体管的情况下，其阈值电压大于零，因此，为了保证晶体管 T3 导通，所以，可以将晶体管 T3 的源极或漏极电势调低一些，即第三复位信号 Vinit3 的电势小于第一驱动信号 VDD 的电势，使晶体管 T3 处于正向偏置，从而能够对第二节点 N2 和第三节点 N3 均进行置位。

10 [00127] 根据一些实施例，如图 1、图 5、图 8 所示，第一发光控制单元 101 先于第二发光控制单元 102 导通至少一个行扫描时长。

[00128] 示例性的，图 11 为本公开实施例提供的再一种像素电路的示意性结构图，如图 11 所示，以 P 型晶体管作为示例，第一发光控制单元 101 包括晶体管 T1，第二发光控制单元 102 包括晶体管 T2，晶体管 T1 和晶体管 T2 的栅极分别接收第一发光控制信号 EM1 和第二发光控制信号 EM2。

15 [00129] 图 12 为本公开实施例提供的再一种像素电路的示意性信号时序图，结合图 11 和图 12 所示，t1 至 t5 阶段，第一发光控制信号 EM1 和第二发光控制信号 EM2 均处于高电位，晶体管 T1 和晶体管 T2 截止，其余与前述相同，不再赘述。

[00130] 在 t6 阶段，第一发光控制信号 EM1 处于低电位，晶体管 T1 导通，第二发光控制信号 EM2 处于高电位，晶体管 T2 截止，可以对第二节点 N2 进行预充电。

[00131] 在 t7 阶段，晶体管 T1 和晶体管 T2 均导通，OLED 发光。

20 [00132] 需要说明的是，在 t6 阶段，通过对第二节点 N2 进行预充电，在后续的 t7 阶段，第二节点 N2 的预充电电荷能够快速转移到 OLED 的电容中去，从而提高 OLED 的发光速率。而且，t6 阶段持续至少一个行扫描时长，以保证预充电的充分。该行扫描时长可以理解为相邻帧的显示画面之间的时间间隔。

25 [00133] 需要说明的是，第一发光控制信号 EM1 和第二发光控制信号 EM2 的脉冲宽度可以相同，时序上相差一个行扫描时长，从而在使用驱动电路提供第一发光控制信号 EM1 和第二发光控制信号 EM2 的情况下，每两行像素电路 100 可以共用一个驱动电路，继而能够减少显示面板的非显示区域宽度。

30 [00134] 本公开实施例第二方面提供一种显示面板的驱动方法，应用于如第一方面中任一项的显示面板，图 13 为本公开实施例提供的一种驱动方法的示意性流程图，如图 13 所示，上述驱动方法包括：

[00135] S110，控制第一数据写入单元 104 和隔离单元 105 导通，以使第一数据写入单元 104 和隔离单元 105 存在同时导通的第一时间段，向驱动单元 103 传输写入数据。

35 [00136] 参考图 1，控制第一数据写入单元 104 和隔离单元 105 在第一时间段同时导通，从而能够通过第三节点 N3、第六节点 N6 以及第五节点向驱动单元 103 传输写入数据。如图 3、图 6、图 9 和图 11 所示，第一数据写入单元 104 包括氧化物晶体管 T4，隔离单元 105 包括多晶硅晶体管 T5，驱动单元 103 可以包括晶体管 T3。

[00137] 需要说明的是，第一时间段表示的是第一数据写入单元 104 和隔离单元 105 同时导通时

段，如图 4 中的 t 时间段所示，但是并不限定为第一数据写入单元 104 和隔离单元 105 同时导通同时截止。

[00138] S120，在第一时间段之后，控制先断开隔离单元 105，后断开第一数据写入单元 104。

[00139] 示例性的，经过第一时间段之后，向驱动单元 103 传输写入数据之后，可以断开第三节点 N3 至第五节点 N5 这条支路。

[00140] 需要说明的是，多晶硅晶体管的制作工艺成熟，且半导体层采用多晶硅材料制作，对电子的束缚力强，晶体管的特性较为稳定，阈值电压不容易受到外界环境影响。而氧化物晶体管的半导体层由氧化物制成，特性较为不稳定，阈值电压容易发生偏移，特别是在电压波动的情况。参考图 3、图 6、图 9 和图 11，在第一时间段之后，先断开隔离单元 105 中的多晶硅晶体管 T5，再断开第一数据写入单元 104 中的氧化物晶体管 T4，因此，流入第五节点 N5 的电流不会由于氧化物晶体管 T4 可能发生的阈值电压偏移产生突变，导致驱动单元 103 中的驱动晶体管栅源电压增大或者减小，从而驱动单元 103 产生的驱动电流不会变化，OLED 的亮度不会产生变暗或变亮的问题，继而改善显示屏幕的明暗不均的技术问题。

[00141] S130，控制第一发光控制单元 101 和第二发光控制单元 102 导通，以使发光单元 106 在第一驱动信号和第二驱动信号的作用下发光。

[00142] 示例性的，截止隔离单元 105 后，再控制第一发光控制单元 101 和第二发光控制单元 102 导通，发光单元 106 在第一驱动信号 VDD 和第二驱动信号 VSS 的作用下发光。

[00143] 需要说明的是，本公开实施例提供的驱动方法同样适用于图 6 和图 7 的实施例、图 9 和图 10 的实施例以及图 11 和图 12 的实施例。

[00144] 根据一些实施例，如图 5 所示，在像素电路 100 包括第一复位单元 107，且第一数据写入单元 104 和第一复位单元 107 存在同时导通的第二时间段的情况下，驱动方法还包括：在第二时间段之前，控制第一复位单元先导通；在第二时间段之后，控制第一复位单元 107 先断开；其中，第二时间段持续至少一个行扫描时长。

[00145] 示例性的，结合图 6 和图 7 所示，第一复位单元 107 包括晶体管 T6，上述第二时间段对应图 7 中的 t3 阶段，在 t3 阶段，第一复位信号 Vinit1 通过晶体管 T6 和氧化物晶体管 T4 对第三节点 N3 置位，以清除上一帧显示画面中的残留电荷，能够对晶体管 T3 的阈值电压进行调整以提高驱动电流的精确度。第二时间段持续至少一个行扫描时长，从而能够对第三节点 N3 电荷以充分清除。

[00146] 在 t3 阶段之前，晶体管 T6 先导通，能够使晶体管 T6 进行预热，以使晶体管 T6 在 t3 阶段导通更充分，为向第五节点 N5 写入数据进行准备。

[00147] 在 t3 阶段之后，先断开晶体管 T6，能够避免晶体管 T6 在电压波动的情况下形成阈值电压偏移，提高后续向第五节点 N5 写入数据的精确性。

[00148] 需要说明的是，本公开实施例提供的驱动方法同样适用于图 9 和图 10 的实施例、图 11 和图 12 的实施例。

[00149] 根据一些实施例，在第二时间段之前，隔离单元 105 和第一复位单元 107 存在同时导通的至少一个第三时间段，驱动方法还包括：在第二时间段之前，控制第一复位单元 107 导通，以向第六节点传输第一复位信号；在第一复位单元 107 导通后，控制隔离单元 105 导通至少一个第三

时间段, 以将第一复位信号传输至第五节点, 其中, 第三时间段持续至少一个行扫描时长。

[00150] 示例性的, 结合图 6 和图 7 所示, t_2' 时间段表示上述第三时间段。在 t_2' 时间段将第一复位驱动信号 Reset_n 处于高电位, 隔离单元 105 中的多晶硅晶体管 T5 和第一复位单元 107 中的晶体管 T6 同时导通, 第一复位信号 Vinit1 通过多晶硅晶体管 T5 写入第五节点 N5, 能够清除第五节点 N5 之前残留的电荷, 对驱动单元 103 中的晶体管 T3 的栅极应力进行调整以清除上一帧显示画面中对其阈值电压的影响, 从而提高驱动电流的精确度, 继而可以改善显示屏幕的残像问题。第三时间段可以存在多个, 通过多次对第五节点 N5 的电位进行置位, 能够更好地清除第五节点 N5 之前残留的电荷, 从而可以进一步降低晶体管 T3 阈值电压的偏移可能性。

[00151] 需要说明的是, 本公开实施例提供的驱动方法同样适用于图 9 和图 10 的实施例、图 11 和图 12 的实施例。

[00152] 根据一些实施例, 驱动方法还包括: 在控制第一发光控制单元 101 和第二发光控制单元 102 导通之前, 控制第一发光控制单元 101 相比于第二发光控制单元 102 先导通至少一个行扫描时长。

[00153] 示例性的, 结合图 11 和图 12 所示, 第一发光控制单元 101 可以包括晶体管 T1, 第二发光控制单元 102 可以包括晶体管 T2, 晶体管 T1 的栅极接收第一发光控制信号 EM1, 晶体管 T2 的栅极接收第二发光控制信号 EM2。

[00154] 晶体管 T2 和晶体管 T1 同时导通对应图 12 中的 t_7 阶段, t_7 阶段 OLED 进入发光状态。在 t_7 阶段之前, 即图 2 中的 T_6 阶段, 晶体管 T1 在第一发光控制信号 EM1 的作用下导通, 晶体管 T2 在第二发光控制信号 EM2 的作用下截止, 第一驱动信号 VDD 能够写入第二节点 N2 和第三节点 N3, 对驱动单元 103 中的晶体管 T3 进行预充电。

[00155] 需要说明的是, 在 t_6 阶段, 通过对第二节点 N2 进行预充电, 在后续的 t_7 阶段, 第二节点 N2 的预充电电荷能够快速转移到 OLED 的电容中去, 从而提高 OLED 的发光速率。而且, t_6 阶段持续至少一个行扫描时长, 以保证预充电的充分。该行扫描时长可以理解为相邻帧的显示画面之间的时间间隔。

[00156] 本公开实施例第三方面提供一种驱动电路, 用于执行如第二方面中任一项的显示面板的驱动方法。

[00157] 示例性的, 图 14 为本公开实施例提供的一种驱动电路连接关系的示意性结构框图, 如图 14 所示, 驱动电路可以包括 EOA (Emission gate ON Array, 发光阵列驱动电路) 电路和 GOA (Gate ON Array, 栅极阵列驱动) 电路。以图 3 为例, EOA 电路为发光阵列驱动电路 200, 用于向像素电路 100 提供发光控制信号 EM。GOA1 电路为第一栅极阵列驱动电路 300, 用于向像素电路 100 提供第一栅极驱动信号, 如图 3 中的 Ngate。GOA2 电路为第二栅极阵列驱动电路 400, 用于向像素电路 100 提供第二栅极驱动信号, 如图 3 中的 Pgate。

[00158] 需要说明的是, 驱动电路可以在显示面板中的驱动芯片控制下向像素电路 100 传输控制信号, 也可以在其他控制方式下, 如远程控制器等, 具体不做限定。

[00159] 本公开实施例第四方面提供一种显示装置, 图 15 为本公开实施例提供一种显示装置的示意性结构图, 如图 15 所示, 上述显示装置 1000 包括如第一方面中任一项的显示面板; 和/或, 如第三方面的驱动电路。

[00160] 示例性的, 本公开实施例提供的显示装置 1000 可以应用于车载显示、智能手机、电脑、

医疗显示器、电视、智能穿戴显示等场景中，本公开实施例不作具体限定。

[00161] 可以理解的是，本公开实施例提供的显示装置 1000，包括第一方面中任一项的显示面板，所以也具有上述显示面板的一切有益效果，不再赘述。

- 5 [00162] 以上实施例仅用以说明本公开的技术方案，而非对其限制；尽管参照前述实施例对本公开进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修该，或者对其中部分技术特征进行等同替换；而这些修该或者替换，并不使相应技术方案的本质脱离本公开各实施例技术方案的精神和范围。

权 利 要 求

1、一种显示面板，包括多个像素电路，所述像素电路包括：

第一发光控制单元，所述第一发光控制单元电连接于第一节点和第二节点之间，所述第一节点用于接收第一驱动信号；

5 第二发光控制单元，所述第二发光控制单元电连接于第三节点和第四节点之间；

驱动单元，所述驱动单元分别与所述第二节点、所述第三节点和第五节点电连接；

第一数据写入单元，所述第一数据写入单元电连接于所述第三节点和第六节点之间，所述第一数据写入单元包括氧化物晶体管；

10 隔离单元，所述隔离单元电连接于所述第五节点和所述第六节点之间，所述隔离单元包括多晶硅晶体管；

发光单元，所述发光单元的一端与所述第四节点电连接，另一端用于接收第二驱动信号；

其中，所述第一数据写入单元和所述隔离单元存在同时导通的第一时间段，且在所述第一时间段之后所述隔离单元先于所述第一数据单元断开。

15 2、根据权利要求1所述的显示面板，其中，所述第一数据写入单元的氧化物晶体管在所述第一时间段处于饱和区。

3、根据权利要求1所述的显示面板，其中，所述第一数据写入单元的氧化物晶体管为N型；所述隔离单元的多晶硅晶体管为P型；

在所述第一时间段之前，所述氧化物晶体管的栅极信号的上升沿位于所述多晶硅晶体管的栅极信号的下降沿之前；

20 在所述第一时间段之后，所述氧化物晶体管的栅极信号的下降沿位于所述多晶硅晶体管的上升沿之后。

4、根据权利要求1所述的显示面板，所述像素电路还包括：

第一复位单元，所述第一复位单元与所述第六节点电连接，所述第一复位单元用于向所述第六节点传输第一复位信号；

25 所述第一数据写入单元和所述第一复位单元存在同时导通的第二时间段，且在所述第二时间段之前所述第一复位单元先于所述第一数据写入单元导通，在所述第二时间段之后所述第一复位单元先于所述第一数据写入单元关断，所述第二时间段与所述第一时间段无交叠。

30 5、根据权利要求4所述的显示面板，其中，在所述第二时间段之前，所述隔离单元和所述第一复位单元存在同时导通的至少一个第三时间段，且在所述第三时间段之前，所述第一复位单元先于所述隔离单元导通。

6、根据权利要求4所述的显示面板，所述像素电路还包括：

第二数据写入单元，所述第二数据写入单元与所述第二节点电连接，所述第二数据写入单元用于向所述第二节点传输数据信号；

所述第二数据写入单元与所述隔离单元的开关状态相同。

35 7、根据权利要求6所述的显示面板，所述像素电路还包括：

第二复位单元，所述第二复位单元与所述第四节点电连接，所述第二复位单元用于向所述第四节点传输第二复位信号；

第三复位单元，所述第三复位单元与所述第二节点电连接，所述第三复位单元用于向所述第

二节点传输第三复位信号；

电容，所述电容的一端电连接于所述第一节点，另一端电连接于所述第五节点。

8、根据权利要求7所述的显示面板，其中，所述第一复位单元包括氧化物晶体管；和/或，
所述第二数据写入单元包括多晶硅晶体管；和/或，

5 所述第二复位单元包括多晶硅晶体管；和/或，

所述第三复位单元包括多晶硅晶体管；和/或，

所述第一发光控制单元包括多晶硅晶体管；和/或，

所述第二发光控制单元包括多晶硅晶体管；和/或，

所述驱动单元包括多晶硅晶体管。

10 9、根据权利要求8所述的显示面板，其中，在所述驱动单元为P型多晶硅晶体管的情况下，
所述第三复位信号的电势大于所述第一驱动信号的电势；

在所述驱动单元为N型多晶硅晶体管的情况下，所述第三复位信号的电势小于所述第一驱动
信号的电势。

15 10、根据权利要求1至9中任一项所述的显示面板，其中，所述第一发光控制单元先于所述
第二发光控制单元导通至少一个行扫描时长。

11、一种显示面板的驱动方法，应用于如权利要求1至10中任一项所述的显示面板，所述驱
动方法包括：

控制所述第一数据写入单元和所述隔离单元导通，以使所述第一数据写入单元和所述隔离单
元存在同时导通的所述第一时间段，向所述驱动单元传输写入数据；

20 在所述第一时间段之后，控制先断开所述隔离单元，后断开所述第一数据写入单元；

控制所述第一发光控制单元和所述第二发光控制单元导通，以使所述发光单元在所述第一驱
动信号和所述第二驱动信号的作用下发光。

25 12、根据权利要求11所述的显示面板的驱动方法，在所述像素电路包括第一复位单元，且所
述第一数据写入单元和所述第一复位单元存在同时导通的第二时间段的情况下，所述驱动方法还
包括：

在所述第二时间段之前，控制所述第一复位单元先导通；

在所述第二时间段之后，控制所述第一复位单元先断开；

其中，所述第二时间段持续至少一个行扫描时长。

30 13、根据权利要求12所述的显示面板的驱动方法，在所述第二时间段之前，所述隔离单元和
所述第一复位单元存在同时导通的至少一个第三时间段，所述驱动方法还包括：

在所述第二时间段之前，控制所述第一复位单元导通，以向所述第六节点传输第一复位信号；

在所述第一复位单元导通后，控制所述隔离单元导通至少一个所述第三时间段，以将所述第
一复位信号传输至所述第五节点，其中，所述第三时间段持续至少一个行扫描时长。

14、根据权利要求11至13中任一项所述的显示面板的驱动方法，还包括：

35 在控制所述第一发光控制单元和所述第二发光控制单元导通之前，控制所述第一发光控制单
元相比于所述第二发光控制单元先导通至少一个行扫描时长。

15、一种驱动电路，用于执行如权利要求11至14中任一项所述的显示面板的驱动方法。

16、一种显示装置，包括如权利要求1至10中任一项所述的显示面板；和/或，

如权利要求15所述的驱动电路。

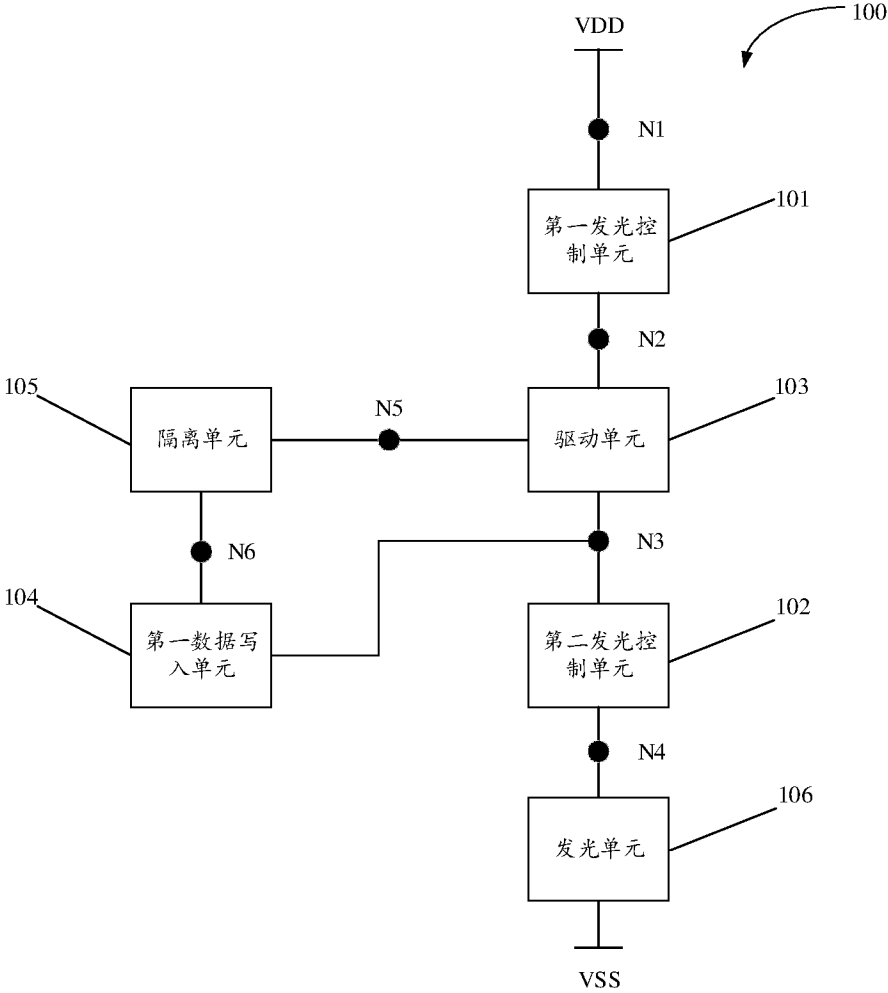


图 1

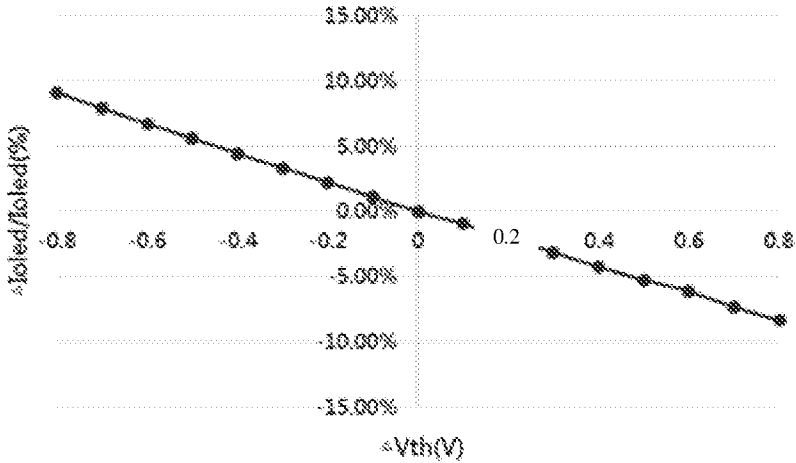


图 2

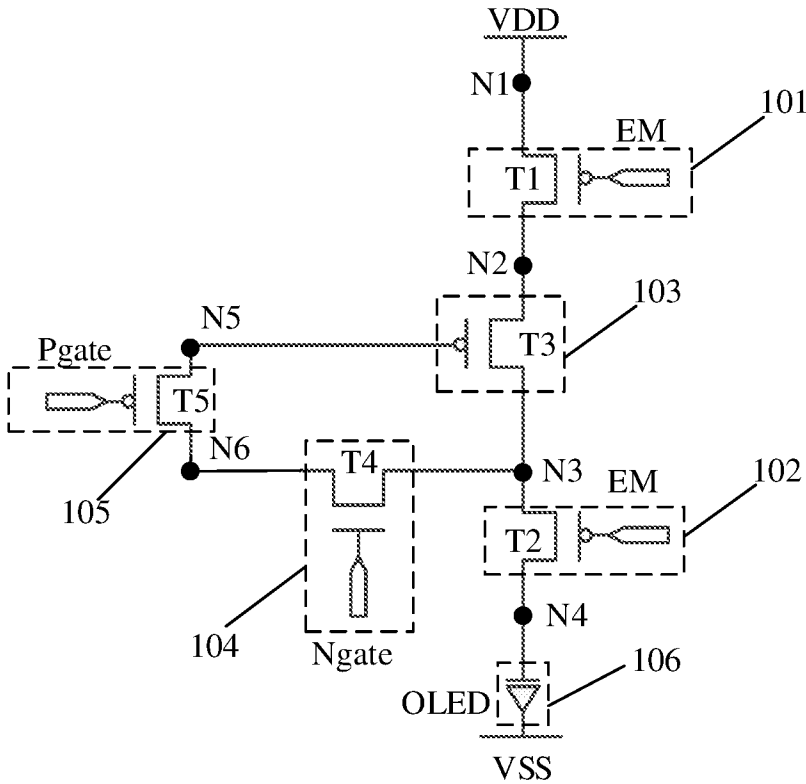


图 3

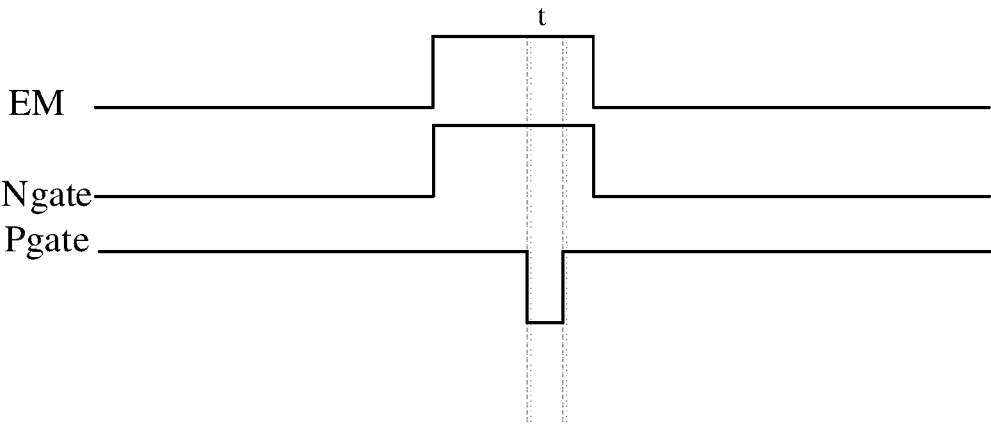


图 4

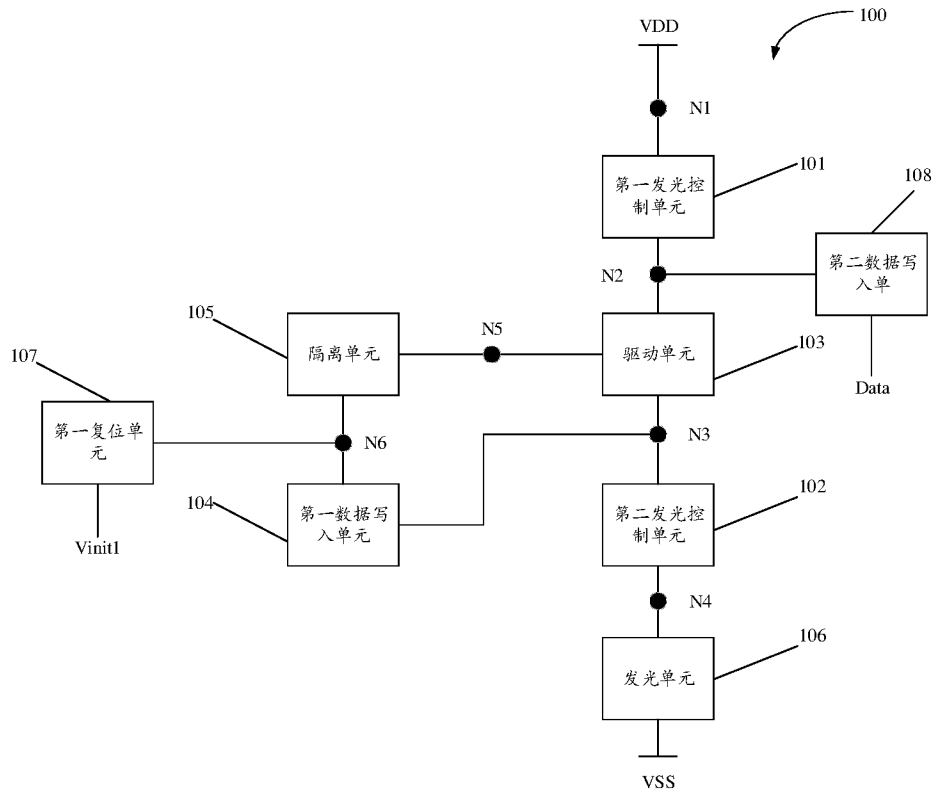


图 5

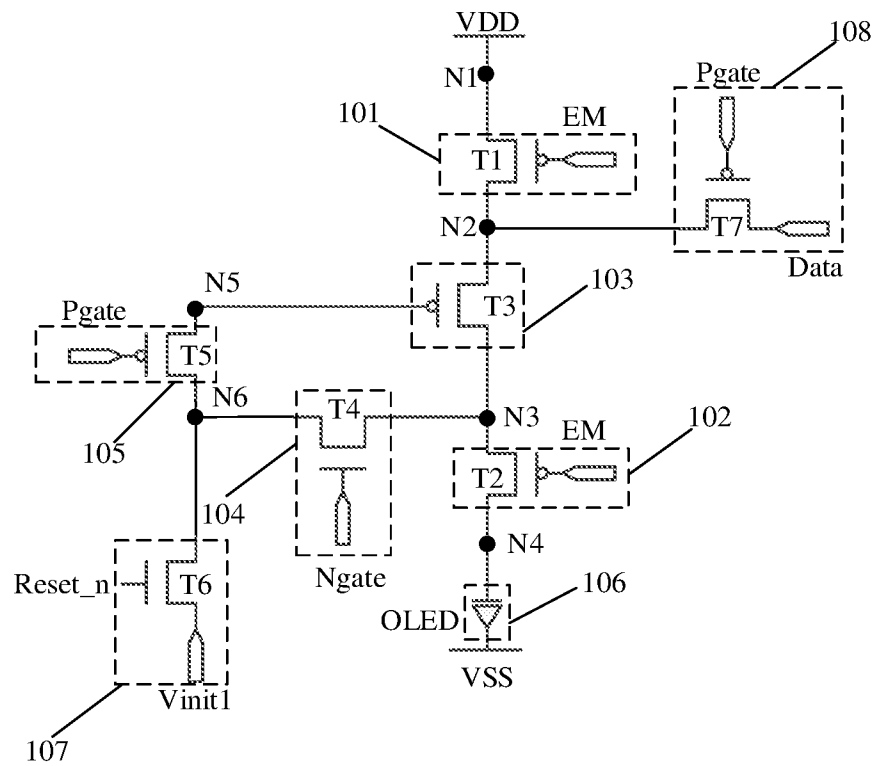


图 6

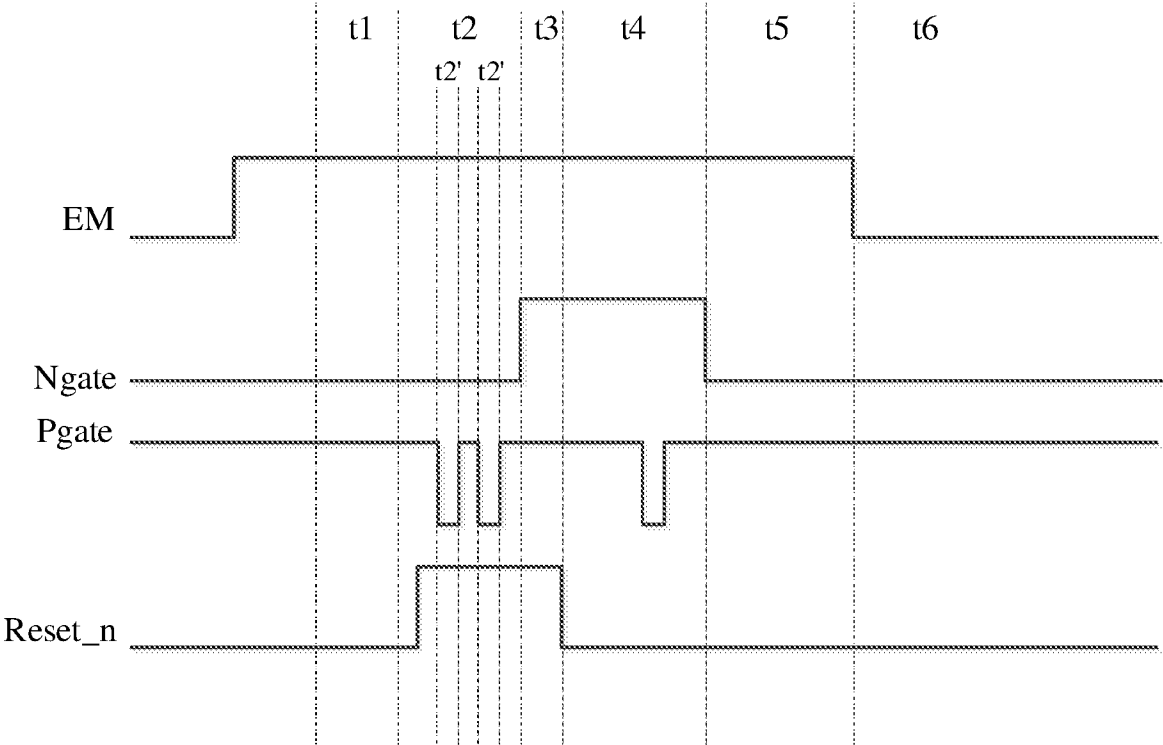


图 7

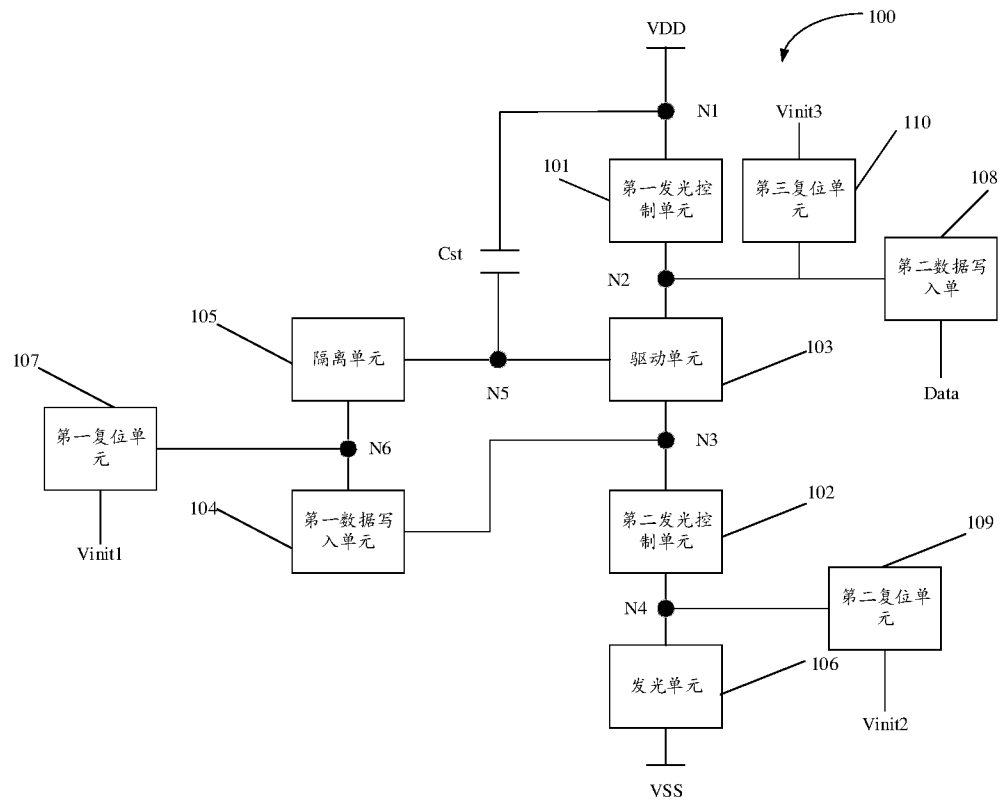


图 8

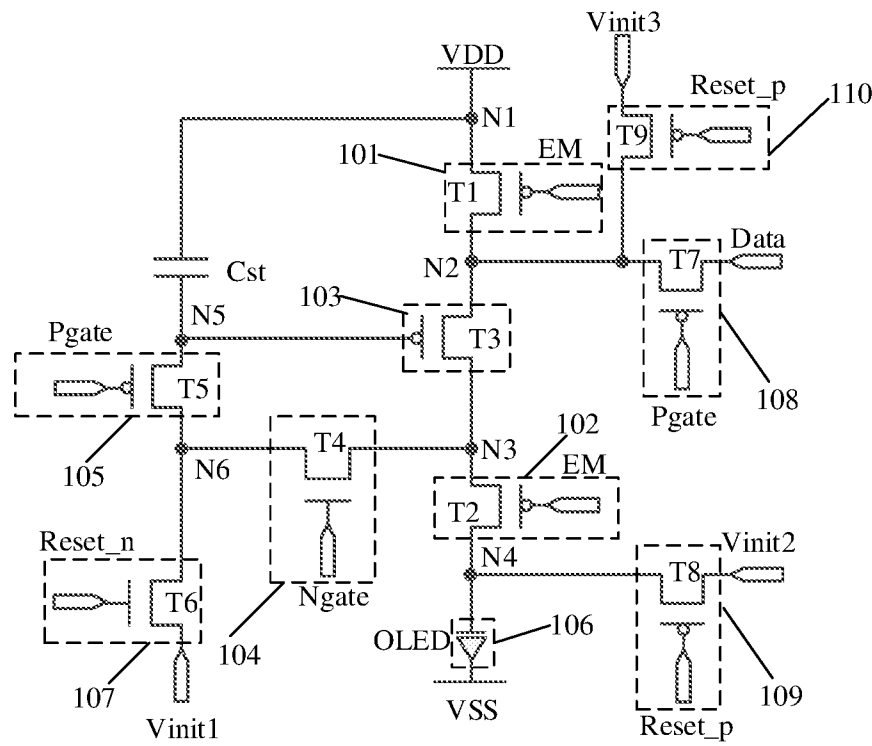


图 9

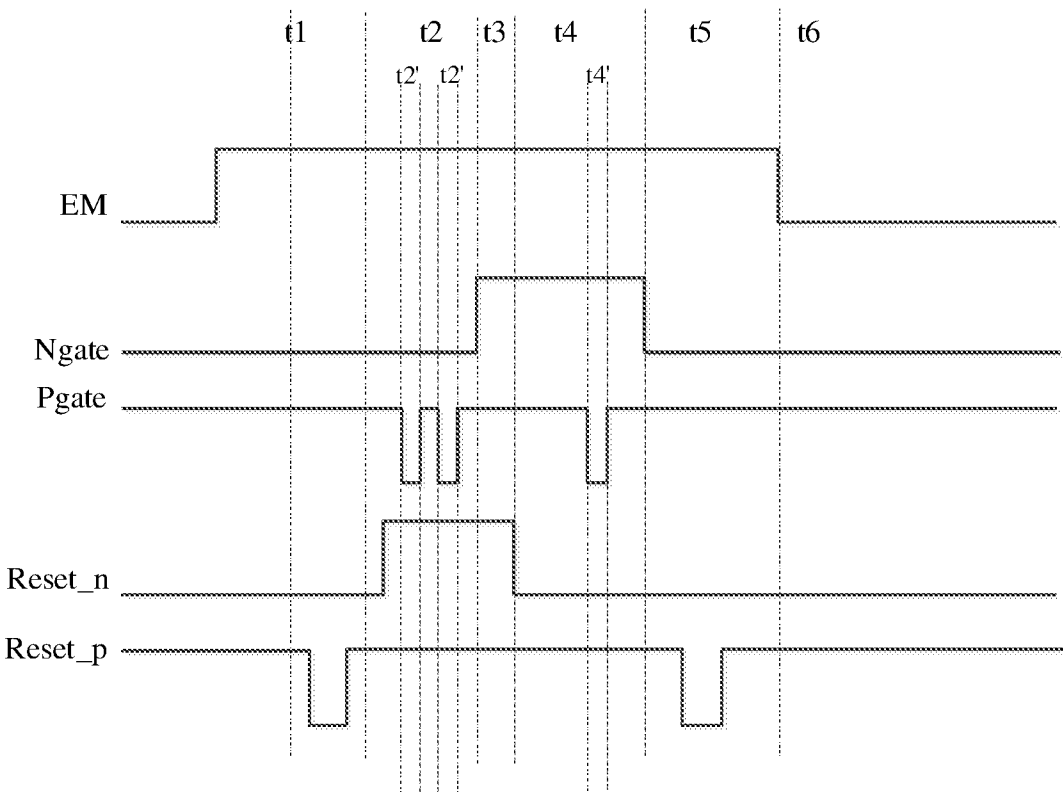


图 10

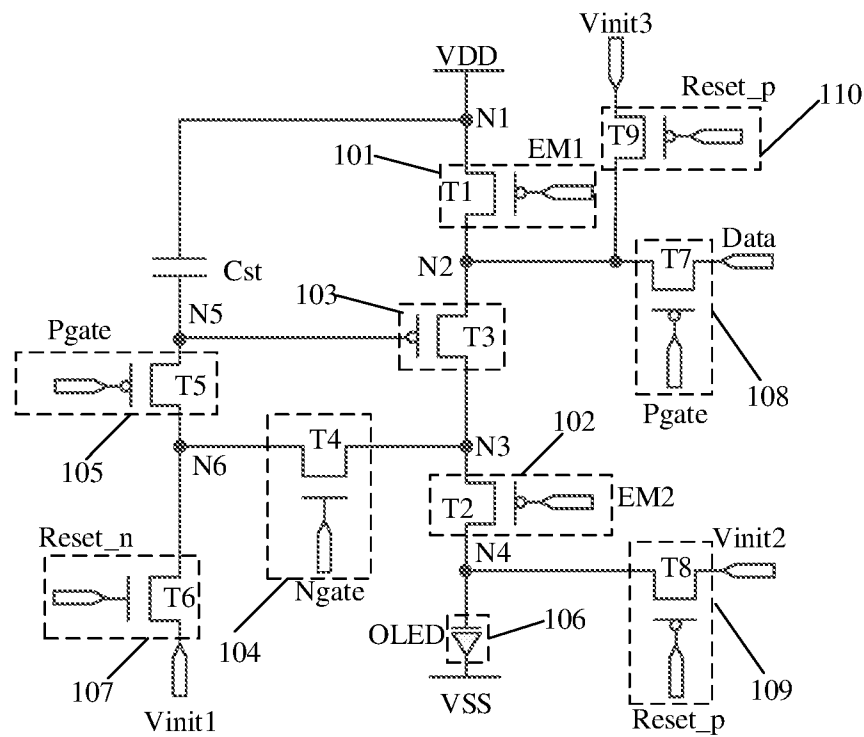


图 11

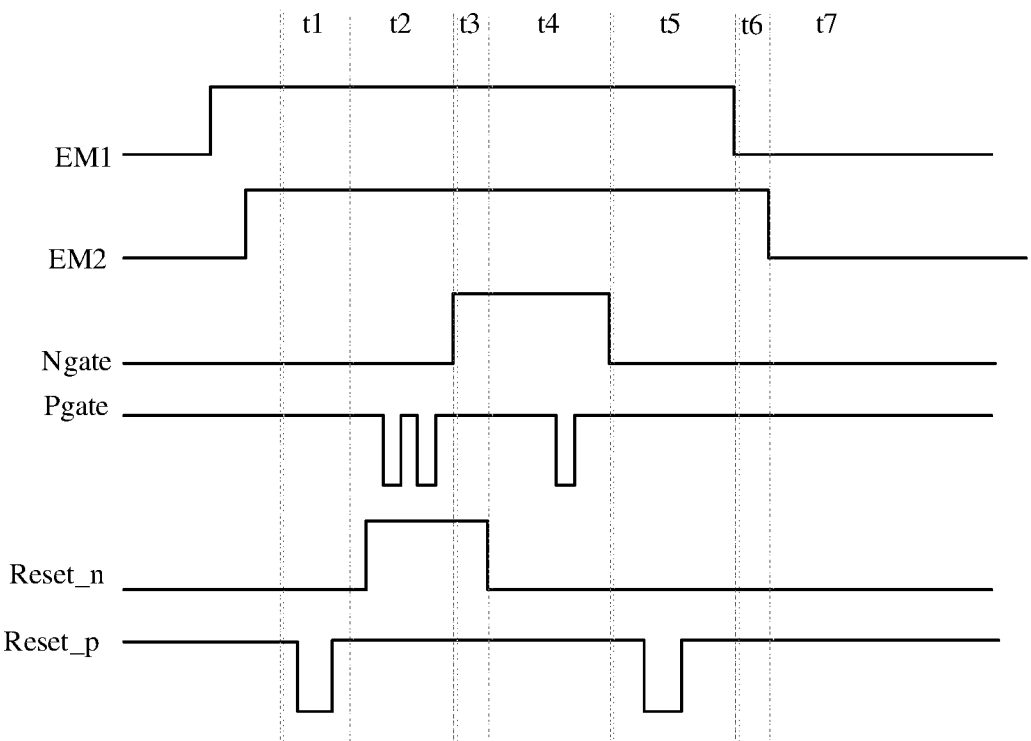


图 12

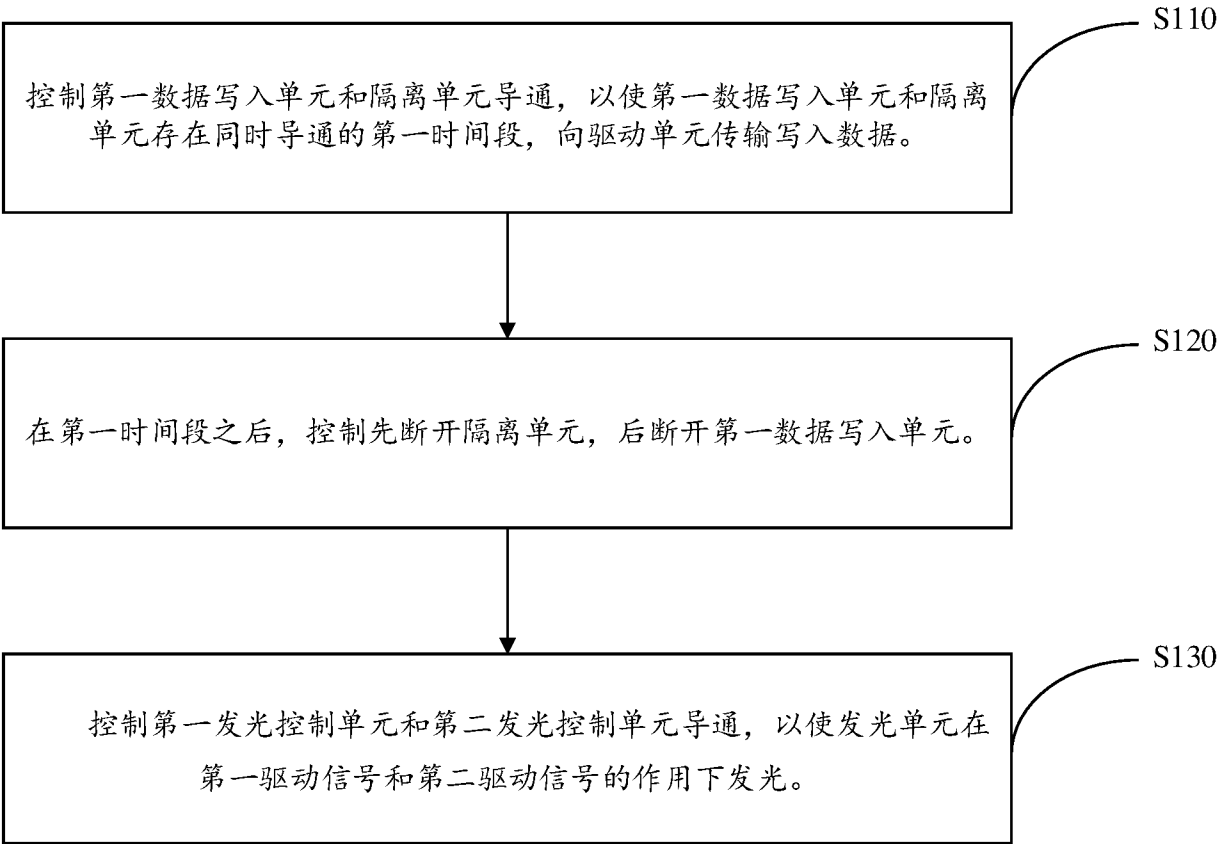


图 13

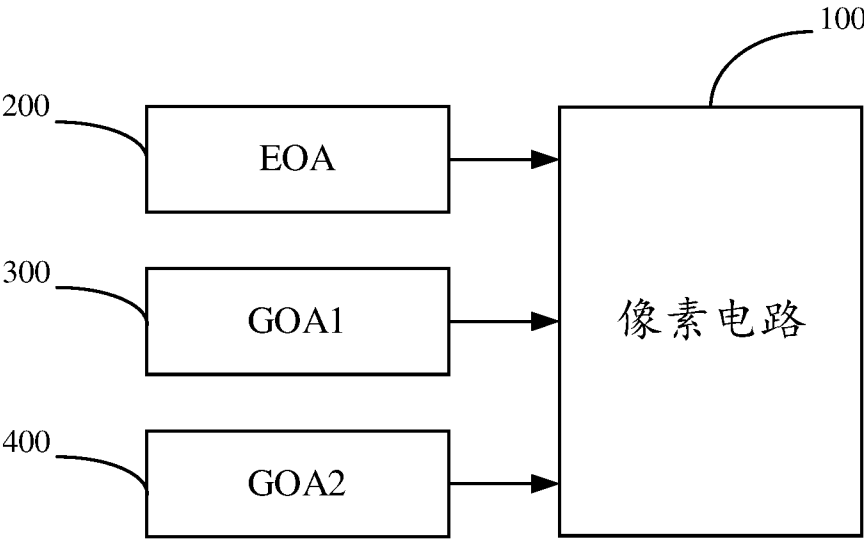


图 14

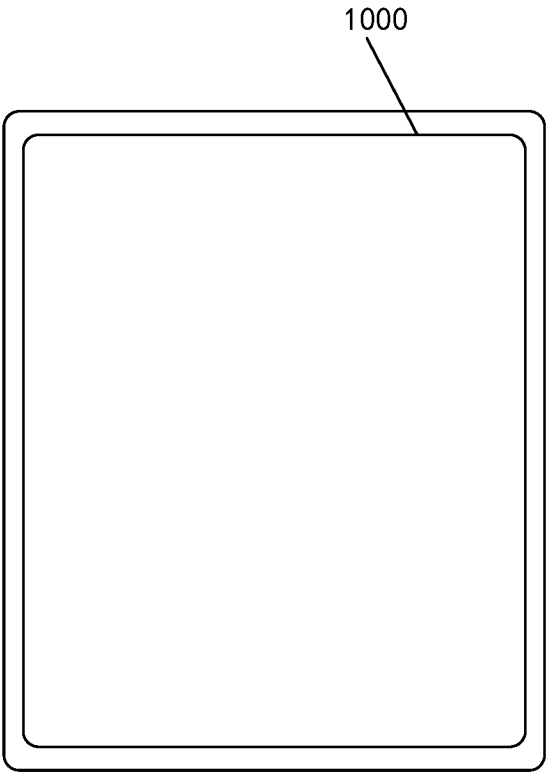


图 15

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2024/126156

A. CLASSIFICATION OF SUBJECT MATTER G09G 3/3225(2016.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC: G09G, H01L Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNABS, CNTXT, VEN, ENTXT: 像素, 控制, 单元, 节点, 驱动, 氧化物, 多晶硅, 晶体管, 隔离, 阈值, 电压, 复位, 数据, 传输, 扫描, pixel?, control+, unit?, node?, driv+, oxide, polysilicon, transistor?, isola+, threshold, value?, voltage?, reset+, data, datum, transf+, scan+		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 110648629 A (XIAMEN TIANMA MICRO-ELECTRONICS CO., LTD.) 03 January 2020 (2020-01-03) description, paragraphs 35-94, and figures 1-19	1-16
Y	CN 110264946 A (HEFEI VISIONOX TECHNOLOGY CO., LTD.) 20 September 2019 (2019-09-20) description, paragraphs 53-124, and figures 1-17	1-16
Y	CN 110277060 A (HEFEI VISIONOX TECHNOLOGY CO., LTD.) 24 September 2019 (2019-09-24) description, paragraphs 49-120, and figures 1-18	1-16
Y	CN 112634833 A (WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 09 April 2021 (2021-04-09) description, paragraphs 38-90, and figures 1-4	1-16
Y	CN 114495802 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 13 May 2022 (2022-05-13) description, paragraphs 29-52, and figures 1-8	1-16
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 23 January 2025		Date of mailing of the international search report 24 January 2025
Name and mailing address of the ISA/CN China National Intellectual Property Administration (ISA/CN) China No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088		Authorized officer Telephone No.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 113903288 A (AU OPTRONICS CORPORATION) 07 January 2022 (2022-01-07) entire document	1-16
A	CN 114023262 A (WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 08 February 2022 (2022-02-08) entire document	1-16
A	CN 114641862 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 17 June 2022 (2022-06-17) entire document	1-16
A	JP 2010010456 A (PANASONIC CORP.) 14 January 2010 (2010-01-14) entire document	1-16
A	US 2006273410 A1 (NATIONAL UNIVERSITY OF SINGAPORE) 07 December 2006 (2006-12-07) entire document	1-16

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2024/126156

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	110648629	A	03 January 2020	US	10984725	B1	20 April 2021
				US	2021134224	A1	06 May 2021
CN	110264946	A	20 September 2019	WO	2020233025	A1	26 November 2020
				US	2021312866	A1	07 October 2021
				US	11436978	B2	06 September 2022
CN	110277060	A	24 September 2019	WO	2020233024	A1	26 November 2020
CN	112634833	A	09 April 2021	None			
CN	114495802	A	13 May 2022	None			
CN	113903288	A	07 January 2022	None			
CN	114023262	A	08 February 2022	None			
CN	114641862	A	17 June 2022	None			
JP	2010010456	A	14 January 2010	US	2009321880	A1	31 December 2009
US	2006273410	A1	07 December 2006	None			

A. 主题的分类

G09G 3/3225(2016.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: G09G, H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词 (如使用))

CNABS,CNXTXT,VEN,ENTXT: 像素, 控制, 单元, 节点, 驱动, 氧化物, 多晶硅, 晶体管, 隔离, 阈值, 电压, 复位, 数据, 传输, 扫描, pixel?,control+,unit?,node?,driv+,oxide,polysilicon,transistor?,isola+,threshold,value?,voltage?,reset+,data,datum,transf+,scan+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 110648629 A (厦门天马微电子有限公司) 2020年1月3日 (2020 - 01 - 03) 说明书35-94段, 图1-19	1-16
Y	CN 110264946 A (合肥维信诺科技有限公司) 2019年9月20日 (2019 - 09 - 20) 53-124段, 图1-17	1-16
Y	CN 110277060 A (合肥维信诺科技有限公司) 2019年9月24日 (2019 - 09 - 24) 说明书49-120段, 图1-18	1-16
Y	CN 112634833 A (武汉华星光电半导体显示技术有限公司) 2021年4月9日 (2021 - 04 - 09) 说明书38-90段, 图1-4	1-16
Y	CN 114495802 A (京东方科技集团股份有限公司等) 2022年5月13日 (2022 - 05 - 13) 说明书29-52段, 图1-8	1-16
A	CN 113903288 A (友达光电股份有限公司) 2022年1月7日 (2022 - 01 - 07) 全文	1-16
A	CN 114023262 A (武汉华星光电半导体显示技术有限公司) 2022年2月8日 (2022 - 02 - 08) 全文	1-16

☒ 其余文件在C栏的续页中列出。

☒ 见同族专利附件。

★ 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2025年1月23日

国际检索报告邮寄日期

2025年1月24日

ISA/CN的名称和邮寄地址

中国国家知识产权局
中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

彭镇

电话号码 (+86) 010-62085832

PCT/ISA/210 表(第2页) (2022年7月)

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 114641862 A (京东方科技集团股份有限公司等) 2022年6月17日 (2022 - 06 - 17) 全文	1-16
A	JP 2010010456 A (PANASONIC CORP) 2010年1月14日 (2010 - 01 - 14) 全文	1-16
A	US 2006273410 A1 (UNIV SINGAPORE) 2006年12月7日 (2006 - 12 - 07) 全文	1-16

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2024/126156

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	110648629	A	2020年1月3日	US	10984725	B1	2021年4月20日
				US	2021134224	A1	2021年5月6日
CN	110264946	A	2019年9月20日	WO	2020233025	A1	2020年11月26日
				US	2021312866	A1	2021年10月7日
				US	11436978	B2	2022年9月6日
CN	110277060	A	2019年9月24日	WO	2020233024	A1	2020年11月26日
CN	112634833	A	2021年4月9日		无		
CN	114495802	A	2022年5月13日		无		
CN	113903288	A	2022年1月7日		无		
CN	114023262	A	2022年2月8日		无		
CN	114641862	A	2022年6月17日		无		
JP	2010010456	A	2010年1月14日	US	2009321880	A1	2009年12月31日
US	2006273410	A1	2006年12月7日		无		