

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6166715号
(P6166715)

(45) 発行日 平成29年7月19日 (2017. 7. 19)

(24) 登録日 平成29年6月30日 (2017. 6. 30)

(51) Int. Cl.	F I
GO 1 R 33/07 (2006. 01)	GO 1 R 33/06 H
GO 1 R 35/00 (2006. 01)	GO 1 R 35/00 M
HO 1 L 43/06 (2006. 01)	HO 1 L 43/06 Z
HO 1 L 43/08 (2006. 01)	HO 1 L 43/08 Z

請求項の数 26 (全 31 頁)

(21) 出願番号	特願2014-508370 (P2014-508370)	(73) 特許権者	501105602
(86) (22) 出願日	平成24年4月5日 (2012. 4. 5)		アレグロ・マイクロシステムズ・エルエルシー
(65) 公表番号	特表2014-517919 (P2014-517919A)		アメリカ合衆国マサチューセッツ州01606, ウスター, ノースイースト・カットオフ 115
(43) 公表日	平成26年7月24日 (2014. 7. 24)	(74) 代理人	100140109
(86) 国際出願番号	PCT/US2012/032315		弁理士 小野 新次郎
(87) 国際公開番号	W02012/148646	(74) 代理人	100075270
(87) 国際公開日	平成24年11月1日 (2012. 11. 1)		弁理士 小林 泰
審査請求日	平成26年12月11日 (2014. 12. 11)	(74) 代理人	100101373
審判番号	不服2016-14304 (P2016-14304/J1)		弁理士 竹内 茂雄
審判請求日	平成28年9月26日 (2016. 9. 26)	(74) 代理人	100118902
(31) 優先権主張番号	13/095, 371		弁理士 山本 修
(32) 優先日	平成23年4月27日 (2011. 4. 27)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 磁界センサを自己校正または自己テストするための回路および方法

(57) 【特許請求の範囲】

【請求項 1】

磁界センサであって、
少なくとも2つの磁界検出素子と、

前記少なくとも2つの磁界検出素子に接続された第1のスイッチング回路であって、前記第1のスイッチング回路が、前記少なくとも2つの磁界検出素子を被測定磁界検出構成および基準磁界検出構成に接続するように構成され、前記第1のスイッチング回路が、前記少なくとも2つの磁界検出素子を、前記被測定磁界検出構成に接続されるときに外部磁界の存在下で協働して応答するように並列に接続し、前記少なくとも2つの磁界検出素子を、前記基準磁界検出構成に接続されるときに前記外部磁界に対する応答が互いに反対になるように接続するように構成され、前記第1のスイッチング回路が、磁界信号を供給するように第1のスイッチング速度で前記被測定磁界検出構成と前記基準磁界検出構成との間で、時間分割多重化を用いて、交互に往復して切り替えるように動作可能であり、前記第1のスイッチング回路が、

前記被測定磁界検出構成で接続されるときに前記外部磁界に応答する被測定磁界応答信号部分、および

前記基準磁界検出構成で接続されるときに基準磁界に応答する基準磁界応答信号部分を含む前記磁界信号を生成するように構成され、前記磁界信号は、第1の期間の間は前記被測定磁界応答信号部分のみを表し、前記第1のスイッチング速度に同期した速度で前記第1の期間とインターリーブされた第2の異なる期間の間は前記基準磁界応答信号部分

のみを表す、第1のスイッチング回路と、

前記磁界信号を受け取るように接続された処理回路と、

前記基準磁界応答信号部分を表す信号を前記処理回路から受け取るように接続され、前記少なくとも2つの磁界検出素子を駆動するために印加されるバイアス信号、または前記処理回路の利得、のうちの少なくとも1つを制御するためにフィードバック信号を生成するように構成された、フィードバック回路とを備える、磁界センサ。

【請求項2】

前記基準磁界が、前記少なくとも2つの磁界検出素子のうちの選択されたものの場所で反対方向に向いた第1および第2の基準磁界を含み、前記磁界センサが、

前記第1および第2の基準磁界を生成するように動作可能な磁界生成器をさらに備える、請求項1に記載の磁界センサ。

【請求項3】

前記磁界生成器が、

それぞれ前記少なくとも2つの磁界検出素子に近接した、少なくとも2つの基準磁界導体部分を備え、前記少なくとも2つの基準磁界導体部分が、前記基準磁界を生成するための基準電流を伝達するように構成される、請求項2に記載の磁界センサ。

【請求項4】

前記基準電流を供給するように接続された第2のスイッチング回路であって、前記第1のスイッチング速度に同期して、第1の基準電流方向と第2の反対の基準電流方向との間で前記基準電流を交互に切り替えるように動作可能な、第2のスイッチング回路をさらに備える、請求項3に記載の磁界センサ。

【請求項5】

前記処理回路は、前記第1のスイッチング回路から前記磁界信号を受け取るように接続され、前記処理回路が、

前記第1の期間の間に前記被測定磁界応答信号部分を表す前記磁界信号を選択し処理して、前記被測定磁界応答信号部分を表す第1の信号を生成するように時間分割多重化された、第1の処理チャンネルであって、前記第1の信号はセンサ出力信号を提供する、第1の処理チャンネルと、

前記第2の異なる期間の間に前記基準磁界応答信号部分を表す前記磁界信号を選択し処理して、前記基準磁界応答信号部分を表す第2の信号を生成するように時間分割多重化された、第2の異なる処理チャンネルとを備える、請求項3に記載の磁界センサ。

【請求項6】

前記フィードバック回路は、前記第2の信号を表す信号を前記フィードバック信号として使用するように動作可能である、請求項5に記載の磁界センサ。

【請求項7】

前記被測定磁界検出構成が、前記少なくとも2つの磁界検出素子のチョッピングを表す、少なくとも2つの異なる交互の被測定磁界検出構成からなる、請求項5に記載の磁界センサ。

【請求項8】

前記少なくとも2つの磁界検出素子が、基板によって支持され、前記少なくとも2つの基準磁界導体部分が、前記基板によって支持され前記磁界検出素子に近接した導体を含む、請求項5に記載の磁界センサ。

【請求項9】

前記少なくとも2つの基準磁界導体部分が、前記基板によって支持される2つ以上の金属層にわたって広がる、請求項8に記載の磁界センサ。

【請求項10】

前記少なくとも2つの磁界検出素子が、基板によって支持され、前記少なくとも2つの基準磁界導体部分が、前記基板から分離しているが前記基板に近接した導体を含む、請求

10

20

30

40

50

項 5 に記載の磁界センサ。

【請求項 1 1】

前記外部磁界が、被測定電流導体によって伝達される被測定電流によって生成される、請求項 5 に記載の磁界センサ。

【請求項 1 2】

前記少なくとも 2 つの磁界検出素子が、少なくとも 2 つのホール効果素子を含む、請求項 5 に記載の磁界センサ。

【請求項 1 3】

前記少なくとも 2 つの磁界検出素子が、少なくとも 2 つの磁気抵抗素子を含む、請求項 5 に記載の磁界センサ。

【請求項 1 4】

磁界センサの較正または自己テストを生成する方法であって、
少なくとも 2 つの磁界検出素子を被測定磁界検出構成に接続するステップであって、前記少なくとも 2 つの磁界検出素子を、外部磁界の存在下で協働して応答するように並列に接続するステップを含む、ステップと、

前記少なくとも 2 つの磁界検出素子を基準磁界検出構成に接続するステップであって、前記少なくとも 2 つの磁界検出素子を、前記外部磁界に対する応答が互いに反対になるように接続するステップを含む、ステップと、

磁界信号を供給するために、第 1 のスイッチング速度で前記被測定磁界検出構成と前記基準磁界検出構成とを、時間分割多重化を用いて、交互に往復して切り替えるステップであって、前記切り替えるステップが、

前記被測定磁界検出構成で接続されたときに前記外部磁界に応答する被測定磁界応答信号部分、および

前記基準磁界検出構成で接続されたときに基準磁界に応答する基準磁界応答信号部分を含む前記磁界信号を生成するように構成され、前記磁界信号は、第 1 の期間の間は前記被測定磁界応答信号部分のみを表し、前記第 1 のスイッチング速度に同期した速度で前記第 1 の期間とインターリーブされた第 2 の異なる期間の間は前記基準磁界応答信号部分のみを表す、切り替えるステップと、

前記基準磁界応答信号部分を表す信号をフィードバック信号として使用して、前記少なくとも 2 つの磁界検出素子を駆動するために印加されるバイアス信号、または前記少なくとも 2 つの磁界検出素子に接続された処理回路の利得、のうちの少なくとも 1 つを制御するステップと

を含む、方法。

【請求項 1 5】

前記基準磁界が、前記少なくとも 2 つの磁界検出素子のうちの選択されたものの場所で反対方向に向いた第 1 および第 2 の基準磁界を含む、請求項 1 4 に記載の方法。

【請求項 1 6】

前記基準磁界を生成するために基準電流を生成するステップをさらに含み、前記基準磁界は、それぞれの磁界方向が反対方向に向けられた少なくとも 2 つの基準磁界部分を含む、
請求項 1 4 に記載の方法。

【請求項 1 7】

前記第 1 のスイッチング速度に同期して、第 1 の基準電流方向と第 2 の反対の基準電流方向との間で交互に切り替えるステップをさらに含み、請求項 1 6 に記載の方法。

【請求項 1 8】

前記第 1 のスイッチング回路から前記磁界信号を受け取るステップと、
前記第 1 の期間の間に前記被測定磁界応答信号部分を表す前記磁界信号を選択し処理して、前記被測定磁界応答信号部分を表す第 1 の信号を生成するように時間分割多重化するステップであって、前記第 1 の信号はセンサ出力信号を提供する、ステップと、

10

20

30

40

50

前記第 2 の異なる期間の間に前記基準磁界応答信号部分を表す前記磁界信号を選択し処理して、前記基準磁界応答信号部分を表す第 2 の信号を生成するように時間分割多重化するステップと

をさらに含む、請求項 16 に記載の方法。

【請求項 19】

前記第 2 の信号を表す信号を前記フィードバック信号として使用するステップ

をさらに含む、請求項 18 に記載の方法。

【請求項 20】

前記被測定磁界検出構成が、前記少なくとも 2 つの磁界検出素子のチョッピングを表す少なくとも 2 つの異なる交互の被測定磁界検出構成からなる、請求項 18 に記載の方法。

10

【請求項 21】

前記少なくとも 2 つの磁界検出素子が、基板によって支持され、前記少なくとも 2 つの基準磁界部分が、前記基板によって支持され前記少なくとも 2 つの磁界検出素子に近接した導体を備えた、少なくとも 2 つの基準磁界導体部分によって生成される、請求項 18 に記載の方法。

【請求項 22】

前記少なくとも 2 つの基準磁界導体部分が、前記基板によって支持された 2 つ以上の金属層にわたって広がる、請求項 21 に記載の方法。

【請求項 23】

前記少なくとも 2 つの磁界検出素子が基板によって支持され、前記少なくとも 2 つの基準磁界部分が、前記基板から分離しているが前記基板に近接した導体を備えた、少なくとも 2 つの基準磁界導体部分によって生成される、請求項 18 に記載の方法。

20

【請求項 24】

前記外部磁界が、被測定電流導体によって伝達される測定電流によって生成される、請求項 18 に記載の方法。

【請求項 25】

前記少なくとも 2 つの磁界検出素子が、少なくとも 2 つのホール効果素子を含む、請求項 18 に記載の方法。

【請求項 26】

前記少なくとも 2 つの磁界検出素子が、少なくとも 2 つの磁気抵抗素子を含む、請求項 18 に記載の方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、一般に、磁界センサに関し、より詳細には、磁界検出素子を被測定磁界検出構成および基準磁界検出構成において交互に接続させた磁界センサに関する。

【背景技術】

【0002】

知られているように、ホール効果素子、磁気抵抗素子、および磁気トランジスタを含むが、これらに限定されない多様なタイプの磁界検出素子が存在する。さらに知られているように、互いに異なるタイプのホール効果素子、例えば平面ホール素子、垂直ホール素子、および環状ホール素子 (circular Hall element) が存在する。さらに知られているように、互いに異なるタイプの磁気抵抗素子、例えば異方性磁気抵抗 (AMR) 素子、巨大磁気抵抗 (GMR) 素子、トンネル磁気抵抗 (TMR) 素子、アンチモン化インジウム (InSb) 素子、および磁気トンネル接合 (MTJ) 素子が存在する。

40

【0003】

ホール効果素子は磁界に比例した出力電圧を生成する。これと対照的に磁気抵抗素子は、磁界に比例して抵抗を変化させる。回路では、電流を磁気抵抗素子を通して導くことができ、それによって磁界に比例した電圧出力信号を生成する。

【0004】

50

磁界検出素子を用いた磁界センサは、電流伝達導体によって伝達される電流によって生成される磁界を検出する電流センサ、強磁性または磁性物体の近接を検出する磁気スイッチ（本明細書では近接検出器とも呼ばれる）、通過する強磁性物を検出する回転検出器例えば歯車の歯、および磁界の磁界密度を検出する磁界センサを含むが、これらに限定されない多様な用途に用いられる。本明細書では、特定の磁界センサ構成が例として用いられる。しかし、本明細書で述べられる回路および技術は任意の磁界センサにも当てはまる。

【0005】

知られているように一部の集積回路は、組込み自己テスト（BIST）能力を有する。組込み自己テストは、集積回路の内部機能のすべてまたは一部分を検証することができる機能である。いくつかのタイプの集積回路は、集積回路ダイ上に直接構築された組込み自己テスト回路を有する。通常、組込み自己テストは、外部手段、例えば集積回路の外部から集積回路上のピンまたはポートに通信される信号によって活動化される。例えばメモリ部分を有する集積回路は、集積回路の外部から通信される自己テスト信号によって活動化することができる組込み自己テスト回路を含むことができる。組込み自己テスト回路は、自己テスト信号に応答して集積回路のメモリ部分をテストすることができる。

【0006】

磁界センサに用いられる従来型の組込み自己テスト回路は、磁界センサ内に用いられる磁界検出素子をテストしない傾向がある。また、従来型の組込み自己テスト回路は、磁界センサを有するすべての回路をテストしない傾向がある。

【0007】

一部の磁界センサは、例えば、コイルなどを用いて較正磁界を局所的に生成し、較正磁界から結果として生じる信号を測定し、結果としての信号に関係する信号をフィードバックして磁界センサのゲインを制御することによって自己較正技術を使用する。いくつかの自己較正構成が、2008年2月26日に出願され本発明の譲受人に譲渡された、「自動感度調整を有する磁界センサ」という名称の米国特許出願第12/037,393号に示され述べられている。また2010年7月21日に出願され本発明の譲受人に譲渡された、「磁界センサにおける診断動作モードを生成するための回路および方法」という名称の米国特許出願第12/840,324号は、磁界検出素子に近接して配置され、自己テスト磁界を生成するために用いられるコイルおよび導体の様々な構成を教示している。上記の出願はまた、様々な多重化構成を教示している。これらの出願、および本明細書で述べられるすべての他の特許および特許出願は、それらの全体が参照により本明細書に組み込まれている。

【0008】

通常、磁界センサの較正は、磁界センサが検出磁界を検出していないとき、すなわち磁界センサが通常の検出モードで動作していないときに行われなければならない。

【0009】

磁界センサ内で用いられる磁界検出素子をテストするための自己テスト機能を可能にする、磁界センサにおける組込み自己テスト回路および技術を提供することが望ましい。また、磁界センサ内のすべての回路の自己テストを可能にする、磁界センサにおける組込み自己テスト回路および技術を提供することが望ましい。また、外部磁界の大きさに拘らず、自己テストを行えることが望ましい。

【0010】

自己テスト機能に加えて、磁界センサが通常動作において動作しているときに生じ得る、磁界センサの利得調整（較正）を提供することが望ましい。

【発明の概要】

【発明が解決しようとする課題】

【0011】

本発明は、磁界センサが通常動作において動作しているときに生じ得る、磁界センサの利得調整（較正）を提供することができる。

【0012】

10

20

30

40

50

本発明はまた、磁界センサ内で用いられる磁界検出素子をテストするための自己テスト (self-test) 機能を可能にする、磁界センサにおける組込み自己テスト回路および技術をもたらすことができる。本発明はまた、磁界センサ内のすべての回路の自己テストを可能にする、磁界センサにおける組込み自己テスト回路および技術を提供することができる。本発明はまた、外部磁界の大きさに拘らず、自己テストを行う能力を提供することができる。

【課題を解決するための手段】

【0013】

本発明の一態様によれば、磁界センサは少なくとも2つの磁界検出素子を含む。磁界センサはまた、少なくとも2つの磁界検出素子に接続された第1のスイッチング回路を含む。第1のスイッチング回路は、少なくとも2つの磁界検出素子を被測定磁界検出構成および基準磁界検出構成に接続するように構成されている。第1のスイッチング回路は、磁界信号を生じるように第1のスイッチング速度で被測定磁界検出構成と基準磁界検出構成との間で交互に往復して切り替えるように動作可能である。第1のスイッチング回路は、磁界信号を生成するように構成されている。磁界信号は、被測定磁界検出構成で接続されたときに被測定磁界に応答する被測定磁界応答信号部分、および基準磁界検出構成で接続されたときに基準磁界に応答する基準磁界応答信号部分を含む。

10

【0014】

磁界センサの一部の実施形態では、基準磁界は、少なくとも2つの磁界検出素子のうちの選択されたものの場所で反対方向に向いた第1および第2の基準磁界を備え、磁界センサはさらに、第1および第2の基準磁界を生成するように動作可能な磁界生成器を備える。

20

【0015】

磁界センサの一部の実施形態では、磁界生成器は、それぞれ少なくとも2つの磁界検出素子に近接した、少なくとも2つの基準磁界導体部分を備え、少なくとも2つの基準磁界導体部分は、基準磁界を生成するための基準電流を伝達するように構成され、基準磁界は、反対方向に向けられたそれぞれの磁界方向を有する少なくとも2つの基準磁界部分を備える。

【0016】

一部の実施形態では、磁界センサはさらに、基準電流を供給するように接続された第2のスイッチング回路であって、第1のスイッチング速度に同期して、第1の基準電流方向と第2の反対の基準電流方向との間で基準電流を交互に切り替えるように動作可能な、第2のスイッチング回路を含む。

30

【0017】

一部の実施形態では、磁界センサはさらに、第1のスイッチング回路から磁界信号を受け取るように接続された処理回路を含み、磁界信号は、第1の期間の間は被測定磁界応答信号部分を表し、第1のスイッチング速度に同期した速度で第1の期間とインターリーブされた第2の異なる期間の間は基準磁界応答信号部分を表す。処理回路は、第1の期間の間に被測定磁界応答信号部分を表す信号を選択し処理して、被測定磁界応答信号部分を表す第1のセンサ出力信号を生成するように時間多重化された (time multiplexed)、第1の処理チャンネルと、第2の異なる期間の間に基準磁界応答信号部分を表す信号を選択し処理して、基準磁界応答信号部分を表す第2の異なるセンサ出力信号を生成するように時間多重化された、第2の異なる処理チャンネルとを含む。

40

【0018】

磁界センサの一部の実施形態では、第1のスイッチング回路は、基準磁界検出構成で接続されたときは、磁界に対するそれぞれ反対の応答方向を有するように、少なくとも2つの磁界検出素子を接続するように構成されている。

【0019】

磁界センサの一部の実施形態では、第1のスイッチング回路は、被測定磁界検出構成で接続されたときは、磁界に対するそれぞれ同じ応答方向を有するように、少なくとも2つ

50

の磁界検出素子を接続するように構成されている。

【0020】

一部の実施形態では、磁界センサはさらに、第2のセンサ出力信号を表す信号を受け取るように接続され、少なくとも2つの磁界検出素子を駆動するように印加されるバイアス信号、または第1および第2の処理チャンネルの利得、のうちの少なくとも1つを制御するためにフィードバック信号を生成するように構成されたフィードバック回路を含む。

【0021】

磁界センサの一部の実施形態では、被測定磁界検出構成は、少なくとも2つの磁界検出素子のチョッピングを表す、少なくとも2つの異なる交互の被測定磁界検出構成を備える。

10

【0022】

磁界センサの一部の実施形態では、少なくとも2つの磁界検出素子は、基板によって支持され、少なくとも2つの基準磁界導体部分は、基板によって支持され磁界検出素子に近接した導体を備える。

【0023】

磁界センサの一部の実施形態では、少なくとも2つの基準磁界導体部分は、基板によって支持される2つ以上の金属層にわたって広がる。

【0024】

磁界センサの一部の実施形態では、少なくとも2つの磁界検出素子は、基板によって支持され、少なくとも2つの基準磁界導体部分は、基板から分離しているが基板に近接した導体を備える。

20

【0025】

磁界センサの一部の実施形態では、被測定磁界は、被測定電流導体によって伝達される被測定電流によって生成される。

【0026】

磁界センサの一部の実施形態では、少なくとも2つの磁界検出素子は、少なくとも2つのホール効果素子を備える。

【0027】

磁界センサの一部の実施形態では、少なくとも2つの磁界検出素子は、少なくとも2つの磁気抵抗素子を備える。

30

【0028】

本発明の他の態様によれば、磁界センサの較正または自己テストを生成する方法は、少なくとも2つの磁界検出素子を被測定磁界検出構成に接続するステップを含む。方法はまた、少なくとも2つの磁界検出素子を基準磁界検出構成に接続するステップを含む。方法はまた、磁界信号を生じるために、第1のスイッチング速度で被測定磁界検出構成と基準磁界検出構成とを交互に往復して切り替えるステップを含む。切り替えるステップは、磁界信号を生成するように構成されている。磁界信号は、被測定磁界検出構成で接続されたときに被測定磁界に応答する被測定磁界応答信号部分、および基準磁界検出構成で接続されたときに基準磁界に応答する基準磁界応答信号部分を含む。

【0029】

方法の一部の実施形態では、基準磁界は、少なくとも2つの磁界検出素子のうちの選択されたものの場所で反対方向に向いた第1および第2の基準磁界を含む。

40

【0030】

一部の実施形態では、方法はさらに、基準磁界を生成するために基準電流を生成するステップを含み、基準磁界は、反対方向に向けられたそれぞれの磁界方向を有する少なくとも2つの基準磁界部分を備える。

【0031】

一部の実施形態では、方法はさらに、第1のスイッチング速度に同期して、第1の基準電流方向と第2の反対の基準電流方向との間で交互に切り替えるステップを含む。

【0032】

50

一部の実施形態では、方法はさらに、第1のスイッチング回路から磁界信号を受け取るステップであって、磁界信号は、第1の期間の間は被測定磁界応答信号部分を表し、第1のスイッチング速度に同期した速度で第1の期間とインターリーブされた第2の異なる期間の間に基準磁界応答信号部分を表す、ステップと、第1の期間の間に被測定磁界応答信号部分を表す信号を選択し処理して、被測定磁界応答信号部分を表す第1のセンサ出力信号を生成するように時間多重化するステップと、第2の異なる期間の間に基準磁界応答信号部分を表す信号を選択し処理して、基準磁界応答信号部分を表す第2の異なるセンサ出力信号を生成するように時間多重化するステップとを含む。

【0033】

方法の一部の実施形態では、少なくとも2つの磁界検出素子を基準磁界検出構成に接続するステップは、基準磁界検出構成で接続されたときに磁界に対するそれぞれ反対の応答方向を有するように少なくとも2つの磁界検出素子を接続するステップを含む。

10

【0034】

方法の一部の実施形態では、少なくとも2つの磁界検出素子を被測定磁界検出構成に接続するステップは、被測定磁界検出構成で接続されたときに磁界に対するそれぞれ同じ応答方向を有するように少なくとも2つの磁界検出素子を接続するステップを含む。

【0035】

一部の実施形態では、方法はさらに、第2のセンサ出力信号を表す信号を、少なくとも2つの磁界検出素子を駆動するように印加されるバイアス信号、または第1および第2の処理チャネルの利得、のうちの少なくとも1つを制御するためのフィードバック信号に変換するステップを含む。

20

【0036】

方法の一部の実施形態では、被測定磁界検出構成は、少なくとも2つの磁界検出素子のチョッピングを表す少なくとも2つの異なる交互の被測定磁界検出構成を備える。

【0037】

方法の一部の実施形態では、少なくとも2つの磁界検出素子は基板によって支持され、少なくとも2つの基準磁界部分は、基板によって支持され少なくとも2つの磁界検出素子に近接した導体を備えた、少なくとも2つの基準磁界導体部分によって生成される。

【0038】

方法の一部の実施形態では、少なくとも2つの基準磁界導体部分は、基板によって支持された2つ以上の金属層にわたって広がる。

30

【0039】

方法の一部の実施形態では、少なくとも2つの磁界検出素子は基板によって支持され、少なくとも2つの基準磁界部分は、基板から分離しているが基板に近接した導体を備えた、少なくとも2つの基準磁界導体部分によって生成される。

【0040】

方法の一部の実施形態では被測定磁界は、被測定電流導体によって伝達される被測定電流によって生成される。

【0041】

方法の一部の実施形態では、少なくとも2つの磁界検出素子は、少なくとも2つのホール効果素子を備える。

40

【0042】

方法の一部の実施形態では、少なくとも2つの磁界検出素子は、少なくとも2つの磁気抵抗素子を備える。

【0043】

本発明の上記の特徴、および本発明自体は、以下の図面の詳細な説明からより十分に理解されよう。

【図面の簡単な説明】

【0044】

【図1】チョッピング型（またはスイッチング型）ホール効果素子を有する従来技術の磁

50

界センサ、および関連するスイッチング回路のブロック図である。

【図 1 A】図 1 の従来技術の磁界センサ内の様々な点における周波数スペクトルを示す一連のグラフである。

【図 2】図 1 の磁界センサのホール効果素子およびスイッチング回路として、また以下の磁界センサのホール効果素子およびスイッチング回路として用いることができる、ホール効果素子を有しスイッチング回路を有するスイッチング型ホール素子 (switched Hall element) を示すブロック図である。

【図 2 A】図 2 のスイッチング型ホール素子のためのクロック信号を示すグラフである。

【図 2 B】図 2 のスイッチング型ホール素子によって供給される、変調されたオフセット成分を示すグラフである。

10

【図 2 C】図 2 のスイッチング型ホール素子によって供給される、変調されない磁界信号成分 (magnetic field signal component) を示すグラフである。

【図 3】図 1 のセンサ内のホール効果素子およびスイッチング回路として、また以下の磁界センサのホール効果素子およびスイッチング回路として用いることができる、ホール効果素子を有しスイッチング回路を有するスイッチング型ホール素子を示すブロック図である。

【図 3 A】図 3 のスイッチング型ホール素子のためのクロック信号を示すグラフである。

【図 3 B】図 3 のスイッチング型ホール素子によって供給される、変調されないオフセット成分を示すグラフである。

【図 3 C】図 3 のスイッチング型ホール素子によって供給される、変調された磁界信号成分を示すグラフである。

20

【図 4】外部磁界の存在下で協働して応答するようになる、被測定磁界検出構成において並列に配置された 2 つのホール効果素子を示すブロック図である。

【図 5】基準磁界検出構成になるように再接続され、図 4 の外部磁界の存在下にあり、また例えば 2 つのそれぞれのコイルによって 2 つの反対方向に生成され得る 2 つの基準磁界の存在下にある、図 4 の 2 つのホール効果素子を示すブロック図である。

【図 5 A】基準磁界検出構成になるように再接続され、図 5 の外部磁界の存在下にあり、また例えば 2 つのそれぞれのコイルによって 2 つの反対方向に生成され得る 2 つの基準磁界の存在下にあり、2 つの基準磁界が AC 磁界である、図 4 の 2 つのホール効果素子を示すブロック図である。

30

【図 6】接続が、2 つのフェーズにおいて被測定磁界検出構成と基準磁界検出構成との間で往復して交替し、被測定磁界検出構成にあるときは 2 つのホール素子のチョッピングはない、2 つのホール素子を示すブロック図である。

【図 7】接続が、4 つのフェーズにおいて 2 つの被測定磁界検出構成と基準磁界検出構成との間で往復して交替し、2 つの被測定磁界検出構成を達成するためにチョッピングされる 2 つのホール素子を示すブロック図である。

【図 8】図 7 の 2 つのホール素子からの出力信号を示し、4 つのフェーズのすべての間の信号を示すグラフである。

【図 9】図 7 の 2 つのホール素子からの出力信号を示し、2 つのホール素子の被測定磁界検出構成に対応する第 1 および第 3 のフェーズの間みの信号を示すグラフである。

40

【図 10】図 7 の 2 つのホール素子からの出力信号を示し、2 つのホール素子の基準磁界検出構成に対応する第 2 および第 4 のフェーズの間みの信号を示すグラフである。

【図 11】接続が、8 つのフェーズにおいて 4 つの被測定磁界検出構成および基準磁界検出構成の間で往復して交替し、4 つの被測定磁界検出構成を達成するためにチョッピングされる 2 つのホール素子を示すブロック図である。

【図 12】ここではコイルとして示される 2 つの基準磁界導体に対応する、2 つのホール素子を有し、かつ被測定 (通常) 磁界に反応して出力信号を生成するように構成された第 1 のチャンネルと、2 つの基準磁界導体によって生成される基準磁界に反応して出力信号を生成するように構成された第 2 のチャンネルとの 2 つの電子チャンネルを有する、磁界センサを示すブロック図である。

50

【図13】図12の磁界センサの一部分を示し、具体的には図12の第1のチャンネルは示しているが、第2のチャンネルは示していないブロック図である。

【図14】図13の磁界センサ部分内の点での周波数スペクトルを示すグラフである。

【図15】図13の磁界センサ部分内の点での周波数スペクトルを示すグラフである。

【図16】図13の磁界センサ部分内の点での周波数スペクトルを示すグラフである。

【図17】図13の磁界センサ部分内の点での周波数スペクトルを示すグラフである。

【図18】図13の磁界センサ部分内の点での周波数スペクトルを示すグラフである。

【図19】図12の磁界センサの別の部分を示し、具体的には図12の第2のチャンネルは示しているが、第1のチャンネルは示していないブロック図である。

【図20】図19の磁界センサ部分内の点での周波数スペクトルを示すグラフである。

【図21】図19の磁界センサ部分内の点での周波数スペクトルを示すグラフである。

【図22】図19の磁界センサ部分内の点での周波数スペクトルを示すグラフである。

【図23】図19の磁界センサ部分内の点での周波数スペクトルを示すグラフである。

【図24】図19の磁界センサ部分内の点での周波数スペクトルを示すグラフである。

【発明を実施するための形態】

【0045】

本発明について述べる前に、いくつかの導入となる概念および専門用語について説明する。本明細書で用いられる「磁界検出素子」という用語は、磁界を検出することができる多様なタイプの電子素子を表すように用いられる。磁界検出素子は、ホール効果素子、磁気抵抗素子、または磁気トランジスタとすることができるが、これらに限定されない。知られているように、互いに異なるタイプのホール効果素子、例えば平面ホール素子、垂直ホール素子、および環状ホール素子が存在する。さらに知られているように、互いに異なるタイプの磁気抵抗素子、例えば異方性磁気抵抗（AMR）素子、巨大磁気抵抗（GMR）素子、トンネル磁気抵抗（TMR）素子、アンチモン化インジウム（InSb）素子、および磁気トンネル接合（MTJ）素子が存在する。

【0046】

知られているように上述の磁界検出素子の一部は、磁界検出素子を支持する基板に平行な最大感度の軸を有する傾向があり、上述の磁界検出素子の他は、磁界検出素子を支持する基板に垂直な最大感度の軸を有する傾向がある。具体的には、すべてではないがほとんどのタイプの磁気抵抗素子は基板に平行な最大感度の軸を有する傾向があり、すべてではないがほとんどのタイプのホール素子は基板に垂直な感度の軸を有する傾向がある。

【0047】

本明細書で用いられる「磁界センサ」という用語は、磁界検出素子を含む回路を表すように用いられる。磁界センサは、電流伝達導体によって伝達される電流によって生成される磁界を検出する電流センサ、強磁性または磁性物体の近接を検出する磁気スイッチ（本明細書では近接検出器とも呼ばれる）、通過する強磁性物を検出する回転検出器例えば歯車の歯、および磁界の磁界密度を検出する磁界センサ（例えば線形磁界センサ）を含むが、これらに限定されない多様な用途に用いられる。本明細書では線形磁界センサが例として用いられる。しかし本明細書で述べられる回路および技術は、磁界を検出することができる任意の磁界センサにも当てはまる。

【0048】

本明細書で用いられる「磁界信号」という用語は、磁界検出素子が受ける磁界から結果として生じる、任意の回路信号を表すように用いられる。

【0049】

以下で述べられる基準磁界検出構成動作モードは、概して、磁界センサの利得または感度を調整するために用いられる。しかし、基準磁界検出構成はまた、磁界センサの自己テストをもたらすために用いることができる。すなわち基準磁界動作モード時に出力信号が生成されない（または線形磁界センサの場合に出力信号が低すぎるまたは高すぎる）場合は、磁界センサは故障したと見なされる。したがって本明細書で用いられる「基準」という用語は、感度測定（自己テスト）および較正を包含するように用いられる。

10

20

30

40

50

【 0 0 5 0 】

図 1 を参照すると、従来技術の磁界センサ 1 0 は、スイッチング回路 1 2 内に接続されたホール効果素子 1 3 を含む。スイッチング回路 1 2 は、外部磁界に応答した差動出力信号 1 2 a、1 2 b を生成するように構成されている。以下で述べられる多くの信号は差動信号であり得るが、差動という用語はすべての場合には用いられない。他の実施形態では、一部またはすべての信号はシングルエンド信号である。

【 0 0 5 1 】

スイッチング回路 1 2 については、図 2 ~ 図 2 C に関連して以下でより十分に述べる。ここでは、スイッチング回路 1 2 は、周波数 f_c のクロックを用いてホール効果素子 1 2 への駆動信号 (図示せず) をスイッチングすることを述べるに留める。

10

【 0 0 5 2 】

磁界センサ 1 0 はまた、信号 1 2 a、1 2 b を受け取るように接続され、チョッピングされた信号 1 4 a、1 4 b を生成するように構成されたスイッチング回路 1 4 を含む。スイッチング回路 1 4 はまた、周波数 f_c のクロックでスイッチングされる。スイッチング回路 1 2 とスイッチング回路 1 4 の組合せの動作は、図 3 ~ 図 3 C に関連して以下でより十分に述べる。

【 0 0 5 3 】

増幅器 1 6 は、チョッピングされた信号 1 4 a、1 4 b を受け取るように接続され、増幅された信号 1 6 a、1 6 b を生成するように構成されている。スイッチング回路 1 8 は、増幅された信号 1 6 a、1 6 b を受け取るように接続され、逆多重化された信号 1 8 a、1 8 b を生成するように構成されている。スイッチング回路 1 8 は、周波数 f_c のクロックでクロックされる。ローパスフィルタ 2 0 は、逆多重化された信号 1 8 a、1 8 b を受け取るように接続され、フィルタされた信号 2 0 a、2 0 b を生成するように構成されている。sinc フィルタ 2 2 は、フィルタされた信号 2 0 a、2 0 b を受け取るように接続され、フィルタされた信号 2 2 a、2 2 b、すなわち磁界センサ 1 0 からの出力信号を生成するように構成されている。

20

【 0 0 5 4 】

一部の実施形態では、sinc フィルタ 2 2 は、周波数 f_c に第 1 のノッチを有するスイッチトキャパシタフィルタである。しかし、他の実施形態では、sinc フィルタ 2 2 は、デジタル的に生成される。他の実施形態では、sinc フィルタ 2 2 は、アナログのクロックされないフィルタである。

30

【 0 0 5 5 】

sinc フィルタ 2 2 に供給されるクロック周波数は、図に示されるように周波数 f_c でノッチを生じるように、周波数 f_c とすることができることが理解されるであろう。しかしまた、sinc フィルタ 2 2 は、周波数 f_c においてノッチを有するが、様々な周波数のクロック信号を用いて設計できることが理解されるであろう。以下では図に関連して、sinc フィルタ 2 2 に供給されるクロックは周波数 f_c であるように述べられる。しかし、目的とするのは周波数 f_c におけるノッチ周波数である。

【 0 0 5 6 】

磁界センサ出力信号 2 2 a、2 2 b は、磁界検出素子 1 2 が受ける磁界に比例した線形な信号であり、磁界センサ 1 0 は線形磁界センサであることが理解されるであろう。しかし、他の実施形態では、比較器が信号 2 2 a、2 2 b を受け取ることができ、したがって、比較器によって生成される磁界センサ出力信号は 2 状態信号であり、磁界センサは磁気スイッチである。また一部の実施形態では、フィルタ 2 0、2 2 の一方のみが用いられることが理解されるであろう。

40

【 0 0 5 7 】

図 1 の磁界センサの動作については、図 1 A に関連して以下で述べる。

【 0 0 5 8 】

次に図 1 A を参照すると、グラフ 2 6 はそれぞれ、任意の単位での周波数の単位を有する横軸と、任意の単位での電力の単位を有する縦軸を含む。

50

【 0 0 5 9 】

グラフ 28 は、信号 12 a、12 b (すなわち信号 12 a、12 b の周波数スペクトル) を表し、外部磁界信号 *B external* に、DC 外部磁界を示すゼロ周波数となり得る、ある周波数に現れる残留オフセット信号 *Res Off* を加えたものを表す。ホール効果オフセット信号 *Hall Off* は、クロックの周波数 f_c に従う、様々な周波数にある。この効果については、図 2 ~ 図 2 C に関連してさらに述べる。

【 0 0 6 0 】

ホール効果オフセット信号 *Hall Off* は、スイッチング回路 12 がスイッチングしていないとき、すなわちホール効果素子 104、106 を通る電流が 1 つの特定のそれぞれの方向に向けられているときに、ホール効果素子 13 の出力信号 12 a、12 b に存在し得る DC 電圧誤差に対応する。グラフ 28 に示されるように、ホール効果オフセット信号 *Hall Off* は、スイッチング回路 12 のスイッチング動作によって差動信号 12 a、12 b において、より高い周波数にシフトされる (そしてグラフ 30 に関連して以下で述べるように、スイッチ回路 14 の動作によってシフトされ DC に戻される)。残留オフセット信号 *Res Off* は、スイッチング回路 12 がスイッチングしているときでも差動信号 12 a、12 b 内に DC として残る、残りのオフセット信号に対応する (そしてグラフ 30 に関連して以下で述べるように、スイッチング回路 14 の動作によってより高い周波数にシフトされる)。

10

【 0 0 6 1 】

グラフ 30 はチョッピング後の信号 14 a、14 b を表す。ホールオフセット信号 *Hall Off* はスイッチング回路 14 の動作によって DC にシフトされ、信号 *B external + Res Off* は周波数 f_c にある。

20

【 0 0 6 2 】

グラフ 32 は信号 16 a、16 b を表す。グラフ 32 では、増幅器 16 の DC オフセットが、DC でのホールオフセット信号に加えられ、結果として DC での信号 *Hall Off + Amp Off* を生じる。

【 0 0 6 3 】

グラフ 34 は、スイッチング回路 18 の後の信号 18 a、18 b を表す。図から分かるように、信号 *B external + Res Off* はここでは DC にあり、信号 *Hall Off + Amp Off* はここでは周波数 f_c にある。

30

【 0 0 6 4 】

グラフ 36 は、フィルタ 20 の後の信号 20 a、20 b を表す。フィルタ 20 の折点周波数は、周波数 f_c より低くなるように選択される。信号 *Hall Off + Amp Off* は、必要に応じて低減される。

【 0 0 6 5 】

グラフ 38 は、sinc フィルタ 22 の後の信号 22 a、22 b を示す。sinc フィルタ 22 のノッチは、周波数 f_c 、すなわち sinc フィルタ 22 のナイキスト周波数となるように選択される。グラフ 38 および信号 22 a、22 b には、外部磁界信号 (それに加えていくらかの残留オフセット) のみが残る。ホール効果素子オフセット (*Hall Off*) は除去されている。

40

【 0 0 6 6 】

次に図 2 ~ 図 2 C を参照すると、ホールオフセット成分 (例えば 58) を変調するタイプのスイッチング型ホール素子 50 は、ホール素子 (またはホールプレート) 52 と、変調回路 54 とを含む。ホール素子 52 は、4 つのコンタクト 52 a、52 b、52 c、および 52 d を含み、それぞれは、図のように、それぞれのスイッチ 56 a、56 b、56 c、および 56 d の第 1 の端子に接続される。スイッチ 56 b および 56 c の第 2 の端子は、図では V_{o+} と名付けられたスイッチングされたホール出力信号の正ノードを形成するように接続され、スイッチ 56 a および 56 d の第 2 の端子は、図では V_{o-} と名付けられたスイッチングされたホール出力信号の負ノードを形成するように接続される。

【 0 0 6 7 】

50

他のスイッチ60a、60b、60c、および60dは、ホールコンタクト52a、52b、52c、52dを電源電圧Vsおよび接地に選択的に接続するように構成されている。より具体的には、図のように、スイッチ56b、56d、60a、および60cは、クロック信号CLKによって制御され、スイッチ56a、56c、60b、および60dは、相補的なクロック信号CLK/によって制御される。クロック信号CLKおよびCLK/は、図2Aに示されるように2つの状態またはフェーズ ϕ_0 状態および ϕ_1 状態を有する。

【0068】

動作時にはフェーズ ϕ_0 の間は、電流は端子52aから端子52cに流れ、スイッチングされたホール出力信号Voは $V_H + V_{Op}$ に等しく、ただし、 V_{Op} はホール素子オフセット電圧またはホールホールオフセット成分であり、 V_H は磁界信号成分である。フェーズ ϕ_1 の間は、電流は端子52bから端子52dに流れ、スイッチングされたホール出力信号Voは $V_H - V_{Op}$ に等しい。したがって、変調回路54は、ホールオフセット成分 V_{Op} を変調し、これは図2Bに示される。図2Cに示されるように磁界信号成分 V_H は、実質的に変化しないままとなる。

【0069】

図3のチョッピング回路70は、図1のスイッチング回路12、14の組合せとして用いることができる。

【0070】

次に図3～図3Cを参照すると、代替の、磁界信号成分を変調するタイプのスイッチング型ホール素子70（これは図1のスイッチング回路12、14のために用いることができる）は、ホール素子72と、変調回路74とを含む。ホール効果素子72は、図2のホール効果素子52と同じであり、4つのコンタクト72a、72b、72c、および72dを含み、それぞれは、それぞれのスイッチ76a、76b、76c、および76dの第1の端子に接続される。スイッチ76aおよび76bの第2の端子は、図ではVo+と名付けられた、スイッチングされたホール出力信号の正ノードを形成するように接続され、スイッチ56cおよび56dの第2の端子は、図ではVo-と名付けられたスイッチングされたホール出力信号の負ノードを形成するように接続される。したがって、図2および図3を比較すると、 ϕ_0 フェーズの間はホール素子の出力コンタクトは互いに交換されることが示される。

【0071】

他のスイッチ80a、80b、80c、および80dは、ホールコンタクト72a、72b、72c、および72dを電源電圧Vsおよび接地に選択的に接続するように構成されている。図のように、スイッチ76b、76d、80a、および80cは、クロック信号CLKによって制御され、スイッチ76a、76c、80b、および80dは、相補的なクロック信号CLK/によって制御される。クロック信号CLKおよびCLK/は、図2の同様な信号と同一であり、したがって、図のように2つの状態またはフェーズ ϕ_0 および ϕ_1 を有する。

【0072】

動作時には、フェーズ ϕ_0 の間は、電流は端子72aから端子72cに流れ、スイッチングされたホール出力信号Voは、 $V_H + V_{Op}$ に等しい。フェーズ ϕ_1 の間は、電流は端子72bから端子72dに流れ、スイッチングされたホール出力信号Voは、 $-V_H + V_{Op}$ に等しい。したがって、変調回路74は、磁気信号成分を変調して、変調された磁気信号成分 V_H を生じ、これは図3Cに示される。図3Bに示されるように、オフセット成分 V_{Op} は実質的に変化しないままとなる。

【0073】

スイッチ80a～80dは、図1のスイッチング回路12と同じまたは同様なスイッチング回路を形成できることが理解されるであろう。またスイッチ76a～76dは、図1のスイッチング回路14と同じまたは同様なスイッチング回路を形成できることが理解されるであろう。

10

20

30

40

50

【 0 0 7 4 】

一部の実施形態では、図 1 のスイッチング回路 1 2 とスイッチング回路 1 4 の組合せは、図 2 ~ 図 2 C に関連して上述したタイプのもではなく、図 3 ~ 図 3 C に関連して上述したタイプのものである。

【 0 0 7 5 】

次に図 4 を参照すると、2 つのホール効果素子は、一緒に並列に接続することができる。並列に接続された 2 つのホール効果素子は、図 1 ~ 図 3 C に関連して上述した単一のホール効果素子のいずれの代わりに用いることができる。したがって、2 つの並列のホール効果素子の出力（正および負）は、1 つのホール効果素子からの正および負出力の代わりに用いることができる。駆動信号（図 4 には示さず）は、それらが上記の図のいずれかにおいて 1 つのホール効果素子を駆動するのと全く同じように、2 つの並列のホール効果素子を駆動することができる。

10

【 0 0 7 6 】

本明細書では、ホール効果素子の並列構成は、以下でより十分に述べる基準磁界検出構成に対比して、被測定磁界検出構成と呼ばれる。

【 0 0 7 7 】

次に図 5 を参照すると、図 4 の 2 つのホール効果素子は、基準磁界検出構成と一緒に接続（すなわち再接続）することができる。この構成を用いて、2 つのホール効果素子の組合せは、2 つのホール効果素子のそれぞれが受けるのと同じ方向において、外部磁界 $B_{external}$ に対して実質的に応答しないことが理解されるべきである。外部磁界に対する残留応答は、残留外部磁界信号を結果として生じ得る 2 つのホール効果素子の不整合によるものであり得る。

20

【 0 0 7 8 】

しかしまた、基準磁界検出構成に構成された 2 つのホール効果素子のそれぞれが受ける異なる方向において、2 つの基準磁界 B_{coil} に応答して、2 つの磁界検出素子の組合せは、ゼロでない出力信号 $V_{B_{coil}}$ を生成することが理解されるであろう。

【 0 0 7 9 】

図 5 A を参照すると、基準磁界検出構成に構成された 2 つのホール効果素子がやはり示される。この図では、2 つの基準磁界 B_{coil} のそれぞれの 2 つのフェーズ（方向）が示される。本質的に、AC 基準磁界に応答して、出力信号 $V_{B_{coil}}$ は AC 信号となる。しかし、2 つのホール効果素子が基準磁界検出構成に構成されたときは、出力信号は、外部磁界が DC 磁界であるか AC 磁界であるかに拘らず、両方のホール効果素子において同じ方向にある外部磁界からの寄与分は実質的にゼロとなる。

30

【 0 0 8 0 】

次に図 6 を参照すると、同じ 2 つの磁界検出素子である、2 つの磁界検出素子が 2 つの異なるフェーズ構成で示される。2 つの異なるフェーズ構成は、図 1 2 に関連して以下でより十分に述べるスイッチング回路によって交互に達成される。

【 0 0 8 1 】

本明細書で用いられる「フェーズ」という語は、多くの場合は、2 つ以上の磁界検出素子の被測定磁界検出構成または基準磁界検出構成への接続構成と、基準磁界導体を通過する電流の方向との両方を表すために用いられ、基準磁界導体は、ここでは簡単な導体であるように示されるが、以下で述べる他の構成、例えば図 1 2 の構成では、2 つの基準磁界コイル部分からなるものとすることができる。本明細書で用いられるフェーズという語は、以下でより十分に述べるチョッピング構成を指すものではない。

40

【 0 0 8 2 】

始めにフェーズ 1 構成を参照すると、2 つの磁界検出素子は、被測定磁界検出構成で接続され、これは図 4 に関連して上述した接続構成と同じまたは同様である。上述のように、この接続構成では、2 つの磁界検出素子は、環境から受け得る外部磁界に応答し、いわゆる「被測定磁界応答信号」を合計で生成する。

【 0 0 8 3 】

50

基準磁界導体は、破線として示され、破線は基準磁界導体によって電流が伝達されていないことを示す。しかし、代替実施形態では基準磁界導体は、電流 I R E F を伝達することができる。

【 0 0 8 4 】

基準磁界導体によって伝達される電流は、基準磁界導体の周りに磁界を生成することが認識されるであろう。また、基準磁界導体の経路により磁界は、右側の磁界検出素子では紙面に入る方向、左側の磁界検出素子では紙面から出る方向を有することが認識されるであろう。したがって、基準磁界導体によって生成される2つの磁界は、2つの磁界検出素子において反対方向となる。被測定磁界検出構成では、2つの磁界検出素子は並列に接続され、共に同じ応答方向を有するので、基準磁界導体によって伝達される電流に
10

【 0 0 8 5 】

したがって、基準磁界導体を通過する電流は、被測定磁界検出構成で接続されたときは、2つの磁界検出素子によって合計で生成される出力信号への影響はないかまたはわず
かである。

【 0 0 8 6 】

これと対照的に、両方のホール素子を同じ方向に通過する、環境から受け得る被測定磁界に
20

【 0 0 8 7 】

フェーズ2構成では、2つの磁界検出素子は、基準磁界検出構成で接続され、これは図5
5 および図5Aに関連して上述した接続構成と同じまたは同様である。上記の考察から、基準磁界検出構成にあるときは、2つの磁界検出素子は、紙面に垂直な磁界の反対方向に
20

【 0 0 8 8 】

2つの磁界検出素子のフェーズ2構成では、このフェーズ1構成に示されるものと同じ
30

【 0 0 8 9 】

以下の考察から、磁界センサは、フェーズ1およびフェーズ2構成の間で往復して交替
40

【 0 0 9 0 】

まとめて、それらは異なる時点であるが同じ2つの磁界検出素子から取得されるので、
本明細書では、被測定磁界応答信号および基準磁界応答信号は単に、磁界に
40

【 0 0 9 1 】

以下の図から2つの磁界検出素子、例えば図6の2つの磁界検出素子は往復して交替
50

に述べるやり方で時分割多重化を用いることによって、被測定磁界応答信号部分は、基準磁界応答信号部分から分離することができる。

【0092】

次に図7を参照すると、同じ2つの磁界検出素子である2つの磁界検出素子は、2つは被測定磁界検出構成、2つは基準磁界検出構成（各構成に関連付けられた2×チョッピング構成）での、4つの異なるフェーズ構成において示される。4つの異なるフェーズ構成は、図12に関連して以下でより十分に述べるスイッチング回路によって順次的にかつ反復して達成される。

【0093】

始めにフェーズ1構成を参照すると、2つの磁界検出素子は、被測定磁界検出構成で接続され、これは図4に関連して上述した被測定磁界検出構成接続構成と同じまたは同様である。上述のようにこの接続構成によって、2つの磁界検出素子は、環境から受け得る外部磁界に応答し、被測定（外部）磁界に応答して被測定磁界応答信号を合計で生成する。

【0094】

基準磁界導体は、破線として示され、破線は、基準磁界導体によって電流が伝達されていないことを示す。しかし、代替実施形態では、基準磁界導体は、電流を伝達することができる。

【0095】

フェーズ2構成では、2つの磁界検出素子は、基準磁界検出構成で接続され、これは図5および図5Aに関連して上述した基準磁界接続構成と同じまたは同様である。上記の考察から、2つの磁界検出素子は、2つの磁界検出素子が紙面に対して垂直の磁界に反対方向に応答するように接続されることが理解されるであろう。

【0096】

2つの磁界検出素子のフェーズ2構成では、このフェーズ1構成で示されるものと同じ基準磁界導体である基準磁界導体は、電流IREFを伝達する。電流IREFは、2つの磁界検出素子において反対方向の磁界を生成する。基準磁界検出構成における2つの磁界検出素子は、磁界に対して反対の感度を有するので、電流IREFの存在下では、ゼロでない出力信号である基準磁界応答信号が2つの磁界検出素子によって生成される。フェーズ2構成では2つの磁界検出素子は、基準磁界導体によって生成される磁界に応答し、被測定（外部）磁界に応答しない。

【0097】

フェーズ3構成では、2つの磁界検出素子は、やはり被測定磁界検出構成で接続される。しかし、2つの磁界検出素子は、フェーズ1構成で示されるものとは逆の極性を有するように接続される。逆の極性は、例えば図3～図3Cに関連して述べた、2つの磁界検出素子の上述のチョッピングの一部を表す。

【0098】

ホール素子内の矢印の異なる方向は、個々のホール素子の端子のうちの選択された2つへの駆動信号（図示せず）の異なる接続を示す。従来型のホール素子は、4端子デバイスであり、2つの端子は、駆動電流を通すように接続され、残りの2つの端子は、差動出力信号を生じる。4つの端子は、少なくとも4つの異なる構成で接続できることが認識されるであろう。個々のホール素子が2つ以上のこれらの異なる構成に接続され、2つ以上の異なる構成からの出力信号が算術的に処理（例えば、加算ないしは平均化）された場合は、算術的に処理された信号のオフセット電圧は、異なる構成のいずれか1つにおいて取得される出力信号より小さくなる。異なる構成に関連付けられた出力信号のこの加算または平均化は、上述の「チョッピング」に対応する。

【0099】

図7の構成で、具体的には、フェーズ1およびフェーズ3の2つの被測定磁界検出構成は、2つのホール素子の2×チョッピングを表す。本質的に、異なる時点で生じる被測定磁界応答信号部分は、算術的に処理することによってオフセット電圧を低減することができる。

10

20

30

40

50

様に2つの基準磁界応答信号部分102b、102dは、オフセット電圧104を中心とする大きさを有する。

【0110】

オフセット電圧104は、望ましくないことが理解されるべきである。以下でより十分に述べる技術によってオフセット電圧104は除去することができる。

【0111】

次に、図8と同じ要素が同じ参照記号を有して示される図9を参照すると、グラフ120は、図8に関連して示されたものと同じ横軸および縦軸を有する。しかし、この図では、時分割多重化によって図8の磁界信号102から分離され得る、2つの被測定磁界応答信号部分102a、102cのみが示される。

10

【0112】

次に、図8と同じ要素が同じ参照記号を有して示される図10を参照すると、グラフ140は、図8に関連して示されたものと同じ横軸および縦軸を有する。しかし、この図では、時分割多重化によって図8の磁界信号102から分離され得る、2つの基準磁界応答信号部分102b、102dのみが示される。

【0113】

次に図11を参照すると、2つの磁界検出素子がやはり示されるが、この図では、8つの異なるフェーズ、すなわち磁界検出素子の接続および導体を通る電流の方向を有する。図6および図7の構成のように、フェーズ1、フェーズ2、フェーズ3、フェーズ4、フェーズ5、フェーズ6、フェーズ7、フェーズ8の諸フェーズは、被測定磁界検出構成で（すなわち測定期間の間に）、および基準磁界検出構成で（すなわち基準期間の間に）接続される磁界検出素子の間で往復して交替する（各構成に関連する4Xチョッピング構成）。この図では、電流は、2つの磁界検出素子の1つおきのフェーズで方向が交替することが示される。

20

【0114】

やはり、フェーズ1、フェーズ3、フェーズ5、およびフェーズ7の被測定磁界検出構成にあるときは、導体を通る電流はオフにすることができ、これは破線で示される。

【0115】

フェーズ1、フェーズ3、フェーズ5、フェーズ7の被測定磁界検出構成のそれぞれは、2つの磁界検出素子内の矢印の異なる方向によって示されるように、駆動信号（図示せず）の異なる接続（すなわち4つの異なる接続）を有する。4つの異なる接続により、図11に示される構成は4Xチョッピング構成であり、これら4つの異なるフェーズからの出力信号は、被測定磁界検出構成にあるときにオフセット電圧の低減を達成するために、加算ないしは平均化できることが認識されるであろう。

30

【0116】

図12を参照すると磁界センサ200は、この図では導電性基準磁界コイルの形で示される2つの基準磁界導体206a、206bを含み、それぞれの基準磁界コイルは、2つの基準磁界コイルを通して流れる電流に応答して、反対方向の磁界を生成するように、他方とは反対方向に巻かれる。2つの基準磁界導体206a、206bは、直列に接続され、スイッチング回路204によって電流202を受け取るように接続される。制御信号204aに応答してスイッチング回路204は、2つの基準磁界導体206a、206bを通過する電流202の方向を周期的に反転するように動作可能である。

40

【0117】

磁界センサ200はまた、この図では2つのホール素子の形で示される2つの磁界検出素子208、210を含む。2つの磁界検出素子206、208は、スイッチング回路212内に接続される。2つのホール素子208、210が示されるが、他の実施形態では同様な回路および機能は2つ以上の磁気抵抗素子を用いて達成することができる。

【0118】

制御信号212aに応答してスイッチング回路212は、図6、図7、および図11に関連して上記に示した被測定磁界検出構成および基準磁界検出構成に、2つの磁界検出素

50

子 208、210 を往復して接続するように動作可能である。往復してスイッチングすることは、図 6 に表される被測定磁界検出構成のときはチョッピングなし、図 7 に表される被測定磁界検出構成のときは 2 X チョッピング、図 11 に表される被測定磁界検出構成のときは 4 X チョッピング、または他のチョッピング構成を有することができる。

【0119】

差動磁界信号とすることができる磁界信号は、参照記号 A によって識別される。上述のように、磁界信号 A は、被測定磁界検出構成で接続されたときに被測定磁界に応答する（基準磁界には応答しない）被測定磁界応答信号部分と、基準磁界検出構成で接続されたときに基準磁界に応答する（被測定磁界には応答しない）基準磁界応答信号部分との両方を含むことができる。2つの信号部分は、例えば図 6、図 7、または図 11 に関連して上述したように、周期的に交互に生じることができる。

10

【0120】

スイッチング回路 214 は、差動信号すなわち磁界信号 A を受け取るように接続され、参照記号 B によって識別され差動信号として示される、スイッチングされた信号を生成するように構成されている。スイッチング回路 214 は、スイッチング回路 212 と共に 2つのホール素子 208、210 の完全なチョッピングをもたらし、スイッチング回路 214、212 は、それぞれ図 3 のスイッチ 80a ~ 80d および 76a ~ 76d に相当することが理解されるべきである。しかし、2 X チョッピングを示す図 3 ~ 図 3C の構成と異なり、図 12 のスイッチング回路 212、214 は、例えば図 11 に示される 4 X チョッピングを表す。

20

【0121】

スイッチング回路 214 は、制御信号 214a を受け取るように接続される。増幅器 216 は、スイッチングされた信号 B を受け取るように接続され、参照記号 C によって識別され差動信号として示される、増幅された信号を生成するように構成されている。

【0122】

第 1 の回路チャネルすなわち被測定磁界チャネルの一部では、スイッチング回路 218 は、差動信号 C を受け取るように接続され、参照記号 D によって識別され差動信号として示される、スイッチングされた信号を生成するように構成されている。

【0123】

第 1 の回路チャネルの他の部分では、フィルタ回路 220 は、差動信号 D を受け取るように接続され、別のフィルタ回路 222 によって受け取られるフィルタされた信号を生成するように構成されている。フィルタ回路 222 は、参照記号 F によって識別され差動信号として示される、出力信号を生成するように構成することができる。出力信号 F は上述の被測定磁界応答信号とすることができる。

30

【0124】

第 2 の回路チャネルすなわち基準磁界検出チャネルの一部では、スイッチング回路 224 は、差動信号 C を受け取るように接続され、参照記号 E によって識別され差動信号として示される、スイッチングされた信号を生成するように構成されている。

【0125】

第 2 の回路チャネルの他の部分では、フィルタ回路 226 は、差動信号 E を受け取るように接続され、別のフィルタ回路 228 によって受け取られるフィルタされた信号を生成するように構成されている。フィルタ回路 228 は、参照記号 G によって識別され差動信号として示される、出力信号を生成するように構成することができる。出力信号 G は上述の基準磁界応答信号とすることができる。

40

【0126】

出力信号 F および G、すなわち被測定磁界応答信号部分および基準磁界応答信号部分は、繰り返し周期的に往復して生じることができる。

【0127】

磁界センサ 200 はまた、出力信号 G すなわち基準磁界応答信号を受け取るように接続され、基準信号 VREF を受け取るように接続され、誤差信号 219a を生成するように

50

構成された増幅器 219 を含むことができる。バイアス回路は、誤差信号 219 a を受け取るように接続され、バイアス信号 230 a、230 b を生成するように構成され、バイアス信号 230 a、230 b は一部の実施形態では電流信号とすることができ、スイッチング回路 212 によって 2 つのホール素子 208、210 のそれぞれの 2 つの端子を駆動および通過するように構成されている。

【0128】

動作時には誤差信号 219 a は、バイアス信号 230 a、230 b の大きさを制御する。出力信号 G が基準信号 VREF と比べて大き過ぎる場合は、結果としてバイアス信号 230 a、230 b の減少を生じる。したがって、磁界センサ 200 の実効的な利得または感度が、基準電圧 VREF と比較して制御される。

10

【0129】

一部の代替実施形態では代わりに、誤差信号 219 a は増幅器 216 の利得を制御する。

【0130】

一部の他の代替実施形態では増幅器 219 は用いられず、代わりに出力信号 G は、出力信号 F に関する信号の大きさを調整するように別のプロセッサ（図示せず）によって受け取られ使用される。

【0131】

磁界センサ 200 の他の動作については、図 13 ~ 図 24 に関連して以下で述べる。具体的には、図 13 は、2 つの磁界検出素子 208、210 が被測定磁界検出構成で繰り返し周期的に接続されたときの図 12 の磁界センサ 200 を示す。同様に図 19 は、2 つの磁界検出素子 208、210 が、例えば図 7 の基準磁界検出構成で繰り返し周期的に接続されたときの図 12 の磁界センサ 200 を示す。

20

【0132】

次に、図 12 と同じ要素が同じ参照記号を有して示される図 13 を参照すると、被測定磁界応答信号 F を生成する第 1 のチャンネルのみを有する、図 12 磁界センサ 200 の一部分 300 が示される。

【0133】

2 つの磁界検出素子 208、210 が、繰り返し周期的に被測定磁界検出構成で接続されるときは、スイッチング回路 204 は、いずれの構成にも接続される。この図では、スイッチング回路 204 はスイッチングしないことが示され、これはスイッチング回路 212 によって 2 つの磁界検出素子 208、210 が被測定磁界検出構成に接続される各時点で、スイッチング回路 204 はパススルーとなることを意味する。

30

【0134】

また被測定磁界検出構成にあるときは、2 つの基準磁界コイル 206 a、206 b を通る電流 202 はゼロに設定することができる。上記の考察から、2 つの磁界検出素子 208、210 が被測定磁界検出構成で接続されるときは、一緒にされてそれらは同じ方向の磁界に応答するが、2 つの基準磁界コイル 206 a、206 b によって反対方向に生成される磁界には応答しないことが理解されるであろう。したがって、電流 202 は、電力を節約するためにゼロに設定することができる。

40

【0135】

スイッチング回路 214 は、スイッチング回路 214 の内側のスイッチング記号によって示され、これは、スイッチング回路 212 により 2 つの磁界検出素子 208、210 の被測定磁界検出構成接続が生じる各時点で、スイッチング回路 214 は 2 つの磁界検出素子 208、210 と増幅器 216 との間の接続を反転することを意味する。この結果として磁界信号 A の成分の周波数シフトを生じる。

【0136】

スイッチング回路 218 はまた、スイッチング回路 218 の内側のスイッチング記号によってスイッチングすることが示され、やはりスイッチング回路 212 により 2 つの磁界検出素子 208、210 の被測定磁界構成接続が生じる各時点で、スイッチング回路 21

50

8 は、増幅器 216 とフィルタ回路 220 との間の接続を反転することを意味する。これはまた結果として、以下でさらに述べるように増幅された信号 C の成分の別の周波数シフトを生じる。

【0137】

図に示されるように制御信号 214a、218a は、 f_{ck} のスイッチング速度でそれぞれのスイッチング回路 214、218 を切り替える。これと対照的に、スイッチング回路 212 は、 $2f_{ck}$ のスイッチング速度で切り換わり、これはスイッチング回路 212 は、制御信号 212a のクロックサイクルの 1 つおきに、2 つの磁界検出素子 208、210 の被測定磁界検出構成を達成することを意味する。

【0138】

図 14 ~ 図 18 は、繰り返し周期的に通常構成の動作モードで接続される 2 つの磁界検出素子 208、210 を有する、磁界センサ 200 の部分 300 内で生じる信号 A、B、C、D、および F の周波数領域のグラフを示す。具体的には図 14 ~ 図 18 は、被測定磁界検出構成動作モードの場合の図 11 の 4 X チョッピングを表す。

【0139】

次に図 14 を参照すると、グラフ 320 は周波数の任意の単位のスケールを有する横軸および大きさの任意の単位のスケールを有する縦軸を有する。グラフ 320 は、定常なすなわち変化しない磁界の存在下にあるときは 3 つのスペクトル線を含む。磁界は検出または外部磁界である。

【0140】

グラフ 320 は、図 13 の磁界センサ部分 300 に関連する磁界信号 A、すなわち磁界検出素子 208、210 が繰り返し周期的に被測定磁界検出構成で接続されるときに取得される磁界信号 A を表す。

【0141】

第 1 のスペクトル線 (左) は、DC に生じ、外部または検出磁界の大きさ B_{ext} に、図 13 の 2 つの磁界検出素子 208、210 によって生成される (チョッピング後の) 望ましくない残留オフセット電圧を加えたものに対応する。

【0142】

第 2 のスペクトル線は周波数 $f_{ck}/2$ に生じ、上述の 4 X チョッピングの結果として生じる。

【0143】

第 3 のスペクトル線は周波数 f_{ck} に生じ、これもまた上述の 4 X チョッピングの結果として生じる。

【0144】

次に図 15 を参照すると、グラフ 330 は、周波数の任意の単位のスケールを有する横軸および大きさの任意の単位のスケールを有する縦軸を有する。グラフ 330 は、定常なすなわち変化しない磁界の存在下にあるときは 3 つのスペクトル線を含む。磁界は検出または外部磁界である。

【0145】

グラフ 330 は、磁界検出素子 208、210 が繰り返し周期的に被測定磁界検出構成で接続されるときに取得される、図 13 の磁界センサ部分 300 に関連する磁界信号 B を表す。

【0146】

図から分かるように、図 12 および図 13 のスイッチング回路 214 の動作によって周波数がシフトされている。

【0147】

第 1 のスペクトル線 (左) は、DC に生じ、図 14 の第 3 のスペクトル線の大きさに関係する大きさを有する。

【0148】

第 2 のスペクトル線は、周波数 $f_{ck}/2$ に生じ、図 14 の第 2 のスペクトル線の大き

10

20

30

40

50

さに関係する大きさを有する。

【0149】

第3のスペクトル線は、周波数 f_{ck} に生じ、外部または検出磁界の大きさ B_{ext} に、図13の2つの磁界検出素子208、210によって生成される（チョッピング後の）望ましくない残留オフセット電圧を加えたものに対応する、図14の第1のスペクトル線の大きさに関係する大きさを有する。

【0150】

次に図16を参照すると、グラフ340は周波数の任意の単位のスケールを有する横軸および大きさの任意の単位のスケールを有する縦軸を有する。グラフ340は、定常なすなわち変化しない磁界の存在下にあるときは3つのスペクトル線を含む。磁界は、検出または外部磁界である。

10

【0151】

グラフ340は、磁界検出素子208、210が繰り返し周期的に被測定磁界検出構成で接続されるときに取得される、図13の磁界センサ部分300に関連する磁界信号Cを表す。

【0152】

図から分かるように、増幅器216は、DCに現れる図15の第1のスペクトル線にオフセット成分 $A_{mp\ Off}$ を追加する。他の点では図16の3つのスペクトル線は図15のものと同じであるが、増幅器216の利得に従ってスケールされる。

【0153】

20

次に図17を参照すると、グラフ350は周波数の任意の単位のスケールを有する横軸および大きさの任意の単位のスケールを有する縦軸を有する。グラフ350は、定常なすなわち変化しない磁界の存在下にあるときは3つのスペクトル線を含む。磁界は、検出または外部磁界である。

【0154】

グラフ350は、磁界検出素子208、210が繰り返し周期的に被測定磁界検出構成で接続されるときに取得される、図13の磁界センサ部分300に関連する磁界信号Dを表す。

【0155】

図から分かるように、図12および図13のスイッチング回路218の動作によって周波数がシフトされている。

30

【0156】

第1のスペクトル線（左）は、DCに生じ、外部または検出磁界の大きさ B_{ext} に、図13の2つの磁界検出素子208、210によって生成される、（チョッピング後の）望ましくない残留オフセット電圧を加えたものに対応する、図16の第3のスペクトル線の大きさに関係する大きさを有する。

【0157】

第2のスペクトル線は、周波数 $f_{ck}/2$ に生じ、図16の第2のスペクトル線の大きさに関係する大きさを有する。

【0158】

40

第3のスペクトル線は、周波数 f_{ck} に生じ、図16の第1のスペクトル線の大きさに関係する大きさを有する。

【0159】

次に図18を参照すると、グラフ360は周波数の任意の単位のスケールを有する横軸および大きさの任意の単位のスケールを有する縦軸を有する。グラフ360は、定常なすなわち変化しない磁界の存在下にあるときは1つのスペクトル線を含む。磁界は、検出または外部磁界である。

【0160】

グラフ360は、2つの磁界検出素子208、210が繰り返し周期的に被測定磁界検出構成で接続されるときに取得される、図13の磁界センサ部分300に関連する磁界信

50

号 F を表す。

【 0 1 6 1 】

図から分かるように、図 1 2 および図 1 3 のフィルタ回路 2 2 0、2 2 2 の動作によって図 1 7 のいくつかのスペクトル成分は除去されており、外部または検出磁界の大きさ B_{ext} に、図 1 3 の 2 つの磁界検出素子 2 0 8、2 1 0 によって生成される、(チョッピング後の)望ましくない残留オフセット電圧 $ResOff$ を加えたものに対応する大きさを有する DC でのスペクトル線のみが残る。図 1 8 のスペクトル線は上述の被測定磁界応答信号を表す。

【 0 1 6 2 】

次に、図 1 2 と同じ要素が同じ参照記号を有して示される図 1 9 を参照すると、基準磁界応答信号 G を生成する第 2 のチャンネルのみを有する、図 1 2 の磁界センサ 2 0 0 の一部分 4 0 0 は示される要素を含む。

10

【 0 1 6 3 】

2 つの磁界検出素子 2 0 8、2 1 0 が繰り返し周期的に基準磁界検出構成で接続されるときは、スイッチング回路 2 0 4 は、スイッチング回路 2 1 2 によって 2 つの磁界検出素子 2 0 8、2 1 0 が基準磁界検出構成に接続されるたびに、電流 2 0 2 の方向を反転するように切り替える。

【 0 1 6 4 】

基準磁界検出構成にあるときは、2 つの基準磁界コイル 2 0 6 a、2 0 6 b を通る電流 2 0 2 は値を I R E F に設定することができる。上記の考察から、2 つの磁界検出素子 2 0 8、2 1 0 は、基準磁界検出構成で接続されたときは一緒にされて、2 つの基準磁界コイル 2 0 6 a、2 0 6 b によって反対方向に生成される反対方向の磁界に応答し、外部または検出磁界による同じ方向の磁界には応答しないことが理解されるであろう。

20

【 0 1 6 5 】

スイッチング回路 2 1 4 は、スイッチングしていないように示され、これはスイッチング回路 2 1 2 によって 2 つの磁界検出素子 2 0 8、2 1 0 の基準磁界検出構成接続を生じるたびに、スイッチング回路 2 1 4 はスイッチングせずに、単に磁界信号 A を信号 B として増幅器 2 1 6 に渡すことを意味する。この結果として、以下でさらに述べるように磁界信号 A の成分の周波数シフトは生じない。

【 0 1 6 6 】

これと対照的にスイッチング回路 2 2 4 は、スイッチング回路 2 2 4 の内側のスイッチング記号によってスイッチングするように示され、これはスイッチング回路 2 1 2 によって 2 つの磁界検出素子 2 0 8、2 1 0 の基準磁界検出構成接続を生じるたびに、スイッチング回路 2 1 8 は増幅器 2 1 6 とフィルタ回路 2 2 6 との間の接続を反転することを意味する。この結果として、以下でさらに述べるように増幅された信号 C の成分の周波数シフトを生じる。

30

【 0 1 6 7 】

図に示されるように、制御信号 2 0 4 a、2 2 4 a は、 f_{ck} のスイッチング速度でそれぞれのスイッチング回路 2 0 4、2 2 4 を切り替える。これと対照的に、スイッチング回路 2 1 2 は、 $2 f_{ck}$ のスイッチング速度で切り換わり、これはスイッチング回路 2 1 2 は、制御信号 2 1 2 a のクロックサイクルの 1 つおきに、2 つの磁界検出素子 2 0 8、2 1 0 の基準磁界検出構成を達成し、クロックサイクルの他のもので被測定磁界検出構成を達成することを意味する。

40

【 0 1 6 8 】

図 2 0 ~ 図 2 4 は、繰り返し周期的に基準磁界検出構成動作モードで接続される 2 つの磁界検出素子 2 0 8、2 1 0 を有する、磁界センサ 2 0 0 の部分 4 0 0 内で生じる信号 A、B、C、E、および G の周波数領域のグラフを示す。具体的には、図 2 0 ~ 図 2 4 は、基準磁界検出構成動作モードの場合の図 1 1 の 4 X チョッピングを表す。

【 0 1 6 9 】

次に図 2 0 を参照すると、グラフ 4 2 0 は周波数の任意の単位のスケールを有する横軸

50

および大きさの任意の単位のスケールを有する縦軸を有する。グラフ420は、スイッチング回路204の動作による電流202の周期的反転によって生成される、周期的に反転する基準磁界の存在下にあるときは2つのスペクトル線を含む。

【0170】

グラフ420は、図19の磁界センサ部分400に関連する磁界信号A、すなわち磁界検出素子208、210が繰り返し周期的に基準磁界検出構成で接続されるときに取得される磁界信号Aを示す。

【0171】

第1のスペクトル線(左)は、DCに生じ、外部または検出磁界に対する残留感度の大きさ $Res\ Bext$ に、図19の2つの磁界検出素子208、210によって生成される(チョッピングなしの)望ましくないオフセット電圧を加えたものに対応する大きさを有する。

10

【0172】

第2のスペクトル線は、周波数 fck に生じ、2つの基準磁界コイル206a、206bによって生成される基準磁界の大きさに対応する大きさ $Bcal$ を有する。このスペクトル線はすでに、スイッチング回路204のスイッチングの動作によって周波数 fck にシフトされている。

【0173】

次に図21を参照すると、グラフ430は、周波数の任意の単位のスケールを有する横軸および大きさの任意の単位のスケールを有する縦軸を有する。グラフ430は、スイッチング回路204の動作による電流202の周期的反転によって生成される、周期的に反転する基準磁界の存在下にあるときは2つのスペクトル線を含む。

20

【0174】

グラフ430は、磁界検出素子208、210が繰り返し周期的に基準磁界検出構成で接続されるときに取得される、図19の磁界センサ部分400に関連する磁界信号Bを表す。

【0175】

2つの磁界検出素子208、210が基準磁界検出構成で接続されたときは、図12および図19のスイッチング回路214は、単にパススルーとして働くので、グラフ430は、図20のグラフ420と同じスペクトル線を有する。

30

【0176】

次に図22を参照すると、グラフ440は、周波数の任意の単位のスケールを有する横軸および大きさの任意の単位のスケールを有する縦軸を有する。グラフ440は、スイッチング回路204の動作による電流202の周期的反転によって生成される、周期的に反転する基準磁界の存在下にあるときは2つのスペクトル線を含む。

【0177】

グラフ440は、磁界検出素子208、210が繰り返し周期的に基準磁界検出構成で接続されるときに取得される、図19の磁界センサ部分400に関連する磁界信号Cを表す。

【0178】

図から分かるように、増幅器216は、DCに現れる図21のスペクトル線にオフセット成分 $Amp\ Off$ を追加する。他の点では図22の2つのスペクトル線は図21のものと同一であるが、増幅器216の利得に従ってスケールされる。

40

【0179】

次に図23を参照すると、グラフ450は周波数の任意の単位のスケールを有する横軸および大きさの任意の単位のスケールを有する縦軸を有する。グラフ450は、スイッチング回路204の動作による電流202の周期的反転によって生成される、周期的に反転する基準磁界の存在下にあるときは2つのスペクトル線を含む。

【0180】

グラフ450は、磁界検出素子208、210が繰り返し周期的に基準磁界検出構成で

50

接続されるときに取得される、図 19 の磁界センサ部分 400 に関連する磁界信号 E を表す。

【0181】

図から分かるように、図 12 および図 19 のスイッチング回路 224 の動作によって周波数がシフトされている。

【0182】

第 1 のスペクトル線（左）は、DC に生じ、図 22 の第 2 のスペクトル線の大きさに関係し、2 つの基準磁界コイル 206 a、206 b によって生成される基準磁界の大きさ B_{ca1} に対応する大きさを有する。このスペクトル線は、スイッチング回路 224 の動作によって DC にシフトされる。

【0183】

第 2 のスペクトル線は、周波数 f_{ck} に生じ、図 22 の第 1 の DC のスペクトル線の大きさに関係する大きさを有する。

【0184】

次に図 24 を参照すると、グラフ 460 は、周波数の任意の単位のスケールを有する横軸および大きさの任意の単位のスケールを有する縦軸と有する。グラフ 460 は、1 つのスペクトル線を含む。

【0185】

グラフ 460 は、磁界検出素子 208、210 が繰り返し周期的に基準磁界検出構成で接続されるときに取得される、図 19 の磁界センサ部分 400 に関連する磁界信号 G を表す。

【0186】

図から分かるように、図 12 および図 19 のフィルタ回路 226、228 の動作によって図 23 の他のスペクトル成分は除去されており、基準磁界の大きさ B_{ca1} に対応する大きさを有する DC でのスペクトル線のみが残る。図 23 のスペクトル線は、上述の基準磁界応答信号を表す。

【0187】

本明細書では回路および技術は、磁界センサの較正によって説明され得るが、磁界センサの自己テストをもたらすために同じ技術を使用できることが理解されるべきである。すなわち図 12 および図 19 の基準磁界応答信号部分 G を、例えば信号が許容限界内であるかどうかを識別するために別のプロセッサによって検査することができる。

【0188】

本明細書に記載のすべての参考文献は、その全体を参照により本明細書に組み込むものとする。

【0189】

本特許の主題である様々な概念、構造、および技術を示すために役立つ、好ましい実施形態について述べてきたが、当業者にはこれらの概念、構造、および技術を組み込んだ他の実施形態を使用できることが明らかであろう。したがって本特許の範囲は、述べられた実施形態に限定されるべきではなく、添付の特許請求の範囲の趣旨および範囲によってのみ限定されるべきであることが提示される。

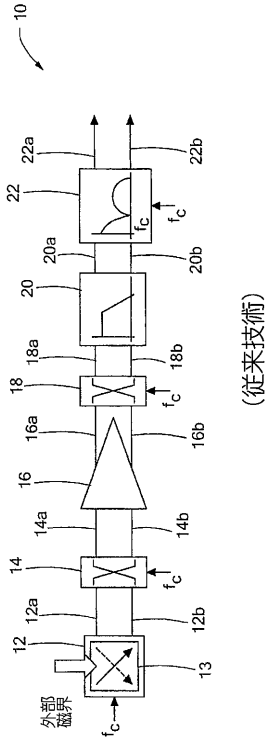
10

20

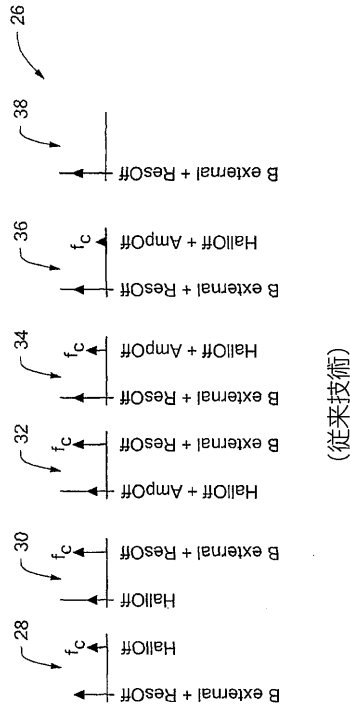
30

40

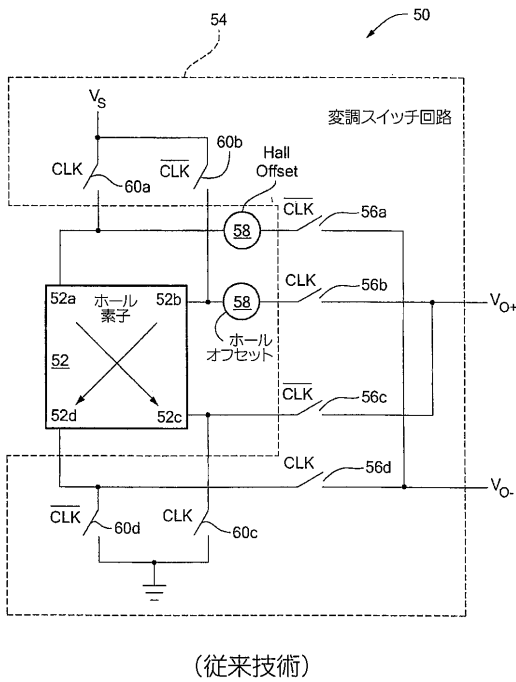
【図1】



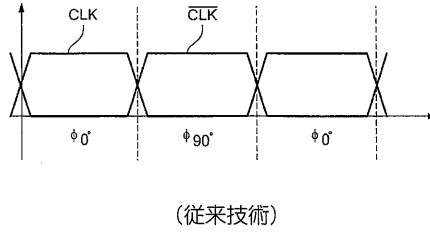
【図1A】



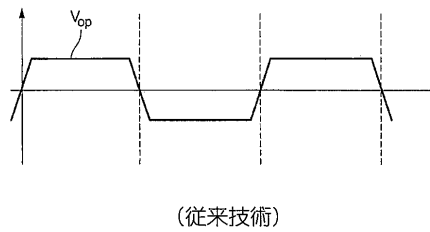
【図2】



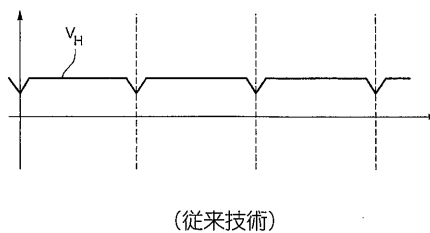
【図2A】



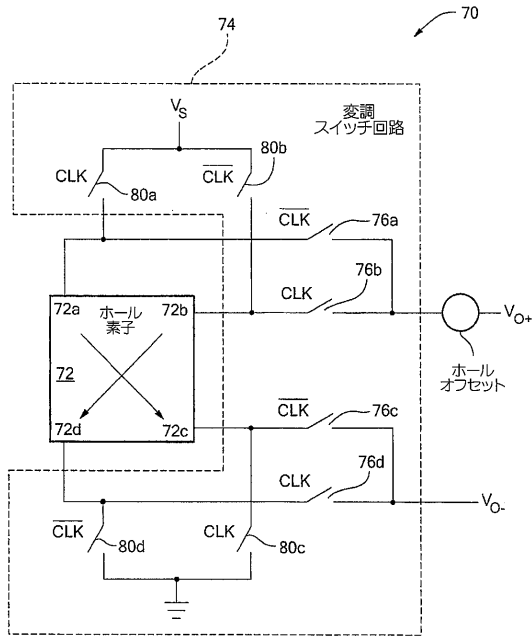
【図2B】



【図2C】

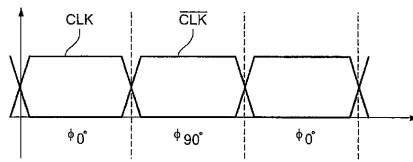


【図3】



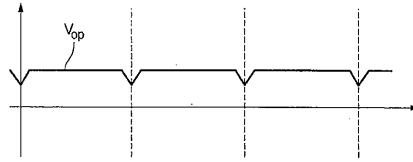
(従来技術)

【図3A】



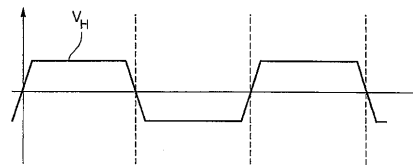
(従来技術)

【図3B】



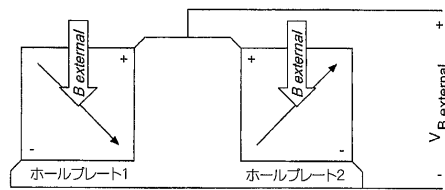
(従来技術)

【図3C】

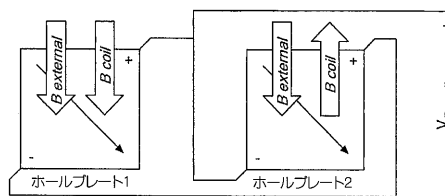


(従来技術)

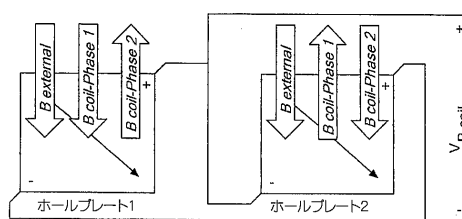
【図4】



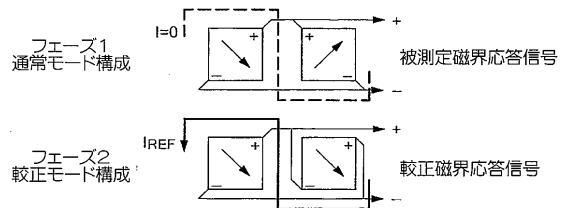
【図5】



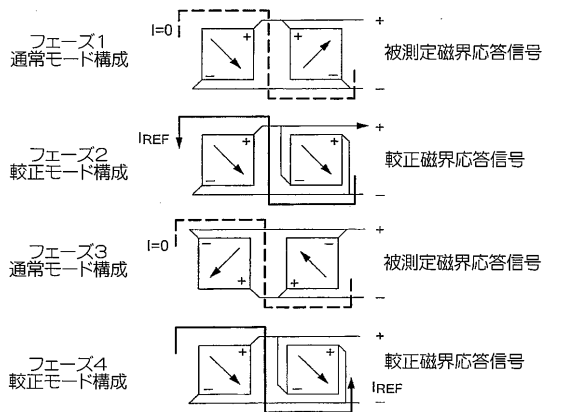
【図5A】



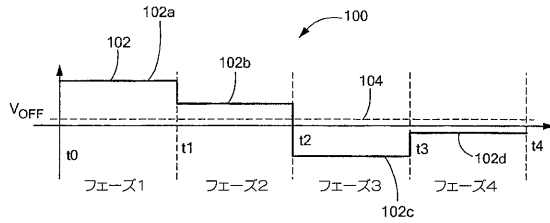
【図6】



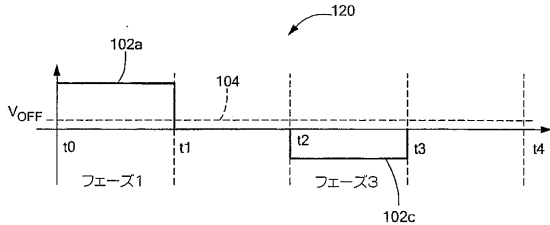
【図7】



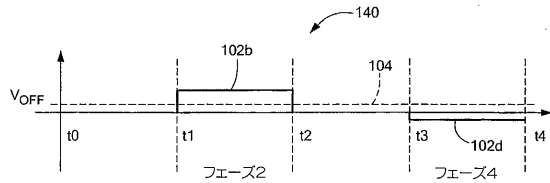
【図8】



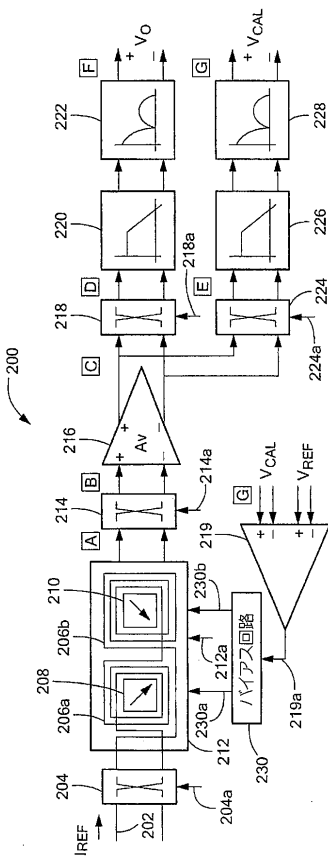
【図9】



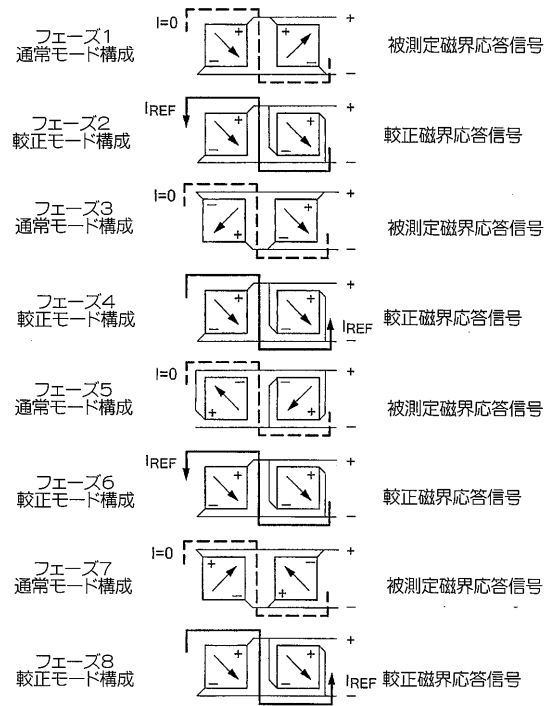
【図10】



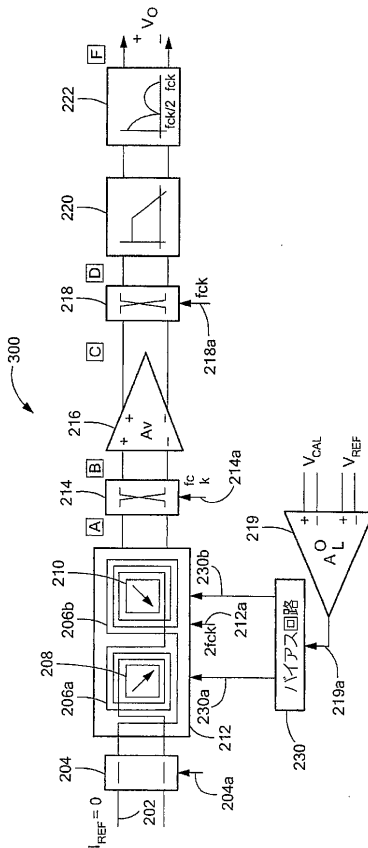
【図12】



【図11】



【図13】



【 14 】

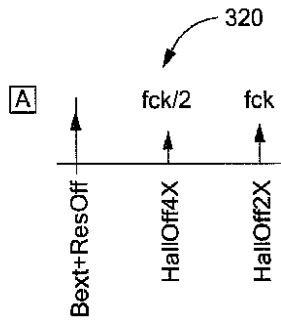


FIG. 14

【 15 】

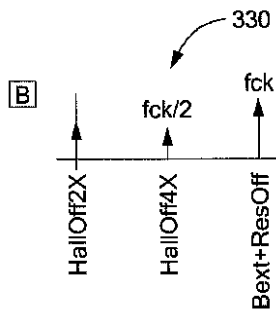


FIG. 15

【 17 】

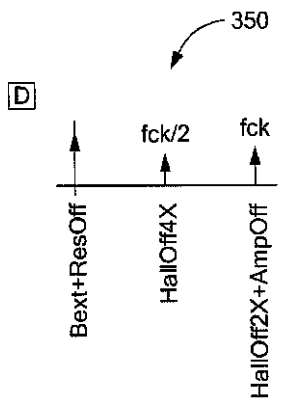


FIG. 17

【 16 】

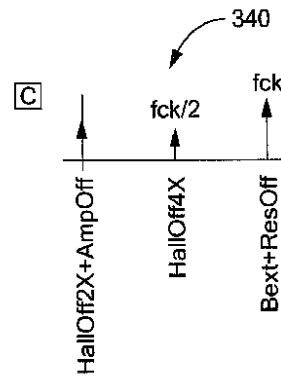


FIG. 16

【 18 】

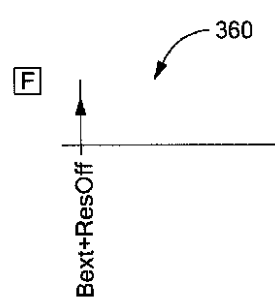
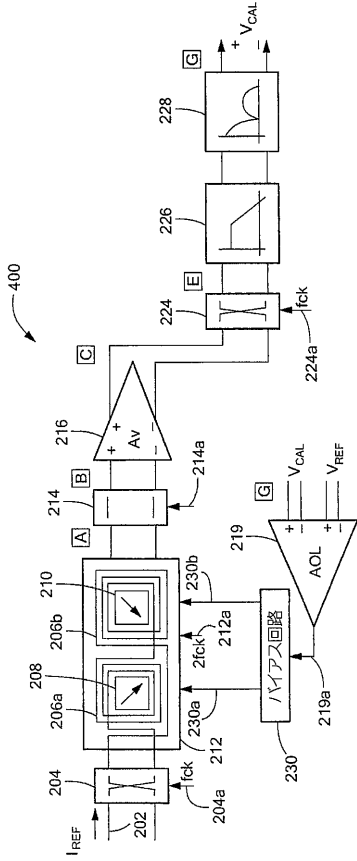


FIG. 18

【 図 19 】



【 図 20 】

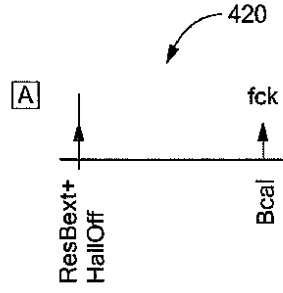


FIG. 20

【 図 21 】

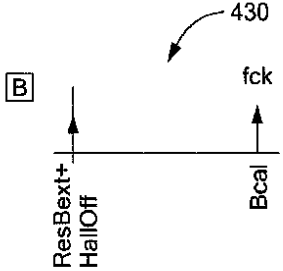


FIG. 21

【 図 22 】

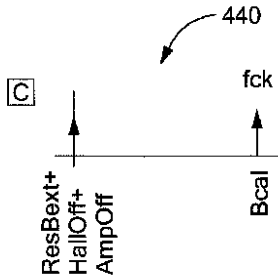


FIG. 22

【 図 24 】

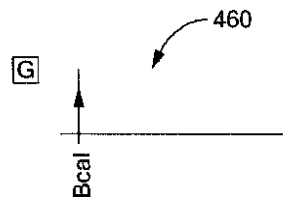


FIG. 24

【 図 23 】

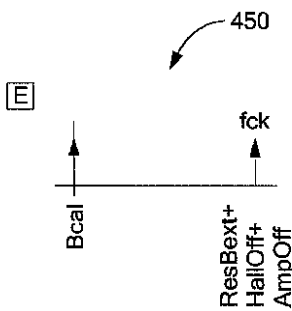


FIG. 23

フロントページの続き

(74)代理人 100147991

弁理士 鳥居 健一

(72)発明者 チェザレティ, フアン・マヌエル

アルゼンチン国 1 4 2 5 ブエノスアイレス, イロ ベー, ラビグナニ 2 3 6 0

(72)発明者 モンレアル, ジェラルド

アルゼンチン国 1 6 3 1 ブエノスアイレス, アラス・デル・ピラール, ラ・プラデラ 1 1 4
4

合議体

審判長 酒井 伸芳

審判官 清水 稔

審判官 関根 洋之

(56)参考文献 米国特許出願公開第2011/0018533 (US, A1)

特開昭61-048777 (JP, A)

特表2008-513762 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G01R 33/07, G01R 35/00, H01L 43/06, H01L 43/08