



(12) 发明专利

(10) 授权公告号 CN 102057448 B

(45) 授权公告日 2014. 03. 12

(21) 申请号 200980120385. 2

(22) 申请日 2009. 06. 01

(30) 优先权数据

2008-148287 2008. 06. 05 JP

(85) PCT国际申请进入国家阶段日

2010. 12. 03

(86) PCT国际申请的申请数据

PCT/JP2009/059952 2009. 06. 01

(87) PCT国际申请的公布数据

W02009/148009 JA 2009. 12. 10

(73) 专利权人 北陆电气工业株式会社

地址 日本富山县

(72) 发明人 竹内胜己 野村丰 黑川宽幸

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 孙蕾

(51) Int. Cl.

H01C 7/00 (2006. 01)

H01C 1/012 (2006. 01)

H01C 17/06 (2006. 01)

(56) 对比文件

JP 特开 2008-84905 A, 2008. 04. 10,

JP 特开 2000-91101 A, 2000. 03. 31,

JP 特开 2007-42953 A, 2007. 02. 15,

JP 特开 2004 - 28806 A, 2004. 01. 29,

审查员 王浩

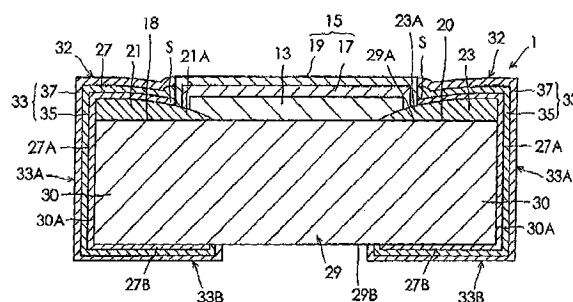
权利要求书3页 说明书5页 附图3页

(54) 发明名称

芯片状电气部件及其制造方法

(57) 摘要

本发明提供一种制造容易, 而且不会使价格提高, 防止在绝缘基板中产生裂缝、或破损的芯片电阻器等芯片状电气部件。一对表面电极 21、23 形成为, 随着从电阻层 13 朝向位于一对表面电极 21、23 排列的方向上的绝缘基板 29 的一对端部 30, 其厚度变厚。在表面电极 21、23 与绝缘保护层 15 之间形成了镀敷积聚部 S。在形成 1 层以上的镀敷层 33 时, 镀敷金属积聚于镀敷积聚部 S, 可以通过镀敷层 33 某种程度上减少形成于锡焊电极部 21、23、27 以及 33 与绝缘保护层 15 之间的阶差。



1. 一种芯片状电气部件,包括:

陶瓷制的绝缘基板;

金属釉类的一对表面电极,被设置在所述绝缘基板的基板表面的两端;

电气元件层,与所述一对表面电极电连接、并且在所述基板表面之上形成;

由电气绝缘材料构成的绝缘保护层,该绝缘保护层覆盖所述电气元件层的全部和与所述电气元件层邻接的所述一对表面电极的一部分;以及

薄膜导电层,至少覆盖未由所述绝缘保护层覆盖的所述一对表面电极,

所述薄膜导电层包括 1 层以上的镀敷层,

由所述表面电极和所述薄膜导电层构成锡焊电极部,

随着从所述电气元件层朝向位于所述一对表面电极排列的方向上的所述绝缘基板的一对端部,所述一对表面电极的厚度变厚,以在所述一对的表面电极和所述绝缘保护层之间形成在形成所述镀敷层时镀敷金属所积聚的镀敷积聚部,以通过所述镀敷层减少形成于所述锡焊电极部与所述绝缘保护层之间的阶差,

所述薄膜导电层包括:基底导电层,通过溅射或者蒸镀形成、且覆盖未由所述绝缘保护层覆盖的所述表面电极;以及所述 1 层以上的镀敷层,在所述基底导电层之上形成,

所述基底导电层具备基底导电层延长部,该基底导电层延长部覆盖与所述表面电极邻接的所述绝缘基板的所述端部的侧面之上,所述 1 层以上的镀敷层具备覆盖所述基底导电层延长部的镀敷层延长部,

所述基底导电层延长部的一部分进一步在所述绝缘基板的与所述基板表面相对向的基板背面之上延伸,所述镀敷层延长部的一部分也在所述基板背面之上延伸的所述基底导电层延长部之上延伸。

2. 一种芯片状电气部件,包括:

陶瓷制的绝缘基板;

金属釉类的一对表面电极,被设置在所述绝缘基板的基板表面的两端;

电气元件层,与所述一对表面电极电连接、并且在所述基板表面之上形成;

由电气绝缘材料构成的绝缘保护层,该绝缘保护层覆盖所述电气元件层的全部和与所述电气元件层邻接的所述一对表面电极的一部分;以及

薄膜导电层,至少覆盖未由所述绝缘保护层覆盖的所述一对表面电极,

所述薄膜导电层包括 1 层以上的镀敷层,

由所述表面电极和所述薄膜导电层构成锡焊电极部,

随着从所述电气元件层朝向位于所述一对表面电极排列的方向上的所述绝缘基板的一对端部,所述一对表面电极的厚度变厚,以在所述一对的表面电极和所述绝缘保护层之间形成在形成所述镀敷层时镀敷金属所积聚的镀敷积聚部,以通过所述镀敷层减少形成于所述锡焊电极部与所述绝缘保护层之间的阶差。

3. 根据权利要求 2 所述的芯片状电气部件,其特征在于,

所述薄膜导电层包括:基底导电层,通过溅射或者蒸镀形成、且覆盖未由所述绝缘保护层覆盖的所述表面电极;以及所述 1 层以上的镀敷层,在所述基底导电层之上形成。

4. 根据权利要求 3 所述的芯片状电气部件,其特征在于,

所述基底导电层具备基底导电层延长部,该基底导电层延长部覆盖与所述表面电极邻

接的所述绝缘基板的所述端部的侧面之上,所述 1 层以上的镀敷层具备镀敷层延长部,该镀敷层延长部覆盖所述基底导电层延长部。

5. 根据权利要求 1、3 或者 4 所述的芯片状电气部件,其特征在于,

所述基底导电层包含 Cu、Ni、Cr,

所述 1 层以上的镀敷层是在 Ni 镀敷层之上形成有 Sn 镀敷层的 2 层结构。

6. 一种芯片电阻器,包括:

陶瓷制的绝缘基板;

含有 Ag 的金属釉类的一对表面电极,被设置在所述绝缘基板的基板表面的两端;

电阻层,与所述一对表面电极电连接、并且在所述基板表面之上形成;

由电气绝缘材料构成的绝缘保护层,该绝缘保护层覆盖所述电阻层的全部和与所述电阻层邻接的所述一对表面电极的一部分;以及

薄膜导电层,至少覆盖未由所述绝缘保护层覆盖的所述一对表面电极,

所述薄膜导电层包括 1 层以上的镀敷层,

由所述表面电极和所述薄膜导电层构成锡焊电极部,

随着从所述电阻层朝向位于所述一对表面电极排列的方向上的所述绝缘基板的一对端部,所述一对表面电极的厚度变厚,以在所述一对的表面电极和所述绝缘保护层之间形成在形成所述镀敷层时镀敷金属所积聚的镀敷积聚部,以通过所述镀敷层减少形成于所述锡焊电极部与所述绝缘保护层之间的阶差,

所述薄膜导电层包括:基底导电层,通过溅射或者蒸镀形成、且覆盖未由所述绝缘保护层覆盖的所述一对表面电极;以及所述 1 层以上的镀敷层,在所述基底导电层之上形成。

7. 根据权利要求 6 所述的芯片电阻器,其特征在于,

所述绝缘保护层包括覆盖所述电阻层的玻璃层和覆盖所述玻璃层的绝缘树脂层,

所述基底导电层包含 Cu、Ni、Cr,

所述 1 层以上的镀敷层是在 Ni 镀敷层之上形成有 Sn 镀敷层的 2 层结构。

8. 一种芯片状电气部件的制造方法,包括:

在陶瓷制的大型绝缘基板的基板表面上隔开规定的间隔,使用金属釉类的导电性糊,通过丝网印刷,以构成纵电极层列以及横电极层列的方式形成多个电极层的步骤;

以跨越所述横电极层列中所包含的所述多个电极层的相邻一对所述电极层的方式,在所述大型绝缘基板的所述基板表面上,通过印刷形成电气元件层的步骤;

以覆盖所述电气元件层的全部和与所述电气元件层邻接的所述一对电极层的一部分的方式,通过印刷使用电气绝缘材料形成绝缘保护层的步骤;

为了对所述纵电极层列中所包含的所述多个电极层在中央部的位置处进行二分割、并在所述电气元件层的两端形成一对表面电极,而在所述大型绝缘基板中形成多个狭缝的步骤;

通过溅射或者蒸镀形成覆盖未由所述绝缘保护层覆盖的所述一对表面电极以及所述狭缝的内表面的基底导电层的步骤;

在形成了所述基底导电层之后,分离具备绝缘基板、所述一对表面电极、所述电气元件层以及所述绝缘保护层的芯片的步骤;以及

在分离的所述芯片的所述基底导电层之上形成 1 层以上的镀敷层的步骤,

由所述表面电极和所述薄膜导电层构成锡焊电极部，

随着从所述电气元件层朝向位于所述一对表面电极排列的方向上的所述绝缘基板的一对端部，所述一对表面电极的厚度变厚，以在所述一对的表面电极和所述绝缘保护层之间形成在形成所述镀敷层时镀敷金属所积聚的镀敷积聚部，以通过所述镀敷层减少形成于所述锡焊电极部与所述绝缘保护层之间的阶差。

9. 根据权利要求 8 所述的芯片状电气部件的制造方法，其特征在于，

所述基底导电层具备基底导电层延长部，该基底导电层延长部覆盖与所述表面电极邻接的所述绝缘基板的所述端部的侧面之上，所述 1 层以上的镀敷层具备覆盖所述基底导电层延长部的镀敷层延长部，

所述基底导电层延长部的一部分进一步在所述绝缘基板的与所述基板表面相对向的基板背面之上延伸，所述镀敷层延长部的一部分也在所述基板背面之上延伸的所述基底导电层延长部之上延伸。

芯片状电气部件及其制造方法

技术领域

[0001] 本发明涉及芯片状电气部件及其制造方法。

背景技术

[0002] 在作为尺寸比较大的芯片状电气部件一种的芯片电阻器中,电阻体等利用厚膜来形成,锡焊用电极全部也是利用厚膜来形成。另外,在尺寸比较小的电阻器中,也存在仅利用薄膜形成技术形成了电极以及电阻体的情况。另外,在尺寸比较小的电阻器中,存在通过厚膜与薄膜的组合形成了锡焊用电极的情况。

[0003] 在日本特开昭 63-172401 号公报(专利文献 1)记载的芯片电阻器的制造方法中,为了得到各个芯片基板,使用可切断分离的取得多个用的氧化铝基板。最初,在氧化铝基板的表面中在长度方向上隔开一定的间隔通过丝网印刷等形成由 RuO₂ 构成的多个厚膜电阻体层。接下来,以连续地覆盖多个厚膜电阻体层的两端部、氧化铝基板的两侧面以及氧化铝基板的背面的两端部的方式,形成多个 C 字型的侧面电极。在该侧面电极的形成中,利用了溅射、离子电镀等薄膜形成技术。进而,以分别单独地覆盖各电阻体的整个表面的方式,形成玻璃涂层。该玻璃涂层形成为修整电阻值时的保护膜。在形成了玻璃涂层之后,进行激光修整。在修整作业结束之后,在各玻璃涂层的表面中分别单独地形成由玻璃等构成的保护涂层。之后,将氧化铝基板切断成各个芯片基板,完成芯片电阻器的制造。根据该以往的方法,可以减小电极的厚度,所以可以实现芯片电阻器的小型化。

[0004] 另外,在日本特开平 11-307304 号公报(专利文献 2)中,公开了以下芯片电阻器的结构及其制造方法:在陶瓷基板的表面中利用厚膜形成一对表面电极,利用溅射等薄膜形成技术在一对表面电极之上形成基底电极层,在基底电极层之上进一步形成了镀敷层。

[0005] 专利文献 1:日本特开昭 63-172401 号公报

[0006] 专利文献 2:日本特开平 11-307304 号公报

发明内容

[0007] 但是,部件的尺寸越小,即使在如专利文献 2 记载的芯片电阻器(芯片状电气部件)那样以厚膜形成了表面电极的情况下,在锡焊电极部与外敷层之间,也形成比较大的阶差。由于存在该阶差,因在通过真空吸引喷嘴吸引了部件时施加到绝缘基板的力的缘故,在最坏的情况下,产生绝缘基板出现裂缝、或者绝缘基板破损的问题。为了减小这样的断层,虽然考虑在表面电极上形成追加层,但如果部件的尺寸变小,则产生难以制造,且部件的价格变高的问题。

[0008] 本发明的目的在于,提供一种解决了所述问题的芯片状电气部件。

[0009] 本发明的具体的目的在于,提供一种制造容易,而且不会使价格提高,防止在绝缘基板中产生裂缝、或破损的芯片电阻器等芯片状电气部件。

[0010] 本发明作为对象的芯片状电气部件使用陶瓷制的绝缘基板。而且,在绝缘基板的基板表面的两端中设置了金属釉类的一对表面电极。金属釉类的一对表面电极可以例如通

过丝网印刷来印刷在玻璃中混合 Ag 等导电性粉末而成的糊而形成。而且,芯片状电气部件具有与一对表面电极电连接并且形成在基板表面上的电气元件层。如果芯片状电气部件是芯片电阻器,则电气元件层是电阻层。如果是电感器,则电气元件层是导体层。芯片状电气部件也可以是电容器等。另外,芯片状电气部件具有覆盖电气元件层的全部和与电气元件层邻接的一对表面电极的一部分的由电气绝缘材料构成的绝缘保护层。进而,芯片状电气部件具备至少覆盖未由绝缘保护层覆盖的一对表面电极的薄膜导电层。薄膜导电层包括 1 层以上的镀敷层。另外,由表面电极和薄膜导电层构成了锡焊电极部。

[0011] 在本发明中,一对表面电极形成为:随着从电气元件层朝向位于一对表面电极排列的方向上的绝缘基板的一对端部,其厚度变厚。如果使用这样的形状的表面电极,则在表面电极与绝缘保护层之间形成镀敷积聚部。因此,在形成 1 层以上的镀敷层时,镀敷金属积聚于镀敷积聚部,可以通过镀敷层某种程度上减小形成于锡焊电极部与保护层之间的阶差。因此,无需设置用于减少阶差的追加层,而可以减少阶差。镀敷层的数量越多,阶差越小。

[0012] 薄膜导电层优选包括:通过溅射或者蒸镀形成、并且覆盖未由绝缘保护层覆盖的表面电极的基底导电层;以及在基底导电层上形成的 1 层以上的镀敷层。这样,仅在形成了基底导电层之后可靠地形成镀敷层。

[0013] 另外,基底导电层也可以具备覆盖与表面电极邻接的绝缘基板的端部的侧面上的基底导电层延长部。在该情况下,1 层以上的镀敷层具备覆盖基底导电层延长部的镀敷层延长部。镀敷层延长部由于构成绝缘基板的侧面电极,所以锡焊强度变高。

[0014] 基底导电层延长部的一部分也可以进一步在绝缘基板的与基板表面相对向的基板背面之上延伸。即使在该情况下,镀敷层延长部的一部分也在基板背面之上延伸的基底导电层延长部之上延伸。其结果,形成在基板背面侧的镀敷层延长部成为绝缘基板的背面电极,所以可以进一步提高锡焊强度。

[0015] 另外,基底导电层优选包含 Cu、Ni、Cr。另外,1 层以上的镀敷层优选是在 Ni 镀敷层之上形成了 Sn 镀敷层的 2 层结构。如果是这样的结构,则可以可靠地形成基底导电层以及镀敷层。

[0016] 在由本发明的芯片状电气部件构成具体的芯片电阻器的情况下,由电阻层构成电气元件层即可。而且,绝缘保护层优选由覆盖电阻层的玻璃层和覆盖玻璃层的绝缘树脂层构成。这样可以防止在修整了电阻层之后电阻层的电阻值变动。

[0017] 本发明的制造芯片状电气部件的方法具备以下的步骤。首先,在最初的步骤中,在陶瓷制的大型绝缘基板的基板表面上隔开规定的间隔使用金属釉类的导电性糊通过丝网印刷,以构成纵电极层列以及横电极层列的方式,形成多个电极层。在接下来的步骤中,以跨越横电极层列中包含的多个电极层的相邻的一对所述电极层的方式,在大型绝缘基板的基板表面上,通过印刷形成电气元件层。在接下来的步骤中,以覆盖电气元件层的全部和与电气元件层邻接的一对电极层的一部分的方式,通过印刷使用电气绝缘材料形成绝缘保护层。在接下来的步骤中,为了对纵电极层列中包含的多个电极层在中央部的位置处进行二分割并在电气元件层的两端中形成一对表面电极,而在大型绝缘基板中形成多个狭缝。在接下来的步骤中,通过溅射或者蒸镀形成覆盖未由绝缘保护层覆盖的一对表面电极以及狭缝的内面的基底导电层。然后,在接下来的步骤中,在形成了基底导电层之后,对具备一对

表面电极、电气元件层以及绝缘保护层的芯片进行分离。然后,在最后的步骤中,在分离的芯片的基底导电层之上形成1层以上的镀敷层。通过丝网印刷形成的电极层成为中央部的高度尺寸最高的圆顶形状或者向上平滑地凸起的形状。如果采用在中央部对这样的电极层进行二分割的方法,则可以简单地形成随着朝向绝缘基板的一对端部使一对表面电极的厚度变厚的形状。

附图说明

[0018] 图1是概略地示出作为通过本发明的芯片状电气部件的制造方法制造的芯片状电气部件一种的芯片电阻器的结构的剖面图。

[0019] 图2的(A)至(F)是示出图1的实施方式的芯片电阻器的制造方法中的多个工序的工序图。

[0020] 图3的(A)以及(B)是图2(D)的IIIA-IIIA线放大剖面图以及图2(E)的IIIB-IIIB线放大剖面图。

[0021] 图4是概略地示出本发明的另一实施方式的结构剖面图。

具体实施方式

[0022] 以下,参照附图,对本发明的芯片状电气部件的实施方式进行详细说明。图1是概略地示出作为通过本发明的芯片状电气部件的制造方法制造的芯片状电气部件一种的芯片电阻器1的结构剖面图。图1是为了易于理解而示意地示出的剖面图,各部的尺寸比、各层的厚度以及形状与实际部件不同。图2(A)至(F)是示出图1的实施方式的芯片电阻器1的制造方法中的多个工序的工序图。使用图2的工序图,一边对本实施方式的芯片电阻器1的制造方法进行说明,一边一并对图1的芯片电阻器1的结构进行说明。

[0023] 在图2(A)中3是由陶瓷基板构成的取得多个用的大型绝缘基板。在大型绝缘基板3的基板表面5上,在图2(A)所示的X方向(横向)和Y方向(纵向)上分别隔开规定的间隔,使用导电性玻璃糊(金属釉类的导电性糊)通过丝网印刷,以构成纵电极层列9以及横电极层列11的方式,形成了多个电极层7。在图2(A)中,示出了4×4个电极层7,但实际上形成了更多的电极层7。作为导电性玻璃糊,例如使用了含有银的Ag-Pd玻璃糊。在该例子中,为了形成后述第1以及2的表面电极21以及23,在约850℃的温度下对该导电性玻璃糊进行焙烧。多个电极层7的横向的长度尺寸比纵向的长度尺寸长。其是为了在后面对电极层7进行二分割用。通过丝网印刷形成的电极层7如后面的详细说明那样,是以如下形状被进行焙烧:由于表面张力而所印刷的导电性玻璃糊的印刷部的中央部的高度尺寸变为最高的形状、朝上平滑地凸起的形状、或者高度从山脚朝向顶点逐渐变高的近似山的形状。另外,如果电极层7被分割,则如图1所示,成为在绝缘基板29的基板表面29A的两端18、20中设置的一对表面电极21、23。

[0024] 在图2(B)的工序中,以跨越多个电极层7中在横电极层列11中所包含的多个电极层7的相邻一对电极层7、7的方式,在大型绝缘基板3的基板表面5上,通过印刷形成作为电气元件层的电阻层13。电阻层13由以将玻璃作为粘合剂的氧化钨等金属氧化物为主要成分的电阻体玻璃糊形成。在该例子中,使用该电阻体玻璃糊通过丝网印刷在大型绝缘基板3的基板表面5上印刷电阻体图案,并对其在约850℃的焙烧温度下进行焙烧而形成了

厚膜的电阻层 13。

[0025] 接下来,如图 2(C) 以及图 2(D) 所示,以覆盖电阻层 13 的全部和与电阻层 13 邻接的一对电极层 7、7 的一部分的方式,通过印刷形成由覆盖电阻层 13 的玻璃层 17 和覆盖玻璃层 17 的绝缘树脂层 19 构成的绝缘保护层 15。绝缘保护层 15 为在图 1 的芯片电阻器 1 中,覆盖电阻层 13(电气元件层)的全部和与电阻层 13 邻接的一对表面电极 21 以及 23 的一部分 21A 以及 23A 的结构。当这样进行而用玻璃层 17 覆盖了电阻层 13 之后,通过激光光线,在电阻层 13 中形成修整槽而调整(修整)了电阻值之后,形成绝缘树脂层 19,所以可以防止电阻层 13 的电阻值变动。玻璃层 17 以及绝缘树脂层 19 都通过丝网印刷形成。在约 850℃ 的焙烧温度下对玻璃层 17 进行了焙烧。另外,绝缘树脂层 19 使用环氧树脂类树脂、酚醛类树脂等合成树脂糊来形成,焙烧温度约是 200℃。

[0026] 在形成了绝缘保护层 15 之后,如图 2(D) 以及图 3(A) [图 2(D) 的 IIIA-III A 线放大剖面图] 所示,为了对纵电极层列 9 中包含的多个电极层 7 在中央部的位置处进行二分割并在电阻层 13 的两端中形成一对表面电极 21 以及 23,而在大型绝缘基板 3 中形成多个狭缝 25。

[0027] 然后,接下来如图 2(E) 以及图 3(B) 图 2(E) 的 IIIB-IIIB 线放大剖面图] 所示,通过溅射或者蒸镀形成覆盖未由绝缘保护层 15 覆盖的一对表面电极 21 以及 23 以及狭缝 25 的内表面 25A 以及大型绝缘基板 3 的背面的一部分的基底导电层 27。在本实施方式中,基底导电层 27 是包含 Cu、Ni 以及 Cr 的合金层。这些金属具有镀敷金属易于附着的性质。在本实施方式中,在利用图 1 的芯片电阻器的结构进行说明时,基底导电层 27 具备覆盖与表面电极 21、23 邻接的绝缘基板 29 的端部 30 的侧面 30A 之上的基底导电层延长部 27A。另外,在本实施方式中,基底导电层延长部 27A 的一部分 27B 在绝缘基板 29 的与基板表面 29A 相对向的基板背面 29B 之上进一步延伸。为了在期望的位置形成基底导电层 27,在大型绝缘基板 3 的表面以及背面中形成适宜的掩模即可。

[0028] 然后,在形成了基底导电层 27 之后,如图 2(F) 所示,在沿着横电极层列 11 在将绝缘保护层 15 夹在中间的位置处使用切割机沿着切割线 28 实施切断加工。通过利用该切割机的切断加工,从大型绝缘基板 3,分离在由陶瓷基板构成的绝缘基板 29 的基板表面 5 上具备一对表面电极 21 以及 23、电阻层 13 以及绝缘保护层 15 的芯片 31。

[0029] 最后,在分离的芯片 31 的基底导电层 27 上,形成 1 层以上的镀敷层 33。镀敷层 33 还形成在基底导电层 27 的基底导电层延长部 27A 之上,在基底导电层延长部 27A 之上形成的镀敷层 33 的部分构成镀敷层延长部 33A。在本实施方式中,将镀敷层 33 设为在通过无电镀形成的 Ni 镀敷层 35 之上,形成了 Sn 镀敷层 37 的 2 层结构。这样形成的基底导电层 27 以及镀敷层 33 如图 1 所示构成薄膜导电层 32。

[0030] 另外,镀敷层 33 如图 1 所示还形成在基底导电层 27 的基底导电层延长部 27A 之上,在基底导电层延长部 27A 之上形成的镀敷层 33 的部分构成镀敷层延长部 33A。而且,镀敷层延长部 33A 的一部分 33B 在基底导电层延长部 27A 的一部分 27B 之上延伸,该基底导电层延长部 27A 在绝缘基板 29 的基板背面 29B 之上延伸。

[0031] 在通过本实施方式的制造方法制造的芯片电阻器(芯片状电气部件)中,一对表面电极 21 以及 23 形成为,随着从电阻层 13 朝向位于一对表面电极 21 以及 23 排列的方向上的绝缘基板 29 的一对端部 30,其厚度变厚。如果使用这样的形状的表面电极 21 以及 23,

则在表面电极 21 或者 23 与绝缘保护层 15 之间形成镀敷积聚部 S。因此,在形成 1 层以上的镀敷层 33 (35 以及 37) 时,镀敷金属积聚于镀敷积聚部 S,可以通过镀敷层 33 某种程度上减小形成于锡焊电极部 (21、23、27、33) 与绝缘保护层 15 之间的阶差。因此,根据本实施方式,无需如以往那样设置用于减少阶差的追加层,而可以减少阶差。另外,镀敷层 33 的层的数量越多,阶差变得越小。

[0032] 图 4 是示意地示出本发明的另一实施方式的芯片电阻器 101 的结构剖面图。在图 4 中,针对与图 1 所示的实施方式同样的部分,附加对图 1 附加的符号的数加上 100 而得到的数的符号,并省略说明。在本实施方式中,虽然基底导电层延长部 127A 在绝缘基板 129 的侧面 130 之上延伸,但基底导电层延长部 127A 未在背面 129B 侧延伸。即使在这样的情况下也可以应用本发明。另外,即使在不具备导电性延长部 127A 的情况下,当然也可以应用本发明。

[0033] 在所述实施方式中,使绝缘保护层 15 以及 115 成为了 2 层结构,但当然也可以是 1 层结构。

[0034] 产业上的可利用性

[0035] 在本发明中,一对表面电极形成为,随着从电气元件层朝向位于一对表面电极排列的方向上的绝缘基板的一对端部,其厚度变厚,所以如果使用这样形状的表面电极,则在表面电极与绝缘保护层之间形成镀敷积聚部。因此,在形成 1 层以上的镀敷层时,镀敷金属积聚于镀敷积聚部,可以通过镀敷层某种程度上减小形成于锡焊电极部与保护层之间的阶差。因此,无需设置用于减少阶差的追加层,而可以减少阶差。镀敷层的数量越多,阶差变得越小。

[0036] 根据本发明的制造方法,由于采用在中央部对电极层进行二分割的方法,所以可以简单地形成随着朝向绝缘基板的一对端部使一对表面电极的厚度变厚的形状。

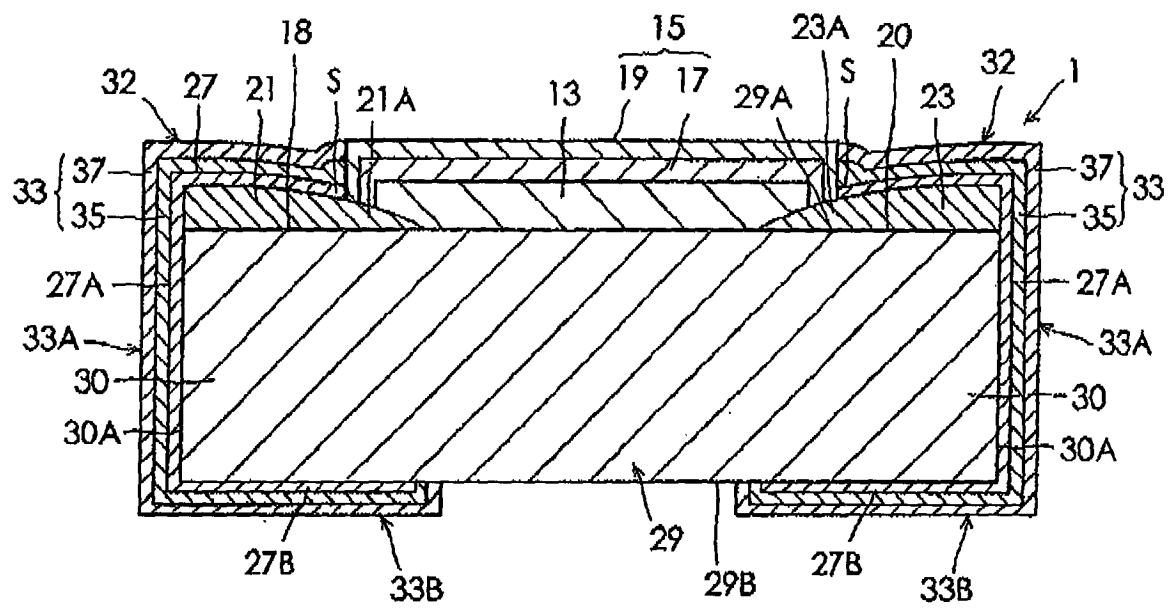


图 1

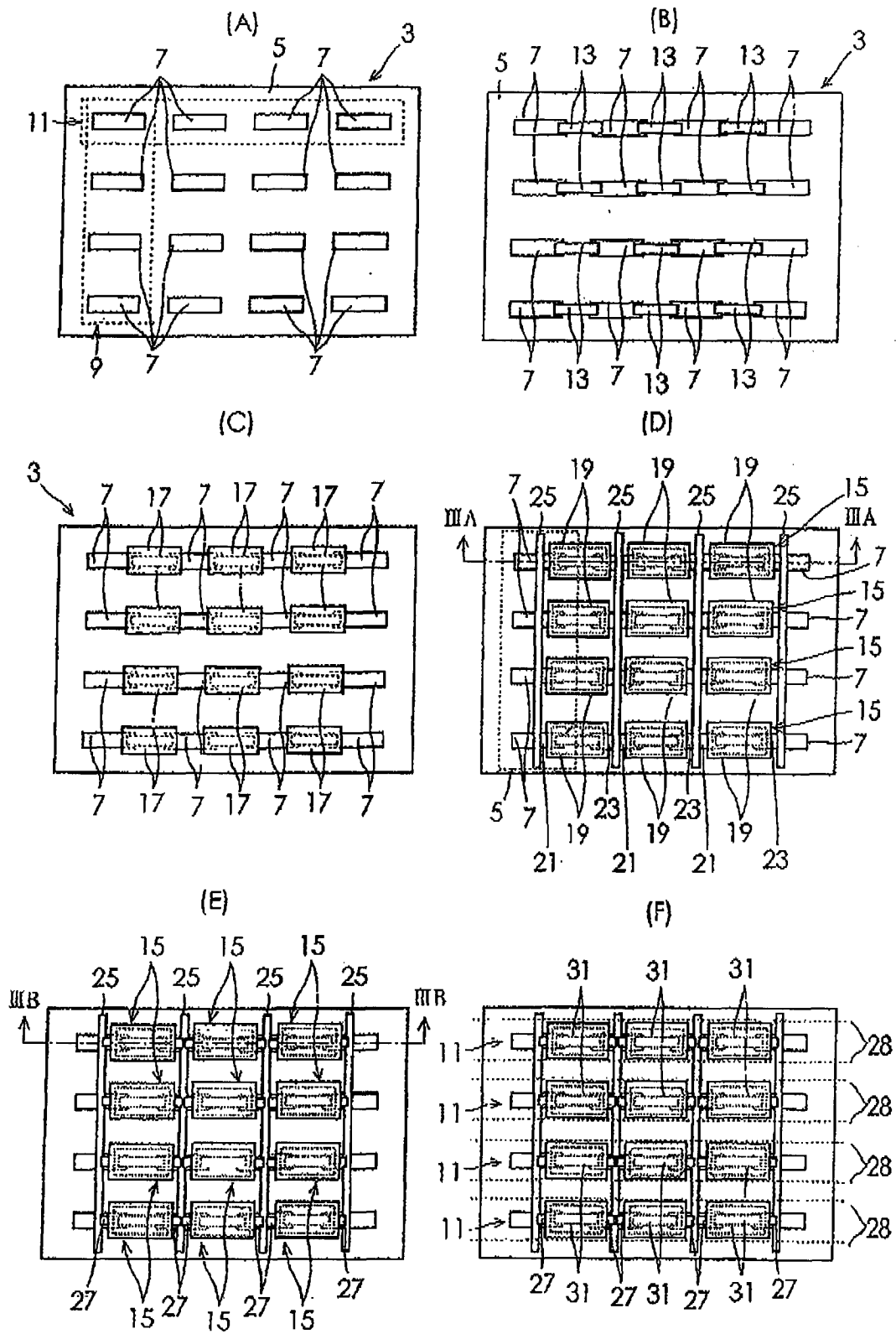


图 2

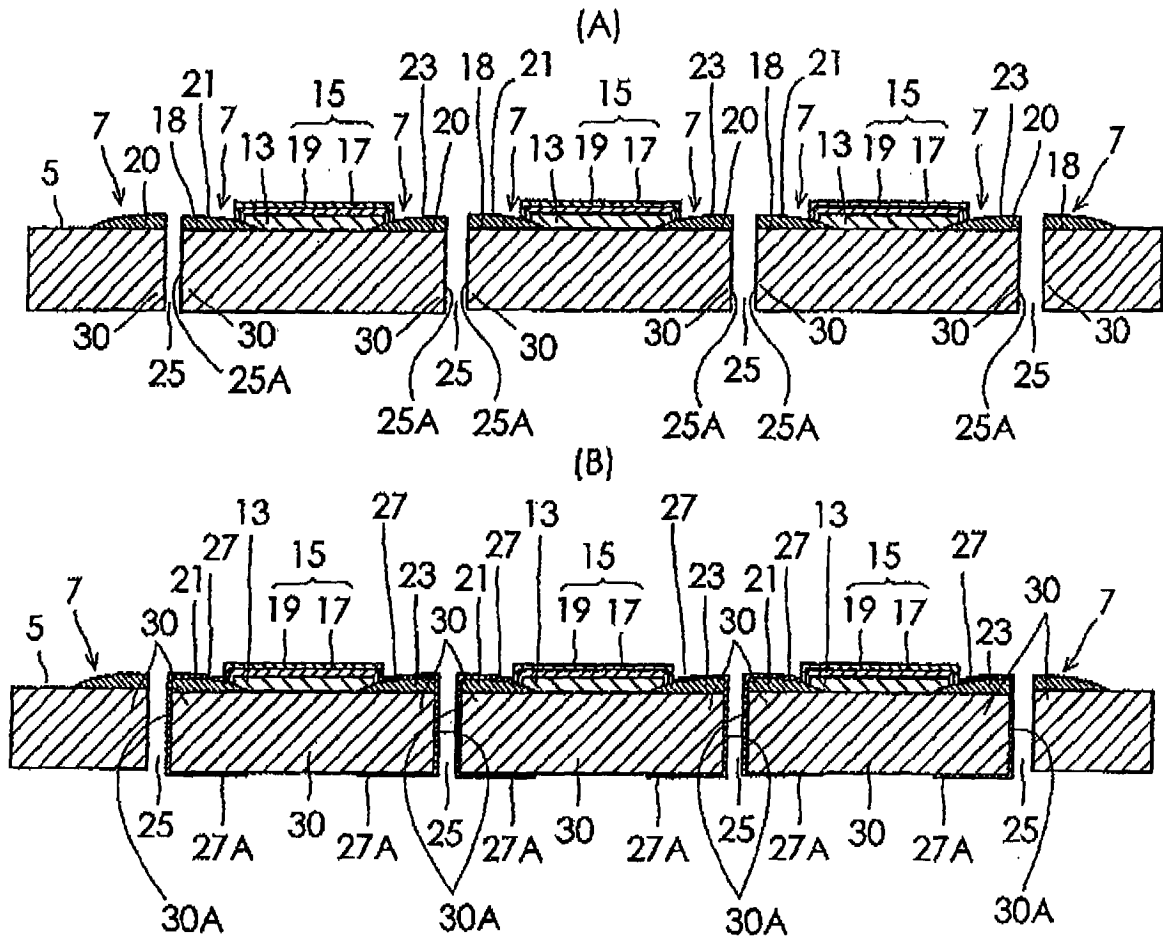


图 3

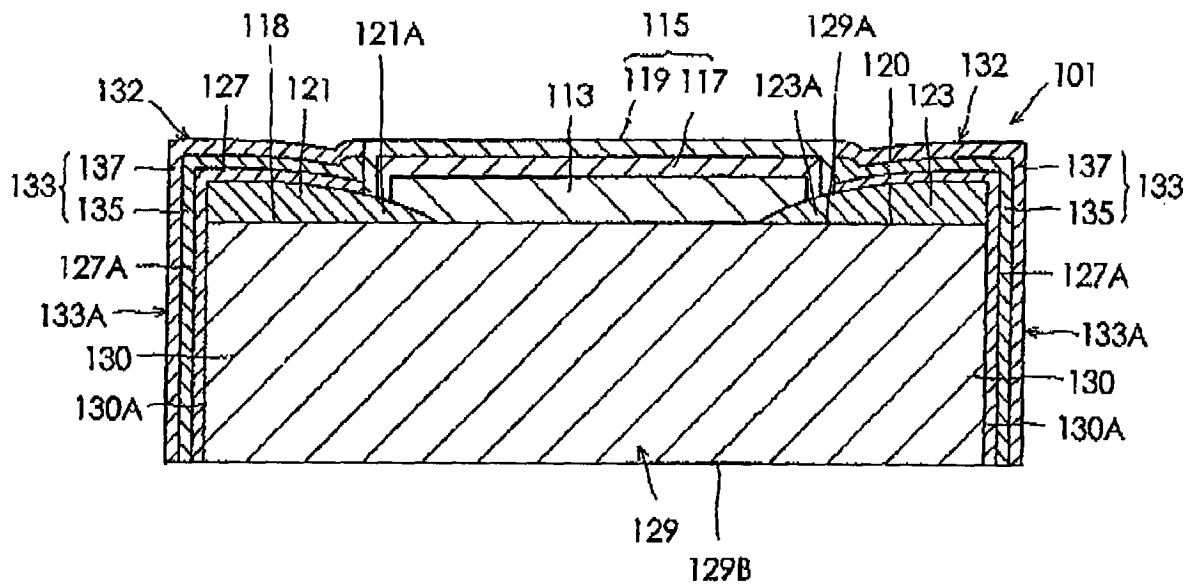


图 4