



**FEDERÁLNÍ ÚŘAD  
PRO VYNÁLEZY**

(11) (B1)

(13)

(51) Int. Cl.<sup>4</sup>

H 03 K 19/00

(22) Prihlášené 24 03 86

(21) PV 2027-86.G

(40) Zverejnené 15 12 88

(45) vydané 15 12 89

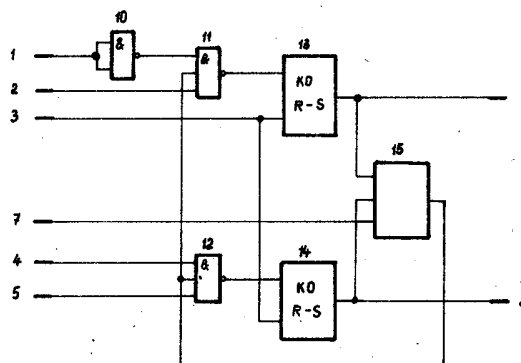
(75)

**Autor vynálezu**

OZÁBAL MILAN, ČÁRY

**(54) Zachytávač impulzov BOS**

(57) Zachytávač impulzov bezkontaktného ovládacieho systému - BOS, umožňujúci určenie sledovaného bodu v logickej sieti, na ktorom prišlo ku zmene, i krátkodobej, napäťovej úrovne signálu, umožňujúci pracovať v režime: zachytenie len prvého poruchového signálu alebo v režime: zachytenie všetkých poruchových signálov tak, že vstupné logické členy ovládajú pamäťové prvky - klopné obvody R-S, ktorých výstupy ovládajú multiplexer, ktorého výstup v prvom režime po zaznamenaní prvého poruchového signálu zablokuje všetky ostatné vstupy, resp. v druhom režime sú vstupy neblokované. Podstata riešenia spočíva v tom, že svorka prvej vstupnej veličiny je pripojená na oba vstupy prvého hradla NAND, ktorého výstup je pripojený na prvý vstup druhého hradla NAND, ktorého výstup je pripojený na vstup prvého klopného obvodu R-S, výstup ktorého je vyvedený na svorku prvej vstupnej veličiny a zároveň je pripojený na prvý vstup multiplexeru, ktorého výstup je späť zapojený na druhé vstupy druhého a tretieho hradla NAND, pričom svorka druhej vstupnej veličiny je pripojená na prvý vstup tretieho hradla NAND, ktorého výstup je pripojený na vstup druhého klopného obvodu R-S, výstup ktorého je vyvedený na svorku druhej vstupnej veličiny a zároveň je pripojený na druhý vstup multiplexeru. Zachytávač impulzov BOS sa dá využiť vo všetkých ovládacích systémoch tvorených polovodičovou logikou TTL.



Vynález sa týka zachytávača impulzov bezkontaktného ovládacieho systému (BOS), umožňujúceho určenie sledovaného bodu v logickej sieti, na ktorom prišlo ku zmene i krátkodobej napätovej úrovne signálu.

V BOS, ktorý riadi chod technologickej linky, je porucha impulzného charakteru a jej zistenie obtiažne, nakoľko zmena na ktoromkoľvek z množstva rovnocenných vstupov má za následok rovnaký výsledok - zmenu výstupnej veličiny.

Doteraz sa takéto poruchy zisťujú ručičkovými meracími prístrojmi alebo rôznymi jednodúčelovými pomôckami (napr.: sledovaním svetelnej signalizácie atď.).

Tieto nedostatky odstraňuje zapojenie zachytávača impulzov BOS, ktorý určí a zapamätá si vstup, na ktorom prišlo ku zmene napätovej úrovne signálu.

Podstatou riešenia podľa vynálezu je, že svorka prvej vstupnej veličiny je zapojená cez prvé hradlo NAND na prvý vstup druhého hradla NAND, ktorého výstup je zapojený na vstup prvého klopného obvodu R-S, výstup ktorého je vyvedený na svorku prvej výstupnej veličiny a zároveň pripojený na prvý vstup multiplexeru, ktorého výstup je spätne privedený na druhý vstup druhého a tretieho hradla NAND.

Svorka druhej vstupnej veličiny je zapojená na prvý vstup tretieho hradla NAND, ktorého výstup je zapojený na vstup druhého klopného obvodu R-S, ktorého výstup je vyvedený na svorku druhej výstupnej veličiny a zároveň pripojený na druhý vstup multiplexeru.

Tretie vstupy druhého a tretieho hradla sú vyvedené na svorky pre možnosť zablokovania príslušnej vstupnej veličiny. Multiplexer má vyvedený vstup na svorku pre možnosť zablokovania multiplexeru.

Využitie vynálezu prináša odstránenie časovej náročnosti pri identifikácii poruchy a zníženie prestojov technologických zariadení.

Na priloženom výkrese je schéma zapojenia jedného bloku zachytávača impulzov BOS. Polovica zapojenia je pre zachytenie zmeny napätovej úrovne prvej vstupnej veličiny z úrovne log. H (1) na úroveň log. L (0) a druhá polovica pre zachytenie zmeny napätovej úrovne druhej vstupnej veličiny z úrovne log. L na úroveň log. H. Výstupné veličiny sú použité pre signalizáciu.

Na výkrese svorka 1 prvej vstupnej veličiny je zapojená cez prvé hradlo 10 NAND na prvý vstup druhého hradla 11 NAND. Svorka 4 druhej vstupnej veličiny je zapojená priamo na prvý vstup tretieho hradla 12 NAND. Výstup druhého hradla 11 NAND je zapojený na vstup prvého klopného obvodu 13 R-S a výstup tretieho hradla 12 NAND je zapojený na vstup druhého klopného obvodu 14 R-S. Výstup prvého klopného obvodu 13 R-S je vyvedený na svorku 6 prvej výstupnej veličiny a zároveň pripojený na prvý vstup multiplexeru 15. Výstup druhého klopného obvodu 14 R-S je vyvedený na svorku 8 druhej výstupnej veličiny a zároveň pripojený na druhý vstup multiplexeru 15. Výstup multiplexeru 15 je spojený s druhými vstupmi druhého a tretieho hradla 11, 12 NAND. Tretí vstup druhého hradla 11 NAND je vyvedený na svorku 3 blokačného vstupu prvej vstupnej veličiny. Tretí vstup tretieho hradla 12 NAND je vyvedený na svorku 5 blokačného vstupu druhej vstupnej veličiny. Svorka 7 je spojená s blokačným vstupom multiplexeru 15. Nastavovacie vstupy klopných obvodov 13, 14 R-S sú vyvedené na svorku 3.

Pripojením svoriek 1 a 4 na meracie body resp. u nepoužitého vstupu jeho zablokovaním (tzv. pripojením blokovacích svoriek 2 resp. 5 na úroveň log. L) a nastavením klopných obvodov 13, 14 R-S na svorku 3 je blok pripravený k činnosti. Na svorkách 6 a 8 výstupných veličín je napätová úroveň log. L. Výstupné veličiny sú zároveň pripojené na prvý a druhý vstup multiplexeru 15, ktorého výstup má v tomto prípade úroveň log. H. Pri zmene napätovej úrovne prvej vstupnej veličiny na svorku 1 z úrovne log. H na úroveň log. L, druhé hradlo 11 NAND

zmenou svojho výstupu preklopí prvý klopný obvod 13 R-S a prvá výstupná veličina na svorke 6 zmení svoju úroveň log. H a zároveň sa zmení úroveň výstupu multiplexeru 15 na úroveň log. L, čím sa zablokuje všetky ostatné vstupné veličiny, tzn. že zariadenie už neprijíma žiadnu novú informáciu. Činnosť multiplexeru 15 je možné zrušiť zablokovaním na svorke 7 blokačného vstupu multiplexeru 15 - v tom prípade zariadenie prijíma všetky informácie. Pri zmene úrovne druhej vstupnej veličiny na svorke 4 z úrovne log. L na úroveň log. H, tretie hradlo 12 NAND zmenou svojho výstupu preklopí druhý klopný obvod 14 R-S a druhá výstupná veličina na svorke 8 zmení úroveň na úroveň log. H a zároveň sa zmení úroveň výstupu multiplexeru 15 na úroveň log. L.

Predmet riešenia sa dá využiť vo všetkých ovládacích systémoch tvorených polovodičovou logikou TTL.

#### P R E D M E T     V Y N Á L E Z U

1. Zachytávač impulzov BOS, vyznačujúci sa tým, že svorka (1) prvej vstupnej veličiny je pripojená na oba vstupy prvého hradla (10) NAND, ktorého výstup je pripojený na prvý vstup druhého hradla (11) NAND, ktorého výstup je pripojený na vstup prvého klopného obvodu (13) R-S, výstup ktorého je vyvedený na svorku (6) prvej výstupnej veličiny a zároveň je pripojený na prvý vstup multiplexeru (15), ktorého výstup je spätne zapojený na druhé vstupy druhého a tretieho hradla (11, 12) NAND, pričom svorka (4) druhej vstupnej veličiny je pripojená na prvý vstup tretieho hradla (12) NAND, ktorého výstup je pripojený na vstup druhého klopného obvodu (14) R-S, výstup ktorého je vyvedený na svorku (8) druhej výstupnej veličiny a zároveň je pripojený na druhý vstup multiplexeru (15).

2. Zachytávač impulzov BOS podľa bodu 1; vyznačujúci sa tým, že svorka (2) blokovacieho vstupu prvej vstupnej veličiny je pripojená na tretí vstup druhého hradla (11) NAND, svorka (5) blokovacieho vstupu druhej vstupnej veličiny je pripojená na tretí vstup tretieho hradla (12) NAND a svorka (7) blokovacieho vstupu multiplexeru je zapojená na blokovací vstup multiplexeru (15).

1 výkres

264805

