

申請日期: ~~本~~ 9-24	案號: 091121850
類別: G02F1/368 (2006.01)	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	液晶顯示裝置
	英文	
二、 發明人	姓名 (中文)	1. 田中慎一郎 2. 木下卓生 3. 小林修
	姓名 (英文)	1. Shinichiro TANAKA 2. Takuo KINOSHITA 3. Osamu KOBAYASHI
	國籍	1. 日本 2. 日本 3. 日本
	住、居所	1. 鳥取縣鳥取市南吉方3丁目201番地 鳥取三洋電機股份有限公司內 2. 鳥取縣鳥取市南吉方3丁目201番地 鳥取三洋電機股份有限公司內 3. 鳥取縣鳥取市南吉方3丁目201番地 鳥取三洋電機股份有限公司內
三、 申請人	姓名 (名稱) (中文)	1. 三洋電機股份有限公司 2. 鳥取三洋電機股份有限公司
	姓名 (名稱) (英文)	1. SANYO ELECTRIC CO., LTD. (三洋電機株式会社) 2. TOTTORI SANYO ELECTRIC CO., LTD. (鳥取三洋電機株式会社)
	國籍	1. 日本 2. 日本
	住、居所 (事務所)	1. 大阪府守口市京阪本通2丁目5番5號 2. 鳥取縣鳥取市南吉方3丁目201番地
	代表人 姓名 (中文)	1. 桑野幸徳 2. 福田雅好
	代表人 姓名 (英文)	1. Yukinori KUWANO 2. Masayoshi FUKUDA



本案已向

國(地區)申請專利	申請日期	案號	主張優先權
日本 JP	2001/09/28	2001-300778	有
日本 JP	2001/11/19	2001-353004	有

有關微生物已寄存於

寄存日期

寄存號碼

無



五、發明說明 (1)

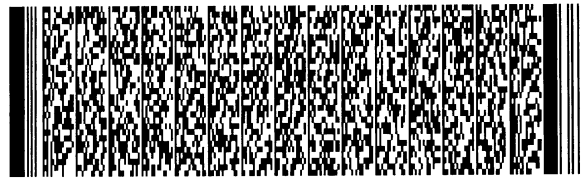
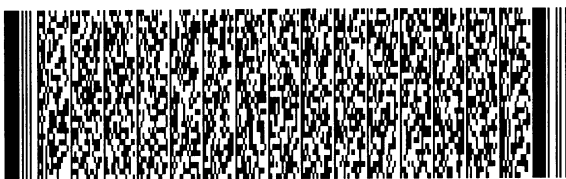
【發明所屬之技術領域】

本發明係關於一種防止顯示區域內之配線及拉出線之短路而提高良品率之液晶顯示裝置。

【先前技術】

一般在液晶顯示裝置，具有所謂薄型輕量化及低消耗電力之特徵，範圍廣泛地利用在由小型攜帶式終端機開始至大型電視為止。作為該液晶顯示裝置，係使得在各個像素電極設置TFT而作為開關元件之TFT型液晶顯示裝置，成為主流。該構造係進行配線，在掃描線和影像線之交差部分，設置TFT，以便在玻璃基板上，垂直複數條掃描線和複數條影像線。此時，在玻璃基板上，按照順序地層積掃描線、閘極絕緣膜、影像線和保護膜。像素電極係形成在閘極絕緣膜或保護膜上，分別使得TFT之閘極電極電連接在掃描線，源極電極電連接在影像線，汲極電極電連接在像素電極。掃描線或影像線、像素電極係在玻璃基板之整個面上，層積成為材料之金屬，藉由光微影法等而進行圖案化，藉由蝕刻而除去不必要部分，形成掃描線或影像線、像素電極。此時，在不必要部分之一部分無法進行蝕刻而殘留時，在其殘留部分和其他配線間，產生短路，成為顯示不良之原因。

作為像這樣問題之對策，係在進行習知之圖案化後之所進行之修補作業中，進行在不必要部分照射雷射等而分離短路部分之作業。



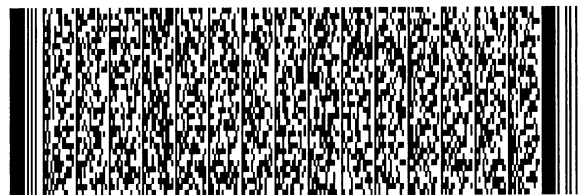
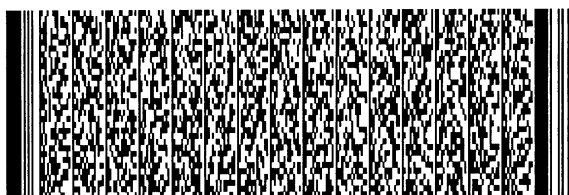
五、發明說明 (3)

素電極成為短路狀態，也藉由在影像線和像素電極間，設置溝槽，而除去殘留物。

一般在像素內，大多藉由Al（鋁）或Cr（鉻）而形成掃描線或影像線，藉由ITO（Indium Tin Oxide：銦錫氧化物）而形成像素電極，藉由包含Si（矽）之無機絕緣膜而形成保護膜，因此，在保護膜用之蝕刻液，無法同時蝕刻成為金屬之Al或Cr、ITO。因此，在習知構造中，為了由各條配線而切斷殘留物，因此，必須在保護膜形成縫隙後，進行除去存在於其縫隙內之殘留物之蝕刻處理，以致於增加製造作業。特別是並無可除去Al、Cr、ITO等全部材料之蝕刻液，因此，在掃描線、影像線和像素電極分別使用不同材料之狀態下，必須進行複數個之縫隙內之殘留物之蝕刻處理。

此外，即使是在配線等之殘留物並無直接地連接其他配線而透過絕緣膜來進行接近之狀態下，也會在配線和殘留物間，電壓跳動，以致於變成短路之狀態。因此，殘留物係最好儘可能地由配線所切斷，掃描線係也不例外。為了應付掃描線之殘留物，因此，使得形成於保護膜之溝槽，延長至閘極絕緣膜為止。但是，由平面來看的話，則有在像素電極和影像線間、在相同於掃描線之同一面上而形成遮光膜之狀態發生，在該形態，由於遮光膜和溝槽之位置呈重疊，因此，無法在最適當之位置上，形成溝槽。

此外，由於來自驅動電路之訊號，流動至掃描線、影像線，因此，在基板上，由掃描線、影像線開始延伸之掃



五、發明說明 (4)

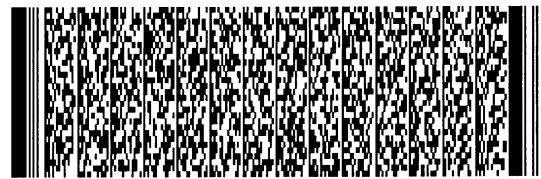
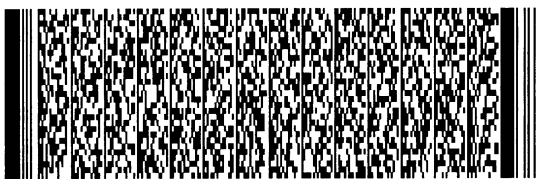
瞄拉出線和影像拉出線，係形成在由複數個像素所組成之像素區域外。再形成這些時，恐怕會由於不充分之蝕刻處理所造成之殘留物而導致拉出線間呈短路。但是，在前述文獻中，並無就該課題而進行考慮。

【發明內容】

本發明之目的，係有鑑於前述問題點，而提供一種能夠在像素區域內外藉由簡單之製造作業而由各個配線確實地切斷殘留物以便於能夠得到最適當之顯示狀態的液晶顯示裝置。

為了解決前述課題，因此，本發明係包括：將液晶密封至基板間之一對基板、呈矩陣狀地配置在某一邊基板上之像素電極、連接在像素電極之開關元件、連接在開關元件同時互相幾乎呈平行地進行配置之複數個影像線、連接開關元件同時垂直於影像線而進行配置之複數個掃瞄線以及夾住於影像線和像素電極間之保護膜，其特徵在於：在像素電極間，並設2條影像線，在相鄰接之影像線間，於保護膜，形成溝槽。

此外，本發明係包括：密封入液晶之一對基板、呈矩陣狀地配置在某一邊基板上之像素電極、連接在像素電極之開關元件、連接在開關元件同時互相幾乎呈平行地進行配置之複數個影像線、連接開關元件同時垂直於影像線而進行配置之複數個掃瞄線以及夾住於影像線和像素電極間之保護膜，其特徵在於：在像素電極內，於其邊緣附近，



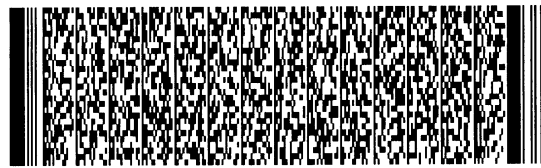
五、發明說明 (5)

形成幾乎平行於影像線之第1溝槽，在保護膜，在對應於第1溝槽之位置，形成第2溝槽。

此外，本發明係包括：由形成在某一邊基板上之導電性材料所組成之複數條配線、層積在該配線上之保護膜和絕緣膜、由具有像素電極之複數個像素所構成之像素區域以及夾住前述某一邊基板和液晶而呈對向之其他邊基板，其特徵在於：在前述某一邊基板上之前述像素區域以外，於前述配線之鄰近，在前述保護膜或前述保護膜和前述絕緣膜，形成溝槽。

本發明係包括：將液晶密封至基板間之一對基板、由形成在某一邊基板上之導電性材料所組成之複數條配線、由該配線開始而延伸至用以流動訊號至前述配線之驅動電路之拉出線、層積在前述拉出線上之保護膜以及由複數個像素所構成之像素區域，其特徵在於：前述拉出線係形成在前述像素區域外，在前述拉出線之鄰近，於前述保護膜或前述保護膜和前述絕緣膜，形成溝槽。

此外，本發明，其特徵在於：在絕緣基板上，藉由導電性材料而形成複數條掃瞄拉出線，在前述絕緣基板和前述掃瞄拉出線上，形成絕緣膜，在前述絕緣膜上，藉由導電性材料而形成複數條影像拉出線，在前述絕緣膜和前述影像拉出線上，形成保護膜，在前述掃瞄拉出線之鄰近，形成貫通前述絕緣膜和保護膜之溝槽，在前述影像拉出線之鄰近，形成貫通前述保護膜之溝槽，在前述保護膜上，形成具有導電性之透明膜，藉由蝕刻而除去露出於前述溝



五、發明說明 (6)

槽 內

【 實

具 有

線 之

之 示

Ver

(金

輔 具

乎 才

積 不

極 絲

5 係

包 具

由 具

素 具

為 具

影 具

中

TFT

積 具



五、發明說明 (7)

保護膜9上。例如該第2保護膜9係可以使得其表面成為平坦而作用成為平坦化膜，此外，也可以藉由無機絕緣膜而形成第1保護膜8，可以藉由有機絕緣膜而形成第2保護膜9。在兩個保護膜8、9，在對應於TFT7之汲極電極之部分，設置接觸孔21，透過接觸孔21，而電連接像素電極6和汲極電極。在閘極絕緣膜4上，於面對著輔助電容用電極線3之部分，設置島狀電極（並未圖示），該島狀電極係藉由相同於影像線5之同一材料而並且同時形成。島狀電極係透過形成在兩個保護膜8、9之接觸孔而電連接像素電極6，藉由島狀電極和輔助電容用電極線3而形成各個像素之輔助電容。

像素電極6之邊緣部係在由第1基板1之法線方向而進行觀察時，在某一部分，重疊掃描線2或影像線5，在像素電極6內，設置複數個縫隙10。縫隙10係藉由光微影法等而除去像素電極6之某一部分，以便於形成縫隙10，幾乎平行於相鄰接之縫隙10而進行配置。此外，在該實施例，縫隙10係對於影像線5，沿著大約45度方向，進行延伸，以輔助電容用電極線3作為境界，而使得延伸方向，偏離90度。在像素電極6之輪廓中，藉由和縫隙10間之位置關係，而使得液晶分子之配列狀態容易混亂之部分，形成為鋸齒狀。隨著該部分，而使得呈對向之影像線5之輪廓，係也形成為鋸齒狀。符號11係覆蓋像素電極6之配向膜，施加垂直配向處理。

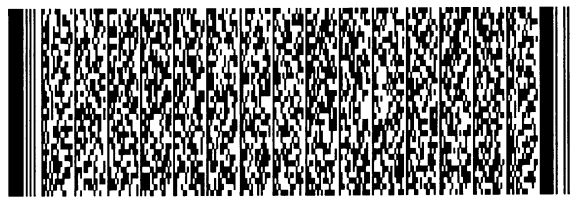
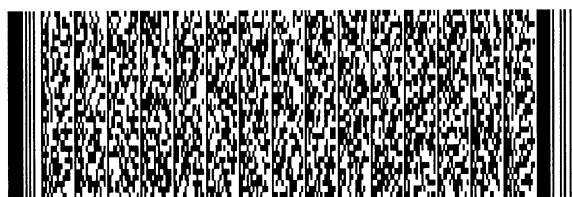
符號22係形成在相鄰接之影像線5間之溝槽。在圖1，



五、發明說明 (8)

於溝槽22，施加斜線。該溝槽22係連續地連接閘極絕緣膜4和兩個保護膜8、9而進行設置。此外，該溝槽22係沿著影像線5所形成，兩端部分係位處在掃描線2或輔助電容用電極線3附近。接著，可以在掃描線2或影像線5等之殘留物殘留於溝槽22之狀態下，藉由在形成像素電極6時之蝕刻液而同時蝕刻溝槽22內之殘留物，可以由掃描線2或影像線5而切斷殘留物。一般而言，Al、Cr和ITO係無法藉由相同之蝕刻液而進行蝕刻，但是，Al和ITO係可以藉由相同之蝕刻液而進行蝕刻，因此，可以藉由利用Al而形成掃描線2或影像線5，藉由IZO而形成像素電極6，以便於即使不設置多餘之作業，也能夠蝕刻殘留物。

符號12係玻璃基板等之透明第2基板，在第2基板12上，形成黑色矩陣，以便於隔開各個像素，對應於各個像素，而層積彩色濾光片14。彩色濾光片14係對應於各個像素而配置紅色(R)、綠色(G)和藍色(B)中之某一種顏色之彩色濾光片14。在彩色濾光片14上，層積例如由ITO或IZO等所組成之透明電極15，在透明電極15上，形成既定圖案之帶狀突起16。突起16係藉由光微影法而使得例如由丙烯酸樹脂等所組成之阻劑，成為既定圖案，以便於形成突起16。在由第2基板12之法線方向而進行觀察時，於各個像素內，突起16係位處在縫隙10之幾乎中間，平行於相鄰接之縫隙10。突起16之延伸方向係也相同於縫隙10，以輔助電容用電極線3作為境界，偏離90度，並且，在像素電極6之邊緣，突起16a係沿著其邊緣而進行延伸。



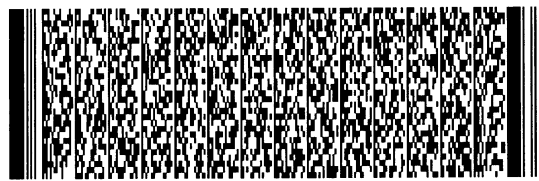
五、發明說明 (9)

藉由施加垂直配向處理之配向膜17而覆蓋透明電極15和突起16。

在兩個基板1、12間，夾住由液晶分子18所組成且介電係數異方性成為負值之液晶層。接著，在像素電極6和透明電極15間而並無產生電場時，液晶分子18係限制在配向膜11、17而進垂直配列，在像素電極6和透明電極15間產生電場時，液晶分子18係沿著水平方向，進行傾斜。此時，液晶分子18係可以限制在縫隙10或突起16，而沿著既定方向，進行傾斜，在1個像素內，形成複數個區域。此外，圖2係呈示意地顯示在像素電極6和透明電極15間產生電場之狀態。

分別在第1基板1之外側，配置第1偏光板19，在第2基板12之外側，配置第2偏光板20，設定第1偏光板19和第2偏光板20，以便於使得相互之透過軸呈垂直。在由第2基板12之法線方向而進行觀察時，於偏光板19、20之透過軸和液晶分子18之傾斜方向形成為大約45度時，可以最有效率地使得透過光，通過第2偏光板20。接著，液晶分子18係對於突起16或縫隙10，沿著大約90度方向，進行傾斜，因此，配置兩個偏光板19、20，以便於使得像素內之縫隙10或突起16之延伸方向和第2偏光板20之透過軸形成為大約45度。在該實施例，進行設定，以便於使得第1偏光板19之透過軸和掃描線2之延伸方向呈一致，第2偏光板20之透過軸和影像線5之延伸方向呈一致。

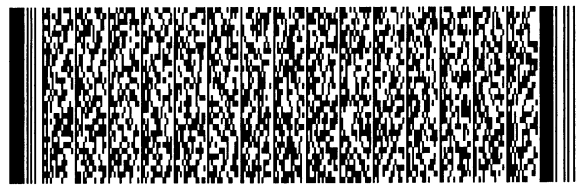
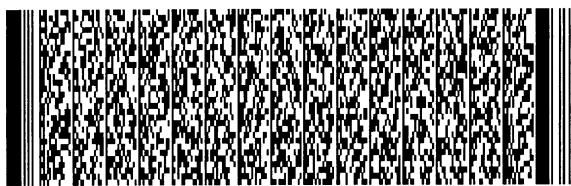
接著，在像素電極6和透明電極15間而並無產生電場



五、發明說明 (10)

時，液晶分子18係進行垂直配列，因此，通過第1偏光板19之直線偏光之透過光係在仍然為直線偏光之狀態下，直接地通過由液晶分子18所組成之液晶層，藉由第2偏光板20所遮斷，成為黑色顯示。此外，在像素電極6施加既定電壓而在像素電極6和透明電極15間產生電場時，由於液晶分子18係沿著水平方向而進行傾斜，因此，通過第1偏光板19之直線偏光之透過光，係在液晶分子18所組成之液晶層，成為橢圓偏光，通過第2偏光板20，成為彩色濾光片14之顏色顯示。

接著，根據圖4A～圖4F，說明在第1基板1形成各個膜之作業。在圖4A，於玻璃基板1上，形成Al膜，進行曝光處理及蝕刻，形成掃描線2和輔助電容用電極線3。此外，圖4A係顯示不存在掃描線2或輔助電容用電極線3之部分之剖面，符號23係顯示由於Al之蝕刻不良所造成之殘留物。在圖4B，於掃描線2等之上面，層積閘極絕緣膜4，在面對著閘極電極之部分，形成島狀半導體層（並未圖示）。在圖4C，於閘極絕緣膜4上，形成Al膜，藉由曝光處理和蝕刻而形成影像線5、源極電極6和汲極電極6等。此外，符號24係顯示由於蝕刻不良所造成之殘留物，相鄰接之影像線5係由於殘留物24而造成短路。在圖4D，於閘極絕緣膜4或影像線5上，層積第1保護膜8和第2保護膜9。在圖4E，於兩個保護膜8、9或閘極絕緣膜4之既定部位，進行蝕刻，而形成接觸孔21（並未圖示）或溝槽22。此時，在保護膜8、9用之蝕刻液，成為Al之殘留物23、24係無法進行



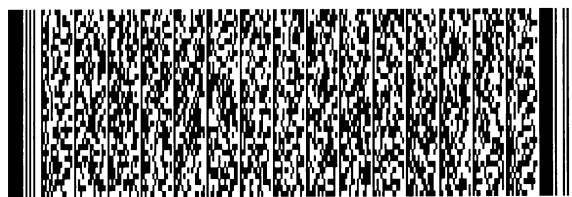
五、發明說明 (11)

蝕刻，因此，殘留物23、24係以仍然露出於溝槽內之狀態而進行殘留。在圖4F，於第2保護膜9上，形成IZO膜，藉由曝光處理和蝕刻而形成既定形狀之像素電極6。此時，也可以藉由除去IZO之蝕刻液而除去Al，因此，存在於溝槽22內之殘留物23、24係被除去。然後，在像素電極6或第2保護膜9上，層積配向膜11。

像這樣，在本發明，可以在形成像素電極6時，也除去溝槽22內之殘留物，因此，並不需要特別設置除去溝槽22內之殘留物之作業。此外，就藉由Al而形成掃描線2或影像線5之狀態，進行說明，但是，也可以考量和IZO間之電氣接點之相容性而成為Al和Mo等之層積構造。

接著，根據圖式而說明第2實施形態。圖5係具有像素電極之第1基板之俯視圖，圖6係沿著圖5之B-B'線之概略剖面圖。此外，該實施例係顯示TN型(Twisted Nematic：扭轉陣列)液晶之狀態。

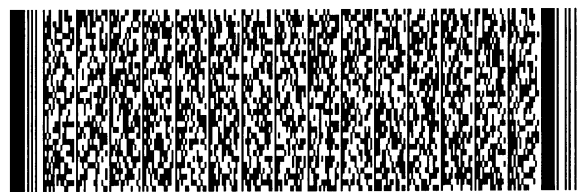
符號31係由玻璃基板等所組成之第1基板，符號32係形成在第1基板31上之掃描線。該掃描線32係藉由Al所形成，呈平行地配置複數條掃描線32。符號34係閘極絕緣膜，層積在第1基板31或掃描線32。符號35係形成在閘極絕緣膜34上之影像線，影像線35係藉由Al等所形成，呈垂直於掃描線32地進行配置。在掃描線32和影像線35之交差部分，配置成為開關元件之TFT36，該TFT36係正如以下敘述所構成。藉由閘極絕緣膜34而覆蓋由掃描線32開始突出之閘極電極，在閘極絕緣膜34上，面對著閘極電極而層積



五、發明說明 (12)

半導體層。在半導體層上，形成源極區域和汲極區域，分別使得源極區域連接源極電及，汲極區域連接汲極電極。該源極電極和汲極電極係在形成影像線35時，同時地形成，源極電極係成為由影像線35開始突出之形狀。符號37係覆蓋影像線35或閘極絕緣膜34之保護膜，在保護膜37，於藉由掃描線32和影像線35所包圍之區域，形成像素電極38。符號33係形成在第1基板31上之帶狀遮光膜，由第1基板31之法線方向而進行觀察時，在影像線35和像素電極38間，沿著像素電極38之邊緣而進行配置，防止來自影像線35和像素電極38間之光漏。在圖5，於遮光膜33，施加斜線。該遮光膜33係相同於掃描線32，藉由A1所形成，藉由相同於掃描線32之同一作業而同時形成。在像素電極38，形成後面所敘述之第1溝槽39a，在閘極絕緣膜34和保護膜37，形成後面所敘述之第2溝槽39b。符號40係層積在像素電極38或保護膜37之配向膜，例如在朝向平行於掃描線32之平行方向，施加配向處理。

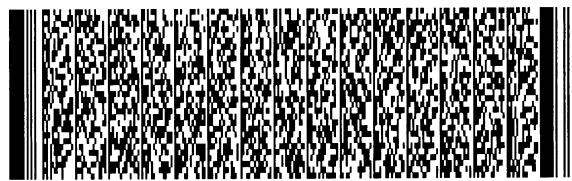
符號41係藉由玻璃基板等所組成之第2基板，和第1基板，幾乎隔開等間隔而呈對向地進行配置。符號42係形成在玻璃基板上而面對著掃描線或影像線所形成之黑色矩陣。該黑色矩陣42係由Cr等所形成，分隔各個像素間。符號43係對應於各個像素而形成之彩色濾光片，在每一個像素，配置紅色(R)、綠色(G)和藍色(B)中之某一種顏色。在彩色濾光片43上，層積例如由ITO或IZO等所組成之透明電極44，透明電極44係藉由配向膜45所覆蓋。在該



五、發明說明 (14)

溝槽39a、39b之部分，同時地進行蝕刻而除去。因此，溝槽39a、39b係儘可能地接近及位處在掃描線32或影像線35，會比較有效。但是，在影像線35和像素電極38間，存在遮光膜33，並且，為了形成輔助電容，因此，鄰接於像素電極38一部分之像素之掃描線32係呈重疊，以致於不容易進行溝槽39a、39b之配置。因此，將溝槽39a、39b形成在像素電極38內，儘可能地形成在接近遮光膜33或掃描線32之位置上。

像素電極38之第1溝槽39a係沿著遮光膜33或掃描線32，形成為細長狀，分成為複數個而進行設置。可以藉由將第1溝槽39a分成為複數個，而在數個部位，得到像素電極38之中央部分和位處在比起第1溝槽39a還更加外側之外側之邊緣部分間之電氣接點，能夠使得像素電極38整體，保持在相同電位。此外，在第1溝槽39a之幅寬變得太寬時，則對於液晶分子46之限制力變弱，但是，在第1溝槽39a之幅寬變窄之狀態下，則能夠保持相同於並無設置第1溝槽39a之狀態下之同樣限制力。第2溝槽39b係形成在對應於第1溝槽39a之位置上。在形成兩個溝槽39a、39b時，第2溝槽39b之外側（掃描線32或影像線35部位）之邊緣，係位處在比起第1溝槽39a之外側（掃描線32或影像線35部位）之邊緣還更加內側（像素之中央側）之位置上。藉由該位置關係，而至少在第2溝槽39b外側之邊緣部分，確實地除去存在於溝槽39a、39b之殘留物，因此，能夠確實地除去溝槽內之殘留物，同時，也可以使得像素電極38之第



五、發明說明 (17)

像線103或TFT105而由絕緣性膜所組成之保護膜上，配置由IZO等之透明電極所組成之像素電極106。透過形成在保護膜之接觸孔107，而電連接TFT105之汲極電極和像素電極106。此外，在像素區域104，也包含在所謂虛擬像素之實際上而無法使用作為顯示者。在此，簡單地說明像素區域之形態，但是，也可以使得像素區域，成為第1或第2實施形態之構造。

掃描拉出線120、影像拉出線130係形成在像素區域104外，由各個掃描線102和影像線103開始，延伸至驅動電路（並未圖示）。該驅動電路係用以使得用以啟動TFT105之訊號，流動至掃描線102和影像線103。此外，可以例如對於複數個掃描線102，使用1個驅動電路，而使得訊號，流動至全部之掃描線102，或者是也可以使用複數個驅動電路，而使得訊號，流動至掃描線102。此外，在本實施例，呈一體地形成掃描線102等和掃描拉出線120等，但是，也可以使用例如不同導電性之材料，分別地形成而互相地得到接點。

在本實施例，使用複數個影像線103之驅動電路，形成朝向由各個影像線103開始延伸之影像拉出線130所對應之驅動電路，成為收束。因此，相鄰接之影像拉出線130之間隔係變窄。此外，液晶顯示裝置係越變成大型，則會有形成在基板上之配線電阻變得越大之問題產生。因此，除了在配線材料使用低電阻之Al以外，還儘可能地使得拉出線之幅寬變寬。但是，例如如果使得影像拉出線130之

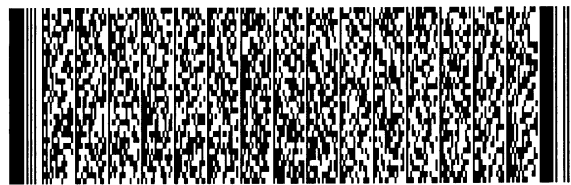
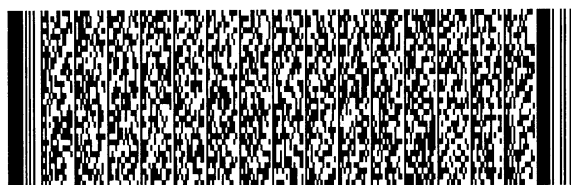


五、發明說明 (18)

幅寬變寬的話，則相鄰接之影像拉出線130之間隔變窄。此外，不論是小型、大型，則隨著液晶顯示裝置之高度精細化，1個像素變得越小，則相鄰接之影像拉出線130之間隔變得更加地窄。因此，即使是在相鄰接之影像拉出線130間，由於蝕刻殘渣而發生短路之可能性係非常地高。

但是，在本發明之實施例，於層積在影像拉出線130上之保護膜，設置位處於影像拉出線130鄰近之溝槽108b。該溝槽108b係可以至少沿著垂直方向而貫通層積在影像拉出線130上之保護膜，能夠藉由設置溝槽108b，而由保護膜，露出使得閘極絕緣膜上之相鄰接之影像拉出線130呈短路之殘留物。因此，在相鄰接之影像拉出線130間，存在殘留物，即使是在拉出線間，發生短路，也能夠藉由在形成溝槽108b後，施加蝕刻處理，而除去溝槽108b內之殘留物，可以斷絕短路。此外，即使是關於掃描拉出線120，也相同於前述影像拉出線130，也在掃描拉出線120之鄰近，設置相同之溝槽108a，貫通保護膜和閘極絕緣膜。

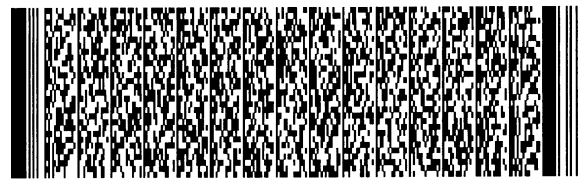
圖10係顯示擴大影像拉出線130之端子131週邊之俯視圖。在第1基板101上，形成端子131。該端子131係分別設置在各個影像拉出線130，在影像拉出線130上之所層積之保護膜上，藉由例如具有相同於像素電極106之同樣導電性之IZO而形成端子131。此外，透過設置在保護膜之接觸孔（並未圖示）而連接影像拉出線130。透過端子131而電連接影像拉出線130和驅動電路。此外，該連接係考慮使



五、發明說明 (19)

用藉由TAB (Tape Automatic Bonding：自動捲帶式晶粒接合) 方式而製造之TCP (Tape Carrier Package：輸送膠帶封裝體) 方式來進行連接者、或者是藉由所謂COG (Chip On Glass：玻璃基板晶片銲接) 方式而進行連接者等。此外，在本實施例，透過端子131而使得影像拉出線130，連接驅動電路，但是，也可以例如在第1基板101上，直接地形成驅動電路，直接地連接驅動電路和影像拉出線130。

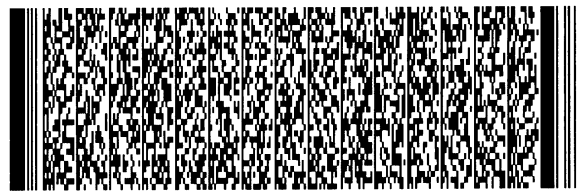
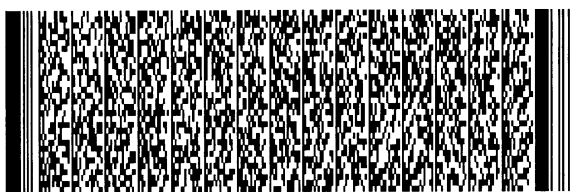
此外，形成影像拉出線130，以便於使用複數個驅動電路（並未圖示），朝向所對應之驅動電路，進行收束，因此，影像拉出線130之長度係不一定。在本實施例，對應於複數個驅動電路之某1個之影像拉出線130，係形成由正中央之拉出線開始而朝向兩端之拉出線，使得其長度逐漸地變長。因此，通常在每一個影像拉出線130，其電阻值係變得不同。但是，在影像拉出線130，設置幅寬部132和幅窄部133，在每一個影像拉出線130，改變幅寬部132和幅窄部133之比例，隨著由成為最長之兩端之影像拉出線130開始而朝向成為最短之中心之影像拉出線130，來逐漸地增加幅窄部133所佔有之比例，因此，可以使得每一個影像拉出線130之電阻值，成為相同。也就是說，影像拉出線130係藉由幅寬部132和幅窄部133所構成，在幅寬部132之電阻變小，在幅窄部133之電阻變大。此外，由於在每一個影像拉出線130，改變幅寬部132和幅窄部133之比例，因此，可以在每一個影像拉出線130，調整電阻



五、發明說明 (20)

值。

此外，第1基板101和第2基板（並未圖示）係在基板間，密封入液晶，進行貼合。此時，在藉由圖10之1點虛線所示之境界線134，塗敷用以貼合兩基板之密封材。也就是說，位處在比起境界線134還更加外側之外側（端子131側）之影像拉出線130之一部分係露出於外部。此外，該第2基板係例如對應於第1基板101之像素而層積彩色濾光片。形成於影像拉出線130鄰近之溝槽108b係形成延伸至境界線134為止。也就是說，在貼合第1基板101和第2基板之狀態下，溝槽108b係形成在不露出於外部之範圍內，並無形成在露出於外部之位置上。通常透過端子131而連接驅動電路，藉由樹脂等而覆蓋在驅動電路和第2基板間，因此，即使溝槽108b露出於外部，也在最後，遮斷溝槽108b和外氣。但是，在一直到藉由樹脂等而覆蓋驅動電路和第2基板間為止之時間，溝槽108b係並非完全不接觸到外氣。因此，恐怕會使得藉由設置溝槽108b所切斷之殘留物之剖面，接觸到外氣，可能透過該剖面而使得影像拉出線130發生腐蝕。一般而言，比起Cr等，Al之電阻值係比較低。因此，特別是在大型液晶顯示裝置，為了抑制配線之電阻，因此，經常使用Al。但是，也有所謂比起Cr等而Al比較容易腐蝕之問題產生。因此，如果像這樣，在貼合第1基板101和第2基板時，一直到不露出於外部之位置為止而設置溝槽108b的話，則可以防止來自殘留物剖面之影像拉出線130之腐蝕。



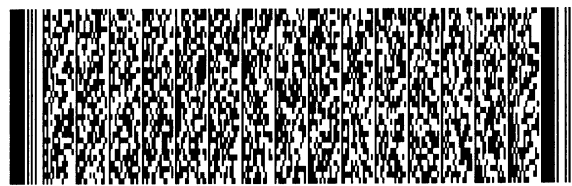
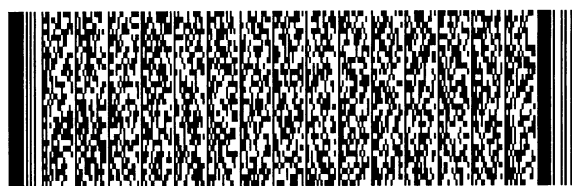
五、發明說明 (21)

此外，為了在比起境界線134還更加外側之外側，形成幅窄部133，因此，在端子131側，設置幅窄部133。藉由這樣構造，而使得相鄰接之影像拉出線130間之間隔變寬之幅窄部133，形成在無溝槽108b存在之位置上，因此，比起幅寬部132形成在無溝槽108b存在之位置上之狀態，相鄰接之影像拉出線130間之間隔變得更寬，僅此就使得短路發生之可能性變低。

此外，即使是就掃瞄線102而言，也成為同樣構造。此外，影像線103係不僅是延伸至驅動電路側之影像拉出線130側，即使是在例如其相反側，也延伸至像素區域104之外側，連接稱為用以透過非線性元件而防止靜電破壞之所謂短路環者。因此，為了防止由於蝕刻殘渣所造成之短路，所以，不僅是影像拉出線130側，即使是在其相反側，也可以在延伸至像素區域104外側之影像線103之鄰近，設置溝槽108b。

接著，根據圖11，而說明圖8所示之C-C'剖面之形成作業。在圖11A，於由玻璃等所組成之第1基板101上，形成Al膜，進行曝光處理和蝕刻，形成掃瞄拉出線120。符號112係表示由於Al之蝕刻不良所造成之殘留物。由於該殘留物112而使得鄰接之掃瞄拉出線120發生短路。

在圖11B，於第1基板101和掃瞄拉出線120上，層積閘極絕緣膜109。接著，在閘極絕緣膜109上，層積半導體層，藉由蝕刻而在面對著閘極電極之部分，殘留島狀半導體（並未圖示）。



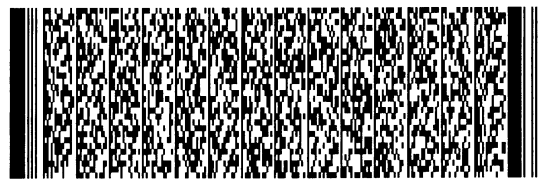
五、發明說明 (22)

在圖11C，於閘極絕緣膜109上，形成Al膜，藉由曝光處理和蝕刻，而形成影像拉出線130、源極電極或汲極電極（並未圖示）等。符號113係表示由於蝕刻不良所造成之殘留物，由於該殘留物113而使得鄰接之影像拉出線130發生短路。

在圖11D，於閘極絕緣膜109或影像拉出線130上，層積由絕緣性者所組成之保護膜110。

在圖11E，於保護膜110或閘極絕緣膜109之既定部位，進行蝕刻而形成接觸孔（並未圖示）。此時，分別在掃描拉出線120之鄰近，形成溝槽108a，在影像拉出線130之鄰近，形成溝槽108b。此時，在就保護膜110而言之蝕刻，無法蝕刻成為Al之殘留物112、113，因此，殘留物112、113係以仍然露出於溝槽內之狀態而進行殘留。也就是說，該溝槽108a、108b係用以至少貫通層積在掃描拉出線120、影像拉出線130上之保護膜110或閘極絕緣膜109，由保護膜110或閘極絕緣膜109，露出殘留物112、113。此外，在圖11E，溝槽108b係也在無殘留物113存在之部位，形成於閘極絕緣膜9，但是，也可以設法進行溝槽108b之蝕刻，而僅使得溝槽108b形成在保護膜110上。

在圖11F，於保護膜110上，形成IZO膜，藉由曝光處理和蝕刻而形成既定形狀之像素電極106或端子131（並未圖示）。此時，也可以藉由用以除去IZO之蝕刻而除去Al，因此，除去存在於溝槽108a、108b內之殘留物112、113。然後，在像素電極106（並未圖示）或保護膜110



五、發明說明 (23)

上，層積配向膜（並未圖示）。此外，一般而言，並不容易在Cr和IZO之組合而同時進行蝕刻，但是，Al和IZO係可以藉由例如同樣之蝕刻液而進行蝕刻，因此，可以藉由利用Al而形成掃描拉出線120或影像拉出線130，利用IZO而形成像素電極106，以便於即使不刻意設置多餘作業，也能夠蝕刻殘留物112、113。像這樣，在本發明，於形成像素電極106時，也可以除去溝槽108a、108b內之殘留物112、113，因此，並不需要特別地設置除去溝槽108a、108b內之殘留物112、113之作業。

此外，如果是在不脫離本發明要旨之範圍的話，則也可以是前述實施形態以外之形態。例如藉由Al而形成掃描線或影像線，藉由IZO而形成像素電極，但是，也可以在該組合以外，使用能夠同時地蝕刻像素電極和掃描線、影像線之材料。此外，說明藉由Al而形成掃描線102或影像線103之狀態，但是，也可以考量和IZO間之電氣接點之相容性而成為Al和Mo等之層積構造。此外，並不需要在形成像素電極時，一定同時地除去溝槽內之殘留物，例如在藉由ITO而形成像素電極之狀態下，於蝕刻ITO後，藉由蝕刻而除去殘留物。此外，在分別藉由不同材料而形成掃描拉出線120和影像拉出線130之狀態下，可以個別地蝕刻各個殘留物而除去。此外，在實施例，就MVA方式和TN方式，進行說明，但是，也可以是這個以外之方式。

【產業上可利性】



五、發明說明 (24)

如果藉由本發明的話，則不是在像素電極和影像線間，而是在相鄰接之影像線間或像素電極內，於邊緣附近，設置形成在保護膜等之溝槽，透過其溝槽，而除去由於影像線等之蝕刻不足所造成之殘留物，因此，即使是在像素電極重疊於影像線之程度變大之狀態或者是在像素電極和影像線間形成遮光膜之狀態下，也可以除去存在於溝槽內之影像線等之殘留物，防止和其他配線間之短路發生。

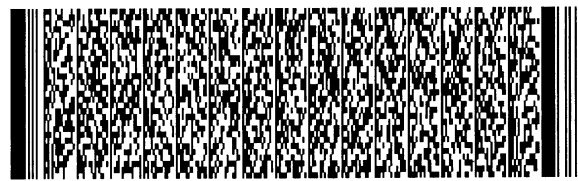
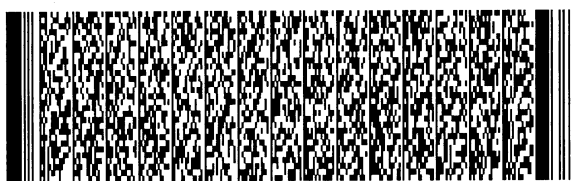
此外，可以藉由利用Al而形成掃描線或影像線，利用IZO而形成像素電極，藉由相同之蝕刻液，以便於進行各種金屬之蝕刻，能夠使得製造作業，成為簡單化。

此外，在由掃描線或影像線開始延伸至驅動電路之拉出線之鄰近，形成溝槽，透過該溝槽，而除去由於形成在拉出線和拉出線間之蝕刻不良所造成之殘留物，因此，能夠防止拉出線間之短路。

此外，即使相鄰接之拉出線之間隔變窄而使得產生拉出線間之短路之可能性變高，也可以除去殘留物，因此，可以達到液晶顯示裝置之大型化、小型化以及高度精細化。

此外，並不需要刻意地進行在修補作業中之所進行之拉出線之短路部分之除去作業，因此，縮短修補作業，也達到成本之削減。

像這樣，本發明之液晶顯示裝置係具有前述優點，可以利用在以攜帶式終端機或電視為首之具有顯示部之各種



五、發明說明 (25)

裝置上。



圖式簡單說明

圖1係具有成為本發明之第1實施例之液晶顯示裝置之像素電極之第1基板之俯視圖。

圖2係沿著圖1之A-A'之剖面概略圖。

圖3係顯示像素電極和突起間之位置關係之示意圖。

圖4A係說明對於第1實施形態之第1基板上之成膜作業之圖，顯示第1作業之圖。

圖4B係顯示第2作業之圖。

圖4C係顯示第3作業之圖。

圖4D係顯示第4作業之圖。

圖4E係顯示第5作業之圖。

圖4F係顯示第6作業之圖。

圖5係具有第2實施形態之液晶顯示裝置之像素電極之第1基板之俯視圖。

圖6係沿著圖5之B-B'之剖面概略圖。

圖7A係說明對於第2實施形態之第1基板上之成膜作業之圖，顯示第1作業之圖。

圖7B係顯示第2作業之圖。

圖7C係顯示第3作業之圖。

圖7D係顯示第4作業之圖。

圖7E係顯示第5作業之圖。

圖7F係顯示第6作業之圖。

圖8係第3實施形態之第1基板之擴大俯視圖。

圖9係第3實施形態之顯示部週邊之擴大俯視圖。

圖10係第3實施形態之端子週邊之擴大俯視圖。



圖式簡單說明

圖11A係說明圖8所示之第1基板C-C'剖面之形成作業之圖，顯示第1作業之圖。

圖11B係顯示第2作業之圖。

圖11C係顯示第3作業之圖。

圖11D係顯示第4作業之圖。

圖11E係顯示第5作業之圖。

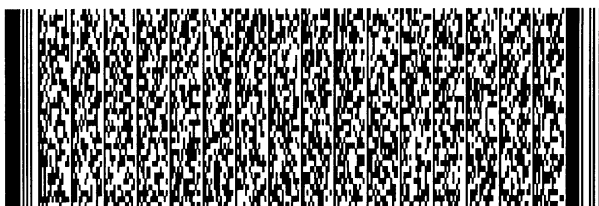
圖11F係顯示第6作業之圖。

圖12係具有習知液晶顯示裝置之像素電極之基板之俯視圖。

圖13係沿著圖12之D-D'之剖面概略圖。

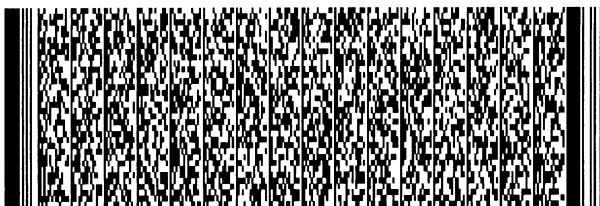
【符號說明】

- | | |
|---------------|-----------|
| 1～第1基板； | 2～掃描線； |
| 3～輔助電容用電極線； | 4～閘極絕緣膜； |
| 5～影像線； | 6～像素電極； |
| 7～TFT（薄膜電晶體）； | 8～第1保護膜； |
| 9～第2保護膜； | 10～縫隙； |
| 11～配向膜； | 12～第2基板； |
| 13～黑色矩陣； | 14～彩色濾光片； |
| 15～透明電極； | 16～帶狀突起； |
| 16a～突起； | 17～配向膜； |
| 18～液晶分子； | 19～第1偏光板； |
| 20～第2偏光板； | 21～接觸孔； |
| 22～溝槽； | 23～殘留物； |



圖式簡單說明

- | | |
|-----------------|--------------|
| 24 ~ 殘留物； | 31 ~ 第1基板； |
| 32 ~ 掃描線； | 33 ~ 帶狀遮光膜； |
| 34 ~ 閘極絕緣膜； | 35 ~ 影像線； |
| 36 ~ TFT； | 37 ~ 保護膜； |
| 38 ~ 像素電極； | 39a ~ 第1溝槽； |
| 39b ~ 第2溝槽； | 40 ~ 配向膜； |
| 41 ~ 第2基板； | 42 ~ 黑色矩陣； |
| 43 ~ 彩色濾光片； | 44 ~ 透明電極； |
| 45 ~ 配向膜； | 46 ~ 液晶分子； |
| 47 ~ 第1偏光板； | 48 ~ 第2偏光板； |
| 49 ~ 殘留物； | 50 ~ 殘留物； |
| 101 ~ 第1基板； | 102 ~ 掃描線； |
| 103 ~ 影像線； | 104 ~ 像素區域； |
| 105 ~ TFT； | 106 ~ 像素電極； |
| 107 ~ 接觸孔； | 108a ~ 溝槽； |
| 108b ~ 溝槽； | 109 ~ 閘極絕緣膜； |
| 110 ~ 保護膜； | 112 ~ 殘留物； |
| 113 ~ 殘留物； | 120 ~ 掃描拉出線； |
| 130 ~ 影像拉出線； | 131 ~ 端子； |
| 132 ~ 幅寬部； | 133 ~ 幅窄部； |
| 134 ~ 境界線； | 200 ~ 玻璃電極； |
| 201 ~ 掃描線； | 201a ~ 閘極電極； |
| 201b ~ 輔助電容用電極； | 202 ~ 閘極絕緣膜； |
| 203 ~ 半導體層； | 204 ~ 源極區域； |



圖式簡單說明

205 ～ 汲 極 區 域 ；

209 ～ 保 護 膜 ；

211 ～ 殘 留 物 。

206 ～ 影 像 線 ；

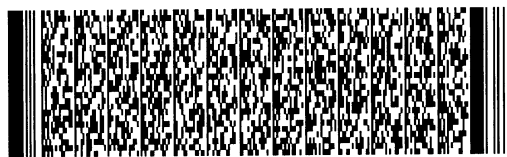
210 ～ 縫 隙 ；

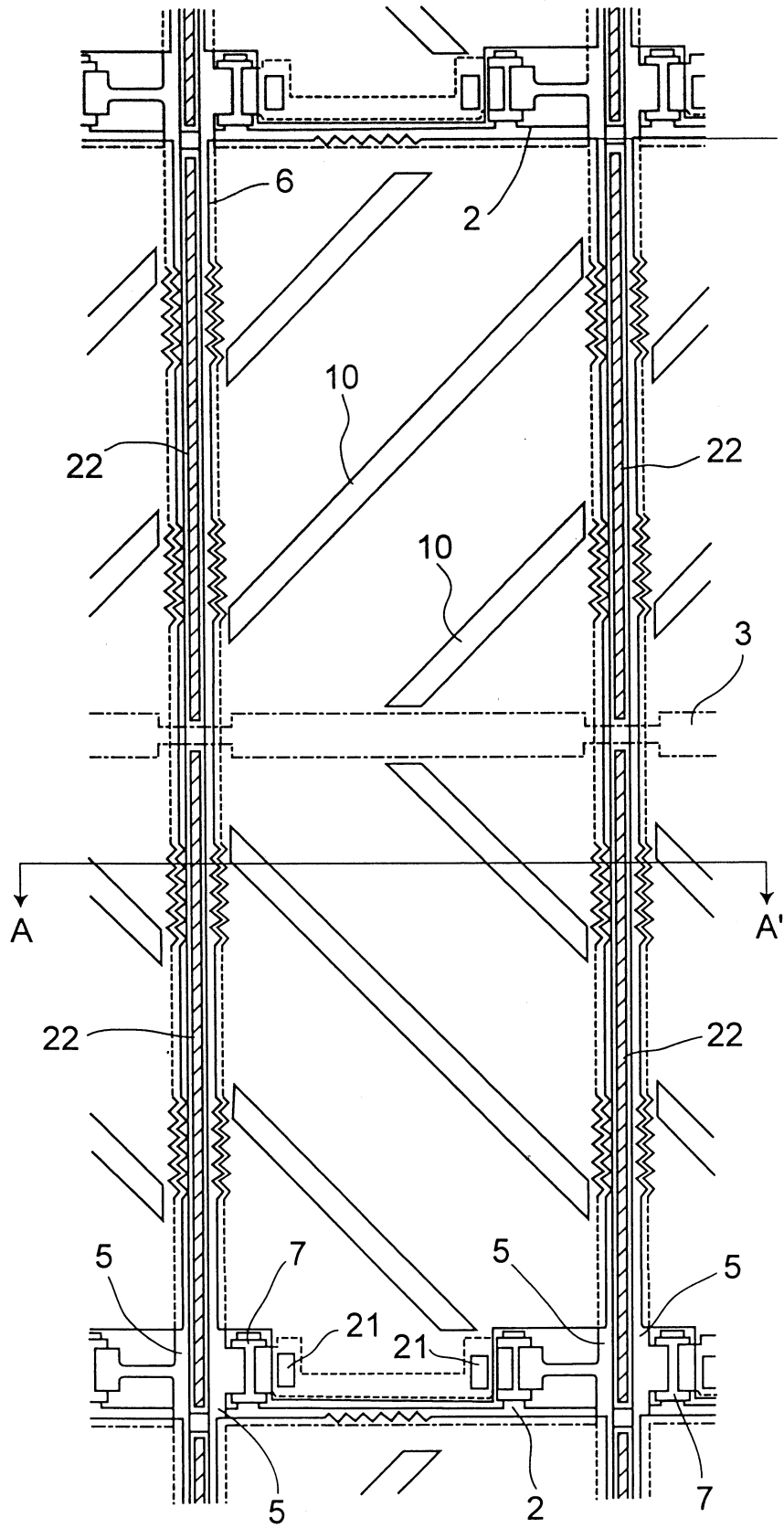


四、中文發明摘要 (發明之名稱：液晶顯示裝置)

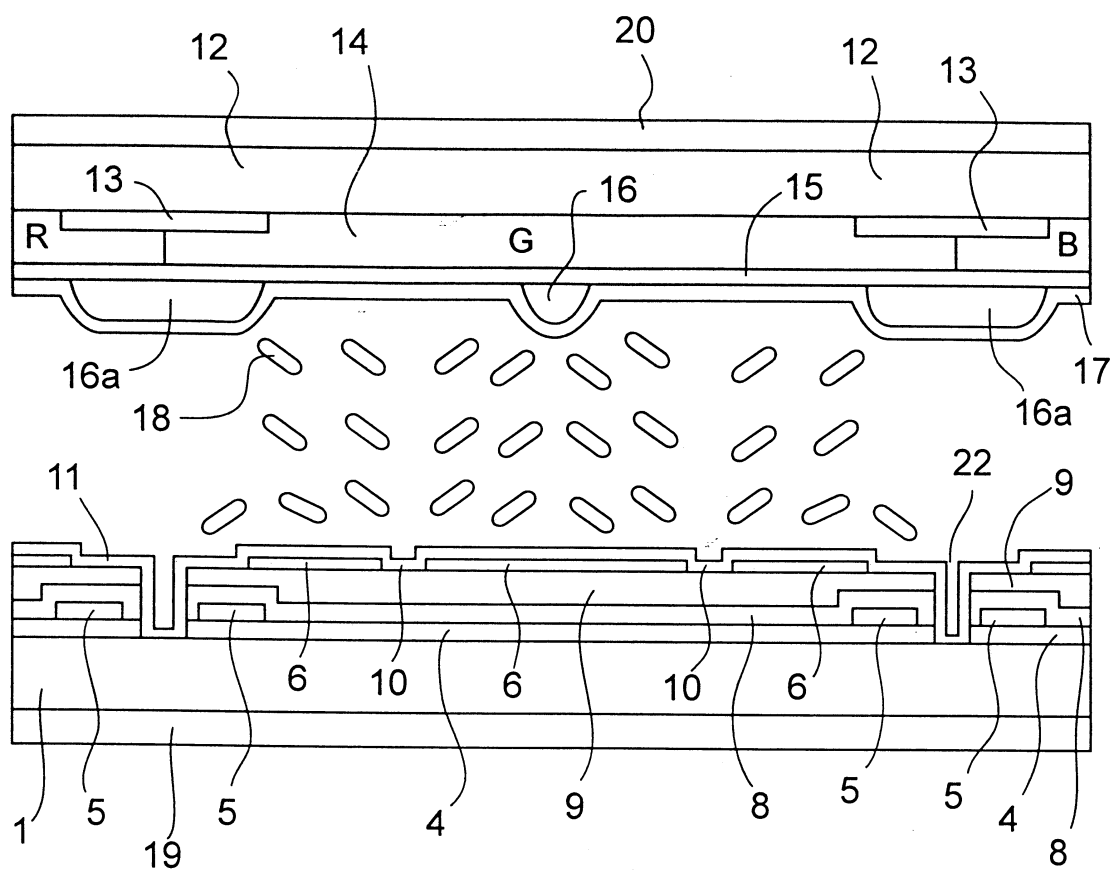
本發明之液晶顯示裝置，係呈矩陣狀地配置像素電極，設置連接在像素電極之TFT以及連接TFT之影像線和掃描線，在影像線和像素電極間而夾入保護膜之液晶顯示裝置之基板上，於像素電極間，並設2條影像線，在相鄰接之影像線間，於保護膜形成溝槽，即使是在影像拉出線和掃描拉出線，也進行同樣處理。

英文發明摘要 (發明之名稱：)

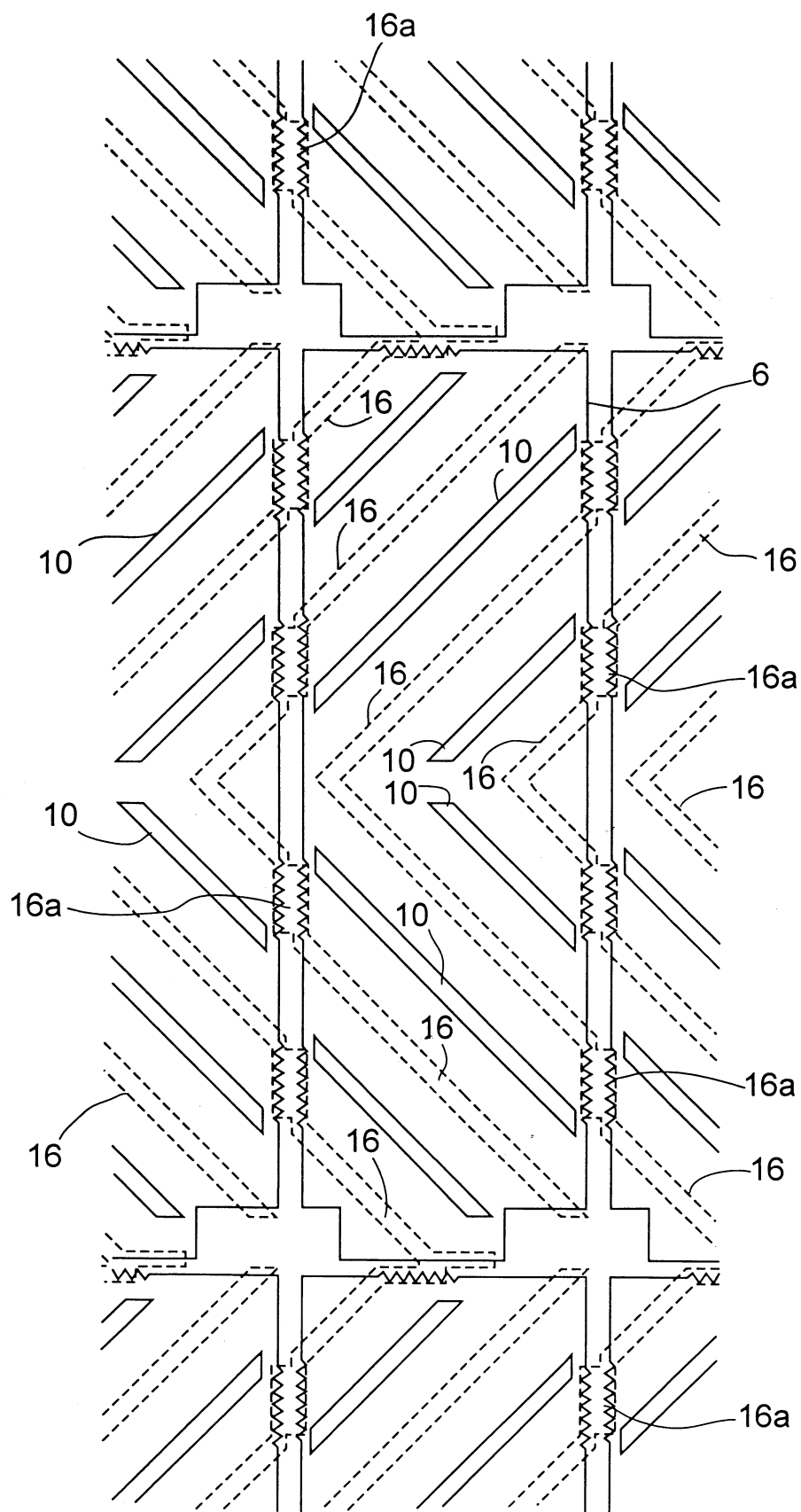




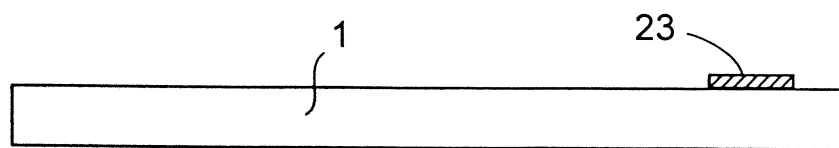
第 1 圖



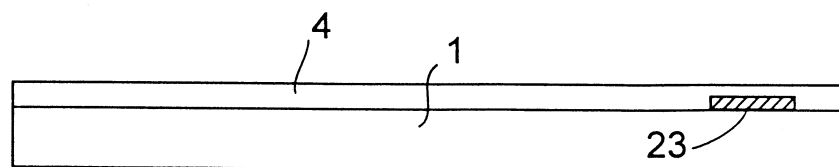
第 2 圖



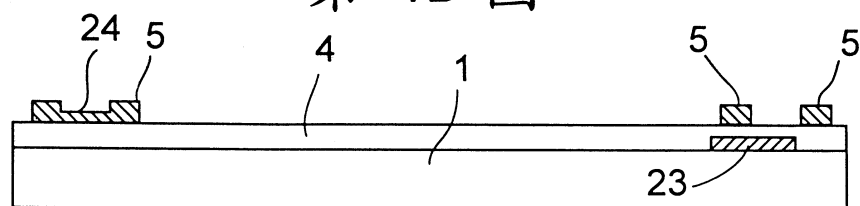
第 3 圖



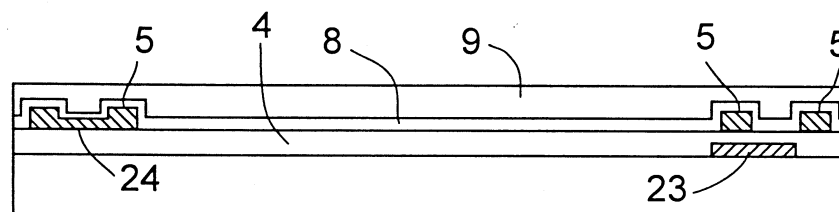
第 4A 圖



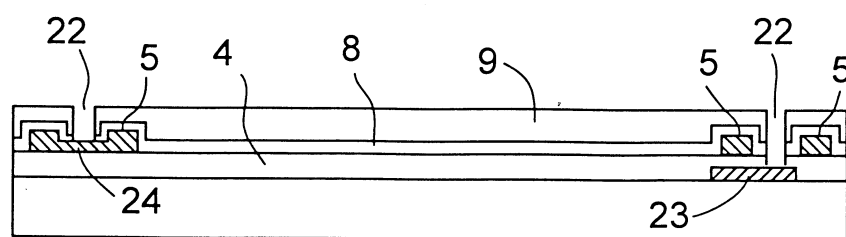
第 4B 圖



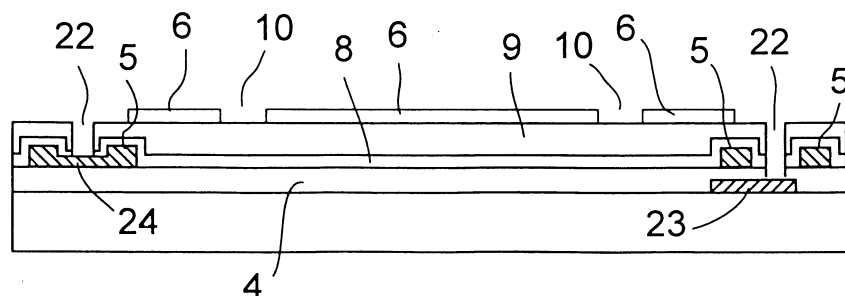
第 4C 圖



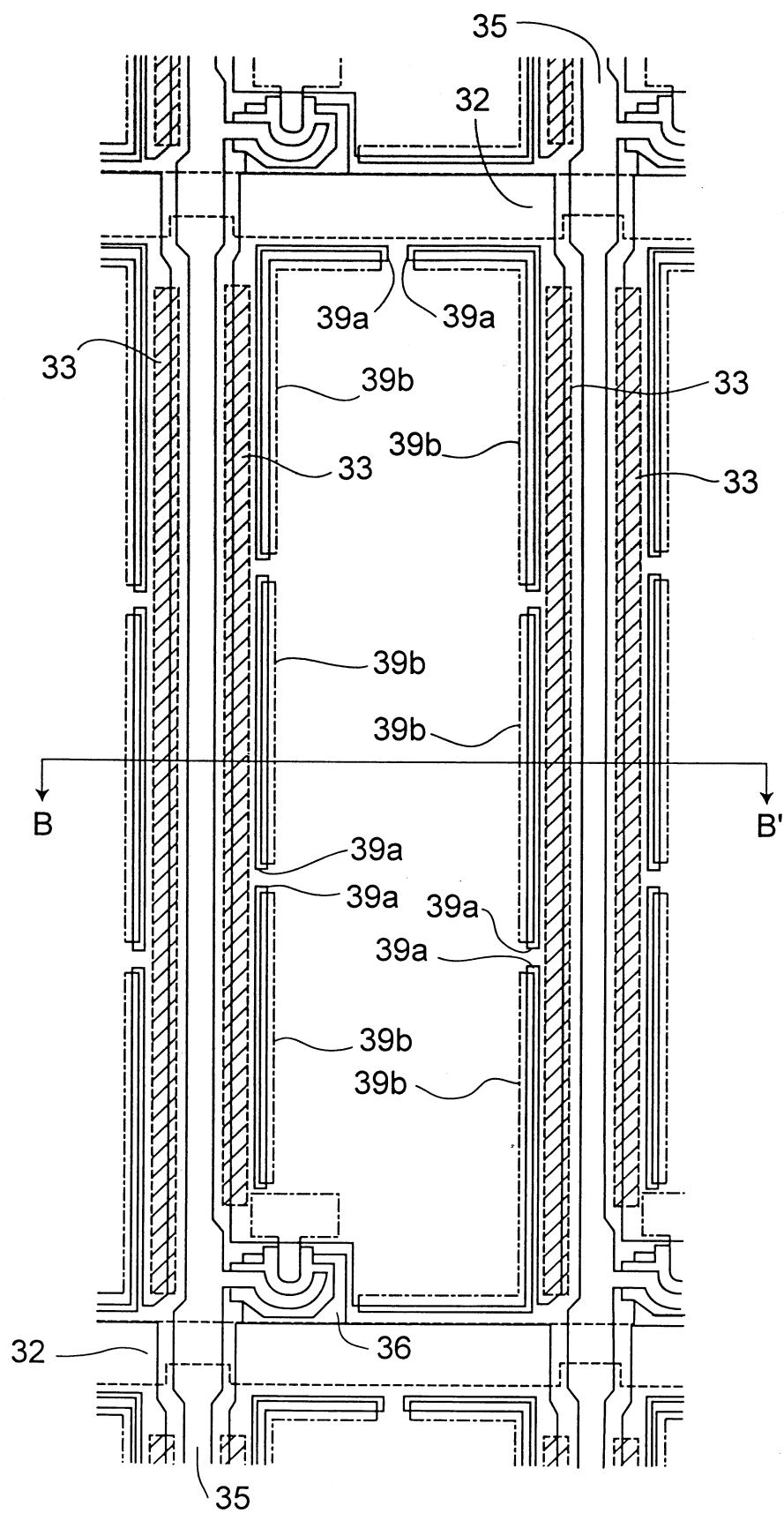
第 4D 圖



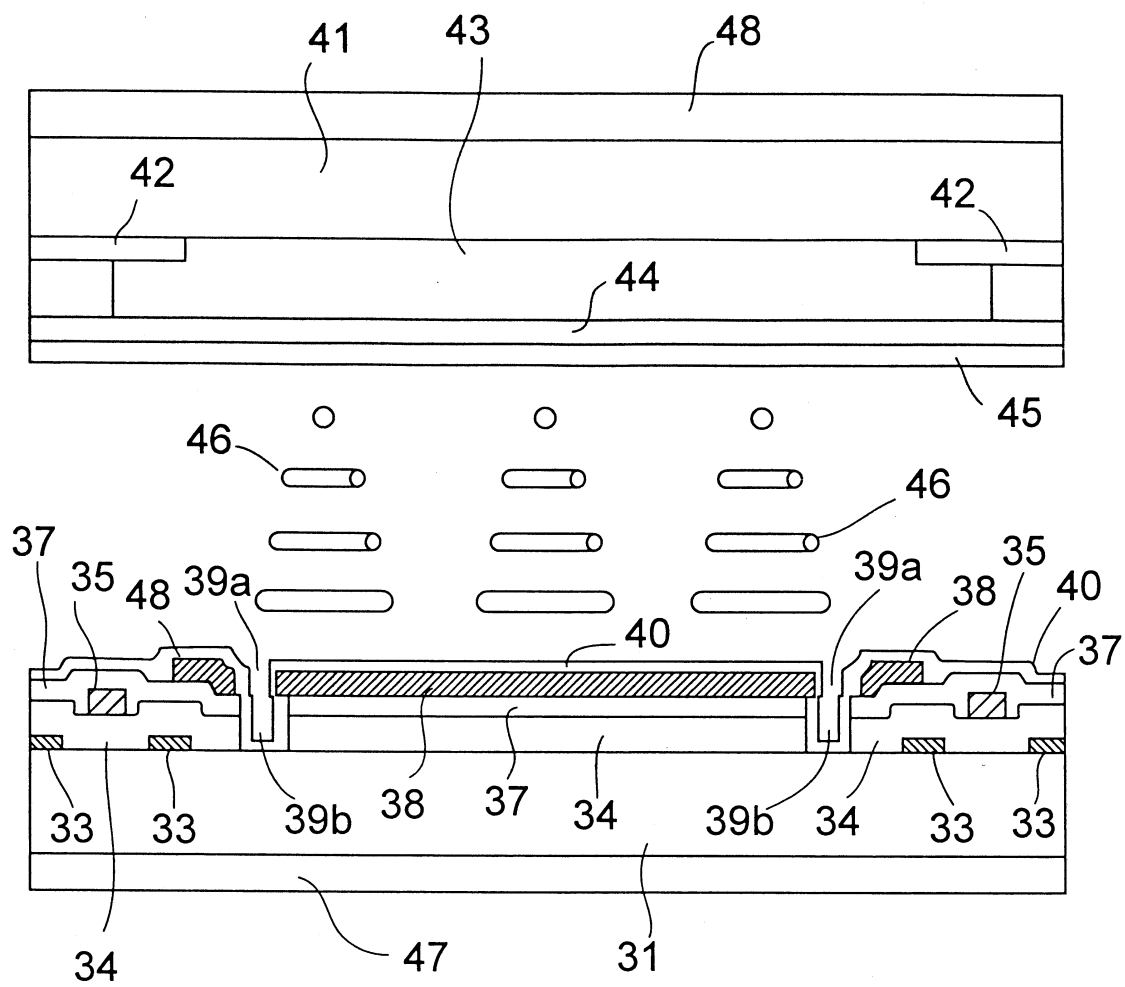
第 4E 圖



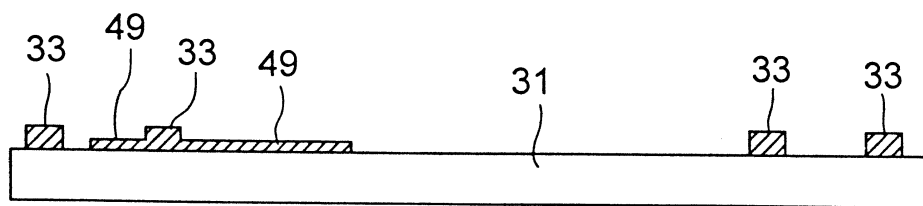
第 4F 圖



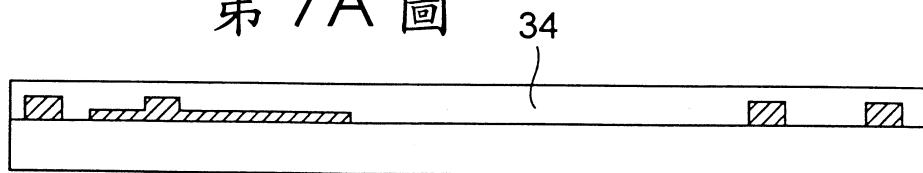
第 5 圖



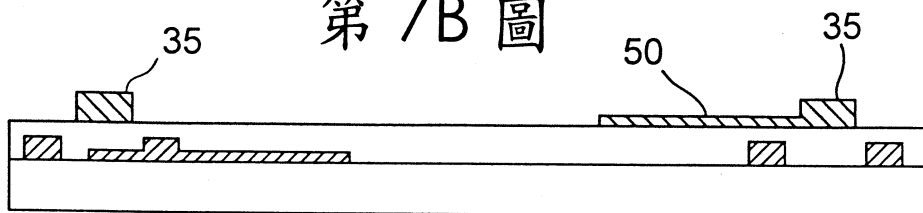
第 6 圖



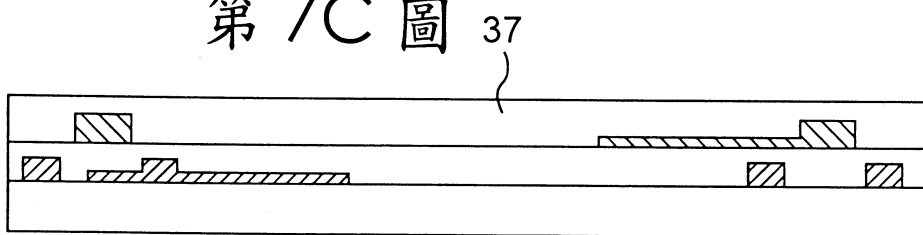
第 7A 圖



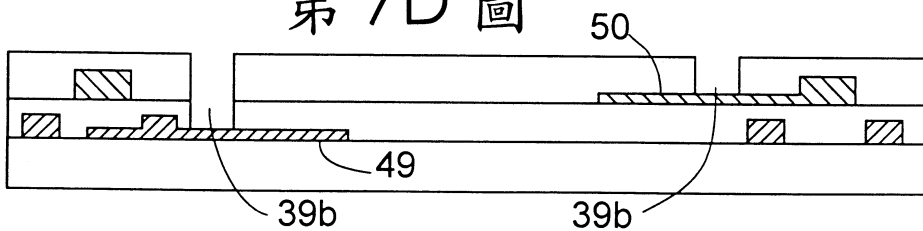
第 7B 圖



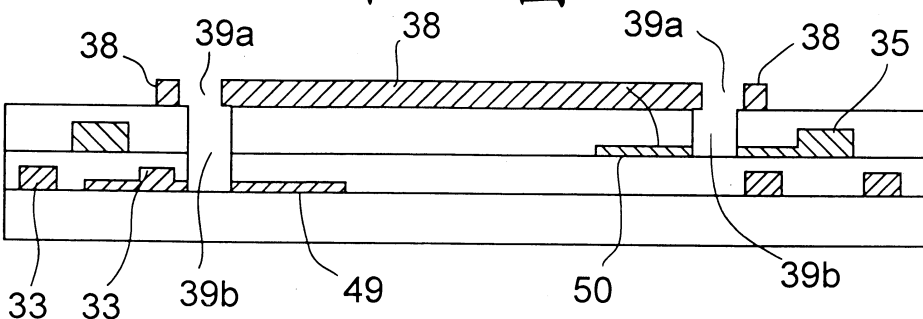
第 7C 圖



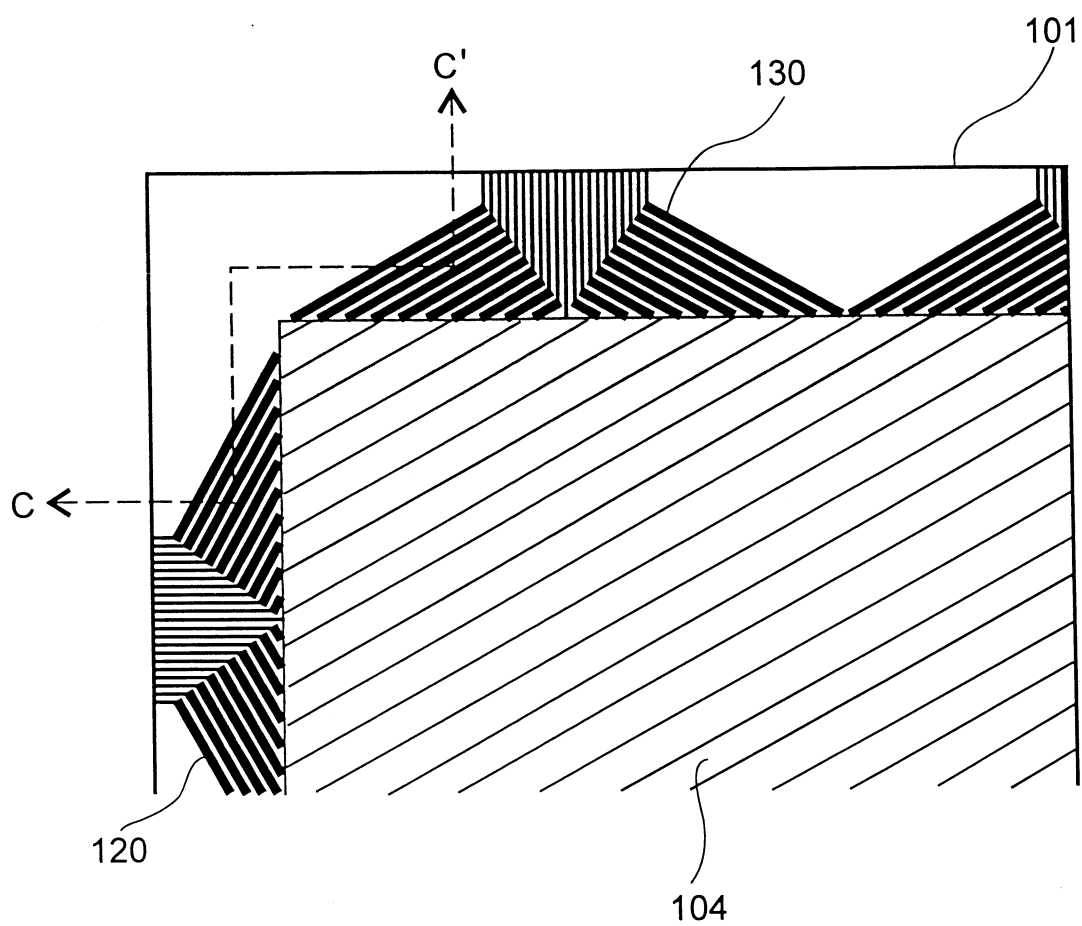
第 7D 圖



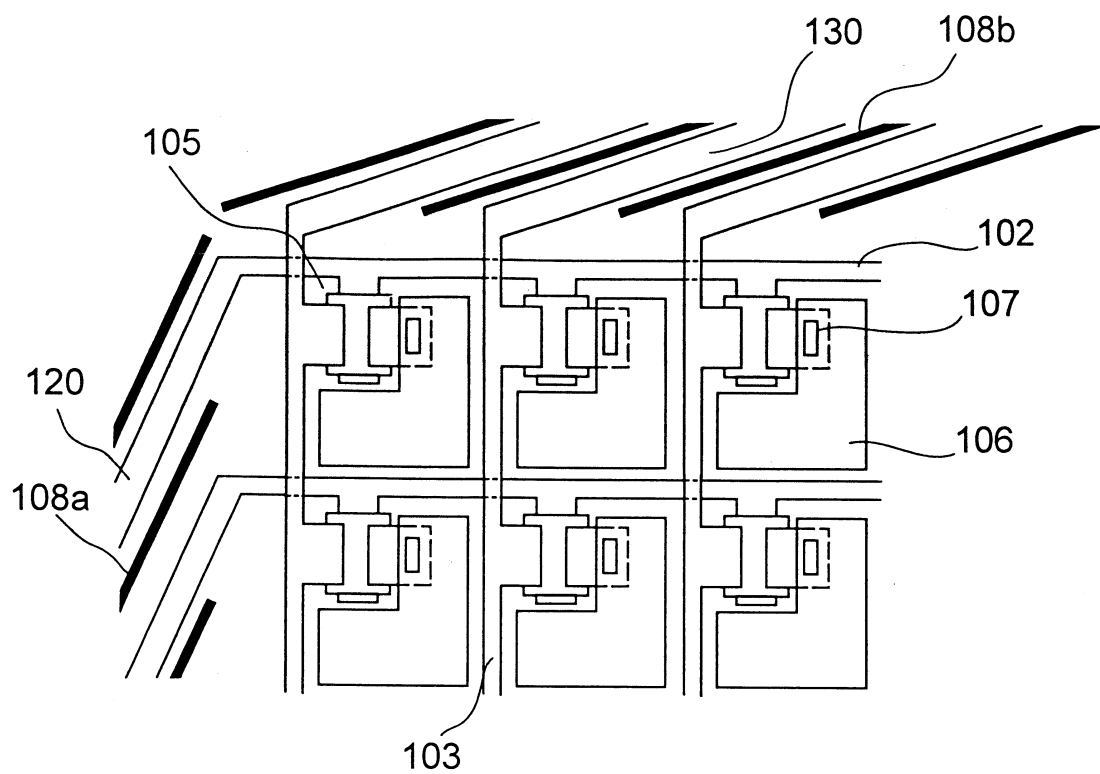
第 7E 圖



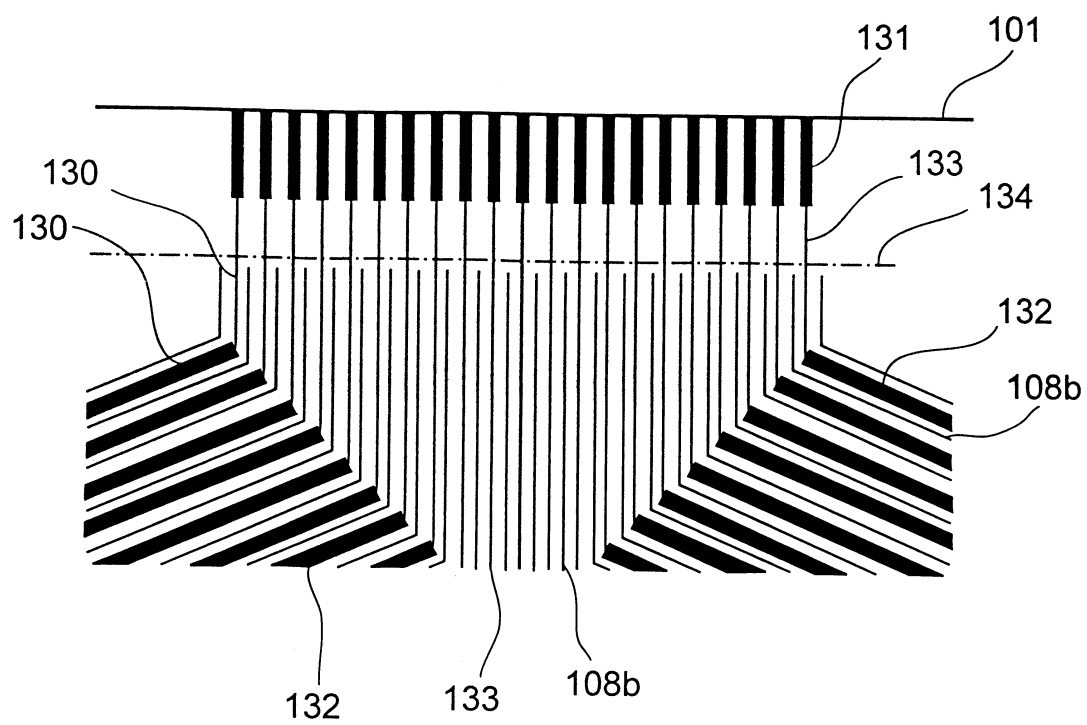
第 7F 圖



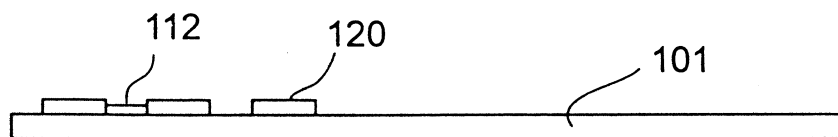
第 8 圖



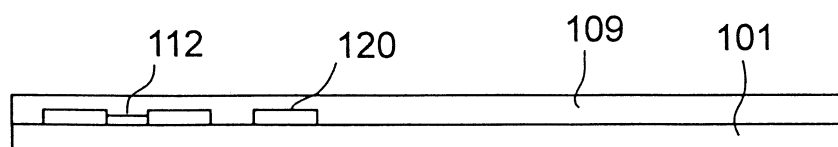
第 9 圖



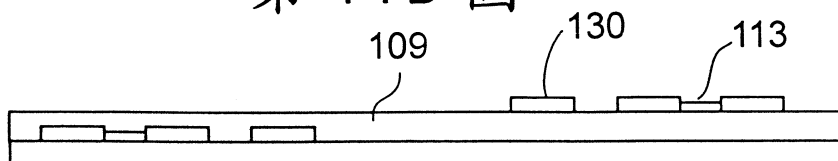
第 10 圖



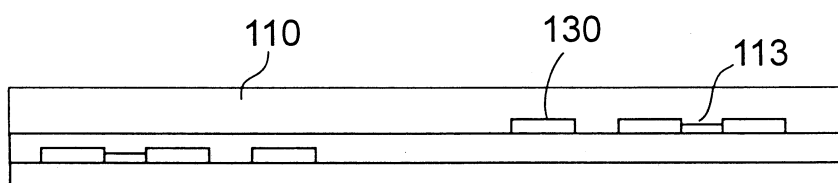
第 11A 圖



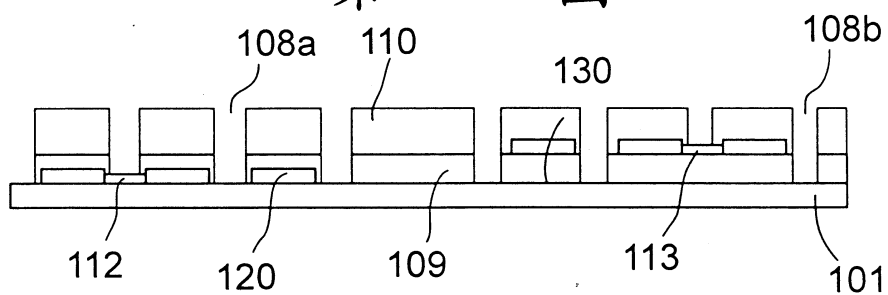
第 11B 圖



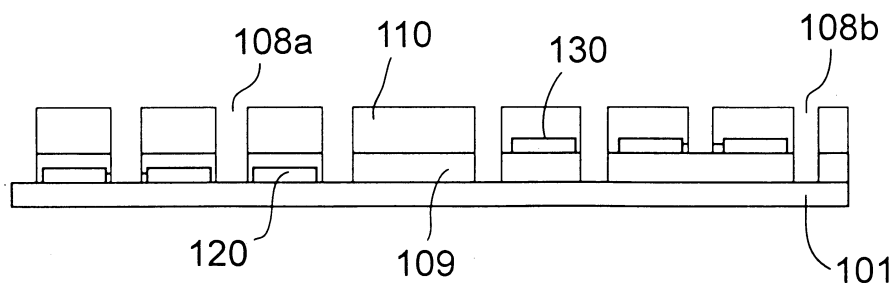
第 11C 圖



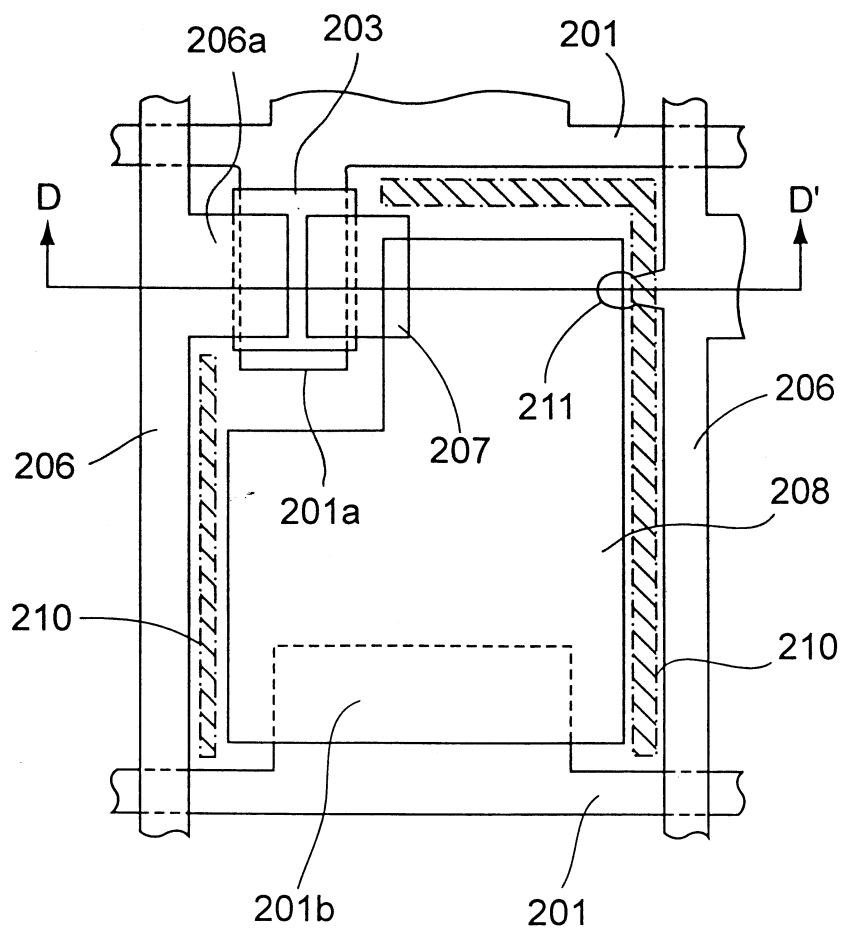
第 11D 圖



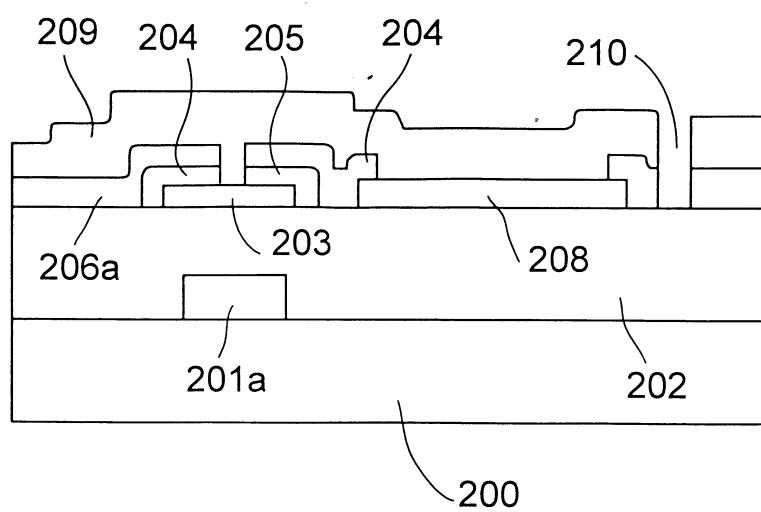
第 11E 圖



第 11F 圖



第 12 圖



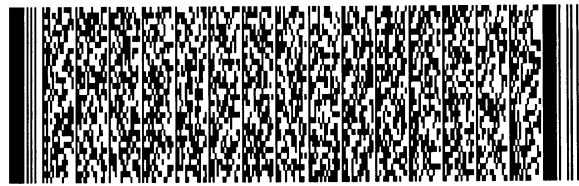
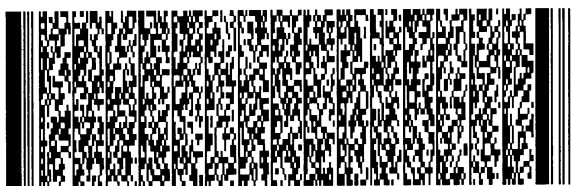
第 13 圖

五、發明說明 (2)

此外，作為其他對策，係有日本專利第2738289號公報、再公開發表之日本專利第W096/26463號公報。根據圖12、圖13而說明該構造。圖12係像素部分之概略俯視圖，圖13係沿著圖12之D-D'線之剖面圖。

在玻璃電極200上，對於掃描線201進行圖案化，在掃描線201上，層積閘極絕緣膜202。由掃描線201開始，突出TFT之閘極電極201a和輔助電容用電極201b。符號203係面對著閘極電極201a而形成在閘極絕緣膜202上之半導體層，在半導體層203上，設置源極區域204和汲極區域205。對於影像線206進行圖案化，以便在閘極絕緣膜202上，垂直於掃描線201，由影像線206開始而突出連接至源極區域204之源極電極206a。符號207係連接在汲極區域205和像素電極208之汲極電極，藉由相同於源極電極206a之同樣材料而同時形成。在該例子中，像素電極208係相同於影像線206而形成在閘極絕緣膜202上。符號209係覆蓋影像線206或像素電極208之保護膜，在保護膜209，於適合在像素電極208和影像線206間之部分，設置縫隙210。

接著，例如在影像線206形成時之蝕刻處理變得不充分時，由於殘留物211而使得影像線206和像素電極208，成為短路狀態，但是，可以藉由在保護膜209，形成縫隙210，然後，施加蝕刻處理，而除去縫隙210內之殘留物211，由影像線206而切斷位處在像素電極208上之殘留物211。也就是說，所謂即使由於殘留物而使得影像線和像



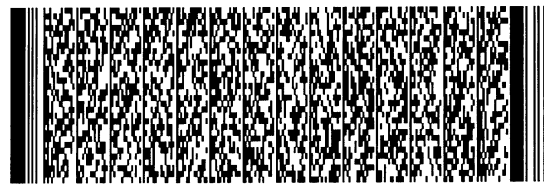
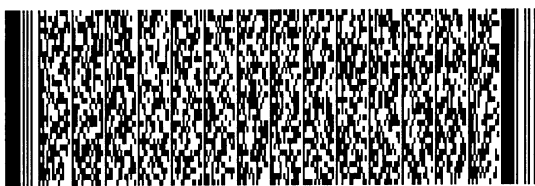
五、發明說明 (13)

配向膜45，沿著垂直於第1基板31之配向膜40之配向方向之垂直方向（在該實施例、平行於影像線35之平行方向），施加水平配向處理。

在兩個基板31、41間，密封入由液晶分子46所組成且介電係數異方性呈正值之液晶層。接著，在像素電極38和透明電極44間而並無產生電場時，液晶分子46係限制在配向膜40、45而扭轉90度同時進行水平配列，在像素電極38和透明電極44間產生電場時，液晶分子46係沿著電場而提高，進行垂直配列。此外，圖5係呈示意地顯示在像素電極38和透明電極44間而並無產生電場之狀態。

分別在第1基板31之外側，配置第1偏光板47，在第2基板41之外側，配置第2偏光板48，設定第1偏光板47和第2偏光板48，以便於使得相互之透過軸呈垂直。此外，進行設定，以便於使得第1偏光板47之透過軸和配向膜40之配向方向呈一致，第2偏光板48之透過軸和配向膜45之配向方向呈一致。接著，在並無施加電場時，第1偏光板47之透過光係藉由液晶分子46，而在振幅方向偏離90度之狀態下，進行通過，透過第2偏光板48。此外，在施加電場時，第1偏光板47之透過光係仍然在這樣之狀態下，直接地通過由液晶分子46所組成之液晶層，藉由第2偏光板48所遮斷。

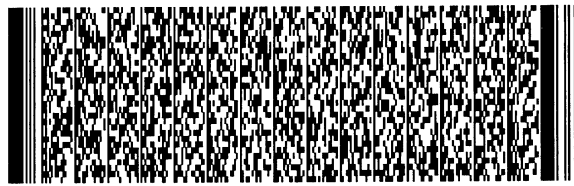
接著，就第1溝槽39a和第2溝槽39b之形態而進行說明。由於掃瞄線32或影像線35之蝕刻不足而殘留在像素電極38之下方為止之殘留物，係在像素電極38之蝕刻時，於



五、發明說明 (15)

1 溝槽39a之幅寬變窄。

接著，根據圖7A～圖7F，說明第1基板31上之成膜作業。在圖7A，於第1基板31上，形成A1膜，藉由圖案化和蝕刻而形成掃描線32（並未圖示）或遮光膜33。符號49係表示由於蝕刻不足所造成之殘留物，由遮光膜33開始擴散至其周圍。在遮光膜33，並無施加電壓，但是，在其殘留物49位處於影像線35和像素電極38之下方之狀態下，可能會透過殘留物49而導致影像線35和像素電極38成為短路狀態。在圖7B，於第1基板31、掃描線32（並未圖示）和遮光膜33上，層積閘極絕緣膜34。接著，在閘極絕緣膜34上，層積半導體層，藉由蝕刻而在面對著閘極電極之部分，殘留並未圖示之島狀半導體。在圖7B，顯示不存在TFT36或掃描線32之部分之剖面，因此，掃描線32或半導體層等係並無圖示。在圖7C，於閘極絕緣膜34上，形成A1膜，形成影像線35等。符號50係表示在形成影像線35時而由於蝕刻不足所殘留之殘留物，由影像線35開始而延伸至像素電極38（圖7F）之區域內為止。在圖7D，於影像線35上，層積例如由無機絕緣膜所組成之保護膜37。在圖7E，於閘極絕緣膜34和保護膜37之既定部位，形成接觸孔（並未圖示）或第2溝槽39b等。在圖7F，於保護膜37上，層積IZO，形成像素電極38。此時，像素電極38之第1溝槽39a係也藉由蝕刻所形成，但是，也可以藉由IZO之蝕刻液而蝕刻A1，因此，存在於溝槽39a、39b內之殘留物49、50係也同時進行蝕刻而被除去。因此，像素電極38下之殘留物



五、發明說明 (16)

49係由遮光膜33切斷，像素電極38下之殘留物50係由影像線35切斷。

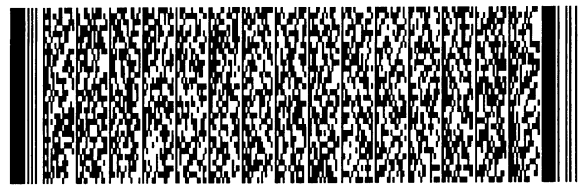
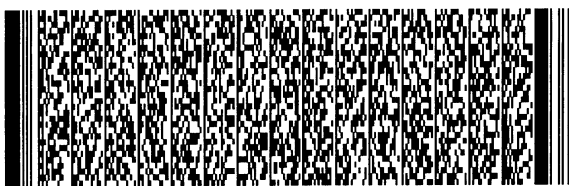
像這樣，在遮光膜33之內側，形成溝槽39a、39b，因此，可以確實地由各個配線等而切斷擴散至像素電極38下方為止之殘留物，可以保持高顯示品味。此外，在比起遮光膜33還更加內側之內側，配置溝槽39a、39b，因此，能夠進行遮光膜33等之形成。

在第1及第2實施形態，就在像素區域內而設置殘留物之除去用溝槽之形態，進行說明，但是，即使是在像素區域外之配線間，設置這樣溝槽，也是有效的。接著，說明在配線間設置溝槽之形態。

根據圖式而說明第3實施形態。圖8係形成像素區域之第1基板之擴大俯視圖，圖9係圖8之像素區域週邊之擴大俯視圖。

符號101係具有玻璃基板等之絕緣性之透明第1基板，在該第1基板101上，幾乎以等間隔而呈平行地配置由Al等之導電性材料所組成之掃描線102。在第1基板101和掃描線102上，層積閘極絕緣膜，在該閘極絕緣膜上，設置藉由Al等之導電性材料所形成之影像線103。

像素區域104（圖8之斜線部）係由複數個像素所組成，進行配置，以便於使得掃描線102和影像線103呈垂直，藉由掃描線102和影像線103所包圍之區域係相當於1個像素。對應於該1個像素，而在掃描線102和影像線103之交差部，配置成為開關元件之TFT105。此外，在覆蓋影



六、申請專利範圍

1. 一種液晶顯示裝置，包括：

一對基板，將液晶密封至基板間；

像素電極，呈矩陣狀地配置在某一邊基板上；

開關元件，連接在前述像素電極；

複數個影像線，連接在前述開關元件同時互相幾乎呈平行地進行配置；

複數個掃瞄線，連接前述開關元件同時垂直於前述影像線而進行配置；以及

保護膜，形成於前述影像線上並夾住於前述影像線和前述像素電極間，

其特徵在於：

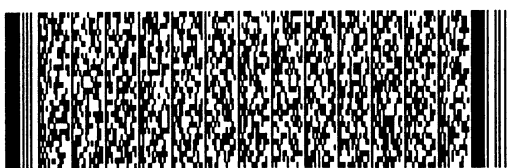
在前述像素電極間，並設2條影像線，在相鄰接之前述影像線間，於前述保護膜，形成溝槽。

2. 如申請專利範圍第1項之液晶顯示裝置，其中，在各個像素電極，連接2個開關元件。

3. 如申請專利範圍第1項之液晶顯示裝置，其中，在由前述基板之法線方向觀察時，前述溝槽係除去掃瞄線所存在之部分而沿著影像線所形成。

4. 如申請專利範圍第1項之液晶顯示裝置，其中，在前述影像線和前述掃瞄線間，夾住閘極絕緣膜，在前述閘極絕緣膜，在相當於保護膜溝槽之部分，形成溝槽。

5. 如申請專利範圍第1項之液晶顯示裝置，其中，藉由能夠利用相同蝕刻液所除去之材質，而形成前述影像線和前述像素電極。



六、申請專利範圍

6. 如申請專利範圍第1項之液晶顯示裝置，其中，藉由A1（鋁）而形成前述掃瞄線和前述影像線，藉由IZO而形成前述像素電極。

7. 一種液晶顯示裝置，包括：

一對基板，密封入液晶；

像素電極，呈矩陣狀地配置在某一邊基板上；

開關元件，連接在前述像素電極；

複數個影像線，連接在前述開關元件同時互相幾乎呈平行地進行配置；

複數個掃瞄線，連接前述開關元件同時垂直於前述影像線而進行配置；以及

保護膜，形成於前述影像線上並夾住於前述影像線和前述像素電極間，

其特徵在於：

在前述像素電極內，於其邊緣附近，形成幾乎平行於影像線之第1溝槽，在前述保護膜，在對應於前述第1溝槽之位置，形成第2溝槽。

8. 一種液晶顯示裝置，包括：

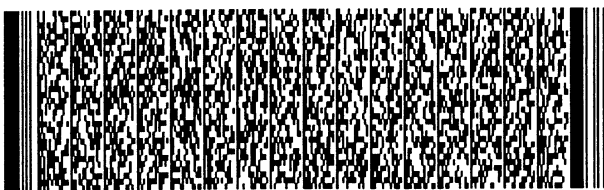
一對基板，密封入液晶；

像素電極，呈矩陣狀地配置在某一邊基板上；

開關元件，連接在前述像素電極；

複數個影像線，連接在前述開關元件同時互相幾乎呈平行地進行配置；

複數個掃瞄線，連接前述開關元件同時垂直於前述影



六、申請專利範圍

像線而進行配置；以及

保護膜，形成於前述影像線上並夾住於前述影像線和前述像素電極間，

其特徵在於：

在前述像素電極內，於其邊緣附近，形成幾乎平行於影像線之第1溝槽，在前述保護膜，在對應於前述第1溝槽之位置，形成第2溝槽，在某一邊之基板上，具有位處於影像線和像素電極間同時形成在相同於掃描線之同一平面之遮光膜，前述第1及第2溝槽係位處在比起遮光膜還更加中央之像素中央側。

9. 如申請專利範圍第7或8項之液晶顯示裝置，其中，在前述影像線和前述掃描線間，夾住閘極絕緣膜，在前述閘極絕緣膜，在相當於保護膜溝槽之部分，形成溝槽。

10. 如申請專利範圍第9項之液晶顯示裝置，其中，藉由能夠利用相同蝕刻液所除去之材質，而形成前述影像線和前述像素電極。

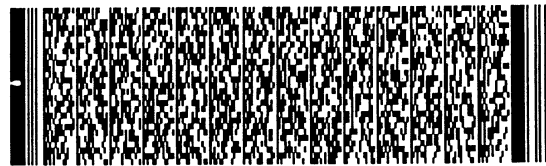
11. 如申請專利範圍第10項之液晶顯示裝置，其中，藉由Al（鋁）而形成前述掃描線和前述影像線；藉由IZO而形成前述像素電極。

12. 一種液晶顯示裝置，包括：

複數條配線，由形成在某一邊基板上之導電性材料所組成；

保護膜，層積在前述配線上；

像素區域，由具有像素電極之複數個像素所構成；以



六、申請專利範圍

及

其他邊基板，夾住前述某一邊基板和液晶而呈對向，其特徵在於：

在前述某一邊基板上之前述像素區域以外，於前述配線之鄰近，在前述保護膜，形成溝槽。

13. 如申請專利範圍第12項之液晶顯示裝置，其中，前述溝槽係設置在相鄰接之配線間。

14. 如申請專利範圍第12項之液晶顯示裝置，其中，前述溝槽係貼合前述某一邊基板和前述其他邊基板，以便於不形成在露出於外部之位置上。

15. 如申請專利範圍第12、13或14項之液晶顯示裝置，其中，藉由Al（鋁）而形成前述配線，藉由IZO而形成前述像素電極。

16. 一種液晶顯示裝置，包括：

一對基板，將液晶密封至基板間；

複數條配線，由形成在某一邊基板上之導電性材料所組成；

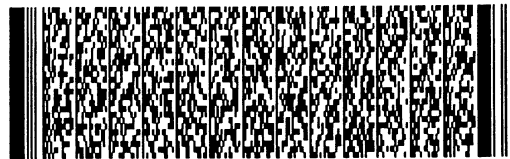
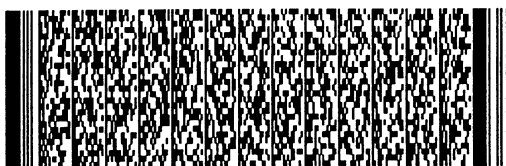
拉出線，由該配線開始而延伸至用以流動訊號至前述配線之驅動電路；

保護膜，層積在前述拉出線上；以及

像素區域，由複數個像素所構成，

其特徵在於：

前述拉出線係形成在前述像素區域外，在前述拉出線之鄰近，於前述保護膜，形成溝槽。



六、申請專利範圍

17. 如申請專利範圍第16項之液晶顯示裝置，其中，前述溝槽係設置在相鄰接之拉出線間。

18. 如申請專利範圍第17項之液晶顯示裝置，其中，前述拉出線係藉由幅寬部和幅窄部所構成。

19. 如申請專利範圍第18項之液晶顯示裝置，其中，前述幅寬部和幅窄部之佔有比例係隨著每一個之前述拉出線而不同。

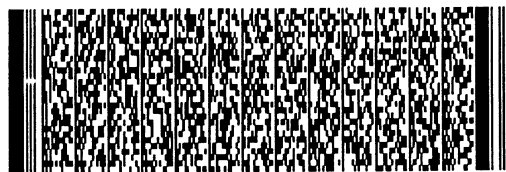
20. 如申請專利範圍第19項之液晶顯示裝置，其中，對於所對應之驅動電路而由前述複數條配線分別延伸之拉出線，係由最長之拉出線開始，朝向最短之拉出線，逐漸地增加幅窄部所佔有之比例。

21. 如申請專利範圍第20項之液晶顯示裝置，其中，前述溝槽係貼合前述某一邊基板和成對之其他邊基板，以便於不形成在露出於外部之位置上。

22. 如申請專利範圍第18項之液晶顯示裝置，其中，在前述露出於外部之位置上，形成前述幅窄部。

23. 如申請專利範圍第16、17、18、19、20、21或22項之液晶顯示裝置，其中，前述配線係具有掃瞄線和影像線，前述拉出線係由前述掃瞄線開始延伸之掃瞄拉出線和由前述影像線開始延伸之影像拉出線，前述掃瞄線和前述影像線係相互地交差，在該交差區域，設置連接前述掃瞄線和前述影像線之開關元件以及連接至該開關元件之像素電極。

24. 如申請專利範圍第23項之液晶顯示裝置，其中，



六、申請專利範圍

藉由A1（鋁）而形成前述掃瞄拉出線和前述影像拉出線，藉由IZO而形成前述像素電極。

25. 一種液晶顯示裝置之製造方法，其特徵在於：在絕緣基板上，藉由導電性材料而形成複數條掃瞄拉出線，在前述絕緣基板和前述掃瞄拉出線上，形成絕緣膜，在前述絕緣膜上，藉由導電性材料而形成複數條影像拉出線，在前述絕緣膜和前述影像拉出線上，形成保護膜，在前述掃瞄拉出線之鄰近，形成貫通前述絕緣膜和保護膜之溝槽，在前述影像拉出線之鄰近，形成貫通前述保護膜之溝槽，在前述保護膜上，形成具有導電性之透明膜，藉由蝕刻而除去露出於前述溝槽內之前述導電性材料。

26. 如申請專利範圍第25項之液晶顯示裝置之製造方法，其中，前述導電性材料係A1（鋁），前述具有導電性之透明膜係IZO，在蝕刻前述IZO時，露出於前述溝槽內之前述導電性材料係也藉由蝕刻而除去。

27. 一種液晶顯示裝置，包括：

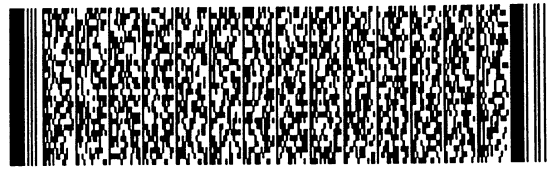
一對基板，將液晶密封至基板間；

像素區域，由具有呈矩陣狀地配置在某一邊基板上之像素電極之複數個像素所構成；

開關元件，連接在前述像素電極；

配線，由連接在前述開關元件同時互相幾乎呈平行地進行配置之複數個影像線和連接前述開關元件同時垂直於前述影像線而進行配置之複數個掃瞄線所構成；

絕緣膜，形成於前述掃瞄線上；以及



六、申請專利範圍

保護膜，形成於前述影像線上，
其特徵在於：

在前述像素區域內，於前述像素電極間，並設2條影像線，在相鄰接之前述影像線間，於前述保護膜，形成溝槽，在前述像素區域外，於前述某一邊基板上，在前述配線之鄰近，於前述保護膜，形成溝槽。

28. 一種液晶顯示裝置，包括：

一對基板，密封入液晶；

像素區域，由具有呈矩陣狀地配置在某一邊基板上之像素電極之複數個像素所構成；

開關元件，連接在前述像素電極；

配線，由連接在前述開關元件同時互相幾乎呈平行地進行配置之複數個影像線和連接前述開關元件同時垂直於前述影像線而進行配置之複數個掃描線所構成；

絕緣膜，形成於前述掃描線上；以及

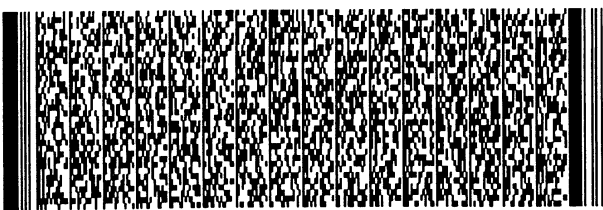
保護膜，形成於前述影像線上，

其特徵在於：

在前述像素區域內，於其邊緣附近，形成幾乎平行於影像線之第1溝槽，在前述保護膜，在對應於前述第1溝槽之位置，形成第2溝槽，在前述像素區域外，於前述某一邊基板上，在前述配線之鄰近，於前述保護膜，形成溝槽。

29. 一種液晶顯示裝置，包括：

一對基板，將液晶密封至基板間；



六、申請專利範圍

像素區域，由具有呈矩陣狀地配置在某一邊基板上之像素電極之複數個像素所構成；

開關元件，連接在前述像素電極；

配線，由連接在前述開關元件同時互相幾乎呈平行地進行配置之複數個影像線和連接前述開關元件同時垂直於前述影像線而進行配置之複數個掃瞄線所構成；

拉出線，由該配線開始而延伸至用以流動訊號至該配線之驅動電路；

絕緣膜，形成於前述掃瞄線上；以及

保護膜，形成於前述影像線上，

其特徵在於：

在前述像素區域內，於前述像素電極間，並設2條影像線，在相鄰接之前述影像線間，於前述保護膜，形成溝槽，前述拉出線係形成在前述像素區域外，在前述拉出線之鄰近，於前述保護膜，形成溝槽。

30. 一種液晶顯示裝置，包括：

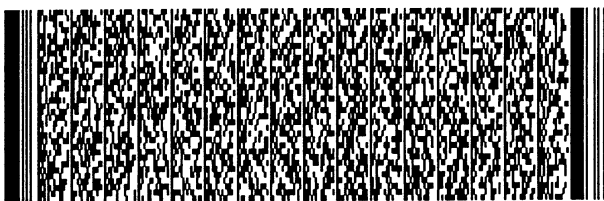
一對基板，密封入液晶；

像素區域，由具有呈矩陣狀地配置在某一邊基板上之像素電極之複數個像素所構成；

開關元件，連接在前述像素電極；

配線，由連接在前述開關元件同時互相幾乎呈平行地進行配置之複數個影像線和連接前述開關元件同時垂直於前述影像線而進行配置之複數個掃瞄線所構成；

拉出線，由該配線開始而延伸至用以流動訊號至該配



六、申請專利範圍

線之驅動電路；

絕緣膜，形成於前述掃瞄線上；以及

保護膜，形成於前述影像線上，

其特徵在於：

在前述像素區域內，於其邊緣附近，形成幾乎平行於影像線之第1溝槽，在前述保護膜，在對應於前述第1溝槽之位置，形成第2溝槽，前述拉出線係形成在前述像素區域外，在前述拉出線之鄰近，於前述保護膜，形成溝槽。

