(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2025년03월11일
(11) 등록번호 10-2777054
(24) 등록일자 2025년02월28일

(51) 국제특허분류(Int. Cl.)
H01L 25/075 (2025.01) *H10H 20/813* (2025.01)
H10H 20/857 (2025.01)
(52) CPC특허분류
H01L 25/0753 (2013.01)
H10H 20/813 (2025.01)
(21) 출원번호 10-2019-0080953
(22) 출원일자 2019년07월04일
심사청구일자 2022년07월04일
(65) 공개번호 10-2021-0004476
(43) 공개일자 2021년01월13일
(56) 선행기술조사문헌
JP2013051375 A*
(뒷면에 계속)
전체 청구항 수 : 총 20 항

(73) 특허권자
서울반도체 주식회사
경기도 안산시 단원구 산단로163번길 97-11 (원시동)
(72) 발명자
여승용
경기도 안산시 단원구 산단로163번길 97-11
정태진
경기도 안산시 단원구 산단로163번길 97-11
(뒷면에 계속)
(74) 대리인
특허법인에이아이피

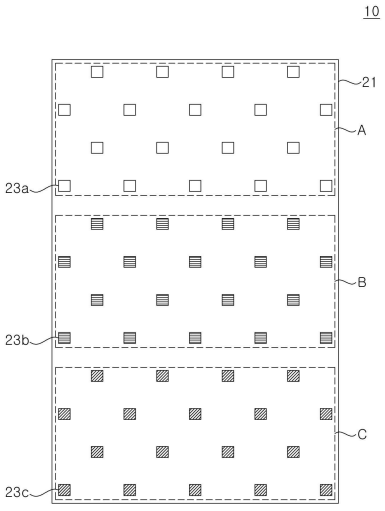
심사관 : 박중현

(54) 발명의 명칭 **직병렬 연결된 복수의 발광 다이오드 칩을 갖는 발광 모듈**

(57) 요 약

본 발명의 일 실시예에 따른 발광 모듈은, 회로 기판; 및 회로 기판 상의 복수의 영역에 정렬된 발광 다이오드 칩들을 포함하고, 발광 다이오드 칩들은 직렬 연결된 복수의 발광 다이오드군들로 구분되며, 복수의 발광 다이오드군들은 서로 병렬 연결되고, 복수의 발광 다이오드군들 중 적어도 하나의 발광 다이오드군 내의 발광 다이오드 칩들 중 적어도 하나의 발광 다이오드 칩이 적어도 하나의 다른 발광 다이오드 칩과 서로 다른 영역에 배치된다.

대 표 도 - 도1



(52) CPC특허분류
H10H 20/857 (2025.01)
(72) 발명자
왕징시안
경기도 안산시 단원구 산단로163번길 97-11
왕펭훼이
경기도 안산시 단원구 산단로163번길 97-11

(56) 선행기술조사문헌
JP2013190795 A*
US20120327659 A1*
JP2005100800 A
JP2016092373 A
JP2008257993 A
KR1020130051375 A
KR1020210112391 A
*는 심사관에 의하여 인용된 문헌

명 세 서

청구범위

청구항 1

회로 기판; 및

상기 회로 기판 상의 복수의 영역에 정렬된 발광 다이오드 칩들을 포함하고,

상기 발광 다이오드 칩들은 직렬 연결된 복수의 발광 다이오드군들로 구분되며, 상기 복수의 발광 다이오드군들은 서로 병렬 연결되고,

상기 복수의 발광 다이오드군들 중 적어도 하나의 발광 다이오드군 내의 발광 다이오드 칩들 중 적어도 하나의 발광 다이오드 칩이 적어도 하나의 다른 발광 다이오드 칩과 서로 다른 영역에 배치되며,

상기 발광 다이오드 칩들은 복수의 발광셀들을 포함하는 적어도 하나의 다중 접합 발광 다이오드를 포함하는 발광 모듈.

청구항 2

청구항 1에 있어서,

상기 회로 기판을 4개로 균등 분할했을 때, 각 분할 영역은 각 군의 적어도 하나의 발광 다이오드 칩을 포함하는 발광 모듈.

청구항 3

청구항 2에 있어서,

각 분할 영역 내에 포함된 각 군의 발광 다이오드 칩의 개수는 각 분할 영역 내에 포함된 발광 다이오드 칩들의 전체 개수의 1/2 이하인 발광 모듈.

청구항 4

청구항 2에 있어서,

각 군은 서로 적어도 10개의 동일한 개수의 발광 다이오드 칩들을 포함하는 발광 모듈.

청구항 5

청구항 2에 있어서,

상기 4개의 분할 영역들은 서로 동일한 개수의 발광 다이오드 칩들을 포함하는 발광 모듈.

청구항 6

청구항 5에 있어서,

각 군의 발광 다이오드 칩들은 서로 동일한 개수로 상기 분할 영역들에 분산된 발광 모듈.

청구항 7

청구항 2에 있어서,

임의의 발광 다이오드 칩을 중심으로 하여 복수의 발광 다이오드 칩을 포함하는 임의의 정사각형 영역에 있어서, 상기 정사각형 영역 내에 포함된 각 군의 발광 다이오드 칩의 개수는 상기 정사각형 영역 내에 포함된 발광 다이오드 칩들의 전체 개수의 1/2 이하인 발광 모듈.

청구항 8

청구항 7에 있어서,

임의의 발광 다이오드 칩을 중심으로 하여 복수의 발광 다이오드 칩을 포함하는 임의의 정사각형 영역에 있어서, 상기 정사각형 영역 내에 포함된 각 군의 발광 다이오드 칩의 개수는 상기 정사각형 영역 내에 포함된 발광 다이오드 칩들의 전체 개수의 1/3 이하인 발광 모듈.

청구항 9

청구항 2에 있어서,

상기 회로 기판은 상기 발광 다이오드 칩들을 연결하는 배선들을 갖되,

상기 배선들은 서로 동일면 상에 위치하는 발광 모듈.

청구항 10

청구항 2에 있어서,

상기 회로 기판은 상기 발광 다이오드 칩들을 연결하는 배선들을 갖되,

상기 배선들은 다층 구조로 배열된 발광 모듈.

청구항 11

삭제

청구항 12

청구항 1에 있어서,

상기 다중 접합 발광 다이오드는 기판을 포함하고,

상기 복수의 발광셀들은 상기 기판 상에서 서로 직렬 연결된 발광 모듈.

청구항 13

회로 기판;

상기 회로 기판 상에 정렬된 발광 다이오드 칩들을 포함하되,

상기 발광 다이오드 칩들은 서로 직렬 연결된 제1군의 발광 다이오드 칩들 및 서로 직렬 연결된 제2군의 발광 다이오드 칩들을 포함하고,

상기 제1군의 발광 다이오드 칩들과 상기 제2군의 발광 다이오드 칩들은 서로 병렬 연결되며,

상기 회로 기판을 4개로 균등 분할했을 때, 각 분할 영역은 적어도 하나의 제1군의 발광 다이오드 칩 및 적어도 하나의 제2군의 발광 다이오드 칩을 포함하고,

상기 제1군 및 제2군의 발광 다이오드 칩들은 복수의 발광셀들을 포함하는 적어도 하나의 다중 접합 발광 다이오드를 포함하는 발광 모듈.

청구항 14

청구항 13에 있어서,

각 분할 영역 내의 제1군의 발광 다이오드 칩들의 개수는 서로 동일하며,

각 분할 영역 내의 제2군의 발광 다이오드 칩들의 개수는 서로 동일한 발광 모듈.

청구항 15

청구항 14에 있어서,

각 분할 영역 내 제1군의 발광 다이오드 칩들의 개수와 제2군의 발광 다이오드 칩들의 개수는 서로 동일한 발광 모듈.

청구항 16

청구항 13에 있어서,

상기 제1군 및 제2군의 발광 다이오드 칩들 중 임의의 발광 다이오드 칩을 중심으로 하여 복수의 발광 다이오드 칩을 포함하는 임의의 정사각형 영역에 있어서, 상기 정사각형 영역 내에 포함된 제1군의 발광 다이오드 칩의 개수 및 제2군의 발광 다이오드 칩의 개수는 상기 정사각형 영역 내에 포함된 발광 다이오드 칩들의 전체 개수의 1/2 이하인 발광 모듈.

청구항 17

청구항 16에 있어서,

동일한 크기의 정사각형 영역들 중 어느 하나는 제1군의 발광 다이오드 칩의 개수가 제2군의 발광 다이오드 칩의 개수보다 더 많은 발광 모듈.

청구항 18

청구항 17에 있어서,

동일한 크기의 정사각형 영역들 중 어느 하나는 제1군의 발광 다이오드 칩의 개수가 제2군의 발광 다이오드 칩의 개수보다 적은 발광 모듈.

청구항 19

청구항 1 내지 청구항 10, 및 청구항 12 내지 청구항 18의 어느 한 항의 발광 모듈을 포함하는 디스플레이 장치.

청구항 20

청구항 19에 있어서,

행렬로 배열된 복수의 발광 모듈을 포함하는 디스플레이 장치.

청구항 21

청구항 1 내지 청구항 10, 및 청구항 12 내지 청구항 18의 어느 한 항의 발광 모듈을 포함하는 조명 장치.

발명의 설명

기 술 분 야

[0001] 본 발명은 발광 모듈에 관한 것으로, 특히, 직병렬 연결된 복수의 발광 다이오드 칩들을 갖는 발광 모듈에 관한 것이다.

배 경 기 술

[0002] 발광 다이오드는 액정 디스플레이나 일반 조명 장치에서 균일한 평면 광을 제공하기 위한 광원으로 사용되고 있다.

[0003] 특히, 대면적 액정 디스플레이나 평판 조명의 광원으로 사용되는 발광 모듈은 균일한 평면 광을 제공하기 위해 회로 기판 상에 정렬된 상당히 많은 수의 발광 다이오드 칩들을 포함한다.

[0004] 한편, 발광 다이오드 칩은 일반적으로 5V 이하의 순방향 전압을 갖는다. 이 때문에, 고전압 전원, 예컨대 110V나 220V 등의 가정용 전원을 이용하여 백라이트 유닛을 구동하기 위해 다수의 발광 다이오드 칩들이 직렬 연결되어 사용될 필요가 있다. 나아가, 구동회로를 단순화하기 위해 발광 다이오드 칩들이 직렬 및 병렬 연결된 직병렬 구조가 채택된다.

[0005] 직병렬 구조는 특정 구동 전압 하에서 많은 수의 발광 다이오드 칩들을 동시에 구동할 수 있어 구동 회로를 단순화할 수 있는 장점이 있다. 그러나 직렬 연결된 스트링들 사이에 순방향 전압 차이가 발생할 경우, 불균일한 평면 광이 생성되는 문제가 있다. 이 때문에, 발광 모듈에 실장할 발광 다이오드 칩들은 서로 동일한 순방향 전압을 갖도록 선별되어야 하므로, 발광 다이오드 칩의 생산 수율이 감소된다.

[0006] 더욱이, 디스플레이나 조명 장치의 작동 시간이 증감함에 따라 발광 다이오드 칩들에 성능 변화가 발생되며, 이러한 성능 변화는 발광 다이오드 칩들 사이에 균일하지 않다. 발광 다이오드 칩들의 성능 변화는 스트링들 사이의 순방향 전압 차이를 유발할 수 있으며, 이에 따라, 균일한 평면 광을 제공할 수 없게 된다.

발명의 내용

해결하려는 과제

[0007] 본 발명이 해결하고자 하는 과제는, 직병렬 연결 구조를 채택하면서도 장시간 동안 균일한 평면 광을 제공할 수 있는 발광 모듈을 제공하는 것이다.

과제의 해결 수단

[0008] 본 발명의 일 실시예에 따른 발광 모듈은, 상기 회로 기판 상의 복수의 영역에 정렬된 발광 다이오드 칩들을 포함하고, 상기 발광 다이오드 칩들은 직렬 연결된 복수의 발광 다이오드군들로 구분되며, 상기 복수의 발광 다이오드군들은 서로 병렬 연결되고, 상기 복수의 발광 다이오드군들 중 적어도 하나의 발광 다이오드군 내의 발광 다이오드 칩들 중 적어도 하나의 발광 다이오드 칩이 적어도 하나의 다른 발광 다이오드 칩과 서로 다른 영역에 배치된다.

[0009] 본 발명의 또 다른 실시예에 따른 발광 모듈은, 회로 기판; 상기 회로 기판 상에 정렬된 발광 다이오드 칩들을 포함하되, 상기 발광 다이오드 칩들은 서로 직렬 연결된 제1군의 발광 다이오드 칩들 및 서로 직렬 연결된 제2군의 발광 다이오드 칩들을 포함하고, 상기 제1군의 발광 다이오드 칩들과 상기 제2군의 발광 다이오드 칩들은 서로 병렬 연결되며, 상기 회로 기판을 4개로 균등 분할했을 때, 각 분할 영역은 적어도 하나의 제1군의 발광 다이오드 칩 및 적어도 하나의 제2군의 발광 다이오드 칩을 포함한다.

발명의 효과

[0010] 본 발명의 실시예들에 따르면, 직렬 연결된 각 군의 발광 다이오드 칩들이 회로 기판 상에 분할 배치되므로, 어느 하나의 군의 발광 다이오드 칩에 불량이 발생하더라도 균일한 평면 광을 제공할 수 있다.

[0011] 본 발명의 다른 특징 및 장점에 대해서는 뒤에서 설명하는 상세한 설명을 통해 명확하게 이해될 것이다.

도면의 간단한 설명

[0012] 도 1은 종래 기술에 따른 발광 모듈을 설명하기 위한 개략적인 평면도이다.

도 2는 도 1의 발광 모듈의 개략적인 회로도이다.

도 3은 종래 기술에 따른 발광 모듈의 발광 패턴 불량을 설명하기 위한 이미지이다.

도 4는 본 발명의 일 실시예에 따른 디스플레이 장치를 설명하기 위한 개략적인 평면도이다.

도 5는 본 발명의 일 실시예에 따른 발광 모듈을 설명하기 위한 개략적인 평면도이다.

도 6은 도 5의 발광 모듈의 개략적인 회로도이다.

도 7a 및 도 7b는 본 발명의 일 실시예에 따른 발광 모듈에 정렬되는 발광 다이오드 칩을 설명하기 위한 개략적인 단면도 및 회로도이다.

도 8a 및 도 8b는 본 발명의 또 다른 실시예에 따른 발광 모듈에 정렬되는 발광 다이오드 칩을 설명하기 위한 개략적인 단면도 및 회로도이다.

도 9는 본 발명의 일 실시예에 따른 발광 모듈의 발광 패턴 불량을 설명하기 위한 이미지이다.

도 10은 본 발명의 또 다른 실시예에 따른 발광 모듈을 설명하기 위한 개략적인 평면도이다.

발명을 실시하기 위한 구체적인 내용

[0013] 이하, 첨부한 도면들을 참조하여 본 발명의 실시예들을 상세히 설명한다. 다음에 소개되는 실시예들은 본 발명이 속하는 기술분야의 통상의 기술자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되는 것이다. 따라서, 본 발명은 이하 설명되는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리

고, 도면들에 있어서, 구성요소의 폭, 길이, 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 또한, 하나의 구성요소가 다른 구성요소의 "상부에" 또는 "상에" 있다고 기재된 경우 각 부분이 다른 부분의 "바로 상부" 또는 "바로 상에" 있는 경우뿐만 아니라 각 구성요소와 다른 구성요소 사이에 또 다른 구성요소가 개재된 경우도 포함한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

[0014] 본 발명의 일 실시예에 따른 발광 모듈은, 상기 회로 기판 상의 복수의 영역에 정렬된 발광 다이오드 칩들을 포함하고, 상기 발광 다이오드 칩들은 직렬 연결된 복수의 발광 다이오드군들로 구분되며, 상기 복수의 발광 다이오드군들은 서로 병렬 연결되고, 상기 복수의 발광 다이오드군들 중 적어도 하나의 발광 다이오드군 내의 발광 다이오드 칩들 중 적어도 하나의 발광 다이오드 칩이 적어도 하나의 다른 발광 다이오드 칩과 서로 다른 영역에 배치된다.

[0015] 한편, 상기 회로 기판을 4개로 균등 분할했을 때, 각 분할 영역은 각 군의 적어도 하나의 발광 다이오드 칩을 포함할 수 있다.

[0016] 직렬 연결된 하나의 군의 발광 다이오드 칩들이 회로 기판 상에 분산되어 배치되므로, 상기 군의 발광 다이오드 칩들이 다른 군의 발광 다이오드 칩들에 비해 더 강하게 또는 더 약하게 발광하더라도 발광 모듈은 전체적으로 균일한 평면 광을 제공할 수 있다.

[0017] 한편, 각 분할 영역 내에 포함된 각 군의 발광 다이오드 칩의 개수는 각 분할 영역 내에 포함된 발광 다이오드 칩들의 전체 개수의 1/2 이하일 수 있다. 이에 따라, 특정 분할 영역 내에서 특정 군의 발광 다이오드에 의해 불균일한 광이 방출되는 것을 방지할 수 있다.

[0018] 일 실시예에 있어서, 각 군은 서로 적어도 10개의 동일한 개수의 발광 다이오드 칩들을 포함할 수 있다. 하나의 군 내에 적어도 10개의 발광 다이오드 칩들을 포함함으로써, 110V나 220V 등의 가정용 전원으로 전력 손실을 최소화하면서 발광 모듈을 구동할 수 있다.

[0019] 특정 실시예에 있어서, 상기 4개의 분할 영역들은 서로 동일한 개수의 발광 다이오드 칩들을 포함할 수 있다.

[0020] 나아가, 각 군의 발광 다이오드 칩들은 서로 동일한 개수로 상기 분할 영역들에 분산될 수 있다. 이에 따라, 상기 분할 영역들이 서로 균일한 광을 방출할 수 있다.

[0021] 일 실시예에 있어서, 임의의 발광 다이오드 칩을 중심으로 하여 복수의 발광 다이오드 칩을 포함하는 임의의 정사각형 영역에 있어서, 상기 정사각형 영역 내에 포함된 각 군의 발광 다이오드 칩의 개수는 상기 정사각형 영역 내에 포함된 발광 다이오드 칩들의 전체 개수의 1/2 이하일 수 있다.

[0022] 나아가, 임의의 발광 다이오드 칩을 중심으로 하여 복수의 발광 다이오드 칩을 포함하는 임의의 정사각형 영역에 있어서, 상기 정사각형 영역 내에 포함된 각 군의 발광 다이오드 칩의 개수는 상기 정사각형 영역 내에 포함된 발광 다이오드 칩들의 전체 개수의 1/3 이하일 수 있다.

[0023] 한편, 상기 회로 기판은 상기 발광 다이오드 칩들을 연결하는 배선들을 가질 수 있으며, 상기 배선들은 서로 동일면 상에 위치할 수 있다.

[0024] 다른 실시예에 있어서, 상기 회로 기판은 상기 발광 다이오드 칩들을 연결하는 배선들을 갖되, 상기 배선들은 다층 구조로 배열될 수 있다.

[0025] 상기 발광 다이오드 칩들은 복수의 발광셀들을 포함하는 적어도 하나의 다중 접합 발광 다이오드(MJT-LED)를 포함할 수 있다.

[0026] 상기 다중 접합 발광 다이오드는 기판을 포함하고, 상기 복수의 발광셀들은 상기 기판 상에서 서로 직렬 연결될 수 있다.

[0027] 본 발명의 또 다른 실시예에 따른 발광 모듈은, 회로 기판; 상기 회로 기판 상에 정렬된 발광 다이오드 칩들을 포함하되, 상기 발광 다이오드 칩들은 서로 직렬 연결된 제1군의 발광 다이오드 칩들 및 서로 직렬 연결된 제2군의 발광 다이오드 칩들을 포함하고, 상기 제1군의 발광 다이오드 칩들과 상기 제2군의 발광 다이오드 칩들은 서로 병렬 연결되며, 상기 회로 기판을 4개로 균등 분할했을 때, 각 분할 영역은 적어도 하나의 제1군의 발광 다이오드 칩 및 적어도 하나의 제2군의 발광 다이오드 칩을 포함한다.

[0028] 나아가, 각 분할 영역 내의 제1군의 발광 다이오드 칩들의 개수는 서로 동일할 수 있으며, 각 분할 영역 내의 제2군의 발광 다이오드 칩들의 개수도 서로 동일할 수 있다.

[0029] 또한, 각 분할 영역 내 제1군의 발광 다이오드 칩들의 개수와 제2군의 발광 다이오드 칩들의 개수는 서로 동일할 수 있다.

[0030] 한편, 상기 제1군 및 제2군의 발광 다이오드 칩들 중 임의의 발광 다이오드 칩을 중심으로 하여 복수의 발광 다이오드 칩을 포함하는 임의의 정사각형 영역에 있어서, 상기 정사각형 영역 내에 포함된 제1군의 발광 다이오드 칩의 개수 및 제2군의 발광 다이오드 칩의 개수는 상기 정사각형 영역 내에 포함된 발광 다이오드 칩들의 전체 개수의 1/2 이하일 수 있다.

[0031] 나아가, 동일한 크기의 정사각형 영역들 중 어느 하나는 제1군의 발광 다이오드 칩의 개수가 제2군의 발광 다이오드 칩의 개수보다 더 많을 수 있다.

[0032] 또한, 동일한 크기의 정사각형 영역들 중 어느 하나는 제1군의 발광 다이오드 칩의 개수가 제2군의 발광 다이오드 칩의 개수보다 적을 수 있다.

[0033] 본 발명의 일 실시예에 따른 디스플레이 장치는 앞서 설명한 발광 모듈을 포함한다.

[0034] 상기 디스플레이 장치는 행렬로 배열된 복수의 발광 모듈을 포함할 수 있다.

[0035] 또한, 본 발명의 일 실시예에 따른 조명 장치는 앞서 설명한 발광 모듈을 포함한다.

[0036] 이하, 도면을 참조하여 본 발명의 다양한 실시예들에 대해 설명한다.

[0037] 도 1은 종래 기술에 따른 발광 모듈(10)을 설명하기 위한 개략적인 평면도이고, 도 2는 도 1의 발광 모듈의 개략적인 회로도이며, 도 3은 종래 기술에 따른 발광 모듈의 발광 패턴 불량을 설명하기 위한 이미지이다.

[0038] 도 1 및 도 2를 참조하면, 발광 모듈(10)은 회로 기판(21) 및 복수의 발광 다이오드 칩들(23a, 23b, 23c)을 포함한다.

[0039] 회로 기판(21)은 발광 다이오드 칩들(23a, 23b, 23c)을 전기적으로 연결하기 위한 배선들을 가진다. 발광 다이오드 칩들(23a, 23b, 23c)은 회로 기판(21) 상에 실장되며, 배선들에 의해 서로 전기적으로 연결된다.

[0040] 도 2의 회로도에 도시한 바와 같이, 발광 다이오드 칩들(23a, 23b, 23c)은 서로 직렬 연결된 제1군의 발광 다이오드 칩들(23a), 제2군의 발광 다이오드 칩들(23b), 제3군의 발광 다이오드 칩들(23c)을 포함한다. 나아가, 제1 내지 제3군의 발광 다이오드들(23a, 23b, 23c)은 서로 병렬 연결되어 커넥터(25)를 통해 외부 장치에 접속될 수 있다. 배선과 발광 다이오드 칩들의 직렬 연결 구조를 스트링이라 지칭한다. 즉, 제1군의 발광 다이오드 칩들의 직렬 연결 구조를 제1 스트링(A), 제2군의 발광 다이오드 칩들의 직렬 연결 구조를 제2 스트링(B), 제3군의 발광 다이오드 칩들의 직렬 연결 구조를 제3 스트링(C)이라 한다.

[0041] 다시, 도 1을 참조하면, 제1군의 발광 다이오드 칩들(23a)은 회로 기판(21)의 위쪽에 배치되고, 제2군의 발광 다이오드 칩들(23b)은 회로 기판(21)의 중앙에 배치되며, 제3군의 발광 다이오드 칩들(23c)은 회로 기판(21)의 아래쪽에 배치될 수 있다.

[0042] 커넥터(25)를 통해 구동 전압이 인가되면, 구동 전압은 제1 내지 제3 스트링의 양단에 동일하게 인가된다. 이에 따라, 제1 내지 제3군의 발광 다이오드 칩들을 통해 전류가 흘러 발광 다이오드 칩들에서 광이 방출된다. 직병렬 구조를 채택함으로써 구동 전압을 통해 제1 내지 제3군의 발광 다이오드 칩들을 모두 구동할 수 있어 구동 회로를 단순화할 수 있다.

[0043] 한편, 제1 내지 제3 스트링이 동일한 순방향 전압을 유지할 경우, 전류는 제1 내지 제3 스트링들에 균등하게 분할되며, 따라서, 발광 모듈(10)은 균일한 평면 광을 생성할 수 있다. 그러나 어느 하나의 스트링이 다른 스트링들에 비해 더 크거나 작은 순방향 전압을 가질 경우, 전류는 균일하게 분산되지 못한다.

[0044] 예를 들어, 제1 스트링의 순방향 전압이 제2 및 제3 스트링들에 비해 작아지면, 제1 스트링 내의 발광 다이오드 칩들(23a)에 걸리는 전압이 증가하며, 제1 스트링을 통해 흐르는 전류가 더 커진다. 이에 따라, 제1 스트링 내의 발광 다이오드 칩들(23a)이 다른 스트링 내의 발광 다이오드 칩들(23b, 23c)에 비해 더 많은 광을 생성할 수 있다.

[0045] 제1 내지 제3 스트링들 사이의 순방향 전압 차이는 발광 다이오드 칩들 사이의 발광 강도 차이를 유발하고, 이에 따라, 발광 모듈(10)은 불균일한 광을 생성할 것이다.

[0046] 도 3은 제1 스트링 내의 발광 다이오드 칩들(23a)이 다른 스트링 내의 발광 다이오드 칩들(23b, 23c)에 비해 더

많은 광을 방출하는 것을 보여주는 이미지이다. 제1 스트링 내의 발광 다이오드 칩들(23a)이 광을 더 강하게 방출하므로, 발광 모듈(10)의 위쪽 영역이 더 밝게 빛난다.

[0047] 어느 하나의 스트링의 순방향 전압이 다른 스트링의 순방향 전압과 다른 이유는 여러 가지가 있을 수 있다. 각 스트링들이 동일한 개수의 발광 다이오드 칩들을 포함하더라도 각 발광 다이오드 칩들의 순방향 전압 차이에 의해 어느 하나의 스트링의 전체 순방향 전압이 다른 스트링의 순방향 전압과 다를 수 있다. 스트링들의 순방향 전압을 거의 동일하게 유지하기 위해 회로 기판(21) 상에 실장되는 발광 다이오드 칩들(23a, 23b, 23c)의 제품 규격을 엄밀하게 관리함으로써 스트링들의 순방향 전압을 대체로 동일하게 유지할 수 있다.

[0048] 그러나 발광 모듈(10)의 작동 시간에 따른 개별 발광 다이오드 칩들의 성능 변화는 제어가 어렵다. 따라서, 작동 시간이 증가함에 따라 스트링들 사이의 순방향 전압 차이는 필연적이다. 종래 기술에 따른 발광 모듈은 스트링들 사이의 순방향 전압 차이에 의해 발생되는 발광 불균일을 방지할 수 없다.

[0049] 도 4는 본 발명의 일 실시예에 따른 디스플레이 장치(1000)를 설명하기 위한 개략적인 평면도이고, 도 5는 본 발명의 일 실시예에 따른 발광 모듈을 설명하기 위한 개략적인 평면도이고, 도 6은 도 5의 발광 모듈의 회로도이다.

[0050] 도 4를 참조하면, 디스플레이 장치(1000)는 발광 모듈(100) 및 디스플레이 패널(110)을 포함할 수 있다. 예를 들어, 디스플레이 장치(1000)는 발광 모듈(100)로서 직하형 백라이트 유닛을 포함하는 액정 디스플레이일 수 있다.

[0051] 대면적 디스플레이를 위해, 복수의 발광 모듈(100)이 배열될 수 있다. 여기에는 전체 48개의 발광 모듈(100)이 배열된 것을 도시하지만, 반드시 이에 한정되는 것은 아니다.

[0052] 본 실시예에 있어서, 발광 모듈(100)이 적용되는 응용 제품으로 디스플레이 장치(1000)를 예로 들어 설명하지만, 이에 한정되는 것은 아니며, 본 발명의 발광 모듈(100)은 조명 장치에도 적용될 수 있다. 예를 들어, 균일한 광을 방출하는 평판 조명 장치에 특히 적합하게 적용될 수 있다.

[0053] 도 5 및 도 6을 참조하면, 발광 모듈(100)은 회로 기판(121) 및 발광 다이오드 칩들(123a, 123b, 123c)을 포함한다. 회로 기판(121)은 동일면 상에 배치된 배선들 또는 다층 구조의 배선들을 포함할 수 있다.

[0054] 발광 다이오드 칩들(123a, 123b, 123c)은 서로 유사하거나 동일한 색상의 광을 방출할 수 있으며, 예를 들어, 백색광을 방출할 수 있다. 발광 다이오드 칩들은 예컨대, 질화물계 발광 다이오드와 파장변환기를 포함할 수 있다.

[0055] 발광 다이오드 칩들(123a, 123b, 123c)은 회로 기판(121) 상에 실장되며, 배선들에 의해 직렬 연결된 복수의 군들로 분할된다. 여기서, 각 군은 복수의 발광 다이오드 칩들을 포함할 수 있으며, 예를 들어 적어도 10개의 발광 다이오드 칩들을 포함할 수 있다. 본 실시예에서, 각 군은 18개의 발광 다이오드 칩들을 포함한다. 각 군은 서로 동일한 개수의 발광 다이오드 칩들을 포함할 수 있으나, 반드시 이에 한정되는 것은 아니다. 한편, 본 실시예에서, 회로 기판(121) 상에 배치된 발광 다이오드 칩들이 3개의 군으로 분할된 것을 예로 설명하지만, 반드시 이에 한정되는 것은 아니며, 2개의 군 또는 4개 이상의 군으로 분할될 수도 있다.

[0056] 한편, 도 5에 동일 군에 속하는 발광 다이오드 칩들을 동일한 형태의 사각형으로 표현하였다. 예컨대, 해칭 없이 도시된 사각형의 발광 다이오드 칩들(123a)이 제1군으로서 배선과 함께 제1 스트링을 형성한다. 또한, 평행선 해칭으로 채워진 사각형의 발광 다이오드 칩들(123b)은 제2군으로서 배선과 함께 제2 스트링을 형성하며, 사선 해칭으로 채워진 사각형은 제3군으로서 배선과 함께 제3 스트링을 형성한다.

[0057] 본 실시예에 따른 발광 다이오드 칩들(123a, 123b, 123c)은 도 1의 종래 기술에 따른 발광 다이오드 칩들(23a, 23b, 23c)과 대비하여 회로 기판(121) 상에서 분산된 것에 차이가 있다.

[0058] 예를 들어, 제1군의 발광 다이오드 칩들(123a)은 회로 기판(121)의 특정 영역 내에 한정되어 배치되지 않는다. 즉, 제1군의 발광 다이오드 칩들(123a)은 회로 기판(121) 상에 분산 배치된다. 예를 들어, 회로기판(121)을 4개로 균등 분할했을 때, 각 분할 영역은 적어도 하나의 제1군의 발광 다이오드 칩(123a)을 포함한다. 나아가, 각 분할 영역 내에 동일한 개수의 제1군의 발광 다이오드 칩들(123a)이 배치될 수 있다. 본 실시예에 있어서, 각 분할 영역 내에 4와 1/2의 제1군의 발광 다이오드 칩들(123a)이 배치된다.

[0059] 제2군 및 제3군의 발광 다이오드 칩들(123b, 123c)도 회로기판(121)의 각 분할 영역 내에 분산되어 배치된다. 제1군과 마찬가지로, 각 분할 영역 내에 동일한 개수의 제2군의 발광 다이오드 칩들(123b)이 배치될 수 있으며,

각 분할 영역 내에 동일한 개수의 제3군의 발광 다이오드 칩들(123c)이 배치될 수 있다.

[0060] 한편, 각 분할 영역 내에 포함된 각 군의 발광 다이오드 칩의 개수는 각 분할 영역 내에 포함된 발광 다이오드 칩들의 전체 개수의 1/2 이하일 수 있다. 이에 따라, 각 분할 영역들이 서로 균일한 광을 방출할 수 있다.

[0061] 몇몇 실시예들에 있어서, 특정 분할 영역 내에 배치된 제1군의 발광 다이오드 칩들(123a)의 개수는 동일 분할 영역 내에 배치된 제2군의 발광 다이오드 칩들(123b)의 개수 및/또는 제3군의 발광 다이오드 칩들(123c)의 개수와 동일할 수 있다.

[0062] 나아가, 임의의 발광 다이오드 칩을 중심으로 하여 복수의 발광 다이오드 칩을 포함하는 임의의 정사각형 영역(도 5에 점선으로 표시함)에 있어서, 상기 정사각형 영역 내에 포함된 각 군의 발광 다이오드 칩의 개수가 상기 정사각형 영역 내에 포함된 발광 다이오드 칩들의 전체 개수의 1/2 이하일 수 있다.

[0063] 예컨대, 도 5에 발광 다이오드 칩(123a)을 중심으로 하여 5개의 발광 다이오드 칩들을 포함하도록 점선으로 도시된 정사각형 영역 내에 제1군의 발광 다이오드 칩들(123a)이 2개, 제2군의 발광 다이오드 칩들(123b)이 2개, 제3군의 발광 다이오드 칩들(123c)이 1개 포함되어 있다. 발광 다이오드 칩(123b)을 중심으로 하여 5개의 발광 다이오드 칩들을 포함하도록 점선으로 도시된 정사각형 영역 내에도 제1 군의 발광 다이오드 칩들(123a)이 1개, 제2군의 발광 다이오드 칩들(123b)이 2개, 제3군의 발광 다이오드 칩들(123c)이 2개 포함되어 있다. 발광 다이오드 칩(123c)을 중심으로 하여 5개의 발광 다이오드 칩들을 포함하도록 점선으로 도시된 정사각형 영역 내에 제1군의 발광 다이오드 칩들(123a)이 2개, 제2군의 발광 다이오드 칩들(123b)이 1개, 제3군의 발광 다이오드 칩들(123c)이 2개 포함되어 있다. 어느 군의 발광 다이오드 칩들도 정사각형 영역 내에 포함된 전체 발광 다이오드 칩의 개수의 1/2을 초과하지 않는다.

[0064] 적어도 4개의 군들을 포함하는 특정 실시예의 경우, 임의의 발광 다이오드 칩을 중심으로 하여 복수의 발광 다이오드 칩을 포함하는 임의의 정사각형 영역에 있어서, 정사각형 영역 내에 포함된 각 군의 발광 다이오드 칩의 개수는 정사각형 영역 내에 포함된 발광 다이오드 칩들의 전체 개수의 1/3 이하일 수도 있다.

[0065] 이와 같이 발광 다이오드 칩들(123a, 123b, 123c)을 회로 기판(121) 상에 배열함으로써 특정 영역에서 불균일하게 광이 생성되는 것을 방지할 수 있다.

[0066] 나아가, 도 5의 발광 모듈(100)은 어느 방향으로도 동일한 군의 발광 다이오드 칩들이 3개 이상 연속하여 배치되지 않는 것을 알 수 있다. 특히, 동일한 행 내에 각 군의 발광 다이오드 칩들(123a, 123b, 123c)이 적어도 하나 배치되며, 또한, 각 행 내에는 어느 군의 발광 다이오드 칩들도 그 행 내의 발광 다이오드 칩들의 전체 개수의 1/2을 초과하지 않는다.

[0067] 한편, 도 6에 도시한 바와 같이, 도 5의 발광 다이오드 칩들(123a 123b, 123c)은 회로 기판(121)의 동일 면상에 배치된 배선들을 이용하여 서로 전기적으로 연결될 수 있다. 그러나 본 발명은 이에 한정되는 것은 아니며, 다층 구조의 배선이 사용될 수도 있다.

[0068] 배선들은 커넥터(125)에 연결되며, 커넥터(125)를 통해 외부로부터 발광 모듈(100)에 전원이 공급될 수 있다.

[0069] 한편, 발광 다이오드 칩들(123a, 123b, 123c)은 앞서 설명한 바와 같이 서로 동일한 구조를 가질 수 있다. 이하에서는 발광 다이오드 칩의 구조에 대해 설명한다.

[0070] 도 7a 및 도 7b는 본 발명의 일 실시예에 따른 발광 모듈에 정렬되는 발광 다이오드 칩(123)을 설명하기 위한 개략적인 단면도 및 회로도이다.

[0071] 도 7a 및 도 7b를 참조하면, 발광 다이오드 칩(123)은 기판(51), 제1 도전형 반도체층(53), 활성층(5) 및 제2 도전형 반도체층(57)을 포함할 수 있다. 나아가,발광 다이오드 칩(123)은 활성층(55)에서 생성된 광의 파장을 변환시키는 파장변환기(도시 생략)를 포함할 수 있다.

[0072] 기판(51)은 반도체층들(53, 55, 57)을 지지할 수 있는 기판이면 특별히 한정되지 않는다. 특히, 기판(51)은 반도체층들(53, 55, 57)을 성장시키기 위해 사용된 성장 기판일 수도 있다. 예를 들어, 기판(51)은 사파이어 기판, 질화갈륨 기판, 탄화실리콘 기판 또는 실리콘 기판일 수 있다.

[0073] 한편, 제1 도전형 반도체층(53), 활성층(55) 및 제2 도전형 반도체층(57)은 Ⅲ-Ⅴ 계열 질화물계 반도체를 포함할 수 있고, 예를 들어, (Al, Ga, In)N과 같은 질화물계 반도체를 포함할 수 있다. 제1 도전형 반도체층(53)은 n형 불순물 (예를 들어, Si, Ge. Sn)을 포함할 수 있고, 제2 도전형 반도체층(57)은 p형 불순물 (예를 들어, Mg, Sr, Ba)을 포함할 수 있다. 또한, 그 반대일 수도 있다. 활성층(55)은 다중양자우물 구조(MQW)를 포함할 수

있고, 원하는 파장을 방출하도록 질화물계 반도체의 조성비가 조절될 수 있다. 특히, 본 실시예에 있어서, 제2 도전형 반도체층(57)은 p형 반도체층일 수 있다.

[0074] 발광 다이오드 칩(123)은 수평형, 수직형 또는 플립칩형 등 다양한 구조를 가질 수 있다. 파장변환기는 활성층(55)에서 생성된 광의 진행 경로 상에 배치되어 광의 파장은 변환시킨다. 파장변환기는 발광 다이오드 칩(123)의 구조에 따라 기판(51) 측에 배치되거나 또는 제2 도전형 반도체층(57) 측에 배치될 수 있다.

[0075] 한편, 본 실시예에 있어서, 발광 다이오드 칩(123)은 단일 셀의 발광 구조체를 포함하며, 따라서, 도 7b에 도시한 바와 같이, 양측 단자 사이에 단일의 다이오드가 배치된다. 그렇지만, 본 발명은 단일셀의 발광 다이오드에 한정되지 않으며, 복수 셀의 다이오드를 포함할 수도 있다. 이에 대해서는 도 8a 및 도 8b를 참조하여 설명된다.

[0076] 도 8a 및 도 8b는 본 발명의 또 다른 실시예에 따른 발광 모듈에 정렬되는 발광 다이오드 칩(123')을 설명하기 위한 개략적인 단면도 및 회로도이다.

[0077] 도 8a 및 도 8b를 참조하면, 발광 다이오드 칩(123')은 기판(151) 및 복수셀들(C1, C2, C3)을 포함한다. 각 셀(C1, C2, C3)은 제1 도전형 반도체층(153), 활성층(155) 및 제2 도전형 반도체층(157)을 포함한다.

[0078] 기판(151)은 앞서 설명한 기판(51)과 유사하므로 중복을 피하기 위해 상세한 설명은 생략한다. 또한, 제1 도전형 반도체층(153), 활성층(155) 및 제2 도전형 반도체층(157) 또한, 도 7a를 참조하여 설명한 바와 같으므로 상세한 설명은 생략한다.

[0079] 기판(151) 상에 복수의 발광셀들(C1, C2, C3)이 배치되며, 도 8b에 도시한 바와 같이, 이들은 서로 직렬 연결된다. 이러한 발광 다이오드 칩은 다중 접합 발광 다이오드(Multi Junction Technology LED: MJT-LED)라 지칭한다. 도 8a 및 도 8b에 3개의 발광셀들(C1, C2, C3)을 도시하지만, 본 발명은 이에 한정되는 것은 아니며, 2개 또는 4개 이상의 발광 셀들을 포함할 수도 있다.

[0080] 복수의 발광셀들을 포함하는 다중 접합 발광 다이오드에 있어서, 어느 하나의 발광셀에 누설이 발생하더라도 전체 스트링의 순방향 전압에 영향을 미칠 수 있다.

[0081] 한편, 파장변환기(도시 생략함)가 발광셀들(C1, C2, C3)에서 생성된 광을 파장변환하도록 배치될 수 있다. 파장변환기는 기판(151)측 또는 제2 도전형 반도체층(157) 측에 배치될 수 있다.

[0082] 도 9는 본 발명의 일 실시예에 따른 발광 모듈의 발광 패턴 불량을 설명하기 위한 이미지이다.

[0083] 도 9를 참조하면, 도 5의 발광 모듈(100)에서 제3군의 발광 다이오드 칩들(123c)이 다른 군의 발광 다이오드 칩들(123a, 123b)에 비해 더 강하게 광을 방출한다. 제3군의 발광 다이오드 칩들(123c)이 포함된 제3 스트링의 순방향 전압이 어떤 이유에 의해 제1 및 제2 스트링들의 순방향 전압보다 작아졌기 때문일 것이다.

[0084] 제3 스트링 내의 발광 다이오드 칩들(123c)이 더 강하게 광을 방출하기 때문에, 발광 다이오드 칩들(123a, 123b, 123c)이 서로 불균일한 광을 방출한다. 그렇지만, 본 실시예에 따르면, 제3 스트링 내의 발광 다이오드 칩들(123c)이 회로 기판(121) 상에 균일하게 분산되어 있으므로, 발광 모듈(100) 전체로는 균일한 평면 광을 방출할 수 있다.

[0085] 도 10은 본 발명의 또 다른 실시예에 따른 발광 모듈(200)을 설명하기 위한 개략적인 평면도이다.

[0086] 도 10을 참조하면, 본 실시예에 따른 발광 모듈(200)은 도 5를 참조하여 설명한 발광 모듈(100)과 대체로 유사하나, 발광 다이오드 칩들(123a, 123b, 123c)의 배열에 차이가 있다.

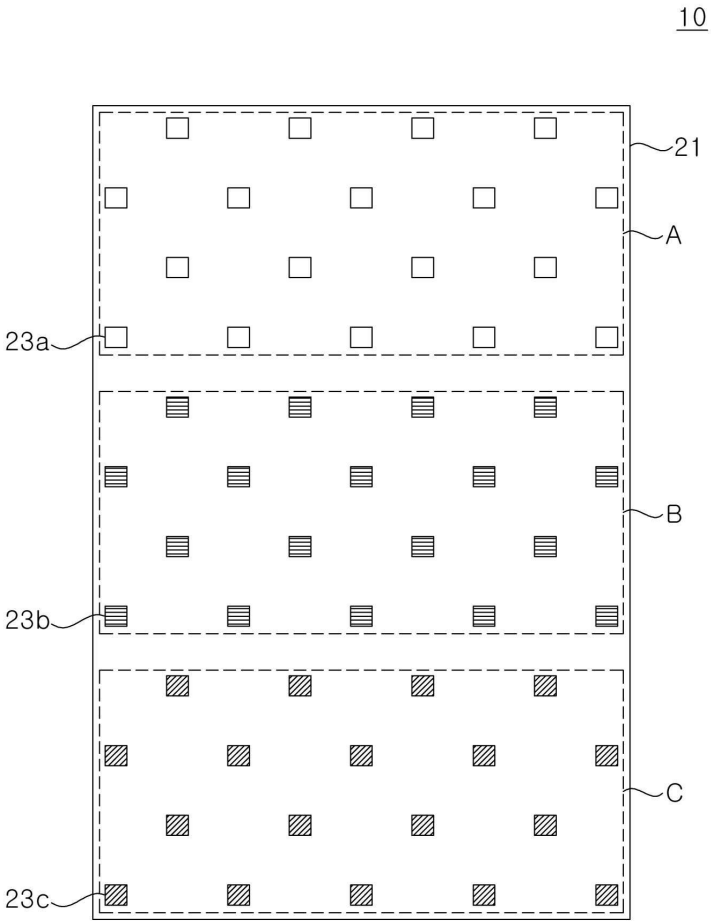
[0087] 즉, 본 실시예에 있어서, 동일한 군에 속하는 발광 다이오드 칩들(123a, 123b, 또는 123c)이 같은 행에 배열된다. 다만, 동일한 군에 속하는 발광 다이오드 칩들의 서로 이웃한 행들 사이에는 다른 군에 속하는 발광 다이오드 칩들의 행이 하나씩 배치된다. 예를 들어, 도 10에 도시한 바와 같이, 제1 내지 제3군의 발광 다이오드 칩들(123a, 123b, 123c)이 회로 기판(221) 상에 배열된 경우, 제1군에 속하는 발광 다이오드 칩들(123a)의 행들 사이에 제2군의 발광 다이오드 칩들(123b)의 행 및 제3군의 발광 다이오드 칩들(123c)의 행이 배치된다. 행들의 순서는 규칙적으로 반복될 수 있다. 예를 들어 도 10에 도시한 바와 같이, 제1군-제2군-제3-제1군-제2군-제3군의 순서로 행들이 반복될 수 있다.

[0088] 본 실시예에 따르면, 특정 스트링 내의 발광 다이오드 칩들이 강하게 광을 방출하더라도 발광 다이오드 칩들이 회로 기판(221) 상에 분산 배치되므로, 발광 모듈(200)은 균일한 광을 구현할 수 있다.

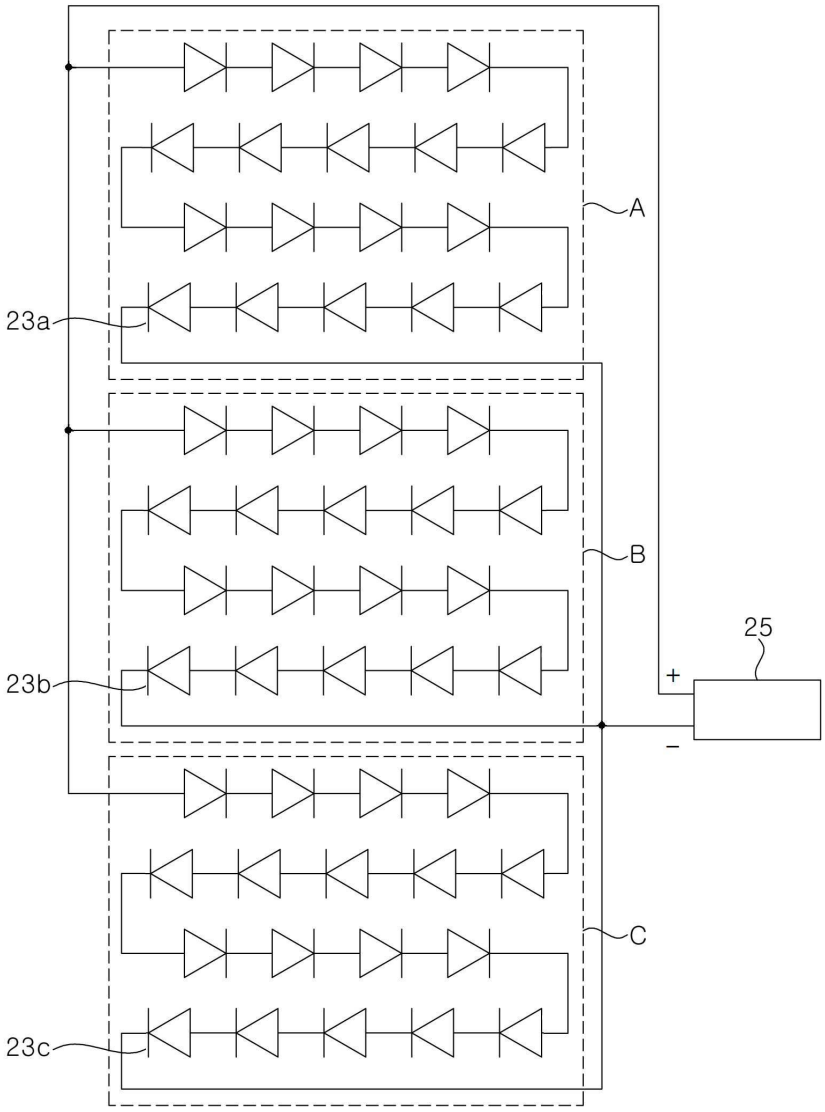
[0089] 상술한 실시예에서, 본 발명의 다양한 실시예들에 따른 발광 모듈이 설명되었으나, 본 발명은 상기 실시예들에 한정되는 것은 아니며 다양하게 변형될 수 있다. 또한, 상술한 발광모듈들은 액정 디스플레이와 같은 디스플레이 장치나 조명 장치에서 균일한 평면 광을 방출하는 광원으로 사용될 수 있다.

도면

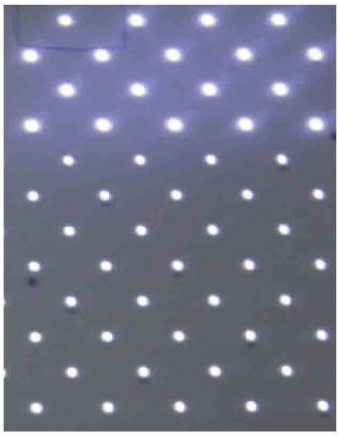
도면1



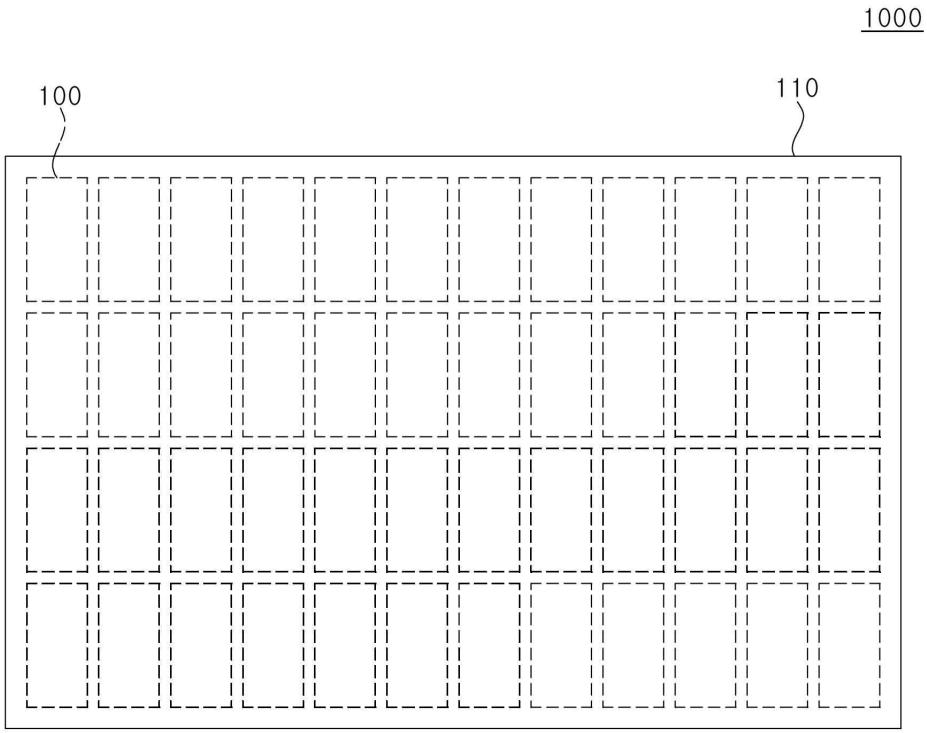
도면2



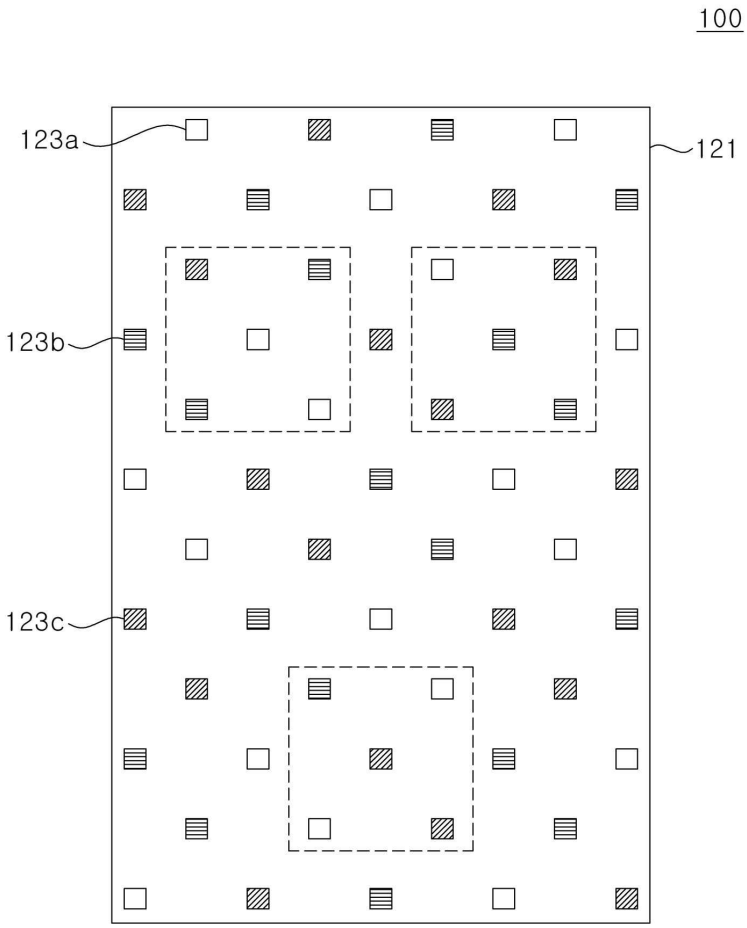
도면3



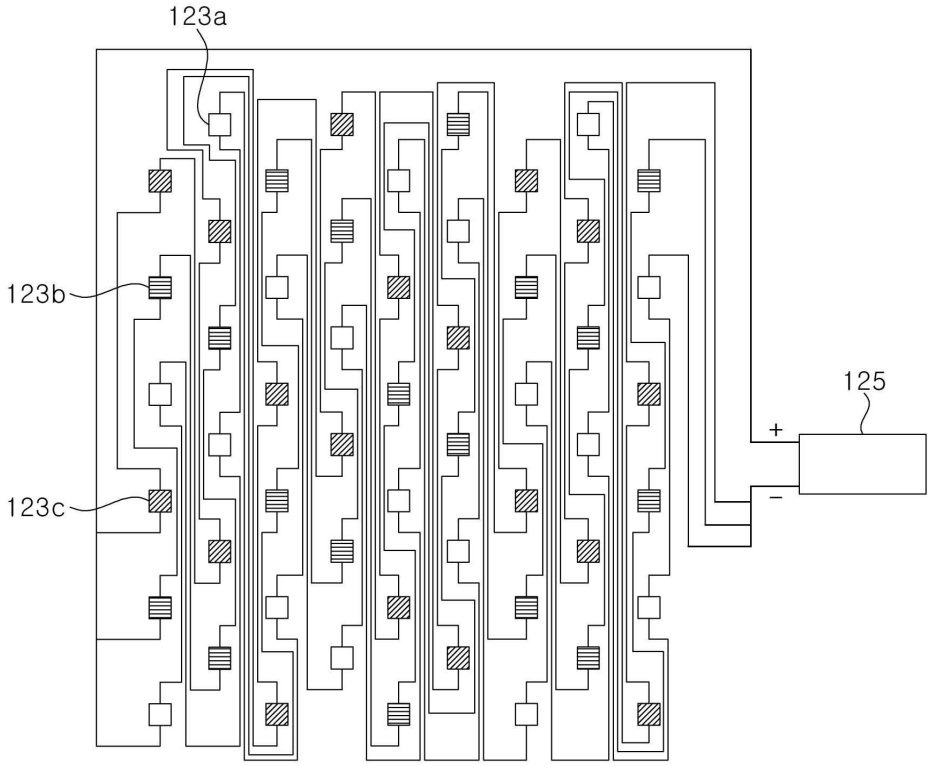
도면4



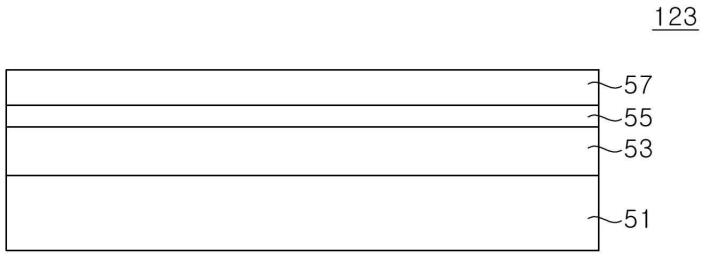
도면5



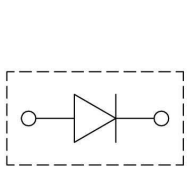
도면6



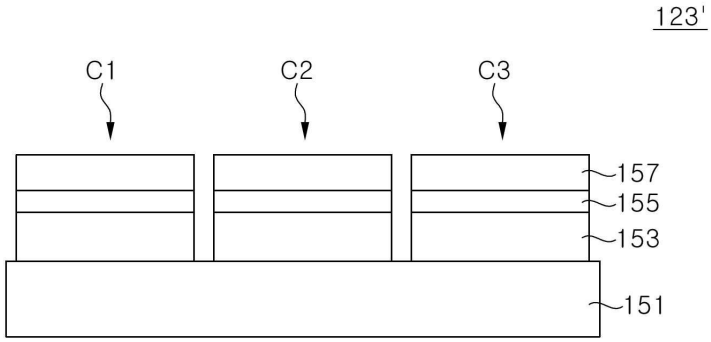
도면7a



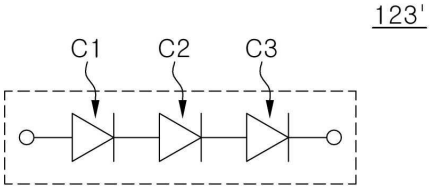
도면7b



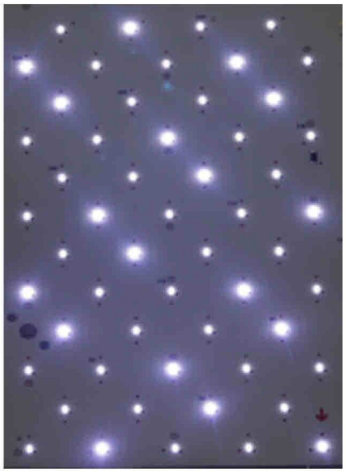
도면8a



도면8b



도면9



도면10

