

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4301059号
(P4301059)

(45) 発行日 平成21年7月22日(2009.7.22)

(24) 登録日 平成21年5月1日(2009.5.1)

(51) Int. Cl. F 1
H 0 1 J 11/02 (2006.01) H 0 1 J 11/02 Z

請求項の数 2 (全 12 頁)

(21) 出願番号	特願2004-109805 (P2004-109805)	(73) 特許権者	000005821
(22) 出願日	平成16年4月2日(2004.4.2)		パナソニック株式会社
(65) 公開番号	特開2005-294138 (P2005-294138A)		大阪府門真市大字門真1006番地
(43) 公開日	平成17年10月20日(2005.10.20)	(74) 代理人	100097445
審査請求日	平成19年2月27日(2007.2.27)		弁理士 岩橋 文雄
		(74) 代理人	100109667
			弁理士 内藤 浩樹
		(74) 代理人	100109151
			弁理士 永野 大介
		(72) 発明者	中島 徹
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内
		(72) 発明者	増田 真司
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内

最終頁に続く

(54) 【発明の名称】 プラズマディスプレイパネル

(57) 【特許請求の範囲】

【請求項1】

基板上に走査電極と維持電極とからなる複数の表示電極と、前記表示電極の間に表示電極と平行にブラックストライプを有するプラズマディスプレイパネルにおいて、前記基板の一方の縁部には前記走査電極の電極引出部を有し、前記基板の他方の縁部には前記維持電極の電極引出部を有し、前記走査電極の電極引出部側の画像表示領域外であって、前記維持電極が形成された延伸方向の端部と、隣接する前記走査電極間に囲まれた領域において、前記ブラックストライプと前記走査電極と前記維持電極は互いに接触せずに、前記ブラックストライプの幅が広がっていることを特徴とするプラズマディスプレイパネル。

10

【請求項2】

前記ブラックストライプの幅が広い領域は前記走査電極が平行に配された領域のみであることを特徴とする請求項1に記載のプラズマディスプレイパネル。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、大画面で、薄型、軽量のディスプレイ装置として知られているプラズマディスプレイパネル(PDP)に関するものである。

【背景技術】

【0002】

20

近年、PDPは、視認性に優れた表示パネルとして注目されており、高精細化および大画面化が進められている。

【0003】

このPDPには、大別して、駆動的にはAC型とDC型があり、放電形式では面放電型と対向放電型の2種類があるが、高精細化、大画面化および製造の簡便性から、現状では、AC型で面放電型のPDPが主流を占めるようになってきている。

【0004】

その構造は、前面側の透明且つ絶縁性の基板と、この上に形成した走査電極と維持電極とからなる表示電極を複数有する前面板と、背面側の絶縁性の基板と、この上に表示電極に対して直交するように形成した複数のデータ電極を有する背面板とを、例えば背面板側に形成した隔壁を挟んで対向させることで、表示電極とデータ電極との交差部に放電セルを形成し、且つ放電セル内に蛍光体層を備えたものである。

10

【0005】

放電セル内には放電ガスが封入されており、表示電極とデータ電極との間に印加する周期的な電圧によって放電を発生させ、この放電による紫外線が蛍光体層に照射されることで可視光が発せられる。そしてこの放電セルが集合して画像表示領域が形成され、画像表示が行われる（例えば、非特許文献1参照）。

【非特許文献1】内池平樹、御子柴茂生共著「プラズマディスプレイのすべて」（株）工業調査会、1997年5月1日、例えばp79 - p80

【発明の開示】

20

【発明が解決しようとする課題】

【0006】

以上のようにPDPにおいては、放電セル内から発せられた可視光が前面側の基板を透過することで画像が表示されるという形態となる。このため、前面側の基板には高い透明性が求められるが、その反面、前面側の基板上に形成した表示電極や、対向することで前面側の基板に対峙する隔壁の頂部等が、前面側の基板を透して前面側から見えてしまうこととなっていた。

【0007】

ここでPDPにおいては、画像を表示する領域とは関係のない画像表示領域外において、その内部の構成、例えば表示電極である走査電極や維持電極の配線パターンや隔壁の形成パターンを、上下、左右で非対称とすることが必要となる場合がある。このような場合、これらは、前にも述べたように、前面側から透けて見えるため、その非対称さの程度によっては、前面側から見た画像表示領域外の部分での「見た目」のバランスがくずれて不均一となる場合がある。その結果、画像表示領域において表示される画像自身は良好であっても、画像表示領域外での「見た目」の不均一の影響を受けて、表示画像全体の輝度バランスが崩れたように見えてしまい、質の悪い表示画像となってしまうという課題が発生する場合があった。

30

【0008】

本発明はこのような課題を解決するためになされたもので、画像表示領域外での「見た目」の不均一さを抑制することで、表示画像全体の輝度バランスを保つようにし、もって、高品質な画像表示が可能なPDPを実現することを目的とする。

40

【課題を解決するための手段】

【0009】

上記目的を達成するために本発明のPDPは、基板上に走査電極と維持電極とからなる複数の表示電極と、表示電極の間に表示電極と平行にブラックストライプを有するPDPにおいて、基板の一方の縁部には走査電極の電極引出部を有し、基板の他方の縁部には維持電極の電極引出部を有し、走査電極の電極引出部側の画像表示領域外であって、維持電極が形成された延伸方向の端部と、隣接する走査電極間に囲まれた領域において、ブラックストライプと走査電極と維持電極は互いに接触せずに、ブラックストライプの幅が広くなっていることを特徴とするものである。

50

【発明の効果】

【0010】

本発明のPDPによれば、画像表示領域外での「見た目」の不均一さを抑制することで、表示画像全体の輝度バランスを保つようにすることができ、高品質な画像表示が可能なPDPを実現することが可能となる。

【発明を実施するための最良の形態】

【0011】

すなわち、本発明の請求項1に記載の発明は、基板上に走査電極と維持電極とからなる複数の表示電極と、表示電極の間に表示電極と平行にブラックストライプを有するPDPにおいて、基板の一方の縁部には走査電極の電極引出部を有し、基板の他方の縁部には維持電極の電極引出部を有し、走査電極の電極引出部側の画像表示領域外であって、維持電極が形成された延伸方向の端部と、隣接する走査電極間に囲まれた領域において、ブラックストライプと走査電極と維持電極は互いに接触せずに、ブラックストライプの幅が広くなっていることを特徴とするPDPである。

10

【0012】

また、請求項2に記載の発明は、請求項1に記載の発明において、ブラックストライプの幅が広い領域は走査電極が平行に配された領域のみであることを特徴とするものである。

【0013】

以下、本発明の一実施の形態によるPDPについて、図を用いて説明する。

20

【0014】

図1は、本発明の一実施の形態によるPDPの画像表示領域における概略構成を示す断面斜視図である。また、図2は、本発明の一実施の形態によるPDPの電極の配列を模式的に示す平面図である。

【0015】

PDP1は、前面板2と背面板3とを備えており、前面板2は、前面側の、ガラスなどによる透明且つ絶縁性の基板4上に、走査電極5と維持電極6とで対をなすストライプ状の表示電極7が複数形成され、その表示電極7の間に、表示電極7と平行にブラックストライプ8が設けられている。ブラックストライプ8は、画像表示においてコントラストを向上させる目的で形成されている。そしてこの複数の表示電極7を覆うように誘電体層9が形成され、さらにその誘電体層9を覆うように保護膜10が形成されている。

30

【0016】

ここで、走査電極5と維持電極6は、透明電極5a、6aとバス電極5b、6bとを備え、バス電極5b、6bは、外光反射を抑制するため、黒色電極5c、6cと金属を主成分とする低抵抗の金属電極5d、6dとを備える。

【0017】

また、背面板3は、前面板2の基板4に対向配置される基板11と、その上に、表示電極7と交差するように形成したストライプ状のアドレス電極12と、このアドレス電極12を覆うように形成したオーバーコート層13を備える。さらに、このオーバーコート層13上のアドレス電極12間に対応する位置には、アドレス電極12と平行に隔壁14が配置され、この隔壁14間の側面およびオーバーコート層13の表面には蛍光体層15が設けられている。

40

【0018】

そして前面板2と背面板3とは、表示電極7とアドレス電極12とがほぼ直交して交差するように、微小な放電空間を挟んで対向配置されるとともに、周囲が封止され、そして前記放電空間には、ヘリウム、ネオン、アルゴン、キセノンのうちの一種、もしくは少なくとも一種を含む混合ガスが、放電ガスとして封入されている。なお図1は、構造が判りやすいように、前面板2と背面板3とは離れた状態を示している。

【0019】

また、放電空間の、隔壁14によって複数の区画に仕切られ、表示電極7とアドレス電

50

極 1 2 とが交差する位置には放電セル 1 6 が形成される。そして、この放電セル 1 6 が集合して画像表示領域 1 7 が構成される。

【 0 0 2 0 】

ここで、上述の、表示電極 7 間のブラックストライプ 8 の材料は、黒色電極 5 c、6 c と同一の材料を用いれば、同一のプロセスで形成することも可能となり、材料、プロセスの両面からコストダウンを実現できる。

【 0 0 2 1 】

この P D P 1 の電極の配列は、図 2 に模式的に示すように、行方向には、M 行の走査電極 5 (S C N 1 ~ S C N M) と維持電極 6 (S U S 1 ~ S U S M) とが互いに平行に配列され、またこれらと直交して交差するように列方向に N 列のアドレス電極 1 2 (D 1 ~ D N) が配列されており、M 行 × N 列のマトリクスを構成している。そして、走査電極 5 および維持電極 6 からなる表示電極 7 とアドレス電極 1 2 との交差する部分に放電セル 1 6 が形成される。

【 0 0 2 2 】

以上述べたような電極構成の P D P 1 においては、アドレス電極 1 2 と走査電極 5 との間でアドレス放電を発生させるように書き込みパルスを印加した後、走査電極 5 と維持電極 6 との間に、交互に反転する周期的な維持パルスを印加することにより、走査電極 5 と維持電極 6 との間で維持放電を行うことで、所定の表示を行う。

【 0 0 2 3 】

図 3 は、本実施の一実施の形態による P D P 1 を駆動するための表示駆動回路の概略構成を示すブロック図である。図 3 に示すように、図 1 に示す構成の P D P (P D P) 1 に対する表示駆動回路は、アドレスドライバ回路 2 1、スキヤンドライバ回路 2 2、サステインドライバ回路 2 3、放電制御タイミング発生回路 2 4、電源回路 2 6、A / D コンバータ (アナログ・デジタル変換器) 2 7、走査数変換部 2 8、及びサブフィールド変換部 2 9 を備えている。

【 0 0 2 4 】

以下に図 3 に示した表示駆動回路の動作を説明する。まず、映像信号 V D は、A / D コンバータ 2 7 に入力される。また、水平同期信号 H 及び垂直同期信号 V は放電制御タイミング発生回路 2 4、A / D コンバータ 2 7、走査数変換部 2 8、サブフィールド変換部 2 9 に与えられる。A / D コンバータ 2 7 は、映像信号 V D をデジタル信号に変換し、その画像データを走査数変換部 2 8 に与える。

【 0 0 2 5 】

走査数変換部 2 8 は、画像データを P D P 1 の画素数に応じたライン数の画像データに変換し、各ラインごとの画像データをサブフィールド変換部 2 9 に与える。サブフィールド変換部 2 9 は、各ラインごとの画像データの各画素データを複数のサブフィールドに対応する複数のビットに分割し、各サブフィールドごとに各画素データの各ビットをアドレスドライバ回路 2 1 にシリアルに出力する。アドレスドライバ回路 2 1 は、電源回路 2 5 に接続されており、サブフィールド変換部 2 9 から各サブフィールドごとにシリアルに与えられるデータをパラレルデータに変換し、そのパラレルデータに基づいて複数のアドレス電極 1 2 に電圧を供給する。

【 0 0 2 6 】

放電制御タイミング発生回路 2 4 は、水平同期信号 H および垂直同期信号 V を基準として、放電制御タイミング信号 S C、S U を発生し、各々スキヤンドライバ回路 2 2 およびサステインドライバ回路 2 3 に与える。スキヤンドライバ回路 2 2 は、出力回路 2 2 a 及びシフトレジスタ 2 2 b を有する。また、サステインドライバ回路 2 3 は、出力回路 2 3 a 及びシフトレジスタ 2 3 b を有する。これらのスキヤンドライバ回路 2 2 及びサステインドライバ回路 2 3 は共通の電源回路 2 6 に接続されている。

【 0 0 2 7 】

スキヤンドライバ回路 2 2 のシフトレジスタ 2 2 b は、放電制御タイミング発生回路 2 4 から与えられる放電制御タイミング信号 S C を垂直走査方向にシフトしつつ出力回路 2

10

20

30

40

50

2 a に与える。出力回路 2 2 a は、シフトレジスタ 2 2 b から与えられる放電制御タイミング信号 S C に応答して複数の走査電極 5 に順に駆動信号電圧を供給する。

【 0 0 2 8 】

サステインドライバ回路 2 3 のシフトレジスタ 2 3 b は、放電制御タイミング発生回路 2 4 から与えられる放電制御タイミング信号 S U を垂直走査方向にシフトしつつ出力回路 2 3 a に与える。出力回路 2 3 a は、シフトレジスタ 2 3 b から与えられる放電制御タイミング信号 S U に応答して複数の維持電極 6 に順に駆動信号電圧を供給する。

【 0 0 2 9 】

図 4 は、上述した表示駆動回路が P D P 1 に対して印加する駆動信号電圧のタイミングチャートの一例を示す図である。図 4 に示すように、書き込み期間では、全ての維持電極 6 (S U S 1 ~ S U S M) を 0 (V) に保持した後に、第 1 行目の表示する放電セル 1 6 (図 2) に対応する所定のアドレス電極 1 2 (D 1 ~ D N) に正の書き込みパルス電圧 + V w (V) を、第 1 行目の走査電極 5 (S C N 1) に負の走査パルス電圧 - V s (V) をそれぞれに印加すると、所定のアドレス電極 1 2 (D 1 ~ D N) と第 1 行目の走査電極 5 (S C N 1) との交点部において、書き込み放電が起こる。

10

【 0 0 3 0 】

次に、第 2 行目の表示する放電セル 1 6 に対応する所定のアドレス電極 1 2 (D 1 ~ D N) には正の書き込みパルス電圧 + V w (V) を、また第 2 行目の走査電極 5 (S C N 2) には負の走査パルス電圧 - V s (V) を、それぞれに印加すると、所定のアドレス電極 1 2 (D 1 ~ D N) と第 2 行目の走査電極 5 (S C N 2) との交点部において書き込み放電が起こる。

20

【 0 0 3 1 】

同様の動作が順次に行われて、最後に第 M 行目の表示する放電セル 1 6 に対応する所定のアドレス電極 1 2 (D 1 ~ D N) に正の書き込みパルス電圧 + V w (V) を、第 M 行目の走査電極 5 (S C N M) に負の走査パルス電圧 - V s (V) をそれぞれに印加すると、所定のアドレス電極 1 2 (D 1 ~ D N) と第 M 行目の走査電極 5 (S C N M) との交点部において書き込み放電が起こる。

【 0 0 3 2 】

次の維持期間では、全ての走査電極 5 (S C N 1 ~ S C N M) を一旦 0 (V) に保持すると共に、全ての維持電極 6 (S U S 1 ~ S U S M) に負の維持パルス電圧 - V m (V) を印加すると、書き込み放電を起こした前記交点部における走査電極 5 (S C N 1 ~ S C N M) と維持電極 6 (S U S 1 ~ S U S M) との間に維持放電が起こる。次に全ての走査電極 5 (S C N 1 ~ S C N M) と全ての維持電極 6 (S U S 1 ~ S U S M) とに負の維持パルス電圧 - V m (V) を交互に印加することにより、表示する放電セル 1 6 において維持放電が継続して起こる。この維持放電の発光によりパネル表示が行われる。

30

【 0 0 3 3 】

次の消去期間において、全ての走査電極 5 (S C N 1 ~ S C N M) を一旦 0 (V) に保持すると共に、全ての維持電極 6 (S U S 1 ~ S U S M) に消去パルス電圧 - V e (V) を印加すると、消去放電を起こして放電が停止する。

【 0 0 3 4 】

以上の動作により、P D P 1 において、一画面が表示される。

40

【 0 0 3 5 】

図 5 は、上述した P D P (図示せず) と表示駆動回路とにより構成されるプラズマディスプレイ装置 3 0 を背面側から見た際の概略構成を示す図である。図 5 において、スキャンドライバ回路ブロック 3 1 は P D P の走査電極に所定の信号電圧を供給し、サステインドライバ回路ブロック 3 2 は P D P の維持電極に所定の信号電圧を供給し、アドレスドライバ回路ブロック 3 3 は P D P のアドレス電極に所定の信号電圧を供給するものである。スキャンドライバ回路ブロック 3 1、サステインドライバ回路ブロック 3 2 は横方向の左右両端部のそれぞれに配置され、またアドレスドライバ回路ブロック 3 3 は高さ方向の上下両端の少なくとも一方に配置されている。

50

【 0 0 3 6 】

制御回路ブロック 3 4 は、テレビジョンチューナなどの外部機器に接続するための接続ケーブルが着脱可能に接続される入力端子部を備えた入力信号回路ブロック 3 5 から送られてくる映像信号に基づき、画像データを P D P の画素数に応じた画像データ信号に変換してアドレスドライバ回路ブロック 3 3 に供給すると共に、放電制御タイミング信号を発生し、各々スキヤンドライバ回路ブロック 3 1 およびサステインドライバ回路ブロック 3 2 に供給し、階調制御などの表示駆動制御を行うもので、ほぼ中央部に配置されている。

【 0 0 3 7 】

電源ブロック 3 6 は、前述した各回路ブロックに電圧を供給するもので、制御回路ブロック 3 4 と同様、ほぼ中央部に配置され、電源ケーブル（図示せず）が装着されるコネクタ 3 7 を有する電源入力ブロック 3 8 を通して商用電源電圧が供給される。

10

【 0 0 3 8 】

ブラケット 3 9 は、その孔に、据置用のスタンドに取り付けたスタンドポールの先端部を挿入し、ビスなどにより固定することにより、プラズマディスプレイ装置を立てた状態で保持するものである。

【 0 0 3 9 】

F P C 4 0 は、走査電極の電極引出部とスキヤンドライバ回路ブロック 3 1 のプリント配線板とをそれぞれ接続し、F P C 4 1 は、維持電極の電極引出部とサステインドライバ回路ブロック 3 2 のプリント配線板とをそれぞれ接続し、F P C 4 2 は、アドレス電極の電極引出部とアドレスドライバ回路ブロック 3 3 のプリント配線板とを接続するものである。F P C 4 0 ~ 4 2 は、P D P の外周部を跨いで前面側より背面側に 1 8 0 度湾曲させるように引き回して配置している。

20

【 0 0 4 0 】

図 6 は、P D P 1 の外観を概略的に示す平面図であり、図 6 (a)、(b) はそれぞれ P D P 1 を背面側、前面側から見た図である。

【 0 0 4 1 】

図 6 (a) に示すように、前面側の基板 4 の、P D P 1 に対して内側となる面の左右両方の縁部には、例えば右の縁部には表示電極 7 の一方である走査電極 5 (図 2) の電極引出部 5 e が、また左の縁部には表示電極のもう一方である維持電極 6 の電極引出部 6 e が、それぞれ、F P C 4 0 (図 5) のパターンと合致するようにブロック状に形成されている。

30

【 0 0 4 2 】

また、図 6 (b) に示すように、背面側の基板 1 1 の、P D P 1 に対して内側となる面の上下両端部の縁部の少なくとも一方 (図 6 (b) では両方) には、アドレス電極 1 2 の電極引出部 1 2 a が、F P C 4 2 (図 5) のパターンに合致するようにブロック状に形成されている。図 7 に、この P D P 1 に F P C 4 0 ~ 4 2 が接続された状態の概略構成を示す。

【 0 0 4 3 】

次に、走査電極 5 と電極引出部 5 e との間、維持電極 6 と電極引出部 6 e との間、およびアドレス電極 1 2 と電極引出部 1 2 a との間のパターンについて、走査電極 5 を例として図 8 に示す。図 8 に示すように、画像表示領域 1 7 における走査電極 5 と電極引出部 5 e との間は、傾斜部 5 f を介して電氣的につながっている。図示はしないが、維持電極 6 と電極引出部 6 e との間、およびアドレス電極 1 2 と電極引出部 1 2 a との間も、同様に、傾斜部を介して電氣的につながっている。

40

【 0 0 4 4 】

そして、ブラックストライプ 8 は、その伸延方向の画像表示領域 1 7 外において、互いは接触せずにストライプ幅が広がっている幅広部 8 a を有したものとなっている。

【 0 0 4 5 】

ここで、P D P 1 においては、放電セル 1 6 内から発せられた可視光が前面側の基板 4 を透過することで画像が表示されるという形態であることから、基板 4 には高い透明性が

50

求められる。その結果、基板 4 上に形成した表示電極 7 や、対向することで基板 4 に対峙する隔壁 1 4 の頂部等、PDP 1 の内部の構造物が、基板 4 を透して前面側から見えることとなる。

【0046】

ここで、上記のような PDP 1 内部の構造物は、画像表示領域 1 7 内では、表示画像の均一性を乱さないようにとの観点に基づき決定されるパターンで形成されるが、画像表示領域 1 7 外においては、画像表示とは関係ない領域であり、従来、画像表示領域 1 7 外における内部の構造物のパターンまでには上記観点を考慮することはなかった。しかしながら、画像表示領域 1 7 外の領域においても当然、基板 4 上に形成した表示電極 7 である走査電極 5、維持電極 6 のパターンや、基板 4 に対峙する隔壁 1 4 の頂部等、内部の構造物が基板 4 を透して前面側から見えるため、内部の構造物が見える部分と見えない部分、すなわち例えば、図 8 を用いて説明したような傾斜部のパターンがある部分とない部分、また、隔壁 1 4 が対峙する部分とそうでない部分とでは、光の透過および反射に対して異なる特性を示すこととなり、その結果、画像表示領域 1 7 外の巨視的な「見た目」は、この内部の構造物パターンに大きく影響を受ける。

10

【0047】

そして、上下・左右のそれぞれの画像表示領域 1 7 外それぞれにおいて、内部の構造物のパターンがそれぞれ異なる場合、その異なり方の程度によっては、画像表示領域 1 7 外における上下・左右の「見た目」の不均一さが顕著となってしまう場合がある。このような場合、画像表示領域 1 7 において表示される画像自身は良好であっても、画像表示領域 1 7 外での「見た目」の不均一の影響を受けて、表示画像全体の輝度バランスが崩れたように見えてしまい、質の悪い表示画像となってしまいう課題が発生する場合があった。

20

【0048】

しかしながら、本発明の一実施の形態による PDP においては、図 8 に示すようにブラックストライプ 8 の幅広部 8 a を設けている。このことにより、画像表示領域 1 7 外において、PDP 1 の内部の構造物の内部の構造物が見える部分と見えない部分とでの光の透過および反射に対する特性の差が小さくなるようにしており、もって、内部の構造物のパターンが異なる場合であっても巨視的な「見た目」の不均一を抑制することができる。その結果、表示画像全体の輝度バランスが保たれることとなり、高品質な画像表示が可能な PDP を実現することができる。

30

【0049】

図 9 は、画像表示領域 1 7 外における構成の他の一例を概略的に示す図である。これは、図 4 に示したように、維持電極 6 (SUS 1 ~ SUS M) それぞれに印加する駆動電圧は同一であることから、維持電極 6 を、PDP 1 内部の画像表示領域 1 7 外で短絡部 6 g にて電氣的に短絡した上で、電極引出部 6 e に対して傾斜部 6 f を介して電氣的に接続したものである。

【0050】

このような構成の場合には、その画像表示領域 1 7 外の、走査電極 5 側と維持電極 6 側とにおいて、短絡部 6 g の有無という大きな違いがあることから、前に述べたような課題がより顕著となってしまふ。しかしながら、このような場合にも、短絡部 6 g に応じて幅広部 8 a を設けることで、表示画像全体の輝度バランスが保たれた、高品質な画像表示が可能な PDP を実現することができる。

40

【0051】

なお、プラズマディスプレイ装置 3 0 (図 5) は、図 1 0 に示すように、前面側のフロントケース部 4 3 と背面側のバックケース部 4 4 とからなるケース 4 5 の内部に収容されることで表示装置として構成される。そしてフロントケース 4 3 部の前面側にプラズマディスプレイ装置 3 0 の PDP 1 の前面側の周縁部を覆う枠部 4 3 a を備える構成である場合や、前面側に、例えば化粧枠体のような別部材を備える構成とすることにより、幅広部 8 a を形成する領域は、画像表示領域 1 7 外において、枠部 4 3 a または別部材の化粧枠

50

体により覆われない領域とすればよい。

【0052】

また、ブラックストライプ8の材料は、先に述べたように黒色電極5c、6cと同じ材料が用いられる場合が多く、これは例えば、黒色顔料と酸化ルテニウムもしくはルテニウムを含んだ多酸化物であり、電極として使用されることから当然ながら導電性を有する。したがって、ブラックストライプ8の幅広部8aを介して走査電極5どうしが電氣的に短絡することがないように、幅広部8aは、互いには接触しないように設けている。

【0053】

また、電極引出部5e、6eおよび傾斜部5f、6fは、走査電極5および維持電極6と同様、透明電極5a、6aとバス電極5b、6bとを備え、バス電極5b、6bは、外光反射を抑制するため、黒色電極5c、6cと金属を主成分とする低抵抗の金属電極5d、6dとを備えるという構造でも構わないし、いずれかの電極を含む構成であっても構わない。

10

【産業上の利用可能性】

【0054】

以上説明したように本発明のPDPによれば、画像表示領域外での「見た目」の不均一さを抑制することができ、もって表示画像全体の輝度バランスが保たれた、高品質な画像表示が可能なPDPを提供することが可能となる。

【図面の簡単な説明】

【0055】

20

【図1】本発明の一実施の形態によるプラズマディスプレイパネルの画像表示領域における概略構成を示す断面斜視図

【図2】本発明の一実施の形態によるプラズマディスプレイパネルの電極の配列を模式的に示す平面図

【図3】本実施の一実施の形態によるプラズマディスプレイパネルを駆動するための表示駆動回路の概略構成を示すブロック図

【図4】図3に示す表示駆動回路がプラズマディスプレイパネルに対して印加する駆動信号電圧のタイミングチャートの一例を示す図

【図5】プラズマディスプレイ装置を背面側から見た際の概略構成を示す図

【図6】プラズマディスプレイパネルの外観を概略的に示す平面図

30

【図7】プラズマディスプレイパネルにFPCを接続した状態の概略構成を示す図

【図8】画像表示領域の走査電極の電極引出部側の概略構成を示す図

【図9】画像表示領域の走査電極の電極引出部側および維持電極の電極引出部側の概略構成を示す図

【図10】プラズマディスプレイ装置がケースに收容された状態の概略構成を示す斜視図

【符号の説明】

【0056】

5 走査電極

5e 電極引出部

5f 傾斜部

40

6 維持電極

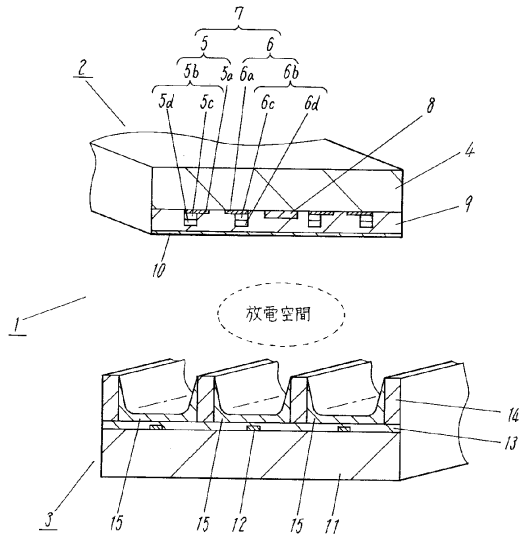
7 表示電極

8 ブラックストライプ

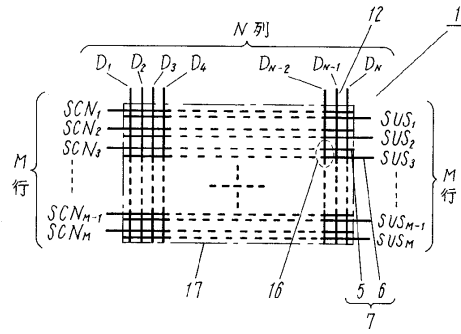
8a 幅広部

17 画像表示領域

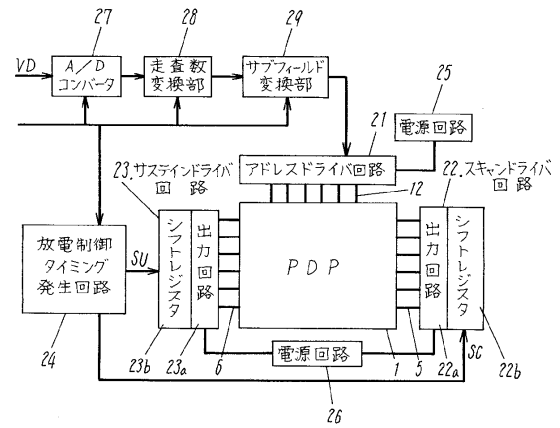
【図1】



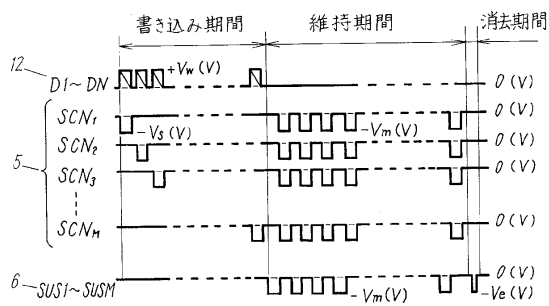
【図2】



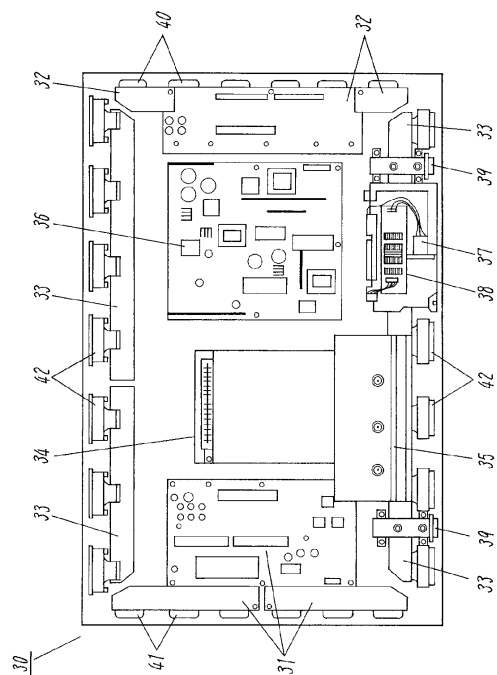
【図3】



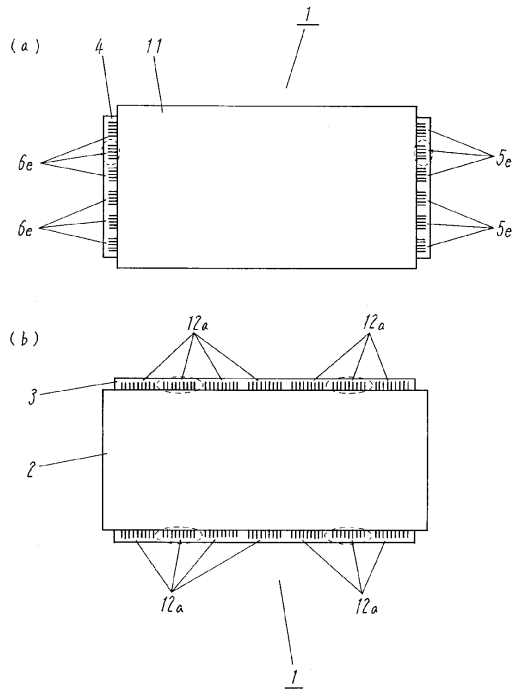
【図4】



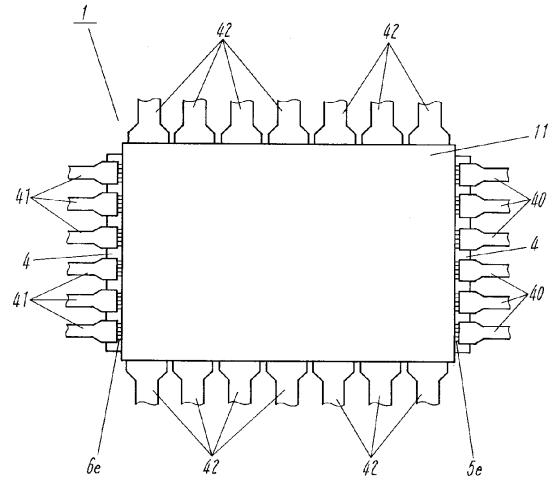
【図5】



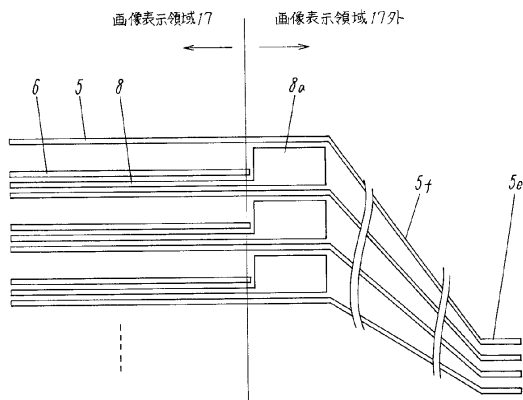
【図6】



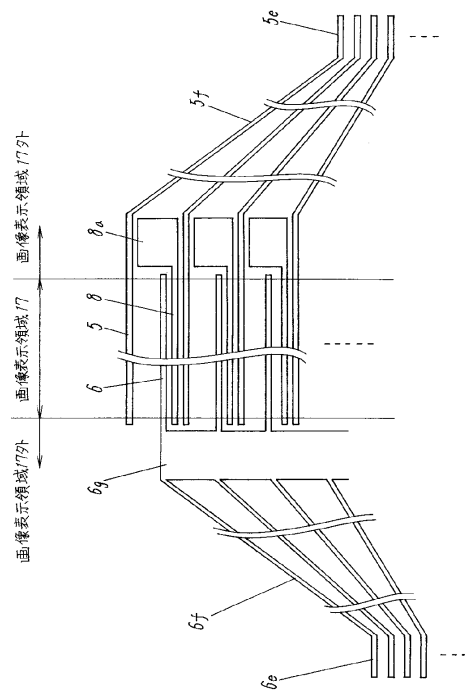
【図7】



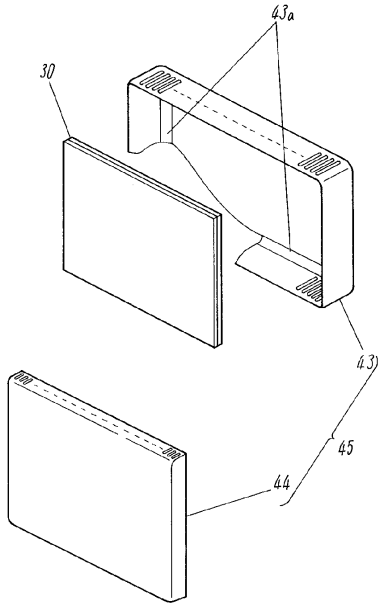
【図8】



【図9】



【 図 10 】



フロントページの続き

(72)発明者 長尾 宣明

大阪府門真市大字門真1006番地 松下電器産業株式会社内

審査官 岡 崎 輝雄

(56)参考文献 特開平10-283940(JP,A)

特開平11-185634(JP,A)

特開平10-069858(JP,A)

特開2000-123741(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01J 11/02