

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2015 年 1 月 8 日 (08.01.2015)



(10) 国际公布号
WO 2015/000248 A1

- (51) 国际专利分类号:
H01L 21/603 (2006.01) G02F 1/1333 (2006.01)
H01L 21/48 (2006.01)
- (21) 国际申请号: PCT/CN2013/087438
- (22) 国际申请日: 2013 年 11 月 19 日 (19.11.2013)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201310279262.1 2013 年 7 月 4 日 (04.07.2013) CN
- (71) 申请人: 北京京东方光电科技有限公司 (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国北京市经济技术开发区西环中路 8 号, Beijing 100176 (CN)。
- (72) 发明人: 权宁万 (KWON, Young Man); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。姜太声 (KANG, Tae Sung); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。李瑞 (LI,

Rui); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市朝阳区北辰东路 8 号汇宾大厦 A0601, Beijing 100101 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH,

[见续页]

(54) Title: CHIP ON GLASS BONDING METHOD AND STRUCTURE

(54) 发明名称: 芯片的邦定方法及芯片邦定结构

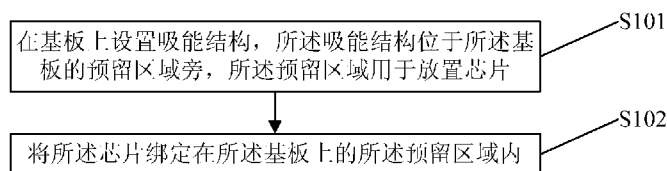


图 1 / FIG. 1

S101 DISPOSING AN ENERGY-ABSORBING STRUCTURE ON A SUBSTRATE, THE ENERGY-ABSORBING STRUCTURE BEING LOCATED ADJACENT TO A RESERVED AREA OF THE SUBSTRATE, THE RESERVED AREA BEING USED TO RECEIVE A CHIP ON GLASS (COG)

S102 BONDING THE COG TO THE RESERVED AREA OF THE SUBSTRATE

(57) Abstract: A chip on glass (COG) bonding method and structure, the bonding method comprising: disposing an energy-absorbing structure (2) on a substrate (1), the energy-absorbing structure (2) being located adjacent to a reserved area (3) of the substrate (1), the reserved area (3) being used to receive a COG (4); and bonding the COG (4) to the reserved area (3) of the substrate (1). The bonding structure comprises the substrate (1) and the COG (4) disposed thereon; the energy-absorbing structure (2) is disposed on two sides of the substrate (1), and is located outside the reserved area (1) of the substrate (1); and the reserved area (1) is provided with the COG (4).

(57) 摘要: 一种芯片的邦定方法以及芯片邦定结构。该邦定方法包括在基板 (1) 上设置吸能结构 (2), 吸能结构 (2) 位于基板 (1) 的预留区域 (3) 旁, 预留区域 (3) 用于设置芯片 (4); 将芯片 (4) 邦定在基板 (1) 上的预留区域 (3) 内。该邦定结构包括基板 (1) 及设置于基板 (1) 上的芯片 (4), 基板 (1) 的两侧设置有吸能结构 (2), 吸能结构 (2) 位于基板 (1) 的预留区域 (1) 外侧, 预留区域 (1) 上设置芯片 (4)。



WO 2015/000248 A1



CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE,
IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,
RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD,
TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

芯片的邦定方法及芯片邦定结构

技术领域

5 本发明的实施例涉及一种芯片的邦定方法及芯片邦定（bonding）结构。

背景技术

为了更好的降低成本，目前小尺寸液晶显示产品基本采用将芯片（Chip On Glass, COG）固定于基板上的芯片邦定工艺方法对液晶显示面板进行驱动，例如为在裸芯片上形成凸点后，在基板上直接与液晶显示屏的引线相连接。

在 COG 邦定工艺过程中，当对 IC 进行热压（主压）时，高温的压头先接触到芯片，通过芯片将热量传导到各向异性导电胶和基板。此时，芯片与基板的温度差异较大，造成两者之间膨胀尺寸有差异。各向异性导电胶固化后，芯片与基板之间的相对位置就固定下来，主压结束后，芯片和基板冷却下来，芯片收缩的尺寸比基板大，使得芯片的两端产生较大的对基板的应力，这样就导致芯片和基板产生翘曲。而芯片和基板产生翘曲会导致芯片剥离、芯片断裂、显示效果明暗不均等不良后果。

目前解决芯片和基板翘曲的问题主要采用低温各向异性导电胶（ACF）产品，但是目前该产品价格昂贵，而且技术不成熟。

发明内容

本发明的实施例提供了一种芯片的邦定方法及芯片邦定结构，能够防止芯片和基板发生翘曲。

25 本发明的一个方面提供了一种芯片的邦定方法，包括：在基板上设置吸能结构，所述吸能结构位于所述基板的预留区域旁，所述预留区域用于放置芯片；将所述芯片邦定在所述基板上的所述预留区域内。

例如，在该方法中，所述吸能结构可以对称位于所述预留区域两侧。

例如，在该方法中，所述吸能结构可以包括凹槽或通孔。

30 例如，在该方法中，所述在基板上设置吸能结构可以包括：通过对所述

基板进行刻蚀，在所述基板上设置吸能结构。

例如，在该方法中，将所述芯片邦定在所述基板上的所述预留区域内之前，还可以包括：在所述预留区域上涂布各向异性导电胶。

本发明的另一个方面还提供一种芯片邦定结构，包括基板及设置于基板上的芯片，该基板的两侧设置有吸能结构，该吸能结构位于所述基板的预留区域外侧，所述预留区域上设置该芯片。

例如，该芯片邦定结构中，所述吸能结构可以对称位于所述预留区域两侧。所述吸能结构可以为在基板上设置的凹槽或通孔。

例如，该芯片邦定结构中，在所述预留区域上涂布有各向异性导电胶，该芯片设置于各向异性导电胶上，通过各向异性导电胶使得芯片和预留区域上设置的金属线导通。

附图说明

为了更清楚地说明本发明实施例的技术方案，下面将对实施例的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本发明的一些实施例，而非对本发明的限制。

图1为本发明实施例中的芯片的邦定方法流程示意图；

图2为本发明实施例中的一种基板结构示意图；

图3为本发明实施例中的一种基板结构示意图；

图4为本发明实施例中的一种基板结构示意图；

图5为本发明实施例中的一种基板结构示意图。

附图标记说明：

1—基板；	2—吸能结构；	3—预留区域；
4—芯片；	5—各向异性导电胶；	6—压头。

具体实施方式

为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例的附图，对本发明实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本发明的一部分实施例，而不是全部的实施例。基于所描述的本发明的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例，都属于本发明保护的范围。

本发明的一个实施例提供一种芯片的邦定方法，如图 1 所示，该用于芯片的邦定方法可以如下进行。

步骤 S101、在基板上设置吸能结构，所述吸能结构位于所述基板的预留区域旁，所述预留区域用于放置芯片。

5 如图 2 所示，基板 1 上设置有吸能结构 2。为了使得吸能结构 2 能够充分吸收芯片的两端对基板 1 的应力，吸能结构 2 可以放置在基板 1 为了放置芯片而预留出来的预留区域 3 旁，二者间隔预定距离 d 。该预定距离 d 可以根据需要确定。吸能结构 2 的尺寸可以根据邦定的温度、基板 1 的厚度和结合的 IC 尺寸确定以获得更好的效果。

10 步骤 S102、将所述芯片邦定在所述基板上的所述预留区域内。

在将所述芯片 4 邦定在所述基板 1 上的所述预留区域 3 之前，还需要在所述预留区域 3 上涂布各向异性导电胶 5。

通常，基板 1 的预留区域位于基板 1 相邻的两个边缘侧，根据不同基板 1 的型号，涂覆的各向异性导电胶 5 的宽度、以及各向异性导电胶 5 与基板 1 边缘之间的距离都有所不同。例如，对于约 64 寸的矩形的基板 1，各向异性导电胶 5 的宽度为 1.0mm，距离基板 1 边缘为 0.5mm；涂覆的各向异性导电胶 5 的厚度可以约为 0.3mm~0.5mm。

各向异性导电胶 5 主要包括树脂黏着剂、导电粒子两大部分。树脂黏着剂的功能除了防湿气、黏着、耐热及绝缘功能外，主要用于将芯片 4 邦定在基板 1 上，固定芯片 4 与基板 1 间电极的相对位置，并提供压迫力量以维持电极与导电粒子间的接触面积。例如，导电粒子可以是金属颗粒或表面包覆例如碳的树脂颗粒。

之后，在邦定芯片 4 到基板 1 的预留区域 3 的过程中，进行主压时，高温的压头 6 先接触到芯片 4，通过芯片 4 将热量传导到各向异性导电胶 5 和基板 1。此时，受到材料限制，基板 1 的延展性没有芯片 4 好，造成基板 1 和芯片 4 之间膨胀尺寸有差异。各向异性导电胶 5 固化后，芯片 4 与基板 1 之间的相对位置就固定下来，主压结束后，芯片 4 和基板 1 冷却下来，芯片 4 收缩的尺寸比基板 1 大，使得芯片 4 的两端产生较大的对基板 1 的应力。基板 1 上的吸能结构 2 能够吸收芯片 4 对基板 1 产生的应力，防止芯片 4 和基板 1 产生翘曲，进而防止芯片 4 剥离、芯片 4 断裂、显示效果明暗不均等

不良后果的产生。

在本实施例的技术方案中，提供了一种芯片的邦定方法，通过在基板上设置位于放置芯片的预留区域旁的吸能结构，吸能结构能够吸收芯片在冷却过程中对基板所产生的应力，使得冷却结束后芯片和基板都较为平整，防止芯片和基板产生翘曲，进而防止芯片剥离、芯片断裂、显示效果明暗不均等不良后果的产生。

进一步的，通常芯片 4 对基板 1 的应力位于芯片 4 的彼此相对的两端，为了使得吸能结构 2 能够更好地吸收芯片 4 对基板 1 的应力，优选的，如图 1 或 2 所示，吸能结构 2 对称位于所述预留区域 3 两侧。

如图 3 或 4 所示，吸能结构 2 可设置为在基板 1 设置芯片的表面中的凹槽，例如截面为梯形的凹槽，凹槽的截面也可设置为矩形、半圆形等，所述凹槽的尺寸、形状等都可根据实际情况设置。如图 2 所示，例如设置为凹槽的吸能结构 2 的平面图形可以为矩形，也可以其他形状，例如三角形、椭圆形、波浪形、不规则图形等。

另外，如图 5 所示，吸能结构 2 也可以为通孔或其他结构，例如圆形或矩形的通孔，本发明实施例对此不进行限制。

当吸能结构 2 为凹槽或通孔时，可以通过对所述基板 1 进行刻蚀，在所述基板 1 上设置合适的吸能结构 2。如图 4 所示，吸能结构 2 为凹槽，该凹槽形成在基板 1 与芯片 4 相同一侧，也可以形成在基板 1 与芯片 4 相反一侧。

在本发明的实施例中，基板 1 可为玻璃基板、石英基板等。

本发明的实施例还提供一种芯片邦定结构，包括基板 1 及设置于基板 1 上的芯片 4，该基板 1 的两侧设置有吸能结构 2，该吸能结构 2 位于所述基板的预留区域 3 外侧，所述预留区域 3 上设置该芯片 4。

进一步的，所述吸能结构 2 例如对称地位于所述预留区域 3 两侧。所述吸能结构 2 例如为在基板 1 上设置的凹槽或通孔。在所述预留区域 3 上涂布有各向异性导电胶 5，该芯片 4 设置于各向异性导电胶 5 上，通过各向异性导电胶 5 使得芯片 4 和预留区域 3 上设置的金属线导通。

以上所述仅是本发明的示范性实施方式，而非用于限制本发明的保护范围，本发明的保护范围由所附的权利要求确定。

权利要求书

1、一种芯片的邦定方法，包括：

5 在基板上设置吸能结构，所述吸能结构位于所述基板的预留区域旁，所述预留区域用于设置芯片；

将所述芯片邦定在所述基板上的所述预留区域内。

2、根据权利要求1所述的芯片的邦定方法，其中，所述吸能结构位于所述基板的预留区域旁包括：

所述吸能结构对称位于所述预留区域两侧。

10 3、根据权利要求1或2所述的芯片的邦定方法，其中，所述吸能结构为凹槽或通孔。

4、根据权利要求3所述的芯片的邦定方法，其中，所述在基板上设置吸能结构包括：

通过对所述基板进行刻蚀，在所述基板上设置吸能结构。

15 5、根据权利要求1-4任一所述的芯片的邦定方法，其中，所述将所述芯片邦定在所述基板上的所述预留区域内之前，还包括：

在所述预留区域上涂布各向异性导电胶。

20 6、一种芯片邦定结构，包括基板及设置于基板上的芯片，该基板的两侧设置有吸能结构，该吸能结构位于所述基板的预留区域外侧，所述预留区域上设置该芯片。

7、根据权利要求6所述的芯片邦定结构，其中，所述吸能结构对称位于所述预留区域两侧。

8、根据权利要求6或7所述的芯片邦定结构，其中，所述吸能结构为在基板上设置的凹槽或通孔。

25 9、根据权利要求6-8任一所述的芯片邦定结构，其中，在所述预留区域上涂布有各向异性导电胶，所述芯片设置于各向异性导电胶上，通过各向异性导电胶使得芯片和预留区域上设置的金属线导通。

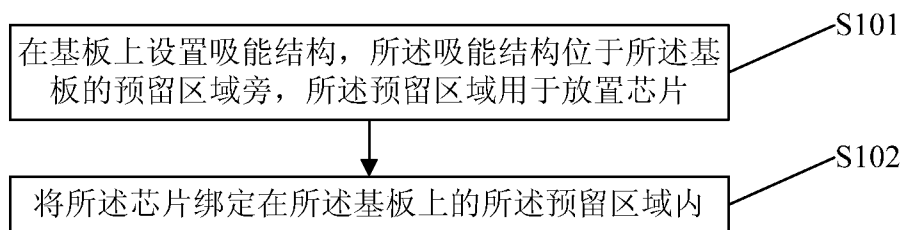


图 1

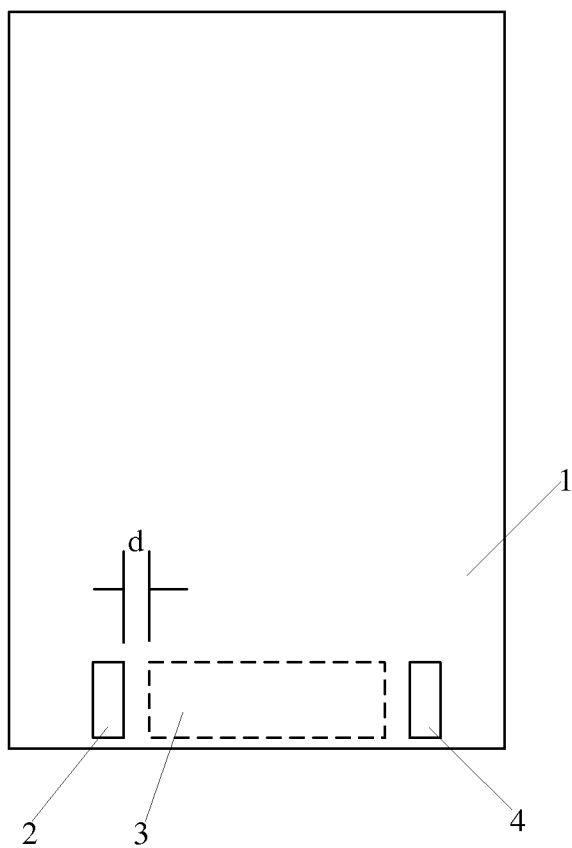


图 2

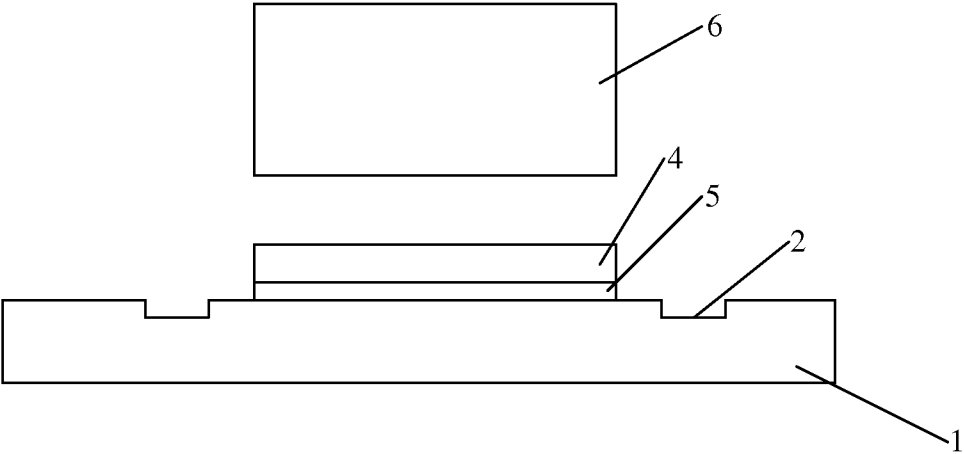


图 3

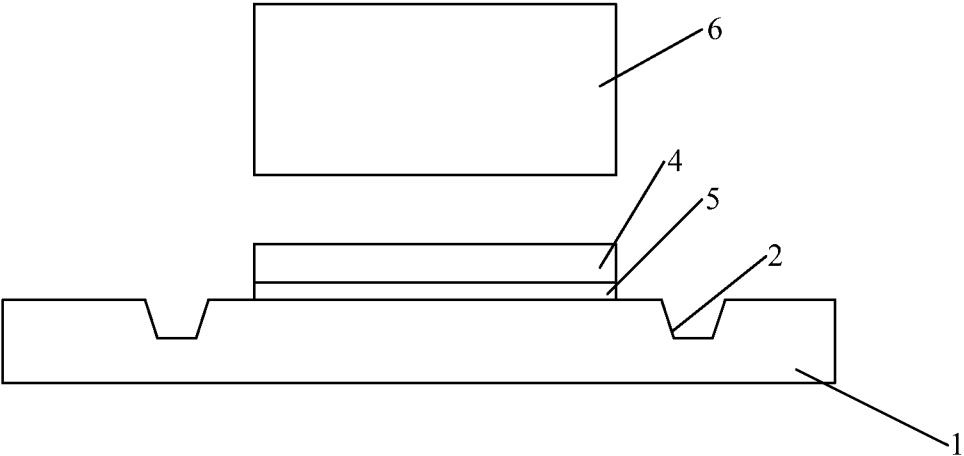


图 4

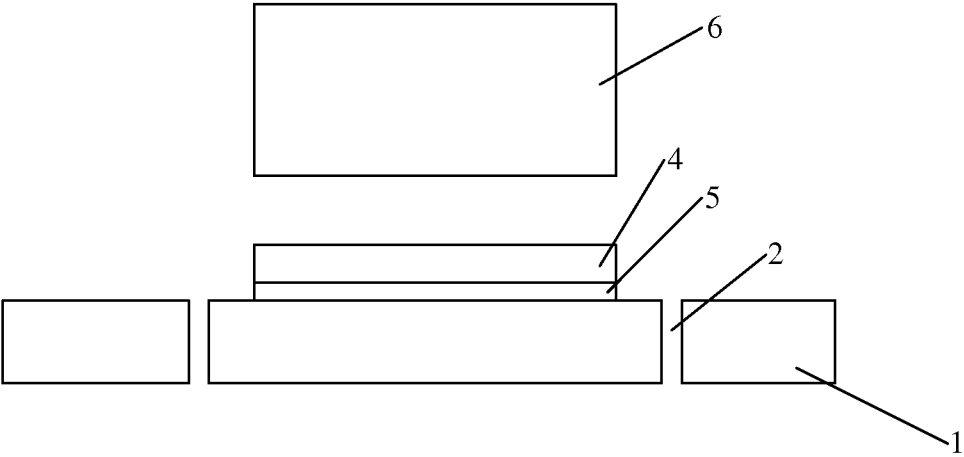


图 5

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2013/087438

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/603 (2006.01) i; H01L 21/48 (2006.01) i; G02F 1/1333 (2006.01) i
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L/-; G02F/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CPRS, CNABS, CNKI, VEN: bond, bind, concave, hole, groove, trench, ACF, anisotropic conductive film, mounting area, reserved area, outer side, strain, stress, wrap, energy absorption, chip, split, hot press

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 103325702 A (BEIJING BOE OPTOELECTRONIC CO., LTD.) 25 September 2013 (25.09.2013) claims 1-9	1-9
X	JP 2004-266016 A (SEIKO EPSON CORP.) 24 September 2004 (24.09.2004) description, paragraphs [0020]-[0034], figures 1-3	1-9
Y	JP 2004-266016 A (SEIKO EPSON CORP.) 24 September 2004 (24.09.2004) description, paragraphs [0020]-[0034], figures 1-3	4, 5, 9
X	JP 2000-82868 A (SONY CORP.) 21 March 2000 (21.03.2000) description, paragraphs [0023]-[0041], figures 1-4	1-3, 6-8
Y	JP 2000-82868 A (SONY CORP.) 21 March 2000 (21.03.2000) description, paragraphs [0023]-[0041], figures 1-4	4, 5, 9
X	CN 202102196 U (SHENZHEN HUAXING OPTOELECTRONICS TECHNOLOGY) 04 January 2012 (04.01.2012) the whole document	1, 3

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 25 March 2014	Date of mailing of the international search report 3 June 2014
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer WANG, Xingyan Telephone No. (86-10) 62411588

INTERNATIONAL SEARCH REPORTInternational application No.
PCT/CN2013/087438

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2004-289083 A (MATSUSHITA DENKI SANGYO KK) 14 October 2004 (14.10.2004) the whole document	1-3, 6-8
X	CN 101578695 B (MATSUSHITA ELECTRIC IND CO., LTD.) 13 June 2012 (13.06.2012) the whole document	1-3, 6-8

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2013/087438

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 202102196 U	04 January 2012	US 2012306047 A1	12 June 2012
		WO 2012167472 A1	13 December 2012
JP 2004-289083 A	14 October 2004	JP 4100213 B2	11 June 2008
CN 101578695 B	13 June 2012	CN 101578695 A	11 November 2009
		JP 5039058 B2	03 October 2012
		WO 2008078746 A1	03 July 2008
		US 2010025847 A1	04 February 2010
		JP 2008078746 S	30 April 2010
		US 8110933 B2	07 February 2012
CN 103325702 A	25 September 2013	None	
JP 2004-266016 A	24 September 2004	None	
JP 2000-82868 A	21 March 2000	None	

国际检索报告

国际申请号

PCT/CN2013/087438

A. 主题的分类

H01L 21/603(2006.01)i; H01L 21/48(2006.01)i; G02F 1/1333(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L/-; G02F/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CPRS, CNABS, CNKI, VEN: 键合、热压、绑定、邦定、凹、槽、孔、翘曲、断裂、芯片、晶片、元件、吸能、应力;
bond, bind, concave, hole, groove, trench, ACF, anisotropic conductive film, mounting area, reserved
area, outer side, strain, stress, wrap

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 103325702 A (北京京东方光电科技有限公司) 2013年 9月 25日 (2013 - 09 - 25) 权利要求1-9	1-9
X	JP 2004-266016 A (SEIKO EPSON CORP) 2004年 9月 24日 (2004 - 09 - 24) 说明书第20-34段, 图1-3	1-9
Y	JP 2004-266016 A (SEIKO EPSON CORP) 2004年 9月 24日 (2004 - 09 - 24) 说明书第20-34段, 图1-3	4-5、9
X	JP 2000-82868 A (SONY CORP) 2000年 3月 21日 (2000 - 03 - 21) 说明书第23-41段, 图1-4	1-3、6-8
Y	JP 2000-82868 A (SONY CORP) 2000年 3月 21日 (2000 - 03 - 21) 说明书第23-41段, 图1-4	4-5、9
X	CN 202102196 U (深圳市华星光电技术有限公司) 2012年 1月 04日 (2012 - 01 - 04) 全文	1、3

☒ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2014年 3月 25日

国际检索报告邮寄日期

2014年 6月 03日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
北京市海淀区蓟门桥西土城路6号
100088 中国

传真号 (86-10)62019451

受权官员

王兴妍

电话号码 (86-10)62411588

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	JP 2004-289083 A (MATSUSHITA DENKI SANGYO KK) 2004年 10月 14日 (2004 - 10 - 14) 全文	1-3、6-8
X	CN 101578695 B (松下电器产业株式会社) 2012年 6月 13日 (2012 - 06 - 13) 全文	1-3、6-8

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2013/087438

检索报告引用的专利文件	公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN 202102196 U	2012年 1月 04日	WO 2012167472 A1	2012年 12月 13日
		US 2012306047 A1	2012年 12月 06日
JP 2004-289083 A	2004年 10月 14日	JP 4100213 B2	2008年 6月 11日
CN 101578695 B	2012年 6月 13日	CN 101578695 A	2009年 11月 11日
		JP 5039058 B2	2012年 10月 03日
		WO 2008078746 A1	2008年 7月 03日
		US 2010025847 A1	2010年 2月 04日
		US 8110933 B2	2012年 2月 07日
CN 103325702 A	2013年 9月 25日	无	
JP 2004-266016 A	2004年 9月 24日	无	
JP 2000-82868 A	2000年 3月 21日	无	

表 PCT/ISA/210 (同族专利附件) (2009年7月)