

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H05K 3/44 (2006.01)

H01L 21/48 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200710152582.5

[43] 公开日 2008年4月30日

[11] 公开号 CN 101170878A

[22] 申请日 2007.10.12

[21] 申请号 200710152582.5

[30] 优先权

[32] 2006.10.27 [33] KR [31] 10-2006-0104893

[71] 申请人 三星电机株式会社

地址 韩国京畿道

[72] 发明人 金智恩 姜明杉 朴正现 郑会构

崔宗奎 朴贞雨 金尚德

[74] 专利代理机构 北京康信知识产权代理有限公司

代理人 章社杲 吴贵明

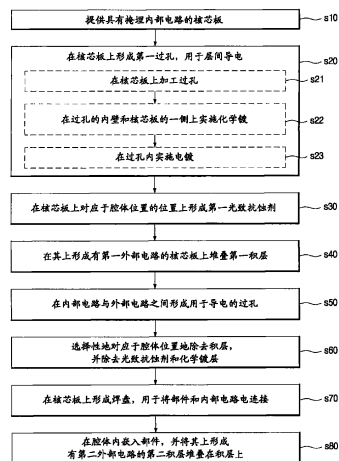
权利要求书 3 页 说明书 10 页 附图 18 页

[54] 发明名称

制造印刷电路板的方法

[57] 摘要

本发明公开了一种制造印刷电路板的方法，其中形成腔体，用于嵌入部件，该方法包括：提供其中掩埋有内部电路的核芯板；在核芯板上形成第一过孔，用于层间导电；在核芯板上的对应于腔体位置的位置上选择性地形成第一光致抗蚀剂；将其上形成有第一外部电路的第一积层堆叠在核芯板上；以及选择性地对应于腔体位置地除去第一积层并除去第一光致抗蚀剂。使用该方法，由于腔体的厚度公差可通过控制光致抗蚀剂的厚度而获得，并且板的整体厚度可通过控制腔体的高度而被控制，因此可以以更大精度地制造板。



1. 一种制造印刷电路板的方法,所述印刷电路板中形成有用于嵌入部件的腔体,所述方法包括:
 - 提供其中掩埋有内部电路的核芯板;
 - 在所述核芯板中形成第一过孔,用于层间导电;
 - 在所述核芯板上与所述腔体的位置对应的位置处选择性地形成第一光致抗蚀剂;
 - 在所述核芯板上堆叠第一积层,所述第一积层具有形成于其上的第一外部电路; 以及
 - 在对应于所述腔体的所述位置选择性地除去所述第一积层并除去所述第一光致抗蚀剂。
2. 根据权利要求1所述的方法,在除去所述第一积层和所述第一光致抗蚀剂之后,进一步包括:
 - 在所述核芯板上形成焊盘,所述焊盘被构造成将所述部件和所述内部电路电连接。
3. 根据权利要求2所述的方法,其中,形成所述焊盘的步骤包括:
 - 在所述内部电路的表面上选择性地实施镀金。
4. 根据权利要求1所述的方法,其中,提供所述核芯板的步骤包括:
 - 在载体上堆叠种子层;
 - 在所述种子层上形成凹版图案,所述凹版图案与所述内部电路相对应; 以及

在所述凹版图案内填充导电材料。

5. 根据权利要求4所述的方法，其中，形成所述凹版图案的步骤包括：

在所述种子层上堆叠感光膜；以及

通过在所述感光膜上选择性实施曝光和显影而形成第二光致抗蚀剂作为对应于所述凹版图案的凸版图案。

6. 根据权利要求5所述的方法，在形成所述第二光致抗蚀剂之后，进一步包括：

除去所述第二光致抗蚀剂；以及

通过将所述种子层压到绝缘板上而将填充在所述凹版图案中的导电材料转移到所述绝缘板内。

7. 根据权利要求1所述的方法，其中，形成所述第一过孔的步骤包括：

在所述核芯板中加工过孔；

在所述过孔的内壁上以及在所述核芯板的其上形成有所述第一光致抗蚀剂的一侧上实施化学镀；以及

在所述过孔内实施电镀。

8. 根据权利要求7所述的方法，在选择性形成所述第一光致抗蚀剂之后，进一步包括：

在所述核芯板上实施闪速蚀刻。

9. 根据权利要求8所述的方法，在除去所述第一积层和所述第一光致抗蚀剂之后，进一步包括：

除去介于所述第一光致抗蚀剂与所述核芯板之间的化学镀层。

10. 根据权利要求1所述的方法,其中,选择性形成所述第一光致抗蚀剂的步骤包括:

在所述核芯板上堆叠感光膜; 以及

在所述感光膜上选择性地实施曝光和显影。

11. 根据权利要求1所述的方法,在堆叠所述第一积层之后,进一步包括:

在所述第一积层中形成第二过孔,以使所述内部电路和所述第一外部电路电连接。

12. 根据权利要求1所述的方法,其中,除去所述第一积层和所述第一光致抗蚀剂的步骤包括:

通过加工所述第一积层以使对应于所述腔体的位置可被曝光而曝光所述第一光致抗蚀剂; 以及

除去所述第一光致抗蚀剂。

13. 根据权利要求1所述的方法,在除去所述第一积层和所述第一光致抗蚀剂之后,进一步包括:

在所述腔体内嵌入部件并在所述第一积层上堆叠第二积层,其中所述第二积层具有形成于其上的第二外部电路。

制造印刷电路板的方法

相关申请的交叉参考

本申请要求于 2006 年 10 月 27 日向韩国知识产权局提交的第 10-2006-0104893 号韩国专利申请的权益，其全部内容结合于此作为参考。

技术领域

本发明涉及一种制造印刷电路板的方法。

背景技术

随着电子工业的发展，对具有更多功能性的更小电子产品的需求日益增长，具体地，需要降低装配在移动终端中的各种部件的厚度，以减少其整体厚度。并且，随着在移动通信领域中提供的服务种类的快速增加，各种电子部件被安装在例如移动电话等的移动终端中。

因此，响应向更多功能性和更小尺寸发展的这些趋势，使用所谓的“IC-堆叠”产品成为主流，其中多个部件堆叠在一个封装件中。最近，已经生产出这样的“封装堆叠的”产品，即，其中具有一个或多个嵌入部件的多个封装板被堆叠在一起。

在根据相关技术的嵌入部件印刷电路板的情况下，IC 嵌入到核芯板的表面，并且形成与 IC 的电极（Cu 凸块）连接的过孔，以便

电连接板的 IC 和电路图案。然而，这样的相关技术在加工待嵌入 IC 的空间的腔体时缺少精度，并且使得腔体厚度的公差 (tolerance) 可导致印刷电路板整体厚度的增加。

发明内容

本发明的一个方面是提供一种制造印刷电路板的方法，其中，在采用掩埋图案 (buried pattern) 制造多层印刷电路板的过程中，利用光致抗蚀剂来保持腔体空间，可以高精度地降低板的厚度。

本发明的一个方面提供了一种制造印刷电路板的方法，其中形成有腔体，用于嵌入部件。该方法包括：提供其中掩埋有内部电路的核芯板；在核芯板中形成第一过孔，用于层间导电；在核芯板对应于腔体位置的位置处选择性地形成第一光致抗蚀剂；将其上形成有第一外部电路的第一积层 (build-up layer) 堆叠在核芯板上；以及选择性地除去对应于腔体位置的第一积层并除去第一光致抗蚀剂。

在除去第一积层和第一光致抗蚀剂之后，可以另外地实施在核芯板上形成焊盘 (bonding pad) 的操作，其中，焊盘将部件和内部电路电连接。可以通过在内部电路的表面上选择性地实施电镀金来形成焊盘。

准备核芯板的操作可以包括在载体 (carrier) 上堆叠种子层 (seed layer)；在种子层中形成对应于内部电路的凹版图案；以及在凹版图案中填充导电材料。这里，形成凹版图案的操作可以包括在种子层上堆叠感光膜以及通过在感光膜上选择性地实施曝光和显影而使第二光致抗蚀剂形成为对应于凹版图案的凸版图案。

而且，该方法可以进一步包括，在形成第二光致抗蚀剂之后，除去该第二光致抗蚀剂并通过将种子层压到绝缘板上而将填充到凹版图案内的导电材料转录（transcribe）到该绝缘板内。

形成第一过孔的操作可以如下完成：在核芯板内加工过孔，在过孔的内壁上以及在核芯板的其上形成有第一光致抗蚀剂的一侧上实施化学镀（electroless plating），并且在过孔内实施电镀。

并且，在选择性地形成第一光致抗蚀剂之后，可以另外地包括在核芯板上实施闪速蚀刻（flash etching）的操作，并且随后可以进一步包括除去介于第一光致抗蚀剂与核芯板之间的化学镀层的操作。

选择性地形成第一光致抗蚀剂的操作可以包括在核芯板上堆叠感光膜以及在该感光膜上选择性地实施曝光和显影，同时该方法可以进一步包括，在堆叠第一积层之后，在该第一积层中形成第二过孔，使得内部电路和第一外部电路电连接。

除去第一积层和第一光致抗蚀剂的过程可以如下进行：通过对第一积层进行加工以使对应于腔体的位置可以被曝光从而可以曝光第一光致抗蚀剂并除去第一光致抗蚀剂。

另外，在除去第一积层和第一光致抗蚀剂之后，该方法可以进一步包括在腔体内嵌入部件以及在第一积层上堆叠其中形成有第二外部电路的第二积层。

本发明的其它方面和优点将在以下描述中部分地阐述，并且部分通过该描述而显而易见，或者可以通过实施本发明而获知。

附图说明

图 1 是图解说明根据本发明具体实施方式的制造印刷电路板的方法的流程图；

图 2 是根据本发明具体实施方式制造的印刷电路板的剖视图；

图 3A 和图 3B 示出了图解说明根据本发明具体实施方式的制造印刷电路板的方法的流程图；

图 4A、图 4B 以及图 4C 示出了图解说明根据本发明具体实施方式的制造印刷电路板的方法的流程图；

图 5A 和图 5B 示出了图解说明根据本发明具体实施方式的制造印刷电路板的方法的流程图；

图 6A、图 6B、图 6C、6D 以及图 6E 示出了图解说明根据本发明具体实施方式的制造印刷电路板的方法的流程图；

图 7A、图 7B 以及图 7C 示出了图解说明根据本发明具体实施方式的制造印刷电路板的方法的流程图；

图 8 是图解说明嵌入在图 2 的印刷电路板中的部件的剖视图。

具体实施方式

下面将参照附图更详细地描述根据本发明某些具体实施方式的制造印刷电路板的方法，其中与图号无关，以相同附图标记表示那些相同或类似的部件，并且省略多余的解释。

图 1 是图解说明根据本发明具体实施方式的制造印刷电路板的方法的流程图；图 2 是根据本发明具体实施方式制造的印刷电路板的剖视图；而图 3A 和图 3B，图 4A 至图 4C，图 5A 和图 5B，图 6A 至图 6E，以及图 7A 至图 7C 示出了图解说明根据本发明具体实施方式的制造印刷电路板的方法的流程图。图 8 是图解说明嵌入在图 2 的印刷电路板中的部件的剖视图。

在附图中示出了载体 **10a**、**10b**，种子层 **20a**、**20b**，光致抗蚀剂 **30a**、**30b**、**60**，内部电路 **40a**、**40b**，过孔 **42**、**46**，绝缘板 **50**，阻焊剂 (solder resist) **70**，腔体 **80**，焊盘 **90**，部件 **95**、以及电极 **97**。

操作步骤 **s10** 为提供其中掩埋有内部电路 **40a**、**40b** 的核芯板。下面将更详细地描述形成具有掩埋的内部电路 **40a**、**40b** 的核芯板的一种方法。

首先，种子层 **20a**、**20b** 可以堆叠在载体 **10a**、**10b** 上。种子层 **20a**、**20b** 可以由铜材料制成，并且可以通过实施化学镀而被堆叠在载体 **10a**、**10b** 上。当然，可以改变种子层 **20a**、**20b** 的材料和形成方法。

可以将感光膜堆叠到种子层 **20a**、**20b** 上，然后可以实施曝光和显影工艺。以这种方式，光致抗蚀剂 **30a**、**30b** 可以形成在种子层 **20a**、**20b** 上 (参见图 3A)，并且使用光致抗蚀剂 **30a**、**30b**，可以形成对应于内部电路 **40a**、**40b** 的凹版图案 **32a** 和 **32b**。

然后，导电材料可以填充到凹版图案 **32a**、**32b** 内。导电材料可以通过电镀填充在凹版图案 **32a**、**32b** 内。在使用铜材料作为种子层 **20a**、**20b** 的情况下，铜也可以用作导电材料。

当作为在凹版图案 **32a**、**32b** 内填充导电材料的方法而在本具体实施方式中出现电镀时，应当理解，这可以根据设计要求进行变化。由此填充在凹版图案 **32a**、**32b** 内的导电材料可以随后用作内部电路 **40a**、**40b**。

在用导电材料填充凹版图案 **32a**、**32b** 之后，光致抗蚀剂 **30a**、**30b** 可以被去除，以完成用于将导电材料转移（transcribe）到绝缘板 **50** 内的准备（参见图 3B）。

接着，如图 4A，在使载体 **10a**、**10b** 与定位在其间的绝缘板 **50** 对准之后，如图 4B 所示，可以将载体 **10a**、**10b** 和绝缘板 **50** 压（compress）在一起。这样的压缩可导致内部电路 **40a**、**40b** 掩埋在绝缘板 **50** 内。

随后，为了在绝缘板 **50** 内仅保存内部电路 **40a**、**40b**，如图 4C 所示，可以除去载体 **10a**、**10b** 和种子层 **20a**、**20b**。如上所述，如果种子层 **20a**、**20b** 由铜材料形成，则种子层 **20a**、**20b** 可以通过蚀刻去除。

通过上述步骤，可以提供其中掩埋有内部电路 **40a**、**40b** 的核芯板。

操作步骤 **s20** 为在核芯板内形成过孔 **42**，用于层间传导。即，可以形成过孔 **42**，以使掩埋在核芯板任一侧的内部电路 **40a**、**40b** 可以彼此电连接。下面将更详细地描述形成过孔 **42** 的一种方法。

首先，如图 5A 所示，可以加工过孔 **42'**（操作 **s21**）。加工过孔 **42'** 的步骤可以通过诸如激光钻孔的方法来实现，虽然显而易见，也可以使用各种其它方法。

可以在核芯板的一侧（包括加工的过孔 **42'**的内壁）上实施化学镀（s22）。通过化学镀形成的化学镀层 **44**、**44'**可以用作种子层，用来利用导电材料填充过孔 **42'**，并且也可提供加工腔体 **80** 时存在的公差，这将随后进行描述。

为了用导电材料填充加工的过孔 **42'**以形成过孔 **42**，可以在过孔 **42'**内实施电镀（操作 s23）。该过程可以如下完成：在核心上形成光致抗蚀剂（未示出），其中仅有对应于过孔 **42'**的位置被选择性地开口，然后实施电镀。

当电镀完成时，可以实施闪速蚀刻，以使表面变平，然后可以除去光致抗蚀剂（未示出）。以这种方式，如图 5B 所示，可以在核芯板上形成过孔 **42**。

操作步骤 s30 为在核芯板上的与待形成有腔体 **80** 的位置相对应的位置上形成光致抗蚀剂 **60**。形成光致抗蚀剂 **60** 可以如下完成：在核芯板上堆叠感光膜并选择性地曝光感光膜的对应于其中待形成有腔体 **80** 的位置的部分，然后显影。随后，可以再次实施闪速蚀刻以弄平表面。

通过这些操作，如图 6A 所示，利用化学镀层 **44** 的用来形成过孔 **42** 部分 **44'**被露出在光致抗蚀剂 **60** 与核芯板之间，光致抗蚀剂 **60** 可以在核芯板上形成于待形成有腔体 **80** 的位置。

即，由于在形成过孔 **42** 之后实施闪速蚀刻，因此化学镀层的没有被光致抗蚀剂 **60** 覆盖的区域被除去，同时化学镀层 **44'**的被光致抗蚀剂 **60** 覆盖的区域没有被除去。

操作步骤 s40 为在核芯板上堆叠其中形成有外部电路 **40c**、**40d** 的积层。这可以用来形成多层印刷电路板。形成积层的步骤可根据用于形成核芯板的上述方法来完成。

换句话说，积层也可通过以下方法来形成，即，在载体上对应于外部电路 **40c**、**40d** 而形成凹版图案，在凹版图案中填充导电材料，将在凹版图案中形成的导电材料转移到绝缘板上（参见图 6B），去除载体 **10c**、**10d**（参见图 6C），随后去除种子层 **20c**、**20d**（参见图 6D）。因为该细节可以与形成核芯板的方法相同或者相似，因此将不再进一步详细描述。

操作步骤 s50 为在内部电路 **40a**、**40b** 与外部电路 **40c**、**40d** 之间形成用于导电的过孔 **46**。过孔 **46** 可以在积层中形成，以使内部电路 **40a**、**40b** 和外部电路 **40c**、**40d** 可互相交换（exchange）电子信号。在积层中形成的过孔 **46** 可以通过与上面描述的用于在核芯板内形成过孔 **42** 相同的方法来形成。

虽然在图 6A 至图 6E 中没有示出用于形成过孔 **46** 的步骤，但这些步骤与上述的步骤相同，因此，为了更好的理解，以下的描述将涉及图 5A 和图 5B。

因此，过孔（未示出）可以首先通过诸如激光钻孔的方法来加工，并且可在加工的过孔（未示出）中实施化学镀，之后可在过孔（未示出）中实施电镀，以形成积层。在完成电镀之后，可以实施闪速蚀刻，如上所述，用于弄平表面。

在实施闪速蚀刻之后，可以去除为实施化学镀而形成的种子层（未示出），然后施加阻焊剂 **70**，如图 6D 所示，以保护在积层中形成的外部电路 **40c**、**40d**。这里，阻焊剂 **70** 可以施加在将在下面描述的操作 s60 中被加工的区域之外的区域中。

操作 s60 步骤为选择性对应于腔体 **80** 位置地除去积层，然后除去光致抗蚀剂 **60** 和化学镀层 **44'**。

为了更加具体，积层可以沿着 Z 轴在其中待嵌入有部件 **95** 的位置处被加工，以曝光在核芯板的表面上形成的光致抗蚀剂 **60**（参见图 7A），曝光的光致抗蚀剂 **60** 可以被剥离和去除，然后可以除去介于光致抗蚀剂 **60** 与核芯板之间的化学镀层 **44'**，使得核芯板被曝光（参见图 7B），从而可以形成腔体 **80**。

在沿着 Z 轴加工积层以形成腔体 **80** 的过程中，光致抗蚀剂 **60** 和化学镀层 **44'** 允许加工公差，以便可以获得更高精度的精度。

操作步骤 s70 可以包括在核芯板上形成焊盘 **90**，以使部件 **95** 与内部电路 **40a** 电连接。这在将部件结合在腔体 **80** 内之前形成焊盘 **90**。

如图 7C 所示，焊盘 **90** 可以形成在掩埋于核芯板的内部电路 **40a**、**40b** 的预定位置，并且可以有利地由电导率大于内部电路 **40a**、**40b** 的电导率的材料制成。

例如，如果内部电路 **40a**、**40b** 由铜材料制成，则焊盘 **90** 可以由金材料制成。因此，焊盘 **90** 可通过在内部电路 **40a**、**40b** 的预定位置上利用金实施电镀而形成。

操作步骤 s80 可以包括在腔体内嵌入部件 **95**，以及将其上形成有第二外部电路的第二积层堆叠在积层上。这可以制造具有嵌入部件 **95** 的多层印刷电路板，并且如图 8 所示，通过在腔体内嵌入部件 **95**，可以制造薄的 PoP（堆叠封装（Package on Package））板。

形成具有第二外部电路（未示出）的第二积层（未示出）的方法可以与上面描述的用于形成积层或核芯板的方法相同或者类似，这里将不再对其进行详细描述。

根据如上面描述的本发明的某些具体实施方式，板可以以更高的精度被制造，这是因为通过控制光致抗蚀剂的厚度可获得腔体厚度公差，并且通过控制腔体高度可控制板的整体厚度。

并且，由于外部电路和核芯板可通过采用在绝缘材料中掩埋电路图案的掩埋图案方法而形成，因此板可以以更小的厚度和更大的刚度制成，其中嵌入部件的翘曲较小且板表面弯曲较小，这使得该板比传统板具有更大的平度。

而且，由于部件可以嵌入在核芯板的表面，因此在嵌入部件的过程中可以不需要另外的载体件。

虽然已经参照具体的具体实施方式详细地描述了本发明的精神，但这些具体实施方式仅用于举例说明目的并且不限制本发明。本领域技术人员应当理解，在不背离本发明的精神和范围的情况下，可以对这些具体实施方式进行变化或更改。

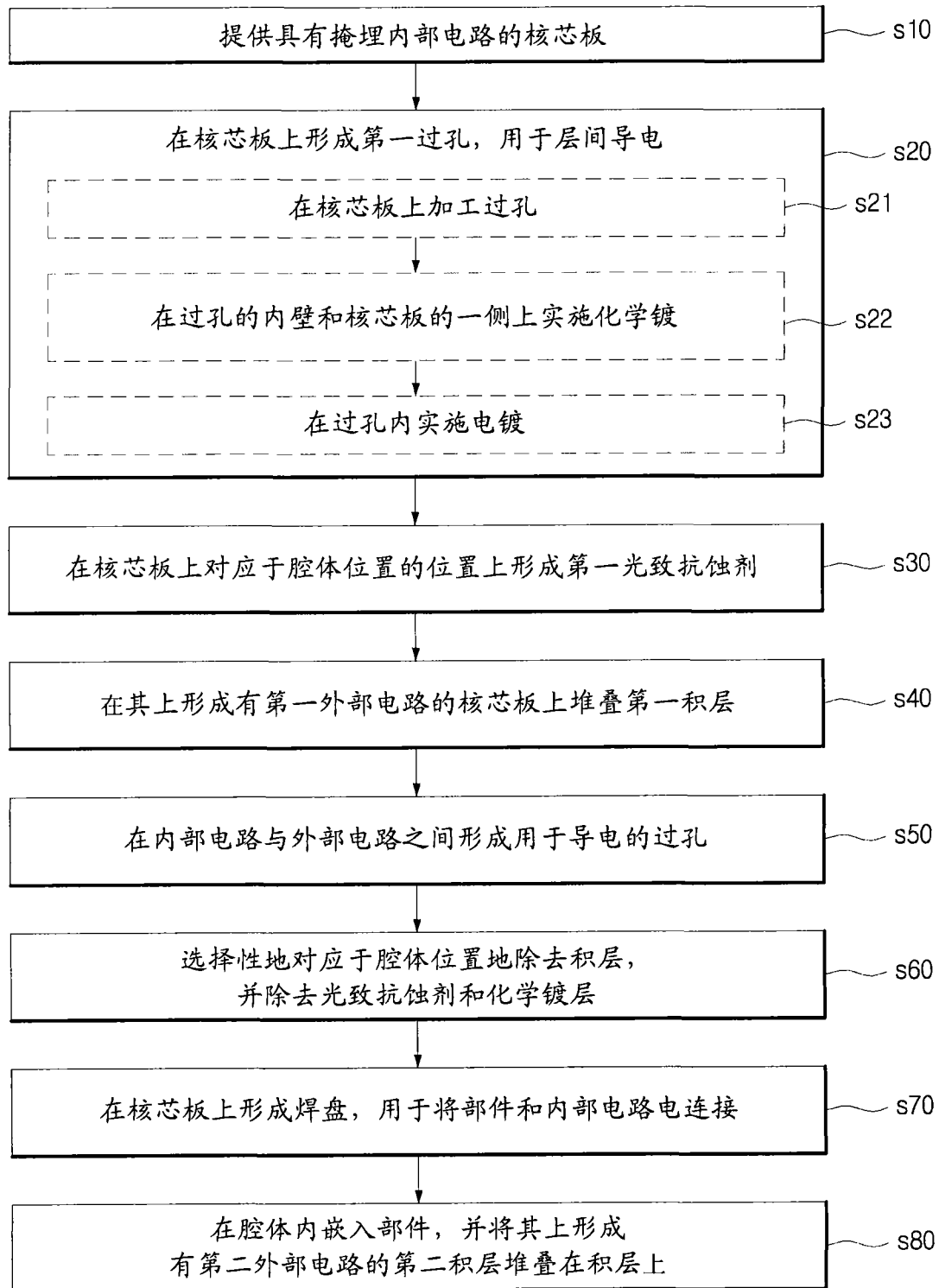


图 1

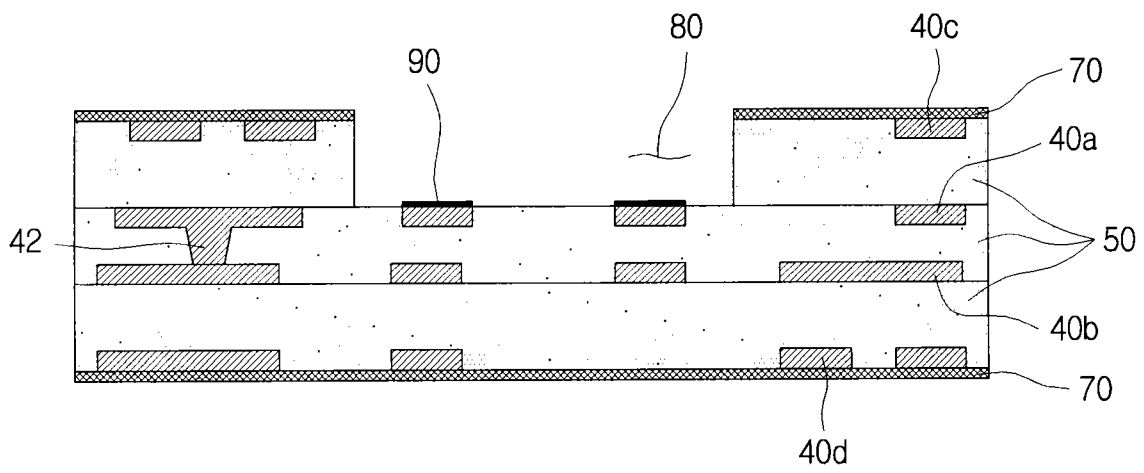


图 2

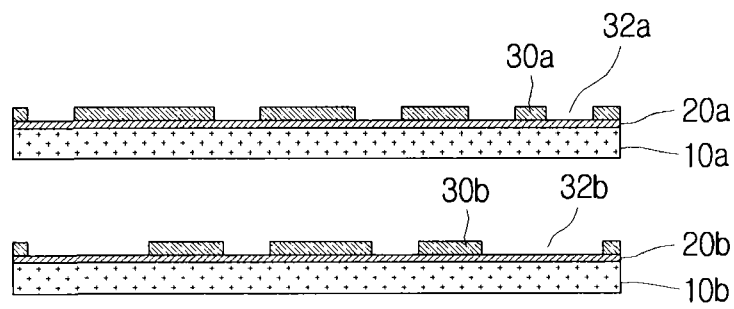


图 3A

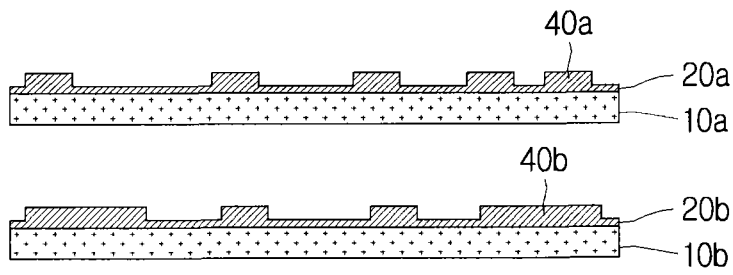


图 3B

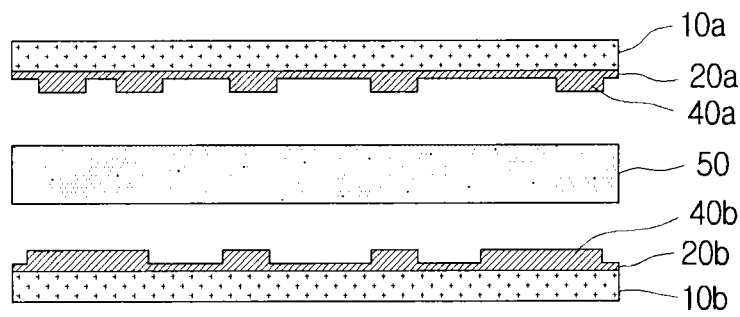


图 4A

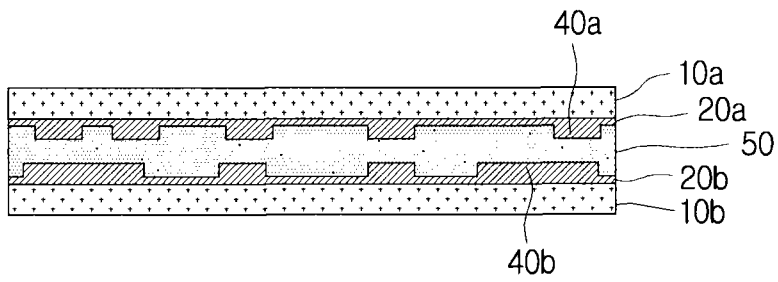


图 4B

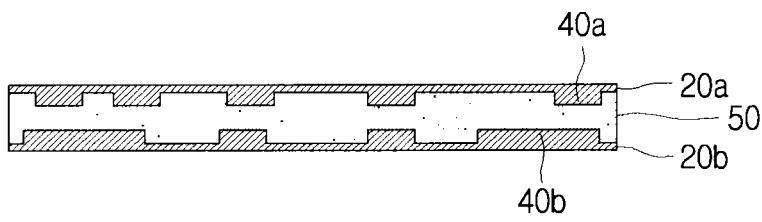


图 4C

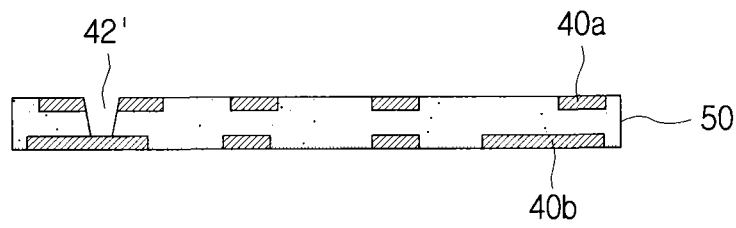


图 5A

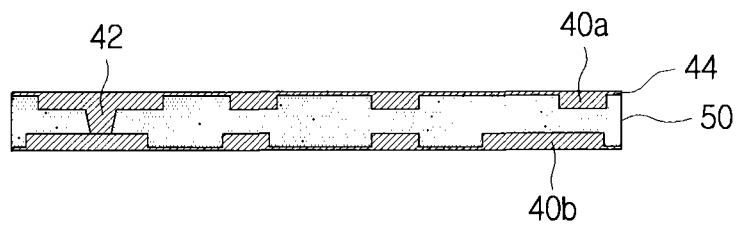


图 5B

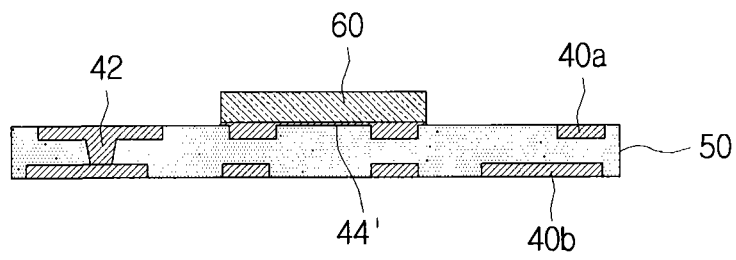


图 6A

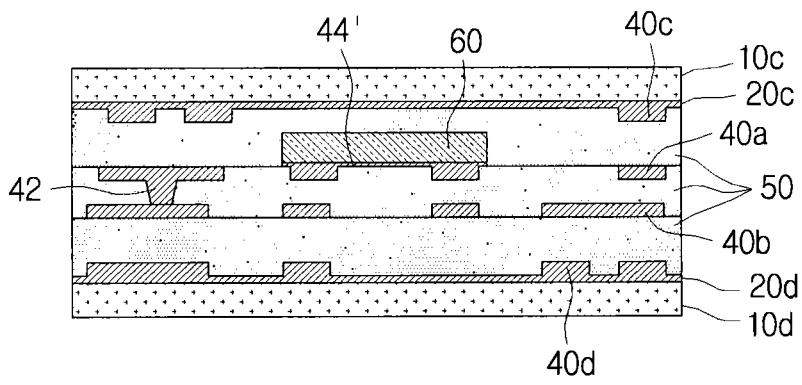


图 6B

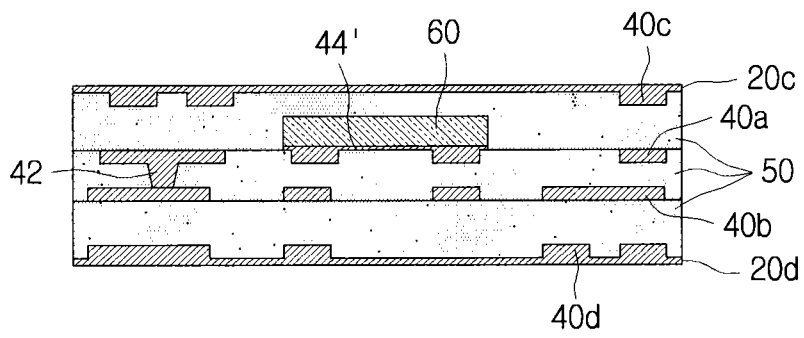


图 6C

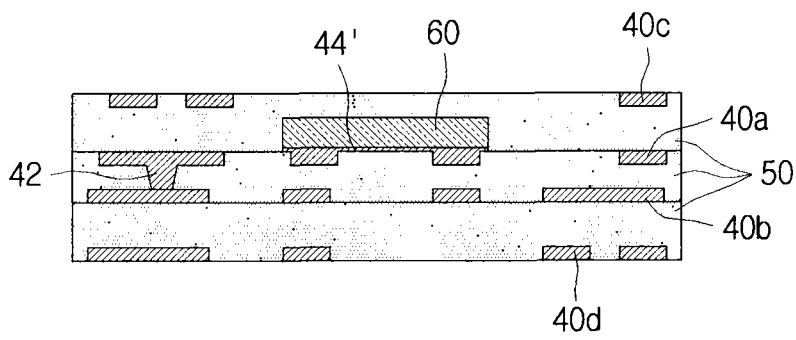


图 6D

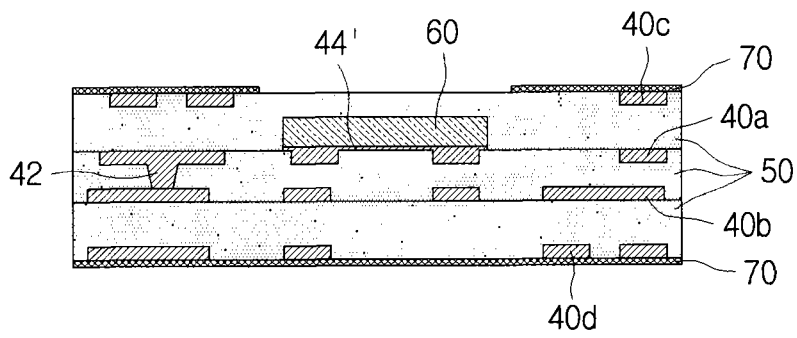


图 6E

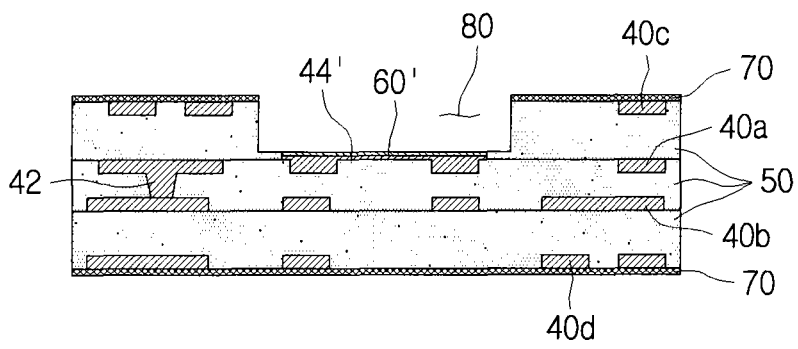


图 7A

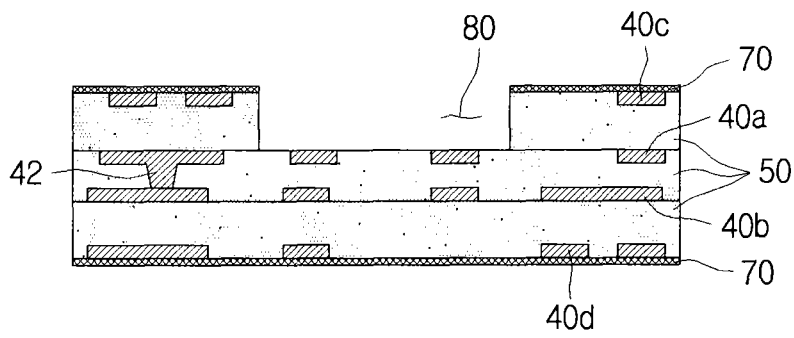


图 7B

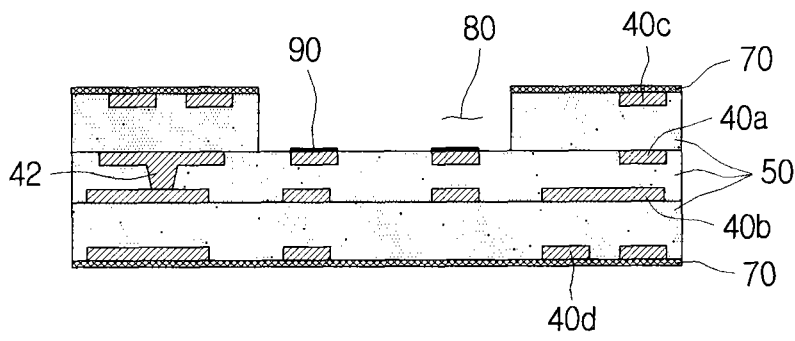


图 7C

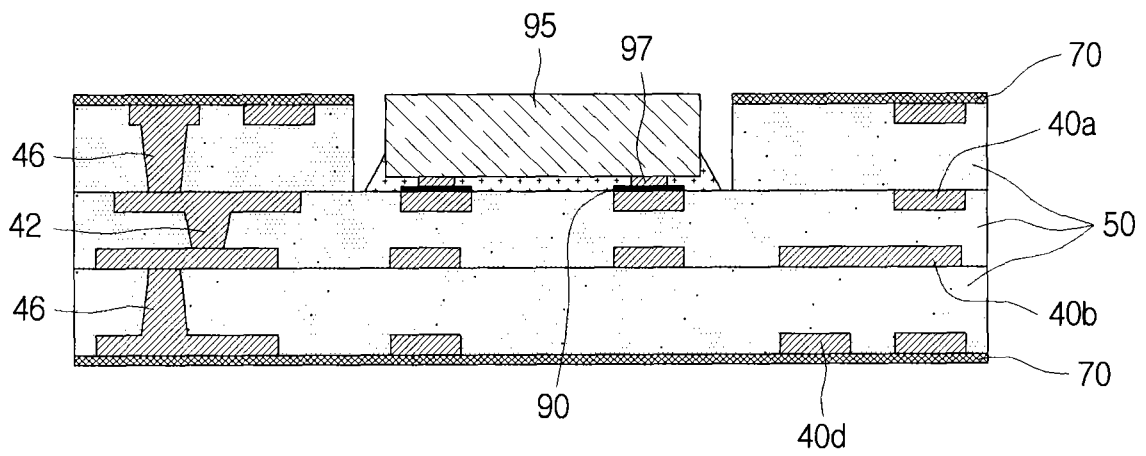


图 8