(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2020년01월22일
(11) 등록번호 10-2069416
(24) 등록일자 2020년01월16일

(51) 국제특허분류(Int. Cl.)
*H04N 19/30* (2014.01) *H04N 19/146* (2014.01)
*H04N 19/184* (2014.01) *H04N 19/44* (2014.01)
*H04N 19/463* (2014.01) *H04N 19/513* (2014.01)
*H04N 19/597* (2014.01) *H04N 19/70* (2014.01)
(52) CPC특허분류
*H04N 19/30* (2015.01)
*H04N 19/146* (2015.01)
(21) 출원번호 10-2016-7035221
(22) 출원일자(국제) 2015년06월19일
심사청구일자 2019년06월20일
(85) 번역문제출일자 2016년12월15일
(65) 공개번호 10-2017-0020785
(43) 공개일자 2017년02월24일
(86) 국제출원번호 PCT/US2015/036611
(87) 국제공개번호 WO 2015/196031
국제공개일자 2015년12월23일
(30) 우선권주장
62/015,285 2014년06월20일 미국(US)
14/743,434 2015년06월18일 미국(US)

(56) 선행기술조사문헌
B. Choi, et al. MV-HEVC/SHVC HLS: Decoded picture buffer signalling. JCT-VC of ITU-T and ISO/IEC. JCTVC-P0069 Ver.2, Jan. 7, 2014, pp.1-12
G. Tech, et al. MV-HEVC Draft Text 8. JCT-3V of ITU-T and ISO/IEC. JCT3V-H1002 Ver.5, Jun. 3, 2014, pp.1-148
Y-K. Wang, et al. MV-HEVC/SHVC HLS: Miscellaneous cleanups. JCT-VC of ITU-T and ISO/IEC. JCTVC-R0227 Ver.2, Jul. 10, 2014, pp.1-8

(73) 특허권자
**퀄컴 인코포레이티드**
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
(72) 발명자
**왕 예-쿠이**
미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775
**헨드리 프누**
미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775
**라마수브라모니안 아다르쉬 크리쉬난**
미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775
(74) 대리인
**특허법인코리아나**

전체 청구항 수 : 총 30 항 심사관 : 이상래

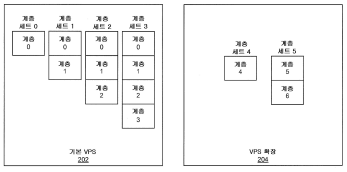
(54) 발명의 명칭 **파라미터 세트에서의 계층 세트들에 대한 정보를 시그널링하기 위한 시스템들 및 방법들**

## (57) 요 약

비디오 데이터를 인코딩하고 디코딩하기 위한 기법들 및 시스템들이 제공된다. 예를 들어, 비디오 데이터를 디코딩하는 방법은 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 포함하는 인코딩된 비디오 비트스트림을 획득하는 단계를 포함한다. 계층 세트 및 추가적인 계층 세트의 각각은 하나 이상의 계층들을

(뒷면에 계속)

## 대 표 도



포함한다. 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 하나 이상의 계층 세트들은 비디오 파라미터 세트의 기본 파트에서 정의되고, 하나 이상의 추가적인 계층 세트들은 비디오 파라미터 세트의 확장 파트에서 정의된다. 방법은 비디오 파라미터 세트로부터의 하나 이상의 신택스 엘리먼트들을 디코딩하는 단계를 더 포함한다. 하나 이상의 신택스 엘리먼트들은 비디오 파라미터 세트의 기본 파트에서 정의된 하나 이상의 계층 세트들에 대한, 그리고 비디오 파라미터 세트의 확장 파트에서 정의된 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함한다.

(52) CPC특허분류
*H04N 19/184* (2015.01)
*H04N 19/44* (2015.01)
*H04N 19/463* (2015.01)
*H04N 19/513* (2015.01)
*H04N 19/597* (2015.01)
*H04N 19/70* (2015.01)

# 명 세 서

## 청구범위

### 청구항 1

비디오 데이터를 디코딩하는 방법으로서,

하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 포함하는 인코딩된 비디오 비트스트림을 획득하는 단계로서, 상기 하나 이상의 계층 세트들로부터의 계층 세트는 기본 계층을 포함하는 하나 이상의 계층들을 포함하고, 상기 하나 이상의 추가적인 계층 세트들로부터의 추가적인 계층 세트는 기본 계층을 포함하지 않는 하나 이상의 계층들을 포함하며, 상기 인코딩된 비디오 비트스트림은 상기 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함하고, 상기 하나 이상의 계층 세트들은 상기 비디오 파라미터 세트의 기본 파트에서 정의되고, 상기 하나 이상의 추가적인 계층 세트들은 상기 비디오 파라미터 세트의 확장 파트에서 정의되는, 상기 인코딩된 비디오 비트스트림을 획득하는 단계; 및

상기 비디오 파라미터 세트로부터의 하나 이상의 신택스 엘리먼트들을 디코딩하는 단계로서, 상기 하나 이상의 신택스 엘리먼트들은 상기 비디오 파라미터 세트의 상기 기본 파트에서 정의된 상기 하나 이상의 계층 세트들에 대한, 그리고 상기 비디오 파라미터 세트의 상기 확장 파트에서 정의된 상기 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함하며, 상기 하나 이상의 계층 세트들에 대한 및 상기 하나 이상의 추가적인 계층 세트들에 대한 상기 레이트 정보는 상기 비디오 파라미터 세트에서의 변수에 기초하여 디코딩되고, 상기 변수는 상기 비디오 파라미터 세트의 상기 기본 파트와 상기 비디오 파라미터 세트의 상기 확장 파트에서 시그널링된 계층 세트들의 총 수를 표시하는, 상기 하나 이상의 신택스 엘리먼트들을 디코딩하는 단계를 포함하는, 비디오 데이터를 디코딩하는 방법.

### 청구항 2

제 1 항에 있어서,

상기 하나 이상의 신택스 엘리먼트들은 상기 하나 이상의 계층 세트들 및 상기 하나 이상의 추가적인 계층 세트들의 각각의 상이한 계층 세트에 대하여 상이한 레이트 정보를 포함하는, 비디오 데이터를 디코딩하는 방법.

### 청구항 3

제 1 항에 있어서,

상기 레이트 정보는 비트 레이트 정보를 포함하는, 비디오 데이터를 디코딩하는 방법.

### 청구항 4

제 1 항에 있어서,

상기 레이트 정보는 픽처 레이트 정보를 포함하는, 비디오 데이터를 디코딩하는 방법.

### 청구항 5

제 1 항에 있어서,

상기 비디오 파라미터 세트에서의 상기 하나 이상의 신택스 엘리먼트들은 플래그를 포함하고, 상기 플래그는 비트 레이트 정보가 추가적인 계층 세트에 대하여 이용가능한지 여부를 표시하는, 비디오 데이터를 디코딩하는 방법.

### 청구항 6

제 1 항에 있어서,

상기 비디오 파라미터 세트에서의 상기 하나 이상의 신택스 엘리먼트들은 플래그를 포함하고, 상기 플래그는 픽처 레이트 정보가 추가적인 계층 세트에 대하여 이용가능한지 여부를 표시하는, 비디오 데이터를 디코딩하는 방

법.

**청구항 7**

제 1 항에 있어서,

상기 비디오 파라미터 세트에서의 상기 하나 이상의 신택스 엘리먼트들은 신택스 엘리먼트를 포함하고, 상기 신택스 엘리먼트는 추가적인 계층 세트에 대한 평균 비트 레이트를 표시하는, 비디오 데이터를 디코딩하는 방법.

**청구항 8**

제 1 항에 있어서,

상기 비디오 파라미터 세트에서의 상기 하나 이상의 신택스 엘리먼트들은 신택스 엘리먼트를 포함하고, 상기 신택스 엘리먼트는 추가적인 계층 세트에 대한 최대 비트 레이트를 표시하는, 비디오 데이터를 디코딩하는 방법.

**청구항 9**

제 1 항에 있어서,

상기 비디오 파라미터 세트에서의 상기 하나 이상의 신택스 엘리먼트들은 신택스 엘리먼트를 포함하고, 상기 신택스 엘리먼트는 추가적인 계층 세트가 일정한 픽처 레이트를 가지는지 여부를 표시하는, 비디오 데이터를 디코딩하는 방법.

**청구항 10**

제 1 항에 있어서,

상기 비디오 파라미터 세트에서의 상기 하나 이상의 신택스 엘리먼트들은 신택스 엘리먼트를 포함하고, 상기 신택스 엘리먼트는 추가적인 계층 세트에 대한 평균 픽처 레이트를 표시하는, 비디오 데이터를 디코딩하는 방법.

**청구항 11**

제 1 항에 있어서,

상기 비디오 파라미터 세트에서의 상기 하나 이상의 신택스 엘리먼트들은 플래그를 포함하고, 상기 플래그는 추가적인 계층 세트에서의 계층이 출력 계층 세트의 타겟 출력 계층인지 여부를 표시하는, 비디오 데이터를 디코딩하는 방법.

**청구항 12**

제 1 항에 있어서,

상기 방법은 무선 통신 디바이스 상에서 실행가능하고,

상기 무선 통신 디바이스는,

상기 비디오 데이터를 저장하도록 구성된 메모리;

상기 메모리 내에 저장된 상기 비디오 데이터를 프로세싱하기 위한 명령들을 실행하도록 구성된 프로세서; 및

상기 인코딩된 비디오 비트스트림을 수신하도록 구성된 수신기

를 포함하는, 비디오 데이터를 디코딩하는 방법.

**청구항 13**

제 12 항에 있어서,

상기 무선 통신 디바이스는 셀룰러 전화이고, 상기 인코딩된 비디오 비트스트림은 셀룰러 통신 표준에 따라 변조되는, 비디오 데이터를 디코딩하는 방법.

**청구항 14**

비디오 데이터를 저장하도록 구성된 메모리; 및

프로세서를 포함하고,

상기 프로세서는,

하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 포함하는 인코딩된 비디오 비트스트림을 획득하는 것으로서, 상기 하나 이상의 계층 세트들로부터의 계층 세트는 기본 계층을 포함하는 하나 이상의 계층들을 포함하고, 상기 하나 이상의 추가적인 계층 세트들로부터의 추가적인 계층 세트는 기본 계층을 포함하지 않는 하나 이상의 계층들을 포함하며, 상기 인코딩된 비디오 비트스트림은 상기 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함하고, 상기 하나 이상의 계층 세트들은 상기 비디오 파라미터 세트의 기본 파트에서 정의되고, 상기 하나 이상의 추가적인 계층 세트들은 상기 비디오 파라미터 세트의 확장 파트에서 정의되는, 상기 인코딩된 비디오 비트스트림을 획득하고; 그리고

상기 비디오 파라미터 세트로부터의 하나 이상의 신택스 엘리먼트들을 디코딩하는 것으로서, 상기 하나 이상의 신택스 엘리먼트들은 상기 비디오 파라미터 세트의 상기 기본 파트에서 정의된 상기 하나 이상의 계층 세트들에 대한, 그리고 상기 비디오 파라미터 세트의 상기 확장 파트에서 정의된 상기 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함하며, 상기 하나 이상의 계층 세트들에 대한 및 상기 하나 이상의 추가적인 계층 세트들에 대한 상기 레이트 정보는 상기 비디오 파라미터 세트에서의 변수에 기초하여 디코딩되고, 상기 변수는 상기 비디오 파라미터 세트의 상기 기본 파트와 상기 비디오 파라미터 세트의 상기 확장 파트에서 시그널링된 계층 세트들의 총 수를 표시하는, 상기 하나 이상의 신택스 엘리먼트들을 디코딩하도록

구성되는, 장치.

**청구항 15**

제 14 항에 있어서,

상기 하나 이상의 신택스 엘리먼트들은 상기 하나 이상의 계층 세트들 및 상기 하나 이상의 추가적인 계층 세트들의 각각의 상이한 계층 세트에 대하여 상이한 레이트 정보를 포함하는, 장치.

**청구항 16**

제 14 항에 있어서,

상기 레이트 정보는 비트 레이트 정보를 포함하는, 장치.

**청구항 17**

제 14 항에 있어서,

상기 레이트 정보는 픽처 레이트 정보를 포함하는, 장치.

**청구항 18**

제 14 항에 있어서,

상기 비디오 파라미터 세트에서의 상기 하나 이상의 신택스 엘리먼트들은 플래그를 포함하고, 상기 플래그는 비트 레이트 정보가 추가적인 계층 세트에 대하여 이용가능한지 여부를 표시하는, 장치.

**청구항 19**

제 14 항에 있어서,

상기 비디오 파라미터 세트에서의 상기 하나 이상의 신택스 엘리먼트들은 플래그를 포함하고, 상기 플래그는 픽처 레이트 정보가 추가적인 계층 세트에 대하여 이용가능한지 여부를 표시하는, 장치.

**청구항 20**

제 14 항에 있어서,

상기 비디오 파라미터 세트에서의 상기 하나 이상의 신택스 엘리먼트들은 신택스 엘리먼트를 포함하고, 상기 신

택스 엘리먼트는 추가적인 계층 세트에 대한 평균 비트 레이트를 표시하는, 장치.

**청구항 21**

제 14 항에 있어서,

상기 비디오 파라미터 세트에서의 상기 하나 이상의 신택스 엘리먼트들은 신택스 엘리먼트를 포함하고, 상기 신택스 엘리먼트는 추가적인 계층 세트에 대한 최대 비트 레이트를 표시하는, 장치.

**청구항 22**

제 14 항에 있어서,

상기 비디오 파라미터 세트에서의 상기 하나 이상의 신택스 엘리먼트들은 신택스 엘리먼트를 포함하고, 상기 신택스 엘리먼트는 추가적인 계층 세트가 일정한 픽처 레이트를 가지는지 여부를 표시하는, 장치.

**청구항 23**

제 14 항에 있어서,

상기 비디오 파라미터 세트에서의 상기 하나 이상의 신택스 엘리먼트들은 신택스 엘리먼트를 포함하고, 상기 신택스 엘리먼트는 추가적인 계층 세트에 대한 평균 픽처 레이트를 표시하는, 장치.

**청구항 24**

제 14 항에 있어서,

상기 비디오 파라미터 세트에서의 상기 하나 이상의 신택스 엘리먼트들은 플래그를 포함하고, 상기 플래그는 추가적인 계층 세트에서의 계층이 출력 계층 세트의 타겟 출력 계층인지 여부를 표시하는, 장치.

**청구항 25**

명령들을 저장한 비일시적 컴퓨터 판독가능 저장 매체로서,

상기 명령들은, 프로세서에 의해 실행될 경우,

하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 포함하는 인코딩된 비디오 비트스트림을 획득하는 단계로서, 상기 하나 이상의 계층 세트들로부터의 계층 세트는 기본 계층을 포함하는 하나 이상의 계층들을 포함하고, 상기 하나 이상의 추가적인 계층 세트들로부터의 추가적인 계층 세트는 기본 계층을 포함하지 않는 하나 이상의 계층들을 포함하며, 상기 인코딩된 비디오 비트스트림은 상기 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함하고, 상기 하나 이상의 계층 세트들은 상기 비디오 파라미터 세트의 기본 파트에서 정의되고, 상기 하나 이상의 추가적인 계층 세트들은 상기 비디오 파라미터 세트의 확장 파트에서 정의되는, 상기 인코딩된 비디오 비트스트림을 획득하는 단계; 및

상기 비디오 파라미터 세트로부터의 하나 이상의 신택스 엘리먼트들을 디코딩하는 단계로서, 상기 하나 이상의 신택스 엘리먼트들은 상기 비디오 파라미터 세트의 상기 기본 파트에서 정의된 상기 하나 이상의 계층 세트들에 대한, 그리고 상기 비디오 파라미터 세트의 상기 확장 파트에서 정의된 상기 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함하며, 상기 하나 이상의 계층 세트들에 대한 및 상기 하나 이상의 추가적인 계층 세트들에 대한 상기 레이트 정보는 상기 비디오 파라미터 세트에서의 변수에 기초하여 디코딩되고, 상기 변수는 상기 비디오 파라미터 세트의 상기 기본 파트와 상기 비디오 파라미터 세트의 상기 확장 파트에서 시그널링된 계층 세트들의 총 수를 표시하는, 상기 하나 이상의 신택스 엘리먼트들을 디코딩하는 단계

를 포함하는 방법을 수행하는, 비일시적 컴퓨터 판독가능 저장 매체.

**청구항 26**

제 25 항에 있어서,

상기 하나 이상의 신택스 엘리먼트들은 상기 하나 이상의 계층 세트들 및 상기 하나 이상의 추가적인 계층 세트들의 각각의 상이한 계층 세트에 대하여 상이한 레이트 정보를 포함하는, 비일시적 컴퓨터 판독가능 저장 매체.

**청구항 27**

하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 포함하는 인코딩된 비디오 비트스트림을 획득하기 위한 수단으로서, 상기 하나 이상의 계층 세트들로부터의 계층 세트는 기본 계층을 포함하는 하나 이상의 계층들을 포함하고, 상기 하나 이상의 추가적인 계층 세트들로부터의 추가적인 계층 세트는 기본 계층을 포함하지 않는 하나 이상의 계층들을 포함하며, 상기 인코딩된 비디오 비트스트림은 상기 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함하고, 상기 하나 이상의 계층 세트들은 상기 비디오 파라미터 세트의 기본 파트에서 정의되고, 상기 하나 이상의 추가적인 계층 세트들은 상기 비디오 파라미터 세트의 확장 파트에서 정의되는, 상기 인코딩된 비디오 비트스트림을 획득하기 위한 수단; 및

상기 비디오 파라미터 세트로부터의 하나 이상의 신택스 엘리먼트들을 디코딩하기 위한 수단으로서, 상기 하나 이상의 신택스 엘리먼트들은 상기 비디오 파라미터 세트의 상기 기본 파트에서 정의된 상기 하나 이상의 계층 세트들에 대한, 그리고 상기 비디오 파라미터 세트의 상기 확장 파트에서 정의된 상기 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함하며, 상기 하나 이상의 계층 세트들에 대한 및 상기 하나 이상의 추가적인 계층 세트들에 대한 상기 레이트 정보는 상기 비디오 파라미터 세트에서의 변수에 기초하여 디코딩되고, 상기 변수는 상기 비디오 파라미터 세트의 상기 기본 파트와 상기 비디오 파라미터 세트의 상기 확장 파트에서 시그널링된 계층 세트들의 총 수를 표시하는, 상기 하나 이상의 신택스 엘리먼트들을 디코딩하기 위한 수단을 포함하는, 장치.

**청구항 28**

제 27 항에 있어서,

상기 하나 이상의 신택스 엘리먼트들은 상기 하나 이상의 계층 세트들 및 상기 하나 이상의 추가적인 계층 세트들의 각각의 상이한 계층 세트에 대하여 상이한 레이트 정보를 포함하는, 장치.

**청구항 29**

제 27 항에 있어서,

상기 레이트 정보는 비트 레이트 정보를 포함하는, 장치.

**청구항 30**

제 27 항에 있어서,

상기 레이트 정보는 픽처 레이트 정보를 포함하는, 장치.

## *발명의 설명*

### *기 술 분 야*

[0001] 본 개시물은 일반적으로 비디오 코딩에 관한 것으로, 더욱 구체적으로, 파라미터 세트에서의 계층 세트들에 대한 정보를 시그널링하기 위한 기법들 및 시스템들에 관한 것이다.

### *배 경 기 술*

[0002] 많은 디바이스들 및 시스템들은 비디오 데이터가 소비를 위하여 프로세싱되고 출력되도록 한다. 디지털 비디오 데이터는 소비자들 및 비디오 제공자들의 수요들을 충족시키기 위한 대량의 데이터를 포함한다. 예를 들어, 비디오 데이터의 소비자들은 높은 충실도 (fidelity), 해상도들, 프레임 레이트들 등등을 갖는 극도의 품질의 비디오를 희망한다. 그 결과, 이 수요들을 충족시키도록 요구되는 대량의 비디오 데이터는 비디오 데이터를 프로세싱하고 저장하는 통신 네트워크들 및 디바이스들에게 부담을 준다.

[0003] 다양한 비디오 코딩 기법들은 비디오 데이터를 압축하기 위하여 이용될 수도 있다. 비디오 코딩은 하나 이상의 비디오 코딩 표준들에 따라 수행된다. 예를 들어, 비디오 코딩 표준들은 고효율 비디오 코딩 (high efficiency video coding; HEVC), 진보된 비디오 코딩 (advanced video coding; AVC), 동영상 전문가 그룹 (moving picture experts group; MPEG) 코딩 등등을 포함한다. 비디오 코딩은 비디오 이미지들 또는 시퀀스들에서 존재하는 중복성을 활용하는 예측 방법들 (예컨대, 인터-예측 (inter-prediction), 인트라-예측

(intra-prediction) 등등) 을 일반적으로 사용한다. 비디오 코딩 기법들의 중요한 목적은 비디오 품질에 대한 열화들을 회피하거나 최소화하면서, 비디오 데이터를, 더 낮은 비트 레이트를 이용하는 형태로 압축하기 위한 것이다. 계속 진화하는 비디오 서비스들이 이용가능하게 됨으로써, 더욱 양호한 코딩 효율을 갖는 인코딩 기법들이 필요하게 된다.

## *발명의 내용*

[0004] 일부 실시형태들에서는, 파라미터 세트에서의 계층 세트들에 대한 정보를 시그널링하기 위한 기법들 및 시스템들이 설명된다. 계층 세트는 소정의 계층 세트에서의 계층들이 비디오 컨텐츠를 나타내는 독립적인 비트스트림을 형성할 수 있도록 자체-포함되는 비트스트림의 계층들의 세트를 포함한다. 파라미터 세트는 비디오 파라미터 세트를 포함할 수도 있다. 파라미터 세트에는 인코딩된 비디오 비트스트림이 제공될 수도 있고, 파라미터 세트는 인코딩된 비디오 비트스트림의 파라미터들을 정의할 수도 있다. 하나 이상의 계층 세트들은 파라미터 세트의 기본 파트에서 정의될 수도 있고, 기본 파트에서 정의되지 않은 하나 이상의 추가적인 계층 세트들은 파라미터 세트의 확장 파트에서 정의될 수도 있다. 파라미터 세트의 기본 파트는 비디오 코딩 표준의 초기 편집 (예컨대, 고효율 비디오 코딩 표준 또는 다른 코딩 표준의 최초 편집) 에서 정의될 수도 있고, 파라미터 세트의 확장 파트는 비디오 코딩 표준의 더 이후의 편집에서 정의될 수도 있다. 파라미터 세트의 기본 및 확장 파트들은 (추가적인 계층 세트들을 포함하는) 하나 이상의 계층 세트들의 특성들을 설명하는 시그널링 정보를 포함할 수도 있다. 예를 들어, 시그널링 정보는 (추가적인 계층 세트들을 포함하는) 하나 이상의 계층 세트들에 대한 레이트 정보 (예컨대, 비트 레이트 정보, 픽처 레이트 정보, 또는 다른 레이트 정보) 를 설명할 수도 있다. 또 다른 예에서, 시그널링 정보는 계층 세트에서의 계층이 출력 계층 세트의 타겟 출력 계층인지 여부를 표시하는 정보를 포함할 수도 있다. 파라미터 세트의 기본 및 확장 파트들에서 정의된 모든 계층 세트들에 대한 이러한 정보를 시그널링하기 위한 실시형태들이 본원에서 설명된다.

[0005] 계층 세트들에 대한 파라미터 세트에서 정보를 시그널링하기 위한 적어도 하나의 예에 따르면, 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 갖는 인코딩된 비디오 비트스트림을 생성하는 단계를 포함하는, 비디오 데이터를 인코딩하는 방법이 제공된다. 계층 세트 및 추가적인 계층 세트의 각각은 하나 이상의 계층들을 포함하고, 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 하나 이상의 계층 세트들은 비디오 파라미터 세트의 기본 파트에서 정의되고, 하나 이상의 추가적인 계층 세트들은 비디오 파라미터 세트의 확장 파트에서 정의된다. 방법은 비디오 파라미터 세트에서, 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들에 관련된 정보를 시그널링하기 위한 하나 이상의 신택스 엘리먼트들을 제공하는 단계를 더 포함한다. 정보는 비디오 파라미터 세트의 기본 파트에서 정의된 하나 이상의 계층 세트들에 대한, 그리고 비디오 파라미터 세트의 확장 파트에서 정의된 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함한다.

[0006] 또 다른 예에서는, 비디오 데이터를 저장하도록 구성된 메모리 및 프로세서를 포함하는 장치가 제공된다. 프로세서는 비디오 데이터로부터, 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 포함하는 인코딩된 비디오 비트스트림을 생성하도록 구성되고, 상기 인코딩된 비디오 비트스트림을 생성할 수도 있다. 계층 세트 및 추가적인 계층 세트의 각각은 하나 이상의 계층들을 포함하고, 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 하나 이상의 계층 세트들은 비디오 파라미터 세트의 기본 파트에서 정의되고, 하나 이상의 추가적인 계층 세트들은 비디오 파라미터 세트의 확장 파트에서 정의된다. 프로세서는 비디오 파라미터 세트에서, 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들에 관련된 정보를 시그널링하기 위한 하나 이상의 신택스 엘리먼트들을 제공하도록 추가로 구성되고, 상기 하나 이상의 신택스 엘리먼트들을 제공할 수도 있다. 정보는 비디오 파라미터 세트의 기본 파트에서 정의된 하나 이상의 계층 세트들에 대한, 그리고 비디오 파라미터 세트의 확장 파트에서 정의된 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함한다.

[0007] 또 다른 예에서는, 명령들을 저장한 컴퓨터 판독가능 매체가 제공되고, 상기 명령들은, 프로세서에 의해 실행될 경우, 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 포함하는 인코딩된 비디오 비트스트림을 생성하는 단계로서, 계층 세트 및 추가적인 계층 세트의 각각은 하나 이상의 계층들을 포함하고, 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함하고, 하나 이상의 계층 세트들은 비디오 파라미터 세트의 기본 파트에서 정의되고, 하나 이상의 추가적인 계층 세트들은 비디오 파라미터 세트의 확장 파트에서 정의되는, 상기 인코딩된 비디오 비트스트림을 생성하는 단계; 및 비디오 파라미터 세트에서, 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들에 관련된 정보를 시

그널링하기 위한 하나 이상의 신택스 엘리먼트들을 제공하는 단계로서, 정보는 비디오 파라미터 세트의 기본 파트에서 정의된 하나 이상의 계층 세트들에 대한, 그리고 비디오 파라미터 세트의 확장 파트에서 정의된 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함하는, 상기 하나 이상의 신택스 엘리먼트들을 제공하는 단계를 포함하는 방법을 수행한다.

[0008] 또 다른 예에서는, 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 포함하는 인코딩된 비디오 비트스트림을 생성하기 위한 수단을 포함하는 장치가 제공된다. 계층 세트 및 추가적인 계층 세트의 각각은 하나 이상의 계층들을 포함하고, 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 하나 이상의 계층 세트들은 비디오 파라미터 세트의 기본 파트에서 정의되고, 하나 이상의 추가적인 계층 세트들은 비디오 파라미터 세트의 확장 파트에서 정의된다. 장치는 비디오 파라미터 세트에서, 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들에 관련된 정보를 시그널링하기 위한 하나 이상의 신택스 엘리먼트들을 제공하기 위한 수단을 더 포함한다. 정보는 비디오 파라미터 세트의 기본 파트에서 정의된 하나 이상의 계층 세트들에 대한, 그리고 비디오 파라미터 세트의 확장 파트에서 정의된 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함한다.

[0009] 파라미터 세트에서의 계층 세트에 대한 정보를 시그널링하는 또 다른 예에서는, 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 포함하는 인코딩된 비디오 비트스트림을 획득하는 단계를 포함하는, 비디오 데이터를 디코딩하는 방법이 제공된다. 계층 세트 및 추가적인 계층 세트의 각각은 하나 이상의 계층들을 포함하고, 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 하나 이상의 계층 세트들은 비디오 파라미터 세트의 기본 파트에서 정의되고, 하나 이상의 추가적인 계층 세트들은 비디오 파라미터 세트의 확장 파트에서 정의된다. 방법은 비디오 파라미터 세트로부터의 하나 이상의 신택스 엘리먼트들을 디코딩하는 단계를 더 포함한다. 하나 이상의 신택스 엘리먼트들은 비디오 파라미터 세트의 기본 파트에서 정의된 하나 이상의 계층 세트들에 대한, 그리고 비디오 파라미터 세트의 확장 파트에서 정의된 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함한다.

[0010] 또 다른 예에서는, 비디오 데이터를 저장하도록 구성된 메모리 및 프로세서를 포함하는 장치가 제공된다. 프로세서는 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 포함하는 인코딩된 비디오 비트스트림을 획득하도록 구성되고, 상기 인코딩된 비디오 비트스트림을 획득할 수도 있다. 계층 세트 및 추가적인 계층 세트의 각각은 하나 이상의 계층들을 포함하고, 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 하나 이상의 계층 세트들은 비디오 파라미터 세트의 기본 파트에서 정의되고, 하나 이상의 추가적인 계층 세트들은 비디오 파라미터 세트의 확장 파트에서 정의된다. 프로세서는 비디오 파라미터 세트로부터의 하나 이상의 신택스 엘리먼트들을 디코딩하도록 추가로 구성되고, 상기 하나 이상의 신택스 엘리먼트들을 디코딩할 수도 있다. 하나 이상의 신택스 엘리먼트들은 비디오 파라미터 세트의 기본 파트에서 정의된 하나 이상의 계층 세트들에 대한, 그리고 비디오 파라미터 세트의 확장 파트에서 정의된 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함한다.

[0011] 또 다른 예에서는, 명령들을 저장한 컴퓨터 판독가능 매체가 제공되고, 상기 명령들은, 프로세서에 의해 실행될 경우, 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 포함하는 인코딩된 비디오 비트스트림을 획득하는 단계로서, 계층 세트 및 추가적인 계층 세트의 각각은 하나 이상의 계층들을 포함하고, 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함하고, 하나 이상의 계층 세트들은 비디오 파라미터 세트의 기본 파트에서 정의되고, 하나 이상의 추가적인 계층 세트들은 비디오 파라미터 세트의 확장 파트에서 정의되는, 상기 인코딩된 비디오 비트스트림을 획득하는 단계; 및 비디오 파라미터 세트로부터의 하나 이상의 신택스 엘리먼트들을 디코딩하는 단계로서, 하나 이상의 신택스 엘리먼트들은 비디오 파라미터 세트의 기본 파트에서 정의된 하나 이상의 계층 세트들에 대한, 그리고 비디오 파라미터 세트의 확장 파트에서 정의된 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함하는, 상기 하나 이상의 신택스 엘리먼트들을 디코딩하는 단계를 포함하는 방법을 수행한다.

[0012] 또 다른 예에서는, 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 포함하는 인코딩된 비디오 비트스트림을 획득하기 위한 수단을 포함하는 장치가 제공된다. 계층 세트 및 추가적인 계층 세트의 각각은 하나 이상의 계층들을 포함하고, 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 하나 이상의 계층 세트들은 비디오 파라미터 세트의 기본 파트에서 정의되고, 하나 이상의 추가적인 계층 세트들은 비디오 파라미터 세트의 확장 파트에서 정의된다. 장치는 비디오 파라미터 세트로부터의 하나 이상의 신택스 엘리먼트들을 위한 수단을 더 포함한다. 하나 이상의 신택스 엘리먼트들은 비디오 파라미터 세트의 기본 파트에서 정의된 하나 이상의 계층 세트들에 대한, 그리고

비디오 파라미터 세트의 확장 파트에서 정의된 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함한다.

[0013] 일부 양태들에서, 상이한 레이트 정보는 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들의 각각의 상이한 계층 세트에 대하여 시그널링된다. 일부 양태들에서, 레이트 정보는 비트 레이트 정보를 포함한다. 일부 양태들에서, 레이트 정보는 픽처 레이트 정보를 포함한다.

[0014] 일부 양태들에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 플래그를 포함하고, 플래그는 비트 레이트 정보가 추가적인 계층 세트에 대하여 이용가능한지 여부를 표시한다. 일부 양태들에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 플래그를 포함하고, 플래그는 픽처 레이트 정보가 추가적인 계층 세트에 대하여 이용가능한지 여부를 표시한다. 일부 양태들에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 신택스 엘리먼트를 포함하고, 신택스 엘리먼트는 추가적인 계층 세트에 대한 평균 비트 레이트를 표시한다. 일부 예들에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 신택스 엘리먼트를 포함하고, 신택스 엘리먼트는 추가적인 계층 세트에 대한 최대 비트 레이트를 표시한다.

[0015] 일부 양태들에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 신택스 엘리먼트를 포함하고, 신택스 엘리먼트는 추가적인 계층 세트가 일정한 픽처 레이트를 가지는지 여부를 표시한다. 일부 양태들에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 신택스 엘리먼트를 포함하고, 신택스 엘리먼트는 추가적인 계층 세트에 대한 평균 픽처 레이트를 표시한다. 일부 양태들에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 플래그를 포함하고, 플래그는 추가적인 계층 세트에서의 계층이 출력 계층 세트의 타겟 출력 계층인지 여부를 표시한다.

[0016] 일부 양태들에서, 방법은 무선 통신 디바이스 상에서 실행가능하다. 무선 통신 디바이스는 비디오 데이터를 저장하도록 구성된 메모리, 메모리 내에 저장된 비디오 데이터를 프로세싱하기 위한 명령들을 실행하도록 구성된 프로세서, 및 인코딩된 비디오 비트스트림을 수신하도록 구성된 수신기를 포함한다. 일부 양태들에서, 무선 통신 디바이스는 셀룰러 전화이고, 인코딩된 비디오 비트스트림은 셀룰러 통신 표준에 따라 변조된다.

[0017] 일부 실시형태들에서는, 오직 어떤 조건들에서 파라미터 세트에서의 가설 참조 디코더 (hypothetical reference decoder; HRD) 파라미터들을 시그널링하기 위한 기법들 및 시스템들이 설명된다. 일부 예들에서, 가설 참조 디코더 파라미터들의 세트들은 파라미터 세트에서 제공될 수도 있고, 비트스트림 또는 서브-비트스트림이 적당하게 디코딩될 수 있다는 것을 검사하기 위하여 이용될 수도 있다. 예를 들어, 가설 참조 디코더 파라미터들은 비디오 파라미터 세트 (video parameter set; VPS) 의 비디오 이용가능성 정보 (video usability information; VUI) 또는 VPS VUI 에서 시그널링될 수도 있다. VPS VUI 에서의 가설 참조 디코더 파라미터들의 시그널링은 게이팅 플래그 (gating flag) 에 의해 제어될 수도 있다. 예를 들어, 가설 참조 디코더 파라미터들은, 게이팅 플래그의 값이 일부 예들에서 0 으로, 또는 다른 예들에서 1 로 설정될 때에 VPS VUI 에서 시그널링되지 않을 수도 있다. 어떤 정보가 VPS 또는 VPS VUI 에서 시그널링될 때에 VPS VUI 에서 가설 참조 디코더 파라미터들을 시그널링하기 위한 실시형태들이 본원에서 설명된다. 예를 들어, 가설 참조 디코더 파라미터들은, 타이밍 정보가 VPS 또는 VPS VUI 에서 또한 시그널링될 때에 VPS VUI 에서 시그널링될 수도 있다. 유사하게, 가설 참조 디코더 파라미터들은, 타이밍 정보가 VPS 또는 VPS VUI 에서 시그널링되지 않을 때에 VPS VUI 에서 시그널링되지 않을 수도 있다. 일부 양태들에서, 인코더 (또는 편집기, 스플라이서 등등과 같은 다른 디바이스) 는 게이팅 플래그의 값이, 타이밍 정보가 VPS 또는 VPS VUI 에서 존재하는지 여부를 표시하는 신택스 엘리먼트의 값에 종속되는 것을 조건으로 할 수도 있다. 예를 들어, 신택스 엘리먼트가 타이밍 정보가 존재하지 않는다는 것을 표시하는 값 (예컨대, 0 또는 1) 으로 설정될 때, 게이팅 플래그는 시그널링되지 않을 수도 있고, 이에 따라, 가설 참조 디코더 파라미터들이 시그널링되어야 하는 것이 아니라는 것을 표시하는 어떤 값인 것으로 추론될 수도 있다. 또 다른 예에서, 신택스 엘리먼트가 타이밍 정보가 존재하지 않는다는 것을 표시하는 값으로 설정될 때, 게이팅 플래그는 어떤 값으로 설정된 플래그로 시그널링될 수도 있다.

[0018] 파라미터 세트에서의 가설 참조 디코더 파라미터들을 시그널링하는 적어도 하나의 예에 따르면, 다수의 계층들을 포함하는 인코딩된 비디오 비트스트림을 생성하는 단계를 포함하는, 비디오 데이터를 인코딩하는 방법이 제공된다. 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 비디오 파라미터 세트는 비디오 이용가능성 정보를 포함한다. 방법은 타이밍 정보가 비디오 파라미터 세트의 비디오 이용가능성 정보에서 시그널링되는지 여부를 결정하는 단계를 더 포함한다. 방법은 타이밍 정보가 비디오 이용가능성 정보에서 시그널링되는지 여부에 기초하여, 비디오 파

라미터 세트의 비디오 이용가능성 정보에서 가설 참조 디코더 파라미터들을 시그널링할 것인지 여부를 결정하는 단계를 더 포함한다.

[0019] 또 다른 예에서는, 비디오 데이터를 저장하도록 구성된 메모리 및 프로세서를 포함하는 장치가 제공된다. 프로세서는 비디오 데이터로부터, 다수의 계층들을 포함하는 인코딩된 비디오 비트스트림을 생성하도록 구성되고 이러한 인코딩된 비디오 비트스트림을 생성할 수도 있다. 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 비디오 파라미터 세트는 비디오 이용가능성 정보를 포함한다. 프로세서는 타이밍 정보가 비디오 파라미터 세트의 비디오 이용가능성 정보에서 시그널링되는지 여부를 결정하도록 추가로 구성되고, 이와 같이 결정할 수도 있다. 프로세서는 타이밍 정보가 비디오 이용가능성 정보에서 시그널링되는지 여부에 기초하여, 비디오 파라미터 세트의 비디오 이용가능성 정보에서 가설 참조 디코더 파라미터들을 시그널링할 것인지 여부를 결정하도록 추가로 구성되고, 이와 같이 결정할 수도 있다.

[0020] 또 다른 예에서는, 명령들을 저장한 컴퓨터 판독가능 매체가 제공되고, 상기 명령들은, 프로세서에 의해 실행될 경우, 다수의 계층들을 포함하는 인코딩된 비디오 비트스트림을 생성하는 단계로서, 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함하고, 비디오 파라미터 세트는 비디오 이용가능성 정보를 포함하는, 상기 인코딩된 비디오 비트스트림을 생성하는 단계; 타이밍 정보가 비디오 파라미터 세트의 비디오 이용가능성 정보에서 시그널링되는지 여부를 결정하는 단계; 및 타이밍 정보가 비디오 이용가능성 정보에서 시그널링되는지 여부에 기초하여, 비디오 파라미터 세트의 비디오 이용가능성 정보에서 가설 참조 디코더 파라미터들을 시그널링할 것인지 여부를 결정하는 단계를 포함하는 방법을 수행한다.

[0021] 또 다른 예에서는, 다수의 계층들을 포함하는 인코딩된 비디오 비트스트림을 생성하기 위한 수단을 포함하는 장치가 제공된다. 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 비디오 파라미터 세트는 비디오 이용가능성 정보를 포함한다. 장치는 타이밍 정보가 비디오 파라미터 세트의 비디오 이용가능성 정보에서 시그널링되는지 여부를 결정하기 위한 수단을 더 포함한다. 장치는 타이밍 정보가 비디오 이용가능성 정보에서 시그널링되는지 여부에 기초하여, 비디오 파라미터 세트의 비디오 이용가능성 정보에서 가설 참조 디코더 파라미터들을 시그널링할 것인지 여부를 결정하기 위한 수단을 더 포함한다.

[0022] 파라미터 세트에서 가설 참조 디코더 파라미터들을 시그널링하기 위하여 위에서 설명된 방법, 장치들, 및 컴퓨터 판독가능 매체는, 타이밍 정보가 비디오 이용가능성 정보에서 시그널링될 때에 비디오 이용가능성 정보에서 가설 참조 디코더 파라미터들을 시그널링하는 것을 더 포함할 수도 있다. 파라미터 세트에서 가설 참조 디코더 파라미터들을 시그널링하기 위하여 위에서 설명된 방법, 장치들, 및 컴퓨터 판독가능 매체는, 타이밍 정보가 비디오 이용가능성 정보에서 시그널링되지 않을 때에 비디오 이용가능성 정보에서 가설 참조 디코더 파라미터들을 시그널링하지 않는 것을 더 포함할 수도 있다.

[0023] 일부 양태들에서, 타이밍 정보가 비디오 파라미터 세트의 비디오 이용가능성 정보에서 시그널링되는지 여부를 결정하는 것은, 비디오 이용가능성 정보에서 제 1 플래그의 값을 결정하는 것을 포함하고, 제 1 플래그는 타이밍 정보가 비디오 이용가능성 정보에서 시그널링되는지 여부를 표시한다.

[0024] 파라미터 세트에서 가설 참조 디코더 파라미터들을 시그널링하기 위하여 위에서 설명된 방법, 장치들, 및 컴퓨터 판독가능 매체는, 제 1 플래그의 값에 기초하여 비디오 이용가능성 정보에서 제 2 플래그의 값을 결정하는 것을 더 포함할 수도 있고, 제 2 플래그는 가설 참조 디코더 파라미터들이 비디오 이용가능성 정보에서 시그널링되는지 여부를 정의한다.

[0025] 파라미터 세트에서 가설 참조 디코더 파라미터들을 시그널링하기 위하여 위에서 설명된 방법, 장치들, 및 컴퓨터 판독가능 매체는, 비디오 이용가능성 정보에서, 인코딩된 비디오 비트스트림에 관련된 정보를 시그널링하기 위한 하나 이상의 신택스 엘리먼트들을 제공하는 것을 더 포함할 수도 있고, 정보는 제 2 플래그의 값이 제 1 플래그의 값에 의존한다는 조건을 포함한다.

[0026] 파라미터 세트에서 가설 참조 디코더 파라미터들을 시그널링하기 위하여 위에서 설명된 방법, 장치들, 및 컴퓨터 판독가능 매체는, 비디오 이용가능성 정보에서, 인코딩된 비디오 비트스트림에 관련된 정보를 시그널링하기 위한 하나 이상의 신택스 엘리먼트들을 제공하는 것을 더 포함할 수도 있고, 정보는 제 1 플래그의 값이 제로와 동일할 때에 제 2 플래그의 값이 제로로 설정되어야 한다는 제약을 포함한다.

[0027] 일부 실시형태들에서는, 파라미터 세트에서 비디오 신호 정보 신택스 구조들의 상이한 수들을 선택적으로 시그

널링하기 위한 기법들 및 시스템들이 설명된다. 일부 예들에서, 제 1 코딩 프로토콜에 따라 비디오 데이터를 인코딩하는 인코더는 인코딩된 비디오 비트스트림을 생성할 수도 있다. 인코더는 인코딩된 비디오 비트스트림을 수신 디바이스에서의 디코더에 제공할 수도 있다. 비디오 데이터에 대한 기본 계층 (base layer) 은 제 1 코딩 프로토콜을 이용하는 인코더 이외의 외부 소스에 의해 디코더 (또는 동일한 수신 디바이스에서의 또 다른 디코더) 에 제공될 수도 있다. 예를 들어, 기본 계층은 제 1 코딩 프로토콜과는 상이한 제 2 코딩 프로토콜에 따라 인코딩될 수도 있다. 이러한 예에서, 제 2 코딩 프로토콜을 이용하여 비디오 데이터를 인코딩하는 인코더는 기본 계층을 수신 디바이스에 제공할 수도 있다. 비디오 신호 정보 신택스 구조는 멀티-계층 인코딩된 비디오 비트스트림의 각각의 계층에 대하여 시그널링되고, 별도의 비디오 신호 정보 신택스 구조는 각각의 계층에 대하여 시그널링된다. 일부 경우들에는, 파라미터 세트 (예컨대, 비디오 파라미터 세트) 에서 포함하기 위한 비디오 신호 정보 신택스 구조들의 수가 시그널링되지 않는다. 이러한 경우들에는, 비디오 신호 정보 신택스 구조들의 수가 인코딩된 비디오 비트스트림에서의 계층들의 수와 동일한 것으로 추론될 수도 있다. 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지, 또는 외부 소스로부터 수신 디바이스로 제공되어야 하는지 여부에 기초하여, 파라미터 세트에서 시그널링하기 위한 비디오 신호 정보 신택스 구조들의 수를 결정하기 위한 실시형태들이 본원에서 설명된다.

[0028] 파라미터 세트에서 비디오 신호 정보 신택스 구조들의 상이한 수들을 선택적으로 시그널링하는 적어도 하나의 예에 따르면, 제 1 코딩 프로토콜에 따라 인코딩된 비디오 비트스트림을 생성하는 단계를 포함하는, 비디오 데이터를 인코딩하는 방법이 제공된다. 인코딩된 비디오 비트스트림은 하나 이상의 강화 계층 (enhancement layer) 들과, 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 방법은 인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 구조가 비디오 파라미터 세트에서 존재하지 않는 것으로 결정하는 단계를 더 포함한다. 방법은 인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 구조가 비디오 파라미터 세트에서 존재하지 않을 때에 비디오 파라미터 세트에서 포함하기 위한 비디오 신호 정보 신택스 구조들의 수를 결정하는 단계를 더 포함한다. 그 수는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되거나 외부 소스로부터 디코더로 제공되어야 하는지 여부에 기초하여 제 1 값 또는 제 2 값으로서 결정된다.

[0029] 또 다른 예에서는, 비디오 데이터를 저장하도록 구성된 메모리 및 프로세서를 포함하는 장치가 제공된다. 프로세서는 비디오 데이터로부터, 제 1 코딩 프로토콜에 따라 인코딩된 비디오 비트스트림을 생성하도록 구성되고, 이러한 인코딩된 비디오 비트스트림을 생성할 수도 있다. 인코딩된 비디오 비트스트림은 하나 이상의 강화 계층들과, 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 프로세서는 인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 구조가 비디오 파라미터 세트에서 존재하지 않는 것으로 결정하도록 추가로 구성되고, 이와 같이 결정할 수도 있다. 프로세서는 인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 구조가 비디오 파라미터 세트에서 존재하지 않을 때에 비디오 파라미터 세트에서 포함하기 위한 비디오 신호 정보 신택스 구조들의 수를 결정하도록 추가로 구성되고, 이와 같이 결정할 수도 있다. 그 수는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되거나 외부 소스로부터 디코더로 제공되어야 하는지 여부에 기초하여 제 1 값 또는 제 2 값으로서 결정된다.

[0030] 또 다른 예에서, 명령들을 저장한 컴퓨터 판독가능 매체가 제공되고, 상기 명령들은, 프로세서에 의해 실행될 경우, 제 1 코딩 프로토콜에 따라 인코딩된 비디오 비트스트림을 생성하는 단계로서, 인코딩된 비디오 비트스트림은 하나 이상의 강화 계층들을 포함하고, 비디오 파라미터 세트는 인코딩된 비디오 비트스트림의 파라미터들을 정의하는, 상기 인코딩된 비디오 비트스트림을 생성하는 단계; 인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조의 수를 표시하는 신택스 구조가 비디오 파라미터 세트에서 존재하지 않는 것으로 결정하는 단계; 및 인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 구조가 비디오 파라미터 세트에서 존재하지 않을 때에 비디오 파라미터 세트에서 포함하기 위한 비디오 신호 정보 신택스 구조들의 수를 결정하는 단계로서, 그 수는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되거나 외부 소스로부터 디코더로 제공되어야 하는지 여부에 기초하여 제 1 값 또는 제 2 값으로서 결정되는, 상기 비디오 신호 정보 신택스 구조들의 수를 결정하는 단계를 포함하는 방법을 수행한다.

[0031] 또 다른 예에서는, 제 1 코딩 프로토콜에 따라 인코딩된 비디오 비트스트림을 생성하기 위한 수단을 포함하는 장치가 제공된다. 인코딩된 비디오 비트스트림은 하나 이상의 강화 계층들과, 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 장치는 인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 구조가 비디오 파라미터 세트에서 존재하지 않는

것으로 결정하기 위한 수단을 더 포함한다. 장치는 인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 구조가 비디오 파라미터 세트에서 존재하지 않을 때에 비디오 파라미터 세트에서 포함하기 위한 비디오 신호 정보 신택스 구조들의 수를 결정하기 위한 수단을 더 포함한다. 그 수는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되거나 외부 소스로부터 디코더로 제공되어야 하는지 여부에 기초하여 제 1 값 또는 제 2 값으로서 결정된다.

[0032] 일부 양태들에서, 비디오 파라미터 세트에서 포함하기 위한 비디오 신호 정보 신택스 구조들의 수는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는 것으로 결정될 때에 제 1 값으로서 결정되고, 제 1 값은 인코딩된 비디오 비트스트림의 계층들의 최대 수와 동일하다.

[0033] 일부 양태들에서, 비디오 파라미터 세트에서 포함하기 위한 비디오 신호 정보 신택스 구조들의 수는 기본 계층이 외부 소스로부터 디코더로 제공되어야 하는 것으로 결정될 때에 제 2 값으로서 결정되고, 제 2 값은 인코딩된 비디오 비트스트림의 계층들의 최대 수 마이너스 (minus) 1 과 동일하다.

[0034] 일부 양태들에서, 비디오 신호 정보 신택스 구조는 인코딩된 비디오 비트스트림 내에 포함된 계층들의 각각에 배정되고, 비디오 신호 정보 신택스 구조는 외부 소스로부터 디코더로 제공되어야 하는 기본 계층에 배정되지 않는다.

[0035] 일부 양태들에서, 외부 소스로부터 제공된 기본 계층은 제 2 코딩 프로토콜에 따라 인코딩되고, 제 2 코딩 프로토콜은 제 1 코딩 프로토콜과는 상이하다. 일부 예들에서, 제 1 코딩 프로토콜은 고효율 비디오 코딩 프로토콜을 포함하고, 제 2 코딩 프로토콜은 진보된 비디오 코딩 프로토콜을 포함한다.

[0036] 파라미터 세트에서 비디오 신호 정보 신택스 구조들의 상이한 수들을 선택적으로 시그널링하는 또 다른 예에서는, 제 1 코딩 프로토콜에 따라 인코딩된 인코딩된 비디오 비트스트림을 액세스하는 단계를 포함하는, 비디오 데이터를 디코딩하는 방법이 제공된다. 인코딩된 비디오 비트스트림은 하나 이상의 강화 계층들과, 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 방법은 인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 구조가 비디오 파라미터 세트에서 존재하지 않는 것으로 결정하는 단계를 더 포함한다. 방법은 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지, 또는 외부 소스로부터 수신되어야 하는지 여부를 결정하는 단계를 더 포함한다. 방법은 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지, 또는 외부 소스로부터 수신되어야 하는지 여부에 기초하여, 비디오 파라미터 세트 내에 포함된 비디오 신호 정보 신택스 구조들의 수를 제 1 값 또는 제 2 값인 것으로 결정하는 단계를 더 포함한다.

[0037] 또 다른 예에서는, 비디오 데이터를 저장하도록 구성된 메모리 및 프로세서를 포함하는 장치가 제공된다. 프로세서는 제 1 코딩 프로토콜에 따라 인코딩된 인코딩된 비디오 비트스트림을 액세스하도록 구성되고, 상기 인코딩된 비디오 비트스트림을 액세스할 수도 있다. 인코딩된 비디오 비트스트림은 하나 이상의 강화 계층들과, 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 프로세서는 인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 구조가 비디오 파라미터 세트에서 제공되지 않는 것으로 결정하도록 추가로 구성되고, 이와 같이 결정할 수도 있다. 프로세서는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지, 또는 외부 소스로부터 수신되어야 하는지 여부를 결정하도록 추가로 구성되고, 이와 같이 결정할 수도 있다. 프로세서는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지, 외부 소스로부터 수신되어야 하는지 여부에 기초하여, 비디오 파라미터 세트 내에 포함된 비디오 신호 정보 신택스 구조들의 수를 제 1 값 또는 제 2 값인 것으로 결정하도록 추가로 구성되고, 이와 같이 결정할 수도 있다.

[0038] 또 다른 예에서, 명령들을 저장한 컴퓨터 판독가능 매체가 제공되고, 상기 명령들은, 프로세서에 의해 실행될 경우, 제 1 코딩 프로토콜에 따라 인코딩된 인코딩된 비디오 비트스트림을 액세스하는 단계로서, 인코딩된 비디오 비트스트림은 하나 이상의 강화 계층들을 포함하고, 비디오 파라미터 세트는 인코딩된 비디오 비트스트림의 파라미터들을 정의하는, 상기 인코딩된 비디오 비트스트림을 액세스하는 단계; 인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 구조가 비디오 파라미터 세트에서 제공되지 않는 것으로 결정하는 단계; 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지, 또는 외부 소스로부터 수신되어야 하는지 여부를 결정하는 단계; 및 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지, 또는 외부 소스로부터 수신되어야 하는지 여부에 기초하여, 비디오 파라미터 세트 내에 포함된 비디오 신호 정보 신택스 구조들의 수를 제 1 값 또는 제 2 값인 것으로 결정하는 단계를 포함하는 방법을 수행한다.

[0039] 또 다른 예에서는, 제 1 코딩 프로토콜에 따라 인코딩된 인코딩된 비디오 비트스트림을 액세스하기 위한 수단을 포함하는 장치가 제공된다. 인코딩된 비디오 비트스트림은 하나 이상의 강화 계층들과, 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 장치는 인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 구조가 비디오 파라미터 세트에서 제공되지 않는 것으로 결정하기 위한 수단을 더 포함한다. 장치는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지, 또는 외부 소스로부터 수신되어야 하는지 여부를 결정하기 위한 수단을 더 포함한다. 장치는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지, 또는 외부 소스로부터 수신되어야 하는지 여부에 기초하여, 비디오 파라미터 세트 내에 포함된 비디오 신호 정보 신택스 구조들의 수를 제 1 값 또는 제 2 값인 것으로 결정하기 위한 수단을 더 포함한다.

[0040] 파라미터 세트에서 비디오 신호 정보 신택스 구조들의 상이한 수들을 선택적으로 시그널링하기 위하여 위에서 설명된 방법, 장치들, 및 컴퓨터 판독가능 매체는, 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는 것으로 결정될 때에 비디오 신호 정보 신택스 구조들의 수를 제 1 값인 것으로 결정하는 것을 더 포함할 수도 있고, 제 1 값은 인코딩된 비디오 비트스트림의 계층들의 최대 수와 동일하다.

[0041] 파라미터 세트에서 비디오 신호 정보 신택스 구조들의 상이한 수들을 선택적으로 시그널링하기 위하여 위에서 설명된 방법, 장치들, 및 컴퓨터 판독가능 매체는, 기본 계층이 외부 소스로부터 수신되어야 하는 것으로 결정될 때에 비디오 신호 정보 신택스 구조들의 수를 제 2 값인 것으로 결정하는 것을 더 포함할 수도 있고, 제 2 값은 인코딩된 비디오 비트스트림의 계층들의 최대 수 마이너스 1 과 동일하다.

[0042] 일부 양태들에서, 비디오 신호 정보 신택스 구조는 인코딩된 비디오 비트스트림 내에 포함된 계층들의 각각에 배정되고, 비디오 신호 정보 신택스 구조는 외부 소스로부터 수신되어야 하는 기본 계층에 배정되지 않는다.

[0043] 일부 양태들에서, 외부 소스로부터 제공된 기본 계층은 제 2 코딩 프로토콜에 따라 인코딩되고, 제 2 코딩 프로토콜은 제 1 코딩 프로토콜과는 상이하다. 일부 양태들에서, 제 1 코딩 프로토콜은 고효율 비디오 코딩 프로토콜을 포함하고, 제 2 코딩 프로토콜은 진보된 비디오 코딩 프로토콜을 포함한다.

[0044] 이 개요는 청구된 발명 요지의 핵심적인 또는 필수적인 특징들을 식별하도록 의도된 것도 아니고, 청구된 발명 요지의 범위를 결정하기 위하여 별개로 이용되도록 의도된 것도 아니다. 발명 요지는 이 특허의 전체 명세서, 임의의 또는 모든 도면들, 및 각각의 청구항의 적절한 부분들을 참조하여 이해되어야 한다.

[0045] 상기한 것은 다른 특징들 및 실시형태들과 함께, 다음의 명세서, 청구항들, 및 동반된 도면들을 참조할 시에 더욱 분명해질 것이다.

## *도면의 간단한 설명*

[0046] 본 발명의 예시적인 실시형태들은 다음 도면의 도면들을 참조하여 이하에서 상세하게 설명된다.

도 1 은 일부 실시형태들에 따라, 인코딩 디바이스 및 디코딩 디바이스의 예를 예시하는 블록도이다.

도 2 는 일부 실시형태들에 따라, 파라미터 세트의 기본 파트 및 확장 파트에서 정의된 계층 세트들의 예를 예시하는 블록도이다.

도 3 은 일부 실시형태들에 따라, 파라미터 세트의 신택스 구조의 예이다.

도 4 은 일부 실시형태들에 따른, 파라미터 세트의 신택스 구조의 예이다.

도 5 는 일부 실시형태들에 따른, 파라미터 세트의 신택스 구조의 또 다른 예이다.

도 6 은 일부 실시형태들에 따른, 파라미터 세트의 신택스 구조의 또 다른 예이다.

도 7 은 일부 실시형태들에 따라, 파라미터 세트에서의 계층 세트들에 대한 정보를 시그널링하기 위한, 비디오 데이터를 인코딩하는 프로세스의 실시형태를 예시하는 플로우차트이다.

도 8 은 일부 실시형태들에 따라, 파라미터 세트에서의 계층 세트들에 대한 시그널링된 정보를 포함하는 비디오 데이터를 디코딩하는 프로세스의 실시형태를 예시하는 플로우차트이다.

도 9a 는 일부 실시형태들에 따른, 파라미터 세트의 신택스 구조의 또 다른 예이다.

도 9b 는 일부 실시형태들에 따른, 파라미터 세트의 신택스 구조의 또 다른 예이다.

도 10 은 일부 실시형태들에 따라, 파라미터 세트에서 가설 참조 디코더 파라미터들을 시그널링하기 위한, 비디오 데이터를 인코딩하는 프로세스의 실시형태를 예시하는 플로우차트이다.

도 11 은 일부 실시형태들에 따라, 다수의 계층들을 갖는 인코딩된 비디오 데이터를 제공하기 위한 인코딩 디바이스를 갖는 환경을 예시하는 블록도이다.

도 12 는 일부 실시형태들에 따라, 다수의 계층들을 갖는 인코딩된 비디오 데이터를 제공하기 위한 다수의 인코딩 디바이스들을 갖는 환경을 예시하는 블록도이다.

도 13 은 일부 실시형태들에 따른, 인코딩된 비디오 데이터의 다수의 계층들에 대한 비디오 신호 정보를 갖는 파라미터 세트의 예이다.

도 14 는 일부 실시형태들에 따라, 파라미터 세트에서 비디오 신호 정보 신택스 구조들의 상이한 수들을 선택적으로 시그널링하기 위한, 비디오 데이터를 인코딩하는 프로세스의 실시형태를 예시하는 플로우차트이다.

도 15 는 일부 실시형태들에 따라, 파라미터 세트에서 비디오 신호 정보 신택스 구조들의 상이한 수들을 추론하기 위한, 비디오 데이터를 디코딩하는 프로세스의 실시형태를 예시하는 플로우차트이다.

도 16 은 일부 실시형태들에 따라, 일 예의 비디오 인코딩 디바이스를 예시하는 블록도이다.

도 17 은 일부 실시형태들에 따라, 일 예의 비디오 디코딩 디바이스를 예시하는 블록도이다.

## *발명을 실시하기 위한 구체적인 내용*

[0047] 이 개시물의 어떤 양태들 및 실시형태들이 이하에서 제공된다. 당해 분야의 당업자들에게 명백한 바와 같이, 이 양태들 및 실시형태들의 일부는 독립적으로 적용될 수도 있고 이들의 일부는 조합하여 적용될 수도 있다. 다음의 설명에서는, 설명의 목적들을 위하여, 특정 세부사항들이 발명의 실시형태들의 철저한 이해를 제공하기 위하여 기재된다. 그러나, 다양한 실시형태들은 이 특정 세부사항들 없이 실시될 수도 있다는 것이 명백할 것이다. 도면들 및 설명은 한정적인 것으로 의도된 것이 아니다.

[0048] 뒤따르는 설명은 예시적인 실시형태들을 오직 제공하고, 개시물의 범위, 적용가능성, 또는 구성을 제한하도록 의도된 것이 아니다. 오히려, 예시적인 실시형태들의 뒤따르는 설명은 당해 분야의 당업자들에게 예시적인 실시형태를 구현하기 위한 가능한 설명을 제공할 것이다. 첨부된 청구항들에서 기재된 바와 같은 발명의 사상 및 범위로부터 이탈하지 않으면서, 구성요소들의 기능 및 배열에 있어서 다양한 변경들이 행해질 수도 있다는 것을 이해해야 한다.

[0049] 특정 세부사항들은 실시형태들의 철저한 이해를 제공하기 위하여 다음의 설명에서 주어진다. 그러나, 실시형태들은 이 특정 세부사항들 없이 실시될 수도 있다는 것이 당해 분야의 당업자에 의해 이해될 것이다. 예를 들어, 회로들, 시스템들, 네트워크들, 프로세스들, 및 다른 컴포넌트들은 실시형태들을 불필요한 세부사항으로 모호하게 하지 않도록 하기 위하여 블록도에서 컴포넌트들로서 도시될 수도 있다. 다른 사례들에서는, 잘 알려진 회로들, 프로세스들, 알고리즘들, 구조들, 및 기법들이 실시형태들을 모호하게 하는 것을 회피하기 위하여 불필요한 세부사항 없이 도시될 수도 있다.

[0050] 또한, 개별적인 실시형태들은 플로우차트, 흐름도, 데이터 흐름도, 구조도, 또는 블록도로서 도시되는 프로세스로서 설명될 수도 있다는 것에 주목한다. 플로우차트는 동작들을 순차적인 프로세스로서 설명할 수도 있지만, 동작들 중의 다수는 병렬로 또는 동시에 수행될 수 있다. 게다가, 동작들의 순서는 재배열될 수도 있다. 프로세스는 그 동작들이 완료될 때에 종결되지만, 도면에서 포함되지 않은 추가적인 단계들을 가질 수도 있다. 프로세스는 방법, 함수, 프로시저 (procedure), 서브루틴 (subroutine), 서브프로그램 등에 대응할 수도 있다. 프로세스가 함수에 대응할 때, 그 종결은 호출 함수 또는 메인 함수로의 함수의 복귀에 대응할 수 있다.

[0051] 용어 "컴퓨터-판독가능 매체" 는 휴대용 또는 비-휴대용 저장 디바이스들, 광학 저장 디바이스들, 및 명령(들) 및/또는 데이터를 저장할 수 있거나, 포함할 수 있거나, 반송할 수 있는 다양한 다른 매체들을 포함하지만, 이것으로 제한되지는 않는다. 컴퓨터-판독가능 매체는 데이터가 저장될 수 있으며 무선으로 또는 유선 접속들을 통해 전파하는 반송파들 및/또는 일시적 전자 신호들을 포함하지 않는 비-일시적 매체를 포함할 수도 있다. 비-일시적 매체의 예들은 자기 디스크 또는 테이프, 컴팩트 디스크 (compact disk; CD) 또는 디지털 다기능 디스크 (digital versatile disk; DVD) 와 같은 광학 저장 매체들, 플래시 메모리, 메모리 또는 메모리 디바이스들을 포함할 수도 있지만, 이것으로 제한되지는 않는다. 컴퓨터-판독가능 매체는 프로시저, 함수, 서브프

로그램, 프로그램, 루틴, 서브루틴, 모듈, 소프트웨어 패키지, 클래스, 또는 명령들, 데이터 구조들, 또는 프로그램 명령문들의 임의의 조합을 나타낼 수도 있는 코드 및/또는 머신-실행가능 명령들을 저장하였을 수도 있다.

코드 세그먼트는 정보, 데이터, 인수 (argument) 들, 파라미터들, 메모리 내용들을 전달 및/또는 수신함으로써 또 다른 코드 세그먼트 또는 하드웨어 회로에 결합될 수도 있다. 정보, 인수들, 파라미터들, 데이터 등은 메모리 공유, 메시지 전달, 토큰 전달, 네트워크 송신 등등을 포함하는 임의의 적당한 수단을 통해 전달될 수도 있거나, 포워딩될 수도 있거나, 또는 송신될 수도 있다.

[0052] 또한, 실시형태들은 하드웨어, 소프트웨어, 펌웨어, 미들웨어, 마이크로코드, 하드웨어 설명 언어들, 또는 그 임의의 조합에 의해 구현될 수도 있다. 소프트웨어, 펌웨어, 미들웨어, 또는 마이크로코드로 구현될 때, 필요한 태스크 (task) 들을 수행하기 위한 프로그램 코드 또는 코드 세그먼트들 (예컨대, 컴퓨터-프로그램 제품) 은 컴퓨터-판독가능 또는 머신-판독가능 매체 내에 저장될 수도 있다. 프로세서(들) 는 필요한 태스크들을 수행할 수도 있다.

[0053] 비디오 인코더들 및 디코더들을 이용하는 비디오 코딩의 몇몇 시스템들 및 방법들이 본원에서 설명된다. 예를 들어, 코딩하기 위한 하나 이상의 시스템들 및 방법들은 고효율 비디오 코딩 (high efficiency video coding; HEVC) 표준에서 설명된 비디오 파라미터 세트 (VPS) 와 같은 파라미터 세트에서의 상이한 정보의 시그널링을 개선시키는 것에 관한 것이다.

[0054] 더 많은 디바이스들 및 시스템들이 소비자들에게 디지털 비디오 데이터를 소비하는 능력을 제공함에 따라, 효율적인 비디오 코딩 기법들에 대한 필요성은 더욱 중요해진다. 비디오 코딩은 디지털 비디오 데이터에서 존재하는 다량의 데이터를 처리하기 위하여 필요한 저장 및 송신 요건들을 감소시키기 위하여 필요하게 된다. 다양한 비디오 코딩 기법들은 높은 비디오 품질을 유지하면서, 비디오 데이터를, 더 낮은 비트 레이트를 이용하는 형태로 압축하기 위하여 이용될 수도 있다.

[0055] 도 1 은 인코딩 디바이스 (104) 및 디코딩 디바이스 (112) 를 포함하는 시스템 (100) 의 예를 예시하는 블록도이다. 인코딩 디바이스 (104) 는 소스 디바이스의 일부일 수도 있고, 디코딩 디바이스 (112) 는 수신 디바이스의 일부일 수도 있다. 소스 디바이스 및/또는 수신 디바이스는 이동식 또는 정지식 전화 핸드셋 (예컨대, 스마트폰, 셀룰러 전화 등등), 데스크톱 컴퓨터, 랩톱 또는 노트북 컴퓨터, 태블릿 컴퓨터, 셋-톱 박스, 텔레비전, 카메라, 디스플레이 디바이스, 디지털 미디어 플레이어, 비디오 게임용 콘솔, 비디오 스트리밍 디바이스, 또는 임의의 다른 적당한 전자 디바이스와 같은 전자 디바이스를 포함할 수도 있다. 일부 예들에서, 소스 디바이스 및 수신 디바이스는 무선 통신들을 위한 하나 이상의 무선 트랜시버들을 포함할 수도 있다. 본원에서 설명된 코딩 기법들은 (예컨대, 인터넷을 통한) 스트리밍 비디오 송신들, 텔레비전 브로드캐스트들 또는 송신들, 데이터 저장 매체 상에서의 저장을 위한 디지털 비디오의 인코딩, 데이터 저장 매체 상에서 저장된 디지털 비디오의 디코딩, 또는 다른 애플리케이션들을 포함하는 다양한 멀티미디어 애플리케이션들에서의 비디오 코딩에 적용가능하다. 일부 예들에서, 시스템 (100) 은 비디오 화상회의, 비디오 스트리밍, 비디오 재생, 비디오 브로드캐스팅, 게이밍, 및/또는 전화 (video telephony) 와 같은 애플리케이션들을 지원하기 위하여 일방향 (one-way) 또는 양방향 (two-way) 비디오 송신을 지원할 수 있다.

[0056] 인코딩 디바이스 (104) (또는 인코더) 는 인코딩된 비디오 비트스트림을 생성하기 위한 비디오 코딩 표준 또는 프로토콜을 이용하여 비디오 데이터를 인코딩하기 위하여 이용될 수 있다. 비디오 코딩 표준들은 그 스케일러블 비디오 코딩 (SVC) 및 멀티뷰 비디오 코딩 (MVC) 확장들을 포함하는, ITU-T H.261, ISO/IEC MPEG-1 비주얼, ITU-T H.262 또는 ISO/IEC MPEG-2 비주얼, ITU-T H.263, ISO/IEC MPEG-4 비주얼 및 ITU-T H.264 (또한, ISO/IEC MPEG-4 AVC 로서 알려짐) 를 포함한다. 더욱 최근의 비디오 코딩 표준, 고효율 비디오 코딩 (HEVC) 은 ITU-T 비디오 코딩 전문가 그룹 (Video Coding Experts Group; VCEG) 및 ISO/IEC 동영상 전문가 그룹 (Moving Picture Experts Group; MPEG) 의 비디오 코딩에 관한 합동 협력 팀 (Joint Collaboration Team on Video Coding; JCT-VC) 에 의해 완결되었다. MV-HEVC 로 칭해진 HEVC 에 대한 멀티뷰 확장 (multiview extension) 과, SHVC 로 칭해진 HEVC 에 대한 스케일러블 확장 (scalable extension), 또는 임의의 다른 적당한 코딩 프로토콜을 포함하는, HEVC 에 대한 다양한 확장들은 멀티-계층 비디오 코딩을 다루고, 또한, JCT-VC 에 의해 개발되고 있다.

[0057] 본원에서 설명된 많은 실시형태들은 HEVC 표준, 또는 그 확장들을 이용하는 예들을 설명한다. 그러나, 본원에서 설명된 기법들 및 시스템들은 또한, AVC, MPEG, 그 확장들, 또는 다른 적당한 코딩 표준들과 같은 다른 코딩 표준들에 적용가능할 수도 있다. 따라서, 본원에서 설명된 기법들 및 시스템들은 특정한 비디오 코딩 표준을 참조하여 설명될 수도 있지만, 당해 분야의 당업자는 설명이 그 특정한 표준에 오직 적용하는 것으로 해독

되지 않아야 한다는 것을 인식할 것이다.

[0058] 비디오 소스 (102) 는 비디오 데이터를 인코딩 디바이스 (104) 에 제공할 수도 있다. 비디오 소스 (102) 는 소스 디바이스의 일부일 수도 있거나, 소스 디바이스 이외의 디바이스의 일부일 수도 있다. 비디오 소스 (102) 는 비디오 캡처 디바이스 (예컨대, 비디오 카메라, 카메라 폰, 비디오 폰 등등), 저장된 비디오를 포함하는 비디오 아카이브, 비디오 데이터를 저장하는 비디오 서버 또는 컨텐츠 제공자, 비디오 서버 또는 컨텐츠 제공자로부터 비디오를 수신하는 비디오 공급 인터페이스, 컴퓨터 그래픽 비디오 데이터를 생성하기 위한 컴퓨터 그래픽 시스템, 이러한 소스들의 조합, 또는 임의의 다른 적당한 비디오 소스를 포함할 수도 있다.

[0059] 비디오 소스 (102) 로부터의 비디오 데이터는 하나 이상의 입력 픽처들 또는 프레임들을 포함할 수도 있다. 픽처 또는 프레임은 비디오의 일부인 스틸 이미지 (still image) 이다. 인코딩 디바이스 (104) 의 인코더 엔진 (106) (또는 인코더) 은 인코딩된 비디오 비트스트림을 생성하기 위하여 비디오 데이터를 인코딩한다. 예를 들어, HEVC 비트스트림은 네트워크 추상화 계층 (network abstraction layer; NAL) 유닛들로 칭해진 데이터 유닛들의 시퀀스를 포함할 수도 있다. 비디오 코딩 계층 (video coding layer; VCL) NAL 유닛들 및 비-VCL NAL 유닛들을 포함하는, NAL 유닛들의 2 개의 클래스들은 HEVC 표준에서 존재한다. VCL NAL 유닛은 코딩된 픽처 데이터의 (이하에서 설명된) 하나의 슬라이스 또는 슬라이스 세그먼트를 포함하고, 비-VCL NAL 유닛은 다수의 코딩된 픽처들에 관련되는 코딩된 정보를 포함한다. 코딩된 픽처 및 코딩된 픽처에 대응하는 (존재한다면) 비-VCL NAL 유닛들은 액세스 유닛 (access unit; AU) 으로 칭해진다.

[0060] NAL 유닛들은 비디오에서의 픽처들의 코딩된 표현들과 같은, 비디오 데이터 (인코딩된 비디오 비트스트림) 의 코딩된 표현을 형성하는 비트들의 시퀀스를 포함할 수도 있다. 인코더 엔진 (106) 은 각각의 픽처를 다수의 슬라이스들로 파티셔닝함으로써 픽처들의 코딩된 표현들을 생성한다. 슬라이스는 다른 슬라이스들에 독립적이어서, 슬라이스에서의 정보는 동일한 픽처 내의 다른 슬라이스들로부터의 데이터에 종속되지 않고 코딩된다. 슬라이스는 독립적인 슬라이스 세그먼트를 포함하는 하나 이상의 슬라이스 세그먼트들과, 존재할 경우, 이전의 슬라이스 세그먼트들에 종속되는 하나 이상의 종속적 슬라이스 세그먼트들을 포함한다. 다음으로, 슬라이스들은 루마 샘플 (luma sample) 들 및 크로마 샘플 (chroma sample) 들의 코딩 트리 블록 (coding tree block; CTB) 들로 파티셔닝된다. 루마 샘플들의 CTB 및 크로마 샘플들의 하나 이상의 CTB 들은 샘플들에 대한 신택스와 함께, 코딩 트리 유닛 (coding tree unit; CTU) 으로서 지칭된다. CTU 는 HEVC 인코딩을 위한 기본 프로세싱 유닛이다. CTU 는 변동되는 크기들의 다수의 코딩 유닛 (coding unit; CU) 들로 분할될 수 있다. CU 는 코딩 블록 (coding block; CB) 들로서 지칭되는 루마 및 크로마 샘플 어레이들을 포함한다.

[0061] 루마 및 크로마 CB 들은 예측 블록 (prediction block; PB) 들로 추가로 분할될 수 있다. PB 는 인터-예측을 위하여 동일한 모션 파라미터들을 이용하는 루마 또는 크로마 컴포넌트의 샘플들의 블록이다. 루마 PB 및 하나 이상의 크로마 PB 들은 연관된 신택스와 함께, 예측 유닛 (prediction unit; PU) 을 형성한다. 모션 파라미터들의 세트는 각각의 PU 에 대한 비트스트림에서 시그널링되고, 루마 PB 및 하나 이상의 크로마 PB 들의 인터-예측을 위하여 이용된다. CB 는 또한, 하나 이상의 변환 블록 (transform block; TB) 들로 파티셔닝될 수 있다. TB 는 동일한 2 차원 변환이 예측 잔차 신호를 코딩하기 위하여 적용되는 컬러 컴포넌트의 샘플들의 정사각형 블록을 나타낸다. 변환 유닛 (transform unit; TU) 은 루마 및 크로마 샘플들의 TB 들과, 대응하는 신택스 엘리먼트들을 나타낸다.

[0062] CU 의 크기는 코딩 노드의 크기에 대응하고, 형상에 있어서 정사각형이다. 예를 들어, CU 의 크기는 8 x 8 샘플들, 16 x 16 샘플들, 32 x 32 샘플들, 64 x 64 샘플들, 또는 대응하는 CTU 의 크기에 이르는 임의의 다른 적절한 크기일 수도 있다. 어구 "N x N" 은 수직 및 수평 차원들의 측면에서의 비디오 블록의 픽셀 차원들 (예컨대, 8 픽셀들 x 8 픽셀들) 을 지칭하기 위하여 본원에서 이용된다. 블록 내의 픽셀들은 행 (row) 들 및 열 (column) 들로 배열될 수도 있다. 일부 실시형태들에서, 블록들은 수직 방향에서와 동일한 수의 픽셀들을 수평 방향에서 가지지 않을 수도 있다. CU 와 연관된 신택스 데이터는 예를 들어, 하나 이상의 PU 들로의 CU 의 파티셔닝을 설명할 수도 있다. 파티셔닝 모드들은 CU 가 인트라-예측 모드 인코딩되는지, 또는 인터-예측 모드 인코딩되는지 여부의 사이에서 상이할 수도 있다. PU 들은 형상에 있어서 비-정사각형 (non-square) 이 되도록 파티셔닝될 수도 있다. CU 와 연관된 신택스 데이터는 또한, 예를 들어, CTU 에 따른 하나 이상의 TU 들로의 CU 의 파티셔닝을 설명할 수도 있다. TU 는 형상에 있어서 정사각형 또는 비-정사각형일 수 있다.

[0063] HEVC 표준에 따르면, 변환들은 변환 유닛 (TU) 들을 이용하여 수행될 수도 있다. TU 들은 상이한 CU 들에 대하여 변동될 수도 있다. TU 들은 소정의 CU 내의 PU 들의 크기에 기초하여 크기가 정해질 수도 있다.

TU 들은 동일한 크기일 수도 있거나, PU 들보다 더 작을 수도 있다. 일부 예들에서, CU 에 대응하는 잔차 샘플들은 잔차 쿼드 트리 (residual quad tree; RQT) 로서 알려진 쿼드트리 구조를 이용하여 더 작은 유닛들로 재분할될 수도 있다. RQT 의 리프 노드들은 TU 들에 대응할 수도 있다. TU 들과 연관된 픽셀 차이 값들은 변환 계수들을 생성하기 위하여 변환될 수도 있다. 다음으로, 변환 계수들은 인코더 엔진 (106) 에 의해 양자화될 수도 있다.

[0064] 일단 비디오 데이터의 픽처들이 CU 들로 파티셔닝되면, 인코더 엔진 (106) 은 예측 모드를 이용하여 각각의 PU 를 예측한다. 다음으로, 예측은 (이하에서 설명된) 잔차들을 얻기 위하여 원래의 비디오 데이터로부터 감산 (subtract) 된다. 각각의 CU 에 대하여, 예측 모드는 신택스 데이터를 이용하여 비트스트림의 내부에서 시그널링될 수도 있다. 예측 모드는 인트라-예측 (또는 인트라-픽처 예측) 또는 인터-예측 (또는 인터-픽처 예측) 을 포함할 수도 있다. 인트라-예측을 이용하면, 각각의 PU 는 예를 들어, PU 에 대한 평균 값을 구하기 위한 DC 예측, 평면 표면을 PU 에 피팅하기 위한 평면 예측, 이웃하는 데이터로부터 추론하기 위한 방향 예측, 또는 임의의 다른 적당한 타입들의 예측을 이용하여 동일한 픽처에서 이웃하는 이미지 데이터로부터 예측된다. 인터-예측을 이용하면, 각각의 PU 는 (출력 순서에서 현재의 픽처 이전 또는 이후의) 하나 이상의 참조 픽처들에서의 이미지 데이터로부터의 모션 보상 예측을 이용하여 예측된다.

[0065] PU 는 예측 프로세스에 관련된 데이터를 포함할 수도 있다. 예를 들어, PU 가 인트라-예측을 이용하여 인코딩될 때, PU 는 PU 에 대한 인트라-예측 모드를 설명하는 데이터를 포함할 수도 있다. 또 다른 예로서, PU 가 인터-예측을 이용하여 인코딩될 때, PU 는 PU 에 대한 모션 벡터를 정의하는 데이터를 포함할 수도 있다. PU 에 대한 모션 벡터를 정의하는 데이터는 예를 들어, 모션 벡터의 수평 컴포넌트, 모션 벡터의 수직 컴포넌트, 모션 벡터에 대한 해상도 (예컨대, 1/4 픽셀 정밀도 또는 1/8 픽셀 정밀도), 모션 벡터가 지시하는 참조 픽처, 및/또는 모션 벡터에 대한 참조 픽처 리스트 (예컨대, List 0, List 1, 또는 List C) 를 설명할 수도 있다.

[0066] 다음으로, 인코딩 디바이스 (104) 는 변환 및 양자화를 수행할 수도 있다. 예를 들어, 예측에 후속하여, 인코더 엔진 (106) 은 PU 에 대응하는 잔차 값들을 계산할 수도 있다. 잔차 값들은 픽셀 차이 값들을 포함할 수도 있다. 예측이 수행된 후에 남아 있을 수도 있는 임의의 잔차 데이터는, 이산 코사인 변환, 이산 사인 변환, 정수 변환, 웨이블렛 변환, 또는 다른 적당한 변환 함수에 기초할 수도 있는 블록 변환을 이용하여 변환된다. 일부 경우들에는, 하나 이상의 블록 변환들 (예컨대, 크기들 32 x 32, 16 x 16, 8 x 8, 4 x 4 등등) 은 각각의 CU 에서의 잔차 데이터에 적용될 수도 있다. 일부 실시형태들에서, TU 는 인코더 엔진 (106) 에 의해 구현된 변환 및 양자화 프로세스들을 위하여 이용될 수도 있다. 하나 이상의 PU 들을 가지는 소정의 CU 는 또한, 하나 이상의 TU 들을 포함할 수도 있다. 이하에서 더욱 상세하게 설명된 바와 같이, 잔차 값들은 블록 변환들을 이용하여 변환 계수들로 변환될 수도 있고, 그 다음으로, 엔트로피 코딩을 위한 직렬화된 변환 계수들을 생성하기 위하여 TU 들을 이용하여 양자화될 수도 있고 스캔될 수도 있다.

[0067] CU 의 PU 들을 이용한 인트라-예측 또는 인터-예측 코딩에 후속하는 일부 실시형태들에서, 인코더 엔진 (106) 은 CU 의 TU 들에 대한 잔차 데이터를 계산할 수도 있다. PU 들은 공간적 도메인 (또는 픽셀 도메인) 에서 픽셀 데이터를 포함할 수도 있다. TU 들은 블록 변환의 적용에 후속하여 변환 도메인에서 계수들을 포함할 수도 있다. 이전에 언급된 바와 같이, 잔차 데이터는 인코딩되지 않은 픽처의 픽셀들과, PU 들에 대응하는 예측 값들과의 사이의 픽셀 차이 값들에 대응할 수도 있다. 인코더 엔진 (106) 은 CU 에 대한 잔차 데이터를 포함하는 TU 들을 형성할 수도 있고, 그 다음으로, CU 에 대한 변환 계수들을 생성하기 위하여 TU 들을 변환할 수도 있다.

[0068] 인코더 엔진 (106) 은 변환 계수들의 양자화를 수행할 수도 있다. 양자화는 계수들을 나타내기 위하여 이용된 데이터의 양을 감소시키기 위하여 변환 계수들을 양자화함으로써 추가의 압축을 제공한다. 예를 들어, 양자화는 계수들의 일부 또는 전부와 연관된 비트 심도를 감소시킬 수도 있다. 하나의 예에서, n-비트 값을 갖는 계수는 양자화 동안에 m-비트 값으로 버림 (round down) 될 수도 있고, n 은 m 보다 더 클 수도 있다.

[0069] 일단 양자화가 수행되면, 코딩된 비트스트림은 양자화된 변환 계수들, 예측 정보 (예컨대, 예측 모드들, 모션 벡터들 등등), 파티셔닝 정보, 및 다른 신택스 데이터와 같은 임의의 다른 적당한 데이터를 포함한다. 다음으로, 코딩된 비트스트림의 상이한 엘리먼트들은 인코더 엔진 (106) 에 의해 엔트로피 인코딩될 수도 있다. 일부 예들에서, 인코더 엔진 (106) 은 양자화된 변환 계수들을 스캔하여, 엔트로피 인코딩될 수 있는 직렬화된 벡터 (serialized vector) 를 생성하기 위하여, 미리 정의된 스캔 순서를 사용할 수도 있다. 일부 예들에서, 인코더 엔진 (106) 은 적응적 스캔 (adaptive scan) 을 수행할 수도 있다. 1 차원 벡터를 형성하기 위하여 양자화된 변환 계수들을 스캔한 후, 인코더 엔진 (106) 은 1 차원 벡터를 엔트로피 인코딩할 수도 있

다. 예를 들어, 인코더 엔진 (106) 은 컨텍스트 적응 가변 길이 코딩, 컨텍스트 적응 2 진 산술 코딩, 신택스-기반 컨텍스트-적응 2 진 산술 코딩, 확률 간격 파티셔닝 엔트로피 코딩, 또는 또 다른 적당한 엔트로피 인코딩 기법을 이용할 수도 있다.

[0070] 이전에 설명된 바와 같이, HEVC 비트스트림은 NAL 유닛들의 그룹을 포함한다. 코딩된 비디오 비트스트림을 형성하는 비트들의 시퀀스는 VCL NAL 유닛들에서 존재한다. 비-VCL NAL 유닛들은 다른 정보에 추가하여, 인코딩된 비디오 비트스트림에 관련되는 하이-레벨 정보를 갖는 파라미터 세트들을 포함할 수도 있다. 예를 들어, 파라미터 세트는 비디오 파라미터 세트 (video parameter set; VPS), 시퀀스 파라미터 세트 (sequence parameter set; SPS), 및 픽처 파라미터 세트 (picture parameter set; PPS) 를 포함할 수도 있다. 파라미터 세트들의 목표는 비트 레이트 효율, 에러 복원력 (error resiliency), 및 시스템 계층 인터페이스들을 제공하는 것이다. 각각의 슬라이스는, 디코딩 디바이스 (112) 가 슬라이스를 디코딩하기 위하여 이용할 수도 있는 정보를 액세스하기 위하여, 단일의 활성 PPS, SPS, 및 VPS 를 참조한다. VPS ID, SPS ID, 및 PPS ID 를 포함하는 식별자 (identifier; ID) 는 각각의 파라미터 세트에 대하여 코딩될 수도 있다. SPS 는 SPS ID 및 VPS ID 를 포함한다. PPS 는 PPS ID 및 SPS ID 를 포함한다. 각각의 슬라이스 헤더는 PPS ID 를 포함한다. ID 들을 이용하면, 활성 파라미터 세트들은 소정의 슬라이스에 대하여 식별될 수 있다.

[0071] PPS 는 소정의 픽처에서 모든 슬라이스들에 적용하는 정보를 포함한다. 이것으로 인해, 픽처에서의 모든 슬라이스들은 동일한 PPS 를 지칭한다. 상이한 픽처들에서의 슬라이스들은 또한, 동일한 PPS 를 지칭할 수도 있다. SPS 는 동일한 코딩된 비디오 시퀀스 또는 비트스트림에서의 모든 픽처들에 적용하는 정보를 포함한다. 코딩된 비디오 시퀀스는, 랜덤 액세스 포인트 픽처 (예컨대, 순시적 디코딩 리프레시 (instantaneous decoding refresh; IDR) 픽처 또는 절단된 링크 액세스 (broken link access; BLA) 픽처, 또는 다른 적절한 랜덤 액세스 포인트 픽처) 로 시작하며, 다음 랜덤 액세스 포인트 픽처 (또는 비트스트림의 종반부) 에 이르지만 이것을 포함하지는 않는 모든 액세스 유닛들을 포함하는 일련의 액세스 유닛들이다. SPS 에서의 정보는 전형적으로, 코딩된 비디오 시퀀스 내에서 픽처마다 변경되지 않는다. 코딩된 비디오 시퀀스에서의 모든 픽처들은 동일한 SPS 를 이용한다. VPS 는 코딩된 비디오 시퀀스 또는 비트스트림 내의 모든 계층들에 적용하는 정보를 포함한다. VPS 는 전체 코딩된 비디오 시퀀스들에 적용하는 신택스 엘리먼트들을 갖는 신택스 구조를 포함한다. 일부 실시형태들에서, VPS, SPS, 또는 PPS 는 인코딩된 비트스트림과의 대역내 (in-band) 로 송신될 수도 있다. 일부 실시형태들에서, VPS, SPS, 또는 PPS 는 코딩된 비디오 데이터를 포함하는 NAL 유닛들과는 별도의 송신에서 대역외 (out-of-band) 로 송신될 수도 있다.

[0072] 인코딩 디바이스 (104) 의 출력 (110) 은 인코딩된 비디오 데이터를 구성하는 NAL 유닛들을 통신 링크 (120) 상에서 수신 디바이스의 디코딩 디바이스 (112) 로 전송할 수도 있다. 디코딩 디바이스 (112) 의 입력 (114) 은 NAL 유닛들을 수신할 수도 있다. 통신 링크 (120) 는 무선 네트워크, 유선 네트워크, 또는 유선 및 무선 네트워크의 조합을 이용하여 송신된 신호를 포함할 수도 있다. 무선 네트워크는 임의의 무선 인터페이스 또는 무선 인터페이스들의 조합을 포함할 수도 있고, 임의의 적당한 무선 네트워크 (예컨대, 인터넷 또는 다른 광역 네트워크, 패킷-기반 네트워크, WiFi™, 라디오 주파수 (RF), UWB, WiFi-다이렉트 (WiFi-Direct), 셀룰러, 롱텀 에볼루션 (Long-Term Evolution; LTE), WiMax™ 등등) 를 포함할 수도 있다. 유선 네트워크는 임의의 유선 인터페이스 (예컨대, 섬유, 이더넷, 전력선 이더넷, 이더넷 오버 동축 케이블, 디지털 신호 라인 (digital signal line; DSL) 등등) 를 포함할 수도 있다. 유선 및/또는 무선 네트워크들은 기지국들, 라우터들, 액세스 포인트들, 브릿지들, 게이트웨이들, 스위치들 등등과 같은 다양한 장비를 이용하여 구현될 수도 있다. 인코딩된 비디오 데이터는 무선 통신 프로토콜과 같은 통신 표준에 따라 변조될 수도 있고, 수신 디바이스로 송신될 수도 있다.

[0073] 일부 예들에서, 인코딩 디바이스 (104) 는 인코딩된 비디오 데이터를 저장장치 (108) 내에 저장할 수도 있다. 출력 (110) 은 인코더 엔진 (106) 으로부터, 또는 저장장치 (108) 로부터 인코딩된 비디오 데이터를 취출할 수도 있다. 저장장치 (108) 는 다양한 분산되거나 국소적으로 액세스된 데이터 저장 매체들 중의 임의의 것을 포함할 수도 있다. 예를 들어, 저장장치 (108) 는 하드 드라이브, 저장 디스크, 플래시 메모리, 휘발성 또는 비-휘발성 메모리, 또는 인코딩된 비디오 데이터를 저장하기 위한 임의의 다른 적당한 디지털 저장 매체들을 포함할 수도 있다.

[0074] 입력 (114) 은 인코딩된 비디오 데이터를 수신하고, 비디오 데이터를 디코더 엔진 (116) 에, 또는 디코더 엔진 (116) 에 의한 더 이후의 이용을 위하여 저장장치 (118) 에 제공할 수도 있다. 디코더 엔진 (116) 은 인코딩된 비디오 데이터를 구성하는 코딩된 비디오 시퀀스의 엘리먼트들을 (예컨대, 엔트로피 디코더를 이용하여) 엔트로피 디코딩하고 이를 추출함으로써 인코딩된 비디오 데이터를 디코딩할 수도 있다. 다음으로, 디코더

엔진 (116) 은 인코딩된 비디오 데이터에 대한 역변환을 리스케일링 (rescaling) 할 수도 있고 이를 수행할 수도 있다. 다음으로, 잔차들은 디코더 엔진 (116) 의 예측 단계로 전달된다. 다음으로, 디코더 엔진 (116) 은 픽셀들의 블록 (예컨대, PU) 을 예측한다. 일부 예들에서, 예측은 역변환의 출력에 추가된다.

[0075] 디코딩 디바이스 (112) 는 디코딩된 비디오를, 디코딩된 비디오 데이터를 컨텐츠의 소비자에게 디스플레이하기 위한 디스플레이 또는 다른 출력 디바이스를 포함할 수도 있는 비디오 목적지 디바이스 (122) 에 출력할 수도 있다. 일부 양태들에서, 비디오 목적지 디바이스 (122) 는 디코딩 디바이스 (112) 를 포함하는 수신 디바이스의 일부일 수도 있다. 일부 양태들에서, 비디오 목적지 디바이스 (122) 는 수신 디바이스 이외의 별도의 디바이스의 일부일 수도 있다.

[0076] 일부 실시형태들에서, 비디오 인코딩 디바이스 (104) 및/또는 비디오 디코딩 디바이스 (112) 는 각각 오디오 인코딩 디바이스 및 오디오 디코딩 디바이스와 통합될 수도 있다. 비디오 인코딩 디바이스 (104) 및/또는 비디오 디코딩 디바이스 (112) 는 또한, 하나 이상의 마이크로프로세서들, 디지털 신호 프로세서 (digital signal processor; DSP) 들, 애플리케이션 특정 집적 회로 (application specific integrated circuit; ASIC) 들, 필드 프로그래밍가능 게이트 어레이 (field programmable gate array; FPGA) 들, 개별 로직, 소프트웨어, 하드웨어, 펌웨어, 또는 그 임의의 조합들과 같은, 위에서 설명된 코딩 기법들을 구현하기 위하여 필요한 다른 하드웨어 또는 소프트웨어를 포함할 수도 있다. 비디오 인코딩 디바이스 (104) 및 비디오 디코딩 디바이스 (112) 는 개개의 디바이스에서 조합된 인코더/디코더 (combined encoder/decoder; codec) 의 일부로서 통합될 수도 있다. 인코딩 디바이스 (104) 의 특정 세부사항들의 예는 도 16 을 참조하여 이하에서 설명된다. 디코딩 디바이스 (112) 의 특정 세부사항들의 예는 도 17 을 참조하여 이하에서 설명된다.

[0077] 위에서 언급된 바와 같이, HEVC 표준에 대한 확장들은 MV-HEVC 로서 지칭된 멀티뷰 비디오 코딩 확장과, SHVC 로서 지칭된 스케일러블 비디오 코딩 확장을 포함한다. MV-HEVC 및 SHVC 확장들은 계층화된 코딩의 개념을 공유하고, 상이한 계층들은 인코딩된 비디오 비트스트림 내에 포함된다. 코딩된 비디오 시퀀스에서의 각각의 계층은 고유의 계층 식별자 (ID) 에 의해 어드레싱된다. 계층 ID 는 NAL 유닛이 연관되는 계층을 식별하기 위하여 NAL 유닛의 헤더 내에 존재할 수도 있다. MV-HEVC 에서, 상이한 계층들은 비디오 비트스트림에서 동일한 장면의 상이한 뷰들을 통상적으로 나타낸다. SHVC 에서는, 상이한 공간적 해상도들 (또는 픽처 해상도) 에서, 또는 상이한 복원 충실도 (reconstruction fidelity) 들에서 비디오 비트스트림을 나타내는 상이한 스케일러블 계층들이 제공된다. 스케일러블 계층들은 (계층 ID = 0 을 갖는) 기본 계층과, (계층 ID 들 = 1, 2, … n 을 갖는) 하나 이상의 강화 계층들을 포함할 수도 있다. 기본 계층은 HEVC 의 제 1 버전의 프로파일을 준수할 수도 있고, 비트스트림에서 최저 이용가능한 계층을 나타낸다. 강화 계층들은 기본 계층에 비해 증가된 공간적 해상도, 시간적 해상도 또는 프레임 레이트, 및/또는 복원 충실도 (또는 품질) 를 가진다. 강화 계층들은 계층적으로 편성되고, 더 낮은 계층들에 종속될 수도 있다 (또는 그러하지 않을 수도 있음). 일부 예들에서, 상이한 계층들은 단일 표준 코덱을 이용하여 코딩될 수도 있다 (예컨대, 모든 계층들은 HEVC, SHVC, 또는 다른 코딩 표준을 이용하여 코딩됨). 일부 예들에서, 상이한 계층들은 멀티-표준 코덱을 이용하여 코딩될 수도 있다. 예를 들어, 기본 계층은 AVC 를 이용하여 코딩될 수도 있는 반면, 하나 이상의 강화 계층들은 HEVC 표준에 대한 SHVC 및/또는 MV-HEVC 확장들을 이용하여 코딩될 수도 있다.

[0078] 일반적으로, 계층은 VCL NAL 유닛들의 세트와, 비-VCL NAL 유닛들의 대응하는 세트를 포함한다. NAL 유닛들의 각각은 특정한 계층 ID 값으로 배정된다. 계층들은 계층이 더 낮은 계층에 종속될 수도 있다는 의미에서 계층적일 수 있다. 계층 세트는 자체-제약되는 비트스트림 내에서 표현된 계층들의 세트를 지칭하고, 이것은 계층 세트 내의 계층들이 디코딩 프로세스에서 계층 세트에서의 다른 계층들에 종속될 수 있지만, 디코딩을 위한 임의의 다른 계층들에 종속되지 않는다는 것을 의미한다. 따라서, 계층 세트에서의 계층들은 비디오 컨텐츠를 나타낼 수 있는 독립적인 비트스트림을 형성할 수 있다. 계층 세트에서의 계층들의 세트는 서브-비트스트림 추출 프로세스의 동작에 의해 또 다른 비트스트림으로부터 획득될 수도 있다. 계층 세트는 디코더가 어떤 파라미터들에 따라 동작하는 것을 원할 때, 디코딩되어야 하는 계층들의 세트에 대응할 수도 있다.

[0079] 비디오 시퀀스를 인코딩할 때, 많은 애플리케이션들에 대하여 디코더 버퍼 상태에 대한 제어를 가지는 것이 유리하다. 이것은 통신 및/또는 브로드캐스팅을 위하여 적용된다. 인코더는 송신된 데이터가 대응하는 픽처의 디코딩 시에 디코더에서 이용가능하도록 송신된 데이터를 제공해야 한다. 또한, 인코더는 비트스트림이 디코더의 입력 비트스트림 버퍼뿐만 아니라, 디코딩된 픽처들이 저장되는 픽처 버퍼를 초과하지 않는다는 것을 규정해야 한다.

[0080] 가설 참조 디코더 (HRD) 는 인코딩된 비디오 시퀀스에 대한 제어를 테스트하도록 제공된다. HRD 는 비디오

압축 표준에 따라 인코딩된 비디오 시퀀스들로 일반적으로 동작가능할 수도 있다. 가설 참조 디코더의 구성 및 동작을 위한 파라미터들은 비디오 파라미터 세트 (VPS) 및/또는 시퀀스 파라미터 세트 (SPS) 에서 제공될 수 있다. HRD 파라미터들은 이하에서 상세하게 설명된 바와 같이, 비트스트림에 대한 다수의 동작 포인트들에 대하여 제공될 수 있다. 이것은 추가의 프로세싱 (예컨대, 서브-비트스트림 추출) 후에 비트스트림의 특성들에 대한 정보를 제공한다. HRD 는 생성된 비트스트림을 제어하기 위하여 인코더들에서 적용될 수 있고, 또한, 표준들 사양 요건들에 대한 소정의 비트스트림의 적합성을 검증하기 위하여 적용될 수 있다. 또한, 당면한 디코더 구현예의 적합성은 HRD 에 의해 정의된 성능 및 타이밍 요건들에 대하여 테스트될 수도 있다. 인코더는 비트스트림에 대한, 또는 비트스트림의 일부 또는 모든 계층들에 대한 HRD 파라미터들의 일부 또는 모든 시그널링을 선택적으로 생략할 수도 있다. 이것은 비디오 압축 표준에 대한 비트스트림 적합성의 검증에 관련된 일부의 제약들을 제공할 수도 있다.

[0081] HRD 파라미터들의 세트들은 멀티-계층 기능성을 허용하기 위하여 (예컨대, 시퀀스 또는 비디오 파라미터 세트에서, 또는 다른 메시징에서) 제공되고, 파라미터들의 각각의 세트는 동작 포인트에 대응한다. 동작 포인트는 서브-비트스트림 추출을 위하여 이용된 파라미터들을 정의하고, 타겟 계층들의 리스트 (그 동작 포인트에 대한 계층 세트) 및 타겟 최고 시간적 계층을 포함한다. 다수의 동작 포인트들은 소정의 비트스트림에 적용가능할 수도 있다. 동작 포인트는 계층 세트에서의 모든 계층들을 포함할 수도 있거나, 계층 세트의 서브세트로서 형성된 비트스트림일 수도 있다. 예를 들어, 비트스트림의 동작 포인트는 계층 식별자들의 세트 및 시간적 식별자와 연관될 수도 있다. 계층 식별자 리스트는 동작 포인트 내에 포함되어야 할 계층들을 식별하기 위하여 이용될 수도 있다. 계층 식별자 리스트는 파라미터 세트 (예컨대, VPS) 내에 포함될 수도 있다. 계층 식별자 리스트는 (예컨대, 신택스 엘리먼트 nuh_layer_id 에 의해 표시된) 계층 식별자 (ID) 값들의 리스트를 포함할 수도 있다. 일부 경우들에는, 계층 ID 값들이 음이 아닌 (non-negative) 정수들을 포함할 수도 있고, 각각의 계층은 각각의 계층 ID 값이 특정한 계층을 식별하도록, 고유의 계층 ID 와 연관될 수도 있다. (예컨대, 변수 TemporalId 에 의해 식별된) 최고 시간적 ID 는 시간적 서브세트를 정의하기 위하여 이용될 수도 있다. 일부 실시형태들에서, 계층 식별자 리스트 및 타겟 최고 시간적 ID 는 비트스트림으로부터 동작 포인트를 추출하기 위한 입력들로서 이용될 수도 있다. 예를 들어, NAL 유닛이 동작 포인트와 연관된 계층 식별자들의 세트 내에 포함되는 계층 식별자를 가지고, NAL 유닛의 시간적 식별자가 동작 포인트의 시간적 식별자 이하일 경우, NAL 유닛은 동작 포인트와 연관된다. 타겟 출력 계층은 출력되어야 하는 계층이고, 출력 계층 세트는 타겟 출력 계층들의 세트와 연관되는 계층 세트이다. 예를 들어, 출력 계층 세트는 특정된 계층 세트의 계층들을 포함하는 계층들의 세트이고, 여기서, 계층들의 세트에서의 하나 이상의 계층들은 출력 계층들인 것으로 표시된다. 출력 동작 포인트는 특정한 출력 계층 세트에 대응한다. 예를 들어, 출력 동작 포인트는, 입력 비트스트림, 타겟 최고 시간적 식별자 (TemporalId), 및 타겟 계층 식별자 리스트를 입력들로서 갖는 서브-비트스트림 추출 프로세스의 동작에 의해 입력 비트스트림으로부터 생성되고 출력 계층들의 세트와 연관되는 비트스트림을 포함할 수도 있다.

[0082] 이전에 설명된 바와 같이, 파라미터 세트들에는 (예컨대, 하나 이상의 비-VCL NAL 유닛들에서) 인코딩된 비디오 비트스트림이 제공된다. 파라미터 세트들은 인코딩된 비디오 비트스트림의 다양한 파라미터들을 정의하는 하이-레벨 신택스 정보를 포함한다. 파라미터 세트의 하나의 예는 비디오 파라미터 세트 (VPS) 를 포함한다. VPS 는 기본 파트 (또는 기본 VPS) 및 확장 파트 (또는 VPS 확장) 를 포함하는 2 개의 파트들을 가질 수도 있다. 기본 VPS 는 HEVC 표준의 제 1 편집에서 정의되고, VPS 확장은 HEVC 표준의 더 이후의 편집에서 정의된다. 기본 VPS 는 HEVC 기본 계층 (또는 호환가능한 계층) 에 관련된 정보를 포함할 수도 있다. 기본 VPS 는 또한, 시간적 계층들의 최대 수를 포함하는 시간적 스케일러빌러티 정보를 포함할 수도 있다. 하나 이상의 계층 세트들은 기본 VPS 에서 정의될 수도 있다. 예를 들어, 기본 VPS 는 기본 계층을 포함하는 계층 세트에 대응하는 계층 세트 0 을 정의할 수도 있다. VPS 확장은 기본 계층을 초월한 하나 이상의 추가적인 계층들에 관련된 정보를 포함할 수도 있다. 예를 들어, 하나 이상의 추가적인 계층 세트들은 VPS 확장에서 정의될 수도 있고, 이 계층 세트들은 기본 파트에서는 정의되지 않는다.

[0083] 도 2 는 비디오 파라미터 세트의 기본 파트 (기본 VPS (202)) 및 확장 파트 (VPS 확장 (204)) 에서 정의된 계층 세트들의 예를 예시한다. 기본 VPS (202) 는 계층 세트 0, 계층 세트 1, 계층 세트 2, 및 계층 세트 3 을 정의한다. 계층 세트 0 은 계층 0 을 포함한다. 계층 세트 1 은 계층 0 및 계층 1 을 포함한다. 계층 세트 2 는 계층 0, 계층 1, 및 계층 2 를 포함한다. 계층 세트 3 은 계층 0, 계층 1, 계층 2, 및 계층 3 을 포함한다. VPS 확장 (204) 은 기본 VPS (202) 에서 정의되지 않는 추가적인 계층 세트들을 정의한다. 추가적인 계층 세트들은 계층 세트 4 및 계층 세트 5 를 포함한다. 추가적인 계층 세트 4 는 계층 4 를 포함하고, 추가적인 계층 세트 5 는 계층 5 및 계층 6 을 포함한다. 일부 예들에서, 계층 0 은 기본 계층일

수도 있고, 계층들 1, 2, 3, 4, 5, 및 6 은 강화 계층들일 수도 있다. 예를 들어, 계층 0 은 0 과 동일한 계층 식별자 (ID) 를 갖는 기본 계층일 수도 있다. 기본 계층은 또한, 호환가능한 계층으로서 지칭될 수도 있다. 기본 계층은 HEVC 의 제 1 버전의 프로파일을 준수하고, 비트스트림에서 최저 이용가능한 계층을 나타낸다. 계층들 1, 2, 3, 4, 5, 및 6 은 대응하는 계층 ID 들을 가지는 강화 계층들을 포함할 수도 있다.

예를 들어, 계층 1 은 1 과 동일한 계층 ID 를 가지고, 계층 2 는 2 와 동일한 계층 ID 를 가지고, 계층 3 은 3 과 동일한 계층 ID 를 가지고, 계층 4 는 4 와 동일한 계층 ID 를 가지고, 계층 5 는 5 와 동일한 계층 ID 를 가지고, 계층 6 은 6 과 동일한 계층 ID 를 가진다. 강화 계층들은 기본 계층에 비해 공간적 해상도, 시간적 해상도 또는 프레임 레이트, 및/또는 복원 충실도 (또는 품질) 를 증가시켰다. 일부 예들에서, 계층 0 은 7.5 Hz 의 프레임 레이트 및 초 당 64 킬로바이트 (kilobyte per second) 의 비트 레이트를 가질 수도 있고, 계층 1 은 15 Hz 의 프레임 레이트 및 초 당 128 킬로바이트의 비트 레이트를 가질 수도 있고, 계층 2 는 15 Hz 의 프레임 레이트 및 초 당 256 킬로바이트의 비트 레이트를 가질 수도 있고, 계층 3 은 30 Hz 의 프레임 레이트 및 초 당 512 킬로바이트의 비트 레이트를 가질 수도 있고, 계층 4 는 30 Hz 의 프레임 레이트 및 초 당 1 메가바이트의 비트 레이트를 가질 수도 있고, 계층 5 는 60 Hz 의 프레임 레이트 및 초 당 1.5 메가바이트의 비트 레이트를 가질 수도 있고, 계층 6 은 60 Hz 의 프레임 레이트 및 초 당 2 메가바이트의 비트 레이트를 가질 수도 있다. 일부 예들에서, 프레임 레이트들은 또한, 픽처 레이트들로서 지칭될 수도 있고, 이에 따라, 상이한 계층들 0, 1, 2, 3, 4, 5, 및 6 은 또한, 상이한 픽처 레이트들을 가질 수도 있다. 당해 분야의 당업자는 이 수치들이 오직 예로서 제공되는 것이고, 계층들은 특정한 구현예에 따라 다른 프레임 레이트들 및 비트 레이트들을 가질 수도 있다는 것을 인식할 것이다.

[0084] 시그널링 정보는 기본 VPS (202) 에서 정의된 하나 이상의 계층 세트들의 특성들을 정의하는 VPS 에서 제공된다. 일부 예들에서, 시그널링 정보는 하나 이상의 계층 세트들에 대한 레이트 정보를 정의할 수도 있다. 레이트 정보는 예를 들어, 비트 레이트 정보, 픽처 레이트 정보, 또는 소정의 계층 세트에서의 계층들에 적용되는 다른 적당한 레이트 정보를 포함한다. 하나의 예에서, 소정의 계층 세트에 대한 비트 레이트 정보는 소정의 계층 세트의 계층들의 평균 비트 레이트 또는 평균 픽처 레이트를 포함할 수도 있다. 또 다른 예에서, 비트 레이트 정보는 소정의 계층 세트의 계층들의 최대 비트 레이트를 포함할 수도 있다. 레이트 정보의 다른 예들은 이하에서 제공된다. 일부 예들에서, 시그널링 정보는 계층 세트에서의 계층이 출력 계층 세트의 타겟 출력 계층인지 여부를 표시하는 타겟 출력 정보를 포함할 수도 있다. 예를 들어, 타겟 출력 정보는 output_layer_flag[i][j] 신택스 엘리먼트를 포함할 수도 있다. 본원에서 이용된 바와 같이, 변수들 [i] 및 [j] 는 i-번째 계층 세트의 j-번째 계층을 지칭한다. 레이트 정보 및 타겟 출력 정보는, 의뢰인들이 이러한 정보에 기초하여 추가적인 계층 세트를 요청하거나 소비하는 것을 선택할 수도 있으므로, 계층 세트들 및 추가적인 계층 세트들을 포함하는 (VPS 의 기본 및 확장 파트들에서 정의된) 모든 계층 세트들에 대하여 시그널링되어야 한다. 그러나, HEVC 표준에서 정의된 현재의 시그널링 방식으로, 시그널링 정보는 VPS 의 기본 파트에서 정의되는 계층 세트들에 대하여 오직 시그널링된다.

[0085] 기본 VPS (예컨대, 기본 VPS (202)) 에서 시그널링되는 계층 세트들의 수는 VPS 의 신택스 엘리먼트에 의해 표시된다. 예를 들어, 도 3 은 VPS 확장의 신택스 구조 (300) 의 예를 예시한다. 엔트리 (302) 는 기본 VPS 에서 시그널링되는 계층 세트들의 수를 표시하는, vps_num_layer_sets_minus1 로 표기된 신택스 엘리먼트 (306) 를 포함한다. output_layer_flag[i][j] 로 표기된 신택스 엘리먼트 (304) 는 계층 세트에서의 계층이 출력 계층 세트의 타겟 출력 계층인지 여부를 표시한다. vps_num_layer_sets_minus1 신택스 엘리먼트 (306) 는 (VPS 확장에서 시그널링된 추가적인 계층 세트들이 아니라) 기본 VPS 에서 시그널링된 계층 세트들의 수를 표시하므로, output_layer_flag[i][j] 신택스 엘리먼트 (304) 는 기본 VPS 에서 정의된 그러한 계층 세트들에 대하여 오직 시그널링된다.

[0086] (존재할 경우, VPS 확장에서 시그널링된 추가적인 계층 세트들을 포함하는) 기본 VPS 및 VPS 확장에서 시그널링되는 계층 세트들의 총 수는 VPS 의 신택스 엘리먼트들에 기초하여 유도되는 변수 NumLayerSets 에 의해 표시된다. 본원에서 설명된 실시형태들은, 시그널링 정보 (예컨대, 레이트 정보 및 타겟 출력 정보) 가 VPS 확장 (204) 에서 정의된 추가적인 계층 세트들을 포함하는 모든 계층 세트들에 대하여 시그널링되도록, 계층 세트들에 관련된 VPS 에서의 정보의 시그널링을 업데이트하는 것을 포함한다. 예를 들어, 도 4 에서 예시된 바와 같이, vps_num_layer_sets_minus1 신택스 엘리먼트는 VPS 확장으로부터 제거될 수도 있고, NumLayerSets 변수 (406) 는 새로운 신택스 구조 (400) 를 생성하기 위하여 엔트리 (302) 에 추가될 수도 있다. NumLayerSets 변수 (406) 는 기본 VPS 및 VPS 확장에서 시그널링되는 계층 세트들의 총 수를 표시하므로, output_layer_flag[i][j] 신택스 엘리먼트 (304) 는 기본 VPS 에서 정의된 계층 세트들 및 VPS 확장에서 정의

된 추가적인 계층 세트들에 대하여 시그널링된다.

[0087] 도 5 는 VPS 의 신택스 구조 (500) 의 또 다른 예를 예시한다. 신택스 구조 (500) 는 VPS VUI 로서 본원에서 지칭될 수도 있는, VPS 확장의 비디오 이용가능성 정보 (VUI) 부분의 일부이다. VPS VUI 신택스 구조는 출력 및 디스플레이를 위한 디코딩된 비디오를 준비하기 위하여 유용한 정보를 포함한다. VPS VUI 는 레이트 정보, 샘플 종횡비 (aspect ratio), 인코딩된 비디오의 원래의 컬러 공간 및 표현, 픽처 타이밍 정보, 또는 다른 정보와 같은, 인코딩된 비디오에 관련된 정보를 포함할 수도 있다. VUI 신택스 구조에서의 상이한 파트들의 포함은 임의적이고, 특정한 구현예 또는 애플리케이션에 의해 요구된 바와 같이 판단될 수 있다. 일부 예들에서, 디폴트 값들은 대응하는 VUI 파라미터들이 제공되지 않았던 경우들에 대한 일부 또는 모든 VUI 파라미터들에 대하여 특정될 수도 있다.

[0088] 도 5 의 예에서, VPS VUI 의 신택스 구조 (500) 는 비트 레이트 정보가 VPS 에서 시그널링된 하나 이상의 계층 세트들에 대하여 이용가능한지 여부를 표시하는 플래그를 포함하는 bit_rate_present_flag[i][j] 신택스 엘리먼트 (504) 를 포함한다. 예를 들어, 플래그에 대한 0 또는 1 의 값은 비트 레이트 정보가 하나 이상의 계층 세트들에 대하여 이용가능하다는 것을 표시할 수도 있다. VPS VUI 의 신택스 구조 (500) 는 픽처 레이트 정보가 VPS 에서 시그널링된 하나 이상의 계층 세트들에 대하여 이용가능한지 여부를 표시하는 플래그를 포함하는 pic_rate_present_flag[i][j] 신택스 엘리먼트 (506) 를 더 포함한다. 예를 들어, 플래그에 대한 0 또는 1 의 값은 픽처 레이트 정보가 하나 이상의 계층 세트들에 대하여 이용가능하다는 것을 표시할 수도 있다. VPS VUI 의 신택스 구조 (500) 는 또한, VPS 에서 시그널링된 하나 이상의 계층 세트들의 각각의 계층 세트에 대한 평균 비트 레이트를 표시하는 avg_bit_rate[i][j] 신택스 엘리먼트 (508) 를 포함한다. VPS VUI 의 신택스 구조 (500) 는 VPS 에서 시그널링된 하나 이상의 계층 세트들의 각각의 계층 세트에 대한 최대 비트 레이트를 표시하는 max_bit_rate 신택스 엘리먼트 (510) 를 더 포함한다. VPS VUI 의 신택스 엘리먼트 (500) 는 또한, VPS 에서 시그널링된 하나 이상의 계층 세트들의 계층 세트가 일정한 픽처 레이트를 가지는지 여부를 표시하는 constant_pic_rate_idc[i][j] 신택스 엘리먼트 (512) 를 포함한다. VPS VUI 의 신택스 구조 (500) 는 VPS 에서 시그널링된 하나 이상의 계층 세트들의 각각의 계층 세트에 대한 평균 픽처 레이트를 표시하는 avg_pic_rate[i][j] 신택스 엘리먼트 (514) 를 더 포함한다. 당해 분야의 당업자는 신택스 엘리먼트들 (504 내지 514) 이 예들이라는 것과, 시그널링 정보의 더 많거나 더 적은 세트들은 VPS VUI 의 신택스 구조 (500) 에서 존재할 수도 있다는 것을 인식할 것이다.

[0089] 신택스 엘리먼트들 (504 내지 514) 에서 제공된 정보는 신택스 구조 (500) 의 엔트리 (502) 에서 제공되는 VPS 확장에서 정의되는 그러한 계층 세트들에 대하여 시그널링된다. 엔트리 (502) 는 시그널링되는 계층 세트들의 수를 표시하는 신택스 엘리먼트를 포함한다. 도 5 에서 도시된 엔트리 (502) 는 (VPS 확장에서 시그널링된 추가적인 계층 세트들이 아니라) 기본 VPS 에서 시그널링된 계층 세트들의 수를 표시하는 vps_num_layer_sets_minus1 신택스 엘리먼트 (516) 를 포함한다. 따라서, 레이트 정보 신택스 엘리먼트들 (504 내지 514) 은 기본 VPS 에서 정의된 그러한 계층 세트들에 대하여 오직 시그널링된다. 도 6 은 VPS 확장에서 정의된 추가적인 계층 세트들을 포함하는 모든 계층들에 관련되는 업데이트된 시그널링 정보를 갖는 VPS VUI 의 신택스 구조 (600) 의 예를 예시한다. 도 6 의 예에서, vps_num_layer_sets_minus1 신택스 엘리먼트 (516) 는 VPS VUI 로부터 제거되고, NumLayerSets 변수 (616) 는 새로운 신택스 구조 (600) 를 생성하기 위하여 엔트리 (502) 에 추가된다. NumLayerSets 변수 (616) 는 기본 VPS 및 VPS 확장에서 시그널링되는 계층 세트들의 총 수를 표시하므로, 신택스 엘리먼트들 (504 내지 514) 에서 시그널링된 레이트 정보는 기본 VPS 에서 정의된 계층 세트들 및 VPS 확장에서 정의된 추가적인 계층 세트들에 대하여 시그널링된다.

[0090] 도 7 은 비디오 데이터를 인코딩하는 프로세스 (700) 의 실시형태를 예시한다. 프로세스 (700) 는 비디오 파라미터 세트와 같은 파라미터 세트에서 정의된 (추가적인 계층 세트들을 포함하는) 계층 세트들에 대한 정보를 시그널링하도록 구현된다. 일부 양태들에서, 프로세스 (700) 는 도 1 또는 도 16 에서 도시된 인코딩 디바이스 (104) 와 같은 컴퓨팅 디바이스 또는 장치에 의해 수행될 수도 있다. 예를 들어, 컴퓨팅 디바이스 또는 장치는 프로세스 (700) 의 단계들을 수행하도록 구성되는 인코더, 또는 인코더의 프로세서, 마이크로프로세서, 마이크로컴퓨터, 또는 다른 컴포넌트를 포함할 수도 있다.

[0091] 프로세스 (700) 는 논리적 흐름도로서 예시되어 있고, 그 동작은 하드웨어, 컴퓨터 명령들, 또는 그 조합으로 구현될 수 있는 동작들의 시퀀스를 나타낸다. 컴퓨터 명령들의 맥락에서, 동작들은 하나 이상의 프로세서들에 의해 실행될 때, 열거된 동작들을 수행하는, 하나 이상의 컴퓨터-판독가능 저장 매체들 상에 저장된 컴퓨터-실행가능 명령들을 나타낸다. 일반적으로, 컴퓨터-실행가능 명령들은 특정한 기능들을 수행하거나 특정한 데이터 타입들을 구현하는 루틴들, 프로그램들, 오브젝트들, 컴포넌트들, 데이터 구조들 등등을 포함한다.

동작들이 설명되는 순서는 제한으로서 해석되도록 의도된 것이 아니고, 임의의 수의 설명된 동작들은 프로세스들을 구현하기 위하여 임의의 순서로 및/또는 병렬로 조합될 수 있다.

[0092] 추가적으로, 프로세스 (700) 는 실행가능 명령들로 구성된 하나 이상의 컴퓨터 시스템들의 제어 하에서 수행될 수도 있고, 하나 이상의 프로세서들 상에서, 하드웨어에 의해, 또는 그 조합들로 집합적으로 실행되는 코드 (예컨대, 실행가능 명령들, 하나 이상의 컴퓨터 프로그램들, 또는 하나 이상의 애플리케이션들) 로서 구현될 수도 있다. 위에서 언급된 바와 같이, 코드는 예를 들어, 하나 이상의 프로세서들에 의해 실행가능한 복수의 명령들을 포함하는 컴퓨터 프로그램의 형태로, 컴퓨터-판독가능 또는 머신-판독가능 저장 매체 상에 저장될 수도 있다. 컴퓨터-판독가능 또는 머신-판독가능 저장 매체는 비-일시적일 수도 있다.

[0093] 702 에서, 비디오 데이터를 인코딩하는 프로세스 (700) 는 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 포함하는 인코딩된 비디오 비트스트림을 생성하는 것을 포함한다. 계층 세트 및 추가적인 계층 세트의 각각은 이전에 설명된 바와 같이, 하나 이상의 계층들을 포함한다. 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 하나 이상의 계층 세트들은 비디오 파라미터 세트의 기본 파트에서 정의되고, 하나 이상의 추가적인 계층 세트들은 비디오 파라미터 세트의 확장 파트에서 정의된다. 인코딩된 비디오 비트스트림은 HEVC 코딩 기법 또는 다른 적당한 코딩 기법을 이용하여 인코딩될 수도 있다. 하나의 예에서, 비디오 파라미터 세트 (VPS) 의 기본 파트에서 정의된 하나 이상의 계층 세트들은 도 2 에서 도시된 기본 VPS (202) 에서 정의된 계층 세트 0, 계층 세트 1, 계층 세트 2, 및 계층 세트 3 을 포함하고, 하나 이상의 추가적인 계층 세트들은 도 2 에서 도시된 VPS 확장 (204) 에서 정의된 계층 세트 4 및 계층 세트 5 를 포함한다. 당해 분야의 당업자는 하나 이상의 계층 세트들 및/또는 하나 이상의 추가적인 계층 세트들이 도 2 의 예들에서 도시된 것들과는 다른 계층 세트들을 포함할 수도 있다는 것을 인식할 것이다.

[0094] 704 에서, 프로세스 (700) 는 비디오 파라미터 세트에서, 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들에 관련된 정보를 시그널링하기 위한 하나 이상의 신택스 엘리먼트들을 제공하는 것을 포함한다. 정보는 비디오 파라미터 세트의 기본 파트에서 정의된 하나 이상의 계층 세트들에 대한, 그리고 비디오 파라미터 세트의 확장 파트에서 정의된 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함한다. 따라서, 레이트 정보는 기본 VPS 에서 정의된 계층 세트들 및 VPS 확장에서 정의된 추가적인 계층 세트들의 양자에 대하여 시그널링된다. 예를 들어, 레이트 정보는 VPS VUI 의 엔트리 (502) 에서 NumLayerSets 변수 (616) 를 삽입함으로써, 비디오 파라미터 세트의 기본 파트에서 정의된 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들에 대하여 시그널링될 수도 있다. 일부 실시형태들에서, 상이한 레이트 정보는 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들의 각각의 상이한 계층 세트에 대하여 시그널링된다. 예를 들어, 레이트 정보의 제 1 세트는 기본 VPS (202) 에서 정의된 계층 세트 0 에 대하여 시그널링될 수도 있고, 레이트 정보의 제 2 세트는 VPS 확장 (204) 에서 정의된 계층 세트 4 에 대하여 시그널링될 수도 있다.

[0095] 일부 실시형태들에서, 레이트 정보는 비트 레이트 정보를 포함한다. 일부 실시형태들에서, 레이트 정보는 픽처 레이트 정보를 포함한다. 일부 예들에서, 레이트 정보는 도 5 및 도 6 에서 도시된 신택스 엘리먼트들 (504 내지 514) 중의 임의의 것 내에 포함될 수도 있다. 예를 들어, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 비트 레이트 정보가 추가적인 계층 세트에 대하여 이용가능한지 여부를 표시하는 플래그를 포함한다. 플래그는 비트 레이트 정보가 추가적인 계층 세트에 대하여 이용가능하다는 것을 표시하기 위하여 0 또는 1 의 값으로 설정될 수도 있다. 하나 이상의 신택스 엘리먼트들은 또한, 비트 레이트 정보가 VPS 의 기본 파트에서 정의된 계층 세트에 대하여 이용가능한지 여부를 표시하는 플래그를 포함할 수도 있다. 이러한 플래그의 예는 도 5 및 도 6 에서 도시된 bit_rate_present_flag[i][j] 신택스 엘리먼트 (504) 이다.

[0096] 또 다른 예에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 픽처 레이트 정보가 추가적인 계층 세트에 대하여 이용가능한지 여부를 표시하는 플래그를 포함한다. 플래그는 픽처 레이트 정보가 추가적인 계층 세트에 대하여 이용가능하다는 것을 표시하기 위하여 0 또는 1 의 값으로 설정될 수도 있다. 하나 이상의 신택스 엘리먼트들은 또한, 픽처 레이트 정보가 VPS 의 기본 파트에서 정의된 계층 세트에 대하여 이용가능한지 여부를 표시하는 플래그를 포함할 수도 있다. 이러한 플래그의 예는 도 5 및 도 6 에서 도시된 pic_rate_present_flag[i][j] 신택스 엘리먼트 (506) 이다.

[0097] 또 다른 예에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 추가적인 계층 세트에 대한 평균 비트 레이트를 표시하는 신택스 엘리먼트를 포함한다. 하나 이상의 신택스 엘리먼트들은 또한, VPS 의

기본 파트에서 정의된 계층 세트에 대한 평균 비트 레이트를 표시하는 유사한 신택스 엘리먼트를 포함할 수도 있다. 이러한 신택스 엘리먼트의 예는 도 5 및 도 6 에서 도시된 avg_bit_rate[i][j] 신택스 엘리먼트 (508) 이다.

[0098] 또 다른 예에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 추가적인 계층 세트에 대한 최대 비트 레이트를 표시하는 신택스 엘리먼트를 포함한다. 하나 이상의 신택스 엘리먼트들은 또한, VPS 의 기본 파트에서 정의된 계층 세트에 대한 최대 비트 레이트를 표시하는 유사한 신택스 엘리먼트를 포함할 수도 있다. 이러한 신택스 엘리먼트의 예는 도 5 및 도 6 에서 도시된 max_bit_rate[i][j] 신택스 엘리먼트 (510) 이다.

[0099] 또 다른 예에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 추가적인 계층 세트가 일정한 픽처 레이트를 가지는지 여부를 표시하는 신택스 엘리먼트를 포함한다. 하나 이상의 신택스 엘리먼트들은 또한, VPS 의 기본 파트에서 정의된 계층 세트가 일정한 픽처 레이트를 가지는지 여부를 표시하는 유사한 신택스 엘리먼트를 포함할 수도 있다. 이러한 신택스 엘리먼트의 예는 도 5 및 도 6 에서 도시된 constant_pic_rate_idc[i][j] 신택스 엘리먼트 (512) 이다.

[0100] 또 다른 예에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 추가적인 계층 세트에 대한 평균 픽처 레이트를 표시하는 신택스 엘리먼트를 포함한다. 하나 이상의 신택스 엘리먼트들은 또한, VPS 의 기본 파트에서 정의된 계층 세트에 대한 평균 픽처 레이트를 표시하는 유사한 신택스 엘리먼트를 포함할 수도 있다. 이러한 신택스 엘리먼트의 예는 도 5 및 도 6 에서 도시된 avg_pic_rate[i][j] 신택스 엘리먼트 (514) 이다.

[0101] 일부 실시형태들에서, 하나 이상의 신택스 엘리먼트들은 기본 VPS 에서 정의된 계층 세트들 및 VPS 확장에서 정의된 추가적인 계층 세트들의 양자에 대한 타겟 출력 정보를 시그널링할 수도 있다. 예를 들어, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 추가적인 계층 세트에서의 계층이 출력 계층 세트의 타겟 출력 계층인지 여부를 표시하는 플래그를 포함한다. 플래그는 추가적인 계층 세트에서의 계층이 출력 계층 세트의 타겟 출력 계층이라는 것을 표시하기 위하여 0 또는 1 의 값으로 설정될 수도 있다. 하나 이상의 신택스 엘리먼트들은 또한, 기본 VPS 에서 정의된 계층 세트가 출력 계층 세트의 타겟 출력 계층인지 여부를 표시하는 유사한 플래그를 포함할 수도 있다. 이러한 플래그의 예는 도 3 및 도 4 에서 도시된 output_layer_flag[i][j] 신택스 엘리먼트 (304) 이다.

[0102] 도 8 은 비디오 데이터를 디코딩하는 프로세스 (800) 의 실시형태를 예시한다. 프로세스 (800) 는 비디오 파라미터 세트와 같은 파라미터 세트에서 정의된 (추가적인 계층 세트들을 포함하는) 계층 세트들에 대한 시그널링 정보를 수신하고 디코딩하도록 구현된다. 일부 양태들에서, 프로세스 (800) 는 도 1 또는 도 17 에서 도시된 디코딩 디바이스 (112) 와 같은 컴퓨팅 디바이스 또는 장치에 의해 수행될 수도 있다. 예를 들어, 컴퓨팅 디바이스 또는 장치는 프로세스 (800) 의 단계들을 수행하도록 구성되는 디코더, 또는 디코더의 프로세서, 마이크로프로세서, 마이크로컴퓨터, 또는 다른 컴포넌트를 포함할 수도 있다.

[0103] 프로세스 (800) 는 논리적 흐름도로서 예시되어 있고, 그 동작은 하드웨어, 컴퓨터 명령들, 또는 그 조합으로 구현될 수 있는 동작들의 시퀀스를 나타낸다. 컴퓨터 명령들의 맥락에서, 동작들은 하나 이상의 프로세서들에 의해 실행될 때, 열거된 동작들을 수행하는, 하나 이상의 컴퓨터-판독가능 저장 매체들 상에 저장된 컴퓨터-실행가능 명령들을 나타낸다. 일반적으로, 컴퓨터-실행가능 명령들은 특정한 기능들을 수행하거나 특정한 데이터 타입들을 구현하는 루틴들, 프로그램들, 오브젝트들, 컴포넌트들, 데이터 구조들 등등을 포함한다. 동작들이 설명되는 순서는 제한으로서 해석되도록 의도된 것이 아니고, 임의의 수의 설명된 동작들은 프로세스들을 구현하기 위하여 임의의 순서로 및/또는 병렬로 조합될 수 있다.

[0104] 추가적으로, 프로세스 (800) 는 실행가능 명령들로 구성된 하나 이상의 컴퓨터 시스템들의 제어 하에서 수행될 수도 있고, 하나 이상의 프로세서들 상에서, 하드웨어에 의해, 또는 그 조합들로 집합적으로 실행되는 코드 (예컨대, 실행가능 명령들, 하나 이상의 컴퓨터 프로그램들, 또는 하나 이상의 애플리케이션들) 로서 구현될 수도 있다. 위에서 언급된 바와 같이, 코드는 예를 들어, 하나 이상의 프로세서들에 의해 실행가능한 복수의 명령들을 포함하는 컴퓨터 프로그램의 형태로, 컴퓨터-판독가능 또는 머신-판독가능 저장 매체 상에 저장될 수도 있다. 컴퓨터-판독가능 또는 머신-판독가능 저장 매체는 비-일시적일 수도 있다.

[0105] 802 에서, 비디오 데이터를 디코딩하는 프로세스 (800) 는 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 포함하는 인코딩된 비디오 비트스트림을 획득하는 것을 포함한다. 계층 세트 및 추가적인 계

층 세트의 각각은 하나 이상의 계층들을 포함한다. 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 하나 이상의 계층 세트들은 비디오 파라미터 세트의 기본 파트에서 정의되고, 하나 이상의 추가적인 계층 세트들은 비디오 파라미터 세트의 확장 파트에서 정의된다. 인코딩된 비디오 비트스트림은 HEVC 코딩 기법 또는 다른 적당한 코딩 기법을 이용하여 인코딩될 수도 있다. 하나의 예에서, 비디오 파라미터 세트 (VPS) 의 기본 파트에서 정의된 하나 이상의 계층 세트들은 도 2 에서 도시된 기본 VPS (202) 에서 정의된 계층 세트 0, 계층 세트 1, 계층 세트 2, 및 계층 세트 3 을 포함하고, 하나 이상의 추가적인 계층 세트들은 도 2 에서 도시된 VPS 확장 (204) 에서 정의된 계층 세트 4 및 계층 세트 5 를 포함한다. 당해 분야의 당업자는 하나 이상의 계층 세트들 및/또는 하나 이상의 추가적인 계층 세트들이 도 2 의 예들에서 도시된 것들과는 다른 계층 세트들을 포함할 수도 있다는 것을 인식할 것이다.

[0106] 804 에서, 프로세스 (800) 는 비디오 파라미터 세트로부터의 하나 이상의 신택스 엘리먼트들을 디코딩하는 것을 포함한다. 하나 이상의 신택스 엘리먼트들은 비디오 파라미터 세트의 기본 파트에서 정의된 하나 이상의 계층 세트들에 대한, 그리고 비디오 파라미터 세트의 확장 파트에서 정의된 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함한다. 일부 실시형태들에서, 하나 이상의 신택스 엘리먼트들은 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들의 각각의 상이한 계층 세트에 대하여 상이한 레이트 정보를 포함한다. 예를 들어, 레이트 정보의 제 1 세트는 기본 VPS (202) 에서 정의된 계층 세트 0 에 대하여 시그널링될 수도 있고, 레이트 정보의 제 2 세트는 VPS 확장 (204) 에서 정의된 계층 세트 1 에 대하여 시그널링될 수도 있다.

[0107] 일부 실시형태들에서, 레이트 정보는 비트 레이트 정보를 포함한다. 일부 실시형태들에서, 레이트 정보는 픽처 레이트 정보를 포함한다. 일부 예들에서, 레이트 정보는 도 5 및 도 6 에서 도시된 신택스 엘리먼트들 (504 내지 514) 중의 임의의 것 내에 포함될 수도 있다. 예를 들어, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 비트 레이트 정보가 추가적인 계층 세트에 대하여 이용가능한지 여부를 표시하는 플래그를 포함한다. 플래그는 비트 레이트 정보가 추가적인 계층 세트에 대하여 이용가능하다는 것을 표시하기 위하여 0 또는 1 의 값으로 설정될 수도 있다. 하나 이상의 신택스 엘리먼트들은 또한, 비트 레이트 정보가 VPS 의 기본 파트에서 정의된 계층 세트에 대하여 이용가능한지 여부를 표시하는 플래그를 포함할 수도 있다. 이러한 플래그의 예는 도 5 및 도 6 에서 도시된 bit_rate_present_flag[i][j] 신택스 엘리먼트 (504) 이다.

[0108] 또 다른 예에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 픽처 레이트 정보가 추가적인 계층 세트에 대하여 이용가능한지 여부를 표시하는 플래그를 포함한다. 플래그는 픽처 레이트 정보가 추가적인 계층 세트에 대하여 이용가능하다는 것을 표시하기 위하여 0 또는 1 의 값으로 설정될 수도 있다. 하나 이상의 신택스 엘리먼트들은 또한, 픽처 레이트 정보가 VPS 의 기본 파트에서 정의된 계층 세트에 대하여 이용가능한지 여부를 표시하는 플래그를 포함할 수도 있다. 이러한 플래그의 예는 도 5 및 도 6 에서 도시된 pic_rate_present_flag[i][j] 신택스 엘리먼트 (506) 이다.

[0109] 또 다른 예에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 추가적인 계층 세트에 대한 평균 비트 레이트를 표시하는 신택스 엘리먼트를 포함한다. 하나 이상의 신택스 엘리먼트들은 또한, VPS 의 기본 파트에서 정의된 계층 세트에 대한 평균 비트 레이트를 표시하는 유사한 신택스 엘리먼트를 포함할 수도 있다. 이러한 신택스 엘리먼트의 예는 도 5 및 도 6 에서 도시된 avg_bit_rate[i][j] 신택스 엘리먼트 (508) 이다.

[0110] 또 다른 예에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 추가적인 계층 세트에 대한 최대 비트 레이트를 표시하는 신택스 엘리먼트를 포함한다. 하나 이상의 신택스 엘리먼트들은 또한, VPS 의 기본 파트에서 정의된 계층 세트에 대한 최대 비트 레이트를 표시하는 유사한 신택스 엘리먼트를 포함할 수도 있다. 이러한 신택스 엘리먼트의 예는 도 5 및 도 6 에서 도시된 max_bit_rate[i][j] 신택스 엘리먼트 (510) 이다.

[0111] 또 다른 예에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 추가적인 계층 세트가 일정한 픽처 레이트를 가지는지 여부를 표시하는 신택스 엘리먼트를 포함한다. 하나 이상의 신택스 엘리먼트들은 또한, VPS 의 기본 파트에서 정의된 계층 세트가 일정한 픽처 레이트를 가지는지 여부를 표시하는 유사한 신택스 엘리먼트를 포함할 수도 있다. 이러한 신택스 엘리먼트의 예는 도 5 및 도 6 에서 도시된 constant_pic_rate_idc[i][j] 신택스 엘리먼트 (512) 이다.

[0112] 또 다른 예에서, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 추가적인 계층 세트에 대한 평균 픽처 레이트를 표시하는 신택스 엘리먼트를 포함한다. 하나 이상의 신택스 엘리먼트들은 또한, VPS 의 기본 파트에서 정의된 계층 세트에 대한 평균 픽처 레이트를 표시하는 유사한 신택스 엘리먼트를 포함할 수도 있다. 이러한 신택스 엘리먼트의 예는 도 5 및 도 6 에서 도시된 avg_pic_rate[i][j] 신택스 엘리먼트 (512) 이다.

[0113] 일부 실시형태들에서, 하나 이상의 신택스 엘리먼트들은 기본 VPS 에서 정의된 계층 세트들 및 VPS 확장에서 정의된 추가적인 계층 세트들의 양자에 대한 타겟 출력 정보를 시그널링할 수도 있다. 예를 들어, 비디오 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들은 추가적인 계층 세트에서의 계층이 출력 계층 세트의 타겟 출력 계층인지 여부를 표시하는 플래그를 포함한다. 플래그는 추가적인 계층 세트에서의 계층이 출력 계층 세트의 타겟 출력 계층이라는 것을 표시하기 위하여 0 또는 1 의 값으로 설정될 수도 있다. 하나 이상의 신택스 엘리먼트들은 또한, 기본 VPS 에서 정의된 계층 세트가 출력 계층 세트의 타겟 출력 계층인지 여부를 표시하는 유사한 플래그를 포함할 수도 있다. 이러한 플래그의 예는 도 3 및 도 4 에서 도시된 output_layer_flag[i][j] 신택스 엘리먼트 (304) 이다.

[0114] 일부 실시형태들에서, 프로세스 (800) 는 무선 통신 디바이스 상에서 실행가능하다. 무선 통신 디바이스는 비디오 데이터를 저장하도록 구성된 메모리를 포함할 수도 있다. 메모리는 도 1 에서 도시된 저장장치 (118) 를 포함할 수도 있다. 무선 통신 디바이스는 또한, 메모리 내에 저장된 비디오 데이터를 프로세싱하기 위한 명령들을 실행하도록 구성된 프로세서를 포함할 수도 있다. 프로세서는 도 1 에서 도시된 디코더 엔진 (116), 또는 비디오 데이터를 프로세싱하기 위한 또 다른 적당한 프로세서를 포함할 수도 있다. 무선 통신 디바이스는 또한, 인코딩된 비디오 비트스트림을 수신하도록 구성된 수신기를 포함한다. 수신기는 디코딩 디바이스 (112) 의 무선 수신기 (도시되지 않음) 일 수도 있거나, 디코딩 디바이스 (112) 의 무선 트랜시버 (도시되지 않음) 의 일부일 수도 있다. 일부 양태들에서, 무선 통신 디바이스는 셀룰러 전화이고, 인코딩된 비디오 비트스트림은 셀룰러 통신 표준에 따라 변조된다. 예를 들어, 인코딩된 비디오 비트스트림은 변조기 (예컨대, 직교 위상 시프트 (Quadrature Phase Shift) 변조기, 직교 위상 시프트 키 변조기, 직교 주파수-분할 멀티플렉싱 (orthogonal frequency-division multiplexing) 변조기, 또는 임의의 다른 적당한 변조기, 또는 그 조합) 를 이용하여 변조될 수도 있다.

[0115] 파라미터 세트에서 정의된 (추가적인 계층 세트들을 포함하는) 계층 세트들에 대한 정보를 시그널링하는 상기 설명된 기법들을 이용하면, 레이트 정보 및 타겟 출력 정보는 기본 VPS 에서 정의된 계층 세트들에 대하여, 그리고 또한, VPS 확장에서 정의된 추가적인 계층 세트들에 대하여 시그널링된다.

[0116] 추가의 실시형태들에서는, 오직 어떤 조건들에서 파라미터 세트에서의 가설 참조 디코더 파라미터들을 시그널링하기 위한 기법들 및 시스템들이 설명된다. 가설 참조 디코더 파라미터들은 멀티-계층 기능성을 허용하기 위하여 파라미터 세트에서 제공된다. 가설 참조 디코더 파라미터들의 상이한 세트들은 상이한 동작 포인트들에 대응한다. 가설 참조 디코더 파라미터들은 다양한 방법들로 이용될 수 있다. 예를 들어, 비트스트림 적합성 검사는 가설 참조 디코더 파라미터들을 이용하여 규범적 테스트를 수행하는 것을 포함할 수도 있다. 규범적 테스트는 비트스트림 또는 서브-비트스트림이 인코더의 출력에 개념적으로 접속되고 코딩된 픽처 버퍼, 디코더, 및 디코딩된 픽처 버퍼를 포함하는 가설 참조 디코더에 의해 디코딩될 수 있다는 것을 검사하기 위하여, 가설 참조 디코더 파라미터들을 이용한다. 인코더는 비트스트림에서 이용된 툴들이 파라미터 세트들에서 시그널링된 것들과 일치한다는 것을 확인하는 것, 가설 참조 디코더의 코딩된 픽처 버퍼가 오버플로우 (overflow) 또는 언더플로우 (underflow) 하지 않는다는 것을 확인하는 것, 참조를 위하여 이용된 것으로서 표기된 픽처들이 나중에 참조로서 이용되지 않는다는 것을 확인하는 것, 또는 다른 요건들을 포함하는 적합성을 충족시키기 위하여, 비트스트림을 생성할 때에 다양한 제약들이 충족되는 것을 확인해야 한다. 버퍼 오버플로우는 너무 많은 코딩된 데이터 유닛들이 디코더 버퍼에 대하여 존재할 때에 발생한다. 언더플로우는 디코더가 일부 코딩된 데이터 유닛들을 프로세싱하기 위한 시간이지만 버퍼가 비어 있을 때에 발생한다.

[0117] 가설 참조 디코더 파라미터들은 상이한 동작 포인트들 및 연관된 계층 세트들에 대하여 VPS 에서, 그리고 VPS 확장에서 (예컨대, VPS VUI 에서) 시그널링될 수도 있다. VPS VUI 에서의 가설 참조 디코더 파라미터들의 시그널링은 게이팅 플래그에 의해 제어될 수도 있다. 플래그의 값은 인코더들에 의해 독립적으로 1 또는 0 과 동일하게 설정될 수 있다. 하나의 예에서, 가설 참조 디코더 파라미터들은 게이팅 플래그의 값이 0 으로 설정될 때에 VPS VUI 에서 시그널링되지 않을 수도 있다. 또 다른 예에서, 가설 참조 디코더 파라미터들은 게이팅 플래그의 값이 1 로 설정될 때에 VPS VUI 에서 시그널링될 수도 있다. 당해 분야의 당업자는 값이 1 로 설정될 때에 가설 참조 디코더 파라미터들이 시그널링되지 않을 수도 있다는 것과, 값이 0 으로 설정될 때에

가설 참조 디코더 파라미터들이 시그널링될 수도 있다는 것을 인식할 것이다.

[0118] 어떤 정보가 VPS 및/또는 VPS VUI 에서 시그널링될 때에 VPS VUI 에서 가설 참조 디코더 파라미터들을 시그널링하기 위한 실시형태들이 본원에서 설명된다. 예를 들어, 가설 참조 디코더 파라미터들은 VPS VUI 에서, VPS 의 기본 파트에서, 또는 VPS VUI 및 기본 VPS 의 양자에서 제공된 타이밍 정보에 종속된다. 타이밍 정보는 디코딩된 비디오 시퀀스의 올바른 플레이-아웃 (play-out) 속력을 허용하기 위하여 제공된다. 가설 참조 디코더 파라미터들에 대한 신택스 구조는 VPS VUI 의 타이밍 정보 섹션에서 배치된다. 일부 경우들에는, 타이밍 정보가 클록 레이트 또는 클록 틱 (clock tick) 의 길이와 같은, 디코딩 프로세스를 위한 타이밍 방식을 설치하기 위하여 필요한 파라미터들을 정의한다. 타이밍 정보는 (예측을 위하여 이용될 경우에 순서 및 거리의 측면에서 픽처들의 관계를 정의하는) 픽처 순서 카운트가 코딩된 비디오 시퀀스의 시작부에 관련된 픽처 (예컨대, 픽처 순서 카운트가 재설정되는 순시적 디코딩 리프레시 (instantaneous decoding refresh; IDR) 픽처와 같은, 인트라 랜덤 액세스 픽처 (intra random access picture; IRAP)) 의 출력 시간에 비례한다는 것을 표시하는 플래그를 더 포함할 수도 있다. 플래그에 의해 제공된 표시를 이용하면, 픽처 출력 타이밍은 픽처 순서 카운트로부터 직접적으로 유도될 수 있다.

[0119] 타이밍 정보가 VPS 에서 존재하지 않을 때의 가설 참조 디코더 정보의 시그널링은 비트들의 비효율적인 이용이어서, 네트워크 자원들의 낭비된 프로세싱 및 이용을 초래한다. 따라서, 가설 참조 디코더 파라미터들은, 타이밍 정보가 VPS 또는 VPS VUI 에서 또한 시그널링될 때에 VPS VUI 에서 시그널링될 수도 있다. 유사하게, 가설 참조 디코더 파라미터들은, 타이밍 정보가 VPS 또는 VPS VUI 에서 시그널링되지 않을 때에 VPS VUI 에서 시그널링되지 않을 수도 있다. 일부 양태들에서, 인코더 (또는 편집기, 스플라이서 등등과 같은 다른 디바이스) 는 게이팅 플래그가, 타이밍 정보가 VPS 또는 VPS VUI 에서 존재하는지 여부를 표시하는 신택스 엘리먼트의 값에 종속되는 것을 조건으로 할 수도 있다.

[0120] 하나의 예에서, 게이팅 플래그는 타이밍 정보의 존재에 따라 시그널링될 수도 있거나 시그널링되지 않을 수도 있다. 도 9a 는 vps_timing_info_present_flag 로 표기된 타이밍 정보 신택스 엘리먼트 (902) 를 갖는 VPS VUI 의 신택스 구조 (900) 의 예를 예시한다. 타이밍 정보 신택스 엘리먼트 (902) 는 타이밍 정보가 VPS 또는 VPS VUI 내에 포함되는지 여부를 표시한다. 신택스 구조 (900) 는 vps_vui_bsp_hrd_present_flag 로 표기된 게이팅 플래그 신택스 엘리먼트 (904) 를 더 포함한다. 게이팅 플래그 신택스 엘리먼트 (904) 의 존재는 타이밍 정보 신택스 엘리먼트 (902) 의 값에 의존한다. 타이밍 정보 신택스 엘리먼트 (902) 가 (타이밍 정보가 존재하지 않는다는 것을 표시하는) 0 의 값으로 설정될 때, 게이팅 플래그 신택스 엘리먼트 (904) 는 VPS VUI 에서 시그널링되지 않을 수도 있다 (이 경우, 신택스 구조 (900) 는 VPS VUI 가 디코더로 전송될 때에 게이팅 플래그 신택스 엘리먼트 (904) 를 포함하지 않음). 이러한 예에서, 게이팅 플래그 신택스 엘리먼트 (904) 의 값은 인코더에 의해 0 의 값인 것으로 결정되고, 이것은 가설 참조 디코더 파라미터들이 VPS VUI 에서 시그널링되어야 하는 것이 아니라는 것을 표시한다. 따라서, 인코더 (또는 편집기, 스플라이서 등등과 같은 다른 디바이스) 는 VPS VUI 에서 가설 참조 디코더 파라미터들을 시그널링하지 않는 것으로 결정할 수도 있다.

이 예는 신택스 구조에서의 타이밍 정보 신택스 엘리먼트 (902) 를 갖는 조건 (906) 의 포함에 의해 도 9a 에서 예시된다. 예를 들어, 타이밍 정보 신택스 엘리먼트 (902) 가 (타이밍 정보가 존재하지 않는다는 것을 표시하는) 0 의 값으로 설정될 때, 인코더 (또는 편집기, 스플라이서 등등과 같은 다른 디바이스) 는 VPS VUI 에서 가설 참조 디코더 파라미터들을 시그널링하지 않는 것으로 결정할 수도 있다. 다음으로, 인코더 (또는 다른 디바이스) 는 신택스 구조 (900) 로부터 게이팅 플래그 신택스 엘리먼트 (904) 를 제거할 수도 있다. VPS VUI 가 디코더 (또는 VPS VUI 를 수신하는 다른 디바이스) 에 의해 수신될 때, 디코더는 게이팅 플래그 신택스 엘리먼트 (904) 의 부재에 기초하여 게이팅 플래그의 값을 0 의 값인 것으로 추론한다. 다음으로, 디코더는 게이팅 플래그에 대한 0 의 추론된 값에 기초하여, 가설 참조 디코더 파라미터들이 VPS VUI 에서 시그널링되지 않는 것으로 결정한다.

[0121] 또 다른 예에서, 게이팅 플래그의 값은 타이밍 정보의 존재에 의존할 수도 있다. 예를 들어, 타이밍 정보 신택스 엘리먼트 (902) 가 0 과 동일할 때, 게이팅 플래그 신택스 엘리먼트 (904) 의 값이 또한 0 과 동일할 것이라는 것을 표현하기 위하여, 제약이 추가될 수도 있다. 이 예는 신택스 구조 (900) 로부터의 조건 (906) 의 부재에 의해 도 9b 에서 예시된다. 이 예에서, 타이밍 정보가 VPS 또는 VPS VUI 에서 존재하는지 여부를 표시하는 타이밍 정보 신택스 엘리먼트는 VPS 또는 VPS VUI 에서 더욱 조기에 시그널링된다 (도 9 에서 도시되지 않음). 타이밍 정보 신택스 엘리먼트 (도 9 에서 도시되지 않음) 가 (타이밍 정보가 존재하지 않는다는 것을 표시하는) 0 의 값으로 설정될 때, 인코더 (또는 편집기, 스플라이서 등등과 같은 다른 디바이스) 는 게이팅 플래그 신택스 엘리먼트 (904) 를 0 의 값으로 설정하도록 강제될 수도 있어서, 가설 참조 디코더 파라미터

들이 VPS VUI 에서 시그널링되지 않는다는 것을 표시할 수도 있다. 인코더 (또는 편집기, 스플라이서 등등과 같은 다른 디바이스) 는 VPS VUI 에서 가설 참조 디코더 파라미터들을 결과로서 시그널링하지 않는 것으로 결정할 수도 있다. VPS VUI 가 디코더 (또는 VPS VUI 를 수신하는 다른 디바이스) 에 의해 수신될 때, 디코더는 가설 참조 디코더 파라미터들이 VPS VUI 에서 시그널링되지 않는다는 것을 학습하기 위하여, 게이팅 플래그 신택스 엘리먼트 (904) 의 값이 0 의 값으로 설정되는 것으로 결정한다.

[0122] 도 10 은 비디오 데이터를 인코딩하는 프로세스 (1000) 의 실시형태를 예시한다. 프로세스 (1000) 는 오직 어떤 상황들에서 파라미터 세트에서 가설 참조 디코더 파라미터들을 시그널링하도록 구현된다. 일부 양태들에서, 프로세스 (1000) 는 도 1 또는 도 16 에서 도시된 인코딩 디바이스 (104) 와 같은 컴퓨팅 디바이스 또는 장치에 의해 수행될 수도 있다. 예를 들어, 컴퓨팅 디바이스 또는 장치는 프로세스 (1000) 의 단계들을 수행하도록 구성되는 인코더, 또는 인코더의 프로세서, 마이크로프로세서, 마이크로컴퓨터, 또는 다른 컴포넌트를 포함할 수도 있다.

[0123] 프로세스 (1000) 는 논리적 흐름도로서 예시되어 있고, 그 동작은 하드웨어, 컴퓨터 명령들, 또는 그 조합으로 구현될 수 있는 동작들의 시퀀스를 나타낸다. 컴퓨터 명령들의 맥락에서, 동작들은 하나 이상의 프로세서들에 의해 실행될 때, 열거된 동작들을 수행하는, 하나 이상의 컴퓨터-판독가능 저장 매체들 상에 저장된 컴퓨터-실행가능 명령들을 나타낸다. 일반적으로, 컴퓨터-실행가능 명령들은 특정한 기능들을 수행하거나 특정한 데이터 타입들을 구현하는 루틴들, 프로그램들, 오브젝트들, 컴포넌트들, 데이터 구조들 등등을 포함한다. 동작들이 설명되는 순서는 제한으로서 해석되도록 의도된 것이 아니고, 임의의 수의 설명된 동작들은 프로세스들을 구현하기 위하여 임의의 순서로 및/또는 병렬로 조합될 수 있다.

[0124] 추가적으로, 프로세스 (1000) 는 실행가능 명령들로 구성된 하나 이상의 컴퓨터 시스템들의 제어 하에서 수행될 수도 있고, 하나 이상의 프로세서들 상에서, 하드웨어에 의해, 또는 그 조합들로 집합적으로 실행되는 코드 (예컨대, 실행가능 명령들, 하나 이상의 컴퓨터 프로그램들, 또는 하나 이상의 애플리케이션들) 로서 구현될 수도 있다. 위에서 언급된 바와 같이, 코드는 예를 들어, 하나 이상의 프로세서들에 의해 실행가능한 복수의 명령들을 포함하는 컴퓨터 프로그램의 형태로, 컴퓨터-판독가능 또는 머신-판독가능 저장 매체 상에 저장될 수도 있다. 컴퓨터-판독가능 또는 머신-판독가능 저장 매체는 비-일시적일 수도 있다.

[0125] 1002 에서, 비디오 데이터를 인코딩하는 프로세스 (1000) 는 다수의 계층들을 포함하는 인코딩된 비디오 비트스트림을 생성하는 것을 포함한다. 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 비디오 파라미터 세트는 VPS VUI 로서 지칭될 수도 있는 비디오 이용가능성 정보를 포함한다. 인코딩된 비디오 비트스트림은 HEVC 코딩 기법 또는 다른 적당한 코딩 기법을 이용하여 인코딩될 수도 있다.

[0126] 1004 에서, 프로세스 (1000) 는 타이밍 정보가 비디오 파라미터 세트의 비디오 이용가능성 정보에서 시그널링되는지 여부를 결정하는 것을 포함한다. 일부 실시형태들에서, 타이밍 정보가 비디오 파라미터 세트의 비디오 이용가능성 정보에서 시그널링되는지 여부를 결정하는 것은 비디오 이용가능성 정보에서 제 1 플래그의 값을 결정하는 것을 포함한다. 제 1 플래그는 타이밍 정보가 비디오 이용가능성 정보 (또는 비디오 파라미터 세트의 다른 부분) 에서 시그널링되는지 여부를 표시한다. 예를 들어, 제 1 플래그는 타이밍 정보 신택스 엘리먼트 (예컨대, 타이밍 정보 신택스 엘리먼트 (902)) 를 포함할 수도 있다. 타이밍 정보 신택스 엘리먼트는 타이밍 정보가 시그널링되는지를 결정하기 위하여 검사될 수도 있다. 예를 들어, 0 의 값은 타이밍 정보가 시그널링되지 않는다는 것을 표시할 수도 있다. 또 다른 예에서, 1 의 값은 타이밍 정보가 시그널링되지 않는다는 것을 표시할 수도 있다.

[0127] 1006 에서, 프로세스 (1000) 는 타이밍 정보가 비디오 이용가능성 정보 (또는 비디오 파라미터 세트의 다른 부분) 에서 시그널링되는지 여부에 기초하여, 비디오 파라미터 세트의 비디오 이용가능성 정보에서 가설 참조 디코더 파라미터들을 시그널링할 것인지 여부를 결정하는 것을 포함한다. 일부 예들에서, 프로세스 (1000) 는 타이밍 정보가 비디오 이용가능성 정보 (또는 비디오 파라미터 세트의 다른 부분) 에서 시그널링될 때에 비디오 이용가능성 정보에서 가설 참조 디코더 파라미터들을 시그널링하는 것을 포함한다. 프로세스 (1000) 는 타이밍 정보가 비디오 이용가능성 정보 (또는 비디오 파라미터 세트의 다른 부분) 에서 시그널링되지 않을 때에 비디오 이용가능성 정보에서 가설 참조 디코더 파라미터들을 시그널링하지 않는 것을 더 포함한다. 예를 들어, 인코더 또는 다른 네트워크 디바이스는 타이밍 정보가 부재할 때에 비디오 이용가능성 정보에서 가설 참조 디코더 파라미터들을 시그널링하지 않는다는 결정을 행할 수도 있다.

[0128] 일부 실시형태들에서, 프로세스 (1000) 는 제 1 플래그의 값에 기초하여 비디오 이용가능성 정보에서 제 2 플래

그의 값을 결정하는 것을 포함한다. 제 2 플래그는 가설 참조 디코더 파라미터들이 비디오 이용가능성 정보에서 시그널링되는지 여부를 정의한다. 예를 들어, 제 2 플래그는 게이팅 플래그 신택스 엘리먼트 (예컨대, 게이팅 플래그 신택스 엘리먼트 (904)) 를 포함할 수도 있다.

[0129] 일부 실시형태들에서, 프로세스 (1000) 는 비디오 이용가능성 정보에서, 인코딩된 비디오 비트스트림에 관련된 정보를 시그널링하기 위한 하나 이상의 신택스 엘리먼트들을 제공하는 것을 포함하고, 정보는 제 2 플래그의 값이 제 1 플래그의 값에 의존한다는 조건을 포함한다. 예를 들어, 도 9 를 참조하면, 타이밍 정보 신택스 엘리먼트 (902) 가 (타이밍 정보가 존재하지 않는다는 것을 표시하는) 0 의 값으로 설정될 때, 게이팅 플래그 신택스 엘리먼트 (904) 는 VPS VUI 에서 시그널링되지 않을 수도 있다 (이 경우, 신택스 구조 (900) 는 게이팅 플래그 신택스 엘리먼트 (904) 를 포함하지 않음). 다음으로, 게이팅 플래그 신택스 엘리먼트 (904) 의 값은 인코더에 의해 0 의 값인 것으로 추론되고, 이것은 가설 참조 디코더 파라미터들이 VPS VUI 에서 시그널링되어야 하는 것이 아니라는 것을 표시한다. 인코더는 VPS VUI 에서 가설 참조 디코더 파라미터들을 시그널링하지 않는다는 결정을 행할 수도 있다.

[0130] 일부 실시형태들에서, 프로세스 (1000) 는 비디오 이용가능성 정보에서, 인코딩된 비디오 비트스트림에 관련된 정보를 시그널링하기 위한 하나 이상의 신택스 엘리먼트들을 제공하는 것을 포함하고, 정보는 제 1 플래그의 값이 제로와 동일할 때에 제 2 플래그의 값이 제로로 설정되어야 한다는 제약을 포함한다. 예를 들어, 도 9 에서 예시된 바와 같이, 게이팅 플래그 신택스 엘리먼트 (904) 를 갖는 조건 (906) 은 신택스 구조 (900) 에 추가될 수도 있다. 조건 (906) 에 기초하여, 타이밍 정보 신택스 엘리먼트 (902) 가 (타이밍 정보가 존재하지 않는다는 것을 표시하는) 0 의 값으로 설정될 때, 인코더는 게이팅 플래그 신택스 엘리먼트 (904) 를 0 의 값으로 설정할 수도 있어서, 이것은 가설 참조 디코더 파라미터들이 VPS VUI 에서 시그널링되지 않는다는 것을 표시할 수도 있다. 인코더는 VPS VUI 에서 가설 참조 디코더 파라미터들을 결과로서 시그널링하지 않는 것으로 결정할 수도 있다.

[0131] 상기 설명된 기법들은 타이밍 정보가 존재하지 않을 때에 가설 참조 디코더 정보의 시그널링을 방지한다. 타이밍 정보가 존재하지 않을 때의 이러한 정보의 시그널링은 가치 있는 프로세싱 및 네트워크 자원들을 낭비하는, 자원들의 비효율적인 이용이다. 인코더 (또는 편집기, 스플라이서 등등과 같은 다른 디바이스) 는 타이밍 정보의 존재 또는 부재에 기초하여, 가설 참조 디코더 파라미터들을 언제 시그널링할 것인지를 지능적으로 결정할 수도 있다.

[0132] 추가의 실시형태들에서는, 파라미터 세트에서 비디오 신호 정보 신택스 구조들의 상이한 수들을 선택적으로 시그널링하기 위한 기법들 및 시스템들이 설명된다. 예를 들어, 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지, 또는 외부 소스로부터 디코딩 디바이스로 제공되어야 하는지 여부에 기초하여, 파라미터 세트에서 시그널링하기 위한 비디오 신호 정보 신택스 구조들의 수를 결정하기 위한 실시형태들이 본원에서 설명된다.

[0133] 도 11 은 인코딩 디바이스가 기본 계층을 포함하는, 인코딩된 비디오 비트스트림의 다양한 계층들을 생성하는 일 예의 환경 (1100) 을 예시한다. 환경 (1100) 은 HEVC 비디오 코딩 표준을 이용하여 인코딩된 비디오 비트스트림을 생성하는 HEVC 인코딩 디바이스 (1102) 를 포함한다. 당해 분야의 당업자는 본원에서 설명된 기법들이 AVC 및 MPEG 표준들 중의 하나 이상과 같은, HEVC 표준과는 상이한 코딩 표준들을 이용할 수도 있는 다른 인코딩 디바이스들에 적용된다는 것을 인식할 것이다. HEVC 인코딩 디바이스 (1102) 는 기본 계층 및 하나 이상의 강화 계층들을 포함하는 HEVC 순응 비디오 비트스트림을 생성할 수도 있다. 예를 들어, HEVC 인코딩 디바이스 (1102) 는 기본 계층 0 과, 계층 n 에 대한 강화 계층 1 을 생성할 수도 있다. 계층 n 은, 특정한 구현예 또는 애플리케이션에 의해 결정된 바와 같이, 그리고 HEVC 표준에 의해 제약된 바와 같이, HEVC 인코딩 디바이스 (1102) 가 임의의 수의 강화 계층들을 생성할 수 있다는 사실을 지칭한다.

[0134] 수신 디바이스 (1110) 의 HEVC 디코딩 디바이스 (1104) 는 HEVC 인코딩 디바이스 (1102) 로부터 기본 및 강화 계층들을 수신할 수도 있다. 도 11 의 예에서, 기본 계층은 HEVC 비트스트림에서 HEVC 디코딩 디바이스 (1104) 에 제공된다. HEVC 인코딩 디바이스 (1102) 는 또한, HEVC 디코딩 디바이스 (1104) 가 인코딩된 비디오 비트스트림을 적당하게 디코딩하는 것을 허용하는 정보와 함께, VPS 와 같은 파라미터 세트들을 HEVC 디코딩 디바이스 (1104) 로 전송할 수도 있다. 정보는 이하에서 설명된 바와 같이, 비디오 신호 정보를 포함할 수도 있다.

[0135] 도 12 은 인코딩 디바이스가 기본 계층이 아니라, 인코딩된 비디오 비트스트림의 다양한 강화 계층들을 생성하는 일 예의 환경 (1200) 을 예시한다. 환경 (1200) 은 상이한 비디오 코딩 표준들을 이용하여 인코딩된 비디오 비트스트림들을 생성하는 HEVC 인코딩 디바이스 (1202) 및 AVC 인코딩 디바이스 (1206) 를 포함한다.

당해 분야의 당업자는 본원에서 설명된 기법들이 HEVC 또는 AVC 와는 상이한 코딩 표준들을 이용할 수도 있는 다른 인코딩 디바이스들에 적용한다는 것을 인식할 것이다. HEVC 인코딩 디바이스 (1202) 는 하나 이상의 강화 계층들을 포함하지만 기본 계층을 포함하지 않는 HEVC 순응 비디오 비트스트림을 생성할 수도 있다. 예를 들어, HEVC 인코딩 디바이스 (1202) 는 계층 n 에 대한 강화 계층 1 을 생성할 수도 있다. AVC 인코딩 디바이스 (1206) 는 기본 계층 0 을 포함하는 기본 계층을 오직 포함하는 AVC 순응 비디오 비트스트림을 생성할 수도 있다. HEVC 인코딩 디바이스 (1202) 가 하나 이상의 강화 계층들을 생성할 때, AVC 인코딩 디바이스 (1206) 에 의해 생성된 기본 계층은 인터-계층 예측 참조를 위하여 이용될 수도 있다.

[0136] 하나의 예에서, HEVC 디코딩 디바이스 (1204) 는 HEVC 인코딩 디바이스 (1202) 로부터 강화 계층들을 수신할 수도 있고, AVC 디코딩 디바이스 (1208) 는 AVC 인코딩 디바이스 (1206) 로부터 기본 계층을 수신할 수도 있다.

또 다른 예에서, 제 1 네트워크 엔티티 (예컨대, 편집기 또는 스플라이서) 는 AVC 인코딩 디바이스 (1206) 로부터의 기본 계층과 함께, HEVC 인코딩 디바이스 (1202) 로부터의 강화 계층들을 스플라이싱할 수도 있다. 제 1 네트워크 엔티티는 (예컨대, ISO 기본 미디어 파일 포맷에 따른 파일 포맷에서) 추가되는 시스템 시간 정보와 시간적으로 동시 방식으로 스플라이싱을 수행할 수도 있다. 제 2 네트워크 엔티티 (예컨대, 수신 디바이스 (1210) 와 같은 수신기, 파일 포맷 파서 (parser), 또는 다른 네트워크 엔티티) 는 하나 이상의 강화 계층들의 비트스트림을 HEVC 디코딩 디바이스 (1204) 로, 그리고 기본 계층의 비트스트림을 AVC 디코딩 디바이스 (1206) 로 전달할 수도 있다. 어느 하나의 예에서, 기본 계층의 비트스트림은 HEVC 디코딩 디바이스 (1204) 에 제공되지 않는다. 그 대신에, 기본 계층의 디코딩된 픽처들은 인터-계층 예측 참조를 위하여 (AVC 디코딩 디바이스 (1208) 로부터) HEVC 디코딩 디바이스 (1204) 에 제공된다. HEVC 디코딩 디바이스 (1204) 의 관점으로부터, 기본 계층은 외부 소스에 의해 외부적으로 제공된다. 일부 실시형태들에서, HEVC 디코딩 디바이스 (1204) 및 AVC 디코딩 디바이스 (1208) 는 별도의 디코더들이다. 일부 실시형태들에서, HEVC 디코딩 디바이스 (1204) 및 AVC 디코딩 디바이스 (1208) 는 HEVC 및 AVC 비트스트림들을 디코딩할 수 있는 멀티-표준 디코더의 일부이다.

[0137] HEVC 인코딩 디바이스는 (예컨대, 하나 이상의 비-VCL NAL 유닛들에서) HEVC 순응 비디오 비트스트림을 갖는 비디오 파라미터 세트 (VPS) 를 제공할 수도 있다. 비디오 신호 정보 신택스 구조는 멀티-계층 인코딩된 비디오 비트스트림의 각각의 계층에 대하여 VPS 에서 시그널링되고, 별도의 비디오 신호 정보 신택스 구조는 각각의 계층에 대하여 시그널링된다. 비디오 신호 정보 신택스 구조들은 VPS 확장의 VPS VUI 에서 시그널링될 수도 있고, 출력 및 디스플레이를 위한 디코딩된 비디오를 준비하기 위하여 이용될 수 있다. 비디오 신호 정보 신택스 구조 내에 포함된 비디오 신호 정보는 원색 (color primary) 들, 전송 특성들, 이용된 컬러 변환 행렬 계수들, 또는 다른 적당한 컬러 정보와 같은 컬러 특성들을 포함할 수도 있다. 비디오 신호 정보는 또한, 소스 비디오의 원래의 포맷 (예컨대, NTSC, PAL, 컴포넌트, SECAM, MAC, 비특정, 또는 다른 적당한 비디오 포맷) 과, 일부 경우들에는, 대응하는 컬러 포맷 정의 및 포맷 사양을 표시하는 비디오 신호 타입 정보를 포함할 수도 있다. 일부 경우들에는, 비디오 신호 정보가 디스플레이 동안에 올바른 컬러 프리젠테이션 (presentation) 을 제시하기 위하여 이용될 수 있는, 루마 샘플들의 로케이션들에 관련하여 크로마 샘플들의 로케이션들을 표시할 수도 있다.

[0138] 도 13 은 HEVC 순응 비디오 비트스트림과 함께, HEVC 인코딩 디바이스에 의해 전송될 수 있는 VPS (1302) 의 예를 예시한다. VPS (1302) 는 인코딩된 비디오 비트스트림의 다수의 계층들에 대한 비디오 신호 정보를 포함한다. 비디오 신호 정보는 VPS (1302) 의 VPS VUI 부분의 하나 이상의 비디오 신호 정보 신택스 구조들 내에 포함될 수도 있다. 예를 들어, VPS (1302) 는 (기본 계층에 대응하는) 계층 ID = 0 인 계층에 대한 비디오 신호 정보 신택스 구조 (1304), 계층 ID = 1 인 강화 계층에 대한 비디오 신호 정보 신택스 구조 (1306), 및 계층 ID = n 인 강화 계층에 대한 비디오 신호 정보 신택스 구조 (1308) 를 포함한다.

[0139] 일부 경우들에는, VPS (1302) 에서 포함하기 위한 (또는 포함되는) 비디오 신호 정보 신택스 구조들의 수가 명시적으로 시그널링되지는 않는다. 예를 들어, VPS (1302) 에서 포함하기 위한 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 엘리먼트 (예컨대, vps_num_video_signal_info_minus1) 는 존재하지 않을 수도 있다. 이러한 경우들에는, VPS (1302) 에서 포함하기 위한 비디오 신호 정보 신택스 구조들의 수가 (기본 계층이 외부적으로 제공되는지, 또는 HEVC 인코딩된 비디오 비트스트림 내에 포함되는지 여부에 관계 없이) 비트스트림에서의 계층들의 총 수와 동일한 것으로 추론되어, 하나의 비디오 신호 정보 신택스 구조가 각각의 계층 ID 값에 대하여 시그널링되는 것과, 각각의 계층이 그 계층 ID 값에 따라 시그널링된 비디오 신호 정보 신택스 구조에 배정되는 것을 초래한다. 기본 계층이 (예컨대, 도 12 에서 도시된 바와 같이, AVC 인코딩 디바이스에 의해) 외부적으로 제공될 때, HEVC 디코더는 기본 계층에 대한 신호 정보 신택스 구조를 필요로 하지 않

으므로, HEVC 디코디에 대하여 쓸모 없는 신호 정보 구조 신택스 구조가 전송된다.

[0140] VPS 에서 데이터를 더욱 효율적으로 제공하기 위하여 VPS 에서 (예컨대, VPS VUI 에서) 비디오 신호 정보 신택스 구조들의 시그널링을 업데이트하기 위한 기법들이 설명된다. 예를 들어, VPS 에서 시그널링하기 위한 비디오 신호 정보 신택스 구조들의 수는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지, 또는 외부 소스로부터 HEVC 디코딩 디바이스로 제공되어야 하는지 여부에 기초하여 결정된다. VPS 에서의 비디오 신호 정보의 시그널링은 VPS VUI 에서의 비디오 신호 정보 신택스 구조들의 수가 명시적으로 시그널링되지 않을 때 (예컨대, vps_num_video_signal _info_minus1 와 같은 신택스 엘리먼트가 VPS 또는 VPS VUI 에서 존재하지 않을 때) 에 업데이트될 수도 있다. 예를 들어, VPS 에서 시그널링된 비디오 신호 정보 신택스 구조들의 수는 기본 계층이 HEVC 비트스트림 내에 있을 경우 (도 11 에서 도시된 바와 같이 외부적으로 제공되지 않음) 에 비트스트림의 계층들의 최대 수와 동일한 것으로 추론된다. 기본 계층이 (도 12 에서 도시된 바와 같이) 외부적으로 제공되는 실시형태들에서는, VPS 에서 시그널링된 비디오 신호 정보 신택스 구조들의 수가 비트스트림의 계층들의 최대 수 마이너스 1 과 동일한 것으로 추론된다. 따라서, 기본 계층이 외부 소스로부터 제공될 때, VPS 에서의 비디오 신호 정보 신택스 구조들의 수는 1 만큼 감소된다.

[0141] 일부 실시형태들에서, 계층들의 계층 ID 들은 어느 신택스 구조들이 상이한 계층들에 적용될 것인지를 표시하기 위하여 인덱스에서 비디오 신호 정보 신택스 구조들에 맵핑된다. 이러한 실시형태들에서, VPS 에서의 비디오 신호 정보 신택스 구조들의 수가 명시적으로 시그널링되지 않을 때, 비디오 신호 정보 신택스 구조들의 인덱스에 대한 계층 ID 사이의 맵핑은 비디오 신호 정보 신택스 구조가 기본 계층에 배정되지 않도록 업데이트된다. 따라서, 비디오 신호 정보 신택스 구조는 HEVC 인코딩된 비디오 비트스트림 내에 포함된 계층들의 각각에 배정되고, 비디오 신호 정보 신택스 구조는 외부 소스로부터 디코더로 제공되어야 하는 기본 계층에 배정되지 않는다.

[0142] VPS 에서의 비디오 신호 정보 신택스 구조들의 시그널링을 업데이트하기 위한 상기 설명된 기법들을 구현하기 위한 HEVC 표준에 대한 변경들은 하기를 포함할 수도 있다:

[0143] 1 과 동일한 video_signal_info_idx_present_flag 는 신택스 엘리먼트들 vps_num_video_signal_info_minus1, 및 vps_video_signal_info_idx[ i ] 가 존재한다는 것을 특정한다. 0 과 동일한 video_signal_info_idx_present_flag 는 신택스 엘리먼트들 vps_num_video_signal_info_minus1, 및 vps_video_signal_info_idx[ i ] 가 존재하지 않는다는 것을 특정한다.

[0144] vps_num_video_signal_info_minus1 플러스 1 은 VPS 에서의 다음의 video_signal_info( ) 신택스 구조들의 수를 특정한다. 존재하지 않을 때, vps_num_video_signal_info_minus1 의 값은 MaxLayersMinus1 - ( vps_base_layer_internal_flag ? 0 : 1 ) 와 동일한 것으로 추론된다.

[0145] vps_video_signal_info_idx[ i ] 는 layer_id_in_nuh[ i ] 와 동일한 nuh_layer_id 를 갖는 계층에 적용되는 video_signal_info( ) 신택스 구조의, VPS 에서의 video_signal_info( ) 신택스 구조들의 리스트로의 인덱스를 특정한다. vps_video_signal_info_idx[ i ] 가 존재하지 않을 때, vps_video_signal_info_idx[ i ] 는 ( video_signal_info_idx_present_flag ? 0 : i ) 와 동일한 것으로 추론된다. vps_video_signal_info_idx[ i ] 의 값은 0 내지 vps_num_video_signal_info_minus1 까지의 범위 내에 있을 것이다.

[0146] 존재하지 않을 때, vps_video_signal_info_idx[ i ] 의 값은 다음과 같이 추론된다:

[0147] video_signal_info_idx_present_flag 가 1 과 동일할 경우, vps_video_signal_info_idx[ i ] 는 0 과 동일한 것으로 추론된다.

[0148] 이와 다를 경우, vps_video_signal_info_idx[ i ] 는 i - ( vps_base_layer_internal_flag ? 0 : 1 과 동일한 것으로 추론된다.

[0149] 0 과 동일한 vps_vui_bsp_hrd_present_flag 는 비트스트림 파티션 HRD 파라미터들이 VPS VUI 에서 존재하지 않는다는 것을 특정한다. 1 과 동일한 vps_vui_bsp_hrd_present_flag 는 비트스트림 파티션 HRD 파라미터들이 VPS VUI 에서 존재한다는 것을 특정한다. 존재하지 않을 때, vps_vui_bsp_hrd_present_flag 는 0 과 동일한 것으로 추론된다.

[0150] 도 14 는 비디오 데이터를 인코딩하는 프로세스 (1400) 의 실시형태를 예시한다. 프로세스 (1400) 는 VPS 에서 비디오 신호 정보 신택스 구조들의 상이한 수들을 선택적으로 시그널링함으로써, VPS 에서의 비디오 신호

정보 신택스 구조들의 시그널링을 업데이트하도록 구현된다. 일부 양태들에서, 프로세스 (1400) 는 도 1 또는 도 16 에서 도시된 인코딩 디바이스 (104) 와 같은 컴퓨팅 디바이스 또는 장치에 의해 수행될 수도 있다. 예를 들어, 컴퓨팅 디바이스 또는 장치는 프로세스 (1400) 의 단계들을 수행하도록 구성되는 인코더, 또는 인코더의 프로세서, 마이크로프로세서, 마이크로컴퓨터, 또는 다른 컴포넌트를 포함할 수도 있다.

[0151] 프로세스 (1400) 는 논리적 흐름도로서 예시되어 있고, 그 동작은 하드웨어, 컴퓨터 명령들, 또는 그 조합으로 구현될 수 있는 동작들의 시퀀스를 나타낸다. 컴퓨터 명령들의 맥락에서, 동작들은 하나 이상의 프로세서들에 의해 실행될 때, 열거된 동작들을 수행하는, 하나 이상의 컴퓨터-판독가능 저장 매체들 상에 저장된 컴퓨터-실행가능 명령들을 나타낸다. 일반적으로, 컴퓨터-실행가능 명령들은 특정한 기능들을 수행하거나 특정한 데이터 타입들을 구현하는 루틴들, 프로그램들, 오브젝트들, 컴포넌트들, 데이터 구조들 등등을 포함한다. 동작들이 설명되는 순서는 제한으로서 해석되도록 의도된 것이 아니고, 임의의 수의 설명된 동작들은 프로세스들을 구현하기 위하여 임의의 순서로 및/또는 병렬로 조합될 수 있다.

[0152] 추가적으로, 프로세스 (1400) 는 실행가능 명령들로 구성된 하나 이상의 컴퓨터 시스템들의 제어 하에서 수행될 수도 있고, 하나 이상의 프로세서들 상에서, 하드웨어에 의해, 또는 그 조합들로 집합적으로 실행되는 코드 (예컨대, 실행가능 명령들, 하나 이상의 컴퓨터 프로그램들, 또는 하나 이상의 애플리케이션들) 로서 구현될 수도 있다. 위에서 언급된 바와 같이, 코드는 예를 들어, 하나 이상의 프로세서들에 의해 실행가능한 복수의 명령들을 포함하는 컴퓨터 프로그램의 형태로, 컴퓨터-판독가능 또는 머신-판독가능 저장 매체 상에 저장될 수도 있다. 컴퓨터-판독가능 또는 머신-판독가능 저장 매체는 비-일시적일 수도 있다.

[0153] 1402 에서, 비디오 데이터를 인코딩하는 프로세스 (1400) 는 제 1 코딩 프로토콜에 따라 인코딩된 비디오 비트스트림을 생성하는 것을 포함한다. 인코딩된 비디오 비트스트림은 하나 이상의 강화 계층들과, 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 일부 실시형태들에서, 인코딩된 비디오 비트스트림은 HEVC 코딩 기법 또는 다른 적당한 코딩 기법을 이용하여 인코딩될 수도 있다.

[0154] 1404 에서, 프로세스 (1400) 는 방법은 인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 엘리먼트가 비디오 파라미터 세트에서 존재하지 않는 것으로 결정하는 것을 포함한다. 예를 들어, 인코더는 비디오 파라미터 세트에서 포함하기 위한 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 엘리먼트 (예컨대, vps_num_video_signal_info_minus1) 가 비디오 파라미터 세트 (예컨대, VPS 또는 VPS VUI) 에서 존재하지 않는 것으로 결정할 수도 있다.

[0155] 1406 에서, 프로세스 (1400) 는 인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 엘리먼트가 비디오 파라미터 세트에서 존재하지 않을 때에 비디오 파라미터 세트 내에 포함하기 위한 비디오 신호 정보 신택스 구조들의 수를 결정하는 것을 포함한다. 그 수는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지 또는 외부 소스로부터 디코더로 제공되어야 하는지 여부에 기초하여 제 1 값 또는 제 2 값으로서 결정된다. 일부 실시형태들에서, 비디오 파라미터 세트에서 포함하기 위한 비디오 신호 정보 신택스 구조들의 수는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는 것으로 결정될 때에 제 1 값으로서 결정되고, 이 경우, 제 1 값은 인코딩된 비디오 비트스트림의 계층들의 최대 수와 동일하다.

[0156] 일부 실시형태들에서, 비디오 파라미터 세트에서 포함하기 위한 비디오 신호 정보 신택스 구조들의 수는 기본 계층이 외부 소스로부터 디코더로 제공되어야 하는 것으로 결정될 때에 제 2 값으로서 결정되고, 이 경우, 제 2 값은 인코딩된 비디오 비트스트림의 계층들의 최대 수 마이너스 (minus) 1 과 동일하다. 일부 실시형태들에서, 비디오 신호 정보 신택스 구조는 인코딩된 비디오 비트스트림 내에 포함된 계층들의 각각에 배정되고, 비디오 신호 정보 신택스 구조는 외부 소스로부터 디코더로 제공되어야 하는 기본 계층에 배정되지 않는다. 일부 실시형태들에서, 외부 소스로부터 제공된 기본 계층은 제 2 코딩 프로토콜에 따라 인코딩되고, 제 2 코딩 프로토콜은 제 1 코딩 프로토콜과는 상이하다. 일부 예들에서, 제 1 코딩 프로토콜은 고효율 비디오 코딩 프로토콜을 포함하고, 제 2 코딩 프로토콜은 진보된 비디오 코딩 프로토콜을 포함한다.

[0157] 도 15 는 비디오 데이터를 디코딩하는 프로세스 (1500) 의 실시형태를 예시한다. 프로세스 (1500) 는 VPS 에서 비디오 신호 정보 신택스 구조들의 수를 추론하도록 구현된다. 일부 양태들에서, 프로세스 (1500) 는 도 1 또는 도 17 에서 도시된 디코딩 디바이스 (112) 와 같은 컴퓨팅 디바이스 또는 장치에 의해 수행될 수도 있다. 예를 들어, 컴퓨팅 디바이스 또는 장치는 프로세스 (1500) 의 단계들을 수행하도록 구성되는 디코더, 또는 디코더의 프로세서, 마이크로프로세서, 마이크로컴퓨터, 또는 다른 컴포넌트를 포함할 수도 있다.

[0158] 프로세스 (1500) 는 논리적 흐름도로서 예시되어 있고, 그 동작은 하드웨어, 컴퓨터 명령들, 또는 그 조합으로

구현될 수 있는 동작들의 시퀀스를 나타낸다. 컴퓨터 명령들의 맥락에서, 동작들은 하나 이상의 프로세서들에 의해 실행될 때, 열거된 동작들을 수행하는, 하나 이상의 컴퓨터-판독가능 저장 매체들 상에 저장된 컴퓨터-실행가능 명령들을 나타낸다. 일반적으로, 컴퓨터-실행가능 명령들은 특정한 기능들을 수행하거나 특정한 데이터 타입들을 구현하는 루틴들, 프로그램들, 오브젝트들, 컴포넌트들, 데이터 구조들 등등을 포함한다. 동작들이 설명되는 순서는 제한으로서 해석되도록 의도된 것이 아니고, 임의의 수의 설명된 동작들은 프로세스들을 구현하기 위하여 임의의 순서로 및/또는 병렬로 조합될 수 있다.

[0159] 추가적으로, 프로세스 (1500) 는 실행가능 명령들로 구성된 하나 이상의 컴퓨터 시스템들의 제어 하에서 수행될 수도 있고, 하나 이상의 프로세서들 상에서, 하드웨어에 의해, 또는 그 조합들로 집합적으로 실행되는 코드 (예컨대, 실행가능 명령들, 하나 이상의 컴퓨터 프로그램들, 또는 하나 이상의 애플리케이션들) 로서 구현될 수도 있다. 위에서 언급된 바와 같이, 코드는 예를 들어, 하나 이상의 프로세서들에 의해 실행가능한 복수의 명령들을 포함하는 컴퓨터 프로그램의 형태로, 컴퓨터-판독가능 또는 머신-판독가능 저장 매체 상에 저장될 수도 있다. 컴퓨터-판독가능 또는 머신-판독가능 저장 매체는 비-일시적일 수도 있다.

[0160] 1502 에서, 비디오 데이터를 디코딩하는 프로세스 (1500) 는 제 1 코딩 프로토콜에 따라 인코딩된 인코딩된 비디오 비트스트림을 액세스하는 것을 포함한다. 인코딩된 비디오 비트스트림은 하나 이상의 강화 계층들과, 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함한다. 일부 실시형태들에서, 인코딩된 비디오 비트스트림은 HEVC 코딩 기법 또는 다른 적당한 코딩 기법을 이용하여 인코딩될 수도 있다.

[0161] 1504 에서, 프로세스 (1500) 는 방법은 인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 엘리먼트가 비디오 파라미터 세트에서 존재하지 않는 것으로 결정하는 것을 포함한다. 예를 들어, 디코더는 비디오 파라미터 세트에서 포함하기 위한 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 엘리먼트 (예컨대, vps_num_video_signal_info_minus1) 가 비디오 파라미터 세트에서 존재하지 않는 것으로 결정할 수도 있다. 1506 에서, 프로세스 (1500) 는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지, 또는 외부 소스로부터 수신되어야 하는지 여부를 결정하는 것을 더 포함한다. 예를 들어, 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지, 또는 외부 소스로부터 수신되어야 하는지의 여부의 결정은 디코더에 제공된 표시에 기초할 수도 있다. 표시는 VPS 의 신택스 엘리먼트를 통해 전달될 수도 있다. 하나의 예에서, VPS 의 신택스 구조는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함된다는 것을 디코더에 표시하는 값 (예컨대, 1 또는 0) 을 갖는 플래그를 포함할 수도 있다. 또 다른 예에서, VPS 의 신택스 구조는 기본 계층이 외부 소스로부터 수신되어야 한다는 것을 디코더에 표시하는 값 (예컨대, 1 또는 0) 을 갖는 플래그를 포함할 수도 있다.

[0162] 1508 에서, 프로세스 (1500) 는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지, 또는 외부 소스로부터 수신되어야 하는지 여부에 기초하여, 비디오 파라미터 세트 내에 포함된 비디오 신호 정보 신택스 구조들의 수를 제 1 값 또는 제 2 값인 것으로 결정하는 것을 포함한다. 일부 실시형태들에서, 프로세스 (1500) 는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는 것으로 결정될 때에 비디오 신호 정보 신택스 구조들의 수를 제 1 값인 것으로 결정하는 것을 포함하고, 이 경우, 제 1 값은 인코딩된 비디오 비트스트림의 계층들의 최대 수와 동일하다.

[0163] 일부 실시형태들에서, 프로세스 (1500) 는 기본 계층이 외부 소스로부터 수신되어야 하는 것으로 결정될 때에 비디오 신호 정보 신택스 구조들의 수를 제 2 값인 것으로 결정하는 것을 포함하고, 이 경우, 제 2 값은 인코딩된 비디오 비트스트림의 계층들의 최대 수 마이너스 1 과 동일하다. 일부 실시형태들에서, 비디오 신호 정보 신택스 구조는 인코딩된 비디오 비트스트림 내에 포함된 계층들의 각각에 배정되고, 비디오 신호 정보 신택스 구조는 외부 소스로부터 수신되어야 하는 기본 계층에 배정되지 않는다. 일부 실시형태들에서, 외부 소스로부터 제공된 기본 계층은 제 2 코딩 프로토콜에 따라 인코딩되고, 제 2 코딩 프로토콜은 제 1 코딩 프로토콜과는 상이하다. 일부 예들에서, 제 1 코딩 프로토콜은 고효율 비디오 코딩 프로토콜을 포함하고, 여기서, 제 2 코딩 프로토콜은 진보된 비디오 코딩 프로토콜을 포함한다.

[0164] 상기 설명된 기법들은 기본 계층이 외부 소스에 의해 제공될 때에 필요하지 않은 비디오 신호 정보 신택스 구조들의 시그널링을 방지한다. 심지어 기본 계층이 별도의 프로토콜에 따라 인코딩될 때의 이러한 정보의 시그널링은, 여분의 비디오 신호 정보 신택스 구조들이 필요하지 않으므로 비효율성들을 초래한다.

[0165] 본원에서 논의된 코딩 기법들은 일 예의 비디오 인코딩 및 디코딩 시스템 (예컨대, 시스템 (100)) 에서 구현될 수도 있다. 시스템은 목적지 디바이스에 의해 더 이후의 시간에 디코딩되어야 할 인코딩된 비디오 데이터를

제공하는 소스 디바이스를 포함한다. 특히, 소스 디바이스는 컴퓨터-판독가능 매체를 통해 비디오 데이터를 목적지 디바이스에 제공한다. 소스 디바이스 및 목적지 디바이스는, 데스크톱 컴퓨터들, 노트북 (즉, 랩톱) 컴퓨터들, 태블릿 컴퓨터들, 셋톱 (set-top) 박스들, 소위 "스마트" 폰들과 같은 전화 핸드셋들, 소위 "스마트" 패드들, 텔레비전들, 카메라들, 디스플레이 디바이스들, 디지털 미디어 플레이어들, 비디오 게임용 콘솔들, 비디오 스트리밍 디바이스 등을 포함하는 광범위한 디바이스들 중의 임의의 것을 포함할 수도 있다. 일부 경우들에는, 소스 디바이스 및 목적지 디바이스가 무선 통신을 위해 구비될 수도 있다.

[0166] 목적지 디바이스는 컴퓨터-판독가능 매체를 통해, 디코딩되어야 할 인코딩된 비디오 데이터를 수신할 수도 있다. 컴퓨터-판독가능 매체는 인코딩된 비디오 데이터를 소스 디바이스로부터 목적지 디바이스로 이동시킬 수 있는 임의의 타입의 매체 또는 디바이스를 포함할 수도 있다. 하나의 예에서, 컴퓨터-판독가능 매체는 소스 디바이스가 인코딩된 비디오 데이터를 실시간으로 목적지 디바이스로 직접 송신하는 것을 가능하게 하기 위한 통신 매체를 포함할 수도 있다. 인코딩된 비디오 데이터는 무선 통신 프로토콜과 같은 통신 표준에 따라 변조될 수도 있고, 목적지 디바이스로 송신될 수도 있다. 통신 매체는 라디오 주파수 (RF) 스펙트럼 또는 하나 이상의 물리적 송신 라인들과 같은 임의의 무선 또는 유선 통신 매체를 포함할 수도 있다. 통신 매체는 로컬 영역 네트워크, 광역 네트워크, 또는 인터넷과 같은 글로벌 네트워크와 같은 패킷-기반 네트워크의 일부를 형성할 수도 있다. 통신 매체는 라우터들, 스위치들, 기지국들, 또는 소스 디바이스로부터 목적지 디바이스로의 통신을 가능하게 하기 위해 유용할 수도 있는 임의의 다른 장비를 포함할 수도 있다.

[0167] 일부 예들에서, 인코딩된 데이터는 출력 인터페이스로부터 저장 디바이스로 출력될 수도 있다. 유사하게, 인코딩된 데이터는 입력 인터페이스에 의해 저장 디바이스로부터 액세스될 수도 있다. 저장 디바이스는 하드 드라이브, 블루-레이 (Blu-ray) 디스크들, DVD 들, CD-ROM 들, 플래시 메모리, 휘발성 또는 비-휘발성 메모리, 또는 인코딩된 비디오 데이터를 저장하기 위한 임의의 다른 적당한 디지털 저장 매체들과 같은, 분산되거나 국소적으로 액세스된 다양한 데이터 저장 매체들 중의 임의의 것을 포함할 수도 있다. 추가의 예에서, 저장 디바이스는 소스 디바이스에 의해 생성된 인코딩된 비디오를 저장할 수도 있는 파일 서버 또는 또 다른 중간 저장 디바이스에 대응할 수도 있다. 목적지 디바이스는 스트리밍 또는 다운로드를 통해 저장 디바이스로부터 저장된 비디오 데이터를 액세스할 수도 있다. 파일 서버는 인코딩된 비디오 데이터를 저장할 수 있으며 그 인코딩된 비디오 데이터를 목적지 디바이스로 송신할 수 있는 임의의 타입의 서버일 수도 있다. 일 예의 파일 서버들은 (예컨대, 웹사이트를 위한) 웹 서버, FTP 서버, 네트워크 연결 저장 (network attached storage; NAS) 디바이스들, 또는 로컬 디스크 드라이브를 포함한다. 목적지 디바이스는 인터넷 접속을 포함하는 임의의 표준 데이터 접속을 통해 인코딩된 비디오 데이터를 액세스할 수도 있다. 이것은, 파일 서버 상에 저장된 인코딩된 비디오 데이터를 액세스하기 위해 적당한 무선 채널 (예컨대, Wi-Fi 접속), 유선 접속 (예컨대, DSL, 케이블 모뎀 등), 또는 양자의 조합을 포함할 수도 있다. 저장 디바이스로부터의 인코딩된 비디오 데이터의 송신은 스트리밍 송신, 다운로드 송신, 또는 그 조합일 수도 있다.

[0168] 이 개시물의 기법들은 무선 애플리케이션들 또는 세팅들로 반드시 제한되는 것은 아니다. 기법들은 오버-디-에어 (over-the-air) 텔레비전 브로드캐스트들, 케이블 텔레비전 송신들, 위성 텔레비전 송신들, HTTP 를 통한 동적 적응 스트리밍 (dynamic adaptive streaming over HTTP; DASH) 과 같은 인터넷 스트리밍 비디오 송신들, 데이터 저장 매체 상으로 인코딩되는 디지털 비디오, 데이터 저장 매체 상에 저장된 디지털 비디오의 디코딩, 또는 다른 애플리케이션들과 같은, 다양한 멀티미디어 애플리케이션들 중의 임의의 것의 지원 하에서 비디오 코딩에 적용될 수도 있다. 일부 예들에서, 시스템은 비디오 스트리밍, 비디오 재생, 비디오 브로드캐스팅, 및/또는 화상 통화와 같은 애플리케이션들을 지원하기 위하여 일방향 또는 양방향 비디오 송신을 지원하도록 구성될 수도 있다.

[0169] 하나의 예에서, 소스 디바이스는 비디오 소스, 비디오 인코더, 및 출력 인터페이스를 포함한다. 목적지 디바이스는 입력 인터페이스, 비디오 디코더, 및 디스플레이 디바이스를 포함할 수도 있다. 소스 디바이스의 비디오 인코더는 본원에서 개시된 기법들을 적용하도록 구성될 수도 있다. 다른 예들에서, 소스 디바이스 및 목적지 디바이스는 다른 컴포넌트들 또는 배열들을 포함할 수도 있다. 예를 들어, 소스 디바이스는 외부 카메라와 같은 외부 비디오 소스로부터 비디오 데이터를 수신할 수도 있다. 마찬가지로, 목적지 디바이스는 통합된 디스플레이 디바이스를 포함하는 것이 아니라, 외부 디스플레이 디바이스와 인터페이스할 수도 있다.

[0170] 상기 일 예의 시스템은 단지 하나의 예이다. 비디오 데이터를 병렬로 프로세싱하기 위한 기법들은 임의의 디지털 비디오 인코딩 및/또는 디코딩 디바이스에 의해 수행될 수도 있다. 일반적으로, 이 개시물의 기법들은 비디오 인코딩 디바이스에 의해 수행되지만, 기법들은 또한, "CODEC" 으로서 전형적으로 지칭된 비디오 인코더/디코더에 의해 수행될 수도 있다. 또한, 이 개시물의 기법들은 또한, 비디오 프리프로세서 (video

preprocessor) 에 의해 수행될 수도 있다. 소스 디바이스 및 목적지 디바이스는, 소스 디바이스가 목적지 디바이스로의 송신을 위한 코딩된 비디오 데이터를 생성하는 이러한 코딩 디바이스들의 예들에 불과하다. 일부 예들에서, 소스 및 목적지 디바이스들은, 디바이스들의 각각이 비디오 인코딩 및 디코딩 컴포넌트들을 포함하도록 실질적으로 대칭적인 방식으로 동작할 수도 있다. 이 때문에, 일 예의 시스템들은 예컨대, 비디오 스트리밍, 비디오 재생, 비디오 브로드캐스팅, 또는 화상 통화를 위하여, 비디오 디바이스들 사이에서 일방향 또는 양방향 비디오 송신을 지원할 수도 있다.

[0171] 비디오 소스는 비디오 카메라와 같은 비디오 캡처 디바이스, 이전에 캡처된 비디오를 포함하는 비디오 아카이브 (video archive), 및/또는 비디오 컨텐츠 제공자로부터 비디오를 수신하기 위한 비디오 공급 인터페이스를 포함할 수도 있다. 추가의 대안으로서, 비디오 소스는 소스 비디오로서, 또는 라이브 비디오 (live video), 아카이빙된 비디오 (archived video), 및 컴퓨터-생성된 비디오의 조합으로서, 컴퓨터 그래픽-기반 (computer graphics-based) 데이터를 생성할 수도 있다. 일부 경우들에는, 비디오 소스가 비디오 카메라일 경우, 소스 디바이스 및 목적지 디바이스가 소위 카메라 폰들 또는 비디오 폰들을 형성할 수도 있다. 그러나, 위에서 언급된 바와 같이, 이 개시물에서 설명된 기법들은 일반적으로 비디오 코딩에 적용가능할 수도 있고, 무선 및/또는 유선 애플리케이션들에 적용될 수도 있다. 각각의 경우에 있어서, 캡처된, 프리-캡처된 (pre-captured), 또는 컴퓨터-생성된 비디오는 비디오 인코더에 의해 인코딩될 수도 있다. 다음으로, 인코딩된 비디오 정보는 출력 인터페이스에 의해 컴퓨터-판독가능 매체 상으로 출력될 수도 있다.

[0172] 언급된 바와 같이, 컴퓨터-판독가능 매체는 무선 브로드캐스트 또는 유선 네트워크 송신과 같은 순시적 매체 (transient medium) 들, 또는 하드 디스크, 플래시 드라이브, 컴팩트 디스크, 디지털 비디오 디스크, 블루-레이 디스크, 또는 다른 컴퓨터-판독가능 매체들과 같은 저장 매체들 (즉, 비-일시적인 저장 매체들) 을 포함할 수도 있다. 일부 예들에서, 네트워크 서버 (도시되지 않음) 는 예컨대, 네트워크 송신을 통해, 소스 디바이스로부터 인코딩된 비디오 데이터를 수신할 수도 있으며 인코딩된 비디오 데이터를 목적지 디바이스에 제공할 수도 있다. 유사하게, 디스크 스탬핑 (disc stamping) 설비와 같은 매체 생산 설비의 컴퓨팅 디바이스는 소스 디바이스로부터 인코딩된 비디오 데이터를 수신할 수도 있고, 인코딩된 비디오 데이터를 포함하는 디스크를 생산할 수도 있다. 그러므로, 컴퓨터-판독가능 매체는 다양한 예들에서, 다양한 형태들의 하나 이상의 컴퓨터-판독가능 매체들을 포함하는 것으로 이해될 수도 있다.

[0173] 목적지 디바이스의 입력 인터페이스는 컴퓨터-판독가능 매체로부터 정보를 수신한다. 컴퓨터-판독가능 매체의 정보는, 블록들 및 다른 코딩된 유닛들, 예컨대, 픽처들의 그룹 (group of pictures; GOP) 들의 특성들 및/또는 프로세싱을 설명하는 신택스 엘리먼트들을 포함하는 신택스 정보로서, 비디오 인코더에 의해 정의되며 또한, 비디오 디코더에 의해 이용되는 상기 신택스 정보를 포함할 수도 있다. 디스플레이 디바이스는 디코딩된 비디오 데이터를 사용자에게 디스플레이하고, 음극선관 (cathode ray tube; CRT), 액정 디스플레이 (liquid crystal display; LCD), 플라즈마 디스플레이, 유기 발광 다이오드 (organic light emitting diode; OLED) 디스플레이, 또는 또 다른 타입의 디스플레이 디바이스와 같은 다양한 디스플레이 디바이스들 중의 임의의 것을 포함할 수도 있다. 발명의 다양한 실시형태들이 설명되었다.

[0174] 인코딩 디바이스 (104) 및 디코딩 디바이스 (112) 의 특정 세부사항들은 도 16 및 도 17 에서 각각 도시되어 있다. 도 16 은 이 개시물에서 설명된 기법들 중의 하나 이상을 구현할 수도 있는 일 예의 인코딩 디바이스 (104) 를 예시하는 블록도이다. 인코딩 디바이스 (104) 는 예를 들어, 본원에서 설명된 신택스 구조들 (예컨대, VPS, SPS, PPS, 또는 다른 신택스 엘리먼트들의 신택스 구조들) 을 생성할 수도 있다. 인코딩 디바이스 (104) 는 비디오 슬라이스들 내의 비디오 블록들의 인트라-예측 및 인터-예측 코딩을 수행할 수도 있다. 이전에 설명된 바와 같이, 인트라-코딩은 소정의 비디오 프레임 또는 픽처 내에서 공간적 중복성을 감소시키거나 제거하기 위하여 적어도 부분적으로 공간적 예측에 의존한다. 인터-코딩은 비디오 시퀀스의 인접한 또는 둘러싸는 프레임들 내에서 시간적 중복성을 감소시키거나 제거하기 위하여 적어도 부분적으로 시간적 예측에 의존한다. 인트라-모드 (I 모드) 는 몇몇 공간 기반 압축 모드들 중의 임의의 것을 지칭할 수도 있다. 단방향 예측 (P 모드) 또는 양방향-예측 (B 모드) 과 같은 인터-모드들은 몇몇 시간 기반 압축 모드들 중의 임의의 것을 지칭할 수도 있다.

[0175] 인코딩 디바이스 (104) 는 파티셔닝 유닛 (35), 예측 프로세싱 유닛 (41), 필터 유닛 (63), 픽처 메모리 (64), 합산기 (50), 변환 프로세싱 유닛 (52), 양자화 유닛 (54), 및 엔트로피 인코딩 유닛 (56) 을 포함한다. 예측 프로세싱 유닛 (41) 은 모션 추정 유닛 (42), 모션 보상 유닛 (44), 및 인트라 예측 프로세싱 유닛 (46) 을 포함한다. 비디오 블록 복원을 위하여, 인코딩 디바이스 (104) 는 또한, 역양자화 유닛 (58), 역변환 프로세싱 유닛 (60), 및 합산기 (62) 를 포함한다. 필터 유닛 (63) 은 디블록킹 필터, 적응적 루프 필터 (ALF),

및 샘플 적응적 오프셋 (SAO) 필터와 같은 하나 이상의 루프 필터들을 나타내도록 의도된다. 필터 유닛 (63) 은 인 루프 필터인 것으로서 도 16 에서 도시되어 있지만, 다른 구성들에서는, 필터 유닛 (63) 이 포스트 루프 필터로서 구현될 수도 있다. 포스트 프로세싱 디바이스 (57) 는 인코딩 디바이스 (104) 에 의해 생성된 인코딩된 비디오 데이터에 대한 추가적인 프로세싱을 수행할 수도 있다. 이 개시물의 기법들은 일부 사례들에서, 인코딩 디바이스 (104) 에 의해 구현될 수도 있다. 그러나, 다른 사례들에서, 이 개시물의 기법들 중의 하나 이상은 포스트 프로세싱 디바이스 (57) 에 의해 구현될 수도 있다.

[0176] 도 16 에서 도시된 바와 같이, 인코딩 디바이스 (104) 는 비디오 데이터를 수신하고, 파티셔닝 유닛 (35) 은 데이터를 비디오 블록들로 파티셔닝한다. 파티셔닝은 또한, 슬라이스 (slice) 들, 슬라이스 세그먼트들, 타일 (tile) 들, 또는 다른 더 큰 유닛들로의 파티셔닝뿐만 아니라, 예컨대, LCU 들 및 CU 들의 쿼드트리 구조에 따른 비디오 블록 파티셔닝을 포함할 수도 있다. 인코딩 디바이스 (104) 는 인코딩되어야 할 비디오 슬라이스 내의 비디오 블록들을 인코딩하는 컴포넌트들을 일반적으로 예시한다. 슬라이스는 다수의 비디오 블록들로 (그리고 아마도 타일들로서 지칭된 비디오 블록들의 세트들로) 분할될 수도 있다. 예측 프로세싱 유닛 (41) 은 에러 결과들 (예컨대, 코딩 레이트 및 왜곡의 레벨 등등) 에 기초하여, 현재의 비디오 블록에 대하여, 복수의 인트라-예측 코딩 모드들 중의 하나 또는 복수의 인터-예측 코딩 모드들 중의 하나와 같은 복수의 가능한 코딩 모드들 중의 하나를 선택할 수도 있다. 예측 프로세싱 유닛 (41) 은 결과적인 인트라-코딩된 또는 인터-코딩된 블록을, 잔차 블록 데이터를 생성하기 위하여 합산기 (50) 에, 그리고 참조 픽처로서의 이용을 위한 인코딩된 블록을 복원하기 위하여 합산기 (62) 에 제공할 수도 있다.

[0177] 예측 프로세싱 유닛 (41) 내의 인트라 예측 프로세싱 유닛 (46) 은 공간적 압축을 제공하기 위하여, 코딩되어야 할 현재의 블록과 동일한 프레임 또는 슬라이스에서의 하나 이상의 이웃하는 블록들에 관련된 현재의 비디오 블록의 인트라-예측 코딩을 수행할 수도 있다. 예측 프로세싱 유닛 (41) 내의 모션 추정 유닛 (42) 및 모션 보상 유닛 (44) 은 시간적 압축을 제공하기 위하여, 하나 이상의 참조 픽처들 내의 하나 이상의 예측 블록들에 관련된 현재의 비디오 블록의 인터-예측 코딩을 수행한다.

[0178] 모션 추정 유닛 (42) 은 비디오 시퀀스에 대한 미리 결정된 패턴에 따라 비디오 슬라이스에 대한 인터-예측 모드를 결정하도록 구성될 수도 있다. 미리 결정된 패턴은 시퀀스에서의 비디오 슬라이스들을 P 슬라이스들, B 슬라이스들, 또는 GPB 슬라이스들로서 지정할 수도 있다. 모션 추정 유닛 (42) 및 모션 보상 유닛 (44) 은 고도로 통합될 수도 있지만, 개념적인 목적들을 위하여 별도로 예시되어 있다. 모션 추정 유닛 (42) 에 의해 수행된 모션 추정은 비디오 블록들에 대한 모션을 추정하는 모션 벡터들을 생성하는 프로세스이다. 예를 들어, 모션 벡터는 참조 픽처 내에서의 예측 블록에 관련된 현재의 비디오 프레임 또는 픽처 내에서의 비디오 블록의 예측 유닛 (PU) 의 변위를 표시할 수도 있다.

[0179] 예측 블록은, 절대차의 합 (sum of absolute difference; SAD), 제곱차의 합 (sum of square difference; SSD), 또는 다른 차이 메트릭들에 의해 결정될 수도 있는 픽셀 차이의 측면에서, 코딩되어야 할 비디오 블록의 PU 와 근접하게 일치시키기 위하여 구해지는 블록이다. 일부 예들에서, 인코딩 디바이스 (104) 는 픽처 메모리 (64) 내에 저장된 참조 픽처들의 정수-미만 (sub-integer) 픽셀 위치들에 대한 값들을 계산할 수도 있다. 예를 들어, 인코딩 디바이스 (104) 는 참조 픽처의 1/4 픽셀 위치들, 1/8 픽셀 위치들, 또는 다른 분수 픽셀 위치들의 값들을 보간 (interpolate) 할 수도 있다. 그러므로, 모션 추정 유닛 (42) 은 전체 픽셀 위치들 및 분수 픽셀 위치들에 관련하여 모션 검색을 수행할 수도 있고, 분수 픽셀 정밀도를 갖는 모션 벡터를 출력할 수도 있다.

[0180] 모션 추정 유닛 (42) 은 PU 의 위치를 참조 픽처의 예측 블록의 위치와 비교함으로써, 인터-코딩된 슬라이스에서의 비디오 블록의 PU 에 대한 모션 벡터를 계산한다. 참조 픽처는 제 1 참조 픽처 리스트 (List 0) 또는 제 2 참조 픽처 리스트 (List 1) 로부터 선택될 수도 있고, 이들의 각각은 픽처 메모리 (64) 내에 저장된 하나 이상의 참조 픽처들을 식별한다. 모션 추정 유닛 (42) 은 계산된 모션 벡터를 엔트로피 인코딩 유닛 (56) 및 모션 보상 유닛 (44) 으로 전송한다.

[0181] 모션 보상 유닛 (44) 에 의해 수행된 모션 보상은 모션 추정에 의해 결정된 모션 벡터에 기초하여 예측 블록을 페치 (fetch) 하거나 생성하여, 서브-픽셀 정밀도 (sub-pixel precision) 로의 보간들을 아마도 수행하는 것을 수반할 수도 있다. 현재의 비디오 블록의 PU 에 대한 모션 벡터를 수신할 시에, 모션 보상 유닛 (44) 은 모션 벡터가 참조 픽처 리스트에서 지시하는 예측 블록을 위치시킬 수도 있다. 인코딩 디바이스 (104) 는 코딩되고 있는 현재의 비디오 블록의 픽셀 값들로부터 예측 블록의 픽셀 값들을 감산하여 픽셀 차이 값들을 형성함으로써 잔차 비디오 블록을 형성한다. 픽셀 차이 값들은 블록에 대한 잔차 데이터를 형성하고, 루마 및

크로마 차이 컴포넌트들의 양자를 포함할 수도 있다. 합산기 (50) 는 이 감산 동작을 수행하는 컴포넌트 또는 컴포넌트들을 나타낸다. 모션 보상 유닛 (44) 은 또한, 비디오 슬라이스의 비디오 블록들을 디코딩할 시에 디코딩 디바이스 (112) 에 의한 이용을 위한 비디오 블록들 및 비디오 슬라이스와 연관된 신택스 엘리먼트들을 생성할 수도 있다.

[0182] 인트라 예측 프로세싱 유닛 (46) 은 위에서 설명된 바와 같이, 모션 추정 유닛 (42) 및 모션 보상 유닛 (44) 에 의해 수행된 인터-예측에 대한 대안으로서, 현재의 블록을 인트라-예측할 수도 있다. 특히, 인트라 예측 프로세싱 유닛 (46) 은 현재의 블록을 인코딩하기 위하여 이용하기 위한 인트라-예측 모드를 결정할 수도 있다.

일부 예들에서, 인트라 예측 프로세싱 유닛 (46) 은 예컨대, 별도의 인코딩 패스 (encoding pass) 들 동안에 다양한 인트라-예측 모드들을 이용하여 현재의 블록을 인코딩할 수도 있고, 인트라 예측 프로세싱 유닛 (46) 은 테스팅된 모드들로부터 이용하기 위한 적절한 인트라-예측 모드를 선택할 수도 있다. 예를 들어, 인트라 예측 유닛 (46) 은 다양한 테스트된 인트라-예측 모드들에 대한 레이트-왜곡 분석을 이용하여 레이트-왜곡 값들을 계산할 수도 있고, 테스트된 모드들 중에서 최상의 레이트-왜곡 특성들을 가지는 인트라-예측 모드를 선택할 수도 있다. 레이트-왜곡 분석은 일반적으로, 인코딩된 블록과, 인코딩된 블록을 생성하기 위하여 인코딩되었던 원래의 인코딩되지 않은 블록과의 사이의 왜곡 (또는 에러) 의 양뿐만 아니라, 인코딩된 블록을 생성하기 위하여 이용된 비트 레이트 (즉, 비트들의 수) 를 결정한다. 인트라 예측 프로세싱 유닛 (46) 은 어느 인트라-예측 모드가 블록에 대한 최상의 레이트-왜곡 값을 나타내는지를 결정하기 위하여 다양한 인코딩된 블록들에 대한 왜곡들 및 레이트들로부터 비율 (ratio) 들을 계산할 수도 있다.

[0183] 어떤 경우에도, 블록에 대한 인트라-예측 모드를 선택한 후, 인트라 예측 프로세싱 유닛 (46) 은 블록에 대한 선택된 인트라-예측 모드를 표시하는 정보를 엔트로피 인코딩 유닛 (56) 에 제공할 수도 있다. 엔트로피 인코딩 유닛 (56) 은 선택된 인트라-예측 모드를 표시하는 정보를 인코딩할 수도 있다. 인코딩 디바이스 (104) 는 송신된 비트스트림 내에서, 다양한 블록들에 대한 인코딩 컨텍스트들의 구성 데이터 정의들뿐만 아니라, 컨텍스트들의 각각에 대하여 이용하기 위한 가장 가능성 있는 인트라-예측 모드, 인트라-예측 모드 인덱스 표, 및 수정된 인트라-예측 모드 인덱스 표의 표시들을 포함할 수도 있다. 비트스트림 구성 데이터는 복수의 인트라-예측 모드 인덱스 표들 및 복수의 수정된 인트라-예측 모드 인덱스 표들 (또한, 코드워드 맵핑 표들로서 지칭됨) 을 포함할 수도 있다.

[0184] 예측 프로세싱 유닛 (41) 이 인터-예측 또는 인트라-예측의 어느 하나를 통해 현재의 비디오 블록에 대한 예측 블록을 생성한 후, 인코딩 디바이스 (104) 는 현재의 비디오 블록으로부터 예측 블록을 감산함으로써 잔차 비디오 블록을 형성한다. 잔차 블록에서의 잔차 비디오 데이터는 하나 이상의 TU 들에 포함될 수도 있고 변환 프로세싱 유닛 (52) 에 적용될 수도 있다. 변환 프로세싱 유닛 (52) 은 이산 코사인 변환 (discrete cosine transform; DCT) 또는 개념적으로 유사한 변환과 같은 변환을 이용하여 잔차 비디오 데이터를 잔차 변환 계수들로 변환한다. 변환 프로세싱 유닛 (52) 은 잔차 비디오 데이터를 픽셀 도메인으로부터, 주파수 도메인과 같은 변환 도메인으로 변환할 수도 있다.

[0185] 변환 프로세싱 유닛 (52) 은 결과적인 변환 계수들을 양자화 유닛 (54) 으로 전송할 수도 있다. 양자화 유닛 (54) 은 비트 레이트를 추가로 감소시키기 위하여 변환 계수들을 양자화한다. 양자화 프로세스는 계수들의 일부 또는 전부와 연관된 비트 심도를 감소시킬 수도 있다. 양자화도 (degree of quantization) 는 양자화 파라미터를 조절함으로써 수정될 수도 있다. 일부 예들에서, 다음으로, 양자화 유닛 (54) 은 양자화된 변환 계수들을 포함하는 행렬의 스캔을 수행할 수도 있다. 대안적으로, 엔트로피 인코딩 유닛 (56) 은 스캔을 수행할 수도 있다.

[0186] 양자화에 후속하여, 엔트로피 인코딩 유닛 (56) 은 양자화된 변환 계수들을 엔트로피 인코딩한다. 예를 들어, 엔트로피 인코딩 유닛 (56) 은 컨텍스트-적응 가변 길이 코딩 (CAVLC), 컨텍스트 적응 2 진 산술 코딩 (CABAC), 신택스-기반 컨텍스트-적응 2 진 산술 코딩 (SBAC), 확률 간격 파티셔닝 엔트로피 (PIPE) 코딩, 또는 또 다른 엔트로피 인코딩 기법을 수행할 수도 있다. 엔트로피 인코딩 유닛 (56) 에 의한 엔트로피 인코딩에 후속하여, 인코딩된 비트스트림은 디코딩 디바이스 (112) 로 송신될 수도 있거나, 디코딩 디바이스 (112) 에 의한 더 이후의 송신 또는 취출을 위하여 아카이빙될 수도 있다. 엔트로피 인코딩 유닛 (56) 은 또한, 코딩되고 있는 현재의 비디오 슬라이스에 대한 모션 벡터들 및 다른 신택스 엘리먼트들을 엔트로피 인코딩할 수도 있다.

[0187] 역양자화 유닛 (58) 및 역변환 프로세싱 유닛 (60) 은 참조 픽처의 참조 블록으로서의 더 이후의 이용을 위해 픽셀 도메인에서 잔차 블록을 복원하기 위하여, 역양자화 및 역변환을 각각 적용한다. 모션 보상 유닛 (44)

은 잔차 블록을 참조 픽처 리스트 내의 참조 픽처들 중의 하나의 참조 픽처의 예측 블록에 가산함으로써 참조 블록을 계산할 수도 있다. 모션 보상 유닛 (44) 은 또한, 모션 추정 시에 이용하기 위한 정수 미만 픽셀 값들을 계산하기 위하여 하나 이상의 보간 필터들을 복원된 잔차 블록에 적용할 수도 있다. 합산기 (62) 는 픽처 메모리 (64) 에서의 저장을 위한 참조 블록을 생성하기 위하여, 복원된 잔차 블록을 모션 보상 유닛 (44) 에 의해 생성된 모션 보상된 예측 블록에 가산한다. 참조 블록은 후속 비디오 프레임 또는 픽처에서 블록을 인터-예측하기 위하여, 모션 추정 유닛 (42) 및 모션 보상 유닛 (44) 에 의해 참조 블록으로서 이용될 수도 있다.

[0188] 이러한 방식으로, 도 16 의 인코딩 디바이스 (104) 는 인코딩된 비디오 비트스트림에 대한 신택스를 생성하도록 구성된 비디오 인코더의 예를 나타낸다. 인코딩 디바이스 (104) 는 예를 들어, 위에서 설명된 바와 같이 VPS, SPS, 및 PPS 파라미터 세트들을 생성할 수도 있다. 인코딩 디바이스 (104) 는 도 7, 도 8, 도 10, 도 14, 및 도 15 에 대하여 위에서 설명된 프로세스들을 포함하는, 본원에서 설명된 기법들 중의 임의의 것을 수행할 수도 있다. 이 개시물의 기법들은 인코딩 디바이스 (104) 에 대하여 일반적으로 설명되었지만, 위에서 언급된 바와 같이, 이 개시물의 기법들 중의 일부는 또한, 포스트 프로세싱 디바이스 (57) 에 의해 구현될 수도 있다.

[0189] 도 17 은 일 예의 디코딩 디바이스 (112) 를 예시하는 블록도이다. 디코딩 디바이스 (112) 는 엔트로피 디코딩 유닛 (80), 예측 프로세싱 유닛 (81), 역양자화 유닛 (86), 역변환 프로세싱 유닛 (88), 합산기 (90), 필터 유닛 (91), 및 픽처 메모리 (92) 를 포함한다. 예측 프로세싱 유닛 (81) 은 모션 보상 유닛 (82) 및 인트라 예측 프로세싱 유닛 (84) 을 포함한다. 디코딩 디바이스 (112) 는 도 16 으로부터의 인코딩 디바이스 (104) 에 대하여 설명된 인코딩 패스와 일반적으로 상반되는 디코딩 패스를 수행할 수도 있다.

[0190] 디코딩 프로세스 동안, 디코딩 디바이스 (112) 는 인코딩 디바이스 (104) 에 의해 전송된 인코딩된 비디오 슬라이스의 비디오 블록들 및 연관된 신택스 엘리먼트들을 나타내는 인코딩된 비디오 비트스트림을 수신한다. 일부 실시형태들에서, 디코딩 디바이스 (112) 는 인코딩 디바이스 (104) 로부터 인코딩된 비디오 비트스트림을 수신할 수도 있다. 일부 실시형태들에서, 디코딩 디바이스 (112) 는 서버, 미디어-인지 네트워크 엘리먼트 (MANE), 비디오 편집기/스플라이서, 또는 위에서 설명된 기법들 중의 하나 이상을 구현하도록 구성된 다른 이러한 디바이스와 같은 네트워크 엔티티 (79) 로부터 인코딩된 비디오 비트스트림을 수신할 수도 있다. 네트워크 엔티티 (79) 는 인코딩 디바이스 (104) 를 포함할 수도 있거나 포함하지 않을 수도 있다. 이 개시물에서 설명된 기법들의 일부는, 네트워크 엔티티 (79) 가 인코딩된 비디오 비트스트림을 디코딩 디바이스 (112) 로 송신하기 이전에 네트워크 엔티티 (79) 에 의해 구현될 수도 있다. 일부 비디오 디코딩 시스템들에서, 네트워크 엔티티 (79) 및 디코딩 디바이스 (112) 는 별도의 디바이스들의 일부들일 수도 있는 반면, 다른 사례들에서는, 네트워크 엔티티 (79) 에 대하여 설명된 기능성이 디코딩 디바이스 (112) 를 포함하는 동일한 디바이스에 의해 수행될 수도 있다.

[0191] 디코딩 디바이스 (112) 의 엔트로피 디코딩 유닛 (80) 은 양자화된 계수들, 모션 벡터들, 및 다른 신택스 엘리먼트들을 생성하기 위하여 비트스트림을 엔트로피 디코딩한다. 엔트로피 디코딩 유닛 (80) 은 모션 벡터들 및 다른 신택스 엘리먼트들을 예측 프로세싱 유닛 (81) 으로 포워딩한다. 디코딩 디바이스 (112) 는 비디오 슬라이스 레벨 및/또는 비디오 블록 레벨에서 신택스 엘리먼트들을 수신할 수도 있다. 엔트로피 디코딩 유닛 (80) 은 VPS, SPS, 및 PPS 와 같은 하나 이상의 파라미터 세트들에서의 고정-길이 신택스 엘리먼트들 및 가변-길이 신택스 엘리먼트들의 양자를 프로세싱하고 파싱할 수도 있다.

[0192] 비디오 슬라이스가 인트라-코딩된 (I) 슬라이스로서 코딩될 때, 예측 프로세싱 유닛 (81) 의 인트라 예측 프로세싱 유닛 (84) 은 시그널링된 인트라-예측 모드와, 현재의 프레임 또는 픽처의 이전에 디코딩된 블록들로부터의 데이터에 기초하여, 현재의 비디오 슬라이스의 비디오 블록에 대한 예측 데이터를 생성할 수도 있다. 비디오 프레임이 인터 코딩된 (즉, B, P 또는 GPB) 슬라이스로서 코딩될 때, 예측 프로세싱 유닛 (81) 의 모션 보상 유닛 (82) 은 엔트로피 디코딩 유닛 (80) 으로부터 수신된 모션 벡터들 및 다른 신택스 엘리먼트들에 기초하여, 현재의 비디오 슬라이스의 비디오 블록에 대한 예측 블록들을 생성한다. 예측 블록들은 참조 픽처 리스트 내의 참조 픽처들 중의 하나로부터 생성될 수도 있다. 디코딩 디바이스 (112) 는 픽처 메모리 (92) 내에 저장된 참조 픽처들에 기초하여, 디폴트 구성 (default construction) 기법들을 이용하여 참조 프레임 리스트들, List 0 및 List 1 을 구성할 수도 있다.

[0193] 모션 보상 유닛 (82) 은 모션 벡터들 및 다른 신택스 엘리먼트들을 파싱 (parsing) 함으로써 현재의 비디오 슬라이스의 비디오 블록에 대한 예측 정보를 결정하고, 디코딩되고 있는 현재의 비디오 블록에 대한 예측 블록들

을 생성하기 위하여 예측 정보를 이용한다. 예를 들어, 모션 보상 유닛 (82) 은 비디오 슬라이스의 비디오 블록들을 코딩하기 위해 이용된 예측 모드 (예컨대, 인트라-예측 또는 인터-예측), 인터-예측 슬라이스 타입 (예컨대, B 슬라이스, P 슬라이스, 또는 GPB 슬라이스), 슬라이스에 대한 하나 이상의 참조 픽처 리스트들에 대한 구성 정보, 슬라이스의 각각의 인터-인코딩된 비디오 블록에 대한 모션 벡터들, 슬라이스의 각각의 인터-코딩된 비디오 블록에 대한 인터-예측 상태, 및 현재의 비디오 슬라이스에서의 비디오 블록들을 디코딩하기 위한 다른 정보를 결정하기 위하여, 파라미터 세트에서의 하나 이상의 신택스 엘리먼트들을 이용할 수도 있다.

[0194] 모션 보상 유닛 (82) 은 또한, 보간 필터들에 기초하여 보간을 수행할 수도 있다. 모션 보상 유닛 (82) 은 참조 블록들의 정수-미만 픽셀들에 대한 보간된 값들을 계산하기 위하여, 비디오 블록들의 인코딩 동안에 인코딩 디바이스 (104) 에 의해 이용된 바와 같은 보간 필터들을 이용할 수도 있다. 이 경우, 모션 보상 유닛 (82) 은 수신된 신택스 엘리먼트들로부터 인코딩 디바이스 (104) 에 의해 이용된 보간 필터들을 결정할 수도 있고, 예측 블록들을 생성하기 위하여 보간 필터들을 이용할 수도 있다.

[0195] 역양자화 유닛 (86) 은, 비트스트림에서 제공되며 엔트로피 디코딩 유닛 (80) 에 의해 디코딩된 양자화된 변환 계수들을 역양자화 (inverse quantize), 또는 탈양자화(de-quantize) 한다. 역양자화 프로세스는 적용되어야 할 양자화도 및, 마찬가지로, 역양자화도를 결정하기 위하여 비디오 슬라이스에서의 각각의 비디오 블록에 대해 인코딩 디바이스 (104) 에 의해 계산된 양자화 파라미터의 이용을 포함할 수도 있다. 역변환 프로세싱 유닛 (88) 은 픽셀 도메인에서 잔차 블록들을 생성하기 위하여, 역변환 (예컨대, 역 DCT 또는 다른 적당한 역변환), 역정수 변환, 또는 개념적으로 유사한 역변환 프로세스를 변환 계수들에 적용한다.

[0196] 모션 보상 유닛 (82) 이 모션 벡터들 및 다른 신택스 엘리먼트들에 기초하여 현재의 비디오 블록에 대한 예측 블록을 생성한 후, 디코딩 디바이스 (112) 는 역변환 프로세싱 유닛 (88) 으로부터의 잔차 블록들을 모션 보상 유닛 (82) 에 의해 생성된 대응하는 예측 블록들과 합산함으로써 디코딩된 비디오 블록을 형성한다. 합산기 (90) 는 이 합산 동작을 수행하는 컴포넌트 또는 컴포넌트들을 나타낸다. 희망하는 경우, (코딩 루프 내 또는 코딩 루프 이후 중의 어느 하나에서의) 루프 필터들은 또한, 픽셀 천이 (pixel transition) 들을 평활화하거나, 또는 이와 다르게 비디오 품질을 개선시키기 위하여 이용될 수도 있다. 필터 유닛 (91) 은 디블록킹 필터, 적응적 루프 필터 (ALF), 및 샘플 적응적 오프셋 (SAO) 필터와 같은 하나 이상의 루프 필터들을 나타내도록 의도된다. 필터 유닛 (91) 은 인 루프 필터인 것으로서 도 17 에서 도시되어 있지만, 다른 구성들에서는, 필터 유닛 (91) 이 포스트 루프 필터로서 구현될 수도 있다. 다음으로, 소정의 프레임 또는 픽처에서의 디코딩된 비디오 블록들은, 후속 모션 보상을 위해 이용된 참조 픽처들을 저장하는 픽처 메모리 (92) 내에 저장된다. 픽처 메모리 (92) 는 또한, 도 1 에서 도시된 비디오 목적지 디바이스 (122) 와 같은 디스플레이 디바이스 상에서의 더 이후의 제시를 위하여 디코딩된 비디오를 저장한다.

[0197] 상기한 설명에서, 애플리케이션의 양태들은 그 특정 실시형태들을 참조하여 설명되지만, 당해 분야의 당업자들은 발명이 그것으로 제한되지는 않는다는 것을 인식할 것이다. 이에 따라, 애플리케이션의 예시적인 실시형태들은 본원에서 상세하게 설명되었지만, 발명 개념들은 이와 다르게 다양하게 구체화될 수도 있고 채용될 수도 있고, 첨부된 청구항들은 선행 기술에 의해 제한된 것과 같은 것을 제외하고는, 이러한 변형들을 포함하는 것으로 해석되는 것으로 의도된다는 것이 이해되어야 한다. 상기 설명된 발명의 다양한 특징들 및 양태들은 개별적으로 또는 공동으로 이용될 수도 있다. 또한, 실시형태들은 명세서의 더 넓은 사상 및 범위로부터 이탈하지 않으면서, 본원에서 설명된 것들을 초월하여 임의의 수의 환경들 및 애플리케이션들에서 사용될 수 있다. 따라서, 명세서 및 도면들은 한정적인 것이 아니라, 예시적인 것으로 간주되어야 한다. 예시의 목적들을 위하여, 방법들은 특정한 순서로 설명되었다. 대안적인 실시형태들에서, 방법들은 설명된 것 이외의 상이한 순서로 수행될 수도 있다는 것을 인식해야 한다.

[0198] 컴포넌트들이 어떤 동작들을 수행하도록 "구성되는 것" 으로서 설명될 경우, 이러한 구성들은 예를 들어, 동작을 수행하기 위하여 전자 회로들 또는 다른 하드웨어를 설계함으로써, 동작을 수행하기 위하여 프로그래밍가능한 전자 회로들 (예컨대, 마이크로프로세서들, 또는 다른 적당한 전자 회로들) 을 프로그래밍함으로써, 또는 그 임의의 조합으로 달성될 수 있다.

[0199] 본원에서 개시된 실시형태들과 관련하여 설명된 다양한 예시적인 논리적 블록들, 모듈들, 회로들, 및 알고리즘 단계들은 전자 하드웨어, 컴퓨터 소프트웨어, 펌웨어, 또는 그 조합들로서 구현될 수도 있다. 하드웨어 및 소프트웨어의 이 교환가능성을 명확하게 예시하기 위하여, 다양한 예시적인 컴포넌트들, 블록들, 모듈들, 회로들, 및 단계들은 일반적으로 그 기능성의 측면에서 위에서 설명되었다. 이러한 기능성이 하드웨어 또는 소프트웨어로서 구현되는지 여부는 특정한 애플리케이션과, 전체적인 시스템에 부과된 설계 제약들에 종속된다.

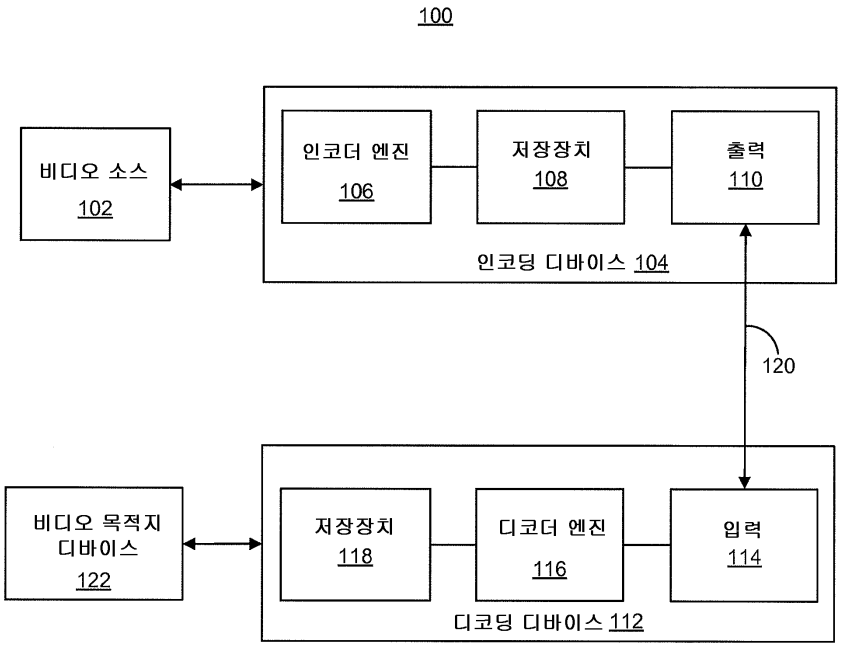
숙련된 기술자들은 각각의 특정한 애플리케이션을 위한 다양한 방법들로 설명된 기능성을 구현할 수도 있지만, 이러한 구현 판단들은 본 발명의 범위로부터의 이탈을 야기시키는 것으로 해석되지 않아야 한다.

[0200] 본원에서 설명된 기법들은 또한, 전자 하드웨어, 컴퓨터 소프트웨어, 펌웨어, 또는 그 임의의 조합으로 구현될 수도 있다. 이러한 기법들은 범용 컴퓨터들, 무선 통신 디바이스 핸드셋들, 또는 무선 통신 디바이스 핸드셋들 및 다른 디바이스들에서의 애플리케이션을 포함하는 다수의 용도들을 가지는 집적 회로 디바이스들과 같은 다양한 디바이스들 중의 임의의 것에서 구현될 수도 있다. 모듈들 또는 컴포넌트들로서 설명된 임의의 특징들은 집적된 로직 디바이스에서 함께, 또는 개별적이지만 상호 동작가능한 로직 디바이스들로서 별도로 구현될 수도 있다. 소프트웨어로 구현될 경우, 기법들은, 실행될 때, 위에서 설명된 방법들 중의 하나 이상을 수행하는 명령들을 포함하는 프로그램 코드를 포함하는 컴퓨터-판독가능 데이터 저장 매체에 의해 적어도 부분적으로 실현될 수도 있다. 컴퓨터-판독가능 데이터 저장 매체는 패키징 재료들을 포함할 수도 있는 컴퓨터 프로그램 제품의 일부를 형성할 수도 있다. 컴퓨터-판독가능 매체는 동기식 랜덤 액세스 메모리 (synchronous dynamic random access memory; SDRAM) 와 같은 랜덤 액세스 메모리 (random access memory; RAM), 판독-전용 메모리 (read-only memory; ROM), 비-휘발성 랜덤 액세스 메모리 (non-volatile random access memory; NVRAM), 전기적 소거가능 프로그래밍가능 판독-전용 메모리 (electrically erasable programmable read-only memory; EEPROM), 플래시 메모리 (FLASH memory), 자기 또는 광학 데이터 저장 매체들 등과 같은 메모리 또는 데이터 저장 매체들을 포함할 수도 있다. 추가적으로 또는 대안적으로, 기법들은 전파된 신호들 또는 파 (wave) 들과 같이, 명령들 또는 데이터 구조들의 형태로 프로그램 코드를 반송하거나 통신하며 컴퓨터에 의해 액세스, 판독, 및/또는 실행될 수 있는 컴퓨터-판독가능 통신 매체에 의해 적어도 부분적으로 실현될 수도 있다.

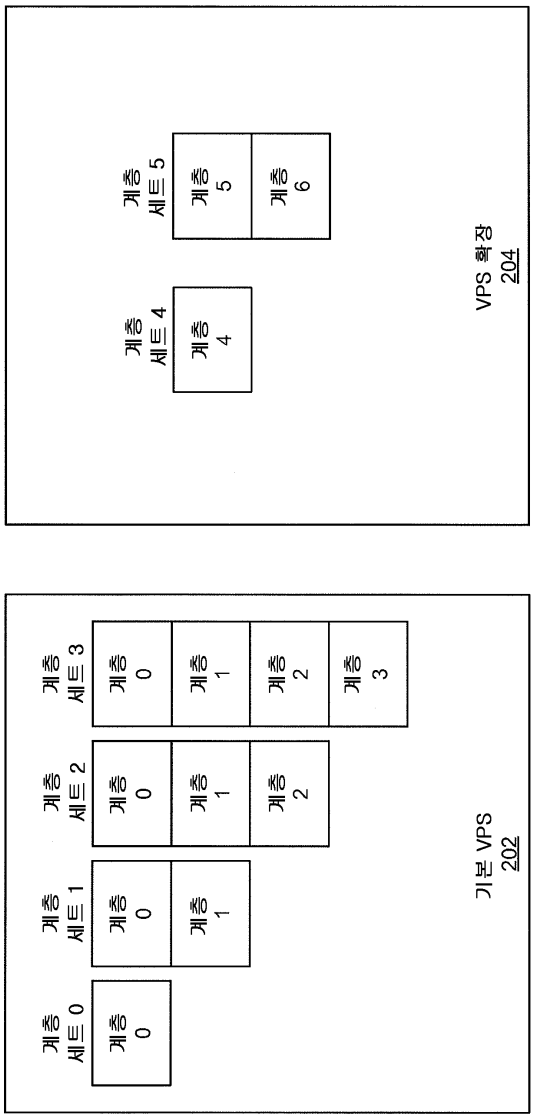
[0201] 프로그램 코드는, 하나 이상의 디지털 신호 프로세서 (digital signal processor; DSP) 들, 범용 마이크로프로세서들, 애플리케이션 특정 집적 회로 (application specific integrated circuit; ASIC) 들, 필드 프로그래밍가능한 로직 어레이 (field programmable logic array; FPGA) 들, 또는 다른 등가의 집적 또는 개별 로직 회로부와 같은 하나 이상의 프로세서들을 포함할 수도 있는 프로세서에 의해 실행될 수도 있다. 이러한 프로세서는 이 개시물에서 설명된 기법들 중의 임의의 것을 수행하도록 구성될 도 있다. 범용 프로세서는 마이크로프로세서일 수도 있지만, 대안적으로, 프로세서는 임의의 기존의 프로세서, 제어기, 마이크로제어기, 또는 상태 머신일 수도 있다. 프로세서는 또한, 컴퓨팅 디바이스들의 조합, 예컨대, DSP 및 마이크로프로세서, 복수의 마이크로프로세서들, DSP 코어와 함께 하나 이상의 마이크로프로세서들, 또는 임의의 다른 이러한 구성의 조합으로서 구현될 수도 있다. 따라서, 본원에서 이용된 바와 같은 용어 "프로세서" 는 상기한 구조, 상기 구조의 임의의 조합, 또는 본원에서 설명된 기법들의 구현을 위해 적당한 임의의 다른 구조 또는 장치 중의 임의의 것을 지칭할 수도 있다. 게다가, 일부의 양태들에서, 본원에서 설명된 기능성은, 인코딩 및 디코딩을 위해 구성되거나, 조합된 비디오 인코더-디코더 (combined video encoder-decoder; CODEC) 내에 편입된 전용 소프트웨어 모듈들 또는 하드웨어 모듈들 내에서 제공될 수도 있다.

## 도면

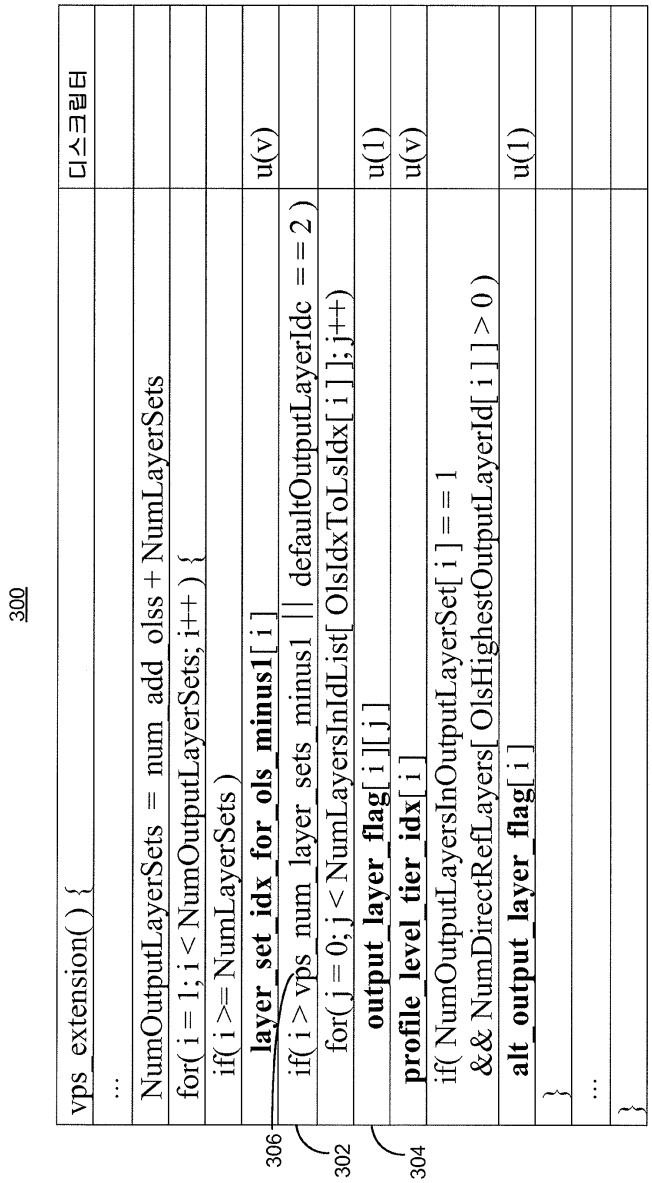
### 도면1


100
비디오 소스
102
인코더 엔진
106
저장장치
108
출력
110
인코딩 디바이스 104
120
비디오 목적지
디바이스
122
저장장치
118
디코더 엔진
116
입력
114
디코딩 디바이스 112

도면2

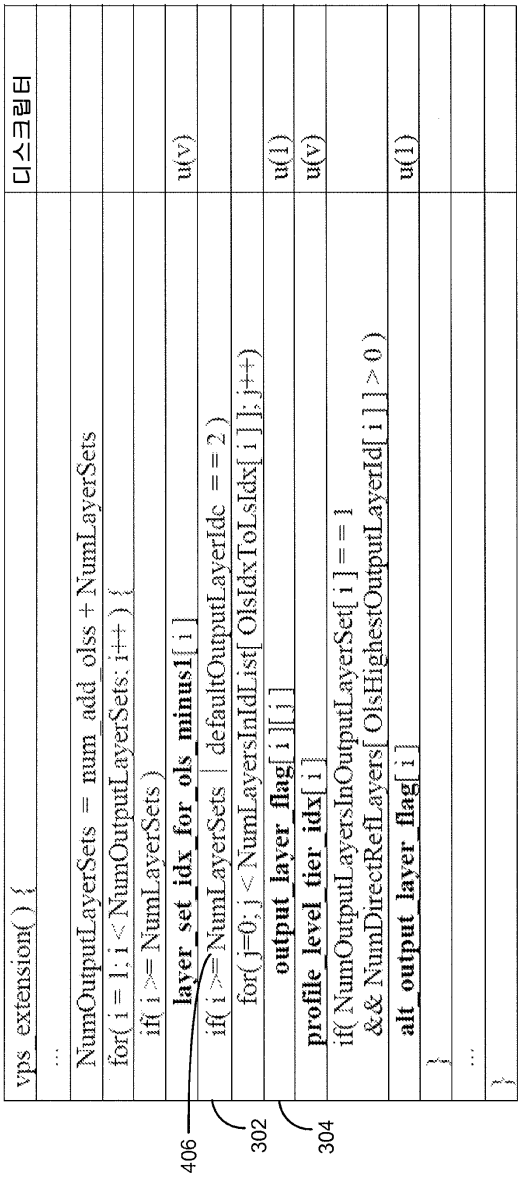

기본 VPS
202
계층 세트 0
계층 0
계층 세트 1
계층 0
계층 1
계층 세트 2
계층 0
계층 1
계층 2
계층 세트 3
계층 0
계층 1
계층 2
계층 3
VPS 확장
204
계층 세트 4
계층 4
계층 세트 5
계층 5
계층 6

도면3


300
vps_extension( ) {
디스크립터
...
NumOutputLayerSets = num_add_olss + NumLayerSets
for( i = 1; i < NumOutputLayerSets; i++ ) {
if( i >= NumLayerSets )
layer_set_idx_for_ols_minus1[ i ]
u(v)
306
if( i > vps_num_layer_sets_minus1 || defaultOutputLayerIdc == 2 )
302
for( j = 0; j < NumLayersInIdList[ OlsIdxToLsIdx[ i ] ]; j++)
output_layer_flag[ i ][ j ]
u(1)
304
profile_level_tier_idx[ i ]
u(v)
if( NumOutputLayersInOutputLayerSet[ i ] == 1
&& NumDirectRefLayers[ OlsHighestOutputLayerId[ i ] ] > 0 )
alt_output_layer_flag[ i ]
u(1)
}
...
}

도면4

400


vps_extension( ) {
디스크립터
...
NumOutputLayerSets = num_add_olss + NumLayerSets
for( i = 1; i < NumOutputLayerSets; i++ ) {
if( i >= NumLayerSets )
layer_set_idx_for_ols_minus1[ i ]
u(v)
if( i >=NumLayerSets | defaultOutputLayerIdc = = 2 )
for( j=0; j < NumLayersInIdList[ OlsIdxToLsIdx[ i ] ]; j++)
output_layer_flag[ i ][ j ]
u(1)
profile_level_tier_idx[ i ]
u(v)
if( NumOutputLayersInOutputLayerSet[ i ] = = 1
&& NumDirectRefLayers[ OlsHighestOutputLayerId[ i ] ] > 0 )
alt_output_layer_flag[ i ]
u(1)
}
...
}
406
302
304

도면5

500

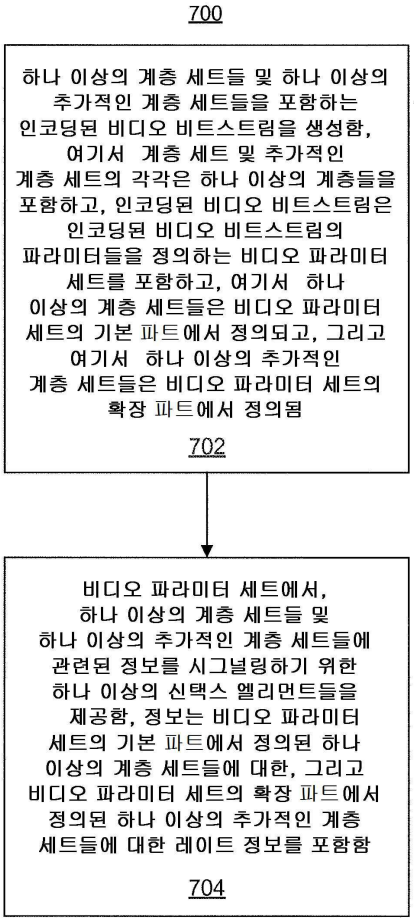
| | vps_vui( ){ | 디스크립터 |
|---|---|---|
| | ... | |
| | **bit_rate_present_vps_flag** | u(1) |
| | **pic_rate_present_vps_flag** | u(1) |
| | if( bit_rate_present_vps_flag \|\| pic_rate_present_vps_flag ) (516) | |
| | for( i = vps_base_layer_internal_flag ? 0 : 1; i <= vps_num_layer_sets_minus1; i++) | |
| 502 | for( j = 0; j <= MaxSubLayersInLayerSetMinus1[ i ]; j++ ) { | |
| | if(bit_rate_present_vps_flag ) | |
| | **bit_rate_present_flag**[ i ][ j ] | u(1) |
| 504 | if( pic_rate_present_vps_flag) | |
| | **pic_rate_present_flag**[ i ][ j ] | u(1) |
| 506 | if( bit_rate_present_flag[ i ][ j ] ) { | |
| | **avg_bit_rate**[ i ][ j ] | u(16) |
| 508 | **max_bit_rate**[ i ][ j ] | u(16) |
| 510 | } | |
| | if( pic_rate_present_flag[ i ][ j ] ) { | |
| | **constant_pic_rate_idc**[ i ][ j ] | u(2) |
| 512 | **avg_pic_rate**[ i ][ j ] | u(16) |
| 514 | } | |
| | } | |
| | **video_signal_info_idx_present_flag** | u(1) |
| | if( video_signal_info_idx_present_flag ) | |
| | **vps_num_video_signal_info_minus1** | u(4) |
| | for( i = 0; i <= vps_num_video_signal_info_minus1; i++ ) | |
| | video_signal_info( ) | |
| | if( video_signal_info_idx_present_flag && vps_num_video_signal_info_minus1 > 0 | |
| | for( i = 1; i <= MaxLayersMinus1; i++ ) | |
| | **vps_video_signal_info_idx**[ i ] | u(4) |
| | ... | |

도면6

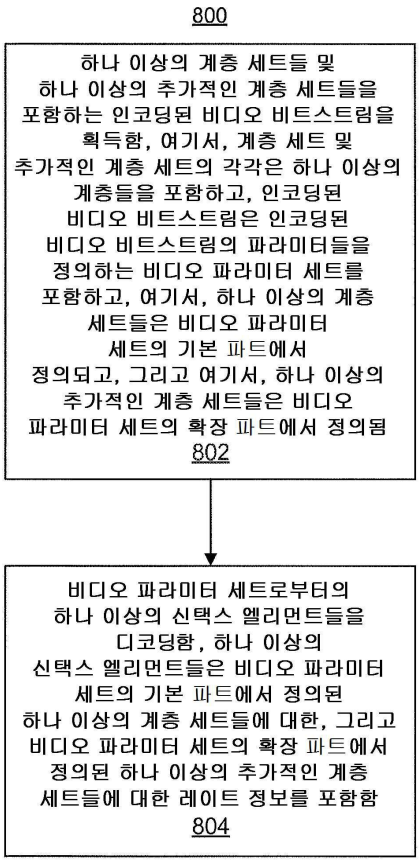
600

| | vps_vui( ){ | 디스크립터 |
|---|---|---|
| | ... | |
| | **bit_rate_present_vps_flag** | u(1) |
| | **pic_rate_present_vps_flag** | u(1) |
| | if( bit_rate_present_vps_flag \|\| pic_rate_present_vps_flag ) (616) | |
| | for( i = vps_base_layer_internal_flag ? 0 : 1; i < NumLayerSets; i++) | |
| 502 | for( j = 0; j <= MaxSubLayersInLayerSetMinus1[ i ]; j++ ) { | |
| | if(bit_rate_present_vps_flag ) | |
| | **bit_rate_present_flag**[ i ][ j ] | u(1) |
| 504 | if( pic_rate_present_vps_flag ) | |
| | **pic_rate_present_flag**[ i ][ j ] | u(1) |
| 506 | if( bit_rate_present_flag[ i ][ j ] ) { | |
| | **avg_bit_rate**[ i ][ j ] | u(16) |
| 508 | **max_bit_rate**[ i ][ j ] | u(16) |
| 510 | } | |
| | if( pic_rate_present_flag[ i ][ j ] ) { | |
| | **constant_pic_rate_idc**[ i ][ j ] | u(2) |
| 512 | **avg_pic_rate**[ i ][ j ] | u(16) |
| 514 | } | |
| | } | |
| | **video_signal_info_idx_present_flag** | u(1) |
| | if( video_signal_info_idx_present_flag ) | |
| | **vps_num_video_signal_info_minus1** | u(4) |
| | for( i = 0; i <= vps_num_video_signal_info_minus1; i++ ) | |
| | video_signal_info( ) | |
| | if( video_signal_info_idx_present_flag && vps_num_video_signal_info_minus1 > 0 | |
| | for( i = 1; i <= MaxLayersMinus1; i++ ) | |
| | **vps_video_signal_info_idx**[ i ] | u(4) |
| | ... | |

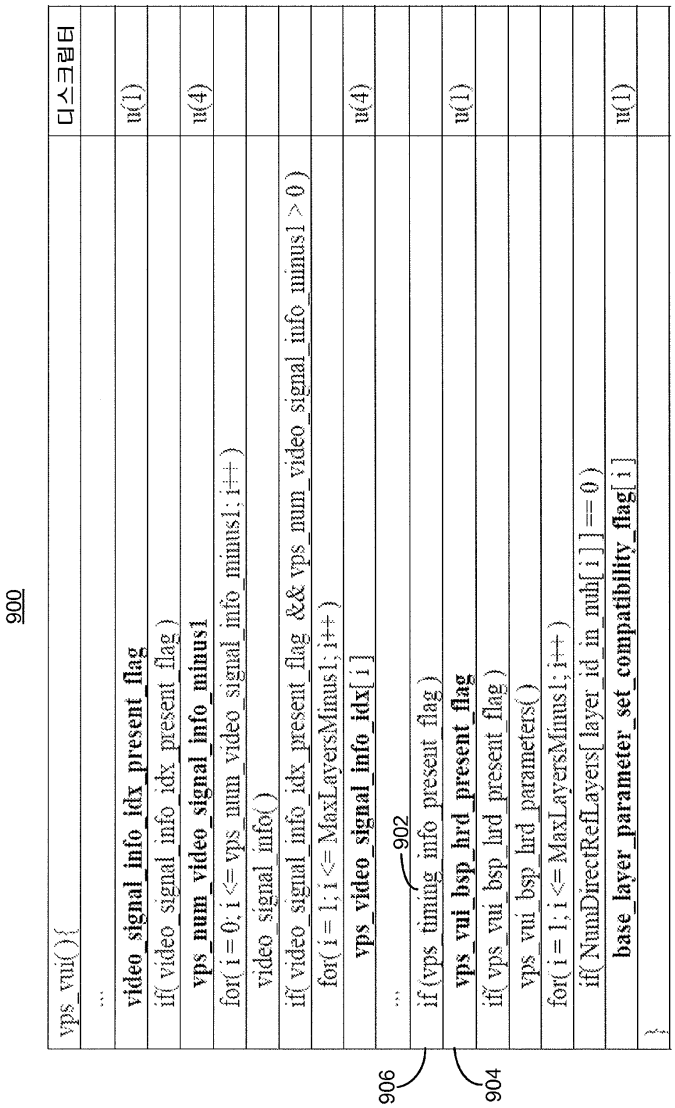
도면7


700
하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 포함하는 인코딩된 비디오 비트스트림을 생성함, 여기서 계층 세트 및 추가적인 계층 세트의 각각은 하나 이상의 계층들을 포함하고, 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함하고, 여기서 하나 이상의 계층 세트들은 비디오 파라미터 세트의 기본 파트에서 정의되고, 그리고 여기서 하나 이상의 추가적인 계층 세트들은 비디오 파라미터 세트의 확장 파트에서 정의됨
702
비디오 파라미터 세트에서, 하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들에 관련된 정보를 시그널링하기 위한 하나 이상의 신택스 엘리먼트들을 제공함, 정보는 비디오 파라미터 세트의 기본 파트에서 정의된 하나 이상의 계층 세트들에 대한, 그리고 비디오 파라미터 세트의 확장 파트에서 정의된 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함함
704

도면8


800
하나 이상의 계층 세트들 및 하나 이상의 추가적인 계층 세트들을 포함하는 인코딩된 비디오 비트스트림을 획득함, 여기서, 계층 세트 및 추가적인 계층 세트의 각각은 하나 이상의 계층들을 포함하고, 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함하고, 여기서, 하나 이상의 계층 세트들은 비디오 파라미터 세트의 기본 파트에서 정의되고, 그리고 여기서, 하나 이상의 추가적인 계층 세트들은 비디오 파라미터 세트의 확장 파트에서 정의됨
802
비디오 파라미터 세트로부터의 하나 이상의 신택스 엘리먼트들을 디코딩함, 하나 이상의 신택스 엘리먼트들은 비디오 파라미터 세트의 기본 파트에서 정의된 하나 이상의 계층 세트들에 대한, 그리고 비디오 파라미터 세트의 확장 파트에서 정의된 하나 이상의 추가적인 계층 세트들에 대한 레이트 정보를 포함함
804

도면9a


900
vps_vui( ){
디스크립터
...
video_signal_info_idx_present_flag
u(1)
if( video_signal_info_idx_present_flag )
vps_num_video_signal_info_minus1
u(4)
for( i = 0; i <= vps_num_video_signal_info_minus1; i++ )
video_signal_info( )
if( video_signal_info_idx_present_flag && vps_num_video_signal_info_minus1 > 0 )
for( i = 1; i <= MaxLayersMinus1; i++ )
vps_video_signal_info_idx[ i ]
u(4)
...
902
if (vps_timing_info_present_flag )
vps_vui_bsp_hrd_present_flag
u(1)
906
904
if( vps_vui_bsp_hrd_present_flag )
vps_vui_bsp_hrd_parameters( )
for( i = 1; i <= MaxLayersMinus1; i++ )
if( NumDirectRefLayers[ layer_id_in_nuh[ i ] ] == 0 )
base_layer_parameter_set_compatibility_flag[ i ]
u(1)
}

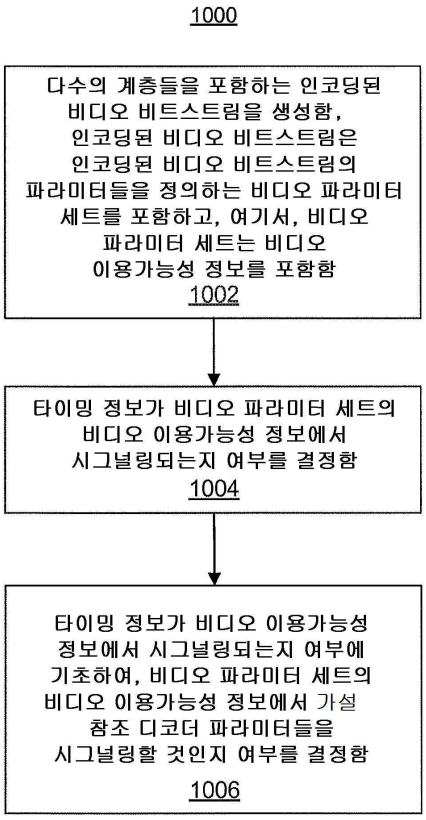
도면9b

905

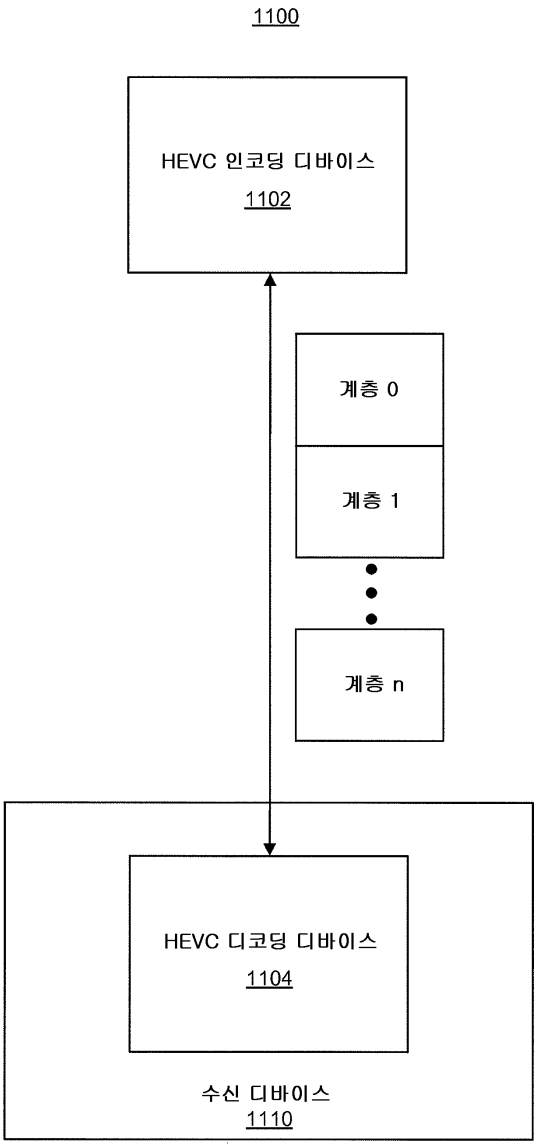
| vps_vui( ) { | 디스크립터 |
|---|---|
| ... | |
| **video_signal_info_idx_present_flag** | u(1) |
| if( video_signal_info_idx_present_flag ) | |
| **vps_num_video_signal_info_minus1** | u(4) |
| for( i = 0; i <= vps_num_video_signal_info_minus1; i++ ) | |
| video_signal_info( ) | |
| if( video_signal_info_idx_present_flag && vps_num_video_signal_info_minus1 > 0 ) | |
| for( i = 1; i <= MaxLayersMinus1; i++ ) | |
| **vps_video_signal_info_idx**[ i ] | u(4) |
| ... | |
| **vps_vui_bsp_hrd_present_flag** | u(1) |
| if( vps_vui_bsp_hrd_present_flag ) | |
| vps_vui_bsp_hrd_parameters( ) | |
| for( i = 1; i <= MaxLayersMinus1; i++ ) | |
| if( NumDirectRefLayers[ layer_id_in_nuh[ i ] ] == 0 ) | |
| **base_layer_parameter_set_compatibility_flag**[ i ] | u(1) |
| } | |

904

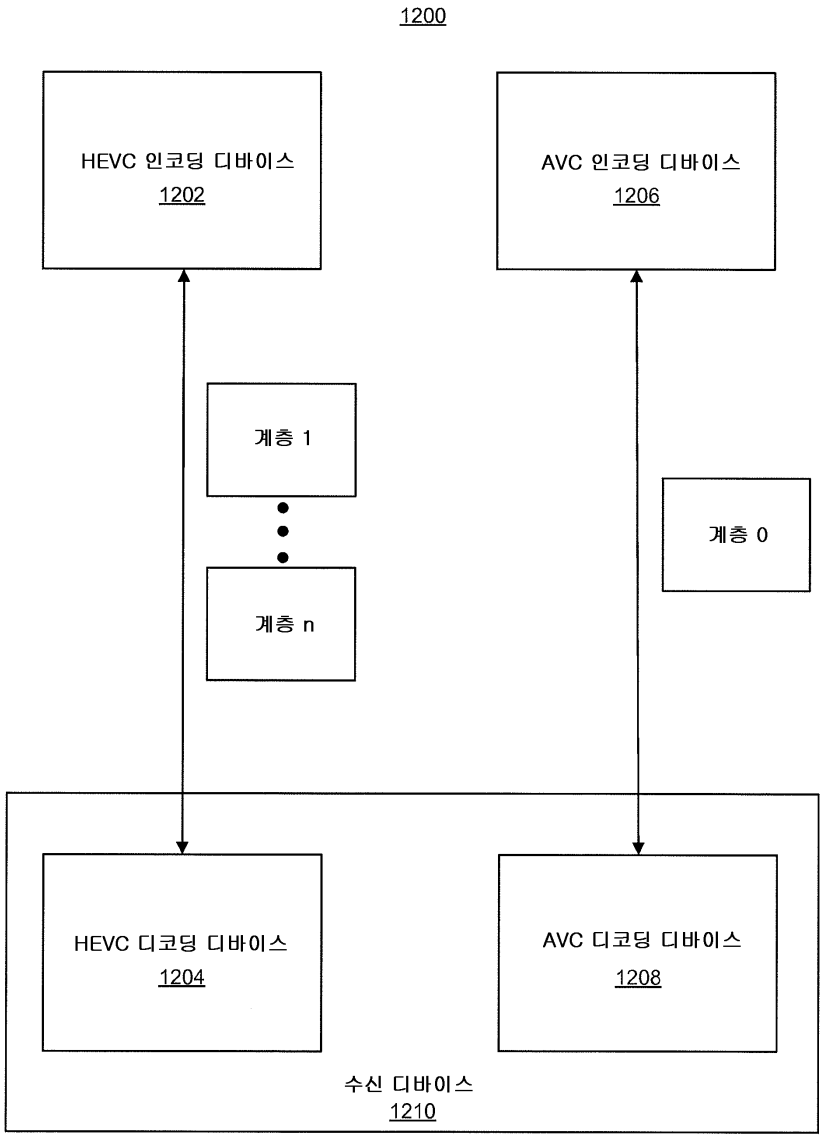
도면10


1000
다수의 계층들을 포함하는 인코딩된 비디오 비트스트림을 생성함, 인코딩된 비디오 비트스트림은 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함하고, 여기서, 비디오 파라미터 세트는 비디오 이용가능성 정보를 포함함
1002
타이밍 정보가 비디오 파라미터 세트의 비디오 이용가능성 정보에서 시그널링되는지 여부를 결정함
1004
타이밍 정보가 비디오 이용가능성 정보에서 시그널링되는지 여부에 기초하여, 비디오 파라미터 세트의 비디오 이용가능성 정보에서 가설 참조 디코더 파라미터들을 시그널링할 것인지 여부를 결정함
1006

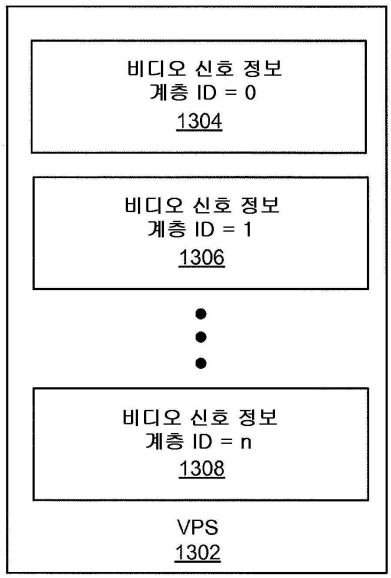
도면11


1100
HEVC 인코딩 디바이스
1102
계층 0
계층 1
계층 n
HEVC 디코딩 디바이스
1104
수신 디바이스
1110

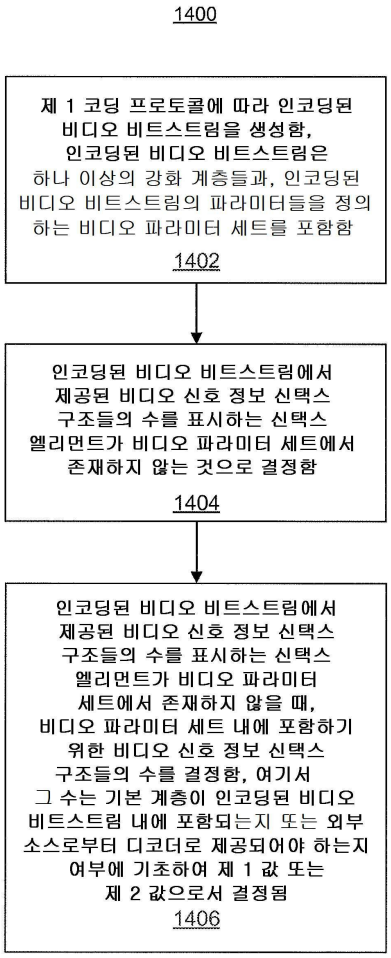
도면12


1200
HEVC 인코딩 디바이스
1202
AVC 인코딩 디바이스
1206
계층 1
계층 n
계층 0
HEVC 디코딩 디바이스
1204
AVC 디코딩 디바이스
1208
수신 디바이스
1210

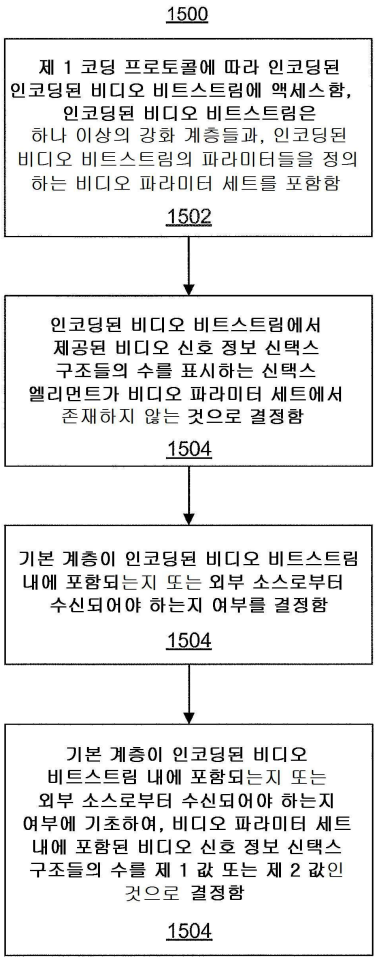
도면13


비디오 신호 정보
계층 ID = 0
1304
비디오 신호 정보
계층 ID = 1
1306
비디오 신호 정보
계층 ID = n
1308
VPS
1302

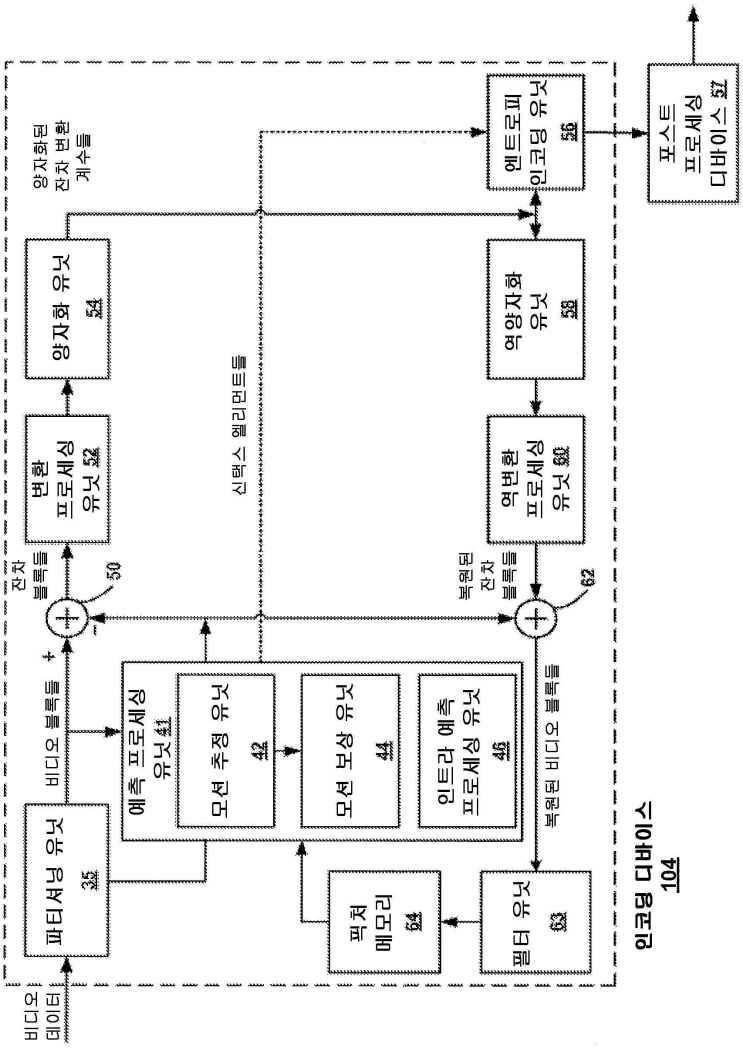
도면14


1400
제 1 코딩 프로토콜에 따라 인코딩된 비디오 비트스트림을 생성함, 인코딩된 비디오 비트스트림은 하나 이상의 강화 계층들과, 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함함
1402
인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 엘리먼트가 비디오 파라미터 세트에서 존재하지 않는 것으로 결정함
1404
인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 엘리먼트가 비디오 파라미터 세트에서 존재하지 않을 때, 비디오 파라미터 세트 내에 포함하기 위한 비디오 신호 정보 신택스 구조들의 수를 결정함, 여기서 그 수는 기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지 또는 외부 소스로부터 디코더로 제공되어야 하는지 여부에 기초하여 제 1 값 또는 제 2 값으로서 결정됨
1406

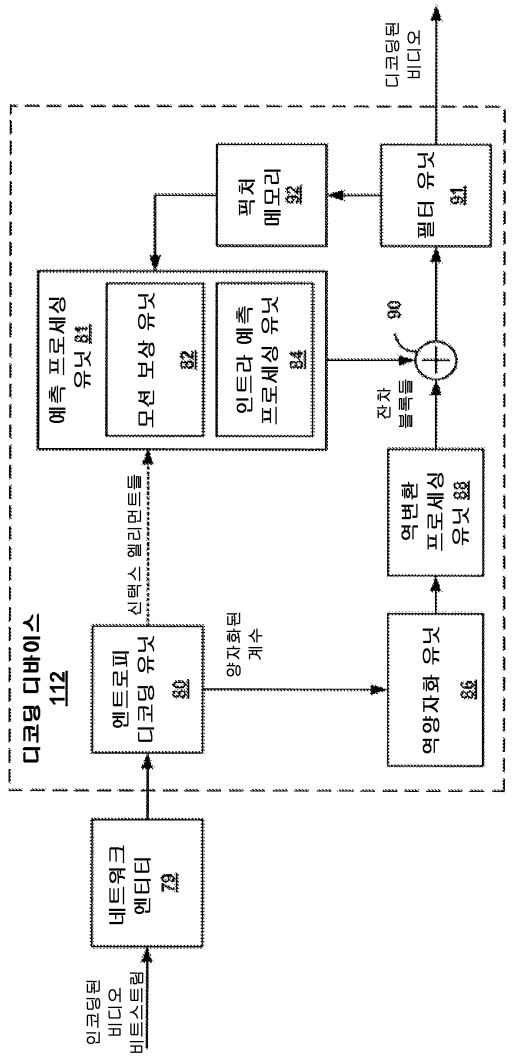
도면15


1500
제 1 코딩 프로토콜에 따라 인코딩된 인코딩된 비디오 비트스트림에 액세스함, 인코딩된 비디오 비트스트림은 하나 이상의 강화 계층들과, 인코딩된 비디오 비트스트림의 파라미터들을 정의하는 비디오 파라미터 세트를 포함함
1502
인코딩된 비디오 비트스트림에서 제공된 비디오 신호 정보 신택스 구조들의 수를 표시하는 신택스 엘리먼트가 비디오 파라미터 세트에서 존재하지 않는 것으로 결정함
1504
기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지 또는 외부 소스로부터 수신되어야 하는지 여부를 결정함
1504
기본 계층이 인코딩된 비디오 비트스트림 내에 포함되는지 또는 외부 소스로부터 수신되어야 하는지 여부에 기초하여, 비디오 파라미터 세트 내에 포함된 비디오 신호 정보 신택스 구조들의 수를 제 1 값 또는 제 2 값인 것으로 결정함
1504

도면16


비디오 데이터
파티셔닝 유닛 35
비디오 블록들
예측 프로세싱 유닛 41
모션 추정 유닛 42
모션 보상 유닛 44
인트라 예측 프로세싱 유닛 46
픽처 메모리 64
필터 유닛 63
잔차 블록들
변환 프로세싱 유닛 52
양자화 유닛 54
양자화된 잔차 변환 계수들
신택스 엘리먼트들
엔트로피 인코딩 유닛 56
역양자화 유닛 58
역변환 프로세싱 유닛 60
복원된 잔차 블록들
복원된 비디오 블록들
포스트 프로세싱 디바이스 57
인코딩 디바이스 104

도면17


디코딩 디바이스
112
인코딩된
비디오
비트스트림
네트워크
엔티티
79
엔트로피
디코딩 유닛
80
신택스 엘리먼트들
양자화된
계수
예측 프로세싱
유닛 81
모션 보상 유닛
82
인트라 예측
프로세싱 유닛
84
역양자화 유닛
86
역변환
프로세싱
유닛 88
90
잔차
블록들
픽처
메모리
92
필터 유닛
91
디코딩된
비디오