(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第4408816号
(P4408816)

(45)発行日　平成22年2月3日(2010.2.3)　(24)登録日　平成21年11月20日(2009.11.20)

(51)Int.Cl.		F I		
H01L 21/316	(2006.01)	H01L	21/316	P
H01L 21/312	(2006.01)	H01L	21/316	M
H01L 21/768	(2006.01)	H01L	21/312	M
H01L 23/522	(2006.01)	H01L	21/90	J

請求項の数 8　(全 54 頁)

(21)出願番号　特願2005-2353(P2005-2353)
(22)出願日　平成17年1月7日(2005.1.7)
(65)公開番号　特開2006-190872(P2006-190872A)
(43)公開日　平成18年7月20日(2006.7.20)
審査請求日　平成19年12月19日(2007.12.19)

(73)特許権者　000005223
富士通株式会社
神奈川県川崎市中原区上小田中４丁目１番１号
(74)代理人　100087479
弁理士　北野　好人
(74)代理人　100114915
弁理士　三村　治彦
(72)発明者　中田　義弘
神奈川県川崎市中原区上小田中４丁目１番１号　富士通株式会社内
(72)発明者　矢野　映
神奈川県川崎市中原区上小田中４丁目１番１号　富士通株式会社内

最終頁に続く

(54)【発明の名称】半導体装置の製造方法

(57)【特許請求の範囲】
【請求項１】
半導体基板上に多孔質絶縁膜を形成する工程と、
前記多孔質絶縁膜の表層部をオゾンを用いて緻密化する緻密化処理を行うことにより、前記多孔質絶縁膜の前記表層部に、前記多孔質絶縁膜より密度の高い緻密層を形成する工程とを含み、
前記緻密層の密度は、１．５～３．５ｇ／ｃｍ^{3}であり、
前記緻密層の厚さは、２～２５ｎｍであり、
前記緻密層を形成する工程の後に、前記緻密層上に他の多孔質絶縁膜を形成する工程と；前記緻密層上に、開口部が形成されたフォトレジスト膜を形成する工程と；前記フォトレジスト膜をマスクとし、前記緻密層をエッチングストッパとして、前記他の多孔質絶縁膜をエッチングすることにより、前記他の多孔質絶縁膜に溝を形成する工程と；前記溝内に配線を埋め込む工程とを更に有し、
前記多孔質絶縁膜を形成する工程において形成される前記多孔質絶縁膜であって、前記緻密化処理を行う前の前記多孔質絶縁膜は、前記半導体基板上に熱分解性化合物を含む絶縁材料を塗布し、熱処理を行うことにより前記熱分解性化合物を分解し、前記絶縁材料中に空孔を形成することにより形成される多孔質絶縁膜、又は、前記半導体基板上にクラスタ状の化合物を含む絶縁材料を塗布し、熱処理を行い、前記絶縁材料中の溶媒を蒸発させることにより形成される多孔質絶縁膜、又は、気相成長法により形成される多孔質絶縁膜、又は、熱分解性又は酸化分解性の原子団を含む原料を用い、前記原子団を分解させなが

ら、気相成長法により形成される多孔質絶縁膜である
ことを特徴とする半導体装置の製造方法。
【請求項２】
半導体基板上に多孔質絶縁膜を形成する工程と、
前記多孔質絶縁膜の表層部をオゾンを用いて緻密化する緻密化処理を行うことにより、前記多孔質絶縁膜の前記表層部に、前記多孔質絶縁膜より密度の高い緻密層を形成する工程とを含み、
前記緻密層の密度は、１．５～３．５ｇ／ｃｍ^{3}であり、
前記緻密層の厚さは、２～２５ｎｍであり、
前記緻密層を形成する工程の後に、前記緻密層上に他の多孔質絶縁膜を形成する工程と；前記他の多孔質絶縁膜の表層部を緻密化する緻密化処理を行うことにより、前記他の多孔質絶縁膜の前記表層部に、前記他の多孔質絶縁膜より密度の高い他の緻密層を形成する工程と；前記他の緻密層上に、開口部が形成されたフォトレジスト膜を形成する工程と；前記フォトレジスト膜をマスクとし、前記緻密層をエッチングストッパとして、前記他の緻密層及び前記他の多孔質絶縁膜をエッチングすることにより、前記多孔質絶縁膜に溝を形成する工程と；前記溝内に配線を埋め込む工程とを更に有し、
前記多孔質絶縁膜を形成する工程において形成される前記多孔質絶縁膜であって、前記緻密化処理を行う前の前記多孔質絶縁膜は、前記半導体基板上に熱分解性化合物を含む絶縁材料を塗布し、熱処理を行うことにより前記熱分解性化合物を分解し、前記絶縁材料中に空孔を形成することにより形成される多孔質絶縁膜、又は、前記半導体基板上にクラスタ状の化合物を含む絶縁材料を塗布し、熱処理を行い、前記絶縁材料中の溶媒を蒸発させることにより形成される多孔質絶縁膜、又は、気相成長法により形成される多孔質絶縁膜、又は、熱分解性又は酸化分解性の原子団を含む原料を用い、前記原子団を分解させながら、気相成長法により形成される多孔質絶縁膜である
ことを特徴とする半導体装置の製造方法。
【請求項３】
半導体基板上に多孔質絶縁膜を形成する工程と、
前記多孔質絶縁膜の表層部をオゾンを用いて緻密化する緻密化処理を行うことにより、前記多孔質絶縁膜の前記表層部に、前記多孔質絶縁膜より密度の高い緻密層を形成する工程とを含み、
前記緻密層の密度は、１．５～３．５ｇ／ｃｍ^{3}であり、
前記緻密層の厚さは、２～２５ｎｍであり、
前記緻密層を形成する工程の後に、前記緻密層上に他の多孔質絶縁膜を形成する工程と；前記他の多孔質絶縁膜上に、前記他の多孔質絶縁膜より密度の高い絶縁膜を形成する工程と；前記絶縁膜上に、開口部が形成されたフォトレジスト膜を形成する工程と；前記フォトレジスト膜をマスクとし、前記緻密層をエッチングストッパとして、前記絶縁膜及び前記他の多孔質絶縁膜をエッチングすることにより、前記多孔質絶縁膜に溝を形成する工程と；前記溝内に配線を埋め込む工程とを更に有し、
前記多孔質絶縁膜を形成する工程において形成される前記多孔質絶縁膜であって、前記緻密化処理を行う前の前記多孔質絶縁膜は、前記半導体基板上に熱分解性化合物を含む絶縁材料を塗布し、熱処理を行うことにより前記熱分解性化合物を分解し、前記絶縁材料中に空孔を形成することにより形成される多孔質絶縁膜、又は、前記半導体基板上にクラスタ状の化合物を含む絶縁材料を塗布し、熱処理を行い、前記絶縁材料中の溶媒を蒸発させることにより形成される多孔質絶縁膜、又は、気相成長法により形成される多孔質絶縁膜、又は、熱分解性又は酸化分解性の原子団を含む原料を用い、前記原子団を分解させながら、気相成長法により形成される多孔質絶縁膜である
ことを特徴とする半導体装置の製造方法。
【請求項４】
半導体基板上に多孔質絶縁膜を形成する工程と、
前記多孔質絶縁膜の表層部をオゾンを用いて緻密化する緻密化処理を行うことにより、

前記多孔質絶縁膜の前記表層部に、前記多孔質絶縁膜より密度の高い緻密層を形成する工程とを含み、

前記緻密層の密度は、１．５～３．５ｇ／ｃｍ^{3}であり、

前記緻密層の厚さは、２～２５ｎｍであり、

前記多孔質絶縁膜を形成する工程の前に、前記半導体基板上に他の多孔質絶縁膜を形成する工程と；前記他の多孔質絶縁膜より密度の高い絶縁膜を形成する工程を更に有し、

前記緻密層を形成する工程の後に、前記緻密層上に、開口部が形成されたフォトレジスト膜を形成する工程と；前記フォトレジスト膜をマスクとし、前記絶縁膜をエッチングストッパとして、前記緻密層及び前記多孔質絶縁膜をエッチングすることにより、前記多孔質絶縁膜に溝を形成する工程と；前記溝内に配線を埋め込む工程とを更に有し、

前記多孔質絶縁膜を形成する工程において形成される前記多孔質絶縁膜であって、前記緻密化処理を行う前の前記多孔質絶縁膜は、前記半導体基板上に熱分解性化合物を含む絶縁材料を塗布し、熱処理を行うことにより前記熱分解性化合物を分解し、前記絶縁材料中に空孔を形成することにより形成される多孔質絶縁膜、又は、前記半導体基板上にクラスタ状の化合物を含む絶縁材料を塗布し、熱処理を行い、前記絶縁材料中の溶媒を蒸発させることにより形成される多孔質絶縁膜、又は、気相成長法により形成される多孔質絶縁膜、又は、熱分解性又は酸化分解性の原子団を含む原料を用い、前記原子団を分解させながら、気相成長法により形成される多孔質絶縁膜である

ことを特徴とする半導体装置の製造方法。

【請求項５】

半導体基板上に多孔質絶縁膜を形成する工程と、

前記多孔質絶縁膜の表層部をオゾンを用いて緻密化する緻密化処理を行うことにより、前記多孔質絶縁膜の前記表層部に、前記多孔質絶縁膜より密度の高い緻密層を形成する工程とを含み、

前記緻密層の密度は、１．５～３．５ｇ／ｃｍ^{3}であり、

前記緻密層の厚さは、２～２５ｎｍであり、

前記緻密層を形成する工程の後に、前記緻密層上に他の多孔質絶縁膜を形成する工程と；前記他の多孔質絶縁膜の表層部を緻密化する緻密化処理を行うことにより、前記他の多孔質絶縁膜の前記表層部に、前記他の多孔質絶縁膜より密度の高い他の緻密層を形成する工程と；前記他の緻密層上に、前記他の多孔質絶縁膜より密度の高い絶縁膜を形成する工程と；前記絶縁膜上に、第１の開口部が形成された第１のフォトレジスト膜を形成する工程と；前記第１のフォトレジスト膜をマスクとして、前記絶縁膜、前記他の緻密層、前記他の多孔質絶縁膜、前記緻密層及び前記多孔質絶縁膜をエッチングすることにより、コンタクトホールを形成する工程と；前記他の緻密層上に、第２の開口部が形成された第２のフォトレジスト膜を形成する工程と；前記第２のフォトレジスト膜をマスクとし、前記緻密層をエッチングストッパとして、前記他の緻密層及び前記他の多孔質絶縁膜をエッチングすることにより、前記他の多孔質絶縁膜に溝を形成する工程と；前記コンタクトホール内に導体プラグを埋め込むとともに、前記溝内に配線を埋め込む工程とを更に有し、

前記多孔質絶縁膜を形成する工程において形成される前記多孔質絶縁膜であって、前記緻密化処理を行う前の前記多孔質絶縁膜は、前記半導体基板上に熱分解性化合物を含む絶縁材料を塗布し、熱処理を行うことにより前記熱分解性化合物を分解し、前記絶縁材料中に空孔を形成することにより形成される多孔質絶縁膜、又は、前記半導体基板上にクラスタ状の化合物を含む絶縁材料を塗布し、熱処理を行い、前記絶縁材料中の溶媒を蒸発させることにより形成される多孔質絶縁膜、又は、気相成長法により形成される多孔質絶縁膜、又は、熱分解性又は酸化分解性の原子団を含む原料を用い、前記原子団を分解させながら、気相成長法により形成される多孔質絶縁膜である

ことを特徴とする半導体装置の製造方法。

【請求項６】

半導体基板上に多孔質絶縁膜を形成する工程と、

前記多孔質絶縁膜の表層部をオゾンを用いて緻密化する緻密化処理を行うことにより、

前記多孔質絶縁膜の前記表層部に、前記多孔質絶縁膜より密度の高い緻密層を形成する工程とを含み、

前記緻密層の密度は、１．５～３．５ｇ／ｃｍ^{3}であり、

前記緻密層の厚さは、２～２５ｎｍであり、

前記多孔質絶縁膜を形成する工程の前に、前記半導体基板上に他の多孔質絶縁膜を形成する工程と；前記他の多孔質絶縁膜より密度の高い絶縁膜を形成する工程とを更に有し、

前記緻密層を形成する工程の後に、前記多孔質絶縁膜より密度の高い他の絶縁膜を形成する工程と；前記他の絶縁膜上に、第１の開口部が形成された第１のフォトレジスト膜を形成する工程と；前記第１のフォトレジスト膜をマスクとして、前記他の絶縁膜、前記緻密層、前記多孔質絶縁膜、前記絶縁膜及び前記他の多孔質絶縁膜をエッチングすることにより、コンタクトホールを形成する工程と；前記緻密層上に、第２の開口部が形成された第２のフォトレジスト膜を形成する工程と；前記第２のフォトレジスト膜をマスクとし、前記絶縁膜をエッチングストッパとして、前記多孔質絶縁膜をエッチングすることにより、前記多孔質絶縁膜に溝を形成する工程と；前記コンタクトホール内に導体プラグを埋め込むとともに、前記溝内に配線を埋め込む工程とを更に有し、

前記多孔質絶縁膜を形成する工程において形成される前記多孔質絶縁膜であって、前記緻密化処理を行う前の前記多孔質絶縁膜は、前記半導体基板上に熱分解性化合物を含む絶縁材料を塗布し、熱処理を行うことにより前記熱分解性化合物を分解し、前記絶縁材料中に空孔を形成することにより形成される多孔質絶縁膜、又は、前記半導体基板上にクラスタ状の化合物を含む絶縁材料を塗布し、熱処理を行い、前記絶縁材料中の溶媒を蒸発させることにより形成される多孔質絶縁膜、又は、気相成長法により形成される多孔質絶縁膜、又は、熱分解性又は酸化分解性の原子団を含む原料を用い、前記原子団を分解させながら、気相成長法により形成される多孔質絶縁膜である

ことを特徴とする半導体装置の製造方法。

【請求項７】

請求項１乃至６のいずれか１項に記載の半導体装置の製造方法において、

前記緻密層を形成する工程では、酸素を含む雰囲気中で紫外線を照射することによりオゾンを生成する

ことを特徴とする半導体装置の製造方法。

【請求項８】

請求項１乃至７のいずれか１項に記載の半導体装置の製造方法において、

前記多孔質絶縁膜の密度は、０．６～１．３ｇ／ｃｍ^{3}である

ことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、半導体装置の製造方法に係り、特に、比誘電率の低い絶縁膜を有する半導体装置の製造方法に関する。

【背景技術】

【０００２】

近時では、半導体装置の高集積化に伴って、配線幅や配線間隔が非常に狭く設定されるようになってきている。そして、配線間隔を０．１μｍ以下にまで狭めることが検討されている。配線間の寄生容量は配線間隔に反比例する。このため、配線間隔を狭めるに伴って、配線間の寄生容量が増大してしまうこととなる。配線間の寄生容量の増大は、信号の伝搬速度の遅延を招いてしまうため、半導体装置の動作速度の向上における阻害要因となる。配線間の寄生容量を低減するためには、層間絶縁膜の材料として比誘電率の低い材料を用いることが有効である。

【０００３】

従来より、層間絶縁膜の材料としては、二酸化珪素（ＳｉＯ$_2$）、窒化珪素（ＳｉＮ）、燐珪酸ガラス（ＰＳＧ）等の無機膜が用いられてきた。また、ポリイミド等の有機膜等

も層間絶縁膜の材料として用いられてきた。例えば、ＣＶＤ法により形成したSiO_2膜の比誘電率は、４程度である。

【０００４】

SiO_2膜より比誘電率の低い絶縁膜として、ＳｉＯＦ膜が提案されている。ＳｉＯＦ膜の比誘電率は、３．３～３．５程度であり、SiO_2膜よりは比誘電率が低い。しかし、配線間の寄生容量を十分に低減するためには、更に比誘電率の低い絶縁膜を用いることが必要である。

【０００５】

近時、比誘電率が極めて低い絶縁膜として、多孔質の絶縁膜が注目されている。多孔質の絶縁膜は、絶縁膜中に多数の空孔が形成されている膜である。層間絶縁膜の材料として多孔質の絶縁膜を用いれば、配線間の寄生容量を低減することが可能となる。

【特許文献１】特開２００２－２６１２１号公報

【特許文献２】特開２００３－６８８５０号公報

【発明の開示】

【発明が解決しようとする課題】

【０００６】

多孔質絶縁膜に溝を形成し、溝内に配線を埋め込む場合には、多孔質絶縁膜の下に、多孔質絶縁膜とエッチング特性が異なるストッパ膜を形成し、ストッパ膜をエッチングストッパとして溝を形成する必要がある。多孔質絶縁膜の材料がSiO_2である場合には、SiO_2に対する選択比が比較的高い材料であるＳｉＮをストッパ膜の材料として用いることが考えられる。しかし、ＳｉＮの比誘電率は７と非常に高いため、ストッパ膜の材料としてＳｉＮを用いた場合には、配線間の寄生容量を十分に低減することが困難である。

【０００７】

本発明の目的は、配線間の寄生容量を十分に低減し得る半導体装置の製造方法を提供することにある。

【課題を解決するための手段】

【０００８】

本発明の一観点によれば、半導体基板上に多孔質絶縁膜を形成する工程と、前記多孔質絶縁膜の表層部をオゾンを用いて緻密化する緻密化処理を行うことにより、前記多孔質絶縁膜の前記表層部に、前記多孔質絶縁膜より密度の高い緻密層を形成する工程とを含み、前記緻密層の密度は、１．５～３．５ｇ／ｃｍ^{3}であり、前記緻密層の厚さは、２～２５ｎｍであり、前記緻密層を形成する工程の後に、前記緻密層上に他の多孔質絶縁膜を形成する工程と；前記緻密層上に、開口部が形成されたフォトレジスト膜を形成する工程と；前記フォトレジスト膜をマスクとし、前記緻密層をエッチングストッパとして、前記他の多孔質絶縁膜をエッチングすることにより、前記他の多孔質絶縁膜に溝を形成する工程と；前記溝内に配線を埋め込む工程とを更に有し、前記多孔質絶縁膜を形成する工程において形成される前記多孔質絶縁膜であって、前記緻密化処理を行う前の前記多孔質絶縁膜は、前記半導体基板上に熱分解性化合物を含む絶縁材料を塗布し、熱処理を行うことにより前記熱分解性化合物を分解し、前記絶縁材料中に空孔を形成することにより形成される多孔質絶縁膜、又は、前記半導体基板上にクラスタ状の化合物を含む絶縁材料を塗布し、熱処理を行い、前記絶縁材料中の溶媒を蒸発させることにより形成される多孔質絶縁膜、又は、気相成長法により形成される多孔質絶縁膜、又は、熱分解性又は酸化分解性の原子団を含む原料を用い、前記原子団を分解させながら、気相成長法により形成される多孔質絶縁膜であることを特徴とする半導体装置の製造方法が提供される。

また、本発明の他の観点によれば、半導体基板上に多孔質絶縁膜を形成する工程と、前記多孔質絶縁膜の表層部をオゾンを用いて緻密化する緻密化処理を行うことにより、前記多孔質絶縁膜の前記表層部に、前記多孔質絶縁膜より密度の高い緻密層を形成する工程とを含み、前記緻密層の密度は、１．５～３．５ｇ／ｃｍ^{3}であり、前記緻密層の厚さは、２～２５ｎｍであり、前記緻密層を形成する工程の後に、前記緻密層上に他の多孔質絶縁膜を形成する工程と；前記他の多孔質絶縁膜の表層部を緻密化する緻密化処理を行うこと

により、前記他の多孔質絶縁膜の前記表層部に、前記他の多孔質絶縁膜より密度の高い他の緻密層を形成する工程と；前記他の緻密層上に、開口部が形成されたフォトレジスト膜を形成する工程と；前記フォトレジスト膜をマスクとし、前記緻密層をエッチングストッパとして、前記他の緻密層及び前記他の多孔質絶縁膜をエッチングすることにより、前記多孔質絶縁膜に溝を形成する工程と；前記溝内に配線を埋め込む工程とを更に有し、前記多孔質絶縁膜を形成する工程において形成される前記多孔質絶縁膜であって、前記緻密化処理を行う前の前記多孔質絶縁膜は、前記半導体基板上に熱分解性化合物を含む絶縁材料を塗布し、熱処理を行うことにより前記熱分解性化合物を分解し、前記絶縁材料中に空孔を形成することにより形成される多孔質絶縁膜、又は、前記半導体基板上にクラスタ状の化合物を含む絶縁材料を塗布し、熱処理を行い、前記絶縁材料中の溶媒を蒸発させることにより形成される多孔質絶縁膜、又は、気相成長法により形成される多孔質絶縁膜、又は、熱分解性又は酸化分解性の原子団を含む原料を用い、前記原子団を分解させながら、気相成長法により形成される多孔質絶縁膜であることを特徴とする半導体装置の製造方法が提供される。

また、本発明の更に他の観点によれば、半導体基板上に多孔質絶縁膜を形成する工程と、前記多孔質絶縁膜の表層部をオゾンを用いて緻密化する緻密化処理を行うことにより、前記多孔質絶縁膜の前記表層部に、前記多孔質絶縁膜より密度の高い緻密層を形成する工程とを含み、前記緻密層の密度は、１．５～３．５ｇ／ｃｍ^{3}であり、前記緻密層の厚さは、２～２５ｎｍであり、前記緻密層を形成する工程の後に、前記緻密層上に他の多孔質絶縁膜を形成する工程と；前記他の多孔質絶縁膜上に、前記他の多孔質絶縁膜より密度の高い絶縁膜を形成する工程と；前記絶縁膜上に、開口部が形成されたフォトレジスト膜を形成する工程と；前記フォトレジスト膜をマスクとし、前記緻密層をエッチングストッパとして、前記絶縁膜及び前記他の多孔質絶縁膜をエッチングすることにより、前記多孔質絶縁膜に溝を形成する工程と；前記溝内に配線を埋め込む工程とを更に有し、前記多孔質絶縁膜を形成する工程において形成される前記多孔質絶縁膜であって、前記緻密化処理を行う前の前記多孔質絶縁膜は、前記半導体基板上に熱分解性化合物を含む絶縁材料を塗布し、熱処理を行うことにより前記熱分解性化合物を分解し、前記絶縁材料中に空孔を形成することにより形成される多孔質絶縁膜、又は、前記半導体基板上にクラスタ状の化合物を含む絶縁材料を塗布し、熱処理を行い、前記絶縁材料中の溶媒を蒸発させることにより形成される多孔質絶縁膜、又は、気相成長法により形成される多孔質絶縁膜、又は、熱分解性又は酸化分解性の原子団を含む原料を用い、前記原子団を分解させながら、気相成長法により形成される多孔質絶縁膜であることを特徴とする半導体装置の製造方法が提供される。

また、本発明の更に他の観点によれば、半導体基板上に多孔質絶縁膜を形成する工程と、前記多孔質絶縁膜の表層部をオゾンを用いて緻密化する緻密化処理を行うことにより、前記多孔質絶縁膜の前記表層部に、前記多孔質絶縁膜より密度の高い緻密層を形成する工程とを含み、前記緻密層の密度は、１．５～３．５ｇ／ｃｍ^{3}であり、前記緻密層の厚さは、２～２５ｎｍであり、前記多孔質絶縁膜を形成する工程の前に、前記半導体基板上に他の多孔質絶縁膜を形成する工程と；前記他の多孔質絶縁膜より密度の高い絶縁膜を形成する工程を更に有し、前記緻密層を形成する工程の後に、前記緻密層上に、開口部が形成されたフォトレジスト膜を形成する工程と；前記フォトレジスト膜をマスクとし、前記絶縁膜をエッチングストッパとして、前記緻密層及び前記多孔質絶縁膜をエッチングすることにより、前記多孔質絶縁膜に溝を形成する工程と；前記溝内に配線を埋め込む工程とを更に有し、前記多孔質絶縁膜を形成する工程において形成される前記多孔質絶縁膜であって、前記緻密化処理を行う前の前記多孔質絶縁膜は、前記半導体基板上に熱分解性化合物を含む絶縁材料を塗布し、熱処理を行うことにより前記熱分解性化合物を分解し、前記絶縁材料中に空孔を形成することにより形成される多孔質絶縁膜、又は、前記半導体基板上にクラスタ状の化合物を含む絶縁材料を塗布し、熱処理を行い、前記絶縁材料中の溶媒を蒸発させることにより形成される多孔質絶縁膜、又は、気相成長法により形成される多孔質絶縁膜、又は、熱分解性又は酸化分解性の原子団を含む原料を用い、前記原子団を分解

させながら、気相成長法により形成される多孔質絶縁膜であることを特徴とする半導体装置の製造方法が提供される。

また、本発明の更に他の観点によれば、半導体基板上に多孔質絶縁膜を形成する工程と、前記多孔質絶縁膜の表層部をオゾンを用いて緻密化する緻密化処理を行うことにより、前記多孔質絶縁膜の前記表層部に、前記多孔質絶縁膜より密度の高い緻密層を形成する工程とを含み、前記緻密層の密度は、１．５～３．５ｇ／ｃｍ^{3}であり、前記緻密層の厚さは、２～２５ｎｍであり、前記緻密層を形成する工程の後に、前記緻密層上に他の多孔質絶縁膜を形成する工程と；前記他の多孔質絶縁膜の表層部を緻密化する緻密化処理を行うことにより、前記他の多孔質絶縁膜の前記表層部に、前記他の多孔質絶縁膜より密度の高い他の緻密層を形成する工程と；前記他の緻密層上に、前記他の多孔質絶縁膜より密度の高い絶縁膜を形成する工程と；前記絶縁膜上に、第１の開口部が形成された第１のフォトレジスト膜を形成する工程と；前記第１のフォトレジスト膜をマスクとして、前記絶縁膜、前記他の緻密層、前記他の多孔質絶縁膜、前記緻密層及び前記多孔質絶縁膜をエッチングすることにより、コンタクトホールを形成する工程と；前記他の緻密層上に、第２の開口部が形成された第２のフォトレジスト膜を形成する工程と；前記第２のフォトレジスト膜をマスクとし、前記緻密層をエッチングストッパとして、前記他の緻密層及び前記他の多孔質絶縁膜をエッチングすることにより、前記他の多孔質絶縁膜に溝を形成する工程と；前記コンタクトホール内に導体プラグを埋め込むとともに、前記溝内に配線を埋め込む工程とを更に有し、前記多孔質絶縁膜を形成する工程において形成される前記多孔質絶縁膜であって、前記緻密化処理を行う前の前記多孔質絶縁膜は、前記半導体基板上に熱分解性化合物を含む絶縁材料を塗布し、熱処理を行うことにより前記熱分解性化合物を分解し、前記絶縁材料中に空孔を形成することにより形成される多孔質絶縁膜、又は、前記半導体基板上にクラスタ状の化合物を含む絶縁材料を塗布し、熱処理を行い、前記絶縁材料中の溶媒を蒸発させることにより形成される多孔質絶縁膜、又は、気相成長法により形成される多孔質絶縁膜、又は、熱分解性又は酸化分解性の原子団を含む原料を用い、前記原子団を分解させながら、気相成長法により形成される多孔質絶縁膜であることを特徴とする半導体装置の製造方法が提供される。

また、本発明の更に他の観点によれば、半導体基板上に多孔質絶縁膜を形成する工程と、前記多孔質絶縁膜の表層部をオゾンを用いて緻密化する緻密化処理を行うことにより、前記多孔質絶縁膜の前記表層部に、前記多孔質絶縁膜より密度の高い緻密層を形成する工程とを含み、前記緻密層の密度は、１．５～３．５ｇ／ｃｍ^{3}であり、前記緻密層の厚さは、２～２５ｎｍであり、前記多孔質絶縁膜を形成する工程の前に、前記半導体基板上に他の多孔質絶縁膜を形成する工程と；前記他の多孔質絶縁膜より密度の高い絶縁膜を形成する工程とを更に有し、前記緻密層を形成する工程の後に、前記多孔質絶縁膜より密度の高い他の絶縁膜を形成する工程と；前記他の絶縁膜上に、第１の開口部が形成された第１のフォトレジスト膜を形成する工程と；前記第１のフォトレジスト膜をマスクとして、前記他の絶縁膜、前記緻密層、前記多孔質絶縁膜、前記絶縁膜及び前記他の多孔質絶縁膜をエッチングすることにより、コンタクトホールを形成する工程と；前記緻密層上に、第２の開口部が形成された第２のフォトレジスト膜を形成する工程と；前記第２のフォトレジスト膜をマスクとし、前記絶縁膜をエッチングストッパとして、前記多孔質絶縁膜をエッチングすることにより、前記多孔質絶縁膜に溝を形成する工程と；前記コンタクトホール内に導体プラグを埋め込むとともに、前記溝内に配線を埋め込む工程とを更に有し、前記多孔質絶縁膜を形成する工程において形成される前記多孔質絶縁膜であって、前記緻密化処理を行う前の前記多孔質絶縁膜は、前記半導体基板上に熱分解性化合物を含む絶縁材料を塗布し、熱処理を行うことにより前記熱分解性化合物を分解し、前記絶縁材料中に空孔を形成することにより形成される多孔質絶縁膜、又は、前記半導体基板上にクラスタ状の化合物を含む絶縁材料を塗布し、熱処理を行い、前記絶縁材料中の溶媒を蒸発させることにより形成される多孔質絶縁膜、又は、気相成長法により形成される多孔質絶縁膜、又は、熱分解性又は酸化分解性の原子団を含む原料を用い、前記原子団を分解させながら、気相成長法により形成される多孔質絶縁膜であることを特徴とする半導体装置の製造方法が

提供される。

【発明の効果】

【０００９】

本発明によれば、多孔質絶縁膜の表層部を緻密化する緻密化処理を行うことにより緻密層を形成するため、エッチングストッパ膜や保護膜として機能しうる良質な緻密層を極めて薄く形成することができる。従って、本発明によれば、配線間の寄生容量を十分に低減することができる。

【発明を実施するための最良の形態】

【００１０】

上述したように、多孔質絶縁膜の下にＳｉＮより成るストッパ膜を形成し、かかるストッパ膜をエッチングストッパとして溝を形成した場合には、ストッパ膜の比誘電率が非常に高いため、配線間の寄生容量を十分に低減することが困難である。

【００１１】

ここで、エッチングストッパ膜を用いることなく、エッチング時間を適宜設定することにより、多孔質絶縁膜に溝を形成することも考えられる。

【００１２】

しかし、多孔質絶縁膜に形成する溝の深さをエッチング時間により正確に制御することは非常に困難であり、溝の深さに大きなばらつきが生じてしまう。溝の深さのばらつきは、配線抵抗のばらつき等を招いてしまうこととなる。また、多孔質絶縁膜に形成する溝の深さをエッチング時間により制御した場合には、溝の底面の状態が非常に粗くなってしまう。溝の底面の状態が非常に粗いと、溝の底面上に良質なバリア膜を形成することができない。このため、溝内に埋め込まれた配線材料が、バリア膜を介して外部に拡散してしまうこととなる。配線材料がバリア膜を介して多孔質絶縁膜中に拡散してしまうと、配線の断線等が生じてしまうこととなる。

【００１３】

また、多孔質絶縁膜より成る層間絶縁膜に配線を埋め込む場合には、開口部が形成されたフォトレジスト膜をマスクとして多孔質絶縁膜をエッチングすることにより溝を形成し、こうして形成された溝内に配線を埋め込む。しかし、フォトレジスト膜と多孔質絶縁膜との選択比が十分に確保されていない場合には、多孔質絶縁膜をエッチングする際にフォトレジスト膜までもが大きくエッチングされてしまい、所望の形状の溝を形成し得ない場合がある。フォトレジスト膜と多孔質絶縁膜との選択比が十分に確保し得ない場合にでも、所望の形状の溝を形成するためには、予め多孔質絶縁膜上にハードマスクとして機能する保護膜を形成しておく必要がある。保護膜（ハードマスク）としては、例えばＣＶＤ法により形成したシリコン酸化膜を用いることが考えられる。しかし、ＣＶＤ法によりシリコン酸化膜を形成する場合には、シリコン酸化膜の膜厚を例えば３０ｎｍ以上と比較的厚く設定せざるを得ない。ＣＶＤ法によりシリコン酸化膜を薄く形成した場合には、良質なシリコン酸化膜を得ることができず、保護膜として十分機能し得ないためである。ＣＶＤ法により形成されたシリコン酸化膜は、多孔質絶縁膜と比較して比誘電率が大きいため、シリコン酸化膜を３０ｎｍ以上と比較的厚く設定した場合には、配線間の寄生容量を十分に低減することは困難である。

【００１４】

また、溝内に配線を埋め込む際には、溝内及び多孔質絶縁膜上に導電膜を形成し、ＣＭＰ法により導電膜を研磨することにより、溝内に導電膜より成る配線を埋め込む。多孔質絶縁膜は水分を吸収しやすいため、ＣＭＰ法による導電膜の研磨の際に水分が多孔質絶縁膜に達するのを防止すべく、多孔質絶縁膜上には予め保護膜（バリア膜）を形成しておく必要がある。保護膜としては、上記と同様に、例えばＣＶＤ法により形成したシリコン酸化膜を用いることが考えられる。しかし、ＣＶＤ法によりシリコン酸化膜を形成する場合には、上述したように、シリコン酸化膜の膜厚を例えば３０ｎｍ以上と比較的厚く設定せざるを得ない。ＣＶＤ法によりシリコン酸化膜を薄く形成した場合には、上述したように、良質なシリコン酸化膜を得ることができず、バリア膜として十分機能し得ないためであ

る。ＣＶＤ法により形成されたシリコン酸化膜は、多孔質絶縁膜と比較して比誘電率が大きいため、シリコン酸化膜を３０ｎｍ以上と比較的厚く設定した場合には、配線間の寄生容量を十分に低減することは困難である。

【００１５】

本願発明者らは、鋭意検討した結果、多孔質絶縁膜の表層部を緻密化する緻密化処理を行うことにより、多孔質絶縁膜の表層部に緻密層を形成し、この緻密層をエッチングストッパ膜や保護膜として用いることに想到した。かかる緻密層は、多孔質絶縁膜より密度が高いため、多孔質絶縁膜よりエッチング速度が遅い。このため、かかる緻密層は、エッチングストッパ膜として機能し得る。また、かかる緻密層は、密度が非常に高いため、ＣＭＰ法により導電膜を研磨する際に多孔質絶縁膜に水分等が達するのを防止する保護膜（バリア膜）として機能し得る。また、かかる緻密層は、多孔質絶縁膜よりエッチング速度が遅いため、多孔質絶縁膜をエッチングする際にハードマスク（保護膜）としても機能しうる。しかも、かかる緻密層は、非常に薄く形成した場合であっても、エッチングストッパ膜や保護膜として十分に機能し得る。即ち、ＣＶＤ法により絶縁膜を形成する場合には、３０ｎｍ以上と比較的厚く形成しなければ良質な絶縁膜を形成し得ないが、多孔質の表層部を緻密化する緻密化処理により形成される緻密層は、極めて薄く形成した場合であっても良質なエッチングストッパ膜や保護膜となる。このように、本発明によれば、エッチングストッパ膜や保護膜として機能しうる良質な緻密層を極めて薄く形成することができるため、配線間の寄生容量を十分に低減することが可能となる。

【００１６】

［第１実施形態］

本発明の第１実施形態による半導体装置の製造方法を図１乃至図８を用いて説明する。図１乃至図８は、本実施形態による半導体装置の製造方法を示す工程断面図である。

【００１７】

まず、図１（ａ）に示すように、半導体基板１０に、例えばＬＯＣＯＳ（LOCal Oxidation of Silicon）法により素子分離膜１２を形成する。素子分離膜１２により、素子領域１４が画定される。半導体基板１０としては、例えばシリコン基板を用いる。

【００１８】

次に、素子領域１４上に、ゲート絶縁膜１６を介してゲート電極１８を形成する。次に、ゲート電極１８の側面に、サイドウォール絶縁膜２０を形成する。次に、サイドウォール絶縁膜２０及びゲート電極１８をマスクとして半導体基板１０内にドーパント不純物を導入することにより、ゲート電極１８の両側の半導体基板１０内にソース／ドレイン拡散層２２を形成する。こうして、ゲート電極１８とソース／ドレイン拡散層２２とを有するトランジスタ２４が形成される。

【００１９】

次に、全面に、例えばＣＶＤ法により、シリコン酸化膜より成る層間絶縁膜２６を形成する。

【００２０】

次に、層間絶縁膜２６上に、例えば膜厚５０ｎｍのストッパ膜２８を形成する。ストッパ膜２８の材料としては、例えばプラズマＣＶＤ法により形成したＳｉＮ膜、水素化ＳｉＣ膜（ＳｉＣ：Ｈ膜）、水素化酸化ＳｉＣ膜（ＳｉＣ：Ｏ：Ｈ膜）、窒化ＳｉＣ膜（ＳｉＣ：Ｎ膜）等を用いる。なお、ＳｉＣ：Ｈ膜とは、ＳｉＣ膜中にＨ（水素）を存在させて成る膜である。ＳｉＣ：Ｏ：Ｈ膜とは、ＳｉＣ膜中にＯ（酸素）とＨ（水素）とを存在させて成る膜のことである。ＳｉＣ：Ｎ膜とは、ＳｉＣ膜中にＮ（窒素）を存在させて成る膜である。ストッパ膜２８は、後述する工程においてＣＭＰ法によりタングステン膜３４等を研磨する際にストッパとして機能する。また、ストッパ膜２８は、後述する工程において層間絶縁膜３８等に溝４６を形成する際に、エッチングストッパとしても機能する。

【００２１】

次に、フォトリソグラフィ技術を用い、ソース／ドレイン拡散層２２に達するコンタクトホール３０を形成する（図１（ｂ）参照）。

【００２２】
次に、全面に、例えばスパッタ法により、膜厚５０ｎｍのＴｉＮ膜より成る密着層３２を形成する。密着層３２は、後述する導体プラグの下地に対する密着性を確保するためのものである。
【００２３】
次に、全面に、例えばＣＶＤ法により、例えば膜厚１μｍのタングステン膜３４を形成する。
【００２４】
次に、例えばＣＭＰ法により、ストッパ膜２８の表面が露出するまで、密着層３２及びタングステン膜３４を研磨する。こうして、コンタクトホール内に、タングステンより成る導体プラグ３４が埋め込まれる（図１（ｃ）参照）。
【００２５】
次に、図２（ａ）に示すように、全面に、気相成長法、より具体的にはプラズマＣＶＤ法により、水素化酸化ＳｉＣ膜（ＳｉＣ：Ｏ：Ｈ膜）より成る絶縁膜３６を形成する。ＳｉＣ：Ｏ：Ｈ膜とは、上述したように、ＳｉＣ膜中にＯ（酸素）とＨ（水素）とを存在させて成る膜のことである。ＳｉＣ膜は電気的には半導体であるが、ＳｉＣ：Ｏ：Ｈ膜は電気的には絶縁体である。絶縁膜３６は、緻密性が高い絶縁膜である。絶縁膜３６の密度は、後述する多孔質の絶縁膜３８の密度より高い。絶縁膜３６は、水分等の拡散を防止するバリア膜として機能するものである。絶縁膜３６により、多孔質の絶縁膜３８に水分等が達するのを防止することができ、多孔質の絶縁膜３８の比誘電率が上昇するのを防止することが可能となる。
【００２６】
ＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜３６は、例えば以下のようにして形成することができる。
【００２７】
まず、プラズマＣＶＤ装置のチャンバ内に、半導体基板１０を導入する。プラズマＣＶＤ装置としては、例えば平行平板型のプラズマＣＶＤ装置を用いる。
【００２８】
次に、基板温度を３００～４００℃に加熱する。
【００２９】
次に、アルキル基を有するシロキサンモノマを気化装置により気化し、反応性ガスを生成する。そして、不活性ガスをキャリアとして、反応性ガスをチャンバ内に導入する。反応性ガスの供給量は、例えば１ｍｇ／ｍｉｎとする。この際、平板電極間に高周波電力を印加すると、反応性ガスのプラズマが発生し、ＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜３６が形成される。
【００３０】
こうして、ＳｉＣ：Ｏ：Ｈより成る絶縁膜３６が形成される。
【００３１】
次に、全面に、多孔質の層間絶縁膜（多孔質絶縁膜）３８を形成する。多孔質の層間絶縁膜３８としては、例えば多孔質シリカより成る層間絶縁膜（多孔質シリカ膜）を形成する。多孔質の層間絶縁膜３８の膜厚は、例えば膜厚１６０ｎｍとする。多孔質の層間絶縁膜３８の形成方法は、例えば、後に詳述する多孔質の層間絶縁膜５４の形成方法と同様とする。
【００３２】
次に、多孔質の層間絶縁膜３８が形成された半導体基板１０上の全面に、例えばプラズマＣＶＤ法により、絶縁膜４０を形成する。絶縁膜４０は、水分等の拡散を防止するバリア膜として機能するものである。絶縁膜４０により、多孔質の絶縁膜３８に水分等が達するのを防止することができ、多孔質の絶縁膜３８の比誘電率が上昇するのを防止することが可能となる。
【００３３】

次に、全面に、例えばスピンコート法により、フォトレジスト膜４２を形成する。

【００３４】

次に、フォトリソグラフィ技術を用い、フォトレジスト膜４２に開口部４４を形成する（図２（ｂ）参照）。開口部４４は、後述する第１層目の配線（第１金属配線層）５０を形成するためのものである。例えば、配線幅が１００ｎｍ、配線間隔が１００ｎｍとなるように、開口部４４をフォトレジスト膜４２に形成する。

【００３５】

次に、図３（ａ）に示すように、フォトレジスト膜４２をマスクとして、絶縁膜４０、層間絶縁膜３８及び絶縁膜３６をエッチングする。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いてエッチングを行う。この際、ストッパ膜３８が、エッチングストッパとして機能する。こうして、絶縁膜４０、層間絶縁膜３８及び絶縁膜３６に、配線５０を埋め込むための溝（トレンチ）４６が形成される。導体プラグ３４の上面は、溝内４６に露出した状態となる。この後、フォトレジスト膜４２を剥離する。

【００３６】

次に、全面に、例えばスパッタ法により、膜厚１０ｎｍのＴａＮより成るバリア膜（図示せず）を形成する。バリア膜は、後述する配線中のＣｕが絶縁膜中に拡散するのを防止するためのものである。次に、全面に、例えばスパッタ法により、膜厚１０ｎｍのＣｕより成るシード膜（図示せず）を形成する。シード膜は、電気めっき法によりＣｕより成る配線を形成する際に、電極として機能するものである。こうして、バリア膜とシード膜とから成る積層膜４８が形成される。

【００３７】

次に、例えば電気めっき法により、膜厚６００ｎｍのＣｕ膜５０を形成する。

【００３８】

次に、ＣＭＰ法により、絶縁膜の表面が露出するまで、Ｃｕ膜５０及び積層膜４８を研磨する。こうして、溝内にＣｕより成る配線５０が埋め込まれる。このような配線５０の製造プロセスは、シングルダマシン法と称される。

【００３９】

次に、全面に、例えばプラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜５２を形成する。絶縁膜５２は、水分の拡散を防止するバリア膜として機能するものである。絶縁膜５２により、多孔質の層間絶縁膜３８に水分が達するのが防止される。ＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜５２は、例えば以下のようにして形成することができる。

【００４０】

まず、プラズマＣＶＤ装置のチャンバ内に半導体基板１０を導入する。プラズマＣＶＤ装置としては、例えば平行平板型のプラズマＣＶＤ装置を用いる。

【００４１】

次に、基板温度を例えば４００℃に設定する。

【００４２】

次に、トリメチルシランを気化装置により気化し、反応性ガスを生成する。そして、キャリアガスを用いて、反応性ガスをチャンバ内に導入する。この際、平板電極間に高周波電力を印加すると、反応性ガスのプラズマが発生する。この際、堆積レートを比較的遅く設定すれば、緻密性の高い絶縁膜４０を形成することができる。具体的には、例えば、以下のように成膜条件を設定すれば、緻密性の高い絶縁膜４０を形成することが可能である。反応性ガスの供給量は、例えば１ｍｇ／ｍｉｎとする。キャリアガスとしては、例えばCO_2を用いる。キャリアガスの流量は、例えば１００ｓｃｃｍとする。平板電極間に印加する高周波電力は、例えば、１３．５６ＭＨｚ（２００Ｗ）及び１００ｋＨｚ（２００Ｗ）とする。平板電極間に高周波電力を印加してプラズマを発生させる時間は、例えば５秒間とする。

【００４３】

こうして、バリア膜として機能する絶縁膜５２が形成される。

【００４４】

次に、図４（ａ）に示すように、全面に、多孔質の層間絶縁膜（多孔質絶縁膜）５４を形成する。多孔質の層間絶縁膜５４としては、例えば多孔質シリカより成る層間絶縁膜（多孔質シリカ膜）を形成する。多孔質の層間絶縁膜５４の膜厚は、例えば膜厚１８０ｎｍとする。

【００４５】

多孔質シリカより成る層間絶縁膜５４は、後述する例えば以下のようにして形成することができる。

【００４６】

まず、多孔質の層間絶縁膜５４を形成するための絶縁膜材料を用意する。具体的には、例えば、テトラアルコキシシラン、トリアルコキキシシラン、メチルトリアルコキシシラン、エチルトリアルコキシシラン、プロピルトリアルコキシシラン、フェニルトリアルコキシシラン、ビニルトリアルコキシシラン、アリルトリアルコキシシラン、グリシジルトリアルコキシシラン、ジアルコキキシシラン、ジメチルジアルコキシシラン、ジエチルジアルコキシシラン、ジプロピルジアルコキシシラン、ジフェニルジアルコキシシラン、ジビニルジアルコキシシラン、ジアリルジアルコキシシラン、ジグリシジルジアルコキシシラン、フェニルメチルジアルコキシシラン、フェニルエチルジアルコキシシラン、フェニルプロピルトリアルコキシシラン、フェニルビニルジアルコキシシラン、フェニルアリルジアルコキシシラン、フェニルグリシジルジアルコキシシラン、メチルビニルジアルコキシシラン、エチルビニルジアルコキシシラン、プロピルビニルジアルコキシシラン等を原料として用いて加水分解反応や縮重合反応を起こさせて成るポリマに、熱分解性化合物を添加して成る、液状の絶縁膜材料を用意する。熱分解性化合物としては、例えばアクリル樹脂等を用いる。

【００４７】

次に、全面に、例えばスピンコート法により、絶縁膜材料を塗布する。塗布条件は、例えば３０００回転／分、３０秒とする。これにより、絶縁膜材料より成る層間絶縁膜５４が形成される。

【００４８】

次に、熱処理（ソフトベーク）を行う。熱処理を行う際には、例えばホットプレートを用いる。これにより、熱分解性化合物が熱分解され、層間絶縁膜５４中に空孔（細孔）が形成される。空孔の直径は、例えば１０～２０ｎｍ程度となる。熱処理温度は、例えば２００～３５０℃に設定する。熱処理温度を２００～３５０℃に設定するのは、以下のような理由によるものである。熱処理温度を２００℃より低く設定した場合には、熱分解性化合物が十分に熱分解されず、空孔が十分に形成されないこととなる。また、熱処理温度を２００℃より低く設定した場合には、熱分解性化合物が熱分解される速度が極めて遅く、空孔を形成するのに長時間を要してしまうこととなる。一方、熱処理温度を３５０℃より高く設定した場合には、絶縁膜材料の硬化が急速に進行してしまい、空孔の形成が阻害されてしまうこととなる。このような理由により、熱処理温度は、２００～３５０℃に設定することが好ましい。ここでは、熱処理温度を例えば２００℃とする。

【００４９】

こうして、多孔質シリカより成る層間絶縁膜（多孔質シリカ膜）５４が形成される。

【００５０】

なお、多孔質の層間絶縁膜５４の材料や形成方法等は、上記に限定されるものではない。

【００５１】

例えば、以下に示すように、気相成長法により、多孔質の層間絶縁膜（Carbon Doped SiO_2膜）５４を形成してもよい。

【００５２】

まず、プラズマＣＶＤ装置のチャンバ内に、半導体基板１０を導入する。プラズマＣＶ

Ｄ装置としては、例えば平行平板型のプラズマＣＶＤ装置を用いる。

【００５３】

次に、基板温度を例えば３００～４００℃に設定する。

【００５４】

次に、アルキル基を有するシロキサンモノマを気化装置により気化し、反応性ガスを生成する。そして、キャリアガスを用いて、反応性ガスをチャンバ内に導入する。この際、平板電極間に高周波電力を印加すると、反応性ガスのプラズマが発生する。この際、堆積レートを比較的速く設定すれば、多孔質の層間絶縁膜５４を形成することができる。具体的には、例えば、以下のように成膜条件を設定すれば、多孔質の層間絶縁膜５４を形成することが可能である。反応性ガスとしては、例えば、ヘキサメチルジシロキサンを用いる。反応性ガスの供給量は、例えば３ｍｇ／ｍｉｎとする。キャリアガスとしては、CO_2を用いる。キャリアガスの流量は、例えば６０００ｓｃｃｍとする。平板電極間に印加する高周波電力は、例えば、１３．５６ＭＨｚ（５００Ｗ）及び１００ｋＨｚ（５００Ｗ）とする。こうして、カーボンを含むシリコン酸化膜より成る多孔質の層間絶縁膜５４が形成される。

【００５５】

このように、気相成長法により、多孔質の層間絶縁膜（Carbon Doped SiO_2膜）５４を形成してもよい。

【００５６】

また、以下に示すように、熱分解性の原子団（熱分解性化合物）又は酸化分解性の原子団（酸化分解性化合物）を含む原料を用いて、熱分解性又は酸化分解性の原子団をプラズマにより分解させながら、気相成長法により多孔質の層間絶縁膜（Porous Carbon Doped SiO_2膜）５４を形成してもよい。

【００５７】

まず、プラズマＣＶＤ装置のチャンバ内に半導体基板１０を導入する。プラズマＣＶＤ装置としては、例えば平行平板型のプラズマＣＶＤ装置を用いる。

【００５８】

次に、基板温度を例えば２５０～３５０℃に設定する。

【００５９】

次に、アルキル基を有するシロキサンモノマを気化装置により気化し、第１の反応性ガスを生成する。また、フェニル基を有するシラン化合物を気化装置により気化し、第２の反応性ガスを生成する。なお、フェニル基は、加熱した状態で酸化反応を起こさせると分解する原子団（熱分解性及び酸化分解性の原子団）である。そして、CO_2ガスをキャリアガスとして用いて、これらの反応性ガスをチャンバ内に導入する。この際、平板電極間に高周波電力を印加すると、CO_2ガスがプラズマ（酸素プラズマ）となり、フェニル基が分解される。フェニル基を分解しながら、層間絶縁膜５４を堆積するため、多孔質の層間絶縁膜５４が形成されることとなる。成膜条件は、例えば以下のように設定する。第１の反応性ガスとしては、より具体的には、例えばヘキサメチルジシロキサンを用いる。第１の反応性ガスの供給量は、例えば１ｍｇ／ｍｉｎとする。第２の反応性ガスとしては、より具体的には、例えばジフェニルメチルシランを用いる。第２の反応性ガスの供給量は、例えば１ｍｇ／ｍｉｎとする。キャリアガスの流量は、例えば３０００ｓｃｃｍとする。平板電極間に印加する高周波電力は、例えば、１３．５６ＭＨｚ（３００Ｗ）及び１００ｋＨｚ（３００Ｗ）とする。こうして、カーボンを含むシリコン酸化膜より成る多孔質の層間絶縁膜５４が形成される。

【００６０】

なお、ここでは、熱を加えながら酸化を行うと分解する熱分解性及び酸化分解性の原子団を含む材料を用いる場合を例に説明したが、酸化を行うことなく熱分解し得る熱分解性の原子団を含む原料、又は、加熱することなく酸化分解し得る酸化分解性の原子団を含む原料を用いて、気相成長法により多孔質の層間絶縁膜５４を形成してもよい。

【００６１】

このように、熱分解性又は酸化分解性の原子団（熱分解性化合物、酸化分解性化合物）を含む原料を用い、熱分解性又は酸化分解性の原子団を、熱や酸素プラズマ等を用いて分解させながら、気相成長法により、多孔質の層間絶縁膜（Porous Carbon Doped SiO_2膜）５４を形成してもよい。

【００６２】

また、以下に示すように、熱分解性の有機化合物を含む絶縁膜材料を塗布した後、熱分解性の原子団を熱分解することにより、多孔質の層間絶縁膜（有機多孔質膜）５４を形成してもよい。

【００６３】

まず、熱分解性有機化合物を含むポリアリールエーテルポリマを溶媒により希釈することにより、絶縁膜材料を形成する。熱分解性有機化合物としては、例えば２００～３００℃で熱分解する有機化合物を用いる。このような有機化合物としては、例えばアクリル樹脂、ポリエチレン樹脂、ポリプロピレン樹脂、アクリルオリゴマ、エチレンオリゴマ、プロピレンオリゴマ等を用いる。溶媒としては、例えばシクロヘキサノンを用いる。

【００６４】

次に、半導体基板１０上の全面に、スピンコート法により、絶縁膜材料を塗布する。これにより、半導体基板１０上に絶縁膜材料より成る層間絶縁膜５４が形成される。

【００６５】

次に、ホットプレートを用いて熱処理を行う。熱処理温度は、例えば１００～４００℃とする。これにより、層間絶縁膜５４中の溶媒が蒸発し、乾燥した層間絶縁膜５４が形成される。

【００６６】

次に、キュア装置内に半導体基板１０を導入し、熱処理を行う。熱処理温度は、例えば３００～４００℃とする。これにより、熱分解性の有機化合物が熱分解し、層間絶縁膜５４中に空孔が形成される。こうして、多孔質の層間絶縁膜５４が形成される。

【００６７】

このように、熱分解性の有機化合物を含む絶縁膜材料を塗布した後、熱分解性の有機化合物を熱分解することにより、多孔質の層間絶縁膜（有機多孔質膜）５４を形成してもよい。

【００６８】

また、以下に示すように、クラスタ状の珪素化合物（シリカ）を含む絶縁膜材料を塗布した後、熱処理を行うことにより、多孔質の層間絶縁膜５４を形成してもよい。

【００６９】

まず、クラスタ状のシリカを含む絶縁膜材料（シリカクラスタ前駆体）を用意する。このような絶縁膜材料としては、例えば、触媒化成工業株式会社製のナノクラスタリングシリカ（ＮＣＳ）（型番：セラメートＮＣＳ）を用いる。かかる絶縁膜材料は、４級アルキルアミンを触媒として用いて、クラスタ状のシリカが形成されている。

【００７０】

次に、全面に、例えばスピンコート法により、絶縁膜材料を塗布する。塗布条件は、例えば、３０００回転／分、３０秒とする。これにより、半導体基板１０上に層間絶縁膜５４が形成される。

【００７１】

次に、熱処理（ソフトベーク）を行う。熱処理を行う際には、例えばホットプレートを用いる。熱処理温度は、例えば２００℃とする。熱処理時間は、例えば１５０秒とする。これにより、絶縁膜材料中の溶媒が蒸発し、多孔質の層間絶縁膜５４が形成される。クラスタ状のシリカを含む絶縁膜材料を用いて層間絶縁膜５４を形成するため、空孔が非常に小さい多孔質の層間絶縁膜５４が形成される。具体的には、空孔の直径は、例えば２ｎｍ以下となる。また、クラスタ状のシリカを含む絶縁膜材料を用いて層間絶縁膜５４を形成するため、空孔の分布が非常に均一となる。クラスタ状のシリカを含む絶縁膜材料を用いて層間絶縁膜５４を形成すれば、極めて良質な多孔質の層間絶縁膜５４を形成することが

可能となる。

【００７２】

このように、クラスタ状の珪素化合物（シリカ）を含む絶縁膜材料を塗布した後、熱処理を行うことにより、多孔質の層間絶縁膜５４を形成してもよい。

【００７３】

なお、ここでは、クラスタ状の化合物として珪素化合物を含む絶縁膜材料を塗布する場合を例に説明したが、クラスタ状の化合物は珪素化合物に限定されるものではない。他のあらゆる材料より成るクラスタ状の化合物を含む絶縁膜材料を塗布してもよい。

【００７４】

上記のようにして形成される多孔質の層間絶縁膜５４の密度は、０．６～１．３ｇ／ｃｍ^{3}程度となる。

【００７５】

次に、多孔質の層間絶縁膜５４の表層部を緻密化する緻密化処理を行うことにより、多孔質の層間絶縁膜５４の表層部に、緻密層５６を形成する。

【００７６】

緻密層５６は、例えば以下のようにして形成することができる。

【００７７】

例えば、エキシマランプを用い、多孔質の層間絶縁膜５４に対して紫外線を照射する。大気中で紫外線を照射すると、オゾンが発生する。多孔質の層間絶縁膜５４にオゾンが照射されると、多孔質の層間絶縁膜５４の分子構造に導入されている嵩高い有機基がオゾンにより酸化され、ＳｉＯＨが生成される。そうすると、生成されたＳｉＯＨ同士が縮合し、SiO_2が生成される。この際、嵩高い有機基の消失により分子間の距離が縮小されるとともに、分子同士がＳｉＯＨの縮合によって結合するため、緻密化が進行する。こうして、多孔質の層間絶縁膜５４の表層部が、オゾンにより緻密化処理される。この緻密化処理により、多孔質の層間絶縁膜５４の表層部には、多孔質の層間絶縁膜５４より密度の高い緻密層５６が形成されることとなる。

【００７８】

緻密層５６を形成する際の条件は、例えば以下の通りとする。

【００７９】

エキシマランプの波長は、例えば１７２ｎｍとする。紫外線を照射する際における圧力は、例えば常圧とする。紫外線を照射する時間は、例えば６０秒とする。

【００８０】

緻密層５６の厚さは、２～２５ｎｍとすることが好ましい。緻密層５６の厚さが２ｎｍ以下の場合には、緻密層５６が薄すぎて、エッチングストッパ膜として十分に機能し得ないためである。また、緻密層５６の厚さが２５ｎｍより大きい場合には、配線間の寄生容量がかなり大きくなってしまうためである。従って、緻密層５６の厚さは、２～２５ｎｍとすることが好ましい。

【００８１】

また、緻密層５６の密度は、１．５～３．５ｇ／ｃｍ^{3}とすることが好ましい。緻密層５６の密度が１．５ｇ／ｃｍ^{3}より小さい場合には、緻密層５６がエッチングストッパ膜として十分に機能し得ないためである。また、緻密層５６が３．５ｇ／ｃｍ^{3}より大きい場合には、配線間の容量がかなり大きくなってしまうためである。従って、緻密層５６の密度は、１．５～３．５ｇ／ｃｍ^{3}とすることが好ましい。

【００８２】

なお、緻密層５６を形成する際の条件は、上記に限定されるものではない。所望の厚さや所望の密度の緻密層５６が得られるよう、緻密層５６を形成する際における条件を適宜設定すればよい。

【００８３】

また、ここでは、大気中で紫外線を照射してオゾンを発生させることにより、多孔質の層間絶縁膜５４の表層部をオゾンを用いて緻密化処理する場合を例に説明したが、層間絶

縁膜５４の表層部に緻密層５６を形成する方法は、これに限定されるものではない。

【００８４】

例えば、オゾン水を用いて緻密化処理することにより、多孔質の層間絶縁膜５４の表層部に緻密層５６を形成してもよい。

【００８５】

また、ここでは、大気中で紫外線を照射することによりオゾンを発生させたが、オゾンを発生させる雰囲気は大気でなくてもよい。酸素を含む雰囲気中で紫外線等を照射すれば、オゾンを発生させることが可能である。

【００８６】

また、ここでは、オゾンを用いて緻密化処理を行うことにより層間絶縁膜５４の表層部に緻密層５６を形成する場合を例に説明したが、層間絶縁膜５４の表層部に緻密層５６を形成する方法は、オゾンを用いた緻密化処理に限定されるものではない。他のあらゆる方法により、層間絶縁膜５４の表層部を緻密化処理することにより、層間絶縁膜５４の表層部に緻密層５６を形成してもよい。

【００８７】

例えば、多孔質の層間絶縁膜５４に電子線を照射することにより、多孔質の層間絶縁膜５４の表層部に緻密層５６を形成してもよい。多孔質の層間絶縁膜５４に電子線を照射すると、多孔質の層間絶縁膜５４の分子構造に導入されている嵩高い有機基が分解されるとともに、ＳｉＯＨが生成される。そうすると、生成されたＳｉＯＨ同士が縮合し、SiO_2が生成される。嵩高い有機基の消失により分子間の距離が縮小されるとともに、分子同士がＳｉＯＨの縮合によって結合するため、緻密化が進行する。こうして、多孔質の層間絶縁膜５４の表層部が、オゾンにより緻密化処理される。このように、多孔質の層間絶縁膜５４に電子線を照射した場合であっても、多孔質の層間絶縁膜５４の表層部に、多孔質の層間絶縁膜５４より密度の高い緻密層５６を形成することが可能である。

【００８８】

また、酸素又は二酸化炭素等を用いて生成したプラズマを多孔質の層間絶縁膜５４に照射することにより、多孔質の層間絶縁膜５４の表層部に緻密層５６を形成してもよい。酸素又は二酸化炭素等を用いて生成したプラズマを多孔質の層間絶縁膜５４に照射すると、多孔質の層間絶縁膜５４の分子構造に導入されている嵩高い有機基が酸化され、ＳｉＯＨが生成される。そうすると、生成されたＳｉＯＨ同士が縮合し、SiO_2が生成される。嵩高い有機基の消失により分子間の距離が縮小されるとともに、分子同士がＳｉＯＨの縮合によって結合するため、緻密化が進行する。こうして、多孔質の層間絶縁膜５４の表層部が、酸素又は二酸化炭素を用いて生成したプラズマにより緻密化処理される。このように、酸素又は二酸化炭素を用いて生成したプラズマを多孔質の層間絶縁膜５４に照射した場合であっても、多孔質の層間絶縁膜５４の表層部に、多孔質の層間絶縁膜５４より密度の高い緻密層５６を形成することが可能である。

【００８９】

こうして、多孔質の層間絶縁膜５４の表層部に緻密層５６が形成される。多孔質の層間絶縁膜５４の表層部を緻密化処理することにより形成される緻密層５６は、多孔質の層間絶縁膜５４より密度が高いため、上述したように、多孔質の層間絶縁膜５４よりエッチング速度が遅い。このため、かかる緻密層５６は、エッチングストッパ膜として機能し得る。しかも、多孔質の層間絶縁膜５４の表層部を緻密化処理することにより形成される緻密層５６は、極めて薄く形成した場合であっても、エッチングストッパ膜として十分に機能し得る。従って、本実施形態によれば、配線間の寄生容量を十分に低減することが可能となる。

【００９０】

次に、図５に示すように、多孔質の層間絶縁膜５８を形成する。多孔質の層間絶縁膜５８の形成方法は、例えば、上述した多孔質の層間絶縁膜５４の形成方法と同様とする。層間絶縁膜５８の膜厚は、例えば１６０ｎｍとする。

【００９１】

次に、多孔質の層間絶縁膜５８の表層部を緻密化する緻密化処理を行うことにより、多孔質の層間絶縁膜５８の表層部に、緻密層６０を形成する。緻密層６０の形成方法は、例えば、上述した緻密層５６の形成方法と同様とする。

【００９２】

緻密層６０の厚さは、２～２５ｎｍとすることが好ましい。緻密層６０の厚さが２ｎｍ以下の場合には、緻密層６０が薄すぎて、保護膜として十分に機能し得ないためである。また、緻密層６０の厚さが２５ｎｍより大きい場合には、配線間の寄生容量がかなり大きくなってしまうためである。従って、緻密層６０の厚さは、２～２５ｎｍとすることが好ましい。

【００９３】

また、緻密層６０の密度は、１．５～３．５ｇ／ｃｍ^{3}とすることが好ましい。緻密層６０の密度が１．５ｇ／ｃｍ^{3}より小さい場合には、緻密層６０が保護膜として十分に機能し得ないためである。また、緻密層６０が３．５ｇ／ｃｍ^{3}より大きい場合には、配線間の容量がかなり大きくなってしまうためである。従って、緻密層６０の密度は、１．５～３．５ｇ／ｃｍ^{3}とすることが好ましい。

【００９４】

なお、緻密層６０を形成する際の条件は、上記に限定されるものではない。所望の厚さや所望の密度の緻密層６０が得られるよう、緻密層６０を形成する際における条件を適宜設定すればよい。

【００９５】

次に、層間絶縁膜５４、５８等を焼成することにより、層間絶縁膜５４、５８等を硬化（キュア）させる。層間絶縁膜５４、５８等を硬化させる際の条件は、例えば以下の通りとする。キュア炉内に導入するガスとしては、例えば窒素ガスを用いる。窒素ガスの流量は、例えば１０リットル／分とする。キュア炉内の温度は、４００℃とする。焼成時間は、３０分とする。こうして、層間絶縁膜５４、５８等が硬化する。

【００９６】

次に、全面に、例えばスピンコート法により、フォトレジスト膜６２を形成する。

【００９７】

次に、図６に示すように、フォトリソグラフィ技術を用い、フォトレジスト膜６２に開口部６４を形成する。開口部６４は、配線５０に達するコンタクトホール６６を形成するためのものである。

【００９８】

次に、フォトレジスト膜６２をマスクとして、緻密層６０、層間絶縁膜５８、緻密層５６、層間絶縁膜５４及び絶縁膜５２をエッチングする。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いてエッチングを行う。エッチングガスの組成比やエッチングの際の圧力等を適宜変化させることにより、緻密層６０、層間絶縁膜５８、緻密層５６、層間絶縁膜５４及び絶縁膜５２をエッチングすることが可能である。フォトレジスト膜６２に対する層間絶縁膜５４、５８等の選択比が十分に高くない場合には、層間絶縁膜５４、５８等をエッチングする際にフォトレジスト膜６２が徐々にエッチングされ、緻密層６０の表面が露出してしまう場合もある。多孔質の層間絶縁膜５８を緻密化処理することにより形成される緻密層は、多孔質の層間絶縁膜５８よりエッチング速度が遅いため、フォトレジスト膜６２がエッチングにより殆ど除去されてしまった場合でも、ある程度は残ることとなる。このため、本実施形態によれば、多孔質の層間絶縁膜５８の上層部に形成された緻密層６０は、多孔質の層間絶縁膜５８を保護する保護膜（ハードマスク）として機能することができる。しかも、多孔質の層間絶縁膜５４、５８を緻密化処理することにより形成される緻密層５６、６０は、極めて薄く形成した場合であっても、エッチングストッパ膜や保護膜として十分に機能し得る。従って、本発明によれば、配線間の寄生容量を十分に低減することが可能となる。こうして、配線５０に達するコンタクトホール６６が形成される。この後、フォトレジスト膜６２を剥離する。

【００９９】

次に、全面に、例えばスピンコート法により、フォトレジスト膜６８を形成する。

【０１００】

次に、図７に示すように、フォトリソグラフィ技術を用い、フォトレジスト膜６８に開口部７０を形成する。この開口部７０は、後述する第２層目の配線（第２金属配線層）７６ａを形成するためのものである。

【０１０１】

次に、フォトレジスト膜６８をマスクとし、緻密層５６をエッチングストッパとして、緻密層６０及び層間絶縁膜５８をエッチングする。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いてエッチングを行う。多孔質の層間絶縁膜５４の表層部を緻密化処理することにより形成した緻密層５６は、多孔質の層間絶縁膜５８と比較してエッチング速度が遅いため、緻密層５６はエッチングストッパとして機能する。緻密層５６に対する層間絶縁膜５８のエッチング選択比は、２以上とすることが好ましい。エッチング選択比があまりに低いと、緻密層５６がかなりエッチングされてしまい、溝の底面が非常に粗くなってしまうためである。溝の底面の状態が非常に粗いと、溝の底面上に良質なバリア膜を形成することができない。このため、溝内に埋め込まれる配線材料が、バリア膜を介して外部に拡散してしまうこととなる。配線材料がバリア膜を介して層間絶縁膜５８中に拡散してしまうと、配線７６ａの断線等が生じてしまうこととなる。

【０１０２】

フォトレジスト膜６８に対する層間絶縁膜５８等の選択比が十分に高くない場合には、層間絶縁膜５８等をエッチングする際にフォトレジスト膜６８が徐々にエッチングされ、緻密層６０の表面が露出してしまう場合もある。多孔質の層間絶縁膜５８の表層部を緻密化処理することにより形成される緻密層は、上述したように多孔質の層間絶縁膜５８よりエッチング速度が遅いため、フォトレジスト膜６２がエッチングにより殆ど除去されてしまった場合でも、ある程度は残ることとなる。このため、本実施形態によれば、多孔質の層間絶縁膜５８の上層部に形成された緻密層６０は、多孔質の層間絶縁膜５８を保護する保護膜（ハードマスク）として機能し得る。こうして、層間絶縁膜５８に、配線７６ａを埋め込むための溝７２が形成される。溝７２は、コンタクトホール６６と繋がった状態となる。

【０１０３】

次に、全面に、例えばスパッタ法により、膜厚１０ｎｍのＴａＮより成るバリア膜（図示せず）を形成する。バリア膜は、後述する配線７６ａ及び導体プラグ７６ｂ中のＣｕが拡散するのを防止するためのものである。次に、全面に、例えばスパッタ法により、膜厚１０ｎｍのＣｕより成るシード膜（図示せず）を形成する。シード膜は、電気めっき法によりＣｕより成る配線７６ａ及び導体プラグ７６ｂを形成する際に、電極として機能するものである。こうして、バリア膜とシード膜とから成る積層膜７４が形成される。

【０１０４】

次に、例えば電気めっき法により、膜厚１４００ｎｍのＣｕ膜７６を形成する。

【０１０５】

次に、ＣＭＰ法により、絶縁膜６０の表面が露出するまで、Ｃｕ膜７６及び積層膜７４を研磨する。こうして、コンタクトホール６６内にＣｕより成る導体プラグ７６ｂが埋め込まれるとともに、溝７２内にＣｕより成る配線７６ａが埋め込まれる。導体プラグ７６ｂと配線７６ａとは一体に形成される（図８（ａ）参照）。このように導体プラグ７６ｂと配線７６ａとを一括して形成する製造プロセスは、デュアルダマシン法と称される。多孔質の層間絶縁膜５８の表層部を緻密化処理することにより形成された緻密層６０は、密度が比較的高いため、ＣＭＰ法によりＣｕ膜７６を研磨する際に多孔質の層間絶縁膜５８に水分等が達するのを防止する保護膜（バリア膜）としても機能し得る。

【０１０６】

次に、図８（ｂ）に示すように、全面に、例えばプラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜７８を形成する。絶縁膜７８の形成方法は、例えば

、上述した絶縁膜７８の形成方法と同様とする。絶縁膜７８は、水分の拡散を防止するバリア膜として機能するものである。

【０１０７】

この後、上記と同様の工程を適宜繰り返すことにより、図示しない第３層目の配線（第３金属配線層）が形成される。

【０１０８】

こうして本実施形態による半導体装置が製造される。

【０１０９】

このように、本実施形態によれば、エッチングストッパ膜や保護膜として十分に機能しうる良質な緻密層を、多孔質の層間絶縁膜の表層部に極めて薄く形成することができるため、配線間の寄生容量を十分に低減することが可能となる。

【０１１０】

［第２実施形態］

本発明の第２実施形態による半導体装置の製造方法を図９乃至図１２を用いて説明する。図９乃至図１２は、本実施形態による半導体装置の製造方法を示す工程断面図である。図１乃至図８に示す第１実施形態による半導体装置の製造方法と同一の構成要素には、同一の符号を付して説明を省略または簡潔にする。

【０１１１】

本実施形態による半導体装置の製造方法は、エッチングストッパ膜として機能しうる緻密層５６については、多孔質の層間絶縁膜５４の表層部を緻密化処理することにより形成し、多孔質の層間絶縁膜５８を保護する保護膜８０については、気相成長法又は塗布法等により形成することに主な特徴がある。

【０１１２】

まず、多孔質の層間絶縁膜５４の表層部に緻密層５６を形成する工程までは、図１（ａ）乃至図４を用いて上述した半導体装置の製造方法と同様であるので説明を省略する。即ち、エッチングストッパ膜として機能する緻密層は、多孔質の層間絶縁膜５４の表層部を緻密化処理することにより形成する。

【０１１３】

次に、図９に示すように、第１実施形態による半導体装置の製造方法と同様にして、多孔質の層間絶縁膜５８を形成する。

【０１１４】

次に、多孔質の層間絶縁膜５８上に、気相成長法、より具体的にはプラズマＣＶＤ法により、緻密性の高い絶縁膜８０を形成する。絶縁膜８０としては、例えばＳｉＣ：Ｏ：Ｈ膜を形成する。絶縁膜８０の膜厚は、例えば３０ｎｍとする。ＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜８０は、例えば以下のようにして形成する。

【０１１５】

まず、プラズマＣＶＤ装置のチャンバ内に半導体基板１０を導入する。プラズマＣＶＤ装置としては、例えば平行平板型のプラズマＣＶＤ装置を用いる。

【０１１６】

次に、基板温度を例えば４００℃に設定する。

【０１１７】

次に、SiC_4H_{12}を気化装置により気化し、反応性ガスを生成する。そして、キャリアガスを用いて、反応性ガスをチャンバ内に導入する。この際、平板電極間に高周波電力を印加すると、反応性ガスのプラズマが発生する。この際、堆積レートを比較的遅く設定すれば、緻密性の高い絶縁膜８０を形成することができる。具体的には、例えば、以下のように成膜条件を設定すれば、緻密性の高い絶縁膜８０を形成することが可能である。反応性ガスの供給量は、例えば１ｍｇ／ｍｉｎとする。キャリアガスとしては、例えばCO_2を用いる。キャリアガスの流量は、例えば１００ｓｃｃｍとする。平板電極間に印加する高周波電力は、例えば、１３．５６ＭＨｚ（２００Ｗ）及び１００ｋＨｚ（２００Ｗ）とする。平板電極間に高周波電力を印加してプラズマを発生させる時間は、例えば５秒

間とする。

【０１１８】

こうして、ＳｉＣ：Ｏ：Ｈ膜より成る緻密性の高い絶縁膜８０が、気相成長法により形成される。

【０１１９】

緻密性の高い絶縁膜８０の厚さは、３０ｎｍ程度とすることが好ましい。絶縁膜８０の厚さがあまりに薄すぎると、保護膜として十分に機能し得ないためである。また、絶縁膜８０の厚さがあまりに厚すぎると、配線間の寄生容量がかなり大きくなってしまうためである。従って、絶縁膜８０の厚さは、３０ｎｍ程度とすることが好ましい。

【０１２０】

また、緻密性の高い絶縁膜８０の密度は、１．５～３．５ｇ／ｃｍ^{3}とすることが好ましい。絶縁膜８０の密度が１．５ｇ／ｃｍ^{3}より小さい場合には、絶縁膜８０が保護膜として十分に機能し得ないためである。また、絶縁膜８０が３．５ｇ／ｃｍ^{3}より大きい場合には、配線間の容量がかなり大きくなってしまうためである。従って、絶縁膜８０の密度は、１．５～３．５ｇ／ｃｍ^{3}とすることが好ましい。

【０１２１】

なお、緻密性の高い絶縁膜８０の材料や成膜方法は上記に限定されるものではない。

【０１２２】

例えば、以下に示すように、気密性の高いシリコン酸化膜より成る絶縁膜８０を、気相成長法により形成してもよい。

【０１２３】

まず、プラズマＣＶＤ装置のチャンバ内に半導体基板１０を載置する。プラズマＣＶＤ装置としては、例えば平行平板型のプラズマＣＶＤ装置を用いる。

【０１２４】

次に、基板温度を、例えば４００℃に設定する。

【０１２５】

次に、トリメチルシランを気化装置により気化し、反応性ガスを生成する。そして、不活性ガスをキャリアとして、反応性ガスをチャンバ内に導入する。この際、平板電極間に高周波電力を印加すると、反応性ガスのプラズマが発生する。この際、堆積レートを比較的遅く設定すれば、緻密性の高い絶縁膜８０を形成することが可能となる。具体的には、例えば、以下のように成膜条件を設定すれば、緻密性の高い絶縁膜８０を形成することが可能である。反応性ガスの供給量は、例えば１ｍｇ／ｍｉｎとする。キャリアガスとしては、例えばCO_2を用いる。キャリアガスの流量は、例えば１００ｓｃｃｍとする。平板電極間に印加する高周波電力は、例えば、１３．５６ＭＨｚ（２００Ｗ）及び１００ｋＨｚ（２００Ｗ）とする。平板電極間に高周波電力を印加してプラズマを発生させる時間は、例えば５秒間とする。

【０１２６】

このような条件でシリコン酸化膜より成る絶縁膜８０を形成すると、絶縁膜４０の密度は例えば２ｇ／ｃｍ^{3}程度となる。なお、ここでは、絶縁膜８０の膜厚を例えば３０ｎｍとする。こうして、緻密性の高い絶縁膜８０が、多孔質の層間絶縁膜５８上に形成される。

【０１２７】

また、以下に示すように、カーボンがドープされたシリコン酸化膜より成る緻密性の高い絶縁膜（Carbon Doped SiO_2膜）８０を、気相成長法により形成してもよい。

【０１２８】

まず、プラズマＣＶＤ装置のチャンバ内に半導体基板１０を載置する。プラズマＣＶＤ装置としては、例えば平行平板型のプラズマＣＶＤ装置を用いる。

【０１２９】

次に、基板温度を例えば４００℃に設定する。

【０１３０】

次に、ヘキサメチルジシロキサンを気化装置により気化し、反応性ガスを生成する。そして、不活性ガスをキャリアとして、反応性ガスをチャンバ内に導入する。この際、平板電極間に高周波電力を印加すると、反応性ガスのプラズマが発生する。この際、堆積レートを比較的遅く設定すれば、緻密性の高い絶縁膜８０を形成することができる。具体的には、例えば、以下のように成膜条件を設定すれば、緻密性の高い絶縁膜８０を形成することが可能である。反応性ガスの供給量は、例えば１ｍｇ／ｍｉｎとする。キャリアガスの流量は、例えば５００ｓｃｃｍとする。平板電極間に印加する高周波電力は、例えば、１３．５６ＭＨｚ（２００Ｗ）及び１００ｋＨｚ（２００Ｗ）とする。平板電極間に高周波電力を印加してプラズマを発生させる時間は、例えば５秒間とする。

【０１３１】

このように、カーボンがドープされたシリコン酸化膜より成る緻密性の高い絶縁膜（Carbon Doped SiO_2膜）８０を、気相成長法により形成してもよい。

【０１３２】

また、以下に示すように、水素化ＳｉＣ膜（ＳｉＣ：Ｈ膜）より成る緻密性の高い絶縁膜８０を、気相成長法により形成してもよい。ＳｉＣ：Ｈ膜とは、上述したように、ＳｉＣ膜中にＨ（水素）を存在させて成る膜である。

【０１３３】

まず、プラズマＣＶＤ装置のチャンバ内に半導体基板１０を載置する。プラズマＣＶＤ装置としては、例えば平行平板型のプラズマＣＶＤ装置を用いる。

【０１３４】

次に、基板温度を例えば４００℃に設定する。

【０１３５】

次に、トリメチルシランを気化装置により気化し、反応性ガスを生成する。そして、キャリアガスを用いて、反応性ガスをチャンバ内に導入する。この際、平板電極間に高周波電力を印加すると、反応性ガスのプラズマが発生する。この際、堆積レートを比較的遅く設定すれば、緻密性の高い絶縁膜８０を形成することができる。具体的には、例えば、以下のように成膜条件を設定すれば、緻密性の高い絶縁膜８０を形成することが可能である。反応性ガスの供給量は、例えば１ｍｇ／ｍｉｎとする。キャリアガスとしては、例えば窒素を用いる。キャリアガスの流量は、例えば１０００ｓｃｃｍとする。平板電極間に印加する高周波電力は、例えば、１３．５６ＭＨｚ（２００Ｗ）及び１００ｋＨｚ（２００Ｗ）とする。平板電極間に高周波電力を印加してプラズマを発生させる時間は、例えば５秒間とする。

【０１３６】

このように、ＳｉＣ：Ｈ膜より成る緻密性の高い絶縁膜８０を、気相成長法により形成してもよい。

【０１３７】

また、以下に示すように、窒化ＳｉＣ膜（ＳｉＣ：Ｎ膜）より成る緻密性の高い絶縁膜８０を、気相成長法により形成してもよい。ＳｉＣ：Ｎ膜とは、上述したように、ＳｉＣ膜中にＮ（窒素）を存在させて成る膜である。

【０１３８】

まず、プラズマＣＶＤ装置のチャンバ内に半導体基板１０を載置する。プラズマＣＶＤ装置としては、例えば平行平板型のプラズマＣＶＤ装置を用いる。

【０１３９】

次に、基板温度を例えば４００℃に設定する。

【０１４０】

次に、トリメチルシランを気化装置により気化し、反応性ガスを生成する。そして、キャリアガスを用いて、反応性ガスをチャンバ内に導入する。この際、平板電極間に高周波電力を印加すると、反応性ガスのプラズマが発生する。この際、堆積レートを比較的遅く設定すれば、緻密性の高い絶縁膜８０を形成することができる。具体的には、例えば、以下のように成膜条件を設定すれば、緻密性の高い絶縁膜８０を形成することが可能である

。反応性ガスの供給量は、例えば１ｍｇ／ｍｉｎとする。キャリアガスとしては、例えばアンモニアを用いる。平板電極間に印加する高周波電力は、例えば、１３．５６ＭＨｚ（２００Ｗ）及び１００ｋＨｚ（２００Ｗ）とする。平板電極間に高周波電力を印加してプラズマを発生させる時間は、例えば５秒間とする。

【０１４１】

このように、ＳｉＣ：Ｎ膜より成る緻密性の高い絶縁膜８０を、気相成長法により形成してもよい。

【０１４２】

また、以下に示すように、有機ＳＯＧ膜を塗布することにより、緻密性の高い絶縁膜８０を形成してもよい。

【０１４３】

まず、有機ＳＯＧ膜を形成するための絶縁膜材料を用意する。このような絶縁膜材料としては、例えば、テトラエトキシシランとメチルトリエトキシシランとを原料として用い、加水分解反応及び縮合反応を起こさせて成るポリマを用いる。

【０１４４】

次に、全面に、スピンコート法により、絶縁膜材料を塗布する。塗布条件は、例えば３０００回転／分、３０秒とする。これにより、多孔質の層間絶縁膜５８上に絶縁膜８０が形成される。

【０１４５】

次に、熱処理（ソフトベーク）を行う。熱処理を行う際には、例えばホットプレートを用いる。熱処理温度は、例えば２００℃とする。熱処理時間は、例えば１５０秒とする。

【０１４６】

このように、有機ＳＯＧ膜を塗布することにより、絶縁膜８０を形成してもよい。

【０１４７】

また、以下に示すように、無機ＳＯＧ膜を塗布することにより、緻密性の高い絶縁膜８０を形成してもよい。

【０１４８】

まず、無機ＳＯＧ膜を形成するための絶縁膜材料を用意する。このような絶縁膜材料としては、例えば、テトラエトキシシランを原料として用い、加水分解反応及び縮合反応を起こさせて成るポリマを用いる。

【０１４９】

次に、全面に、スピンコート法により、絶縁膜材料を塗布する。塗布条件は、例えば３０００回転／分、３０秒とする。これにより、多孔質の層間絶縁膜５８上に絶縁膜８０が形成される。

【０１５０】

次に、熱処理（ソフトベーク）を行う。熱処理を行う際には、例えばホットプレートを用いる。熱処理温度は、例えば２００℃とする。熱処理時間は、例えば１５０秒とする。

【０１５１】

このように、無機ＳＯＧ膜を塗布することにより、緻密性の高い絶縁膜８０を形成してもよい。

【０１５２】

この後の半導体装置の製造方法は、図６乃至図８（ｂ）を用いて上述した半導体装置の製造方法と同様であるので、説明を省略する（図１０乃至図１２（ｂ）参照）。

【０１５３】

このように、エッチングストッパ膜として機能しうる緻密層５６については、多孔質の層間絶縁膜５４の表層部を緻密化処理することにより形成し、多孔質の層間絶縁膜５８を保護する保護膜８０については、気相成長法や塗布法等により形成してもよい。

【０１５４】

［第３実施形態］

本発明の第３実施形態による半導体装置の製造方法を図１３乃至図１６を用いて説明す

る。図１３乃至図１６は、本実施形態による半導体装置の製造方法を示す工程断面図である。図１乃至図１２に示す第１又は第２実施形態による半導体装置の製造方法と同一の構成要素には、同一の符号を付して説明を省略または簡潔にする。

【０１５５】

本実施形態による半導体装置の製造方法は、エッチングストッパ膜として機能しうる絶縁膜８２については、気相成長法又は塗布法等により形成し、保護膜として機能しうる緻密層６０については、多孔質の層間絶縁膜５８の表層部を緻密化処理することにより形成することに主な特徴がある。

【０１５６】

まず、絶縁膜５２を形成する工程までは、図１（ａ）乃至図３（ｂ）を用いて上述した半導体装置の製造方法と同様であるので説明を省略する。

【０１５７】

次に、図１３（ａ）に示すように、第１実施形態による半導体装置の製造方法と同様にして、多孔質の層間絶縁膜５４を形成する。

【０１５８】

次に、多孔質の層間絶縁膜５４上に、気相成長法又は塗布法等により、緻密性の高い絶縁膜８２を形成する。緻密性の高い絶縁膜８２の形成方法は、例えば、上述した緻密性の高い絶縁膜８０の形成方法と同様とする。ここでは、絶縁膜８２として、例えばＳｉＣ：Ｏ：Ｈ膜を形成する。絶縁膜８２の膜厚は、例えば３０ｎｍとする。

【０１５９】

この後の半導体装置の製造方法は、図６乃至図８（ｂ）を用いて上述した半導体装置の製造方法と同様であるので、説明を省略する（図１４乃至図１６（ｂ）参照）。

【０１６０】

このように、エッチングストッパ膜として機能しうる絶縁膜８２については、気相成長法又は塗布法等により形成し、保護膜として機能しうる緻密層６０については、多孔質の層間絶縁膜５８の表層部を緻密化処理することにより形成してもよい。

【０１６１】

［第４実施形態］

本発明の第４実施形態による半導体装置の製造方法を図１７乃至図２０を用いて説明する。図１７乃至図２０は、本実施形態による半導体装置の製造方法を示す工程断面図である。図１乃至図１６に示す第１乃至第３実施形態による半導体装置の製造方法と同一の構成要素には、同一の符号を付して説明を省略または簡潔にする。

【０１６２】

本実施形態による半導体装置の製造方法は、多孔質の層間絶縁膜５４の表層部に緻密層５６を形成し、多孔質の層間絶縁膜５８の表層部に緻密層６０を形成した後に、気相成長法又は塗布法により絶縁膜８４を更に形成し、この後、コンタクトホール６６や溝７２等を形成することに主な特徴がある。

【０１６３】

まず、多孔質の層間絶縁膜５８の表層部に緻密層６０を形成する工程までは、図１（ａ）乃至図５を用いて上述した半導体装置の製造方法と同様であるので説明を省略する（図１７（ａ）参照）。

【０１６４】

次に、図１７（ｂ）に示すように、多孔質の層間絶縁膜６０上に、気相成長法又は塗布法等により、緻密性の高い絶縁膜８４を形成する。緻密性の高い絶縁膜８４の形成方法は、例えば、上述した緻密性の高い絶縁膜８０の形成方法と同様とする。ここでは、絶縁膜８４として、例えばＳｉＣ：Ｏ：Ｈ膜を形成する。絶縁膜８４の膜厚は、例えば３０ｎｍとする。

【０１６５】

こうして、緻密性の高い絶縁膜８４が、気相成長法又は塗布法等により形成される。

【０１６６】

次に、全面に、例えばスピンコート法により、フォトレジスト膜６２を形成する。

【０１６７】

次に、フォトリソグラフィ技術を用い、フォトレジスト膜６２に開口部６４を形成する（図１８参照）。開口部６４は、配線５０に達するコンタクトホール６６を形成するためのものである。

【０１６８】

次に、フォトレジスト膜６２をマスクとして、絶縁膜８４、緻密層６０、層間絶縁膜５８、緻密層５６、層間絶縁膜５４及び絶縁膜５２をエッチングする。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いてエッチングを行う。エッチングガスの組成比やエッチングの際の圧力等を適宜変化させることにより、絶縁膜８４、緻密層６０、層間絶縁膜５８、緻密層５６、層間絶縁膜５４及び絶縁膜５２をエッチングすることが可能である。フォトレジスト膜６２に対する層間絶縁膜５４、５８等の選択比が十分に高くない場合には、層間絶縁膜５４、５８等をエッチングする際にフォトレジスト膜６２が徐々にエッチングされ、絶縁膜８４の表面が露出してしまう場合もある。緻密性の高い絶縁膜８４は、多孔質の層間絶縁膜５４、５８よりエッチング速度が遅いため、フォトレジスト膜６２がエッチングにより殆ど除去されてしまった場合でも、ある程度は残ることとなる。このため、絶縁膜８４は、コンタクトホール６６を形成する際における保護膜（ハードマスク）として機能する。こうして、配線５０に達するコンタクトホール６６が形成される。この後、フォトレジスト膜６２を剥離する。

【０１６９】

次に、全面に、例えばスピンコート法により、フォトレジスト膜６８を形成する。

【０１７０】

次に、フォトリソグラフィ技術を用い、フォトレジスト膜６８に開口部７０を形成する（図１９参照）。この開口部７０は、第２層目の配線（第２金属配線層）７６ａを形成するためのものである。

【０１７１】

次に、フォトレジスト膜６８をマスクとし、緻密層５６をエッチングストッパとして、緻密層６０及び層間絶縁膜５８をエッチングする。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いてエッチングを行う。コンタクトホール６６を形成する工程（図１８参照）において、フォトレジスト膜６２に対する層間絶縁膜５４、５８等の選択比が十分に高くない場合には、層間絶縁膜５４、５８等をエッチングする際にフォトレジスト膜６２が徐々にエッチングされ、絶縁膜８４までもが殆どエッチングされてしまう場合がある。そして、フォトレジスト膜６８に対する層間絶縁膜５８等の選択比が十分に高くない場合には、層間絶縁膜５８等をエッチングする際にフォトレジスト膜６８が徐々にエッチングされ、緻密層６０の表面が露出してしまう場合もある。多孔質の層間絶縁膜５８を緻密化処理することにより形成される緻密層は、上述したように、多孔質の層間絶縁膜５８よりエッチング速度が遅いため、フォトレジスト膜６２がエッチングにより殆ど除去されてしまった場合でも、ある程度は残ることとなる。このため、本実施形態によれば、多孔質の層間絶縁膜５８の上層部に形成された緻密層６０は、多孔質の層間絶縁膜５８を保護する保護膜（ハードマスク）として機能することができる。こうして、層間絶縁膜５８に、配線７６ａを埋め込むための溝７２が形成される。溝７２は、コンタクトホール６６と繋がった状態となる。

【０１７２】

この後の半導体装置の製造方法は、図８（ａ）及び図８（ｂ）を用いて上述して半導体装置の製造方法と同様であるので、説明を省略する（図２０（ａ）及び図２０（ｂ）参照）。

【０１７３】

こうして本実施形態による半導体装置が製造される。

【０１７４】

このように、多孔質の層間絶縁膜５４の表層部に緻密層５６を形成し、多孔質の層間絶

縁膜５８の表層部に緻密層６０を形成した後に、気相成長法により絶縁膜８４を更に形成し、この後、コンタクトホール６６や溝７２等を形成してもよい。本実施形態によれば、コンタクトホール６６を形成する工程においては絶縁膜８４がハードマスクとして機能し、溝７２を形成する工程においては緻密層６０がハードマスクとして機能する。このため、本実施形態によれば、配線７６ａ等を埋め込むための溝７２等を確実に形成することができる。従って、本実施形態によれば、半導体装置を製造する際における歩留りを向上することができる。

【０１７５】

［第５実施形態］

本発明の第５実施形態による半導体装置の製造方法を図２１乃至図２５を用いて説明する。図２１乃至図２５は、本実施形態による半導体装置の製造方法を示す工程断面図である。図１乃至図２０に示す第１乃至第４実施形態による半導体装置の製造方法と同一の構成要素には、同一の符号を付して説明を省略または簡潔にする。

【０１７６】

本実施形態による半導体装置の製造方法は、多孔質の層間絶縁膜５４上に形成するエッチングストッパ膜として、気相成長法又は塗布法等により形成した絶縁膜８２を用い、多孔質の層間絶縁膜５８の表層部に緻密層６０を形成した後に、気相成長法又は塗布法により絶縁膜８４を更に形成し、この後、コンタクトホール６６や溝７２等を形成することに主な特徴がある。

【０１７７】

まず、絶縁膜５２を形成するまでの工程は、図１（ａ）乃至図３（ｂ）を用いて上述した半導体装置の製造方法と同様であるので、説明を省略する。

【０１７８】

次に、第１実施形態による半導体装置の製造方法と同様にして、多孔質の層間絶縁膜５４を形成する。

【０１７９】

次に、多孔質の層間絶縁膜５４上に、気相成長法又は塗布法等により、緻密性の高い絶縁膜８２を形成する。緻密性の高い絶縁膜８２の形成方法は、例えば、上述した緻密性の高い絶縁膜８０の形成方法と同様とする。ここでは、絶縁膜８２として、例えばＳｉＣ：Ｏ：Ｈ膜を形成する。絶縁膜８２の膜厚は、例えば３０ｎｍとする。

【０１８０】

この後の半導体装置の製造方法は、図１７（ａ）乃至図２０（ｂ）を用いて上述した半導体装置の製造方法と同様であるので、説明を省略する（図２２（ａ）乃至図２５（ｂ）参照）。

【０１８１】

このように、多孔質の層間絶縁膜５４上に形成するエッチングストッパ膜として、気相成長法又は塗布法等により形成した絶縁膜８２を用い、多孔質の層間絶縁膜５８の表層部に緻密層６０を形成した後に、気相成長法又は塗布法により絶縁膜８４を更に形成し、この後、コンタクトホール６６や溝７２等を形成してもよい。

【０１８２】

［変形実施形態］

本発明は上記実施形態に限らず種々の変形が可能である。

【０１８３】

例えば、多孔質の層間絶縁膜の形成方法は、上記に限定されるものではない。他のあらゆる形成方法により、多孔質の層間絶縁膜を形成してもよい。また、多孔質の絶縁膜の材料も上記に限定されるものではない。

【０１８４】

また、緻密層の形成方法は、上記に限定されるものではない。他のあらゆる形成方法により、緻密層を形成してもよい。また、緻密性の材料も上記に限定されるものではない。

【０１８５】

また、緻密性の高い絶縁膜の形成方法は、上記に限定されるものではない。他のあらゆる形成方法により、緻密性の高い絶縁膜を形成してもよい。また、緻密性の高い絶縁膜の材料も上記に限定されるものではない。

【実施例】

【０１８６】

［実施例１］

図２６は、実施例１による半導体装置の製造方法を示す工程断面図である。

【０１８７】

まず、以下のようにして、絶縁膜材料を作製した。即ち、テトラエトキシシラン２０．８ｇ（０．１ｍｏｌ）、メチルトリエトキシシラン１７．８ｇ（０．１ｍｏｌ）、グリシドキシプロピルトリメトキシシラン２３．６ｇ（０．１ｍｏｌ）、及び、メチルイソブチルケトン３９．６ｇを、２００ｍｌの反応容器内に入れ、１％のテトラブチルアンモニウムハイドロキサイド水溶液１６．２ｇを１０分間で滴下した。滴下終了後、熟成反応を２時間行った。次に、硫酸マグネシウム５ｇを添加し、過剰の水分を除去した。次に、ロータリーエバポレータを用い、熟成反応の際に生成されたエタノールを、反応溶液が５０ｍｌになるまで除去した。こうして得られた反応溶液に、メチルイソブチルケトンを２０ｍｌ添加し、絶縁膜材料（多孔質シリカ前駆体）を作製した。

【０１８８】

次に、スピンコート法により、シリコンウェハ（半導体基板）１０上に絶縁膜材料を塗布した。塗布条件は３０００回転／分、３０秒とした。

【０１８９】

次に、ホットプレートを用い、２００℃の熱処理（ソフトベーク）を行うことにより、多孔質の層間絶縁膜５４を形成した（図２６（ａ）参照）。

【０１９０】

次に、図２６（ｂ）に示すように、エキシマランプを用い、多孔質の層間絶縁膜５４に紫外線を照射した。エキシマランプの波長は、例えば１７２ｎｍとした。紫外線の照射は、大気中で行った。紫外線を照射する際における圧力は、常圧とした。紫外線を照射する時間は、６０秒とした。このような条件でオゾンを用いた緻密化処理を行ったところ、多孔質の層間絶縁膜５４の表層部に緻密層５６が形成された。こうして形成された緻密層５６等に対して、分光エリプソ法による測定を行った。その結果、緻密層５６の膜厚は１０ｎｍであった。緻密層５６の屈折率は１．４４であった。多孔質の層間絶縁膜５４の膜厚は、１６０ｎｍであった。多孔質の層間絶縁膜５４の屈折率は１．２９であった。また、Ｘ線回折装置を用いて密度を測定したところ、緻密層５６の密度は２．１ｇ／ｃｍ^{3}であった。多孔質の層間絶縁膜５４の密度は、１．０５ｇ／ｃｍ^{3}であった。

【０１９１】

次に、スピンコート法により、緻密層５６上に絶縁膜材料を塗布した。塗布条件は３０００回転／分、３０秒とした。

【０１９２】

次に、ホットプレートを用い、２００℃の熱処理（ソフトベーク）を行うことにより、多孔質の層間絶縁膜５８を形成した（図２６（ｃ）参照）。

【０１９３】

次に、層間絶縁膜５４、５８等を焼成することにより、層間絶縁膜５４、５８等を硬化（キュア）させた。キュア炉内に導入するガスとしては、窒素ガスを用いた。窒素ガスの流量は、例えば１０リットル／分とした。キュア炉内の温度は、４００℃とした。焼成時間は、３０分とした。層間絶縁膜５４、緻密層５６及び層間絶縁膜５８より成る積層体について、比誘電率を測定したところ、２．３であった。

【０１９４】

次に、全面に、スピンコート法により、フォトレジスト膜（図示せず）を形成した。次に、フォトリソグラフィ技術を用い、開口部（図示せず）をフォトレジスト膜に形成した。次に、フォトレジスト膜をマスクとし、緻密層５６をエッチングストッパとして、多孔

質の層間絶縁膜５８をエッチングした。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いた。こうして、絶縁膜５８に、配線（図示せず）を埋め込むための溝７２を形成した（図２６（ｄ）参照）。原子間力顕微鏡（ＡＦＭ）を用いて溝７２の底面の粗さを測定したところ、３ｎｍと比較的小さかった。

【０１９５】

［実施例２］

図２７及び図２８は、実施例２による半導体装置の製造方法を示す工程断面図である。

【０１９６】

まず、実施例１と同様にして、シリコンウェハ１０上に絶縁膜材料を塗布した。

【０１９７】

次に、実施例１と同様にして、熱処理（ソフトベーク）を行うことにより、多孔質の層間絶縁膜５４を形成した（図２７（ａ）参照）。

【０１９８】

次に、実施例１と同様にして、紫外線を照射し、オゾンを用いて緻密化処理を行うことにより、多孔質の層間絶縁膜５４の表層部に緻密層５６を形成した（図２７（ｂ）参照）。

【０１９９】

次に、実施例１と同様にして、スピンコート法により、緻密層５６上に絶縁膜材料を塗布した。

【０２００】

次に、実施例１と同様にして、２００℃の熱処理（ソフトベーク）を行うことにより、多孔質の層間絶縁膜５８を形成した（図２７（ｃ）参照）。

【０２０１】

次に、図２７（ｄ）に示すように、エキシマランプを用い、多孔質の層間絶縁膜５８に紫外線を照射した。エキシマランプの波長は、例えば１７２ｎｍとした。紫外線の照射は、大気中で行った。紫外線を照射する際における圧力は、常圧とした。紫外線を照射する時間は、６０秒とした。このような条件でオゾンを用いた緻密化処理を行ったところ、多孔質の層間絶縁膜５８の表層部に緻密層６０が形成された。

【０２０２】

次に、層間絶縁膜５４、５８等を焼成することにより、層間絶縁膜５４、５８等を硬化（キュア）させた。キュア炉内に導入するガスとしては、窒素ガスを用いた。窒素ガスの流量は、例えば１０リットル／分とした。キュア炉内の温度は、４００℃とした。焼成時間は、３０分とした。層間絶縁膜５４、緻密層５６及び層間絶縁膜５８より成る積層体について、比誘電率を測定したところ、２．３５であった。

【０２０３】

次に、全面に、スピンコート法により、フォトレジスト膜（図示せず）を形成した。次に、フォトリソグラフィ技術を用い、開口部（図示せず）をフォトレジスト膜に形成した。次に、フォトレジスト膜をマスクとし、緻密層５６をエッチングストッパとして、緻密層６０及び多孔質の層間絶縁膜５８をエッチングした。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いた。こうして、絶縁膜５８に、配線（図示せず）を埋め込むための溝７２を形成した（図２８参照）。原子間力顕微鏡（ＡＦＭ）を用いて溝７２の底面の粗さを測定したところ、５ｎｍと比較的小さかった。

【０２０４】

［比較例１］

図２９は、比較例１による半導体装置の製造方法を示す工程断面図である。

【０２０５】

まず、実施例１と同様にして、シリコンウェハ１０上に絶縁膜材料を塗布した。

【０２０６】

次に、実施例１と同様にして、２００℃の熱処理（ソフトベーク）を行うことにより、多孔質の層間絶縁膜５４を形成した（図２９（ａ）参照）。こうして形成された多孔質の

層間絶縁膜５４に対して、分光エリプソ法による測定を行った。その結果、多孔質の層間絶縁膜５４の膜厚は、１６５ｎｍであった。多孔質の層間絶縁膜５４の屈折率は１．２９であった。

【０２０７】

次に、スピンコート法により、多孔質の層間絶縁膜５４上に絶縁膜材料を塗布した。塗布条件は３０００回転／分、３０秒とした。

【０２０８】

次に、ホットプレートを用い、２００℃の熱処理（ソフトベーク）を行うことにより、多孔質の層間絶縁膜５８を形成した（図２９（ｂ）参照）。

【０２０９】

次に、層間絶縁膜５４、５８を焼成することにより、層間絶縁膜５４、５８を硬化（キュア）させた。キュア炉内に導入するガスとしては、窒素ガスを用いた。窒素ガスの流量は、例えば１０リットル／分とした。キュア炉内の温度は、４００℃とした。焼成時間は、３０分とした。層間絶縁膜５４及び層間絶縁膜５８より成る積層体について、比誘電率を測定したところ、２．３であった。

【０２１０】

次に、全面に、スピンコート法により、フォトレジスト膜（図示せず）を形成した。次に、フォトリソグラフィ技術を用い、開口部（図示せず）をフォトレジスト膜に形成した。次に、フォトレジスト膜をマスクとして、エッチングストッパ膜を形成することなく、多孔質の層間絶縁膜５８をエッチングした。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いた。こうして、絶縁膜５８に、配線（図示せず）を埋め込むための溝７２を形成した（図２９（ｃ）参照）。原子間力顕微鏡（ＡＦＭ）を用いて溝７２の底面の粗さを測定したところ、１２ｎｍと非常に大きかった。このことから、エッチングストッパ膜を用いることなく、エッチング時間を制御することにより溝７２を形成した場合には、溝７２の底面が非常に粗くなってしまうことが分かる。

【０２１１】

［実施例３］

まず、半導体基板１０上に、ＬＯＣＯＳ法により素子分離膜１２を形成した。次に、素子領域１４上に、ゲート絶縁膜１６を介してゲート電極１８を形成した。次に、ゲート電極１８の側面に、サイドウォール絶縁膜２０を形成した。次に、サイドウォール絶縁膜２０及びゲート電極１８をマスクとして半導体基板１０内にドーパント不純物を導入することにより、ゲート電極１８の両側の半導体基板１０内にソース／ドレイン拡散層２２を形成した。こうして、ゲート電極１８とソース／ドレイン拡散層２２とを有するトランジスタ２４を形成した（図１参照）。

【０２１２】

次に、全面に、ＣＶＤ法により、層間絶縁膜２６を形成した。次に、層間絶縁膜２６上に、ストッパ膜２８を形成した。次に、フォトリソグラフィ技術を用い、ソース／ドレイン拡散層２２に達するコンタクトホール３０を形成した（図１（ｂ）参照）。

【０２１３】

次に、全面に、スパッタ法により、膜厚５０ｎｍのＴｉＮ膜より成る密着層３２を形成した。次に、全面に、ＣＶＤ法により、タングステン膜３４を形成した。次に、例えばＣＭＰ法により、ストッパ膜の表面が露出するまで、密着層３２及びタングステン膜３４を研磨した。こうして、コンタクトホール３０内に、タングステンより成る導体プラグ３４を埋め込んだ（図１（ｃ）参照）。

【０２１４】

次に、全面に、プラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜３６を形成した。次に、全面に、多孔質の層間絶縁膜３８を形成した。多孔質の層間絶縁膜３８の膜厚は、１６０ｎｍとした。次に、全面に、プラズマＣＶＤ法により、膜厚３０ｎｍのシリコン酸化膜より成る絶縁膜４０を形成した（図２（ａ）参照）。

【０２１５】

次に、全面に、スピンコート法により、フォトレジスト膜４２を形成した。次に、フォトリソグラフィ技術を用い、第１層目の配線５０を形成するための開口部４４をフォトレジスト膜に形成した。開口部４４は、配線幅が１００ｎｍ、配線間隔が１００ｎｍとなるように形成した（図２（ｂ）参照）。

【０２１６】

次に、フォトレジスト膜４２をマスクとして、絶縁膜４０、層間絶縁膜３８及び絶縁膜３６をエッチングした。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いた。こうして、絶縁膜４０、層間絶縁膜３８及び絶縁膜３６に、配線５０を埋め込むための溝４６を形成した（図３（ａ）参照）。この後、フォトレジスト膜４２を剥離した。

【０２１７】

次に、全面に、スパッタ法により、膜厚１０ｎｍのＴａＮより成るバリア膜を形成した。次に、全面に、スパッタ法により、膜厚１０ｎｍのＣｕより成るシード膜を形成した。こうして、バリア膜とシード膜とから成る積層膜４８を形成した。次に、電気めっき法により、膜厚６００ｎｍのＣｕ膜５０を形成した。次に、ＣＭＰ法により、絶縁膜４０の表面が露出するまで、Ｃｕ膜５０及び積層膜４８を研磨した。こうして、溝４６内にＣｕより成る配線５０を埋め込んだ。次に、全面に、プラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜５２を形成した（図３（ｂ）参照）。

【０２１８】

次に、実施例１と同様にして、多孔質の層間絶縁膜５４を形成した。層間絶縁膜５４の膜厚は、１８０ｎｍとした（図４（ａ）参照）。

【０２１９】

次に、実施例１と同様にして、紫外線を照射し、オゾンを用いて緻密化処理を行うことにより、層間絶縁膜５４の表層部に緻密層５６を形成した（図４（ｂ）参照）。

【０２２０】

次に、実施例１と同様にして、多孔質の層間絶縁膜５８を形成した。多孔質の層間絶縁膜５８の膜厚は、例えば１６０ｎｍとした。

【０２２１】

次に、実施例２と同様にして、紫外線を照射し、オゾンを用いて緻密化処理を行うことにより、層間絶縁膜５８の表層部に緻密層６０を形成した（図１７（ａ）参照）。

【０２２２】

次に、絶縁膜８６上に、プラズマＣＶＤ法により、ＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜８４を形成した（図１７（ｂ）参照）。絶縁膜８４の膜厚は、３０ｎｍとした。成膜室内に導入するガスとしては、SiC_4H_{12}ガスとCO_2ガスとを用いた。

【０２２３】

次に、実施例２と同様にして、層間絶縁膜５４、５８等を焼成することにより、層間絶縁膜５４、５８等を硬化（キュア）させた。

【０２２４】

次に、全面に、スピンコート法により、フォトレジスト膜６２を形成した。次に、フォトリソグラフィ技術を用い、コンタクトホール６６を形成するための開口部６４をフォトレジスト膜６２に形成した。次に、フォトレジスト膜６２をマスクとして、絶縁膜６０、層間絶縁膜５８、絶縁膜５６、層間絶縁膜５４及び絶縁膜５２をエッチングした。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いた。エッチングガスの組成比やエッチングの際の圧力等を適宜変化させることにより、絶縁膜６０、層間絶縁膜５８、絶縁膜５６、層間絶縁膜５４及び絶縁膜５２をエッチングした。こうして、配線５０に達するコンタクトホール６６を形成した（図１８参照）。この後、フォトレジスト膜を剥離した。

【０２２５】

次に、全面に、スピンコート法により、フォトレジスト膜６８を形成した。次に、フォトリソグラフィ技術を用い、第２層目の配線７６ａを形成するための開口部７０をフォト

レジスト膜６８に形成した。次に、フォトレジスト膜６８をマスクとし、緻密層５６をエッチングストッパとして、絶縁膜６０及び層間絶縁膜５８をエッチングした。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いた。こうして、絶縁膜６０、層間絶縁膜５８及び絶縁膜５６に、配線７６ａを埋め込むための溝７２を形成した（図１９参照）。

【０２２６】

次に、全面に、スパッタ法により、膜厚１０ｎｍのＴａＮより成るバリア膜を形成した。次に、全面に、スパッタ法により、膜厚１０ｎｍのＣｕより成るシード膜を形成した。こうして、バリア膜とシード膜とから成る積層膜７４を形成した。次に、電気めっき法により、膜厚１４００ｎｍのＣｕ膜７６を形成した。次に、ＣＭＰ法により、絶縁膜６０の表面が露出するまで、Ｃｕ膜７６及び積層膜７４を研磨した。こうして、コンタクトホール６６内にＣｕより成る導体プラグ７６ｂを埋め込むとともに、溝７２内にＣｕより成る配線７６ａを埋め込んだ（図２０（ａ）参照）。

【０２２７】

次に、全面に、プラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜７８を形成した（図２０（ｂ）参照）。この後、上記と同様の工程を適宜繰り返すことにより、第３層目の配線を形成した。

【０２２８】

このようにして形成される半導体装置について、１００万個の導体プラグが電気的に直列に接続されるように配線及び導体プラグを形成し、歩留りを測定したところ、歩留りは９０％であった。

【０２２９】

また、配線間の実効的な比誘電率を算出したところ、２．５であった。なお、実効的な比誘電率とは、配線の周囲に、多孔質の層間絶縁膜のみならず、他の絶縁膜も存在している状態において測定される比誘電率のことである。比誘電率の低い多孔質の層間絶縁膜のみならず、比誘電率が比較的高い絶縁膜も配線の周囲に存在している状態で測定されるため、実効的な比誘電率は、多孔質の層間絶縁膜の比誘電率より大きい値となる。

【０２３０】

また、２００℃で３０００時間放置した後に配線の抵抗を測定したところ、抵抗の上昇は確認されなかった。

【０２３１】

［実施例４］

まず、実施例３と同様にして、半導体基板１０上に、ＬＯＣＯＳ法により素子分離膜１２を形成した。次に、実施例３と同様に、素子領域１４上に、ゲート絶縁膜１６を介してゲート電極１８を形成した。次に、実施例３と同様に、ゲート電極１８の側面に、サイドウォール絶縁膜２０を形成した。次に、実施例３と同様に、サイドウォール絶縁膜２０及びゲート電極１８をマスクとして半導体基板１０内にドーパント不純物を導入することにより、ゲート電極１８の両側の半導体基板１０内にソース／ドレイン拡散層２２を形成した。こうして、ゲート電極１８とソース／ドレイン拡散層２２とを有するトランジスタ２４を形成した（図１参照）。

【０２３２】

次に、実施例３と同様に、全面に、ＣＶＤ法により、層間絶縁膜２６を形成した。次に、実施例３と同様に、層間絶縁膜２６上に、ストッパ膜２８を形成した。次に、実施例３と同様に、フォトリソグラフィ技術を用い、ソース／ドレイン拡散層２２に達するコンタクトホール３０を形成した（図１（ｂ）参照）。

【０２３３】

次に、実施例３と同様に、全面に、スパッタ法により、膜厚５０ｎｍのＴｉＮ膜より成る密着層３２を形成した。次に、実施例３と同様に、全面に、ＣＶＤ法により、タングステン膜３４を形成した。次に、実施例３と同様に、例えばＣＭＰ法により、ストッパ膜の表面が露出するまで、密着層３２及びタングステン膜３４を研磨した。こうして、コンタ

クトホール３０内に、タングステンより成る導体プラグ３４を埋め込んだ（図１（ｃ）参照）。

【０２３４】

次に、実施例３と同様に、全面に、プラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜３６を形成した。次に、実施例３と同様に、全面に、多孔質の層間絶縁膜３８を形成した。多孔質の層間絶縁膜３８の膜厚は、１６０ｎｍとした。次に、実施例３と同様に、全面に、プラズマＣＶＤ法により、膜厚３０ｎｍのシリコン酸化膜より成る絶縁膜４０を形成した（図２（ａ）参照）。

【０２３５】

次に、実施例３と同様に、全面に、スピンコート法により、フォトレジスト膜４２を形成した。次に、実施例３と同様に、フォトリソグラフィ技術を用い、第１層目の配線５０を形成するための開口部４４をフォトレジスト膜に形成した。開口部４４は、配線幅が１００ｎｍ、配線間隔が１００ｎｍとなるように形成した（図２（ｂ）参照）。

【０２３６】

次に、実施例３と同様に、フォトレジスト膜４２をマスクとして、絶縁膜４０、層間絶縁膜３８及び絶縁膜３６をエッチングした。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いた。こうして、絶縁膜４０、層間絶縁膜３８及び絶縁膜３６に、配線５０を埋め込むための溝４６を形成した（図３（ａ）参照）。この後、実施例３と同様に、フォトレジスト膜４２を剥離した。

【０２３７】

次に、実施例３と同様に、全面に、スパッタ法により、膜厚１０ｎｍのＴａＮより成るバリア膜を形成した。次に、実施例３と同様に、全面に、スパッタ法により、膜厚１０ｎｍのＣｕより成るシード膜を形成した。こうして、バリア膜とシード膜とから成る積層膜４８を形成した。次に、実施例３と同様に、電気めっき法により、膜厚６００ｎｍのＣｕ膜５０を形成した。次に、実施例３と同様に、ＣＭＰ法により、絶縁膜４０の表面が露出するまで、Ｃｕ膜５０及び積層膜４８を研磨した。こうして、溝４６内にＣｕより成る配線５０を埋め込んだ。次に、実施例３と同様に、全面に、プラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜５２を形成した（図３（ｂ）参照）。

【０２３８】

次に、実施例１と同様にして、多孔質の層間絶縁膜５４を形成した。層間絶縁膜５４の膜厚は、１８０ｎｍとした（図２１（ａ）参照）。

【０２３９】

次に、多孔質の層間絶縁膜５４上に、プラズマＣＶＤ法により、ＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜８２を形成した（図２２（ａ）参照）。絶縁膜８２の膜厚は、例えば３０ｎｍとした。成膜室内に導入するガスとしては、SiC_4H_{12}ガスとCO_2ガスとを用いた。

【０２４０】

次に、実施例１と同様にして、多孔質の層間絶縁膜５８を形成した。多孔質の層間絶縁膜５８の膜厚は、例えば１６０ｎｍとした。

【０２４１】

次に、実施例２と同様にして、紫外線を照射してオゾンを発生させることにより、オゾンを用いて緻密化処理を行い、層間絶縁膜５８の表層部に緻密層６０を形成した（図２２（ａ）参照）。

【０２４２】

次に、実施例２と同様にして、層間絶縁膜５４、５８等を焼成することにより、層間絶縁膜５４、５８等を硬化（キュア）させた。

【０２４３】

次に、絶縁膜８６上に、プラズマＣＶＤ法により、ＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜８４を形成した（図２２（ｂ）参照）。絶縁膜８４の膜厚は、３０ｎｍとした。成膜室内に導入するガスとしては、SiC_4H_{12}ガスとCO_2ガスとを用いた。

【０２４４】
次に、全面に、スピンコート法により、フォトレジスト膜６２を形成した。次に、フォトリソグラフィ技術を用い、コンタクトホール６６を形成するための開口部６４をフォトレジスト膜６２に形成した。次に、フォトレジスト膜６２をマスクとして、絶縁膜８４、絶縁膜６０、層間絶縁膜５８、絶縁膜８２、層間絶縁膜５４及び絶縁膜５２をエッチングした。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いた。エッチングガスの組成比やエッチングの際の圧力等を適宜変化させることにより、絶縁膜６０、層間絶縁膜５８、絶縁膜８２、層間絶縁膜５４及び絶縁膜５２をエッチングした。こうして、配線５０に達するコンタクトホール６６を形成した（図２３参照）。この後、フォトレジスト膜を剥離した。

【０２４５】
次に、全面に、スピンコート法により、フォトレジスト膜６８を形成した。次に、フォトリソグラフィ技術を用い、第２層目の配線７６ａを形成するための開口部７０をフォトレジスト膜６８に形成した。次に、フォトレジスト膜６８をマスクとし、緻密層８２をエッチングストッパとして、絶縁膜６０及び層間絶縁膜５８をエッチングした。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いた。こうして、絶縁膜６０及び層間絶縁膜５８に、配線７６ａを埋め込むための溝７２を形成した（図２４参照）。

【０２４６】
次に、全面に、スパッタ法により、膜厚１０ｎｍのＴａＮより成るバリア膜を形成した。次に、全面に、スパッタ法により、膜厚１０ｎｍのＣｕより成るシード膜を形成した。こうして、バリア膜とシード膜とから成る積層膜７４を形成した。次に、電気めっき法により、膜厚１４００ｎｍのＣｕ膜７６を形成した。次に、ＣＭＰ法により、絶縁膜６０の表面が露出するまで、Ｃｕ膜７６及び積層膜７４を研磨した。こうして、コンタクトホール６６内にＣｕより成る導体プラグ７６ｂを埋め込むとともに、溝７２内にＣｕより成る配線７６ａを埋め込んだ（図２５（ａ）参照）。

【０２４７】
次に、全面に、プラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜７８を形成した（図２５（ｂ）参照）。この後、上記と同様の工程を適宜繰り返すことにより、第３層目の配線を形成した。

【０２４８】
このようにして形成される半導体装置について、１００万個の導体プラグが電気的に直列に接続されるように配線及び導体プラグを形成し、歩留りを測定したところ、歩留りは９２％であった。また、配線間の実効的な比誘電率を算出したところ、２．５５であった。また、２００℃で３０００時間放置した後に配線の抵抗を測定したところ、抵抗の上昇は確認されなかった。

【０２４９】
［比較例２］
図３０乃至図３８は、比較例２による半導体装置の製造方法を示す工程断面図である。

【０２５０】
まず、実施例３と同様にして、トランジスタ２４を形成し（図３０（ａ）参照）、層間絶縁膜２６及びストッパ膜２８を形成し（図３０（ｂ）参照）、この後、コンタクトホール３０内に導体プラグ３４を埋め込んだ（図３０（ｃ）参照）。

【０２５１】
次に、実施例３と同様にして、プラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜３６を形成し、この後、多孔質の層間絶縁膜３８を形成した。次に、全面に、プラズマＣＶＤ法により、膜厚３０ｎｍのシリコン酸化膜より成る絶縁膜４０を形成した（図３１（ａ）参照）。

【０２５２】
次に、実施例３と同様にして、フォトレジスト膜４２を形成し、第１層目の配線５０を

形成するための開口部４４をフォトレジスト膜４２に形成した（図３１（ｂ）参照）。

【０２５３】

次に、実施例３と同様にして、絶縁膜４０、多孔質の層間絶縁膜３８及び絶縁膜３６に溝４６を形成した（図３２（ａ）参照）。

【０２５４】

次に、実施例３と同様にして、絶縁膜４０、層間絶縁膜３８及び絶縁膜３６に、配線５０を埋め込んだ。次に、実施例３と同様にして、プラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜５２を形成した（図３２（ｂ）参照）。

【０２５５】

次に、実施例３と同様にして、多孔質の層間絶縁膜５４を形成した（図３３（ａ）参照）。

【０２５６】

次に、多孔質の層間絶縁膜５４の表層部に緻密層を形成することなく、多孔質の層間絶縁膜５８を形成した。多孔質の層間絶縁膜５８の形成方法は、実施例３と同様とした（図３３（ｂ）参照）。

【０２５７】

次に、実施例３と同様にして、層間絶縁膜５４、５８等を焼成することにより、層間絶縁膜５４、５８等を硬化（キュア）させた。

【０２５８】

次に、全面に、プラズマＣＶＤ法により、膜厚３０ｎｍのシリコン酸化膜より成る絶縁膜８６を形成した（図３４参照）。

【０２５９】

次に、実施例３と同様にして、配線５０に達するコンタクトホール６６を形成した（図３５参照）。

【０２６０】

次に、全面に、スピンコート法により、フォトレジスト膜６８を形成した。次に、フォトリソグラフィ技術を用い、第２層目の配線７６ａを形成するための開口部７０をフォトレジスト膜６８に形成した。次に、フォトレジスト膜６８をマスクとして、絶縁膜８６、層間絶縁膜５８エッチングした。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いた。こうして、絶縁膜８６及び層間絶縁膜５８に、配線７６ａを埋め込むための溝７２を形成した。溝７２の深さは、エッチング時間を制御することにより設定した（図３６参照）。

【０２６１】

次に、実施例３と同様にして、溝７２内に配線７６ａを埋め込むとともに、コンタクトホール６６内に導体プラグ７６ｂを埋め込んだ（図３７参照）。

【０２６２】

次に、実施例３と同様にして、プラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜７８を形成した（図３８参照）。この後、上記と同様の工程を適宜繰り返すことにより、第３層目の配線を形成した。

【０２６３】

このようにして形成される半導体装置について、１００万個の導体プラグが電気的に直列に接続されるように配線及び導体プラグを形成し、歩留りを測定したところ、歩留りは７５％と低かった。また、配線間の実効的な比誘電率を算出したところ、２．９と大きかった。また、２００℃で３０００時間放置した後に配線の抵抗を測定したところ、抵抗の上昇が確認された。配線７６ａの抵抗が上昇したのは、溝７２の底面が粗いため、溝７２の底面上に良質なバリア膜７４が形成されず、配線７６ａの材料がバリア膜７４を介して層間絶縁膜５４、５８中に拡散してしまったためと考えられる。

【０２６４】

［比較例３］

図３９乃至図４３は、比較例３による半導体装置の製造方法を示す工程断面図である。

【０２６５】
まず、比較例２と同様にして、トランジスタ２４を形成し（図３０（ａ）参照）、層間絶縁膜２６及びストッパ膜２８を形成し（図３０（ｂ）参照）、この後、コンタクトホール３０内に導体プラグ３４を埋め込んだ（図３０（ｃ）参照）。
【０２６６】
次に、比較例２と同様にして、プラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜３６を形成し、この後、多孔質の層間絶縁膜３８を形成した。次に、全面に、プラズマＣＶＤ法により、膜厚３０ｎｍのシリコン酸化膜より成る絶縁膜４０を形成した（図３１（ａ）参照）。
【０２６７】
次に、比較例２と同様にして、フォトレジスト膜４２を形成し、第１層目の配線５０を形成するための開口部４４をフォトレジスト膜４２に形成した（図３１（ｂ）参照）。
【０２６８】
次に、比較例２と同様にして、絶縁膜４０、多孔質の層間絶縁膜３８及び絶縁膜３６に溝４６を形成した（図３２（ａ）参照）。
【０２６９】
次に、比較例２と同様にして、絶縁膜４０、層間絶縁膜３８及び絶縁膜３６に、配線５０を埋め込んだ。次に、比較例２と同様にして、プラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜５２を形成した（図３２（ｂ）参照）。
【０２７０】
次に、比較例２と同様にして、多孔質の層間絶縁膜５４を形成した（図３９（ａ）参照）。
【０２７１】
次に、多孔質の層間絶縁膜５４上に、プラズマＣＶＤ法により、ＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜８２を形成した（図３８（ｂ）参照）。絶縁膜８２の膜厚は、例えば３０ｎｍとした。成膜室内に導入するガスとしては、SiC_4H_{12}ガスとCO_2ガスとを用いた。
【０２７２】
次に、全面に、多孔質の層間絶縁膜５８を形成した。多孔質の層間絶縁膜５８の形成方法は、比較例２と同様とした（図４０（ａ）参照）。
【０２７３】
次に、比較例２と同様にして、層間絶縁膜５４、５８等を焼成することにより、層間絶縁膜５４、５８等を硬化（キュア）させた。
【０２７４】
次に、比較例２と同様にして、多孔質の層間絶縁膜５８上に、シリコン酸化膜より成る絶縁膜８６を形成した。絶縁膜８６の膜厚は、３０ｎｍとした（図４０（ｂ）参照）。
【０２７５】
次に、絶縁膜８６上に、プラズマＣＶＤ法により、ＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜８４を形成した。絶縁膜８４の膜厚は、３０ｎｍとした。成膜室内に導入するガスとしては、SiC_4H_{12}ガスとCO_2ガスとを用いた。
【０２７６】
次に、比較例２と同様にして、配線５０に達するコンタクトホール６６を形成した（図４１参照）。
【０２７７】
次に、全面に、スピンコート法により、フォトレジスト膜６８を形成した。次に、フォトリソグラフィ技術を用い、第２層目の配線７６ａを形成するための開口部７０をフォトレジスト膜６８に形成した。次に、フォトレジスト膜６８をマスクとし、絶縁膜８２をエッチングストッパとして、絶縁膜８４、絶縁膜８６、層間絶縁膜５８をエッチングした。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いた。こうして、絶縁膜８４、８６及び層間絶縁膜５８に、配線７６ａを埋め込むための

溝７２を形成した（図４２参照）。
【０２７８】
次に、比較例２と同様にして、溝７２内に配線７６ａを埋め込むとともに、コンタクトホール６６内に導体プラグ７６ｂを埋め込んだ（図４３（ａ）参照）。
【０２７９】
次に、比較例２と同様にして、プラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜７８を形成した（図４３（ｂ）参照）。この後、上記と同様の工程を適宜繰り返すことにより、第３層目の配線を形成した。
【０２８０】
このようにして形成される半導体装置について、１００万個の導体プラグが電気的に直列に接続されるように配線及び導体プラグを形成し、歩留りを測定したところ、歩留りは９６％と高かった。また、配線間の実効的な誘電率を算出したところ、２．８６と大きかった。配線間の実効的な誘電率が大きくなったのは、エッチングストッパ膜や保護膜として機能する厚い絶縁膜８２、８４、８６の影響によるものと考えられる。また、２００℃で３０００時間放置した後に配線の抵抗を測定したところ、抵抗の上昇は確認されなかった。
【０２８１】
［比較例４］
図４４乃至図４７は、比較例４による半導体装置の製造方法を示す工程断面図である。
【０２８２】
まず、比較例２と同様にして、トランジスタ２４を形成し（図３０（ａ）参照）、層間絶縁膜２６及びストッパ膜２８を形成し（図３０（ｂ）参照）、この後、コンタクトホール３０内に導体プラグ３４を埋め込んだ（図３０（ｃ）参照）。
【０２８３】
次に、比較例２と同様にして、プラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜３６を形成し、この後、多孔質の層間絶縁膜３８を形成した。次に、全面に、プラズマＣＶＤ法により、膜厚３０ｎｍのシリコン酸化膜より成る絶縁膜４０を形成した（図３１（ａ）参照）。
【０２８４】
次に、比較例２と同様にして、フォトレジスト膜４２を形成し、第１層目の配線５０を形成するための開口部４４をフォトレジスト膜４２に形成した（図３１（ｂ）参照）。
【０２８５】
次に、比較例２と同様にして、絶縁膜４０、多孔質の層間絶縁膜３８及び絶縁膜３６に溝４６を形成した（図３２（ａ）参照）。
【０２８６】
次に、比較例２と同様にして、絶縁膜４０、層間絶縁膜３８及び絶縁膜３６に、配線５０を埋め込んだ（図３２（ｂ）参照）。
【０２８７】
次に、比較例２と同様にして、プラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜５２を形成した。
【０２８８】
次に、比較例２と同様にして、多孔質の層間絶縁膜５４を形成した（図４４参照）。
【０２８９】
次に、多孔質の層間絶縁膜５４上に、プラズマＣＶＤ法により、ＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜８２を形成した。絶縁膜８２の膜厚は、例えば３０ｎｍとした。成膜室内に導入するガスとしては、SiC_4H_{12}ガスとCO_2ガスとを用いた。
【０２９０】
次に、全面に、多孔質の層間絶縁膜５８を形成した。多孔質の層間絶縁膜５８の形成方法は、比較例２と同様とした。
【０２９１】

次に、比較例２と同様にして、層間絶縁膜５４、５８等を焼成することにより、層間絶縁膜５４、５８等を硬化（キュア）させた。

【０２９２】

次に、全面に、プラズマＣＶＤ法により、ＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜８４を形成した。絶縁膜８４の膜厚は、３０ｎｍとした。成膜室内に導入するガスとしては、SiC_4H_{12}ガスとCO_2ガスとを用いた。

【０２９３】

次に、比較例２と同様にして、配線５０に達するコンタクトホール６６を形成した（図４５参照）。

【０２９４】

次に、全面に、スピンコート法により、フォトレジスト膜６８を形成した。次に、フォトリソグラフィ技術を用い、第２層目の配線７６ａを形成するための開口部７０をフォトレジスト膜６８に形成した。次に、フォトレジスト膜６８をマスクとし、絶縁膜８２をエッチングストッパとして、絶縁膜８４及び層間絶縁膜５８をエッチングした。エッチングを行う際には、CF_4ガス及びCHF_3ガスを原料としたフッ素プラズマを用いた。こうして、絶縁膜８４及び層間絶縁膜５８に、配線７６ａを埋め込むための溝７２を形成した（図４６参照）。

【０２９５】

次に、比較例２と同様にして、溝７２内に配線７６ａを埋め込むとともに、コンタクトホール６６内に導体プラグ７６ｂを埋め込んだ（図４７（ａ）参照）。

【０２９６】

次に、比較例２と同様にして、プラズマＣＶＤ法により、膜厚３０ｎｍのＳｉＣ：Ｏ：Ｈ膜より成る絶縁膜７８を形成した（図４７（ｂ）参照）。この後、上記と同様の工程を適宜繰り返すことにより、第３層目の配線を形成した。

【０２９７】

このようにして形成される半導体装置について、１００万個の導体プラグが電気的に直列に接続されるように配線及び導体プラグを形成し、歩留りを測定したところ、歩留りは９６％と高かった。また、配線間の実効的な誘電率を算出したところ、２．７８と大きかった。配線間の実効的な誘電率が大きくなったのは、エッチングストッパ膜や保護膜として機能する厚い絶縁膜８２、８４の影響によるものと考えられる。また、２００℃で３０００時間放置した後に配線の抵抗を測定したところ、抵抗の上昇は確認されなかった。

【０２９８】

以上詳述したように、本発明の特徴をまとめると以下の通りである。

（付記１）

半導体基板上に多孔質絶縁膜を形成する工程と、

前記多孔質絶縁膜の表層部を緻密化する緻密化処理を行うことにより、前記多孔質絶縁膜の前記表層部に、前記多孔質絶縁膜より密度の高い緻密層を形成する工程と

を有することを特徴とする半導体装置の製造方法。

（付記２）

付記１記載の半導体装置の製造方法において、

前記緻密層を形成する工程では、前記多孔質絶縁膜の前記表層部をオゾンを用いて緻密化処理することにより、前記緻密層を形成する

ことを特徴とする半導体装置の製造方法。

（付記３）

付記２記載の半導体装置の製造方法において、

前記緻密層を形成する工程では、酸素を含む雰囲気中で紫外線を照射することによりオゾンを生成する

ことを特徴とする半導体装置の製造方法。

（付記４）

付記１乃至３のいずれかに記載の半導体装置の製造方法において、

前記緻密層を形成する工程の後に、前記緻密層上に他の多孔質絶縁膜を形成する工程と；前記緻密層上に、開口部が形成されたフォトレジスト膜を形成する工程と；前記フォトレジスト膜をマスクとし、前記緻密層をエッチングストッパとして、前記他の多孔質絶縁膜をエッチングすることにより、前記他の多孔質絶縁膜に溝を形成する工程と；前記溝内に配線を埋め込む工程とを更に有する

ことを特徴とする半導体装置の製造方法。

（付記５）

付記１乃至３のいずれかに記載の半導体装置の製造方法において、

前記緻密層を形成する工程の後に、前記緻密層上に他の多孔質絶縁膜を形成する工程と；前記他の多孔質絶縁膜の表層部を緻密化する緻密化処理を行うことにより、前記他の多孔質絶縁膜の前記表層部に、前記他の多孔質絶縁膜より密度の高い他の緻密層を形成する工程と；前記他の緻密層上に、開口部が形成されたフォトレジスト膜を形成する工程と；前記フォトレジスト膜をマスクとし、前記緻密層をエッチングストッパとして、前記他の緻密層及び前記他の多孔質絶縁膜をエッチングすることにより、前記多孔質絶縁膜に溝を形成する工程と；前記溝内に配線を埋め込む工程とを更に有する

ことを特徴とする半導体装置の製造方法。

（付記６）

付記１乃至３のいずれかに記載の半導体装置の製造方法において、

前記緻密層を形成する工程の後に、前記緻密層上に他の多孔質絶縁膜を形成する工程と；前記他の多孔質絶縁膜上に、前記他の多孔質絶縁膜より密度の高い絶縁膜を形成する工程と；前記絶縁膜上に、開口部が形成されたフォトレジスト膜を形成する工程と；前記フォトレジスト膜をマスクとし、前記緻密層をエッチングストッパとして、前記絶縁膜及び前記他の多孔質絶縁膜をエッチングすることにより、前記多孔質絶縁膜に溝を形成する工程と；前記溝内に配線を埋め込む工程とを更に有する

ことを特徴とする半導体装置の製造方法。

（付記７）

付記１乃至３のいずれかに記載の半導体装置の製造方法において、

前記多孔質絶縁膜を形成する工程の前に、前記半導体基板上に他の多孔質絶縁膜を形成する工程と；前記他の多孔質絶縁膜より密度の高い絶縁膜を形成する工程を更に有し、

前記緻密層を形成する工程の後に、前記緻密層上に、開口部が形成されたフォトレジスト膜を形成する工程と；前記フォトレジスト膜をマスクとし、前記絶縁膜をエッチングストッパとして、前記緻密層及び前記多孔質絶縁膜をエッチングすることにより、前記多孔質絶縁膜に溝を形成する工程と；前記溝内に配線を埋め込む工程とを更に有する

ことを特徴とする半導体装置の製造方法。

（付記８）

付記１乃至３のいずれかに記載の半導体装置の製造方法において、

前記緻密層を形成する工程の後に、前記緻密層上に他の多孔質絶縁膜を形成する工程と；前記他の多孔質絶縁膜の表層部を緻密化する緻密化処理を行うことにより、前記他の多孔質絶縁膜の前記表層部に、前記他の多孔質絶縁膜より密度の高い他の緻密層を形成する工程と；前記他の緻密層上に、前記他の多孔質絶縁膜より密度の高い絶縁膜を形成する工程と；前記絶縁膜上に、第１の開口部が形成された第１のフォトレジスト膜を形成する工程と；前記第１のフォトレジスト膜をマスクとして、前記絶縁膜、前記他の緻密層、前記他の多孔質絶縁膜、前記緻密層及び前記多孔質絶縁膜をエッチングすることにより、コンタクトホールを形成する工程と；前記他の緻密層上に、第２の開口部が形成された第２のフォトレジスト膜を形成する工程と；前記第２のフォトレジスト膜をマスクとし、前記緻密層をエッチングストッパとして、前記他の緻密層及び前記他の多孔質絶縁膜をエッチングすることにより、前記他の多孔質絶縁膜に溝を形成する工程と；前記コンタクトホール内に導体プラグを埋め込むとともに、前記溝内に配線を埋め込む工程とを更に有する

ことを特徴とする半導体装置の製造方法。

（付記９）

付記１乃至３のいずれかに記載の半導体装置の製造方法において、
前記多孔質絶縁膜を形成する工程の前に、前記半導体基板上に他の多孔質絶縁膜を形成する工程と；前記他の多孔質絶縁膜より密度の高い絶縁膜を形成する工程とを更に有し、
前記緻密層を形成する工程の後に、前記多孔質絶縁膜より密度の高い他の絶縁膜を形成する工程と；前記他の絶縁膜上に、第１の開口部が形成された第１のフォトレジスト膜を形成する工程と；前記第１のフォトレジスト膜をマスクとして、前記他の絶縁膜、前記緻密層、前記多孔質絶縁膜、前記絶縁膜及び前記他の多孔質絶縁膜をエッチングすることにより、コンタクトホールを形成する工程と；前記緻密層上に、第２の開口部が形成された第２のフォトレジスト膜を形成する工程と；前記第２のフォトレジスト膜をマスクとし、前記絶縁膜をエッチングストッパとして、前記多孔質絶縁膜をエッチングすることにより、前記多孔質絶縁膜に溝を形成する工程と；前記コンタクトホール内に導体プラグを埋め込むとともに、前記溝内に配線を埋め込む工程とを更に有する
ことを特徴とする半導体装置の製造方法。
（付記１０）
付記１乃至９のいずれかに記載の半導体装置の製造方法において、
前記多孔質絶縁膜の密度は、０．６～１．３ｇ／ｃｍ^{3}であり、
前記緻密層の密度は、１．５～３．５ｇ／ｃｍ^{3}である
ことを特徴とする半導体装置の製造方法。
（付記１１）
付記１乃至１０のいずれかに記載の半導体装置の製造方法において、
前記緻密層の厚さは、２～２５ｎｍである
ことを特徴とする半導体装置の製造方法。
（付記１２）
付記１乃至１１のいずれかに記載の半導体装置の製造方法において、
前記多孔質絶縁膜を形成する工程は、半導体基板上に、熱分解性化合物を含む絶縁材料を塗布する工程と；熱処理を行うことにより、前記熱分解性化合物を分解し、前記絶縁材料中に空孔を形成することにより、前記多孔質絶縁膜を形成する工程とを有する
ことを特徴とする半導体装置の製造方法。
（付記１３）
付記１乃至１１のいずれかに記載の半導体装置の製造方法において、
前記多孔質絶縁膜を形成する工程は、半導体基板上に、クラスタ状の化合物を含む絶縁材料を塗布する工程と；熱処理を行い、前記絶縁材料中の溶媒を蒸発させることにより、前記多孔質絶縁膜を形成する工程とを有する
ことを特徴とする半導体装置の製造方法。
（付記１４）
付記１乃至１１のいずれかに記載の半導体装置の製造方法において、
前記多孔質絶縁膜を形成する工程では、気相成長法により前記多孔質絶縁膜を形成する
ことを特徴とする半導体装置の製造方法。
（付記１５）
付記１乃至１１のいずれかに記載の半導体装置の製造方法において、
前記多孔質絶縁膜を形成する工程では、熱分解性又は酸化分解性の原子団を含む原料を用い、前記原子団を分解させながら、気相成長法により前記多孔質絶縁膜を形成する
ことを特徴とする半導体装置の製造方法。
【図面の簡単な説明】
【０２９９】
【図１】本発明の第１実施形態による半導体装置の製造方法を示す工程断面図（その１）である。
【図２】本発明の第１実施形態による半導体装置の製造方法を示す工程断面図（その２）である。
【図３】本発明の第１実施形態による半導体装置の製造方法を示す工程断面図（その３）

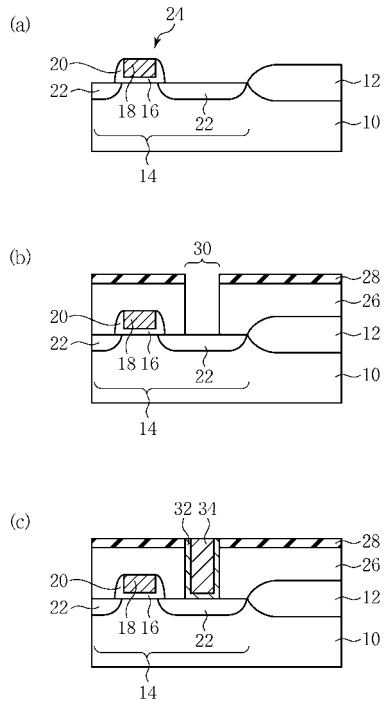
である。
【図４】本発明の第１実施形態による半導体装置の製造方法を示す工程断面図（その４）である。
【図５】本発明の第１実施形態による半導体装置の製造方法を示す工程断面図（その５）である。
【図６】本発明の第１実施形態による半導体装置の製造方法を示す工程断面図（その６）である。
【図７】本発明の第１実施形態による半導体装置の製造方法を示す工程断面図（その７）である。
【図８】本発明の第１実施形態による半導体装置の製造方法を示す工程断面図（その８）である。
【図９】本発明の第２実施形態による半導体装置の製造方法を示す工程断面図（その１）である。
【図１０】本発明の第２実施形態による半導体装置の製造方法を示す工程断面図（その２）である。
【図１１】本発明の第２実施形態による半導体装置の製造方法を示す工程断面図（その３）である。
【図１２】本発明の第２実施形態による半導体装置の製造方法を示す工程断面図（その４）である。
【図１３】本発明の第３実施形態による半導体装置の製造方法を示す工程断面図（その１）である。
【図１４】本発明の第３実施形態による半導体装置の製造方法を示す工程断面図（その２）である。
【図１５】本発明の第３実施形態による半導体装置の製造方法を示す工程断面図（その３）である。
【図１６】本発明の第３実施形態による半導体装置の製造方法を示す工程断面図（その３）である。
【図１７】本発明の第４実施形態による半導体装置の製造方法を示す工程断面図（その１）である。
【図１８】本発明の第４実施形態による半導体装置の製造方法を示す工程断面図（その２）である。
【図１９】本発明の第４実施形態による半導体装置の製造方法を示す工程断面図（その３）である。
【図２０】本発明の第４実施形態による半導体装置の製造方法を示す工程断面図（その３）である。
【図２１】本発明の第５実施形態による半導体装置の製造方法を示す工程断面図（その１）である。
【図２２】本発明の第５実施形態による半導体装置の製造方法を示す工程断面図（その２）である。
【図２３】本発明の第５実施形態による半導体装置の製造方法を示す工程断面図（その３）である。
【図２４】本発明の第５実施形態による半導体装置の製造方法を示す工程断面図（その４）である。
【図２５】本発明の第５実施形態による半導体装置の製造方法を示す工程断面図（その５）である。
【図２６】実施例１による半導体装置の製造方法を示す工程断面図である。
【図２７】実施例２による半導体装置の製造方法を示す工程断面図（その１）である。
【図２８】実施例２による半導体装置の製造方法を示す工程断面図（その２）である。
【図２９】比較例１による半導体装置の製造方法を示す工程断面図である。
【図３０】比較例２による半導体装置の製造方法を示す工程断面図（その１）である。

【図３１】比較例２による半導体装置の製造方法を示す工程断面図（その２）である。
【図３２】比較例２による半導体装置の製造方法を示す工程断面図（その３）である。
【図３３】比較例２による半導体装置の製造方法を示す工程断面図（その４）である。
【図３４】比較例２による半導体装置の製造方法を示す工程断面図（その５）である。
【図３５】比較例２による半導体装置の製造方法を示す工程断面図（その６）である。
【図３６】比較例２による半導体装置の製造方法を示す工程断面図（その７）である。
【図３７】比較例２による半導体装置の製造方法を示す工程断面図（その８）である。
【図３８】比較例２による半導体装置の製造方法を示す工程断面図（その９）である。
【図３９】比較例３による半導体装置の製造方法を示す工程断面図（その１）である。
【図４０】比較例３による半導体装置の製造方法を示す工程断面図（その２）である。
【図４１】比較例３による半導体装置の製造方法を示す工程断面図（その３）である。
【図４２】比較例３による半導体装置の製造方法を示す工程断面図（その４）である。
【図４３】比較例３による半導体装置の製造方法を示す工程断面図（その５）である。
【図４４】比較例４による半導体装置の製造方法を示す工程断面図（その１）である。
【図４５】比較例４による半導体装置の製造方法を示す工程断面図（その２）である。
【図４６】比較例４による半導体装置の製造方法を示す工程断面図（その３）である。
【図４７】比較例４による半導体装置の製造方法を示す工程断面図（その４）である。
【符号の説明】
【０３００】
１０…半導体基板
１２…素子分離膜
１４…素子領域
１６…ゲート絶縁膜
１８…ゲート電極
２０…サイドウォール絶縁膜
２２…ソース／ドレイン拡散層
２４…トランジスタ
２６…層間絶縁膜
２８…絶縁膜
３０…コンタクトホール
３２…密着層
３４…導体プラグ
３６…絶縁膜
３８…多孔質の層間絶縁膜
４０…絶縁膜
４２…フォトレジスト膜
４４…開口部
４６…溝
４８…積層膜
５０…配線
５２…絶縁膜
５４…多孔質の層間絶縁膜
５６…緻密層
５８…多孔質の層間絶縁膜
６０…緻密層
６２…フォトレジスト膜
６４…開口部
６６…コンタクトホール
６８…フォトレジスト膜
７０…開口部

７２…溝
７４…積層膜
７６…Ｃｕ膜
７６ａ…配線
７６ｂ…導体プラグ
７８…絶縁膜
８０…絶縁膜
８２…絶縁膜
８４…絶縁膜
８６…絶縁膜

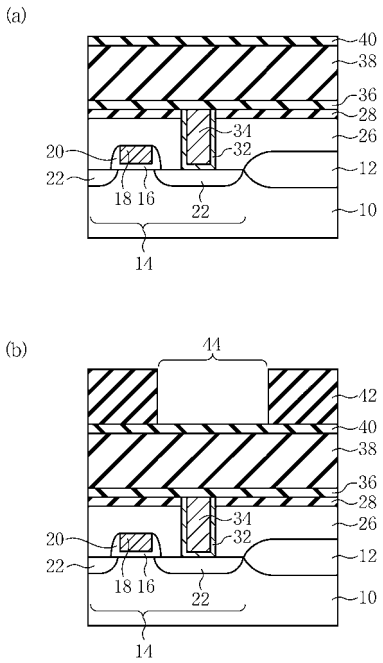
【図１】

本発明の第1実施形態による半導体装置の製造方法を示す
工程断面図(その1)



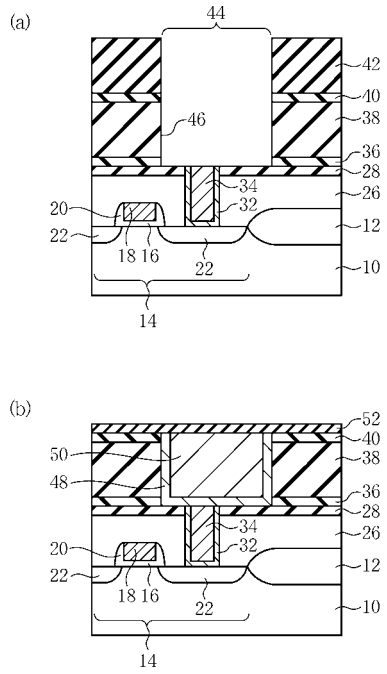
【図２】

本発明の第1実施形態による半導体装置の製造方法を示す
工程断面図(その2)



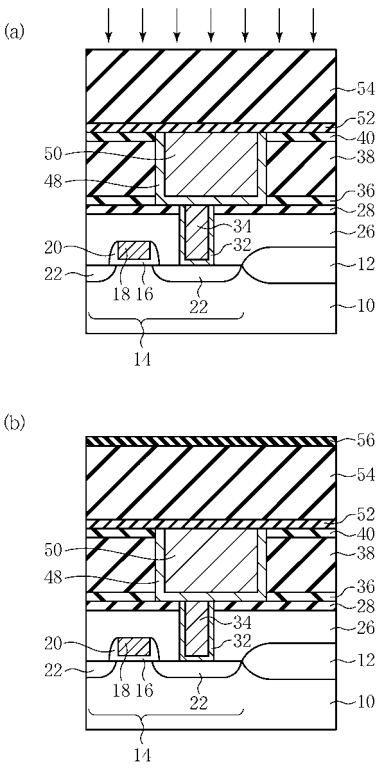
【図３】

本発明の第1実施形態による半導体装置の製造方法を示す工程断面図(その3)



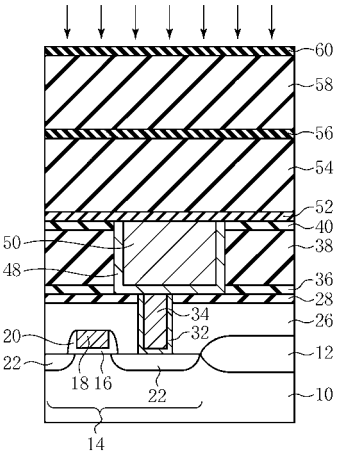
【図４】

本発明の第1実施形態による半導体装置の製造方法を示す工程断面図(その4)



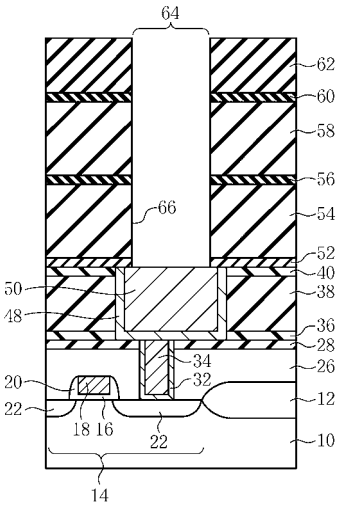
【図５】

本発明の第1実施形態による半導体装置の製造方法を示す工程断面図(その5)



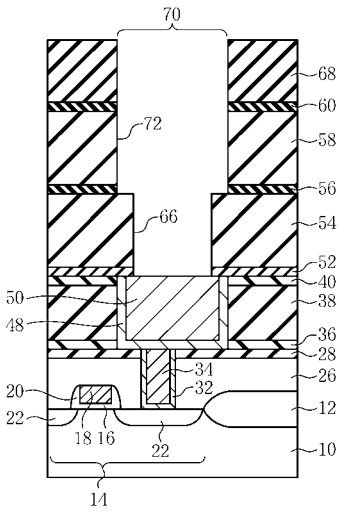
【図６】

本発明の第1実施形態による半導体装置の製造方法を示す工程断面図(その6)



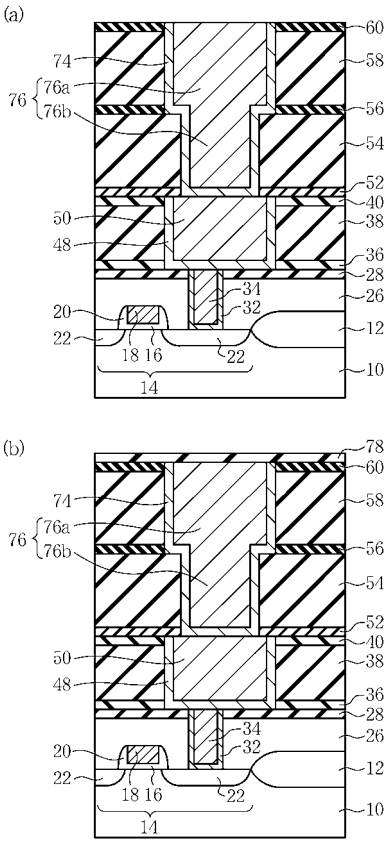
【図７】

本発明の第1実施形態による半導体装置の製造方法を示す工程断面図(その7)



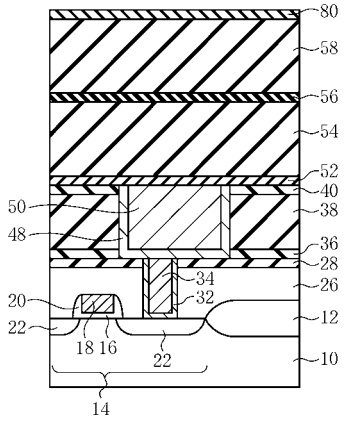
【図８】

本発明の第1実施形態による半導体装置の製造方法を示す工程断面図(その8)



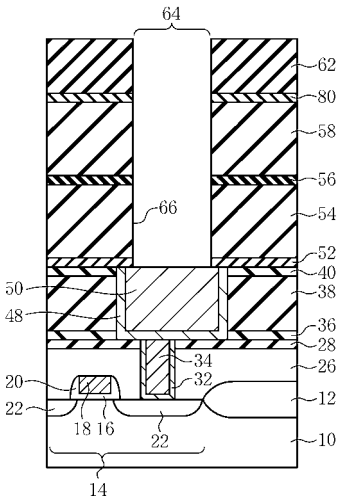
【図９】

本発明の第2実施形態による半導体装置の製造方法を示す工程断面図(その1)



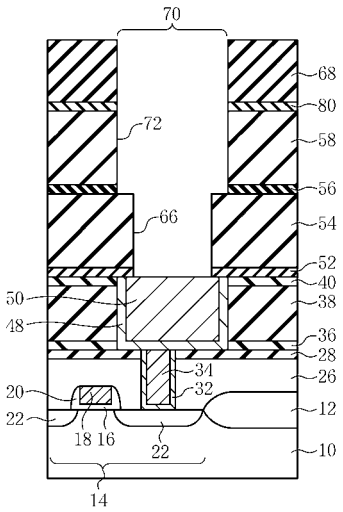
【図１０】

本発明の第2実施形態による半導体装置の製造方法を示す工程断面図(その2)



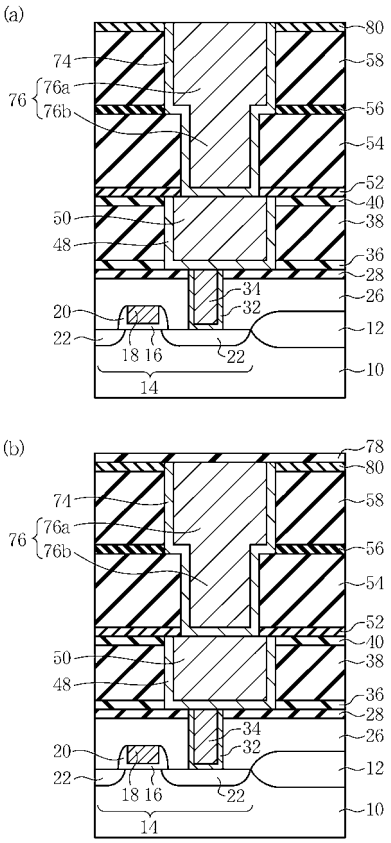
【図１１】

本発明の第2実施形態による半導体装置の製造方法を示す工程断面図(その3)



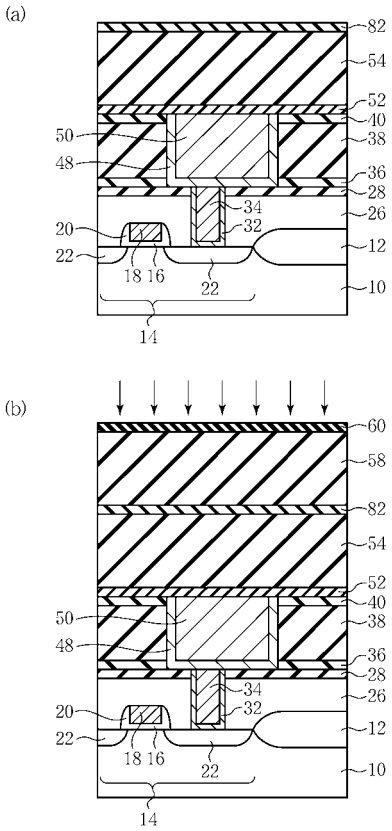
【図１２】

本発明の第2実施形態による半導体装置の製造方法を示す工程断面図(その4)



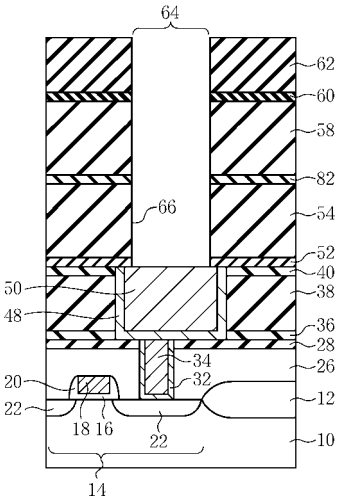
【図１３】

本発明の第3実施形態による半導体装置の製造方法を示す工程断面図(その1)



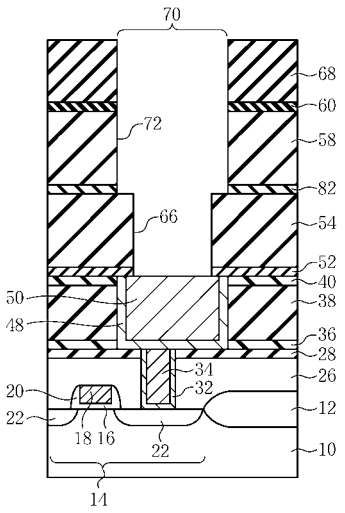
【図１４】

本発明の第3実施形態による半導体装置の製造方法を示す工程断面図(その2)



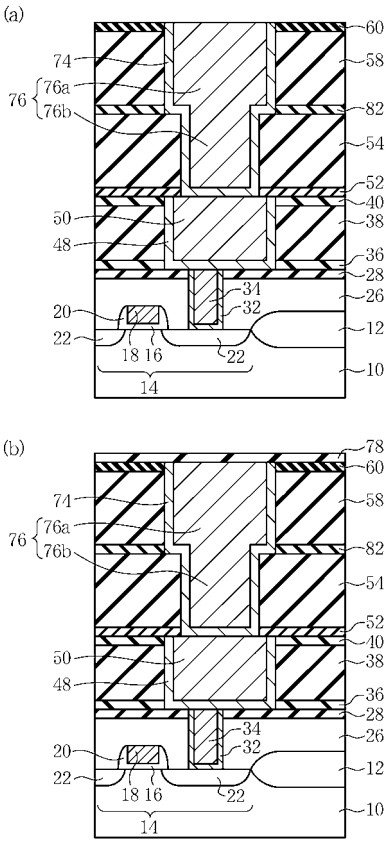
【図１５】

本発明の第3実施形態による半導体装置の製造方法を示す工程断面図(その3)



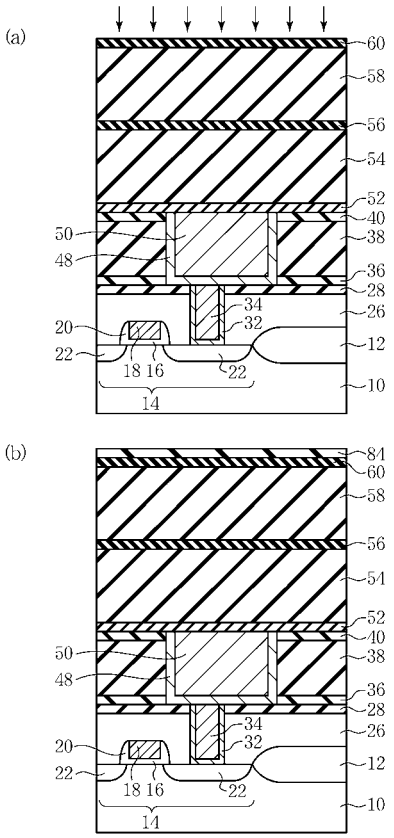
【図１６】

本発明の第3実施形態による半導体装置の製造方法を示す工程断面図(その3)



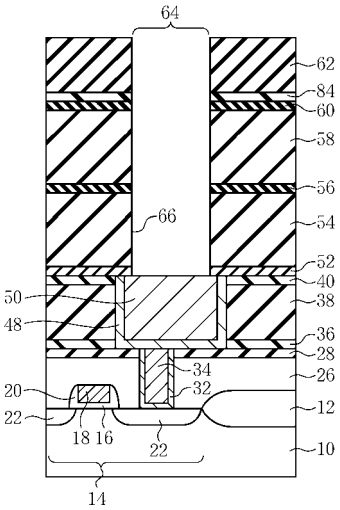
【図１７】

発明の第4実施形態による半導体装置の製造方法を示す工程断面図(その1)



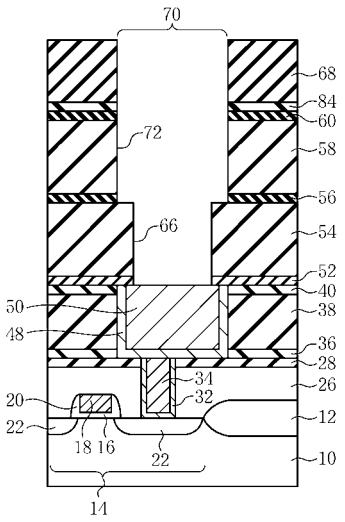
【図１８】

本発明の第4実施形態による半導体装置の製造方法を示す工程断面図(その2)



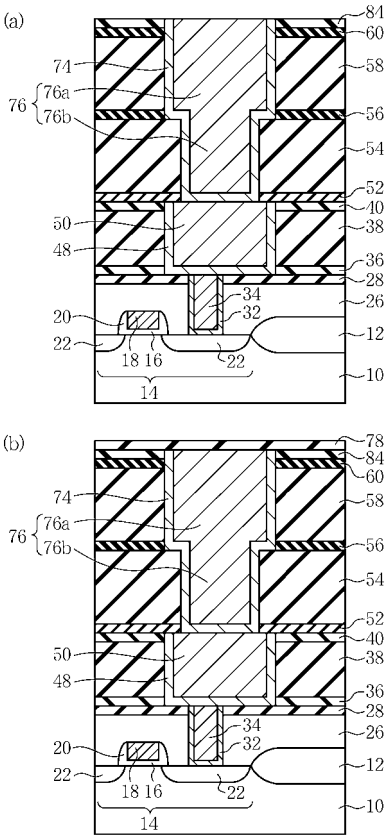
【図１９】

本発明の第4実施形態による半導体装置の製造方法を示す工程断面図(その3)



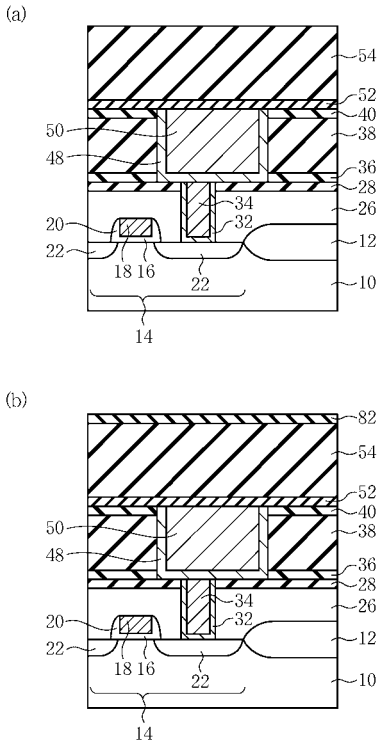
【図２０】

本発明の第4実施形態による半導体装置の製造方法を示す工程断面図(その4)



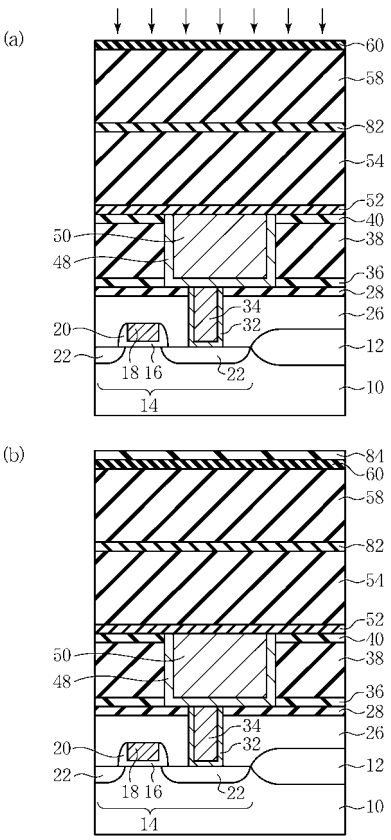
【図２１】

本発明の第5実施形態による半導体装置の製造方法を示す工程断面図(その1)



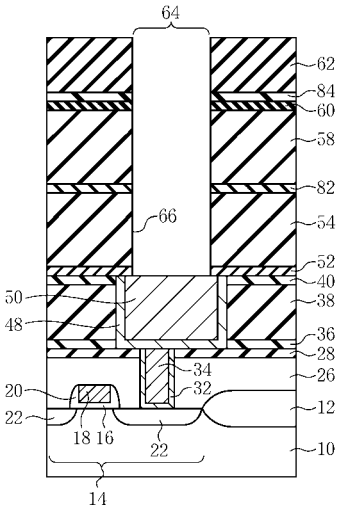
【図２２】

本発明の第5実施形態による半導体装置の製造方法を示す工程断面図(その2)



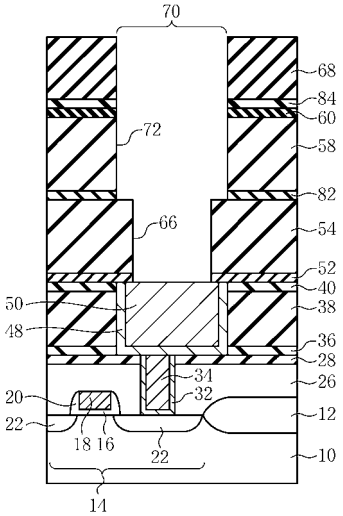
【図２３】

本発明の第5実施形態による半導体装置の製造方法を示す工程断面図(その3)



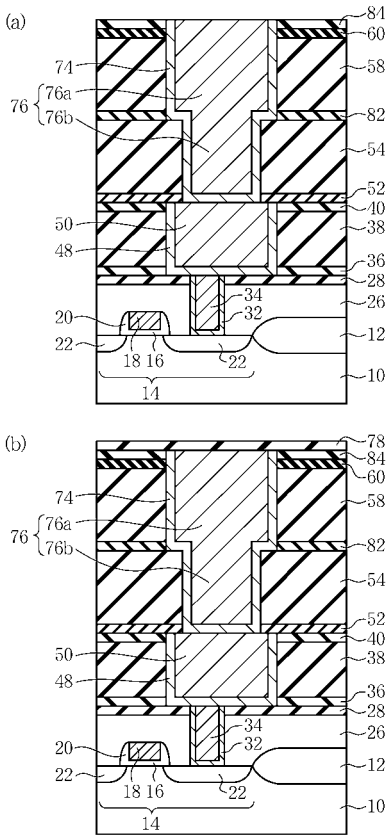
【図２４】

本発明の第5実施形態による半導体装置の製造方法を示す工程断面図(その4)



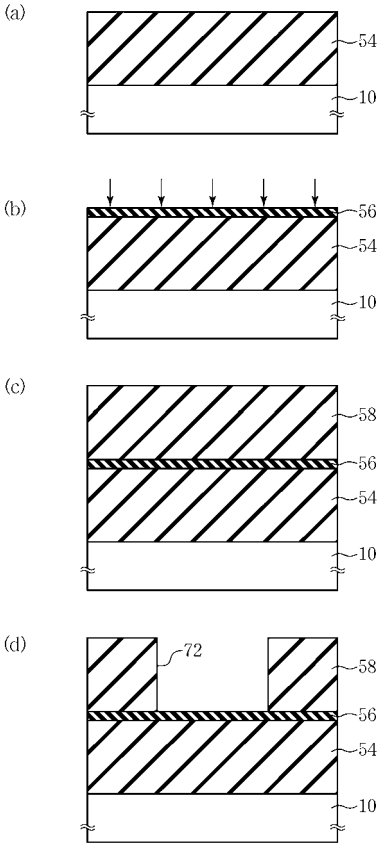
【図２５】

本発明の第5実施形態による半導体装置の製造方法を示す工程断面図(その5)



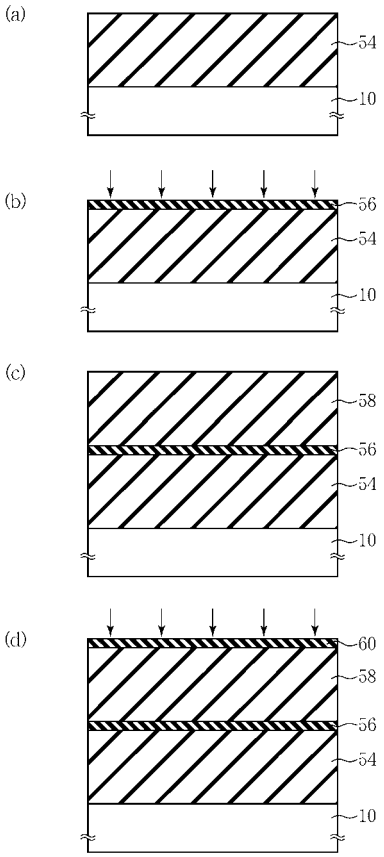
【図２６】

実施例1による半導体装置の製造方法を示す工程断面図



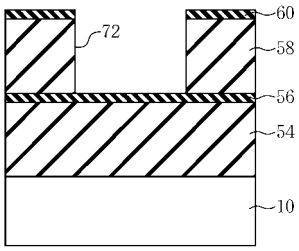
【図２７】

実施例2による半導体装置の製造方法を示す工程断面図(その1)



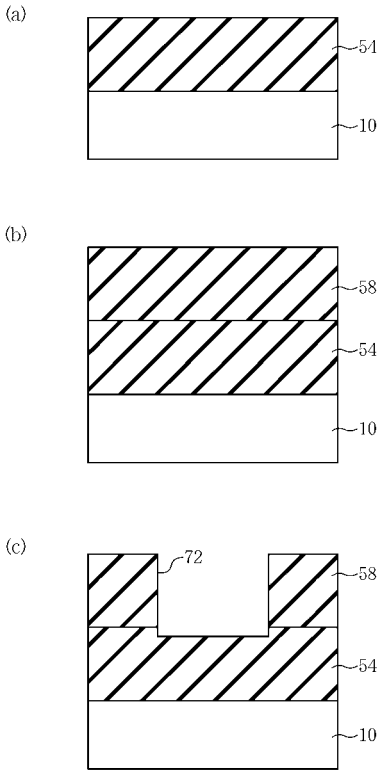
【図２８】

実施例2による半導体装置の製造方法を示す工程断面図(その2)



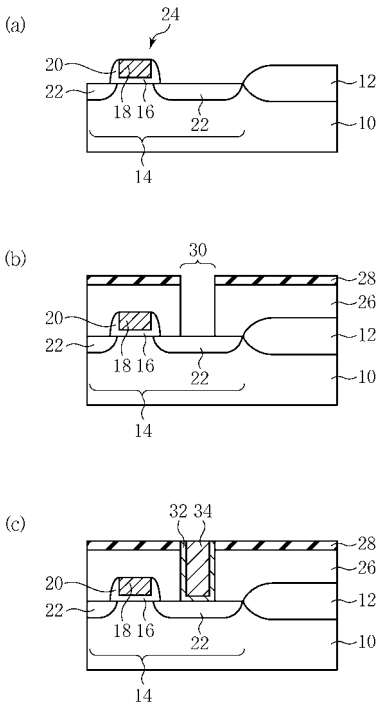
【図２９】

比較例1による半導体装置の製造方法を示す工程断面図



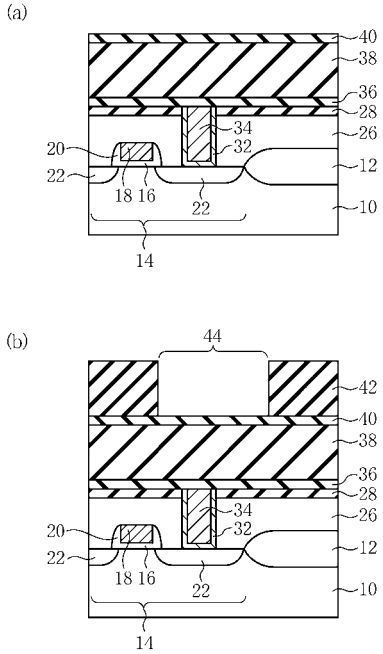
【図３０】

比較例2による半導体装置の製造方法を示す工程断面図(その1)



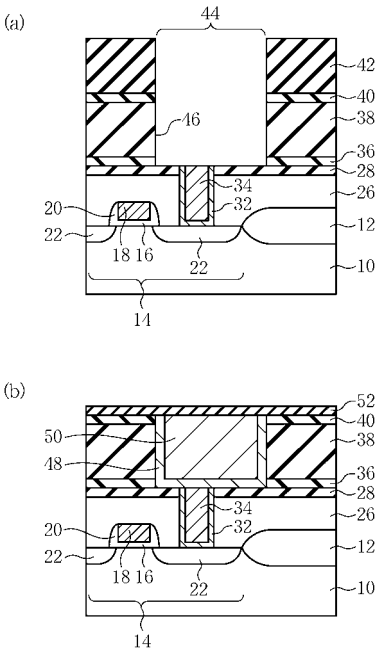
【図３１】

比較例2による半導体装置の製造方法を示す工程断面図(その2)



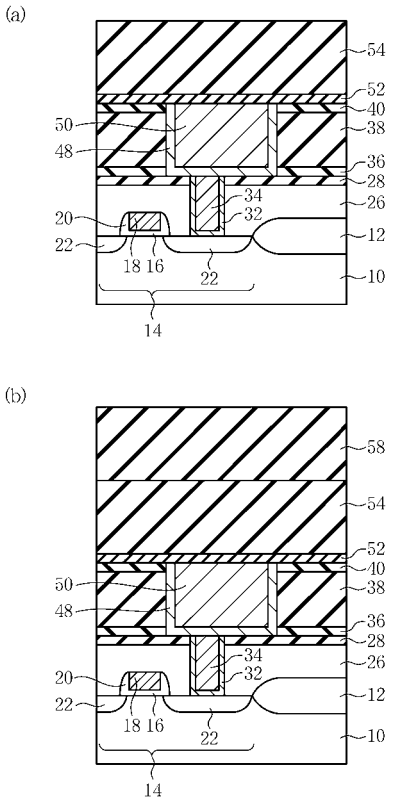
【図３２】

比較例2による半導体装置の製造方法を示す工程断面図(その3)



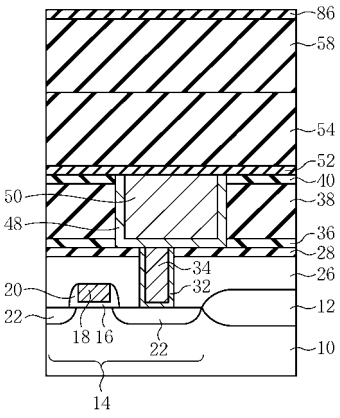
【図３３】

比較例2による半導体装置の製造方法を示す工程断面図(その4)



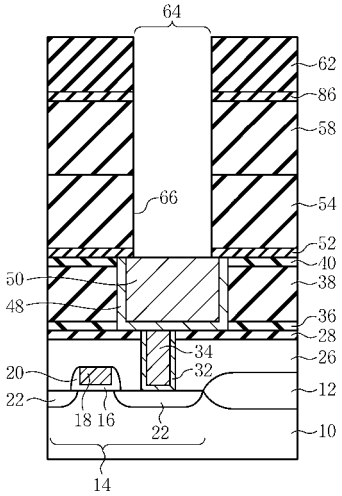
【図３４】

比較例2による半導体装置の製造方法を示す工程断面図(その5)



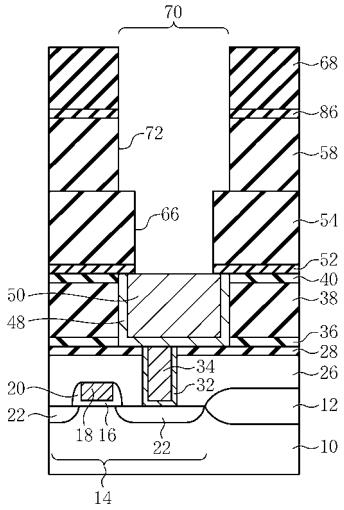
【図３５】

比較例2による半導体装置の製造方法を示す工程断面図(その6)



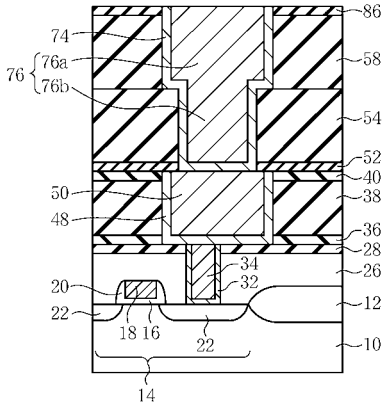
【図３６】

比較例2による半導体装置の製造方法を示す工程断面図(その7)



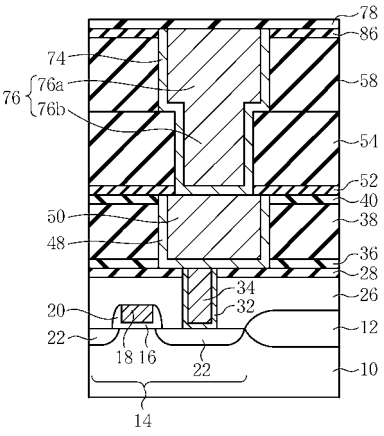
【図３７】

比較例2による半導体装置の製造方法を示す工程断面図(その8)



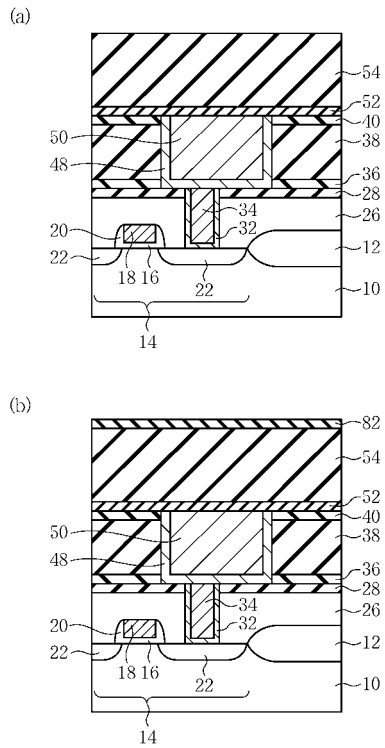
【図３８】

比較例2による半導体装置の製造方法を示す工程断面図(その9)



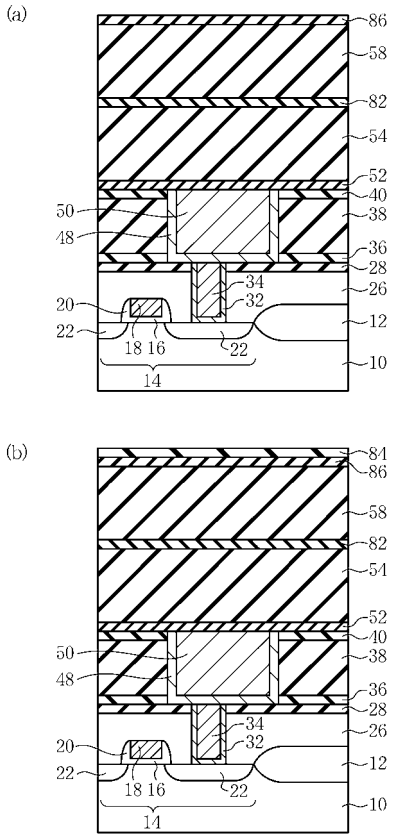
【図３９】

比較例3による半導体装置の製造方法を示す工程断面図(その1)



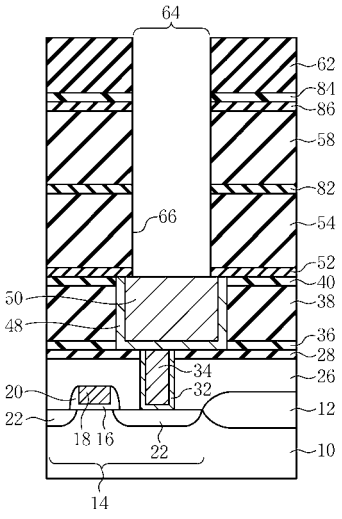
【図４０】

比較例3による半導体装置の製造方法を示す工程断面図(その2)



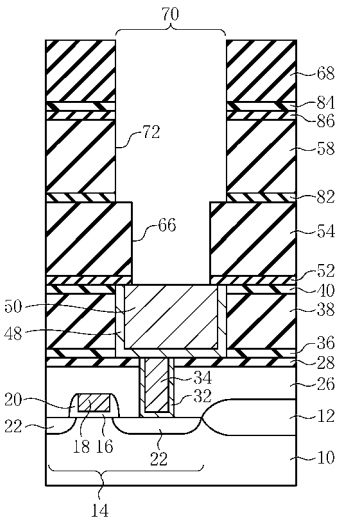
【図４１】

比較例3による半導体装置の製造方法を示す工程断面図(その3)



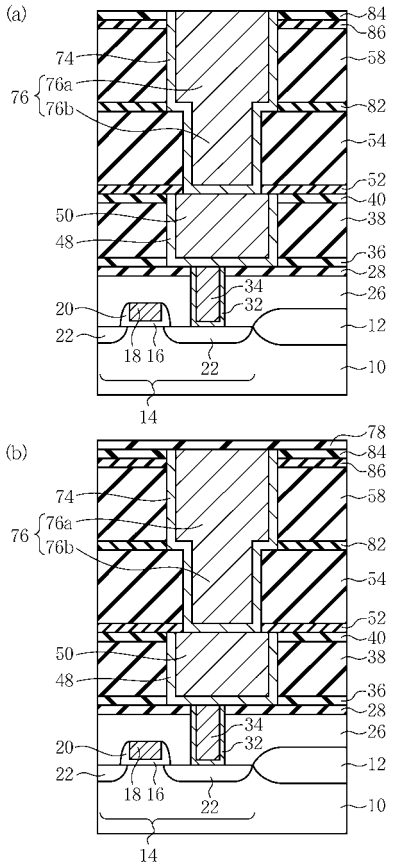
【図４２】

比較例3による半導体装置の製造方法を示す工程断面図(その4)



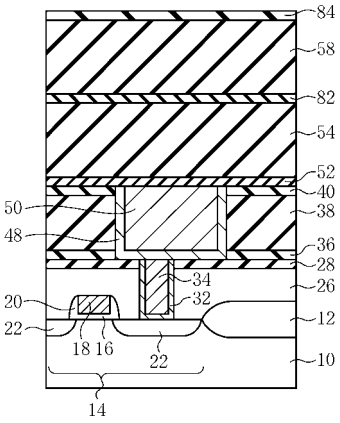
【図４３】

比較例3による半導体装置の製造方法を示す工程断面図(その5)



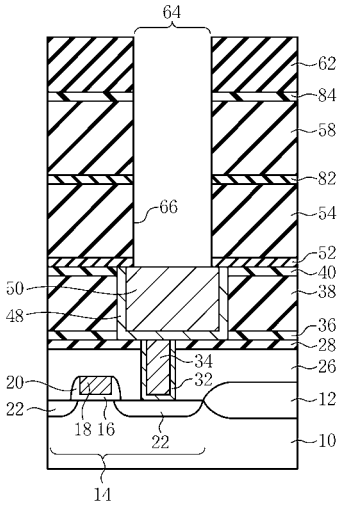
【図４４】

比較例4による半導体装置の製造方法を示す工程断面図(その1)



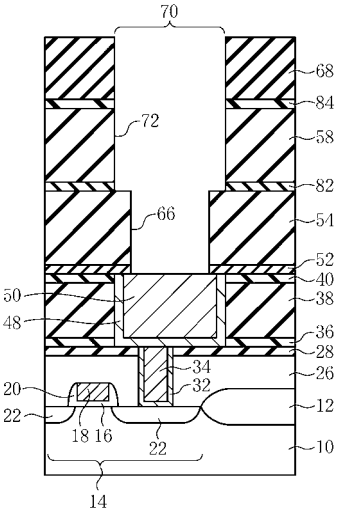
【図４５】

比較例4による半導体装置の製造方法を示す工程断面図(その2)



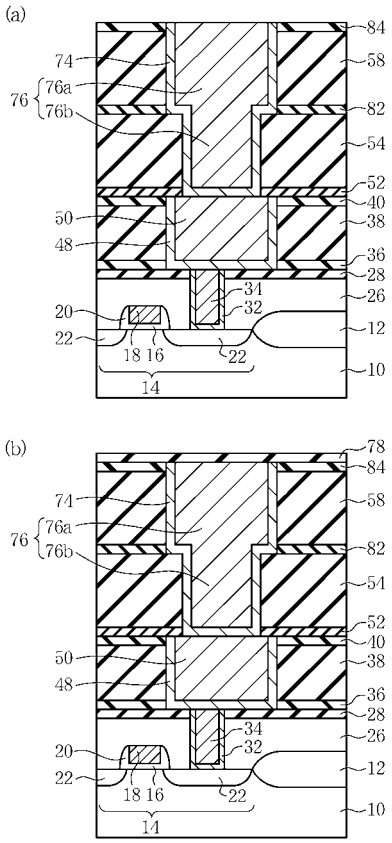
【図４６】

比較例4による半導体装置の製造方法を示す工程断面図(その3)



【図４７】

比較例4による半導体装置の製造方法を示す工程断面図(その4)



フロントページの続き

審査官　田中　永一

(56)参考文献　特開２００２－３７００５９（ＪＰ，Ａ）
特表２００４－５３５０６５（ＪＰ，Ａ）
国際公開第０３／０２５９９４（WO，Ａ１）
特表２００５－５０３６７３（ＪＰ，Ａ）
特開平１１－０４０５５４（ＪＰ，Ａ）
特開平１１－１３５４９３（ＪＰ，Ａ）
特開２００４－２７４０５２（ＪＰ，Ａ）
特開２００５－０１９９８０（ＪＰ，Ａ）
国際公開第２００４／０３３７５２（WO，Ａ２）
特表２００６－５０２５８６（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０１Ｌ　２１／３１２
Ｈ０１Ｌ　２１／３１４
Ｈ０１Ｌ　２１／３１６
Ｈ０１Ｌ　２１／３１８
Ｈ０１Ｌ　２１／７６８
Ｈ０１Ｌ　２３／５２２