



# (12) 发明专利申请

(10) 申请公布号 CN 116686084 A

(43) 申请公布日 2023. 09. 01

(21) 申请号 202180087348.7

(74) 专利代理机构 北京市金杜律师事务所  
11256

(22) 申请日 2021.12.07

专利代理师 姚宗妮

(30) 优先权数据

17/148,367 2021.01.13 US

(51) Int.Cl.

H01L 23/538 (2006.01)

(85) PCT国际申请进入国家阶段日

2023.06.25

(86) PCT国际申请的申请数据

PCT/US2021/062237 2021.12.07

(87) PCT国际申请的公布数据

W02022/154905 EN 2022.07.21

(71) 申请人 高通股份有限公司

地址 美国加利福尼亚州

(72) 发明人 J·R·V·鲍特 A·帕蒂尔

王之杰 卫洪博

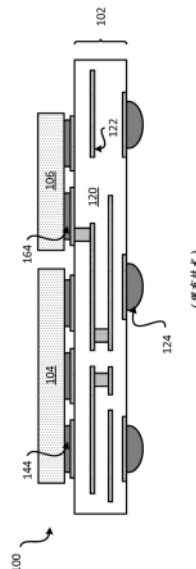
权利要求书3页 说明书19页 附图20页

## (54) 发明名称

包括衬底和被配置用于对角的布线的互连器件的封装件

## (57) 摘要

一种封装件包括包括多个互连件的衬底、被耦合到衬底的第一集成器件、被耦合到衬底的第二集成器件、以及被耦合到衬底的互连器件。第一集成器件、第二集成器件、互连器件和衬底被配置为在第一集成器件与第二集成器件之间提供用于电信号的电路径,该电路径延伸穿过至少衬底、穿过互连器件并且返回穿过衬底。该电路径包括对角地延伸的至少一个互连件。



1. 一种封装件,包括:  
衬底,包括多个互连件;  
第一集成器件,被耦合到所述衬底;  
第二集成器件,被耦合到所述衬底;以及  
互连器件,被耦合到所述衬底,  
其中所述第一集成器件、所述第二集成器件、所述互连器件和所述衬底被配置为在所述第一集成器件与所述第二集成器件之间提供用于电信号的电路路径,所述电路路径延伸穿过至少所述衬底、穿过所述互连器件并且返回穿过所述衬底,并且  
其中所述电路路径包括对角地延伸的至少一个互连件。
2. 根据权利要求1所述的封装件,其中所述第二集成器件与所述第一集成器件对角地定位。
3. 根据权利要求1所述的封装件,其中所述第二集成器件被配置为通过相对于所述衬底中的互连件是对角的至少一个互连件被电耦合到所述第一集成器件。
4. 根据权利要求1所述的封装件,其中所述互连器件以相对于所述第一集成器件和所述第二集成器件的旋转配置被耦合到所述衬底。
5. 根据权利要求1所述的封装件,其中所述互连器件包括:  
布置在第一方向上的第一多个互连件,其中所述第一多个互连件被配置为在第一对集成器件之间提供至少一个电路路径;以及  
布置在第二方向上的第二多个互连件,  
其中所述第二方向与所述第一方向正交,并且  
其中所述第二多个互连件被配置为在第二对集成器件之间提供至少一个电路路径。
6. 根据权利要求1所述的封装件,其中所述互连器件包括以曼哈顿配置布置的第一多个互连件,所述第一多个互连件被配置为在所述第一集成器件与所述第二集成器件之间提供对角的互连件。
7. 根据权利要求1所述的封装件,还包括:  
被耦合到所述衬底的第三集成器件,  
其中所述第三集成器件被配置为通过所述衬底被电耦合到所述第一集成器件,并且  
其中所述第三集成器件被配置为通过所述衬底被电耦合到所述第二集成器件;  
被耦合到所述衬底的第四集成器件,  
其中所述第四集成器件被配置为通过所述衬底被电耦合到所述第一集成器件,并且  
其中所述第四集成器件被配置为通过所述衬底被电耦合到所述第二集成器件,  
其中所述第二集成器件被耦合到所述衬底的第一象限,  
其中所述第三集成器件被耦合到所述衬底的第二象限,  
其中所述第一集成器件被耦合到所述衬底的第三象限,并且  
其中所述第四集成器件被耦合到所述衬底的第四象限。
8. 根据权利要求1所述的封装件,其中所述互连器件包括裸片衬底、至少一个介电层和多个互连件。
9. 根据权利要求1所述的封装件,其中所述互连器件包括没有晶体管的裸片。
10. 根据权利要求1所述的封装件,其中所述互连器件包括桥接衬底,所述桥接衬底包

括至少一个介电层和第二多个互连件。

11. 根据权利要求1所述的封装件,其中所述互连器件被配置为所述第一集成器件与所述第二集成器件之间的桥接器。

12. 根据权利要求1所述的封装件,其中所述封装件被并入到设备中,所述设备选自由以下项组成的组:音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、移动设备、移动电话、智能手机、个人数字助理、固定位置终端、平板电脑、计算机、可穿戴设备、膝上型计算机、服务器、物联网(IoT)设备和机动车辆中的设备。

13. 一种装置,包括:

衬底,包括多个互连件;

第一集成器件,被耦合到所述衬底;

第二集成器件,被耦合到所述衬底;以及

用于器件互连的部件,被耦合到所述衬底,

其中所述第一集成器件、所述第二集成器件、所述用于器件互连的部件和所述衬底被配置为在所述第一集成器件与所述第二集成器件之间提供用于电信号的电路路径,所述电路路径延伸穿过至少所述衬底、穿过所述用于器件互连的部件并返回穿过所述衬底,并且

其中所述电路路径包括对角地延伸的至少一个互连件。

14. 根据权利要求13所述的装置,其中所述第二集成器件被配置为通过相对于所述衬底中的互连件是对角的至少一个互连件被电耦合到所述第一集成器件。

15. 根据权利要求13所述的装置,其中所述用于器件互连的部件以相对于所述第一集成器件和所述第二集成器件的旋转配置被耦合到所述衬底。

16. 根据权利要求13所述的装置,其中所述用于器件互连的部件包括以曼哈顿配置布置的第一多个互连件。

17. 根据权利要求16所述的装置,其中所述以曼哈顿配置布置的所述第一多个互连件被配置为在所述第一集成器件与所述第二集成器件之间提供对角的互连件。

18. 根据权利要求13所述的装置,还包括被耦合到所述衬底的第三集成器件,

其中所述第三集成器件被配置为通过所述衬底被电耦合到所述第一集成器件,并且

其中所述第三集成器件被配置为通过所述衬底被电耦合到所述第二集成器件。

19. 根据权利要求13所述的装置,其中所述用于器件互连的部件包括裸片衬底、至少一个介电层和第二多个互连件。

20. 根据权利要求13所述的装置,其中所述用于器件互连的部件被配置为所述第一集成器件与所述第二集成器件之间的桥接衬底。

21. 一种用于制造封装件的方法,包括:

提供包括多个互连件的衬底;

将第一集成器件耦合到所述衬底;

将第二集成器件耦合到所述衬底;以及

将互连器件耦合到所述衬底,

其中所述第一集成器件、所述第二集成器件、所述互连器件和所述衬底被配置为在所述第一集成器件与所述第二集成器件之间提供用于电信号的电路路径,所述电路路径延伸穿过至少所述衬底、穿过所述互连器件并且返回穿过所述衬底,并且

其中所述电路路径包括对角地延伸的至少一个互连件。

22. 根据权利要求21所述的方法, 其中所述第二集成器件被配置为通过对角的至少一个互连件被电耦合到所述第一集成器件。

23. 根据权利要求21所述的方法, 其中所述互连器件以相对于所述第一集成器件和所述第二集成器件的旋转配置被耦合到所述衬底。

24. 根据权利要求21所述的方法, 其中所述互连器件包括以曼哈顿配置布置的第一多个互连件。

25. 根据权利要求24所述的方法, 其中所述以曼哈顿配置布置的第一多个互连件被配置为在所述第一集成器件与所述第二集成器件之间提供对角的互连件。

## 包括衬底和被配置用于对角的布线的互连器件的封装件

[0001] 相关申请的交叉引用/优先权要求

[0002] 本专利申请要求于2021年1月13日向美国专利商标局提交的未决非临时申请第17/148,367号的优先权和权益。

### 技术领域

[0003] 各种特征涉及包括集成器件的封装件,但更具体地涉及包括集成器件和衬底的封装件。

### 背景技术

[0004] 图1示出了封装件100,封装件100包括衬底102、集成器件104和集成器件106。衬底102包括至少一个介电层120、多个互连件122和多个焊料互连件124。多个焊料互连件144被耦合到衬底102和集成器件104。多个焊料互连件164被耦合到衬底102和集成器件106。电耦合集成器件104和集成器件106可能导致集成器件104和106之间的非常长的互连件,这可能导致封装性能较差。目前需要提供更紧凑的封装和性能更好的封装件。

### 发明内容

[0005] 各种特征涉及包括集成器件的封装件,但更具体地涉及包括集成器件和衬底的封装件。

[0006] 一个示例提供了一种封装件,该封装件包括包括多个互连件的衬底、被耦合到衬底的第一集成器件、被耦合到衬底的第二集成器件、以及被耦合到衬底的互连器件。第一集成器件、第二集成器件、互连器件和衬底被配置为在第一集成器件与第二集成器件之间提供用于电信号的电路路径,该电路路径延伸穿过至少衬底、穿过互连器件并且返回穿过衬底。该电路路径包括对角地延伸的至少一个互连件。

[0007] 另一示例提供了一种装置,该装置包括包括多个互连件的衬底、被耦合到衬底的第一集成器件、被耦合到衬底的第二集成器件、以及被耦合到衬底的用于器件互连的部件。第一集成器件、第二集成器件、用于器件互连的部件和衬底被配置为在第一集成器件与第二集成器件之间提供用于电信号的电路路径,该电路路径延伸穿过至少衬底、穿过用于器件互连的部件并且返回穿过衬底。该电路路径包括对角地延伸的至少一个互连件。

[0008] 另一示例提供了一种用于制造封装件的方法。该方法提供包括多个互连件的衬底。该方法将第一集成器件耦合到衬底。该方法将第二集成器件耦合到衬底。该方法将互连器件耦合到衬底。第一集成器件、第二集成器件、互连器件和衬底被配置为在第一集成器件与第二集成器件之间提供用于电信号的电路路径,该电路路径延伸穿过至少衬底、穿过互连器件并且返回穿过衬底。该电路路径包括对角地延伸的至少一个互连件。

### 附图说明

[0009] 当结合附图进行详细描述时,各种特征、性质和优点可以从下面的详细描述中变

得很清楚,在附图中,相同的附图标记始终相应地标识。

[0010] 图1示出了包括集成器件和衬底的封装件的剖面图。

[0011] 图2示出了包括被耦合到衬底的互连器件的封装件的平面图。

[0012] 图3示出了包括被耦合到衬底的互连器件的封装件的剖面图。

[0013] 图4示出了包括被耦合到衬底的互连器件的封装件中的可能的电路路径的视图。

[0014] 图5示出了包括被耦合到衬底的互连器件的封装件中的可能的电路路径的视图。

[0015] 图6示出了包括被耦合到衬底的互连器件的封装件中的可能的电路路径的视图。

[0016] 图7示出了包括被耦合到衬底的互连器件的封装件中的可能的电路路径的视图。

[0017] 图8A-图8D示出了用于制造互连器件的示例性序列。

[0018] 图9示出了用于制造互连器件的方法的示例性流程图。

[0019] 图10A-图10C示出了用于制造衬底的示例性序列。

[0020] 图11示出了用于制造衬底的方法的示例性流程图。

[0021] 图12A-图12B示出了用于制造包括被耦合到衬底的互连器件的封装件的示例性序列。

[0022] 图13示出了用于制造包括被耦合到衬底的互连器件的封装件的方法的示例性流程图。

[0023] 图14示出了可以集成本文中描述的裸片、电子电路、集成器件、集成无源器件(IPD)、无源组件、封装和/或器件封装的各种电子设备。

### 具体实施方式

[0024] 在以下描述中,给出了具体细节,以提供对本公开的各个方面的全面理解。然而,本领域普通技术人员将理解,这些方面可以在没有这些具体细节的情况下实践。例如,电路可以以框图示出,以避免由于不必要的细节而模糊这些方面。在其他情况下,为了不模糊本公开的各方面,公知的电路、结构和技术可以不详细示出。

[0025] 本公开描述了一种封装件,该封装件包括包括多个互连件的衬底、被耦合到衬底的第一集成器件、被耦合到衬底的第二集成器件、以及被耦合到衬底的互连器件。第一集成器件、第二集成器件、互连器件和衬底被配置为在第一集成器件与第二集成器件之间提供用于电信号的电路路径,该电路路径延伸穿过至少衬底、然后穿过互连器件并且返回穿过衬底。该电路路径包括对角地延伸的至少一个互连件。

[0026] 衬底还包括用于提供到板的电路路径的多个互连件。集成器件被耦合到衬底的第一表面(或第二表面)。互连器件被耦合到衬底的第一表面(或第二表面)。第一集成器件、第二集成器件、互连器件和衬底被配置为在第一集成器件与第二集成器件之间提供用于电信号的电路路径,该电路路径延伸穿过至少衬底、然后穿过互连器件并且返回穿过衬底。互连器件可以在被耦合到衬底的两个集成器件之间提供至少一个电路路径(例如,电连接)。互连器件可以是包括衬底(例如,硅)、多个互连件和至少一个介电层的互连集成器件。互连器件可以是包括至少一个介电层和多个互连件的衬底。互连器件的多个互连件可以以曼哈顿(Manhattan)配置来布置。以曼哈顿配置布置的多个互连件可以被配置为在第一集成器件与第二集成器件之间提供对角的互连件。对角的互连件有助于在集成器件之间提供更短的路径,这可以提高每个集成器件的性能。

[0027] 包括被配置用于对角的布线的互连器件的示例性封装件

[0028] 图2示出了包括互连器件的封装件200的平面图。封装件200包括衬底202、互连器件201、集成器件203、集成器件205、集成器件207和集成器件209。互连器件201、集成器件203、集成器件205、集成器件207和集成器件209被耦合到衬底202。如下面将进一步描述的，互连器件201可以包括中介体、衬底和/或裸片，其被配置为为封装件200提供对角的布线。互连器件201可以是用于器件互连的部件。互连器件201可以被配置为两个或更多个集成器件之间的桥接器。

[0029] 图2示出了用于不同集成器件之间的电信号的各种互连件和电路径。例如，图2示出了(i)集成器件203与集成器件207之间的多个互连件237、(ii)集成器件203与集成器件209之间的多个互连件239、(iii)集成器件205与集成器件207之间的多个互连件257、(iv)集成器件205与集成器件209之间的多个互连件259、(v)互连器件201与集成器件203之间的多个互连件231、(vi)互连器件201与集成器件205之间的多个互连件251、(vii)互连器件201与集成器件207之间的多个互连件271、(viii)互连器件201与集成器件209之间的多个互连件291、(ix)互连器件201中的多个互连件235、以及(x)互连器件201中的多个互连件279。

[0030] 集成器件203与集成器件207之间的多个互连件237可以包括衬底202中的互连件。集成器件203与集成器件209之间的多个互连件239可以包括衬底202中的互连件。集成器件205与集成器件207之间的多个互连件257可以包括衬底202中的互连件。集成器件205与集成器件209之间的多个互连件259可以包括衬底202中的互连件。互连器件201与集成器件203之间的多个互连件231可以包括衬底202中的互连件。互连器件201与集成器件205之间的多个互连件251可以包括衬底202中的互连件。互连器件201与集成器件207之间的多个互连件271可以包括衬底202中的互连件。互连器件201与集成器件209之间的多个互连件291可以包括衬底202中的互连件。多个互连件235可以包括互连器件201中的互连件(例如，第一金属层中的互连件)。多个互连件279可以包括互连器件201中的互连件(例如，第二金属层中的互连件)。定义各种电路径的互连件可以包括曼哈顿互连件(例如，在X-Y平面中垂直和/或水平延伸的互连件)和/或(X-Y平面)中的对角的互连件。互连器件201的曼哈顿互连件可以是沿着与互连器件201的侧壁相同的方向延伸的互连件。互连器件201的曼哈顿互连件可以是平行和/或垂直于互连器件201的侧壁的互连件。多个互连件235和/或多个互连件279可以是互连器件201的曼哈顿互连件的示例。

[0031] 集成器件203可以被配置为通过互连器件201被电耦合到集成器件205。例如，集成器件203可以被配置为通过多个互连件231、多个互连件235和多个互连件251被电耦合到集成器件205。在这样的示例中，集成器件203与集成器件205之间的至少一个电信号可以行进通过衬底202中的互连件、通过互连器件201中的互连件并且返回通过衬底202中的互连件。

[0032] 集成器件207可以被配置为通过互连器件201被电耦合到集成器件209。例如，集成器件207可以被配置为通过多个互连件271、多个互连件279和多个互连件291被电耦合到集成器件209。在这样的示例中，集成器件207与集成器件205之间的至少一个电信号可以行进通过衬底202中的互连件、通过互连器件201中的互连件并且返回通过衬底202中的互连件。

[0033] 互连器件201的使用提供了对角的互连件，该对角的互连件有助于减少相对于彼此对角地定位的集成器件(例如，位于第一象限211和第三象限213中的集成器件)之间的互

连距离。这有助于提高集成器件的性能。注意,互连器件201包括以曼哈顿配置布置的互连件,其中互连器件201中的互连件彼此正交和/或平行。互连器件201中的互连件可以与互连器件201的(多个)侧表面正交和/或平行。例如,第一方向上的互连件可以位于互连器件201的第一金属层上,并且第二方向上的互连件可以位于互连器件201的第二金属层中。第二方向可以与第一方向正交,反之亦然。第一方向可以包括第一对角方向,并且第二方向可以包括与第一对角方向正交(例如,垂直)的第二对角方向。对角方向可以是相对于衬底202中的方向的。因此,尽管互连器件201的互连件在互连器件201中可以是垂直和水平的(在X-Y平面中),但是当互连器件201以旋转配置被耦合到衬底202时,这些互连件(例如,235、279)被配置为相对于衬底202(例如,相对于衬底202的侧面)和衬底202的互连件的对角的互连件。互连器件201的互连件可以包括(i)布置在第一方向上的第一多个互连件235,其中第一多个互连件235被配置为在第一对集成器件(例如,集成器件203和205)之间提供至少一个电路路径,以及(ii)布置在第二方向上的第二多个互连件279,其中第二方向与第一方向正交,并且其中第二多个互连件279被配置为在第二对集成器件(例如,集成器件207和209)之间提供至少一个电路路径。

[0034] 图2示出了集成器件203、集成器件205、集成器件207和集成器件209以象限配置布置。集成器件205可以被耦合到衬底202的第一象限211,集成器件207可以被耦合到衬底202的第二象限212,集成器件203可以被耦合到衬底202的第三象限213,并且集成器件209可以被耦合到衬底202的第四象限214。第一象限211与第三象限213对角地定位。第二象限212与第四象限214对角地定位。互连器件201允许(i)第一象限211和第三象限213中的集成器件之间的对角的互连件、以及(ii)第二象限212和第四象限214中的集成器件之间的对角的互连件。互连器件201以相对于第一集成器件和第二集成器件的旋转配置被耦合到衬底202。互连器件201的旋转允许集成器件之间的对角的互连件(即使互连器件201的大多数互连件在互连器件201中不是对角的)。互连器件201可以相对于至少一个集成器件(例如,203、205、207、209)旋转45度。注意,互连器件201可以相对于(多个)其他集成器件旋转其他角度(例如,1度-89度)。此外,互连器件201可以包括与衬底202的互连件相比具有较细(例如,较小)的互连件间距和宽度的互连件。当互连器件201的至少一个侧壁与衬底202的侧壁和/或至少一个集成器件(例如,203、205、207、209)的(多个)侧壁呈对角时,互连器件201可以被认为相对于至少一个集成器件旋转。当互连器件201的至少一个侧壁与衬底202的侧壁和/或至少一个集成器件(例如,203、205、207、209)的(多个)侧壁不平行并且不垂直时,互连器件201可以被认为相对于至少一个集成器件旋转。注意,封装件200和/或衬底202的平面图可以表示封装件200和/或衬底202的一部分,而不一定表示封装件200和/或衬底202整个平面图。此外,图2所示的象限可以表示封装件200的一部分和/或衬底202的一部分。

[0035] 图3示出了包括互连器件的封装件200的剖面图。封装件200通过多个焊料互连件380被耦合到板390(例如,印刷电路板(PCB))。封装件200提供了具有紧凑的小因子同时还具有高的输入/输出引脚数的封装件。封装件200可以提供改进的电容密度、集成器件之间的更短的路径、更低的电感和/或更少的布线约束。

[0036] 封装件200包括衬底202、互连器件201、集成器件203、集成器件205、集成器件207(未示出)、集成器件209(未示出)和散热器308。互连器件201可以被配置为两个或更多个集成器件之间的桥接器。互连器件201可以是高密度互连器件。散热器308通过热界面材料

(TIM) 382被耦合到衬底202。散热器308通过热界面材料(TIM) 383被耦合到集成器件203。散热器308通过热界面材料(TIM) 385被耦合到集成器件205。

[0037] 如以下进一步描述的,集成器件(例如,203、205、207、209)、互连器件(例如,201)和衬底202以如下方式被耦合在一起:当电信号(例如,第一电信号、第二电信号)在两个集成器件(例如,203、205)之间行进时,电信号行进通过至少衬底202、然后通过互连器件(例如,201)并且返回通过衬底202。这可以通过互连器件(例如,201)在由衬底202提供的第一电触点与由衬底202提供的第二电触点之间提供至少一个电路来实现,其中第一触点电连接到集成器件(例如,203、205),并且其中第二触点电连接到互连件中的一个或多个互连件。在上述示例中,互连器件201可以被配置为桥接器,使得当至少一个电信号在两个集成器件(例如,203、205)之间行进时,至少一个电信号可以行进通过互连器件201。至少一个电信号可以行进通过由封装件的互连件(例如,迹线、过孔、焊盘、焊料互连件、柱互连件)、(多个)集成器件、衬底和/或(多个)互连器件限定的至少一个电路。

[0038] 衬底202包括第一表面(例如,顶表面)和第二表面(例如,底表面)。衬底202包括至少一个介电层320、多个互连件322、第一阻焊层324和第二阻焊层326。多个互连件322可以被配置为提供去往和/或来自板(例如,390)的至少一个电路。多个互连件322可以提供到至少一个集成器件(例如,203、205、207、209)的至少一个电路。多个互连件322可以在两个或更多个集成器件(例如,203、205、207、209)之间提供至少一个电路(例如,电连接)。多个互连件322可以具有第一最小节距和第一最小线和间距(L/S)。在一些实现中,多个互连件322的第一最小节距在近似100-200微米( $\mu\text{m}$ )的范围内。在一些实现中,针对多个互连件322的第一最小线和间距(L/S)在近似9/9-12/12微米( $\mu\text{m}$ )的范围内(例如,近似9-12微米( $\mu\text{m}$ )的最小线宽,近似9-12微米( $\mu\text{m}$ )的最小间距)。不同实现可以使用不同衬底。衬底202可以是层压衬底、无芯衬底、有机衬底、包括芯层的衬底(例如,有芯衬底)。在一些实现中,至少一个介电层320可以包括芯层和/或预浸料层。至少一个介电层320具有的介电常数可以在近似3.5-3.7的范围内。至少一个介电层320可以包括用于增强衬底202的玻璃织物。下面在图10A-图10C中进一步描述制造衬底的示例。如下面将进一步描述的,在一些实现中,衬底202可以使用修改的半加成法工艺(mSAP)或半加成法工艺(SAP)来制造。

[0039] 第一集成器件203被耦合到衬底202的第一表面(例如,顶表面)。集成器件203通过多个焊料互连件330耦合到衬底。多个焊料互连件330可以包括柱互连件(例如,铜柱)和/或焊料互连件。底部填充物333位于衬底202与集成器件203(例如,第一集成器件)之间。底部填充物333可以围绕多个焊料互连件330。集成器件205被耦合到衬底202的第一表面(例如,顶表面)。集成器件205(例如,第二集成器件)通过多个焊料互连件350被耦合到衬底。多个焊料互连件350可以包括柱互连件(例如,铜柱)和/或焊料互连件。底部填充物353位于衬底202与集成器件205之间。底部填充物353可以围绕多个焊料互连件350。

[0040] 互连器件201被耦合到衬底202的第一表面。如下面将进一步描述的,互连器件201可以是高密度互连器件。互连器件201可以通过多个焊料互连件310和/或柱互连件(例如,铜柱互连件)被耦合到衬底202。互连器件201横向地位于第一集成器件203与第二集成器件205之间。该配置通过减少衬底202中的布线拥塞和/或通过减少针对集成器件之间的电流(例如,信号)的路径来帮助提高封装件的性能。最终的结果是具有更紧凑的形状因子的封装件。此外,互连器件201可以帮助降低衬底202的成本。在一些实现中,至少一个互连器件

可以位于衬底202的另一表面之上。在一些实现中,互连器件可以集成或嵌入衬底202内部。互连器件可以被配置为为至少一个电信号提供至少一个电路径。如下面将进一步描述的,互连器件(例如,201)可以被配置为桥接器。互连器件(例如,201)可以包括裸片(例如,无源器件裸片)。被配置为桥接器和/或无源器件裸片的互连器件可以没有有源器件,诸如晶体管。因此,被配置为桥接器和/或无源器件裸片的互连器件可以没有晶体管。然而,被配置为桥接器和/或无源器件裸片的互连器件可以包括不是电耦合其他集成器件的电路的一部分的晶体管。

[0041] 集成器件(例如,203、205、207、209)可以包括裸片(例如,半导体裸片)。集成器件可以包括射频(RF)器件、无源器件、滤波器、电容器、电感器、天线、发射器、接收器、砷化镓(GaAs)基集成器件、表面声波(SAW)滤波器、体声波(BAW)滤波器、发光二极管(LED)集成器件、硅(Si)基集成器件、碳化硅(SiC)基集成器件、存储器、电源管理处理器和/或其组合。集成器件(例如,203、205、207、209)可以包括至少一个电子电路(例如,第一电子电路、第二电子电路等)。

[0042] 各种组件可以具有各种尺寸和组件之间的各种间距。例如,互连器件201可以具有近似 $8\times 8$ 毫米的尺寸,并且一个或多个集成器件(例如,203、205、207、209)可以具有近似 $15\times 10$ 毫米的尺寸。互连器件201与集成器件(例如,203、205、207、209)之间的间距可以是近似300微米。两个相邻集成器件(例如,203和209、203和207)之间的间距可以是近似500微米。注意,这些尺寸是示例性的。在一些实现中,尺寸和/或间距可以更大或更小。不同实现可以将不同组件耦合到衬底202。可以耦合到衬底202的其他组件(例如,表面安装组件)包括无源器件(例如,电容器)。

[0043] 不同实现可以使用不同互连器件201。互连器件201可以被实现为具有互连的衬底(例如,具有互连的中介层)。互连器件201可以被实现为裸片(例如,硅裸片)。互连器件201可以是具有第二最小节距和第二最小线和间距(L/S)的高密度互连器件。在一些实现中,针对互连器件(例如,201)的互连件的第二最小节距在近似100-200微米( $\mu\text{m}$ )的范围内。在一些实现中,针对互连器件(例如,201)的互连件的第二最小线和间距(L/S)在近似 $3/2$ - $5/5$ 微米( $\mu\text{m}$ )的范围内(例如,近似3-5微米( $\mu\text{m}$ )的最小线宽,近似3-5微米( $\mu\text{m}$ )的最小间距)。互连器件201可以具有相应第二最小节距小于衬底202的第一最小节距的互连件。类似地,互连器件201可以具有相应最小节距小于衬底202的第一最小线和间距(L/S)的互连件。节距可以定义为两个相邻互连之间的中心到中心距离。互连器件(例如,201)是被配置为放置在集成器件附近和/或集成器件之间的区域中的局部集成器件。互连器件的大小可以随着不同实现而变化。然而,互连器件的占地面积可以小于衬底202的占地面积。

[0044] 如下面将进一步描述的,去往和来自集成器件(例如,203、205)的一些电信号(例如,第一电信号、第二电信号)可以被配置为行进通过互连器件201。具有更高密度互连件的互连器件允许封装件200提供更高的I/O引脚数,而不必增加封装件200的大小。例如,使用互连器件201可以允许衬底202具有较低数目的金属层,这可以有助于减小封装件200的总高度。一个或多个互连器件201可以有助于减少由于高数目的引脚数和/或网表而导致的衬底202的某些区域(例如,集成器件附近的区域)中的拥塞和/或纠缠。互连器件201可以与第一集成器件203和/或第二集成器件205相比具有较低的高度。

[0045] 如上所述,互连器件201可以包括被配置为的中介体、衬底和/或裸片,其为封装件

200提供对角的布线。图3示出了互连器件201包括至少一个介电层311、多个互连件312、钝化层314和衬底316。衬底316可以包括硅(Si)、玻璃或石英。衬底316可以是裸片衬底。互连器件201可以包括正面和背面。互连器件201的背面可以是包括衬底316的一面。互连器件201的正面可以是包括钝化层314的一面和/或焊料互连被耦合到互连器件201的一面。互连器件的正面可以与互连器件的背面相对。如下面将进一步描述的,互连器件201(和/或本公开中描述的任何互连器件)可以被配置为桥接器。多个互连312可以包括多个互连件235和/或多个互连件279。

[0046] 互连器件201可以包括裸片(例如,无源器件裸片)。被配置为桥接器和/或无源器件裸片的互连器件可以没有有源器件,诸如晶体管。因此,被配置为桥接器和/或无源器件裸片的互连器件可以没有晶体管。然而,被配置为桥接器和/或无源器件裸片的互连器件可以包括不是集成器件之间的电路的一部分的(多个)晶体管。因此,互连器件可以包括晶体管,但是这样的晶体管没有被包括在集成器件之间的电路路径中。如上所述,互连器件的互连件可以与衬底202的互连件相比具有更高的密度(例如,更低的最小节距和/或更低的最小L/S)。钝化层314位于互连器件201的第一表面之上。多个焊料互连件310被耦合到互连器件201的第一表面。

[0047] 如上所述,互连器件可以是耦合到衬底202的组件,使得封装件200可以提供更高的I/O引脚数,而不必增加封装件200的总体大小和/或可以在集成器件之间提供更短的路径。在一些实现中,去往和来自一个或多个集成器件的一个或多个电信号可以行进通过一个或多个互连器件。一个或多个互连器件(例如,201)可以有助于减少由于高数目的引脚数和/或网表而导致的衬底的某些区域中的拥塞和/或纠缠。网表是电路的组件的布置以及这些组件如何电耦合在一起。一个或多个互连器件201具有改进的电容密度,在集成器件之间提供更短的路径,有助于降低电感,和/或减少布线约束。

[0048] 在一些实现中,至少一个介电层311可以包括预浸料层和/或可光成像介电层。至少一个介电层311具有的介电常数可以在近似3.3-4.0的范围内。在一些实现中,互连器件的至少一个介电层311可以包括玻璃织物。然而,玻璃织物将比衬底202的至少一个介电层320中的玻璃织物更细。

[0049] 在一些实现中,互连器件201可以包括与衬底202类似的中介体和/或衬底。互连器件201可以包括无芯衬底或有芯衬底。互连器件201可以具有多个互连件和至少一个介电层,如图3中所述。然而,当互连器件201被实现为衬底和/或中介体时,(多个)介电层和/或多个互连件可以与图3中描述的那些不同。互连器件201可以使用与用于制造衬底202的工艺类似的工艺来制造。在一些实现中,互连器件201可以使用如以下在图10A-图10C中描述的工艺来制造。当使用图10A-图10C中描述的工艺来制造互连器件201时,互连器件201的互连件可以具有与衬底202的互连件相似的宽度和/或间距。

[0050] 图4示出了电信号如何在概念上行进通过封装件的视图。图4示出了被配置为通过电路路径413、电路路径411和电路路径415被电耦合到集成器件205的集成器件203。电路路径411、413和415可以是针对集成器件203与集成器件205之间的电流的示例性路径的概念表示。电路路径可以包括互连件、柱互连件和/或焊料互连件。电路路径411被配置为被电耦合到电路路径413和415。电路路径411、413和/或415可以概念性地示出其中至少一个电信号可以通过互连器件201的正面进入和离开的(多个)路径。

[0051] 电路路径411、413和415是其中电流(例如,信号)行进通过互连器件201的电路路径。电路路径411、413和415可以包括衬底402中的互连件、互连器件201中的互连件和/或焊料互连件(例如,330、310、350)。电路路径413、411和/或415可以包括图2的多个互连件231、235和251。每个电路路径(例如,413、415)可以包括来自衬底202的多个互连件322本身的相应互连件。

[0052] 在一个示例中,集成器件203和集成器件205被配置为被电耦合在一起,使得集成器件203与集成器件205之间的至少一个电流(例如,电信号)行进通过(i)多个焊料互连件330中的(多个)第一焊料互连件、(ii)衬底202的多个互连件322中的(多个)第一互连件、(iii)多个焊料互连件310中的(多个)第一焊料互连件、(iv)互连器件201中的(多个)第一互连件(例如,312)、(v)多个焊料互连件310中的(多个)第二焊料互连件、(vi)衬底202的多个互连件322中的(多个)第二互连件、以及(vii)多个焊料互连件350中的第一焊料互连件。

[0053] 电路路径411可以包括(i)多个焊料互连件310中的(多个)第一焊料互连件、(ii)互连器件201中的(多个)第一互连件和/或第二互连件(例如,312)、和/或(ii)多个焊料互连件310中的(多个)第二焊料互连件。

[0054] 电路路径413可以包括(i)多个焊料互连件330中的(多个)第一焊料互连件、(ii)衬底202的多个互连件322中的(多个)第一互连件、(iii)多个焊料互连件310中的(多个)第一焊料互连件、和/或(iv)互连器件201中的(多个)第一互连件(例如,312)。

[0055] 电路路径415可以包括(i)多个焊料互连件350中的(多个)第一焊料互连件、(ii)衬底202的多个互连件322中的(多个)第二互连件、(iii)多个焊料互连件310中的(多个)第二焊料互连件、和/或(iv)互连器件201中的(多个)第二互连件(例如,312)。

[0056] 注意,本公开中描述的各种电路路径中的两个或更多个点路径可以被配置为彼此电耦合。例如,电路路径411可以被配置为被电耦合到电路路径413和电路路径415。注意,用于一个或多个信号的(多个)电路路径可以通过互连器件(例如,201)的正面进入和离开。这表示,行进通过互连器件的至少一个电信号可以(i)通过互连器件的正面进入,(ii)行进通过互连器件中的(多个)互连件,以及(iii)通过互连器件的正面离开。

[0057] 图5示出了电信号如何在概念上行进通过封装件的另一视图。图5示出了被配置为通过电路路径517、电路路径511和电路路径519被电耦合到集成器件209的集成器件207。电路路径511、517和519可以是针对集成器件207与集成器件209之间的电流的示例性路径的概念表示。电路路径可以包括互连件、柱互连件和/或焊料互连件。电路路径511被配置为被电耦合到电路路径517和519。电路路径511、517和/或519可以示出其中至少一个电信号可以通过互连器件201的正面进入和离开的(多个)路径。

[0058] 电路路径511、517和519是其中电流(例如,信号)进行通过互连器件201的电路路径。电路路径511、517和519可以包括衬底402中的互连件、互连器件201中的互连件和/或焊料互连件(例如,570、310、590)。电路路径517、511和/或519可以包括图2的多个互连件271、279和291。每个电路路径(例如,517、519)可以包括来自衬底202的多个互连件322本身的相应互连件。

[0059] 在一个示例中,集成器件207和集成器件209被配置为电耦合在一起,使得集成器件207与集成器件209之间的至少一个电流(例如,电信号)进行通过(i)多个焊料互连件570中的(多个)第一焊料互连件、(ii)衬底202的多个互连件322中的(多个)第三互连件、(iii)

多个焊料互连件310中的(多个)第三焊料互连件、(iv)互连器件中201的(多个)第三互连件(例如,312)、(v)多个焊料互连件310中的(多个)第四焊料互连件、(vi)衬底202的多个互连件322中的(多个)第四互连件、以及(vii)多个焊料互连件590中的第一焊料互连件。

[0060] 电路径511可以包括(i)多个焊料互连件310中的(多个)第三焊料互连件、(ii)互连器件201中的(多个)第三和/或第四互连件(例如,312)、和/或(iii)多个焊料互连件310中的(多个)第四焊料互连件。电路径511可以包括位于与来自电路径411的互连件不同的金属层上的互连件。

[0061] 电路径517可以包括(i)多个焊料互连件570中的(多个)第一焊料互连件、(ii)衬底202的多个互连件322中的(多个)第三互连件、(iii)多个焊料互连件310中的(多个)第三焊料互连件、和/或(iv)互连器件201中的(多个)第三互连件(例如,312)。

[0062] 电路径519可以包括(i)多个焊料互连件590中的(多个)第一焊料互连件、(ii)衬底202的多个互连件322中的(多个)第四互连件、(iii)多个焊料互连件310中的(多个)第四焊料互连件、和/或(iv)互连器件201中的(多个)第四互连件(例如,312)。

[0063] 图6示出了电信号如何在概念上行进通过封装件的另一视图。图6示出了被配置为通过电路径637被电耦合到集成器件207的集成器件203。电路径637可以包括衬底402中的互连件(例如,322)和/或焊料互连件(例如,330、570)。电路径637可以包括图2的多个互连件237。

[0064] 图7示出了电信号如何在概念上行进通过封装件的另一视图。图7示出了被配置为通过电路径739被电耦合到集成器件209的集成器件203。电路径739可以包括衬底402中的互连件(例如,322)和/或焊料互连件(例如,330、590)。电路径739可以包括图2的多个互连件239。

[0065] 不同实现可以具有不同数目的电路径和/或采用不同布线的电路径。

[0066] 电路径可以说明其中至少一个电信号可以通过互连器件(例如,201)的正面进入和离开的(多个)路径。这表示,行进通过互连器件的电信号可以(i)通过互连器件的正面进入,(ii)行进通过互连器件中的(多个)互连,以及(iii)通过互连器件的正面离开。然而,注意,本公开中所示的电信号的路径是示例性的和/或概念性的。不同实现可以对电信号使用不同路径。此外,电信号和/或电路径可以进行通过不同类型的互连件(例如,过孔、迹线、焊盘、柱)、焊料互连件和/或组件(例如,无源器件)。因此,例如,在一些实现中,在集成器件与互连器件之间行进的电信号可以行进通过集成器件与互连器件之间的至少一个中介组件(例如,无源器件、电容器)。不同实现可以具有不同数目的电信号,这些电信号往返于不同集成器件。这些电信号的路径可以变化。电信号可以包括I/O信号。代替I/O信号,本公开中所示的示例性路径也可以应用于电源和/或接地。

[0067] 如上所述,互连器件201可以被实现为裸片(例如,桥接裸片)或衬底(例如,桥接衬底、中介体)。当互连器件201被实现为衬底(例如,桥接衬底)时,衬底可以是有芯衬底或无芯衬底。互连器件201可以具有各种大小和形状。例如,在一些实现中,互连器件201可以具有矩形形状(例如,正方形形状)并且具有8mm×8mm或更小的横向大小。集成器件(例如,203、205、207、209)具有矩形形状(例如,正方形形状)。在一些实现中,互连器件201可以与集成器件间隔开近似300微米。注意,本公开中描述的任何封装件都可以是堆叠封装件(PoP)的一部分。此外,本公开中描述的封装件(例如,200、700)可以被耦合到中介体。

[0068] 用于制造互连器件的示例性序列

[0069] 图8A-图8D示出了用于提供或制造互连器件的示例性序列。在一些实现中,图8A-图8D的序列可以用于提供或制造图3的互连器件201、或本公开中描述的任何互连器件。图8A-图8D的序列可以用于制造包括互连裸片的互连器件(例如,互连集成器件)。

[0070] 应当注意,图8A-图8D的序列可以组合一个或多个阶段,以简化和/或阐明用于提供或制造互连器件的序列。在一些实现中,过程的顺序可以改变或修改。在一些实现中,在不脱离本公开的范围的情况下,可以替换或替代一个或多个过程。不同实现可以不同地制造互连器件。

[0071] 如图8A所示,阶段1示出了在提供衬底316之后的状态。衬底316可以包括玻璃和/或硅。

[0072] 阶段2示出了在衬底316之上形成多个互连件822之后的状态。多个互连件822可以包括迹线和/或焊盘。形成多个互连件822可以包括形成种子层,执行光刻工艺、电镀工艺、剥离工艺和/或蚀刻工艺。多个互连件822可以是多个互连件312的一部分。

[0073] 阶段3示出了在多个互连件822和衬底316之上形成介电层830之后的状态。介电层830可以沉积和/或涂覆在多个互连件822和介电层820之上。介电层830可以包括聚合物。介电层830可以类似于介电层311。

[0074] 阶段4示出了在介电层830中形成腔体831之后的状态。可以使用蚀刻工艺来形成腔体831。

[0075] 如图8B所示,阶段5示出了在介电层830之上形成多个互连件832之后的状态。多个互连件832可以包括过孔、迹线和/或焊盘。形成多个互连件832可以包括执行光刻工艺、电镀工艺、剥离工艺和/或蚀刻工艺。多个互连件832可以是多个互连件312的一部分。

[0076] 阶段6示出了在多个互连件832和介电层830之上形成介电层840之后的状态。介电层840可以沉积和/或涂覆在多个互连件832和介电层830之上。介电层840可以包括聚合物。介电层840可以类似于介电层830。

[0077] 阶段7示出了在介电层840中形成腔体841之后的状态。可以使用蚀刻工艺来形成腔体841。

[0078] 阶段8示出了在介电层840之上形成多个互连件842之后的状态。多个互连件842可以包括过孔、迹线和/或焊盘。形成多个互连842可以包括执行光刻工艺、电镀工艺、剥离工艺和/或蚀刻工艺。多个互连件842可以是多个互连件312的一部分。

[0079] 如图8C所示,阶段9示出了在多个互连件842和介电层840之上形成介电层850之后的状态。介电层850可以沉积和/或涂覆在多个互连件842和介电层840之上。介电层850可以包括聚合物。介电层850可以类似于介电层840。

[0080] 阶段10示出了在介电层850中形成腔体851之后的状态。可以使用蚀刻工艺来形成腔体851。

[0081] 阶段11示出了在介电层850之上形成多个互连件852之后的状态。多个互连件852可以包括过孔、迹线和/或焊盘。形成多个互连件852可以包括执行光刻工艺、电镀工艺、剥离工艺和/或蚀刻工艺。多个互连件852可以是多个互连件312的一部分。

[0082] 如图8D所示,阶段12示出了在至少一个介电层311之上形成钝化层314之后的状态。至少一个介电层311可以表示介电层830、840和850。阶段12可以示出多个互连件312,其

可以包括多个互连件832、842和/或852。阶段12可以示出互连器件201。

[0083] 阶段13示出了在多个焊料互连件310被耦合到互连器件201之后的状态。阶段13可以示出如图3中描述的互连器件201的示例。在一些实现中，互连器件201是晶片的一部分，并且可以执行分割以将晶片切割成个体互连器件。

[0084] 用于制造互连器件的方法的示例性流程图

[0085] 在一些实现中，制造包括互连器件的封装件包括若干过程。图9示出了用于提供或制造高密度互连器件的方法900的示例性流程图。在一些实现中，图9的方法900可以用于提供或制造本公开中描述的图3的高密度互连器件（例如，201）。然而，方法900可以用于提供或制造本公开中描述的任何互连器件。

[0086] 应当注意，图9的方法可以组合一个或多个过程，以简化和/或阐明用于提供或制造互连器件的方法。在一些实现中，过程的顺序可以改变或修改。将根据制造再分布互连件来描述图9。然而，图9的方法可以用于制造任何类型的互连件。

[0087] 该方法提供（在905）衬底（例如，316）。衬底316可以包括玻璃、石英和/或硅。图8A的阶段1示出并且描述了衬底的示例。

[0088] 该方法通过在衬底（例如，316）之上形成多个互连件822来形成（在910）第一金属层。形成多个互连件可以包括执行光刻工艺、执行电镀工艺、执行剥离工艺和/或执行蚀刻工艺。图8A的阶段2示出并且描述了形成用于互连器件的第一金属层的示例。

[0089] 该方法通过在第一金属层之上形成介电层（例如，830）和多个互连件832来形成（在915）第二金属层。介电层可以包括聚合物。形成介电层和多个互连件可以包括在介电层820和互连822之上设置介电层830、执行光刻工艺、执行电镀工艺、执行剥离工艺和/或执行蚀刻工艺。图8A-图8B的阶段3-5示出并且描述了形成用于互连器件的第二金属层（例如，再分布层、再分布金属层）的示例。再分布层（RDL）可以是金属化层的一种形式。RDL可以包括具有U形或V形的互连件。术语“U形”和“V形”应当可互换。术语“U形”和“V形”可以是指互连件和/或再分配互连件的侧面轮廓形状。U形互连件和V形互连件可以具有顶部和底部。U形互连件（或V形互连件）的底部可以被耦合到另一U形互连件（或V型互连件）的顶部。形成金属层和介电层可以包括使用线路后端（BEOL）工艺。

[0090] 该方法通过在第二金属层之上形成一个或多个介电层（例如，840、850）和多个互连件（例如，842、852）来形成（在920）（多个）附加金属层。介电层可以包括聚合物。形成介电层和多个互连件可以包括：在介电层830和互连件832之上设置一个或多个介电层（例如，840、850），执行光刻工艺，执行电镀工艺，执行剥离工艺和/或执行蚀刻工艺。图8B-图8C的阶段7-11示出并且描述了形成用于互连器件的附加金属层的示例。形成附加金属层和附加介电层可以包括使用线路后端（BEOL）工艺。

[0091] 该方法在互连器件（例如，201）的介电层之上形成（在925）钝化层（例如，314）。钝化层（例如，314）可以设置在介电层311之上。图8D的阶段12示出并且描述了在互连器件的介电层之上形成的钝化层的示例。

[0092] 该方法将多个焊料互连件（例如，310）耦合（在930）到互连器件（例如，201）。图8D的阶段13可以示出并且描述了耦合到互连器件的焊料互连件的示例。

[0093] 在一些实现中，互连器件201是晶片的一部分，并且可以执行分割以将晶片切割成个体互连器件。方法900可以用于制造包括多个互连件312的互连器件201。

[0094] 用于制造衬底的示例性序列

[0095] 在一些实现中,制造衬底包括若干过程。图10A-图10C示出了用于提供或制造衬底的示例性序列。在一些实现中,图10A-图10C的序列可以用于提供或制造图3的衬底202。然而,图10A-图10C的过程可以用于制造本公开中描述的任何衬底。例如,当互连器件201被实现为衬底和/或中介体时,图10A-图10C的过程可以用于制造互连器件201。

[0096] 应当注意,图10A-图10C的序列可以组合一个或多个阶段,以简化和/或阐明用于提供或制造衬底的序列。在一些实现中,过程的顺序可以改变或修改。在一些实现中,在不脱离本公开的范围的情况下,可以替换或替代一个或多个过程。

[0097] 如图10A所示,阶段1示出了在提供载体1000并且在载体1000之上形成金属层之后的状态。金属层可以被图案化以形成互连件1002。可以使用电镀工艺和蚀刻工艺来形成金属层和互连件。

[0098] 阶段2示出了在载体1000和互连件1002之上形成介电层1020之后的状态。介电层1020可以包括聚酰亚胺。然而,不同实现可以将不同材料用于介电层。

[0099] 阶段3示出了在介电层1020中形成多个腔体1010之后的状态。多个腔体1010可以使用蚀刻工艺(例如,光刻蚀工艺)或激光工艺来形成。

[0100] 阶段4示出了在介电层1020中和之上形成互连件1012之后的状态。例如,可以形成过孔、焊盘和/或迹线。可以使用电镀工艺来形成互连件。

[0101] 阶段5示出了在介电层1020之上形成另一介电层1022之后的状态。介电层1022可以是与介电层1020相同的材料。然而,不同实现可以将不同材料用于介电层。

[0102] 如图10B所示,阶段6示出了在介电层1022中形成多个腔体1030之后的状态。可以使用蚀刻工艺或激光工艺来形成腔体1030。

[0103] 阶段7示出了在介电层1022中和之上形成互连件1014之后的状态。例如,可以形成过孔、焊盘和/或迹线。可以使用电镀工艺来形成互连件。

[0104] 阶段8示出了在介电层1022之上形成另一介电层1024之后的状态。介电层1024可以是与介电层1020相同的材料。然而,不同实现可以将不同材料用于介电层。

[0105] 阶段9示出了在介电层1024中形成多个腔体1040之后的状态。可以使用蚀刻工艺或激光工艺来形成腔体1040。

[0106] 如图10C所示,阶段10示出了在介电层1024中和之上形成互连件1016之后的状态。例如,可以形成过孔、焊盘和/或迹线。可以使用电镀工艺来形成互连件。

[0107] 互连件1002、1012、1014和/或1016中的一些或全部可以限定衬底202的多个互连件322。介电层1020、1022、1024可以由至少一个介电层320来表示。

[0108] 阶段11示出了载体1000与介电层320去耦(例如,去除、研磨)从而留下衬底202之后的状态。

[0109] 阶段12示出了在衬底202之上形成第一阻焊层324和第二阻焊层326之后的状态。

[0110] 不同实现可以使用不同工艺来形成(多个)金属层。在一些实现中,化学气相沉积(CVD)工艺和/或物理气相淀积(PVD)工艺用于形成(多个)金属层。例如,可以使用溅射工艺、喷涂工艺和/或电镀工艺来形成(多个)金属层。

[0111] 用于制造衬底的方法的示例性流程图

[0112] 在一些实现中,制造衬底包括若干过程。图11示出了用于提供或制造衬底的方法

1100的示例性流程图。在一些实现中,图11的方法1100可以用于提供或制造图3的衬底。例如,可以使用图11的方法来制造衬底202。当互连器件被实现为衬底和/或中介层时,图11的方法可以用于制造互连器件。

[0113] 应当注意,图11的方法可以组合一个或多个过程,以简化和/或阐明用于提供或制造衬底的方法。在一些实现中,过程的顺序可以改变或修改。

[0114] 该方法提供(在1105)载体1000。不同实现可以使用不同材料作为载体。载体可以包括衬底、玻璃、石英和/或载体带。图10A的阶段1示出并且描述了在提供载体之后的状态的示例。

[0115] 该方法在载体1000之上形成(在1110)金属层。金属层可以被图案化以形成互连件。可以使用电镀工艺来形成金属层和互连件。图10A的阶段1示出并且描述了在形成金属层和互连件1002之后的状态的示例。

[0116] 该方法在载体1000和互连件1002之上形成(在1115)介电层1020。介电层1020可以包括聚酰亚胺。形成介电层还可以包括在介电层1020中形成多个腔体(例如,1010)。多个腔体可以使用蚀刻工艺(例如,光刻蚀)或激光工艺来形成。图10A的阶段2-3示出并且描述了在介电层中形成介电层和腔体的示例。

[0117] 该方法在介电层中和之上形成(在1120)互连件。例如,互连件1012可以形成在介电层1020中和之上。可以使用电镀工艺来形成互连件。形成互连件可以包括在介电层之上和/或中提供图案化金属层。图10A的阶段4示出并且描述了在介电层中和之上形成互连件的示例。

[0118] 该方法在介电层1020和互连件之上形成(在1125)介电层1022。介电层1022可以包括聚酰亚胺。形成介电层还可以包括在介电层1022中形成多个腔体(例如,1030)。多个腔体可以使用蚀刻工艺或激光工艺来形成。图10A-图10B的阶段5至6示出了形成介电层和介电层中的腔体。

[0119] 该方法在介电层中和/或之上形成(在1130)互连件。例如,可以形成互连件1014。可以使用电镀工艺来形成互连件。形成互连件可以包括在介电层之上和/或中提供图案化金属层。图10B的阶段7示出并且描述了在介电层中和之上形成互连件的示例。

[0120] 该方法可以形成(多个)附加介电层和附加互连件,如1125和1130所述。图10B-图10C的阶段8-10示出并且描述了在介电层中和之上形成附加互连件的示例。

[0121] 一旦形成了所有的(多个)介电层和附加互连件,该方法可以将载体(例如,1000)与介电层1020解耦(例如,去除、研磨),从而留下衬底。在一些实现中,该方法可以在衬底之上形成阻焊层(例如,324、326)。

[0122] 不同实现可以使用不同工艺来形成(多个)金属层。在一些实现中,化学气相沉积(CVD)工艺和/或物理气相沉积(PVD)工艺用于形成(多个)金属层。例如,可以使用溅射工艺、喷涂工艺和/或电镀工艺来形成(多个)金属层。

[0123] 用于制造包括被耦合到衬底的互连器件的封装件的示例性序列

[0124] 图12A-图12B示出了用于提供或制造包括被耦合到衬底的互连器件的封装件的示例性序列。在一些实现中,图12A-图12B的序列可以用于提供或制造图3的包括衬底202和互连器件201的封装件200、或本公开中描述的任何封装件。

[0125] 应当注意,图12A-图12B的序列可以组合一个或多个阶段,以简化和/或阐明用于

提供或制造封装件的序列。在一些实现中,过程的顺序可以改变或修改。在一些实现中,在不脱离本公开的范围的情况下,可以替换或替代一个或多个过程。图12A-图12B的序列可以用于一次制造一个封装件或若干封装件(作为晶片的一部分)。

[0126] 如图12A所示,阶段1示出了在提供衬底202之后的状态。衬底202可以由供应商提供、或者制造。可以使用与图10A-图10C所示的工艺类似的工艺来制造衬底202。然而,不同实现可以使用不同工艺来制造衬底202。可以用于制造衬底202的工艺示例包括半加成法工艺(SAP)和修改的半加成法工艺(mSAP)。衬底202包括至少一个介电层320和多个互连件322。衬底202可以是层压衬底、无芯衬底、有机衬底、包括芯层的衬底(例如,有芯衬底)。在一些实现中,至少一个介电层320可以包括芯层和/或预浸料层。

[0127] 阶段2示出了在集成器件203、集成器件205和互连器件201被耦合到衬底202的第一表面(例如,顶表面)之后的状态。集成器件203可以通过多个焊料互连件330被耦合到衬底202。集成器件205可以通过多个焊料互连件350被耦合到衬底202。互连器件201可以通过多个焊料互连件310被耦合到衬底202。其他集成器件(例如,207、209)可以被耦合到衬底202。集成器件可以被耦合到衬底202,以使得集成器件207位于衬底202的第二象限212中、集成器件205位于衬底202第一象限211中、集成器件203位于衬底202的第三象限213中并且集成器件209位于衬底202的第四象限214中,如图2中描述的。

[0128] 阶段3示出了在衬底202和集成器件之上提供热界面材料(TIM)之后的状态。例如,TIM 382可以沉积在衬底202之上,TIM 383可以沉积在集成器件203的背面之上,并且TIM 385可以沉积在集成器件205的背面之上。其他TIM可以沉积在被耦合到衬底202的其他集成器件之上。

[0129] 如图12B所示,阶段4示出了在散热器308通过各种TIM被耦合到衬底202和集成器件之后的状态。拾取和放置工艺可以用于通过TIM 382、383和385将散热器308耦合到衬底202和集成器件。在一些实现中,TIM 382、383和385可以是同一TIM的一部分。

[0130] 阶段5示出了在多个焊料互连件380被耦合到衬底202的第二表面(例如,底表面)之后的状态。多个焊料互连件380可以被耦合到衬底202的多个互连件322中的互连件。焊料回流工艺可以用于将多个焊料互连件380耦合到衬底202。阶段5可以示出如图2-图7中描述的封装件200。本公开中描述的封装件(例如,200)可以一次一个地制造,或者可以一起制造为一个或多个晶片的一部分,并且然后分割为个体封装件。

[0131] 用于制造包括被耦合到衬底的互连器件的封装件的方法的示例性流程图

[0132] 在一些实现中,制造包括被耦合到衬底的高密度互连器件的封装件包括若干过程。图13示出了用于提供或制造包括被耦合到衬底的高密度互连器件的封装件的方法1300的示例性流程图。在一些实现中,图13的方法1300可以用于提供或制造本公开中描述的图3的封装件200。然而,方法1300可以用于提供或制造本公开中描述的任何封装件。

[0133] 应当注意,图13的方法可以组合一个或多个过程,以简化和/或阐明用于提供或制造包括被耦合到衬底的高密度互连器件的封装件的方法。在一些实现中,过程的顺序可以改变或修改。

[0134] 该方法提供(在1305)衬底(例如,202)。衬底202可以由供应商提供、或者制造。衬底202包括第一表面和第二表面。衬底202包括至少一个介电层320和多个互连件322。不同实现可以提供不同衬底。可以使用与图10A-图10C所示的工艺类似的工艺来制造衬底202。

然而,不同实现可以使用不同工艺来制造衬底202。图12A的阶段1示出并且描述了提供衬底的示例。

[0135] 该方法将至少一个集成器件(例如,203、205)和互连器件(例如,201)耦合(在1310)到衬底(例如,202)的第一表面。集成器件203可以通过多个焊料互连件330被耦合到衬底202。多个焊料互连件330可以被耦合到衬底202的多个互连件322中的互连件。集成器件203可以被耦合到衬底202,使得第一集成器件203的正面(例如,有源面)面向衬底202。例如,集成器件203和互连器件201可以被耦合到衬底202,使得集成器件、互连器件和衬底以如下方式被耦合在一起:当第一电信号在集成器件与板(例如,390)之间行进时,第一电信号行进通过衬底202,然后通过互连器件201并且返回通过衬底202。第一电信号的电路路径可以包括对角地延伸的至少一个互连件。衬底202可以在集成器件被耦合到衬底202之前被翻转。

[0136] 集成器件205可以通过多个焊料互连350耦合到衬底202。多个焊料互连350可以耦合到衬底202的多个互连322中的互连。集成器件205可以耦合到衬底202,使得集成器件205的正面(例如,有源面)面向衬底202。

[0137] 例如,第一集成器件203、第二集成器件205和互连器件201可以耦合到衬底202,使得集成器件、互连器件和衬底耦合在一起使得当第一电信号在第一集成器件203与第二集成器件205之间行进时,第一电信号行进通过互连器件201。例如,第一集成器件203与第二集成器件205之间的第一电信号可以行进通过衬底202,然后通过互连器件201并且返回通过衬底202。第一电信号的电路路径可以包括对角地延伸的至少一个互连。图12A的阶段2示出并且描述了被耦合到衬底的集成器件和互连器件的示例。将集成器件耦合到衬底还可以包括在相应集成器件(例如,203、205)与衬底202之间提供底部填充物(例如,313、333、353)。图12A的阶段2示出并且描述了提供底部填充物的示例。

[0138] 该方法在衬底和/或集成器件之上提供(在1315)至少一种热界面材料(TIM)。例如,TIM 382可以沉积在衬底202之上,TIM 383可以沉积在集成器件203的背面之上,并且TIM 385可以沉积在集成器件205的背面之上。图12A的阶段3示出并且描述了提供TIM的示例。

[0139] 该方法将散热器耦合(在1320)到衬底和集成器件。例如,可以使用拾取和放置工艺通过TIM 382、383和385将散热器308耦合到衬底202和集成器件。图12B的阶段4示出并且描述了将散热器耦合到衬底和集成器件的示例。

[0140] 该方法将多个焊料互连件(例如,380)耦合(在1320)到衬底(例如,202)的第二表面。图12B的阶段5示出并且描述了将焊料互连件耦合到衬底的示例。

[0141] 示例性电子设备

[0142] 图14示出了可以与上述器件、集成器件、集成电路(IC)封装件、集成电路(IC)器件、半导体器件、集成线路、裸片、中介层、封装件、堆叠封装件(PoP)、封装中系统(SiP)或片上系统(SoC)中的任何一个集成的各种电子设备。例如,移动电话设备1402、膝上型计算机设备1404、固定位置终端设备1406、可穿戴设备1408或机动车辆1410可以包括本文中描述的器件1400。器件1400可以是例如本文中描述的任何器件和/或集成电路(IC)封装件。图14所示的设备1402、1404、1406和1408以及车辆1410仅仅是示例性的。其他电子设备也可以以器件1400为特征,包括但不限于一组设备(例如,电子设备),其包括移动设备、手持个人通

信系统(PCS)单元、诸如个人数字助理等便携式数据单元、启用全球定位系统(GPS)的设备、导航设备、机顶盒、音乐播放器、视频播放器,娱乐单元、诸如仪表读取设备等固定位置数据单元、通信设备、智能手机、平板电脑、计算机、可穿戴设备(例如,手表、眼镜)、物联网(IoT)设备、服务器、路由器、在机动车辆(例如,自动驾驶交通工具)中实现的电子设备、或者存储或检索数据或计算机指令的任何其他设备、或其任何组合。

[0143] 图2-图7、图8A-图8D、图9、图10A-图10C、图11、图12A-图12B和/或图13-图14所示的组件、过程、特征和/或功能中的一个或多个可以重新布置和/或组合为单个组件、过程,特征或功能,或者体现在若干组件、过程或功能中。在不偏离本公开的情况下,还可以添加附加的元件、组件、过程和/或功能。还应当注意,图2-图7、图8A-图8D、图9、图10A-图10C、图11、图12A-图12B和/或图13-图14及其在本公开中的对应描述不限于裸片和/或IC。在一些实现中,图2-图7、图8A-图8D、图9、图10A-图10C、图11、图12A-图12B和/或图13-图14及其对应描述可以用于制造、创建、提供和/或生产器件和/或集成器件。在一些实现中,器件可以包括裸片、集成器件、集成无源器件(IPD)、裸片封装件、集成电路(IC)器件、器件封装件、集成线路(IC)封装件、晶片、半导体器件、堆叠封装(PoP)器件、散热器件和/或中介层。

[0144] 注意,本公开中的附图可以表示各种部件、组件、对象、器件、封装件、集成器件、集成电路和/或晶体管的实际表示和/或概念表示。在某些情况下,这些附图可以不是按比例绘制的。在某些情况下,为了清楚起见,并非所有组件和/或部件都可以被示出。在一些情况下,图中各种部件和/或组件的位置、定位、尺寸和/或形状可以是示例性的。在一些实现中,图中的各种组件和/或部件可以是可选的。

[0145] “示例性”一词在本文中用于表示“用作示例、实例或说明”。本文中描述为“示例性”的任何实现或方面不一定被解释为优于本公开的其他方面。同样,术语“方面”并不要求本公开的所有方面包括所讨论的特征、优点或操作模式。术语“耦合”在本文中用于指代两个物体之间的直接或间接耦合(例如,机械耦合)。例如,如果对象A物理地接触对象B,并且对象B接触对象C,则即使对象A和C不直接物理地彼此接触,对象A和对象C仍然可以被认为彼此耦合。术语“电耦合”可以是指两个物体直接或间接耦合在一起,使得电流(例如,信号、电源、接地)可以在两个物体之间行进。电耦合的两个物体可以具有或者可以不具有在两个物体之间行进的电流。术语“第一”、“第二”、“三”和“第四”(和/或第四以上的任何词)的使用是任意的。所描述的任何组件可以是第一组件、第二组件、第三组件或第四组件。例如,称为第二组件的组件可以是第一组件、第二组件、第三组件或第四组件。术语“封装”是指对象可以部分地封装或完全地封装另一对象。术语“顶部”和“底部”是任意的。位于顶部的组件可以位于位于底部的组件之上。顶部组件可以被视为底部组件,反之亦然。如本公开中描述的,位于第二组件“之上”的第一组件可以表示第一组件位于第二组件上方或下方,这取决于底部或顶部是如何任意定义的。在另一示例中,第一组件可以位于第二组件的第一表面之上(例如,上方),并且第三组件可以位于第二组件的第二表面之上(例如,下方),其中第二表面与第一表面相对。还应当注意,在本申请中,在位于另一组件之上的一个组件的上下文中使用的术语“在……之上”可以用于表示位于另一组件上和/或另一组件中(例如,位于组件的表面上或嵌入组件中)的组件。因此,例如,位于第二组件之上的第一组件可以表示(1)第一组件位于第二组件之上,但不直接接触第二组件,(2)第一组件位于第二组件上(例如,在其表面上),和/或(3)第一组件与第二组件中(例如,嵌入其中)。位于第二组件“中”的

第一组件可以部分地位于第二组件中或完全位于第二组件中。本公开中使用的术语“大约值X”或“近似值X”是指在“值X”的10%以内。例如,大约为1或近似为1的值表示0.9-1.1范围内的值。

[0146] 在一些实现中,互连件是设备或封装件的元件或组件,其允许或促进两个点、元件和/或组件之间的电连接。在一些实现中,互连件可以包括迹线、过孔、焊盘、柱、金属化层、再分配层和/或凸块下金属化(UBM)层/互连件。在一些实现中,互连件可以包括导电材料,该导电材料可以被配置为提供用于信号(例如,数据信号)、接地和/或电源的电路径。互连件可以包括多于一个元件或组件。互连件可以由一个或多个互连件来定义。互连件可以包括一个或多个金属层。互连件可以是电路的一部分。不同实现可以使用不同工艺和/或序列来形成互连件。在一些实现中,化学气相沉积(CVD)工艺、物理气相沉积(PVD)工艺、溅射工艺、喷涂和/或电镀工艺可以用于形成互连件。

[0147] 此外,注意,本文中包含的各种公开内容可以被描述为流程图表、流程图、结构图或框图所示的过程。尽管流程图可以将操作描述为顺序过程,但很多操作可以并行或并发执行。此外,操作的顺序可以重新布置。过程在其操作完成时终止。

[0148] 在下文中,描述了另外的示例,以便于理解本发明。

[0149] 方面1:一种封装件,包括:衬底,包括多个互连件;第一集成器件,被耦合到所述衬底;第二集成器件,被耦合到所述衬底;以及互连器件,被耦合到所述衬底,其中所述第一集成器件、所述第二集成器件、所述互连器件和所述衬底被配置为在所述第一集成器件与所述第二集成器件之间用于提供电信号的电路径,所述电路径延伸穿过至少所述衬底、穿过所述互连器件并且返回穿过所述衬底,并且其中所述电路径包括对角地延伸的至少一个互连件。

[0150] 方面2:根据方面1所述的封装件,其中所述第二集成器件与所述第一集成器件对角地定位。

[0151] 方面3:根据方面1至2所述的封装件,其中所述第二集成器件被配置为通过相对于所述衬底中的互连件是对角的至少一个互连件被电耦合到所述第一集成器件。

[0152] 方面4:根据方面1至3所述的封装件,其中所述互连器件以相对于所述第一集成器件和所述第二集成器件的旋转配置被耦合到所述衬底。

[0153] 方面5:根据方面1至4所述的封装件,其中所述互连器件包括:布置在第一方向上的第一多个互连件,其中所述第一多个互连件被配置为在第一对集成器件之间提供至少一个电路径;以及布置在第二方向上的第二多个互连件,其中所述第二方向与所述第一方向正交,并且其中所述第二多个互连件被配置为在第二对集成器件之间提供至少一个电路径。

[0154] 方面6:根据方面1至4所述的封装件,其中所述互连器件包括以曼哈顿配置布置的第一多个互连件,所述第一多个互连件被配置为在所述第一集成器件与所述第二集成器件之间提供对角的互连件。

[0155] 方面7:根据方面1至6所述的封装件,还包括:被耦合到所述衬底的第三集成器件,其中所述第三集成器件被配置为通过所述衬底被电耦合到所述第一集成器件,并且其中所述第三集成器件被配置为通过所述衬底被电耦合到所述第二集成器件;被耦合到所述衬底的第四集成器件,其中所述第四集成器件被配置为通过所述衬底被电耦合到所述第一集成

器件,并且其中所述第四集成器件被配置为通过所述衬底被电耦合到所述第二集成器件,其中所述第二集成器件被耦合到所述衬底的第一象限,其中所述第三集成器件被耦合到所述衬底的第二象限,其中所述第一集成器件被耦合到所述衬底的第三象限,并且其中所述第四集成器件被耦合到所述衬底的第四象限。

[0156] 方面8:根据方面1至7所述的封装件,其中所述互连器件包括裸片衬底、至少一个介电层和多个互连件。

[0157] 方面9:根据方面1至8所述的封装件,其中所述互连器件包括没有晶体管的裸片。

[0158] 方面10:根据方面1至7所述的封装件,其中所述互连器件包括桥接衬底,所述桥接衬底包括至少一个介电层和多个互连件。

[0159] 方面11:根据方面1至10所述的封装件,其中所述互连器件被配置为所述第一集成器件与所述第二集成器件之间的桥接器。

[0160] 方面12:根据方面1至11所述的封装件,其中所述封装件被并入到设备中,所述设备选自自由以下项组成的组:音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、移动设备、移动电话、智能手机、个人数字助理、固定位置终端、平板电脑、计算机、可穿戴设备、膝上型计算机、服务器、物联网(IoT)设备和机动车辆中的设备。

[0161] 方面13:一种装置,包括:衬底,包括多个互连件;第一集成器件,被耦合到所述衬底;第二集成器件,被耦合到所述衬底;以及被耦合到所述衬底的用于器件互连的部件,其中所述第一集成器件、所述第二集成器件、所述用于器件互连的部件和所述衬底被配置为在所述第一集成器件与所述第二集成器件之间提供用于电信号的电路路径,所述电路路径延伸穿过至少所述衬底、穿过所述用于器件互连的部件和返回穿过所述衬底,并且其中所述电路路径包括对角地延伸的至少一个互连件。

[0162] 方面14:根据方面13所述的装置,其中所述第二集成器件被配置为通过相对于所述衬底中的互连件是对角线的至少一个互连件被电耦合到所述第一集成器件。

[0163] 方面15:根据方面13至14所述的装置,其中所述用于器件互连的部件以相对于所述第一集成器件和所述第二集成器件的旋转配置被耦合到所述衬底。

[0164] 方面16:根据方面13至15所述的装置,其中所述用于器件互连的部件包括以曼哈顿配置布置的第一多个互连件。

[0165] 方面17:根据方面13至16所述的装置,其中所述以曼哈顿配置布置的所述第一多个互连件被配置为在所述第一集成器件与所述第二集成器件之间提供对角的互连件。

[0166] 方面18:根据方面13至17所述的装置,还包括被耦合到所述衬底的第三集成器件,其中所述第三集成器件被配置为通过所述衬底被电耦合到所述第一集成器件,并且其中所述第三集成器件被配置为通过所述衬底被电耦合到所述第二集成器件。

[0167] 方面19:根据方面13至18所述的装置,其中所述用于器件互连的部件包括裸片衬底、至少一个介电层和多个互连件。

[0168] 方面20:根据方面13至18所述的装置,其中所述用于器件互连的部件被配置为所述第一集成器件与所述第二集成器件之间的桥接衬底。

[0169] 方面21:一种用于制造封装件的方法,包括:提供包括多个互连件的衬底;将第一集成器件耦合到所述衬底;将第二集成器件耦合到所述衬底;以及将互连器件耦合到所述衬底,其中所述第一集成器件、所述第二集成器件、所述互连器件和所述衬底被配置为在所

述第一集成器件与所述第二集成器件之间提供用于电信号的电路路径,所述电路路径延伸穿过至少所述衬底、穿过所述互连器件并且返回穿过所述衬底,并且其中所述电路路径包括对角地延伸的至少一个互连件。

[0170] 方面22:根据方面21所述的方法,其中所述第二集成器件被配置为通过对角的至少一个互连件被电耦合到所述第一集成器件。

[0171] 方面23:根据方面21至22所述的方法,其中所述互连器件以相对于所述第一集成器件和所述第二集成器件的旋转配置被耦合到所述衬底。

[0172] 方面24:根据方面21至23所述的方法,其中所述互连器件包括以曼哈顿配置布置的第一多个互连件。

[0173] 方面25:根据方面21至24所述的方法,其中所述以曼哈顿配置布置的第一多个互连件被配置为在所述第一集成器件与所述第二集成器件之间提供对角的互连件。

[0174] 本文中描述的本公开的各种特征可以在不同系统中实现,而不偏离本公开。应当注意,本公开的前述方面仅仅是示例,而不应当被解释为限制本公开。本公开的各方面的描述旨在说明,而不是限制权利要求的范围。因此,本教导可以容易地应用于其他类型的器件,并且很多替代方案、修改和变化对于本领域技术人员来说将是很清楚的。

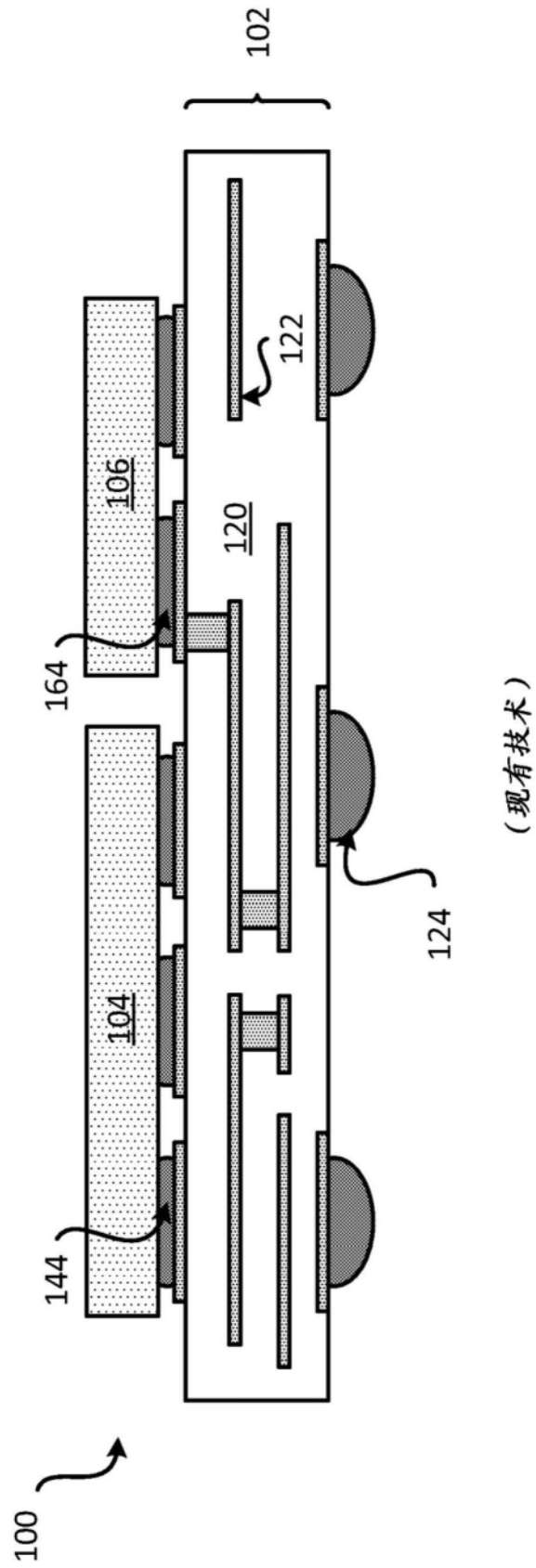


图1

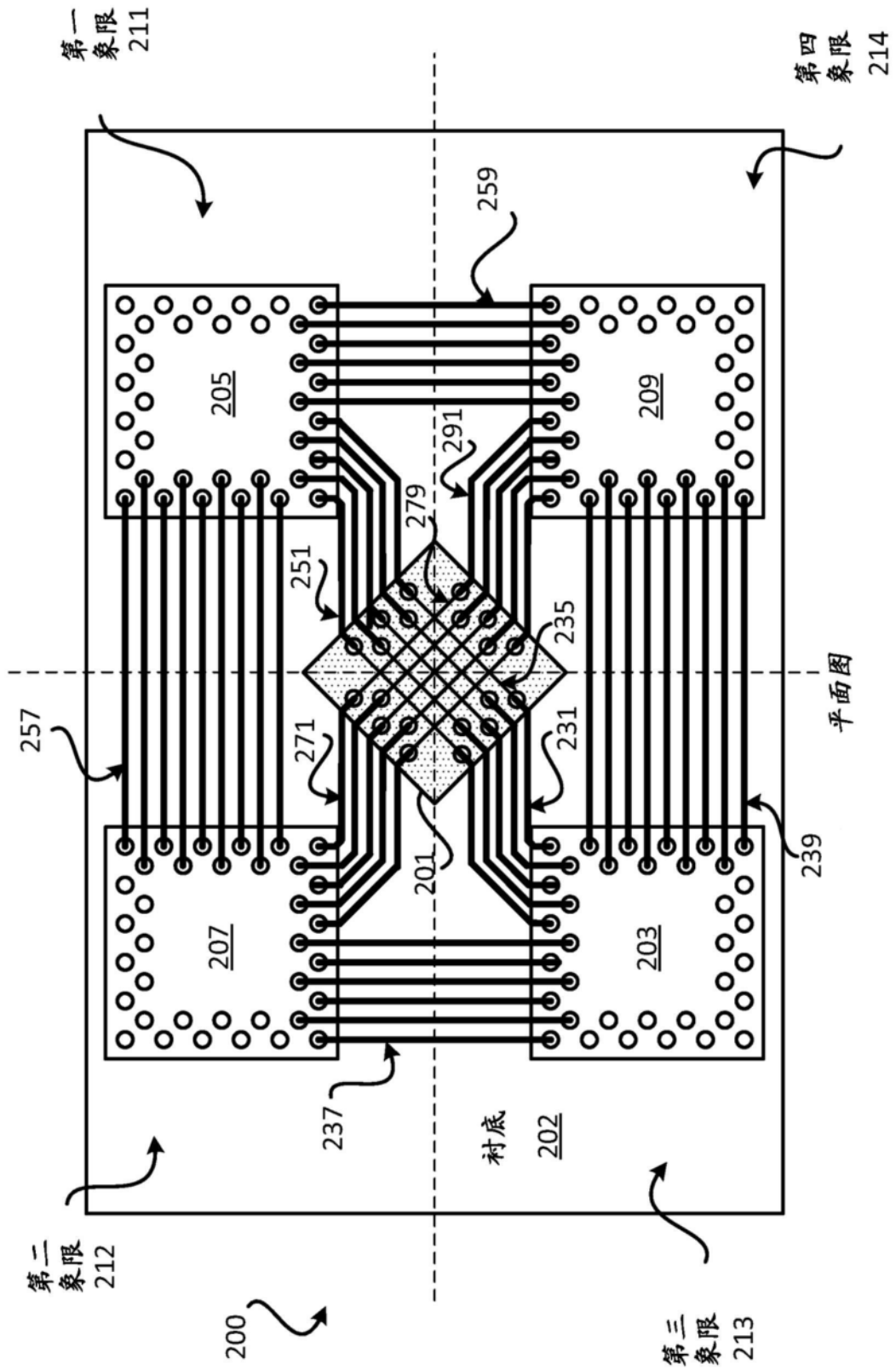


图2

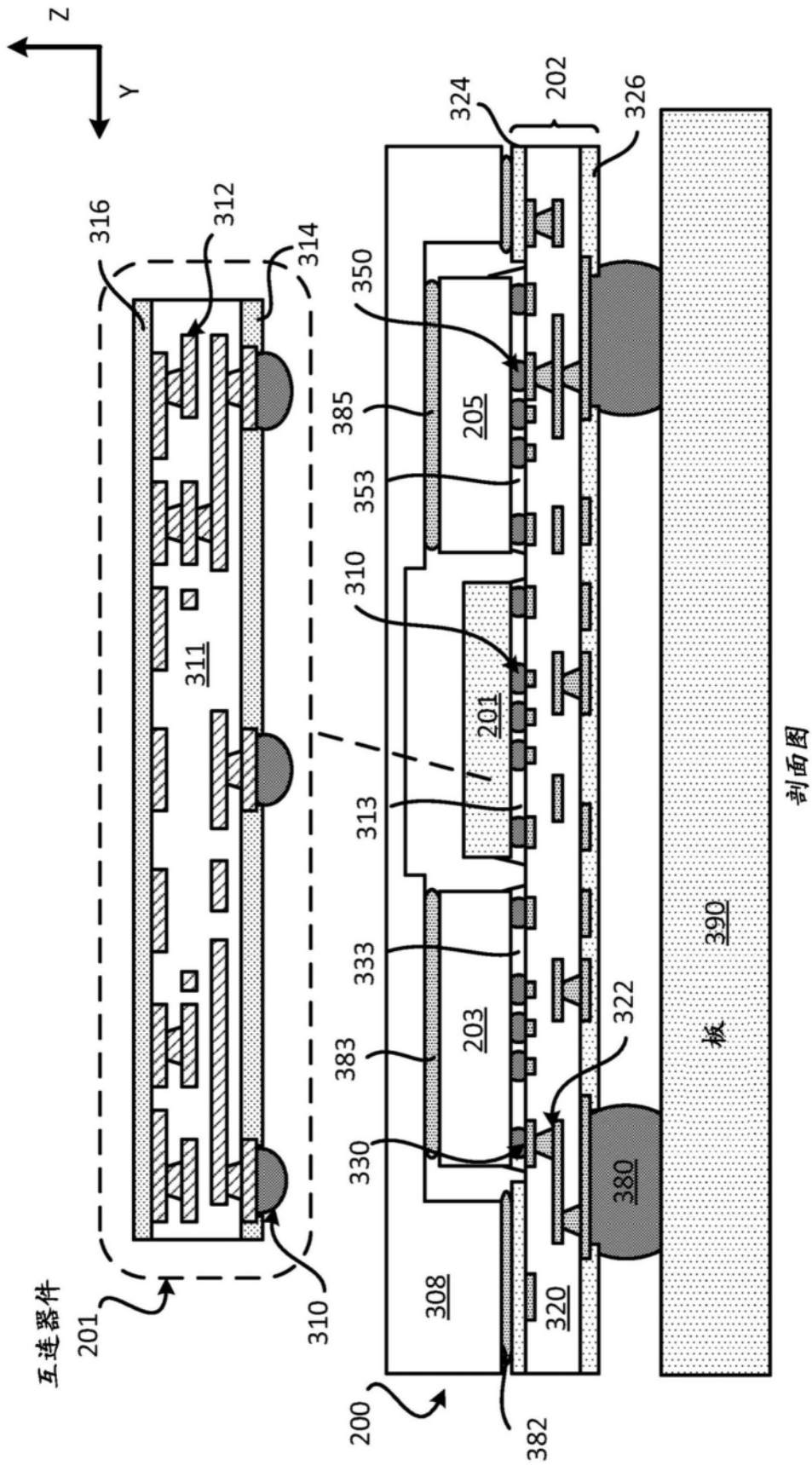


图3

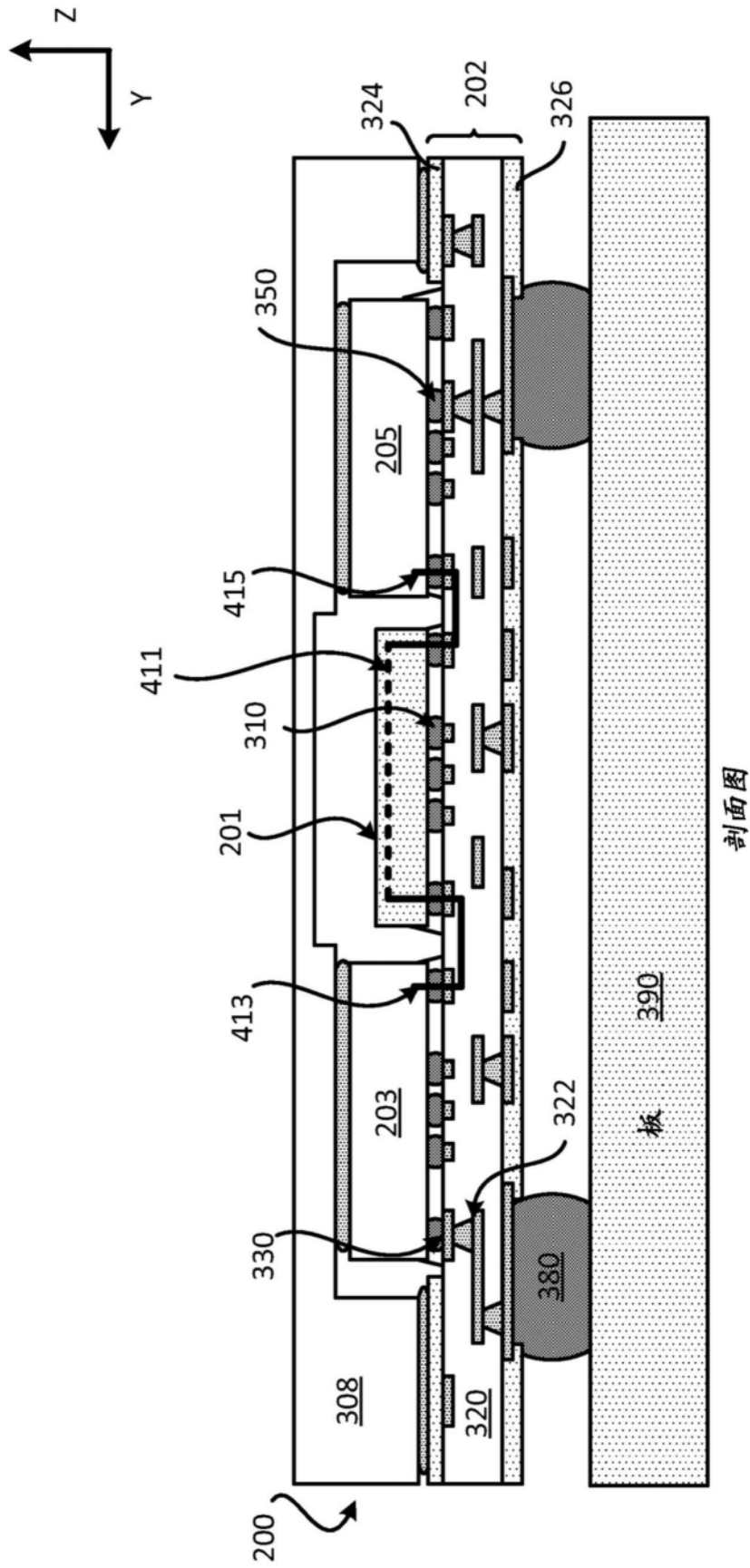


图4

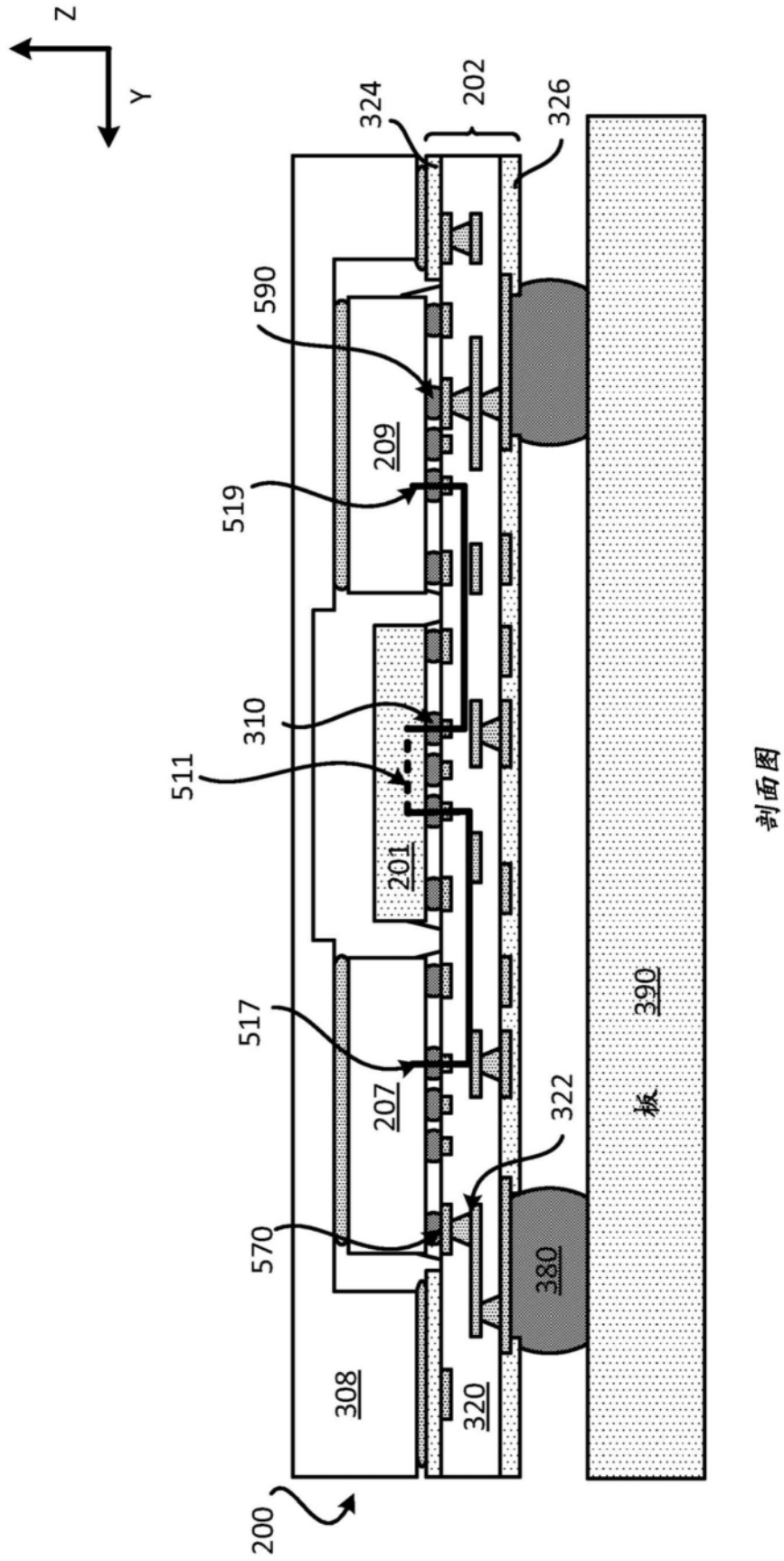
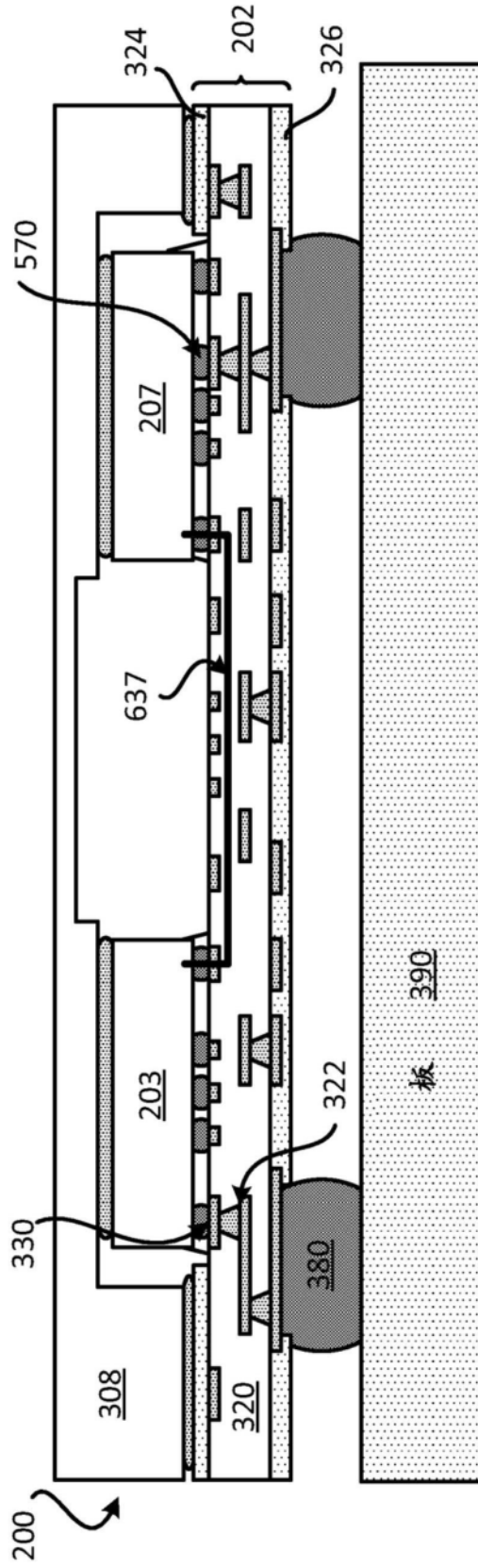
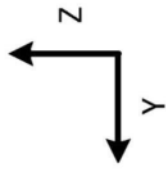
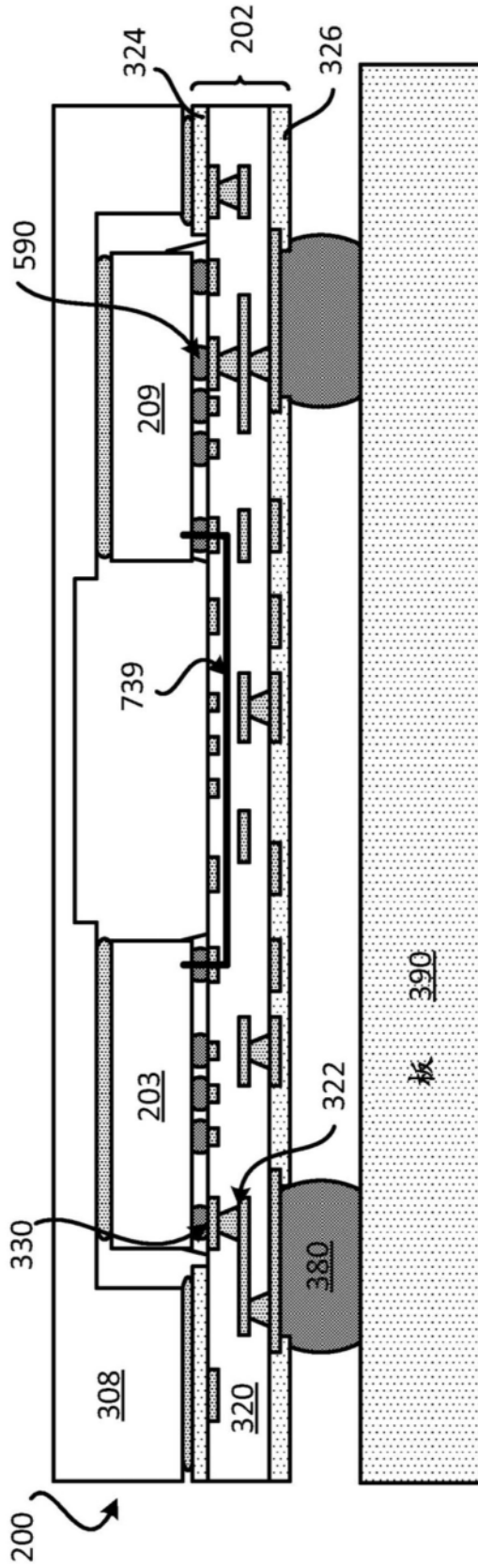
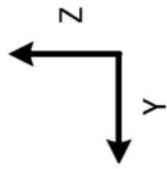


图5



剖面图

图6



剖面图

图7

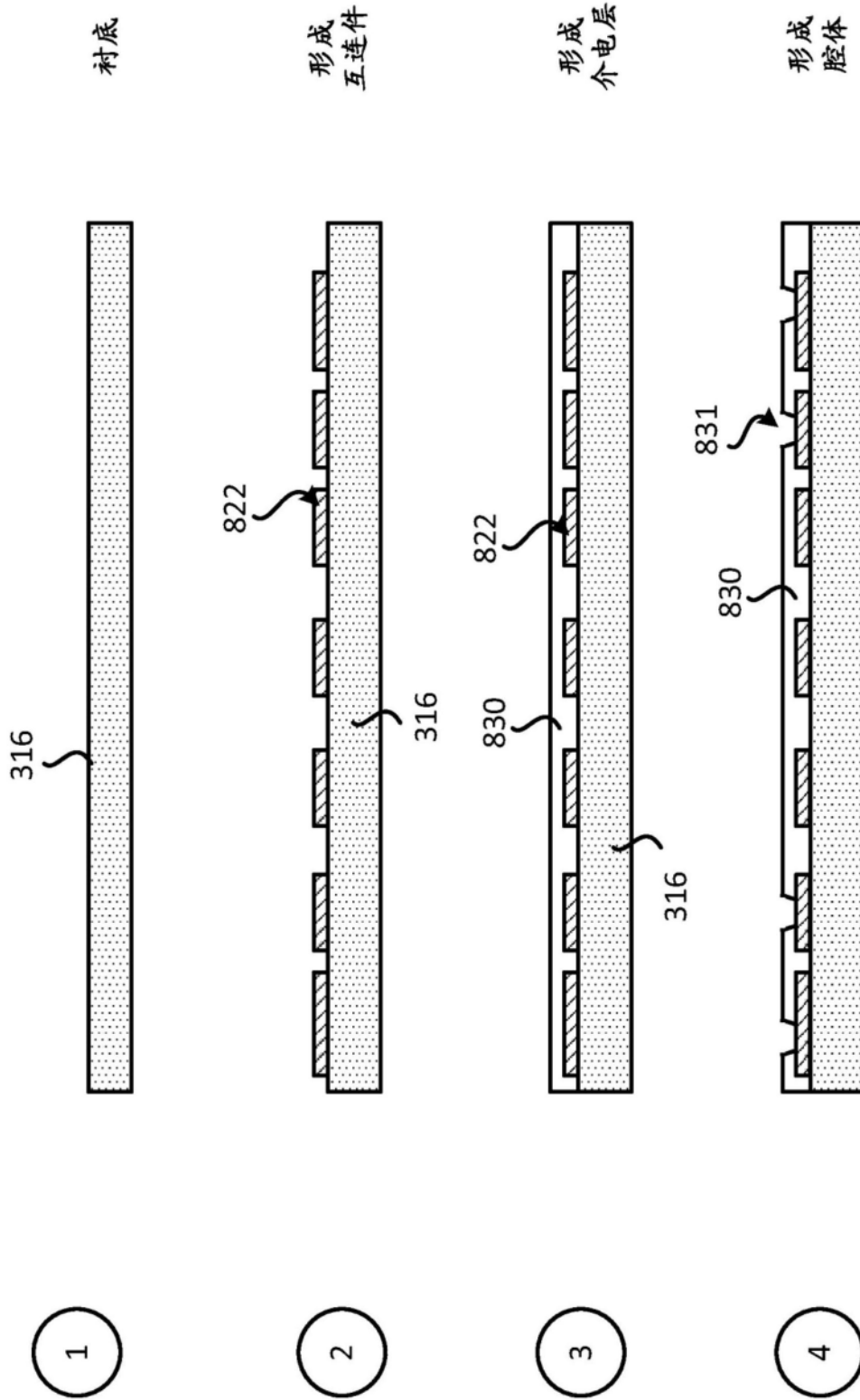


图8A

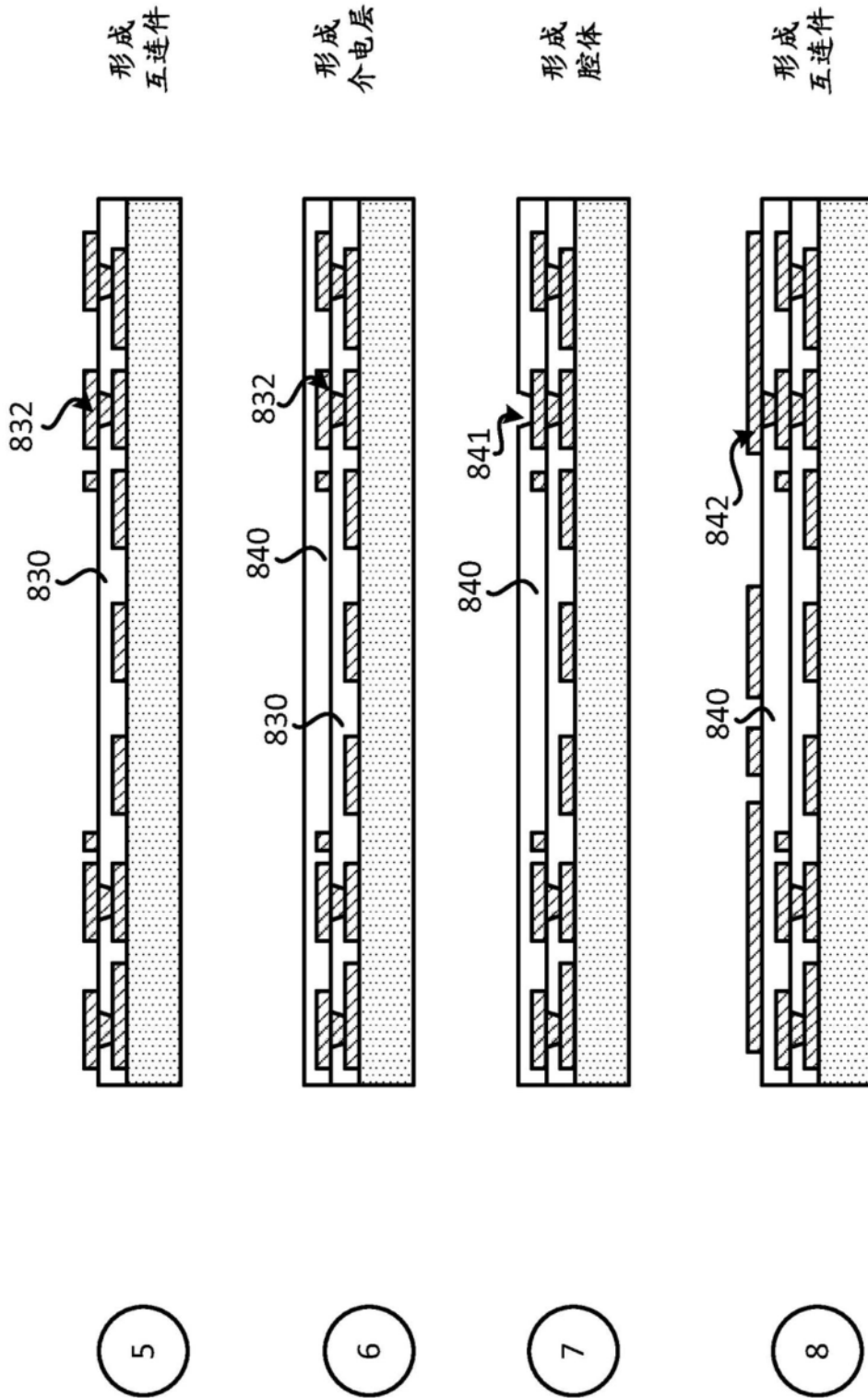


图8B

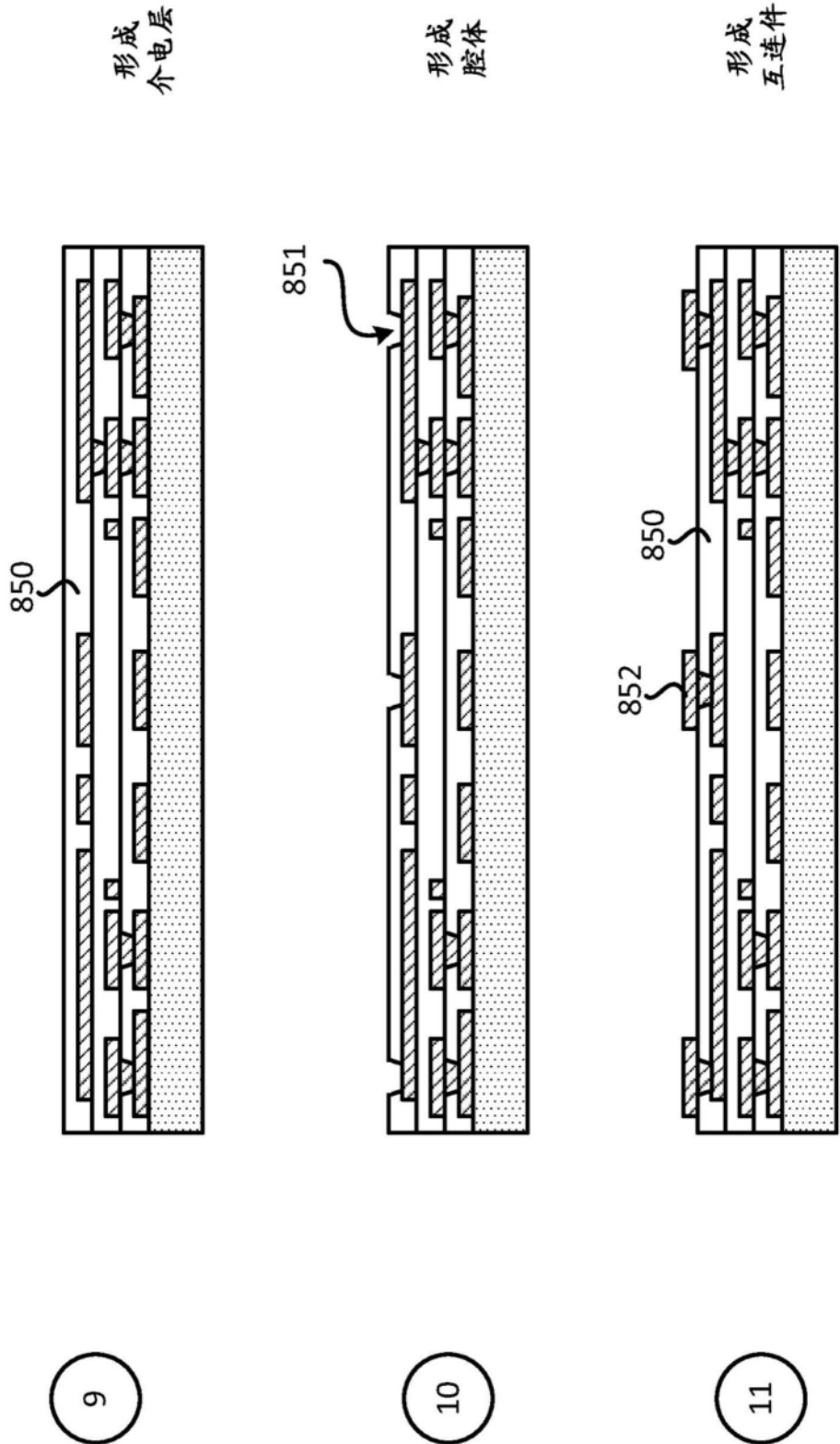


图8C

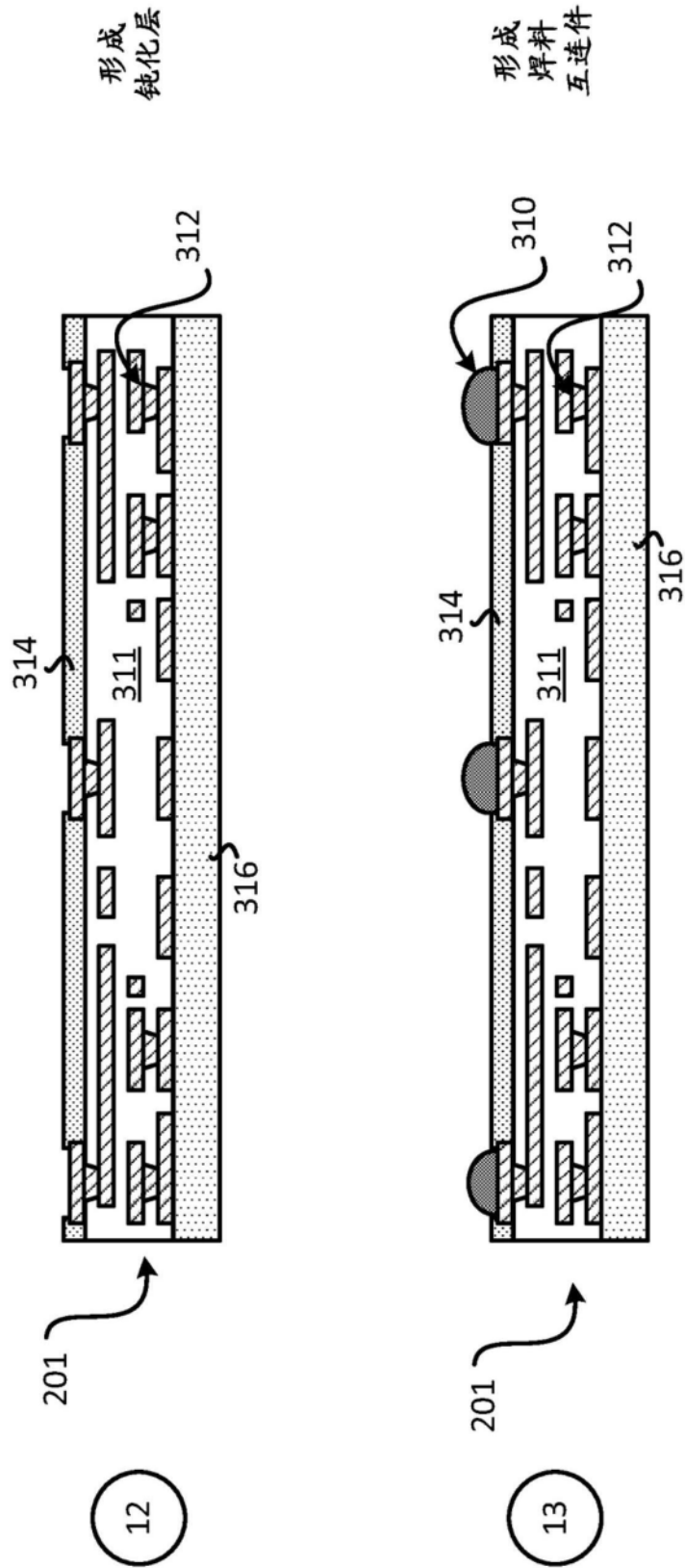


图8D

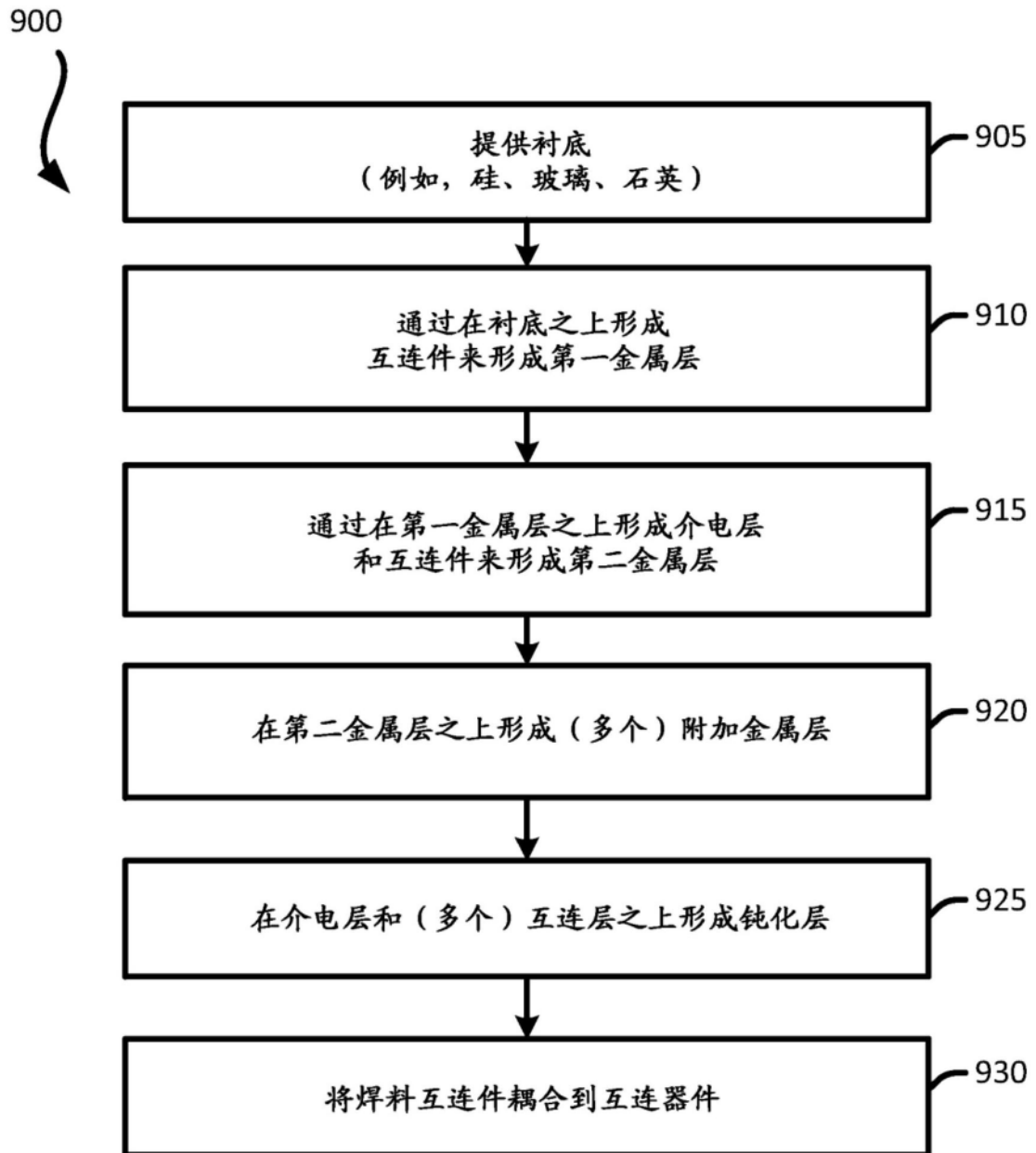


图9

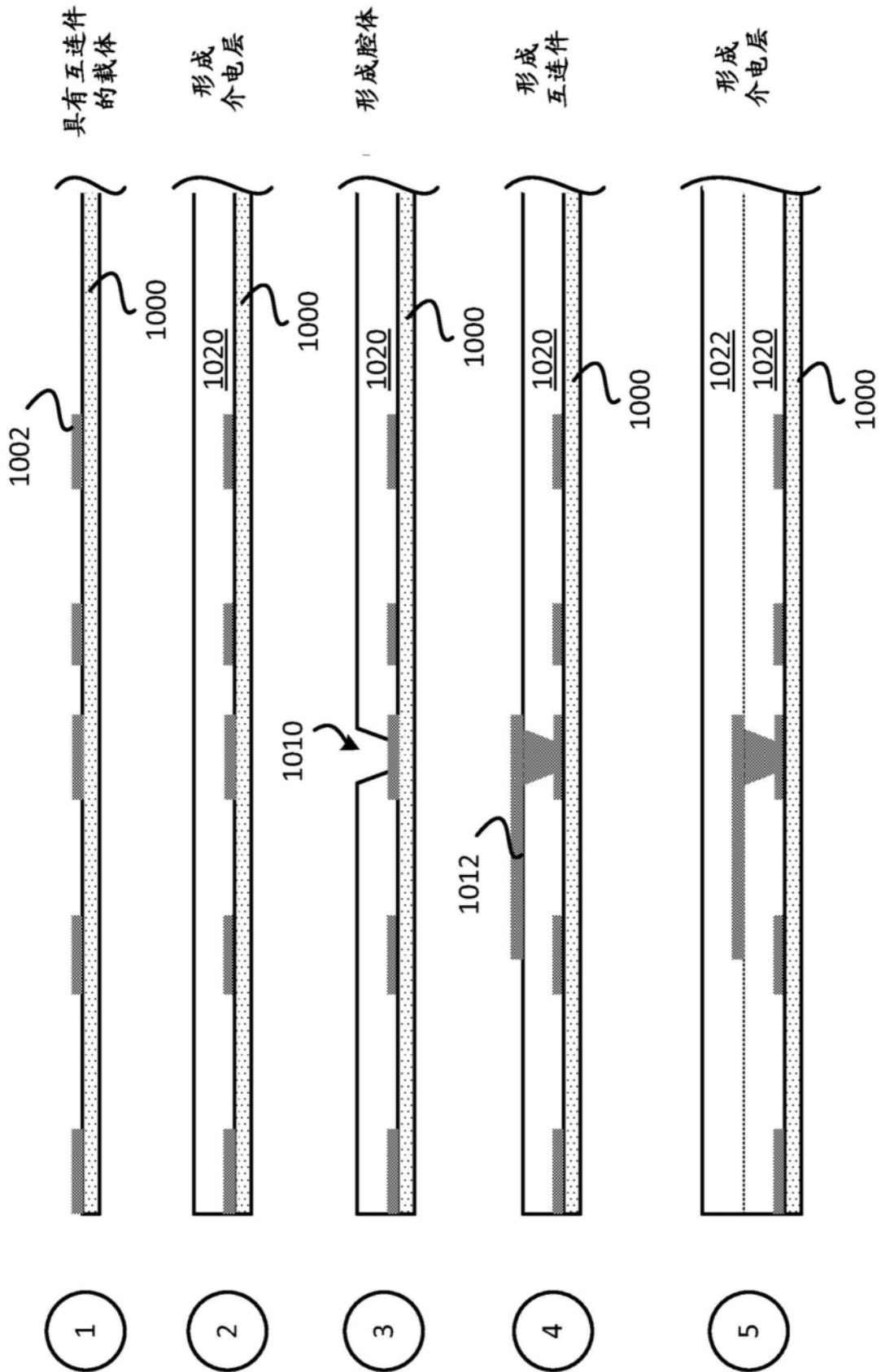


图10A

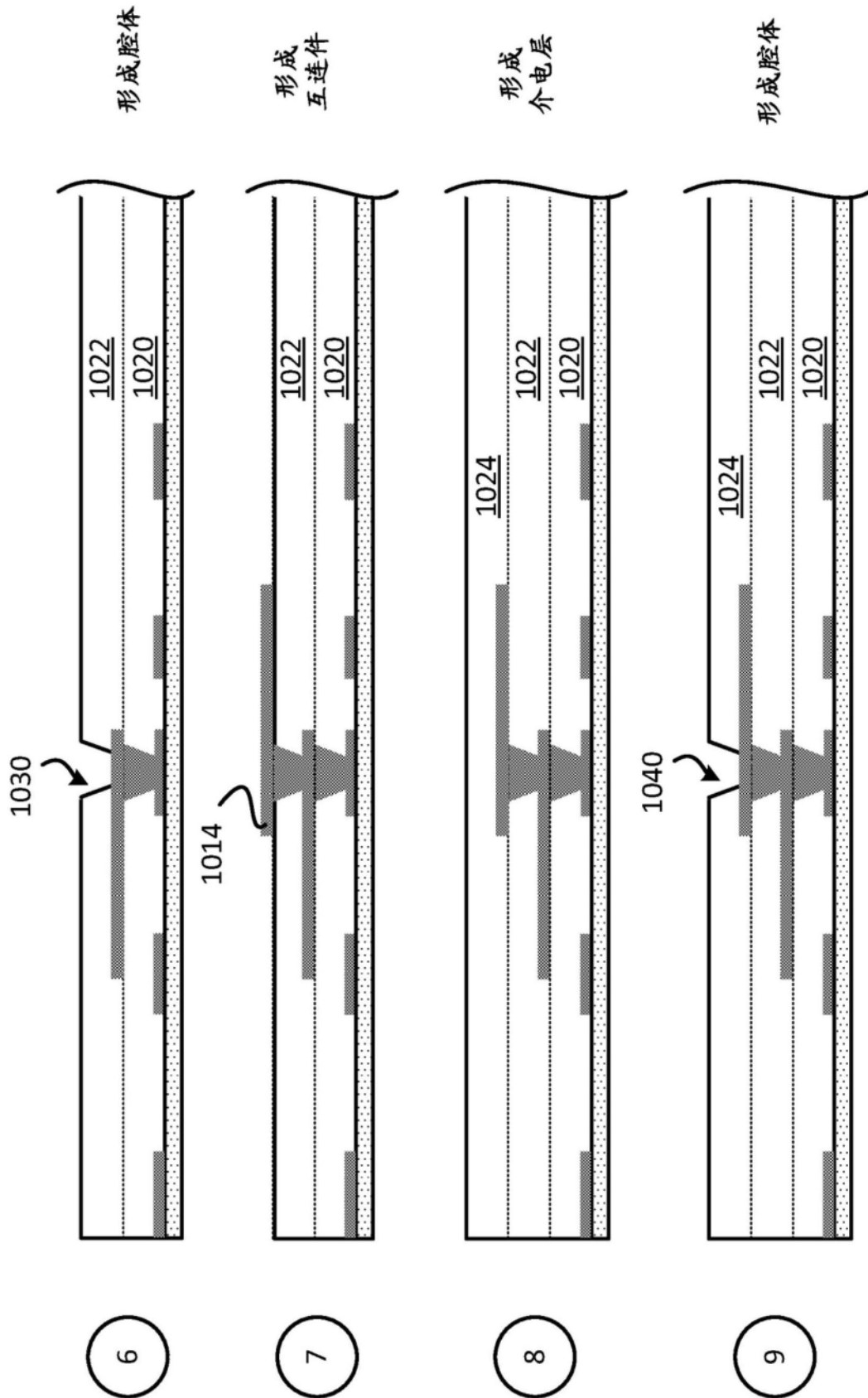


图10B

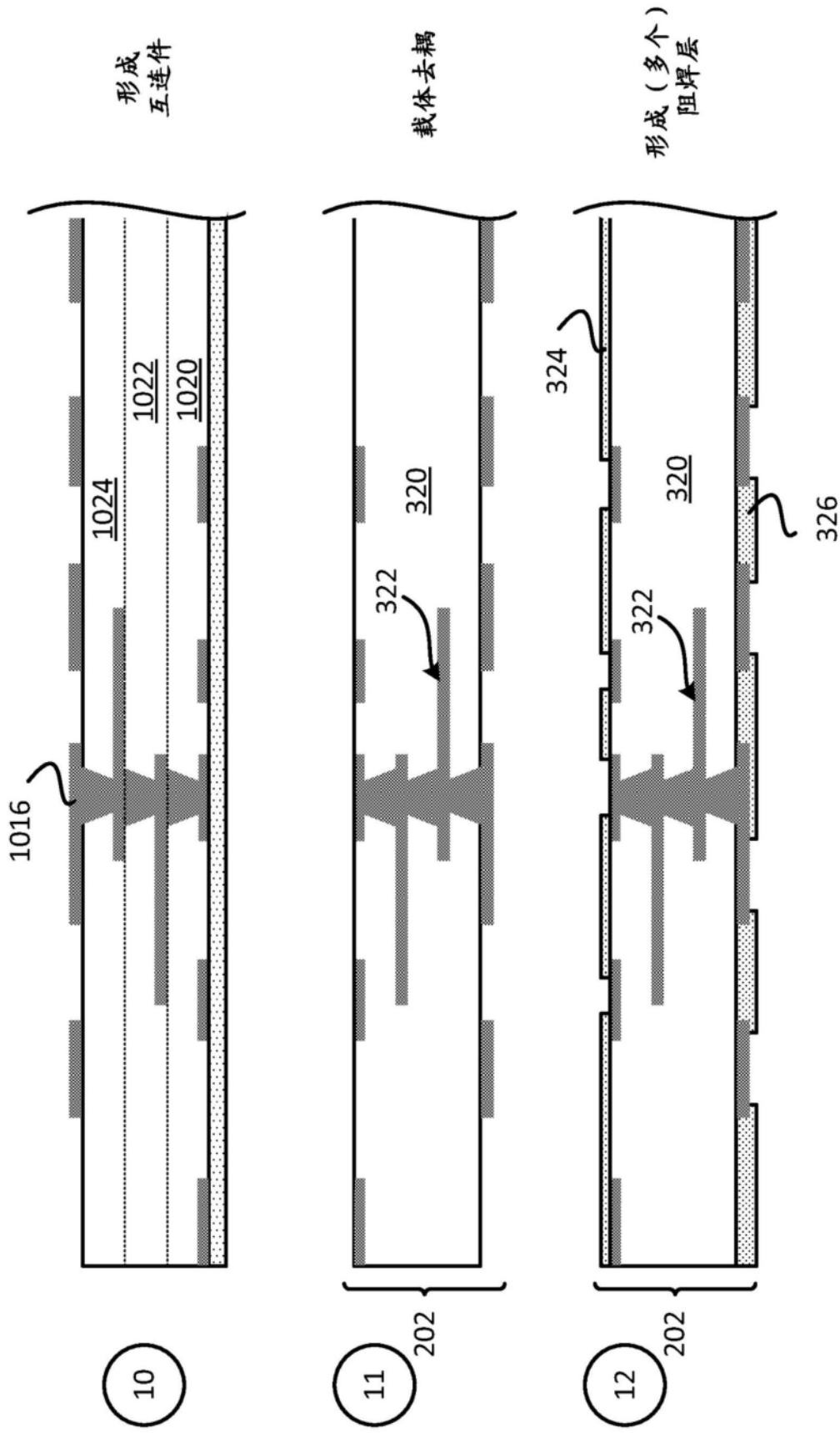


图10C

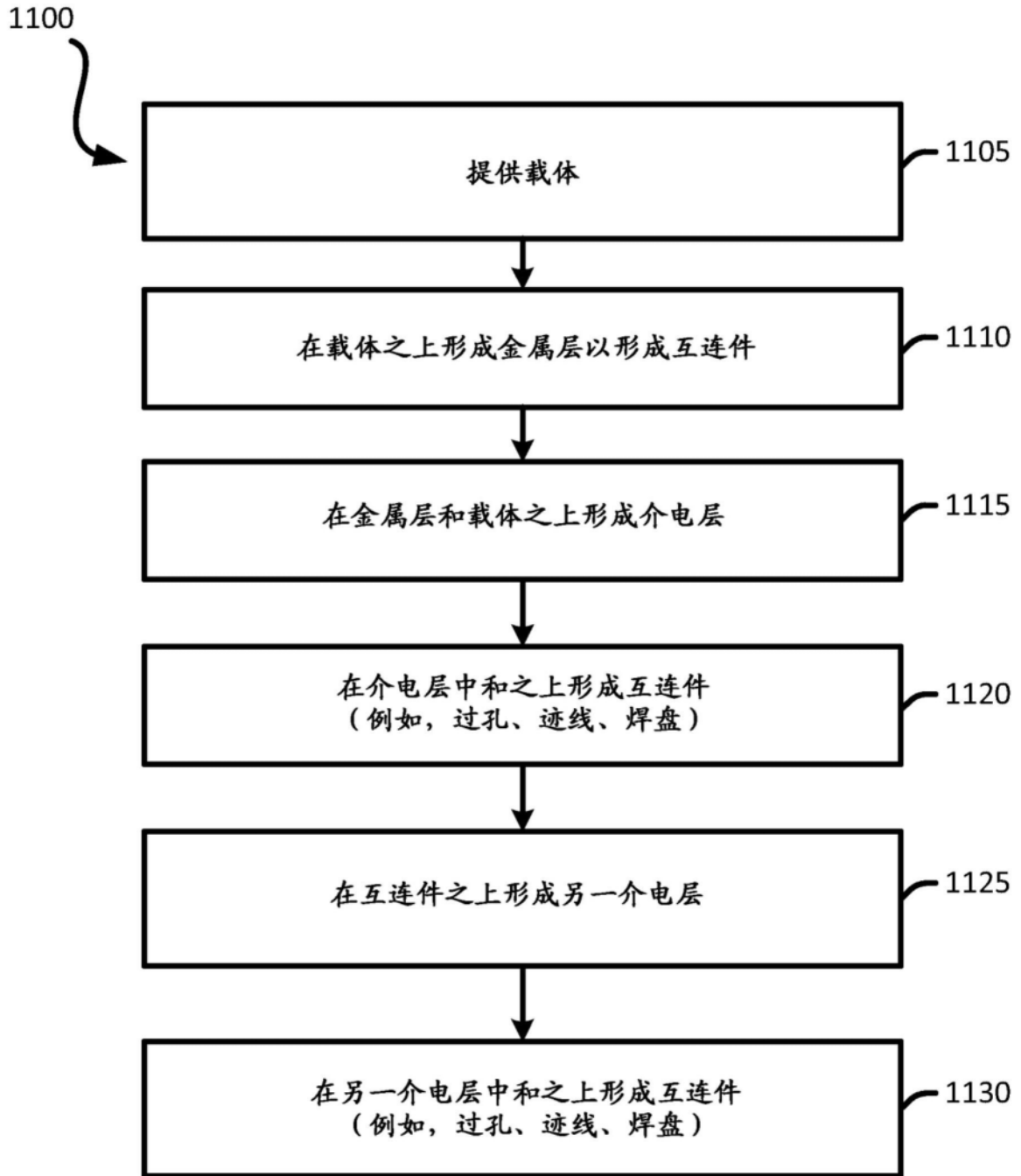


图11

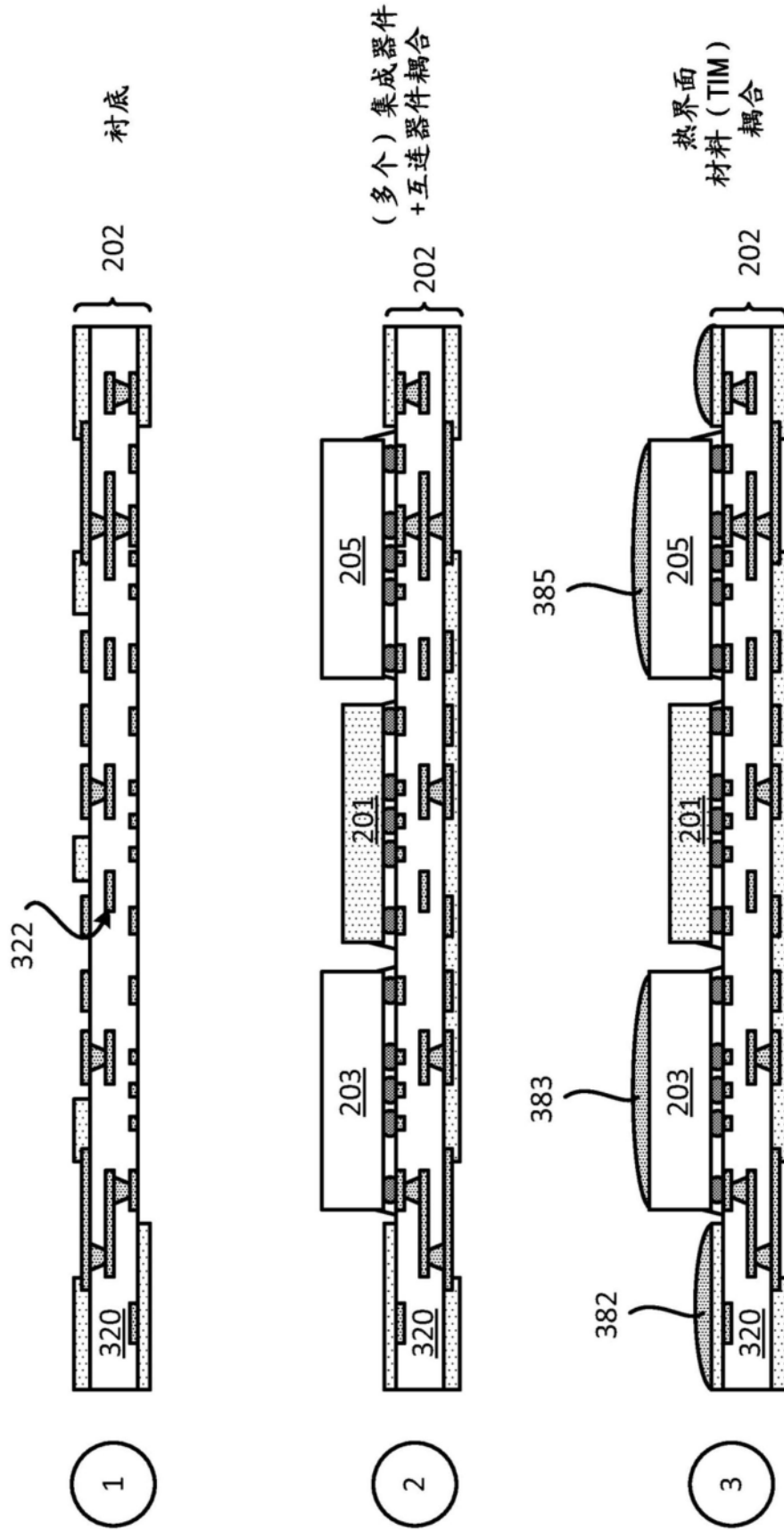


图12A

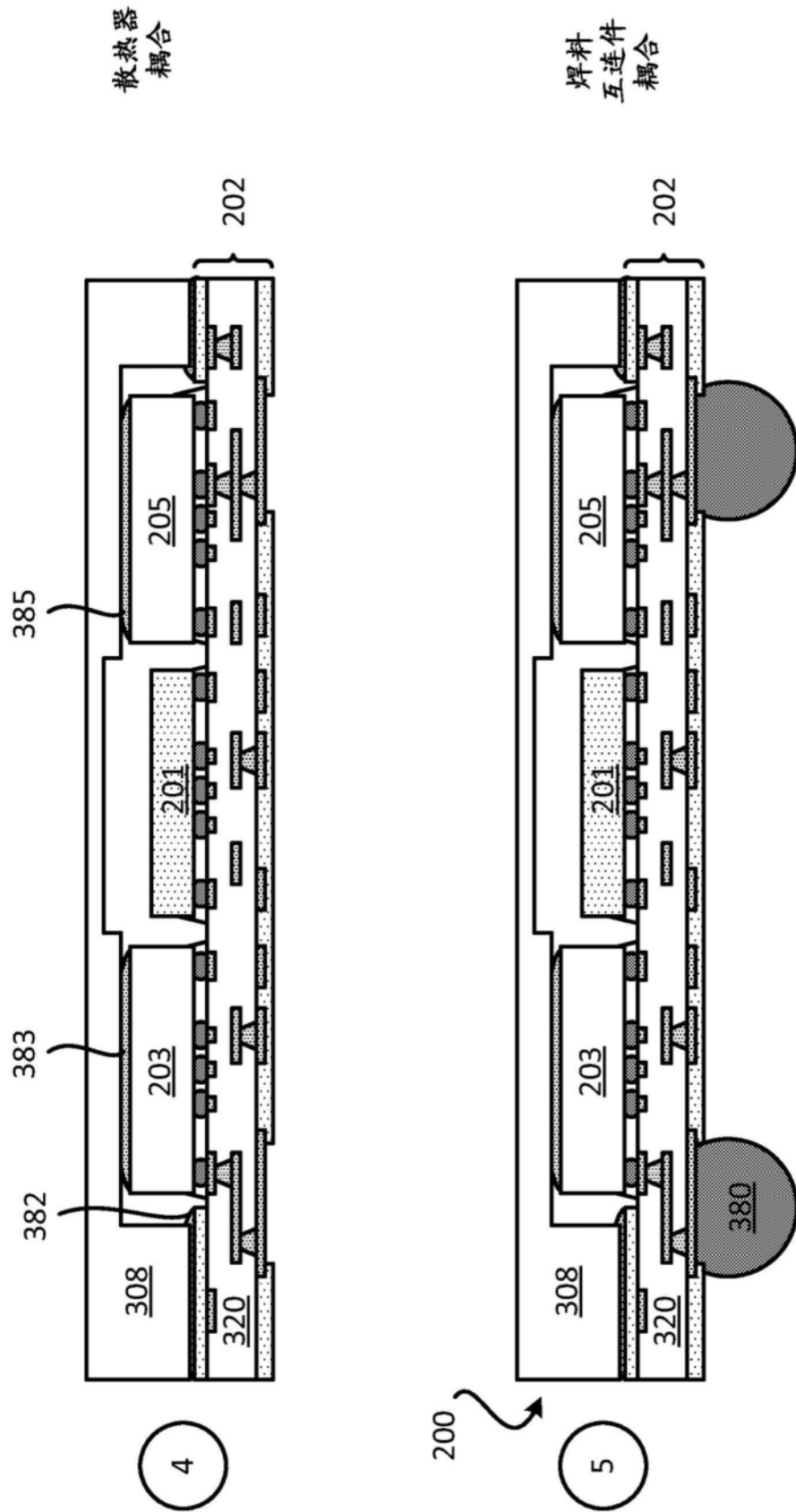


图12B

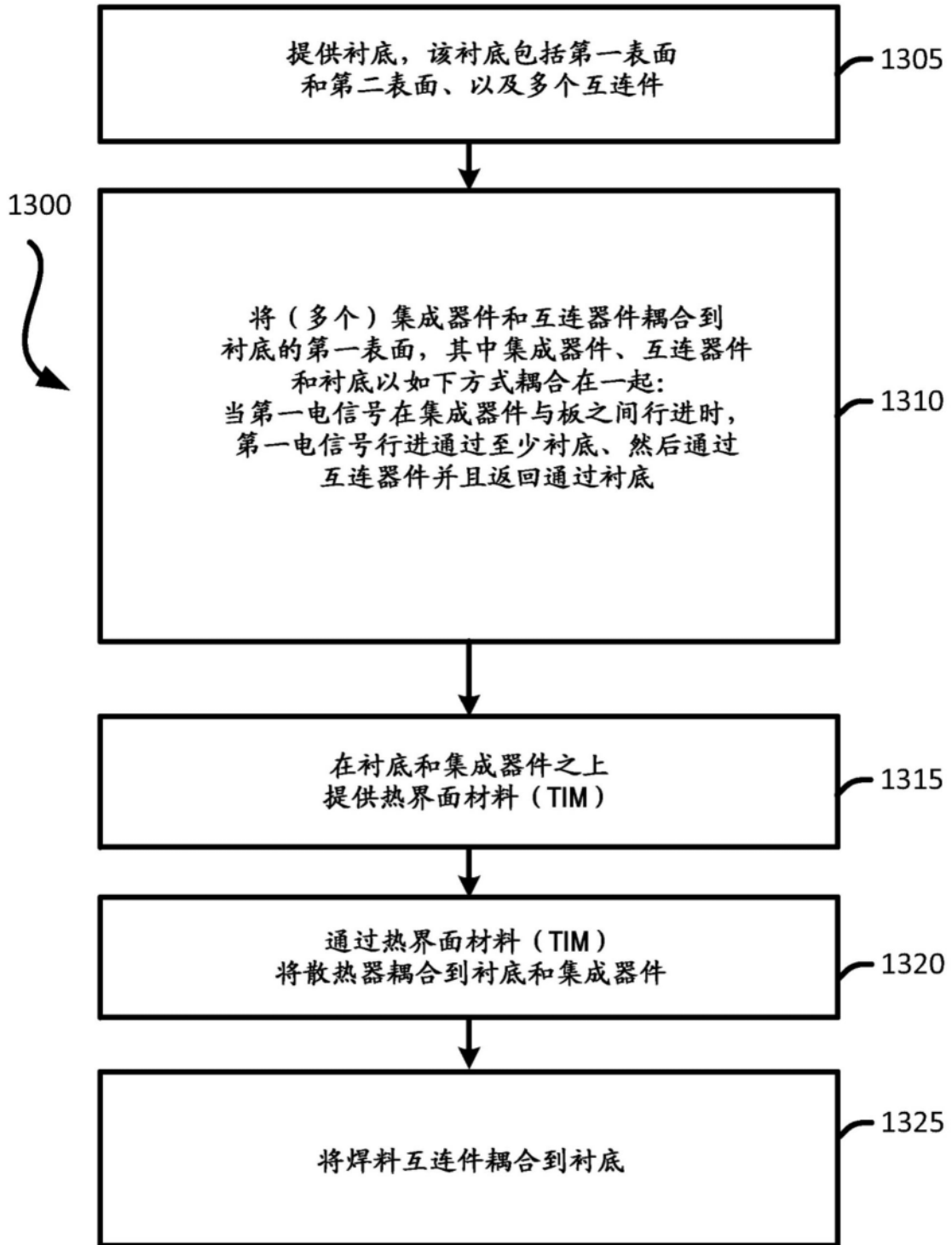


图13

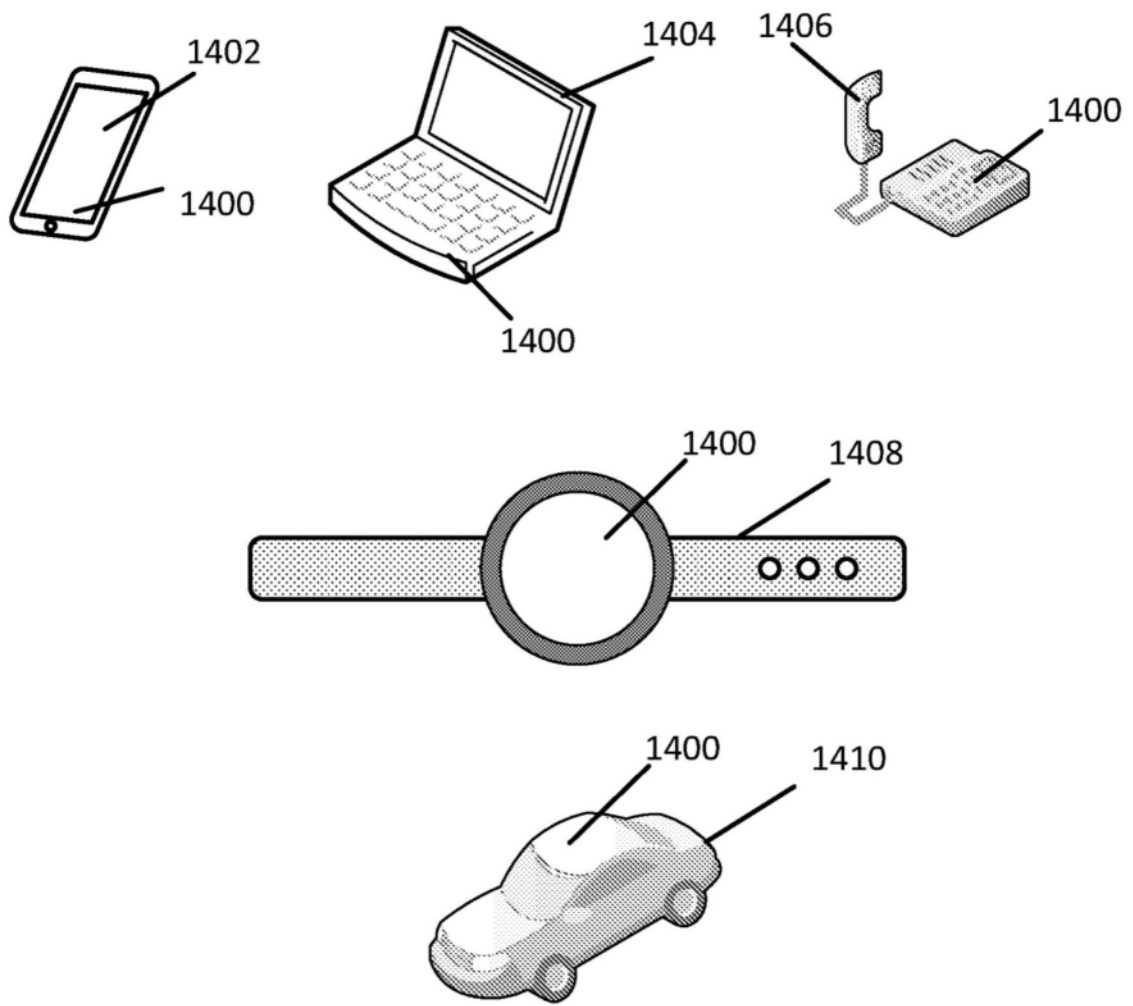


图14