

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5114858号
(P5114858)

(45) 発行日 平成25年1月9日(2013.1.9)

(24) 登録日 平成24年10月26日(2012.10.26)

(51) Int.Cl.

F 1

H05K 3/46 (2006.01)

H05K 3/46

H05K 1/11 (2006.01)

H05K 1/11

H05K 3/40 (2006.01)

H05K 3/40

N

N

K

請求項の数 10 (全 13 頁)

(21) 出願番号 特願2006-87431 (P2006-87431)
 (22) 出願日 平成18年3月28日 (2006.3.28)
 (65) 公開番号 特開2007-266183 (P2007-266183A)
 (43) 公開日 平成19年10月11日 (2007.10.11)
 審査請求日 平成20年12月5日 (2008.12.5)

(73) 特許権者 000005223
 富士通株式会社
 神奈川県川崎市中原区上小田中4丁目1番
 1号
 (74) 代理人 100070150
 弁理士 伊東 忠彦
 (72) 発明者 阿部 知行
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通株式会社内

審査官 中尾 麗

最終頁に続く

(54) 【発明の名称】多層配線基板およびその作製方法

(57) 【特許請求の範囲】

【請求項 1】

少なくとも第1配線層と第2配線層が絶縁層を介して積層された多層配線層と、前記第1配線層と第2配線層を電気的に接続する接続ビアとを有し、前記接続ビアは、第1金属の粒子の集合体である内部導体と、前記接続ビアの長さの全体にわたって前記内部導体を覆う第2金属の接合膜とを含み、前記第2金属は、前記第1金属の粒子の表面皮膜を構成していた前記第1金属と異なる種類の金属と、前記第1金属の融点よりも低くかつ前記第1金属と異なる種類の金属の融点よりも低い融点の低融点金属とが拡散した膜であることを特徴とする多層配線基板。

10

【請求項 2】

前記第2金属の融点は、前記第1金属の融点よりも低いことを特徴とする請求項1に記載の多層配線基板。

【請求項 3】

前記第1金属は、銅(Cu)または銅合金であり、前記第2金属は、錫(Sn)または錫合金を主成分とすることを特徴とする請求項1に記載の多層配線基板。

【請求項 4】

前記第1金属の粒子の直径は、5μm～15μmであることを特徴とする請求項1に記載の多層配線基板。

【請求項 5】

20

前記第1金属と異なる種類の金属として、金(Au)または銀(Ag)が前記第2金属の接合膜中に拡散していることを特徴とする請求項1~4のいずれかに記載の多層配線基板。

【請求項6】

第1の絶縁層上に配線パターンを形成する工程と、

前記配線パターンのうち、ビア接続されるランド部分に、低融点金属膜を形成する工程と、

第2の絶縁層に第1のビア孔を形成し、前記第1のビア孔に、第1金属の粒子の表面を前記第1金属と異なる金属で皮膜した金属粒子を充填する工程と、

前記第1の絶縁層と前記第2の絶縁層を重ね合わせて、前記第1のビア孔に充填された前記金属粒子と前記ランド上の前記低融点金属膜とを接触させ、前記低融点金属を前記第1のビア孔の長さ全体にわたって前記金属粒子の前記皮膜中に拡散させることによって、前記配線パターンを前記第1のビア孔に接続する工程と、

を含み、前記低融点金属の融点は、前記第1金属の融点及び前記皮膜を構成する前記第1金属と異なる金属の融点よりも低いことを特徴とする多層配線基板の作製方法。

【請求項7】

前記金属粒子の前記皮膜は、金(Au)または銀(Ag)の皮膜であることを特徴とする請求項6に記載の多層配線基板の作製方法。

【請求項8】

前記低融点金属膜を、錫または錫合金で形成することを特徴とする請求項6に記載の多層配線基板の作製方法。

【請求項9】

前記拡散接続する工程は、200℃での真空プレスを含むことを特徴とする請求項6に記載の多層配線基板の作製方法。

【請求項10】

前記第1の絶縁層上の配線パターンは片面配線パターンであり、

前記第1の絶縁層に、前記ランド部分に到達する第2のビア孔を形成する工程と、

前記第2のビア孔に、前記金属粒子を充填する工程と

をさらに含むことを特徴とする請求項6に記載の多層配線基板の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、多層配線基板とその作製方法に関し、特に、異なる層に形成される配線パターンをインタスティシャル・ビアホール(IVH:Interstitial ViaHole)で接続する多層配線基板と、その作製方法に関する。

【背景技術】

【0002】

近年、LSIの微細化と高速・高周波化が進んでいる。LSIを実装するパッケージ基板にも、高密度化と並んで、高速伝送に適した材料や構造が求められている。これまでには、高密度実装を行うために、パッケージ基板ではビルトアップ多層配線を形成したプリント基板を適用してきた。しかし、更なる配線の高密度化を行うには、配線層数を増やす必要がある。現状のビルトアップ基板では、一層ごとに作り込んでいくシーケンシャルな製造プロセスであるため、手番が長く、コストアップに繋がる。そのため、各層の配線をパラレルに形成した後に、一括で積層して手番を短縮する工法が有望である。

【0003】

このような一括積層で製造される基板では、特定の層間のみを接続するインタスティシャル・ビアホール(IVH:Interstitial Via-hole)を形成することが必須である。多層IVH基板では、一括積層時に層間の導通を図る。従来から、積層基板間の導通を図る方法として、接着剤を硬化させる導電性ペーストを充填するタイプのもの、低融点金属を用いて拡散接合するもの、金属コアボールにはんだめっきをして充填するものが知られて

10

20

30

40

50

いる。

【0004】

また、ビア内の導体同士または層間接続方法として、金属粒子をパルス通電により焼結させ、ビア内の粒子同士の接続や、ランドとの層間接続を図る方法が提案されている（たとえば、特許文献1～3参照）。さらに、スルーホールを形成した後、中央の孔中に、孔径と同様の直径を持つ金属球を充填する方法も知られている（たとえば、特許文献2参照）。

【0005】

上述した従来方法のうち、接着剤を硬化させる導電性ペーストを充填するタイプのものは、一括積層される多層IVH基板の接続が接着のみで行われるため、接続の信頼性に欠けていた。

10

【0006】

低融点金属を用いて拡散接合する方法では、基板の熱処理温度は、プリプレグの積層温度となるところ、ほとんどの場合が200℃前後であるため、ビアに充填する低融点金属も、融点が200℃前後のものを用いることとなる。しかし、チップ実装時に印加される鉛フリーはんだ材料のリフロー温度である260℃で再溶融してしまい、銅ランドの溶食や基板反りに起因する断線などの問題が生じる。

【0007】

金属コアボールにはんだをめっきして充填する方法は、ボール表面のはんだめっき厚さのコントロールが困難であり、特にボール径が小さい場合はめっき厚さを制御できず、厚くなってしまう。この場合、接合後の加熱プロセス時にはんだが再溶融し、接合信頼性に欠ける。また、ボールを充填するために、ボール径よりも数倍以上大きな孔としなければならず、ビア孔の微細化が困難である。

20

【0008】

金属粒子をパルス通電して焼結させ、ビア内の粒子同士の接続ならびにランドとの層間接続を行う方法（特許文献1～3）では、粒子同士の接触部分がネッキング（点接触）するだけであり、導体抵抗が大きくなってしまう。また、パルス通電を行うには、配線を経てビアに通電させるため、ビアより細い配線の場合、通電によるジューク熱で発熱し、ビアに所望の電流を印加できない場合がある。また、配線が焼き切れてしまう場合もあるため、配線形成に制限が生じる。

30

【0009】

スルーホールを形成した後、中央の孔中に孔径と同様の直径を持つ金属球を充填する方法（特許文献4参照）では、ビア孔と同じ直径を持つ金属球を選定して充填するため、コストと手番がかかり、工業的な手法とは言えない。

【特許文献1】特開平11-186680号公報

【特許文献2】特開2000-223836号公報

【特許文献3】特開平11-251751号公報

【特許文献4】特開平3-087090号公報

【発明の開示】

【発明が解決しようとする課題】

40

【0010】

そこで、多層IVH基板において、十分な接触面積を確保して低抵抗接合を実現し、一括積層後の熱処理においても再溶融することなく、接続の信頼性を向上することのできる多層配線基板とその作製方法を提供することを課題とする。

【課題を解決するための手段】

【0011】

上記課題を解決するため、本発明では、多層配線を層間接続するためのビア孔内に、表面にAuまたはAgを成膜した良導体（Cu等）の金属粒子を充填し、この金属粒子とランド表面に成膜した低融点金属（Sn等）を積層時に接触させて、低融点金属を金属粒子の表面に拡散させることにより、層間接続を行う。低融点金属として、Sn-Bi-Ag系

50

はんだ等を用いることができる。

【0012】

具体体には、本発明の第1の側面では、多層配線基板は、少なくとも第1配線層と第2配線層が絶縁層を介して積層された多層配線層と、前記第1配線層と第2配線層を電気的に接続する接続ビアとを有し、前記接続ビアは、

(a) 第1の金属粒子の集合体である内部導体と、

(b) 前記内部導体を覆う第2の金属膜と

で構成される。

【0013】

良好な実施例において、第2の金属膜の融点は、第1の金属粒子の融点よりも低い。たたえは、第1の金属粒子は、銅(Cu)または銅合金であり、第2の金属膜は、錫(Sn)または錫合金を主成分とする。

【0014】

本発明の第2の側面では、多層配線基板の作製方法を提供する。この方法は、

(a) 第1の絶縁層上に配線パターンを形成する工程と、

(b) 前記配線パターンのうち、ビア接続されるランド部分に、低融点金属膜を形成する工程と、

(c) 第2の絶縁層にビア孔を形成し、前記ビア孔に金属粒子を充填する工程と、

前記第1の絶縁層と第2の絶縁層を重ね合わせて、前記ビア孔に充填された金属粒子とランド上の低融点金属膜とを接触させ、前記低融点金属を前記ビア孔内の金属粒子表面に拡散させることによって、前記配線パターンを前記ビア孔に接続する工程と、
を含む。

【発明の効果】

【0015】

上述した構成および方法では、配線ルールに制限がなく、また、ビア内の粒子同士を低融点金属の拡散で接合するため、面接触となり、低抵抗接合を実現することができる。

【0016】

また、ビアに充填した金属粒子の表面に低融点金属が拡散して入り込むので、アンカー効果が発現し、接続信頼性を向上させることができる。

【発明を実施するための最良の形態】

【0017】

以下、図面を参照して、本発明の実施形態に係る多層配線基板と、その作製方法を説明する。

【0018】

図1は、本発明の基本構成を説明するための概略図である。多層配線基板1は、たとえば、第1多層配線層10と第2多層配線層30を、接続層20で接続する。接続層20には、レーザ等によりビア孔(付図示)が形成されており、ビア孔内には、表面に金(Au)または銀(Ag)を成膜した良電導の金属粒子22が充填されている。図1の例では、銅(Cu)粒子を金(Au)でコートしたものを用い、便宜上、AuコートCuボール22と称する。AuコートCuボールの直径は、5μm～15μm、平均粒径は約10μmである。

【0019】

一方、第1多層配線層10および第2多層配線層30は、それぞれ絶縁樹脂層11,31上に形成された配線パターン12,32を有する。配線パターン12,32上の、ビア接続を行う部分がランド12,32となる。ランド12,32の表面に、錫(Sn)に代表される低融点金属膜13,33が形成されている。低融点金属膜13,33は、たとえばSn-Bi-Ag系はんだ膜である。

【0020】

積層時に、ビア孔に充填された金属粒子(AuコートCuボール)22と、Sn系低融点金属膜13,33を接触させて低温加熱する。これにより、低融点金属13,33が金

10

20

30

40

50

属粒子 22 の表面に拡散して、電気的に層間接続を行う。すなわち、図 1 の右図に示すように、第 1 多層配線層 10 のランド 13 と、第 2 多層配線層 30 のランド 33 とが、接合ビア 25 で層間接続される構造となる。接合ビア 25 は、内部が Cu 等の良電導体の金属粒子、その表面が Sn 等の低融点金属に表面皮膜を構成していた Au が拡散した接合膜となっている。また、Cu 粒子の一部表面は、Sn 等の低融点金属との合金 (Cu - Sn) を構成する。

【0021】

この構成では、パルス通電の必要がないので、配線ルールに制限がない。また、ビア内の金属粒子同士の接合を金属粒子表面に拡散してきた低融点金属で行うため、面接触となり、低抵抗の接合を実現できる。

10

【0022】

さらに、電気的に層間接続を行う低融点金属 13, 33 が、ランド 12, 32 と同じ面積にあるため、接合ビア 25 とランド 12, 32 との接続界面が大きくなる。しかも、ビア孔に充填した金属粒子は凹凸を構成し、ランドに形成した低融点金属 13, 33 がその凹凸に入り込んで密着力を高めるというアンカー効果が発現し、接続の信頼性を向上することができる。

【実施例 1】

【0023】

図 2 ~ 図 5 を参照して、図 1 の手法を用いた実施例 1 を説明する。実施例 1 では、両面多層配線層を I V H 接合する。図 2 および図 3 は、両面多層配線層 10 (または 30) の作製工程を、図 4 は接合層 20 の作製工程を、図 5 はこれらの接合工程を示す。

20

【0024】

まず、図 2 (a) に示すように、サイズ $340 \times 510 \text{ mm}$ 、厚さ $60 \mu\text{m}$ のプリプレグ 51 の両面に、厚さ $18 \mu\text{m}$ の電解銅箔 52 を真空プレス (200, 3 MPa) によって貼り付け、両面銅張板を作製する。

【0025】

次に、図 2 (b) に示すように、いわゆるサブトラクティブ法で両面に $L/S = 50/50 \mu\text{m}$ の配線パターン 52p を形成する。具体的には、銅箔 52 にドライフィルムレジスト (DFR) をラミネートし、露光・現像によりパターニングを行ってエッチングマスク (付図示) を形成する。銅箔 52 を、塩化鉄を含むエッチャントでウェットエッチングした後、DFR を剥離して、配線パターン 52p を形成する。

30

【0026】

次に、図 2 (c) に示すように、裏面に DFR をラミネートして保護層 55 を形成してから、プリプレグ 51 の所定の位置に、表面側より炭酸ガスレーザによってブラインドビアとなる直径 $100 \mu\text{m}$ のビア孔 56 を開口する。

【0027】

次に、図 2 (d) に示すように、デスマリア後、無電解銅めっきを行い、表面にシード層 57 を形成する。

【0028】

次に、図 3 (e) に示すように、シード層 57 上に DFR 58 をラミネートし、ビア孔 56 を露出させる開口 59 が形成されるようにパターニングを行う。

40

【0029】

次に、図 3 (f) に示すように、ビア孔 56 内に、電解銅めっきによって充填ビア 62 を形成する。

【0030】

次に、図 3 (g) に示すように、表面および裏面の DFR 58, 55 を剥離し、めっきシード層 57 をエッチングして、配線パターン 52p, 62 を完成させる。

【0031】

最後に、図 3 (h) に示すように、スクリーン印刷により、ビア接続を行うランド 62 上に Sn-Bi を主成分とするはんだペースト 63 を印刷する。これにより、ビア接続部

50

分に、導体層 2 層分のレイヤ 6 2 , 6 3 を形成する。なお、両面多層配線層 1 0 または 3 0 には、たとえばレーザ加工時に、図示しない位置に、貼り合わせ用のアライメントマークが形成されている。

【 0 0 3 2 】

図 4 は、接続層の作製工程を示す。まず、図 4 (a) に示すように、厚さ 6 0 μm のプリプレグ 2 1 を準備し、図 4 (b) に示すように、プリプレグ 2 1 の両面に、P E T の保護フィルム 2 3 を貼り付ける。

【 0 0 3 3 】

次に、図 4 (c) に示すように、炭酸ガスレーザによって直径 1 0 0 μm の貫通孔 2 4 を開口する。

10

【 0 0 3 4 】

次に、図 4 (d) に示すように、貫通孔 2 4 内に、表面に A u コートがされた C u 粒子 2 2 をスキージングで充填する。C u 粒子の表面は、無電解 A u めっきが約 0 . 0 7 μm の膜厚で成膜されており、C u 粒子の平均粒径は約 1 0 μm である。

【 0 0 3 5 】

最後に、図 4 (e) に示すように、両面の P E T フィルム 2 3 を剥離して、接合層 2 0 を完成する。接合層 2 0 にも、図示しない位置に、レーザ加工により貼り合わせ用のアライメントマークが形成されている。

【 0 0 3 6 】

図 5 は、図 2 および図 3 で作製した両面多層配線層 1 0 , 3 0 を、図 4 で作製した接合層 2 0 によって積層一体化する工程を示す。まず、図 5 (a) に示すように、各シート、すなわち両面多層配線層 1 0 , 3 0 および接合層 2 0 に形成したアライメントマーク (不図示) を用い、セラミックシートを積層する認識積層装置を用いて、位置合わせを行う。

20

【 0 0 3 7 】

次に、図 5 (b) に示すように、1 2 0 、1 M P a で仮積層を行う。この段階で、任意の層数で積層できる。実施例では、位置合わせを繰り返して配線層が 3 0 層となるように積層を行った。(図 4 では、2 層のみを図示している。)

その後、図 5 (c) に示すように、真空プレスを用いて 2 0 0 、3 M P a で本積層して、多層配線基板 1 A を完成する。この低温真空プレスで、ランド 5 2 p 、6 2 上に形成された S n - B i はんだ 6 3 が、C u 粒子 2 2 の表面に拡散して、C u 粒子間を密着接合するとともに、ランド 5 2 p 、6 2 を電気接続する接合ビア 6 5 が形成される。接合ビア 6 5 の内部は C u 粒子であるが、その表面は、A u 中に S n 、B i が拡散した低融点金属膜である。

30

【 0 0 3 8 】

なお、図示はしないが、実際の製品への適用では、多層配線基板 1 A の表面に、公知の手法で表面電極を形成し、パッケージサイズに切断する。たとえば、多層配線基板 1 の両面に、ソルダーレジストを成膜してフォトリソプロセスで電極部分を開口し、開口内に、N i - P を 3 μm 、A u を 0 . 1 μm 無電解めっきで形成して、表面電極を形成することができる。切断したパッケージ基板に、厚さ 3 m m の L S I チップをはんだ接合し、チップと基板の間を絶縁樹脂で封止し、スティフナとヒートシンクを取り付けて半導体パッケージが完成する。

40

【 実施例 2 】

【 0 0 3 9 】

図 6 ~ 8 を参照して、実施例 2 を説明する。実施例 2 では、片面配線層を接合して多層配線基板を作製する。

【 0 0 4 0 】

まず、図 6 (a) に示すように、サイズ 3 4 0 × 5 1 0 m m 、厚さ 0 . 0 8 m m のプリプレグ 7 1 の片面に、厚さ 1 8 μm の電解銅箔 7 2 を真空プレスによって貼り付け、片面銅張板を作製する。

【 0 0 4 1 】

50

次に、図 6 (b) に示すように、銅箔 7 2 に図示しないドライフィルムレジスト (D F R) をラミネートし、露光・現像してパターニングを行い、銅箔をウェットエッチングした後、D F R を剥離して、いわゆるサブトラクティブ法で $L / S = 50 / 50 \mu m$ の配線パターン 7 2 p を形成する。この配線パターン 7 2 p は、ビア接続用のランドとなる。

【 0 0 4 2 】

次に、図 6 (c) に示すように、上述したシートのパターン形成面と逆側の面に、厚さ $30 \mu m$ の半硬化 (B ステージ) のエポキシ樹脂シート 7 4 を真空ラミネータによって貼り付ける。エポキシ樹脂シート 7 4 の表面に、さらに P E T フィルム 7 5 を貼り付ける。この P E T フィルム 7 5 が、後続の工程における保護フィルムとなる。

【 0 0 4 3 】

次に、図 6 (d) に示すように、P E T 7 5 の側から、裏面配線パターン 7 2 p のランドに到達する直径 $100 \mu m$ のビア孔 7 7 を、炭酸ガスレーザを用いて形成する。図示はしないが、このとき、貼り合わせ用のアライメントマークを形成してもよい。

10

【 0 0 4 4 】

次に、図 7 (e) に示すように、配線パターン 7 2 p のランド上に、スクリーン印刷により、S n - B i を主成分とするはんだペースト 7 3 を印刷する。

【 0 0 4 5 】

次に、図 7 (f) に示すように、ビア孔 7 7 に、表面を A u コートした C u 粒子 2 2 を、スキージングで充填する。C u 粒子の表面には、無電解 A u めっきが約 $0.07 \mu m$ の膜厚で成膜されており、C u 粒子の平均粒は約 $10 \mu m$ である。

20

【 0 0 4 6 】

次に、図 7 (g) に示すように、P E T フィルム 7 5 を剥離し、各層毎に配線パターン 7 2 p の形成とビア材料 2 2 の充填を終えた片面配線シートを作製する。

【 0 0 4 7 】

図 8 は、図 6 および図 7 で形成した片面多層配線シートを積層一体化する工程を示す。まず、図 8 (a) に示すように、上記した各片面多層配線シートに形成したアライメントマークを用い、セラミックシートを積層する認識積層装置を用いて、位置合わせを行う。

【 0 0 4 8 】

次に、図 8 (b) に示すように、 120 、 1 MPa で仮積層を行う。任意の層数で積層できるが、ここでは位置合わせを繰り返して 30 層の積層を行う。

30

【 0 0 4 9 】

最後に、図 8 (c) に示すように、真空プレスを用いて 200 、 3 MPa で本積層して、多層配線基板 1 B が完成する。低温真空プレスにより、ランド 7 2 p 上に形成された S n - B i はんだ 7 3 が、C u 粒子 2 2 の表面の A u 膜内に拡散して、C u 粒子間を密着接合するとともに、ランド 7 2 p を電気接続する接合ビア 7 5 が形成される。接合ビア 7 5 の内部は C u 粒子であるが、その表面は、A u 中に S n 、 B i が拡散接合した低融点金属膜である。

【 0 0 5 0 】

図示はしないが、実際の製品への適用では、さらに、多層配線基板 1 B の両面にソルダーレジストを成膜してフォトリソプロセスで電極部分を開口し、これに N i - P を $3 \mu m$ 、 A u を $0.1 \mu m$ 無電解めっきで成膜して、表面電極を形成する。これをパッケージサイズに切断してパッケージ基板とする。パッケージ基板に、厚さ 0.3 mm の L S I チップをはんだ接合し、チップと基板の間を絶縁樹脂で封止し、スティフナとヒートシンクを取り付けて半導体パッケージが完成する。

40

【 0 0 5 1 】

図 9 は、本発明の効果を説明するための図である。本発明の手法により、C u 粒子表面の A u コートに低融点金属を拡散させて密着接合した接合ビアのビア内の金属含有量 (v o l %) と、見かけの比抵抗 ($\cdot \text{cm}$) を測定した。比較例として、従来技術 (特許文献 1) のようにビア孔に充填した金属粒子をパルス通電で焼結させた接合ビアのビア内金属含有量と見かけの比抵抗を算出した。

50

【0052】

特許文献1では、ビア内の金属成分が60v01%と換算される。そして、特許文献1では、金属粒子は点接触でビア内に存在し、この接触面積比は粒子径の0.1~0.9である。ビア内でのCu粒子がマトリックスとして構成できる体積比は50%以上である。それよりも焼結を進行させてしまうと、金属粒子が分散してしまい、点接触となる。このため、比抵抗が大きくなり、最小の比抵抗が6.1·cmと、理論値の3.6倍となる。

【0053】

これに対し、実施例1または2で、ビア内に充填される最終的な金属ペーストの量は100v01%であり、実施例でのビア導体の比抵抗は、3·cmと約1/2であり、ビア抵抗が半分に低減されることがわかる。

【0054】

さらに、特許文献1では、ビア内の導体の割合が60%であるため、ビアとランドの接触面積も60%にしかならず、接続強度も実施例の0.6倍程度しか得られない。これに対し、実施例1および2では、ビアとランドの接触面積が100%であり、基板厚さ方向の引張応力に対して十分な機械的強度を備える。

【0055】

以上のように、実施例では、ビア導体抵抗が従来よりも半減した低抵抗ビアが形成でき、かつ、基板厚さ方向の引張応力に対して、接続強度が1.5倍以上となるため、電気的にも機械的にもビア接続の信頼性が格段に向上した多層配線基板を得ることができる。

【0056】

なお、実施例では、低融点金属ペーストにSn-Biを用いたが、これに限定されず、たとえば、Snに、Pb、Zn、Ag等を添加したものを用いてもよい。

【0057】

また、実施例では、ビア孔の直径を100μmとしたが、それ以下の直径、たとえば50μmのビア孔をレーザドリルで形成してもよい。この場合、充填する金属粒子の平均径を5μm程度とするのが望ましい。

【0058】

また、金属粒子に施すAuコートの膜厚も、0.03μm~0.1μmの範囲で適宜選択することができる。

【0059】

最後に、以上の記載に対して、以下の付記を添付する。

(付記1) 少なくとも第1配線層と第2配線層が絶縁層を介して積層された多層配線層と、

前記第1配線層と第2配線層を電気的に接続する接続ビアと
を有し、前記接続ビアは、第1の金属粒子の集合体である内部導体と、前記内部導体を覆う第2の金属膜とで構成されることを特徴とする多層配線基板。

(付記2) 前記第2の金属膜の融点は、前記第1の金属粒子の融点よりも低いことを特徴とする付記1に記載の多層配線基板。

(付記3) 前記第1の金属粒子は、銅(Cu)または銅合金であり、前記第2の金属膜は、錫(Sn)または錫合金を主成分とする特徴とする付記1に記載の多層配線基板。

(付記4) 前記第2の金属膜を構成する錫合金は、錫(Sn)に、Bi, Pb, Zn, Agの少なくとも1種類の金属元素が添加されていることを特徴とする付記3に記載の多層配線基板。

(付記5) 前記第1の金属粒子の直径は、5μm~15μmであることを特徴とする付記1に記載の多層配線基板。

(付記6) 前記第2の金属膜には、金(Au)が拡散していることを特徴とする付記1~5のいずれかに記載の多層配線基板。

(付記7) 前記絶縁層は、樹脂絶縁層であることを特徴とする付記1に記載の多層配線

10

20

30

40

50

基板。

(付記 8) 第 1 の絶縁層上に配線パターンを形成する工程と、

前記配線パターンのうち、ビア接続されるランド部分に、低融点金属膜を形成する工程と、

第 2 の絶縁層にビア孔を形成し、前記ビア孔に金属粒子を充填する工程と、

前記第 1 の絶縁層と第 2 の絶縁層を重ね合わせて、前記ビア孔に充填された金属粒子とランド上の低融点金属膜とを接触させ、前記低融点金属を前記ビア孔内の金属粒子表面に拡散させることによって、前記配線パターンを前記ビア孔に接続する工程と、
を含むことを特徴とする多層配線基板の作製方法。

(付記 9) 前記金属粒子は、その表面に金 (Au) または銀 (Ag) の皮膜を有することを特徴とする付記 8 に記載の多層配線基板の作製方法。 10

(付記 10) 前記低融点金属膜を、錫または錫合金で形成することを特徴とする付記 8 に記載の多層配線基板の作製方法。

(付記 11) 前記拡散接続する工程は、200 での真空プレスを含むことを特徴とする付記 8 に記載の多層配線基板の作製方法。

(付記 12) 前記第 1 の絶縁膜上の配線パターンは片面配線パターンであり、

前記第 1 の絶縁層に、前記ランド部分に到達する第 2 のビア孔を形成する工程と、

前記第 2 のビア孔に、前記金属粒子を充填する工程と

をさらに含むことを特徴とする付記 8 に記載の多層配線基板の作製方法。

(付記 13) 前記金属粒子の平均直径は 10 μm 以下であることを特徴とする付記 8 に記載の多層配線基板の作製方法。 20

【図面の簡単な説明】

【0060】

【図 1】本発明の基本構成を説明するための図である。

【図 2】実施例 1 における両面多層配線層の作製工程図 (その 1) である。

【図 3】実施例 1 における両面多層配線層の作製工程図 (その 2) である。

【図 4】実施例 1 における接続層の作製工程図である。

【図 5】実施例 1 における積層一体化の工程を示す図である。

【図 6】実施例 2 における片面配線層の作製工程図 (その 1) である。

【図 7】実施例 2 における片面配線層の作製工程図 (その 2) である。 30

【図 8】実施例 2 における積層一体化の工程を示す図である。

【図 9】本発明の効果を示す図である。

【符号の説明】

【0061】

1 多層配線基板

10、30 多層配線層

11、21、31、51, 71 絶縁層

12、32、52p、62、72p 配線パターン (ランド)

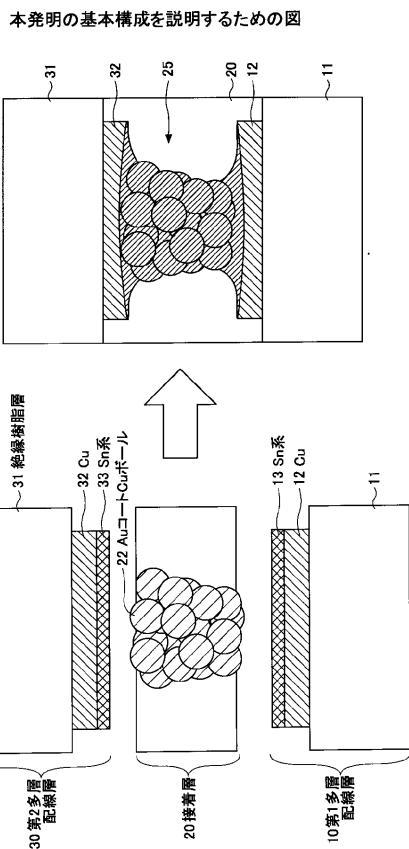
13、33、63、73 低融点金属

20 接着層

22 Au コード Cu 粒子 (金属粒子)

25、65、75 接合ビア 40

【図1】



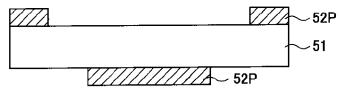
【図2】

両面配線層の形成(その1)

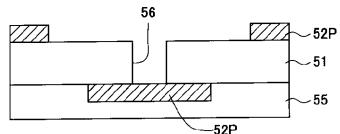
(a) 両面銅張板



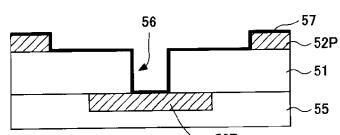
(b) パターニング



(c) DFRラミネート+レーザ加工



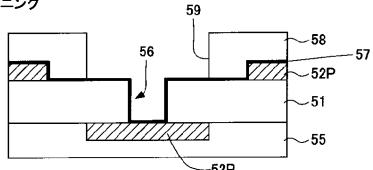
(d) 無電解銅めっき



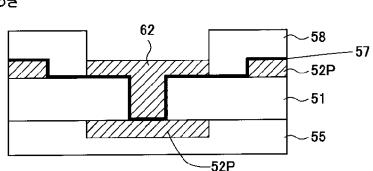
【図3】

両面配線層の形成(その2)

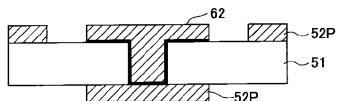
(e) DFRパターニング



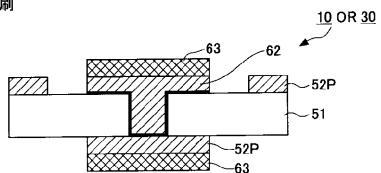
(f) 電解銅めっき



(g) DFR剥離&シード層エッティング



(h) ベースト印刷



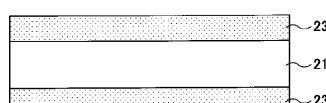
【図4】

接着層の形成

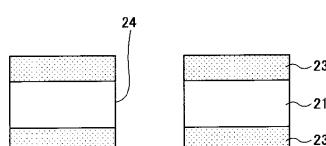
(a) プリプレグ



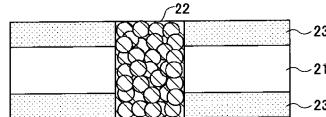
(b) PETラミネート



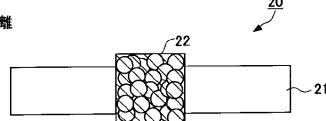
(c) 孔加工



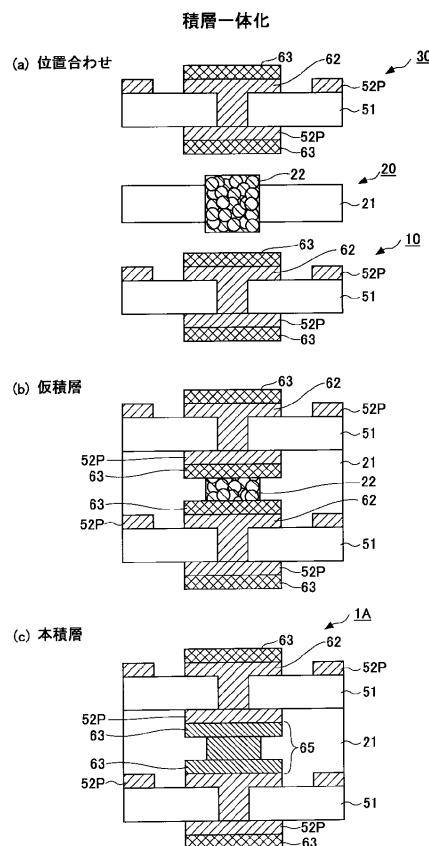
(d) 金属粉末充填



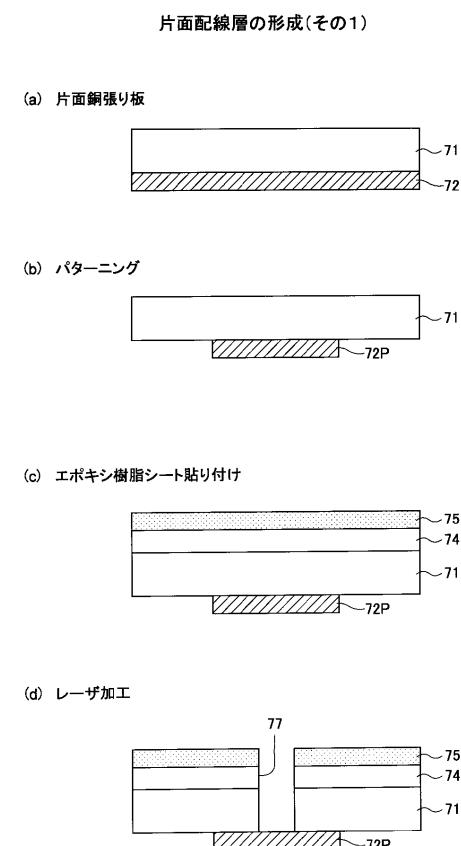
(e) PET剥離



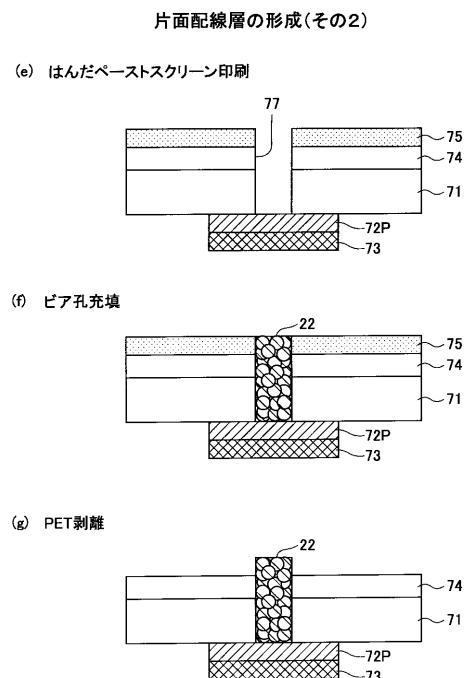
【図5】



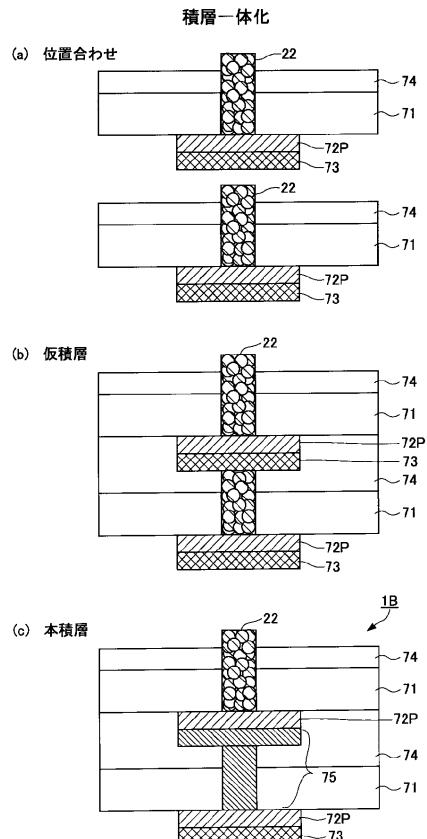
【図6】



【図7】



【図8】



【図9】

本発明の効果を説明するための図

	特許文献1	本発明
ピア内の金属含有量(vol%)	60	100
見かけの比抵抗(Ω・cm)	6.1	3

フロントページの続き

(56)参考文献 特開平11-214575(JP,A)
特開2003-110243(JP,A)
特開2002-217510(JP,A)
特開2003-298213(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 05 K	3 / 4 6
H 05 K	1 / 1 1
H 05 K	3 / 4 0