

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】平成 29 年 3 月 16 日 (2017.3.16)

【公開番号】特開 2015-197805 (P2015-197805A)

【公開日】平成 27 年 11 月 9 日 (2015.11.9)

【年通号数】公開・登録公報 2015-069

【出願番号】特願 2014-75605 (P2014-75605)

【国際特許分類】

G 0 6 F 15/173 (2006.01)

G 0 6 F 13/38 (2006.01)

G 0 6 F 13/28 (2006.01)

G 0 6 F 15/167 (2006.01)

【F I】

G 0 6 F 15/173 6 4 0 A

G 0 6 F 13/38 3 4 0 A

G 0 6 F 13/28 3 1 0 E

G 0 6 F 15/167 6 1 0 A

【手続補正書】

【提出日】平成 29 年 2 月 10 日 (2017.2.10)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 4

【補正方法】変更

【補正の内容】

【0 0 2 4】

C P U 7 1 0 は、C P U バス 7 2 0 を介してメモリ 7 2 6 と接続している。C P U 7 1 0 はまた、G P U バス 7 1 8 を介して G P U 7 2 4 ととも接続している。C P U 7 1 0 は、これらのバスとはブリッジ 7 1 2 を介して接続する。また、メモリ 7 2 6 は G P U バス 7 1 8 と C P U バス 7 2 0 とに接続する。このため、メモリ 7 2 6 における C P U 7 1 0 または G P U 7 2 4 との間でのデータのやりとりは、メモリ制御部 7 1 4 を介して実行する。C P U 7 1 0 と G P U 7 2 4 とはメモリ 7 2 6 を共有し、メモリ 7 2 6 を介してデータを共有する。G P U バス 7 1 8 と C P U バス 7 2 0 とはともに、データ交換に用いられるデータバスとして機能する。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 6

【補正方法】変更

【補正の内容】

【0 0 2 6】

図 4 は、異なるプロセッシングシステム 7 0 0 間のデータ転送を説明するための図である。図 4 に示す例では、2 つの異なるプロセッシングシステム 7 0 0 a および 7 0 0 b が、入出力ブリッジ 7 2 2 a および 7 2 2 b を介して接続している。より具体的に、プロセッシングシステム 7 0 0 a が備える入出力ブリッジ 7 2 2 a は、他のプロセッシングシステム 7 0 0 との間でデータを送受信するための複数の入出力ポート 7 3 0 a、7 3 1 a、7 3 2 a、および 7 3 3 a を備える。同様にプロセッシングシステム 7 0 0 b が備える入出力ブリッジ 7 2 2 b も、複数の入出力ポート 7 3 0 b、7 3 1 b、7 3 2 b、および 7 3 3 b を備える。プロセッシングシステム 7 0 0 a および 7 0 0 b は、入出力ポート 7 3 0 a および入出力ポート 7 3 0 b を介して接続している。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0027

【補正方法】変更

【補正の内容】

【0027】

図4において、プロセッシングシステム700aはプロセッシングシステム700bの他、入出力ポート732aを介してプロセッシングシステム700cと接続し、入出力ポート733aを介してプロセッシングシステム700dとも接続している。また、プロセッシングシステム700bは、プロセッシングシステム700aの他、入出力ポート731b、732b、および733bを介して、それぞれプロセッシングシステム700c、700d、および700eとも接続している。このように、入出力ポートを介して異なるプロセッシングシステム700間を接続するバスが、それらのプロセッシングシステム700間でデータを送受信するための外部バスとして機能する。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0030

【補正方法】変更

【補正の内容】

【0030】

実施の形態に係るプロセッシングシステム700において、GPU724は、CPU710の制御によらず、DMAコントローラ716に対してメモリ726が格納するデータのデータ転送命令を発行することができる。例えばGPU724aが、DMAコントローラ716aに対してメモリ726aが格納するデータを、プロセッシングシステム700bに転送することを指示するデータ転送命令を発行したとする。データ転送命令を発行する契機としては、GPU724aが自発的にデータ転送命令を発行する場合もある。あるいは、プロセッシングシステム700bがブロードキャストしたデータ読み出し命令に回答して、データ転送命令を発行する場合もある。いずれにしても、DMAコントローラ716aは、データ転送命令を受信すると、入出力ブリッジ722aに、プロセッシングシステム700bへメモリ726aが格納するデータを転送させる。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0038

【補正方法】変更

【補正の内容】

【0038】

4つのブレード600a、600b、600c、および600dはそれぞれ、各ブレードにおけるいずれかのプロセッシングシステム700が備える入出力ブリッジ722を介して、1対1で通信可能に接続される。例えば、ブレード600aとブレード600dとは、ブレード600a内のプロセッシングシステム700dの入出力ブリッジ722と、ブレード600d内のプロセッシングシステム700mの入出力ブリッジ722とを介して、互いにポイント・ツー・ポイントで接続する。プロセッシングシステム700dは、ブレード600a内においてプロセッシングシステム700a、700b、および700cとも接続するが、入出力ブリッジ722は4つの入出力ポート730、731、732、および733を備えるため、4つの異なるプロセッシングシステム700と同時に接続することができる。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0046

【補正方法】変更

【補正の内容】

【 0 0 4 6 】

記号 B で示すメモリ領域（以下、「領域 B」という。）は、領域 A のデータを使って、GPU 7 2 4 が演算処理した結果を格納するメモリ領域を示す。記号 C で示す領域（以下、「領域 C」という。）は、領域 A のデータと領域 B のデータとの両方を用いて、GPU 7 2 4 が演算処理した結果を格納するメモリ領域を示す。記号 D で示す領域（以下、「領域 D」という。）は、領域 C のデータが完全に揃った後に、そのデータを使って CPU 7 1 0 が演算処理した結果を格納するメモリ領域である。記号 F B で示す領域（以下、「領域 F B」という。）は、領域 A のデータ、領域 C のデータ、および領域 D のデータを使って描画した結果を格納するフレームバッファ（Frame Buffer）を示す。