(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. 6
G02F 1/1339
G02F 1/1343

(45) 공고일자 2003년06월09일
(11) 등록번호 10-0355939
(24) 등록일자 2002년09월26일

(21) 출원번호 10-1996-0069418
(22) 출원일자 1996년12월21일

(65) 공개번호 특1997-0048811
(43) 공개일자 1997년07월29일

(30) 우선권주장 95-350229 1995년12월21일 일본(JP)

(73) 특허권자 가부시키가이샤 한도오따이 에네루기 켄큐쇼
일본국 가나가와켄 아쓰기시 하세 398

(72) 발명자 장홍용
일본국 242 가나가와켄 야마토시 후카미다이 1-10-15파래수 미 야가미 302

(74) 대리인 황의만

심사관 : 양재석

(54) 액정표시장치

요약

본 발명은 시일재(seal材)의 단차(段差)들을 똑같게 하여 액정표시장치의 제조수율과 신뢰성을 향상시키는 것에 관한 것이다. 전기적으로 접속되어 있지 않은 각주(角柱) 형상의 첫번째 층의 더미(dummy) 배선(301)이 영역(R1, R2)에 형성되고, 화소부로부터 연장하는 배선(302)이 영역(R3)에 형성되며, 접속 단부(303a)를 가진 배선(303)이 영역(R4)에 형성되도록 주사선의 출발막을 패터닝한다. 이들 표면에 층간절연막이 형성된 후에, 신호선의 출발막을 패터닝하여, 두번째 층의 더미 배선(304)이 배선(301)과 배선(303) 사이의 간격을 매립하도록 형성됨과 동시에, 화소부로부터 연장하는 배선(305)과 배선(303)이 서로 접속되도록 한다. 그 결과, 시일재 형성 영역(107)의 A-A'선에 따른 단면 구조가 똑같게 될 수 있다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예 1 5에 따른 액정표시장치를 나타내는 상면도.
도 2A 도 2E는 실시예 1 5에 따른 TFT 제작공정을 나타내는 도면.
도 3은 실시예 1에 따른 시일재의 하부 구조 제작공정을 나타내는 도면.
도 4는 실시예 1에 따른 시일재의 하부 구조 제작공정을 나타내는 도면.
도 5는 도 4의 A-A'선을 따라 취한 단면도 및 도 7의 B-B'선을 따라 취한 단면도.
도 6은 도 4의 A-A'선을 따라 취한 단면도 및 도 8의 B-B'선을 따라 취한 단면도.
도 7은 실시예 2에 따른 기판간격 보정수단 제작공정을 나타내는 도면.
도 8은 실시예 2에 따른 기판간격 보정수단 제작공정을 나타내는 도면.

도 9는 실시예 3에 따른 기판간격 보정수단 제작공정을 나타내는 도면.
도 10은 도 9의 C-C'선을 따라 취한 단면도.
도 11은 도 9의 D-D' 선을 따라 취한 단면도.
도 12는 실시예 4에 따른 기판간격 보정수단을 나타내는 상면도.
도 13은 도 12의 E-E'선을 따라 취한 단면도.
도 14는 실시예 5에 따른 기판간격 보정수단을 나타내는 상면도.
도 15는 도 14의 F-F' 선을 따라 취한 단면도.
도 16은 종래예 1에 따른 액정표시장치를 나타내는 상면도.
도 17은 종래예 2에 따른 액정표시장치를 나타내는 상면도.
* 도면의 주요부분에 대한 부호의 설명
101: 소자 기판 102 : 화소부
103: 신호선 구동회로 104: 주사선 구동회로
105: 신호선 106: 주사선
107: 시일재 형성 영역 10: 외부 단자
109: 배선 111: 액정 셀
112: 화소 TFT 201: 기판
203, 204, 205: 활성층 206: 게이트 절연막
207, 208, 209. 게이트 전극 210, 211 212: 약한 n형 영역
213, 214, 218: 마스크 215, 216: 강한 n형 영역(소스/드레인)
217: 약한 n형 영역 219: 강한 p형 영역(소스/드레인)
220: 층간절연막 227: 패시베이션막
228: 화소전극 301: 첫번째 층의 더미(dummy) 배선
302, 303: 배선 304: 두번째 층의 더미 배선

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 기판들을 접합할 때 일어나는 불량을 감소시킨 액티브 매트릭스 방식의 액정표시장치에 관한 것으로, 보다 상세하게는, 주변회로 일체형의 액정표시장치에 관한 것이다.
종래의 액티브 매트릭스형 액정표시장치는 화소부에 매트릭스 형태로 배치된 MIM과 같은 2단자 소자 또는 TFT와 같은 3단자 소자의 스위칭 작용을 이용하여 한 쌍의 화소전극들 사이에 보유된 액정재료의 투광성과 같은 광학 특성을 제어하여 표시를 행하도록 설계되어 있다. 일반적으로, 비정질 규소를 사용한 TFT가 화소전극의 스위칭 소자에 널리 사용되어 왔다.
그러나, 비정질 규소의 전계효과 이동도가 0.1 1 ㎠/Vs 정도로 낮기 때문에, 비정질 규소를 사용한 TFT는 화소전극에 접속된 TFT를 제어하는 주변 구동회로에 배치될 수 없다.
이 때문에, 종래의 액티브 매트릭스형 액정장치에서는, 반도체 집적회로로 구성된 주변 구동회로가 TAB(테이프 자동화 실장) 기술 또는 COG(chip on glass) 기술에 의해 액정 패널에 외부에서 부착된다.
도 16은 주변 구동회로가 외부에서 부착된 종래예 1에 따른 액티브 매트릭스형 액정 패널의 개요를 나타내는 도면이다. 도 16에 나타낸 바와 같이, 예를 들어, 유리 또는 석영으로 만들어진 소자 기판(I)상에 주사선(2)들과 신호선(3)들이 매트릭스 형상으로 배치되어 있고, 화소부(4)에서는, 주사선과 신호선의 각 교차부에 화소전극과 그 화소전극을 위한 스위치용 화소 TFT가 접속되어 있다. 주사선(2)과 신호선(3)은 각각 시일재(seal材) 영역(5)의 외측까지 연장하여 있고, 이 때문에, 시일재를 가로지르는 배선들의 수가 최소한 주사선(2) 및 신호선(3)의 수만큼이다. 이들 배선의 단부들이 그대로 연장 단자(6)를 형성하고, 그 연장 단자(6)가 주변 구동회로(도시되지 않음)와 접속된다. 또한, 소자 기판(1)이 시일재 영역(5)에 형성된 시일재를 통해 대향 기판(도시되지 않음)에 접합되고, 이들 기판 사이에 시일재를 통하여 액정재료가 주입된다.
또한, 최근, 전계효과 이동도가 큰 TFT를 얻기 위해, 결정성 규소를 이용한 TFT를 제작하는 기술이 활발히 연구되고 있다. 결정성 규소를 이용한 TFT는 비정질 규소 TFT보다 현격한 고속동작을 가능하게 하며, 결정성 규소로부터 NMOS TFT뿐만 아니라 PMOS TFT도 마찬가지로 얻어져 CMOS 회로를 형성할 수 있다. 따라서, 동일 기판상에 표시부와 주변 구동회로가 제작될 수 있다.
도 17은 주변 구동회로와 표시부가 패널상에 일체화된 종래예 2에 따른 액티브 매트릭스형 액정표시장치의 개요를 나타내는 도면이다. 도 17에 나타낸 바와같이, 예를 들어, 유리 또는 석영으로 된 소자 기판(11)상에 화소부(12)가 배치되고, 화소부(12) 주위에서 화소부(12)의 상측에 신호선 구동회로(13)가 배치되고, 화소부의 좌측에 주사선 구동회로(14)가 배치되어 있다. 신호선(15)과 주사선(16)은 각각 신호선 구동회로(13)와 주사선 구동회로(14)에 접속되어 있다. 신호선(15)과 주사선(16)은 화소부(12)에서 격자를 형성하고, 신호선(15)과 주사선(16)의 한쪽 단부들이 시일

재 영역(17)의 외측까지 연장하며, 도시되지 않은 제어회로, 전원 등에 접속되어 있다. 또한, 시일재 영역(17)에 형성된 시일재를 통하여 소자기판(11)과 대향 기판(18)이 함께 접합되고, 이들 기판(11, 14) 사이에 액정재료가 끼워져 있다. 또한, 소자 기판(11)상에는 외부 단자(19)가 배치되어 있다.

발명이 이루고자 하는 기술적 과제

도 16에 나타낸 종래예 1에서는, 화소부(4) 주위의 배선 구조가 도면의 지면(紙面)에서 상하좌우로 대칭적이기 때문에, 시일부의 단차(段差)들이 균일하게 되어 기판들 사이의 간격을 균일하게 할 수 있다.
그러나, 종래예 1에서는, 주변 구동회로가 시일재의 외측에 접속되기 때문에, 많은 수의 배선이 시일재를 가로지르게 되고, 구동회로를 화소부에 접속하는 배선들과 시일재 사이의 계면으로부터 수분이 침입하여, 액정재료가 열화(劣化)되는 문제가 생긴다. 또한, 주변 구동회로가 외측에 배치되어 있으므로, 장치 자체가 대형화한다.
상기 문제들을 회피하기 위해, 도 17에 나타낸 종래예 2에 따른 주변 구동회로 일체형의 액티브 매트릭스형 액정표시장치에서는, 시일재 영역(17)의 내측에 주변 구동회로를 배치하고 있다. 또한, 일반적으로 용장(冗長) 회로의 제공 없이 일측 구동 방식이 채용되어 있다. 이 때문에, 도 17에 나타낸 바와 같이, 배선들이 소자 기판(11)의 우측과 하측에서만 시일재를 가로질러 통과하기 때문에, 배선 구조는 도면의 지면에서 상하좌우로 대칭성을 갖지 않으며, 주변 구동회로측의 시일재의 단차와 배선 연창측의 시일재의 단차가 서로 다르게 된다. 따라서, 기판들을 함께 접합함에 있어서, 기판에 압력이 균일하게 가해지지 않기 때문에, 기판들 사이의 간격을 균일하게 하는 것이 어렵다. 그 결과, 표시 불균일이 일어나거나 화질이 저하한다.
특히 주변 구동회로측의 시일재의 단차가 낮기 때문에, 기판들을 접합할 때, 주변 구동회로에서 배선들이 상하 사이에서 단락(短絡)되어 선(線)결함을 발생하기 쉬운 경우가 있을 수 있다. 이런 문제는 주변 구동회로 일체형 액정표시장치의 생산수율의 저하 또는 신뢰성의 저하와 같은 부가적인 원인을 야기한다.
또한, 화소부에 있어서, 가장 돌출된 부분은 주사선과 신호선이 겹치는 영역이고, 이 영역에는, 주사선, 신호선, 이들 선을 분리하는 층간절연막 뿐만 아니라, 화소전극, 블랙 매트릭스 등도 서로 적층되어 있다. 일반적으로, 기판들 사이의 간격을 유지하기 위한 주상(柱狀) 섬유가 시일재와 혼합된다. 섬유의 칫수는, 화소부의 돌출부의 두께와 시일재 내측에 분산된 스페이서의 칫수 외에 마진(margin)을 고려하여 얻은 값으로 설정되어, 시일재의 단차가 화소부보다 높게 되도록 한다. 그러나, 스페이서가 화소부의 돌출부에 배치되면, 화소부가 시일재보다 높게되고, 이 상태에서 기판들이 접합된 때, 주사선과 신호선이 스페이서를 통하여 상하 사이에서 단락되어 점(点)결함과 선(線)결함을 야기한다.
본 발명은 종래 장치의 상기한 문제들을 제거하기 위해 이루어진 것으로서, 본 발명의 목적은 화질이 뛰어나고 신뢰성이 높은 주변 구동회로 일체형의 액정표시장치를 제공하는데 있다.

발명의 구성 및 작용

상기 문제들을 해결하기 위해, 본 발명에 따르면, 매트릭스 회로를 가진 소자 기판과; 그 소자 기판과 대향하는 대향 기판과; 그 소자 기판과 대향 기판을 접합하기 위한 시일재와, 적어도 하나의 층으로 이루어진 적층 구조를 가지며, 상기 시일재가 형성된 영역에 배치되는 기판간격 보정수단을 포함하는 액정표시장치가 제공된다.
또한, 본 발명에 따르면, 매트릭스 형태로 배치되고 제1 층간절연막에 의해 서로 분리되어 있는 신호선과 주사선을 갖는 매트릭스 회로와, 그 신호선과 주사선의 교차점에 배치되고 제2 층간절연막에 의해 신호선으로부터 분리되어 있는 화소전극과, 상기 매트릭스 회로를 제어하기 위한 주변 구동회로를 가지는 소자 기판과; 그 소자 기판과 대향하는 대향 기판과; 상기 매트릭스 회로를 둘러싸며 상기 소자 기판과 상기 대향 기판을 접합하는 시일재와; 상기 신호선과 동일한 재료로 된 제1 지지수단과, 상기 제1 층간절연막과, 상기 신호선과 동일한 재료로 된 제2 지지수단과, 상기 소자 기판의 시일재 형성 영역에서 서로 다른 층으로 형성된 제2 층간절연막을 가지는 기판간격 보정수단을 포함하는 액정표시장치가 제공된다.
또한, 본 발명에 따르면, 매트릭스 형태로 배치되고 제1층간절연막에 의해 서로 분리되어 있는 신호선과 주사선을 갖는 매트릭스 회로와, 그 신호선과 주사선의 교차점에 배치되고 제2 층간절연막에 의해 신호선으로부터 분리되어 있는 화소전극과, 그 화소전극을 작동시키기 위한 박막트랜지스터와, 상기 매트릭스 회로를 제어하기 위한 주변 구동회로를 가지는 소자 기판과; 상기 소자 기판과 대향하는 대향 기판과; 상기 매트릭스 회로를 둘러싸며 상기 소자 기판과 상기 대향 기판을 접합하는 시일재와; 상기 주사선과 동일한 재료로 된 적어도 하나의 지지수단과, 상기 제1 층간절연막과, 상기 소자 기판의 시일재 형성 영역에서 서로 다른 층으로 형성된 제2 층간절연막을 가지는 기판간격 보정수단을 포함하는 액정표시장치가 제 공된다.
첨부도면을 참조하여 본 발명의 실시형태를 설명한다.
도 1은 본 발명의 실시예에 따른 액티브 매트릭스형 액정표시장치의 소자 기판의 개요를 나타내는 도면으로서, 소자 기판(101)상에는, 표시부, 즉, 화소부(102)와 주변 구동회로, 즉, 신호선 구동회로(103) 및 주사선 구동회로(104)가 배치되어 있다.
도 1에 나타낸 바와 같이, 신호선(105)과 주사선(106)이 도면의 지면(紙面)의 우측 및 하측에서 시일재 형성 영역(107)을 가로질러 통과하지만, 주변 구동회로(103, 104)측의 시일재 형성 영역(107)에서는 이들 선이 가로지르지 않는다. 이 때문에, 본 발명에서는, 시일재의 단차를 균일하게 하는 기판간격 보정수단이 형성된다.
도 6은 시일재의 폭방향을 따라 취한 기판간격 유지수단이 단면을 나타내는 도면이다. 도 6에 나타낸 바와 같이, 시일재 형성 영역에서, 주사선(106)과 동일한 재료로 된 제1 지지부재, 즉, 첫번째 층의 더미(dummy) 배선(301) 및 배선(302, 303)과, 신호선(105)과 주사선(106)을 분리시키는 층간절연막(220)과, 신호선(105)과 동일한 재료로 된 제2 지

지부재, 즉, 두번째 층의 더미 배선(304)이 서로 적층되어 있다. 특히, 두번째 층의 더미 배선(304)이 첫번째 층의 더미 배선(301) 및 배선(302, 303) 위에 존재하지 않도록 설계되기 때문에, 시일재 형성 영역(107)의 가장자리부를 따라서의 기판간격 유지수단의 단면구조가 균일하게 되어, 시일재의 단차를 균일하게 할 수 있다.

도 15는 시일재의 폭방향을 따라 취한 다른 기판간격 유지수단의 단면을 나타내는 도면이다. 도 15에 나타낸 바와 같이, 시일재 형성 영역에서, 주사선(106)과 동일한 재료로 된 제1 지지부재, 즉, 첫번째 층의 더미 배선(401)과, 신호선(105)과 주사선(106)을 분리시키는 층간절연막(220)과, 신호선(105)과 동일한 재료로 된 제2 지지부재, 즉, 두번째 층의 더미 배선(701)이 서로 적층되어 있다. 매트릭스 회로의 두께가 최대인 영역은 신호선(105)과 주사선(106)이 겹치는 영역이다. 이 영역에서는, 적어도 소자 기판상에서 신호선, 층간절연막, 주사선 및 패시베이션막이 서로 적층되어 있다. 따라서, 본 발명에서는, 첫번째 층의 더미 배선(401)과 두번째 층의 더미 배선(701)이 겹치도록 설계되어 있어, 기판간격 유지수단의 단차를 매트릭스 회로의 두께가 최대가 되는 영역의 높이와 거의 같게 할 수 있다. 또한, 스페이서를 갖는 매트릭스 회로의 단차가 시일재보다 낮게 되어 있어, 기판들을 함께 접합할 때 요구되는 압력을 시일재에 의해 지지할 수 있다. 그 결과, 스페이서가 주사선과 신호선이 상하 사이에서 단락되는 것을 방지할 수 있다. 신호선(105)과 주사선(106)이 겹치는 영역에서는, 화소전극, 블랙 매트릭스등이 서로 적층되어 있기 때문에, 기판간격 유지수단도 화소전극, 블랙 매트릭스등이 기판간격 유지수단에서 서로 적층되도록 설계될 수 있다.

도 4는 기판간격 보정수단을 나타내는 상면도로서, 시일재 형성 영역(107)에서 첫번째 층의 선형 더미 배선(301) 및 배선(302, 303)과 두번째 층의 더미 배선(304)이 등간격으로 교대로 배치되어 있다.

매트릭스 회로로부터 연장하는 주사선이 시일재 형성 영역(107)을 가로지르 는 영역(R3)에서 첫번째 층의 배선(302)과 일체로 형성되고, 시일재 형성 영역의 외측으로 연장하여 있다. 한편, 매트릭스 회로로부터 연장하는 신호선은 시일재 형성 영역(107)의 내측에서, 시일재 형성 영역(107)을 가로지르는 첫번째 층의 배선(303)에 접속된다.

상기한 바와 같이, 본 발명에 따르면, 시일재 형성 영역(107)을 가로지르고 소자 기판의 외부 회로에 전기적으로 접속되는 배선이 첫번째 층의 배선(302, 303)만으로 만들어져, 시일재의 단차를 보다 균일하게 할 수 있다.

또한, 도 8에 나타낸 바와 같이, 매트릭스 회로, 즉, 화소부(102) 또는 주변 구동회로(103, 104)로부터의 배선은 영역(R1, R2)에서 시일재 형성 영역(107)을 가로지르지 않는다. 이 배선은 첫번째 층의 더미 배선(401)을 분단하지 않고 시일재 형성 영역(107)의 폭과 거의 같은 구형과 형상으로 형성된다. 그 결과, 첫번째 층의 배선이 시일재 형성 영역(107)의 폭방향으로 임의의 단면구조로 존재하기 때문에 외부로부터 수분이 침입하는 것이 방지될 수 있다.

또한, 본 발명에 있어서는, 기판간격 유지수단이 화소전극을 구동하는 박막 트랜지스터와 함께 형성되도록 설계되고, 첫번째 층의 배선이 신호선과 함께 형성되며, 두번째 층의 배선이 주사선과 함께 형성된다.

이하, 첨부도면을 참조하여 본 발명의 실시예들을 상세히 설명한다.

도 1은 주변 구동회로가 표시부와 일체로 된 본 발명의 실시예 1 5에 따른 액티브 매트릭스형 액정표시장치의 소자 기판의 개요를 나타내는 도면이다. 도 1에 나타낸 바와 같이, 유리, 석영 등으로 만들어진 소자 기판(101) 상에 화소부(102) 가 배치되고 그 화소부(102) 주변에서 상측에는 신호선 구동회로(103)가 배치되고, 좌측에는 주사선 구동회로(104)가 배치되어 있다. 신호선 구동회로(103)와 주사선 구동회로(104)는 각각 신호선(105)과 주사선(106)을 통하여 화소부(102)에 접속되어 있다. 신호선(105)과 주사선(106)은 화소부(102)에서 격자를 형성하며, 그 선들을 교차부에 액정 셀(111)과 화소 TFT(112)가 직렬로 접속되어 있다. 화소 TFT(112)에서, 게이트 전극이 주사선(106)에 접속되고, 소스 전극이 신호선(105)에 접속되며, 드레인 전극이 액정 셀(111)의 화소전극에 접속되어 있다.

또한, 화소부(102)와 신호선 구동회로(103) 및 주사선 구동회로(104)를 둘러싸도록 시일재 형성 영역(107)이 배치되어 있다. 소자 기판(101)은 시일재 형성영역(107)에 형성된 시일재를 통하여 대향 기판(도시되지 않음)에 접합되고, 그들 기판 사이에 액정재료가 밀봉적으로 보유되어 있다.

도면의 우측 아래에서, 신호선(105)과 주사선(106)이 패널 등의 외측의 제어회로에 접속되도록 시일재 형성 영역(107)의 외부로 연장하여 있다. 또한, 외부단자(108)가 소자 기판(101)상에 배치되고, 배선(109)을 통하여 신호선 구동회로(103)와 주사선 구동회로(104)에 각각 접속되어 있다.

[실시예 1]

본 실시예 1에서는, 도 1에 나타낸 액티브 매트릭스형 액정표시장치에서, 시일재의 단자를 균일하게 하기 위해, 신호선(105)과 주사선(106)의 출발막으로부터 성형되고 전기적으로 절연된 배선 패턴(dummy) 배선 구조)을 시일재 형성 영역(107)에 배치하여 시일재의 하부 구조를 균일하게 함으로써 시일재의 단차를 균일하게 하는 것을 특징으로 한다. 또한, 이 실시예에서는, 상기 배선 패턴이 액정 패널상에 배치된 TFT와 함께 제작된다.

본 실시예에 따른 액티브 매트릭스 액정 패널을 제작하는 공정을 도 2 도 6을 참조하여 설명한다. 도 2는 TFT 제작 공정을 나타내는 단면도로서, 도 2의 좌측은 주변 구동회로에 배치되는 구동회로 TFT를 제작하는 공정을 나타내고, 도2의 우측은 화소부에 배치되는 화소 TFT를 제작하는 공정을 나타낸다.

또한, 도 3 도 6은 첫번째 층의 더미 배선을 나타내는 도면으로서, 도 3 및 도 4는 도 1에서 타원으로 나타낸 영역(R1 R4)의 확대도인 시일재 형성 영역(107)의 개략 상면도를 나타내고, 도 5 및 도 6은 도 3 및 도 4에서 A-A'선을 따라 취한 단면도이다.

도 2에 나타낸 바와 같이, TFT의 제작에 있어서는, 먼저, 석영기판 또는 유리기판과 같은 기판(201)상에 하지(下地) 산화막(202)으로서 두께 1000 3000 Å의 산화규소막을 형성한다. 그 산화규소막을 형성하는 방법으로서는, 산소 분위기에서의 스퍼터링법 또는 플라즈마 CVD법이 사용될 수 있다.

이어서, 플라즈마 CVD법 또는 LPCVD법에 의해 비정질 규소막을 300 1500 Å, 바람직하게는, 500 1000 Å의 두께로 형성한다. 그 다음, 500℃ 이상 바람직하게는, 800~950℃의 온도로 비정질 규소막에 대하여 열 어닐을 행하여 그 규소막을 결정화시킨다. 열 어닐에 의해 규소막이 결정화된 후, 결정성을 더욱 향상시키기 위해 결정화된 규소막에 광 어닐을 행할 수도 있다. 또한, 열 어닐에 의한 규소막의 결정화에 있어서는, 일본국 공개특허공고 평6-24410

3호 및 평6-244104호 공보 에 개시된 바와 같이, 규소의 결정화를 촉진시키는 니켈과 같은 원소(촉매원소)를 첨가할 수도 있다.
그 다음, 이렇게 결정화된 규소막을 에칭하여, 섬형상의 주변 구동회로의 TFT(구동회로 TFT)의 활성층(203(p채널형 TFT용), 204(n채널형 TFT용)과, 화소부의 TFT(화소 TFT)의 활성층(205)을 형성한다. 또한, 산소 분위기에서의 스퍼터링법에 의해 게이트 절연막(206)으로서 두께 500 1000 Å의 산화규소막을 형성한다. 이 산화규소막을 형성하는 방법으로서는, 플라즈마 CVD법이 사용될 수도 있다. 플라즈마 CVD법에 의해 산화규소막을 형성하는 경우에는, 원료가스로서 일산화이질소(N_2O) 또는 산소(O_2)와 모노실란(SiH_4)을 사용하는 것이 바람직하다.
그후, 첫번째 층의 배선의 출발막을 형성한다. 본 실시예에서는, 두께 2000 Å 5 ㎛, 바람직하게는, 2000 6000 Å의 다결정 규소막(전기전도성을 높이기 위해 소량의 인을 함유한다)을 LPCVD법에 의해 기판의 전체 표면이 형성한다. 그 다음, 이렇게 형성된 다결정 규소막을 에칭하여 게이트 전극(207, 208, 209)을 형성한다. (도 2A)
또한, 본 실시예에서는, 게이트 전극(207 209)이 형성됨과 동시에, 도 3에 나타낸 바와 같이, 시일재 형성 영역(107)에도 첫번째 층의 배선의 출발막을 패터닝하여 배선 패턴을 형성한다.
주사선 구동회로측 영역(R1)과 신호선 구동회로측 영역(R2)에서는 시일재 형성 영역(107)을 가로지르는 배선 패턴을 형성하는 것이 불필요 하기 때문에, 규소 막을 패터닝하여, 서로 전기적으로 접속되지 않고 등간격으로 배치되는 첫번째 층의 선형 더미 배선(301)이 형성된다.
주사선 연장측 영역(R3)에서는, 배선(302)이 시일재 형성 영역(107)을 가로지르도록 형성된다. 이 배선(302)은 도 1에 나타낸 주사선(106)애 대응하고, 화소 TFT의 게이트 전극(209)의 연장부에 의해 형성된다.
신호선 연장측 영역(R4)에서는, 배선(303)이 시일재 형성 영역(107)을 가로지르도록 형성된다. 화소부(102)측의 배선(303)의 단부부분에는, 화소부(102)로부터 연장하는 두번째 층의 배선과 접속하기 위한 접속 단부(303a)가 형성된다.
더미 배선(301)과 배선(302, 303) 사이의 간격은 주사선(106)들 사이의 간격과 동일하도록, 즉, 화소들 사이의 간격과 대략 동일하도록 설정된다. 본 실시예에서는, 첫번째 층의 더미 배선(301)과 배선(302) 및 배선(303) 사이의 간격이 약 50 ㎛로 설정되고, 그들의 폭은 약 10 ㎛로 설정된다.
따라서, 첫번째 층의 더미 배선(301), 배선(302) 및 배선(303)이 도 5에 나타낸 바와 같이 시일재 형성 영역(107)에서 등간격으로 배치되기 때문에, 시일재 형성 영역(107)의 단면구조가 균일하게 될 수 있다.
게이트 전극(207 209), 첫번째 층의 더미 배선(301), 배선(302, 303)의 출발막들의 재료는 규소막에 한정되지 않고, 통상 사용기는 게이트 전극의 재료가 그들의 출박막의 재료로 사용될 수도 있다. 예를 들어, 실리사이드, 또는 양극산화 가능한 재료인 알루미늄, 탄탈, 크롬, 몰리브덴 등이 사용될 수도 있다.
이어서, 도 2B에 나타낸 바와 같이 이온 도핑법에 의해, 게이트 전극(207 209)을 마스크로 사용하여 자기정합적으로 포스핀(PH_3)을 도핑 가스로 하여 모든 섬형상 활성층(203~205)내에 인(P)을 주입한다. 도즈량은 1×10^{12} ~5×10^{13} 원자/㎠으로 한다. 그 결과, 약한 n형 영역(210, 211, 212)이 형성된다.
그 다음, p채널형 TFT의 활성층(203)을 덮는 포토레지스트로 된 마스크(213)를 형성하는 동시에, 화소 TFT의 활성층(205)의 게이트 전극(209)의 단부와 게이트 전극(209)에 평행하게 그 단부로부터 3 ㎛ 떨어진 부분까지를 덮는 포토레지스트로 된 마스크(214)를 형성한다. 그 다음, 이온 도핑법에 의해, 포스핀을 도핑 가스로 하여 활성층 내에 인을 재차 주입한다. 도즈량은 1×10^{14} ~5×10^{15} 원자/㎠으로 한다. 그 결과, 강한 n형 영역(소스/드레인)(215, 216)이 형성된다. 화소 TFT의 활성층(205)의 약한 n형 영역(212)에서는, 이 도핑시에 마스크(214)로 덮인 영역(217)내에는 인이 주입되지 않기 때문에, 그 영역이 약한 n형으로 잔존한다.(도 2C)
이어서, 도 2D에 나타낸 n채널헝 TFT의 활성층(204, 205)을 포토레지스트로 만들어진 마스크(218)로 덮고, 이온 도핑법에 의해 디보란(B_2H_6)을 도핑 가스로 하여 섬형상 영역(203)내에 붕소(B)를 주입한다. 도즈량은 5×10^{14} ~ 8×10^{15} 원자/㎠으로 한다. 이 도핑에서, 붕소의 도즈량은 도 2C의 인의 도즈량을 초과하기 때문에, 약한 n형 영역(저농도 불순물영역)(210)이 강한 p형 영역(219)으로 반전된다.
도 2B 도 2D에 나타낸 도핑공정을 통해, 강한 n형 영역(소스/드레인)(215, 216), 강한 p형 영역(소스/드레인)(219) 및 약한 n형 영역(저농도 불순물영역)(217)이 형성된다. 본 실시예에서는, 저농도 불순물영역(217)의 폭(x)을 약 3㎛로 하였다.
그후, 도핑된 영역에 대하여 450 850℃로 0.5 3시간 열 어닐을 행하여, 도핑에 의한 손상된 영역을 회복시킨다. 그 결과, 도핑 불순물이 활성화되고, 규소의 결정성이 회복된다.
그후, 도 2E 및 도 5에 나타낸 바와 같이. 플라즈마 CVD법에 의해 층간절연막(22)으로서 두께 3000 6000 Å의 산화규소막을 기판의 전면(全面)에 형성한다. 본 실시예에서는, 층간절연막(220)의 두께를 4000 Å로 하였다. 이 층간절연막(220)은 질화규소막으로 이루어진 단일층 막 또는 산화규소막과 질화규소막으로 이루어진 다층 막으로 만들어질 수도 있다. 층간절연막(220)을 에칭하여, 소스/드레인(219, 215, 216)과 도 3에 나타낸 배선(303)의 접속 단부(303a)에 대한 콘택트홀을 형성한다.
그 다음, 두번째 층의 배선/전극의 출발막을 형성한다. 본 실시예에서는, 두께 1000 Å의 티탄막과, 두께 2000 Å의 알루미늄막과, 두께 1000 Å의 티탄막을 스퍼터링법에 의해 연속적으로 형성하였다. 이 3층 막을 에칭하여, 주변 구동회로 TFT의 전극/배선(221, 222, 223)과 화소 TFT의 전극/배선(224, 225)을 형성하는 동시에, 도 4 및 도 6에 나타낸 바와 같이 시일재 형성 영역(107)에 전기적으로 접속되지 않은 두번째 층의 더미 배선(304)을 형성한다. 도 6은 도 4의 영역(R1 R4)의 A-A'선을 따라 취한 단면도이다.
도 4에 나타낸 바와 같이, 두번째 층의 더미 배선(304)은 첫번째 층의 전극/배선의 출발막(규소막)으로 형성된 첫번째 층의 더미 배선(301), 배선(302) 및 배선(303) 사이에 형성되는 각각의 간격에 균일하게 배치된다. 이 때문애, 도 6에 나타낸 바와 같이, 시일재 형성 영역(107)의 하부 구조가 균일하게 될 수 있다. 더미 배선(304)은, 하나의 배선이 주

사선 구동회로측 영역(R1)과 주사선 연장측 영영(R3)으로 분할되고, 마찬가지로, 하나의 배선이 신호선 구동회로측 영역(R2)과 신호선 연장측 영역(R4)으로 분할되도록 형성된다.
또한, 본 실시예에서는, 도 3에 나타낸 바와 같이, 소자 기판(101)의 외부 회로 또는 외부 단자와의 접속을 위해, 시일재 형성 영역(107)을 가로지르는 배선 패턴(배선(302)과 배선(303))이 첫번째 층의 배선의 출발막으로 형성되도록 설계되고, 두번째 층의 배선은 시일재 형성 영역(107)의 외부까지 연장하지 않도록 설계되어, 시일재 형성 영역(107)의 하부 구조의 단차가 더욱 균일하게 된다.
따라서, 화소부(102)가 신호선 연장측 영역(R4)에서 패널 외부의 다른 회로에 접속되게 하기 위해, 두번째 층의 전극/배선의 출발막(티탄/알루미늄/티탄막)을 패터닝하는데 있어서, 접속 단부(303a)에서 배선(303)에 접속되는 배선(305)이 형성된다. 배선(303)과 배선(305)은 화소부(102)가 패널 외부의 다른 회로에 접속될 수 있게 한다.
두번째 층의 더미 배선(304)의 피치는 주사선(106)의 피치로 설정된다. 즉, 그 더미 배선의 피치가 배선(305)의 피치와 동일하게 만들어지고, 두번째 층의 더미 배선(304)의 폭이 30 ㎛로 설정된다. 첫번째 층의 더미 배선(301), 배선(302) 및 배선(303) 사이의 각각의 간격은 대략 50 ㎛로 설정되고, 두번째 층의 더미 배선(304)의 단부 면과 첫번째 층의 더미 배선(301), 배선(302) 및 배선(303)의 단부면 사이의 간격은 대략 10 ㎛로 설정된다.
그 다음, 두번째 층의 전극/배선의 출발막(티탄/알루미늄/티탄막)을 패터닝한 후, 도 2E 및 도 6에 나타낸 바와 같이, 플라즈마 CVD법에 의해 패시베이션막(227)으로서 두께 1000 3000 Å의 질화규소막을 형성한다.
도 6에 나타낸 바와 같이, 시일재 형성 영역(107)에서, 두번째 층의 더미 배선(304)은 첫번째 층의 더미 배선(301) 및 배선(302, 303)이 형성되지 않은 영역에서 등간격으로 층간절연막(220)상에 배치되어, 도 4의 A-A'선을 따라 취한 단면구조, 즉, 시일재 형성 영역(107)의 외측 주변을 따라서의 단면구조를 동일하게 만들 수 있다. 그 다음, 두번째 층의 더미 배선(304)의 표면에 패시베이션막(227)을 형성하여, 시일재 형성 영역(107)의 표면을 평탄화 할 수 있다.
시일재 형성 영역(107)의 외측 주변을 따라서의 단면구조를 동일하게 만들기 위해, 첫번째 층의 전극/배선의 출발막으로 형성된 더미 배선(301), 배선(302) 및 배선(303)만이 배치될 수 있다. 이들 배선(301, 302, 303)들 사이의 간격이 약 50 ㎛인 것과 비교하여, 그들의 폭은 약 10 ㎛로 작다. 그 결과, 그들의 각도가 보상될 수 없기 때문에, 두번째 층의 더미 배선(304)을 형성하여 시일재의 하부 구조가 보강되게 한다.
또한, 본 실시예에서는, 시일재 형성 영역(107)의 하부 구조의 단차를 균일하게 하기 위해, 두번째 층의 더미 배선(304)이 첫번째 층의 더미 배선(301), 배선(302) 및 배선(303)와 겹치지 않도록 하는 것이 중요하다. 단부 면들 사이의 간격이 약 10 ㎛이면, 마스크의 정렬오차 등을 고려하더라도, 두번째 층의 더미 배선(304)이 첫번째 층의 더미 배선(301), 배선(102) 및 배선(303)과 겹치는 것이 방지될 수 있다.
본 실시예에서는, 더미 배선(301, 304)이 시일재 형성 영역(107)의 폭보다 길게 형성되지만, 그들 더미 배선(301, 304)은 시일재 형성 영역(107)으로부터 돌출하지 않도록 형성될 수 있다.
외부 단자(108)와 접속되는 배선(109)의 구조는 신호선 연장측 영역(R4)에 배치된 배선(303, 305)의 구조와 동일할 수도 있다. 시일재 형성 영역을 가로지르는 배선은 첫번째 층의 배선의 출발막으로 형성된다. 그 다음, 첫번째 층의 배선에 접속되는 배선이 신호선 구동회로(103), 주사선 구동회로(104) 및 외부 단자(108)와 접속되도록 두번째 층의 배선의 출발막으로 형성된다.
그 다음, 패시베이션막(227)을 에칭하여, 화소 TFT의 전극(225)에 도달하는 콘택트 홀을 형성한다. 마지막으로, 스퍼터링법에 의해 형성된 두께 500 1500 Å의 ITO(산화인듐주석)막을 에칭하여 화소전극(228)을 형성한다. 이렇게 하여, 주변 논리회로와 액티브 매트릭스 회로가 일체로 형성된다.(도 2E)
이하, 액티브 매트릭스형 액정표시패널의 조립공정을 설명한다.
도2 도 6에 나타낸 공정에 의해 얻어진 TFT 기판과 컬러 필터 기판을 충분히 세정하여, 표면처리에 사용된 에칭액 또는 레지스트 박리액과 같은 각종 화학약품을 제거한다.
그 다음, 컬러 필터 기판과 TFT 기판에 배향막을 부착한다. 배향막은 일정한 절제홈을 가지며, 그 홈을 따라 액정분자들이 균일하게 배열된다. 사용되는 배향막 재료는 부틸 셀로솔브 또는 n-메틸 피롤리돈의 용매에 약 10 중량%의 폴리이미드를 용해하여 얻어진 것이다. 이것을 '폴리이미드 바니쉬'라 부른다. 폴리이미드 바니쉬를 플렉소그래픽 프레스(flexographic press)에 의해 프린트한다.
그 다음, TFT 기판과 컬러 필터 기판 모두에 부착된 배향막을 가열 및 경화시킨다. 이것을 '베이킹(baking)'라 부른다. 이 베이킹은 최고 사용온도 약 300℃의 열풍을 공급하여 가열함으로써 폴리이미드 바니쉬를 베이킹 및 경화시키는 것이다.
이어서, 배향막이 부착된 유리기판의 표면을 러빙(rubbing)처리한다. 이 러빙처리에서 그 표면을 털의 길이가 2 3 mm인 버프(buff)천(레이온, 나이론 등으로 된 직물)으로 일정한 방향으로 문질러, 미세한 홈을 형성한다.
그 다음, 중합체계, 유리계 또는 실리카계의 구형(球形) 스페이서를 TFT 기판과 컬러 필터 기판중 어느 하나에 산포한다. 스페이서를 산포하는 방식으로서는, 스페이서를 순수 물이나 알코올과 같은 용매와 혼합한 다음, 유리기판상에 산포하는 습식 방식과, 용매의 사용없이 유리기판상에 스페이서를 산포하는 건식 방식이 있다.
그후, TFT 기판의 외측 프레임에 시일재를 도포한다. 시일재의 도포는 TFT 기판을 컬러 필터 기판에 접합하고, 주입된 액정재료가 외부로 유출되는 것을 방지하는 기능을 한다. 시일재의 재료는 에틸 셀로솔브의 용매에 에폭시 수지와 페놀경 화제를 용해하여 얻어진 것이 사용된다. 시일재의 도포 후, 2개의 유리기판을 접합한다. 이들 유리기판을 접합하는 방법은 160℃의 고온에서 가압하여 약 3시간 시일재를 경화시키는 가열경화 방식이다.
소자 기판과 컬러 필터 기판을 접합하여 얻어진 액티브 매트릭스형 액정표시 장치속에 그의 액정 주입구로부터 액정재료를 삽입하고, 액정재료의 삽입 후에 액정 주입구를 에폭시 수지로 밀봉한다. 이렇게 하여, 액티브 매트릭스형 액정표시장치가 조립된다.
[실시예 2]

본 실시예 2는 실시예 1의 변형예로서, 도 1에 나타낸 액정 패널에서 시일재 형성 영역(107)의 배선이 가로지르지 않는 영역의 첫번째 층의 더미 배선에 관한 것이다.
실시예 1에서는, 첫번째 층의 선형 더미 배선(301)과 두번째 층의 선형 더미 배선(304)이 교대로 배치되어 있기 때문에, 패터닝이 용이하다. 그러나, 배선 패턴이 시일재 형성 영역(107)을 가로지르도록 배치되기 때문에, 배선, 층간절연막(220) 및 페시베이션막(227) 사이의 계면으로부터 수분이 침입하기 쉽다. 본 실시예에서는, 시일재 형성 영역(107)에서, 도 4에 나타낸 배선(302, 303)에서와 같이, 화소부(102)와 주변 구동회로(103, 104)를 시일재 외부의 회로에 전기적으로 접속하는 배선이 가로지르지 않는 영역에 첫번째 층의 더미 배선(301)이 분리없이 형성되므로, 외부로부터 수분이 침입하는 것을 방지한다.
도 7 및 도 8은 본 실시예에 따른 시일재의 하부 구조를 제작하는 공정을 나 타내는 도면으로서, 도 7 및 도 8은 각각, 시일재 형성 영역(107)의 개략 상면도와 도 1에서 타원으로 나타낸 영역(R1 R4)의 확대도를 나타낸다.
본 실시예에서는, 더미 배선이 실시예 1에서와 같이 TFT와 함께 제작된다. 또한, 전기적으로 접속된 배선이 시일재 형성 영역(107)을 가로지르는 영역, 즉, 주사선 연장측 영역(R3) 및 신호선 연장측 영역(R4)과, 외부 단자(108)에 접속된 배선(109)은 실시예 1의 것과 구조가 동일하다. 이하, 시일재 형성 영역(107)에 전기적으로 접속되지 않은 첫번째 층의 더미 배선(401)을 도 7 및 도 8을 참조하여 설명한다.
첫번째 층의 전극/배선을 형성하는 알루미늄막과 같은 출발막이, 예를 들어, 3000 Å의 두께로 형성된다, 도 7에 나타낸 바와 같이, TFT의 게이트전극/배선이 형성되는 것과 함께 주사선 구동회로측 영역(R1)과 신호선 구동회로측 영역(R2)에 구형과 형상의 첫번재 층의 더미 배선(401)이 형성되도록 그 출발막을 패터닝한다. 주사선 구동회로측 영역(R1)과 신호선 구동회로측 영역(R2)에서, 첫번째 층의 더미 배선(401)의 피치(P1, P2)는 주사선(106) 및 신호선(105)의 피치와 동일하게 설정되고, 본 실시예에서는 약 50 ㎛로 설정되며. 첫번째 층의 더미 배선(401)의 폭은 10 ㎛로 설정된다. 또한, 첫번째 층의 더미 배선(401)은 시일재 형성 영역(107)으로부터 돌출하지 않도록 설계된다.
도 7의 B-B'선을 따라 취한 단면도가 도 5에 대응한다. 도 7에 나타낸 바와같이, 본 실시예에서는, 첫번째 층의 더미 배선(401)과 배선(302, 303)이 시일재 형성 영역(107)에서 등간격으로 배치되기 때문에, 시일재 형성 영역(107)의 단면구 조가 균일하게 될 수 있다.
이 상태에서, 시일재 형성 영역(107)의 외측 주변을 따라서의 단면구조가 동일하게 될 수 있다. 그러나, 첫번재 층의 배선의 출발막으로 형성된 첫번째 층의 더미 배선(401)들 사이의 간격이 약 50 ㎛인 것과 비교하여, 그들의 폭은 약 10 ㎛로 작다. 그 결과, 그들의 강도가 보상될 수 없기 때문에, 시일재의 하부 구조가 보강되도록 층간절연막(220)상에 더미 배선(402)(도 8 참조)이 형성된다.
층간절연막(220)이 약 4000 Å의 두께로 형성된 후, 두번째 층의 전극/배선의 출발막으로서, 티탄막이나, 티탄과 알루미늄으로 이루어진 적층막 등이 4000 Å의 두께로 형성된다. 그 출발막을 패터닝하여, TFT의 소스/드레인 전극/배선을 형성하는 것과 함께 도 8에 나타낸 바와 같이 두번째 층의 선형 더미 배선(402)을 등간격으로 형성한다. 두번째 층의 더미 배선(402)은, 첫번째 층의 더미 배선(401)이 형성되지 않은 영역에 두번째 층의 더미 배선이 매립되도록 그리고 두번째 층의 더미 배선이 첫번째 층의 더미 배선(401)과 겁치지 않도록 형성된다. 그후, 두번째 층의 전극/배선의 출발막(티탄/알루미늄/티탄막)을 패터닝한 후, 패시베이션막(227)으로서 두께 1000 3000 Å의 질화규소막을 형성한다. 도 8의 B-B'선을 따라 취한 단면도가 도 6에 대응한다.
도 8에 나타낸 바와 같이, 본 실시예에서는, 시일재 형성 영역(107)에서, 두번째 층의 더미 배선(402)이, 첫번째 층의 더미 배선(401)이 형성되지 않은 영역에서 등간격으로 층간절연막(220)상에 배치되어, 도 6에 나타낸 시일재 형성 영역의 외측 주변을 따라 취한 단면구조를 동일하게 할 수 있다. 또한, 두번째 층의 더미 배선(304)의 표면에 패시베이션막(227)을 형성함으로써, 시일재 형성 영역(107)의 표면을 평탄화 할 수 있다.
특히, 시일재 형성 영역(107)의 하부 구조의 단차를 균일하게 하기 위해서는 두번째 층의 더미 배선(402)이 첫번째 층의 더미 배선(401)과 겹치지 않도록 하는 것이 중요하다. 단부 면들 사이의 간격이 약 10 ㎛이면, 마스크 정렬오차 등을 고려하더라고, 첫번째 층의 더미 배선(401)과 두번째 층의 더미 배선(402)이 겹치는 것이 방지될 수 있다.
본 실시예에서는, 분리되지 않은 더미 배선(401)을 배선이 가로지르지 않는 영역, 구체적으로는 시일재 형성 영역(107)의 영역(R1, R2)에 형성하기 때문에, 시일재 형성 영역(107)을 가로지르는 단면구조(B-B'선에 직교하는 선에 따른 단면구조)에 더미 배선(401)이 항상 존재하므로, 외부로부터 수분이 침입하는 것을 방지할 수 있다.
[실시예 3]
본 실시예 3은 실시예 1의 첫번째 층의 배선의 변경예로서, 단지 한 층의 배선이 시일재 형성 영역(107)에 배치되어 있다. 실시예 1에서는, 첫번째 층의 더미 배선(301)과 두번째 층의 더미 배선(304)이 교대로 배치되어 있기 때문에, 패터닝이 용이하다. 그러나, 도 6의 단면도에 나타낸 바와 같이, 첫번째 층의 더미 배선(301), 두번째 층의 더미 배선(304), 층간절연막(220) 및 패시베이션막(227) 사이의 계면으로부터 수분이 침입하기 쉽다. 본 실시예는, 수분이 침입하는 것을 방지하기 위해 시일재 형성 영역(107)에서의 첫번째 층의 배선의 형상을 고안한 것 이다.
도 9는 본 실시예에 따른 시일재 형성 영역(107)의 상면도로서, 주사선 구동 회로측 영역(R1)과 신호선 구동회로측 영역(R2)의 부근을 나타내는 확대도이다. 도 10은 도 9의 D-D'선을 따라 취한 단면도이고, 도 11은 도 9의 C-C'선을 따라 취한 단면도이다. 또한, 본 실시예에서의 시일재의 하부의 더미 배선은 실시예 1에서와 같이 TFT와 함께 제작된다.
첫번째 층의 전극/배선을 형성하는 알루미늄막과 같은 출발막이, 예를 들어, 3000 Å의 두께로 형성된다. 그 출발막을 패터닝하여 도 9에 나타낸 바와 같이, TFT의 게이트 전극/배선이 형성되는 것과 함께, 전기적으로 접속되지 않은 더미 배선(501)이 형성되도록 한다. 표면에는, 도 10 및 도 11에 나타낸 바와 같이, 층간절연막(220)과 패시베이션막(227)이 TFT 제작공정에 따라 순차적으로 서로 적층된다. 두번째 층의 전극/배선의 출발막으로 만들어진 배선 패턴이 실시예 1 및 2에서와 같이 더미 배선(501)과 겹치지 않도록 층간절연막(220)상에 형성될 수도 있다.

더미 배선(501)의 종방향에 직교하는 분지부(501a)들이 더미 배선(501)의 시일재 형성 영역(107)의 외측 가장자리측에 둥간격으로 형성된다. 이들 분지부(501a)는 더미 배선(501)들 사이의 간격을 매립하도록 인접 더미 배선(501)의 분지부(501a)들과 교호(交互)한다. 따라서, 시일재 형성 영역(107)을 가로지르는 임의의 단면구조(C-C'선에 직교하는 선에 따른 단면구조)로 더미 배선(501)이 항상 존재하기 때문에, 외부로부터 수분이 침입하는 것이 방지된다.
외부로부터 수분이 침입하는 것을 방지하기 위해서는, 시일재 형성 영역(107)의 폭(W)이 대략 수 mm이기 때문에, 분지부(501a)들이 형성되는 역역의 길이(L)는 대략 100~500 ㎛로 설정될 수 있다. 또한, 더미 배선(501)의 피치는 화소들의 피치와 동일하게 만들어지고, 분지부(501a)들이 형성된 부분에서, 배선간의 단락을 방지하기 위해, 인접한 더미 배선(501)들의 단부 면들 사이의 간격의 최소값은 약 5~10 ㎛로 설정되는 것이 바람직하다.
본 실시예에서는, 주사선 구동회로측 영역(R1)과 신호선 구동회로측 영역(R2)에 형성되는 더미 배선(501)만을 설명하였다. 주사선 연장측 영역(R3)에서는, 더미 배선(501)이 시일재 형성 영역(107)을 가로지르도록 형성되고, 화소측과 기판 외측까지 연장한다. 또한, 신호선 연장측 영역(R4)에서는, 더미 배선(501)이 기판 외측까지 연장하여 접속 단부가 도 3에 나타낸 배선(303)처럼 화소측에 형성될 수 있도록 설계된다.
그 결과, 분지부(501a)를 갖는 배선 패턴이 시일재 형성 영역(107)의 외측 가장자리부측에 균일하게 배치되기 때문에, 도 1에 나타낸 시일재 형성 영역(107)에 배치되는 시일재의 하부 구조가 도면에서 상하좌우로 대칭으로 될 수 있다. 그 결과, 기판들이 함께 접합될 때 기판에 압력이 균일하게 가해질 수 있다.
실시예 1~3에서는, 시일재 형성 영역(107)에 배치된 기판간격 보정수단의 최상층이 패시베이션막(227)으로 형성된다. 다른 방법으로는, 화소전극(228), 블랙 매트릭스 등이 화소부(102)의 제작공정에 따라 패시베이션막(227)의 표면에 추가로 형성될 수도 있다.

[실시예 4]

실시예 1 및 2에서는, 시일재의 하부 구조를 균일하게 만들기 위해, 시일재 형성 영역에서 첫번째 층의 배선의 단부 면과 두번째 층의 배선의 단부 면이 겹치지 않도록 설계되었다. 그러나, 본 실시예 4에서는, 첫번째 층의 배선의 단부 면과 두번째 층의 배선의 단부 면이 겹쳐, 시일재와 화소부 사이에 형성된 단차가 작게 되게 한다. 도 12는 주사선 구동회로측 또는 신호선 구동회로측의 영역만을 나타내는, 본 실시예에 따른 기판간격 보정수단의 상면도이다. 또한, 도 13은 도 12의 E-E'선을 따라 취한 단면도이다.
본 실시예는 도 4 및 도 6에 나타낸 실시예 1의 두번째 층의 더미 배선의 변형예이다. 먼저, 주사선(602)의 출발막으로부터 첫번째 층의 선형 더미 배선이 시일재 형성 영역에 형성된다. 그 다음, 층간절연막(220)의 형성 후, 신호선(603)의 출발막을 패터닝하여 두번째 층의 더미 배선(601)을 형성한다. 이 더미 배선(601)은 첫번째 층의 더미 배선(301)과 겹치도록 그리고 그 첫번째 층의 더미 배선(301)이 형성되지 않은 영역을 매립하도록 등간격으로 형성된다.
그 결과, 시일재의 하부 구조가 균일하게 될 수 있기 때문에, 기판들을 접합할 때 시일재에 압력이 균일하게 가해질 수 있다. 또한, 주사선(602)과 신호선(603)이 겹치는 부분의 것과 거의 동일한 단차를 갖는 볼록부가 시일재 형성 영역에 등간격으로 배치된다. 따라서, 기판들을 접합하는 압력이 시일재 형성 영역의 볼록부에서 지지되기 때문에, 주사선(602)과 신호선(603)이 상하 사이에서 단락되는 것을 스페이시가 방지할 수 있다.
본 실시예에서는, 두번째 층의 더미 배선(601)이 시일재 형성 영역(107)의 폭보다 짧게 설정되지만, 시일재 형성 영역(107)의 폭보다 길게 형성될 수도 있다.

[실시예 5]

본 실시예 5에서는, 시일재와 화소부 사이의 단차가 작게 되도록 첫번째 층의 배선의 단부 면과 두번째 층의 배선의 단부 면이 겹쳐진다. 도 14는 주사선 구동회로측 또는 신호선 구동회로측의 영역만을 나타내는, 본 실시예에 따른 기판간격 보정수단의 상면도이다. 또한, 도 15는 도 14의 F-F'선을 따라 취한 단면도이다.
본 실시예는 도 8에 나타낸 실시예 2의 두번째 층의 더미 배선의 변형예이다. 먼저, 시일재 형성 영역에서, 첫번째 층의 선형 더미 배선이 주사선(702)의 출발막으로 형성된다. 그 다음, 층간절연막(220)의 형성 후, 신호선(703)의 출발막을 패터닝하여 두번째 층의 더미 배선(701)을 형성하고, 그 표면에 패시베이션막(227)을 형성한다. 그 두번째 층의 더미 배선(701)은 첫번째 층의 더미 배선(401)과 겹치도록 그리고 그 첫번째 층의 더미 배선(1101)이 형성되지 않은 영역을 매립하도록 등간격으로 형성된다. 그 결과, 시일재의 하부 구조가 균일하게 될 수 있기 때문에, 기판들을 접합할 때 시일재에 압력이 균일하게 가해질 수 있다. 또한, 주사선(702)과 신호선(703)이 겹치는 부분의 단차와 거의 동일한 단차를 갖는 볼록부가 시일재 형성 영역에서 등간격으로 배치된다. 따라서, 기판들을 접합하는 압력이 시일재 형성 영역의 볼록부에서 지지되기 때문에, 주사선(702)과 신호선(703)이 상하 사이에서 단락되는 것을 스페이서들이 방지할 수 있다.
실시예 4 및 5에서는, 시일재 형성 영역(107)에 배치된 기판간격 보정수단의 최상층이 패시베이션막(227)으로 형성된다. 다른 방법으로는, 화소전극(228), 블랙 매트릭스 등이 화소부(102)의 제작방법에 따라 패시베이션막(227)의 표면에 추가로 형성될 수도 있다. 그 결과, 기판간격 보정수단의 단차가 화소부의 단차와 더욱 동일하게 될 수 있다.

발명의 효과

상기한 바와 같이, 본 발명에 따른 액정표시장치에서는, 기판간격 보정수단에 의해 보정된 단차가 균일하게 될 수 있기 때문에, 시일재 자체의 단차도 균일하게 될 수 있다. 또한, 기판간격 보정수단이 스페이서로도 매트릭스 회로가 시일재로부터 돌출하는 것을 방지한다. 따라서, 기판들이 함께 접합될 때, 배선이 주변 구동회로에서 상하로 단락되는 것이 방지될 수 있어, 주변 구동회로 일체형 액정표시장치의 생산수율과 신뢰성을 향상시킬 수 있다. 또한, 기판간격이 균일하게 유기될 수 있기 때문에, 표시 불균일이 없게 되어, 높은 정밀도의 표시를 가능하게 한다.

또한, 본 발명에 따른 기판간격 보정수단은 공정수를 증가시키지 않고 매트릭스 회로와 주변 구동회로를 함께 제작할 수 있게 한다.

(57) 청구의 범위

청구항 1.
다수의 신호선과 다수의 주사선을 포함하는 매트릭스 회로와 그 매트릭스 회로를 구동하기 위한 주변 구동회로를 가진 소자 기판과;
상기 소자 기판과 대향하는 대향 기판과;
상기 소자 기판과 상기 대향 기판을 함께 접합하기 위한 시일재(sea1材); 및
상기 소자 기판상에 상기 시일재가 현성되는 시일재 형성 영역에 배치된 기판간격 보정수단을 포함하고;
상기 기판간격 보정수단이, 상기 매트릭스 회로와 상기 주변 구동회로 중 어느 것에도 전기적으로 접속되어 있지 않은 적어도 하나의 도전층을 포함하고, 그 도전층이 상기 신호선과 동일 재료로 되어 있는 것을 특징으로 하는 액정 표시장치.

청구항 2.
제 1 항에 있어서, 상기 매트릭스 회로가 다수의 절연막에 의해 각각 절연되어 있는 다수의 층을 포함하고, 상기 기판간격 보정수단이 상기 매트릭스 회로와 동일한 적층 구조를 가지는 것을 특징으로 하는 액정 표시장치.

청구항 3.
제 1 항에 있어서, 상기 기판간격 보정수단의 두께의 최대치가 상기 매트릭스 회로의 두께의 최대치와 대략 동일한 것을 특징으로 하는 액정 표시장치.

청구항 4.
제 1 항에 있어서, 상기 매트릭스 회로를 구동하기 위한 상기 주변 구동회로가 상기 소자 기판상에서 상기 매트릭스 회로와 상기 시일재 사이에 배치되는 것을 특징으로 하는 액정 표시장치.

청구항 5.
매트릭스 형태로 배치되고, 제1 층간절연막에 의해 서로 분리되어 있는 다수의 신호선 및 다수의 주사선과, 그 신호선들과 주사선들의 교차점에 배치되고 제2 층간절연막에 의해 상기 신호선들로부터 분리되어 있는 다수의 화소전극을 가진 매트릭스 회로와,
상기 매트릭스 회로를 구동하기 위한 주변 구동회로를 포함하는 소자 기판과;
상기 소자 기판과 대향하는 대향 기판과;
상기 매트릭스 회로를 둘러싸고 있고 상기 소자 기판과 상기 대향 기판을 함께 접합하는 시일재; 및
상기 소자 기판상에 상기 시일재가 형성되는 시일재 형성 영역에 형성된 기판간격 보정수단을 포함하고;
상기 기판간격 보정수단이, 상기 주사선과 동일한 재료로 이루어진 제1 도전층과, 상기 제1 층간절연막과과, 상기 신호선과 동일한 재료로 이루어진 제2 도전층과, 상기 제2 층간절연막으로 이루어져 있고,
상기 제1 도전층과 상기 제1 층간절연막과 상기 제2 도전층과 상기 제2 층간절연막이 서로 다른 층으로 형성되어 있는 것을 특징으로 하는 액정 표시장치.

청구항 6.
제 5 항에 있어서, 상기 매트릭스 회로를 구동하기 위한 상기 주변 구동회로가 상기 소자 기판상에서 상기 매트릭스 회로와 상기 시일재 사이에 배치되어 있는 것을 특징으로 액정 표시장치.

청구항 7.
제 5 항에 있어서, 상기 기판간격 보정수단의 상기 제1 도전층의 단부 면이 상기 제2 도전층의 단부 면과 겹쳐 있지 않은 것을 특징으로 하는 액정 표시장치.

청구항 8.
제 5 항에 있어서, 상기 기판간격 보정수단이, 상기 매트릭스 회로에서 상기 신호선과 상기 주사선이 겹쳐 있는 영역과 동일한 적층 구조를 가지는 것을 특징으로 하는 액정 표시장치.

청구항 9.
제 5 항에 있어서, 상기 기판간격 보정수단의 두께의 최대치가 상기 매트릭스 회로의 두께의 최대치와 대략 동일한 것을 특징으로 하는 액정 표시장치.

청구항 10.
제 5 항에 있어서, 상기 표시장치가, 상기 시일재 형성 영역의 외측에 형성된 외부 회로 또는 상기 소자 기판의 외측에 형성된 외부 단자와, 상기 매트릭스 회로를 상기 외부 회로 또는 상기 외부 단자에 접속하는 다수의 배선을 추가로 포함하고,
상기 다수의 배선들 각각이 상기 제1 도전층과 일체로 형성되고,
상기 제1 도전층이 상기 시일재 형성 영역의 외측쪽으로 연장하는 것을 특징으로 하는 액정 표시장치.

청구항 11.
제 5 항에 있어서, 상기 표시장치가, 상기 시일 형성 영역의 외측에 형성된 외부 회로 또는 상기 소자 기판의 외측에 형성된 외부 단자와, 상기 매트릭스 회로를 상기 외부 회로 또는 상기 외부 단자에 접속하는 다수의 배선을 추가로 포함하고,
상기 다수의 배선들 각각이 상기 시일재 형성 영역의 내측에서 상기 제1 도전층에 접속되고,

상기 제1 도전층이 상기 시일재 형성 영역의 외측쪽으로 연장하는 것을 특징으로 하는 액정 표시장치.

청구항 12.

제 5 항에 있어서, 상기 표시장치가, 상기 시일재 형성 영역의 외측에 형성된 외부 회로 또는 상기 소자 기판의 외측에 형성된 외부 단자를 추가로 포함하고,
상기 제2 도전층이, 상기 매트릭스 회로와 상기 외부 회로 또는 상기 외부 단자 중 어느 것에도 전기적으로 접속되지 않은 것을 특징으로 하는 액정 표시장치.

청구항 13.

제 5 항에 있어서, 상기 제1 도전층이, 제1의 등간격으로 배치된 제1의 다수의 선형 배선을 포함하고,
상기 제2 도전층이, 상기 신호선 또는 상기 주사선과 평행하고 제2의 등간격으로 배치된 제2의 다수의 선형 배선을 포함하고,
상기 제2의 다수의 선형 배선들 각각이 상기 제1의 다수의 선형 배선들 사이의 간격내에 형성된 것을 특징으로 하는 액정 표시장치.

청구항 14.

제 5 항에 있어서, 상기 제1 도전층이 상기 시일재의 폭과 대략 동일한 지그재그 형상을 가지는 특징으로 하는 액정 표시장치.

청구항 15.

제 5 항에 있어서, 상기 제1 도전층이 상기 화소전극의 피치와 대략 동일한 것을 특징으로 하는 표시장치.

청구항 16.

제 5 항에 있어서, 상기 매트릭스 회로가 상기 화소전극들을 구동하기 위한 다수의 박막트랜지스터를 추가로 포함하고, 상기 제1 도전층이 상기 주사선들과 함께 형성되고, 상기 제2 도전층이 상기 신호선들과 함께 형성되는 것을 특징으로 하는 액정 표시장치.

청구항 17.

매트릭스 형태로 배치되고, 제1 층간절연막에 의해 서로 분리되어 있는 다수의 신호선 및 다수의 주사선과, 그 신호선들과 주사선들의 교차점에 배치되고 제2 층간절연막에 의해 상기 신호선들로부터 분리되어 있는 다수의 화소전극과, 각각의 화소전극을 각각 동작시키기 위한 다수의 박막트랜지스터를 가진 매트릭스 회로와,
상기 매트릭스 회로를 구동하기 위한 주변 구동회로를 포함하는 소자 기판과;
상기 소자 기판과 대향하는 대향 기판과;
상기 매트릭스 회로를 둘러싸고 있고 상기 소자 기판과 상기 대향 기판을 함께 접합하는 시일재; 및
상기 소자 기판상에 상기 시일재가 형성되는 시일재 형성 영역에 형성된 기판간격 보정수단을 포함하고;
상기 기판간격 보정수단이, 상기 주사선과 동일한 재료로 이루어진 적어도 하나의 도전층과, 상기 제1 층간절연막과, 상기 제2 층간절연막으로 이루어져 있고,
상기 도전층과 상기 제1 층간절연막과 상기 제2 층간절연막이 서로 다른 층으로 형성되어 있고,
상기 도전층이 상기 매트릭스 회로와 상기 주변 구동회로 중 어느 것에도 전기적으로 접속되지 않은 것을 특징으로 하는 액정 표시장치.

청구항 18.

제 17 항에 있어서, 상기 매트릭스 회로를 구동하기 위한 상기 주변 구동회로가 상기 소자 기판상에서 상기 매트릭스 회로와 상기 시일재 사이에 배치되어 있는 것을 특징으로 하는 액정 표시장치.

청구항 19.

제 17 항에 있어서, 상기 표시장치가, 상기 시일재 형성 영역의 외측에 형성 된 외부 회로 또는 상기 소자 기판의 외측에 형성된 외부 단자와, 상기 매트릭스 회로를 상기 외부 회로 또는 상기 외부 단자에 접속하는 다수의 배선을 추가로 포함하고,
상기 다수의 배선들 각각이 상기 도전층과 일체로 형성되고,
상기 도전층이 상기 시일재 형성 영역이 외측쪽으로 연장하는 것을 특징으로 하는 액정 표시장치.

청구항 20.

제 17 항에 있어서, 상기 표시장치가, 상기 시일재 형성 영역의 외측에 형성된 외부 회로 또는 상기 소자 기판의 외측에 형성된 외부 단자와, 상기 매트릭스 회로를 상기 외부 회로 또는 상기 외부 단자에 접속하는 다수의 배선을 추가로 포함하고,
상기 다수의 배선들 각각이 상기 시일재 형성 영역의 내측에서 상기 도전층에 접속되어 있고,
상기 도전층이 상기 시일재 형성 영역의 외측쪽으로 연장하는 것을 특징으로 하는 액정 표시장치.

청구항 21.

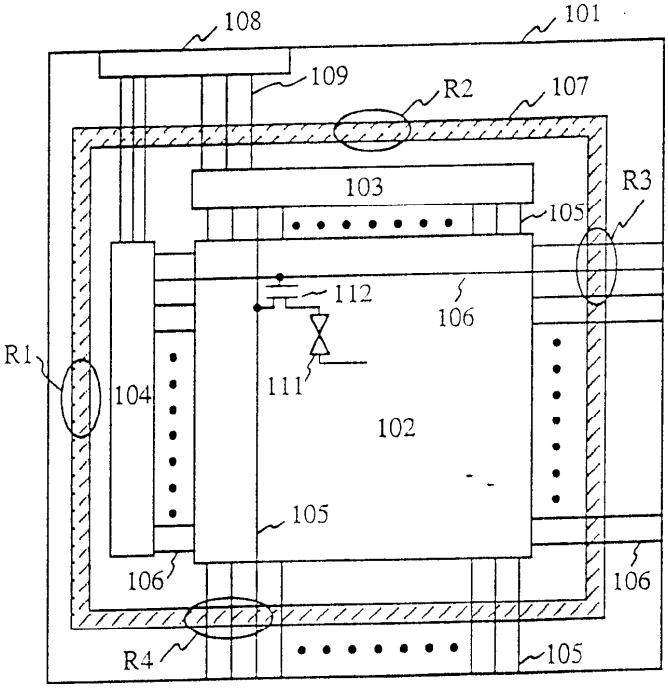
제 17 항에 있어서, 상기 도전층이 상기 소자 기판의 가장자리부를 따라 배치되어 있고, 다수의 분지부를 가지는 것을 특징으로 하는 액정 표시장치.

청구항 22.

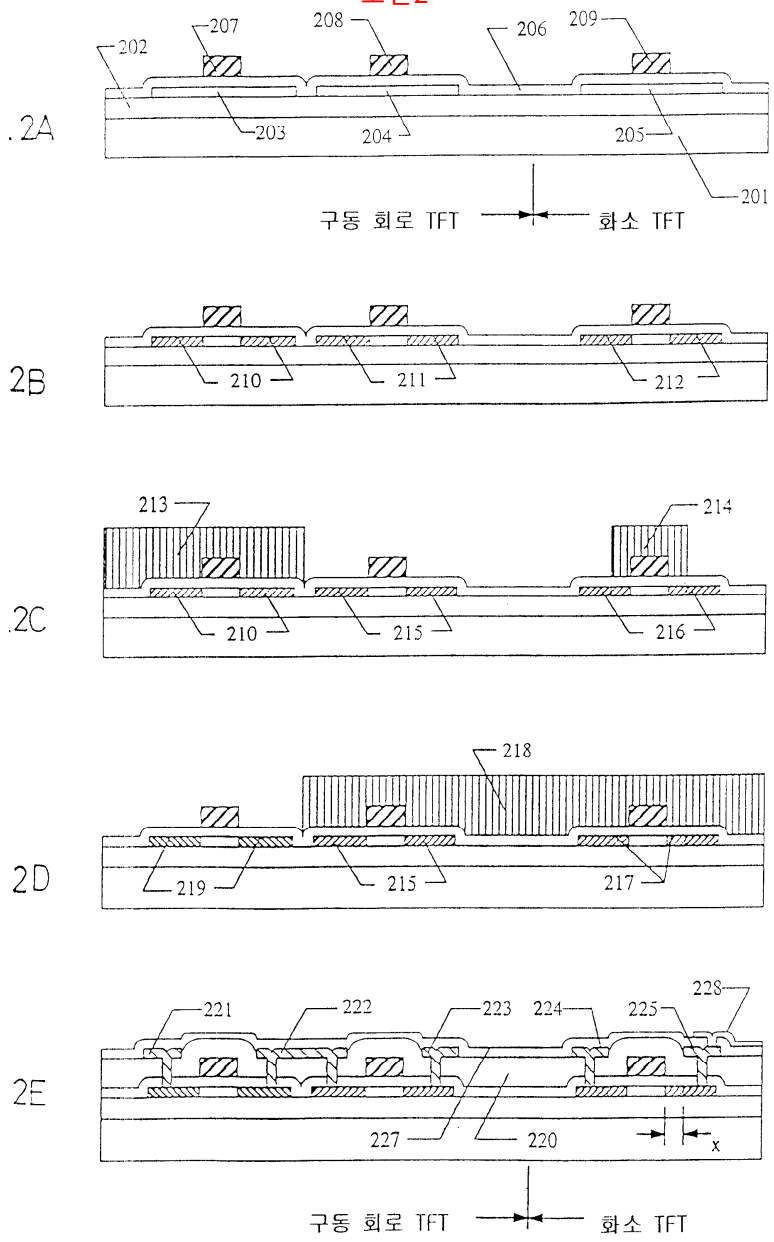
제 21 항에 있어서, 상기 도전층의 상기 분지부들이 상기 시일재 형성 영역 의 외측 부분에 형성되어 있는 것을 특징으로 하는 액정 표시장치.

도면

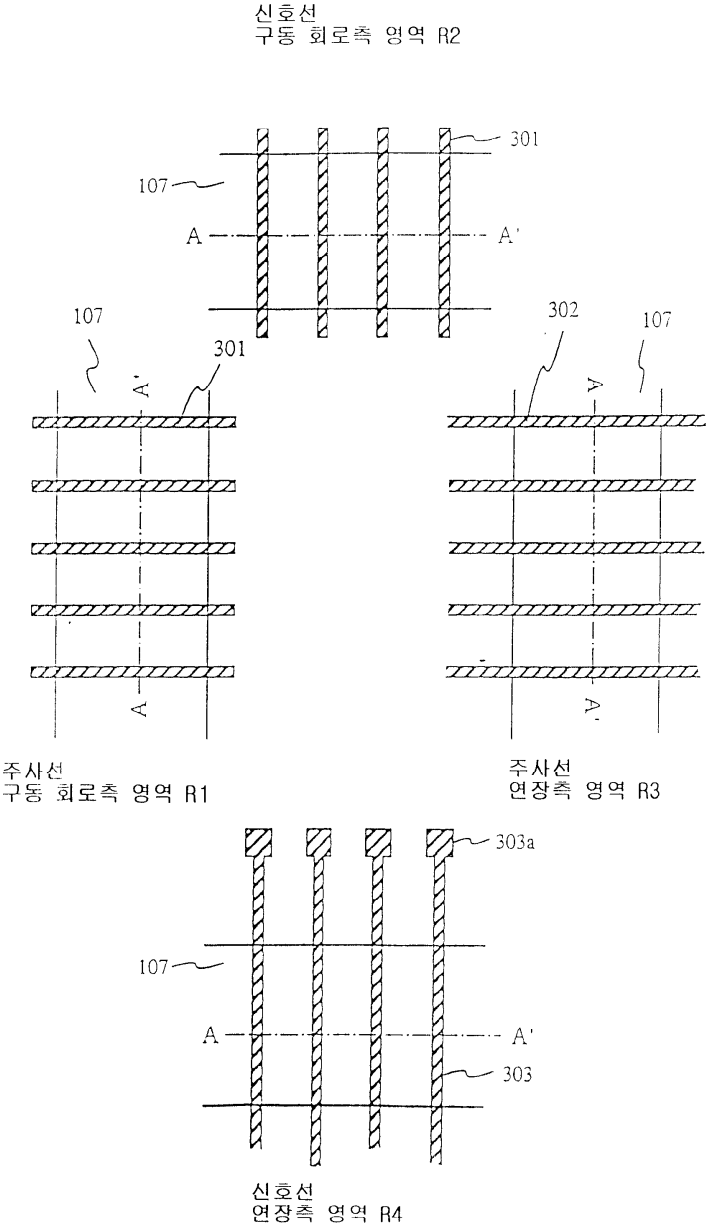
도면1


108
101
109
R2
107
103
R3
105
112
106
R1
104
111
102
105
106
106
R4
105

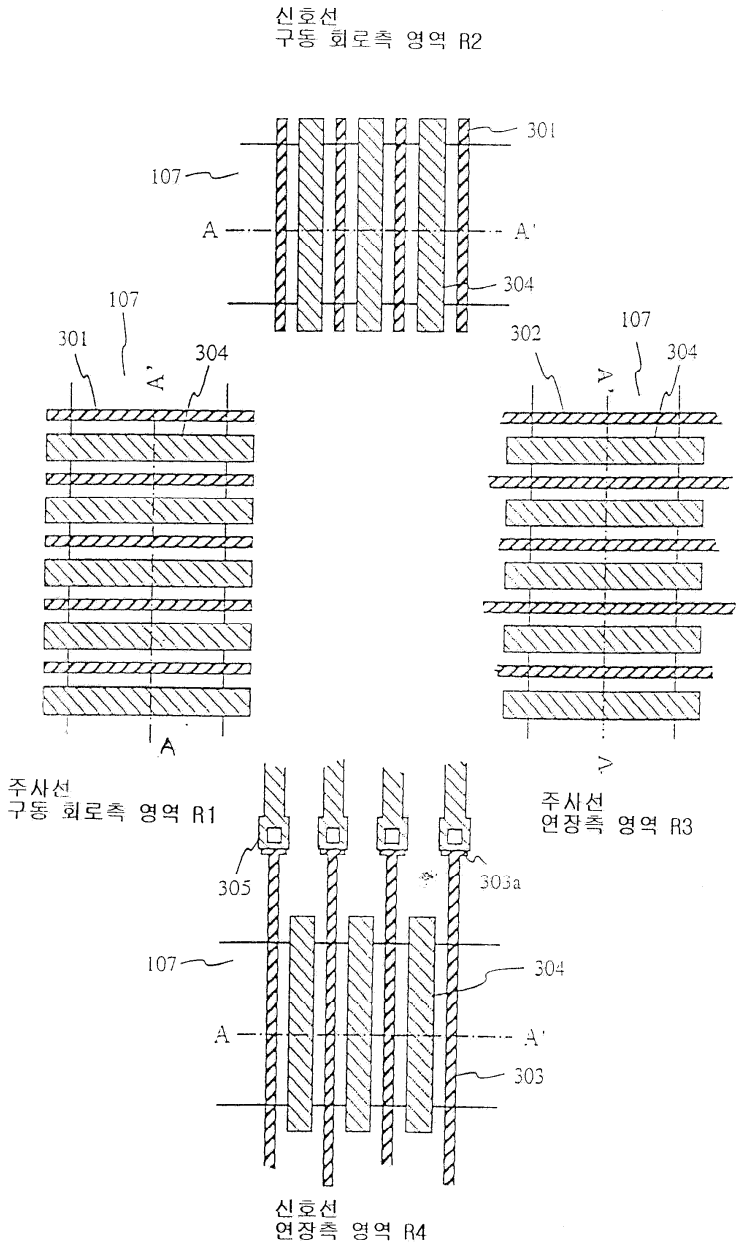
도면2


.2A
202
207
208
206
209
203
204
205
201
구동 회로 TFT
화소 TFT
2B
210
211
212
.2C
213
214
210
215
216
2D
218
219
215
217
2E
221
222
223
224
225
228
227
220
x
구동 회로 TFT
화소 TFT

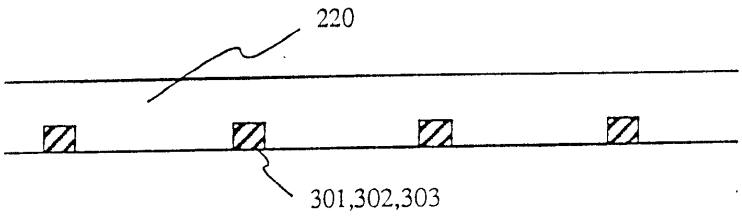
도면3


신호선
구동 회로측 영역 R2
301
107
A
A'
107
301
302
107
주사선
구동 회로측 영역 R1
주사선
연장측 영역 R3
303a
107
A
A'
303
신호선
연장측 영역 R4

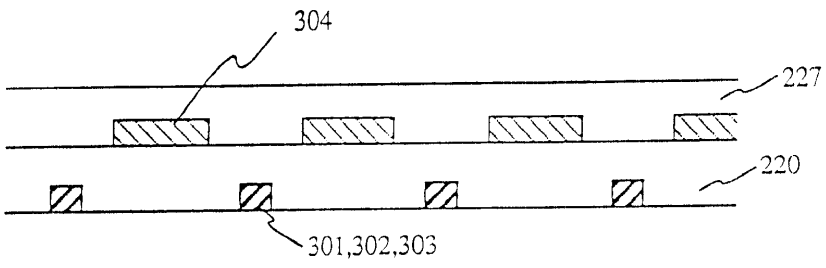
도면4


신호선
구동 회로측 영역 R2
301
107
A
A'
304
107
301
304
A'
302
107
304
A'
A
A'
주사선
구동 회로측 영역 R1
주사선
연장측 영역 R3
305
303a
107
304
A
A'
303
신호선
연장측 영역 R4

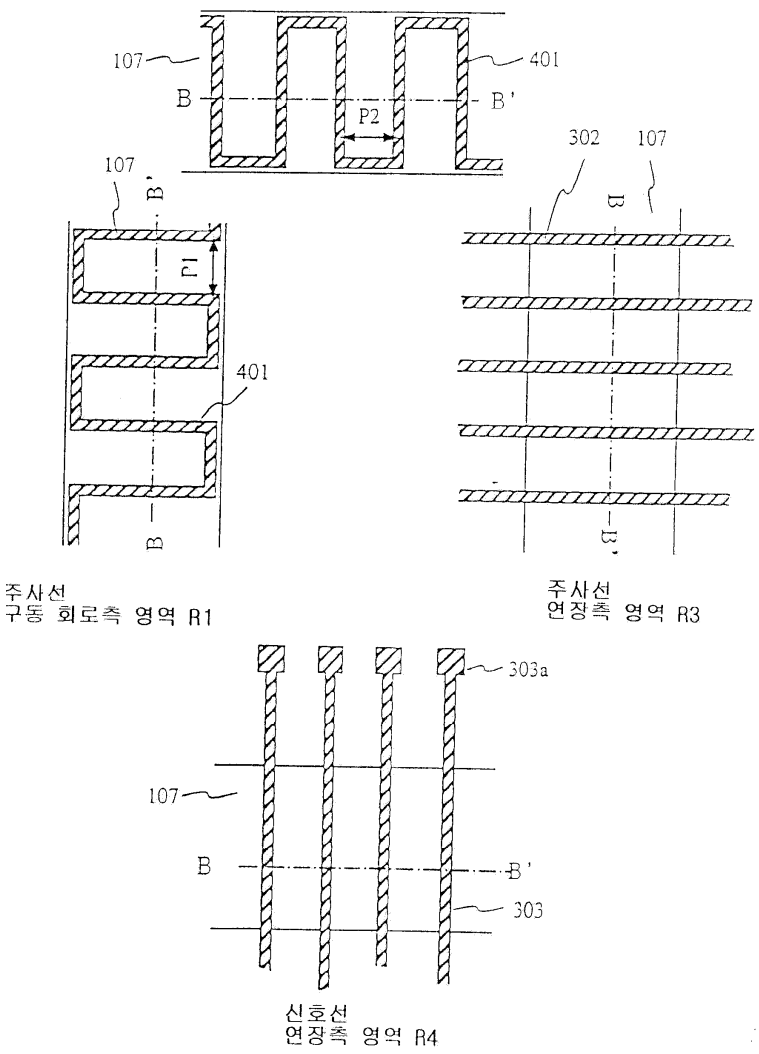
도면5


220
301,302,303

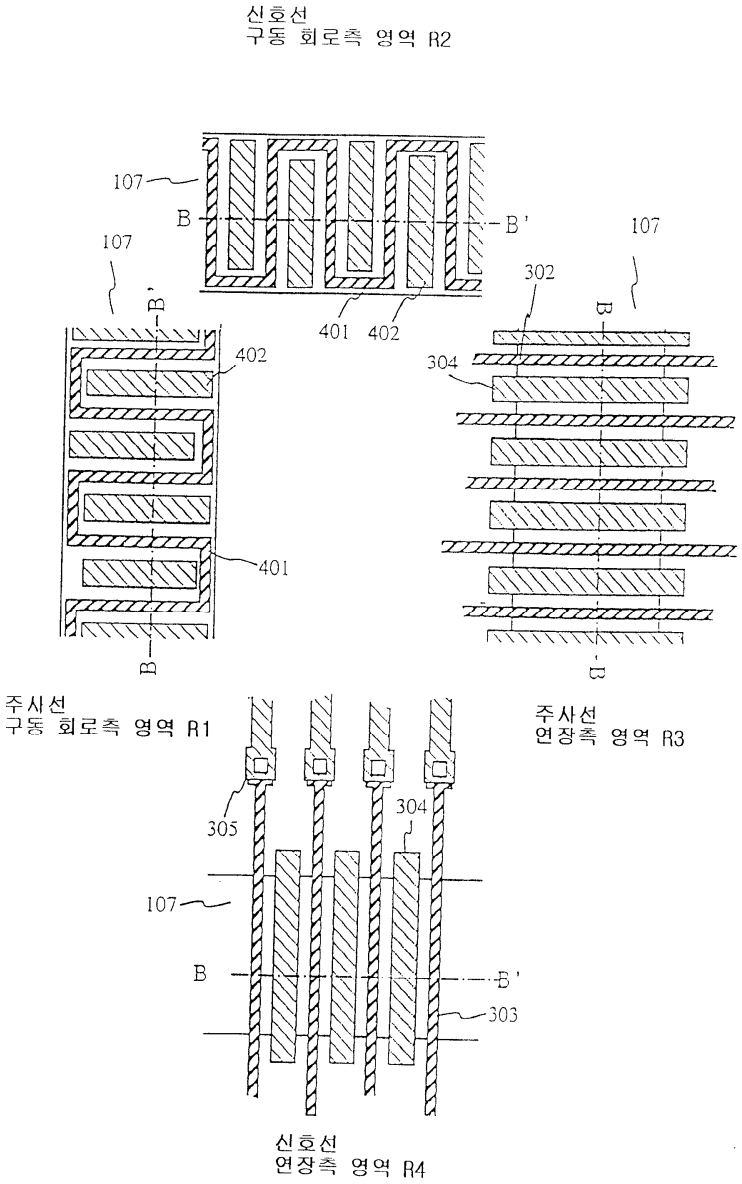
도면6


304
227
220
301,302,303

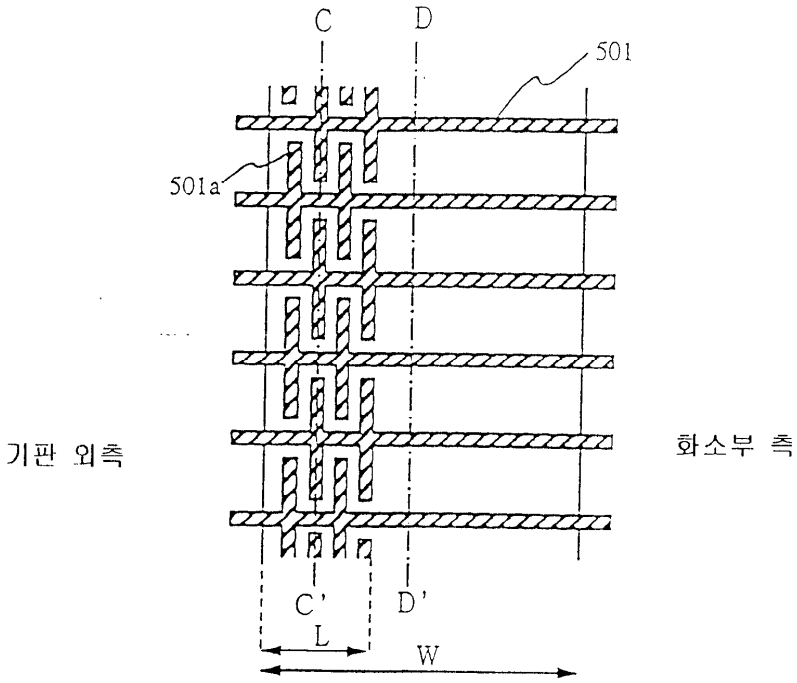
도면7


신호선
구동 회로측 영역 R2
107
401
B
B'
P2
107
B'
P1
401
B
주사선
구동 회로측 영역 R1
302
107
B
B'
주사선
연장측 영역 R3
303a
107
B
B'
303
신호선
연장측 영역 R4

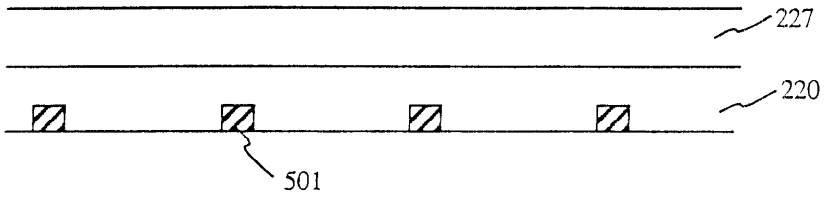
도면8


신호선
구동 회로측 영역 R2
107
B
B'
401
402
302
304
주사선
구동 회로측 영역 R1
주사선
연장측 영역 R3
305
303
신호선
연장측 영역 R4

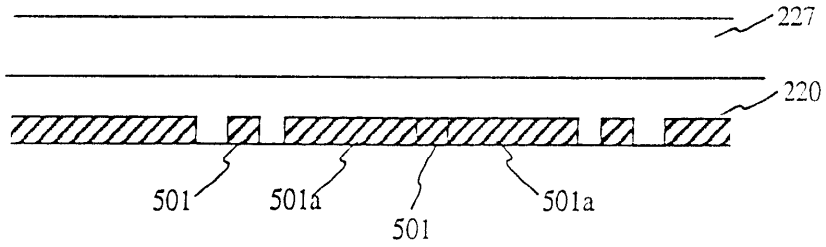
도면9


C
D
501
501a
기판 외측
화소부 측
C'
D'
L
W

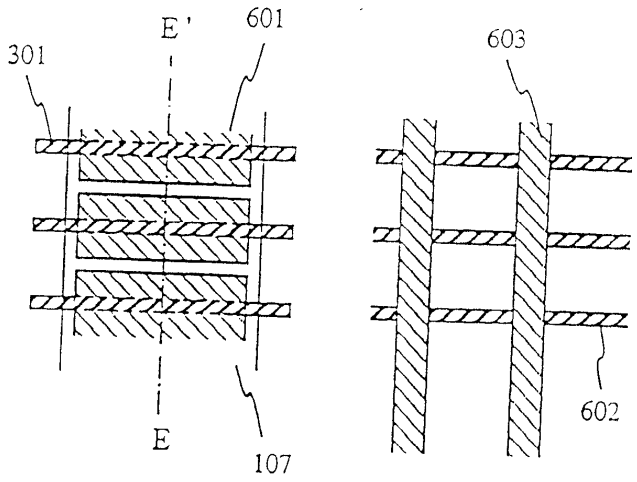
도면10



도면11

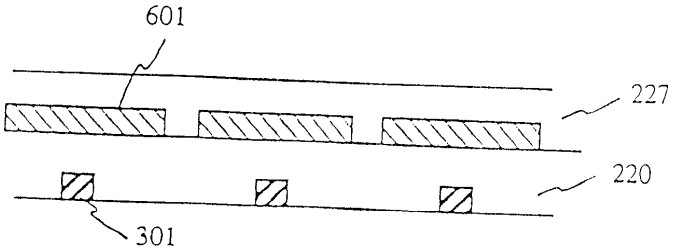


도면12

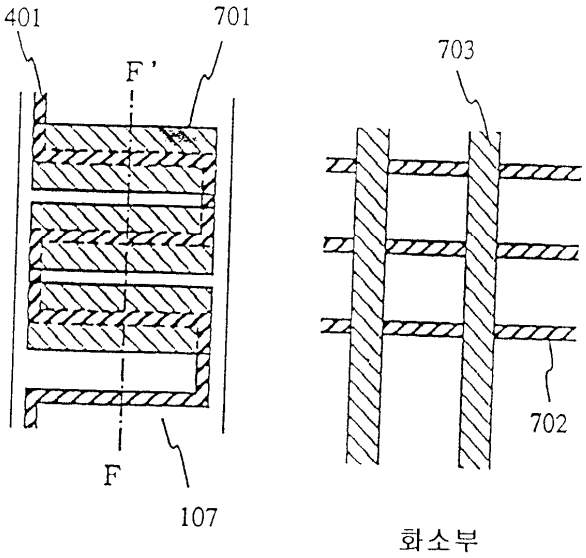


화소부

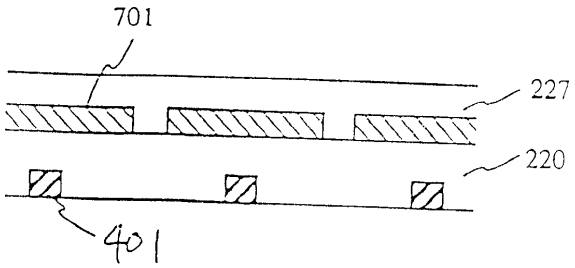
도면13



도면14

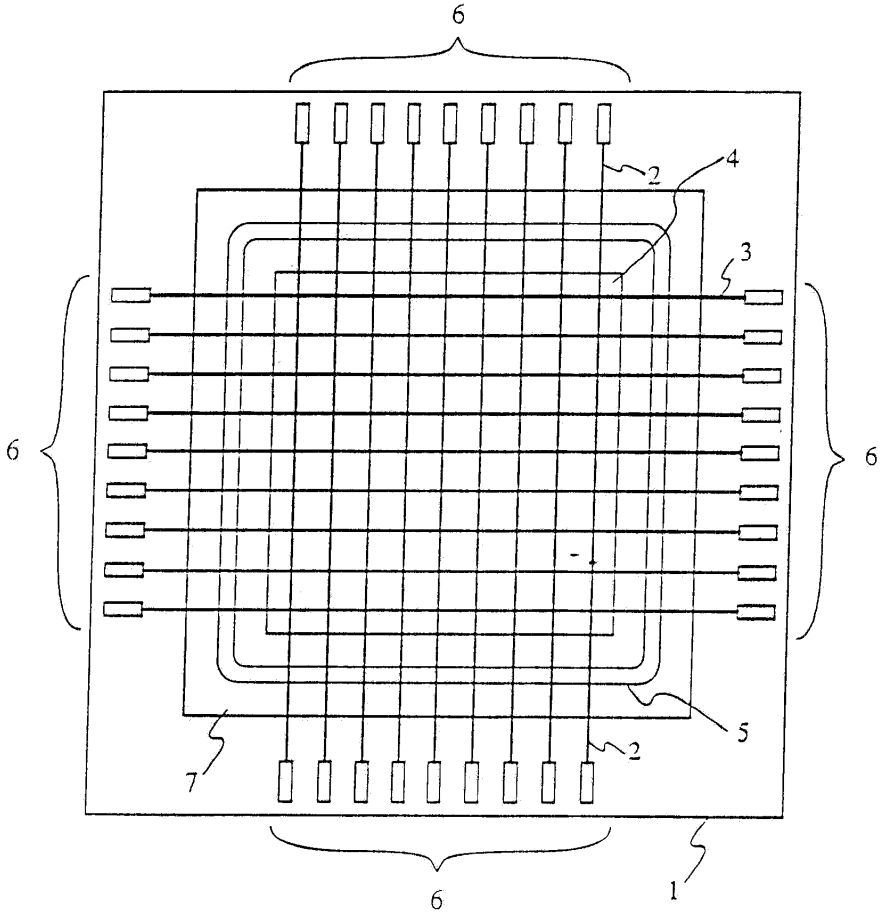


도면15



도면16

종래 기술



도면17

종래기술

