

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) 。 Int. Cl. ⁷
H01L 23/34

(11) 공개번호 특2002 - 0008004
(43) 공개일자 2002년01월29일

(21) 출원번호 10 - 2001 - 0041827
(22) 출원일자 2001년07월12일

(30) 우선권주장 JP - P - 2000 - 0021 2000년07월13일 일본(JP)
3224

(71) 출원인 닛본 덴기 가부시끼가이샤
가네꼬 히사시
일본국 도쿄도 미나토구 시바 5쵸메 7방 1고

(72) 발명자 미야자끼다카시
일본도쿄도미나토구시바5쵸메7방1고닛본덴기가부시끼가이샤내

(74) 대리인 구영창
장수길

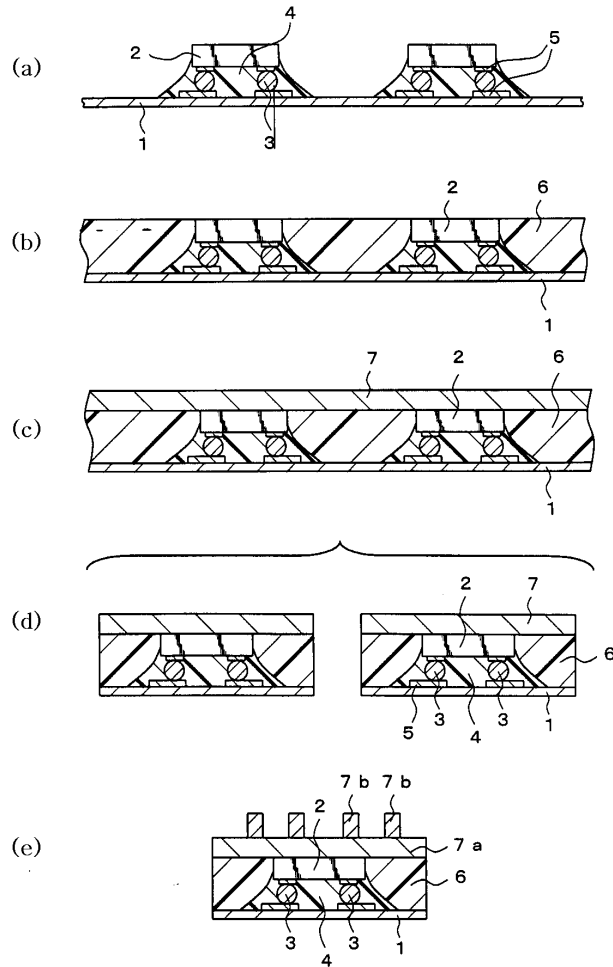
심사청구 : 있음

(54) 열확산기를 부착한 반도체 장치 및 그 제조 방법

요약

본 발명에 따른 열확산기(heat spreader)를 부착한 반도체 장치에서, 전극 패드 및 절연성 수지를 통해 다층 배선 기판 상에 반도체 칩을 탑재한다. 절연성 수지로 기판 상의 반도체 칩의 측부를 밀봉하고, 반도체 칩의 노출면에 접촉하는 동 페이스트막(copper paste film)을 형성한다. 동 페이스트막은 열확산기로서 작용한다.

대표도



색인어

반도체 장치, 열확산기, 절연성 수지, 전극 패드, 등 페이스트막

명세서

도면의 간단한 설명

도 1a 내지 도 1d는 종래의 열확산기를 부착한 반도체 장치를 제조하기 위한 방법을 공정순으로 도시한 횡단면도.

도 2a 내지 도 2e는 본 발명의 제1 실시예에 따른 열확산기를 부착한 반도체 장치를 제조하기 위한 방법을 공정순으로 도시한 횡단면도.

도 3a 내지 도 3g는 본 발명의 제2 실시예에 따른 열확산기를 부착한 반도체 장치를 제조하기 위한 방법을 공정순으로 도시한 횡단면도.

도 4a 내지 도 4d는 본 발명의 제3 실시예에 따른 열확산기를 부착한 반도체 장치를 제조하기 위한 방법을 공정순으로 도시한 횡단면도.

< 도면의 주요 부분에 대한 부호의 설명 >

1 : 다층 배선 기판

2, 14 : 반도체 칩
3 : 솔더 볼
4, 6 : 절연성 수지
5, 12 : 전극 패드
7, 8, 13 : 동 페이스트막
7a : 기저부
7b, 15 : 철부
9 : 시트 기재
10 : 페이스트 시트
11 : 반도체 웨이퍼
100 : 제품
101 : 작업 테이블
103 : Ag 페이스트
104 : 열압착기
105 : 히트 테이블
106 : 열확산기

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 칩 사이즈 패키지(chip size package) 또는 플립 칩(flip chip)과 같은 반도체 칩에 방열용 열확산기가 설치된 반도체 장치 및 그 제조 방법에 관한 것이다.

최근에, 다중 매체 사회에서는, 정보량의 급속한 증대화 및 전자 장비의 발달에 수반하여 전자 부품의 고집적화 및 고속화가 진행되는 동시에 반도체 장치의 소형화가 진행되고, 반도체 칩 및 플립 칩(하기에서, "FC" 로 언급함)과 거의 동일한 사이즈를 갖는 칩 사이즈 패키지(하기에서, "CSP" 로 언급함)의 소형화가 진행되고 있다.

하지만, 최근에 반도체 장치의 고밀도화에 따라 동작시 발열량이 증가되면서 반도체 장치의 발열을 억제하기 위하여, 동작 전압의 감소 및 전류 손실을 감소시키기 위한 설계와 같은 본질적인 개선이 요구된다. 동시에, 팬을 설치하여 반도체 장치를 강제 냉각하거나 방열용 열확산기 및 방열핀을 설치하는 대책이 이루어지고 있다.

도 1a 내지 도 1d는 종래의 FC에서 열확산기를 제공하기 위한 방법을 공정순으로 도시한다.

먼저, 도 1a에 도시된 바와 같이, 작업 테이블(101) 상의 소정의 위치에 FC 제품(100)을 고정시킨다.

이후, 도 1b에 도시된 바와 같이, 주사기(102)에 저장된 Ag 페이스트(103)를 FC 제품(100)에 적하하여 도포시킨다. 이때, 추후 탑재되는 열확산기의 형상에 따라서, Ag 페이스트(103)를 도포시키기 위한 위치 및 도포(적하) 횟수가 달라진다.

이후, 도 1c에 도시된 바와 같이, 열압착 장치의 열압착기(104)에 Ag 페이스트(103)가 도포된 FC 제품(100)을 탑재한다. 또한, 히트 테이블(105) 상에 열확산기(106) 또는 지지 링에 부착된 열확산기를 탑재한다. 열확산기(106)는 알루미늄, 구리 또는 이들의 합금으로 구성된다.

이후, 도 1d에 도시된 바와 같이, 열압착기(104)로 FC 제품(100)을 히트 테이블(105)에 의해 가열된 열확산기(106)에 단단히 가압하고, 경화되도록 Ag 페이스트(103)를 가열 및 가압하며, FC 제품(100) 및 열확산기(106)를 가열 및 압착시킨다. 따라서, 알루미늄, 구리 또는 이들의 합금으로 구성된 열확산기(106)를 FC 제품(100)에 부착시킨다.

하지만, 열확산기(106)와 반도체 칩(FC 제품(100)) 사이의 열팽창 계수의 차이가 크기 때문에, 우수한 방열 특성을 갖는 알루미늄, 구리 또는 이들의 합금으로 구성된 열확산기(106)를 반도체 칩에 부착시키도록 열확산기(106)와 반도체 칩 사이에서 발생된 응력을 완충시키고, 열 저항성(heat resistance) 및 전해 부식 저항성(electrolytic corrosion resistance)을 가지고 습기를 방지할 수 있는 특히, PCT(Press Cooker Test) 프로세스와 같은 엄격한 조건하에서 습기 방지 테스트를 수행할 경우에도 습기 방지를 저하시키지 않는 접착제가 요구된다. 하지만, 액체 접착제는 보관 안정성에 유의해야 하는 문제점 및 LOC(Lead On Chip)와 비교해서 조작 효율성이 저하되는 문제점을 가진다. 또한, 실버 페이스트(silver paste)는 은 충전제(silver filler)가 침전되는 문제점을 가지기 때문에, 은 충전제의 분산이 균일하지 않는 문제점이 있다.

또한, 공정 관련 문제점으로서, 열압착법의 경우에 반도체 칩과 열확산기가 수십 킬로그램(kg)의 큰 하중으로 결합되기 때문에, 열압착기(104)가 종종 반도체 칩에 손상을 준다. 특히, 열압착기(104)가 반도체 칩 표면의 솔더 레지스트층(solder resist layer)에 접촉될 경우에, 솔더 레지스트층의 손상(stripping)이 발생하는 문제점이 존재한다.

또한, 지지 링이 열확산기에 접속될 경우에, 지지 링의 면적이 크기 때문에 열압착(thermal bond)을 위한 시간이 요구되고, 처리 지표 시간(index time for the process)이 길어지는 문제점이 있다. 또한, Ag 페이스트가 이용되기 때문에, 비용이 비싼 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은, 열확산기와 반도체 칩 사이의 열팽창 계수의 차이로 인한 응력에 의해 제한되지 않고, 접착제의 보관 안정성 및 충전제의 균일한 분산성을 고려할 필요가 없으며, 열압착기로 인한 반도체 칩의 손상을 방지하도록 열압착기를 필요치 않으면서 처리 시간을 빠르게 할 수 있는 반도체 장치를 제조하기 위한 방법을 제공하는 데 있다.

본 발명의 제1 태양에 따른 열확산기를 부착한 반도체 장치는, 기판; 상기 기판 상에 탑재된 반도체 칩; 상기 기판 상에 상기 반도체 칩의 측부를 밀봉하기 위한 절연성 수지층; 및 상기 반도체 칩의 표면의 노출면에 접촉하는 동 페이스트막을 포함하고, 상기 동 페이스트막은 열확산기로서 작용한다.

본 발명의 제2 태양에 따른 열확산기를 부착한 반도체 장치는, 반도체 칩; 및 상기 반도체 칩에서 배선이 형성되어 있지 않은 표면에 접촉하도록 형성된 동 페이스트막 - 상기 복수의 반도체 칩이 반도체 웨이퍼로부터 개별적으로 분리될 경우에 상기 동 페이스트막이 동시에 절단 및 분리됨 - 을 포함하며, 상기 동 페이스트막은 열확산기로서 작용한다.

본 발명의 제1 태양 및 제2 태양에 따른 열확산기를 부착한 반도체 장치에서, 상기 동 페이스트막은 동 페이스트를 도포함으로써 형성되거나 또는 상기 동 페이스트막은 시트 기재 상에 도포된 동 페이스트막으로서 공급된다.

또한, 상기 동 페이스트막은 상기 반도체 칩이 접촉되지 않는 표면 상에 요철부를 구비함으로써 방열 면적을 확대시킨다.

본 발명의 제3 태양에 따른 열확산기를 부착한 반도체 장치를 제조하기 위한 방법은, 기판 상에 복수의 반도체 칩을 탑재하는 단계; 절연성 수지로 상기 복수의 반도체 칩 사이의 상기 기판을 밀봉하는 단계; 및 상기 반도체 칩의 노출면 및 상기 절연성 수지 상에 열확산기로서 동 페이스트막을 형성하는 단계를 포함한다.

본 발명에 따른 제4 태양에 따른 열확산기를 부착한 반도체 장치를 제조하기 위한 방법은, 배선층이 형성되어 있지 않은 반도체 웨이퍼의 표면 상에 열확산기로서 동 페이스트막을 형성하는 단계 - 상기 반도체 웨이퍼는 상기 반도체 웨이퍼의 다른 표면 상의 상기 배선층 및 반도체 소자를 구비함 - ; 및 상기 반도체 웨이퍼를 복수의 개별 반도체 칩으로 분리함과 함께, 상기 동 페이스트막을 상기 반도체 칩 상의 개별 동막으로 분리하는 단계를 포함한다.

본 발명의 제3 태양에 따른 열확산기를 부착한 반도체 장치를 제조하기 위한 방법에서, 상기 기판은 다층 배선 기판이고, 상기 복수의 반도체 칩을 탑재하는 단계에서, 상기 반도체 칩과 상기 다층 배선 기판 사이의 갭은 상기 절연성 수지로 밀봉된다. 또한, 상기 절연성 수지로 상기 복수의 반도체 칩 사이의 상기 기판을 밀봉하는 단계는, 상기 절연성 수지를 모세관 현상을 이용하여 상기 복수의 반도체 칩 사이의 갭에 공급하는 단계; 압입(injection)으로 상기 절연성 수지를 공급하는 단계; 또는 트랜스퍼(transfer)로 상기 절연성 수지를 공급하는 단계를 포함한다. 또한, 상기 동 페이스트막을 형성한 후에 상기 동 페이스트막을 경화하여 고형화하는 단계; 및 상기 반도체 웨이퍼를 상기 동 페이스트막과 함께 상기 반도체 칩을 개별적으로 분리하는 단계가 제공된다.

또한, 본 발명의 제3 및 제4 태양에 따른 상기 동 페이스트막을 형성하는 단계에서, 상기 동 페이스트막은 상기 동 페이스트를 적하하여 도포시킴으로써 공급될 수 있거나 또는 상기 동 페이스트막은 시트 기재 상에 도포된 상기 동 페이스트막에 의해 공급될 수 있다.

본 발명에서, 열확산기는 반도체 칩에 접촉되도록 형성된 동 페이스트막을 구비한다. 동 페이스트막은 재료 비용 측면에서 저렴하고, 동 페이스트막의 공정은 용이하여 반도체 칩의 방열 특성이 저렴한 비용으로 개선될 수 있다. 또한, 동 페이스트막이 Ag 충전제와 같이 침전되지 않으면서 취급이 용이하다.

또한, 본 발명에서, 반도체 칩 상의 동 페이스트막 자체가 열확산기로서 작용하기 때문에, 반도체 칩 상의 열압착기를 이용하여 별도 부품의 열확산기를 압착할 필요가 없으면서 열압착 공정에서의 반도체 칩의 손상을 방지하는 동시에, 처리 시간을 단축시킬 수 있다.

발명의 구성 및 작용

본 발명의 상술한 목적, 기타 목적, 특징 및 장점은 첨부된 도면과 관련된 하기의 설명으로부터 명백하게 이해될 것이다. 하기에서, 본 발명의 실시예에 따른 열확산기를 부착한 반도체 장치 및 그 제조 방법을 첨부된 도면을 참조하여 설명한다.

도 2a 내지 도 2e는 본 발명의 제1 실시예에 따른 열확산기를 부착한 반도체 장치를 제조하기 위한 방법을 공정순으로 도시한 횡단면도이다.

먼저, 도 2a에 도시된 바와 같이, BGA(Ball Grid Array) 또는 FC(Flip Chip)형 반도체 장치 제품에서, 세라믹 기판(ceramic substrate), 폴리이미드(polyimide)와 같은 테이프 기판(tape substrate) 또는 소정의 갭 내에 플라스틱과 같은 물질로 구성된 다층 배선 기판(1) 상에 반도체 칩(2)을 배치하고, 솔더 볼(solder ball)(3)과 같은 전기 도전체를 통해 다층 배선 기판(1)의 표면 상에 형성된 전극 패드(5) 및 반도체 칩(2)의 하부 표면 상에 형성된 전극 패드(5)를 도통시킨다. 라인 또는 매트릭스 형상으로 다층 배선 기판(1) 상에 반도체 칩(2)을 배치하고, 절연성 응력 완충 수지 또는 절연성 수지(4)로 반도체 칩(2) 및 다층 배선 기판(1) 사이의 갭을 밀봉한다. 이러한 경우에, 언더필 수지(u

underfill resin)과 같은 모세관 현상을 이용하여 절연성 응력 완충 수지 또는 절연성 수지(4)를 배치한다. 예를 들어, Cu, Al, Ag, Au 또는 Su와 같은 물질로 다층 배선 기판(1)의 배선층을 형성한다.

주성분으로서 에폭시계 수지, 실리콘계 수지, 폴리아미드계 수지, 폴리올레핀계 수지, 시안산염 에스테르계 수지, 페놀계 수지, 나프탈렌계 수지 또는 플루오르계 수지 중 어느 하나로 반도체 칩(2)과 다층 배선 기판(1) 사이에 삽입된 절연성 수지 또는 절연성 응력 완충 수지(4)를 형성한다.

또한, 반도체 칩(2)과 다층 배선 기판(1)을 전기적으로 도통시키도록 솔더, Au, Ag, Cu 등의 도전 금속이나 이방성 도전막(anisotropic conductive film: ACF)과 같은 도전성 수지를 반도체 칩(2)과 다층 배선 기판(1) 사이에 삽입될 수 있다.

이후, 도 2b에 도시된 바와 같이, 반도체 칩(2) 사이에 절연성 수지(6)를 충전하여 배치하며, 다층 배선 기판(1) 상의 모든 반도체 칩(2)을 동시에 밀봉한다. 이러한 경우에, 압입 밀봉 기술(injection sealing technique) 또는 트랜스퍼 밀봉 기술(transfer sealing technique) 등의 수지 압입 기술(resin injecting technique)을 이용하여 절연성 수지(6)를 배치할 수 있다. 또한, 반도체 칩(2)의 상면을 노출시키고, 절연성 수지(6)로 피복하지 않는다.

기계적 또는 화학적 응력이나 외부 환경으로부터 칩을 보호하거나 다음 공정에서 동 페이스트막의 도포를 용이하게 하도록, 절연성 수지(6)에 의한 밀봉이 이루어진다. 동시에 밀봉되는 반도체 칩 사이의 갭에 절연성 수지를 충전할 경우에, 절연성 수지 또는 절연성 응력 완충 수지의 구체적인 충전 방법은 언더필 수지와 같은 모세관 현상을 이용하는 배치 방법, 압입 밀봉 기술 또는 트랜스퍼 밀봉 기술과 같은 다양한 수지 압입 기술을 이용할 수 있다.

반도체 칩 사이에 삽입된 절연성 수지(6)는 주성분으로서 에폭시계 수지, 실리콘계 수지, 폴리아미드계 수지, 폴리올레핀계 수지, 시안산염 에스테르계 수지, 페놀계 수지, 나프탈렌계 수지 또는 플루오르계 수지 중 어느 하나를 이용할 수 있다.

이후, 도 2c에 도시된 바와 같이, 반도체 칩(2)의 노출면 및 반도체 칩(2) 사이에 충전하는 절연성 수지(6)의 표면에 동(Cu) 페이스트막(7)을 도포한다. 동 페이스트막(7)의 도포 방법으로서, 스크린 인쇄 방법, 패터닝 도포 또는 스핀 코팅 방법이 있다. 특히, 스크린 인쇄 도포 및 패터닝 도포에서, 페이스트막(7)의 형상을 다소 자유롭게 설계할 수 있기 때문에, 넓은 표면적의 방열면을 갖는 페이스트막 형상 및 도포된 표면의 상태에 상응하는 페이스트막 형상을 형성할 수 있다.

이후, 도 2d에 도시된 바와 같이, Cu 페이스트막(7)을 경화하여 동 페이스트막(7)을 고정시킨 후, 칩을 고정시키기 위한 기재(base material)가 분리되어 개별 반도체 칩(2)으로 각각 분리된다. 따라서, 동 페이스트막으로 구성된 열확산기 및 동 페이스트막 열확산기를 부착한 반도체 장치를 획득한다.

또한, 도 2e에 도시된 바와 같이, 도 2c의 공정에서 Cu 페이스트막(7)을 형성할 경우에, 기저부(7a) 및 철부(convex portion)(7b)로 구성된 동 페이스트막 표면적을 확대시키기 위해 동일하게 도포되는 기저부(7a)의 표면에 철부(7b)를 형성함으로써, 열확산기의 방열 특성을 더 한층 개선시킬 수 있다.

상술한 바와 같이 구성된 본 실시예의 반도체 장치에서, Cu 페이스트막(7), 동 페이스트막 기저부(7a) 및 철부(7b)가 베이킹 퍼니스(baking furnace) 내에서 고정화되도록 동시에 경화될 수 있기 때문에, 처리 지표 시간을 감소시킬 수 있다. 또한, 상술한 본 실시예에서, 열확산기로서의 Cu 페이스트막(7, 7a)이 복수의 반도체 칩(2) 상에 동시에 형성되기 때문에, 처리 시간 감소 및 제조 비용 절감을 달성할 수 있다.

상술한 열확산기에서, 페이스트형 물질이 경화되어 열확산기로 되기 때문에, 종래 기술에서와 같이 알루미늄판 또는 동판과 같은 열확산기와 반도체 칩 사이의 열팽창 차이를 고려할 필요가 없다. 또한, 일반적인 열확산기가 패키지 사이즈에 따라 제조되어야 하지만, 본 실시예로서, 확산기가 페이스트형 Cu 페이스트막(7)(기저부(7a) 및 철부(7b))일 경우, 열확산기가 사이즈에 따라 자유롭게 제조될 수 있기 때문에 물질이 단일화될 수 있다.

종래 기술과 같이, 동판과 칩을 고착시키는 고체 사이의 열압착 방법의 경우에, 양자를 결합시키기 위해, 큰 하중이 양자 사이에 인가되어야 한다. 따라서, 칩에 대한 기계적인 손상이 발생되지만, 본 실시예로서, 칩에 대한 기계적인 손상이 Cu 페이스트막(7) 및 동 페이스트막(기저부(7a) 및 철부(7b))을 이용하는 열확산기를 형성함으로써 현저히 감소된다.

이후, 도 3a 내지 도 3g를 참조하여 본 발명의 제2 실시예를 구체적으로 설명한다. 도 3a 내지 도 3g는 본 발명의 제2 실시예에 따른 열확산기를 부착한 반도체 장치를 제조하기 위한 방법을 공정순으로 도시한 횡단면도이다.

제2 실시예는 본 발명을 플립 칩형 반도체 장치를 제조하기 위한 방법에 적용시키기 위한 것이다. 먼저, 도 3a에 도시된 바와 같이, 반고체 Cu 페이스트막(8)이 페이스트를 도포시키기 위한 시트 기재(9)에 균일하게 도포되는 동 페이스트 시트(10)를 미리 준비한다. 동 페이스트 시트(10)가 부재(member)로서 매입될 수 있고, 동 페이스트 시트(10)를 이용함으로써, 동 페이스트막(8)의 취급이 극히 용이하다.

이후, 도 3b에 도시된 바와 같이, 제1 실시예와 마찬가지로, 라인 또는 매트릭스 형상으로 다층 배선 기판(1) 상에 배치된 반도체 칩(2)과, 절연성 응력 완충 수지 또는 절연성 수지(4)로 밀봉되는 반도체 칩(2)과 다층 배선 기판(1) 사이의 갭이 준비된다.

이후, 도 3c에 도시된 바와 같이, 도 3a의 페이스트 시트(10)의 Cu 페이스트막(8)에 도 3b의 절연성 수지(6)의 표면 및 반도체 칩(2)의 측면을 부착시키고, Cu 페이스트막(8)을 경화시킨다. 따라서, Cu 페이스트막(8)을 고형화시킨다. 이러한 경우에, 페이스트막이 반고체 페이스트일 경우에, 열압착에 의한 부착이 요구되지만, 경화 공정을 동시에 처리하기 때문에 경화 공정을 단축시킨다.

이후, 도 3d에 도시된 바와 같이, 페이스트를 도포시키기 위한 시트 기재(9)가 Cu 페이스트막(8)으로부터 벗겨진다.

이후, 도 3e에 도시된 바와 같이, 개별적으로 분리하는 공정을 수행함으로써, 열확산기 및 열확산기를 부착한 반도체 칩을 획득할 수 있다.

제2 실시예의 물질 및 공정을 이용함으로써, Cu 페이스트막(8)의 막두께가 더 한층 균일하게 되는 Cu 페이스트막에 의한 열확산기를 형성할 수 있고, 부재로서 페이스트 시트를 이용함으로써 공정 단축을 달성할 수 있다.

본 실시예에서, 도 2e와 마찬가지로, 표면적을 확대시키기 위해 Cu 페이스트막(8)의 면적에 요철부를 구비함으로써, 열확산기의 방열 특성을 더 한층 개선시킬 수 있다.

또한, 제2 실시예의 도 3f에 도시된 바와 같이, Cu 페이스트막은 절연성 수지를 형성하기 위한 시트로서 이용되는 방법이 수행될 수 있으며, Cu 페이스트 시트(10)가 절연성 수지(6) 상에 배치되지 않지만(도 3c 참조), 절연성 수지(6)가 형성되기 전에 Cu 페이스트 시트(10)가 다층 배선 기판(1)의 반도체 칩(2) 상에 배치되고, 도 3g에 도시된 바와 같이, 내부에 절연성 수지(6)를 배치할 수 있다. 따라서, Cu 페이스트막 및 절연성 수지의 경화를 동시에 처리하여 공정 단축을 달성할 수 있다.

다음, 본 발명의 제3 실시예를 설명한다. 도 4a 내지 도 4d는 본 발명의 제3 실시예에 따른 열확산기를 부착한 반도체 장치를 제조하기 위한 방법을 공정순으로 도시한 단면도이다. 도 4a에 도시된 바와 같이, 배선층(도시되지 않음)이 형성된 반도체 웨이퍼(11)를 준비한다. 배선층에 접속된 전극 패드(12)와 반도체 웨이퍼(11)를 형성한다.

이후, 도 4b에 도시된 바와 같이, 반도체 웨이퍼(11)의 배선층(전극 패드(12))이 형성되지 않는 후면에 도포된다. Cu 페이스트막(13)을 도포하기 위한 방법으로서, 스크린 인쇄 방법, 패터닝 도포, 스핀 코팅 도포에 의한 전면 도포를 이용할 수 있고, 제2 실시예의 도 3a에 도시된 페이스트 시트(10)를 공급할 수 있다.

이후, 도 4c에 도시된 바와 같이, Cu 페이스트막(13)을 경화하여 고형화한 후에, 개별적으로 분리하는 공정을 처리하여 웨이퍼를 복수의 개별 반도체 칩으로 분리함으로써 반도체 칩(14) 상에 동 페이스트막(13)을 형성한 제품을 획득할 수 있다.

또한, 이러한 경우에, 도 4d에 도시된 바와 같이, 돌기부(15)를 구비한 Cu 페이스트막(13)을 이용함으로써, 방열 효과를 개선시키도록 방열 면적을 증가시킬 수 있다. 따라서, Cu 페이스트막(13)이 열확산기로서 더 한층 개선될 수 있다.

상술한 제3 실시예에 따른 반도체 장치에서, 웨이퍼 레벨로 열확산기를 형성하고, 열확산기를 형성한 후에 단지 다이싱(dicing)으로 칩을 개별적으로 분리하는 공정을 처리할 수 있다. 열확산기를 형성하기 전의 다이싱은 필요치 않으므로 공정 단축을 달성할 수 있다.

비록 본 발명의 기술적인 사상을 첨부된 도면 및 도면에 상응하는 본 발명의 바람직한 실시예에 관련하여 개시하였지만, 본 발명의 명세서에서의 설명은 본 발명을 한정하지 않고 단지 예시적인 목적을 위한 것이다.

또한, 이 기술분야에 속하는 통상의 지식을 가진 자가 알수 있듯이, 본 발명의 범위 및 사상을 벗어나지 않으면서 다양한 변형, 추가 및 대체가 가능하다. 그러므로, 본 발명을 첨부된 특허청구범위 및 이에 상응하는 등가 범위에만 한정하고, 본 발명은 전술한 변형, 추가 및 대체를 포함한다는 것을 이해하여야 한다.

발명의 효과

이상 설명한 바와 같이, 본 발명은, 열확산기와 반도체 칩 사이의 열팽창 계수의 차이로 인한 응력에 의해 제한되지 않고, 접착제의 보관 안정성 및 충전제의 균일한 분산성을 고려할 필요가 없으며, 열압착기로 인한 반도체 칩의 손상을 방지하도록 열압착기를 필요치 않으면서 처리 시간을 빠르게 할 수 있는 효과가 있다.

(57) 청구의 범위

청구항 1.

열확산기를 부착한 반도체 장치에 있어서,

기판;

상기 기판 상에 탑재된 반도체 칩;

상기 기판 상에 상기 반도체 칩의 측부를 밀봉하기 위한 절연성 수지층; 및

상기 반도체 칩의 표면의 노출면에 접촉하는 동 페이스트막

을 포함하며,

상기 동 페이스트막은 열확산기로서 작용하는 열확산기를 부착한 반도체 장치.

청구항 2.

열확산기를 부착한 반도체 장치에 있어서,

반도체 칩; 및

상기 반도체 칩에서 배선이 형성되어 있지 않은 표면에 접촉하도록 형성된 동 페이스트막 - 상기 복수의 반도체 칩이 반도체 웨이퍼로부터 개별적으로 분리될 경우에 상기 동 페이스트막이 동시에 절단 및 분리됨 -

을 포함하며,

상기 동 페이스트막은 열확산기로서 작용하는 열확산기를 부착한 반도체 장치.

청구항 3.

제1항 또는 제2항에 있어서, 상기 동 페이스트막은 동 페이스트를 도포시킴으로써 형성되는 열확산기를 부착한 반도체 장치.

청구항 4.

제1항 또는 제2항에 있어서, 상기 동 페이스트막은 시트 기재 상에 형성된 동 페이스트막으로서 공급되는 열확산기를 부착한 반도체 장치.

청구항 5.

제1항 또는 제2항에 있어서, 상기 동 페이스트막은 상기 반도체 칩이 접촉하지 않는 표면 상에 요철부를 구비함으로써 열확산 영역을 확대시키는 열확산기를 부착한 반도체 장치.

청구항 6.

열확산기를 부착한 반도체 장치를 제조하기 위한 방법에 있어서,

기판 상에 복수의 반도체 칩을 탑재하는 단계;

절연성 수지로 상기 복수의 반도체 칩 사이의 상기 기판을 밀봉하는 단계; 및

상기 반도체 칩의 노출면 및 상기 절연성 수지 상에 열확산기로서 동 페이스트막을 형성하는 단계

를 포함하는 열확산기를 부착한 반도체 장치를 제조하기 위한 방법.

청구항 7.

열확산기를 부착한 반도체 장치를 제조하기 위한 방법에 있어서,

배선층이 형성되어 있지 않은 반도체 웨이퍼의 표면 상에 열확산기로서 동 페이스트막을 형성하는 단계 - 상기 반도체 웨이퍼는 상기 반도체 웨이퍼의 다른 표면 상의 상기 배선층 및 반도체 소자를 구비함 - ; 및

상기 반도체 웨이퍼를 복수의 개별 반도체 칩으로 분리함과 함께, 상기 동 페이스트막을 상기 반도체 칩 상의 개별 동막으로 분리하는 단계

를 포함하는 열확산기를 부착한 반도체 장치를 제조하기 위한 방법.

청구항 8.

제6항에 있어서, 상기 기판은 다층 배선 기판이고, 상기 복수의 반도체 칩을 탑재하는 단계에서, 상기 반도체 칩과 상기 다층 배선 기판 사이의 갭은 상기 절연성 수지로 밀봉되는 열확산기를 부착한 반도체 장치를 제조하기 위한 방법.

청구항 9.

제8항에 있어서, 상기 절연성 수지로 상기 복수의 반도체 칩 사이의 상기 기판을 밀봉하는 단계는,
상기 절연성 수지를 모세관 현상을 이용하여 상기 복수의 반도체 칩 사이의 갭에 공급하는 단계;
압입(injection)으로 상기 절연성 수지를 공급하는 단계; 또는
트랜스퍼(transfer)로 상기 절연성 수지를 공급하는 단계
를 포함하는 열확산기를 부착한 반도체 장치를 제조하기 위한 방법.

청구항 10.

제6항에 있어서,

상기 동 페이스트막을 형성한 후에 상기 동 페이스트막을 경화하여 고형화하는 단계; 및
상기 반도체 웨이퍼를 상기 동 페이스트막과 함께 상기 개별 반도체 칩으로 분리하는 단계
를 더 포함하는 열확산기를 부착한 반도체 장치를 제조하기 위한 방법.

청구항 11.

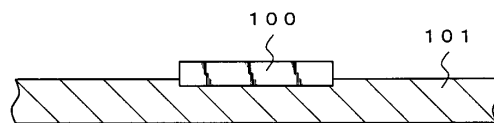
제6항 또는 제7항에 있어서, 상기 동 페이스트막을 형성하는 단계에서, 상기 동 페이스트막은 상기 동 페이스트를 적하하여 도포시킴으로써 공급되는 열확산기를 부착한 반도체 장치를 제조하기 위한 방법.

청구항 12.

제6항 또는 제7항에 있어서, 상기 동 페이스트막을 형성하는 단계에서, 상기 동 페이스트막은 시트 기재 상에 도포된 상기 동 페이스트막에 의해 공급되는 열확산기를 부착한 반도체 장치를 제조하기 위한 방법.

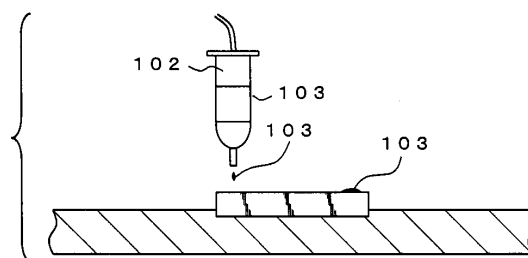
도면 1a

(종래 기술)



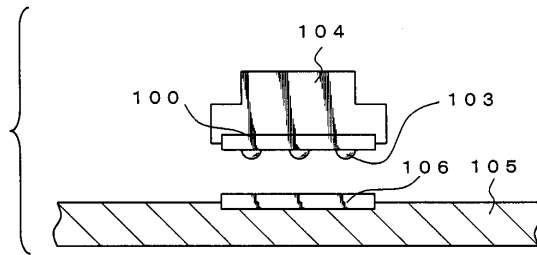
도면 1b

(종래 기술)



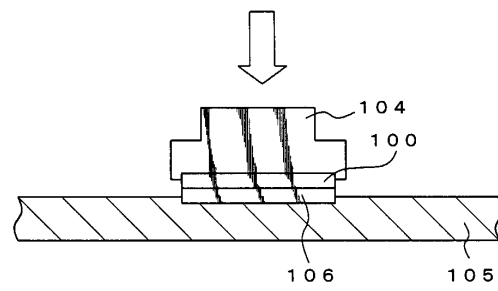
도면 1c

(종래 기술)

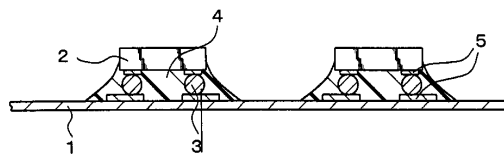


도면 1d

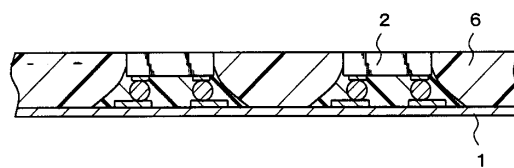
(종래 기술)



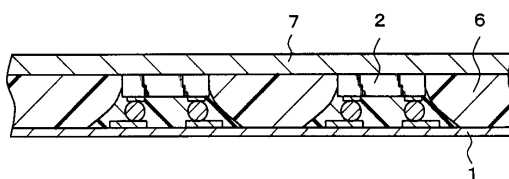
도면 2a



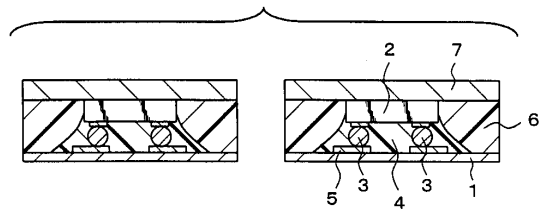
도면 2b



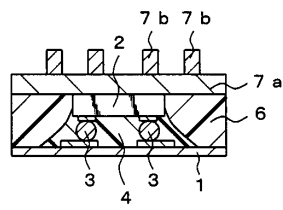
도면 2c



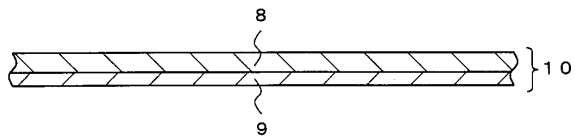
도면 2d



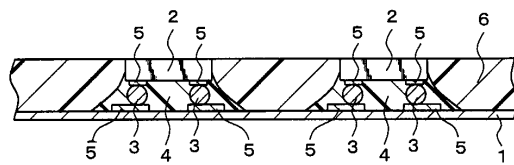
도면 2e



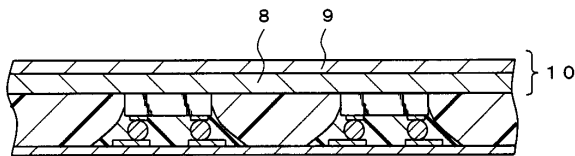
도면 3a



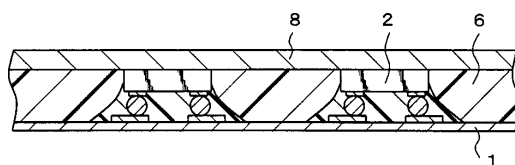
도면 3b



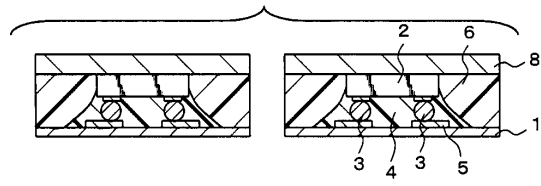
도면 3c



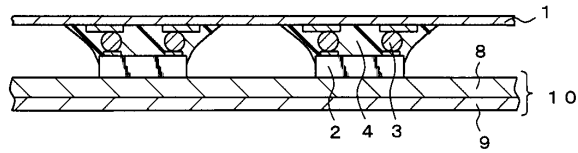
도면 3d



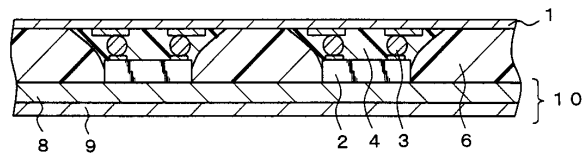
도면 3e



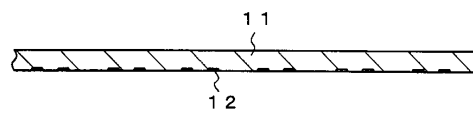
도면 3f



도면 3g



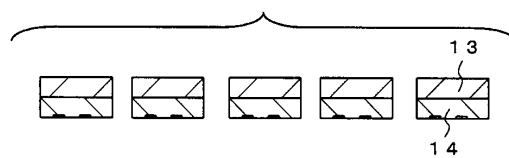
도면 4a



도면 4b



도면 4c



도면 4d

