



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I740967 B

(45) 公告日：中華民國 110 (2021) 年 10 月 01 日

(21) 申請案號：106120187

(22) 申請日：中華民國 106 (2017) 年 06 月 16 日

(51) Int. Cl. : **H01L27/32 (2006.01)****G09G3/32 (2016.01)****G06F3/044 (2006.01)**

(30) 優先權：2016/06/17 南韓

10-2016-0075527

(71) 申請人：南韓商三星顯示器有限公司 (南韓) SAMSUNG DISPLAY CO., LTD. (KR)
南韓

(72) 發明人：李承珪 LEE, SEUNG-KYU (KR)；車承智 CHA, SEUNG-JI (KR)；賈智鉉 KA, JI-HYUN (KR)；權泰勳 KWON, TAE-HOON (KR)；李敏九 LEE, MIN-KU (KR)；鄭鎮泰 JEONG, JIN-TAE (KR)

(74) 代理人：張仲謙

(56) 參考文獻：

US 6618111B1

US 2014/0055444A1

審查人員：陳憶緣

申請專利範圍項數：20 項 圖式數：7 共 41 頁

(54) 名稱

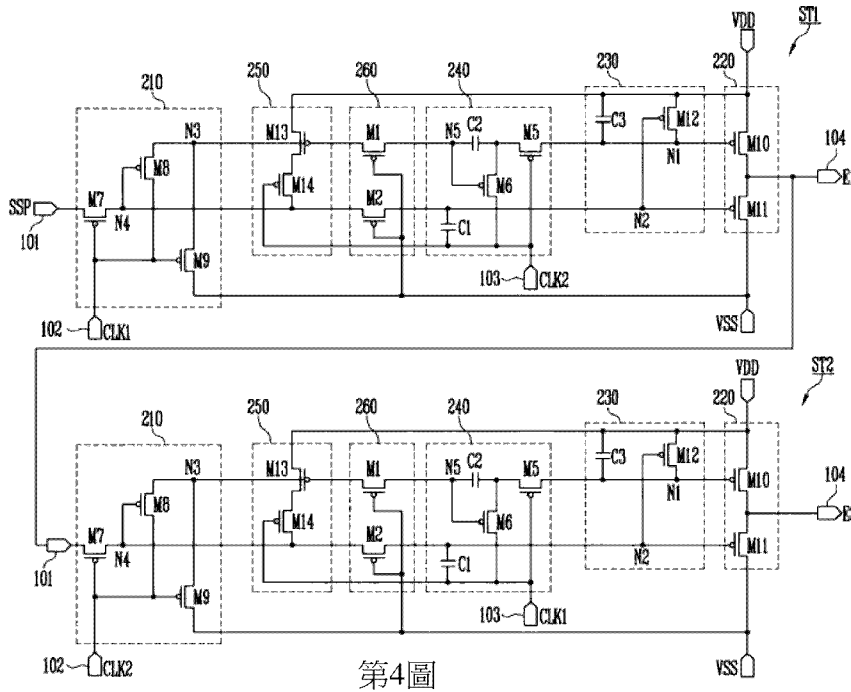
訊號處理級與使用其的有機發光顯示裝置

(57) 摘要

一種訊號處理級，包括輸出單元、輸入單元與穩定器。輸出單元基於第一和第二節點的電壓，向輸出端提供第一或第二電源的電壓。輸入單元基於提供給第一和第二輸入端的訊號來控制第三和第四節點的電壓。第一訊號處理器基於第二節點的電壓來控制第一節點的電壓。第二訊號處理器連接第五節點，並基於提供給第三輸入端的訊號來控制第一節點的電壓。第三訊號處理器基於第三節點的電壓和提供給第三輸入端的訊號來控制第四節點的電壓。穩定器連接在第二訊號處理器和輸入單元之間，並控制第三和第四節點的複數個電壓降寬度。

A stage includes an output, an input, signal processors, and a stabilizer. The output supplies a voltage of a first or second power source to an output terminal based on voltages of first and second nodes. The input controls voltages of third and fourth nodes based on signals to a first and second input terminals. A first signal processor controls the voltage of the first node based on the voltage of the second node. A second signal processor is connected to a fifth node and controls the voltage of the first node based on a signal to a third input terminal. A third signal processor controls the voltage of the fourth node based on the voltage of the third node and the signal to the third input terminal. The stabilizer is connected between the second signal processor and input to control voltage drop widths of the third and fourth nodes.

指定代表圖：



第4圖

符號簡單說明：

ST1、ST2:訊號處理級

SSP:起始脈衝

101:第一輸入端

102:第二輸入端

103:第三輸入端

104:輸出端

VDD:第一電源

VSS:第二電源

CLK1:第一時脈訊號

CLK2:第二時脈訊號

E1:第一發射控制線

E2:第二發射控制線

M1~M2、M5~M14:第一至第二、第五至第十四電晶體

N1~N5:第一至第五節點

C1~C3:第一至第三電容

210:輸入單元

220:輸出單元

230:第一訊號處理單元

240:第二訊號處理單元

250:第三訊號處理單元

260:第一穩定單元



公告本

I740967

【發明摘要】

【中文發明名稱】訊號處理級與使用其的有機發光顯示裝置

【英文發明名稱】STAGE AND ORGANIC LIGHT EMITTING DISPLAY DEVICE

USING THE SAME

【中文】

一種訊號處理級，包括輸出單元、輸入單元與穩定器。輸出單元基於第一和第二節點的電壓，向輸出端提供第一或第二電源的電壓。輸入單元基於提供給第一和第二輸入端的訊號來控制第三和第四節點的電壓。第一訊號處理器基於第二節點的電壓來控制第一節點的電壓。第二訊號處理器連接第五節點，並基於提供給第三輸入端的訊號來控制第一節點的電壓。第三訊號處理器基於第三節點的電壓和提供給第三輸入端的訊號來控制第四節點的電壓。穩定器連接在第二訊號處理器和輸入單元之間，並控制第三和第四節點的複數個電壓降寬度。

【英文】

A stage includes an output, an input, signal processors, and a stabilizer. The output supplies a voltage of a first or second power source to an output terminal based on voltages of first and second nodes. The input controls voltages of third and fourth nodes based on signals to a first and second input terminals. A first signal processor controls the voltage of the first node based on the voltage of the second node. A second signal processor is connected to a fifth node and controls the voltage of the first node

based on a signal to a third input terminal. A third signal processor controls the voltage of the fourth node based on the voltage of the third node and the signal to the third input terminal. The stabilizer is connected between the second signal processor and input to control voltage drop widths of the third and fourth nodes.

【指定代表圖】第4圖

【代表圖之符號簡單說明】

ST1、ST2：訊號處理級

SSP：起始脈衝

101：第一輸入端

102：第二輸入端

103：第三輸入端

104：輸出端

VDD：第一電源

VSS：第二電源

CLK1：第一時脈訊號

CLK2：第二時脈訊號

E1：第一發射控制線

E2：第二發射控制線

M1~M2、M5~M14：第一至第二、第五至第十四電晶體

N1~N5：第一至第五節點

C1~C3：第一至第三電容

210：輸入單元

220：輸出單元

230：第一訊號處理單元

240：第二訊號處理單元

250：第三訊號處理單元

260：第一穩定單元

【特徵化學式】

無

【發明說明書】

【中文發明名稱】訊號處理級與使用其的有機發光顯示裝置

【英文發明名稱】STAGE AND ORGANIC LIGHT EMITTING DISPLAY DEVICE

USING THE SAME

【技術領域】

【0001】 相關申請的交叉引用

【0002】 2016年6月17日提交的標題為「訊號處理級與使用其的有機發光顯示裝置」的韓國專利申請第10-2016-0075527號的全部內容被本發明所引用，並併入本發明的全文中。

【0003】 本發明所述的一個或複數個實施例係關聯於訊號處理級與使用其的有機發光顯示裝置。

【先前技術】

【0004】 已經開發了各種顯示器。實例包括液晶顯示器和有機發光顯示器。有機發光顯示器基於從有機發光二極體（OLED）發射的光產生圖像。OLED基於發射層中的電子和空穴的再結合產生光。

【0005】 一種類型的有機發光顯示器包括資料驅動器、掃描驅動器與發射驅動器。資料驅動器用於向資料線提供資料訊號。掃描驅動器用於向掃描線提供掃描訊號。發射驅動器用於向發射控制線提供發射控制訊號。像素連接到資料線、掃描線和發射控制線。

【0006】 當複數個掃描訊號被提供至複數個掃描線時，複數個像素會被選擇。當複數個像素被選擇時，此複數個像素從複數個資料線接收複數個資料訊號。基於複數個資料訊號，接收複數個訊號的複數個像素以預定的亮度發光。複數個像素的發射時間由發射驅動器提供的複數個發射控制訊號所控制。

【0007】 發射驅動器包括分別連接到發射控制線的訊號處理級。這些訊號處理級基於複數個時脈訊號產生複數個發射控制訊號，並將所產生的複數個發射控制訊號提供給複數個發射控制線。

【0008】 因此，這些訊號處理級產生複數個發射控制訊號以控制複數個發射時間。當複數個發射控制訊號不穩定時，複數個像素可能在不期望的時間點發射光分量。

【發明內容】

【0009】 根據本發明的一個或複數個實施例，提供一種訊號處理級，其包括：輸出單元，用以基於第一節點和第二節點的複數個電壓，向輸出端提供第一電源或第二電源的電壓；輸入單元，用以基於提供給第一輸入端和第二輸入端的複數個訊號來控制第三節點和第四節點的複數個電壓；第一訊號處理器，用以基於第二節點的電壓來控制第一節點的電壓；第二訊號處理器，連接第五節點，用以基於提供給第三輸入端的訊號來控制第一節點的電壓；第三訊號處理器，用以基於第三節點的電壓和提供給第三輸入端的訊號來控制第四節點的電壓；以及第一穩定器，連接在第二訊號處理器和輸入單元之間，用以控制第三節點和第四節點的複數個電壓降寬度。

【0010】第一電源可以具有閘極截止電壓，並且第二電源可以具有閘極導通電壓。第一輸入端可以接收前一級之訊號處理級的輸出訊號或起始脈衝。提供給第一輸入端的前一級之訊號處理級的輸出訊號或起始脈衝與提供給第二輸入端的時脈訊號至少重疊一次。第二輸入端可以接收第一時脈訊號，且第三輸入端可以接收第二時脈訊號。第一時脈訊號和第二時脈訊號可具有相同的周期，並且第二時脈訊號相較於第一時脈訊號可以偏移半個週期。

【0011】第一穩定器可以包括：第一電晶體，連接在第三節點和第五節點之間，並具有連接到第二電源的閘極電極；以及第二電晶體，連接在第二節點和第四節點之間，並具有連接到第二電源的閘極電極。

【0012】輸入單元可以包括：第七電晶體，連接在第一輸入端和第四節點之間，並具有連接到第二輸入端的閘極電極；第八電晶體，連接在第三節點和第二輸入端之間，並具有連接到第四節點的閘極電極；以及第九電晶體，連接在第三節點和第二電源之間，並具有連接到第二輸入端的閘極電極。

【0013】輸出單元可以包括：第十電晶體，連接在第一電源和輸出端之間，並具有連接到第一節點的閘極電極；以及第十一電晶體，連接在第二電源和輸出端之間，並具有連接到第二節點的閘極電極。

【0014】第一訊號處理器可以包括：第十二電晶體，連接在第一電源和第一節點之間，並具有連接到第二節點的閘極電極；第三電容，連接在第一電源和第一節點之間。

【0015】第二訊號處理器可以包括：第一電容，連接在第二節點和第三輸入端之間；第二電容，具有連接到第五節點的第一端；第五電晶體，連接在第二電容的第二端和第一節點之間，並具有連接到第三輸入端的閘極電極；以及

第六電晶體，連接在第二電容的第二端和第三輸入端之間，並具有連接到第五節點的閘極電極。

【0016】 第三訊號處理器可以包括：第十三電晶體與第十四電晶體，彼此串聯，且連接在第一電源和第四節點之間，其中第十三電晶體的閘極電極連接到第三節點，以及第十四電晶體的閘極電極連接到第三輸入端。

【0017】 訊號處理級更可以包括：第二穩定器，連接到第一電源、第一節點和第三輸入端，用以在要將第一電源的電壓輸出到輸出端的時段內，均勻地維持第二節點的電壓。第二穩定器可以包括：第三電晶體，連接在第一電源和第六節點之間，並具有連接到第一節點的閘極電極；第四電晶體，連接在第六節點和第三輸入端之間，並具有連接到第二節點的閘極電極；以及第一電容，連接在第二節點和第六節點之間。

【0018】 第二訊號處理器可以包括：第二電容，具有連接到第五節點的第一端；第五電晶體，連接在第二電容的第二端和第一節點之間，並具有連接到第三輸入端的閘極電極；以及第六電晶體，連接在第二電容的第二端和第三輸入端之間，並具有連接到第五節點的閘極電極。

【0019】 根據本發明的一個或複數個實施例，提供一種有機發光顯示裝置，包括：複數個像素，連接到複數個掃描線、複數個資料線和複數個發射控制線；掃描驅動器，用以向複數個掃描線提供複數個掃描訊號；資料驅動器，用以向複數個資料線提供複數個資料訊號；以及發射驅動器，其包括複數個訊號處理級以向複數個發射控制線提供複數個發射控制訊號。每一個訊號處理級包括：輸出單元，用以基於第一節點和第二節點的複數個電壓，向輸出端提供第一電源或第二電源的電壓；輸入單元，用以基於提供給第一輸入端和第二輸

入端的複數個訊號來控制第三節點和第四節點的複數個電壓；第一訊號處理器，用以基於第二節點的電壓來控制第一節點的電壓；第二訊號處理器，連接第五節點，用以基於提供給第三輸入端的訊號來控制第一節點的電壓；第三訊號處理器，用以基於第三節點的電壓和提供給第三輸入端的訊號來控制第四節點的電壓；以及第一穩定器，連接在第二訊號處理器和輸入單元之間，用以控制第三節點和第四節點的複數個電壓降寬度。

【0020】 第一電源可以具有閘極截止電壓，第二電源可以具有閘極導通電壓，以及提供給輸出端的第一電源的電壓可以為發射控制信號。第一輸入端可以接收前一級之訊號處理級的輸出訊號或起始脈衝。第j級的訊號處理級的第二輸入端可以接收第一時脈訊號，第j級的訊號處理級的第三輸入端接收第二時脈訊號，其中j是奇數或偶數；以及第(j+1)級的訊號處理級的第二輸入端可以接收第二時脈訊號，第(j+1)級的訊號處理級的第三輸入端接收第一時脈訊號。

【0021】 第一穩定器可以包括：第一電晶體，連接在第三節點和第五節點之間，並具有連接到第二電源的閘極電極；以及第二電晶體，連接在第二節點和第四節點之間，並具有連接到第二電源的閘極電極。

【0022】 有機發光顯示裝置可以更包括：第二穩定器，連接到第一電源、第一節點和第三輸入端，用以在要將第一電源的電壓輸出到輸出端的時段內，均勻地維持第二節點的電壓。第二穩定器可以包括：第三電晶體，連接在第一電源和第六節點之間，並具有連接到第一節點的閘極電極；第四電晶體，連接在第六節點和第三輸入端之間，並具有連接到第二節點的閘極電極；以及第一電容，連接在第二節點和第六節點之間。

【圖式簡單說明】

【0023】 透過參照附圖詳細描述示例性實施例，特徵對於所屬技術領域中具有通常知識者將變得顯而易見，其中：

【0024】 第1圖繪示有機發光顯示裝置的實施例；

【0025】 第2圖繪示像素的實施例；

【0026】 第3圖繪示發射驅動器的實施例；

【0027】 第4圖繪示訊號處理級的實施例；

【0028】 第5圖繪示驅動訊號處理級之方法的實施例；

【0029】 第6圖繪示訊號處理級的另一實施例；以及

【0030】 第7圖繪示訊號處理級的另一實施例。

【實施方式】

【0031】 下面將參照附圖更全面地描述示範性的實施例，然而，本發明可以以不同的形式實施，並且不應被解釋為限於本發明所闡述的實施例。提供這些的實施例，主要是為了使本發明的內容是徹底和完整的，並且使本發明所屬技術領域具有通常知識者可以據此實現的。因此，下面實施例的全部（或其部分）可以彼此拆解組合，以形成額外的實施例。

【0032】 在附圖中，為了清楚的說明，層和區域的尺寸可能被放大。應當理解的是，當層或元件被稱為在另一層或基板「上」時，其可以直接在另一層或基板上，或者還可以存在中間層。類似地，應當理解的是，當層被稱為在另一層下方時，其可以直接在下面，並且也可以存在一個或複數個中間層。類似

地，應當理解的是，當層被稱為在兩層之間時，其可以是兩層之間的唯一層，或者也可以存在一個或複數個中間層。另外，相同的元件符號表示相同的元件。

【0033】當元件被稱為「連接」或「耦合」到另一元件時，其可以直接連接或耦合到另一元件，或者被間接連接或耦合到另一元件，其中插入一個或複數個中間元件其間。此外，當元件（element）被稱為「包含」部件（component）時，這表示元件可以進一步包括另一部件而不是排除另一部件，除非本發明揭露其為不同的。

【0034】第1圖繪示有機發光顯示裝置的實施例，且有機發光顯示裝置包括掃描驅動器10、資料驅動器20、發射驅動器30、像素單元40以及時序控制器60。基於從外部提供的複數個同步訊號，時序控制器60產生資料驅動控制訊號DCS、掃描驅動控制訊號SCS和發射驅動控制訊號ECS。由時序控制器60產生的資料驅動控制訊號DCS被提供給資料驅動器20。由時序控制器60產生的掃描驅動控制訊號SCS被提供給掃描驅動器10。由時序控制器60產生的發射驅動控制訊號ECS被提供給發射驅動器30。

【0035】掃描驅動控制訊號SCS包括起始脈衝和時脈訊號。起始脈衝控制掃描訊號的第一時序。時脈訊號用以使起始脈衝移位。

【0036】發射驅動控制訊號ECS包括起始脈衝和時脈訊號。起始脈衝控制發射控制訊號的第一時序。時脈訊號用以使起始脈衝移位。

【0037】資料驅動控制訊號DCS包括來源起始脈衝和時脈訊號。來源起始脈衝控制資料的取樣起始時間點。時脈訊號控制取樣操作。

【0038】掃描驅動器10從時序控制器60接收掃描驅動控制訊號SCS。接收掃描驅動控制訊號SCS的掃描驅動器10將複數個掃描訊號提供給複數個掃描線

S1至Sn。例如，掃描驅動器10可以將複數個掃描訊號依序提供給複數個掃描線S1至Sn。當複數個掃描訊號被依序提供給複數個掃描線S1至Sn時，以水平線為單元的複數個像素會被選擇。

【0039】 發射驅動器30從時序控制器60接收複數個發射驅動控制訊號ECS。接收複數個發射驅動控制訊號ECS的發射驅動器30將複數個發射控制訊號提供給複數個發射控制線E1至En。例如，發射驅動器30可以依序地將複數個發射控制訊號提供給複數個發射控制線E1至En。發射控制訊號用以控制像素50的發射時間。例如，接收發射控制訊號的特定像素50在提供發射控制訊號的周期中被設置為非發射狀態，並且可以被設置在另一個時期處於發射狀態。

【0040】 發射控制訊號可以具有閘極截止電壓（例如，高電壓）以關閉像素50中的電晶體。掃描訊號可以具有閘極導通電壓（例如，低電壓）以導通像素50中的電晶體。

【0041】 資料驅動器20從時序控制器60接收複數個資料驅動控制訊號DCS。接收複數個資料驅動控制訊號DCS的資料驅動器20將複數個資料訊號提供給複數個資料線D1至Dm。提供給複數個資料線D1至Dm的複數個資料訊號被提供給由複數個掃描訊號選擇的複數個像素50。為此，資料驅動器20可以與複數個掃描訊號同步地將複數個資料訊號提供給複數個資料線D1至Dm。

【0042】 像素單元40包括連接到複數個掃描線S1至Sn、複數個資料線D1至Dm與發射控制線E1至En的複數個像素50。像素單元40從外部電源接收第一驅動電源ELVDD和第二驅動電源ELVSS。

【0043】 像素50中的每一個包括驅動電晶體和有機發光二極體(OLED)。驅動電晶體基於資料訊號，經由OLED來控制從第一驅動電源ELVDD流向第二驅動電源ELVSS的電流量。

【0044】 在第1圖中，描繪出了n條掃描線S1至Sn和n條發射控制線E1至En。在另一個實施例中，可以在像素單元40中，另外形成至少一虛擬掃描線和至少一虛擬發射控制線，以對應於像素50的電路結構。

【0045】 第2圖繪示像素的實施例，其例如可以代表第1圖中的像素50。為了方便說明，像素係連接到第n掃描線Sn和第m數據線Dm。

【0046】 參照第2圖，像素50包括OLED、第一電晶體T1(驅動電晶體)、第二電晶體T2、第三電晶體T3和儲存電容Cst。OLED的陽極電極連接到第三電晶體T3的第二電極，以及OLED的陰極電極連接到第二驅動電源ELVSS。基於從第一電晶體T1提供的電流量，OLED以預定亮度發光。

【0047】 第一電晶體T1的第一電極連接到第一驅動電源ELVDD，第一電晶體T1的第二電極的連接到第三電晶體T3的第一電極。第一電晶體T1的閘極電極連接到第十節點N10。第一電晶體T1基於第十節點N10的電壓，經由第三電晶體T3和OLED控制從第一驅動電源ELVDD提供給第二驅動電源ELVSS的電流量。

【0048】 第二電晶體T2具有連接到資料線Dm的第一電極和連接到第十節點N10的第二電極。第二電晶體T2的閘極電極連接到掃描線Sn。當掃描訊號被提供給掃描線Sn時，第二電晶體T2導通，並將來自資料線Dm的資料訊號提供給第十節點N10。

【0049】 第三電晶體T3的第一電極連接到第一電晶體T1之第二電極，第三電晶體T3的第二電極連接到OLED的陽極，以及電晶體T3的閘極電極連接到發射控制線En。當發射控制訊號被提供給發射控制線En時，第三電晶體T3截止；以及當不提供發射控制訊號時，第三電晶體T3導通。

【0050】 當第三電晶體T3截止時，第一電晶體T1和OLED彼此電隔離，使得像素50被設置於非發光狀態。當第三電晶體T3導通時，第一電晶體T1和OLED電連接，使得像素50被設置於發光狀態。

【0051】 儲存電容Cst連接在第一驅動電源ELVDD和第十節點N10之間。儲存電容Cst對第十節點N10的電壓進行充電。

【0052】 在另一個實施例中，像素50可以具有不同數量的電晶體及/或電容的不同配置，並且其在基於發射控制訊號的發射週期中被控制。

【0053】 第3圖繪示出第1圖的發射驅動器30的實施例。參照第3圖，發射驅動器30包括複數個訊號處理級ST1至ST4。每個訊號處理級ST1至ST4連接到發射控制線E1至E4中的一個，並且基於時脈訊號CLK1和CLK2而被驅動。訊號處理級ST1至ST4例如可以由相同的電路來實現。

【0054】 訊號處理級ST1至ST4中的每一者包括第一輸入端101、第二輸入端102、第三輸入端103和輸出端104。第一輸入端101接收輸出訊號（即，發射控制訊號）或起始脈衝SSP。例如，第一訊號處理級ST1的第一輸入端101接收起始脈衝SSP，並且剩餘的訊號處理級ST2至ST4的第一輸入端101可以接收前一級的訊號處理級的輸出訊號。

【0055】 第j級（j是奇數或偶數）的訊號處理級STj的第二輸入端102接收第一時脈訊號CLK1，第j級的訊號處理級STj的第三輸入端103接收第二時脈訊號

CLK2。第(j+1)級的訊號處理級ST_{j+1}的第二輸入端102接收第二時脈訊號CLK2，並且第(j+1)級的訊號處理級ST_{j+1}的第三輸入端103接收第一時脈訊號CLK1。

【0056】 第一時脈訊號CLK1和第二時脈訊號CLK2具有相同的周期並且不具有重疊的相位。舉例來說，第二時脈訊號CLK2相較於第一時脈訊號CLK1可以例如移位半個週期。

【0057】 此外，訊號處理級ST1至ST4接收第一電源VDD和第二電源VSS。第一電源VDD可以被設置為閘極截止電壓。第二電源VSS可以被設置為閘極導通電壓。提供給輸出端104的第一電源VDD可以作為發射控制訊號。

【0058】 第4圖繪示第3圖的訊號處理級的實施例。於第4圖中，為了方便起見，繪示第一訊號處理級ST1和第二訊號處理級ST2。

【0059】 參照第4圖，第一訊號處理級ST1包括輸入單元210、輸出單元220、第一訊號處理單元230、第二訊號處理單元240、第三訊號處理單元250和第一穩定單元260。基於第一節點N1和第二節點N2的電壓，輸出單元220提供第一電源VDD或第二電源VSS的電壓至輸出端104。為此，輸出單元220包括第十電晶體M10和第十一電晶體M11。

【0060】 第十電晶體M10連接在第一電源VDD和輸出端104之間。第十電晶體M10的閘極電極連接到第一節點N1。基於第一節點N1的電壓，第十電晶體M10導通或截止。當第十電晶體M10導通時，提供給輸出端104的第一電源VDD的電壓可以作為第一發射控制線E1的發射控制訊號。

【0061】 第十一電晶體M11連接在輸出端104和第二電源VSS之間。第十一電晶體M11的閘極電極連接到第二節點N2。基於第二節點N2的電壓，第十一電晶體M11導通或截止。

【0062】 輸入單元210基於提供給第一輸入端101和第二輸入端102的訊號來控制第三節點N3和第四節點N4的電壓。輸入單元210包括第七至第九電晶體M7至M9。

【0063】 第七電晶體M7連接在第一輸入端101和第四節點N4之間。第七電晶體M7的閘極電極連接到第二輸入端102。第七電晶體M7在第一時脈訊號CLK1被提供給第二輸入端102時導通，並電性連接第一輸入端101和第四節點N4。

【0064】 第八電晶體M8連接在第三節點N3和第二輸入端102之間。第八電晶體M8的閘極電極連接到第四節點N4。基於第四節點N4的電壓，第八電晶體M8導通或截止。

【0065】 第九電晶體M9連接在第三節點N3和第二電源VSS之間。第九電晶體M9的閘極電極連接到第二輸入端102。當第一時脈訊號CLK1被提供給第二輸入端102時，第九電晶體M9導通，並將第二電源VSS的電壓提供給第三節點N3。

【0066】 第一訊號處理單元230基於第二節點N2的電壓來控制第一節點N1的電壓。為此，第一訊號處理單元230包括第十二電晶體M12和第三電容C3。

【0067】 第十二電晶體M12連接在第一電源VDD和第一節點N1之間。第十二電晶體M12的閘極電極連接到第二節點N2。基於第二節點N2的電壓，第十二電晶體M12導通或截止。

【0068】 第三電容C3連接在第一電源VDD和第一節點N1之間。第三電容C3對施加到第一節點N1的電壓進行充電。此外，第三電容C3穩定地維持第一節點N1的電壓。

【0069】 第二訊號處理單元240連接到第五節點N5，並且基於提供給第三輸入端103的訊號來控制第一節點N1的電壓。為此，第二訊號處理單元240包括第五電晶體M5、第六電晶體M6、第一電容C1和第二電容C2。

【0070】 第一電容C1連接在第二節點N2和第三輸入端103之間。第一電容C1對施加到第二節點N2的電壓進行充電。此外，第一電容C1基於提供給第三輸入端103的第二時脈訊號CLK2來控制第二節點N2的電壓。

【0071】 第二電容C2的第一端連接到第五節點N5，以及第二電容C2的第二端連接到第五電晶體M5。

【0072】 第五電晶體M5連接在第二電容C2的第二端和第一節點N1之間。第五電晶體M5的閘極電極連接到第三輸入端103。當第二時脈訊號CLK2被提供給第三輸入端103時，第五電晶體M5導通，並電連接第二電容C2的第二端與第一節點N1。

【0073】 第六電晶體M6連接在第二電容C2的第二端和第三輸入端103之間。第六電晶體M6的閘極電極連接到第五節點N5。基於第五節點N5的電壓，第六電晶體M6導通或截止。

【0074】 第三訊號處理單元250基於第三節點N3的電壓和提供給第三輸入端103的訊號來控制第四節點N4的電壓。為此，第三訊號處理單元250包括第十三電晶體M13和第十四電晶體M14。

【0075】第十三電晶體M13和第十四電晶體M14彼此串聯，且連接在第一電源VDD和第四節點N4之間。第十三電晶體M13的閘極電極連接到第三節點N3。基於第三節點N3的電壓，第十三電晶體M13導通或截止。另外，第十四電晶體M14的閘極電極連接到第三輸入端103。當第二時脈訊號CLK2被提供給第三輸入端103時，第十四電晶體M14導通。

【0076】第一穩定單元260連接在第二訊號處理單元240和輸入單元210之間。第一穩定單元260限制第三節點N3和第四節點N4的電壓降寬度。為此，第一穩定單元260包括第一電晶體M1和第二電晶體M2。

【0077】第一電晶體M1連接在第三節點N3和第五節點N5之間。第一電晶體M1的閘極電極連接到第二電源VSS。第一電晶體M1被設置為導通狀態。

【0078】第二電晶體M2連接在第二節點N2和第四節點N4之間。第二電晶體M2的閘極電極連接到第二電源VSS。第二電晶體M2被設置為導通狀態。

【0079】第二訊號處理級ST2可以具有與第一訊號處理級ST1相同的配置，但不包括提供給第一至第三輸入端101~103的複數個訊號。

【0080】第5圖繪示用於驅動第4圖的訊號處理級之方法的波形圖的實施例。於第5圖中，為了方便起見，僅使用第一訊號處理級ST1來說明其操作。

【0081】參照第5圖，第一時脈訊號CLK1和第二時脈訊號CLK2具有2個水平期間2H的周期，並且在不同的水平期間中被提供。第二時脈訊號CLK2從第一時脈訊號CLK1偏移例如半個週期（即，1個水平期間1H）。

【0082】當提供起始脈衝SSP時，第一輸入端101被設置為具有第一電源VDD的電壓。當不提供起始脈衝SSP時，第一輸入端101可被設置為具有第二電源VSS的電壓。

【0083】 當提供時脈訊號CLK1和CLK2時，第二輸入端102和第三輸入端103被設置為具有第二電源VSS的電壓。當不提供時脈訊號CLK1和CLK2時，第二輸入端102和第三輸入端103可被設置為具有第一電源VDD的電壓。

【0084】 此外，提供給第一輸入端101的起始脈衝SSP與提供給第二輸入端102的第一時脈訊號CLK1至少重疊一次。起始脈衝SSP可以在比第一時脈訊號CLK1大的寬度的周期內提供，例如在四個水平期間4H中。提供給第二訊號處理級ST2的第一輸入端101的第一發射控制訊號與提供給第二訊號處理級ST2的第二輸入端102的第二時脈訊號CLK2至少重疊一次。

【0085】 在描述操作過程中，首先，第一時脈訊號CLK1在第一時間點t1被提供給第二輸入端102。當第一時脈訊號CLK1被提供給第二輸入端102時，第七電晶體M7和第九電晶體M9導通。

【0086】 當第七電晶體M7導通時，第一輸入端101和第四節點N4電連接。由於第二電晶體M2保持導通狀態，所以第一輸入端101經由第四節點N4與第二節點N2電連接。此時，起始脈衝SSP在第一時間點t1不提供給第一輸入端101，從而向第四節點N4和第二節點N2提供低電壓（例如，VSS）。

【0087】 當低電壓被提供給第二節點N2和第四節點N4時，第八電晶體M8、第十一電晶體M11和第十二電晶體M12導通。當第十二電晶體M12導通時，第一電源VDD的電壓被提供給第一節點N1，使得第十電晶體M10截止。此時，與第十電晶體M10的截止對應的電壓被充電在第三電容C3中。

【0088】 當第十一電晶體M11導通時，第二電源VSS的電壓被提供給輸出端104。因此，在第一時間點t1，發射控制訊號不被提供給第一發射控制線E1。

【0089】 當第八電晶體M8導通時，第一時脈訊號CLK1被提供給第三節點N3。由於第一電晶體M1保持導通狀態，所以第一時脈訊號CLK1經由第三節點N3被提供給第五節點N5。

【0090】當第九電晶體M9導通時，第二電源VSS的電壓被提供給第三節點N3和第五節點N5。第一時脈訊號CLK1被設置為具有第二電源VSS的電壓，使得第三節點N3和第五節點N5被穩定地設置為具有第二電源VSS的電壓。

【0091】當第三節點N3和第五節點N5被設置為具有第二電源VSS的電壓時，第十三電晶體M13和第六電晶體M6導通。當第六電晶體M6導通時，來自第三輸入端103的高電壓（例如VDD）被提供給第二電容C2的第二端。此時，由於第五電晶體M5被設置為截止狀態，所以第一節點N1保持第一電源VDD的電壓，而不管第五節點N5的電壓和第二電容C2的第二端的電壓為何。

【0092】當第十三電晶體M13導通時，第一電源VDD的電壓被提供給第十四電晶體M14。此時，第十四電晶體M14被設置為截止狀態，使得第四節點N4仍保持低電壓。

【0093】在第二時間點t2，停止向第二輸入端102提供第一時脈訊號CLK1。當第一時脈訊號CLK1的供給停止時，第七電晶體M7和第九電晶體M9截止。此時，第二節點N2和第一節點N1透過第一電容C1和第三電容C3保持前一周期中的電壓。

【0094】當第二節點N2保持低電壓時，第八電晶體M8、第十一電晶體M11和第十二電晶體M12導通。當第八電晶體M8導通時，來自第二輸入端102的高電壓被提供給第三節點N3和第五節點N5。然後，第十三電晶體M13和第六電晶體M6設置為截止狀態。

【0095】當第十二電晶體M12導通時，第一電源VDD的電壓被提供給第一節點N1，使得第十電晶體M10保持截止狀態。當第十一電晶體M11導通時，輸出端104接收第二電源VSS的電壓。

【0096】在第三時間點t3，第二時脈訊號CLK2被提供給第三輸入端103。當第二時脈訊號CLK2被提供給第三輸入端103時，第十四電晶體M14和第五電晶

體M5導通。當第五電晶體M5導通時，第二電容C2的第二端和第一節點N1電連接。此時，第一節點N1維持第一電源VDD的電壓。

【0097】當第十四電晶體M14導通時，第十三電晶體M13的第二電極和第二節點N2電連接。此時，由於第十三電晶體M13被設置為截止狀態，所以不向第四節點N4和第二節點N2提供第一電源VDD的電壓。

【0098】此外，當第二時脈訊號CLK2被提供給第三輸入端103時，透過第一電容C1的耦合將第二節點N2的電壓降低到低於第二電源VSS的電壓。然後，施加到第十一電晶體M11的第十二電晶體M12和閘極電極的電壓被降低到低於第二電源VSS的電壓，從而可以提高電晶體的驅動特性。

【0099】透過第二電晶體M2，第四節點N4維持第二電源VSS的電壓，而無關於第二節點N2的電壓下降。例如，由於第二電源VSS的電壓施加到第二電晶體M2的閘極電極，所以第四節點N4維持第二電源VSS的電壓，而與第二節點N2的電壓下降無關。在這種情況下，第七電晶體M7的第一電極和第二電極之間的電壓差（例如，源極電極和汲極電極之間）被減小或最小化。因此，可以防止第七電晶體M7的特性改變。

【0100】在第四時間點t4，將起始脈衝SSP提供給第一輸入端101，並且第一時脈訊號CLK1被提供給第二輸入端102。當第一時脈訊號CLK1被提供給第二輸入端102時，第七電晶體M7和第九電晶體M9導通。當第七電晶體M7導通時，第一輸入端101與第四節點N4和第二節點N2電連接。然後，透過提供給第一輸入端101的起始脈衝SSP將第四節點N4和第二節點N2設定為具有高電壓。當第四節點N4和第二節點N2被設置為具有高電壓時，第八電晶體M8、第十一電晶體M11和第十二電晶體M12截止。

【0101】當第九電晶體M9導通時，第二電源VSS的電壓被提供給第三節點N3和第五節點N5。當第二電源VSS的電壓被提供給第三節點N3和第五節點N5

時，第十三電晶體M13和第六電晶體M6導通。此時，雖然第十三電晶體M13導通，但由於第十四電晶體M14被設置為截止狀態，所以第四節點N4的電壓未有變化。

【0102】 當第六電晶體M6導通時，第二電容C2的第二端和第三輸入端103電連接。此時，由於第五電晶體M5被設置為截止狀態，所以第一節點N1保持高電壓。

【0103】 在第五時間點t5，第二時脈訊號CLK2被提供給第三輸入端103。當第二時脈訊號CLK2被提供給第三輸入端103時，第十四電晶體M14和第五電晶體M5導通。由於第三節點N3和第五節點N5被設置為在第五時間點t5具有第二電源VSS的電壓，所以第十三電晶體M13和第六電晶體M6保持導通狀態。

【0104】 當第五電晶體M5和第六電晶體M6導通時，第二時脈訊號CLK2被提供給第一節點N1。當第二時脈訊號CLK2被提供給第一節點N1時，第十電晶體M10導通。當第十電晶體M10導通時，第一電源VDD的電壓被提供給輸出端104。提供給輸出端104的第一電源VDD的電壓被提供給第一發射控制線E1，以作為發射控制訊號。

【0105】 當第十三電晶體M13和第十四電晶體M14導通時，第一電源VDD的電壓被提供給第四節點N4和第二節點N2。然後，第八電晶體M8和第十一電晶體M11穩定地保持截止狀態。

【0106】 當第二時脈訊號CLK2被提供給第二電容C2的第二端時，藉由第二電容C2的耦合將第五節點N5的電壓降低到低於第二電源VSS的電壓。然後，施加到第六電晶體M6的閘極電極的電壓降低到低於第二電源VSS的電壓，結果可以提高第六電晶體M6的驅動特性。

【0107】 此外，透過第一電晶體M1，第三節點N3的電壓維持在第二電源VSS的電壓，而與第五節點N5的電壓無關。例如，由於第二電源VSS的電壓施加

到第一電晶體M1的閘極電極，故與第五節點N5的電壓降無關，且第三節點N3維持在第二電源VSS的電壓。在這種情況下，第八電晶體M8的源極電極和汲極電極之間的電壓差減小或最小化，因此可以防止第八電晶體M8的特性變化。

【0108】 在第六時間點t6，第一時脈訊號CLK1被提供給第二輸入端102。當第一時脈訊號CLK1被提供給第二輸入端102時，第七電晶體M7和第九電晶體M9導通。當第七電晶體M7導通時，第四節點N4和第二節點N2電連接到第一輸入端101，使得來自第一輸入端101的低電壓被提供給第四節點N4與第二節點N2。當第四節點N4和第二節點N2被設置為具有低電壓時，第八電晶體M8、第十一電晶體M11和第十二電晶體M12導通。

【0109】 當第八電晶體M8導通時，第一時脈訊號CLK1被提供給第三節點N3和第五節點N5。當第十二電晶體M12導通時，第一電源VDD的電壓被提供給第一節點N1，使得第十電晶體M10截止。當第十一電晶體M11導通時，第二電源VSS的電壓被提供給輸出端104。提供給輸出端104的第二電源VSS的電壓被提供給第一發射控制線E1。結果，停止向第一發射控制線E1供應發射控制訊號。

【0110】 接收來自第一訊號處理級ST1的輸出端104的發射控制訊號的第二訊號處理級ST2在重複上述處理的同時，將發射控制訊號提供給第二發射控制線E2。因此，本發明實施例的複數個訊號處理級ST可以在重複上述處理的同時，依序地將發射控制訊號提供給發射控制線E1至En。

【0111】 第6圖繪示出第3圖的訊號處理級的另一實施例。參照第6圖，第一級ST1'包括輸入單元210'、輸出單元220、第一訊號處理單元230、第二訊號處理單元240、第三訊號處理單元250和第一穩定單元260。

【0112】 輸入單元210'基於提供給第一輸入端101和第二輸入端102的訊號來控制第三節點N3和第四節點N4的電壓。為此，輸入單元210'包括第七至第九電晶體M7~M9。

【0113】 第七電晶體M7連接在第一輸入端101和第四節點N4之間。第七電晶體M7的閘極電極連接到第二輸入端102。第七電晶體M7在第一時脈訊號CLK1被提供給第二輸入端102時導通，並電性連接第一輸入端101和第四節點N4。

【0114】 第八電晶體M8_1和M8_2彼此串聯，並連接在第三節點N3和第二輸入端102之間。第八電晶體M8_1和M8_2的閘極電極連接到第四節點N4。基於第四節點N4的電壓，第八電晶體M8_1和M8_2導通或截止。

【0115】 第九電晶體M9連接在第三節點N3和第二電源VSS之間。第九電晶體M9的閘極電極連接到第二輸入端102。當第一時脈訊號CLK1被提供給第二輸入端102時，第九電晶體M9導通，並將第二電源VSS的電壓提供給第三節點N3。

【0116】 根據另一實施例，第一訊號處理級ST1'的配置與第4圖中相同，除了用以減少或最小化漏電流而形成的第八電晶體M8_1和M8_2之外。除了提供給輸入端101、102和103的訊號之外，第二訊號處理級ST2'的配置可以與第一訊號處理級ST1'相同。

【0117】 第7圖繪示第3圖的訊號處理級的另一實施例。參照第7圖，第一訊號處理級ST1''包括輸入單元210、輸出單元220、第一訊號處理單元230、第二訊號處理單元240'、第三訊號處理單元250、第一穩定單元260和第二穩定單元270。

【0118】 第二穩定單元270連接到第一電源VDD、第一節點N1和第三輸入端子103。第二穩定單元270在發射控制訊號被提供給輸出端104的時段內均勻地維持第二節點N2的電壓。第二穩定單元270包括第三電晶體M3、第四電晶體M4和第一電容C1'。

【0119】 第三電晶體M3連接在第一電源VDD和第六節點N6之間，並且具有連接到第一節點N1的閘極電極。第三電晶體M3基於第一節點N1的電壓而導通或截止。

【0120】 第四電晶體M4連接在第六節點N6和第三輸入端103之間，並且具有連接到第二節點N2的閘極電極。第四電晶體M4基於第二節點N2的電壓而導通或截止。

【0121】 第一電容C1'連接在第六節點N6和第二節點N2之間。

【0122】 第二訊號處理單元240'連接到第五節點N5，並且基於提供給第三輸入端103的訊號來控制第一節點N1的電壓。第二訊號處理單元240'包括第五電晶體M5、第六電晶體M6和第二電容C2。

【0123】 第二電容C2具有連接到第五節點N5的第一端和連接到第五電晶體M5的第二端。

【0124】 第五電晶體M5連接在第二電容C2的第二端和第一節點N1之間。第五電晶體M5的閘極電極連接到第三輸入端103。當第二時脈訊號CLK2被提供給第三輸入端103，第五電晶體M5導通，並電性連接第二電容C2的第二端與第一節點N1。

【0125】 第六電晶體M6連接在第二電容C2的第二端和第三輸入端103之間。第六電晶體M6的閘極電極連接到第五節點N5。第六電晶體M6基於第五節點N5的電壓而導通或截止。

【0126】 除了第一電容C1之外，第二訊號處理單元240'可以具有與第4圖相同的配置。

【0127】 本發明實施例的訊號處理級可以透過例如第5圖的驅動波形來驅動。

【0128】 第四電晶體M4基於第二節點N2的電壓而導通。例如，第四電晶體M4在將第二節點N2設定為低電壓的期間內保持導通狀態。在第5圖的第四時間點t4之前與第六時間點t6之後，第四電晶體M4可以處於導通狀態。

【0129】 當第四電晶體M4處於導通狀態時，並且當提供第二時脈訊號CLK2時，第二節點N2的電壓透過第一電容C1'的耦合（在第三時間點t3）被降低到低於第二電源VSS的電壓。

【0130】 另一方面，第三電晶體M3基於第一節點N1的電壓而導通。例如，第三電晶體M3在第一節點N1被設置為具有低電壓的時段中保持導通狀態。在第5圖的第五時間點t5與第六時間點t6時，第三電晶體M3保持導通狀態。

【0131】 當第三電晶體M3導通時，第一電源VDD的電壓被提供給第六節點N6。例如，在將發光控制訊號提供給發光控制線E1的期間，第六節點N6保持第一電源VDD的電壓。當第六節點N6保持第一電源VDD的電壓時，第二節點N2可以穩定地保持高電壓。

【0132】 於第4圖的訊號處理級中，第一電容C1接收提供給第三輸入端103的第二時脈訊號CLK2，使得第二節點N2的電壓透過第二時脈訊號CLK2改變。在第五時間點t5和第六時間點t6之間的時段中，第二節點N2的電壓被第二時脈訊號CLK2改變。結果，操作可靠性可能劣化。

【0133】 在第6圖的訊號處理級中，在第5圖的第五時間點t5和第六時間點t6處，第一電容C1'的第一端的電壓被保持為第一電源VDD的電壓。因此，可以穩定地維持第二節點N2的電壓。

【0134】 本發明描述的方法、過程及/或操作可以由計算機、處理器、控制器或其他訊號處理設備執行的代碼或指令執行。計算機、處理器、控制器或其他訊號處理裝置可以是本發明所描述者或除了在此描述的元件之外的其它者。因為本發明已詳細描述形成方法（或計算機、處理器、控制器或其他訊號處理

設備的操作)的基礎算法,所以用於實現方法的實施例的操作代碼或指令,亦可以將計算機、處理器、控制器或其它訊號處理設備的專用處理器應用於執行本發明的方法。

【0135】 此處描述的驅動器、控制器和其他處理特徵可以以例如可以包括硬件、軟件或兩者的邏輯來實現。當至少部分地在硬件中實現時,驅動器、控制器和其它處理特徵可以是例如各種集成電路中的任何一種,包括但不限於專用集成電路、現場可編程閘陣列、邏輯閘、片上系統、微處理器或其他類型的處理或控制電路的組合。

【0136】 當至少部分地以軟件實現時,驅動器、控制器和其他處理特徵可以包括例如儲存器或用於儲存例如由計算機、處理器、微處理器、控制器或其它訊號處理設備之其他儲存設備。計算機、處理器、微處理器、控制器或其它訊號處理設備可以是本發明所描述者或除了在此描述的元件之外的其它者。因為已詳細描述形成方法(或計算機、微處理器、控制器或其它訊號處理設備的操作)的基礎算法,所以用於實現方法的實施例的操作代碼或指令可以使計算機、處理器、控制器或其它訊號處理設備轉換成用於執行本發明描述的方法的專用處理器。

【0137】 本發明已經揭露示例性實施例,儘管採用了特定術語,但是它們被使用,並且僅在通用和描述性意義上被解釋,而不是為了限制的目的。在一些情況下,根據本發明揭露的內容,所屬技術領域中具有通常知識者可能還會據此結合特定實施例描述的特徵及/或元件。除非另有具體說明,實例中的特徵及/或元件的組合或簡易置換,皆可屬於本發明的一部分。因此,所屬技術領域中具有通常知識者將理解,在不脫離如所附申請專利範圍中闡述的本發明的精神和範疇的情況下,可以進行形式和細節上的各種改變。

【符號說明】

- 【0138】 10：掃描驅動器
- 20：資料驅動器
- 30：發射驅動器
- 40：像素單元
- 50：像素
- 60：時序控制器
- DCS：資料驅動控制訊號
- SCS：掃描驅動控制訊號
- ECS：發射驅動控制訊號
- S1～Sn：掃描線
- D1～Dm：資料線
- E1～En：發射控制線
- ELVDD：第一驅動電源
- ELVSS：第二驅動電源
- T1：第一電晶體
- T2：第二電晶體
- T3：第三電晶體
- Cst：儲存電容
- OLED：有機發光二極體
- N10：第十節點
- CLK1：第一時脈訊號

CLK2：第二時脈訊號

ST1~ST4、ST1'、ST2'、ST1''、ST2''：訊號處理級

SSP：起始脈衝

VDD：第一電源

VSS：第二電源

101：第一輸入端

102：第二輸入端

103：第三輸入端

104：輸出端

210、210'：輸入單元

220：輸出單元

230：第一訊號處理單元

240、240'：第二訊號處理單元

250：第三訊號處理單元

260：第一穩定單元

M1~M14：第一至第十四電晶體

N2~N4：第二至第四節點

C1~C3：第一至第三電容

H：水平期間

t1~t6：第一至第六時間點

M8_1、M8_2：第八電晶體

C1'：第一電容

【發明申請專利範圍】

【請求項1】 一種訊號處理級，包括：

一輸出單元，用以基於一第一節點和一第二節點的複數個電壓，向一輸出端提供一第一電源或一第二電源的電壓；

一輸入單元，用以基於提供給一第一輸入端和一第二輸入端的複數個訊號來控制一第三節點和一第四節點的複數個電壓；

一第一訊號處理器，用以基於該第二節點的電壓來控制該第一節點的電壓；

一第二訊號處理器，連接一第五節點，用以基於提供給一第三輸入端的一訊號來控制該第一節點的電壓；

一第三訊號處理器，用以基於該第三節點的電壓和提供給該第三輸入端的訊號來控制該第四節點的電壓；以及

一第一穩定器，連接在該第二訊號處理器和該輸入單元之間，用以控制該第三節點和該第四節點的複數個電壓位準不低於該第二電源。

【請求項2】 如請求項1所述的訊號處理級，其中該第一電源具有一閘極截止電壓，並且該第二電源具有一閘極導通電壓。

【請求項3】 如請求項1所述的訊號處理級，其中該第一輸入端用以接收前一級之一訊號處理級的一輸出訊號或一起始脈衝。

【請求項4】 如請求項3所述的訊號處理級，其中提供給該第一輸入端的前一級之該訊號處理級的該輸出訊號或該起始脈衝與提供給該第二輸入端的一時脈訊號至少重疊一次。

【請求項5】 如請求項 1 所述的訊號處理級，其中該第二輸入端接收一第一時脈訊號，且該第三輸入端接收一第二時脈訊號。

【請求項6】 如請求項 5 所述的訊號處理級，其中該第一時脈訊號和該第二時脈訊號具有相同的一周期，並且該第二時脈訊號相較於該第一時脈訊號係偏移半個週期。

【請求項7】 如請求項 1 所述的訊號處理級，其中該第一穩定器包括：
一第一電晶體，連接在該第三節點和該第五節點之間，並具有連接到該第二電源的一閘極電極；以及
一第二電晶體，連接在該第二節點和該第四節點之間，並具有連接到該第二電源的一閘極電極。

【請求項8】 如請求項 1 所述的訊號處理級，其中該輸入單元包括：
一第七電晶體，連接在該第一輸入端和該第四節點之間，並具有連接到該第二輸入端的一閘極電極；
一第八電晶體，連接在該第三節點和該第二輸入端之間，並具有連接到該第四節點的一閘極電極；以及
一第九電晶體，連接在該第三節點和該第二電源之間，並具有連接到該第二輸入端的一閘極電極。

【請求項9】 如請求項 1 所述的訊號處理級，其中該輸出單元包括：
一第十電晶體，連接在該第一電源和該輸出端之間，並具有連接到該第一節點的一閘極電極；以及
一第十一電晶體，連接在該第二電源和該輸出端之間，並具有連接到該第二節點的一閘極電極。

【請求項10】 如請求項 1 所述的訊號處理級，其中該第一訊號處理器包括：

一第十二電晶體，連接在該第一電源和該第一節點之間，並具有連接到該第二節點的一閘極電極；以及

一第三電容，連接在該第一電源和該第一節點之間。

【請求項11】 如請求項 1 所述的訊號處理級，其中該第二訊號處理器包括：

一第一電容，連接在該第二節點和該第三輸入端之間；

一第二電容，具有連接到該第五節點的一第一端；

一第五電晶體，連接在該第二電容的一第二端和該第一節點之間，並具有連接到該第三輸入端的一閘極電極；以及

一第六電晶體，連接在該第二電容的該第二端和該第三輸入端之間，並具有連接到該第五節點的一閘極電極。

【請求項12】 如請求項 1 所述的訊號處理級，其中該第三訊號處理器包括：

一第十三電晶體與一第十四電晶體，彼此串聯，且連接在該第一電源和該第四節點之間，其中該第十三電晶體的一閘極電極連接到該第三節點，以及該第十四電晶體的一閘極電極該第三輸入端。

【請求項13】 如請求項 1 所述的訊號處理級，更包括：

一第二穩定器，連接到該第一電源、該第一節點和該第三輸入端，用以在要將該第一電源的電壓輸出到該輸出端的一時段內，

均勻地維持該第二節點的電壓。

【請求項14】 如請求項 13 所述的訊號處理級，其中該第二穩定器包括：

一第三電晶體，連接在該第一電源和一第六節點之間，並具有連接到該第一節點的一閘極電極；

一第四電晶體，連接在該第六節點和該第三輸入端之間，並具有連接到該第二節點的一閘極電極；以及

一第一電容，連接在該第二節點和該第六節點之間。

【請求項15】 如請求項 14 所述的訊號處理級，其中第二訊號處理器包括：

一第二電容，具有連接到該第五節點的一第一端；

一第五電晶體，連接在該第二電容的一第二端和該第一節點之間，並具有連接到該第三輸入端的一閘極電極；以及

一第六電晶體，連接在該第二電容的該第二端和該第三輸入端之間，並具有連接到該第五節點的一閘極電極。

【請求項16】 一種有機發光顯示裝置，包括：

複數個像素，連接到複數個掃描線、複數個資料線和複數個發射控制線；

一掃描驅動器，用以向該複數個掃描線提供複數個掃描訊號；

一資料驅動器，用以向該複數個資料線提供複數個資料訊號；以及

一發射驅動器，其包括複數個訊號處理級以向該複數個發射控制

線提供複數個發射控制訊號，其中每個該訊號處理級包括：

一輸出單元，用以基於一第一節點和一第二節點的複數個電壓，向一輸出端提供一第一電源或一第二電源的電壓；

一輸入單元，用以基於提供給一第一輸入端和一第二輸入端的複數個訊號來控制一第三節點和一第四節點的複數個電壓；

一第一訊號處理器，用以基於該第二節點的電壓來控制該第一節點的電壓；

一第二訊號處理器，連接一第五節點，用以基於提供給一第三輸入端的訊號來控制該第一節點的電壓；

一第三訊號處理器，用以基於該第三節點的電壓和提供給該第三輸入端的訊號來控制該第四節點的電壓；以及

一第一穩定器，連接在該第二訊號處理器和該輸入單元之間，用以控制該第三節點和該第四節點的複數個電壓位準不低於該第二電源。

【請求項17】 如請求項 16 所述的有機發光顯示裝置，其中該第一電源具有一閘極截止電壓，該第二電源具有一閘極導通電壓，以及提供給該輸出端的該第一電源的電壓是一發射控制訊號。

【請求項18】 如請求項 16 所述的有機發光顯示裝置，其中該第一輸入端用於接收前一級之該訊號處理級的一輸出訊號或一起始脈衝；第 j 級的該訊號處理級的該第二輸入端接收一第一時脈訊號，第 j 級的該訊號處理級的該第三輸入端接收一第二時脈訊號，其中 j 是奇數或偶數；以及第 $(j+1)$ 級的該訊號處理級的該第二輸入端接收該第二時脈訊號，第 $(j+1)$ 級的該訊號處理級的

該第三輸入端接收該第一時脈訊號。

【請求項19】 如請求項 16 所述的有機發光顯示裝置，其中該第一穩定器包括：

一第一電晶體，連接在該第三節點和該第五節點之間，並具有連接到該第二電源的一閘極電極；以及

一第二電晶體，連接在該第二節點和該第四節點之間，並具有連接到該第二電源的一閘極電極。

【請求項20】 如請求項 16 所述的有機發光顯示裝置，更包括：

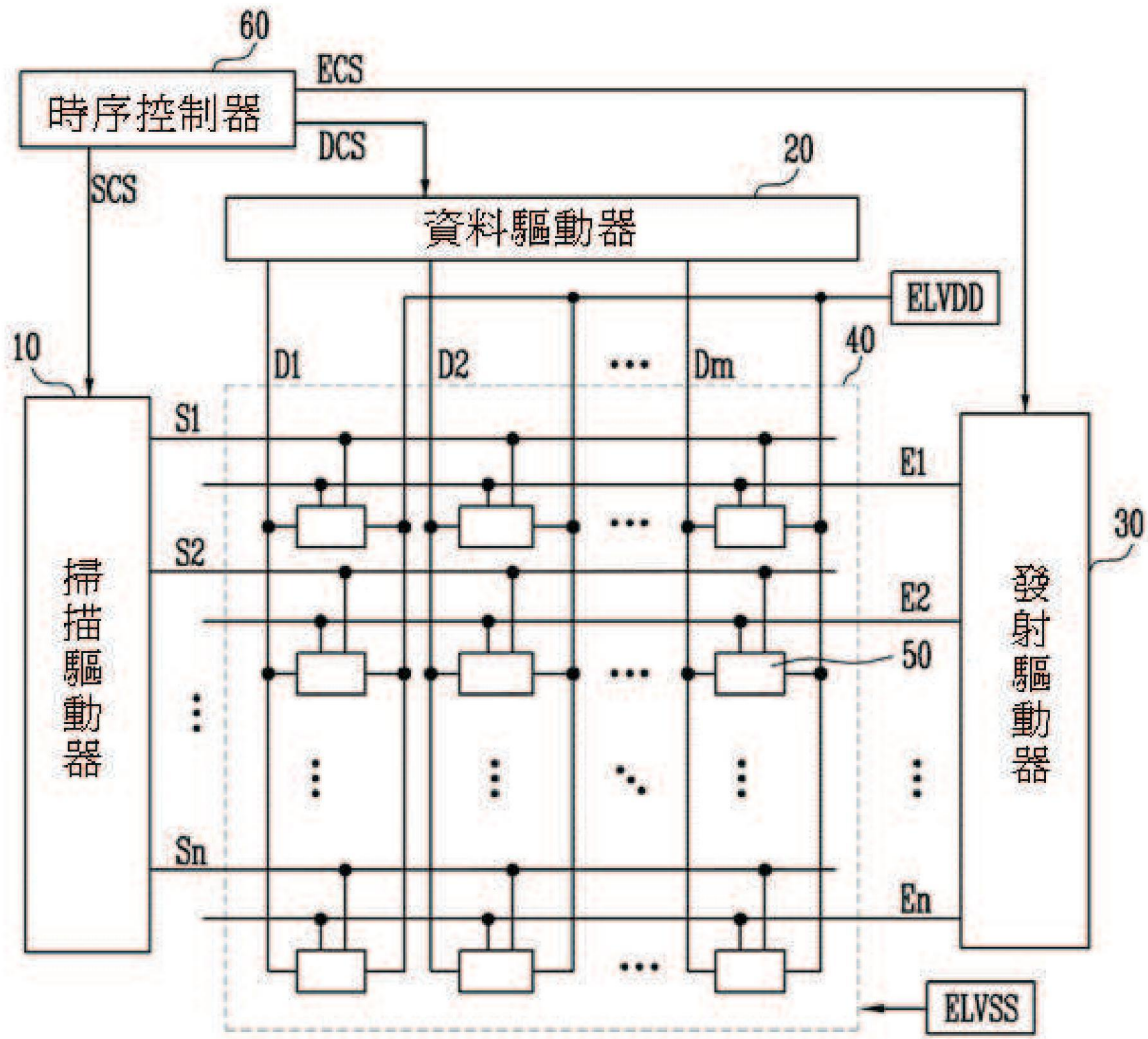
一第二穩定器，連接到該第一電源、該第一節點和該第三輸入端，用以在要將該第一電源的電壓輸出到該輸出端的一時段內，均勻地維持該第二節點的電壓，其中該第二穩定器包括：

一第三電晶體，連接在該第一電源和一第六節點之間，並具有連接到該第一節點的一閘極電極；

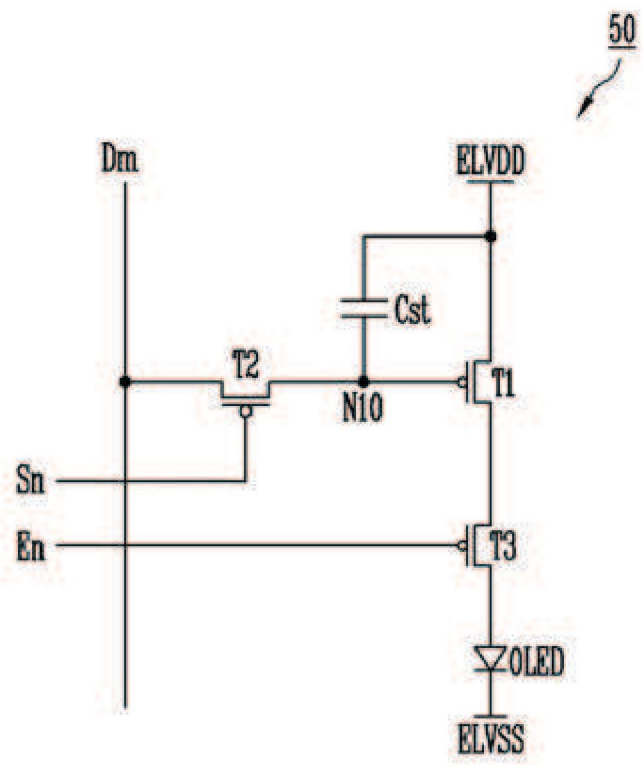
一第四電晶體，連接在該第六節點和該第三輸入端之間，並具有連接到該第二節點的一閘極電極；以及

一第一電容，連接在該第二節點和該第六節點之間。

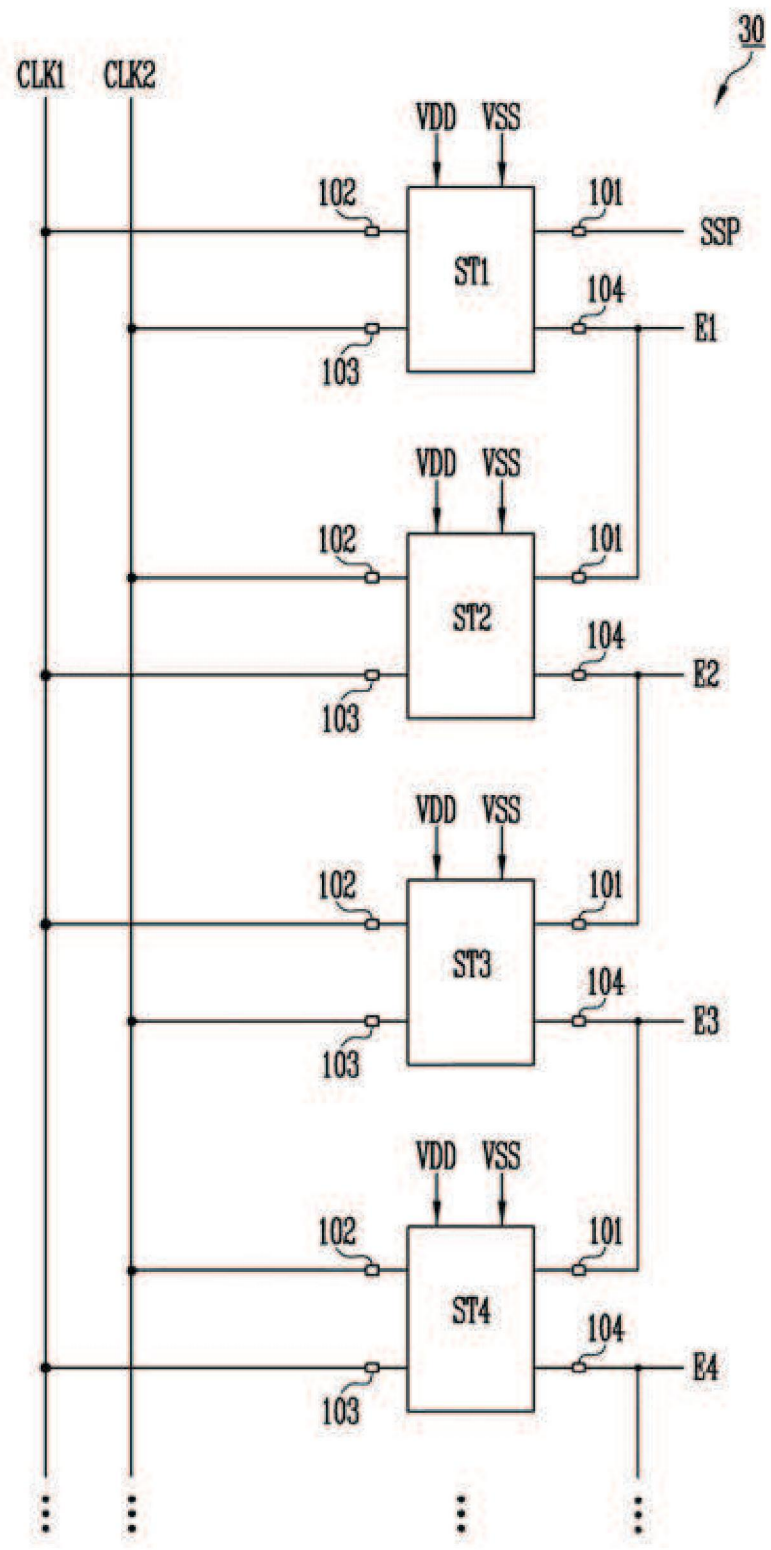
【發明圖式】



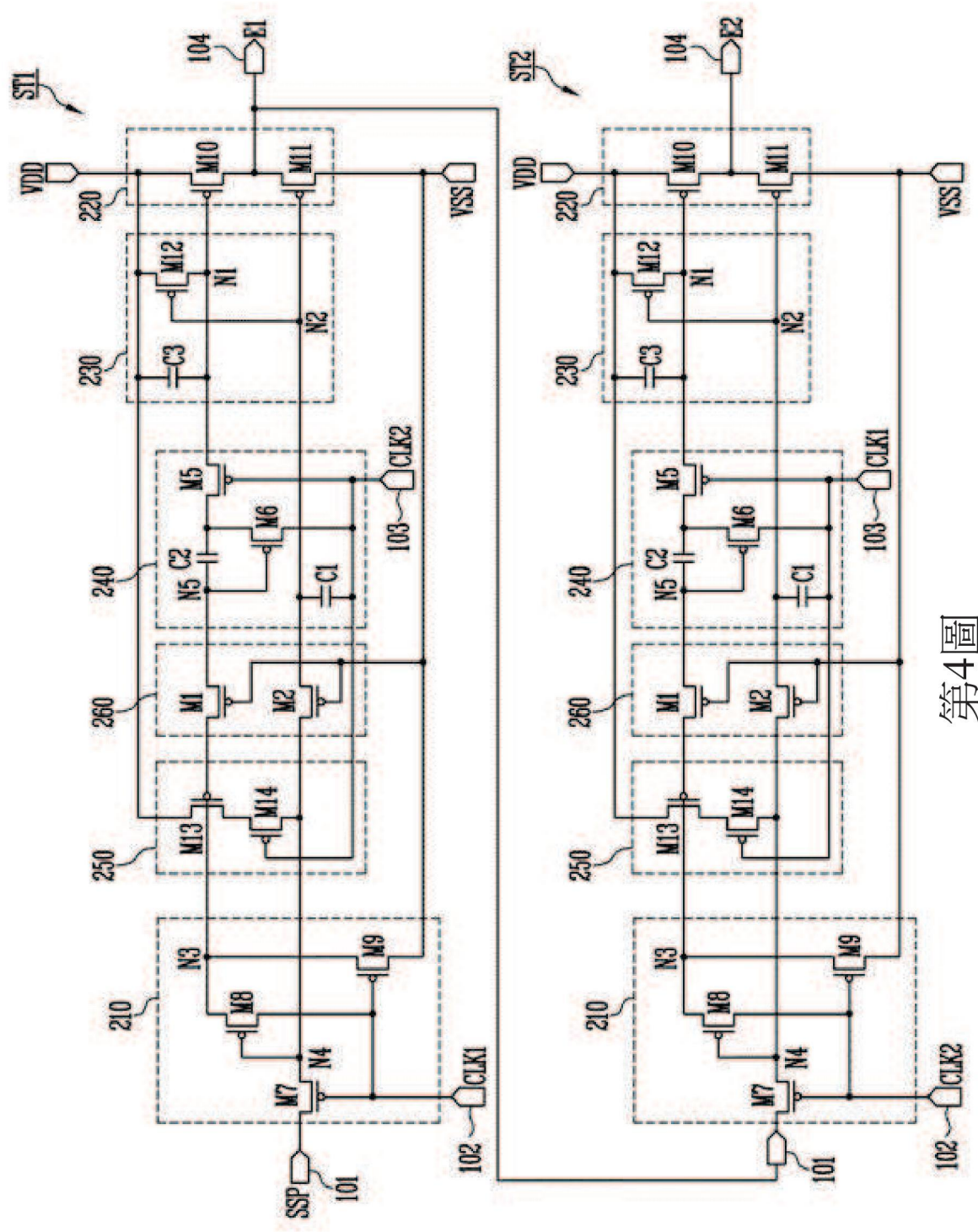
第1圖



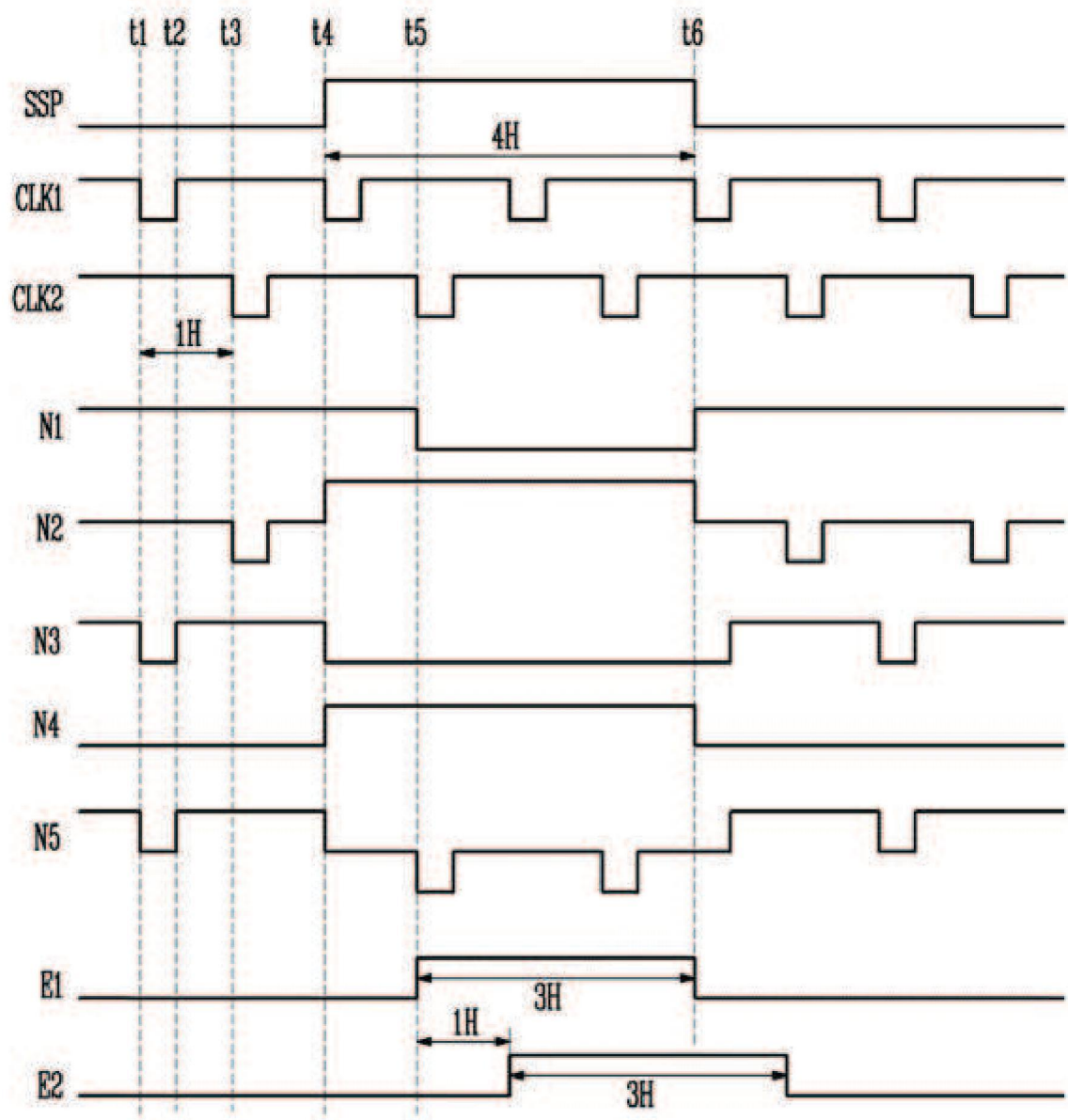
第2圖



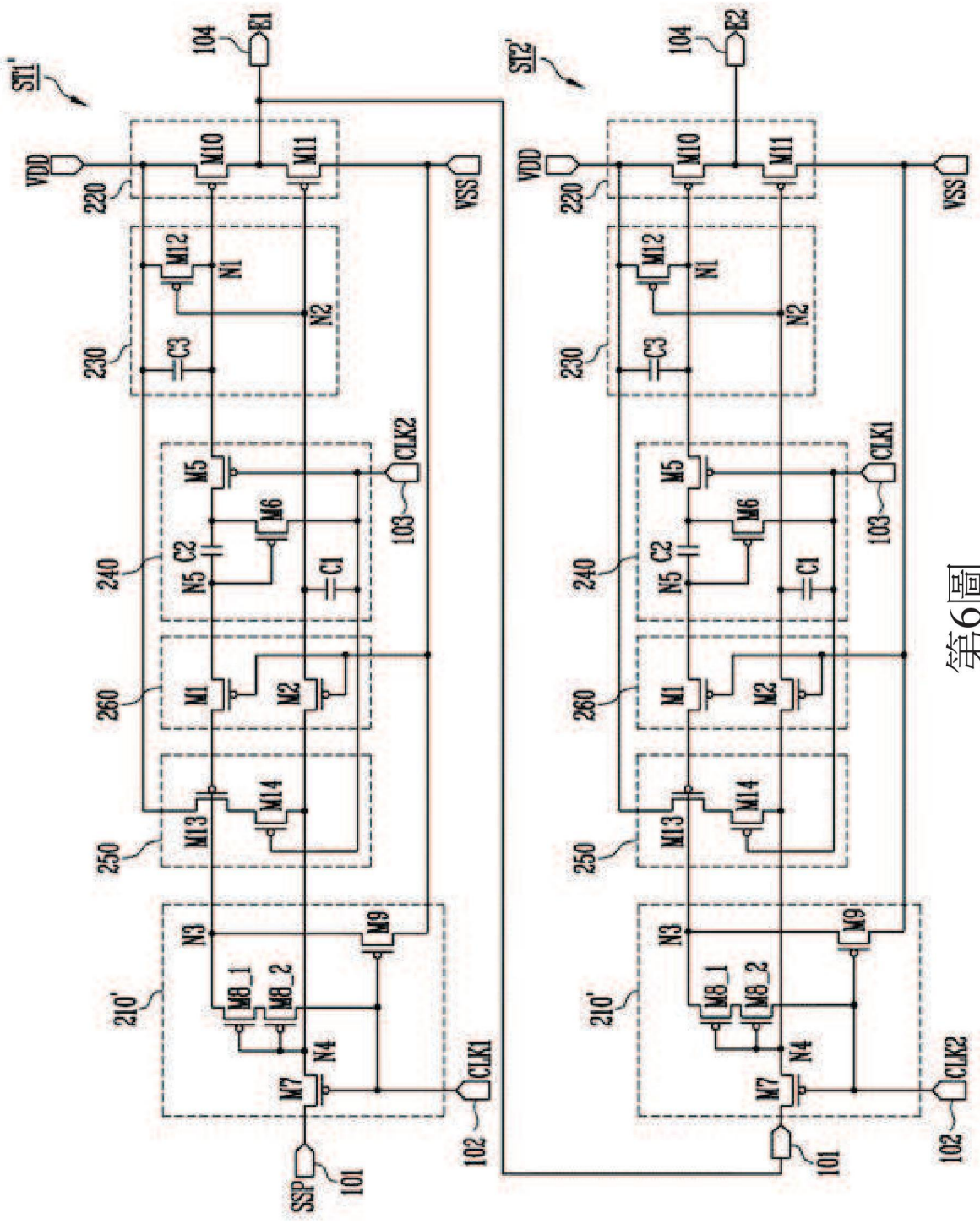
第3圖



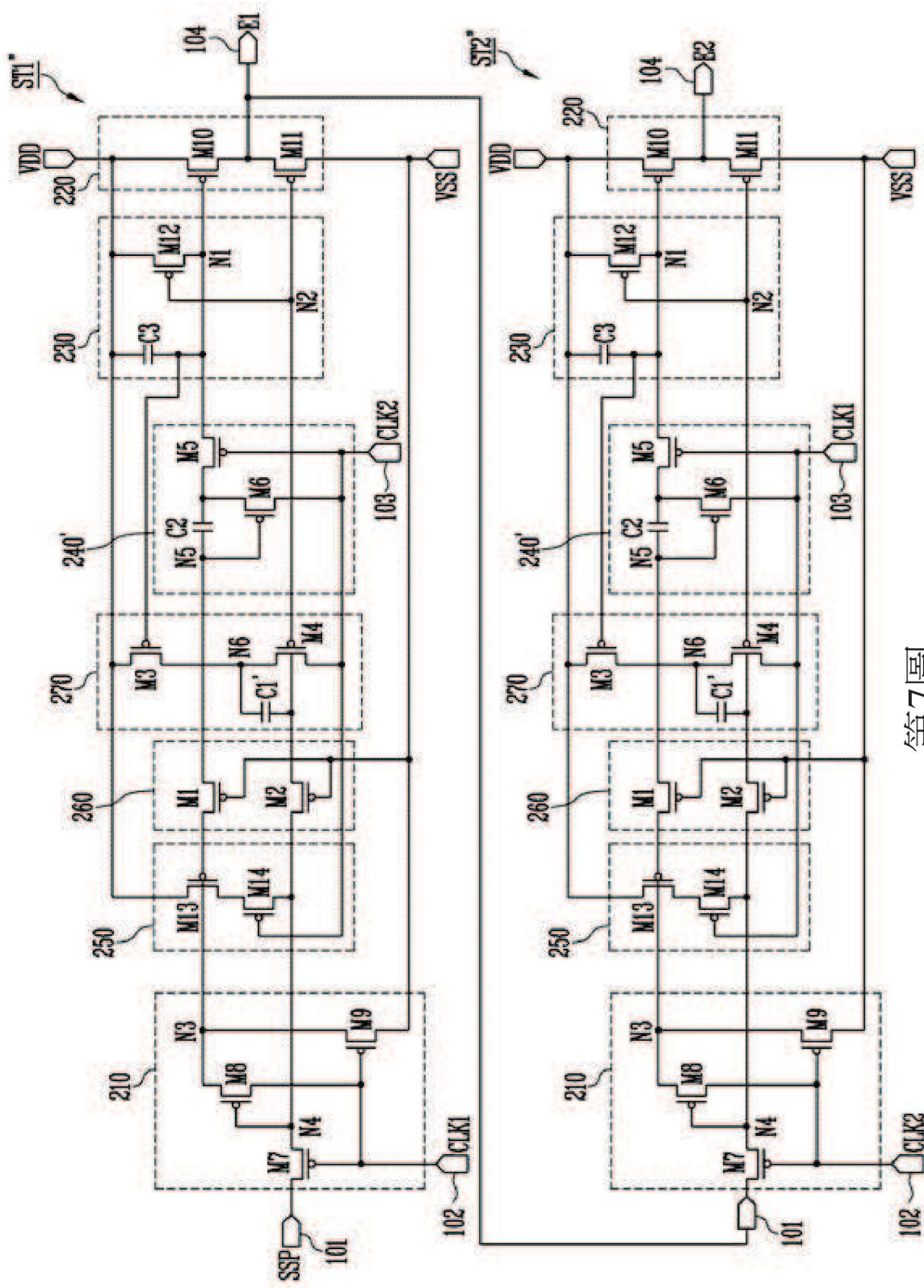
第4圖



第5圖



第6圖



第7圖