



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

260 694

(11)

(B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 20 01 87
(21) PV 414-87.K

(51) Int. Cl.⁴

G 06 F 11/00,
H 02 H 3/36

(40) Zveřejněno 16 05 88
(45) Vydáno 1.11.1989

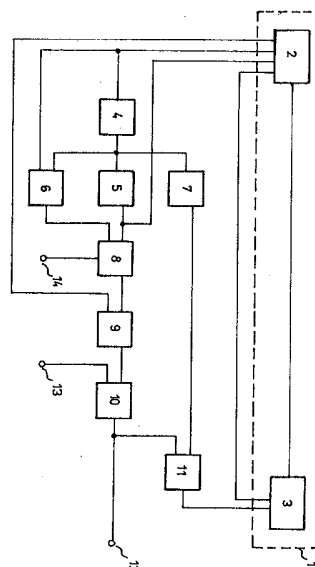
(75)
Autor vynálezu

MEJTA FRANTIŠEK ing., ČESKÉ BUDĚJOVICE

(54)

Zapojení pro ochranu proti nežádoucímu výstupu
řídícího systému

Zapojení řeší technický problém zabránění vlivu nežádoucích výstupů řídícího systému, zejména mikropočítačového, na řízený proces. Podstata řešení spočívá v tom, že řídící jednotka generuje pomocný signál v určitém místě hlavní části programu, který spouští znovuspouštěný monostabilní klopný obvod, jehož doba kyvu překrývá dobu trvání nejdelšího cyklu hlavní části programu a je kratší než doba nutná k aktivaci vstupů řízeného procesu. Jestliže pomocný signál opětovně nespustí monostabilní klopný obvod v době trvání jeho kyvu, pak po jeho skončení jsou zablokovány výstupy řídícího systému a je proveden automatický restart. Pokud počet neúspěšných restartů převyší počet daný předvolbou čítače, pak jsou výstupní obvody řídícího systému zablokovány trvale a stav je signalizován. Zapojení je možno využít v aplikacích řídících systémů, zejména mikropočítačových, pro řízení v reálném čase v průmyslu a v energetice.



Vynález se týká zapojení pro ochranu proti nežádoucímu výstupu řídicího systému, zejména mikropočítačového, jehož účelem je jednak zamezení vlivu výstupních povelů směrem do řízeného procesu, které nejsou oprávněným produktem algoritmu řízení, a jednak zajištění automatického restartu systému při vzniku náhodných chyb v průběhu řešení řídicí funkce.

V současné praxi se pro ochranu proti nežádoucímu výstupu řídicího systému využívá metody zálohování jedním nebo i dvěma stejnými, popř. podobnými systémy. Nevýhodou jsou vysoké pořizovací náklady při splnění požadavku vysoké spolehlivosti. Další metody využívají programového vybavení řídicí jednotky. Jejich nevýhodou je, že při poruše technického vybavení řídicí jednotky nemohou plnit svoji funkci. Přitom pravděpodobnost této poruchy může být jedna z nejčastějších příčin nežádoucích výstupů řídicího systému. Další velmi pravděpodobnou příčinou selhání řídicí jednotky jsou náhodné změny obsahu pamětí, registrů atd., ať již trvalého rázu nebo přechodného, nejčastěji způsobené rušivými vlivy prostředí, které mohou mít za následek nežádoucí výstupní povel řídicího systému.

Tyto nevýhody podstatně zmírňuje zapojení pro ochranu proti nežádoucímu výstupu řídicího systému, jehož podstata spočívá v tom, že v řídicím systému jsou první výstupy řídicí jednotky spojené s prvními vstupy obvodů výstupu, druhý výstup řídicí jednotky je připojen současně na druhý vstup obvodu logického součinu a na vstup prvního monostabilního klopného obvodu, jehož výstup je současně připojen na první vstup obvodu logického součinu, na vstup invertoru a na vstup druhého monostabilního klopného obvodu, jehož výstup je současně připojen na první vstup řídicí jednotky a na první vstup čítače, jehož druhý vstup je připojen na výstup obvodu logického součinu, výstup invertoru je připojen na první vstup druhého obvodu logického součtu, jehož výstup je připojen na druhý vstup obvodů výstupu, výstup čítače je připojen na první vstup prvního obvodu logického součtu, jehož výstup je připojen na první vstup klopného obvodu, jehož výstup je současně připojen na druhý vstup druhého obvodu logického součtu a k signalizační svorce, třetí výstup řídicí jednotky je připojen na druhý vstup prvního obvodu logického součtu, třetí vstupy čítače jsou

připojeny ke svorkám předvolby, druhý vstup klopného obvodu je připojen ke vstupní svorce.

Výhodou zapojení podle vynálezu je, že lze omezit dobu trvání nežádoucího výstupního povelu řídicího systému tak, že navazující vstupy řízeného procesu nemohou reagovat. Řešení je ekonomicky výhodné a vyžaduje odpovídající koncepci skladby programového vybavení řídicí jednotky. Je možné rozlišit selhání řídicího systému způsobené trvalou závadou na technickém vybavení od náhodných chyb a zajistit zablokování výstupních povelů se současnou signalizací poruchového stavu. Po nahodilých chybách řídicího systému lze automaticky obnovit správnou činnost.

Příklad zapojení pro ochranu proti nežádoucímu výstupu řídicího systému je znázorněn v blokovém schématu na výkresu, z něhož je patrné, že v řídicím systému 1 jsou první výstupy řídicí jednotky 2 spojené s prvními vstupy obvodů 3 výstupu, druhý výstup řídicí jednotky 2 je připojen současně na druhý vstup obvodu 6 logického součinu a na vstup prvního monostabilního klopného obvodu 4, jehož výstup je současně připojen na první vstup obvodu 6 logického součinu, na vstup invertoru 7 a na vstup druhého monostabilního klopného obvodu 5, jehož výstup je současně připojen na první vstup řídicí jednotky 2 a na první vstup čítače 8, jehož druhý vstup je připojen na výstup obvodu 6 logického součinu, výstup invertoru 7 je připojen na první vstup druhého obvodu 11 logického součtu, jehož výstup je připojen na druhý vstup obvodů 3 výstupu, výstup čítače 8 je připojen na první vstup prvního obvodu 9 logického součtu, jehož výstup je připojen na první vstup klopného obvodu 10, jehož výstup je současně připojen na druhý vstup druhého obvodu 11 logického součtu a k signalizační svorce 12, třetí výstup řídicí jednotky 2 je připojen na druhý vstup prvního obvodu 9 logického součtu, třetí vstupy čítače 8 jsou připojeny ke svorkám 14 předvolby, druhý vstup klopného obvodu 10 je připojen ke vstupní svorce 13.

Řídicí jednotka 2 je prvními výstupy spojena s prvními vstupy obvodů 3 výstupu, které zajišťují připojení řídicího systému 1 do řízeného procesu. Druhý vstup obvodů 3 výstupu slouží k zablokování jejich vstupní informace na výstup do procesu, např. pomocí přerušení napájecího napětí výstupních relé.

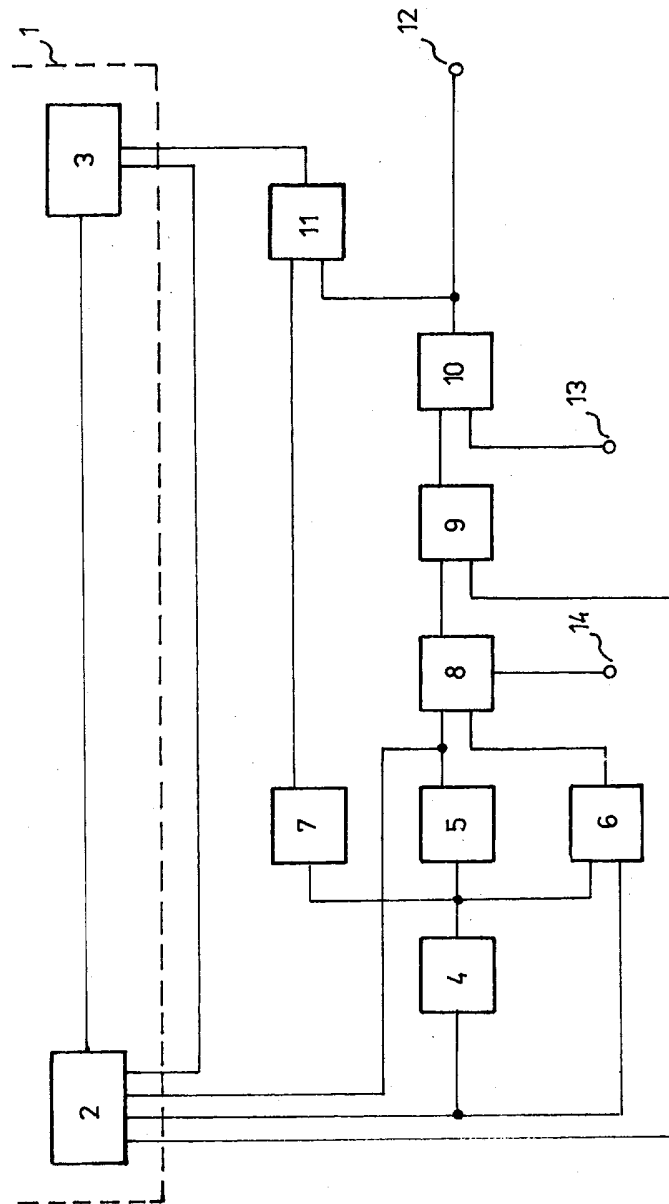
Na druhém výstupu řídicí jednotky 2 je generován impuls vždy po průchodu programu určitou adresou a spouští první monostabilní klopný obvod 4. Program je zacyklen tak, že po proběhnutí všech instrukcí je na poslední adrese skok na počáteční adresu hlavní části programu. První monostabilní klopný obvod 4 je znovuspouštěný, po příchodu dalšího spouštěcího impulsu během trvání pulsu na jeho výstupu začíná nová doba kyvu bez přerušování logického stavu na jeho výstupu. Doba jeho kyvu je volena tak, aby s nejmenší možnou rezervou překryla dobu trvání nejdelšího programového cyklu řídicí jednotky 2. Jestliže dojde k poruše technického vybavení řídicí jednotky 2, nebo z různých jiných vlivů např. k nežádoucímu zacyklení programu atd., pak program neprojde do stanovené doby adresou, kde je generován impuls pro spuštění prvního monostabilního klopného obvodu 4, jeho výstup přejde do stavu logické nuly a spustí druhý monostabilní klopný obvod 5, na jehož výstupu je generován krátký impuls, který jednak napočítá čítač 8 a jednak je jím na prvním vstupu řídicí jednotky 2 proveden restart systému. Při prvním průchodu hlavní částí programu je první monostabilní klopný obvod 4 spuštěn spádovou hranou na svém vstupu, jestliže i druhý průchod hlavní částí programu je bez závady, pak generovaný impuls z druhého výstupu řídicí jednotky 2 projde obvodem 6 logického součinu na druhý vstup čítače 8 a nastaví jeho obsah podle předvolby na třetích vstupech. Stav předvolby čítače 8 je dán propojením svorek 14 předvolby a určuje počet povolených automatických restartů. Pokud příslušný počet neúspěšných restartů bude větší než předvolený stav čítače 8, pak impuls z jeho výstupu, který indikuje nulový stav, projde přes první obvod 9 logického součtu a nastaví výstup klopného obvodu 10 do stavu logické jedničky. Tímto stavem je zajištěna vnější signalizace poruchového stavu a současně jsou blokovány obvody 3 výstupu, které jsou dále blokovány výstupem prvního monostabilního klopného obvodu 4 v době povolených automatických restartů, tj. v době trvání inicializační části programového vybavení řídicí jednotky 2. Stav klopného obvodu 10 pro odblokování obvodů 3 výstupu lze dosáhnout stavem externího signálu, který je připojen přes vstupní svorku 13 na jeho druhý vstup. Výstupy obvodů 3 výstupu jsou připojeny na druhé vstupy řídicí jednotky 2, která

je porovnává v testovací části programového vybavení s požadovaným stavem na jejích prvních výstupech. V případě zjištěného rozdílu je generován na třetím výstupu řídicí jednotky 2 logický signál, který přes první obvod 9 logického součtu nastaví klopný obvod 10 do stavu blokování obvodů 3 výstupu. Tak je zajištěno postižení závady v obvodech 3 výstupů. Nutnou podmínkou je, aby koncepce programového vybavení splňovala uvedené předpoklady a doba cyklu řídicí jednotky nepřesáhla reakční dobu vstupů řízeného procesu.

Zapojení je možné využít v aplikacích řídicích systémů, zejména mikropočítačových, které jsou určeny pro řízení technologických procesů v reálném čase, a hlavní část programového vybavení splňuje podmínku přípustné doby cyklu řídicí jednotky. Typické aplikace jsou v průmyslu a energetice v oblastech automatizace a chránění.

1. Zapojení pro ochranu proti nežádoucímu výstupu řídicího systému, vyznačující se tím, že v řídicím systému (1) jsou první výstupy řídicí jednotky (2) spojené s prvními vstupy obvodů (3) výstupu, druhý výstup řídicí jednotky (2) je připojen současně na druhý vstup obvodu (6) logického součinu a na vstup prvního monostabilního klopného obvodu (4), jehož výstup je současně připojen na první vstup obvodu (6) logického součinu, na vstup invertoru (7) a na vstup druhého monostabilního klopného obvodu (5), jehož výstup je současně připojen na první vstup řídicí jednotky (2) a na první vstup čítače (8), jehož druhý vstup je připojen na výstup obvodu (6) logického součinu, výstup invertoru (7) je připojen na první vstup druhého obvodu (11) logického součtu, jehož výstup je připojen na druhý vstup obvodů (3) výstupu, výstup čítače (8) je připojen na první vstup prvního obvodu (9) logického součtu, jehož výstup je připojen na první vstup klopného obvodu (10), jehož výstup je současně připojen na druhý vstup druhého obvodu (11) logického součtu a k signalizační svorce (12), třetí výstup řídicí jednotky (2) je připojen na druhý vstup prvního obvodu (9) logického součtu, třetí vstupy čítače (8) jsou připojeny ke svorkám (14) předvolby, druhý vstup klopného obvodu (10) je připojen ke vstupní svorce (13).
2. Zapojení podle bodu 1, vyznačující se tím, že výstupy obvodů (3) výstupu jsou připojeny na druhé vstupy řídicí jednotky (2).

1 výkres



Vytiskly Moravské tiskařské závody,
střed. 11 100, tř. Lidových milicí 3, Olomouc

Cena: 2,40 Kčs