

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200610108927.2

[51] Int. Cl.

H01S 5/00 (2006.01)

H01S 5/347 (2006.01)

H01L 33/00 (2006.01)

H01L 31/0264 (2006.01)

H01L 31/08 (2006.01)

[45] 授权公告日 2009 年 7 月 15 日

[11] 授权公告号 CN 100514774C

[22] 申请日 2006.7.28

[21] 申请号 200610108927.2

[30] 优先权

[32] 2005.9.5 [33] JP [31] 2005-256566

[73] 专利权人 株式会社日立制作所

地址 日本东京都

共同专利权人 学校法人上智学院

索尼株式会社

[72] 发明人 岸野克巳 野村一郎 玉村好司

中村均

[56] 参考文献

US5395791A 1995.3.7

CN1431722A 2003.7.23

II - VI Semiconductors On InP for Green - Yellow Emitters. Katsumi Kishino, Member, Ichirou Nomura. IEEE Journal Of Selected Topics in Quantum Electronics, Vol. 8 No. 4. 2002

Proposal of a novel BeZnSeTe quaternary for II - VI middle range visible light emitting devices. Yasushi Takashima, Ichirou Nomura, Yuki Nakai. Phys. Stat. Sol. (b), Vol. 241 No. 3. 2004

审查员 郭 凯

[74] 专利代理机构 北京银龙知识产权代理有限公司

代理人 钟 晶

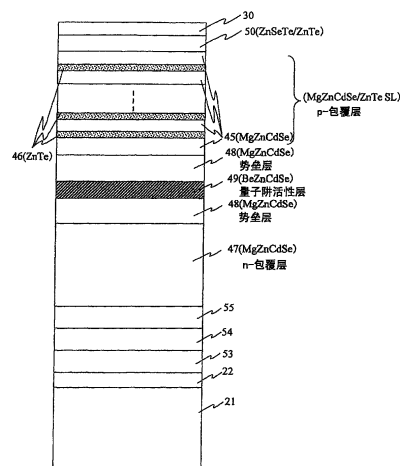
权利要求书 4 页 说明书 22 页 附图 18 页

[54] 发明名称

具有 InP 衬底的光半导体装置

[57] 摘要

本发明针对通常情况下成为 p 型传导但载流子浓度仅得到小于 $1 \times 10^{17} \text{cm}^{-3}$ 的值这样的材料，提供得到大于等于 $1 \times 10^{17} \text{cm}^{-3}$ 的高 p 型载流子浓度的结构，进而，提供发光特性等特性良好、可靠性也高、长寿命的半导体光学元件和装置。作为解决方法，在 InP 衬底上作为在与 InP 衬底晶格匹配的主层 $\text{Mg}_{0.5}\text{Zn}_{0.29}\text{Cd}_{0.21}\text{Se}$ 层 (10ML (原子层) 厚度) 之间插入 $\text{ZnSe}_{0.53}\text{Te}_{0.47}$ 层 (2ML) 作为插入的特定层，通过以适度间隔插入单层的、大于等于 10^{18}cm^{-3} 的充分的载流子浓度这样的特定层，在以往仅得到小于 $1 \times 10^{17} \text{cm}^{-3}$ 这样的材料中全体结晶得到大于等于 $1 \times 10^{17} \text{cm}^{-3}$ 的充分的空穴浓度。



1. 光半导体装置, 其特征在于, 在 InP 衬底上具有 n 型包覆层、活性层和 p 型包覆层, 所述 p 型包覆层具有第 1 层和第 2 层, 作为所述第 1 层使用下面的 (a) ~ (e) 中的至少一种,

(a) MgZnCdSe 层,

(b) 具有 MgSe 层和 ZnCdSe 层的超晶格,

(c) 具有 MgZnSeTe、BeZnCdSe 或 BeZnSeTe 中的至少一种的层,

(d) 使用具有 MgSe 层和 ZnSe 层的超晶格, 包括在所述 MgSe 层含有 Be、Zn 或 Te 中的至少一种的情况, 也包括在所述 ZnSe 层含有 Be、Cd、Mg 或 Te 中的至少一种的情况,

(e) 作为所述第 1 层使用 II-VI 族材料, 所述 II 族材料中具有 Cd, 所述 VI 族材料中具有 S, 并且该第 1 层为单一层或者超晶格层,

作为所述第 2 层使用 ZnSeTe、ZnBeTe、ZnTe、MgZnSeTe 或 BeTe 层中的至少一种。

2. 根据权利要求 1 所述的光半导体装置, 其特征在于, 所述第 1 层以单一的 p 型层构成时的所述第 1 层的 p 型载流子浓度低于所述第 2 层以单一的 p 型层构成时的所述第 2 层的 p 型载流子浓度。

3. 根据权利要求 1 所述的光半导体装置, 其特征在于, 所述第 1 层的膜厚大于所述第 2 层的膜厚, 或/和所述第 1 层的带隙大于所述第 2 层的带隙。

4. 根据权利要求 1 所述的光半导体装置, 其特征在于, 作为所述第 1 层使用 MgZnCdSe, 作为所述第 2 层使用 ZnSeTe。

5. 根据权利要求 4 所述的光半导体装置, 其特征在于, 在具有 2.95eV 能隙的主层 $\text{Mg}_{0.49}\text{Zn}_{0.29}\text{Cd}_{0.22}\text{Se}$ 中插入 0.59nm 特定层 $\text{ZnSe}_{0.53}\text{Te}_{0.47}$ 后的层的 p 型载流子浓度为 $2.1 \times 10^{18} \text{cm}^{-3}$ 。

6. 根据权利要求 4 所述的光半导体装置, 其特征在于, 所述第 1 层以单一的 p 型层构成时的所述第 1 层的 p 型载流子浓度低于所述第 2 层以单一的 p 型层构成时的所述第 2 层的 p 型载流子浓度。

7. 根据权利要求 4 所述的光半导体装置, 其特征在于, 所述第 1 层的膜

厚大于所述第2层的膜厚,或/和所述第1层的带隙大于所述第2层的带隙。

8. 根据权利要求1所述的光半导体装置,其特征在于,作为所述第1层使用具有 MgSe 和 ZnCdSe 的超晶格,作为所述第2层使用 ZnSeTe。

9. 根据权利要求8所述的光半导体装置,其特征在于,所述第1层以单一的 p 型层构成时的所述第1层的 p 型载流子浓度低于所述第2层以单一的 p 型层构成时的所述第2层的 p 型载流子浓度。

10. 根据权利要求8所述的光半导体装置,其特征在于,所述第1层的膜厚大于所述第2层的膜厚,或/和所述第1层的带隙大于所述第2层的带隙。

11. 根据权利要求1所述的光半导体装置,其特征在于,作为所述第1层使用 MgZnSeTe、BeZnCdSe 或 BeZnSeTe 中的至少一种,作为所述第2层使用 ZnSeTe。

12. 根据权利要求11所述的光半导体装置,其特征在于,所述第1层以单一的 p 型层构成时的所述第1层的 p 型载流子浓度低于所述第2层以单一的 p 型层构成时的所述第2层的 p 型载流子浓度。

13. 根据权利要求11所述的光半导体装置,其特征在于,所述第1层的膜厚大于所述第2层的膜厚,或/和所述第1层的带隙大于所述第2层的带隙。

14. 根据权利要求1所述的光半导体装置,其特征在于,作为所述第1层使用 MgZnCdSe、MgZnSeTe、BeZnCdSe 或 BeZnSeTe 材料中的至少一种,作为所述第2层使用 ZnTe、ZnBeTe、MgZnSeTe 或 BeTe 材料中的至少一种。

15. 根据权利要求14所述的光半导体装置,其特征在于,具有能隙为 2.95eV 的 MgZnCdSe/ZnTe 超晶格层的层的 p 型载流子浓度为 $2.1 \times 10^{18} \text{cm}^{-3}$ 。

16. 根据权利要求14所述的光半导体装置,其特征在于,所述第1层以单一的 p 型层构成时的所述第1层的 p 型载流子浓度低于所述第2层以单一的 p 型层构成时的所述第2层的 p 型载流子浓度。

17. 根据权利要求14所述的光半导体装置,其特征在于,所述第1层的膜厚大于所述第2层的膜厚,或/和所述第1层的带隙大于所述第2层的带隙。

18. 根据权利要求1所述的光半导体装置,其特征在于,作为所述第1层使用具有 MgSe 层和 ZnSe 层的超晶格,包括在所述 MgSe 层含有 Be、Zn 或 Te 中的至少一种的情况,也包括在所述 ZnSe 层含有 Be、Cd、Mg 或 Te

中的至少一种的情况，作为所述第2层使用 ZnSeTe 材料。

19. 根据权利要求18所述的光半导体装置，其特征在于，所述第1层整体的 p 型载流子浓度低于所述第2层整体的 p 型载流子浓度。

20. 根据权利要求18所述的光半导体装置，其特征在于，所述第1层的膜厚大于所述第2层的膜厚，或/和所述第1层的带隙大于所述第2层的带隙。

21. 根据权利要求1所述的光半导体装置，其特征在于，作为所述第1层使用具有 MgSe 层和 ZnSe 层的超晶格，包括在所述 MgSe 层含有 Be、Zn 或 Te 中的至少一种的情况，也包括在所述 ZnSe 层含有 Be、Cd、Mg 或 Te 中的至少一种的情况，作为所述第2层使用 ZnBeTe、ZnTe、MgZnSeTe 或 BeTe 层材料中的至少一种。

22. 根据权利要求21所述的光半导体装置，其特征在于，所述第1层整体的 p 型载流子浓度低于所述第2层整体的 p 型载流子浓度。

23. 根据权利要求21所述的光半导体装置，其特征在于，所述第1层的膜厚大于所述第2层的膜厚，或/和所述第1层的带隙大于所述第2层的带隙。

24. 根据权利要求1所述的光半导体装置，其特征在于，作为所述第1层使用 II-VI 族材料，所述 II 族材料中具有 Cd，所述 VI 族材料中具有 S，并且该第1层为单一层，作为所述第2层使用 ZnSeTe、ZnBeTe、ZnTe、MgZnSeTe 或 BeTe 层材料中的至少一种。

25. 根据权利要求24所述的光半导体装置，其特征在于，所述第1层以单一的 p 型层构成时的所述第1层的 p 型载流子浓度低于所述第2层以单一的 p 型层构成时的所述第2层的 p 型载流子浓度。

26. 根据权利要求24所述的光半导体装置，其特征在于，所述第1层的膜厚大于所述第2层的膜厚，或/和所述第1层的带隙大于所述第2层的带隙。

27. 根据权利要求1所述的光半导体装置，其特征在于，作为所述第1层使用 II-VI 族材料，所述 II 族材料中具有 Cd，所述 VI 族材料中具有 S，并且该第1层为超晶格层，作为所述第2层使用 ZnSeTe、ZnBeTe、ZnTe、MgZnSeTe 或 BeTe 层材料中的至少一种。

28. 根据权利要求27所述的光半导体装置，其特征在于，所述第1层以单一的 p 型层构成时的所述第1层的 p 型载流子浓度低于所述第2层以单一

的 p 型层构成时的所述第 2 层的 p 型载流子浓度。

29. 根据权利要求 27 所述的光半导体装置, 其特征在于, 所述第 1 层的膜厚大于所述第 2 层的膜厚, 或/和所述第 1 层的带隙大于所述第 2 层的带隙。

30. 光半导体装置, 其特征在于, 在 InP 衬底上具有 n 型包覆层、活性层和 p 型包覆层, 所述 p 型包覆层具有第 1 层和第 2 层, 作为所述第 1 层使用 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 材料, 作为所述第 2 层使用 ZnSeTe、ZnBeTe、ZnTe、MgZnSeTe 或 BeTe 层材料中的至少一种,

所述 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 层的组成比 x 和 y 为满足 $y=0.47-0.37x$ 的关系式的组合, 所述组成比处于 $x=0\sim 0.8$, $y=0.47\sim 0.17$ 的范围内。

31. 根据权利要求 30 所述的光半导体装置, 其特征在于, 具有能隙为 2.95eV 的 MgZnCdSe/ZnTe 超晶格层的层的 p 型载流子浓度为 $2.1\times 10^{18}\text{cm}^{-3}$ 。

32. 根据权利要求 30 所述的光半导体装置, 其特征在于, 所述第 1 层以单一的 p 型层构成时的所述第 1 层的 p 型载流子浓度低于所述第 2 层以单一的 p 型层构成时的所述第 2 层的 p 型载流子浓度。

33. 根据权利要求 30 所述的光半导体装置, 其特征在于, 所述第 1 层的膜厚大于所述第 2 层的膜厚, 或/和所述第 1 层的带隙大于所述第 2 层的带隙。

具有 InP 衬底的光半导体装置

技术领域

本发明涉及具有 InP 衬底的光半导体装置，主要涉及具有在由 II 族元素和 VI 族元素构成的化合物半导体中，通过向具有宽带隙但难以高浓度掺杂的半导体包覆层等中插入可以得到 p 型高载流子浓度的半导体层，能够得到充分的（大于等于 $1 \times 10^{17} \text{cm}^{-3}$ ）p 型载流子浓度和宽带隙的 p 型包覆层等的光半导体装置。

另外，本发明还涉及使用了上述方法的 p 型包覆层的半导体激光二极管（LD）、发光二极管（LED）、光敏元件（PD）等光学元件，其适宜用于光学装置中。

背景技术

在可见光至紫外光区域发光的半导体器件即半导体激光或发光二极管，在光信息记录装置（压缩光盘（CD）、数字多功能光盘（DVD）、蓝光光盘（BD））、彩色显示装置用的光源、固体激光激发用、加工用、传感器用、测定仪用、医疗用或者白色灯用等现代社会/产业界正成为重要的半导体器件之一。

作为这些光学元件的半导体材料，迄今为止，在 780nm、808nm、860nm、915nm、980nm 波段等的红外光器件中使用了 AlGa(In)As III-V 族化合物。发光波长为 600nm 波段（特别是 635~670nm）的红色光器件中使用 AlGaInP III-V 族化合物半导体作为材料，另外，在 400nm 波段（特别是 400~480nm）的蓝色光器件中使用 AlGaInN III-V 族氮化物半导体被进行了研究开发，各自达到实用化。

但是，关于以作为红色和蓝色中间的波长波段的 500nm 波段的黄色至绿色进行发光的半导体器件，不要说研究开发，就连材料开拓也没有充分地进行。由此，特别是关于激光二极管还没有实现能耐受实用化的性能。

作为这些光器件用半导体, II-VI 族半导体与 III-V 族化合物半导体同样是有用的。但一般来说, p 型传导性难以控制, pn 接合型半导体器件的 p 型半导体层仅由 ZnSe 等有限的种类的 II-VI 族半导体才能实现。对于这些 II-VI 族半导体, 一般地随着禁带宽度变宽, p 型载流子浓度会减少, 不能用于 pn 接合型半导体器件。例如, 对于与 GaAs 衬底晶格匹配的 ZnMgSSe, 随着 Mg 组成比的增加可以扩大禁带宽度, 但是如果禁带宽度大于等于 3eV 时, p 型载流子浓度会成为不足 $1 \times 10^{17} \text{cm}^{-3}$ 的较小值。另外, 即使是与 InP 衬底晶格匹配的 MgSe/ZnSeTe 超晶格, 对于大于等于 2.6eV 的禁带宽度同样仅得到较小的 p 型载流子浓度。(参照 H. Okuyama, Y. Kishita, T. Miyajima and A. Ishibashi, "Epitaxial growth of p-type ZnMgSSe", 《Appl. Phys. Lett.》, 64 (7) 1994, p.904. 以及 W. Shinozaki, I. Nomura, H. Shimbo, H. Hattaori, T. Sano, Song-Bek Che, A. Kikuchi, K. Shimomura and K. Kishino, "Growth and characterization of nitrogen-doped MgSe/ZnSeTe superlattice quasi-quaternary on InP substrates and fabrication of light emitting diode", 《Jpn. J. Appl. Phys.》, 38 (4B) 1999, p.2598)。

这种情况下, 作为用于形成以黄色至绿色进行发光的半导体器件的候补材料, 本发明人和国内外的几个研究组着眼于通过结晶成长可以在 InP 半导体衬底上制作、且与 InP 衬底晶格匹配的 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ II-VI 族化合物半导体, 进行了研究开发(参照 N. Dai 等的《Appl. Phys. Lett.》, 66、2742 (1995) 以及 T. Morita 等的《J. Electron. Mater.》, 25、425 (1996))。 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 具有的优点是, 在各组成 (x、y) 满足 $y=0.47-0.37x$ ($x=0\sim 0.8$ 、 $y=0.47\sim 0.17$) 的关系式的情况下, 通过与 InP 晶格匹配、将组成从 ($x=0$ 、 $y=0.47$) 变成 ($x=0.8$ 、 $y=0.17$), 可以将禁带宽度控制在 2.1eV~3.6eV。

另外, 在上述组成范围内禁带均显示直接迁移型, 将禁带宽度换算成波长时为 590nm (橙色)~344nm (紫外), 由此暗示, 仅仅改变 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 的组成就可以实现用于双异质结构的活性层和包覆层, 且该双异质结构是以黄色至绿色进行发光的半导体器件的基本结构。

实际上, 在利用通过分子束外延法 (MBE) 在 InP 衬底上成长的 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 的光致发光测定中, 组成不同的 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 得到峰值波长为

571nm~397nm 的良好发光特性(参照 T. Morita 等的《J. Electron. Mater.》, 25、425 (1996))。

另外, 对于使用了 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 的激光结构, 报道了在红色、绿色和蓝色的各波长波段由光激发引起的激光振荡(参照 L. Zeng 等的《Appl. Phys. Lett.》, 72、3136 (1998))。

另一方面, 迄今为止还没有报道过仅由 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 构成的半导体激光二极管由电流驱动引起的激光振荡。没有得到激光振荡的主要原因被认为是由于 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 的杂质掺杂所引起的 p 型传导性难以控制。

作为半导体激光二极管的基本结构的双异质结构, 其结构为: 用于发光的活性层的传导性被控制成 n 型和 p 型, 且活性层由比活性层具有更宽禁带宽度的包覆层所夹持。在此, 通过上述研究报道可以知道 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 具有优异的性质来作为活性层材料。

另外, $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 的 n 型传导性控制可以通过氯原子的掺杂得到, 实际上报道了大于等于 $1 \times 10^{18} \text{cm}^{-3}$ 的 n 型载流子(电子)浓度(参照 W. Lin 等的《Appl. Phys. Lett.》, 84、1472 (1998))。但是, 关于 p 型传导性控制还没有报道过激光二极管所需的大于等于 $1 \times 10^{17} \text{cm}^{-3}$ 的 p 型载流子浓度。

以往 II-VI 族化合物半导体特别是 ZnSe、MgZnSSe 的 p 型传导性控制中, 主要采用在利用分子束外延法的结晶成长中掺杂高能量的自由基氮的方法(参照 R. M. Park 等的《Appl. Phys. Lett.》, 57、2127 (1990) 及 K. Ohkawa 等的《Jpn. J. Appl. Phys.》, 30、L152 (1991))。由此报道了大于等于 $1 \times 10^{17} \text{cm}^{-3}$ 的 p 型载流子浓度(参照 H. Okuyama 等的《Appl. Phys. Lett.》, 64、904 (1994))。

采用同样的方法尝试了 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 的 p 型传导性控制, 但是对于组成 ($x=0$ 、 $y=0.48$) 的 ZnCdSe, 仅报道了 $3.5 \times 10^{16} \text{cm}^{-3}$ 的 p 型掺杂浓度(参照 K. Naniwae 等的《J. Cryst. Growth》, 184/185、450 (1998))。并没有得到该值以上的高浓度掺杂以及禁带宽度比 ZnCdSe 更宽的 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ ($x > 0$) 的 p 型化。

$\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 的高 p 型掺杂困难的原因并不清楚, 其原因被认为是还没有发现或者不存在理想的杂质掺杂剂, 其至少置换 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 结晶中排列的原子的一部分并稳定存在于结晶中, 而且能有效地以低能量放出空

穴。这是 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 具有的本质特性/问题。

另外,在特开平 7-326817 中,以增大能够获得具有宽带隙的包覆层的最大 p 型载流子浓度为目的,提出了在使用 II-VI 族化合物半导体构成的发光元件中形成 p 型包覆层由含有 Mg、Ca、Sc、Ti、V、Cr、Mn、Fe、Co、Ni 中的至少一种元素的材料构成的超晶格结构,但是并没有得到充分的特性。

[非专利文献 1] H. Okuyama, Y. Kishita, T. Miyajima and A. Ishibashi, “Epitaxial growth of p-type ZnMgSSe”, 《Appl. Phys. Lett.》, 64(7)1994, p.904

[非专利文献 2] W. Shinozaki, I. Nomura, H. Shimbo, H. Hattaori, T. Sano, Song-Bek Che, A. Kikuchi, K. Shimomura and K. Kishino, “Growth and characterization of nitrogen-doped MgSe/ZnSeTe superlattice quasi-quaternary on InP substrates and fabrication of light emitting diode”, 《Jpn. J. Appl. Phys.》, 38 (4B) 1999, p.2598

[非专利文献 3] N. Dai 等的《Appl. Phys. Lett.》, 66、2742 (1995)

[非专利文献 4] T. Morita 等的《J. Electron. Mater.》, 25、425 (1996)

[非专利文献 5] L. Zeng 等的《Appl. Phys. Lett.》, 72、3136 (1998)

[非专利文献 6] W. Lin 等的《Appl. Phys. Lett.》, 84、1472 (1998)

[非专利文献 7] R. M. Park 等的《Appl. Phys. Lett.》, 57、2127 (1990)

[非专利文献 8] K. Ohkawa 等的《Jpn. J. Appl. Phys.》, 30、L152 (1991)

[非专利文献 9] H. Okuyama 等的《Appl. Phys. Lett.》, 64、904 (1994)

[非专利文献 10] K. Naniwae 等的《J. Cryst. Growth》, 184/185、450 (1998)

[专利文献 1]特开平 7-326817 号公报

发明内容

从而,为了实现激光二极管、发光二极管、光敏元件等光学元件,本发明针对例如能够形成包覆层这样的具有大的能隙的 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 等通常情况下成为 p 型传导,但是载流子浓度仅得到小于 $1 \times 10^{17} \text{cm}^{-3}$ 的值这样的材料,提供得到大于等于 $1 \times 10^{17} \text{cm}^{-3}$ 的高 p 型载流子浓度的结构。

进而,本发明要解决的课题是提供可以容易地制造发光特性等特性良好、可靠性也高、长寿命的半导体光学元件和装置的 p 型半导体层结构。

为了解决上述课题,本发明人进行了深入研究。关于其概要的说明如下

所述。本发明人针对利用以往方法仅得到低的 p 型传导度的半导体材料反复进行了技术改进，其结果是成功地制作出具有大于等于 $1 \times 10^{17} \text{cm}^{-3}$ 的高 p 型载流子浓度、结晶缺陷少、且导电时低阻抗的、结晶性优异的 p 型半导体层。

当这样的半导体层成为可能且用于制作元件时，期待着对实现以往不可能实现的例如以黄色至绿色进行发光的激光二极管、发光二极管等光学元件和光学装置做出重大贡献。

首先针对发明人使用 InP 衬底的理由进行说明。以往研究开发的发光特性特别是寿命特性并非良好的以绿色进行发光的激光二极管，作为衬底使用了 GaAs，活性层使用了 ZnCdSe，n 型包覆层和 p 型包覆层使用了 ZnMgSSe。

对于这种结构，由于 p 型包覆层的 ZnMgSSe 随着 Mg 组成比的增加可以扩大禁带宽度，但是禁带宽度大于等于 3eV 时，p 型载流子浓度为小于 $1 \times 10^{17} \text{cm}^{-3}$ 的较小值。此时作为原子浓度即使构成掺杂剂的 N（氮）含有大于等于 $1 \times 10^{19} \text{cm}^{-3}$ 时，p 型载流子浓度也为小于 $1 \times 10^{17} \text{cm}^{-3}$ 的较小值，也就是说，可以认为载流子活化率小于等于 1%。即，没有形成 p 型载流子的 N 不仅成为进入 ZnMgSSe 的 VI 族位置的晶格内原子，而且成为晶格间原子即晶格间缺陷。

进而，发光区域的 ZnCdSe 与 GaAs 衬底晶格不匹配，晶格比 GaAs 大。这就意味着 ZnCdSe 会成为压缩变形的原因。

在这些层积结构中通过电极流动驱动电流时，在 p 型 ZnMgSSe 包覆层中大量存在的以晶格间缺陷为中心的结晶缺陷群，会传播扩散到具有压缩变形的作为发光区域的 ZnCdSe 活性层，产生非发光中心，最终产生热量，使发光停止，直至破坏非可逆的结晶，寿命结束。

更常见的是，在半导体发光元件和光敏元件中，由于热、导电、变形等的影响，缺陷从结晶缺陷最多的区域传播扩散，最终到达发光区域（活性层），使元件产生劣化，结束元件寿命。制造半导体光学元件时，需要排除结晶缺陷对元件产生的不良影响或者减少其不良影响。

作为解决课题的方法，发明人着眼于 InP 衬底，对构成发光区域的活性层进行晶格晶格匹配，即使用晶格尺寸大致相同、实质上内部不存在变形的

例如 BeZnSeTe。进而，包覆层采用晶格尺寸大致相同、实质上内部不存在变形的例如 MgZnCdSe，可以确认良好的 n 型传导。接着，调查了 p 型传导，以往使用过的 N 自由基掺杂仅得到小于 $1 \times 10^{17} \text{cm}^{-3}$ 的载流子浓度。因此，关于重复研究的结果，作为制作具有大于等于 $1 \times 10^{17} \text{cm}^{-3}$ 的高 p 型载流子浓度、结晶缺陷少、导电时低阻抗的、结晶性优异的 p 型半导体层的技术，提出了在 InP 衬底上具有 n 型包覆层、活性层和 p 型包覆层的结构的光半导体中，通过使上述 p 型包覆层形成在作为主要的半导体层的第 1 层中插入第 2 层的结构，由于从第 2 层供给的空穴会格外提高 p 型包覆层的载流子浓度。

如上所述构成的本发明中，针对以往方法中仅得到低的 p 型传导度的半导体材料，可以制作具有大于等于 $1 \times 10^{17} \text{cm}^{-3}$ 的高 p 型载流子浓度、结晶缺陷少、低阻抗的结晶性优异的半导体层。

当这样的半导体层成为可能且用于制作元件时，可以实现以往不可能实现的例如以黄色至绿色进行发光的半导体器件、激光二极管、发光二极管的制作。

根据本发明可以实现比以往实用性更高的光半导体装置。

附图说明

图 1 是本发明的第 1 概念模式图，是模式地表示本发明的结构的图，是在主层中插入了特定层的结构的截面图。

图 2 是为了说明本发明的表示相关的化合物半导体的能隙和晶格常数的图。

图 3 是本发明的第 2 概念模式图。

图 4 (a)、(b) 是模式地表示在主层中插入了特定层的半导体的价电子带结构的图，是说明本发明的理论根据的图，是模式地表示在主层中插入了特定层的量子阱的价电子带结构、存在其中的 p 型载流子（空穴）、其波动函数及能级的图。

图 5A 是用于说明本发明的第 1 实施方式中具有有一定膜厚的主层、特定层的层积结构的图。

图 5B 是用于说明本发明的第 1 实施方式中形成规则地使主层、特定层这两层的膜厚变化的膜厚调制结构的层积结构的图。

图 6 是表示通过本发明的第 1 实施方式得到的 ZnCdSe/ZnTe 超晶格的有效受体浓度和超晶格一周期中的 ZnTe 层厚度的关系的图表。

图 7A (a) ~ (d) 是用于说明本发明的第 1 实施方式中形成规则地使主层、特定层这两层的膜厚变化的膜厚调制结构的层积结构的其他应用例的图。

图 7B (a) ~ (d) 分别是表示由图 7A (a) ~ (d) 中的层积结构得到的与层积方向对应的能量的图。

图 8 (a)、(b) 是用于说明本发明的第 2 实施方式的 2 个构成例的图。

图 9 是表示本发明的第 2 实施方式中的 MgSe/ZnCdSe/ZnTe 超晶格的有效受体浓度和超晶格一周期中的 MgSe 层厚度的关系的图表。

图 10 是表示本发明的第 2 实施方式中的 MgSe/ZnCdSe/ZnTe 超晶格的禁带宽度和超晶格一周期中的 MgSe 层厚度的关系的图表。

图 11 是用于说明本发明的第 3 实施方式中具有一定膜厚的主层、特定层的层积结构的图。

图 12 是表示本发明的第 3 实施方式中的 MgZnCdSe/ZnTe 超晶格的能隙和载流子浓度的关系的图。

图 13A 是用于说明本发明的第 4 实施方式的半导体激光结构的图。

图 13B 是表示由图 13A 中的层积结构得到的与层积方向对应的能量的图。

图 14 是用于说明由图 13 中所述的外延晶片形成各光半导体装置的一般步骤的前半部分的图。

图 15 是用于说明由图 13 中所述的外延晶片形成各光半导体装置的一般步骤的后半部分的图。

符号说明

1...主层 (MgZnCdSe 层)、2...特定层 (ZnSeTe 层)、11...主层 (MgSe/ZnCdSe 超晶格层)、12...特定层 (ZnSeTe 层)、21...InP 衬底、22...InP 缓冲层、23...InGaAs 缓冲层、24...ZnCdSe 低温缓冲层、25...ZnCdSe 缓冲层、26...MgSe/ZnCdSe 超晶格、28...ZnCdSe/ZnTe 超晶格、30...ZnTe 层、31...肖特基型的二电极、34...特定层 (ZnTe)、35...ZnCdSe 层、36...MgSe 层、41...ZnTe 层、42...ZnCdSe 层、43...MgSe 层、45...MgZnCdSe 层、46...

特定层 (ZnTe)、47...Cl 掺杂 n 型 MgZnCdSe 包覆层、48...MgZnCdSe 势垒层、49...BeZnCdSe 量子阱活性层、50...ZnSeTe/ZnTe 接触层、53...InGaAs 缓冲层、54...ZnCdSe 低温缓冲层、55...ZnCdSe 缓冲层、100...外延晶片、101...发光部、102...基底部、103...晶片、104...金刚石割刀、105...芯片、106...Si 衬底、107...降温杆、108...风口。

具体实施方式

以下参照附图说明本发明的实施方式。这里，实施方式的全部图中同一或对应的部分赋予同样的符号。

对 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 实施以往在 II-VI 族半导体 (ZnSe 或 MgZnSSe) 中进行的自由基氮掺杂，即使将其氮流量、RF 输出、成长温度、VI/II 比等 MBE 成长条件最优化，最多也就是 $3.5 \times 10^{16} \text{cm}^{-3}$ 左右，即小于 $1 \times 10^{17} \text{cm}^{-3}$ 的 p 型载流子浓度，不能实现大于等于 $1 \times 10^{17} \text{cm}^{-3}$ 的 p 型载流子浓度。

发明人反复深入研究的结果是研究出其他的掺杂技术。本发明中，为了解决上述课题，在第 1 层例如 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 结晶中以适度间隔插入 $10^{18} \sim 10^{20} \text{cm}^{-3}$ 左右高浓度的 p 型掺杂后的第 2 薄膜半导体结晶层，由插入的整个半导体结晶可以得到充分的 p 型载流子浓度。

在此事先说明几项公知技术和本发明的不同点。在特开平 7-326817 中以增大能够获得具有宽带隙的包覆层的最大 p 型载流子浓度为目的，提出了在使用 II-VI 族化合物半导体构成的发光元件中，形成的 p 型包覆层由含有 Mg、Ca、Sc、Ti、V、Cr、Mn、Fe、Co、Ni 中的至少一种元素的材料构成的超晶格结构。具体来讲，以与 GaAs 衬底晶格匹配的 MgZnSSe 和 ZnSSe 为对象。这些方面是与本发明的向 InP 衬底上的例如典型的 MgZnCdSe 和 ZnSeTe 两者掺杂 N 而形成 p 型包覆层明显不同的概念。

接着，说明与 W. Lin 等人在《Applied Physics Lett.》杂志 (Vol.76 (2000)、2205 页) 中报道的内容的不同点。为了增加 ZnSe 的 p 型载流子浓度，记载了在层积 ZnSe 后 δ 掺杂 Te 和 N 的方法。本发明在 InP 衬底上例如向典型的 MgZnCdSe 和 ZnSeTe (并非 δ 掺杂、完全的成长层) 两者掺杂 N 而形成 p 型包覆层。从而，两者是明显不同的概念。

接着，说明与 W. Lin 等人在《Journal of Vacuum Science & Technology》

B 杂志 (Vol.18 (2000)、1534 页) 中报道的内容的不同点。为了增加 InP 衬底上的 (Zn、Mg、Cd) Se 的 p 型载流子浓度, 层积 (Zn、Mg、Cd) Se 和单层时最高的情况至多为 $1 \times 10^{18} \text{cm}^{-3}$ 的载流子浓度的 ZnSe 层的超晶格层, 形成仅在 ZnSe 中掺杂 N 的结构。本发明在 InP 衬底上例如向典型的 MgZnCdSe 和 ZnSeTe (并非 δ 掺杂、完全的成长层) 两者掺杂 N 而形成 p 型包覆层。从而, 两者是明显不同的概念。

接着, 说明与 H. D. Jung 等人在《Applied Physics Lett.》杂志 (Vol.70 (1997)、1143 页) 中报道的内容的不同点。为了增加 ZnSe 的载流子浓度, 仅向小于等于 1 个原子层的 ZnTe 中 δ 掺杂 N, 并插入非掺杂的 ZnSe 中。本发明在 InP 衬底上例如向典型的 MgZnCdSe 和 ZnSeTe (并非 δ 掺杂、完全的成长层) 两者掺杂 N 而形成 p 型包覆层。从而, 两者是明显不同的概念。

本发明通过提供上面所述的单独的 p 型包覆层, 提供在 InP 衬底上具有 n 型包覆层、活性层和该 p 型包覆层的光半导体装置。以下针对该 p 型包覆层进行说明。

图 1 是本发明的实施例的第 1 概念模式图, 是模式地表示本发明的结构的图, 是在主层中插入了特定层的结构的截面图。向该结构全体进行 p 型掺杂。例如, 在此主要的第 1 半导体层 1 (后面称为主层) 为 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ ($x=0$ 时为 ZnCdSe)。 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 通过任意设定组成比 x 和 y , 可以形成 CdSe (1.764eV) ~ MgSe (4.0eV) 的能隙和 ZnSe (5.668Å) ~ CdSe (6.057 Å) 的晶格常数的半导体层。

在本发明的实施方式中, 使用通常广泛存在的与 InP 衬底 (5.869 Å) 晶格匹配的主层 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ ($x=0$ 时的 ZnCdSe 也可以)。通过进行晶格匹配而成长半导体层, 可以得到实质上没有变形、并且结晶缺陷少的优良的半导体层。

更具体来讲, 所谓与 InP 晶格匹配的 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 层, 尤其 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 层的组成比 (x 、 y) 满足 $y=0.47-0.37x$ ($x=0\sim0.8$ 、 $y=0.47\sim0.17$) 的关系式的组合是组成比处于 ($x=0$ 、 $y=0.47$) ~ ($x=0.8$ 、 $y=0.17$) 的范围的化合物半导体层。

图 1 中, 在作为与 InP 衬底晶格匹配的主层 $\text{Mg}_{0.5}\text{Zn}_{0.29}\text{Cd}_{0.21}\text{Se}$ 层 (10ML

(原子层)厚度) 1 中间插入了 $\text{ZnSe}_{0.53}\text{Te}_{0.47}$ 层 (2ML) 作为插入的第 2 层 2 (以下称为特定层)。

图 2 是表示与本发明的主要材料有关的晶格常数和能隙 (禁带宽度) 的关系的图。与 InP 的晶格匹配的部分对应于虚线。例如在包围 ZnSe、CdSe 和 MgSe 的三角形中, 通过设定 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 的组成比 x 和 y , 可以制作具有任意的晶格常数和能隙的 MgZnCdSe 。作为第 1 层可以使用具有 MgSe 层和 ZnSe 层的超晶格, 包括在所述 MgSe 层含有 Be、Zn 或 Te 中的至少一种的情况, 也包括在所述 ZnSe 层含有 Be、Cd、Mg 或 Te 中的至少一种的情况。

进而, 在图 2 中引出连结 ZnSe 和 ZnTe 的线段, 通过设定 $\text{ZnSe}_z\text{Te}_{1-z}$ 的组成比 z , 可以制作与 InP 晶格匹配的 $\text{ZnSe}_{0.53}\text{Te}_{0.47}$ 。

在图 1 所示制作的试样结构中, 作为主层 1 的 $\text{Mg}_{0.49}\text{Zn}_{0.29}\text{Cd}_{0.22}\text{Se}$ 层具有 2.95eV 的能隙, 插入 0.59nm 的作为特定层 2 的 $\text{ZnSe}_{0.53}\text{Te}_{0.47}$ 层后, 测定了 p 型载流子浓度, 得到 $2.1 \times 10^{18} \text{cm}^{-3}$ 的载流子浓度。

这里, 插入的特定层 2 是图 1 中与 InP 晶格匹配的 $\text{ZnSe}_{0.53}\text{Te}_{0.47}$ 层, 但也可以是晶格不匹配的 ZnTe、BeTe, 晶格不匹配时的 ZnSeTe, 以及无论晶格匹配与不匹配的 MgZnSeTe 和 BeZnTe。在晶格不匹配的情况下, 根据其偏移的大小, 当形成临界厚度以上的膜厚时, 会产生不适配的错位。因此膜厚需要为小于或等于临界膜厚, 而临界膜厚为几个原子层或其以下。

这些能够成为特定层 2 的半导体层以实验方式表明通过自由基氮掺杂得到大于等于 10^{18}cm^{-3} 的高的 p 型载流子浓度 (关于 ZnTe 参照 I. W. Tao 等的《Appl. Phys. Lett.》, 64、1848 (1994); 关于 ZnSeTe 参照 W. Shinozaki 等的《Jpn. J. Appl. Phys.》, 38、2598 (1999); 关于 MgZnSeTe 参照 W. Faschinger 等的《Appl. Phys. Lett.》, 65、3215 (1994); 关于 BeZnTe 参照 S. B. Che 的《J. Cryst. Growth》, 214/215、321 (2000))。在此, ZnTe、BeTe 以外的 ZnSeTe、MgZnSeTe 和 BeZnTe 可以与 InP 晶格匹配, 将其作为高掺杂结晶插入主结晶中时, 整体结晶可以得到与 InP 衬底晶格匹配的优良的结晶。

图 1 中所示的主层 1 是 MgZnCdSe , 也可以是 MgZnSeTe 层。并且还可以是 BeZnCdSe 层和 BeZnSeTe 层, 此时能隙分别为小于等于 2.6eV 和小于等于 2.8eV, 因此在制作例如光学元件等时, 需要考虑活性层的能隙数值判断封闭载流子是否有效来进行设计制作。

图 1 中所示的主层 1 和特定层 2 的层厚是以一定的主层和特定层的层厚

进行重复后的层厚，也可以是非周期或者无规地设定主层和特定层的厚度。例如作为主层 1 的 MgZnCdSe 层具有 2.95eV 的能隙，插入 1ML 厚度的作为特定层 2 的 ZnSeTe 层，接着层积作为主层的 MgZnCdSe 层，然后插入 2ML 厚度的作为特定层的 ZnSeTe 层，进而可以在层积主层后以特定层的厚度为 3ML 厚度。

图 3 表示本发明的实施例的第 2 概念模式图。在此主层 11 为 $\text{MgSe}/\text{ZnCdSe}$ 超晶格。 $\text{MgSe}/\text{ZnCdSe}$ 超晶格形成 MgSe 薄膜结晶和 ZnCdSe 薄膜结晶交替层积的结构，通过使各层的层厚为小于等于电子的德布罗意波长的几 $\text{\AA}$ ~ 几 nm 左右，可以看作近似的 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 混晶。向该结构全体进行 p 型掺杂。

另外， MgSe 的晶格常数 (5.91 $\text{\AA}$) 接近 InP 的晶格常数 (5.869 $\text{\AA}$)， ZnCdSe 可以与 InP 晶格匹配，从而 $\text{MgSe}/\text{ZnCdSe}$ 超晶格可以近似地与 InP 晶格匹配而制作，由此得到优良的结晶。

对于 $\text{MgSe}/\text{ZnCdSe}$ 超晶格，通过改变 MgSe 和 ZnCdSe 各层厚度，可以在与 InP 晶格匹配的状态下控制禁带宽度等物性参数，其具有与改变 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 的组成 (x、y) 同等的效果。

实际上与改变 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 的组成相比，从结晶成长的角度考虑改变 $\text{MgSe}/\text{ZnCdSe}$ 超晶格的层厚是格外容易的， $\text{MgSe}/\text{ZnCdSe}$ 超晶格在制作半导体器件中的复杂的异质结构方面是极其有效的材料（参照 H. Shimbo 等的《J. Cryst. Growth》，184/185、16 (1998)）。

另一方面，插入的特定层 12 在图 3 中为 ZnSeTe ，但也可以是 ZnTe 、 BeTe 、 MgZnSeTe 和 BeZnTe 。这些结晶以实验方式表明通过自由基氮掺杂可以得到大于等于 10^{18}cm^{-3} 的高的 p 型载流子浓度（关于 ZnTe 参照 I. W. Tao 等的《Appl. Phys. Lett.》，64、1848 (1994)；关于 ZnSeTe 参照 W. Shinozaki 等的《Jpn. J. Appl. Phys.》，38、2598 (1999)；关于 MgZnSeTe 参照 W. Faschinger 等的《Appl. Phys. Lett.》，65、3215 (1994)；关于 BeZnTe 参照 S. B. Che 的《J. Cryst. Growth》，214/215、321 (2000)）。

在此， ZnTe 、 BeTe 以外的 ZnSeTe 、 MgZnSeTe 和 BeZnTe 可以与 InP 晶格匹配，将其作为高掺杂结晶插入主结晶中时，整体结晶可以得到与 InP 衬

底晶格匹配的优良的结晶。与此相反, ZnTe 的晶格常数为 $6.10\text{\AA}$, 与 InP (晶格常数为 $5.869\text{\AA}$) 相比存在 $+3.9\%$ 的晶格不匹配, 由此在与 InP 衬底晶格匹配的主结晶中插入 ZnTe 可能会产生结晶变形所引起的缺陷。但是, 通过使 ZnTe 的层厚为小于等于不产生适配的错位的临界膜厚, 有意地使主结晶层的晶格常数小于 InP 而形成负的晶格不匹配, 全体结晶会形成所谓的净零 (net zero) 变形, 从而可以解决。在此成为净零变形的条件由式 (1) 表示。

$$\epsilon_h (1-r_p) + \epsilon_p r_p = 0 \quad \cdots (1)$$

在此, ϵ_h 为主结晶的变形量, ϵ_p 为高掺杂层的变形量, r_p 为高掺杂层占全体结晶的层厚比。

由此, 例如使 ZnTe 为高掺杂层, 其层厚比为 0.1 时, 为了形成净零变形, 要求可以使主层的结晶变形为 -0.433% , 在 ZnCdSe、MgZnCdSe 中通过组成控制其是可能的。这样, 即使采用了具有大的晶格变形的 ZnTe, 通过使用净零变形的技术可以得到高品质的结晶。

在图 3 中使主层 11 为 MgSe/ZnCdSe 超晶格层, 作为 MgSe 的替代物也可以是 MgZnSe 或者 MgZnSeTe。

进而, 在图 3 中使主层 11 为 MgSe/ZnCdSe 超晶格层, 作为 ZnCdSe 的替代物也可以是 ZnSeTe、BeZnCdSe、BeZnSeTe、MgZnCdSe、MgZnSeTe。

本发明通过在上述主层 11 中以适度间隔插入上述特定层 12, p 型载流子 (空穴) 从特定层 12 被放出到主层 11 中, 全体结晶可以得到大于等于 10^{17}cm^{-3} 的充分的空穴浓度。在此特定层 12 与主层 11 相比层厚薄, 占全体结晶的比例小, 由此通过插入特定层 12 对主层 11 的能隙等物性参数几乎没有影响或者抑制至最小限度。

通常 p 型掺杂的半导体在其价电子带上端的附近会形成受体能级, 由此放出空穴, 显示 p 型传导性。在此, 通过本发明得到 p 型掺杂的机理被认为有 2 种。在图 4 (a)、(b) 中表示其概念图。图 4 (a)、(b) 模式地表示在主层中插入了特定层的半导体的价电子带结构。其是说明本发明的理论根据的图, 是模式地表示在主层中插入了特定层的量子阱的价电子带结构、存在其中的 p 型载流子 (空穴)、其波动函数及能级的图。在此 A 表示主结晶和高掺杂结晶所产生的量子阱结构的价电子带结构, B 表示 p 型载流子 (空穴),

C 表示 p 型载流子（空穴）的量子阱中的能量量子能级，D 表示封闭在量子阱中的 p 型载流子（空穴）的波动函数。

如图 4 (a)、(b) 所示，对于上述主层和特定层的组合，从这些半导体结晶的波段门类的关系来看，其价电子带结构形成特定层为阱层、主层为势垒层的所谓量子阱结构。另外，插入的特定层的层厚为几 Å~几 nm 左右，空穴的量子能级如图 4 (a)、(b) 所示形成于量子阱内。

作为通过本发明得到 p 型化的第一机理被认为是，如图 4 (a) 所示，空穴从在特定层的高浓度受体向主层的价电子端热激发，作为自由载流子而活动，从而全体得到 p 型化。此时向主结晶的价电子端激发的空穴浓度与 $\exp(-E_a/kT)$ 近似成比例。上式中 E_a 为活化能， k 为玻尔兹曼常数， T 为绝对温度。在此，由于与作为阱层的特定层相比，活化能对应于势垒层的能量而增加，被激发的空穴浓度可以认为与特定层相比会减少。例如活化能增加 0.12eV 时，室温 ($T=300K$) 下的空穴浓度估计会减少至约 1/100 左右。但是，高掺杂的空穴浓度要是为 10^{20}cm^{-3} ，则被激发的空穴浓度为 10^{18}cm^{-3} ，可以期待着获得应用于器件的充分的值。从而，可以认为该机理的 p 型化在主层和特定层所产生的阱势垒高度（能量）约小于等于 0.12eV 左右的情况是有效的。

作为第二机理被认为是，如图 4 (b) 所示封闭在各阱层中的空穴的波动函数，与在相邻的阱层的波动函数互相重合而形成微带，通过空穴在该微带中被激发则会显示 p 型化。此时第一机理中的阱势垒高度的限制被缓和，即使是更深的阱结构，只要所形成的微带的能级充分低，则可以期待高的空穴浓度。该微带的能级由于可以通过利用阱层、势垒层的层厚来确定，因此可以认为地控制在某一范围。。

针对本发明的第 1 实施方式进行说明。制作图 5A 所示的试样，并评价特性。

通过采用双成长室分子束外延 (MBE) 装置的结晶成长来制作。首先，对 InP 衬底 21 进行最佳表面处理，然后放置在 MBE 装置内。放入试样交换用的准备室，用真空泵抽真空至小于等于 10^{-3}Pa ，再加热至 100°C ，脱去残留水分和杂质气体。

接着,输送到 III-V 族专用成长室,通过在使 P 分子束射到衬底表面的同时加热衬底温度至 500°C ,除去衬底表面的氧化膜,随后在衬底温度 450°C 成长层厚 30nm 的 InP 缓冲层 22,在衬底温度 470°C 成长层厚 $0.1\mu\text{m}$ 的 InGaAs 缓冲层 23。

接着,将试样输送到 II-VI 族专用成长室,在衬底温度 200°C 进行 Zn 分子束照射和 ZnCdSe 低温缓冲层 24 (层厚 5nm) 的成长,随后在衬底温度 280°C 依次层积 ZnCdSe 缓冲层 25 (层厚 100nm)、MgSe/ZnCdSe 超晶格 26 (MgSe 层的厚度为 0.6nm 、ZnCdSe 层的厚度为 1.71nm 、周期为 57 对、总层厚为 $0.13\mu\text{m}$) 后,形成本发明的组合了主层和插入了特定层的超晶格结构 28 (总层厚为 $0.5\mu\text{m}$) ,最后层积 ZnTe 层 30 (5nm)。在此,超晶格结构 28 形成主层为 ZnCdSe、特定层为 ZnTe、层厚 3.96nm 的 ZnCdSe 层和层厚 0.73nm 的 ZnTe 薄膜层交替层积 100 对的 ZnCdSe/ZnTe 超晶格结构。此时,在氮流量为 0.015sccm 、RF 输出为 400W 、成长温度为 280°C 、VI/II 比约为 1 的条件下对超晶格结构 28 实施自由基氮掺杂,同时进行成长。

顺便说一下,在该实验之前进行的预备实验中,在同样的条件下对 ZnTe 单层膜进行自由基氮掺杂而成长后的试样的 p 型载流子浓度的测定结果,确认为 $5\times 10^{20}\text{cm}^{-3}$ 的高浓度掺杂。

接着,通过蒸镀 Ti 和 Al、利用抗蚀剂和光曝光的图案成型,形成如图 5A 所示的肖特基型二电极 31。使用该电极进行室温下的容量-电压 (C-V) 法测定,求出在 ZnCdSe/ZnTe 超晶格层的有效受体 (p 型掺杂) 浓度。

得到的有效受体浓度和 ZnTe 层厚度的关系示于图 6 中。在此, ZnTe 层厚为 0 时,显示出的是氮掺杂过的 ZnCdSe 单层膜的文献值 (参照 K. Naniwae 等的《J. Cryst. Growth》, 184/185、450 (1998))。如图 6 所示,对于 ZnCdSe 单层膜有效受体低至 $3.5\times 10^{16}\text{cm}^{-3}$,相反通过插入 ZnTe 薄膜可以得到 $8\times 10^{17}\text{cm}^{-3}$ 的高载流子浓度。

使作为 ZnCdSe/ZnTe 超晶格层的超晶格结构 28 的特定层 ZnTe 的层厚为 0.29nm 和 0.59nm ,制作与图 5A 同样的结构并进行了评价,分别为 $1.9\times 10^{17}\text{cm}^{-3}$ 和 $3.1\times 10^{17}\text{cm}^{-3}$ 的载流子浓度。

也就是说, ZnTe 层厚为 0.73nm 时,与 p 型 ZnCdSe 单层膜 $3.5\times 10^{16}\text{cm}^{-3}$

相比, 实现了 $8 \times 10^{17} \text{cm}^{-3}$ 这样的大于等于 20 倍的高浓度掺杂。通过成长条件的最佳化也可以期待着进一步的高浓度化。

进而, 在超晶格结构 28 的特定层中, 通过使用与 ZnTe 相比价电子能量不连续值小的 ZnSeTe, 可以容易地取出来自特定层的载流子, 可以减少 p 型包覆层的阻抗。

至此表示了具有一定膜厚的主层、特定层的层积结构所形成的超晶格结构 28 的有效受体浓度, 但是图 6 的结果暗示了也可以适用于无规或者规则地改变两层的膜厚的膜厚调制结构。以下说明这样的应用例。

图 5B 是表示适用于规则地变化的膜厚调制结构的例子的图。通过在超晶格结构 28 的一定膜厚的主结晶 (例如 ZnCdSe、膜厚 3.96nm) 上各自以适当层数依次层积膜厚依次不同的特定层 (例如 ZnTe, 0.29nm、0.56nm、0.73nm), 可以在膜厚方向保持高的载流子浓度而具有载流子浓度梯度。由此, 对于激光元件具有与光封闭和载流子吸收损失有关的设计自由度等的应用成为可能。这里, 在图 5B 中其他构成与图 5A 相同。

另外, 在图 7A (b) ~ (d) 中表示其他应用例。在此, 图 7A (a) 是为了比较表示图 5A 所示的超晶格结构 28 的具体例的图。主层是 MgZnCdSe, 特定层是 ZnTe。特定层的膜厚为 3ML (原子层)。

图 7A (b) 是将膜厚为 3ML 的特定层分割成 3 层膜厚 1ML 的薄膜层, 在该层之间以大致相同或者更厚的膜厚设置作为主层的 MgZnCdSe 层的例子。通过将用于分割的主层 (MgZnCdSe) 薄膜化 (例如 2ML), 可以控制在特定层间形成的微带的能量位置。与图 7A (a) 的结构的量子能级相比, 可以使微带的位置接近主层的价电子带, 可以更容易地在主层输出特定层的空穴, 可以减少由特定层、主层构成的 p 型包覆层的阻抗。

图 7A (c) 是在膜厚为 3ML 的特定层 (ZnTe) 和主层 (MgZnCdSe) 的界面导入组成连续变化的中间层 (MgZnCdSeTe) 的例子。通过该结构可以提高在垂直于层积方向的方向上的空穴移动, 可以减少本发明的 p 型包覆层的阻抗。即使如图 7A (d) 所示的在特定层、主层的中间部使用膜厚调制超晶格结构的结构也可以得到这样的效果。即, 在图 7A (d) 的例子中, 从主层 (MgZnCdSe) 开始, 依次层积膜厚 1ML 的特定层 (ZnTe)、膜厚 2ML 的主

层(MgZnCdSe)、膜厚 2ML 的特定层(ZnTe)、膜厚 1ML 的主层(MgZnCdSe), 通过层积膜厚 3ML 的特定层, 从而在特定层(ZnTe)和主层(MgZnCdSe)的界面构成与组成连续变化的中间层同等的层。该结构的优点是由于使用主层和特定层的 2 种结晶而构成全体的 p 型包覆层, 结晶成长容易。在此, 使具有与特定层同样组成的层的膜厚从特定层向主层依次变薄, 同时使具有与主层同样组成的层的膜厚从特定层向主层依次变厚。由此, 中间部的膜厚调制超晶格近似混晶而作用, 作为具有与在界面组成连续变化的中间层同等的波段结构的层, 有效地发挥作用。其结果是与图 7A(c) 同样, p 型包覆层的低阻抗化成为可能。在此, 说明了由 4 层构成的膜厚调制超晶格, 也可以使用由更多层构成的膜厚调制超晶格中间层。

图 7B(a)~(d) 分别是表示由图 7A(a)~(d) 中的层积结构得到的与层积方向对应的能量的图。对于图 7B(b), 与图 7B(a) 的量子能级(由点划线图示)相比, 通过使微带的位置接近主层的价电子带, 可以更容易地在主层输出特定层的空穴, 可以减少由特定层、主层构成的 p 型包覆层的阻抗。在图 7B(d) 中, 作为具有像在图中由点划线表示的波段结构的层有效地发挥作用。其结果是与图 7B(c) 同样 p 型包覆层的低阻抗化成为可能。

接着, 针对本发明的第 2 实施方式进行说明。制作图 8(a)、(b) 所示的试样, 并评价特性。

首先, 针对图 8(a) 所示的试样进行说明。通过采用双成长室分子束外延(MBE)装置的结晶成长来制作。首先, 对 InP 衬底 21 进行最佳表面处理, 然后放置在 MBE 装置内。放入试样交换用的准备室, 用真空泵抽真空至小于等于 10^{-3} Pa, 再加热至 100°C , 脱去残留水分和杂质气体。

接着, 输送到 III-V 族专用成长室, 通过在使 P 分子束射到衬底表面的同时加热衬底温度至 500°C , 除去衬底表面的氧化膜, 随后在衬底温度 450°C 成长层厚 30nm 的 InP 缓冲层 22, 在衬底温度 470°C 成长层厚 $0.1\mu\text{m}$ 的 InGaAs 缓冲层 23。

接着, 将试样输送到 II-VI 族专用成长室, 在衬底温度 200°C 进行 Zn 分子束照射和 ZnCdSe 低温缓冲层 24(层厚 5nm) 的成长, 随后在衬底温度 280°C 成长 ZnCdSe 缓冲层 25(层厚 100nm)。接着, 以 ZnTe 层 34(0.73nm)/ZnCdSe

层 35 (1.98nm) /MgSe 层 36 (0.59nm) /ZnCdSe 层 35 (1.98nm) 这 4 层 (图中表示为 U1) 作为 1 个周期而层积 110 对。向该超晶格结构在上述条件下进行利用自由基氮的 p 型掺杂。在此, 主层是由 ZnCdSe 层/MgSe 层 36/ZnCdSe 层 35 这 3 层结构所构成的超晶格层, 特定层是 ZnTe 层 34。

顺便说一下, 在该实验之前进行的预备实验中, 对 ZnTe 单层膜实施与上述同样条件的自由基氮掺杂而成长后的试样的 p 型载流子浓度的测定结果, 确认为 $5 \times 10^{20} \text{cm}^{-3}$ 的高浓度掺杂。

接着, 通过蒸镀 Ti 和 Al、利用抗蚀剂和光曝光的图案成型, 形成如图 8 (a) 所示的肖特基型二电极 31。使用该电极进行室温下的容量-电压 (C-V) 法测定, 求出在 MgSe/ZnCdSe/ZnTe 超晶格层的有效受体 (p 型掺杂) 浓度。

图 9 是表示本发明的第 2 实施方式中的 MgSe/ZnCdSe/ZnTe 超晶格的有效受体浓度和超晶格一周期中的 MgSe 层厚的关系的图表。在此 MgSe 层厚为超晶格一周期中的 MgSe 层的合计层厚。图 9 的标识 (a) 为上述的评价结果。图 9 中的 MgSe 层厚为 0 时, 是第 1 实施方式中的 ZnCdSe (层厚 3.96nm) /ZnTe (层厚 0.73nm) 超晶格的情况。

用图 8(a)所示的构成制作仅将 MgSe 层 36 的层厚增厚至 0.59nm~1.17nm 的试样, 在图 9 中追记为标识 (b)。

接着, 针对图 8 (b) 所示的试样进行说明。其是第 2 实施方式的变形, 在图 9 中将其特性追记为标识 (c)。通过采用双成长室分子束外延 (MBE) 装置的结晶成长来制作。首先, 对 InP 衬底 21 进行最佳表面处理, 然后放置在 MBE 装置内。放入试样交换用的准备室, 用真空泵抽真空至小于等于 10^{-3}Pa , 再加热至 100°C , 脱去残留水分和杂质气体。

接着, 输送到 III-V 族专用成长室, 通过在使 P 分子束射到衬底表面的同时加热衬底温度至 500°C , 除去衬底表面的氧化膜, 随后在衬底温度 450°C 成长层厚 30nm 的 InP 缓冲层 22, 在衬底温度 470°C 成长层厚 $0.1\mu\text{m}$ 的 InGaAs 缓冲层 23。

接着, 将试样输送到 II-VI 族专用成长室, 在衬底温度 200°C 进行 Zn 分子束照射和 ZnCdSe 低温缓冲层 24 (层厚 5nm) 的成长, 随后在衬底温度 280°C 成长 ZnCdSe 缓冲层 25 (层厚 100nm)。接着, 以 ZnTe 层 41 (0.73nm) /ZnCdSe

层 42 (1.03nm) /MgSe 层 43 (0.88nm) /ZnCdSe 层 44 (1.91nm) /MgSe 层 43 (0.88nm) /ZnCdSe 层 42 (1.03nm) 这 6 层 (图中表示为 U2) 作为 1 个周期而层积 110 对, 最后层积 ZnTe 层 30(5nm)。也就是说, 主层是 MgSe/ZnCdSe 超晶格层, 特定层是 ZnTe 层。利用自由基氮的 p 型掺杂采用上述条件。

用图 8(b)所示的构成制作仅将 MgSe 层 43 的层厚增厚至 0.88nm~1.17nm 的试样, 在图 9 中追记为标识 (d)。

由图 9 可知, 对于任意 MgSe 层厚都可以得到大于等于 $4 \times 10^{17} \text{cm}^{-3}$ 的有效受体浓度。另一方面, 通过增加 MgSe 层厚, 有效受体浓度会减少。在此说明了与具有一定膜厚的主层、特定层所构成的层积结构有关的有效受体浓度, 但是图 9 的结果也暗示了适用于膜厚调制结构。即, 针对图 5A 结构可以进行与图 5B、图 7 (b) ~ (d) 所表示的变形例同样的变形。例如也可以是在一定膜厚的 ZnTe 特定层 (例如 0.29nm、0.56nm、0.73nm) 之间以适当的周期层积膜厚依次不同的超晶格主层的结构等。由此, 可以在膜厚方向保持高的载流子浓度而具有载流子浓度的梯度。进而, 本发明中任意地改变主层、特定层的膜厚、组成的应用也是可以的。从而, 可以制作使用了组成变化中间层的倾斜型超晶格结构, 并且还可以制作使用了连续地改变主层、特定层的膜厚的近似混晶中间层的倾斜型超晶格结构。

接着, 测定这些试样的表面反射率光谱, 由此求出光吸收端, 估算能隙 (禁带宽度)。图 10 是表示本发明的第 2 实施方式中的 MgSe/ZnCdSe/ZnTe 超晶格的禁带宽度和超晶格一周期中的 MgSe 层厚度的关系的图表。显示得到的禁带宽度的 MgSe 层厚依存性。通过将 MgSe 层厚从 0 增加到 2.34nm, 禁带宽度从 2.08eV 增加至 2.56eV, 可以确认插入 MgSe 层所引起的禁带宽度增大。这样, 通过插入 MgSe 层, 即使将禁带宽度增加至 2.56eV, 也可以得到大于等于 $4.5 \times 10^{17} \text{cm}^{-3}$ 的 p 型载流子浓度。

接着, 针对第 3 实施方式进行说明。制作图 11 所示的试样, 并评价特性。通过采用双成长室分子束外延 (MBE) 装置的结晶成长来制作。首先, 对 S 掺杂 InP 衬底 21 进行最佳表面处理, 然后放置在 MBE 装置内。放入试样交换用的准备室, 用真空泵抽真空至小于等于 10^{-3}Pa , 再加热至 100°C , 脱去残留水分和杂质气体。

接着,输送到 III-V 族专用成长室,通过在使 P 分子束射到衬底表面的同时加热衬底温度至 500℃,除去衬底表面的氧化膜,随后在衬底温度 450℃成长层厚 30nm 的 InP 缓冲层 22,在衬底温度 470℃成长层厚 0.1μm 的 InGaAs 缓冲层 23。

接着,将试样输送到 II-VI 族专用成长室,在衬底温度 200℃进行 Zn 分子束照射和 ZnCdSe 低温缓冲层 24(层厚 5nm)的成长,随后在衬底温度 280℃依次层积 ZnCdSe 缓冲层 25(层厚 100nm)后,形成本发明的组合了主层 45 和插入的特定层 46 的超晶格结构,最后层积 ZnTe 层 30(5nm)。在此使主层 45 为 MgZnCdSe、特定层 46 为 ZnTe,形成层厚 4.0nm 的 MgZnCdSe 层 45 和层厚 1.0nm 的 ZnTe 薄膜层 46 交替层积 150 对的 MgZnCdSe/ZnTe 超晶格结构。利用自由基氮的 p 型掺杂采用上述条件。

顺便说一下,在该实验之前进行的预备实验中,对 ZnTe 单层膜实施与上述同样条件的自由基氮掺杂而成长后的试样的 p 型载流子浓度的测定结果,确认为 $5 \times 10^{20} \text{cm}^{-3}$ 的高浓度掺杂。

接着,通过蒸镀 Ti 和 Al、利用抗蚀剂和光曝光的图案成型,形成如图 5A 所示的肖特基型二电极 31。使用该电极进行室温下的容量-电压(C-V)法测定,求出在 MgZnCdSe/ZnTe 超晶格层的有效受体(p 型掺杂)浓度。

得到的有效受体浓度和能隙的关系示于图 12 中。2.25eV 为 ZnCdSe/ZnTe 的情况。从图 12 可知,虽然能隙增加时载流子浓度会稍稍降低,但是在具有 2.95eV 这样的高能隙的 MgZnCdSe/ZnTe 超晶格层可以得到 $2.1 \times 10^{18} \text{cm}^{-3}$ 的相当高的载流子浓度。在参考所示的 ZnCdSe 单层为 $3.5 \times 10^{16} \text{cm}^{-3}$,在带隙大的区域不能得到 p 型层。这明确表明意在兼顾宽带隙化和高 p 型掺杂的本发明的有效性。

接着,针对第 4 实施方式进行说明。制作图 13A 所示的半导体 LD 结构。通过采用双成长室分子束外延(MBE)装置的结晶成长来制作。首先,对 InP 衬底 21 进行最佳表面处理,然后放置在 MBE 装置内。放入试样交换用的准备室,用真空泵抽真空至小于等于 10^{-3}Pa ,再加热至 100℃,脱去残留水分和杂质气体。

接着,输送到 III-V 族专用成长室,通过在使 P 分子束射到衬底表面的同

时加热衬底温度至 500℃，除去衬底表面的氧化膜，随后在衬底温度 450℃成长层厚 30nm 的 InP 缓冲层 22，在衬底温度 470℃成长 200nm 的 Si 掺杂 n 型 InGaAs 缓冲层 53。

接着，将试样输送到 II-VI 族专用成长室，在衬底温度 200℃进行 Zn 分子束照射和 Cl 掺杂 n 型 ZnCdSe 低温缓冲层 54（层厚 5nm）的成长，随后在衬底温度 280℃依次层积 Cl 掺杂 n 型 ZnCdSe 缓冲层 55（层厚 100nm）、Cl 掺杂 n 型 MgZnCdSe 包覆层 47（层厚 800nm）、MgZnCdSe 势垒层 48、BeZnCdSe 量子阱活性层 49（层厚 7.5nm）、MgZnCdSe 势垒层 48，然后形成本发明的组合了主层 MgZnCdSe45 和插入的特定层 ZnTe46 的 N 掺杂 p 型超晶格结构所构成的 p 型包覆层，再依次层积 N 掺杂 p 型 ZnSeTe/ZnTe 接触层 50（总层厚 500nm）、最后的 N 掺杂 p 型 ZnTe 间隙层 30（层厚 30nm）。在此，使主层 45 为 MgZnCdSe（层厚 4.0nm）、特定层 46 为 ZnTe（层厚 1.0nm），形成交替层积 150 对的 MgZnCdSe/ZnTe 超晶格结构。

图 13B 是表示由图 13A 中的层积结构得到的与层积方向对应的能量的图。

接着，使用图 14 和图 15 说明由如图 13 所述而构成的外延晶片形成各光半导体装置的一般步骤。

在图 14(a)中，100 是图 13 所示的外延晶片，由 101 所示的厚度为几 μm 的发光部和 102 所示的厚度为几百 μm 的基底部构成。在发光部 101 的最上面的 p 型 ZnTe 间隙层 30 上通过平版印刷形成规定形状的抗蚀剂图案（未图示）而覆盖条纹部和电流狭窄区域以外的部分的表面，然后在整个面上依次真空蒸镀例如 Pd 膜、Pt 膜、Au 膜。然后，将抗蚀剂图案与其上形成的 Pd 膜、Pt 膜和 Au 膜同时起离。由此在 ZnTe 接触层 30 上形成由 Pd/Pt/Au 构成的 p 型电极。然后，根据需要进行热处理，使其欧姆接触。

另一方面，如图 14(b)所示，作为基底部 102 的 n 型 InP 衬底薄膜化至 100 μm 左右，蒸镀 n 型电极例如 Au/Ge 并使其欧姆接触。由此得到在上下两面形成有电极的晶片 103。

接着，如图 14(c)所示，使用金刚石割刀 104 在晶片 103 的端部形成裂纹，施加压力而沿着裂纹开裂，从而如图 14(d)中 103a、103b、...所示裂

开。接着,通过蒸镀或溅射,使用 Al_2O_3 、 SiO_x 、 SiN_x 等在发光的前端面形成 5%左右的低反射涂层,在后端面形成 95%左右的高反射涂层。接着,再次进行沿着条纹方向进行分割的制片工序,如图 14 (e) 所示可以形成芯片 105。

接着,如图 15 (a) 所示,在使发光点的位置和端面的角度一致的情况下将得到的芯片 105 配置在 Si 衬底 (submount) 106 上。在 Si 衬底 106 和芯片 105 之间粘附焊锡并加热,利用熔融焊锡的合金工序进行固着。接着,如图 15 (b) 所示,利用切块机切割 Si 晶片而如 106a 所示各自分离。接着,进行在用铜等制作的降温杆 107 上的接合芯片焊接工序,使用焊锡或粘接剂利用加热工序进行固定。接着,如图 15 (c) 所示,进行用金导线连接芯片 105 上的电极和降温杆 107 上的端子的导线接合工序。接着,如图 15 (d) 所示,通过使成为激光出口的风口 108 对应降温杆,采用焊接进行机械密封工序,完成最终的封装。

以上针对本发明的实施方式进行了具体的说明,但是本发明并不限于上述的实施方式,可以基于本发明的技术思想进行各种变形。

例如在上述实施方式中列举的数值、结构、衬底原料、工艺等并不限于具体例,根据需要也可以使用与这些不同的数值、结构、衬底、原料、工艺等。

具体来讲,作为主层在实施方式例中列举了 ZnCdSe 、 MgSe/ZnCdSe 、 MgZnCdSe 这 3 种,但也可以是 $\text{Mg}_x\text{Zn}_y\text{Cd}_{1-x-y}\text{Se}$ 、 $\text{Be}_u\text{Zn}_v\text{Cd}_{1-u-v}\text{Se}$ 、 $\text{Mg}_a\text{Zn}_{1-a}\text{Se}_b\text{Te}_{1-b}$ 、 $\text{Be}_c\text{Zn}_{1-c}\text{Se}_d\text{Te}_{1-d}$ ($0 < x, y, u, v, a, b, c, d < 1$) 中的任意一种。

具体来讲,作为主层对于超晶格结构可以由 MgSe/ZnCdSe 、 MgSe/ZnSeTe 、 MgSe/BeZnCdSe 、 MgSe/BeZnSeTe 、 MgZnBeTeSe/ZnCdSe 、 MgZnBeTeSe/ZnSeTe 、 $\text{MgZnBeTeSe/BeZnCdSe}$ 、 $\text{MgZnBeTeSe/BeZnSeTe}$ 中的任意一种构成。

具体来讲,作为主层包含同时含有 VI 族原子 S 和 II 族原子 Cd 的材料。

具体来讲,作为特定层在实施方式例中主要列举了 ZnTe 、 ZnSeTe , 但可以由 ZnTe 、 $\text{ZnSe}_f\text{Te}_{1-f}$ 、 $\text{Be}_g\text{Zn}_{1-g}\text{Te}$ 、 $\text{Mg}_p\text{Zn}_{1-p}\text{Se}_q\text{Te}_{1-q}$ 、 BeTe ($0 < f, g, p, q < 1$) 中的任意一种构成。

具体来讲, 作为特定层的层厚在实施方式中对于 ZnTe 列举了 0.73nm, 但只要层厚大于等于 2ML 即 ZnTe 大于等于 0.61nm 就可以。

具体来讲, 关于特定层在实施方式例中针对 ZnTe 形成什么样的成长形状没有记载, 可以是层状成长, 也可以是岛状成长。

具体来讲, 本发明包含的内容的特点在于, 与只有主层的情况(不具有特定的半导体层的情况)相比, 载流子浓度增加 1 位数以上。

具体来讲, 本发明包含的内容的特点在于, 在 E_g (能隙) $> 2.9\text{eV}$ 的主要由 II 族和 VI 族的原子构成的化合物半导体层得到大于等于 $1 \times 10^{17}\text{cm}^{-3}$ 的载流子浓度。

具体来讲, 本发明包含的内容的特点在于, 在 E_g (能隙) $> 2.9\text{eV}$ 的主要由 II 族和 VI 族的原子构成的化合物半导体层得到掺杂剂的活化率大于等于 5%。

在实施方式例中, 为了在主层得到期望的载流子浓度, 向主层和特定层两者导入了掺杂剂, 但是也可以是仅任何一者导入掺杂剂的方法。

具体来讲, 由于主层和插入的特定层产生变形的情况, 通过故意地错开半导体层衬底的晶格, 可以补偿半导体层整体的变形。

在实施方式例中, 为了在由 InP 构成的半导体衬底上在主层得到期望的载流子浓度, 记载了插入特定的半导体层, 但是作为衬底也可以是 GaAs、GaP、ZnSe、ZnTe、Si、Ge、蓝宝石、GaN、SiC 等。

另外, 在实施方式例中, 作为发光元件列举了半导体 LD, 但也包括发光二极管、作为光敏元件的 PD。

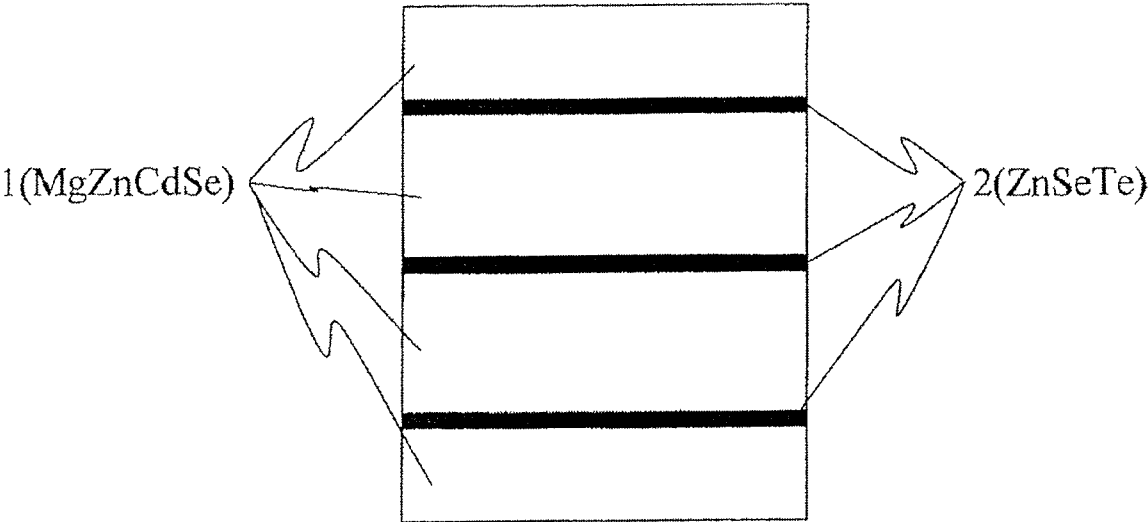


图1

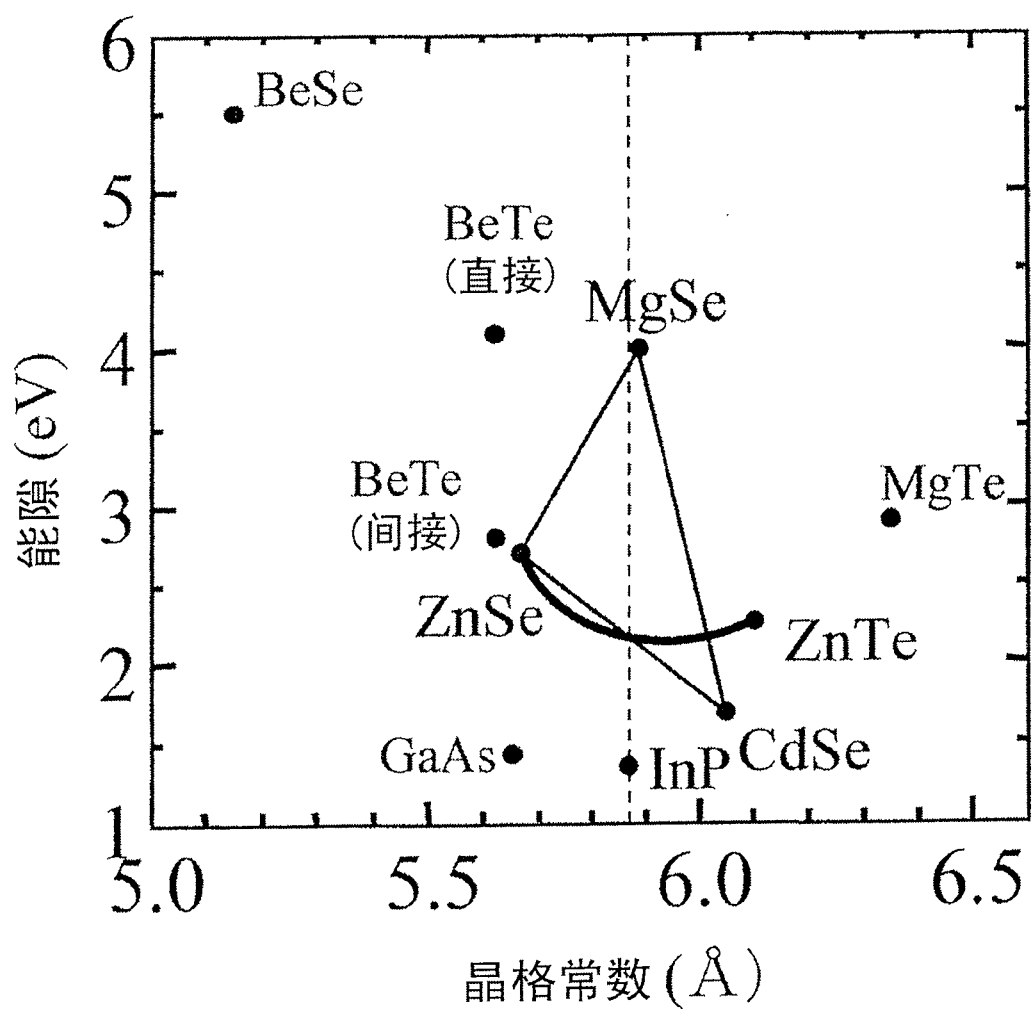


图2

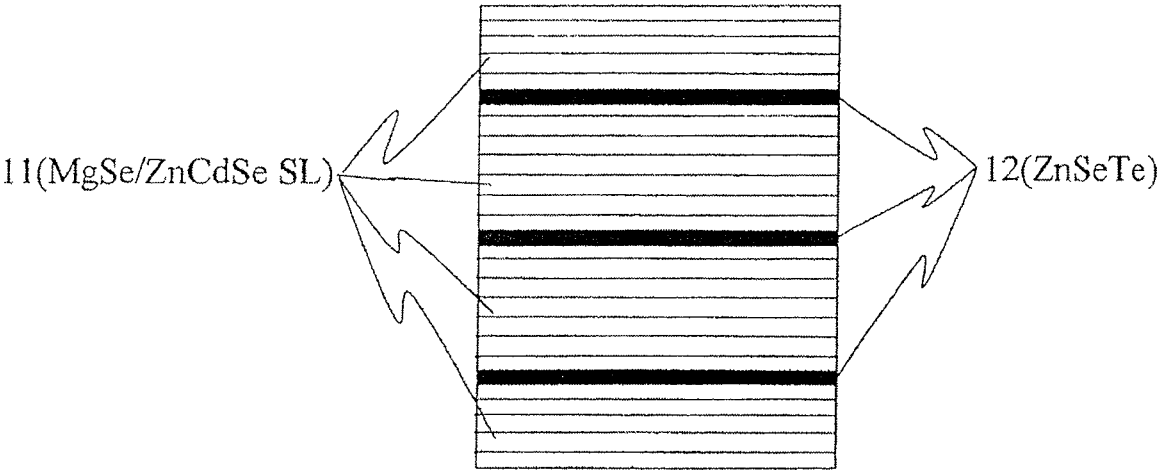


图3

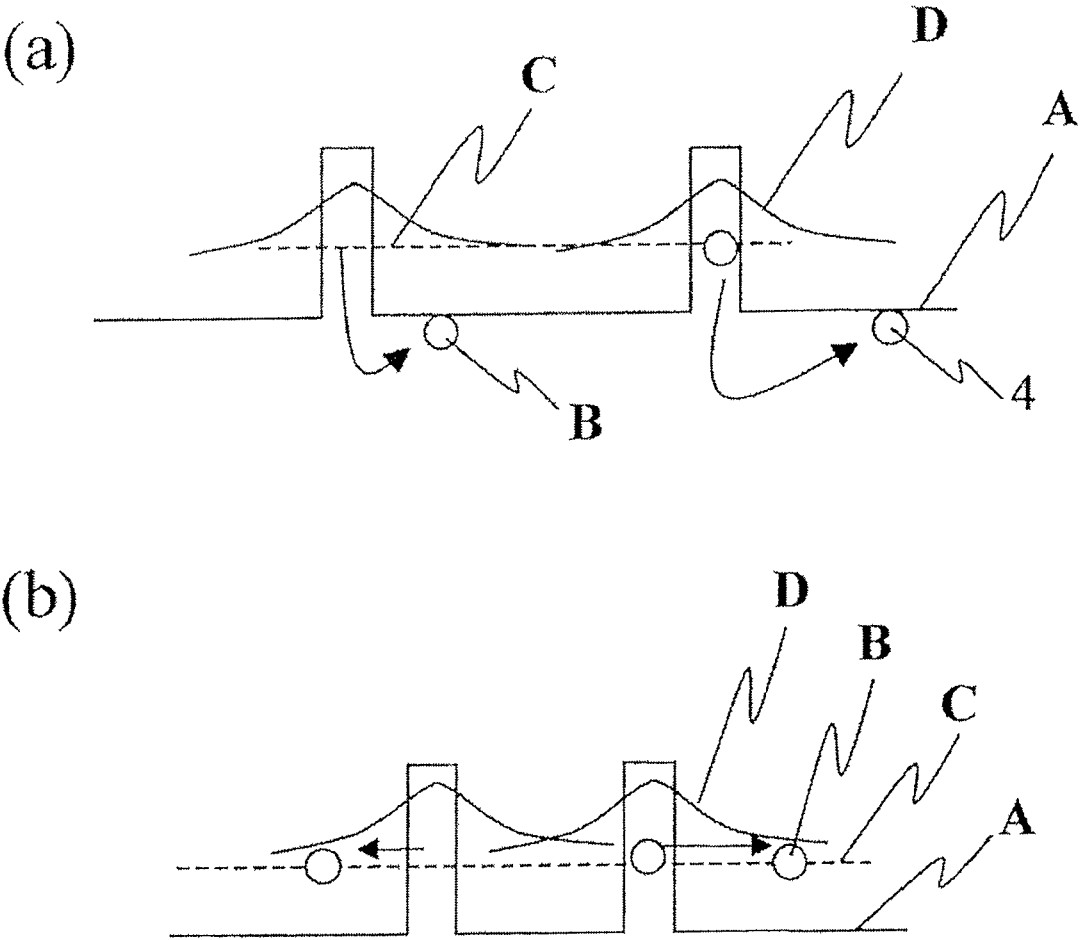


图4

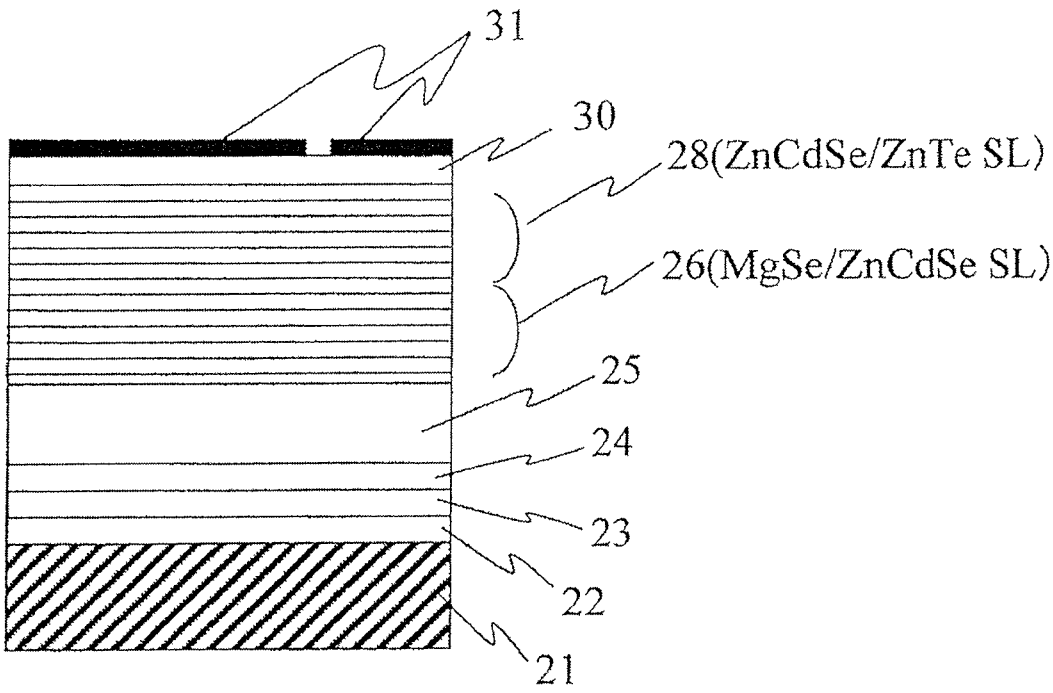


图5A

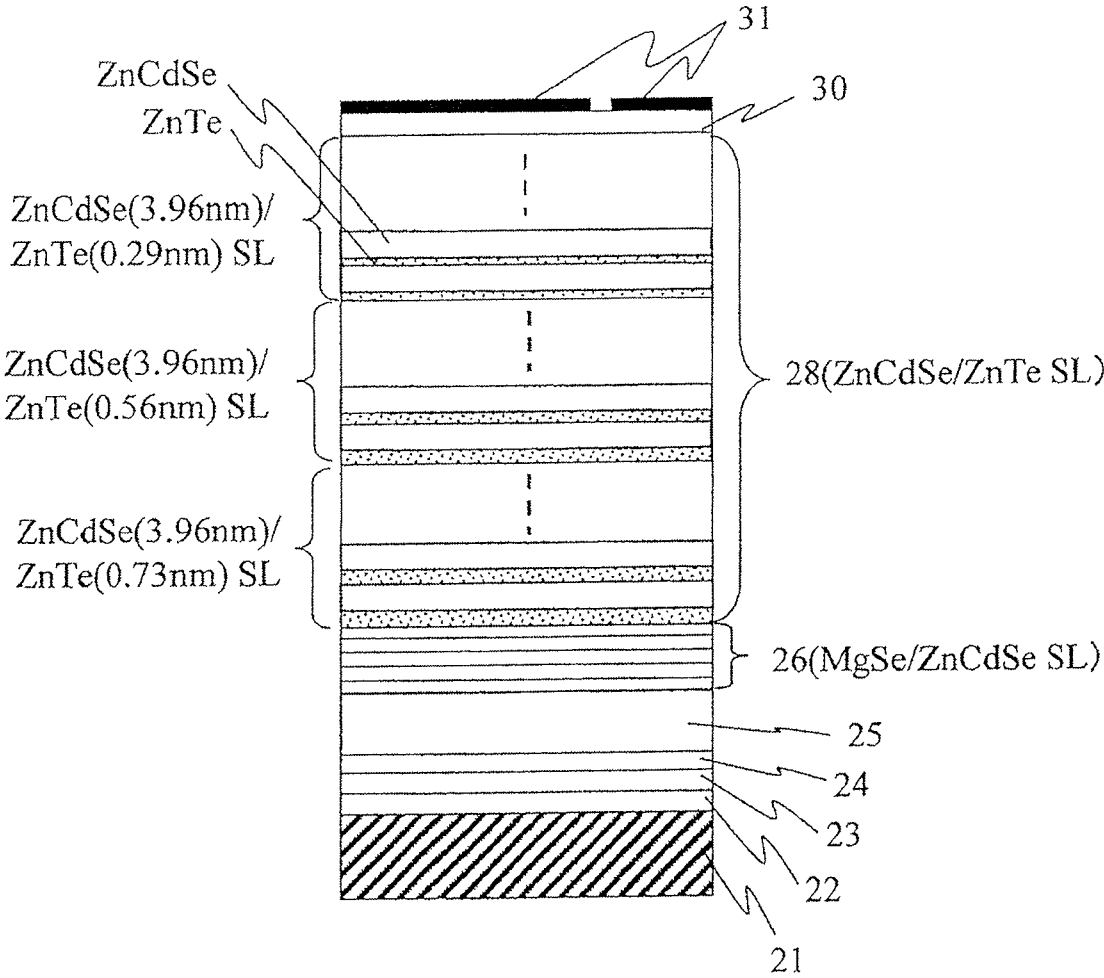


图5B

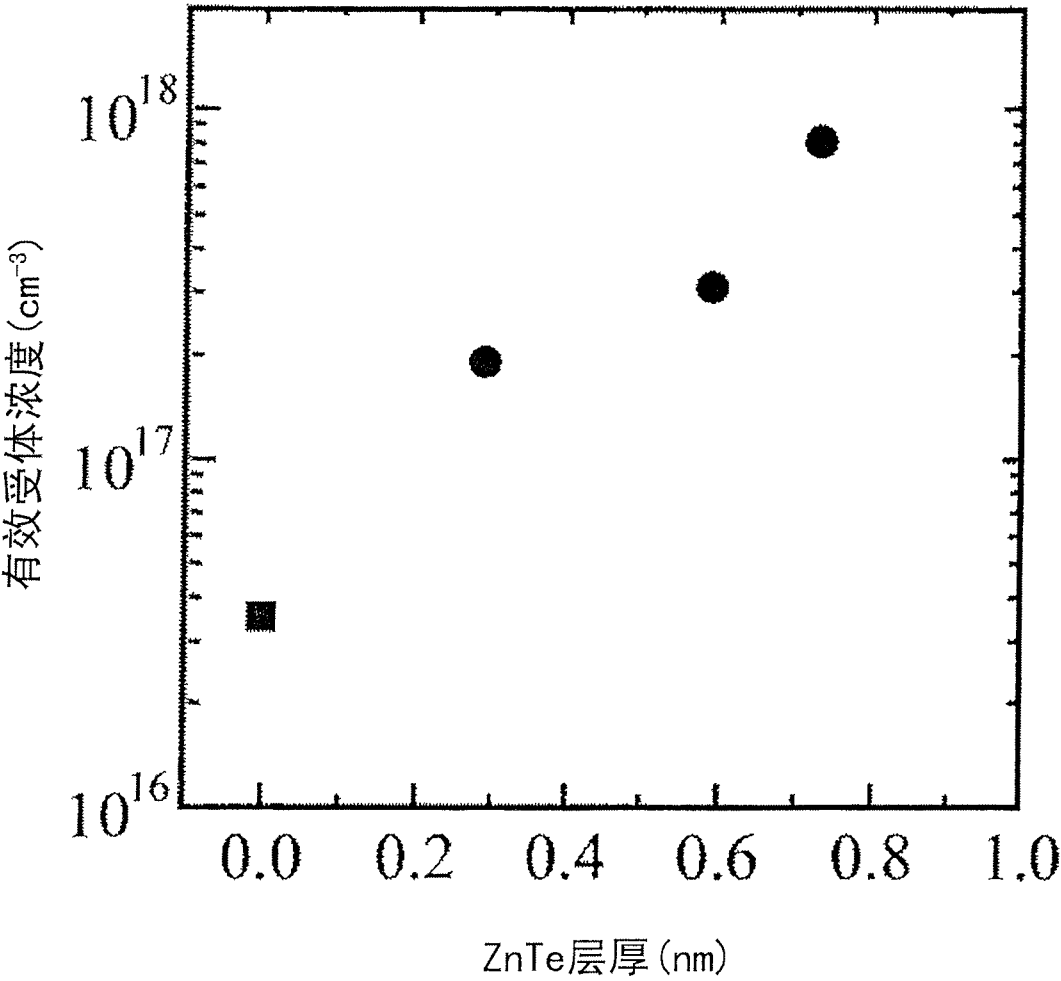


图6

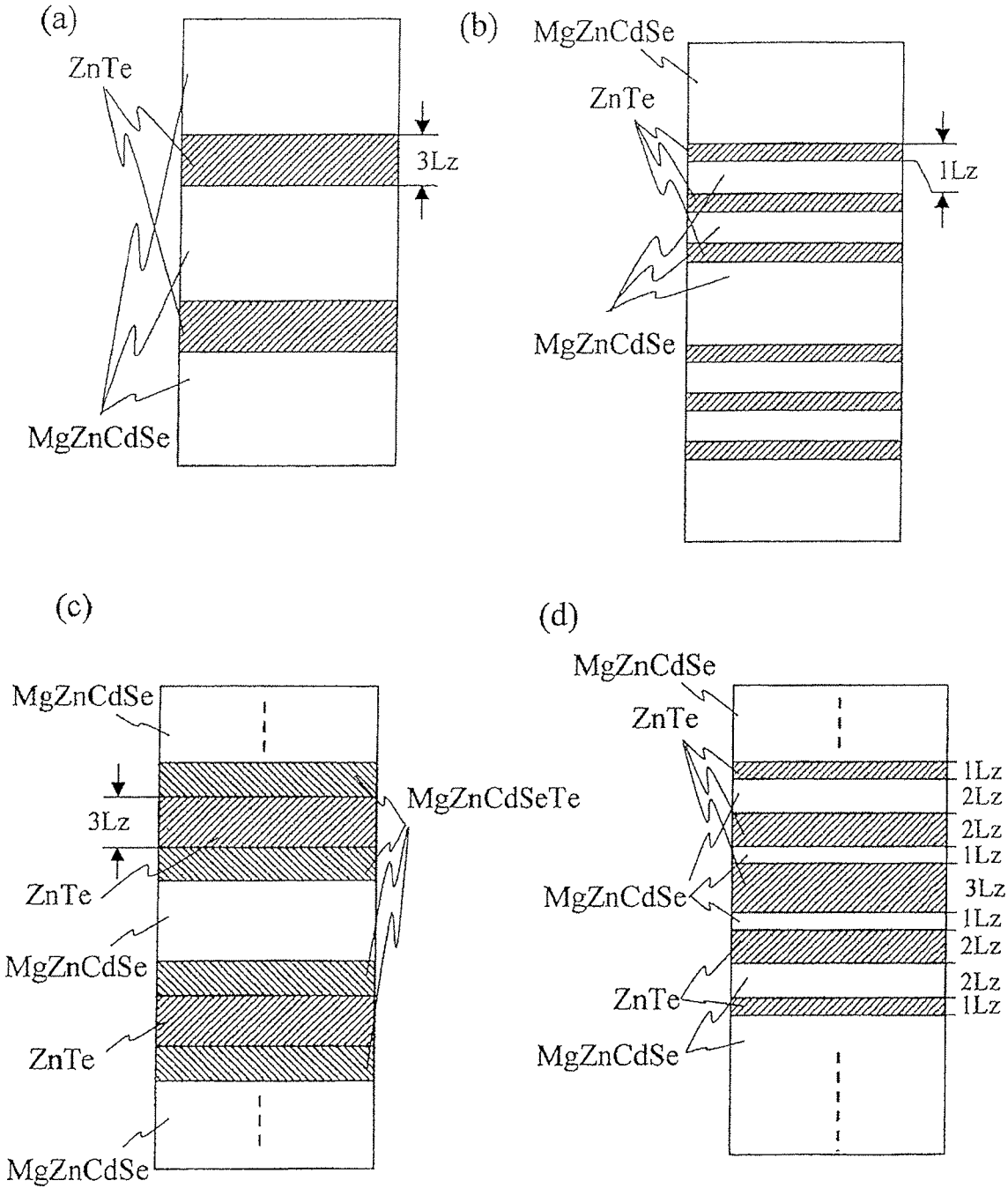


图7A

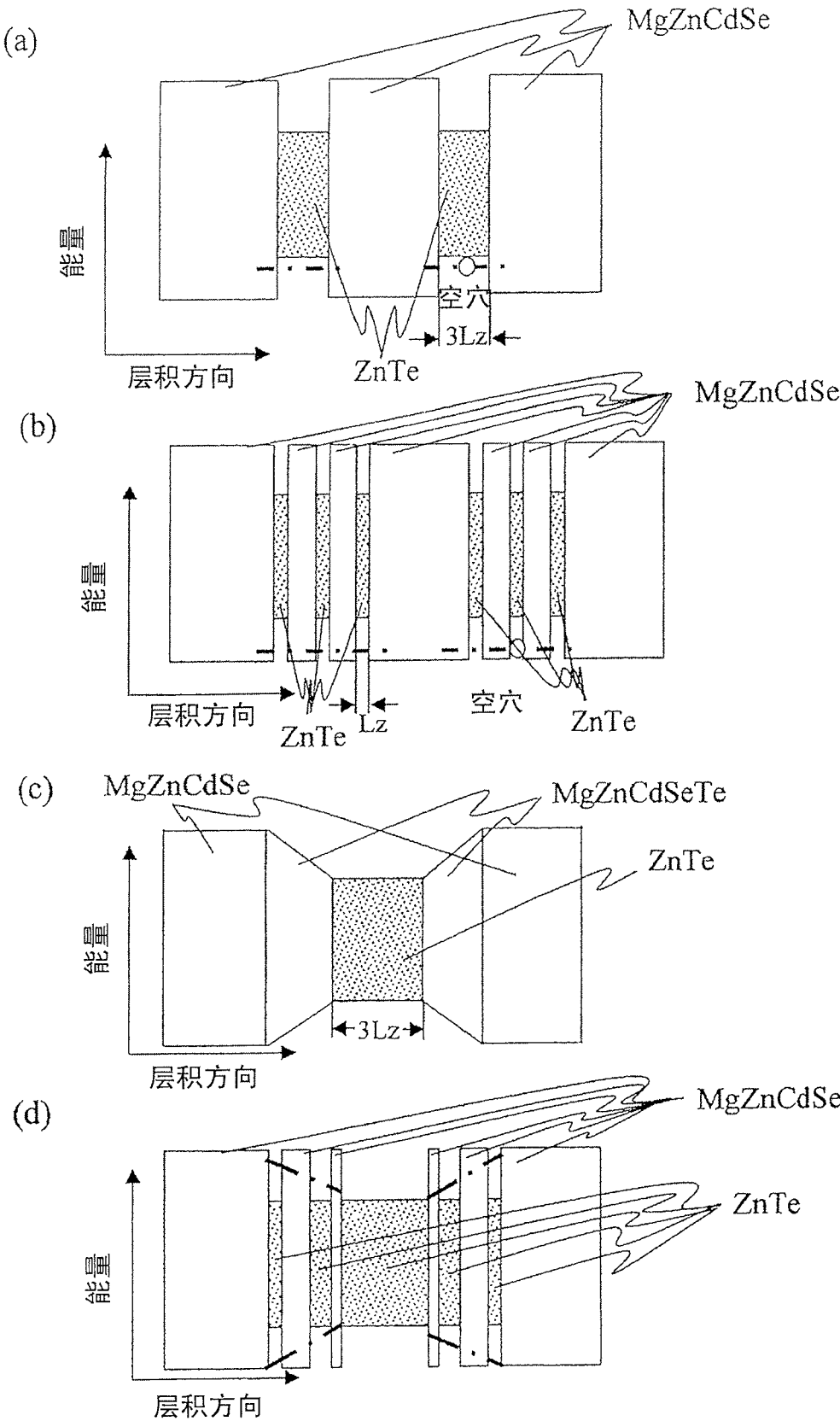


图7B

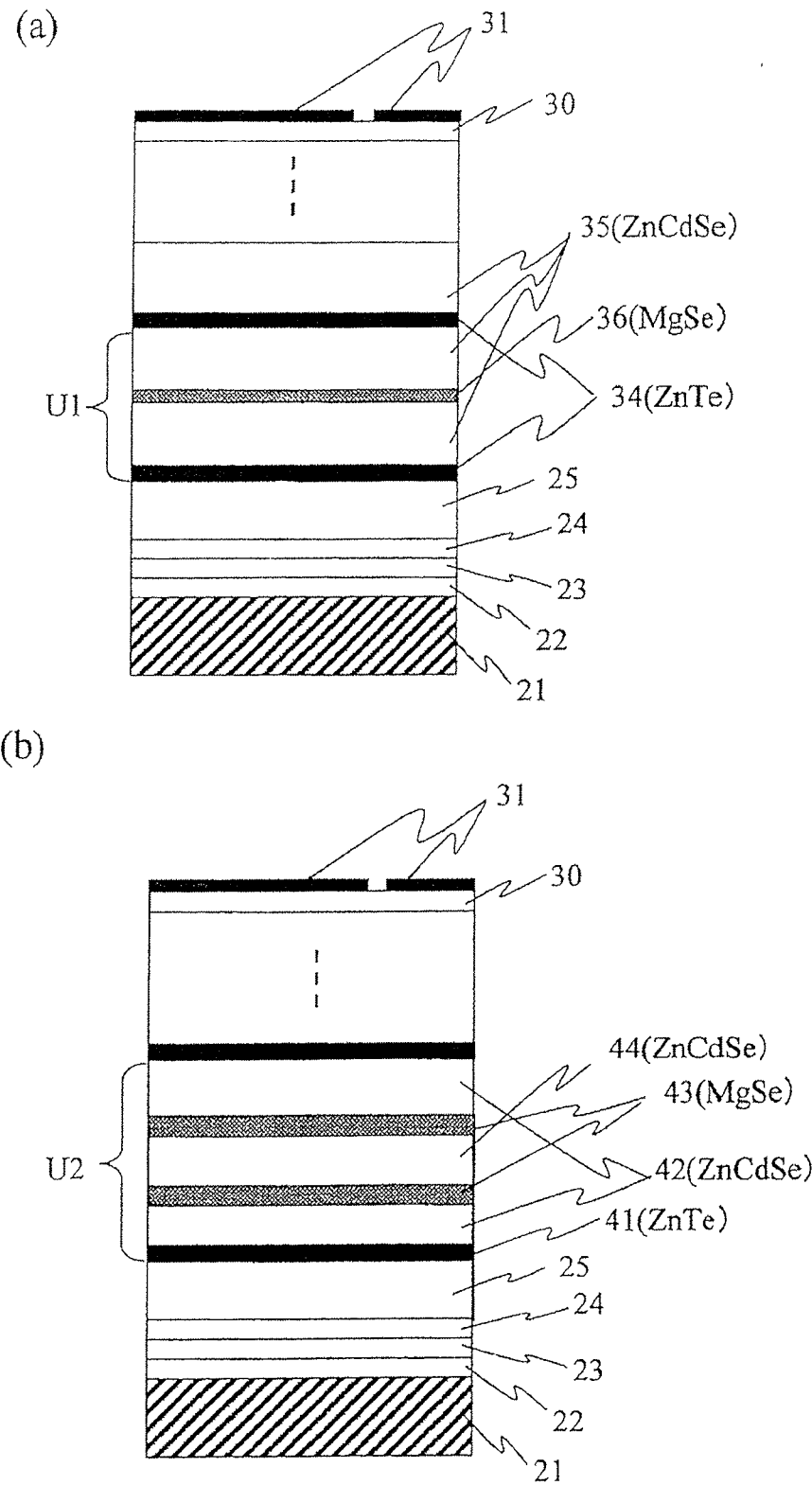


图8

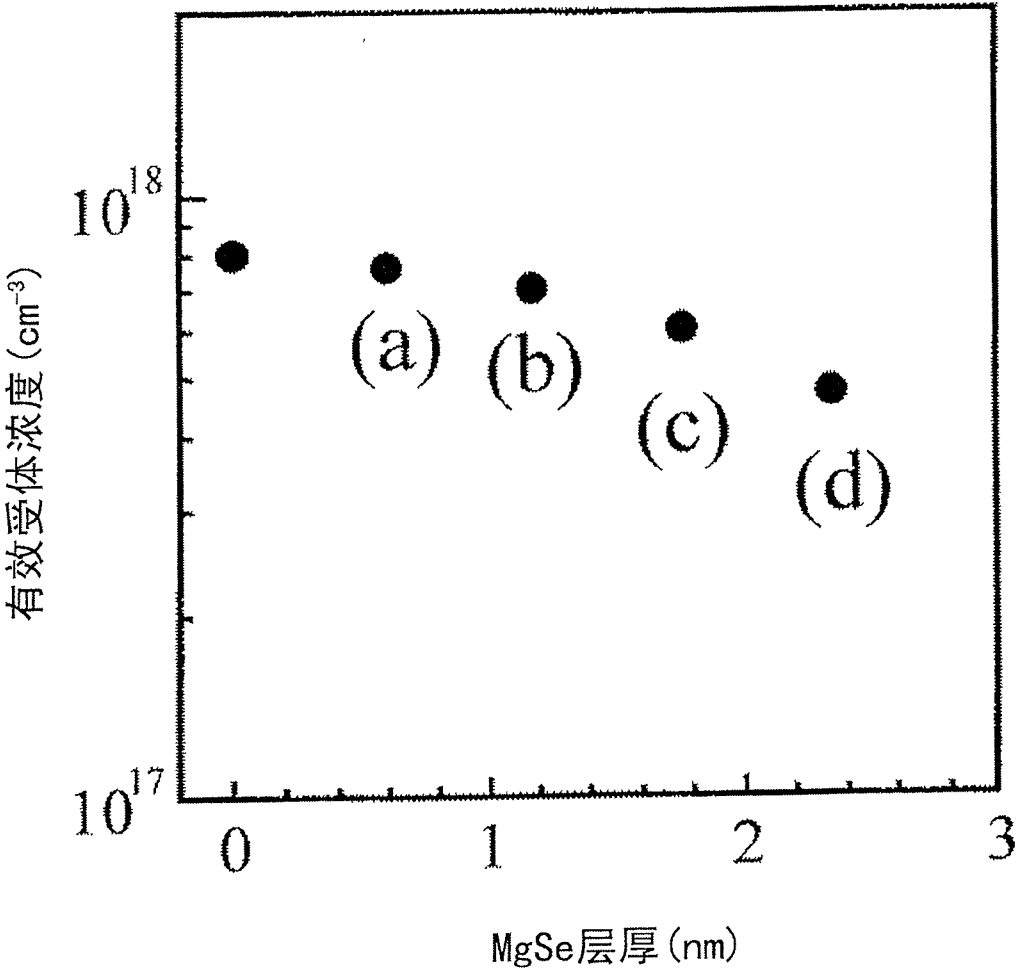


图9

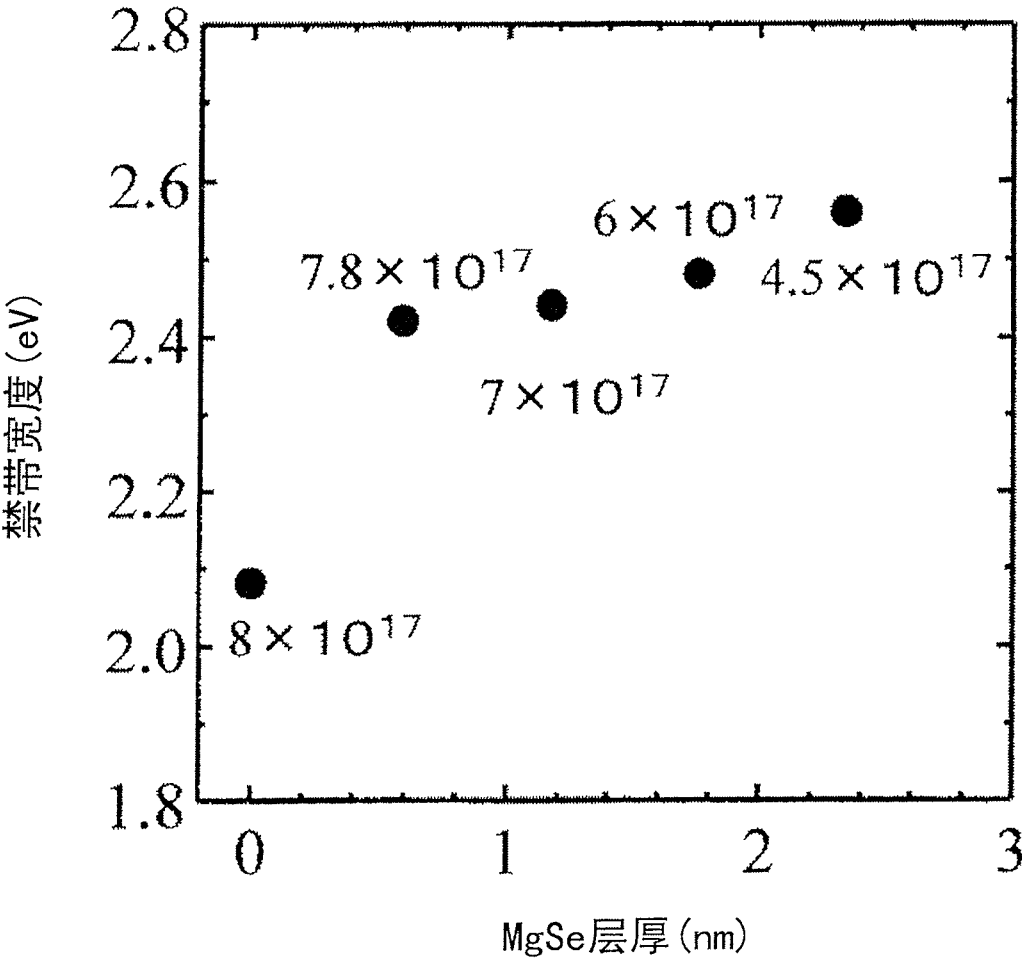


图10

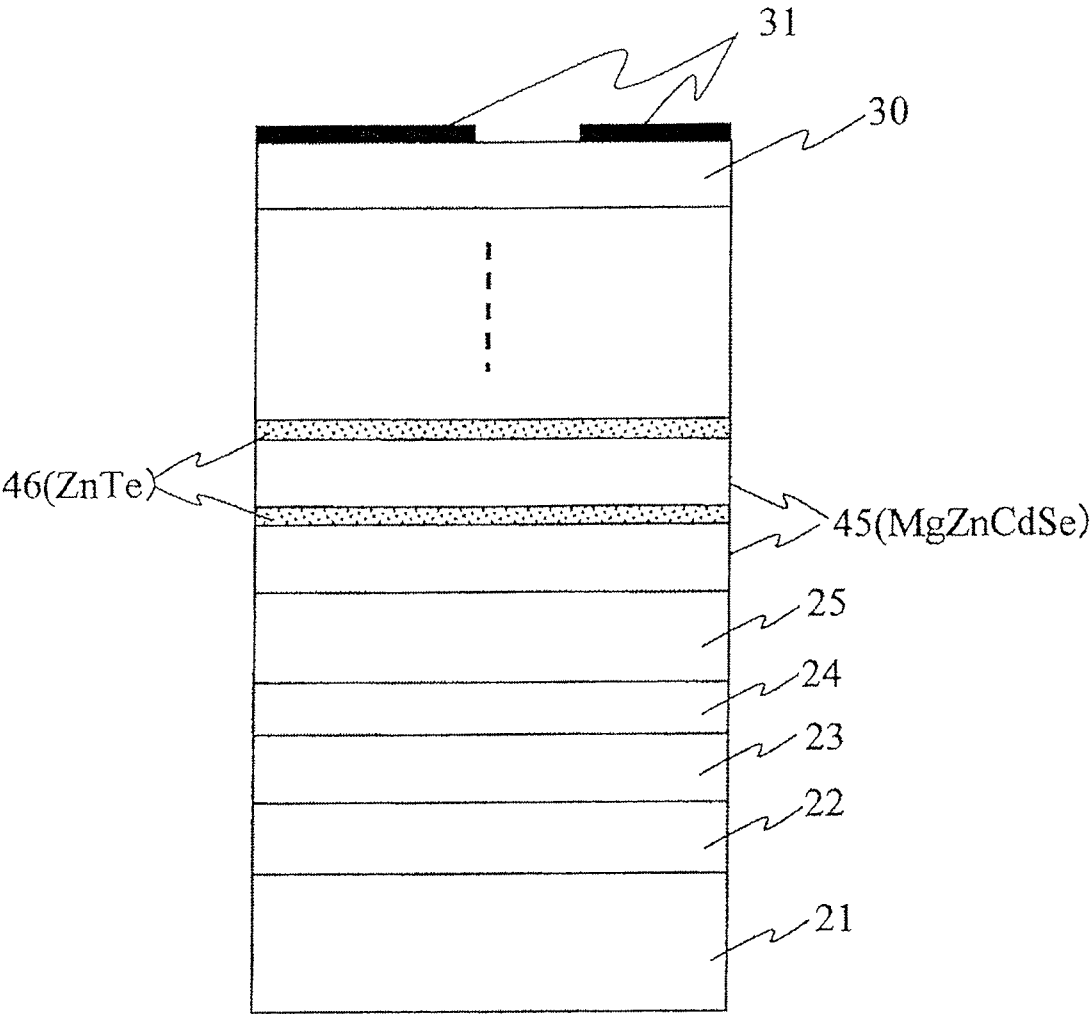


图11

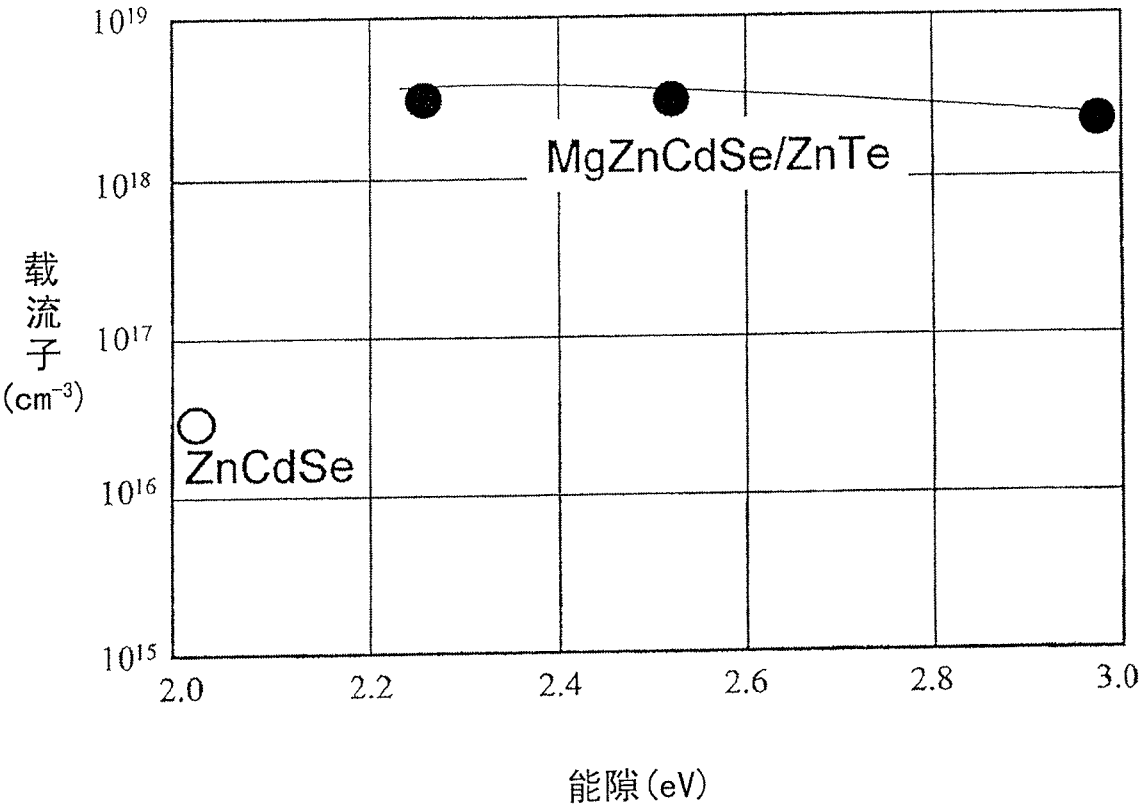


图12

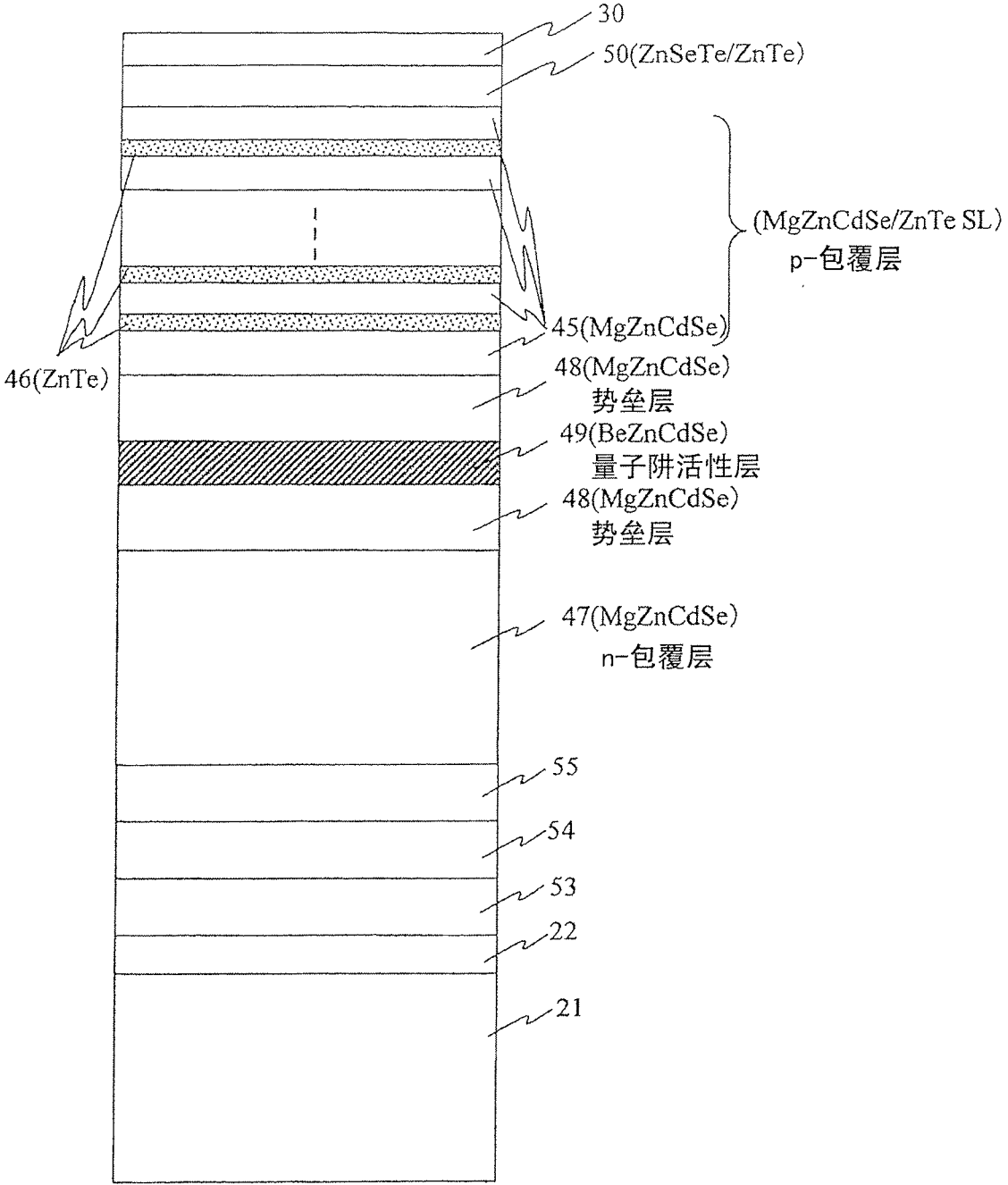


图13A

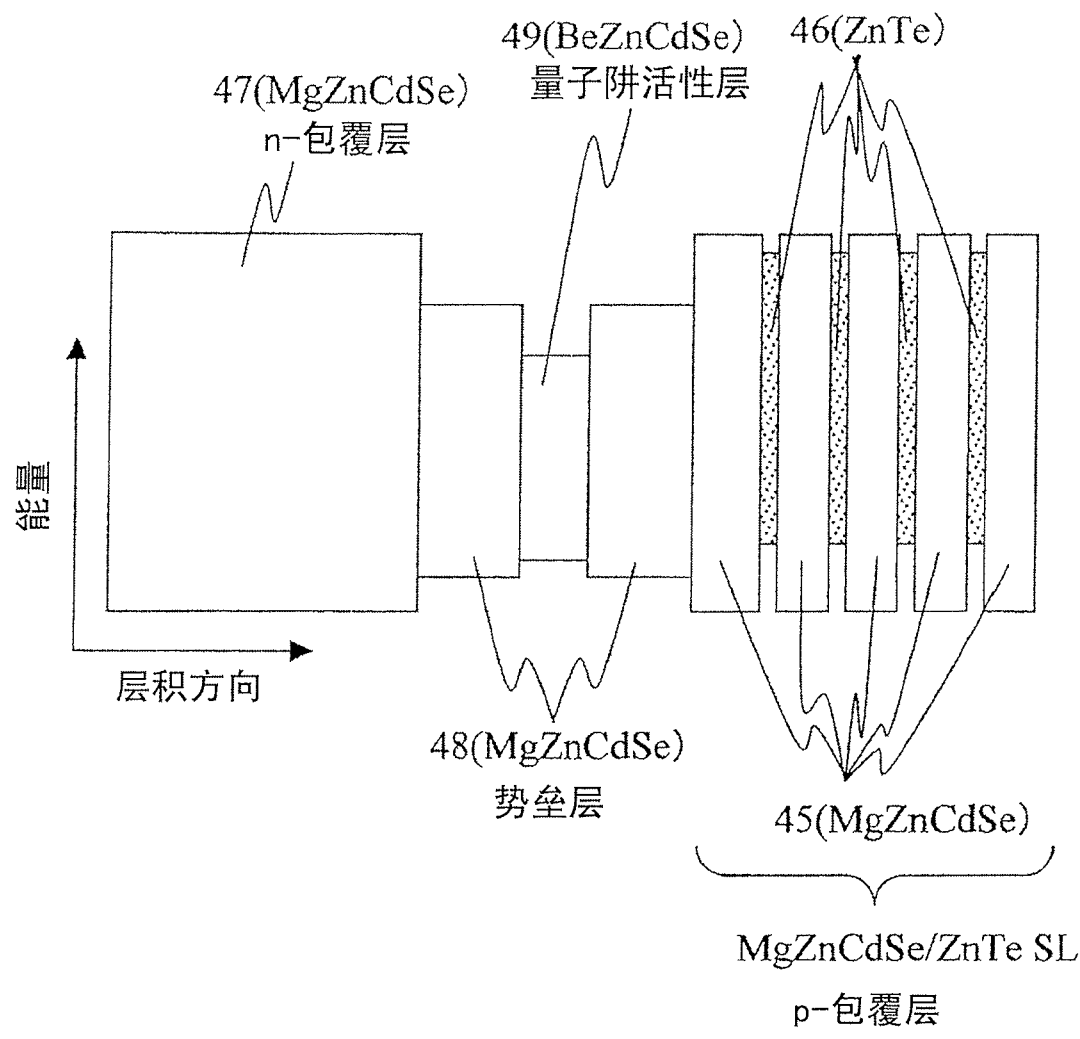


图13B

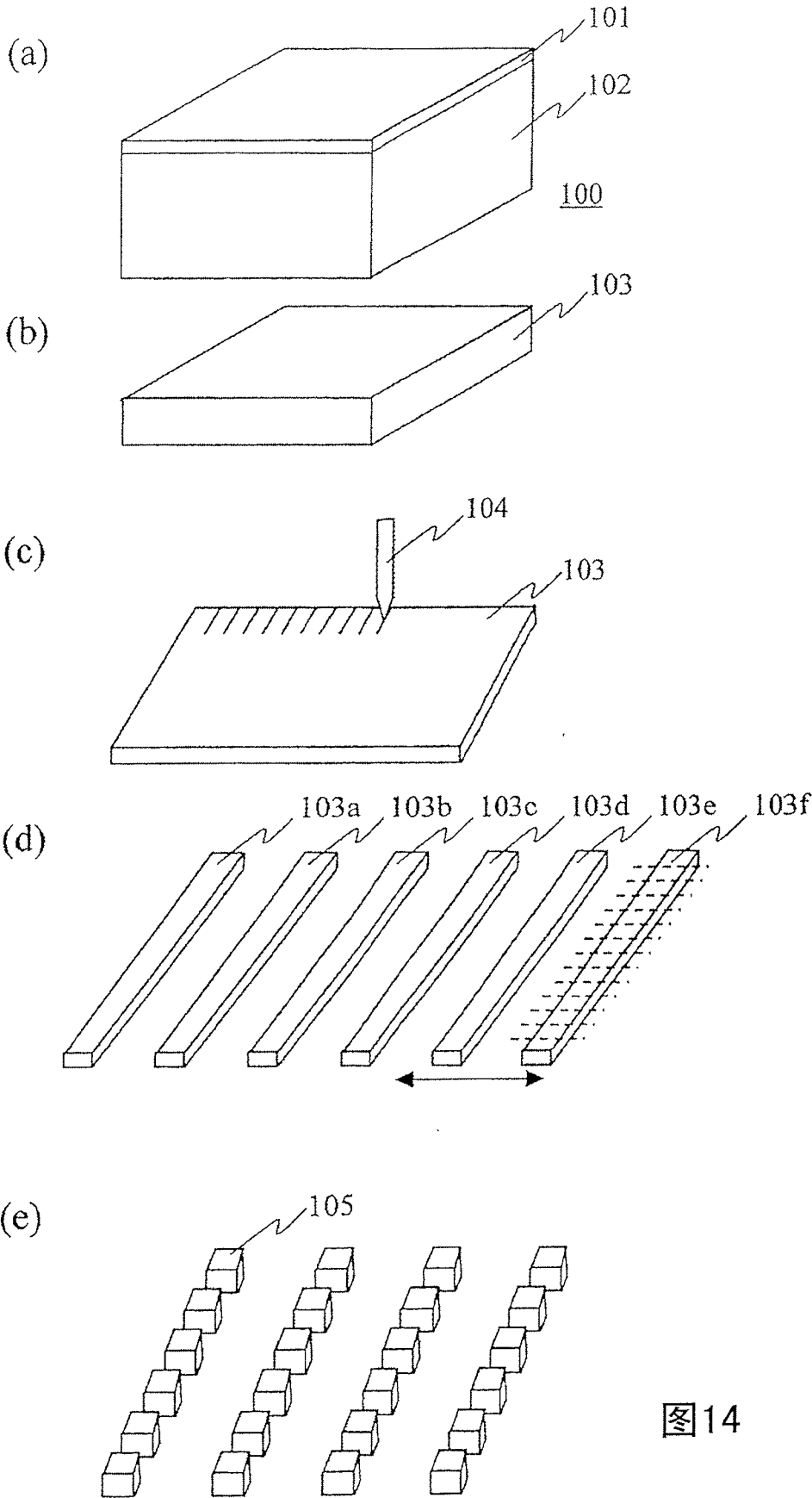


图14

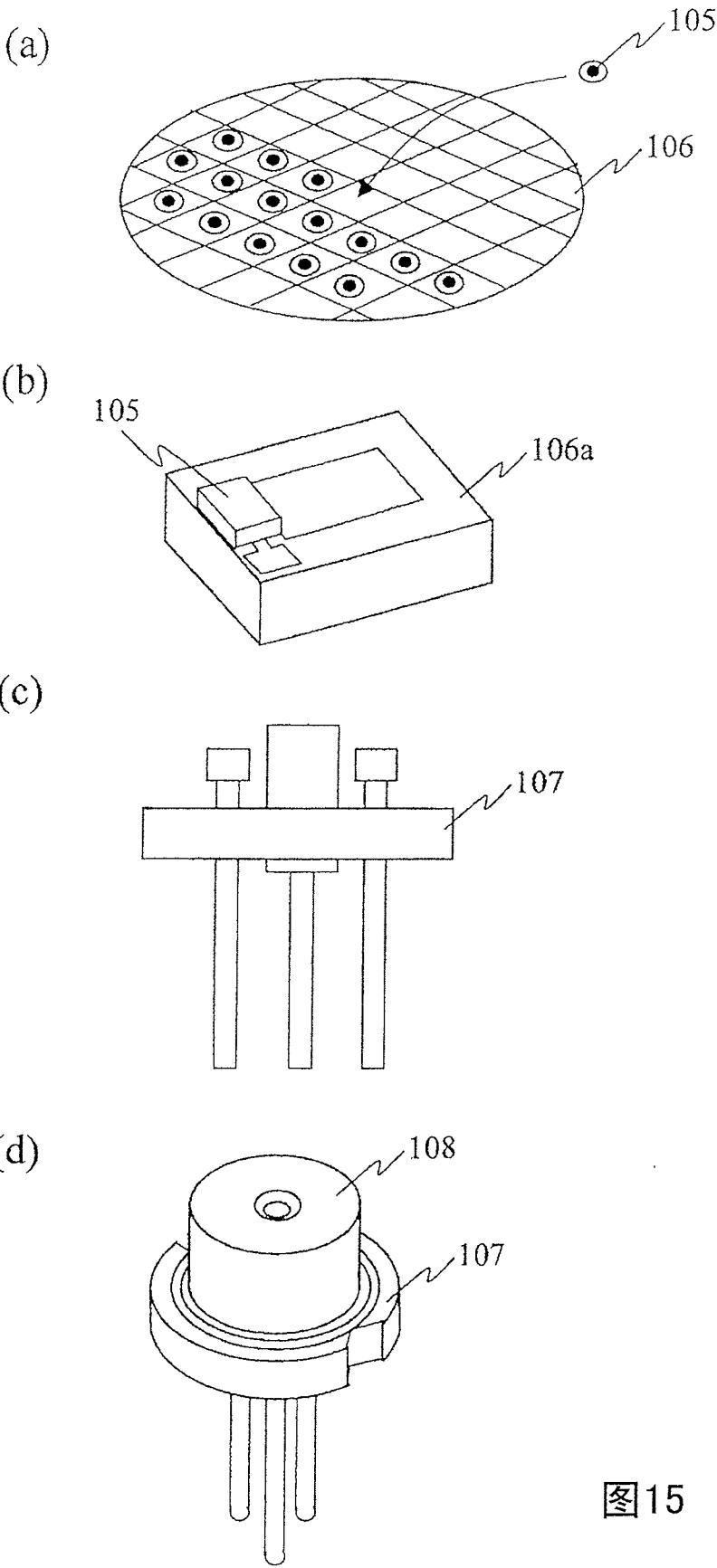


图15