

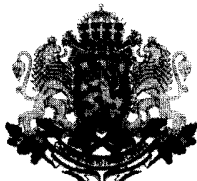
РЕПУБЛИКА БЪЛГАРИЯ

(19) BG

(11) 99793

(51) H04B 7/08

H04L 1/06



ЗАЯВКА ЗА ПАТЕНТ

ЗА

ИЗОБРЕТЕНИЕ

ПАТЕНТНО ВЕДОМСТВО

(21) Заявителски № 99793

(22) Заявено на 18.07.1995

(24) Начало на действие
на патента от:

Приоритетни данни

(31) 993761 (32) 21.12.1992 (33) US

(41) Публикувана заявка в
бюлетин № 4 | 30.04.1996

(45) Отпечатано на

(46) Публикувано в бюлетин №
на

(56) Информационни източници:

(62) Разделена заявка от рег. №

(71) Заявител(и):

MOTOROLA, INC. , , SCHAUMBURG, IL ,
SCHAUMBURG, IL (US) ;

(72) Изобретател(и):

SIWIAK , KAZIMIERZ . , CORAL
SPRINGS, FL (US) ; SCHWENDEMAN ,
ROBERT J . , POMPANOE BEACH, FL (US) ;
BREEDEN , ROBERT L . , BOCA RATON, FL (US) ;

(74) Представител по индустриална
собственост:

Валентина Великова Нешева , 1408
София , ул. "Димитър Манов" 20

(86) № на PCT заявка:

PCT/ US93/1 / 1777 , 06.12.1993

(87) № и дата на PCT публикация:

94/154 / 11 , 07.07.1994

(54) МЕТОД И УСТРОЙСТВО ЗА КОМУТИРУЕМО РАЗПРЕДЕЛЕНО ПРИЕМАНЕ
НА РАДИОСИГНАЛ

(57) Методът и устройството са приложими в съобщителната техника за радиосигнал, съдържащ данни от предсказуемо повтаряща се зададена битова комбинация (ППЗБК) и поне един информационен пакет със зададена продължителност. Антенните системи са с некорелирани чувствителности и е подобро съотношение сигнал/шум в електромагнитно променяща се околна среда. Методът се състои в това, че по време на ППЗБК антенните системи алтернативно се избират като временен източник на радиосигнал. За всяка от тях се определя броят на битовите грешки, които се сравняват. Като постоянен източник на радиосигнал по време на информационния пакет се избира антенната система с най-малък брой грешки. За всяка антенна система се измерва и силата на приетия радиосигнал и при равенство на грешките като постоянен източник се избира системата с най-силния сигнал. Възможно е при различие в грешките да се измерва силата на приетия радиосигнал по време на информационния пакет, а като постоянен източник се избира системата с най-малък брой грешки и със сила на сигнала, най-малка от зададено прагово ниво. Устройството съдържа две антенни системи (102,104), свързани през антенен превключвател (106) към приемник (110), свързан директно и през декодер (112) с

BG 99793A

процесор (114), имащ връзка, от една страна, с превключвателя (106), с индикатор (115) на силата на радиосигнала в приемника (110), с управление на избора (126), със сигнализатор (122) с дисплей (124) и, от друга - двупосочна връзка с RAM (118) и ROM (120).

8 претенции, 16 фигури

BG 99793A

МЕТОД И УСТРОЙСТВО ЗА КОМУТИРУЕМО РАЗПРЕДЕЛЕНО ПРИЕМАНЕ НА РАДИОСИГНАЛ

Област на изобретението

Изобретението се отнася най-общо до устройства за радиокомуникация и по-специално до радиокомуникационно устройство, включващо метод и средства за комутируемо разпределено приемане.

Предшестващо състояние на техниката

Радиоприемниците с разпределено приемане са добре известни от състоянието на техниката. Такива приемници се използват за съществено подобряване на радиоприемането в многократно променяща се околна среда. Приемниците с разпределено приемане са особено подходящи за използване в мобилни и преносими устройства, в които приемникът може да бъде придвижен в изолирана област на слаби сигнали, вследствие на самоподтискането на многопътните сигнали.

Един традиционен приемник с разпределено приемане включва пространствено разпределена двойно антенна система, при което двете антени са свързани към превключвател за селективно свързване на едната от антените към един приемник. По време на работа приемникът се превключва към съответна антена в отговор на сигнал, приет от текущо избраната антена, спаднал под предварително зададен праг на превключване. Този подход има недостатък, изразяващ се в това, че не винаги се избира антената с по-силния сигнал. Например, текущо избрана антена със сигнал, съвсем малко над

предварително зададения праг на превключване, ще остане избрана, въпреки че сигналът от неизбраната антена е много по- силен.

Друг конвенционален подход за приемник с разпределено приемане включва система с две пространствено разпределени антени, свързана към два приемателни елементи за усилване и демодулиране на радиосигнала, приет от двете антени. Тези приемници обикновено използват електронен превключвател за избиране на "най- добрия" изходен сигнал на двата приемателни елемента въз основа на измерим критерий за избор, като отношението сигнал/шум. Подходът на удвояване на приемниците за разпределено приемане осигурява по- големи предимства спрямо подхода на единичния приемник, но за съжаление обикновено е скъп и енергоемък. Това е причинено от факта, че при използване на два приемника се изискват значително повече приемни вериги, отколкото при единичния приемник.

Следователно съществува необходимост от създаване на начин за изграждане на разпределен приемник, който осигурява предимствата по отношение на цена и енергия на единичния приемник с превключване на антените, но който може постоянно да избира антенната захранваща линия, с по- силния сигнал.

Техническа същност на изобретението

Един аспект на настоящото изобретение е метод за разпределено приемане на радиосигнал в приемник на комуникационни данни, включващ първа и втора антенни

захранващи линии с по същество некорелирани чувствителности към радиосигнала, при което радиосигналят съдържа данни, включващи най- малко един информационен пакет с предварително зададена продължителност и прибавена в началото предварително зададена битова комбинация. Методът съдържа стъпката (а) за избиране между първата антенна захранваща линия и втората антенна захранваща линия като временен източник на радиосигнала по време на предаване на предварително зададената битова комбинация и стъпката (б) за следене на радиосигнала, приет от временния източник, избран в стъпка (а), по време на предаването на предварително зададената битова комбинация за извличане на данни от нея. По- нататък методът включва стъпката (в) за определяне най- малко на един брой битови грешки за данните, извлечени в стъпка (б), и стъпка (г) за избиране между първата и втората антенна захранваща линия като постоянен източник на радиосигнал при завършването на предварително зададената битова комбинация в съответствие с поне един брой грешки, определен в стъпка (в). В допълнение методът включва стъпката (д) за измерване на силата на първи сигнал на радиосигнала от първата антенна захранваща линия по време на предаването на първа част на предварително зададената битова комбинация и стъпката (е) за измерване на силата на втори сигнал на радиосигнала от втората антенна захранваща линия по време на предаването на втора част на предварително зададената битова комбинация. Методът включва също така стъпката (ж) за определяне, че съществува различие в силата

на сигналите, когато силата на първия сигнал е по-голяма от силата на втория сигнал, като втората антенна захранваща линия е била избрана като постоянен източник в стъпка (г), а също така и когато силата на втория сигнал е по-голяма от силата на първия сигнал, а първата антенна захранваща линия е била избрана като постоянен източник в стъпка (г). Методът включва още стъпка (з) за определяне, че не съществува различие в силата на сигналите, когато силата на първия сигнал е по-голяма от силата на втория сигнал, като първата антенна захранваща линия е била избрана като постоянен източник в стъпка (г), и също така, когато силата на втория сигнал е по-голяма от силата на първия сигнал, като втората антенна захранваща линия е била избрана като постоянен източник в стъпка (г). В допълнение методът включва стъпка (и) за запазване избора на постоянния източник, избран в стъпка (г), по време на пакета с предварително зададената продължителност, а в стъпка (ж) е било определено, че съществува различие в силата на сигналите, и стъпка (к) за периодично преизбиране на постоянния източник по време на пакета с предварително зададената продължителност в съответствие с измерванията за силата на сигналите, направени за първата и втората антенни захранващи линии, когато в стъпка (з) е било определено, че няма различие в силата на сигналите.

Друг аспект на настоящото изобретение е метод за разпределено приемане на радиосигнал в приемник на комуникационни данни включващ първа и втора антенни

захранващи линии с по същество некорелирани чувствителности към радиосигнала, при което радиосигналят съдържа данни, включващи най-малко един информационен пакет с предварително зададена продължителност и прибавена в началото предварително зададена битова комбинация. Методът съдържа стъпката (а) за избиране на първата антенна захранваща линия като временен източник на радиосигнал по време на предаване на първа част на предварително зададената битова комбинация и стъпката (б) за избиране на втората антенна захранваща линия като временен източник на радиосигнал по време на предаване на втора част на предварително зададената битова комбинация. По-нататък методът включва стъпката (в) за следене на радиосигнала, приет от временния източник, избран в стъпки (а) и (б) по време на предаването на предварително зададената битова комбинация за извличане на данни от нея, и стъпка (г) за определяне на първи брой битови грешки за данните, извлечени в стъпка (в) по време на предаването на първата част на предварително зададената битова комбинация от първата антенна захранваща линия, избрана в стъпка (а). Също така методът включва стъпката (д) за определяне на втори брой битови грешки за данните, извлечени в стъпка (в) по време на предаването на втората част на предварително зададената битова комбинация от втората антенна захранваща линия, избрана в стъпка (б), и стъпка (е) за избиране на постоянен източник на радиосигнал при завършване на предварително зададената битова комбинация, който източник е първата

антенна захранваща линия, когато първият брой битови грешки е по-малък от втория брой битови грешки. В допълнение методът включва стъпката (ж) за избиране на втората антенна захранваща линия като постоянен източник, когато първият брой битови грешки е по-голям от втория брой битови грешки, и стъпката (з) за измерване на силата на радиосигнала по време на пакета с предварително зададената продължителност. Методът включва още стъпката (и) за избиране на втората антенна захранваща линия като постоянен източник, когато силата на сигнала, измерена в стъпка (з), падне под предварително зададен праг, а първата антенна захранваща линия е текущо избрана като постоянен източник, и стъпката (к) за избиране на първата антенна захранваща линия като постоянен източник, когато силата на сигнала, измерена в стъпка (з), падне под предварително зададен праг, а втората антенна захранваща линия е текущо избрана като постоянен източник.

Друг аспект на настоящото изобретение е приемник на комуникационни данни за осигуряване на разпределено приемане на радиосигнал, включващ данни, съдържащи най-малко един информационен пакет, който има предварително зададена продължителност и прибавена в началото предварително зададена битова комбинация. Приемникът на комуникационни данни включва първа и втора антенни захранващи линии с по-същество некорелирани чувствителности към радиосигнала и антенен превключвател, свързан към първата и втората антенни захранващи линии за избиране между първата антенна

захранваща линия и втората антенна захранваща линия като източник на радиосигнал. По-нататък приемникът на комуникационни данни съдържа приемник, свързан към антенния превключвател за приемане на радиосигнала от антенния превключвател и за демодулиране на радиосигнала за извличане на данните, и процесор, свързан към приемника и към антенния превключвател за управление на антенния превключвател в съответствие с направените измервания на характеристиките на приетия радиосигнал. Приемникът на комуникационни данни включва още елемент за управление на антенния превключвател, свързан към антенния превключвател, за управление на антенния превключвател да избира между първата и втората антенни захранващи линии като временен източник на радиосигнал при предаването на предварително зададената битова комбинация, и елемент за броене на грешки в синхронизиращите битове, свързан към елемента за управление на антенния превключвател, за определяне на поне един брой битови грешки в данните, приети по време на предаването на предварително зададената битова комбинация. Също така приемникът на комуникационни данни съдържа елемент за избиране на постоянен източник при завършване на синхронизиращата дума, свързан към елемента за броене грешките в синхронизиращите битове, за управление на антенния превключвател така, че да избере първата или втората антенна захранваща линия като постоянен източник на радиосигнал при завършването на предварително зададената битова комбинация в съответствие с поне един брой битови

грешки. Приемникът на комуникационни данни включва и елемент за избиране на временен източник на радиосигнал за приемане на първа и втора части, свързан към елемента за управление на антенния превключвател, за избиране на първата антенна захранваща линия като временен източник по време на предаването на първа част на предварително зададената битова комбинация за определяне на първи брой битови грешки и за избиране на втората антенна захранваща линия като временен източник при предаване на втора част на предварително зададената битова комбинация за определяне на втори брой битови грешки. Приемникът на комуникационни данни включва още елемент за избиране на постоянен източник в съответствие с броевете грешки в синхронизиращите битове, свързан към елемента за избиране на временен източник за приемане на първа и втора част, за избиране на първата антенна захранваща линия като постоянен източник, когато първият брой битови грешки е по-малък от втория брой битови грешки, и за избиране на втората антенна захранваща линия като постоянен източник, когато първият брой на битовите грешки е по-голям от втория брой битови грешки. В допълнение приемникът на комуникационни данни включва елемент за индикиране силата на приетия сигнал, свързан към приемника и към процесора, за измерване силата на радиосигнала, когато първият и вторият брой битови грешки са равни един на друг, както и елемент за избиране на източника на сигнала при равен брой битови грешки, свързан към елемента за индикиране силата на приетия сигнал, за избиране на първата антенна

захранваща линия като постоянен източник, в случай че измерената сила на първия сигнал е по-голяма или равна на силата на втория сигнал, и за избиране на втората антенна захранваща линия като постоянен източник, когато измерената сила на първия сигнал е по-малка от силата на втория сигнал.

Кратко описание на чертежите

Фиг. 1 е електрическа блокова схема на приемник на комуникационни данни с комутируемо разпределено приемане в съответствие с предпочитаното примерно изпълнение на изобретението;

Фиг. 2 е програмна схема за постоянна памет (ROM), изобразяваща предварително програмираните програмни елементи за управление на приемника на комуникационни данни в съответствие с предпочитаното примерно изпълнение на настоящото изобретение;

Фиг. 3 е времедиаграма на кодиращия формат на комуникационните данни в съответствие с предпочитаното примерно изпълнение на изобретението;

Фиг. 4 е блокова схема на главната програма, съответстваща на главния програмен елемент, включваща метода за разпределено приемане от приемника на комуникационни данни в съответствие с предпочитаното примерно изпълнение на настоящото изобретение;

Фиг. 5 е блокова схема на подпрограма за оценяване на преамбюла, включваща метода на разпределено приемане от приемника на комуникационни данни в съответствие с

предпочитаното примерно изпълнение на настоящото
изобретение;

Фиг. 6 е блокова схема на подпрограма за оценяване на синхронизиращата дума, включваща метода на разпределено приемане от приемника на комуникационни данни в съответствие с предпочитаното примерно изпълнение на настоящото изобретение;

Фиг. 7 е блокова схема на подпрограма за оценяване на информационен пакет, включваща метода на разпределено приемане в приемника на комуникационни данни в съответствие с предпочитаното примерно изпълнение на настоящото изобретение;

Фиг. 8 е програмна схема за постоянна памет за четене (ROM), изобразяваща програмираните в нея програмни елементи за управление на приемника на комуникационни данни в съответствие с първо алтернативно примерно изпълнение на настоящото изобретение;

Фиг. 9 е блокова схема на подпрограма за оценяване на преамбюл, включваща метода на разпределено приемане от приемника на комуникационни данни в съответствие с първото алтернативно примерно изпълнение на настоящото изобретение;

Фиг. 10 е програмна схема за постоянната памет за четене, изобразяваща програмираните в нея програмни елементи за управление на приемника на комуникационни данни в съответствие с второ алтернативно примерно изпълнение на настоящото изобретение;

Фиг. 11 е блокова схема на подпрограма за оценяване на синхронизиращата дума, включваща метода на разпределено приемане в приемника на комуникационни данни в съответствие с второто алтернативно примерно изпълнение на настоящото изобретение;

Фиг. 12 е програмна схема за постоянна памет за четене (ROM), изобразяваща програмираните в нея програмни елементи за управление на приемника на комуникационни данни в съответствие с трето алтернативно примерно изпълнение на настоящото изобретение;

Фиг. 13 е блокова схема на подпрограма за оценяване на синхронизиращата дума, включваща метода на разпределено приемане от приемника на комуникационни данни в съответствие с третото алтернативно примерно изпълнение на настоящото изобретение;

Фиг. 14 е програмна схема за постоянната памет за четене, изобразяваща програмираните в нея програмни елементи за управление на приемника на комуникационни данни в съответствие с четвърто алтернативно примерно изпълнение на настоящото изобретение;

Фиг. 15 е блокова схема на подпрограма за оценяване на синхронизиращата дума, включваща метода за разпределено приемане от приемника на комуникационни данни в съответствие с четвъртото алтернативно примерно изпълнение на настоящото изобретение;

Фиг. 16 е продължение на блоковата схема от фиг.15 на подпрограмата за оценяване на синхронизиращата дума.

Описание на предпочитаното примерно изпълнение

Съгласно фиг.1 електрическата блокова схема на приемник на комуникационни данни 100 с комутируемо разпределено приемане в съответствие с предпочитаното примерно изпълнение на настоящото изобретение включва първа и втора антенни захранващи линии (АЗЛ) 102 и 104, които имат по същество некорелирани чувствителности към радиосигнала. Първата и втората антенни захранващи линии 102 и 104 са свързани към антенен превключвател (АП) 106 за избиране на една от двете антенни захранващи линии 102 и 104 като източник на входен сигнал за обща антенна захранваща линия 108, свързана към приемник на данни 110. Приемникът на данни 110 включва елемент за индикиране на силата на приетия сигнал (ИСПС) 115, свързан към микропроцесор (МП) 114 чрез линията 113 на елемента за индикиране на силата на първи сигнал на приетия радиосигнал.

Изходяща линия за данни 111 на приемника на данни 110 е свързана към декодер 112 за декодиране на адресната информация, получена от приемника на данни. Изходящата линия за данни е свързана още и към микропроцесора 114 за обработка на получените съобщения. Микропроцесорът 114 е свързан към декодера 112 за приемане на съобщение, когато един адрес, декодиран от декодера 112, съответства на предварително програмиран адрес на приемника на комуникационни данни 100. Микропроцесорът 114 е свързан още към постоянна памет за четене (ROM) 118 за съхраняване на

програмата на изпълнителната оперативна система и към оперативна памет (RAM) 120 за временно съхранение на оперативните променливи и други изчислени стойности. Микропроцесорът 114 е свързан също така към сигнализиращ генератор 122 за генериране на звукова или тактилна сигнализация в отговор на приетото съобщение. Микропроцесорът 114 е свързан и към дисплей 124, например точно- кристален дисплей, за визуализиране на прието съобщение, и към управляващ блок 126, включващ добре известни бутони и клавиши за потребителски контрол на приемника на комуникационни данни 100. В допълнение микропроцесорът 114 е свързан към антенния превключвател 106 посредством управляваща линия 116 за управление на антенния превключвател 106 да избере между първата и втората антенна захранваща линия 102, 104 в съответствие с предпочитаното примерно изпълнение на изобретението.

Препоръчително е микропроцесорът 114 да е микроконтролер MC68HC05C8 на Motorola Inc. of Schaumburg IL. Трябва да се оцени това, че функцията на декодера 112 също може да се управлява от микропроцесора 114 по начин, добре известен в областта. Също така паметите ROM 118 и RAM 120 могат да се произведат като неразделна част от микропроцесора 114. Допълнително трябва да се оцени и това, че вместо посочените устройства, могат да се използват и други такива, без да се излиза от обхвата на настоящото изобретение. Антенният превключвател 106 е добре известен в областта. Повече информация за антенните превключватели може

да се намери "Pin Diode Designers" - Handbook and Catalog, публикуван в 1982г. от Unitrode Corporation of Watertown, MA, стр.89 - 99.

Съгласно фиг.2 програмната схема 200 за ROM паметта 118, показваща програмните елементи, предварително програмирани за управление на приемника на комуникационни данни 100 в съответствие с предпочитаното примерно изпълнение на настоящото изобретение, включва главен програмен елемент 202 за управление на разпределеното приемане. Действието на главния програмен елемент 202 и на другите програмни елементи, свързани с работата на приемника на комуникационни данни 100 с разпределено приемане, е описано подробно по-долу. Останалите програмни елементи на програмната схема 200 са описани накратко в следващия абзац.

Програмната схема 200 включва още и елемент 1 за управление на антенния превключвател 106 и елемент 2 за броене на грешки в синхронизиращите битове по време на предаване на синхронизираща дума (СД), което ще бъде описано по-долу. Програмната схема 200 също така включва елемент 3 за избор между първата и втората антенни захранващи линии 102, 104 като постоянен източник (ПИ) на радиосигнал при завършването на синхронизиращата дума 304, и елемент 4 за избор на постоянен източник по време на предаване на информационен пакет (ИП), което е описано по-долу. Програмната схема 200 включва също така елемент 10 за избиране на временен източник (ВИ) на радиосигнал за приемане на първа и втора част на синхронизиращата дума 304,

и елемент 11 за избиране на постоянен източник в съответствие с броеве битови грешки, определени по време на приемането на първата и втората части на синхронизиращата дума 304. В допълнение е включен и елемент 12 за избиране на постоянен източник въз основа на измерената силата на приетите сигнали при равен брой грешки, както и елемент 16 за броене на битови грешки по време на предаване на първа и втора части на преамбюла. Също така елемент 17 избира постоянния източник за преамбюла въз основа на брой битови грешки, а елемент 18 изчислява текущата честота на поява на грешки в битовите (отношението на броя на грешно приетите битове към общия брой предадени битове) и избира постоянния източник въз основа на текущата честота на битовите грешки. Действието на програмните елементи 1, 2, 3, 4, 10, 11, 12, 16, 17 и 18 е описано в блоковите схеми, дискутирани по-долу.

На фиг.3 е показана времедиagramата на кодиращия формат на комуникационните данни в съответствие с предпочитаното примерно изпълнение на изобретението. Показаният кодиращ формат е добре известният POCSAC (Post Office Code Standartization Advisory Group) формат. Показаните стойности на времето са характерни за POCSAC формата при обработка със скорост 2400 бита за секунда.

POCSAC форматът при 2400 бита за секунда започва с преамбюл 302 с продължителност 0.24 сек, съдържащ 576 битова комбинация от редуващи се нули и единици. Преамбюлът 302 се следва от синхронизираща 32 битова дума 304, имаща

предварително зададена уникална битова комбинация, неразрешена на друго място в POCSAC формата. Синхронизиращата дума 304 се следва от първи информационен пакет 306 от 512 бита. Синхронизиращата дума 304 и първият информационен пакет заедно изискват 0.2267 секунди за предаване. Първият информационен пакет 306 се следва от втора синхронизираща дума 304 и след това от втори информационен пакет 306. POCSAC форматът продължава да повтаря синхронизиращата дума 304, следвана от информационен пакет, докато тридесети информационен пакет 306 завърши една POCSAC поредица 320 с продължителност 7.04 сек. Следва нова поредица, включваща преамбюла 302, синхронизиращата дума 304, информационен пакет 306 и т.н. до изчерпване на информацията, която трябва да се изпрати.

Една ключова характеристика на POCSAC формата, която се използва в предпочитаното примерно изпълнение на приемника на комуникационни данни 100 в съответствие с настоящото изобретение е предсказуемо повтарящата се характеристика на синхронизиращата дума 304. Тъй като синхронизиращата дума 304 е с известно предварително зададено разпределение на битовете, приемникът на комуникационни данни 100 може да сравни известната предварително зададена битова комбинация с битовете на данните, приети по време на предаване на синхронизиращата дума 304, и може след това да направи незабавна оценка на битовите грешки на данните, приети по време на синхронизиращата дума 304. В допълнение битовата комбинация

на преамбюла 302 от редуващи се нули и единици може да се сравни визави с приетите информационни битове на преамбюла, за да се направи подобна незабавна оценка на грешки в информационните битове, приети по време на преамбюла 302. Кодиращият POCSAC формат е един пример на формат, който се използва в настоящото изобретение. Трябва да се има предвид, че могат също така да се използват и други кодиращи формати, имащи повтарящи се предварително зададени битови комбинации, без да се излиза от обхвата на настоящото изобретение.

Съгласно фиг.4, блоковата схема на главната програма 400, съответстваща на главния програмен елемент 202, и включваща метод за разпределено приемане от приемника на комуникационни данни 100 в съответствие с предпочитаното примерно изпълнение на настоящото изобретение, започва с първоначално приемане 402 на радиосигнала. В отговор микропроцесорът 114 изпълнява 404 подпрограма за оценяване на преамбюла, която ще бъде описана по-нататък, за да определи една антенна захранваща линия за използване по време на предаване на преамбюла 302. След като микропроцесорът 114 се върне 406 от подпрограмата за оценяване на преамбюла, микропроцесорът 114 открива 408 началото на синхронизиращата дума 304 и след това изпълнява 410 подпрограма за оценяване на синхронизиращата дума (която ще бъде описана по-долу), за да се определи антенната захранваща линия за използване по време на и след приемането на синхронизиращата дума 304.

След като микропроцесорът 114 се върне 412 от подпрограмата за оценяване на синхронизиращата дума, микропроцесорът 114 проверява 413 дали информацията за силата на приетия сигнал, извлечена по време на подпрограмата за оценяване на синхронизиращата дума, е в противоречие с информацията за извлечения брой битови грешки. По-специално микропроцесорът 114 определя дали антенната захранваща линия 102, 104, която дава по-малък, т.е. по-добър брой на битовите грешки, е същата антенна захранваща линия 102, 104, която дава по-ниска, т.е. по-лоша стойност на силата на приетия сигнал. Ако няма противоречие, микропроцесорът 114 изпълнява 414 подпрограма за оценяване на информационните пакети, която ще бъде описана по-долу и която се основава на периодични измервания на силата на приетия сигнал за определяне на антенната захранваща линия 102, 104, която да се използва през времетраенето на информационния пакет 306. Когато микропроцесорът 114 се върне 416 от подпрограмата 700 за оценяване на информационния пакет, процесът се придвижва към стъпка 418. От друга страна, ако в стъпка 413 микропроцесорът 114 определи, че има противоречие между информацията за силата на приетия сигнал и информацията за броя битови грешки, той пропуска подпрограмата 700 за оценяване на информационния пакет и се придвижва директно към стъпка 418.

Проверката, направена в стъпка 413, значително подобрява избора на антенна захранваща линия в ситуация, в

която има смущаващ сигнал, приет със силата на основния сигнал от една от захранващите линии 102, 104, но не от другата. В тази ситуация самият смущаващ сигнал може да произведе по-голяма стойност на силата на приетия сигнал в антенната захранваща линия 102, 104, в която смущаващият сигнал може да произведе също така по-голям брой битови грешки. По-добрият избор на антенна захранваща линия в тази ситуация е очевидно антенната захранваща линия 102, 104, имаща по-малък брой битови грешки, а не антенната захранваща линия 102, 104, в която има по-висока индикирана стойност на силата на приетия сигнал.

В стъпка 418 микропроцесорът 114 определя дали приетият информационен пакет 306 е последният информационен пакет на POCSAG поредицата 320. Ако той не е последният, микропроцесорът 114 се връща към стъпка 408 за обработка на друга синхронизираща дума 304 и информационен пакет 306. Ако от друга страна в стъпка 418 микропроцесорът 114 определи, че току що оцененият информационен пакет 306 е последният информационен пакет 306 на POCSAG поредицата 320, микропроцесорът 114 изчаква 420 следващия преамбюл 302 и след това се връща на стъпка 404 за обработка на следваща POCSAG поредица 320.

Съгласно фиг.5 блоковата схема на подпрограма за оценяване на преамбюла 500, съдържаща метода за разпределено приемане от приемника на комуникационни данни 100 в съответствие с предпочитаното примерно изпълнение на настоящото изобретение, започва с микропроцесора 114,

управляващ 502 антенния превключвател 106 за избиране на първата антенна захранваща линия 102 като временен източник на радиосигнал за приемника на данни 110. По-нататък микропроцесорът 114 следи 504 една първа част, например 32 бита, на преамбюла 302 за извличане и съхраняване на първи брой битови грешки на преамбюла. След това микропроцесорът 114 управлява 506 антенния превключвател 106 за избиране на втората захранваща линия 104 като временен източник за приемника на данни 110. По-нататък микропроцесорът 114 следи 508 втора част, например други 32 бита, на преамбюла 302 за извличане и съхраняване на втори брой битови грешки.

В стъпка 510 микропроцесорът 114 определя дали първият брой битови грешки на преамбюла е по-малък или равен на втория брой битови грешки. Ако това е така микропроцесорът 114 управлява 512 антенния превключвател 106 за избиране на първата антенна захранваща линия 102 като постоянен източник на радиосигнал. Ако това не е изпълнено, микропроцесорът 114 управлява 514 антенния превключвател 106 за избиране на втората антенна захранваща линия 104 като постоянен източник на радиосигнал. И в двата случая след това, микропроцесорът 114 продължава да следи 516 преамбюла 302 за извличане на текущ брой битови грешки, например броя на битовите грешки за всеки 32 бита на преамбюла 302. Едновременно със стъпката 516, микропроцесорът 114 проверява 518 всеки текущ брой битови грешки, за да установи дали се е появила повече от една битова грешка. Ако това не е така, микропроцесорът 114 просто продължава към стъпка 522. Ако се е появила повече от

една битова грешка, микропроцесорът 114 управлява 520 антенния превключвател 106 за избиране на алтернативна антенна захранваща линия като постоянен източник на радиосигнал, т.е. микропроцесорът 114 избира първата антенна захранваща линия 102, ако втората антенна захранваща линия 104 е текущо избрана и обратно. След това микропроцесорът 114 продължава към стъпка 522. В стъпка 522 микропроцесорът 114 проверява дали преамбюлт 302 е завършил. Ако не е завършил, процесът се връща към стъпка 516, за да продължи следенето на преамбюла 302. Ако преамбюлт 302 е завършил, процесът се връща 524 към главната програма 400 на стъпка 406 (фиг.4). Програмните елементи, управляващи подпрограмата 500 за оценяване на преамбюла в съответствие с предпочитаното примерно изпълнение на настоящото изобретение, включват програмните елементи 1, 2, 16, 17 и 18 на програмната схема 200.

Съгласно фиг.6, блоковата схема на подпрограма 600 за оценяване на синхронизиращата дума, включваща метода на разпределено приемане от приемника на комуникационни данни 100 в съответствие с предпочитаното примерно изпълнение на настоящото изобретение, започва с микропроцесора 114, управляващ 602 антенния превключвател 106 за избиране на първата антенна захранваща линия 102. След това микропроцесорът 114 следи 604 първа част, например първите 15 бита, на синхронизиращата дума 304 за извличане и съхраняване на първи брой грешки в синхронизиращите битове. След това микропроцесорът 114 следи 606 елемента за

индикиране силата на приетия сигнал 115 и съхранява силата на първи синхронизиращ сигнал. По-нататък микропроцесорът 114 управлява 608 антенния превключвател 106 да избере втората антенна захранваща линия 104. След това микропроцесорът 114 следи 610 втора част, например вторите 15 бита, на синхронизиращата дума 304 за извличане и съхраняване на втори брой грешки в синхронизиращите битове. По-нататък микропроцесорът 114 следи 612 елемента за индикиране силата на приетия сигнал 115 и съхранява силата на втори синхронизиращ сигнал.

В стъпка 614 микропроцесорът 114 проверява дали първият брой грешки в синхронизиращите битове е по-малък от втория брой грешки в синхронизиращите битове. Ако това е така, микропроцесорът 114 управлява 616 антенния превключвател 106 за избиране на първата антенна захранваща линия 102 като постоянен източник на радиосигнал и след това се връща 628 към главната програма 400 на стъпка 412 (фиг.4). Ако обаче това не е така, микропроцесорът 114 проверява 618 дали първият брой грешки в синхронизиращите битове е по-голям от втория брой грешки в синхронизиращите битове. Ако това е така, микропроцесорът 114 управлява 620 антенния превключвател 106 за избиране на втората антенна захранваща линия 104 като постоянен източник на радиосигнал и след това се връща 628 към главната програма 400 на стъпка 412.

Ако обаче, в стъпка 618 микропроцесорът 114 определи, че първият брой битови грешки не е по-голям от втория, т.е.

те са равни един на друг, процесът се придвижва към стъпка 622, където микропроцесорът 114 проверява дали силата на първия синхронизиращ сигнал е по-голяма или равна на силата на втория синхронизиращ сигнал. Ако това е така, микропроцесорът 114 управлява 624 антенния превключвател 106, така че да избере първата антенна захранваща линия 102 като постоянен източник на радиосигнал, и след това се връща 628 към главната програма 400 на стъпка 412 (фиг. 4). Ако в стъпка 622 силата на първия синхронизиращ сигнал не е по-голяма или равна на силата на втория синхронизиращ сигнал, микропроцесорът 114 управлява 626 антенния превключвател да избере втората антенна захранваща линия 104 като постоянен източник на радиосигнал, и след това се връща 628 към главната програма 400 на стъпка 412. Програмните елементи, управляващи подпрограмата за оценяване на синхронизиращата дума 600 в съответствие с предпочитаното примерно изпълнение на настоящото изобретение, включват програмните елементи 1, 2, 3, 10, 11 и 12 на програмната схема 200.

Подпрограмата за оценяване на синхронизиращата дума 600 в съответствие с предпочитаното примерно изпълнение на настоящото изобретение преимуществено осигурява един бърз метод (т.е. веднъж на всеки 0.2267 сек. при 2400 б./сек.) за избиране на постоянен източник на радиосигнал между първата и втората антенни захранващи линии по време на информационния пакет 306. Изборът се базира на броевете битови грешки на синхронизиращата дума 304, получени от първата и втората антенни захранващи линии 102, 104 по време

на предаването на синхронизиращата дума 304, непосредствено преди този избор да повлияе на информационния пакет 306. Поради близостта на синхронизиращата дума 304 до повлияния информационен пакет 306 може основателно да се предвиди по-малък брой грешки на двете антенни захранващи линии 102, 104 по време на предаване на информационния пакет 306.

Съгласно фиг.7 блокова схема на подпрограмата за оценяване на информационни пакети 700, включваща метода за разпределено приемане от приемника на комуникационни данни 100 в съответствие с предпочитаното примерно изпълнение на настоящото изобретение, започва с микропроцесора 114, който периодично следи 702 елемента за индикиране силата на приетия сигнал 115, например еднократно за кодова дума, по време на останалата част от поредицата от информационни пакети до приемането на синхронизиращата дума 304. Едновременно с всеки контролиран интервал в стъпка 704 микропроцесорът 114 проверява дали индикираната сила на приетия сигнал на информационния пакет е паднала под предварително определен праг на превключване. Ако това е така, микропроцесорът 114 управлява 624 антенния превключвател 106, за да избере съответна антенна захранваща линия като постоянен източник на радиосигнал, след което проверява 708 дали информационният пакет е завършил. Ако в стъпка 704 индикираната сила на приетия сигнал не е паднала под предварително зададения праг на превключване, микропроцесорът 114 проверява 708 дали информационният пакет е завършил. Ако в стъпка 708 информационният пакет не е

завършил, процесът се връща към стъпка 702, за да продължи следенето на силата на приетия сигнал. Ако от друга страна в стъпка 708 информационният пакет е завършил, микропроцесорът 114 се връща към главната програма 400 на стъпка 416 (фиг.4). Програмните елементи, управляващи подпрограмата за оценяване на преамбюла 700 в съответствие с предпочитаното примерно изпълнение на настоящото изобретение, включват елементите 1 и 4 на програмната схема 200.

Съгласно фиг.8 програмната схема 800 за паметта за четене 118 (ROM) показва програмните елементи за управление на приемника на комуникационни данни 100 в съответствие с първо алтернативно примерно изпълнение на настоящото изобретение. Съществената разлика между програмната схема 800 и програмната схема 200 на предпочитаното примерно изпълнение на настоящото изобретение е, че програмната схема 800 замества програмните елементи 16, 17 и 18 от програмната схема 200 с три нови програмни елементи: елемент 13 за силата на сигнала на първа и втора част 1-2 на преамбюла, елемент 14 за избиране на постоянен източник в съответствие със силата на сигнала на първа и втора част 1-2 на преамбюла и елемент 15 за избиране на постоянен източник в съответствие със силата на сигнала на трета част 3 на преамбюла.

Действието на първото алтернативно примерно изпълнение, което се различава от действието на предпочитаното примерно изпълнение, е описано по-долу.

Съгласно фиг.9 блоковата схема на подпрограмата за оценяване на преамбюла 900, включваща метод за разпределено приемане от приемника на комуникационни данни 100 в съответствие с първото алтернативно примерно изпълнение на настоящото изобретение, започва с микропроцесора 114, управляващ 902 антенния превключвател 106, за избиране на първата антенна захранваща линия 102. По-нататък микропроцесорът 114 следи 904 елемента за индикиране силата на приетия сигнал 115 по време на първа част, например два бита, на преамбюла 302, за да получи и запамети в RAM-паметта 120 първа стойност на силата на сигнала на преамбюла. След това микропроцесорът 114 управлява 906 антенния превключвател 106, така че да избере втората антенна захранваща линия 104. По-нататък микропроцесорът 114 следи 908 елемента за индикиране на силата на приетия сигнал 115 по време на втора част, например други два бита, на преамбюла 302, за да получи и съхрани в RAM - паметта 120 втора стойност на силата на сигнала на преамбюла. В стъпката 910 микропроцесорът 114 определя дали стойността на силата на първия сигнал на преамбюла е по-голяма или равна на стойността на силата на втория сигнал на преамбюла. Ако това е така, микропроцесорът 114 управлява 912 антенния превключвател 106, така че да избере първата антенна захранваща линия 102 като постоянен източник на радиосигнал, след което преминава към стъпка 916. Ако в стъпка 910 стойността на силата на първия сигнал на преамбюла не е по-голяма или равна на стойността на силата на втория сигнал

на преамбюла, микропроцесорът 114 управлява 914 антенния превключвател 106, така че да избере втората антенна захранваща линия 104 като постоянен източник на радиосигнал, след което се преминава към стъпка 916.

В стъпка 916 микропроцесорът 114 продължава да следи периодично елемента за индикиране силата на приетия сигнал 115, например всеки два бита, по време на останалата част на преамбюла 302, за да установи намаляване на силата на сигнала. Ако в стъпка 918 микропроцесорът 114 установи, че силата на сигнала на преамбюла е паднала под предварително зададен праг на превключване, микропроцесорът 114 управлява 920 антенния превключвател 106, така че да избере една алтернативна антенна захранваща линия (т.е. която не е текущо избраната антенна захранваща линия) като постоянен източник на радиосигнал, след което процесът се придвижва на стъпка 922. Ако от друга страна в стъпка 918 микропроцесорът 114 не установи намаляване на силата на сигнала на преамбюла под предварително зададения праг на превключване, процесът просто се придвижва към стъпка 922. В стъпка 922 микропроцесорът 114 определя дали преамбюлът 302 е завършил. Ако не е завършил, процесът се връща към стъпка 916, за да продължи следенето на силата на сигнала на преамбюла. Ако преамбюлът 302 е завършил, процесът се връща 924 към главната програма 400 на стъпка 406 (фиг.4).

Програмните елементи, управляващи подпрограмата за оценяване на преамбюла 900 в съответствие с първото алтернативно примерно изпълнение на настоящото изобретение,

включват програмните елементи 1, 13, 14 и 15 от програмната схема 800.

Подпрограмата за оценяване на преамбюла 900 в съответствие с първото алтернативно примерно изпълнение на настоящото изобретение може да осигури по-бързо откриване на влошаващия се сигнал отколкото подпрограмата за оценяване на преамбюла 500 в съответствие с предпочитаното примерно изпълнение на настоящото изобретение. Това е така, защото подпрограмата за оценяване на преамбюла 900 се основава на индикираните стойности на силата на приетия сигнал, което обикновено може да отговори на промените в силата на сигнала по-бързо от необходимото време за предаване на един бит. Подпрограмата за оценяване на преамбюла 500 е по-бавна, защото тя трябва да провери няколко (например 30) бита преди да вземе решение. От друга страна подпрограмата за оценяване на преамбюла 900 може също да избере "грешната" антенна захранваща линия 102, 104 при наличието на смущаващ сигнал, приет с основния сигнал по една от антенните захранващи линии 102, 104, но не по другата, както беше коментирано по-горе при подробното описание на главната програма 400 (фиг.4). По тази причина подпрограмата за оценяване на преамбюла 500 се предпочита, освен ако специално приложение не изисква необичайно кратко време за отговор при предаване на преамбюла 302.

Съгласно фиг.10 програмната схема 1000 за постоянната памет за четене 118 показва програмни елементи за управление на приемника на комуникационни данни 100 в съответствие с

второ алтернативно примерно изпълнение на настоящото изобретение. Съществената разлика между програмната схема 1000 и програмната схема 200 на предпочитаното примерно изпълнение на настоящото изобретение е, че програмната схема 1000 замества програмните елементи 10, 11 и 12 от програмната схема 200 с нов постоянен източник на базата на елемент за броене на грешките в старшите битове 5. Действието на второто алтернативно примерно изпълнение, което се различава от действието на предпочитаното примерно изпълнение, е описано по-долу.

Съгласно фиг.11 блоковата схема на подпрограмата за оценяване на синхронизиращата дума 1100, включваща метода за разпределено приемане от приемника на комутационни данни 100 в съответствие с второто алтернативно примерно изпълнение на настоящото изобретение, започва с микропроцесора 114, управляващ 1102 антенния превключвател 106, за да продължи да използва предходно избрана антенна захранваща линия като временен източник на радиосигнал за следващата синхронизираща дума 304. След това в стъпка 1104 микропроцесорът 114 следи синхронизиращата дума 304 за извличане на брой битови грешки. В стъпка 1106 микропроцесорът 114 определя дали броят битови грешки е по-голям от една. Ако това е така, микропроцесорът 114 управлява 1108 антенния превключвател 106 за избиране на алтернативна антенна захранваща линия като постоянен източник на радиосигнал за следващия информационен пакет 306 и след това се връща 1110 към главната програма 400 на

стъпка 412 (фиг.4). Ако от друга страна в стъпка 1106 микропроцесорът 114 определи, че броят битови грешки не е по-голям от една, микропроцесорът 114 просто се връща 1110 към главната програма 400 на стъпка 412. Програмните елементи, управляващи подпрограмата за оценяване на синхронизиращата дума 1100 в съответствие с второто алтернативно примерно изпълнение на настоящото изобретение, включват програмните елементи 1, 2, 3 и 5 на програмната схема 1000.

Подпрограмата за оценяване на синхронизиращата дума 1100 е значително по-проста от подпрограмата за оценяване на синхронизиращата дума 600. Простотата на подпрограмата за оценяване на синхронизиращата дума 1100 вероятно може да доведе до по-ниски разходи. От друга страна подпрограмата за оценяване на синхронизиращата дума 1100 не прави селекция на антенна захранваща линия до появата на две битови грешки в синхронизираща дума, след което тя превключва на алтернативната антенна захранваща линия, която може да е или да не е по-добър източник на радиосигнал. По тези причини подпрограмата за оценяване на синхронизиращата дума 600 се предпочита, освен ако икономически съображения налагат използването на подпрограмата за оценяване на синхронизиращата дума 1100.

Съгласно фиг.12 програмната схема 1200 за постоянната памет за четене 116 показва програмни елементи за управление на приемника на комуникационни данни 100 в съответствие с трето алтернативно примерно изпълнение на настоящото

изобретение. Съществената разлика между програмната схема 1200 и програмната схема 200 на предпочитаното примерно изпълнение на настоящото изобретение е, че програмната схема 1200 заменя програмните елементи 10 и 11 от програмната схема 200 с елемент 6 за избиране на временен източник на приемане 1-2 и елемент 7 за избиране на постоянен източник на приемане 1-2. Действието на третото алтернативно примерно изпълнение, което се различава от действието на предпочитаното примерно изпълнение, е описано по-долу.

Съгласно фиг. 13 блоковата схема на подпрограмата за оценяване на синхронизиращата дума 1300, включваща метода за разпределено приемане от приемника на комутационни данни 100 в съответствие с третото алтернативно примерно изпълнение на настоящото изобретение, започва с микропроцесора 114, управляващ 1302 антенния превключвател 106, за да избере текущата временна захранваща линия, различна от предходната временна захранваща линия, избрана за предходна синхронизираща дума 304, приета непосредствено преди текущата синхронизираща дума 304. По-нататък микропроцесорът 114 следи 1304 повечето битове, например 31 бита, на текущата синхронизираща дума 304 за извличане и съхраняване в RAM - паметта 120 на брой грешки в текущите синхронизиращи битове. Микропроцесорът 114 също така чете и съхранява 1306 текуща индикирана стойност на силата на приетия сигнал от елемента за индикиране силата на приетия сигнал 115. В стъпка 1308 микропроцесорът 114 проверява, за да установи дали броят грешки на текущите синхронизиращи битове е по-

малък от броя грешки в синхронизиращите битове, запаметени за предшестващата синхронизираща дума 304. Ако това е така, микропроцесорът 114 управлява 1310 антенния превключвател 106 за избиране на текуща временна захранваща линия като постоянен източник на радиосигнал и се придвижва към стъпка 1316.

Ако в стъпка 1308 броят грешки в текущите синхронизиращи битове не е по-малък от броя грешки на предходните синхронизиращи битове, запаметен за предходната синхронизираща дума 304, микропроцесорът 114 проверява в стъпка 1312 дали броят грешки в текущите синхронизиращи битове е по-голям от броя грешки в предходните синхронизиращи битове, запаметени за предшестващата синхронизираща дума 304. Ако е така, микропроцесорът 114 управлява 1314 антенния превключвател/106 така, че да избере предходната временна захранваща линия като постоянен източник на радиосигнал и се придвижва към стъпка 1316. Ако в стъпка 1312 броят грешки в текущите синхронизиращи битове не е по-голям от броя грешки в предходните синхронизиращи битове, запаметени за предшестващата синхронизираща дума 304, микропроцесорът 114 проверява в стъпка 1318 дали текущата индикирана стойност на силата на приетия сигнал е по-голяма или равна на предходната индикирана стойност на силата на приетия сигнал, съхранена за предшестващата синхронизираща дума 304. Ако е така, микропроцесорът 114 управлява 1320 антенния превключвател 106 така, че да избере

текущата временна захранваща линия като постоянен източник на радиосигнал и се придвижва към стъпка 1316.

Ако в стъпка 1318 текущата индикирана стойност на силата на приетия сигнал не е по-голяма или равна на предходната индикирана стойност на силата на приетия сигнал, микропроцесорът 114 управлява 1322 антенния превключвател 106, за да избере предходната временна захранваща линия като постоянен източник на радиосигнал и се придвижва към стъпка 1316. В стъпката 1316 микропроцесорът 114 замества в RAM-паметта 120 предходните стойности за временната захранваща линия, броя грешки в синхронизиращите битове и стойностите на силата на сигнала. със съответните текущи стойности. Процесът след това се връща към главната програма 400 (фиг. 4) на стъпка 412. Програмните елементи, управляващи подпрограмата за оценяване на синхронизиращата дума 1300 в съответствие с третото алтернативно примерно изпълнение на настоящото изобретение, включват програмните елементи 1, 2, 3, 6, 7 и 12 от програмната схема 1200.

Подпрограмата за оценяване на синхронизиращата дума 1300 в съответствие с третото алтернативно примерно изпълнение на настоящото изобретение осигурява предимството за определяне и сравняване броевете битови грешки по същество за удвояване броя на битовете, проверени в подпрограмата за оценяване на синхронизиращата дума 600, така че при сравнението се избягва до известна степен погрешния избор на антена, причинен от изолиран шумов взрив.

От друга страна подпрограмата за оценяване на синхронизиращата дума 1300 прави избора на антената въз основа на преброените грешки за по-дълъг период от време и по този начин е по-малко надеждна от подпрограмата за оценяване на синхронизиращата дума 600 за предвиждане на по-добрата антенна захранваща линия в многократно променяща се околна среда.

Съгласно фиг. 14 програмната схема 1400 за постоянната памет за четене 118 показва програмни елементи за управление на приемника на комуникационни данни 100 в съответствие с четвърто алтернативно примерно изпълнение на настоящото изобретение. Съществената разлика между програмната схема 1400 и програмната схема 200 на предпочитаното примерно изпълнение на настоящото изобретение е, че програмната схема 1400 заменя програмните елементи 10 и 11 от програмната схема 200 с елемент за избиране на многопропускащ временен източник 8 и елемент за избиране на многопропускащ постоянен източник 9. Действието на четвъртото алтернативно примерно изпълнение, което се различава от действието на предпочитаното примерно изпълнение, е описано по-долу.

Съгласно фиг. 15 и 16 блокавата схема на подпрограмата за оценяване на синхронизиращата дума 1500, включваща метода за разпределено приемане от приемника на комуникационни данни 100 в съответствие с четвъртото алтернативно примерно изпълнение на настоящото изобретение, започва с микропроцесора 114, проверяващ 1502 дали изхода на разрешаващ брояч Р е между единица и предварително зададена,

изчислена четна гранична стойност на пропускания брой $P_{\max}$. Ако не е, микропроцесорът 114 определя 1504 P равно на единица и управлява 1506 антенния превключвател 106, така че да избере първата антенна захранваща линия 102 като временен източник на радиосигнал при предаването на синхронизиращата дума 304, след което процесът се придвижва към стъпка 1512.

Ако от друга страна в стъпка 1502 стойността на P е между единица и $P_{\max}$, микропроцесорът 114 проверява 1508 дали предходната антенна захранваща линия 102, 104, използвана при предаването на предходна синхронизираща дума 304 непосредствено преди текущата синхронизираща дума 304, е била първата антенна захранваща линия 102. Ако не е, микропроцесорът 114 управлява 1506 антенния превключвател 106 да избере първата антенна захранваща линия като временен източник, след което процесът се придвижва към стъпка 1512. Ако в стъпка 1508 предходната антенна захранваща линия 102, 104 е била първата антенна захранваща линия 102, микропроцесорът 114 управлява 1510 антенния превключвател 106 да избере втората антенна захранваща линия 104 като временен източник, след което процесът се придвижва към стъпка 1512. В стъпка 1512 микропроцесорът 114 следи синхронизиращата дума 304, за да извлече броят грешки в текущите синхронизиращи битове за текущата синхронизираща дума 304. След това микропроцесорът 114 следи 1514 елемента за индикиране силата на приетия сигнал 115 и прочита текуща индикирана стойност на силата на приетия сигнал. По-нататък микропроцесорът 114 запаметява 1516 броя грешки в текущите

синхронизиращи битове и текущата стойност на индикираната сила на приетия сигнал в клетките, определени за броя грешки в синхронизиращите битове, и текущата стойност на индикираната сила на приетия сигнал, съответстваща на P -то обръщение към RAM-паметта 120. След това микропроцесорът 114 увеличава 1518 стойността на P с единица и запамятава новата резултантна стойност в RAM-паметта 120. По-нататък микропроцесорът 114 проверява 1520, за да установи дали P сега надвишава $P_{\max}$. Ако не я надвишава, микропроцесорът 114 запазва 1521 използването на предходно избраната антенната захранваща линия 102, 104 като постоянен източник за информационния пакет 306 след завършване на текущата синхронизираща дума 304 и тогава процесът се връща 1522 към главната програма 400 (фиг. 4) на стъпка 412.

Ако обаче в стъпка 1520 микропроцесорът 114 установи, че P надвишава $P_{\max}$, микропроцесорът 114 изчислява 1524 първи брой грешки в синхронизиращите битове като сума на броевете грешки в синхронизиращите битове, запаметени в клетките, предназначени за броя грешки в синхронизиращите битове, съответстващи на нечетните стойности на P в RAM-паметта 120. По-нататък микропроцесорът 114 изчислява 1526 втори брой грешки в синхронизиращите битове като сума от броевете грешки в синхронизиращите битове, запаметени в клетките, предназначени за броя грешки в синхронизиращите битове, съответстващ на четните стойности на P в RAM-паметта 120. След това микропроцесорът 114 изчислява 1528 първа стойност на силата на синхронизиращия сигнал като

средна стойност на индикираните стойности на силата на приетия сигнал, запаметени в клетките, предназначени за индикираните стойности на силата на приетия сигнал, съответстващи на нечетните стойности на Р в RAM-паметта 120. После микропроцесорът 114 изчислява 1530 втора стойност на силата на синхронизиращия сигнал като средна стойност на индикираните стойности на силата на приетия сигнал, запаметени в клетките, предназначени за индикираните стойности на силата на приетия сигнал, съответстващи на четните стойности на Р в RAM-паметта 120. След това процесът се придвижва към стъпка 1614 (фиг. 16).

В стъпка 1614 микропроцесорът 114 проверява, за да установи дали първият брой грешки на синхронизиращите битове е по-малък от втория брой грешки на синхронизиращите битове. Ако е така, микропроцесорът 114 управлява 1616 антенния превключвател 106 да избере първата антенна захранваща линия 102 като постоянен източник на радиосигнал и след това се връща 1628 към главната програма 400 на стъпка 412 (фиг. 4). Ако в стъпка 1614 първият брой грешки в синхронизиращите битове не е по-малък от втория брой грешки в синхронизиращите битове, микропроцесорът 114 проверява 1618 дали първият брой грешки в синхронизиращите битове е по-голям от втория брой грешки в синхронизиращите битове. Ако е така, микропроцесорът 114 управлява 1620 антенния превключвател 106 да избере втората антенна захранваща линия 104 като постоянен източник на радиосигнал и след това се връща 1628 към главната програма 400 на стъпка 412.

Ако обаче в стъпка 1618 микропроцесорът 114 установи, че първият брой грешки в синхронизиращите битове не е по-голям от втория, т.е. те са равни един на друг, процесът се придвижва към стъпка 1622, където микропроцесорът 114 проверява, за да установи дали първата стойност на силата на синхронизиращия сигнал е по-голяма или равна на втората стойност на силата на синхронизиращия сигнал. Ако е така, микропроцесорът 114 управлява 1624 антенния превключвател 106, така че да избере първата антенна захранваща линия 102 като постоянен източник на радиосигнал и след това се връща 1628 към главната програма 400 на стъпка 412 (фиг. 4). Ако в стъпка 1622 първата стойност на силата на синхронизиращия сигнал не е по-голяма или равна на втората стойност на силата на синхронизиращия сигнал, микропроцесорът 114 управлява 1626 антенния превключвател 106 да избере втората антенна захранваща линия 104 като постоянен източник на радиосигнал и след това се връща 1628 към главната програма 400 на стъпка 412. Програмните елементи, управляващи подпрограмата за оценяване на синхронизиращата дума 1500 в съответствие с четвъртото алтернативно примерно изпълнение на настоящото изобретение, включват програмните елементи 1, 2, 3, 8, 9 и 12 на програмната схема 1400.

Подобно на подпрограмата за оценяване на синхронизиращата дума 1300 в съответствие с третото алтернативно примерно изпълнение на настоящото изобретение, подпрограмата за оценяване на синхронизиращата дума 1500 в съответствие с четвъртото алтернативно примерно изпълнение

на настоящото изобретение предлага предимството за определяне и сравняване броевете на битовите грешки за значително повече битове, отколкото определяните в подпрограмата за оценяване на синхронизиращата дума 600, като по този начин сравнението е значително по-сигурно от гледна точка на неточен избор на антена, вследствие на изолиран шумов взрив. Все пак подпрограмата за оценяване на синхронизиращата дума 1500 прави избора въз основа на битови грешки, изчислени в продължение на значително по-дълъг (и предварително програмируем) период от време и така е може би по-малко надеждна от подпрограмата за оценяване на синхронизиращата дума 600 по отношение на предвиждането на най-добрата антенна захранваща линия в многократно променяща се околна среда. Един пример на приложение, в който подпрограмата за оценяване на синхронизиращата дума 1500 може да работи много добре, е предаване чрез сателит, за което е характерно бавно изменение на средата, например няколко секунди между промени в най-добрата антенна захранваща линия. Подпрограмата за оценяване на синхронизиращата дума 1500 би била даже по-добър избор за такова приложение, ако краткотрайни, например една милисекунда или по-малко, шумови взриве са обичаен източник на смущения. Последицата от такива шумови взривове би настъпила след значително по-дълъг период от време за броене на битовите грешки, което би довело до избиране на антенна захранваща линия, имаща по-продължително действие.

Следователно настоящото изобретение съдържа метод и устройство за изграждане на приемник с разпределено приемане, които обезпечават предимствата по отношение на цена и енергия на единствен приемник с превключване на антените, но който може постоянно да избира антенната захранваща линия, имаща по-силен сигнал. Настоящото изобретение също така осигурява гъвкавост чрез начина, по който се взема решение за избиране на антенна захранваща линия. Така настоящото изобретение позволява да се изгради приемник с разпределено приемане по желание на потребителя с оптимизиран избор на антенната захранваща линия за определена среда.

ПАТЕНТНИ ПРЕТЕНЦИИ

1. Метод за разпределено приемане на радиосигнал от приемник на комуникационни данни, включващ първа и втора антенни захранващи линии с по същество некорелирани чувствителности към радиосигнала, при което радиосигналят съдържа данни, включващи най- малко един информационен пакет с предварително зададена продължителност и прибавена в началото предварително зададена битова комбинация, характеризиращ се с това, че съдържа стъпките:

а) избиране на временен източник на радиосигнала между първата и втората антенна захранваща линия по време на предаване на предварително зададената битова комбинация;

б) следене на радиосигнала, приет от временния източник, избран в стъпка (а), по време на предаването на предварително зададената битова комбинация за извличане на данни от нея;

в) определяне най- малко на един брой битови грешки за данните, извлечени в стъпка (б);

г) избиране на постоянен източник на радиосигнала между първата и втората антенна захранваща линия при завършването на предварително зададената битова комбинация в съответствие с поне единия брой грешки, определен в стъпка (в);

д) измерване на силата на първи сигнал на радиосигнала от първата антенна захранваща линия по време на предаването на първа част на предварително зададената битова комбинация;

е) измерване на силата на втори сигнал на радиосигнала от втората антенна захранваща линия по време на предаването на втора част на предварително зададената битова комбинация;

ж) определяне, че съществува различие в силата на сигналите, когато силата на първия сигнал е по-голяма от силата на втория сигнал, като втората антенна захранваща линия е била избрана като постоянен източник в стъпка (г), а също така и когато силата на втория сигнал е по-голяма от силата на първия сигнал, като първата антенна захранваща линия е била избрана като постоянен източник в стъпка (г);

з) определяне, че не съществува различие в силата на сигналите, когато силата на първия сигнал е по-голяма от силата на втория сигнал, като първата антенна захранваща линия е била избрана като постоянен източник в стъпка (г), и също така, когато силата на втория сигнал е по-голяма от силата на първия сигнал, като втората антенна захранваща линия е била избрана като постоянен източник в стъпка (г);

и) запазване избора на постоянния източник, избран в стъпка (г), по време на пакета с предварително зададена продължителност, когато в стъпка (ж) е било определено, че съществува различие в силата на сигналите;

к) периодично преизбиране на постоянния източник по време на пакета с предварително зададена продължителност в съответствие с измерванията за силата на сигналите, направени за първата и втората антенни захранващи линии,

когато в стъпка (з) е било определено, че няма различие в силата на сигналите.

2. Метод съгласно претенция 1, характеризиращ се с това, че стъпка (а) включва стъпките;

л) избиране на първата антенна захранваща линия като временен източник по време на предаване на първа част на предварително зададената битова комбинация, и

м) избиране на втората антенна захранваща линия като временен източник по време на предаване на втора част на предварително зададената битова комбинация,

а стъпка (в) включва стъпките:

н) определяне на първи брой битови грешки за данните, извлечени в стъпка (б), по време на предаване на първата част на предварително зададената битова комбинация от първата антенна захранваща линия, избрана в стъпка (л), и

о) определяне на втори брой битови грешки за данните, извлечени в стъпка (б) по време на предаване на втората част на предварително зададената битова комбинация от втората захранваща линия, избрана в стъпка (а),

и че стъпка (г) включва стъпките:

п) избиране на първата антенна захранваща линия като постоянен източник, когато първият брой битови грешки е по-малък от втория брой битови грешки, и

р) избиране на втората антенна захранваща линия като постоянен източник, когато първият брой битови грешки е по-голям от втория брой битови грешки,

при което методът включва още стъпките:

с) измерване на силата на първи сигнал на радиосигнала от първата антенна захранваща линия по време на стъпка (л) и силата на втори сигнал на радиосигнала от втората антенна захранваща линия по време на стъпка (м);

т) избиране на първата антенна захранваща линия като постоянен източник, когато първият и вторият брой битови грешки са равни един на друг, а силата на първия сигнал е по-голяма или равна на силата на втория сигнал: и

у) избиране на втората антенна захранваща линия като постоянен източник, когато първият и вторият брой битови грешки са равни един на друг, а силата на първия сигнал е по-малка от силата на втория сигнал.

3. Метод, съгласно претенция 1, характеризира се с това, че данните включват преамбюл, а по време на първоначалното приемане на радиосигнала методът включва стъпките:

л) измерване на силата първи сигнал на радиосигнала от първата антенна захранваща линия по време на предаване на първа част на преамбюла;

м) измерване на силата на втори сигнал на радиосигнала от втората антенна захранваща линия по време на предаване на втора част на преамбюла;

н) избиране на първата антенна захранваща линия като постоянен източник, когато силата на първия сигнал е по-голяма или равна на силата на втория сигнал, и

о) избиране на втората антенна захранваща линия като постоянен източник, когато силата на първия сигнал е по-малка от силата на втория сигнал.

4. Метод, съгласно претенция 3, характеризиращ се с това, че съдържа стъпките:

п) следене на силата на радиосигнала по време на трета част на преамбюла;

р) избиране на втората антенна захранваща линия като постоянен източник, в случай че силата на сигнала, контролирана в стъпка (п), падне под предварително зададен праг, когато първата антенна захранваща линия е текущо избрана като постоянен източник, и

с) избиране на първата антенна захранваща линия като постоянен източник, когато силата на сигнала, следена в стъпка (п) падне под предварително зададен праг, а втората антенна захранваща линия е текущо избрана като постоянен източник.

5. Метод за разпределено приемане на радиосигнал в приемник на комуникационни данни включващ първа и втора антенни захранващи линии с по същество некорелирани чувствителности към радиосигнала, при което радиосигналят съдържа данни, включващи най-малко един информационен пакет с предварително зададена продължителност и прибавена в началото предварително зададена битова комбинация, характеризиращ се с това, че съдържа стъпките:

а) избиране на първата антенна захранваща линия като временен източник на радиосигнал по време на предаване на първа част на предварително зададената битова комбинация;

б) избиране на втората антенна захранваща линия като временен източник на радиосигнал по време на предаване на втора част на предварително зададената битова комбинация;

в) следене на радиосигнала, приет от временния източник, избран в стъпки (а) и (б) при предаването на предварително зададената битова комбинация за извличане на данни от нея;

г) определяне на първи брой битови грешки за данните, извлечени в стъпка (в) по време на предаването на първата част на предварително зададената битова комбинация от първата антенна захранваща линия, избрана в стъпка (а);

д) определяне на втори брой битови грешки за данните, извлечени в стъпка (в) по време на предаването на втората част на предварително зададената битова комбинация от втората антенна захранваща линия, избрана в стъпка (б)

е) избиране на постоянен източник на радиосигнала при завършване на предварително зададената битова комбинация, който източник е първата антенна захранваща линия, когато първият брой битови грешки е по-малък от втория брой битови грешки;

ж) избиране на втората антенна захранваща линия като постоянен източник, когато първият брой битови грешки е по-голям от втория брой битови грешки

з) измерване на силата на радиосигнала по време на пакета с предварително зададена продължителност;

и) избиране на втората антенна захранваща линия като постоянен източник, когато силата на сигнала, измерена в стъпка (з), падне под предварително зададен праг, а първата антенна захранваща линия е текущо избрана като постоянен източник, и

к) избиране на първата антенна захранваща линия като постоянен източник, когато силата на сигнала, измерена в стъпка (з), падне под предварително зададен праг, а втората антенна захранваща линия е текущо избрана като постоянен източник.

6. Приемник на комуникационни данни (100) за осигуряване на разпределено приемане на радиосигнал, включващ данни, съдържащи най- малко един информационен пакет, който има предварително зададена продължителност и прибавена в началото предварително зададена битова комбинация (304), характеризиращ се с това, че има първа и втора антенни захранващи линии (102, 104), с по същество некорелирани чувствителности към радиосигнала, антенен превключвател (106), свързан към първата и втората антенни захранващи линии (102, 104) за избиране между първата антенна захранваща линия (102) и втората антенна захранваща линия (104) като източник на радиосигнал, приемник (110), свързан към антенния превключвател (106), за приемане на радиосигнала от антенния превключвател (106) и за демодулиране на радиосигнала за извличане на данните,

процесор (114), свързан към приемника (110) и към антенния превключвател (106) за управление на антенния превключвател (106) в съответствие с направените измервания на характеристиките на приетия радиосигнал, елемент за управление на антенния превключвател (1), свързан към антенния превключвател (106) за управление на антенния превключвател (106) за избиране на временен източник на радиосигнал между първата и втората антенни захранващи линии (102, 104) при предаването на предварително зададената битова комбинация, елемент за броене на грешки в синхронизиращите битове (2), свързан към елемента за управление на антенния превключвател (1) за определяне на поне един брой битови грешки (604, 610) в данните, приети при предаването на предварително зададената битова комбинация (304), елемент за избиране на постоянен източник при завършване на синхронизиращата дума (3), свързан към елемента за броене на грешките в синхронизиращите битове (2) за управление на антенния превключвател (106), така че да избере първата или втората антенна захранваща линия (102, 104) като постоянен източник на радиосигнал при завършването на предварително зададената битова комбинация (304) в съответствие с поне единия брой битови грешки (604, 610), елемент за избиране на временен източник на радиосигнал за приемане на първа и втора части (10), свързан към елемента за управление на антенния превключвател (1) за избиране на първата антенна захранваща линия (102) като временен източник при предаването на първа част на предварително

зададената битова комбинация (304) за определяне на първи брой битови грешки (604) и за избиране на втората антенна захранваща линия (104) като временен източник при предаване на втора част на предварително зададената битова комбинация (304) за определяне на втори брой битови грешки (610), елемент за избиране на постоянен източник в съответствие с броевете грешки в синхронизиращите битове (11), свързан към елемента за избиране на временен източник за приемане на първа и втора част (10), за избиране като постоянен източник на първата антенна захранваща линия (102), когато първият брой битови грешки (604) е по-малък от втория брой битови грешки (610), и за избиране на втората антенна захранваща линия (104) като постоянен източник, когато първият брой на битовите грешки (604) е по-голям от втория брой битови грешки (610), елемент за индикиране силата на приетия сигнал (115), свързан към приемника (110) и към процесора (114) за измерване силата на радиосигнала, когато първият и вторият брой битови грешки (604, 610) са равни един на друг, и елемент за избиране в съответствие със силата на сигнала при равен брой битови грешки (12), свързан към елемента за индикиране силата на приетия сигнал (115) за избиране на първата антенна захранваща линия (102) като постоянен източник в случай, че измерената първа стойност на силата на сигнала е по-голяма или равна на втората стойност на силата на сигнала и за избиране на втората антенна захранваща линия (104), като постоянен източник, когато измерената първа

стойност на силата на сигнала е по-малка от втората стойност на силата на сигнала.

7. Приемник на комуникационни данни (100), съгласно претенция 6, характеризиращ се с това, че данните включват преамбюл (302), а приемникът на комуникационни данни (100) включва елемент за силата на сигнала на първа и втора част 1-2 на преамбюла (13), свързан към елемента за индикиране силата на приетия сигнал (115) за запамятаване на силата на първи сигнал на радиосигнала от първата антенна захранваща линия (102) при предаване на първа част от преамбюла (302), получен при първото приемане на радиосигнала и за приемане и съхраняване на силата на втори сигнал на радиосигнала от втората антенна захранваща линия (104) при предаване на втора част на преамбюла (302) и елемент за избиране на постоянен източник в съответствие със силата на сигнала за първата и втората част 1-2 на преамбюла (14), свързан към елемента за силата на сигнала на първа и втора част 1-2 на преамбюла (13) за избиране на първата антенна захранваща линия (102) като постоянен източник, когато силата на първия сигнал е равна или по-голяма от силата на втория сигнал, и за избиране на втората антенна захранваща линия (104) като постоянен източник, когато силата на първия сигнал е по-малка от силата на втория сигнал.

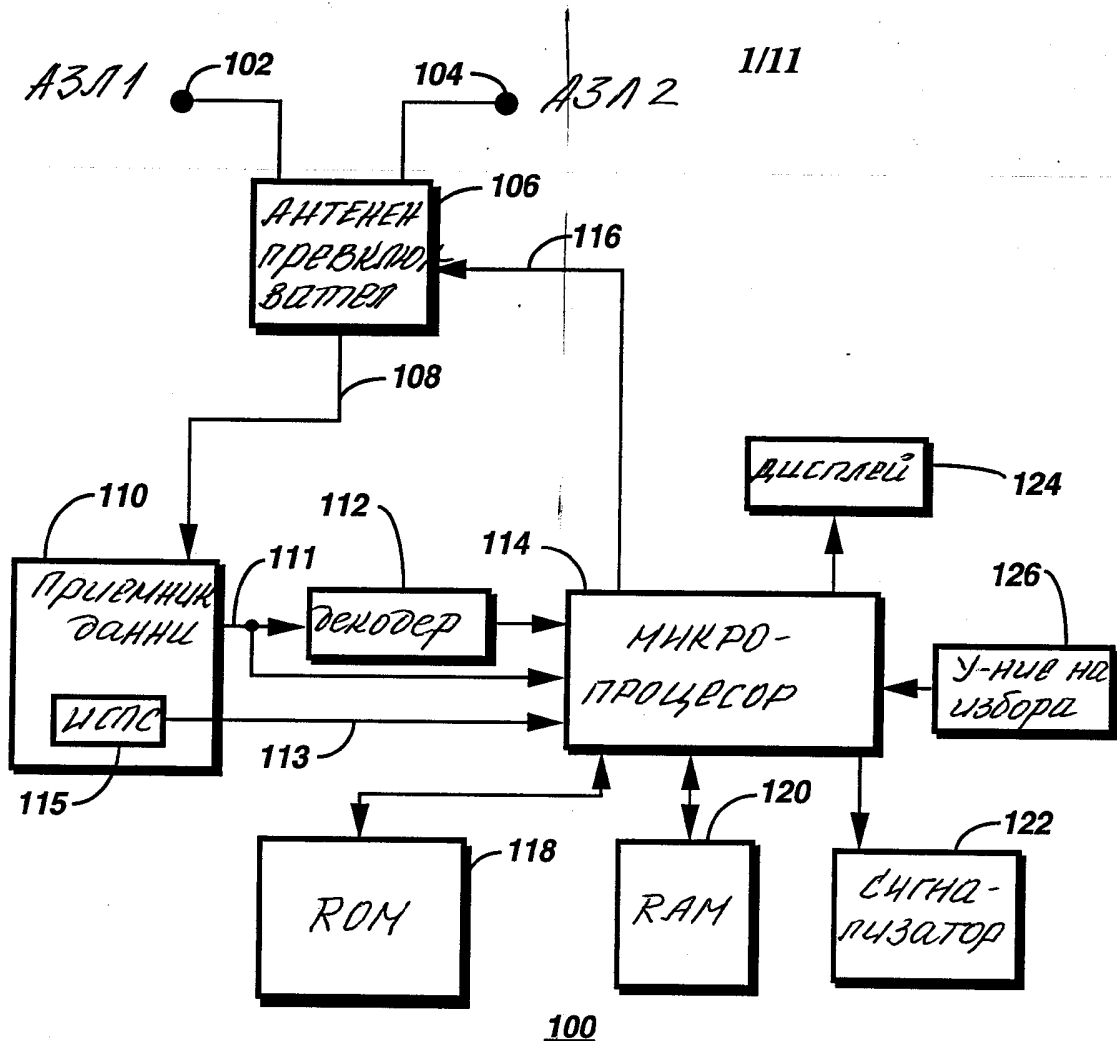
8. Приемник на комуникационни данни (100) съгласно претенция 6, характеризиращ се с това, че данните включват преамбюл, а приемникът на комуникационни данни включва елемент за броене на битови грешки в преамбюла (16), свързан към приемника

стойност на силата на сигнала е по-малка от втората стойност на силата на сигнала.

7. Приемник на комуникационни данни (100), съгласно претенция 6, характеризираш се с това, че данните включват преамбюл (302), а приемникът на комуникационни данни (100) включва елемент за силата на сигнала на първа и втора част 1-2 на преамбюла (13), свързан към елемента за индикиране силата на приетия сигнал (115) за запаметяване на силата на първи сигнал на радиосигнала от първата антенна захранваща линия (102) при предаване на първа част от преамбюла (302), получен при първото приемане на радиосигнала и за приемане и съхраняване на силата на втори сигнал на радиосигнала от втората антенна захранваща линия (104) при предаване на втора част на преамбюла (302) и елемент за избиране на постоянен източник в съответствие със силата на сигнала за първата и втората част 1-2 на преамбюла (14), свързан към елемента за силата на сигнала на първа и втора част 1-2 на преамбюла (13) за избиране на първата антенна захранваща линия (102) като постоянен източник, когато силата на първия сигнал е равна или по-голяма от силата на втория сигнал, и за избиране на втората антенна захранваща линия (104) като постоянен източник, когато силата на първия сигнал е по-малка от силата на втория сигнал.

8. Приемник на комуникационни данни (100) съгласно претенция 6, характеризираш се с това, че данните включват преамбюл, а приемникът на комуникационни данни включва елемент за броене на битови грешки в преамбюла (16), свързан към приемника

(110), и управляващ антенния превключвател (106); за непрекъснато следене на радиосигнала, получен от първата антенна захранваща линия (102), при предаването на първа част на преамбюла (302) за извличане на първи брой битови грешки, и за следене на радиосигнала, получен от втората антенна захранваща линия (104), при предаването на втора част на преамбюла (302) за извличане на втори брой битови грешки, елемент за избиране на постоянен източник в съответствие с броевете битови грешки в преамбюла (17), свързан към елемента за броене на битовите грешки в преамбюла (16) за избиране на първата антенна захранваща линия (102) като постоянен източник, когато първият брой битови грешки е по-малък или равен на втория брой битови грешки, и за избиране на втората антенна захранваща линия (104) като постоянен източник, когато първият брой битови грешки е по-голям от втория брой битови грешки, и елемент за избиране по честотата на грешките в преамбюла (18), свързан към приемника (110) за следене на радиосигнала, приет при предаване на трета част на преамбюла (302) за извличане на текуща честота на битовите грешки и за избиране на антенна захранваща линия (102, 104) като нов постоянен източник, различен от текущо избрания постоянен източник, когато текущата честота на битовите грешки е по-висока от предварително определена граница.



100
FIG. 1

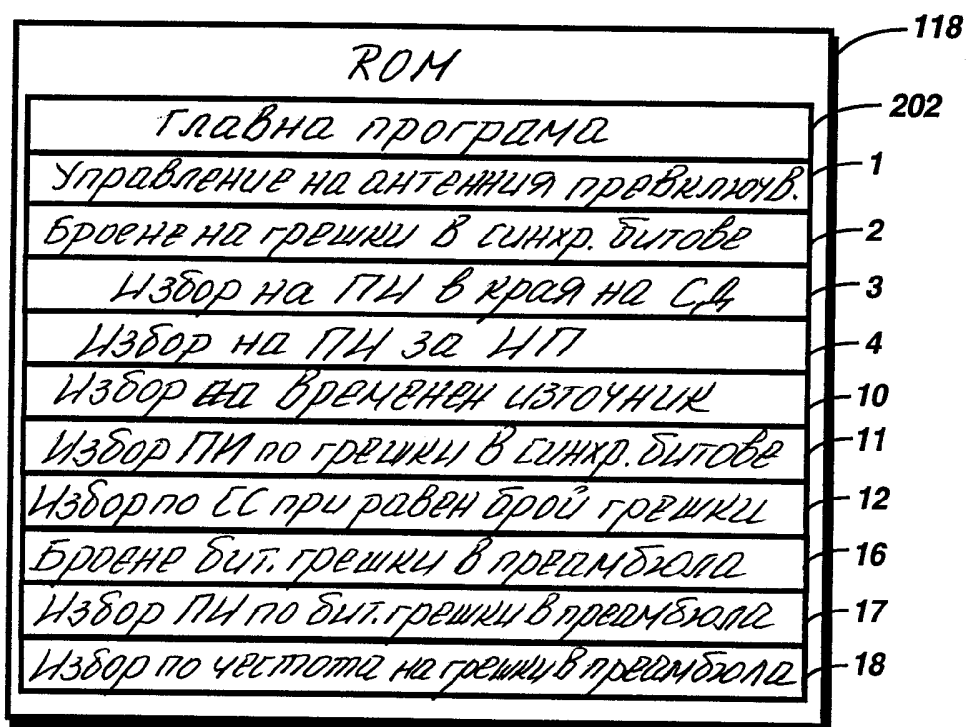


FIG. 2
200

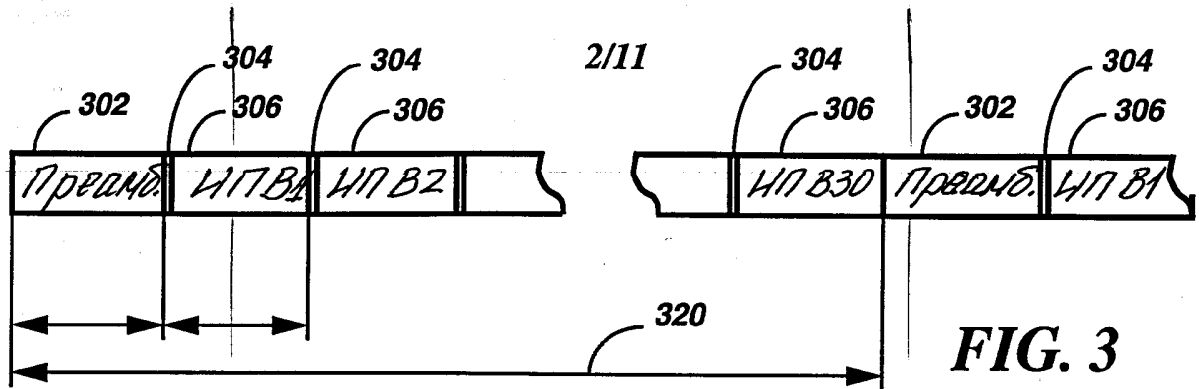


FIG. 3

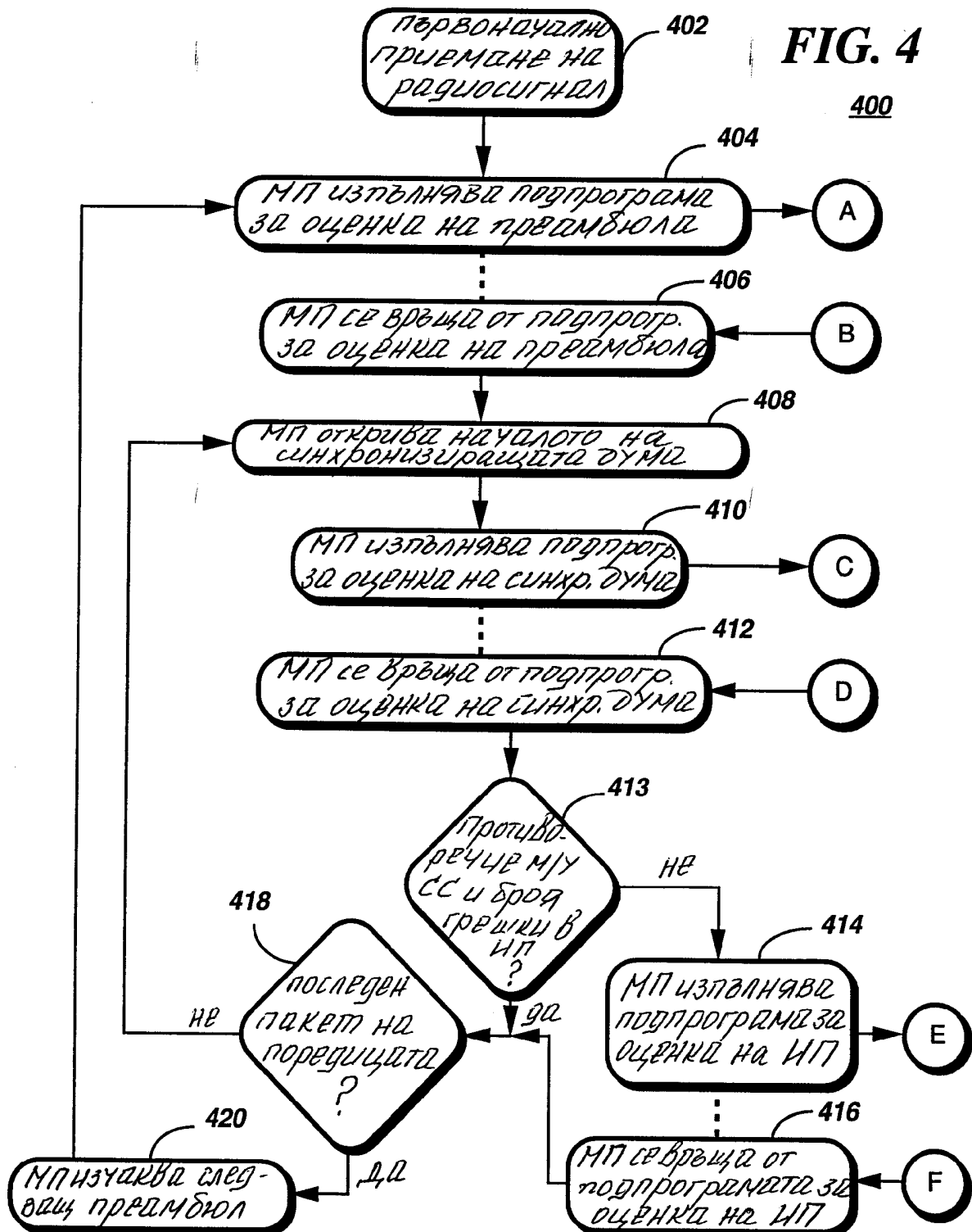


FIG. 4

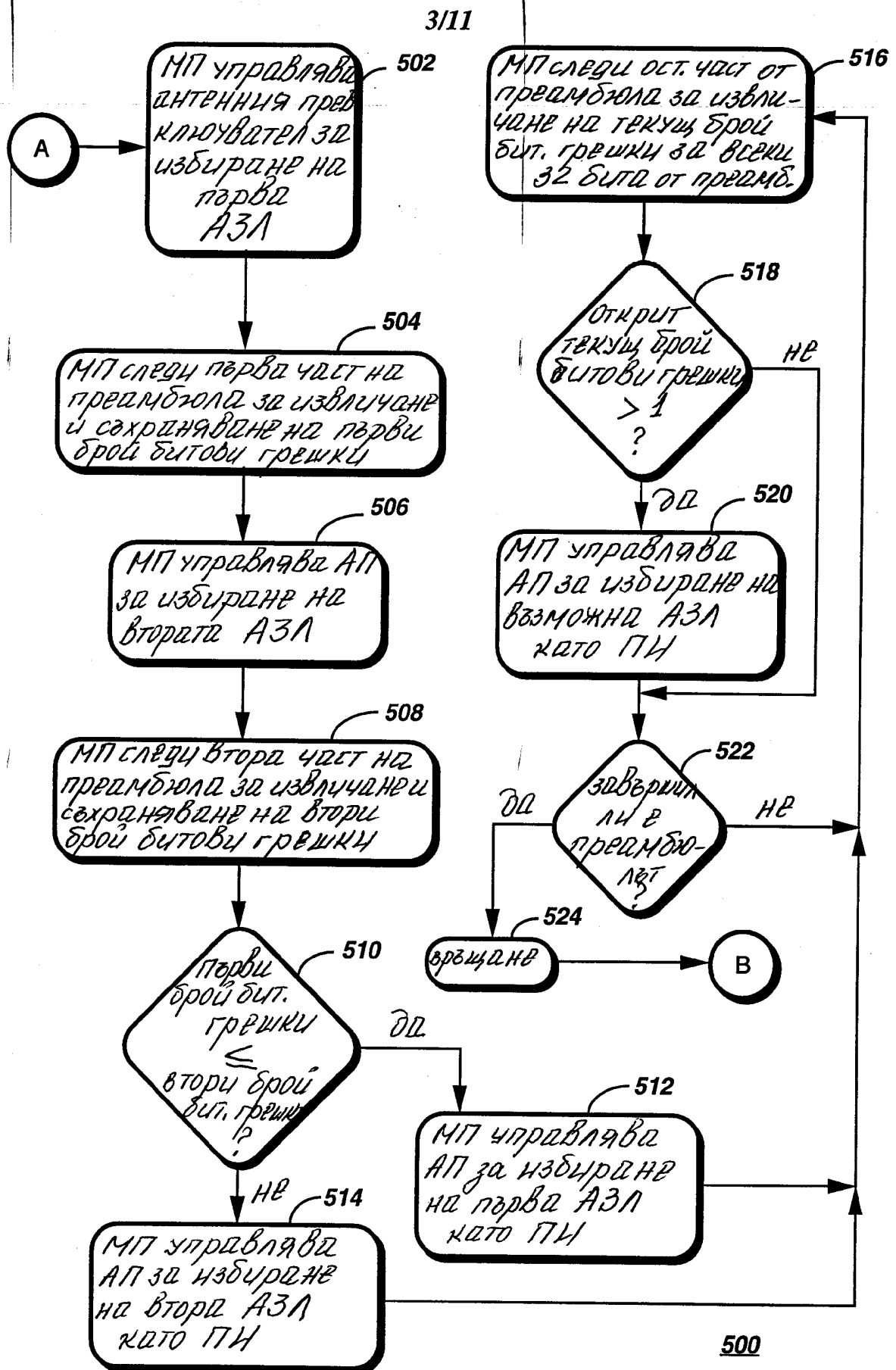
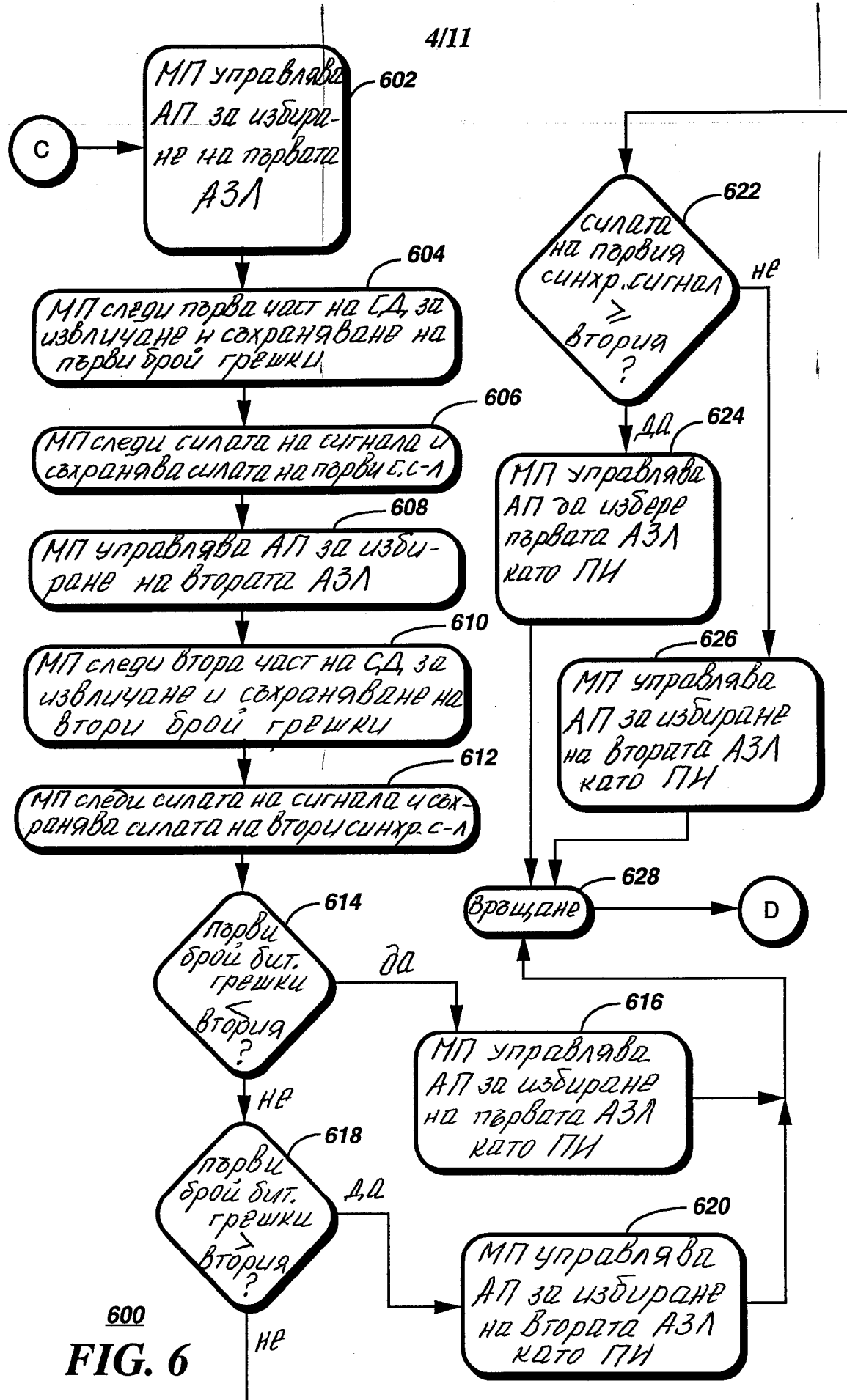


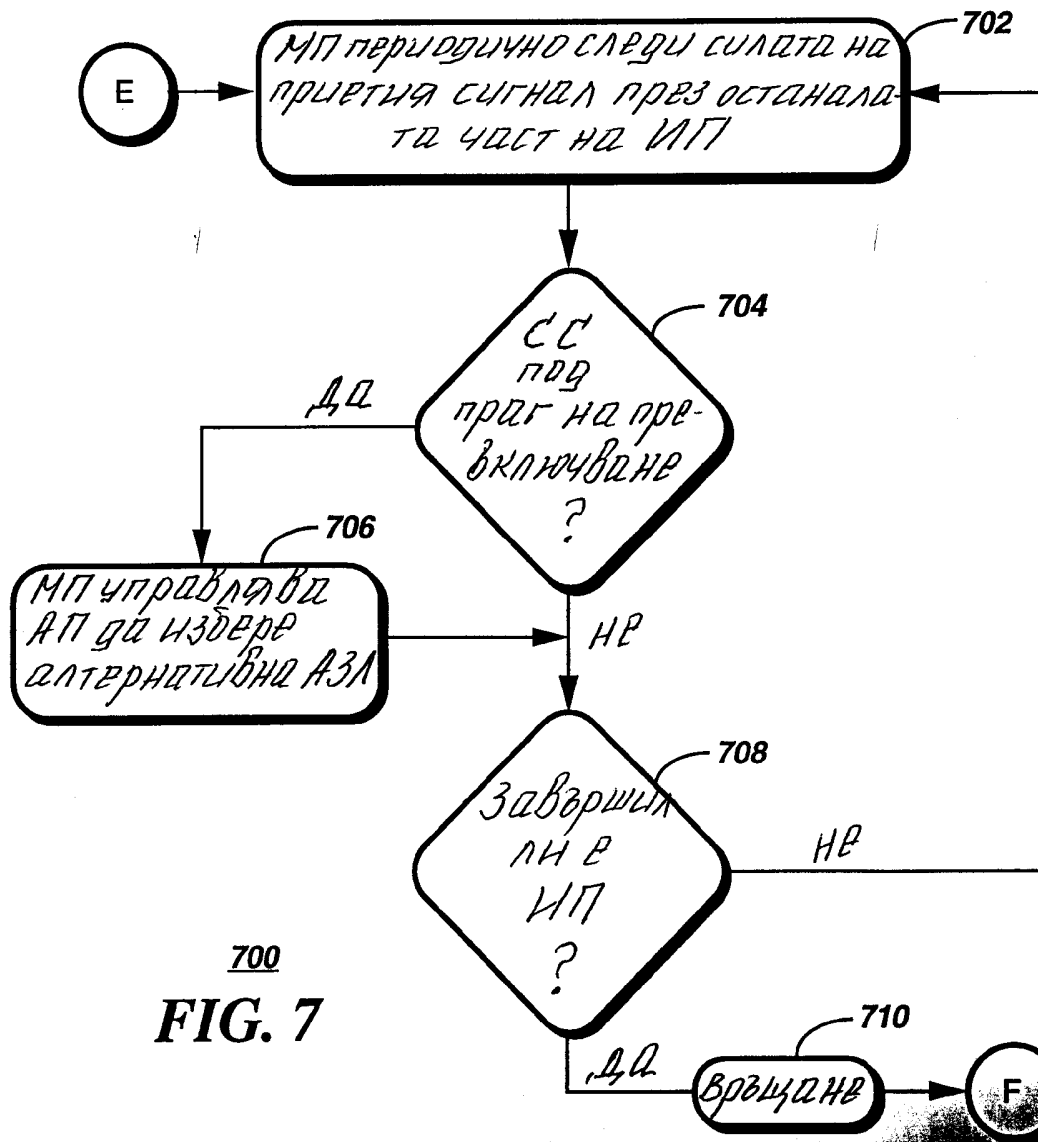
FIG. 5



ROM	
Главна програма	118
Управление на АП	202
Броење на грешки в синхр. битоње	1
Избор на ПИ в края на ЕД	2
Избор на ПИ за ИП	3
Избор на многопропусков ВМ	4
Избор на многопропусков ПИ	8
Избор по ЕС при равен број бит. грешки	9
Броење бит. грешки в предмодул	12
Избор ПИ по бит. грешки в предмодул	16
Избор по честота на грешки в предмодул	17
	18

FIG. 14

1400

700
FIG. 7

ROM		118
		202
Главна програма	1	
Управление на АП	2	
Броење на грешки в синхр. битовв	3	
Избор на ПИ в края на СД	4	
Избор на ПИ за ИП	10	
Избор на ВИ за 1 ^{ва} и 2 ^{ра} част	11	
Избор ПИ по грешки в синхр. битовв	12	
Избор по СС при равен број грешки	13	
СС на 1 ^{ва} и 2 ^{ра} част на предмодула	14	
Избор ПИ по СС на 1 ^{ва} 2 ^{ра} част на предмодула	15	
Избор ПИ по СС на трета част на предмодула		

6/11

FIG. 8

800

ROM		118
		202
Главна програма	1	
Управление на АП	2	
Броење на грешки в синхр. битовв	3	
Избор на ПИ в края на СД	4	
Избор на ПИ за ИП	5	
Броење на грешки в старши бит-нов ПИ	16	
Броење бит. грешки в предмодула	17	
Избор ПИ по грешки в предмодула	18	
Избор по честота на грешки в предмодула		

FIG. 10

1000

ROM		118
		202
Главна програма	1	
Управление на АП	2	
Броење на грешки в синхр. битовв	3	
Избор на ПИ в края на СД	4	
Избор на ПИ за ИП	6	
Избор ВИ по приемане 1 ^{ва} и 2 ^{ра} част	7	
Избор ПИ по приемане 1 ^{ва} и 2 ^{ра} част	12	
Избор по СС при равен број грешки	16	
Броење бит. грешки в предмодула	17	
Избор ПИ по грешки в предмодула	18	
Избор по честота на грешки в предмодула		

FIG. 12

1200

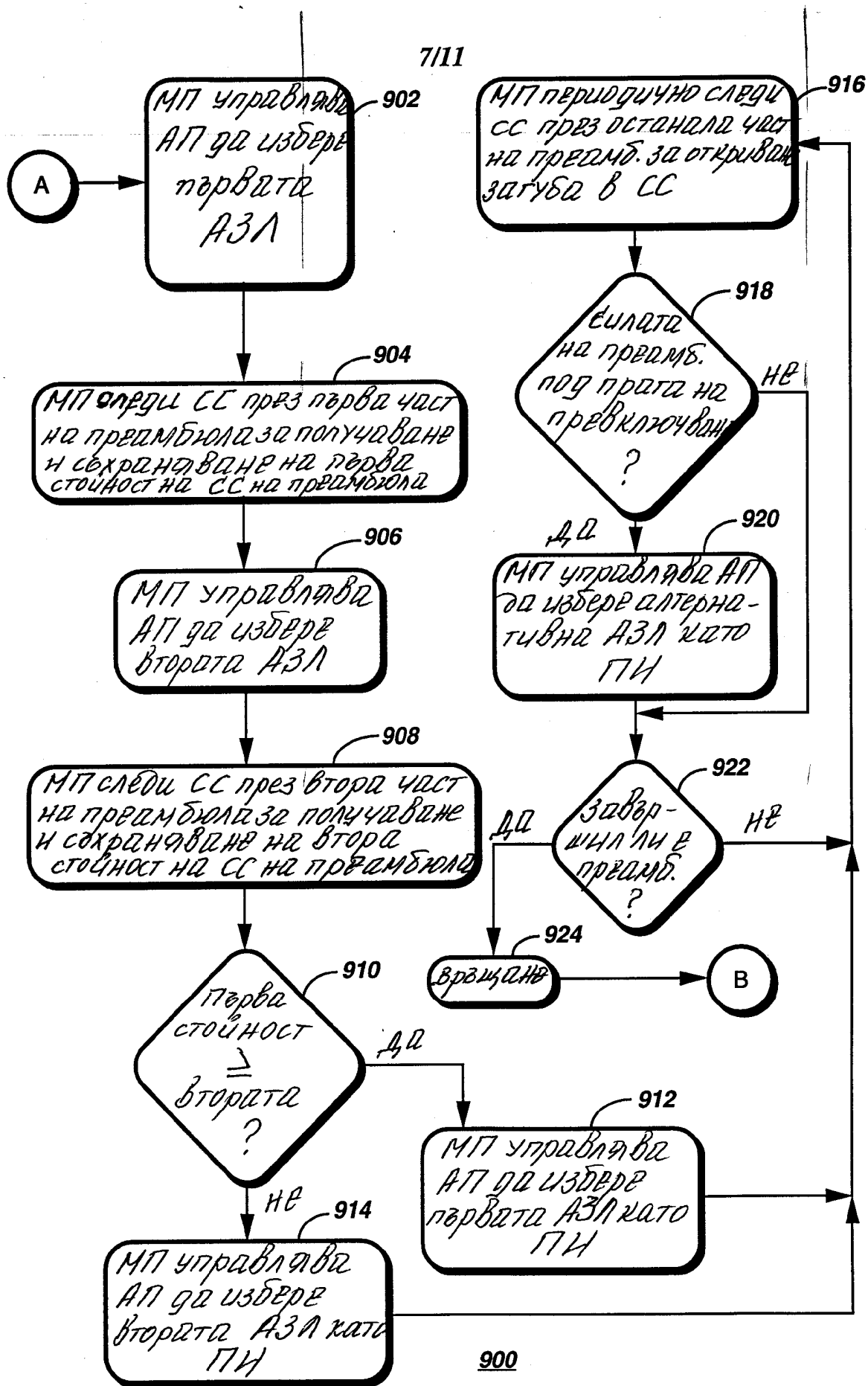


FIG. 9

8/11

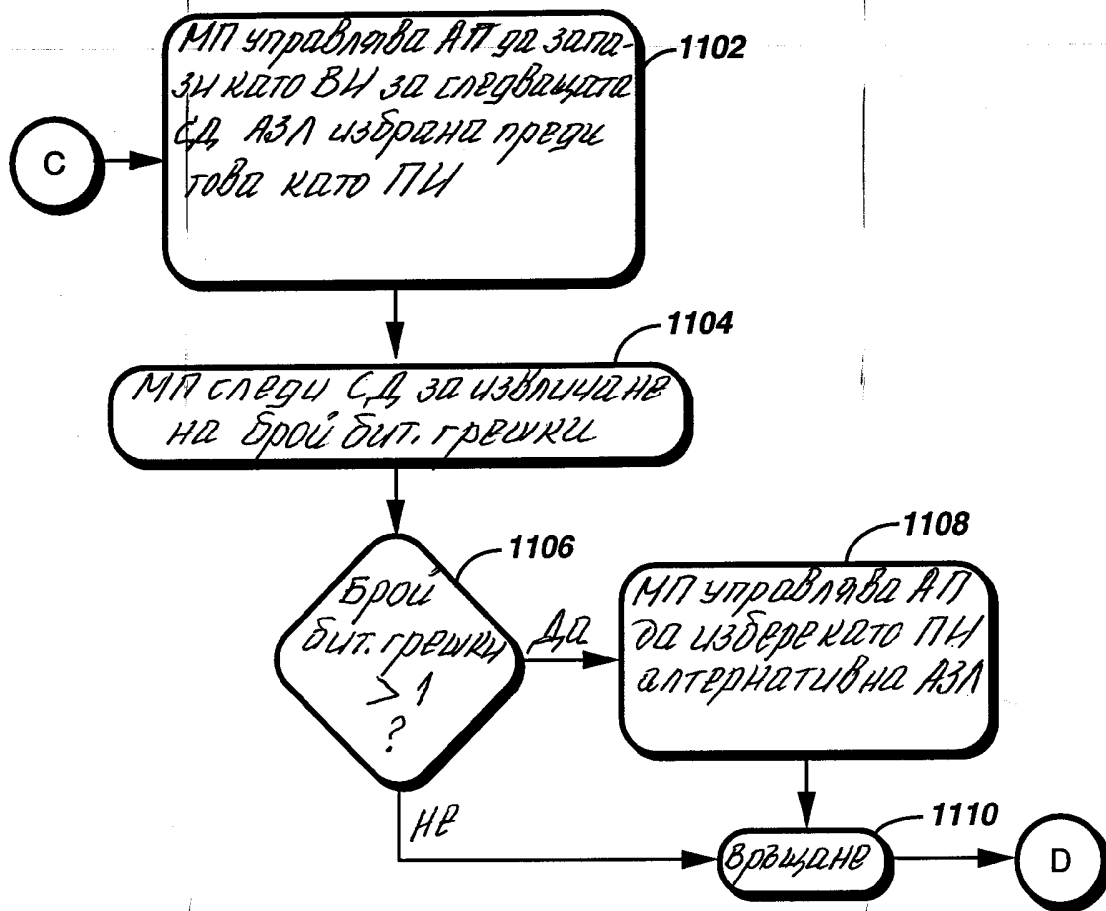


FIG. 11

1100

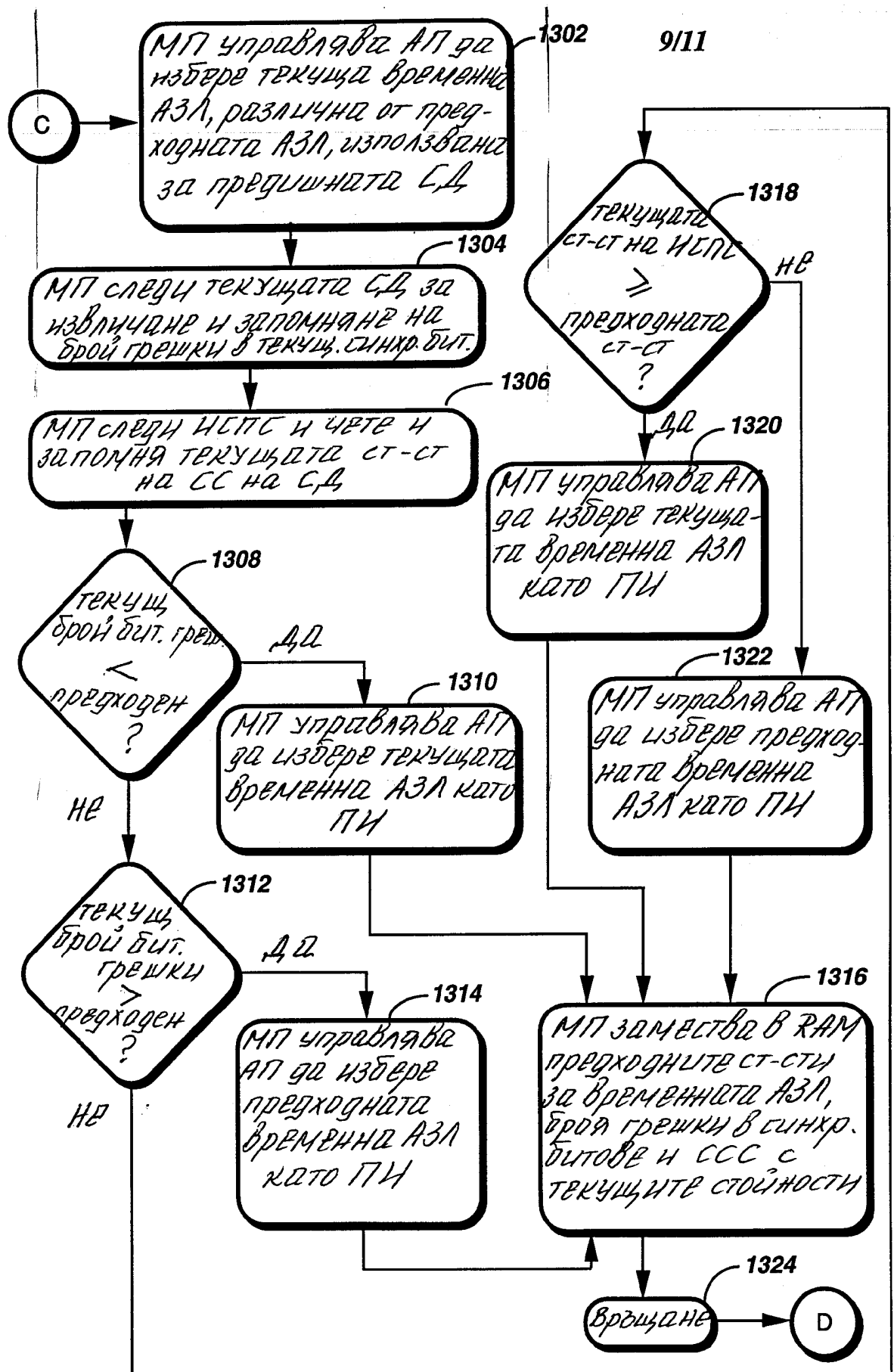


FIG. 13

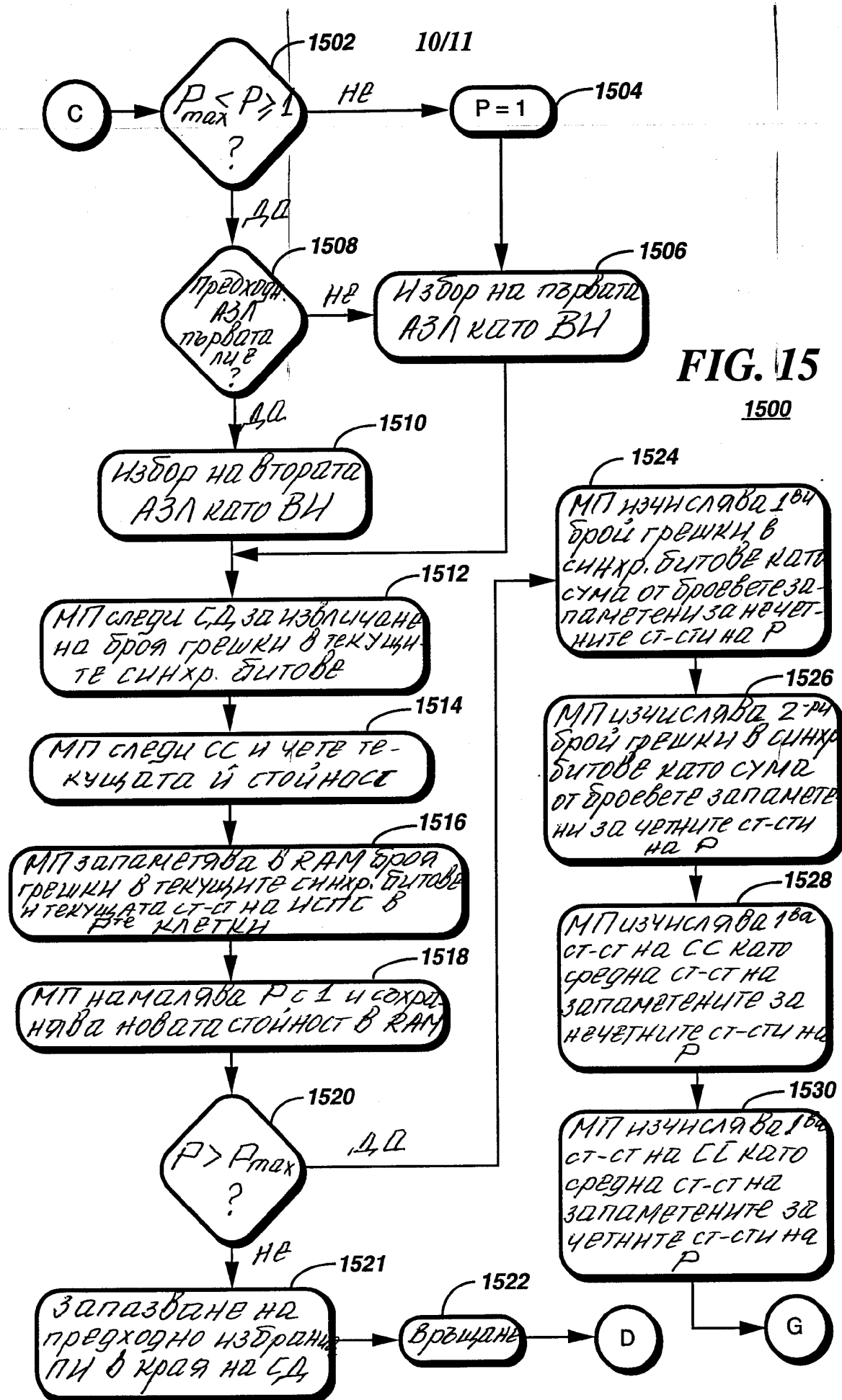


FIG. 16
1500

