

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-169478

(P2012-169478A)

(43) 公開日 平成24年9月6日(2012.9.6)

(51) Int.Cl.
H01L 31/10 (2006.01)F I
H01L 31/10テーマコード (参考)
5F049

審査請求 未請求 請求項の数 6 O L (全 14 頁)

(21) 出願番号 特願2011-29756 (P2011-29756)
(22) 出願日 平成23年2月15日 (2011.2.15)(71) 出願人 000006013
三菱電機株式会社
東京都千代田区丸の内二丁目7番3号
(74) 代理人 110001195
特許業務法人深見特許事務所
(72) 発明者 堀口 裕一郎
東京都千代田区丸の内二丁目7番3号 三
菱電機株式会社内
(72) 発明者 西川 智志
東京都千代田区丸の内二丁目7番3号 三
菱電機株式会社内
(72) 発明者 高林 正和
東京都千代田区丸の内二丁目7番3号 三
菱電機株式会社内

最終頁に続く

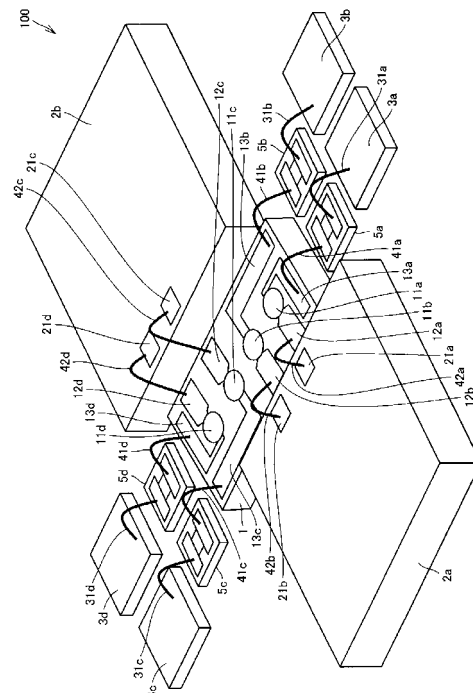
(54) 【発明の名称】 光受信モジュール

(57) 【要約】

【課題】 周波数特性に優れた光受信モジュールを提供する。

【解決手段】 光受信モジュール100は、バイアス電圧が印加されることにより信号光を電気信号に変換するPD素子1と、バイアス電圧の変動を抑制するためのコンデンサ(3a~3d)と、PD素子1から出力された電気信号を増幅する増幅回路(2a, 2b)と、PD素子1とコンデンサ(3a~3d)との間に接続されて、増幅回路(2a, 2b)の入力端で生じる反射による共振を減衰させる抵抗器(5a~5d)とを備える。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

バイアス電圧が印加されることにより信号光を電気信号に変換する受光素子と、
前記バイアス電圧の変動を抑制するための電圧安定回路と、
前記受光素子から出力された前記電気信号を増幅する増幅回路と、
前記受光素子と前記電圧安定回路との間に接続されて、前記増幅回路の入力端で生じる
反射による共振を減衰させる抵抗器とを備える、光受信モジュール。

【請求項 2】

前記受光素子は、各々が信号光を電気信号に変換する複数の受光部を含み、
前記光受信モジュールは、前記複数の受光部にそれぞれ接続された複数の電極をさらに
備え、
前記抵抗器は、前記複数の電極にそれぞれ接続された複数の抵抗素子を含み、
前記複数の抵抗素子の各々の抵抗値は、前記複数の電極のうちの対応する電極の寄生イ
ンダクタンスに応じて定められる、請求項 1 に記載の光受信モジュール。 10

【請求項 3】

前記複数の抵抗素子の間において前記寄生インダクタンスが大きいほど前記抵抗値が大
きくなるように、各前記複数の抵抗素子の前記抵抗値が設定される、請求項 2 に記載の光
受信モジュール。

【請求項 4】

前記複数の受光部は、少なくとも 1 つの方向に沿って配置され、
前記電極が長いほど前記抵抗値が大きくなるように前記複数の抵抗素子の前記抵抗値が
定められる、請求項 3 に記載の光受信モジュール。 20

【請求項 5】

前記電圧安定回路は、前記複数の抵抗素子にそれぞれ接続された複数のコンデンサを含
み、
前記増幅回路は、前記受光素子を挟んで点対称に配置された複数の増幅器を含み、
前記複数のコンデンサは、前記複数の増幅器の配置方向とは異なる方向に沿うように、
前記受光素子を挟んで点対称に配置される、請求項 4 に記載の光受信モジュール。

【請求項 6】

前記複数の抵抗素子の各々は、前記対応する電極の一部として形成されている、請求項
4 に記載の光受信モジュール。 30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は光受信モジュールに関し、特に、光通信で用いられる光受信モジュールに含ま
れる高周波回路に関する。

【背景技術】

【0002】

光通信に用いられる光受信モジュールは、入射された信号光を光電変換する受光素子、
および、その受光素子から出力された電気信号を増幅するアンプ等を備えている。フォト
ダイオード（PD）が受光素子としては一般的に用いられる。 40

【0003】

10 Gbps を超える帯域を有する高周波信号を変換する場合、従来の強度変調方式に
よるオンオフ変調（ON/OFF keying）では、低ノイズであり、かつ、10 GHz 以上の高
周波領域まで発振することなく平坦な周波数特性を持つように光受信モジュールを構成す
ることが重要となる。高周波特性を改善する方式は、たとえば以下の文献に開示されてい
る。

【0004】

特許文献 1（特許第 4139594 号公報）に開示された光信号受信モジュールは、以
下の構成を有する。すなわち、アンプのグランド電極が受光素子のバイアス電圧入力端子 50

に接続され、チップキャリアが経路に含まれないようにして、受光素子とアンプの初段トランジスタとの間で電流ループが形成される。あるいは、所定容量のコンデンサを介してグラウンド電極に接続したサブグラウンド電極がアンプに設けられる。このような構成によって電流ループの電気長が短くなるため、ノイズによる発振を防止できるとともに高周波特性に優れた光受信モジュールを得ることができる。

【0005】

特許文献2（特開平10-233741号公報）に開示された光受信モジュールは、以下の構成を有する。すなわち、フォトダイオードのアノード電極側およびカソード電極側にそれぞれ設けられたコイルと、フォトダイオードの容量等とにより共振回路が構成される。前記容量等によって、高周波領域では電流の振幅周波数特性の低下が補償される。これにより、高周波特性の優れた光受信モジュールを得ることが可能になる。

10

【0006】

特許文献3（特開2002-319698号公報）は、以下の構成を有するフォトダイオードを開示する。第1導電型半導体層上に、第1導電型分離拡散層により複数に分割された第2導電型半導体層が積層され、隣接する第2導電型半導体層の領域に、受光素子部および信号処理回路素子部がそれぞれ設けられる。該受光素子部の一方の電極が該第1導電型半導体層の下面に、該受光素子部の他方の電極が該第2導電型半導体層上に設けられる。このような構造によってフォトダイオードのアノード部の直列抵抗が低下するので、応答速度の速いフォトダイオードを実現できる。

20

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特許第4139594号公報

【特許文献2】特開平10-233741号公報

【特許文献3】特開2002-319698号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

特許文献1に開示の構成によれば、PDとアンプとによって形成するループの電気長を短縮することによって発振を防止できる。また、特許文献2および特許文献3に開示された構成によれば、より高い周波数まで利得の周波数特性を平坦化することができるため、光受信モジュールは広帯域の信号を受信できる。

30

【0009】

しかしながら、位相変調方式あるいはデジタルコヒーレント方式といったような、受信感度に優れた次世代の変調方式では、上記の特性に加えて、出力の線形性および群遅延特性も要求される。さらに、このような次世代の変調方式では、複数の信号光を同時に受信するバランス受信が行なわれるので、複数の受光部および複数のアンプを有する多チャンネル型の光受信モジュールが必要となる。このように複数の受光部および複数のアンプを有する光受信モジュールの場合には、複数のチャンネル間で高周波特性を一致させることが求められる。

40

【0010】

従来の光受信モジュールでは、平坦な周波数特性を得ようとした場合、アンプの信号入力電極において発生する反射と、PD素子あるいは配線のもつ寄生容量および寄生インダクタンスとによって、PD素子1の周辺回路とアンプとの間に意図しない共振が発生することが起こりうる。なお、この明細書では、「共振」とは、特定周波数の高周波信号が閉じ込められる現象を意味する。

【0011】

図11は、共振が発生した場合に特定周波数付近において群遅延の遅れが生じることを示した図である。図11は、16GHz付近の周波数において群遅延の遅れが生じることを示している。共振が発生した場合には、光受信モジュールから出力される信号の波形が

50

劣化するという問題が生じる。

【0012】

図12は、共振による信号の劣化を説明するための模式的な波形図である。図12(a)はアンプの入力信号の成分を説明するための波形図である。図12(a)に示されるように、入力信号は、共振周波数付近の周波数をもつ高周波成分W1と、他の周波数（共振周波数よりも低い周波数）をもつ高周波成分W2とを含む。共振が発生した場合には、光受信モジュールから出力される電圧信号において、共振周波数付近の周波数をもつ高周波成分と他の周波数をもつ高周波成分との間に群遅延差が発生する。

【0013】

図12(b)は、群遅延差がない場合の光受信モジュールの出力信号のアイパターンを模式的に示した図である。図12(c)は、群遅延差がある場合の光受信モジュールの出力信号のアイパターンを模式的に示した図である。図12(b)および図12(c)に示されるように、大きな共振が発生した場合、その共振の周波数に近い周波数を有する高周波成分は、他の周波数を有する高周波成分と異なるタイミングで光受信モジュールから出力される。したがって、図12(c)に示されるようにアイパターンの開口が狭まる。

【0014】

特許文献1（特許第4139594号公報）の発明は、発振を抑制することに向けられたものである。すなわち特許文献1の発明の目的は、アンプのノイズが電流ループを経由してアンプに再度入力されることにより増幅されることを防止することである。このため、特許文献1の発明は、上記の共振を十分に防ぐことができない可能性がある。

【0015】

一方、上記の多チャンネルモジュールでは、光ファイバに結合される光学系の要求から、PD素子において、複数の受光部を数百 μm 以下の間隔で近接して配置する必要がある。その一方で、ワイヤの寄生インダクタンスによる周波数特性の低下を避けるために、ワイヤ長が制限される。このため、多数のアンプおよびチップコンデンサをPD素子の周囲に実装しなければならない。

【0016】

このような理由によって、すべてのチャンネルで同一形状の電極あるいは同一長さの配線を使用することは困難である。図13に示されるように、電極の長さが異なる場合には、チャンネルの間に利得の周波数特性に差が生じるという課題がある。

【0017】

本発明の目的は、周波数特性に優れた光受信モジュールを提供することである。

【課題を解決するための手段】

【0018】

本発明は要約すれば、光受信モジュールであって、バイアス電圧が印加されることにより信号光を電気信号に変換する受光素子と、バイアス電圧の変動を抑制するための電圧安定回路と、受光素子から出力された電気信号を増幅する増幅回路と、受光素子と電圧安定回路との間に接続されて、増幅回路の入力端で生じる反射による共振を減衰させる抵抗器とを備える。

【発明の効果】

【0019】

この発明によれば、周波数特性に優れた光受信モジュールを実現することができる。

【図面の簡単な説明】

【0020】

【図1】本発明の実施の形態1による光受信モジュールの構成を示す斜視図である。

【図2】図1に示した光受信モジュールの上面図である。

【図3】本発明の実施の形態1による光受信モジュールの1チャンネルに対応する部分の等価回路図である。

【図4】実施の形態1に係る光受信モジュールの比較例を示した図である。

【図5】図4に示した光受信モジュールの等価回路図である。

10

20

30

40

50

【図 6】実施の形態 1 に係る光受信モジュールの構成とその比較例の構成とについて、アンプに入力される電流の群遅延と周波数との関係を回路シミュレーションによって求めた結果を示した図である。

【図 7】本発明の実施の形態 1 による光受信モジュールの周波数特性の測定結果を示した図である。

【図 8】本発明の実施の形態 2 による光受信モジュールの構成を示す斜視図である。

【図 9】図 8 に示した光モジュールの上面図である。

【図 10】本発明の実施の形態 2 による光受信モジュールの 1 チャンネルに対応する部分の等価回路図である。

【図 11】共振が発生した場合に特定周波数付近において群遅延の遅れが生じることを示した図である。

【図 12】共振による信号の劣化を説明するための模式的な波形図である。(a) はアンプの入力信号の成分を説明するための波形図である。(b) は群遅延差がない場合の光受信モジュールの出力信号のアイパターンを模式的に示した図である。(c) は、群遅延差がある場合の光受信モジュールの出力信号のアイパターンを模式的に示した図である。

【図 13】複数のチャンネルの間で電極の長さが異なることによる課題を説明した図である。

【発明を実施するための形態】

【0021】

以下、この発明の実施の形態について図面を参照して詳しく説明する。なお、同一または相当する部分には同一の参照符号を付して、その説明を繰返さない。

【0022】

〔実施の形態 1〕

図 1 は、本発明の実施の形態 1 による光受信モジュールの構成を示す斜視図である。図 2 は、図 1 に示した光受信モジュールの上面図である。

【0023】

図 1 および図 2 を参照して、光受信モジュール 100 は、4 チャンネルの光受信モジュールとして構成され、4 つの信号光を受信可能である。ただし、実施の形態 1 による光受信モジュールは、より多くのチャンネルを有する光受信モジュールとして構成されてもよい。実施の形態 1 による光受信モジュールは、光通信システムの受信側で用いられるものであり、光ファイバ（図示せず）から入力された光信号を電気信号に変換する機能を有する。

【0024】

光受信モジュール 100 は、PD 素子 1 と、アンプ IC (Integrated Circuits) 2 a, 2 b と、チップコンデンサ 3 a ~ 3 d と、薄膜抵抗基板 5 a ~ 5 d と、ワイヤ 3 1 a ~ 3 1 d, 4 1 a ~ 4 1 d, 4 2 a ~ 4 2 d とを有する。PD 素子 1 およびアンプ IC 2 a, 2 b は、半導体チップにより構成される。アンプ IC 2 a, 2 b は、PD 素子 1 からの電気信号を増幅する増幅回路として機能する。チップコンデンサ 3 a ~ 3 d は、バイアス電圧の変動を抑制する電圧安定回路として機能する。薄膜抵抗基板 5 a ~ 5 d は、増幅回路（アンプ IC 2 a, 2 b）の入力端で生じる反射による共振を減衰させる抵抗器として機能する。

【0025】

アンプ IC 2 a, 2 b は、PD 素子 1 の両側に配置される。すなわち、アンプ IC 2 a は PD 素子 1 の外周 1 4 d と対向し、アンプ IC 2 b は PD 素子 1 の外周 1 4 b と対向する。なお、アンプ IC 2 a, 2 b は、PD 素子 1 を挟んで点対称に配置される。

【0026】

薄膜抵抗基板 5 a, 5 b およびチップコンデンサ 3 a, 3 b は、アンプ IC 2 a, 2 b とは対向していない PD 素子 1 の外周 1 4 a の近傍に配置される。同じく、薄膜抵抗基板 5 c, 5 d およびチップコンデンサ 3 c, 3 d は、アンプ IC 2 a, 2 b とは対向していない PD 素子 1 の外周 1 4 c の近傍に配置される。薄膜抵抗基板 5 a, 5 b およびチップ

コンデンサ 3 a, 3 b の組と、薄膜抵抗基板 5 c, 5 d およびチップコンデンサ 3 c, 3 d の組とは、PD 素子 1 の主表面に対して点対称に配置される。

【0027】

なお、チップコンデンサ 3 a, 3 b は、PD 素子 1 に対して薄膜抵抗基板 5 a, 5 b の外側に配置される。チップコンデンサ 3 c, 3 d は、PD 素子 1 に対して薄膜抵抗基板 5 c, 5 d の外側に配置される。

【0028】

PD 素子 1 は、4 つの受光部 (11 a ~ 11 d) を有する。受光部 11 a ~ 11 d は、所定の間隔 (たとえば 100 μm ~ 数百 μm) で PD 素子 1 に一列に形成される。

【0029】

PD 素子 1 は、さらに、アノード電極 12 a ~ 12 d と、カソード電極 13 a ~ 13 d とを有する。カソード電極 13 a ~ 13 d は、受光部 11 a ~ 11 d にそれぞれ接続される。カソード電極 13 a, 13 b は、対応する受光部から PD 素子 1 の外周 14 a の近傍まで引き出されたパターンを有する。カソード電極 13 c, 13 d は、対応の受光部から PD 素子 1 の外周 14 c の近傍まで引き出されたパターンを有する。

【0030】

カソード電極 13 a は、ワイヤ 41 a を通じて薄膜抵抗基板 5 a に接続される。薄膜抵抗基板 5 a は、ワイヤ 31 a を通じてチップコンデンサ 3 a に接続される。同様に、カソード電極 13 b ~ 13 d は、それぞれワイヤ 41 b ~ 41 d を通じて薄膜抵抗基板 5 b ~ 5 d に接続される。薄膜抵抗基板 5 b ~ 5 d は、それぞれワイヤ 31 b ~ 31 d を通じてチップコンデンサ 3 b ~ 3 d に接続される。チップコンデンサ 3 a ~ 3 d の各々にはバイアス電圧が印加される。

【0031】

アノード電極 12 a ~ 12 d は、受光部 11 a ~ 11 d にそれぞれ接続される。アノード電極 12 a, 12 b は、対応の受光部から PD 素子 1 の外周 14 b まで引き出された直線状のパターンを有する。アノード電極 12 c, 12 d は、対応の受光部から PD 素子 1 の外周 14 c まで引き出された直線状のパターンを有する。

【0032】

アンプ IC 2 a, 2 b の各々は、差動型アンプであり、2 つの信号入力電極を有する。PD 素子 1 のアノード電極 12 a, 12 b は、それぞれワイヤ 42 a, 42 b を通じてアンプ IC 2 a の信号入力電極 21 a, 21 b に接続される。PD 素子 1 のアノード電極 12 c, 12 d は、それぞれワイヤ 42 c, 42 d を通じて、増幅器としてのアンプ IC 2 b の信号入力電極 21 c, 21 d に接続される。

【0033】

図 3 は、本発明の実施の形態 1 による光受信モジュールの 1 チャンネルに対応する部分の等価回路図である。図 3 を参照して、PD 素子 1 のカソード電極 13 a は、ワイヤ 41 a を介して抵抗素子としての薄膜抵抗基板 5 a に接続される。薄膜抵抗基板 5 a は、ワイヤ 31 a を通じてチップコンデンサ 3 a に接続される。

【0034】

外部より供給されたバイアス電圧 (PD バイアス) は、チップコンデンサ 3 a、ワイヤ 31 a、薄膜抵抗基板 5 a、ワイヤ 41 a を通じて PD 素子 1 のカソード電極 13 a に印加される。チップコンデンサ 3 a はバイパスコンデンサとして機能し、バイアス電圧の変動に起因するノイズを抑制する機能を果たす。

【0035】

受光部 11 a は、入射した信号光を電流信号に変換する。当該電流信号は、PD 素子 1 のアノード電極 12 a から出力されて、ワイヤ 42 a を通じてアンプ IC 2 a の信号入力電極 21 a に入力される。電流信号はアンプ IC 2 a において電圧信号に変換されるとともに増幅される。

【0036】

PD 素子 1、アンプ IC 2 a、チップコンデンサ 3 および薄膜抵抗基板 5 は、素子キャ

10

20

30

40

50

リア４８（図１，２には示さず）に実装される。アンプＩＣ２ａのグラウンド（ＧＮＤ）電極２３は、ワイヤ４３ａ（図１，２には示さず）を介して素子キャリア４８に接続される。

【００３７】

なお、図１，２には示されていないが、アンプＩＣ２ａ，２ｂへの給電およびアンプの制御のための配線、アンプＩＣ２ａ，２ｂから電圧信号を出力するための配線などが光受信モジュールに設けられる。

【００３８】

薄膜抵抗基板５ａは、アンプＩＣ２ａの信号入力電極２１ａおよびチップコンデンサ３ａの両方における反射に起因する共振を減衰させるためのものである。薄膜抵抗基板５ａの抵抗値は、当該共振を減衰させるために十分大きく、かつ直列抵抗の増加によるＰＤ素子１の周波数特性の低下が許容される範囲内で適切に設定される。なお、後述するように、薄膜抵抗基板５ｂ，５ｃの抵抗値は薄膜抵抗基板５ａ，５ｄの抵抗値よりも大きく設定される。

【００３９】

図１および図２に示されるように、各チャネルに対応する部分の構成は互いに同じである。図３では、受光部１１ａに関連する部分の回路構成を１つのチャネルに対応する部分として代表的に示したが、受光部１１ｂ～１１ｄの各々に関連する部分の回路構成も図３に示した構成と同じである。従って残りのチャネルに対応する部分の回路構成については以後の詳細な説明は繰返さない。

【００４０】

アンプＩＣ２ａの信号入力部、ＰＤ素子１、ワイヤ３１ａ，４１ａ，４２ａの電気的特性（たとえばインピーダンス、寄生容量、寄生インダクタンス、電気長など）が、反射の条件を満たす場合に、ＰＤ素子１の周辺回路とアンプＩＣ２ａとの間で共振が発生する。この場合の反射点はアンプＩＣ２ａの信号入力電極２１ａおよびチップコンデンサ３ａと考えられる。本発明の実施の形態１では、チップコンデンサとＰＤ素子のカソード電極との間に抵抗素子を挿入する。これによって共振を減衰させることができる。

【００４１】

本発明の実施の形態１では、共振を減衰させることができるので、群遅延特性の変動を抑制できる。この点について、本実施の形態に係る光受信モジュールとその比較例との対比によって説明する。

【００４２】

図４は、実施の形態１に係る光受信モジュールの比較例を示した図である。図５は、図４に示した光受信モジュールの等価回路図である。図４および図５を参照して、光受信モジュール１００Ａは、ＰＤ素子１と、アンプＩＣ５２と、チップコンデンサ３とを備える。ＰＤ素子１のカソード電極１３は、チップコンデンサ３にワイヤ４１を通じて接続される。外部よりチップコンデンサ３にバイアス電圧が印加される。これにより、ＰＤ素子１のカソード電極１３にバイアス電圧が印加される。

【００４３】

図１および図４の対比から理解されるように、光受信モジュール１００Ａが、実施の形態１に係る光受信モジュール１００と大きく異なる点は、ＰＤ素子１とチップコンデンサ３との間に抵抗器（薄膜抵抗基板）が設けられていない点である。なお、光受信モジュール１００Ａの場合、ＰＤ素子１に１つの受光部しか設けられていないが、図４の構成において、複数の受光部がＰＤ素子１に設けられてもよい。

【００４４】

図５を参照して、ＰＤ素子１のアノード電極１２は、ワイヤ４２を通じてアンプＩＣ５２の信号入力電極２１に接続される。アンプＩＣ５２のＧＮＤ電極２３は、ワイヤ４３を通じて素子キャリア４８に接続される。アンプＩＣ５２の信号出力電極２２は、ワイヤ４４を通じて、素子キャリア４８上にパターンニングされた高周波伝送路４５に接続される。

【００４５】

10

20

30

40

50

P D素子1の受光部11に入射した信号光は電流信号に変換される。当該電流信号は、P D素子1のアノード電極12から出力されて、ワイヤ42を通じてアンプI C 52の信号入力電極21に入力される。電流信号はアンプI C 52において電圧信号に変換されるとともに増幅される。当該電圧信号は、アンプI C 52の信号出力電極22から高周波伝送路45を通じてモジュールの外部に出力される。

【0046】

図6は、実施の形態1に係る光受信モジュールの構成とその比較例の構成とについて、アンプに入力される電流の群遅延と周波数との関係を回路シミュレーションによって求めた結果を示した図である。図6に示されるように、比較例の構成の場合には、特定の周波数（約16GHz）の近傍において群遅延の遅れが生じる。この場合には、光受信モジュールから出力される信号の波形が劣化するという問題が生じる（図12を参照）。 10

【0047】

一方、本発明の実施の形態1による光受信モジュールの構成では、アンプI Cの信号入力電極とチップコンデンサとの間に抵抗素子が接続される。これによって、共振を減衰させることが可能になるので、群遅延特性の変動を抑制できる。したがって本発明の実施の形態1によれば群遅延特性を平坦化できる。

【0048】

ここで、アンプの入力部が反射点となる共振を抑制するための抵抗器は、一般にアンプの入力部に接続される。しかし、アンプの入力部に抵抗器を接続した場合には、P D素子からアンプI Cへと流れる信号電流によって、その抵抗器において熱雑音が発生する。この熱雑音がノイズとなり、さらにアンプI Cによって増幅される。 20

【0049】

しかしながら実施の形態1によれば、抵抗素子はアンプI Cの入力部には接続されていない。したがって実施の形態1によれば、共振を減衰することができるだけでなく、熱雑音に起因するノイズの発生も防ぐことができる。

【0050】

図1および図2を再び参照して、カソード電極13b, 13cは受光部11a, 11dの内側に位置する受光部11b, 11cにそれぞれ接続され、P D素子1の外周14aの近傍およびP D素子1の外周14cの近傍へとそれぞれ引き出される。このためカソード電極13b, 13cはカソード電極13a, 13dよりも長い形状を有する。電極が長くなることによって寄生インダクタンスが大きくなる。したがって、比較例の構成のようにP D素子1のカソード電極に抵抗器が接続されていない場合、利得の周波数特性にピーキングがより強く発生する。図13にピーキングの例が示されているが、電極が長い場合において、15～20GHzの周波数の付近において、利得（S21パラメータ）が上昇し、20GHz以上の周波数では利得が急激に下がっている。 30

【0051】

一方、実施の形態1によれば、P D素子に直列に抵抗器が接続される。抵抗器の抵抗値が大きいほど周波数特性の低下が発生する。実施の形態1では、カソード電極13a～13dの各々のインダクタンスの違いに応じて、薄膜抵抗基板5a～5dの抵抗値に適切な差を設ける。これによって、各チャンネルでの周波数特性を実質的に一致させることができる。具体的には、2つのカソード電極の寄生インダクタンスが異なる場合に、寄生インダクタンスの大きいほうのカソード電極に接続される抵抗器の抵抗値を、寄生インダクタンスの小さいほうのカソード電極に接続される抵抗器の抵抗値より大きくする。これにより、複数のチャンネルを有する光受信モジュールにおいて、各チャンネルでの周波数特性を実質的に一致させることができる。 40

【0052】

より具体的には、2つのカソード電極の長さが異なる場合に、長いほうのカソード電極に接続された薄膜抵抗基板の抵抗値を、短いほうのカソード電極に接続された薄膜抵抗基板の抵抗値より大きくする。したがって、薄膜抵抗基板5b, 5cの抵抗値は、薄膜抵抗基板5a, 5dの抵抗値よりも大きく設定される。長いほうのカソード電極の寄生インダ 50

クタンスは短いほうのカソード電極の寄生インダクタンスよりも大きいので、上記のように抵抗値を異ならせることで各チャンネルでの周波数特性を実質的に一致させることができる。

【0053】

図7は、本発明の実施の形態1による光受信モジュールの周波数特性の測定結果を示した図である。図7を参照して、グラフの縦軸はSパラメータ(S21)を示し、グラフの横軸は周波数を示す。この測定では、PD素子へ信号光を入射する光ファイバを入力、光受信モジュールの高周波出力端子を出力とした。ネットワークアナライザに、キャリブレーションを行なった光変調器を接続し、入力された光のパワーと、出力された電力との比較により、S21パラメータを測定した。2つの曲線A、Bは、カソード電極の長さが異なる2つのモジュールにそれぞれ対応する周波数特性を示す。図7は、薄膜抵抗の抵抗値に適切な差を設けることによって、各チャンネルの周波数特性を一致させることができることを示している。

【0054】

以上のように実施の形態1によれば、光受信モジュールにおける共振を抑制することができる。さらに実施の形態1によれば、薄膜抵抗の抵抗値を予め調整することで、複数のチャンネルを有する光受信モジュールにおいて、各チャンネルの周波数特性をそろえることができる。

【0055】

さらに実施の形態1では、複数のアンプICがPD素子を中心として対称配置され、複数のチップコンデンサおよび複数の抵抗素子(薄膜抵抗基板5a~5d)もPD素子を中心として対称配置される。なお、複数のチップコンデンサおよび複数の抵抗素子の配置方向は、複数のアンプICの配置方向と異なる。このような構成によって、各チャンネルに対応するモジュールのそれぞれの受光部を近接して配置することができるので、複数の信号光の光路を、結合光学系の有効系内に収めることができる。したがって、1つの光学系を用いて複数の受光部に複数の信号光をそれぞれ結合させることができる。

【0056】

[実施の形態2]

図8は、本発明の実施の形態2による光受信モジュールの構成を示す斜視図である。図1および図8を参照して、実施の形態2による光受信モジュール101は、薄膜抵抗基板5a~5dに代えて、カソード電極13a~13dにそれぞれ形成された薄膜抵抗パターン部15a~15dを抵抗素子として有する点において、実施の形態1による光受信モジュール100と異なる。

【0057】

図9は、図8に示した光モジュールの上面図である。図8および図9を参照して、実施の形態2による光受信モジュール101では、薄膜抵抗基板5a~5dおよびワイヤ31a~31dが省略される。さらにチップコンデンサ3a~3dが、それぞれワイヤ41a~41dを介して、カソード電極13a~13dに接続される。

【0058】

薄膜抵抗パターン部15a~15dは、それぞれカソード電極13a~13dの途中に設けられる。薄膜抵抗パターン部15aの抵抗値は、カソード電極13aの他の部分の抵抗値よりも大きい。薄膜抵抗パターン部15b~15dの各々の抵抗値についても、対応するカソード電極の他の部分の抵抗値よりも大きい。たとえばカソード電極のパターンを、ワイヤを接続する部分と受光部と接続される部分とに分割し、これらの部分の間が抵抗率の大きな材質のパターンへと置き換えられる。薄膜抵抗パターン部15b、15cの抵抗値は、薄膜抵抗パターン部15a、15dの抵抗値よりも大きく定められる。

【0059】

なお、光受信モジュール101の他の部分の構成は、実施の形態1による光受信モジュール100の対応する部分の構成と同様であるので、以後の詳細な説明は繰返さない。

【0060】

図10は、本発明の実施の形態2による光受信モジュールの1チャンネルに対応する部分の等価回路図である。図3および図10を参照して、本発明の実施の形態2による光受信モジュールの回路構成は、本発明の実施の形態1による光受信モジュールの回路構成と同様である。

【0061】

実施の形態1と同じく実施の形態2では、PD素子のカソードとコンデンサとの間に直列に抵抗器が接続される。したがって、アンプICの入力部およびコンデンサの両方での反射による共振を減衰させることができる。

【0062】

また、実施の形態2によれば、上記薄膜抵抗パターンの抵抗値に、カソード電極のインダクタンスに応じて適切な差を設けることにより、各チャンネルに対応するモジュールの周波数特性を一致させることができる。したがって実施の形態1と同様に、各チャンネルに対応するモジュールのそれぞれの受光部を近接して配置することができる。したがって、1つの光学系を用いて、複数の信号光を複数の受光部にそれぞれ結合させることができる。

【0063】

さらに実施の形態2によれば、実施の形態1と比較して、コンデンサと受光部とを接続する電極の長さが短縮される。したがって実施の形態2によれば、実施の形態1と比較して、受光部からコンデンサまでに存在する寄生インダクタンスを削減できるので、周波数特性をより一層平坦化することができる。

【0064】

なお上記の各実施の形態では複数のチャンネルを有する光受信モジュールを示したが、単一のチャンネルを有する光受信モジュールにも本発明は適用可能である。

【0065】

また、複数の受光部は1次元に配置されるものと限定されず、2次元に配置されてもよい。この場合にも、各受光部のカソードに接続される電極の長さが異なる可能性がある。したがって抵抗素子の抵抗値を適切に調整することで、各チャンネルに対応するモジュールの周波数特性を一致させることができる。

【0066】

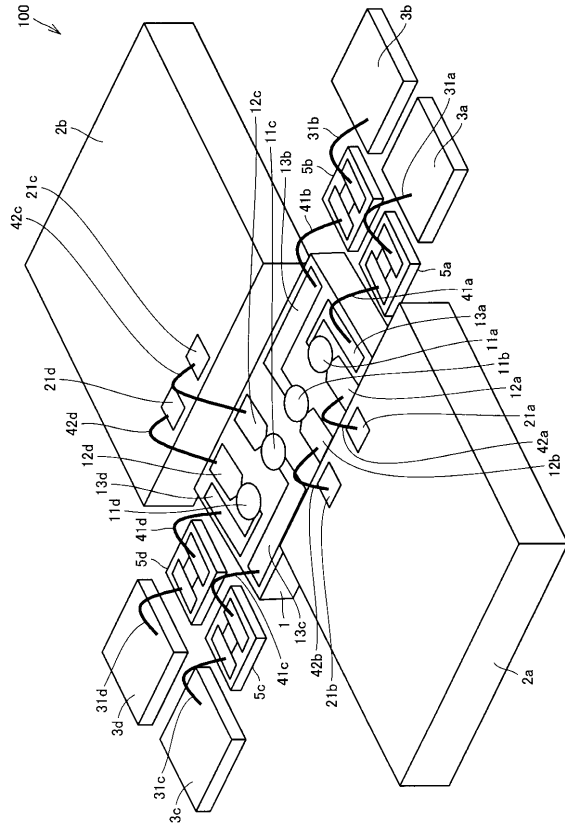
今回開示された実施の形態はすべての点で例示であって制限的なものでないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【符号の説明】

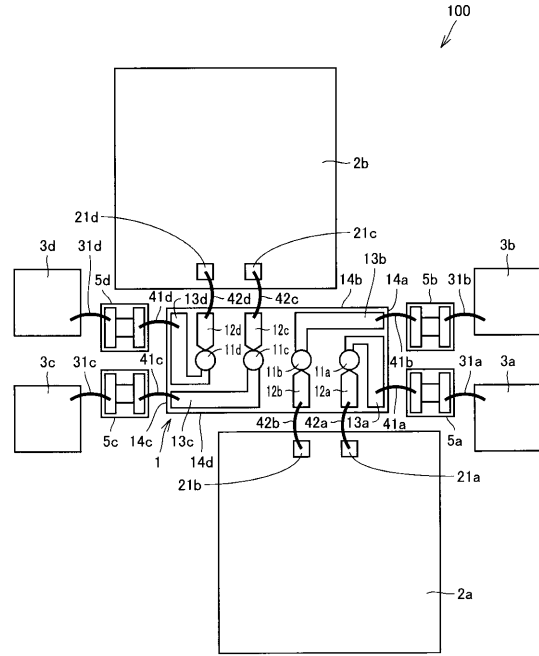
【0067】

1 PD素子、2a, 2b, 52 アンプIC、3, 3a~3d チップコンデンサ、5, 5a~5d 薄膜抵抗基板、11, 11a~11d 受光部、12, 12a~12d アノード電極、13, 13a~13d カソード電極、14a~14d 外周、15a~15d 薄膜抵抗パターン部、21, 21a~21d 信号入力電極、22 信号出力電極、23 グランド電極、31a~31d, 41a~41d, 42a~42d, 41~44 ワイヤ、45 高周波伝送路、48 素子キャリア、100, 100A, 101 光受信モジュール、A, B 曲線、W1, W2 高周波成分。

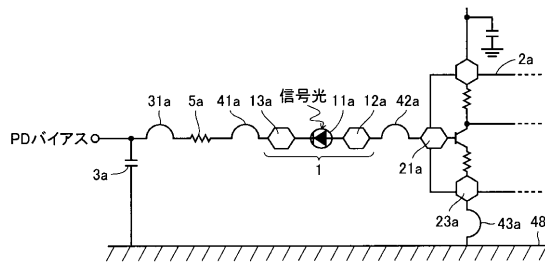
【図 1】



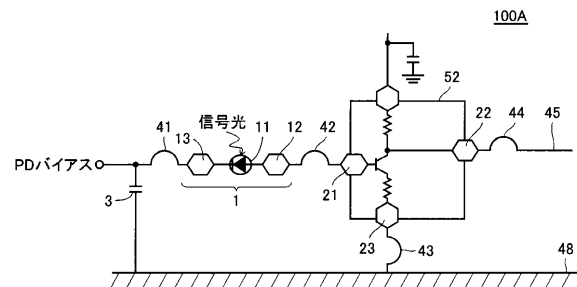
【図 2】



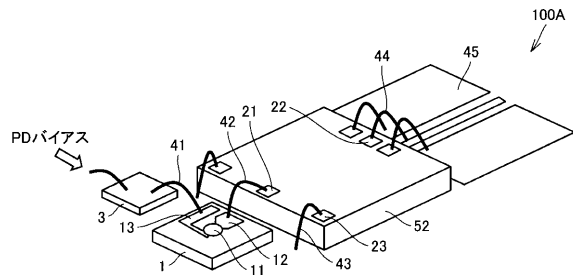
【図 3】



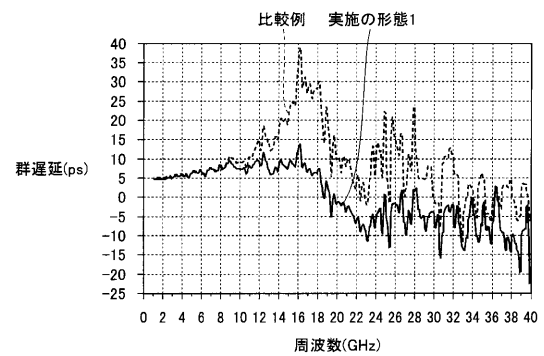
【図 5】



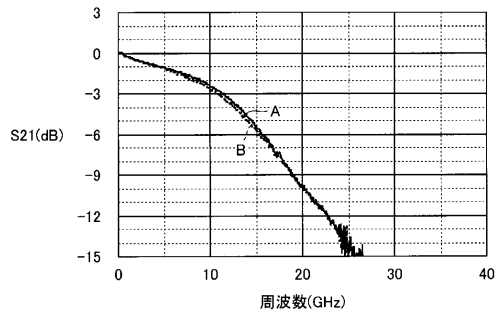
【図 4】



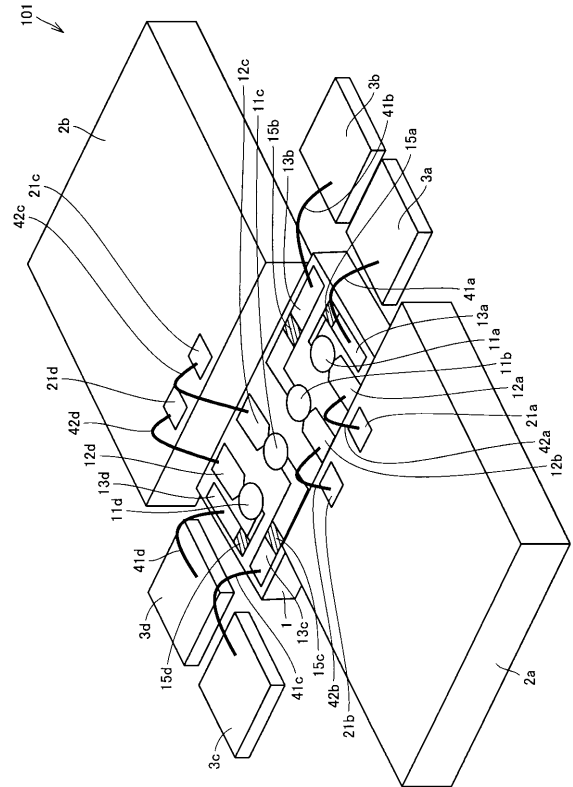
【図 6】



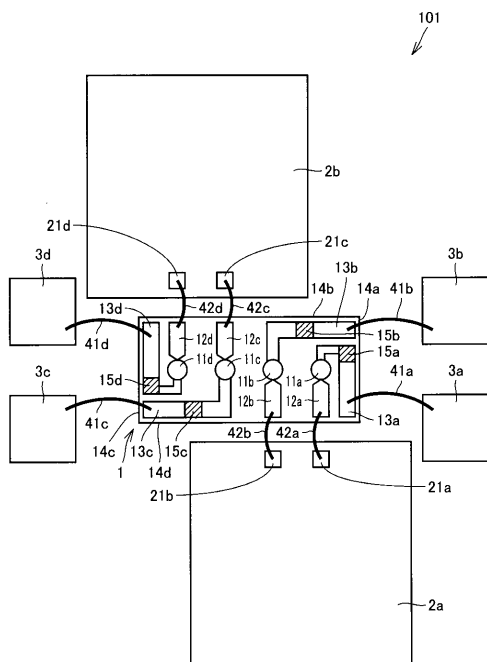
【図 7】



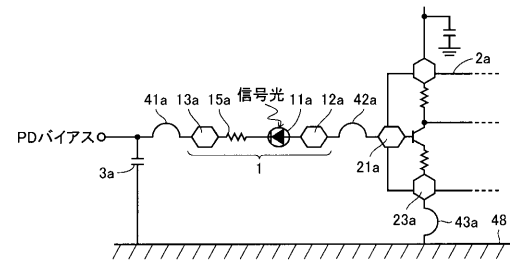
【図 8】



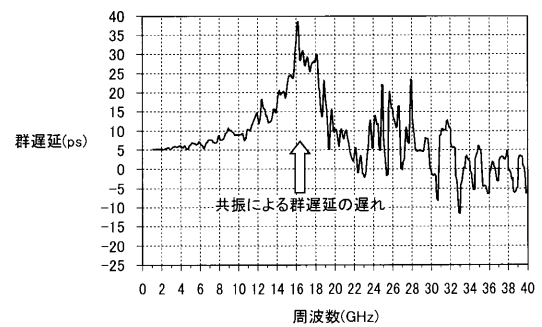
【図 9】



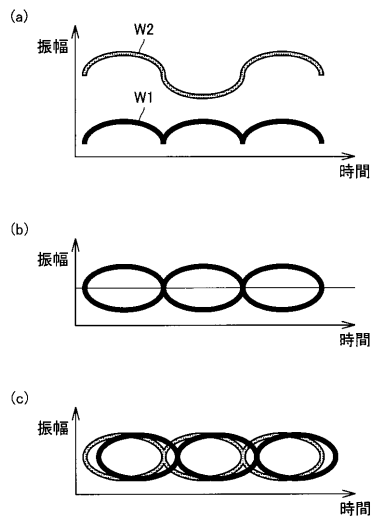
【図 10】



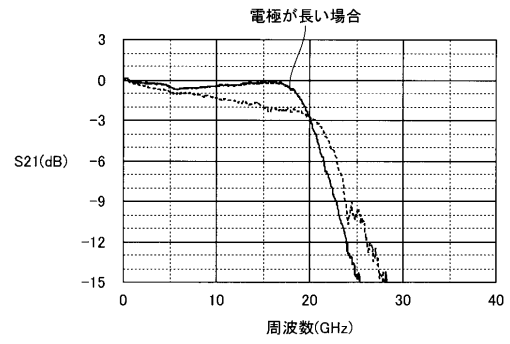
【図 11】



【図 1 2】



【図 1 3】



フロントページの続き

- (72)発明者 宮原 利治
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 加治屋 哲
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 八田 竜夫
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 岡田 規男
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 柳生 栄治
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- Fターム(参考) 5F049 MA01 NA03 TA06 TA20 UA01 UA11