



(45) 授权公告日 2014.12.03

权利要求书1页 说明书8页 附图5页

1. 一种光电转换装置,包括:

多个单位像素,所述多个单位像素中的每一个单位像素被配置为输出通过光电转换产生的信号;

输出线,所述输出线针对所述多个单位像素而被设置并且被配置为传送从单位像素输出的信号;

多个电路块,所述多个电路块中的每一个电路块针对单位像素中的一个单位像素被设置并且被连接在单位像素中的所述一个单位像素和所述输出线之间;以及

第一恒流源,所述第一恒流源被配置为向所述输出线供给电流,

其中,所述多个电路块中的每一个电路块包含差分放大器电路和第一开关,

所述差分放大器电路包含被配置为与第一恒流源形成源极跟随器的晶体管,

所述差分放大器电路具有被施加从相应的单位像素输出的信号的非反相输入端子,

所述第一开关的第一端子与所述晶体管的源极连接,以及

所述第一开关的第二端子直接与所述输出线连接,并且所述第一开关的第二端子与所述差分放大器电路的反相输入端子连接。

2. 根据权利要求1的光电转换装置,其中,所述差分放大器电路包含差分输入级和缓冲级。

3. 根据权利要求1的光电转换装置,还包括针对所述多个电路块设置的第二恒流源,其中,所述源极跟随器以第一恒流源或第二恒流源进行操作。

4. 根据权利要求1~3中的任一项的光电转换装置,其中,所述第一开关的第二端子经由第二开关与所述差分放大器电路的反相输入端子连接。

5. 根据权利要求1~3中的任一项的光电转换装置,还包括偏移消除单元,所述偏移消除单元被配置为减少在电路块中产生的偏移。

6. 根据权利要求5的光电转换装置,其中,所述偏移消除单元包含箝位电容器,所述箝位电容器用于对所述差分放大器电路的偏移进行箝位。

7. 根据权利要求6的光电转换装置,

其中,包含在电路块中的每一个第一开关的第一端子经由第三开关与所述差分放大器电路的反相输入端子连接,以及

其中,所述第三开关在所述差分放大器电路的偏移被所述箝位电容器保持的时段中处于导通状态。

8. 一种包括根据权利要求1~7中的任一项的光电转换装置的焦点检测装置。

9. 一种包括根据权利要求8的焦点检测装置的图像拾取系统。

光电转换装置、焦点检测装置和图像拾取系统

技术领域

[0001] 本发明涉及光电转换装置,更特别地,涉及包含被配置为检测最大值和最小值的电路的光电转换装置。

背景技术

[0002] AF(自动聚焦)传感器被已知为使用这样的光电转换装置,该光电转换装置被配置为输出从光电转换单元的阵列输出的信号的最大值和最小值。日本专利公开 No. 2000-180706 公开了具有允许降噪的信号处理装置的 AF 传感器。

[0003] 可能存在进一步提高 AF 传感器的精度的需要。为了满足该需要,AF 传感器趋于具有数量更多的像素。但是,在日本专利公开 No. 2000-180706 公开的技术中,如果像素的数量增大,那么结果是与共用输出线连接的 MOS 晶体管的数量增大并且用于驱动共用输出线的电流增大。

[0004] 当检测最大值或最小值时,由于由与共用输出线连接的每个 MOS 晶体管的电阻和驱动共用输出线的电流导致的电压降,使得会出现像素之间的误差。更具体而言,在日本专利公开 No. 2000-180706 的图 1 中公开的配置中,来自各光电转换单元的图像信号经由最小值检测差分放大器 11 被输出。最小值检测差分放大器 11 以电压跟随器的形式被配置,并且,其输出端子经由设置在差分放大器和共用输出线之间的晶体管 13 与共用输出线连接。当从最小值检测差分放大器 11 向共用输出线输出信号时,经由设置在差分放大器和共用输出线之间的晶体管 13 出现电压降。如果由于制造工艺的变动导致在晶体管 13 之间存在特性的差异,那么出现电压降的变动,这会产生误差。误差随着驱动共用输出线的电流的增大而增大。

发明内容

[0005] 根据本发明的一个方面,提供一种装置,该装置包括:多个单位像素,所述多个单位像素中的每个单位像素被配置为输出通过光电转换产生的信号;输出线,所述输出线针对多个单位像素共同地被设置并且被配置为传送从单位像素输出的信号;以及多个电路块,所述多个电路块中的每一个针对单位像素之一被设置并且被连接在所述单位像素之一和共用输出线之间,其中,电路块中的每一个包含差分放大器电路和第一开关,差分放大器电路具有被施加从相应的单位像素输出的信号的非反相输入端子,差分放大器电路具有与第一开关的第一端子连接的输出端子,并且,第一开关的第二端子与共用输出线和差分放大器电路的反相输入端子连接。

[0006] 参照附图阅读示例性实施例的以下描述,本发明的其它特征将变得清晰。

附图说明

[0007] 图 1 是示意性地示出根据本发明的实施例的用于相位差自动聚焦操作中的光电转换装置的成像面的示意图。

[0008] 图 2 包括图 2A ~ 2C, 图 2A ~ 2C 是示出根据本发明的实施例的光电转换装置的配置的例子电路图。

[0009] 图 3 是与根据本发明的实施例的操作相关的时序图。

[0010] 图 4 是示出根据本发明的实施例的信号的状态的表。

[0011] 图 5 是示出根据本发明的实施例的光电转换装置的配置的电路图。

[0012] 图 6 是与根据本发明的实施例的操作相关的时序图。

[0013] 图 7 是示出根据本发明的实施例的信号的状态的表。

[0014] 图 8 是示出根据本发明的实施例的图像拾取系统的配置的例子框图。

具体实施方式

[0015] 第一实施例

[0016] 以下参照附图描述本发明的第一实施例。在第一实施例中, 光电转换装置被配置为用作相位差自动聚焦 (AF) 检测器。

[0017] 图 1 是示意性地示出用于相位差自动聚焦操作中的光电转换装置的成像面的示意图。在该成像面中, 形成一对线传感器单元 L1A 和 L1B、一对线传感器单元 L2A 和 L2B、...、以及一对线传感器单元 LNA 和 LNB。使用这些对线传感器单元来检测成像面的特定区域中的被摄体的图像的散焦量 (从对焦点的偏差)。多对线传感器单元的设置使得能够检测多个点处的散焦量, 由此变得能够实现 AF 精度的提高。每个线传感器单元包含单位像素 100、101 等。

[0018] 图 2A 是示出一个线传感器单元的配置的细节的电路图。为了简化说明, 假定线传感器单元包含三个单位像素。单位像素 101 和 102 的配置与单位像素 100 类似, 电路块 104 和 105 的配置与电路块 103 类似, 电路块 107 和 108 的配置与电路块 106 类似, 由此该图以简化的方式被示出。共用输出线 8 和共用输出线 9 中的每一个被多个单位像素共同使用, 使得经由共用输出线 8 和共用输出线 9 传送从单位像素输出的信号。

[0019] 单位像素 100 包含用作光电转换单元的光电二极管 (PD) 1、用作像素放大单元的运算放大器 2 以及用作像素复位单元的复位 MOS 晶体管 3, 所述像素复位单元用于将 PD 1 的阳极和运算放大器 2 的非反相输入端子复位。PD 1 的阴极与电源电压 VDD 连接, PD 1 的阳极与复位 MOS 晶体管 3 的主电极中的一个和运算放大器 2 的非反相输入端子连接。运算放大器 2 被配置为用作其输出端子与其反相输入端子连接的电压跟随器, 并且, 来自单位像素的信号从运算放大器 2 的输出端子被输出。复位 MOS 晶体管 3 的主电极中的另一个与电源电压 VRES 连接。

[0020] 单位像素 100 的输出端子与最大值检测单元 PK 和最小值检测单元 BTM 连接。最大值检测单元 PK 包含电路块 103 ~ 105 和恒流源 10。最小值检测单元 BTM 包含电路块 106 ~ 108 和恒流源 11。

[0021] 电路块 103 包含差分放大器电路 4 和 MOS 晶体管 5。差分放大器电路 4 的非反相输入端子与单位像素的输出端子连接, 并且, 差分放大器电路 4 的输出端子与用作第一开关的 MOS 晶体管 5 的主电极中的一个连接。MOS 晶体管 5 的主电极中的另一个与共用输出线 8 和差分放大器电路 4 的反相输入端子连接。MOS 晶体管 5 响应于向 MOS 晶体管 5 的控制电极供给的信号 PAGC 而导通或关断。注意, 作为 MOS 晶体管 5 的替代, 可以使用 CMOS 开

关等。通过 MOS 晶体管 5 或 CMOS 开关实现的这种开关统称为最大值输出开关。

[0022] 电路块 106 包含差分放大器电路 6 和 MOS 晶体管 7。差分放大器电路 6 的非反相输入端子与单位像素的输出端子连接。差分放大器电路 6 的输出端子经由用作第一开关的 MOS 晶体管 7 与差分放大器电路 6 的反相输入端子连接。MOS 晶体管 7 响应于从 OR 门 12 输出的信号而导通或关断。更具体而言,当信号 PAGC 或从扫描电路 13 供给的信号 PH1 处于高电平时,MOS 晶体管 7 导通。类似地,当信号 PH2 或信号 PH3 处于高电平时,设置在电路块 107 或 108 中的相应的 MOS 晶体管导通。注意,作为 MOS 晶体管 7 的替代,可以使用 CMOS 开关等。通过 MOS 晶体管 7 或 CMOS 开关实现的这种开关统称为最小值输出开关。

[0023] 图 2B 是示出差分放大器电路 4 的进一步的详细配置的例子电路图。差分放大器电路 4 包含 PMOS 晶体管 41 ~ 43 和 NMOS 晶体管 44 ~ 47。差分放大器电路 4 被分成两级,即,差分输入级和缓冲级。在包含 MOS 晶体管 41 ~ 45 的差分输入级中,MOS 晶体管 42 用作非反相输入端子,而 MOS 晶体管 43 用作反相输入端子。流经差分输入级的电流根据被信号 BP1 控制的 MOS 晶体管 41 的导通状态而改变。缓冲级包含形成源极跟随器的 MOS 晶体管 46 和 47。如果用作第一恒流源的 MOS 晶体管 47 响应于信号 BN1 而导通,那么在端子 OUT 处获得差分放大器电路 4 的输出。

[0024] 图 2C 是示出差分放大器电路 6 的进一步的详细配置的例子电路图。差分放大器电路 6 包含 PMOS 晶体管 61 ~ 63、PMOS 晶体管 66 和 67、以及 NMOS 晶体管 64 和 65。差分放大器电路 6 被分成两级,即,差分输入级和缓冲级。在包含 MOS 晶体管 61 ~ 65 的差分输入级中,MOS 晶体管 62 用作非反相输入端子,而 MOS 晶体管 63 用作反相输入端子。流经差分输入级的电流根据被信号 BP2 控制的 MOS 晶体管 61 的导通状态而改变。缓冲级包含形成源极跟随器的 MOS 晶体管 66 和 67。如果用作第一恒流源的 MOS 晶体管 67 响应于信号 BP3 而导通,那么在端子 OUT 处获得差分放大器电路 6 的输出。

[0025] 下面,参照图 3 所示的时序图和图 4 所示的信号状态表来描述根据本实施例的光电转换装置的操作。图 3 示出图 2A 所示的信号的电平。当这些信号中的一个信号处于高电平时,相应的 MOS 晶体管导通,而当一个信号处于低电平时,相应的 MOS 晶体管关断。图 4 示出图 2A、图 2B 和图 2C 所示的信号的状态。更具体而言,“BIAS ON”(“偏置接通”)表明相应的 MOS 晶体管处于 ON(接通)状态中,“CUT OFF”(截止)表明相应的 MOS 晶体管处于 OFF(断开)状态或者流经该 MOS 晶体管的电流与在“BIAS ON”状态中流经该 MOS 晶体管的电流相比受限的状态中。

[0026] 如图 3 所示,该操作被分成三个时段,即,复位时段、AGC 时段和信号读取时段。

[0027] 首先,在时间 T0 处开始的复位时段中,信号 PRES 被切换到高电平,以使 PD 1 和运算放大器 2 的非反相输入端子初始化。在复位时段中,信号 BP1 ~ BP3、BN1、BN_AGC 和 BP_AGC 可处于任意状态中。但是,如果这些信号均处于“CUT OFF”状态,那么功耗的降低被实现。

[0028] 在 AF 传感器中,执行被称为自动增益控制 (AGC) 操作的操作。在 AGC 操作中,监视从线传感器单元输出的信号,并且根据该信号的大小来控制对于该信号的增益。在时间 T10 处开始的 AGC 时段中,为了执行 AGC 操作,通过信号处理单元(未示出)监视从单位像素输出的信号。更具体而言,监视从输出端子 POUT 输出的最大值信号和从输出端子 BOUT 输出的最小值信号之间的差值,并且,根据该差值的大小来控制信号的增益。

[0029] 当信号 PRES 在时间 T10 处被切换为低电平时,从单位像素输出与入射到 PD 1 上的光的量对应的信号。

[0030] 在 AGC 时段中,信号 BN1 和 BP3 处于“CUT OFF”状态中,而信号 BP1、BP2、BN_AGC 和 BP_AGC 处于“BIAS ON”状态中。在该时段中,不是通过 MOS 晶体管 47 而是通过用作第二恒流源的 MOS 晶体管 10 提供设置在电路块 103 ~ 105 中的每一个中的缓冲级中的恒流源。因此,当信号 PAGC 在时间 T11 处被切换到高电平时,在最大值检测单元 PK 的输出端子 POUT 处获得来自所有电路块之中具有输入到 MOS 晶体管 46 的控制电极的最大信号的电路块的输出。不是通过 MOS 晶体管 67 而是通过用作第二恒流源的 MOS 晶体管 11 提供设置在电路块 106 ~ 108 中的每一个中的缓冲级中的恒流源。因此,在最小值检测单元 BTM 的输出端子 BOUT 处获得来自所有电路块之中具有输入到 MOS 晶体管 66 的控制电极的最小信号的电路块的输出。也就是说,在 AGC 时段中从单位像素输出的多个信号的最大值和最小值被检测,并且,从最大值和最小值之间的差值获得被摄体的对比度。

[0031] 在 AGC 时段中,根据从输出端子 POUT 输出的最大值信号和从输出端子 BOUT 输出的最小值信号之间的差值来检测被摄体的对比度,并且,在预定的时间段中设定对于这些信号的增益,以便获得足够高的对比度。可根据应用或目的等来设定预定的时间段。通过将时间段设定为更短,能够减少在信号的增益被改变之前所花费的时间。

[0032] 当信号 PAGC 在时间 T12 处被切换到低电平时,AGC 时段结束,信号读取时段开始。

[0033] 在信号读取时段中,响应于从扫描电路 13 供给的信号 PH1、PH2、... 等,从输出端子 BOUT 读来自单位像素的信号。出于这种目的,只有设置在电路块 106 ~ 108 中的恒流源 61 和 67 处于“BIAS ON”状态中,而信号 BP1、BN1、BN_AGC 和 BP_AGC 被设定为处于“CUT OFF”状态中,由此,位于电路块 103 ~ 108 中的 MOS 晶体管 47 和 66 用作各电路块中的缓冲级的恒流源。

[0034] 在以上参照图 2A ~ 2C 和图 3 描述的配置中,共用输出线 8 与差分放大器电路 4 的反相输入端子连接,共用输出线 9 与差分放大器电路 6 的反相输入端子连接,由此产生虚地 (virtual ground),因此,共用输出线 8 或 9 的电势变得等于差分放大器电路 4 或 6 的非反相输入端子的电势。这导致由 MOS 晶体管 5 或 7 引起的电压降对于从输出端子 POUT 或 BOUT 输出的信号的影响减小。因此,根据本发明的本实施例的光电转换装置具有由 MOS 晶体管 5 或 7 导致的更小误差。换句话说,实现高的精度。

[0035] 第二实施例

[0036] 以下,参照图 5 ~ 7 描述本发明的第二实施例。

[0037] 在前一个实施例中,就图像信号方面讨论了电路配置及其操作,忽略了由于 PD 1 的初始化而出现的噪声和差分放大器电路 4、6 的偏移。但是,实际的光电转换装置具有当 PD 1 被复位时出现的噪声(因此,这种类型的噪声被称为复位噪声),并且还在差分放大器电路 4 和 6 中具有偏移。通过减少这些影响,能够提高光电转换装置的精度。

[0038] 图 5 是示出一个线传感器单元的配置的例子的电路图。为了简化说明,假定线传感器单元包含三个单位像素。该配置与根据第一实施例的配置的不同之处在于,线传感器单元另外包含偏移消除单元 200,最大值检测单元 PK 另外包含 MOS 晶体管 27 和 28,最小值检测单元 BTM 另外包含 MOS 晶体管 29 和 30。在图 5 中,用类似的附图标记表示与第一实施例中的单元、元件、信号等类似的单元、元件、信号等。

[0039] 偏移消除单元 200 包含 MOS 晶体管 21、22、23、25 和 26 以及箝位电容器 24。MOS 晶体管 21 的主电极之一和 MOS 晶体管 22 的主电极之一均与单位像素 100 的输出端子连接。MOS 晶体管 21 的主电极中的另一个与 MOS 晶体管 26 的主电极之一和差分放大器电路 4 的非反相输入端子连接。MOS 晶体管 22 的主电极中的另一个与 MOS 晶体管 23 的主电极之一和箝位电容器 24 的端子之一连接。MOS 晶体管 23 的主电极中的另一个与差分放大器电路 4 的反相输入端子连接。箝位电容器 24 的电极中的另一个与 MOS 晶体管 25 的主电极之一和 MOS 晶体管 26 的主电极中的另一个连接。MOS 晶体管 25 的主电极中的另一个与电源电压 VGR 连接。MOS 晶体管 21、22、23、25 和 26 响应于向它们的控制电极施加的信号 PTN1、PTS1、PTN2、PGR 和 PS2 而导通或关断。偏移消除单元 201 和 202 以及偏移消除单元 206 ~ 208 的结构与偏移消除单元 200 的类似。

[0040] 在最大值检测单元 PK 的电路块 203 中,用作第二开关的 MOS 晶体管 28 的主电极之一与差分放大器电路 4 的反相输入端子和 MOS 晶体管 27 的主电极之一连接,而 MOS 晶体管 28 的主电极中的另一个与 MOS 晶体管 5 的主电极中的另一个和共用输出线 8 连接。另一方面,用作第三开关的 MOS 晶体管 27 的主电极之一与差分放大器电路 4 的反相输入端子连接,并且,MOS 晶体管 27 的主电极中的另一个与用作第一开关的 MOS 晶体管 5 的主电极之一连接。MOS 晶体管 27 响应于信号 POFC 而导通或关断。MOS 晶体管 28 和 MOS 晶体管 5 均响应于被共同地施加给这两个 MOS 晶体管 28 和 5 的信号 PAGC 而导通或关断。电路块 204 和 205 的配置与电路块 203 的类似。

[0041] 在最小值检测单元 BTM 的电路块 209 中,用作第二开关的 MOS 晶体管 30 的主电极之一与差分放大器电路 6 的反相输入端子和 MOS 晶体管 29 的主电极之一连接,而 MOS 晶体管 30 的主电极中的另一个与 MOS 晶体管 7 的主电极中的另一个和共用输出线 8 连接。用作第三开关的 MOS 晶体管 29 的主电极之一与差分放大器电路 6 的反相输入端子连接,并且,MOS 晶体管 29 的主电极中的另一个与用作第一开关的 MOS 晶体管 7 的主电极之一连接。MOS 晶体管 29 响应于信号 POFC 而导通或关断。MOS 晶体管 30 和 MOS 晶体管 7 响应于从 OR 门 12 供给的信号而导通或关断。当信号 PAGC 或从扫描电路 13 供给的信号 PH1、PH2 等中的一个处于高电平时,OR 门 12 的输出电平变高。电路块 210 和 211 的配置与电路块 209 的类似。

[0042] 下面,参照图 6 所示的时序图和图 7 所示的信号状态表描述根据本实施例的光电转换装置的操作。图 6 示出图 5 所示的信号的电平。当这些信号中的一个信号处于高电平时,与该信号对应的 MOS 晶体管导通,而当一个信号处于低电平时,与该信号对应的 MOS 晶体管关断。图 7 示出图 5 所示的信号的状态。更具体而言,“BIAS ON”表明相应的 MOS 晶体管处于 ON 状态中,“CUT OFF”表明相应的 MOS 晶体管处于 OFF 状态或者流经该 MOS 晶体管的电流与在“BIAS ON”状态中流经该 MOS 晶体管的电流相比受限的状态中。

[0043] 如图 6 所示,该操作被分成四个时段。与上面描述的 AGC 时段跟随在复位时段之后的第一实施例不同,在本实施例中,在 AGC 时段之前执行偏移消除时段的操作。

[0044] 首先,在时间 T0 处开始的复位时段中,信号 PRES 被切换到高电平,以使 PD 1 和运算放大器 2 的非反相输入端子初始化。在复位时段中,信号 BP1 ~ BP3、BN1、BN_AGC 和 BP_AGC 可处于任意状态中。但是,如果这些信号均处于“CUT OFF”状态,那么功耗的降低被实现。

[0045] 在时间 T1 处开始的偏移消除时段中, 信号 BP1 ~ BP3 和 BN1 被设为处于“BIAS ON”状态, 而信号 BN_AGC 和 BP_AGC 被设为处于“CUT OFF”状态。

[0046] 当信号 PRES 在时间 T1 处被切换为低电平时, 从单位像素输出与入射到 PD 1 上的光的量对应的信号。另一方面, 在时间 T1 处, 信号 POFC 被切换到高电平, 以使差分放大器电路 4 的输出端子与差分放大器电路 4 的反相输入端子电连接, 从而使得差分放大器电路 4 操作为电压跟随器。

[0047] 当信号 PTN1、PTN2 和 PGR 在时间 T2 处被切换到高电平时, 单位像素 100 的输出端子与差分放大器电路 4 的非反相输入端子电连接, 并且, 差分放大器电路 4 的输出端子与箝位电容器的电极之一连接。作为结果, 在紧接在初始化之后的时间处的单位像素 100 的电压电平加上差分放大器电路 4 的偏移电压被施加到箝位电容器 24 的端子之一。在该状态下, 由于 MOS 晶体管 25 处于 ON 状态, 因此, 箝位电容器的端子中的另一个与电源电压 VGR 连接。

[0048] 当信号 PTN2 在时间 T3 处被切换到低电平时, 差分放大器电路 4 的输出端子与箝位电容器 24 的电极之一断开电连接。

[0049] 当信号 PTN1 在时间 T4 处被切换到低电平时, 单位像素 100 的输出端子与差分放大器电路 4 的非反相输入端子断开电连接。

[0050] 当信号 PTS2 在时间 T5 处被切换到高电平时, 差分放大器电路 4 的非反相输入端子与箝位电容器 24 的电极中的另一个和电源电压 VGR 连接, 由此, 差分放大器电路 4 的非反相输入端子的电压和箝位电容器 24 的电极中的另一个的电压变得等于电源电压 VGR。

[0051] 随后, 当信号 PGR 在时间 T6 处被切换到低电平时, 差分放大器电路 4 的非反相输入端子和箝位电容器 24 的电极中的另一个进入浮置状态。作为结果, 在箝位电容器 24 的两个端子之间保持相对于 VGR 的、紧接在初始化之后的时间处的单位像素 100 的电压电平加上差分放大器电路 4 的偏移电压。

[0052] 随后, 在时间 T7 处, 偏移消除时段结束, AGC 时段开始。在 AGC 时段中, 信号 BP1、BP2、BN_AGC 和 BP_AGC 处于“BIAS ON”状态, 信号 BN1 和 BP3 处于“CUT OFF”状态。因此, 不是通过 MOS 晶体管 47 而是通过用作第二恒流源的 MOS 晶体管 10 提供设置在电路块 203 ~ 205 中的每一个中的缓冲级中的恒流源。因此, 当信号 PAGC 在时间 T8 处被切换到高电平时, 在最大值检测单元 PK 的输出端子 POUT 处获得来自所有电路块之中具有输入到 MOS 晶体管 46 的控制电极的最大信号的电路块的输出。另一方面, 不是通过 MOS 晶体管 67 而是通过用作第二恒流源的 MOS 晶体管 11 提供设置在电路块 209 ~ 211 中的每一个中的缓冲级中的恒流源。因此, 在最小值检测单元 BTM 的输出端子 BOUT 处获得来自所有电路块之中具有输入到 MOS 晶体管 66 的控制电极的最小信号的电路块的输出。

[0053] 在 AGC 时段中, 信号 POFC 处于低电平, 由此, 差分放大器电路 4 的输出端子与差分放大器电路 4 的反相输入端子断开电连接。此外, 信号 PTS1 被切换到高电平, 由此, 单位像素 100 的输出端子与箝位电容器 24 的端子之一电连接。因此, 如果单位像素 100 的输出响应于入射光的量而改变, 那么向差分放大器电路 4 的非反相输入端子施加与差值对应的电压。在这种情况下, 由于 MOS 晶体管 5 和 28 均处于“BIAS ON”状态, 因此, 差分放大器电路 4 的非反相输入端子虚拟接地, 并且, 共用输出线 8 的电势变得等于差分放大器电路 4 的非反相输入端子的电势。这导致经由 MOS 晶体管 5 引起的电压降的影响减小。在后续的偏移

消除时段中,单位像素 100 的复位噪声和差分放大器电路 4 的偏移通过箝位电容器 24 被箝位,由此,在从电路块 203 ~ 205 和电路块 209 ~ 211 输出的信号中,噪声和偏移被减小。

[0054] 在 AGC 时段中,根据从输出端子 POUT 输出的最大值信号和从输出端子 BOUT 输出的最小值信号之间的差值来检测被摄体的对比度,并且,在预定的时间段中设定这些信号的增益,以便获得足够高的对比度。可根据应用或目的等来设定预定的时间段。通过将该时间段设定为更短,能够减少在改变信号的增益之前所花费的时间。当信号 PAGC 在时间 T9 处被切换到低电平时,AGC 时段结束。

[0055] 在信号读取时段中,响应于从扫描电路 13 供给的信号 PH1、PH2、... 等,通过输出端子 BOUT 读取来自单位像素的信号。出于这种目的,只有设置在电路块 209 ~ 211 中的每一个中的恒流源 61 和 67 处于“BIAS ON”状态,而信号 BP1、BN1、BN_AGC 和 BP_AGC 被设为处于“CUT OFF”状态,由此,位于电路块 209 ~ 211 中的每一个中的 MOS 晶体管 47 和 66 用作各电路块中的缓冲级的恒流源。

[0056] 当信号 PH1 上升到高电平时,OR 门 12 的输出也上升到高电平,由此 MOS 晶体管 7 和 30 导通。作为结果,如上述的第一实施例中那样,共用输出线 9 的电势变得等于差分放大器电路 6 的虚拟接地点。这导致通过 MOS 晶体管 7 引起的电压降对于从输出端子 BOUT 输出的信号的影响减小。此外,在本实施例中,偏移消除单元的设置使得能够减少单位像素的复位噪声和差分放大器电路的偏移。

[0057] 如上所述,除了在第一实施例中实现的益处以外,根据本发明的本实施例的光电转换装置还提供下述益处:减少在单位像素中产生的复位噪声和在差分放大器电路中产生的偏移的影响。

[0058] 虽然在前面的实施例中是经由最小值检测单元输出来自单位像素的信号,但是,可经由最大值检测单元输出信号。

[0059] 第三实施例

[0060] 以下参照图 8 描述本发明的第三实施例。图 8 是示出根据本发明的第三实施例的图像拾取系统的配置的例子框图。

[0061] 挡板(barrier)801 保护透镜 802。透镜 802 在固态图像拾取装置 804 上形成被摄体的光学图像。使用孔径 803 来调整光通过透镜 802 之后的光量。固态图像拾取装置 804 获取与由透镜形成的被摄体的光学图像对应的图像信号。使用根据上述的任意实施例的光电转换装置实现 AF 传感器 805。

[0062] 模拟信号处理装置 806 处理从固态图像拾取装置 804 和 AF 传感器 805 输出的信号。模数转换器 807 对于从该信号处理装置 806 输出的信号执行模数转换。数字信号处理单元 808 对于从模数转换器 807 输出的图像数据执行各种校正和 / 或数据压缩。

[0063] 存储器 809 暂时存储图像数据。外部 I/F 单元 810 用作与诸如外部计算机之类的外部装置通信的接口。定时发生器 811 向数字信号处理单元 808 和其它单元输出各种定时信号。通用控制 / 运算单元 812 执行各种计算并控制整个照相机。附图标记 813 表示存储介质控制 I/F 单元。存储介质 814 是用于存储和读取图像数据的诸如半导体存储器之类的可去除存储介质。附图标记 815 表示外部计算机。可使用 AF 传感器 805、透镜 802、定时发生器 811 和通用控制 / 运算单元 812 实现焦点检测装置。

[0064] 当拍摄图像时,图像拾取系统操作如下。当打开挡板 801 并且从 AF 传感器 805 输

出信号时,通用控制 / 运算单元 812 基于相位差检测来计算到被摄体的距离。随后,基于计算的结果,通用控制 / 运算单元 812 驱动透镜 802 来试图实现聚焦。然后,就是否实现了对焦状态进行确定。如果确定还没有实现聚焦,那么透镜 802 被再次驱动直到实现聚焦。在实现聚焦之后,固态图像拾取装置 804 开始蓄积操作。如果完成了固态图像拾取装置 804 的蓄积操作,那么图像信号从固态图像拾取装置 804 被输出并且通过模数转换器 807 从模拟形式被转换成数字形式。在通用控制 / 运算单元 812 的控制下,得到的数字数据被数字信号处理单元 808 处理并被写到存储器 809 中。在通用控制 / 运算单元 812 的控制下,存储在存储器 809 中的数据然后经由存储介质控制 I/F 单元 813 被存储在存储介质 814 中。存储在存储器 809 中的数据可经由外部 I/F 单元 810 被直接输入到计算机等中。

[0065] 虽然已参照示例性实施例描述了本发明,但应理解,本发明不限于所公开的示例性实施例。所附权利要求的范围应被赋予最宽的解释以包含所有这样的变更方式以及等同的结构和功能。

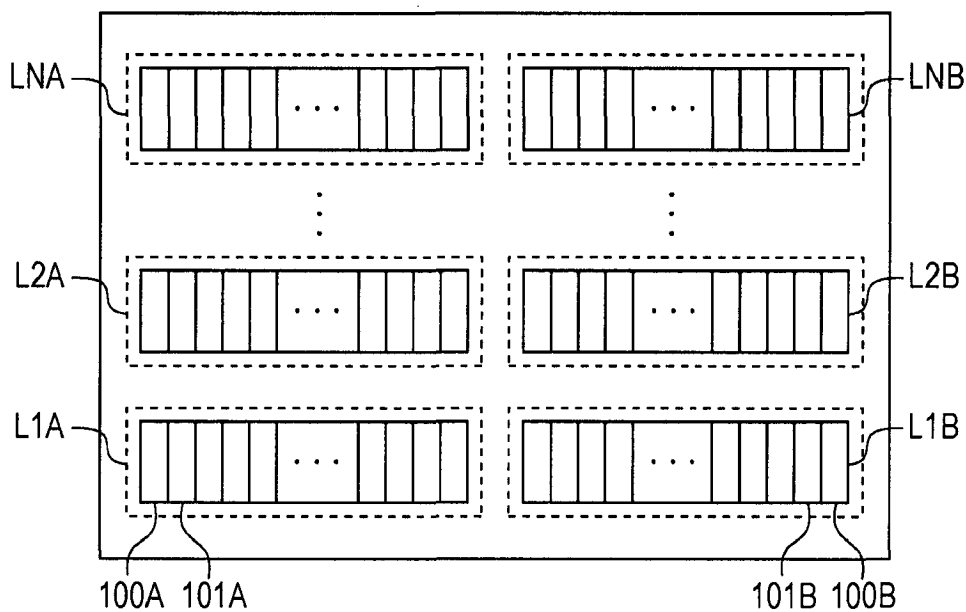


图 1

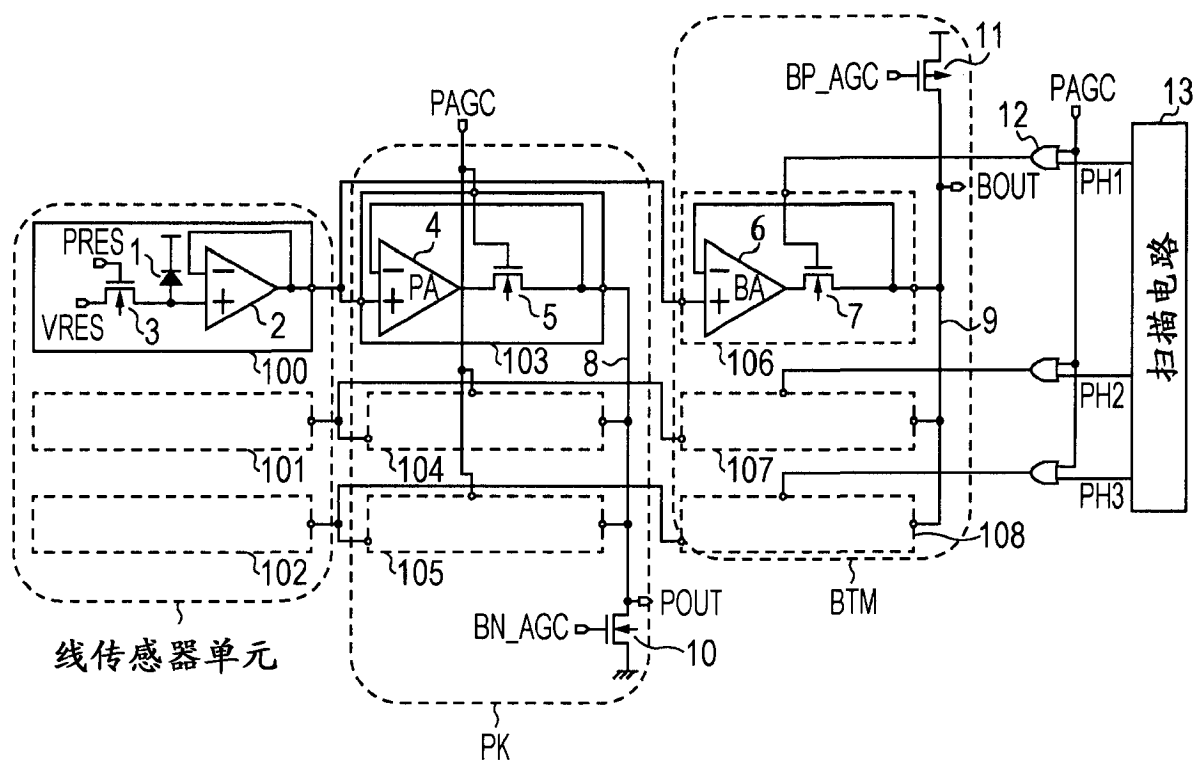


图 2A

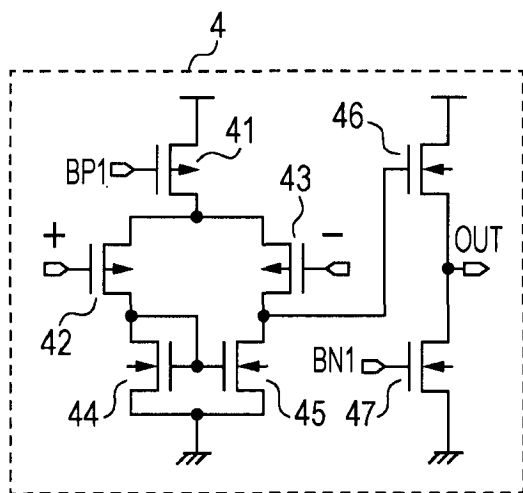


图 2B

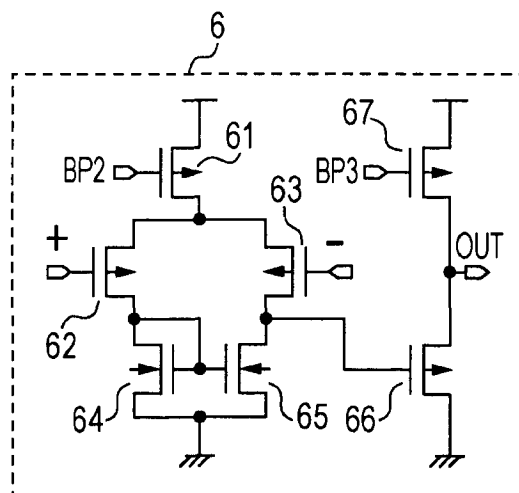


图 2C

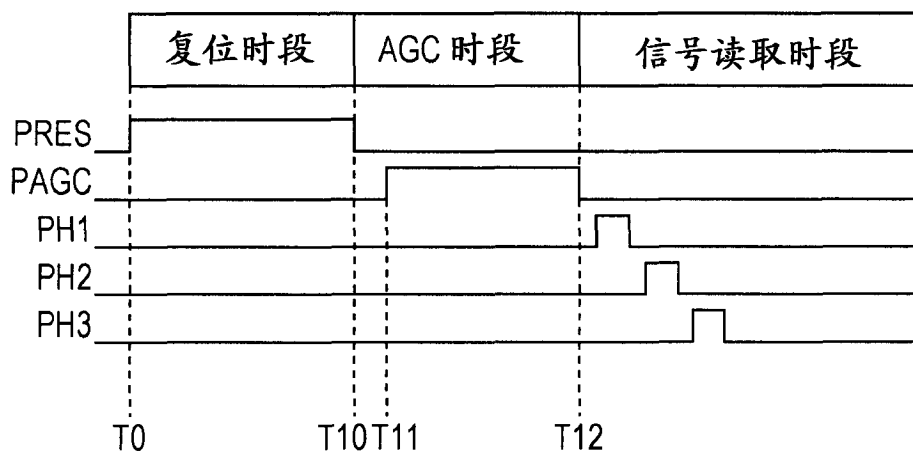


图 3

	AGC 时段	信号读取时段
BP1	BIAS ON	CUT OFF
BN1	CUT OFF	CUT OFF
BN_AGC	BIAS ON	CUT OFF
BP2	BIAS ON	BIAS ON
BP3	CUT OFF	BIAS ON
BP_AGC	BIAS ON	CUT OFF

图 4

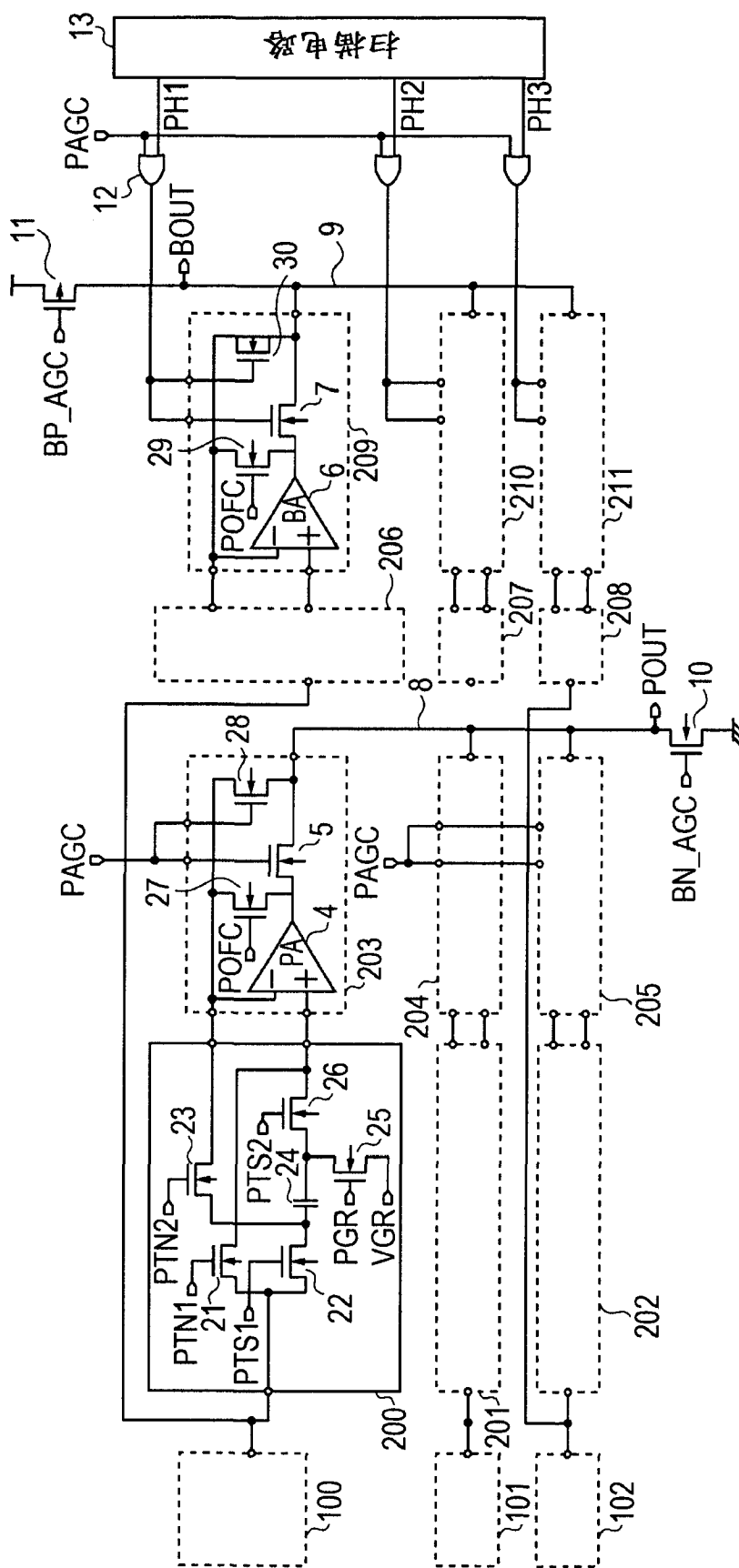


图 5

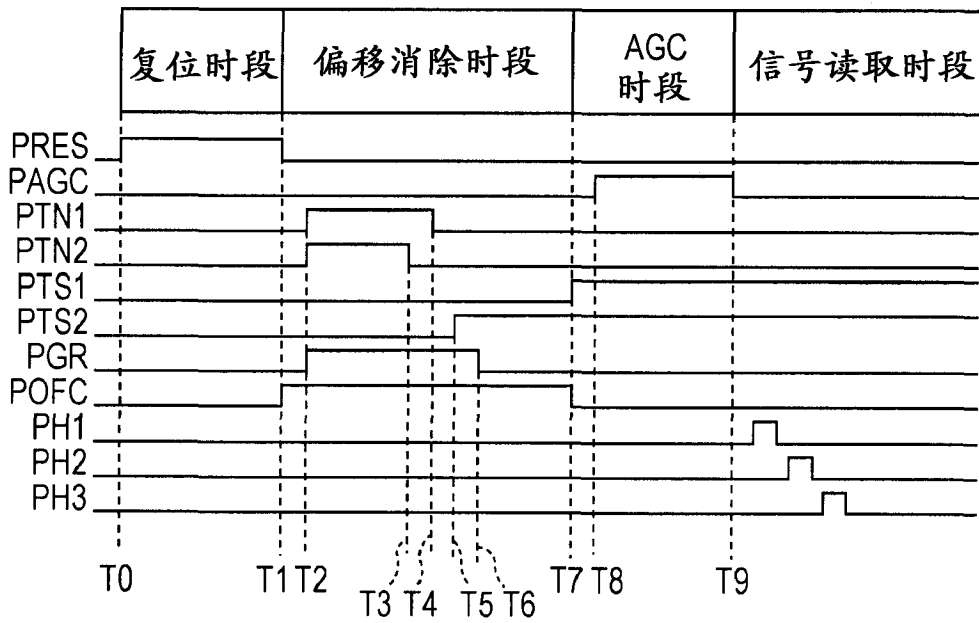


图 6

	偏移消除时段	AGC 时段	信号读取时段
BP1	BIAS ON	BIAS ON	CUT OFF
BN1	BIAS ON	CUT OFF	CUT OFF
BN_AGC	CUT OFF	BIAS ON	CUT OFF
BP2	BIAS ON	BIAS ON	BIAS ON
BP3	BIAS ON	CUT OFF	BIAS ON
BP_AGC	CUT OFF	BIAS ON	CUT OFF

图 7

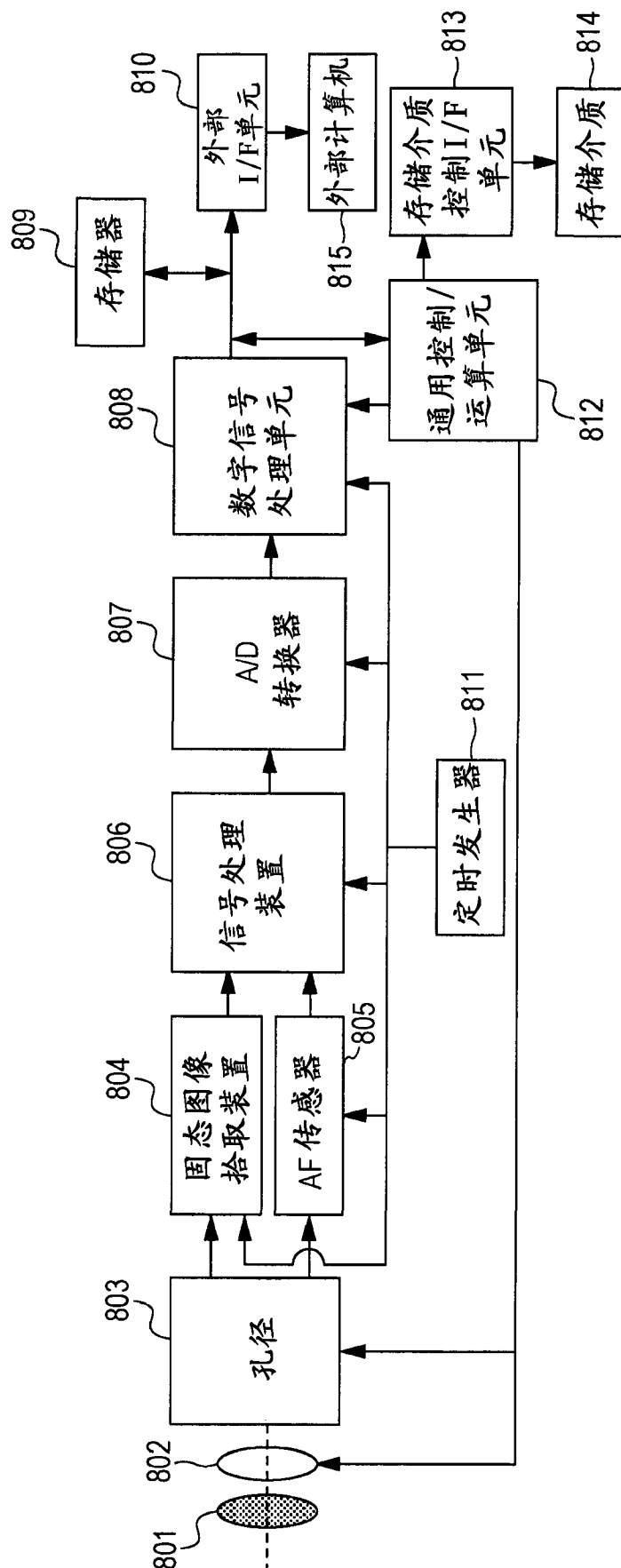


图 8