(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[6]
H03F 3/189

(45) 공고일자 1999년06월15일
(11) 등록번호 10-0201666
(24) 등록일자 1999년03월16일

(21) 출원번호 10-1994-0014420
(22) 출원일자 1994년06월23일
(65) 공개번호 특1995-0002199
(43) 공개일자 1995년01월04일
(30) 우선권주장 8/081,802 1993년06월23일 미국(US)

(73) 특허권자 알에프 모노리틱스 인코포레이티드 달렐 엘. 에쉬
미합중국 75244 텍사스 달라스 시그마 로드 4441
(72) 발명자 달렐 엘. 에쉬
미합중국 75048 텍사스 세춰 카트라이트 1707
(74) 대리인 남상선

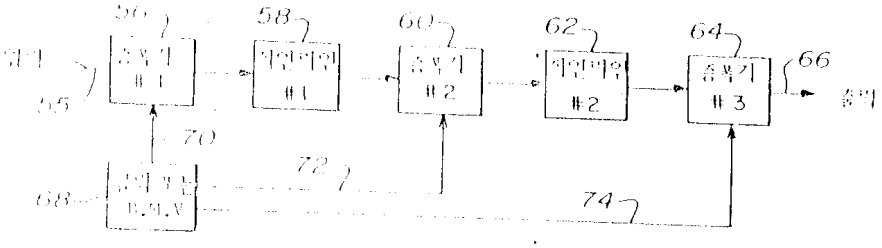
심사관 : 정순원

(54) 순차 증폭기

요약

지연소자에 의해서 분리된 적어도 두개의 증폭기단을 갖는 순차증폭기로서 스위칭 수단은 증폭기단간에 발생하는 발전이 없는한 입력신호의 최대이득을 얻도록 주어진 시간에서 증폭기단의 두개 또는 하나에 에너지를 공급하며, 따라서 피드백의 역 영향없이 인접 증폭기단에 의해 신호가 증폭되게 한다.

대표도



명세서

[발명의 명칭]

순차 증폭기

[도면의 간단한 설명]

제1도는 종래 기술의 기본 다이오드 검출기 라디오 수신기를 도시한 도면.

제2도는 종래 기술의 동조된 라디오 주파수(TRF) 수신기의 블록도.

제3도는 종래 기술의 슈퍼헤테로다인 수신기의 블록도.

제4도는 본 발명의 일반 블록도.

제5도는 m-1 지연라인에 의해서 결합되며 클럭에 의해 구동되는 m증폭기 스테이지의 도면.

제6도는 m-1 지연라인에 의해 결합되며 m단안정 멀티바이브레이터에 의해 구동되는 m증폭기 스테이지의 도면.

제7도는 전형적인 라디오 수신기에 응용한 본 발명의 블록도.

제8도는 지연라인의 지연시간에 대해 제1 및 제2스테이지 증폭기의 에너지 공급 타이머를 예시하는 타이밍도.

제9도는 증폭기의 에너지공급 시간이 지연라인의 지연시간보다 짧을 때 상기 지연라인의 지연시간에 대해 제1 및 제2증폭기 스테이지의 타이밍 관계를 예시하는 제8도의 타이밍도와 유사한 타이밍도.

제10도는 증폭기 스테이지를 그 온 및 오프 상태로 정밀하게 게이팅하는 것을 방지하도록 타이밍이 배열되는 방법을 예시하는 제8 및 9도에 도시된 타이밍도와 유사한 타이밍도.

제11도는 본 발명의 다른 실시예에 대한 제1 및 제2증폭기 스테이지의 에너지공급 상태에서 오버랩을 설

명하기 위한 타이밍도.

제12도는 에너지공급 주기가 각각의 스테이지에서 다른 것을 제외하고는 제11도와 유사한 타이밍도.

* 도면의 주요부분에 대한 부호의 설명

41 : 순차 증폭기 55, 76 : 입력

66, 98 : 출력 68 : 클럭

90, 96 : 멀티바이브레이터 110 : 공명기 필터

[발명의 상세한 설명]

본 발명은 일반적으로 증폭기에 관한 것으로, 특히 라디오 주파수(RF) 및 오디오 주파수 분야에서 약한 신호에 사용하는 증폭기에 관한 것이다. 본 발명은 라디오 및 텔레비젼 수신기에 사용하는 것이 이상적이다. 그러나, 본 발명이, 약한 신호가 증폭되고 신호 이득이 증가되어져야 하는 어떠한 전자장치에도 사용될 수 있다.

라디오 수신기는 거의 한 세기 동안 존재해 왔다. 최초의 수신기는 설계가 매우 엉성하였고 한 쌍의 헤드폰에 연결된 간단한 다이오드를 가지는 수정 수신기만으로 구성된다. 이 다이오드 및 헤드폰 조합은 검출기/저역 필터로 작용하였으며, 여기서 수정에 의해 발생된 RF 신호는 다이오드에 의하여 통과되고 저주파 캐리어는 헤드폰에 통과되었지만, 고주파수 캐리어는 차단되었다. 이 회로는 소위 캣츠 위스커(cat's whisk er)를 포함하였고 여기서 그 캣츠위스커를 포함하는 와이어는 수정 검출기에서 여러 가지 스폿에 대해 배치된다. 한 위치로부터 다른 위치로 캣츠 위스커를 이동시키는 프로세스는 매끄럽지 못한 형태의 스테이션였고, 그리하여 결정의 공진 주파수는 결국 약간 시프트되었고 그럼으로써 결정이 그 주어진 주파수에 대해 검출기/복조기로서 작용하게 하였다. 따라서, 신호는 효과적으로 복조되었고 오디오부분은 헤드폰에서 들릴 수 있었다.

이러한 수정 검출기 라디오 형태는 많은 문제점을 가지고 있었다. 그들 중에는 민감도의 부족, 불량한 스테이션 선택 및 저전력이 있었다. 저출력 파워는 단지 몇 개의 스테이션만이 라디오에 의하여 검출될 수 있다는 사실에 의하여 입증되었다.

이 문제점들을 해결하기 위하여, 동조 라디오 주파수(TRF) 수신기가 개발되었다. TRF 수신기는 라디오 및 오디오 주파수 증폭기 스테이지를 추가함으로써 선택성, 감도 및 출력파워를 개선하였다. TRF 수신기의 목적은 신호 이득을 향상기키고, 결과적으로 더 많은 스테이션이 스피커뿐만 아니라 헤드폰을 통하여 검출되고 들려질 수 있게 되었다.

이런 형태의 수신기에서 중요한 문제점으로는 왜곡이 있다. 이 왜곡은 증폭기 스테이지들 사이의 양의 피드백으로부터 발생한 것이다. 이 왜곡 문제는 특히 고주파수에서 특히 심각하였다. 고주파수는 수신기 신호 프로세싱 스테이지들을 포함하는 여러 가지 리드들이 수신기의 모든 부분들로 신호를 방사하는 미니 안테나로서 작용하고 그리하여 회로 내에 피드백 및 원치 않는 왜곡을 도입하게 된다는 사실로 인하여 수신기에서 처리하는 것이 더욱 어렵다.

또한, 한 스테이지로부터 다른 스테이지로의 RF 신호의 물리적 유도 결합이 발생한다. 예를 들면, 공통 파워 공급 버스는 스테이지들 사이에서 필터링 소자들을 필요로 하여 파원 공급 분배 버스 라인을 통하여 한 스테이지로부터 다른 스테이지로 RF 신호의 결합을 축소시키려고 한다. 따라서 여기서 사용된 바와 같이 용어 방사 또는 이와 유사한 용어는 공통 파워 공급 버스와 같은 물리적 커플링에 의한 신호의 유도를 포함한다.

그 다음의 주요 진보사항으로는 슈퍼헤테로다인 수신기가 있다. 이 슈퍼헤테로다인 수신기는 상기의 수신기 형태들 보다 더욱 많은 중요한 장점들을 가진다. 슈퍼헤테로다인 수신기 및 그 이전의 라디오 수신기들 사이의 주된 차이점으로는, 이 슈퍼헤테로다인 수신기는 RF 신호가 오디오 증폭기에 도달하기 전에 최소한 두 가지 서로 다른 스테이지에서 그 RF 신호를 증폭한다는 것이다. 이것이 발생하게 되는 방법은 이전의 설계들에 비해 중요한 개선책을 나타낸다. 슈퍼헤테로다인 수신기에서는 최소한 두 개의 증폭기 스테이지가 있다. 제1스테이지는 안테나로부터 수신된 약한 라디오 주파수 신호에 이득을 제공하기 위하여 RF 증폭기를 포함한다. 믹서 스테이지, 또는 단일 변환 스테이지는 증폭된 RF 신호를 공진기 신호와 혼합한다. 이 두신호들은 소정 주파수만큼 차이가 나도록 설계된다. 제1검출기 스테이지의 결과 출력은 중간 주파수(IF)라 칭해지고 발진기 주파수 및 RF 주파수 사이의 차이를 나타낸다. 이 중간 주파수는 IF 증폭기 및 검출기를 통하여 공급되며, 여기서 고주파 성분은 제거되고 그후 나머지 오디오 신호는 오디오 증폭기에 공급된다. IF 스테이지를 사용하는 목적은 제1스테이지에서의 RF 주파수를 그 RF 주파수와는 다른 제2주파수로 감소시키는 것이며, 그리하여 RF 회로로부터의 방사는 IF 스테이지에서 증폭되는 동안에 역효과를 끼치지 않거나 IF 스테이지에 결합될 것이다. 또한, IF 스테이지에서의 증폭은 RF 스테이지에 영향을 끼치지 않는다. 이리하여 슈퍼헤테로다인 수신기는, 서로 다른 주파수에서 동작하는 두 스테이지가 서로 역효과를 끼치지 않았기 때문에 수신기 내에서 더 큰 증폭 및 이득을 허용하였다.

피드백 및 발진의 문제점은, 동일한 주파수에서 동작하는 증폭기 스테이지가 서로의 근처에 있을 경우에 계속 존재하게 된다. 이것은 다시 하나의 증폭기 스테이지로부터 증폭기 스테이지로의 신호 방사로 인한 것이다. 이것은 신호의 출력 파워를 증가시키기 위하여 증폭기의 능력에 중대한 제한을 가한다. 이 문제점은, 연결단자 등과 같은 회로의 개개 부분이 안테나로서 작동하고 그리하여 입력부분으로 출력신호를 피드백 시키게 되는 고주파수에서 더욱 심하게 나타나게 된다.

본 발명의 회로는 공지의 기술에서의 상술된 문제점을 해결한 것이다. 넓게 적용할 때, 본 발명은 하나의 신호 지연 소자에 의해 분리된 최소한 두 개 증폭기 스테이지가 구성된다. 또한, 각 증폭기 스테이지는 스위칭 유니트에 의해 제어된다. 결국, 신호가 제1증폭기 스테이지에 의해 수신될 것이고 상기 증폭기는 스위칭 유니트에 의해 에너지가 공급(energized)된다. 하나의 실시예에서, 제2증폭기 스테이지는 제1증폭기가 동작하는 중에는 동작하지 않도록 에너지가 차단(de-energized)된다. 그러나, 다른 실시예가 가능함을 명심해야 한다. 본 출원에서 설명하는 바람직한 실시예는 증폭기 스테이지간의 상호간섭이 일어나도록

피드백이 발생되지 않는 한 하나의 증폭기 스테이지가 주어진 시간에서 에너지를 공급받게 한다. 본 실시예에서 이용되는 한 모드는, 두 개의 증폭기 스테이지가 스테이지 사이에 발진이 발생하기 전까지 에너지가 공급된 체로 유지되도록 주어진 시간에서 적어도 두 개의 증폭기 스테이지 각각에 에너지를 공급하는 스위칭 수단과 결합된다. 다음에 제1증폭기는 제2증폭기에 에너지가 공급될 때까지는 에너지가 차단된다. 이러한 실시예는 다중 증폭기 스테이지를 가지는 시스템에서도 동일하게 응용할 수 있음을 인식해야만 한다.

따라서 제1 및 제2증폭기 스테이지 사이에 유도 또는 방사 결합된 어떠한 해로운 신호 피드백도 발생하지 않는다. 제1RF 증폭기로부터의 신호는 지연소자를 통과하여 제2스테이지 증폭기내로 전달될 것이다. 신호가 그 자연라인으로부터 나타나기 전에 또는 최소한 그때에, 또는 그후에, 제2증폭기는 에너지공급되고 제1증폭기는 에너지차단될 것이다. 제2스테이지 증폭기에서, 신호는 다시 증폭될 것이다. 제1스테이지 증폭기는 발진이 발생하기 전 시간에 스위치 오프된다. 상기 시간은 제2스테이지 증폭기가 스위치 온 또는 이와 반대로 되는 시간 전 또는 그시간 또는 그후일 수 있다. 지연소자의 기능은 신호를 수신하는 증폭기 스테이지에 에너지공급될 때, 다른 스테이지는 에너지차단될 때를 확실히 하거나 또는 두 스테이지에 에너지공급되지만 지연될 때 스테이지 사이에 발진이 즉시 발생하지 않도록 하는 것이다.

지연회로는 스테이지(1 및 2) 사이에서의 신호의 이동을 느리게 할 것이다. 지연량은 특정 주파수 또는 동작에 대해 선택될 것이다. 제한요인은 스테이지 사이에 발진을 발생시킬 만큼 동시에 충분히 길게 증폭기 스테이지(1) 및 증폭기 스테이지(2)가 에너지공급되어서는 안된다는 것이다.

그렇기 때문에 본 발명의 목적은 모든 오디오 및 라디오 주파수용 회로의 증가된 증폭 및 안정된 이득을 제공하는 것이다.

본 발명의 또다른 목적은, 하나의 임의의 스테이지로부터 또다른 스테이지에 역효과를 미치는 주파수 방사 유도없이 주어진 주파수에서 전자회로에 대한 증폭 안정 이득을 향상시키고자 하는 것이다.

본 발명의 또다른 목적은, 동일한 신호주파수에서 1 이상의 안정된 증폭 스테이지가 불안정한 발진 및 왜곡을 발생시키지 않도록 한 스테이지로부터 다른 스테이지로 증폭된 신호를 방사 또는 유도 없이 사용될 수 있는 고주파 라디오 신호의 증폭기를 제공하고자 하는 것이다.

본 발명의 또다른 목적은, 하나의 스테이지에 에너지공급될 때 최소한 하나의 다른 스테이지가 불안정하게 되는 것을 방지하기 위하여 에너지차단 되어서, 하나의 스테이지로부터의 주파수 방사가 최소한 하나의 다른 스테이지에 결합되지 않고 발진이 발생되지 않는 최소한 두 스테이지에서 하나의 주어진 신호 주파수의 증폭기를 제공하고자 하는 것이다.

본 발명의 중요한 목적은 두 개의 연속한 증폭기 스테이지에 에너지공급되어 두 증폭기 스테이지의 에너지공급이 중복되도록 하는 것이다. 제한 펙터는 제1증폭기 스테이지에는 에너지가 공급되는 동안 발진이 증폭기 스테이지간의 피드백 때문에 발생하지 않는 동안만 제2증폭기 스테이지에 에너지공급 상태로 유지된다는 것이다.

이하 첨부된 도면을 참조로 본 발명을 설명한다.

제1도는 종래기술의 기본적인 수정 검출기 라디오 수신기의 일반화된 도면이다. 상기 회로는 RF 신호를 밴드 패스 필터로 사용되는 수정(11)에 공급하는 일정 형태의 안테나(10)을 구비하며, 스테이션을 선택할 수 있으며 단자(14)에 대하여 캣츠 위스터(12)상의 오디오 신호를 발생한다. 단자(14)에 결합된 한 쌍의 헤드폰(16)은 라디오 주파수 신호를 감결합하고 오디오 변조 엔벨로프가 들리게 하므로써 오디오 신호를 검출하게 된다. 이러한 세트는 수정 세트로 알려져 있다.

시스템이 개선되어, 제2도의 회로가 존재하게 되었다. RF 증폭기(20)는 안테나(18) 다음에 그리고 검출기(22) 앞에 배치되어 있다. 상기 검출기(22)의 출력은 오디오 증폭기(24)에 결합되며, 상기 증폭기에서 이득이 신호에 가산되며 상기 신호는 헤드폰 또는 스피커(26)와 같은 오디오 출력장치를 구동한다. 물론 상기 신호는 약하며, RF 증폭기 및 오디오 증폭기로도, 약한 신호가 들리도록 충분히 증폭시키는데 상당한 어려움이 있다. 또다른 RF 증폭기 스테이지(20)가 RF 섹션에 부가되었을 때, 상기 RF 주파수는 RF 증폭기의 각 부분이 작은 신호방사가 또는 안테나가 되게 하며 상기 방사기 또는 안테나는 RF 주파수를 RF 증폭기 섹션의 다른 모든 부분으로 방사한다. 둘 이상의 RF 증폭기 스테이지가 RF 섹션에 추가되면, 이득이 증가되고 결국 상기 스테이지가 간단히 발진하기 때문에 제2증폭기의 출력이 제1증폭기로 다시 간단히 방사되었다. 따라서 RF 섹션에서 얻어질 수 있는 증폭량이 제한된다. 처음에 케이블이 차폐되며 회로는 금속박스내에 밀폐되어 상기 방사기 RF 회로의 다른 부분에 역으로 영향을 미치지 않도록 한다. 주파수가 증가하고 회로크기가 감소되므로, 하나의 스테이지로부터 다른 스테이지로 방사가 훨씬 더 뚜렷해진다.

따라서, 제3도에 도시된 것과 유사한 슈퍼헤테로다인 수신기가 소개되었다. 안테나(18)로부터의 신호는 신호가 증폭되며 이득이 가산되는 제1RF 증폭기를 통해 결합된다. 상기 신호는 공진기(34)에 의해 구동되는 믹서(32)에 결합된다. 공진기 주파수와 RF 증폭기 주파수 사이의 차주파수 신호는 중간 주파수(IF)이며 증폭을 위해 IF 증폭기(36)로 결합된다. 상기 RF 스테이지(30) 및 IF 스테이지(36)는 서로 역으로 작용하지 않는다. 왜냐하면 그것들이 전체적으로 다른 주파수에서 작동하기 때문이다. IF 증폭기(36)로부터의 출력신호는, 검출기(38), 오디오 증폭기(40) 및 스피커나 이어폰과 같은 오디오 출력장치(42)에 결합된다. 이러한 회로는 단일 변환 슈퍼헤테로다인 수신기로 공지되었다. 이득이 더 가산되면, 믹서를 갖는 제2 및 제3변환 스테이지가 추가되어 신호를 다른 낮은 주파수로 감소시켜 각각의 스테이지가 다른 주파수에서 작동하고 하나의 스테이지가 다른 스테이지에 역효과를 미치지 않도록 한다. 이에 더해서, 파워 공급라인과 같은 공통 회로 접속은 RF 신호를 하나의 스테이지로부터 다른 스테이지로 유도 결합시키며, 따라서 필터링 장치는 스테이지들 사이의 그러한 유도 결합의 양을 줄이기 위해 스테이지를 서로 접속시키는 라인에 삽입된다.

도면 특히 제4 및 5도에서, 본 발명의 순차 증폭기의 블록도가 도시되어 있다. 상기 순차 증폭기(41)는 적어도 두 개의 스테이지(46, 50)로 구성된다. 지연소자(48)는 증폭기 스테이지(46, 50) 사이에 배치되며 스위치(52)가 인접 증폭기 스테이지를 순차적으로 제어하는데 사용된다. 지연라인은 표면 탄성파 소자와

같은 여러 가지 공지된 소자로 구성될 수 있다.

각각의 증폭기 스테이지는 설계 및 구성에 있어서 유사하다. 그러나, 이것은 반드시 유사해야 하는 것은 아니다. 각각의 증폭기 스테이지에 대한 요구조건은, 인접한 스테이지 발진을 야기하는 출력을 발생시키지 않는 다는 것이다. 따라서 이러한 결과를 얻기 위한 가장 간단한 방법은 하나의 스테이지에 에너지가 공급되고 다른 주파수에서 동작하는 다른 스테이지 또는 스테이지들에 에너지가 중단될 때 각각의 증폭기 스테이지가 증폭하거나 입력신호에 이득을 제공하는 경우이다.

제4도에 도시된 스위칭 유니트는 인접 증폭기 스테이지를 제어하여 바람직한 실시예에서 두 개의 증폭기 스테이지에 동시에 에너지가 공급되지 않도록 한다. 스위치는 클럭 또는 쌍안정 멀티바이브레이터를 포함하는 공지된 여러 장치중에서 구성될 수 있다.

제4도에 도시된 바와 같이, 단자(44) 상의 입력신호는 증폭기(46)에 결합되는데 상기 증폭기는 제1스테이지 증폭기로 고려된다. 상기 증폭기(46)로부터의 출력신호는 지연라인(48)에 결합된다. 지연라인(48)의 출력은 제2증폭기(50)에 결합되는데 상기 증폭기는 제2스테이지 증폭기로 고려된다. 제2스테이지 증폭기의 출력은 출력단자(54)에 결합된다. 상기 실시예에서, 스위치(52)는 소정 시간 주기 동안 제1스테이지 증폭기(46)가 턴온되고 제2스테이지 증폭기(50)가 턴오프되도록 작동한다. 예를 들어, 지연(48)이 일 마이크로초의 지연시간만을 갖는다고 가정해 본다. 스위치(52)는, 예를 들면 일 마이크로초와 같은 선정된 시간 동안 스테이지(1) 증폭기(46)를 턴온할 수 있다. 다음에 스위치(52)는 스테이지(1) 증폭기(46)를 턴오프하며, 증폭된 신호가 일 마이크로초 지연라인(48)으로부터 나타날 때, 스위치(52)는 제2스테이지 증폭기(50)를 턴온하며 상기 증폭기는 증폭 RF 신호를 다시 증폭시킨다. 따라서 동시에 제1 및 제2스테이지 증폭기가 온되지 않는다.

지연라인(48)에 의해 제공된 지연량 그리고 스위치(52)가 제1 및 제2 스테이지 증폭기(46, 50)를 각각 턴온 및 턴오프한 시간은 변동될 수 있다. 이러한 타이밍 관계는 제8 및 9도를 참조하여 예시된다. 제8(a)도에서, 파형(명확히 하기 위해 사선으로 도시됨)은 스테이지(1) 증폭기가 온되는 시간 또는 에너지가 공급되는 시간을 도시한다. 파형(b)에서, 사선영역은 지연라인의 지연시간을 나타낸다. 파형(c)에서, 사선영역은 스테이지(2) 증폭기의 에너지공급 시간을 나타낸다. 따라서 제8도에서 스테이지(1) 증폭기(46)는, 예를 들어 일 마이크로초와 같은 얼마의 주어진 시간 동안 온될 수 있다. 상기 지연라인은, 예시된 바와 같이, 일 마이크로초와 같은 주어진 지연시간을 갖는다. 따라서, 증폭기(46) 스테이지(1)가 에너지 공급되거나 온될 때, 출력신호는 지연라인으로 결합되며 일 마이크로초 지연 후에 지연라인으로부터 나타나며 그 시간에 스테이지(1) 증폭기는 에너지가 중단되거나 턴오프되며 스테이지(2) 증폭기는 에너지가 공급되거나 턴온되어 지연라인(48)으로부터 출력신호를 수신한다.

제9도에서 알 수 있는 바와 같이, 파형(a)으로 도시된 것처럼 스테이지 증폭기의 에너지공급 시간은 ½㎲와 같은 지연라인 시간 주기의 일부일 수 있고, 반면에 지연라인은 파형(b)에 도시된 바와 같이 1㎲와 같은 좀 더 큰 지연시간을 갖는다. 그렇지만, 제1증폭기 스테이지(46)로부터 증폭된 신호가 지연라인(48)을 통과되어 나타날 때, 제2증폭기 스테이지(50)가 턴온되어 출력신호를 증폭한다. 제1증폭기 스테이지(46)는 신호가 지연라인으로부터 나타나기 전에 오랫동안 에너지차단된다는 것이 제9도에 나타난다. 명확하게 주어진 시간은 설명의 목적만을 위한 용도이다. 예를 들어, 제8도의 (a), (b) 및 (c)도에서 예시된 파형의 폭은 2㎲, 5㎲ 또는 요구되는 다른 시간일 수 있다. 유사한 방식으로, 제9(a), (b) 및 (c)도에 도시된 파형은 파형(a) 및 (b)에 대하여 각각 $^{1}/_{4}$㎲ 및 $^{1}/_{2}$㎲ 일 수 있다. 또한 이들은 파형(a) 및 (b)에 대하여 1㎲ 및 2㎲일 수 있다. 다시 말해서, 지연시간은 특정한 상황의 필요성을 충족시키도록 선택될 수 있다. 예를 들어, 스테이지(1) 증폭기 온 시간은 제10도에 도시된 지연시간보다 좀더 클 수 있고, 상기 도면에서 증폭기 온 시간은 X이고 지연라인의 지연시간은 ¾ X이며 이는 설명과 예시만의 목적을 위해서 그러하다. 제10도에 도시된 스테이지(1) 증폭기로부터의 신호는 문자 a에 의해 제10(b)도에 도시된 시간주기인 지연라인 ¾ X 후 그리고 b에 의해 제10(b)도에 도시된 바와 같이 스테이지(2)가 턴 온된 ¼ X 전에 탈출한다. 저장된 신호 모두가 지연라인(제10c도)을 탈출했을 때, 제2증폭기 스테이지는 문자 c에 의해 도시된 바와 같이 여전히 온 상태이지만 어떤 신호도 존재하지 않는다. 상기 타이밍은 반복된다. 제1증폭기는 전체 주기(X)동안 신호를 증폭하고, 반면에 제2증폭기는 ¾ X의 주기동안 신호를 증폭한다. 증폭기(2)가 턴 온되기 전에 지연라인을 탈출하는 상기 신호부분은 손실된다. 필수적인 요구는 제1 및 2증폭기(46 및 50) 둘다 동시에 온 또는 에너지 공급될 수 없다는 것이다. 상기 방식으로 동작하는 회로(41)에서, 제1증폭기 스테이지(46)는 RF 신호를 최대용량까지 증폭할 수 있다. 비록 신호가 제2증폭기 스테이지(50)에 방출하거나 그리고/또는 이에 의하여 유도되더라도, 상기 증폭기는 오프되고 결과적으로 어떤 역효과도 없다. 유사하게 제2증폭기 스테이지(50)가 신호를 최대용량까지 증폭할 때, 또한 RF 신호에 방출한다. 그렇지만, 제1증폭기 스테이지(46)가 이때 턴오프되기 때문에, 어떤 역효과도 없다. 따라서 이득을 얻기가 가장 어려운 RF 스테이지에서 최대 이득이 얻어질 수 있다. 물론, 제4도에 도시된 회로(41)가 오디오에서부터 UHF까지의 어떤 요구되는 주파수를 가지고 사용될 수 있다. 오디오 스테이지에서조차, 만일 증폭기 스테이지가 충분히 힘들게 구동된다면, 방사 및/또는 유도는 오디오 주파수에서 한 스테이지에서 다른 스테이지까지 발생할 수 있다. 따라서 회로는 증폭기 스테이지가 동시에 에너지 공급되지 않는 한 어떤 주파수를 가지고도 사용될 수 있다.

제5도는 본 발명을 이용하고 세 스테이지의 이득을 갖는 회로를 도시한다. 제5도에서 알 수 있듯이, 라인 단자(55)상의 입력신호는 증폭기(56), 제1증폭기 스테이지에 결합된다. 상기 출력은 제1지연라인(58)에 결합되고, 지연라인(58)의 출력은 제2증폭기 스테이지(60)에 결합된다. 제2 증폭기 스테이지(60)의 출력은 출력이 제3증폭기 스테이지(64)에 결합되는 제2지연라인(62)에 결합된다. 출력단자(66)가 제3증폭기(64)에 결합되고 제3증폭기(64)로부터 출력을 수신한다. 클럭 또는 쌍안정 멀티바이브레이터(68)는 공지된 방식으로 어떤 요구되는 간격으로 라인(70, 72 및 74)상에 타이밍 신호를 발생시키는데 사용될 수 있다. 클럭(68)이 라인(70)상에 제1신호를 발생시킬 때, 단지 제1증폭기 스테이지(56)만이 에너지공급된다. 상기 증폭기는 입력신호를 증폭하고 그 신호를 지연라인(58)에 결합한다. 한 실시예에서, 제1증폭기 스테이지(56)가 라인(70)상의 클럭펄스에 의해 셧오프될 때, 클럭은 신호가 지연라인(58)의 지연시간으로부터 탈출할 경우 제2증폭기 스테이지(60)를 턴 온하는 라인(72)상에 제2펄스를 발생시킨다. 물론, 게이팅(gating)은 제2증폭기 스테이지(60)가 앞서 기술된 바와 같이 지연라인(58)으로부터 탈출하기 전 또는 후

에 턴 온되도록 한다. 이때 제2증폭기 스테이지(60)는 지연라인(58)으로부터 지연된 증폭신호를 수신하고 상기 신호를 증폭한다. 이때 클럭(68)은 라인(72)에서 신호를 제거하고 증폭기(60)를 에너지차단시킨다. 이때 클럭(68)은 증폭기(64), 제3증폭기 스테이지를 에너지공급하는 라인(74) 상에 클럭신호를 제공한다. 상기 클럭은 지연라인(62)으로부터 증폭된 출력을 수신하고 라인(66)상에 출력을 발생한다. 따라서 세 개의 증폭 스테이지가 제5도에 도시된다. 다시, 증폭기(56, 60 및 64)중 하나만 어떤 한 시점에 에너지 공급된다는 것이 주목된다. 따라서 각각의 증폭기(56, 60 및 64)가 에너지공급될 때 신호를 방출하는 동안, 방사는 시스템의 나머지에 해로운 영향을 미치지 않는데, 이는 증폭기중 어떤 두 개는 제3증폭기가 에너지공급되는 시간 동안 에너지차단되고 따라서 에너지 차단된 증폭기는 방사된 신호를 받아들이지 않기 때문이다.

제6도는 단안정 멀티바이브레이터(90)가 라인(92)상의 인에이블 펄스를 가지고 사전 결정된 시간주기 동안 제1증폭기(78)를 에너지공급하는데 사용된다는 것을 제외하곤 제5도의 회로와 유사하다. 라인(92)상의 인에이블 펄스가 소멸할 때, 증폭기(78)는 에너지 차단되고, 이때 라인(94)상의 펄스의 상승에지는 멀티바이브레이터(96)를 에너지화한다. 다시, 인에이블 펄스는 사전 결정된 시간주기 동안 제2증폭기 스테이지(82)를 에너지공급하기 위해 라인(98)상에 만들어진다. 라인(98)상의 펄스가 제거되었을 때, 펄스의 하강에지는 제3멀티바이브레이터(102)에 에너지공급하는 라인(100)상에 신호를 발생시킨다. 다시, 인에이블 펄스는 증폭기(86), 제3증폭기 스테이지를 에너지 공급하는 라인(104)상에 발생된다. 제3증폭기 스테이지(86)가 에너지차단되는 시점에서, 라인(106)상의 멀티바이브레이터(102)로부터 펄스의 하강에지는 제1멀티바이브레이터에 에너지공급하고, 싸이클 자체를 반복한다. 사용될 수 있는 다른 장치가 있지만, 어떤 경우에 제한인자는 제5 및 6도에서 세 증폭기중 하나만이 시간적으로 어떤 한 순간에 에너지공급될 수 있다는 것이다.

순차 증폭기의 통상적인 응용은 제7도에 도시된다. 여기서 순차 증폭기(41)는 라디오 수신기 또는 TV 수신기와 같은 수신기에 포함된다. 안테나(108)는 변조된 라디오 주파수 신호를 수신하고, 상기 신호는 변조된 RF 신호를 선택 및 격리하도록 결합된 공명기 필터(110)와 같은 동조 또는 비동조 필터에 의해 필터되고 결합된다. 순차 증폭기(41)는 가상라인에 도시되었고, 제4도의 복제회로이다. 상기 회로는 전술된 바와 같이 선택된 입력 RF 신호를 증폭할 것이다. 증폭된 RF 신호는 이때 검출기(112)를 통과하고, 상기 검출기는 장치(114)와 결합하여, 신호를 검출하고 복조할 것이다. 장치(112)는 Fm신호에 대한 주파수 식별기 또는 Am신호에 대한 Am검출기일 수 있다. 저역 통과 필터(114)는 당업자에 공지된 바에 따라 RF 캐리어는 물론 인에이블 또는 스위칭 펄스를 제거한다. 검출된 신호는 결국 수신된 라디오 신호의 오디오 성분일 것이다. 검출된 신호는 이때 오디오 증폭기(116)를 통과하고 오디오 출력장치(112)에 들어갈 것이다. 순차 증폭기의 출력파워는 요구되는 바에 따라 Am회로에 대한 자동 이득 제어(AGC)에 의해 조절될 수 있다.

제11도 및 제12도는 본 발명의 바람직한 실시예로서 두 증폭기 스테이지간의 두 개의 가능한 선택적인 타이밍 상호관계를 설명하고 있는바, 제1 및 제2증폭기 스테이지는 증폭기 스테이지간의 상호간섭을 발생하게 하는 피드백이 되지 않는 한 최대이득을 얻을 수 있도록 주어진 시간에서 에너지를 공급할 수 있다. 상기 회로에 대한 블록다이어 그램은 제4도에 도시한 것과 유사하다. 이러한 실시예는 지연소자(48)에 의해 발생된 지연 때문에 실행할 수 있다. 상기 지연은 동시에 에너지 공급된 인접 스테이지 사이의 피드백이 원치 않는 발진을 일으키기 전에 시간주기를 제공한다. 따라서 상기 실시예에 대한 통상적인 구조는 제1증폭기 스테이지가 회로 발진을 야기시키는 지점에 앞서 에너지가 차단되도록 구성될 것을 요구한다.

따라서, 제11도에는, 두 제1 및 제2증폭기 스테이지가 동일 지속시간동안 에너지 공급되는 상황만이 도시되며, 여기서 사선으로 표시된 두 스테이지의 에너지공급 구간간에 중복되어 있다. 제12도에는, 제1증폭기 스테이지가 제2스테이지보다 짧은 주기동안 에너지가 공급되는 경우가 도시되며, 여기서 두 스테이지는 사선으로 표시된 바와 같이 동시에 에너지가 공급되는 중복부분을 가진다. 이러한 경우에 제한 펙터는 발진이 증폭기 스테이지 사이의 피드백에 의해 발생하지 않을 때까지만 제2증폭기 스테이지가 에너지 공급되는 동안 제1증폭기 스테이지는 에너지가 공급된 채 유지된다는 것이다. 당연히, 발진이 발생하는 상기 부분은 많은 펙터에 따라 변화하며, 이러한 펙터는 선택된 특정 회로소자 및 주파수를 포함한다. 또한 본 실시예는 다중 증폭기 스테이지 시스템에 유용하다.

당업자로 증폭기의 선택적인 에너지공급이 입력신호의 샘플링의 한 형태라는 것을 인식할 것이다. 샘플링 속도는 변조신호 주파수보다 크거나 또는 작을 수 있다는 것이 이해될 것이다. 따라서 높은 샘플링 속도의 경우에, 변조신호의 싸이클당 많은 수의 샘플이 존재한다. 낮은 샘플링 속도의 경우에, 샘플당 많은 수의 변조 싸이클이 있을 것이다.

따라서, 다른 수단에 의해 한 스테이지로부터 신호의 방사 또는 결합이 이전 스테이지에 피드백을 발생시킬 수 있는 곳에서 어떤 형의 전자신호를 증폭하고 따라서 달성될 수 있는 안정한 증폭의 양을 제한할 수 있는 신규한 순차 증폭기가 제공된다.

전술에서 알 수 있듯이, 순차 증폭기는 라디오 수신기에서 사용하기에 이상적으로 적합하다. 그렇지만, 이런 종류의 회로는 많은 응용을 가짐에 주목할 수 있다. 예를 들어 상기 회로는 전송기에서 신호를 증폭하는데 사용될 수 있다. 상기 회로는 전자신호 증폭이 필요한 거의 어떤 곳에서나 채용될 수 있다.

상기 회로는 증폭되는 것이 필요한 AM, FM, PPM, PCM, FSK, 디지털 신호, 아날로그 신호 및 다른 신호에 사용될 수 있다.

본 발명이 바람직한 실시예와 연계해서 기술되었지만, 이는 기재된 특정형태에 본 발명의 영역을 제한할 의도가 아니며, 오히려 반대로 상기 택일적인 것, 변형 등을 포함할 의도이며 이들은 첨부된 청구범위에 의해 한정된 본 발명의 정신 및 범위에 포함된다.

(57) 청구의 범위

청구항 1

각각 입력신호를 증폭하기 위하여 시간주기를 가지는 m개의 연속 증폭기 스테이지를 포함하는데, 여기서 m≥3 이며; 상기 m개의 증폭기 스테이지중 앞쪽 증폭기 스테이지로부터 증폭된 입력신호가 상기 m개의 증폭기 스테이지중 뒤쪽 증폭기 스테이지에 연결되기 전에 미리설정한 시간지연을 발생시키기 위하여 m개의 증폭기 스테이지중 두 개의 연속 증폭기 스테이지를 각각 연결시키는 m-1개의 지연라인; 및 입력신호의 최대 이득을 얻기 위하여 두 개의 연속 증폭기 스테이지 사이에 발진을 야기시키는 피드백이 없는 시간주기 동안만 증폭 시간주기가 중복되도록 m개의 증폭기 스테이지중 각각의 두 개의 연속 증폭기 스테이지에만 에너지공급하기 위한 스위칭 수단을 포함하는 것을 특징으로 하는 순차 증폭기.

청구항 2

제1항에 있어서, 상기 두 개의 연속 증폭기 스테이지중 앞쪽 하나가 적어도 두 개의 연속 증폭기 스테이지 사이에서 발진을 시작하기 앞서 에너지차단되도록 상기 스위칭 수단을 상기 시간주기 동안 적어도 두 개의 연속 증폭기 스테이지 각각에 에너지공급하는 것을 특징으로 하는 순차 증폭기.

청구항 3

제1항에 있어서, 상기 스위칭 수단은 멀티바이브레이터를 포함하는 것을 특징으로 하는 순차 증폭기.

청구항 4

제1항에 있어서, 상기 스위칭 수단은; m개의 출력신호를 발생시키는 클록을 포함하며, 상기 출력신호중 제1출력신호는 m개의 증폭기 스테이지중 제1증폭기 스테이지에 에너지공급하고, 제2출력신호는 m개의 증폭기 스테이지중 제2증폭기 스테이지에 에너지를 공급하며, m번째 출력신호는 증폭기 스테이지 사이에 발진을 야기시키는 피드백이 없는 동안 상기 출력신호의 최대이득을 얻기 위해 m개의 증폭기 스테이지중 m번째 증폭기 스테이지에 에너지공급하는 것을 특징으로 하는 순차 증폭기.

청구항 5

제1항에 있어서, 상기 스위칭 수단은 m개의 단안정 멀티바이브레이터를 포함하며, 상기 m개의 멀티바이브레이터 각각은 증폭기 스테이지에 에너지를 공급하기 위하여 m개의 증폭기 스테이지중 대응하는 증폭기 스테이지와 연결되고 그리고 연속 단안정 멀티바이브레이터를 동작하기 위해 다음 하나의 단안정 멀티바이브레이터에 접속된 출력펄스를 가지는 것을 특징으로 하는 순차 증폭기.

청구항 6

각각 신호의 증폭을 위한 시간 주기를 가지며 m≥3인 m개의 증폭기 스테이지중 제1증폭기 스테이지에 신호를 연결시키는 단계; 하나의 증폭기 스테이지로부터 증폭된 신호가 다음 증폭기 스테이지에 연결되기 전에 미리설정한 사간지연 발생시키기 위하여 m개의 증폭기 스테이지 중 두 개의 연속 스테이지 각각을 m-1개의 지연라인중 하나와 연결시키는 단계 ; 신호의 최대이득을 얻기 위하여 상기 두개의 연속 증폭기 스테이지 사이에 발진이 발생하지 않는 시간주기 동안만 증폭 시간주기가 중복되도록 m개의 증폭기 스테이지중 두개의 연속 증폭기 스테이지 각각에 에너지공급하는 단계; 및 두 개의 연속 증폭기 스테이지 사이에 발진이 발생하기 전에 두개의 연속 증폭기 스테이지중 제1증폭기 스테이지에 에너지차단하는 단계를 포함하는 것을 특징으로 하는 신호를 증폭시키기 위한 방법.

청구항 7

RF 신호 수신기에 있어서, 변조된 RF 주파수 입력신호를 수신하기 위한 신호수신 수단; 상기 변조된 RF 주파수 입력신호로부터 미리설정한 주파수를 선택하기 위하여 신호수신 수단에 연결된 주파수 동조장치; 및 상기 선택된 RF 주파수 신호를 증폭하기 위하여 상기 동조장치에 연결된 순차 증폭기 회로를 포함하며, 상기 순차 증폭기 회로는; 서로 직접 연결될 때 불안정하게 되고, 각각 선택된 RF 주파수 신호를 증폭하기 위한 시간주기를 가지며 출력신호를 발생시키는 적어도 두 개의 증폭기 스테이지; 앞쪽 증폭기 스테이지로부터 증폭된 입력신호가 증폭을 위하여 뒤쪽 증폭기 스테이지에 연결되기 전에 미리설정한 시간지연을 발생시키기 위하여 적어도 두개의 증폭기 스테이지중 앞쪽 증폭기 스테이지와 뒤쪽 증폭기 스테이지를 연결시키는 지연장치; 상기 적어도 두 개의 증폭기 스테이지 사이에 상호간섭을 야기시키는 피드백이 일어나지 않는 동안만 입력신호의 최대이득을 얻기 위하여 증폭 시간주기가 시간주기 동안 중복하도록 적어도 두 개의 증폭기 스테이지에 에너지공급함으로써 적어도 두 개의 증폭기 스테이지에 불안정성이 발생하는 것을 방지하며, 적어도 두 개의 증폭기 스테이지 사이에 발진이 발생하기 전에 적어도 두 개의 증폭기 스테이지중 제1증폭기 스테이지에 에너지차단하는 스위칭 수단; 상기 순차 증폭기에 연결되어 변조신호를 복구하기 위한 검출기; 검출기에 연결되어 불필요한 신호를 제거하기 위한 필터; 및 복구된 변조신호를 증폭시키기 위한 출력 증폭기를 포함하는 것을 특징으로 하는 RF 신호 수신기.

청구항 8

제7항에 있어서, 상기 복구된 변조신호는 아날로그 데이타신호인 것을 특징으로 하는 RF 신호 수신기.

청구항 9

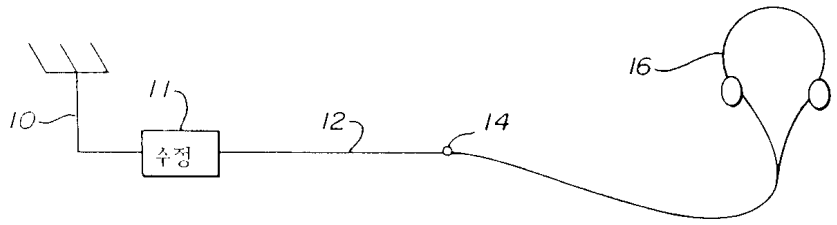
제7항에 있어서, 상기 복구된 변조신호는 디지탈 데이타신호인 것을 특징으로 하는 RF 신호 수신기.

청구항 10

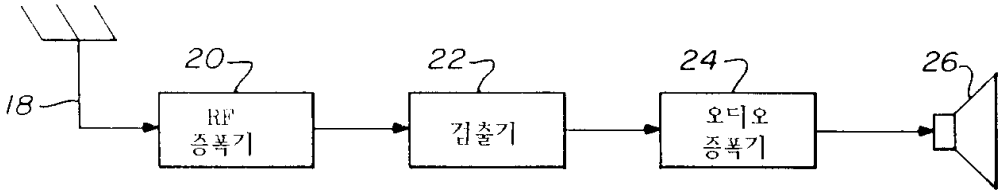
제8항에 있어서, 상기 아날로그 데이타신호는 오디오신호인 것을 특징으로 하는 RF 신호 수신기.

도면

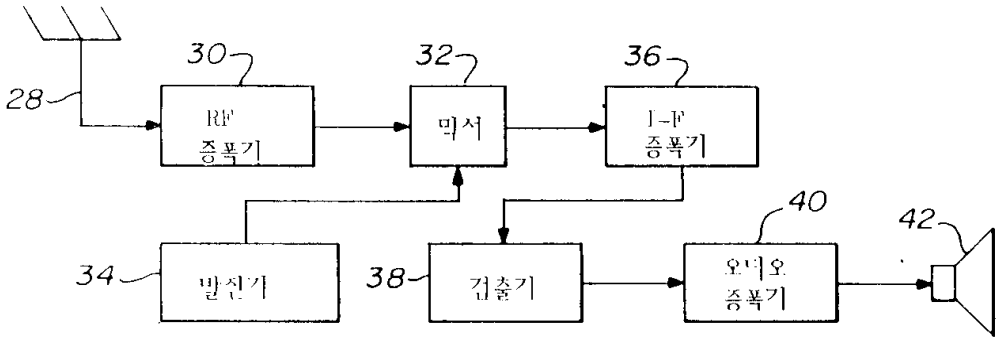
도면1



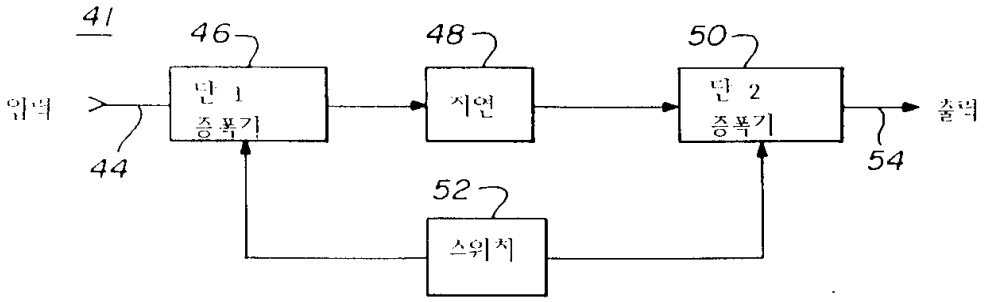
도면2



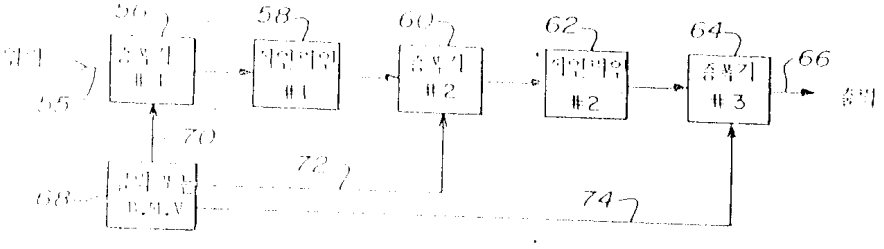
도면3



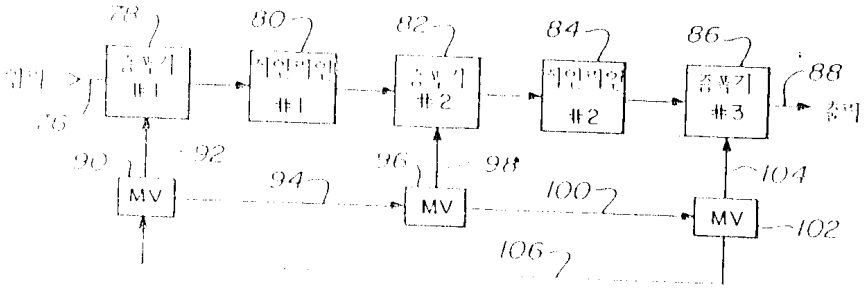
도면4



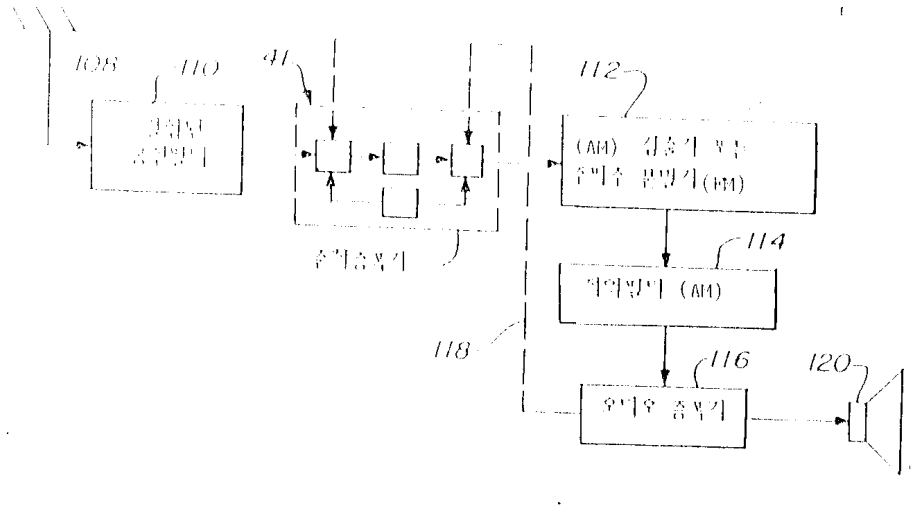
도면5


56
58
60
62
64
66
54
55
70
72
68
74

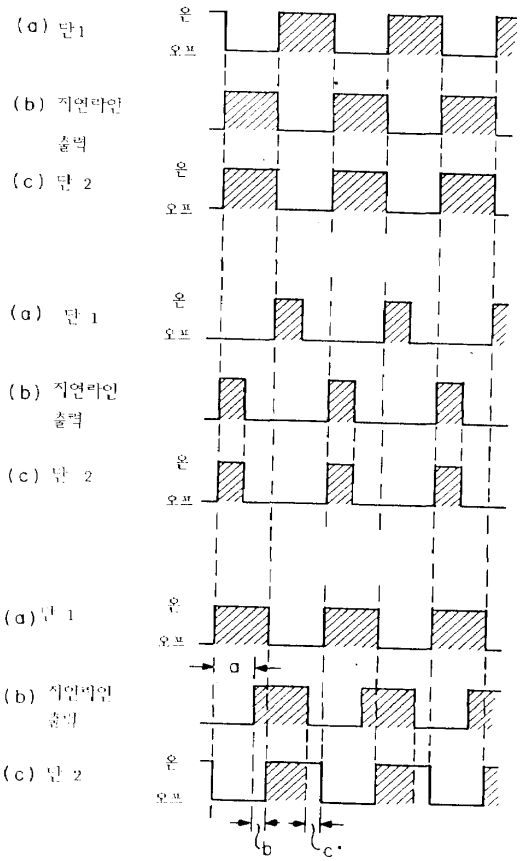
도면6


78
80
82
84
86
88
76
90
92
94
96
98
100
102
104
106
MV
MV
MV

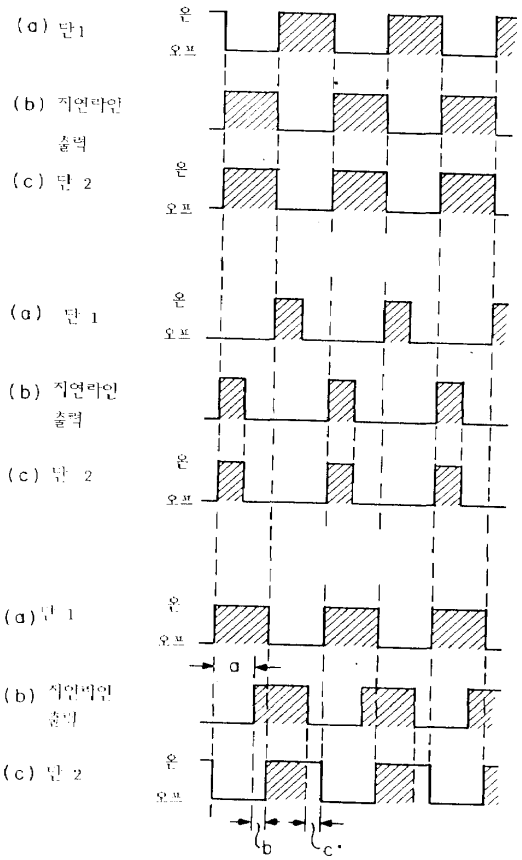
도면7


108
110
41
112
114
116
118
120

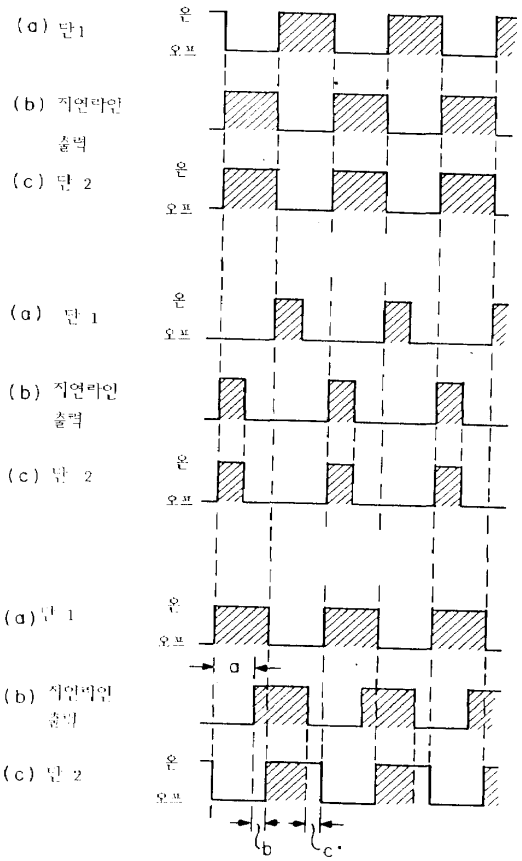
도면8



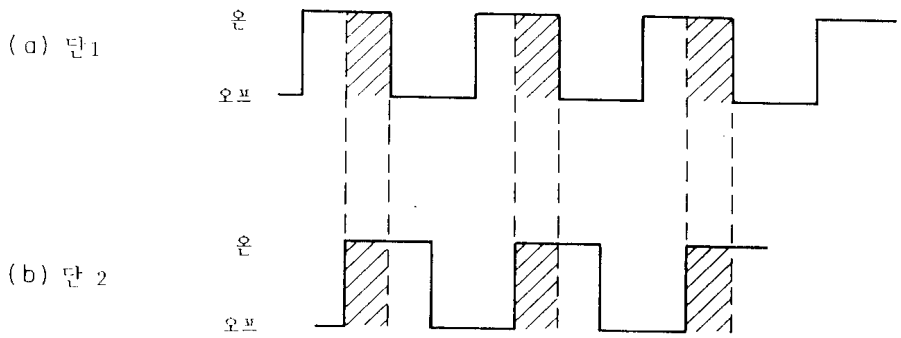
도면9



도면10



도면11



도면12

