

# 公告本

申請日期	89 年 4 月 29 日
案 號	89108203
類 別	H01L 27/12

A4  
C4

507374

(以上各欄由本局填註)

## 發明專利說明書

一、發明 名稱	中 文	分離複合元件之方法及製造薄膜之方法
	英 文	Method of separating composite member and process for producing thin film
二、發明 創作人	姓 名	(1) 近江和明 (2) 中川克己 (3) 佐藤信彦
	國 籍	(1) 日本                      (2) 日本                      (3) 日本 (1) 日本國東京都大田區下丸子三丁目三〇番二號 佳能股份有限公司內
	住、居所	(2) 日本國東京都大田區下丸子三丁目三〇番二號 佳能股份有限公司內  (3) 日本國東京都大田區下丸子三丁目三〇番二號 佳能股份有限公司內
三、申請人	姓 名 (名稱)	(1) 佳能股份有限公司 キャノン株式会社
	國 籍	(1) 日本  (1) 日本國東京都大田區下丸子三丁目三〇番二號
	住、居所 (事務所)	
	代 表 人 姓 名	(1) 御手洗富士夫

裝 訂 線

經濟部智慧財產局員工消費合作社印製

申請日期	89 年 4 月 29 日
案 號	89108203
類 別	

A4  
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 新型名稱	中 文	
	英 文	
二、發明人 創作	姓 名	(4) 坂口清文 (5) 柳田一隆 (6) 米原隆夫
	國 籍	(4) 日本                      (5) 日本                      (6) 日本
	住、居所	(4) 日本國東京都大田區下丸子三丁目三〇番二號 佳能股份有限公司內  (5) 日本國東京都大田區下丸子三丁目三〇番二號 佳能股份有限公司內  (6) 日本國東京都大田區下丸子三丁目三〇番二號 佳能股份有限公司內
三、申請人	姓 名 (名稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

經濟部智慧財產局員工消費合作社印製

裝 訂 線

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6

B6

本案已向：

國(地區)	申請專利, 申請日期:	案號:	<input type="checkbox"/> 有 <input type="checkbox"/> 無主張優先權
日本	1999年 4月 30日	11-124744	<input checked="" type="checkbox"/> 有主張優先權
日本	2000年 4月 24日	2000-122569	<input checked="" type="checkbox"/> 有主張優先權

有關微生物已寄存於： \_\_\_\_\_ , 寄存日期： \_\_\_\_\_ , 寄存號碼： \_\_\_\_\_

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

## 五、發明說明(1)

### 發明背景

### 發明領域

本發明為有關於一種分離(分開)複合元件之方法及一種製造薄膜之方法。特別地,本發明屬於製造適用於太陽能電池及半導體晶圓之製程的技術領域。

### 相關背景技藝

在絕緣體上形成單晶體半導體層稱之為S O I,即是,絕緣體上有矽(矽-on-insulator)或絕緣體上有半導體(semiconductor-on-insulator)。業界在此領域已經做過許多研究,因為使用S O I技術的裝置具有許多優異的特點,該些特點無法讓一般在大量矽基質上製造矽積體電路的產品所媲美。特定言之,使用S O I技術帶來下列優點,即是,S O I技術具有例如下列的各種優異處。

- (1) 它以容易分離介電層達到高積集度。
- (2) 它保證優異的輻射抗性。
- (3) 雜散電容得以降低以產生高速度性能。
- (4) 得以省略井步驟。
- (5) 得以避免閉鎖。
- (6) 藉由形成薄膜得以達成全空乏型電子場效電晶體。

在製造S O I矽晶圓的方法中,日本專利申請公開案5-21338 或美國專利案5,371,037 揭示

(請先閱讀背面之注意事項再填寫本頁)

訂  
線

## 五、發明說明(2)

一種在一多孔層上形成一非單晶體的方法，並將此半導體層經由一絕緣層移轉至一支撐基質上，該方法具有下列之優異特點：S O I 層具有良好層厚度均勻性，S O I 層的晶體缺點密度能夠很容易地被控制在一低水平，S O I 層具有良好的表面平滑度，在製造上不需要任何特殊設計的昂貴設備，以及使用相同設備可以製造層厚度從數 n m 到大約 1 0  $\mu$  m 的廣範圍 S O I 。

日本專利申請公開案 7 - 3 0 2 8 8 9 或美國專利案 5 , 8 5 6 , 2 2 9 揭示一種方法，其包含在形成於一第一基質上之一多孔層上形成一非多孔性單晶體半導體層，將該非多孔性單晶體半導體層與一第二基質結合，以及之後在該多孔層將第一與第二基質分離而未使該第一與第二基質破裂。然後整平該第一基質的表面，接著在其上又形成一多孔層，藉此該第一基質可以重複使用許多次。因此，製造成本得以大幅降低，而且製造程序本身得以被簡化。

分離例如結合基質之複合元件而不使第一及第二基質破裂之現有方法包括：一種以一垂直於結合表面的方向拉脫該複合元件，一種施加一平行於結合表面之剪應力的方法（例如，在平行於結合表面的平面上以相反方向移動相對基質的方法，或以相反方向轉動相對基質的方法），一種以垂直於接合表面的方向施加一壓力的方法，一種將一例如超音波的震動能施加於分離層的方法，一種自結合基質（複合元件）的側面平行於結合表面的方向插入一分離

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

### 五、發明說明 (3)

元件（例如刀片的尖片）至該分離層，一種使用一基質的膨脹能的方法，其用以浸入多孔層以當作分離層，一種熱氧化多孔層的方法，其當作來自該複合元件的側面之一分離層以導致該多孔層體積膨脹藉以分離該複合元件，一種選擇性蝕刻多孔層之方法，其當作來自該結合基質（複合元件）的側面之一分離層以分離該複合元件，以及一種使用一能由離子植入形成微孔洞之層當作分離層，並且以雷射光照射加熱以分離該複合元件的方法。

更明確描述之，如矽晶圓的非多孔性基質在兩個階段受到陽極化，同時改變陽極化溶液的氫氟酸之濃度或改變陽極化電流以形成多層多孔層。該些多孔層在氧氣的乾燥環境中在 400 慢受到熱處理一小時，以在該些多孔層的多孔性表面形成厚度大約 1 nm 的氧化矽層。在多孔性表面的該層表面上藉由 CVD（化學蒸氣沉積）進行磊晶成長以形成一非多孔性層。該非多孔性層的表面受到氧化，之後該非多孔性層與另外製備的矽晶圓相結合。為了將所得到的結合晶圓（複合元件）加以分離，一楔被插入該結合晶圓的側面，然後具有較低機械強度的多孔性層裂開導致該結合晶圓受到分離。

然而於分離複合元件時，如果該分離層具有一高機械強度，則在該複合元件完全分離之前該複合元件易於破裂。在另一方面，如果該分離層具有一低機械強度，容易產生顆粒。

即使其能夠形成具有適當機械強度的分離層，該分離

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明(4)

層可能沒有在分離層某位置分離的重現性。在此情形下，顆粒易於產生，或是該受到分離元件或薄膜的受續處理的條件不能夠齊一，導致例如增加製造成本。

### 發明概述

本發明之第一目標在於提供一種分離（分開）複合元件之方法，經由該方法分離層得以在一固定位置裂開；及一種以此方法製造薄膜之方法。

本發明之第二目標在於提供一種分離複合元件之方法，經由該方法破裂的機率和產生顆粒的速率得以降低而且分離之後的處理條件容易設定；及一種以此方法製造薄膜之方法。

本發明提供一種分離複合元件之方法，該方法包含：

在一複合元件內部形成一分離層；

在該分離層內部形成一應力提昇層，於其中一平面內應力集中產生至其本身不致引起分離的程度；及

加大該平面內應力以使該應力提昇層破裂。

本發明亦提供一種分離複合元件之方法，該方法包含：

在第一基質表面形成厚度至少  $1 \mu\text{m}$  之多孔層；

之後氧化該多孔層的孔內壁表面以形成氧化物薄膜；

移除形成於孔內壁表面之氧化物薄膜至離該多孔層的層表面至少  $1 \mu\text{m}$  的深度以留存該些氧化物薄膜於該多孔層的較低部分；

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明(5)

在該多孔層的表面形成一非多孔性層；

結合該非多孔性層至一第二基質以形成一內部具有分離層之複合元件；

使該分離層產生一裂縫以分離該複合元件。

本發明亦提供一種分離複合元件之方法，該方法包含：

在第一基質表面形成第一多孔層及孔度高於第一多孔層之第二多孔層；

氧化該第二多孔層以使該第二多孔層非晶形化；

在該第一多孔層的層表面形成一非多孔性層；

結合該非多孔性層至第二基質以形成內部具有分離層的複合元件；及

使該分離層產生一裂縫以分離該複合元件。

本發明進一步提供一種分離複合元件之方法，該方法包含：

在內部具有分離層之複合元件中產生溫差；及

使該分離層產生一裂縫以分離該複合元件。

本發明亦提供一種分離複合元件之方法，該方法包含：

製備內部具有分離層之複合元件；

彎折該複合元件；及

使該分離層產生一裂縫以分離該複合元件。

本發明進一步提供一種以上述任一分離方法製造薄膜之方法。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(6)

本發明乃基於只要應力能在分離層中的某一固定位置集中，則分離能沿著應力集中之位置進行。例如，含有微孔洞的複數層（例如具有不同孔隙度的兩多孔層）形成作為分離層。然後，在該兩多孔層的介面集中產生一預定之平面內應力，以形成一應力提昇層（應力集中層）。之後，從外部施加一分離能使得該平面內應力增加直到該應力超過降伏應力（高得足以使分離層破裂之應力），於是沿著該介面（即是在一較高孔隙度多孔層中的應力提昇層處）產生一裂縫或破裂。因此，分離層中將被裂開的位置得以維持穩定，藉此剩餘分離層的厚度得以保持均一而且該受到暴露的表面（分離表面）的任何凹凸能夠受到控制。因此，於後續的步驟中，在相同的處理條件下能夠進行不同的處理，使得顆粒的產生大幅降低。

本發明的分離方法在不同具體實施下能夠提供一種複合元件的分離方法，其能夠在分離層的限定部分內找出一裂縫之位置；以及一種以此方法製造薄膜之方法。

### 圖示的簡要描述

圖 1 A，1 B，1 C，1 D 及 1 E 是依照本發明之分離方法及薄膜製造方法的示意剖視圖。

圖 2 A 及 2 B 顯示具有使用於本發明之分離層的基質之兩條 X 光繞射搖擺曲線。

圖 3 A 及 3 B 是顯示於分離層中引起裂痕的狀態之示意剖面圖。

（請先閱讀背面之注意事項再填寫本頁）

裝  
訂  
線

五、發明說明(7)

圖 4 是顯示由拉曼光譜測得使用於本發明之多孔層中的內部應力之深輪廓的例子。

圖 5 A 及 5 B 是顯示用於依照本發明製造薄膜的步驟中的多孔層之 X 光繞射搖擺曲線的例子。

圖 6 是本發明的分離方法的例子之示意剖面圖。

圖 7 A , 7 B 及 7 C 是使用於本發明之分離層形成步驟的示意剖面圖。

圖 8 是具有使用於本發明之分離層的基質之 X 光繞射搖擺曲線的例子。

圖 9 A 及 9 B 是使用於本發明之另一分離層形成步驟的示意剖面圖。

圖 1 0 A , 1 0 B , 1 0 C 及 1 0 D 是顯示依照本發明的複合元件分離方法的示意剖面圖。

圖 1 1 A , 1 1 B , 1 1 C 及 1 1 D 是顯示依照本發明的另一複合元件分離方法的示意剖面圖。

圖 1 2 A , 1 2 B , 1 2 C 及 1 2 D 是顯示依照本發明的另一複合元件分離方法的示意剖面圖。

圖 1 3 A , 1 3 B , 1 3 C , 1 3 D , 1 3 E , 1 3 F 及 1 3 G 是顯示依照本發明的分離方法及薄膜製造方法的示意剖面圖。

主要元件對照表

1	複合元件
2	參考尖峰

(請先閱讀背面之注意事項再填寫本頁)

裝 訂 線

經濟部智慧財產局員工消費合作社印製

## 五、發明說明(8)

3 A , 3 B	尖峰
1 1	第一基質
1 2	分離層
1 2 C , 1 2 D	半導體層
1 2 E	多孔非晶質層
1 3	非多孔性層
1 4	第二基質
1 5	絕緣層
1 6	應力提昇層
2 0	裂縫
4 0	楔
4 1	間隙
5 0	孔
2 0 0	冷卻
2 0 1	加熱
2 0 2	分離能
2 0 3	流體

## 較佳具體實施例的描述

本發明的較佳具體實施例將參考圖示描述於下。

## (具體實施例 1)

圖 1 A 到 1 E 是依照本發明之複合元件分離方法及使用此方法之薄膜製造方法的一個具體實施例之示意圖。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (9 )

如圖 1 A 所示，例如矽晶圓的第一基質 1 1 被製備，而且其表面上形成有例如一多孔單晶體矽層的分離層 1 2。

接著，該多孔層受到下文描述的方法處理，以在意欲破裂的位置產生一集中應力，藉以形成一應力提昇層 1 6。

在平面內應力已經產生於其中的多孔層之層表面上，形成一例如非多孔性單晶體矽層的非多孔性層（薄膜層）1 3（見圖 1 B）。

該非多孔性層 1 3 被結合至例如一矽晶圓的第二基質 1 4，該第二基質為另外製備，如必須，並插入有一例如氧化矽層的絕緣層 1 5 於其間，以獲得包含多層結構的複合元件 1（見圖 1 C）。

從外部施加一分離能至該多層結構（複合元件）1 以放大產生於其間的平面內應力。此分離能的能量大得足以超過分離層的降伏應力。因此分離層在應力集中產生的位置破裂，即是在應力提昇層 1 6，使得複合元件分離成兩個部分（見圖 1 D）。

形成於第一基質 1 1 上的非多孔性層 1 3 即被轉移到第二基質 1 4 上。圖 1 E 顯示剩餘的多孔層 1 2 被移除之後非多孔性層 1 3 的狀態。

以此方式，薄膜（即是該非多孔性層 1 3）能被產生。此方法並不需顧及支撐該非多孔性層 1 3 的基質 1 4 的材質。因此，舉例來說，在絕緣層 1 5 上的非多孔性層 1

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明 (10 )

3 可被用作 S O I 層。

該應力提昇層 1 6 可以使用一層物質來形成，該層物質之 X 光繞射尖峰至少有兩個偏離一參考尖峰而且其間分開 0 . 0 1 度或更多。

圖 2 A 及 2 B 顯示使用於本發明具有應力提昇層 1 6 的分離層 1 2 之 X 光繞射搖擺曲線。

曲線 1 2 A 是當兩具有不同孔隙度之多孔層被形成且受到氧化時之 X 光繞射搖擺曲線。參考數字 2 代表一參考尖峰。偏離參考尖峰 2 的尖峰 3 A 和 3 B 分別代表低孔隙度多孔層及高孔隙度多孔層的尖峰。尖峰 3 A 和 3 B 之間的距離（尖峰角之差）可以藉由控制每一多孔層的個別孔隙度及厚度、氧化步驟的溫度及時間等等而受到控制。

曲線 1 2 B 是當兩具有不同孔隙度之多孔層被形成且受到氧化接著受到大約 1 , 0 0 0 慢熱處理時之 X 光繞射搖擺曲線。

由於相對的多孔層尖峰 3 A 及 3 B 於正方向偏離參考尖峰 2 。

在每一個例子中，每一多孔層的孔隙度、厚度、氧化條件及熱處理條件可以受到控制，使得尖峰 3 A 及 3 B 的距離為 0 . 0 1 度或更多。

爲了集中產生應力，應力提昇層可依下述的任何方法形成。

方法之一是在厚度至少 1  $\mu$  m 的多孔層形成之後，該多孔層的多孔內壁表面受到氧化以形成氧化物薄膜，該些

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (11 )

形成於多孔內壁表面的氧化物薄膜自該多孔層的層表面被移除至少  $1 \mu\text{m}$  的深度，使得該些氧化物薄膜僅存在於該多孔層的較低部分。另一個方法是該些形成於多孔內壁表面的氧化物薄膜被製造成在該多孔層的厚度方向有著不同的結構。

使破裂的位置穩定的重要性將描述於下文。

圖 3 A 和 3 B 的示意圖分別顯示在未集中產生應力下分離層破裂的狀態 C E，以及在集中產生應力下分離層破裂的狀態 P I。

這些圖示顯示具有由機械強度不同之兩層組成的雙層分離層的複合元件在該兩層的界面分離的狀態。

在應力未集中產生的 C E 例子中，在施加分離能之下，應力在具有較低機械強度的第二分離層 1 2 B 分散，而裂縫 2 0 呈現隨機分散的狀態。因此，在分離之後的表面顯現一種不均勻狀態，其高度差異跟隨著第二分離層 1 2 B 的層厚度，而且該分離層在某些部分分解成顆粒。

在另一方面，在應力集中產生至未在分離層中產生分離的程度之例子 P I 中，當應力放大時裂縫 2 0 通過接近第一分離層 1 2 A 及第二分離層 1 2 B 的界面處一受到限制的部分，且在分離之後暴露的兩表面皆有平的表面。

例如拉曼光譜的方法可被用來檢查在組成原子間應力是如何產生，以確定應力在分離層中是否集中。

圖 4 顯示以拉曼光譜從剖面量測受到處理以集中產生的應力在複合元件中的應力分布。使用於此光譜測定的複

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (12 )

合元件為製備自於兩種陽極化條件下連續陽極化一矽晶圓（第一基質）以在其表面形成一雙層結構的多孔矽層，氧化該多孔矽層的孔內壁表面，之後以 C V D 磊晶地在該多孔層的表面成長一非多孔性單晶矽層，在該單晶矽層的表面形成一氧化物薄膜，及將該帶有氧化物薄膜的單晶矽層與另行製備的另一矽晶圓（第二基質）相結合。

圖 4 的橫座標上，當第一及第二多孔層之間的界面被當作參考時，在深度  $2 \mu\text{m}$  到  $5.5 \mu\text{m}$  觀察到的拉曼移動有小改變，在該處第二多孔層及第一基質之間的應力是小的。在另一方面，從  $-3 \mu\text{m}$  到  $1 \mu\text{m}$  的深處在第二多孔層中觀察到的拉曼移動為  $-0.27 \text{ cm}^{-1}$  到  $-0.26 \text{ cm}^{-1}$  而在第一多孔層中觀察到的拉曼移動為  $-0.12 \text{ cm}^{-1}$  到  $-0.11 \text{ cm}^{-1}$ 。更特定言之，在低孔隙度區域（第一多孔層）及高孔隙度區域（第二多孔層）及其附近之間的界面的拉曼移動相差  $-0.14 \text{ cm}^{-1}$  到  $-0.16 \text{ cm}^{-1}$ ，因此有一  $0.1 \text{ cm}^{-1}$  或更大的差值。由這個事實可以看出，應力在這個界面集中產生。如果拉曼光譜儀有一較高的解析度的話，在深度  $0 \mu\text{m}$  處的拉曼移動將在負值區域變得大些。在這個例子中，應力在第二多孔層集中之部分的厚度為大約 1 鱗，該厚度小於第一及第二多孔層的厚度。

進一步的詳細分析顯示視複合元件的製造步驟而定，此分離層內部中的應力可能改變。

圖 5 A 顯示以 X 光繞射測量的實施例，其顯示在製造

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明 (13 )

S O I 基板之製程的每一步驟中，多孔單晶層在其 ( 0 0 4 ) 平面方向改變晶格空間的狀態；於該基質中有著不同孔隙度的雙層結構的多孔單晶矽被用來當作分離層。在 0 度的尖峰是由於 ( 0 0 4 ) 平面非多孔性單晶矽的尖峰 ( 一種參考尖峰 ) 。此變化相對於作用在多孔單晶矽內部中的應力。

圖 5 A 中的參考數字 3 1 顯示緊接於多孔層形成之後的曲線。多孔單晶層中的晶格應力並未僅因為在第一基質上有著不同孔隙度的雙層結構的多孔單晶矽的形成而改變。這是由於在  $-0.01$  到  $-0.02$  度附近的尖峰是由於多孔單晶層，但是僅有該尖峰偏離參考尖峰。

參考數字 3 2 顯示緊接於熱氧化之後的曲線。有兩個偏離參考尖峰的尖峰出現。尖峰 3 0 A 是來自具有低孔隙度之第一多孔層；而尖峰 3 0 B 是來自具有高孔隙度之第二多孔層。可觀察到熱氧化使該兩層的內應力產生不同。此差異導致在界面處形成應力濃度。在此例子中，可觀察到產生有拉 ( 膨脹 ) 應力。

相對於尖峰 3 0 A 的應力是大約  $-2.25 \times 10^9$   $\text{d y n e} / \text{c m}^2$  (  $-2.25 \times 10^8 \text{ P a}$  ) ，而相對於尖峰 3 0 B 的應力是大約  $-3.44 \times 10^9$   $\text{d y n e} / \text{c m}^2$  (  $-3.44 \times 10^8 \text{ P a}$  ) 。

參考數字 3 3 顯示緊接於磊晶成長之後的曲線。在非多孔性單晶層的磊晶成長之後，應力大幅度改變而成壓縮 ( 結構 ) 應力。然而由於尖峰 3 0 A 和 3 0 B 的存在，具

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (14 )

有不同孔隙度之層的晶格應變差異仍然存在。此種改變是導因於在磊晶成長時整個基質受到加熱。當時，相對於尖峰 3 0 A 的應力是大約  $1 \cdot 42 \times 10^9 \text{ dyne} / \text{cm}^2$  ( $1 \cdot 42 \times 10^8 \text{ Pa}$ )，而相對於尖峰 3 0 B 的應力是大約  $2 \cdot 05 \times 10^9 \text{ dyne} / \text{cm}^2$  ( $2 \cdot 05 \times 10^8 \text{ Pa}$ )。

此現象的成因仍未完全清楚。經假設其起因為具有較大表面積的多孔層在每個情形下展現較大的改變。

參考數字 3 4 顯示緊接於該磊晶層表面受到進一步氧化而形成氧化物薄膜之後的曲線。在其與曲線 3 3 的尖峰相比較之下可看出，此應變沒有很大改變。於此階段在 0.05 度附近的尖峰 3 0 A 相當於  $1 \cdot 35 \times 10^9 \text{ dyne} / \text{cm}^2$  ( $1 \cdot 35 \times 10^8 \text{ Pa}$ ) 的平面內應力。於本發明中，於此階段的平面內應力應該是  $1 \times 10^7 \text{ dyne} / \text{cm}^2$  ( $1 \times 10^6 \text{ Pa}$ ) 或更大。

相對於尖峰 3 0 B 的應力改變至大約  $1 \cdot 90 \times 10^9 \text{ dyne} / \text{cm}^2$  ( $1 \cdot 90 \times 10^8 \text{ Pa}$ )。

以高於在磊晶成長時或磊晶層的表面氧化處理時的溫度之某一溫度進行熱處理可能導致應力大幅度改變，進而產生上述條件無法實現的可能性。因此，在磊晶層的氧化之後，較佳為使熱處理在 1,100 °C 或不更高的溫度進行，更佳為使熱處理在 1,000 °C 或不更高的溫度進行。

參考數字 3 5 顯示緊接於具有此氧化物薄膜的磊晶層

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (15 )

已經與另行製備的第二矽晶圓結合，而且分離層已經分離之後，在該第二矽晶圓側的第一多孔層的曲線。其應力為大約  $1.31 \times 10^8 \text{ dyne/cm}^2$  ( $1.31 \times 10^7 \text{ Pa}$ )。

參考數字 36 顯示緊接於分離之後，在第一晶圓側的第二多孔層之曲線。其應力為大約  $2.88 \times 10^8 \text{ dyne/cm}^2$  ( $2.88 \times 10^7 \text{ Pa}$ )。

可觀察到在分離之後，每一多孔層的應變受到釋放，而且 X 光繞射尖峰的偏移變成比分離前小很多。

於前文可看出於本發明中，較佳為在分離層中形成有複數區域，於其中本發明分離層內部中的拉曼光譜尖峰位移之差異至少有  $-0.1 \text{ cm}^{-1}$ 。

同時較佳為應力集中的區域範圍（即是應力提昇層的厚度）被設定為層厚度為  $2 \mu\text{m}$  或更小的層區域之內，更佳為  $1 \mu\text{m}$  或更小，更更佳為  $0.1 \mu\text{m}$  或更小。藉由測量拉曼光譜尖峰轉移的  $1/4$  尖峰寬度而可以確認上述論點。

平面內應力的大小已知亦可由計算 X 光繞射尖峰轉移的量而測得。

垂直於多孔矽層的層表面的方向的平面距離被稱為  $d_z$ ，垂直於非多孔性單晶矽晶圓的表面的方向的平面距離被稱為  $d_o$ ，多孔矽層的繞射角（尖峰角）被稱為  $\theta_1$ ，而且非多孔性單晶矽晶圓的繞射角被稱為  $\theta_o$ ，下列等式（1）受到滿足。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明 (16 )

$$dz = d_0 [1 - (\theta_1 - \theta_0) / \tan \theta_0] \quad (1)$$

其中該多孔矽層的應力以  $\sigma$  代表，該多孔矽層的楊氏模數以  $E$  代表，該多孔矽層的蒲松氏比以  $\nu$  代表，而且該多孔矽層的平面內晶格距離以  $d_{xy}$  代表，下列等式 (1) 受到滿足。

$$\sigma = E \cdot (d_{xy} - dz) / \{2\nu d_{xy} + (1 - \nu) dz\} \quad (2)$$

接著，在非多孔性單晶矽的楊氏模數被定為  $E$  下，設定  $d_{xy} = d_0$  及  $\nu = 0.278 - 0.348p$  ( $p$  為孔隙度)，應力  $\sigma$  可由 X 光繞射搖擺曲線的繞射角度  $\theta_1$  決定。

圖 5 B 顯示六個樣品的 X 光繞射搖擺曲線，該些樣品的製備為在矽晶圓的表面形成一孔隙度大約 20% 的第一多孔層，之後形成帶有不同孔隙度的第二多孔層，接著進行低溫氧化，然後在第一多孔層上形成一非多孔性單晶矽層，並且氧化其表面。

視第二多孔層的孔隙度而定，該第二多孔層的應力會改變，而且第一多孔層的繞射角度及第二多孔層的繞射角度之間的差值亦會改變。亦經觀察到其後進行的熱處理也會導致繞射角度之間的差值的改變。

於本發明，繞射角度之間的差值可能較佳為被設定為 0.01 度或更大，更佳為 0.01 度到 0.02 度之間，好讓應力差值的絕對值變成  $4 \times 10^8 \text{ dyne} / \text{cm}^2$  ( $4 \times 10^7 \text{ Pa}$ ) 或更大。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (17 )

除此之外，藉由形成複數多孔層接著熱氧化處理而得的多孔層之應力範圍可能為  $-1 \times 10^9 \text{ dyne} / \text{cm}^2$  到  $-5 \times 10^9 \text{ dyne} / \text{cm}^2$  ( $-1 \times 10^8 \text{ Pa}$  到  $-5 \times 10^8 \text{ Pa}$ )。

接著，在最上面的多孔層形成有非多孔層之後的複數多孔層之每一層可能具有之應力為  $1 \times 10^9$  ( $1 \times 10^8 \text{ Pa}$ ) 或更大。

先前技藝中描述的方法可能被使用以在集中產生之後放大應力。特別是，較佳為使用固體或流體的楔型動作來用力分開構成複合元件的兩個基質，使得應力被放大以分開該複合元件。除此之外，可用的方法包括使用液體的膨脹能，使用一基質浸入多孔層中，主要有多孔層的側面氧化以使多孔層進行體積膨脹以產生分離。

圖 6 圖示地顯示一楔形物施加一必須的外力以放大平面內的應力來產生分離的狀態。

第一及第二基質 1 1 及 1 4 的角落可能事先被形成斜面，而複合元件的側表面以凹入的形狀被形成於內面。由金屬或塑膠製成當作分離裝置的一楔形物 4 0 可能被插入其中，使得一作用力被以第一及第二基質 1 1 及 1 4 彼此分開的方向施加在該二基質的端處。藉此在分離層 1 2 A 及 1 2 B 之間界面處經集中產生的平面內應力得以被放大。一旦其在界面超過降伏應力，一裂縫開始延伸，使得如圖所示該第一及第二基質在其端處開始彼此分開。其後不久，裂縫沿著應力提昇層 1 6 朝向複合元件的中間延伸（

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (18 )

朝向圖示的右方)，而且最後該複合元件分裂成兩部分。事實上，裂縫在接近界面處在分離層 1 2 B 的某一限制部分中延伸。

當使用例如液體噴射流或氣體噴射流的流體楔時，該流體亦進入一裂縫 4 1 以作用在廣大區域，且因此複合元件能以非常好的產率被分開而且同時清潔該些分離表面。同時，一固體楔可能被用以使裂縫延伸如圖 6 所示，之後一流體楔可能被用以使裂縫繼續延伸，使得複合元件能被完全分離。

當複合元件不同時，較佳為軸向地在中心固持複合元件同時旋轉該元件之同時，將一流體楔插入其側表面，以自碟片的周緣向其中心分離它以產生分離。

### ( 具體實施例 2 )

沒有形成孔隙度彼此不同的複數多孔層當作多孔層，在多孔層的多孔內壁表面上形成氧化物薄膜的方式可能被設計成使得平面內應力能夠被集中至多孔層的內部。圖 7 A 到 7 E 是顯示一孔及其附近之狀態的示意剖視圖，其實際上有一複雜形狀，以解釋依照本具體實施例的分離層的形成。

基質 1 1 的表面在固定的條件下受到陽極化，以形成厚度至少  $1 \mu m$  (較佳為至少  $2 \mu m$ ) 的單一多孔層 1 2 (見圖 7 A)。之後，該多孔層受到熱氧化以在孔 5 0 的內壁表面上形成氧化物薄膜 5 1 (見圖 7 B)。接著，該

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (19 )

受到氧化的多孔層 1 2 被浸入含有氟化氫的溶液中一段較長的時間，以不只移除形成於層表面上的氧化物薄膜 5 1 A，而且移除其下形成於多孔內壁表面上的氧化物薄膜 5 1 1 至離層表面至少  $1 \mu m$ （較佳為至少  $2 \mu m$ ）的深度。舉例來說，厚度為  $10 \mu m$  的多孔層 1 2 形成之後，其多孔內壁表面受到氧化，而且之後孔壁氧化物薄膜 5 1 被移除至離層表面  $2 \mu m$  深的位置，藉以在其孔內壁表面上形成具有氧化物薄膜厚度為  $8 \mu m$  的多孔半導體層 1 2 C，以及在其孔內壁表面上形成不具有氧化物薄膜厚度為  $2 \mu m$  的多孔半導體層 1 2 D（見圖 7 C）。

之後，如果必須，在一含有氫氣的還原氣氛中進行熱處理（氫燒焙），然後進行磊晶成長，使得應力在 8 微米厚的多孔半導體層及 2 微米厚的多孔半導體層之間的界面 I F 及其附近集中產生。

在這個例子中，多孔層 1 2 C 及 1 2 D 的孔隙度及厚度以及孔內壁表面的氧化物薄膜的厚度可能受到控制，使得如圖 8 所示 X 光繞射搖擺曲線具有兩個尖峰 3 A 及 3 C，其偏離參考尖峰 2 而且他們之間的距離是  $0.01$  度或更多。在此處，尖峰 3 C 是由於多孔層 1 2 D，由此處氧化物薄膜已經受到移除。

其後，如同具體實施例 1 般進行結合及分離，藉此複合元件在多孔層 1 2 C 及多孔層 1 2 D 之間的界面 I F 處沿著應力提昇層裂開，藉以使複合元件分離為二。

以此方式，在基質上獲得一由非多孔性單晶半導體組

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明 (20 )

成的薄膜。

( 具體實施例 3 )

圖 9 A 及 9 B 是顯示兩個孔及其附近的示意剖面圖，其實際形狀複雜許多，該圖用以解釋依照本具體實施例之分離層的形成。

與具體實施例 1 相同的方式，在一基質 1 1 的表面形成有一低孔隙度多孔層 1 2 A 及一高孔隙度多孔層 1 2 B ( 見圖 9 A ) 。

該些多孔層受到熱氧化處理直到多孔層 1 2 B 的所有孔壁皆轉化成氧化矽 ( 非晶形體 ) 。於此處，低孔隙度多孔層 1 2 A 的孔壁之厚度大於高孔隙度多孔層 1 2 B 的孔壁之厚度，因此孔壁之內部 5 3 仍為單晶半導體。藉此，形成由在孔內壁表面上具有氧化物薄膜的多孔單晶半導體組成的多孔層 1 2 F 及多孔非晶形層 1 2 E ( 見圖 9 B ) 。

之後，與具體實施例 1 及 2 相同的方式，以磊晶成長形成非多孔性單晶半導體層而且進行結合及分離，藉此複合元件在多孔層 1 2 E 及多孔層 1 2 F 之間的界面 I F 處沿著應力提昇層裂開，藉以使複合元件分離為二。

以此方式，在基質上獲得一由非多孔性單晶半導體組成的薄膜。

因此，本方法可被使用使得將形成於多孔層的孔內壁表面上的氧化物薄膜被製成在多孔層的層厚度方向具有不

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (21 )

同結構，特別是於本方法該多孔層被形成為具有不同孔隙度的複數層，而且當其受到氧化時受到高溫氧化或長期氧化。使得具有高孔隙度的層之實質上整個層皆被氧化成非晶形，同時具有低孔隙度的層之孔內壁表面受到氧化但是其內孔壁本身仍然維持單晶性。即是，具有低孔隙度的層變成具有氧化物薄膜的多孔性單晶半導體層，而具有高孔隙度的層變成多孔性非晶形絕緣層。

因此，當多孔層中的氧化物薄膜具有不同結構時，在兩層之間可以產生非常大的拉力，因此得以輕鬆產生分離。這代表著，當用以製造分離的多孔層具有過低孔隙度而無法產生集中應力時，依照本發明有可能會在多孔層中產生裂縫。

### ( 具體實施例 4 )

本具體實施例涉及在製造複合元件之後集中產生應力的步驟。此步驟以外的其他步驟與具體實施例 1 到 3 相同。

圖 1 0 A 到 1 0 D 是解釋依照本具體實施例的分離方法的示意圖。

首先，先製備例如矽晶圓的第一基質 1 1，及在其表面上形成一例如多孔單晶矽層的分離層 1 2 ( 見圖 1 0 A )。

例如非多孔性單晶體矽層的一非多孔性層 ( 薄膜 )

1 3 被形成在該分離層的層表面 ( 見圖 1 0 B )。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (22 )

該非多孔性層 1 3 與另行製備的第二基質 1 4 相結合以獲得含有多層結構的複合元件 ( 見圖 1 0 C ) 。此複合元件受到處理以集中產生應力。於此例子中，平面內應力可能例如以一種方法被集中產生，於該方法中組成複合元件的第一及第二基質 1 1 及 1 4 受到加熱及 / 或冷卻，使其彼此產生溫差，以在分離層的上下側上的層區域之間產生溫差。圖 1 0 C 顯示基質 1 1 受到加熱 2 0 1 的加熱及基質 1 4 受到冷卻 2 0 0 的冷卻之狀態。

然後，從外部施加分離能量 2 0 2 至該多層結構 ( 複合元件 ) 以放大已經產生的平面內應力。此分離能量是一種大得足以超過分離層的降伏應力的能量。藉此，複合元件在位於應力集中產生的位置處的應力提昇層 1 6 破裂，而分離成兩個部分 ( 圖 1 0 D ) 。

形成於第一基質 1 1 上的非多孔性層 1 3 藉此被轉移至第二基質 1 4 上。

複合元件在沒有產生集中應力被分離的情形中，分離層的強度必須受到精密控制。如果分離層有過高的機械強度，基質可能破裂或是裂痕產生於分離層以外的部分。同時，如果分離層的機械強度過低，分離區可能在結合之前即破裂。在此情形下，分離層可能在分離層的陽極化或離子植入的步驟中或後續的加熱、氧化及磊晶成長中即部分破裂，使其無法進行結合或其顆粒污染程序裝置。

傳統上地，多孔層被用於複合元件欲被在分離層破裂時，而其孔隙度被提高以在該部分降低機械強度好讓分離

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (23 )

變得容易。然而，降低機械強度好讓分離變得容易可能被導致多孔層在分離步驟前即破裂。即使在分離步驟之前沒有產生任何破裂，在分離的時候裂痕可能產生及擴散在多孔層的不同位置，使得分離表面非常崎嶇不平。在應用此方法的一些用途上，此不平整性可能是實際應用上的一大障礙。

當本發明被應用於製造 S O I 基質時，在分離後多孔層必須有一盡可能平整的層厚度分布。基此目的，有一種方法採用由數層具有不同孔隙度的層組成的多層結構，使得該些層中只有一層具有最高孔隙度因而具有最低機械強度可供破裂。然而，於此方法中，爲了讓破裂僅在高空隙度層進行以達成分離表面的平滑性，該層的厚度必須被做得非常小。然而，要製作薄且具有良好平面內均勻性的分離層是不容易的一件事。

在本具體實施例的情形中，該多孔層可能有一均勻的孔隙度，但是使用具有不同孔隙度的複數層使得應力能夠更確定地集中在他們的界面及其附近。

關於其他步驟、複合元件的組成材料、應力值等等皆適用具體實施例 1 的條件。

### ( 具體實施例 5 )

本具體實施例涉及在複合元件製造完成之後，集中產生應力的步驟。此步驟之外的其他步驟相同於具體實施例 1 到 3。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (24 )

圖 1 1 A 到 1 1 D 是說明依照本具體實施例的分離方法之示意圖。

首先，製作例如矽晶圓之第一基質 1 1，然後在其表面上形成例如多孔單晶矽層的分離層 1 2（見圖 1 1 A）。

在分離層 1 2 的層表面上形成例如非多孔性單晶矽層的非多孔性層（薄膜）1 3（見圖 1 1 B）。

該非多孔性層 1 3 與另行製作的第二基質 1 4 結合以獲得一具有多層結構的複合元件（見圖 1 1 C）。此複合元件受到處理以集中產生應力。舉例來說，在分離層及構成複合元件的第一及／或第二基質之間產生溫差。

如圖 1 1 D 所示，受熱流體 2 0 3 從外部被噴射至該多層結構的側面，同時冷卻基質 1 1 及 1 4，以如圖 1 0 所示地施加一分離能 2 0 2。所產生的平面內應力因此受到放大。此分離能大得足以超過分離層的降伏應力。因此，複合元件在位於應力集中產生處的應力提昇層 1 6 破裂而分離成兩部分。

形成於第一基質 1 1 上的非多孔性層 1 3 因此被移轉至第二基質 1 4。

在本具體實施例的情形中，該多孔層可能有一均勻的孔隙度，但是使用具有不同孔隙度的複數層使得應力能夠更確定地集中在他們的界面及其附近。

關於其他步驟、複合元件的組成材料、應力值等等皆適用具體實施例 1 的條件。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明 (25 )

( 具體實施例 6 )

本具體實施例涉及在複合元件製造完成之後，集中產生應力的步驟。此步驟之外的其他步驟相同於具體實施例 1 到 3 。

圖 1 2 A 到 1 2 D 是說明依照本具體實施例的分離方法之示意圖。

首先，製作例如矽晶圓之第一基質 1 1，然後在其表面上形成例如多孔單晶矽層的分離層 1 2 ( 見圖 1 2 A )。

在分離層 1 2 的層表面上形成例如非多孔性單晶矽層的非多孔性層 ( 薄膜 ) 1 3 ( 見圖 1 2 B )。

該非多孔性層 1 3 與另行製作的第二基質 1 4 結合以獲得一具有多層結構的複合元件 ( 見圖 1 2 C )。此複合元件受到彎折以集中產生應力。

如圖 1 2 D 所示，一流體 2 0 3 從外部被噴射至該多層結構的側面，以施加一分離能 2 0 2 以放大平面內應力。此分離能 2 0 2 大得足以超過分離層的降伏應力。因此，複合元件在位於應力集中產生處的應力提昇層 1 6 破裂而分離成兩部分。

如圖 1 2 D 所示，在被固持於具有下凹表面的支撐架上的狀態下，該複合元件受到彎折。或者，在被吸附於具有一開孔的支撐架上的狀態下，該複合元件受到彎折。

形成於第一基質 1 1 上的非多孔性層 1 3 因此被移轉至第二基質 1 4 。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (26 )

在本具體實施例的情形中，該多孔層可能有一均勻的孔隙度，但是使用具有不同孔隙度的複數層使得應力能夠更確定地集中在他們的界面及其附近。

關於其他步驟、複合元件的組成材料、應力值等等皆適用具體實施例 1 的條件。

除了上述矽晶圓之外，適用於本發明的第一基質 1 1 是例如矽-鍺、砷化鎵及砷化鎵鋁的半導體晶圓。

適用於本發明的分離層 1 2 較佳為具有微孔洞的層，更明確言之，具有密閉胞室及／或開放胞室的多孔層。多孔層亦可能藉由惰性氣體或其類似物的離子植入至晶圓而形成以進行熱處理。較佳為使用陽極化處理以使非多孔性半導體晶圓變為具有多孔性。

如上所述，該多孔層可能是單一層。亦較佳為該多孔層是具有彼此孔隙度不同的複數層，其形成自改變陽極化條件。於此處，該些複數層較佳為彼此厚度不同。欲改變孔隙度，一較佳的方法是改變陽極化溶液中的 HF（氟化氫）濃度，或改變所導通的電流。同時，離子植入層可能被用來當作分離層，而且具有不同離子量的至少兩層被製作以用來在其界面集中應力。

使用於本發明的非多孔性層 1 3 可能是任何預備使用的薄膜而沒有任何特別限制。預備用以製作半導體裝置的半導體可能是單層或多層例如是矽、鍺化矽、碳化矽、鍺、砷化鎵及砷化鎵鋁的半導體。預備用於薄膜以當作 S O I 層的材料可以使用以氣相、液相或固相磊晶成長製

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明 (27 )

作的單晶體。同時如果必要，絕緣層可能被形成在非多孔性層的表面。

使用於本發明的第二基質 1 4 可能是與第一基質 1 1 相同的基質，或是片狀或碟狀彈性或非彈性物質，例如玻璃、石英玻璃、樹脂或金屬。

本發明將以下列實施例而更詳細描述如下。

### ( 實施例 1 )

一種電阻為  $0.01 \Omega \cdot \text{cm}$  的 p - 型單晶矽晶圓在一 HF 溶液中受到兩階段陽極化處理以形成一雙層多孔層。陽極化處理之條件如下：

#### — 第一階段 —

電流密度： $7 \text{ mA} \cdot \text{cm}^{-2}$

陽極化處理溶液： $\text{HF} : \text{H}_2\text{O} : \text{C}_2\text{H}_5\text{OH} = 1 :$

$1 : 1$

時間：5 分鐘

第一多孔矽層的厚度： $4.5 \mu\text{m}$

#### — 第二階段 —

電流密度： $30 \text{ mA} \cdot \text{cm}^{-2}$

陽極化處理溶液： $\text{HF} : \text{H}_2\text{O} : \text{C}_2\text{H}_5\text{OH} = 1 :$

$1 : 1$

時間：10 秒鐘

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (28 )

第二多孔矽層的厚度： $0.2 \mu\text{m}$

晶圓於氧氣氛中在  $600^\circ\text{C}$  受到熱氧化處理兩小時。由於此氧化，使得多孔矽的孔內壁表面被覆蓋以熱氧化物薄膜。此多孔矽層的表面受到氫氟酸處理，以僅移除該多孔矽層的氧化物薄膜自孔內壁表面至離開該多孔層表面約 2 微米的深度，而且留下區域中孔內壁表面的氧化物薄膜深於大約 2 微米的深度。之後，所得到的晶圓被輸送到一 C V D 反應器中。

晶圓的溫度被提高到  $950^\circ\text{C}$ ，接著受到預燒焙以進行熱處理，同時先通以氫氣然後再通以來源氣體，以密封存在於多孔層的層表面上的孔洞。

然後，使用 C V D 單晶體矽被磊晶地在多孔層上成長  $0.3 \mu\text{m}$  的厚度。成長條件如下：來源氣體：

$\text{SiH}_2\text{Cl}_2 / \text{H}_2$

氣體流率： $0.5 / 180$  公升 / 分鐘

氣體壓力： $80$  托（大約  $1.06 \times 10^{-4} \text{Pa}$ ）

溫度： $950^\circ\text{C}$

成長速率： $0.3 \mu\text{m} / \text{分鐘}$ 。

藉此磊晶地長成的單晶矽層的表面受到熱氧化以進一步形成厚度  $100 \text{nm}$  的氧化矽薄膜當作絕緣層。經由上述步驟至此階段製得的樣品之 X 光繞射搖擺曲線具有圖

2 B 中曲線 1 2 B 的尖峰 3 A 及 3 B，以及圖 8 中的尖峰 3 C 之結合。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明 (29 )

氧化矽薄膜的表面及另行製造之第二矽晶圓的表面以面對面的方式互相接觸，接著在  $1,100^{\circ}\text{C}$  進行熱處理 60 分鐘以產生結合。

一楔插入由此獲得的複合元件之側表面，然後在具有高孔隙度的多孔層及具有低孔隙度的多孔層之界面的附近之具有高孔隙度的多孔層上形成大約  $300\text{nm}$  的不平整破裂，使得複合元件平面地分開。因為以此分離的晶圓的分離表面被覆蓋以多孔層，所以單晶矽層受到保護免於受到該楔之缺陷的影響。

結果， $\text{SiO}_2$  層、磊晶矽層、具有低孔隙度的多孔層及一部分原先形成在第一矽晶圓上的具有高孔隙度的多孔層被移轉到第二晶圓側。僅有具有高孔隙度的多孔層留在第一晶圓上。

之後，轉移到第二晶圓的多孔矽層被一混合溶液選擇性地蝕刻，該混合溶液由含有 49 重量%的 HF 的氫氟酸、含有 30 重量%的  $\text{H}_2\text{O}_2$  的雙氧水及水組成，該溶液在攪拌之下使用。

藉此，厚度  $0.2\mu\text{m}$  的單晶體矽薄膜可形成在氧化矽薄膜上。

依此形成的單晶體矽層在其整個平面的 100 點受到測量其厚度，其結果顯示該層的層厚度之平整性為  $201\text{nm} \pm 3\text{nm}$ 。

以一透射電子顯微鏡觀察其剖面的結果顯示，該矽層沒有產生新的晶體缺陷，而且維持良好的結晶性。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (30 )

該矽層 ( 薄膜 ) 在大氣壓於氫氣環境中在  $1,100^{\circ}\text{C}$  受到進一步熱處理以進行表面平整化處理。以一原子力顯微鏡檢查其表面粗糙度的結果顯示，在  $50\ \mu\text{m}$  平方區域內的平均平方粗糙度為  $0.2\ \text{nm}$ ，該值等於一般商業矽晶圓之值。

之後殘留在第一晶圓側的多孔矽被一混合溶液選擇性地蝕刻而受到移除，該混合溶液由含有 49 重量 % 的 HF 的氫氟酸、含有 30 重量 % 的  $\text{H}_2\text{O}_2$  的雙氧水及水組成，該溶液在攪拌之下使用。

所得到的第一晶圓可能接著受到氫退火或例如表面磨光的表面處理，使其能再被用作為第一晶圓或第二晶圓。

### ( 實施例 2 )

一種電阻為  $0.01\ \Omega \cdot \text{cm}$  的 p - 型單晶矽晶圓在一 HF 溶液中受到陽極化處理。陽極化處理之條件如下：

電流密度： $7\ \text{mA} \cdot \text{cm}^{-2}$

陽極化處理溶液： $\text{HF} : \text{H}_2\text{O} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$

時間： $11$  分鐘

多孔矽層的厚度： $12\ \mu\text{m}$

晶圓於氧氣氛中在  $400^{\circ}\text{C}$  受到熱氧化處理一小時，之後進一步在  $800^{\circ}\text{C}$  慢受到濕氧化處理 10 分鐘。由於此氧化，使得多孔矽的孔內壁表面被覆蓋以熱氧化物薄膜。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (31 )

此多孔矽層的表面受到氫氟酸處理，以僅移除該多孔矽層的氧化物薄膜自孔內壁表面至離開該多孔層表面約 2 微米的深度，而且留下區域中孔內壁表面的氧化物薄膜深於大約 2 微米的深度。

在進行氫燒焙之後，使用 C V D 該單晶體矽被磊晶地在多孔層上成長  $0.3 \mu\text{m}$  的厚度。成長條件如下：

來源氣體：S i H<sub>2</sub> C l<sub>2</sub> / H<sub>2</sub>

氣體流率：0.5 / 180 公升 / 分鐘

氣體壓力：80 托（大約  $1.06 \times 10^{-4} \text{Pa}$ ）

溫度：950 °C

成長速率：0.3  $\mu\text{m}$  / 分鐘。

藉此磊晶地長成的單晶矽層的表面受到熱氧化以進一步形成厚度 200 nm 的氧化矽薄膜當作絕緣層。經由上述步驟至此階段製得的樣品之 X 光繞射搖擺曲線具有與圖 8 中的尖峰相同之尖峰。

氧化矽薄膜的表面及另行製造之第二矽晶圓的表面以面對面的方式互相接觸，接著在 1,100 °C 進行熱處理 60 分鐘以產生結合。

所得到的結合基質（複合元件）受到水噴射而分離，然後其在孔內壁表面的氧化物薄膜受到移除的區域及氧化物薄膜留下來的區域之間的界面處被平滑地分離。

結果，氧化矽薄膜、磊晶矽層及一部分原先形成在第一矽晶圓上的多孔矽層被移轉到第二晶圓側。僅有多孔矽

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明 (32 )

留在第一晶圓上。

之後，轉移到第二晶圓的多孔矽層被一混合溶液選擇性地蝕刻，該混合溶液由含有 49 重量%的 HF 的氫氟酸、含有 30 重量%的  $H_2O_2$  的雙氧水及水組成，該溶液在攪拌之下使用。殘留的單晶矽沒有受到蝕刻。

藉此，厚度  $0.2 \mu m$  的單晶體矽薄膜可形成在氧化矽薄膜上。

該薄膜在大氣壓於氫氣環境中在  $1,100^\circ C$  受到熱處理。

### ( 實施例 3 ) -

一種電阻為  $0.01 \Omega \cdot cm$  的 p - 型單晶矽晶圓在一 HF 溶液中受到兩階段陽極化處理以形成一雙層多孔層。陽極化處理之條件如下：

#### - 第一階段 -

電流密度： $7 mA \cdot cm^{-2}$

陽極化處理溶液： $HF : H_2O : C_2H_5OH = 1 :$

$1 : 1$

時間：5 分鐘

第一多孔矽層的厚度： $4.5 \mu m$

#### - 第二階段 -

電流密度： $30 mA \cdot cm^{-2}$

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

### 五、發明說明 (33 )

陽極化處理溶液： $\text{HF} : \text{H}_2\text{O} : \text{C}_2\text{H}_5\text{OH} = 1 : 1 : 1$

時間：10 秒鐘

第二多孔矽層的厚度： $0.2 \mu\text{m}$

在多孔矽的孔內壁表面沒有受到熱氧化處理之下，經過處理的基質之多孔矽層受到氫燒焙。之後，使用 CVD 該單晶體矽被磊晶地在多孔層上成長  $0.3 \mu\text{m}$  的厚度。成長條件如下：

來源氣體： $\text{SiH}_2\text{Cl}_2 / \text{H}_2$

氣體流率： $0.5 / 180$  公升 / 分鐘

氣體壓力：80 托（大約  $1.06 \times 10^4 \text{Pa}$ ）

溫度： $950^\circ\text{C}$

成長速率： $0.3 \mu\text{m} / \text{分鐘}$ 。

藉此磊晶地長成的層表面受到熱氧化以進一步形成厚度  $100 \text{nm}$  的氧化矽薄膜當作絕緣層。

接著，氧化矽薄膜的表面在電漿反應器中暴露於氮電漿以活化其表面。此表面及另行製造之第二矽晶圓的表面以面對面的方式互相接觸，接著在  $600^\circ\text{C}$  進行熱處理三小時以產生結合。

所得到的複合元件被吸附到一具有稍小於晶圓大小的圓孔之分離台以使得晶圓彎曲，藉以集中應力。於此狀態，類似於實施例 2 圖 1 2 D 所示之方式一水柱被噴射至結

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明 (34 )

合晶圓的表面以放大應力，於是在具有高孔隙度的多孔層及具有低孔隙度的多孔層之界面上形成大約 5 0 0 n m 的不平整裂痕，使得複合元件平面地分開。

結果，氧化矽薄膜、磊晶矽層及一部分原先形成在第一矽晶圓上的多孔矽層被移轉到第二晶圓側。僅有多孔矽留在第一晶圓上。

之後，轉移到第二晶圓的多孔矽層被一混合溶液選擇性地蝕刻，該混合溶液由含有 4 9 重量%的 H F 的氫氟酸、含有 3 0 重量%的 H<sub>2</sub>O<sub>2</sub> 的雙氧水及水組成，該溶液在攪拌之下使用。殘留的單晶矽沒有受到蝕刻。藉此，厚度 0 . 2 μ m 的單晶體矽薄膜可形成在氧化矽薄膜上。

該薄膜在大氣壓於氫氣環境中在 1 , 1 0 0 ° C 受到熱處理一小時以使其表面平滑。

### ( 實施例 4 ) -

一種電阻為 0 . 0 1 Ω · c m 的 p - 型單晶矽晶圓在一 H F 溶液中受到兩階段陽極化處理以形成一雙層多孔層。陽極化處理之條件如下：

#### - 第一階段 -

電流密度：7 m A · c m<sup>-2</sup>

陽極化處理溶液：H F : H<sub>2</sub>O : C<sub>2</sub>H<sub>5</sub>O H = 1 : 1 : 1

時間：5 分鐘

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (35 )

第一多孔矽層的厚度： $4 \cdot 5 \mu m$

— 第二階段 —

電流密度： $30 \text{ mA} \cdot \text{cm}^{-2}$

陽極化處理溶液： $\text{HF} : \text{H}_2\text{O} : \text{C}_2\text{H}_5\text{OH} = 1 : 1 : 1$

時間： $10$  秒鐘

第二多孔矽層的厚度： $0 \cdot 2 \mu m$

在多孔矽的孔內壁表面沒有受到熱氧化處理之下，經過處理的基質之多孔矽層受到氫燒焙。之後，使用 CVD 該單晶體矽被磊晶地在多孔層上成長  $0 \cdot 3 \mu m$  的厚度。成長條件如下：

來源氣體： $\text{SiH}_2\text{Cl}_2 / \text{H}_2$

氣體流率： $0 \cdot 5 / 180$  公升 / 分鐘

氣體壓力： $80$  托 (大約  $1 \cdot 06 \times 10^4 \text{ Pa}$ )

溫度： $950^\circ\text{C}$

成長速率： $0 \cdot 3 \mu m / \text{分鐘}$ 。

藉此磊晶地長成的層表面受到熱氧化以進一步形成厚度  $100 \text{ nm}$  的氧化矽薄膜當作絕緣層。

接著，氧化矽薄膜的表面在電漿反應器中暴露於氮電漿以活化其表面。此表面及另行製造之第二矽晶圓的表面以面對面的方式互相接觸，接著在  $600^\circ\text{C}$  進行熱處理三

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (36 )

小時以產生結合。

所得到的結合基質（複合元件）自其兩側在其中心軸向地受到固持，而且在以晶圓中心為旋轉中心之下旋轉該複合元件同時將一水柱噴射至基質的側面。於此， $0^{\circ}\text{C}$ 的水被澆在第一晶圓表面側及第二晶圓表面側（即複合元件的兩個表面）以將其冷卻，同時 $98^{\circ}\text{C}$ 的熱水被噴射在其側面。由於複合元件上有被水噴射到的部分以及沒有被水噴射到的部分之間的溫差產生了一應力，於是在具有高孔隙度的多孔層及具有低孔隙度的多孔層之界面附近上形成大約 $500\text{nm}$ 的不平整裂痕，使得複合元件平面地分開。

結果，氧化矽薄膜、磊晶矽層及一部分原先形成在第一矽晶圓上的多孔矽層被移轉到第二晶圓側。僅有多孔矽留在第一晶圓上。

之後，轉移到第二晶圓的多孔矽層被一混合溶液選擇性地蝕刻，該混合溶液由含有 $49\%$ 重量的 $\text{HF}$ 的氫氟酸、含有 $30\%$ 重量的 $\text{H}_2\text{O}_2$ 的雙氧水及水組成，該溶液在攪拌之下使用。殘留的單晶矽沒有受到蝕刻。藉此，厚度 $0.2\mu\text{m}$ 的單晶體矽薄膜可形成在氧化矽薄膜上。

該薄膜在大氣壓於氫氣環境中在 $1,100^{\circ}\text{C}$ 受到熱處理一小時以使其表面平滑。

（實施例 5）

參考圖 1 3 A 到 1 3 G 本實施例描述如何製造薄膜晶

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明(37)

體矽光伏特裝置。

一〔111〕-平面 $p^+$ -型矽晶圓被製作當作第一基質。此晶圓被浸入氫氟酸及異丙醇的混合溶液中，於其中此晶圓301被當作正電極而一鉑板被當作負電極以進行陽極化處理以形成由一高孔隙度多孔層302及一低孔隙度多孔層303組成的分離層（見圖13A及13B）。

該些多孔層的形成條件同實施例1。

在多孔層的表面形成的矽晶圓的晶格應力被使用拉曼光譜加以分析，以確定該多孔層302的內部存在有一強（拉伸）應力。

在一液相成長裝置中，厚度大約 $30\mu m$ 的 $p$ -型薄膜單晶矽層304被磊晶成長在多孔層303的表面。該液相成長裝置的架設使得金屬銦得以在置於石英玻璃氣密閉反應器中的石英玻璃坩堝內被加熱到一設定溫度而融化。首先， $p$ -型多晶型矽融於保持在 $950^\circ C$ 的液態銦中，直到矽被銦飽和而獲得一熔融體。接著，形成有多孔層的矽晶圓被浸入該熔融體中，而後該熔融體以 $-1^\circ C/分鐘$ 的速度受到冷卻。藉著冷卻，沒有完全融於該熔融體中的矽開始沉積在多孔層303的表面上，且該 $p$ -型矽層304被磊晶成長。使用溶解磷摻雜 $n^+$ -型矽於錫中製備的熔融體在一液相成長裝置中，厚度大約 $0.2\mu m$ 的 $n^+$ -型矽層305被進一步磊晶成長在所形成 $p$ -型薄膜單晶矽層304的表面（見圖13C）。

一厚度大約 $70nm$ 的氮化矽層被以濺鍍沉積在層

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

### 五、發明說明 (38 )

3 0 5 的表面以當作抗反射層 3 0 6 。通孔被進一步形成在此表面上，藉由網版印刷及烘焙具有梳齒狀的柵電極 3 0 7 被製造（見圖 1 3 D）。

接著，厚度為 0 . 2 m m 的聚對苯二甲酸乙酯（P E T）當作第二基質被以乙烯 - 醋酸乙酯共聚合物（E V A）與柵電極結合。此板狀元件的一端被固定至直徑為 1 0 0 m m 的剝離滾輪 3 1 0，而且自其端側被捲起，然後沿著多孔層 3 0 2 及 3 0 3 的界面在多孔層 3 0 2 中產生一裂縫，於該界面應力已經集中產生，且一薄膜晶體光伏特裝置 3 1 3 3 被自晶圓 3 0 1 剝離（見圖 1 3 E）。一主要由銅當主成分的導電性黏著劑 3 1 3 將一不鏽鋼板背電極 3 1 2 結合在此裝置的背面。於此處，先前形成於 P E T 薄膜中的通孔被充滿導電性黏著劑而形成導出電極 3 1 4，以確保電性導通至柵電極（見圖 1 3 F）。於此狀態，一調整至 A M 1 . 5 的太陽能模擬器測得其轉換效率為 1 5 %。

已經剝離裝置 3 1 1 的晶圓 3 1 5 被浸入 1 % 氫氧化鈉的水溶液中以移除殘留於其表面上的多孔層。於本發明的方法中，多孔層 3 0 2 非常薄因而移除殘留物的蝕刻時間非常短。同時，在蝕刻之後晶圓 3 0 1 的表面變成一面完美的鏡子（見圖 1 3 G）。使用此晶圓 3 0 1，上述的步驟得以被重複，因此具有與第一個裝置相同轉換效率的光伏特裝置得以被再次製造，而該晶圓得以被重複使用。

（請先閱讀背面之注意事項再填寫本頁）

裝  
訂  
線

## 五、發明說明 (39 )

### ( 實施例 6 )

一種 [ 1 1 1 ] - 平面 p<sup>+</sup> - 型矽晶圓被製作當作第一基質，接著受到兩階段陽極化處理以形成雙層多孔層。陽極化處理之條件如下：

#### — 第一階段 —

電流密度：7 m A · c m<sup>-2</sup>

陽極化處理溶液：H F : H<sub>2</sub> O : C<sub>2</sub> H<sub>5</sub> O H = 1 : 1 : 1

時間：5 分鐘

第一多孔矽層的厚度：4 · 5 μ m

#### — 第二階段 —

電流密度：3 0 m A · c m<sup>-2</sup>

陽極化處理溶液：H F : H<sub>2</sub> O : C<sub>2</sub> H<sub>5</sub> O H = 1 : 1 : 1

時間：1 0 秒鐘

第二多孔矽層的厚度：0 · 2 μ m

表面形成有多孔層的晶圓受到實施例 5 相同的處理以形成厚度大約 3 0 μ m 的 p - 型薄膜單晶矽層，以及以液相磊晶成長形成厚度大約 0 · 2 μ m 的 n<sup>+</sup> - 型矽層。

一種購自 Alecom Products Co. 的暫時結合黏著劑 Crystal Bond 555 被用來將該 n - 型矽層黏著至一 P E T 薄膜。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (40 )

爲了在該兩多孔層的界面集中產生應力，固持上述晶圓的一固持器受到加熱以加熱晶圓的背面至  $50^{\circ}\text{C}$ ，同時  $-50^{\circ}\text{C}$  的冷空氣被吹至該 P E T 薄膜的表面。

在以一滾筒將 P E T 薄膜捲起的同時，已經結合在 P E T 薄膜上的 p - 型及 n - 型矽層受到剝離。

在 p - 型及 n - 型矽層上暴露的多孔層表面被以一主要成分爲銅的導電性黏著劑黏著至一另行製造的不鏽鋼基質，接著受到  $100^{\circ}\text{C}$  的暫行性燒焙。其被浸入大約  $100^{\circ}\text{C}$  的熱水中以溶解暫時結合的黏著劑，而且 P E T 薄膜被自矽層剝離。

該導電性黏著劑受到  $300^{\circ}\text{C}$  的燒焙使其交聯，以加強不鏽鋼基質與矽層之間的結合強度。

剝離 P E T 薄膜之後的 p - 型矽層的暴露表面上形成一抗反射層及一柵電極，因而獲得一薄膜光伏特裝置。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱： 分離複合元件之方法及製造薄膜之方法 )

在分離層中的固定位置產生裂痕，一種分離複合元件之方法包含：在一複合元件內部形成一分離層；在該分離層內部形成一應力提昇層，於其中一平面內應力集中產生至其本身不致引起分離的程度；及加大該平面內應力以使該應力提昇層破裂，藉此分離該複合元件。

英文發明摘要(發明之名稱： METHOD OF SEPARATING COMPOSITE MEMBER )  
AND PROCESS FOR PRODUCING THIN FILM

ABSTRACT OF THE DISCLOSURE

To cause a crack at a fixed position in a separation layer, a method of separating a composite member comprises the steps of forming a separation layer inside a composite member, forming inside the separation layer a stress riser layer in which an in-plane stress has concentratedly been produced to an extent that does not cause separation by the in-plane stress, and enlarging the in-plane stress to cause a crack in the stress riser layer, thereby separating the composite member.

## 六、申請專利範圍

第 89108203 號專利申請案

中文申請專利範圍修正本

民國 91 年 3 月修正

1. 一種分離複合元件之方法，該方法包含：

在一複合元件內部形成一分離層；

在該分離層內部形成一應力提昇層，於其中一平面內應力集中產生至其本身不致引起分離的程度；及

加大該平面內應力以使該應力提昇層破裂。

2. 如申請專利範圍第 1 項之分離複合元件之方法，其中該應力提昇層是形成於該分離層的內部，使得該分離層之 X 光繞射尖峰至少有兩個偏離一參考尖峰而且其間分開 0.01 度或更多。

3. 如申請專利範圍第 1 項之分離複合元件之方法，其中於該應力提昇層中的該平面內應力是  $1 \times 10^7$  dyne/cm<sup>2</sup> 或更大。4. 如申請專利範圍第 1 項之分離複合元件之方法，其中該應力提昇層之形成是在該分離層中形成有複數區域，於其中該分離層內部中的拉曼光譜尖峰位移之差異有  $-0.1 \text{ cm}^{-1}$  或更多。5. 如申請專利範圍第 1 項之分離複合元件之方法，其中該分離層之 X 光繞射尖峰至少有兩個偏離一參考尖峰而且其間分開 0.01 度或更多，而且其中該平面內應力是  $1 \times 10^7$  dyne/cm<sup>2</sup> 或更大。

6. 如申請專利範圍第 1 項之分離複合元件之方法，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

其中該分離層是微孔洞。

7 . 如申請專利範圍第 6 項之分離複合元件之方法，其中具有微孔洞之該分離層包含由陽極化處理形成的多孔層。

8 . 如申請專利範圍第 1、2、3、4 或 5 項所述之分離複合元件之方法，其中該分離層包含孔隙度彼此不同之複數多孔層。

9 . 如申請專利範圍第 1、2、3、4 或 5 項所述之分離複合元件之方法，其中該分離層包含孔隙度彼此不同之複數多孔層，而且其中在該些複數多孔層中該應力提昇層是形成於高孔隙度的多孔層中。

10 . 如申請專利範圍第 1 項之分離複合元件之方法，其中該應力提昇層之厚度是 2 微米或更小。

11 . 如申請專利範圍第 1 項之分離複合元件之方法，其中該應力提昇層之厚度是 0 . 1 微米或更小。

12 . 如申請專利範圍第 1 項之分離複合元件之方法，其中一流體噴射在形成於複合元件側表面的凹陷或狹縫以放大該平面內應力，從而分離該複合元件。

13 . 如申請專利範圍第 1 項之分離複合元件之方法，其中一楔插入形成於複合元件側表面的凹陷或狹縫以放大該平面內應力，從而分離該複合元件。

14 . 如申請專利範圍第 1 項之分離複合元件之方法，其中一震動能被施加於複合元件上以放大該平面內應力，從而分離該複合元件。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

1 5 . 如申請專利範圍第 1 項之分離複合元件之方法，其中該應力提昇層之形成是在厚度至少 1 微米的多孔層形成之後，該多孔層的孔內壁表面受到氧化以形成氧化物薄膜，該些形成於多孔內壁表面的氧化物薄膜自該多孔層的層表面被移除至少微米的深度，使得該些氧化物薄膜僅存在於該多孔層的較低部分。

1 6 . 如申請專利範圍第 1 項之分離複合元件之方法，其中該應力提昇層之形成是在該分離層的較高及較低側的層區域間產生溫差。

1 7 . 如申請專利範圍第 1 項之分離複合元件之方法，其中該應力提昇層之形成是彎曲該複合元件，且以該狀態分離該複合元件。

1 8 . 如申請專利範圍第 1 項之分離複合元件之方法，其中該應力提昇層是一多孔層，其形成於孔內壁表面上的氧化物薄膜於該多孔層的層厚度方向具有不同結構。

1 9 . 如申請專利範圍第 1 項之分離複合元件之方法，其中在該應力提昇層形成之後及直到該分離層破裂之間的期間溫度為 1, 1 0 0 °C 或更高的加熱不實施。

2 0 . 如申請專利範圍第 1 項之分離複合元件之方法，其中該分離層包含至少一在其孔內壁表面具有氧化物薄膜的多孔層。

2 1 . 一種分離複合元件之方法，該方法包含：  
在第一基質表面形成厚度至少 1 微米之多孔層；  
氧化該多孔層的孔內壁表面以形成氧化物薄膜；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

移除形成於孔內壁表面之氧化物薄膜至離該多孔層的層表面至少 1 微米的深度以留存該些氧化物薄膜於該多孔層的較低部分；

在該多孔層的表面形成一非多孔性層；

結合該非多孔性層至一第二基質以形成一內部具有分離層之複合元件；

使該分離層產生一裂縫以分離該複合元件。

2 2 . 一種分離複合元件之方法，該方法包含：

在第一基質表面形成第一多孔層及孔隙度高於第一多孔層之第二多孔層；

氧化該第一及第二多孔層以在該第一多孔層的孔內壁表面形成氧化物薄膜以及使該第二多孔層非晶形化；

在該第一多孔層的層表面形成一非多孔性層；

結合該非多孔性層至第二基質以形成內部具有分離層的複合元件；及

使該分離層產生一裂縫以分離該複合元件。

2 3 . 一種分離複合元件之方法，該方法包含：

製作具有分離層之複合元件；

彎折該複合元件；及

使該分離層產生一裂縫以分離該複合元件。

2 4 . 一種分離複合元件之方法，該方法包含：

製作具有分離層之複合元件；

在分離層中產生溫差以分離該複合元件；及

使該分離層產生一裂縫以分離該複合元件。

(請先閱讀背面之注意事項再填寫本頁)

裝

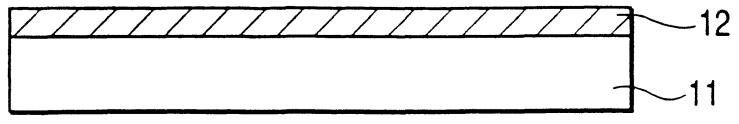
訂

線

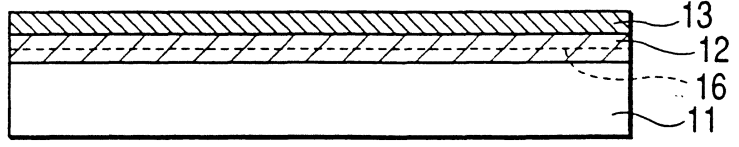
39108203

1/11

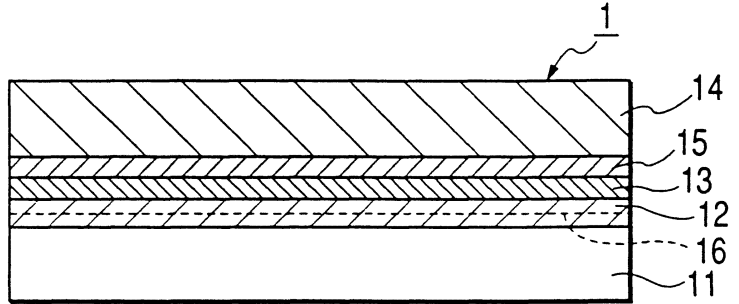
第 1A 圖



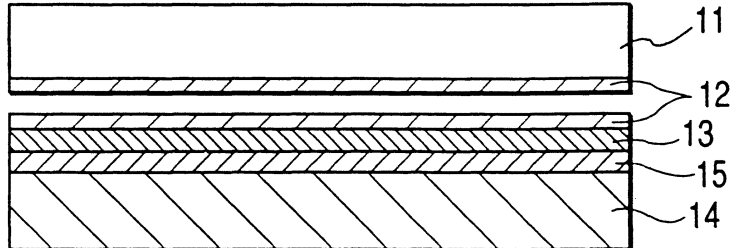
第 1B 圖



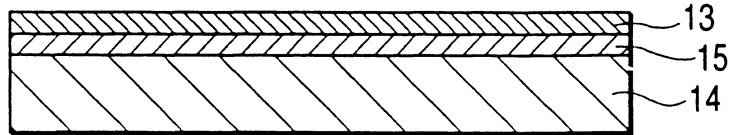
第 1C 圖



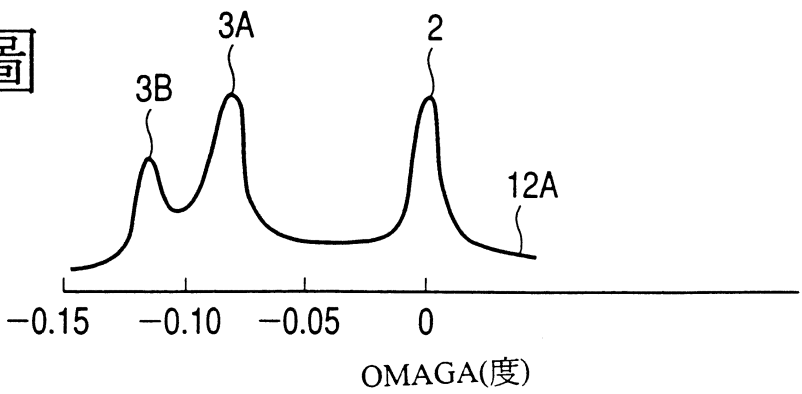
第 1D 圖



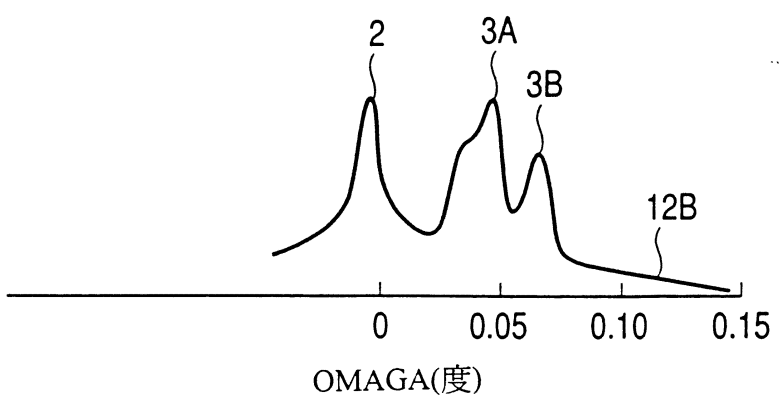
第 1E 圖



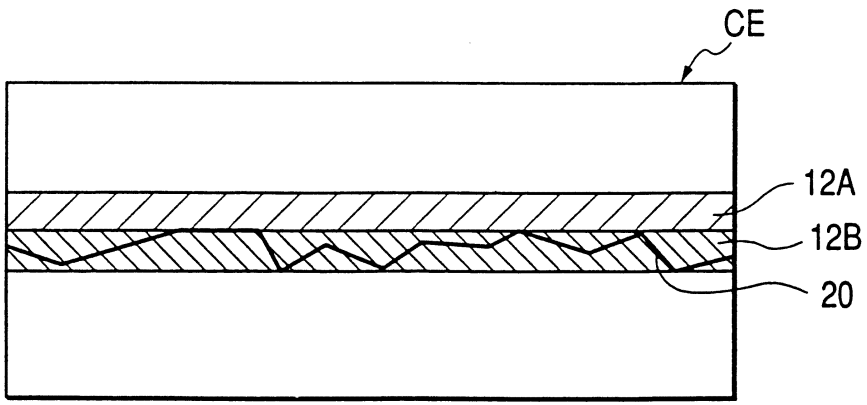
第 2A 圖



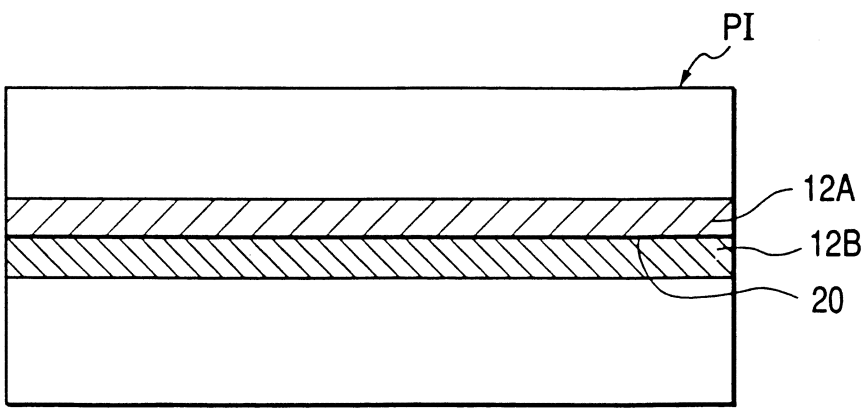
第 2B 圖



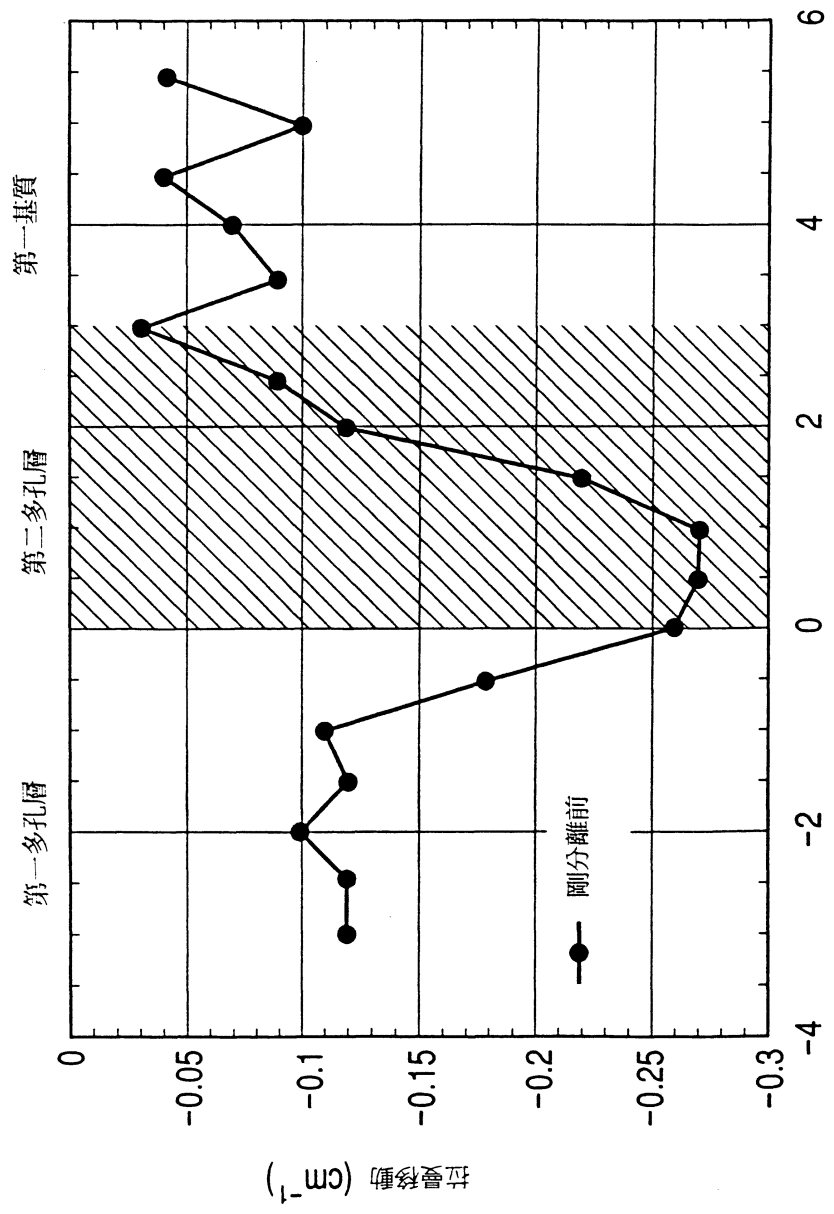
第 3A 圖



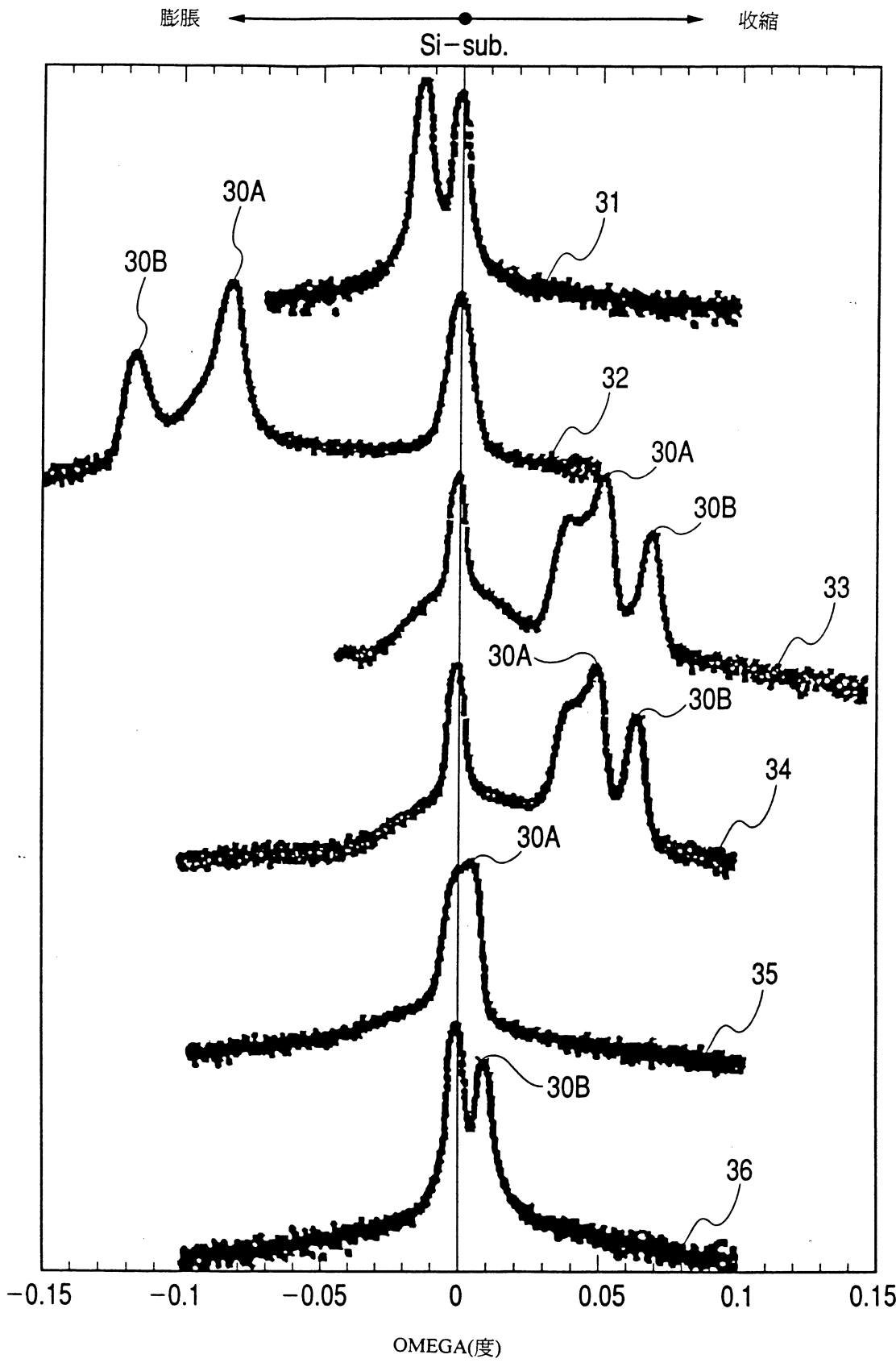
第 3B 圖



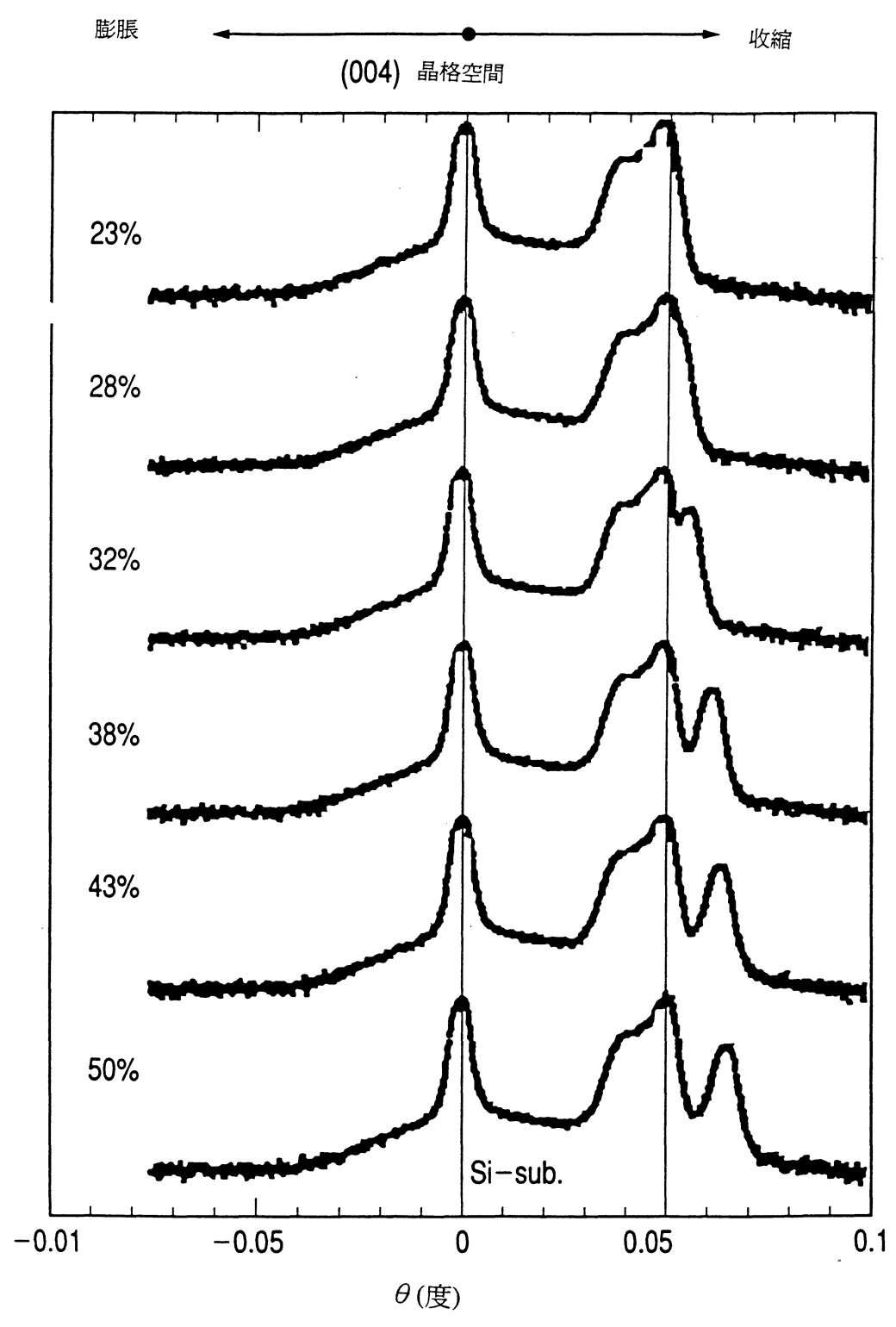
第4圖



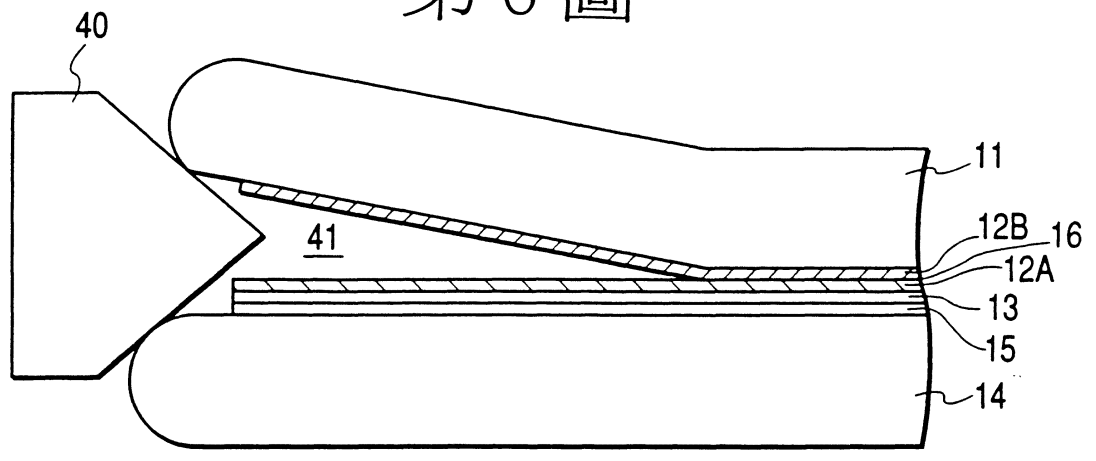
# 第5A圖



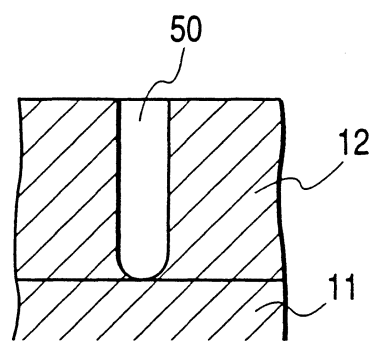
# 第 5B 圖



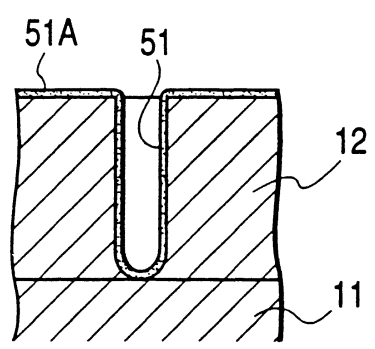
第 6 圖



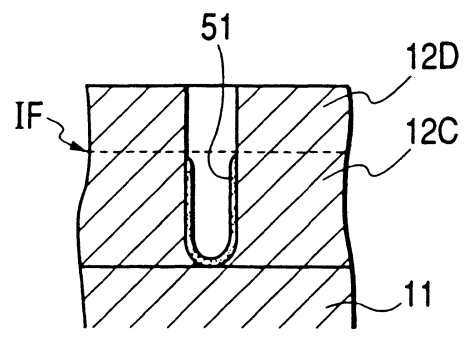
第 7A 圖



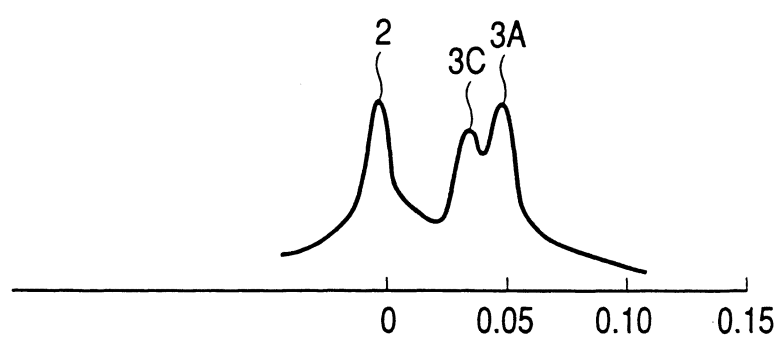
第 7B 圖



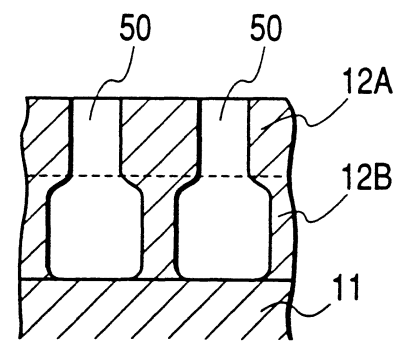
第 7C 圖



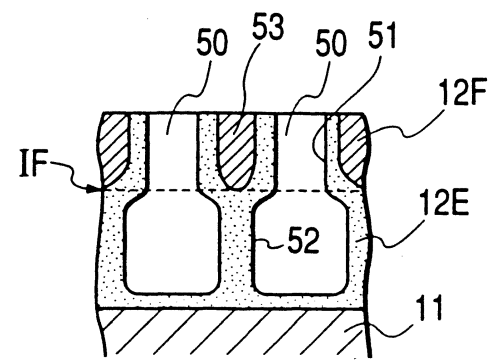
# 第 8 圖



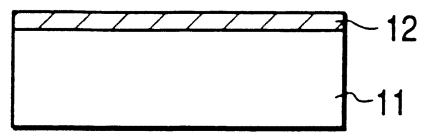
# 第 9A 圖



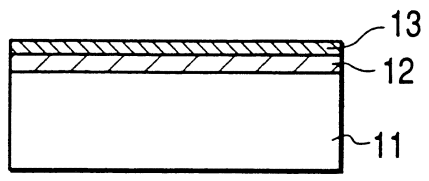
# 第 9B 圖



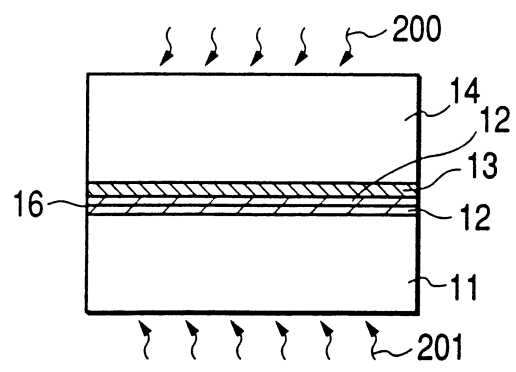
第 10A 圖



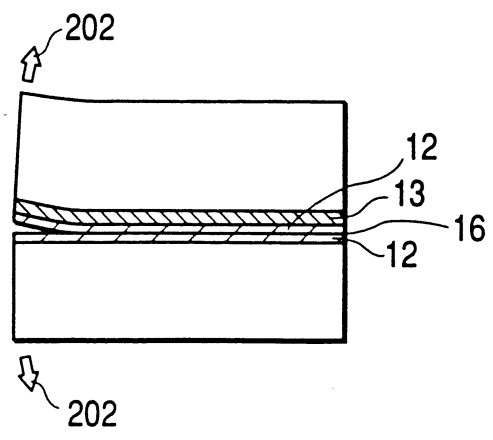
第 10B 圖



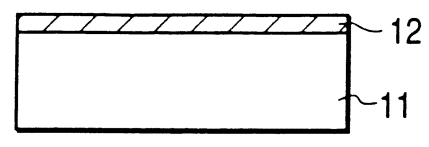
第 10C 圖



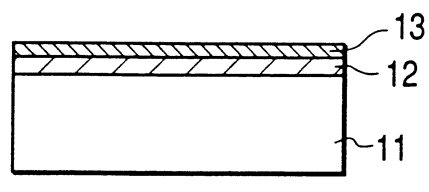
第 10D 圖



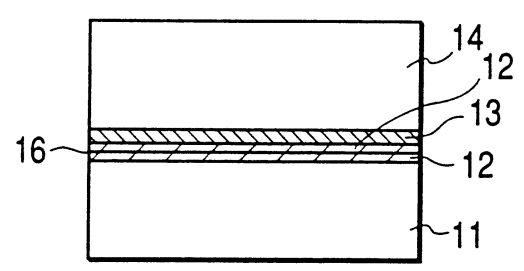
第 11A 圖



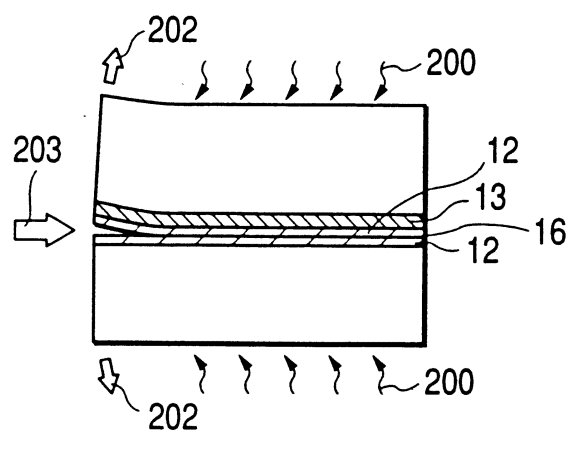
第 11B 圖



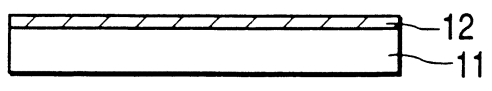
第 11C 圖



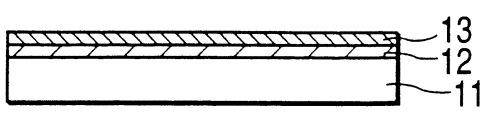
第 11D 圖



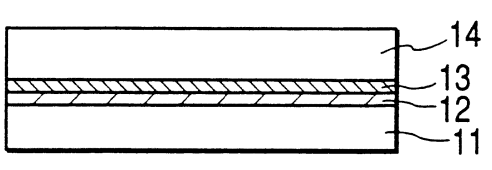
第 12A 圖



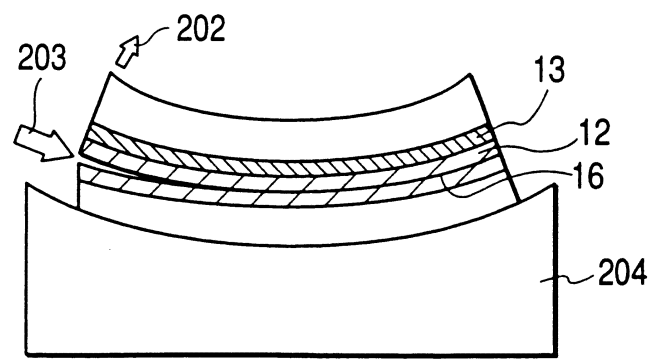
第 12B 圖



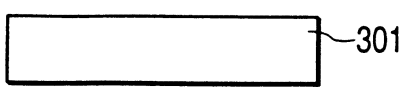
第 12C 圖



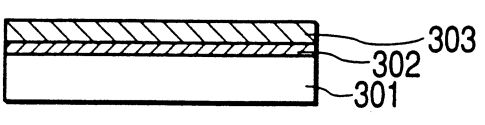
第 12D 圖



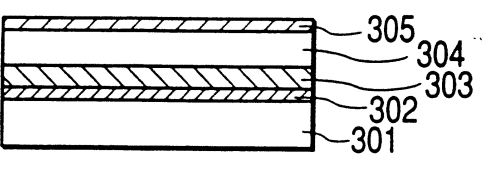
第 13A 圖



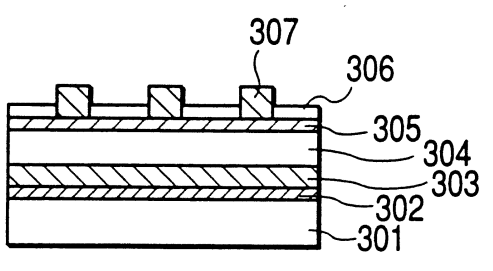
第 13B 圖



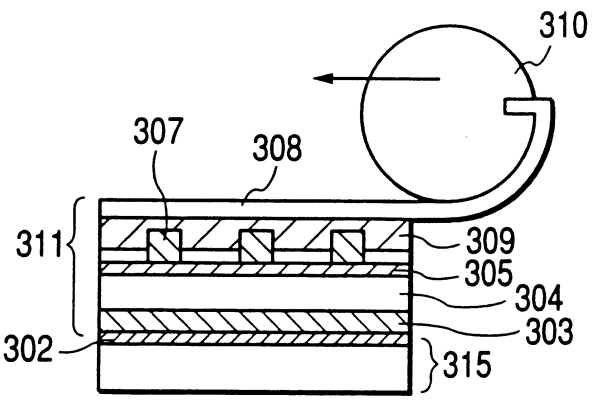
第 13C 圖



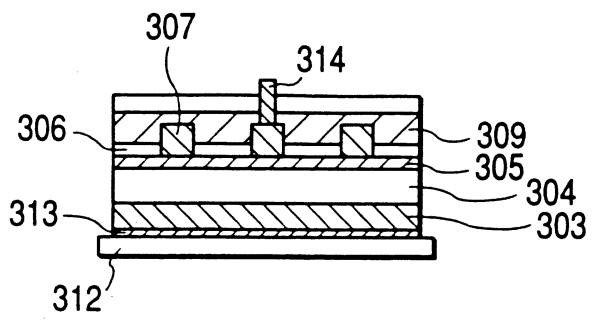
第 13D 圖



第 13E 圖



第 13F 圖



第 13G 圖

