



[12] 发明专利申请公开说明书

[21] 申请号 02810224. X

[43] 公开日 2004 年 9 月 8 日

[11] 公开号 CN 1528046A

[22] 申请日 2002.5.15 [21] 申请号 02810224. X

[30] 优先权

[32] 2001.5.21 [33] US [31] 60/292,359

[86] 国际申请 PCT/US2002/015309 2002.5.15

[87] 国际公布 WO2002/095930 英 2002.11.28

[85] 进入国家阶段日期 2003.11.19

[71] 申请人 汤姆森特许公司

地址 法国布洛涅

[72] 发明人 钱德拉·莫汉 肯特·J·尼塞万德

[74] 专利代理机构 北京市柳沈律师事务所

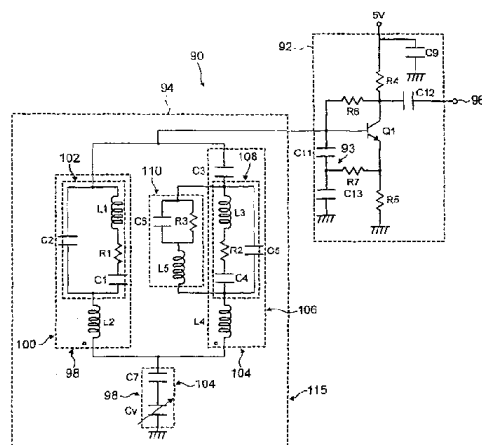
代理人 吕晓章 马莹

权利要求书 3 页 说明书 12 页 附图 7 页
按照条约第 19 条的修改 3 页

[54] 发明名称 宽带压控晶体振荡器

[57] 摘要

提供一种电压控制的 Colpitts 类型的晶体振荡器，其包括第一晶体和耦合至第一晶体的晶体管以提供用于产生输出振荡的信号的正反馈。可变电容被耦合至第一晶体，从而当在可变电容中发生相应的改变时，在振荡的信号频率中产生改变。第一电感被耦合在谐振电路中，该电路包括可变电容和具有选定值的第一晶体，用以对于振荡的信号中的频率提供至少 0.4% 的牵引范围。在本发明的一个实施例中，第二晶体被耦合至第一晶体并被包括在谐振电路中。能量损耗阻抗在谐振电路中被耦合至第一晶体，用于减少第一晶体的 Q 特性以增加振荡器的牵引范围。所述第一电感将所述第二晶体与所述第一晶体和所述能量损耗阻抗中的每一个相隔离，以减少所述能量损耗阻抗对所述第二晶体的 Q 特性的影响。



1. 一种压控晶体振荡器, 包括:
第一晶体;
5 与所述第一晶体并联配置的第二晶体;
与所述第一晶体相关的第一电抗;
与所述第二晶体相关的第二电抗;
晶体管电路, 其与所述第一和第二晶体进行通信, 并工作以输出振荡信号。
- 10 2. 如权利要求 1 所述的压控晶体振荡器, 其中, 所述第一电抗包括第一电感, 并且所述第二电抗包括第二电感。
3. 如权利要求 2 所述的压控晶体振荡器, 其中, 所述第一电感与所述第一晶体串联, 并且所述第二电感与所述第二晶体串联, 所述第一和第二晶体以及所述第一和第二电感形成晶体谐振结构。
- 15 4. 如权利要求 3 所述的压控晶体振荡器, 还包括与所述晶体谐振结构串联的第三电抗。
5. 如权利要求 4 所述的压控晶体振荡器, 其中, 所述第三电抗包含一个电容。
6. 如权利要求 5 所述的压控晶体振荡器, 其中, 所述电容是可变的。
- 20 7. 如权利要求 3 所述的压控晶体振荡器, 还包括与所述第二晶体并联的谐振电路。
8. 一种压控晶体振荡器, 包括:
晶体谐振器装置, 其具有并联配置的第一晶体和第二晶体, 用以提供晶体振荡信号;
25 与所述第一晶体相关的第一电抗装置, 用于调谐所述的第一晶体;
与所述第二晶体相关的第二电抗装置, 用于调谐所述的第二晶体;
与所述晶体谐振器进行通信的晶体管装置, 用于响应于所述晶体振荡信号而输出振荡信号。
9. 如权利要求 8 所述的压控晶体振荡器, 其中所述第一电抗装置包括
30 第一电感, 并且所述第二电抗装置包括第二电感。
10. 如权利要求 9 所述的压控晶体振荡器, 其中所述第一电抗被配置成

与所述第一晶体串联，和所述第二电感被配置成与所述第二晶体串联。

11. 如权利要求 10 所述的压控晶体振荡器，还包括与所述晶体谐振器装置串联配置的第三电抗。

12. 如权利要求 11 所述的压控晶体振荡器，其中所述第三电抗包括电
5 容。

13. 如权利要求 12 所述的压控晶体振荡器，其中所述电容是可变的。

14. 如权利要求 3 所述的压控晶体振荡器，还包括与所述第二晶体并联配置的谐振电路装置，用于线性调谐所述晶体谐振器装置的响应。

15. 一种受控的晶体振荡器，包括：
10 第一晶体；
耦合至所述第一晶体的晶体管，提供用于产生输出振荡信号的正反馈；
耦合至所述第一晶体的可变电抗，用于当在所述可变电抗中产生相应改变时，在所述振荡信号的频率中产生改变；和

耦合在谐振电路中的第一电感，所述谐振电路包括可变电容和具有被选
15 择相对所述振荡信号的频率提供至少 0.4% 的牵引范围的值的所述第一晶体。

16. 如权利要求 15 所述的受控的晶体振荡器，还包括经过所述第一电感耦合至所述第一晶体并比较在所述谐振电路中的第二晶体。

17. 如权利要求 16 所述的受控的晶体振荡器，还包括耦合至所述第一晶体的能量损耗阻抗，用于减少所述第一晶体的 Q 特性，其中所述第一电感
20 将所述第二晶体与所述能量损耗阻抗隔离开。

18. 如权利要求 16 所述的受控的晶体振荡器，其中所述可变电抗包括耦合至所述第一和第二晶体之间的连接端的可变电容。

19. 如权利要求 16 所述的受控的晶体振荡器，还包括耦合至所述第二晶体的第二电感，其中所述可变电抗被耦合至所述第一和第二电感之间的一个
25 结端。

20. 一种受控的晶体振荡器，包括：
第一晶体；
第二晶体，耦合至所述第一晶体以形成谐振电路；
耦合至所述谐振电路的晶体管，提供用于产生输出振荡信号的正反馈；
30 耦合至所述第一晶体的可变电抗，用于当在所述可变电抗中产生相应改变时，在所述振荡信号的频率中产生改变；和

在所述谐振电路中耦合至所述第一晶体的能量损耗阻抗，用于减少所述第一晶体的 Q 特性从而增加所述振荡器的牵引范围；和

耦合在所述谐振电路中的阻抗，用于将所述第二晶体与所述第一晶体和所述能量损耗阻抗中的一个隔离开，以减少所述能量损耗阻抗对所述第二晶

5 体的 Q 特性的影响。

21. 如权利要求 20 所述的受控的晶体振荡器，其中所述阻抗包括第一电感。

22. 如权利要求 21 所述的受控的晶体振荡器，其中所述可变电抗包括耦合至所述第一和第二晶体之间的一个结端的可变电容。

10 23. 如权利要求 21 所述的受控的晶体振荡器，还包括耦合至所述第二晶体的第二电感，其中所述可变电抗被耦合至所述第一和第二电感之间的一个结端。

15

宽带压控晶体振荡器

5 技术领域

本发明涉及晶体振荡器，并特别涉及压控晶体振荡器。

背景技术

晶体振荡器或晶体振荡器电路技术是公知的。晶体振荡器的一个特性是它们能够提供非常稳定的工作。同样的，晶体振荡器电路也由于他们非常稳定的工作而广为人知。另外，晶体振荡器有利的提供低相位噪声性能。此外，晶体振荡器是低成本的、具有小型高质量(Q)的晶体。然而，有关当前晶体振荡器的缺点在于他们无法提供宽带工作(即，它们具有小的牵引范围)。

本发明涉及这样一种类型的晶体振荡器：其频率可由电压控制，该电压使得可在给定的频带中自由的选择振荡器的频率。给定的频带通常由振荡器和/或振荡器组件所定义。这种类型的晶体振荡器是通常所说的压控晶体振荡器(VCXO)。

对于 VCXO 的工作频率的范围可被称作工作频率的频带或调谐范围。VCXO 典型地具有以较高(最大)和较低(最小)频率的工作频率作为 VCXO 的牵引范围的中心频率。一个问题是传统的压控晶体振荡器无法被牵引大于大约 0.05%的量(例如，将 10MHz 的晶体牵引 $\pm 2.5\text{KHz}$)。

因此，需要一种压控晶体振荡器，其提供大于现有技术所提供的牵引范围。

发明内容

主题发明是一种压控晶体振荡器(VCXO)。用电感和/或电容分别调谐单晶体或双晶体，以提供宽牵引范围。主题 VCXO 在宽牵引范围上提供稳定的频率输出，通常大于其额定谐振频率的 1.2%。

根据主题发明的一种形式，提供一种压控晶体振荡器。该压控晶体振荡器包括第一晶体、与第一晶体并行配置的第二晶体、与第一晶体相关的第一电抗、与第二晶体相关的第二电抗和晶体管电路，其与第一和第二晶体进行通信，并工作以输出振荡的信号。

根据主题发明的另一种形式,提供一种压控晶体振荡器。该压控晶体振荡器包括:晶体谐振器装置,该装置具有并联配置的第一晶体和第二晶体,用以提供晶体振荡信号;与第一晶体相关的第一电抗装置,用于调谐第一晶体;与第二晶体相关的第二电抗装置,用于调谐第二晶体;和与晶体谐振器相联的晶体管装置,用于响应于晶体振荡信号而输出振荡信号。

根据主题发明的再一种形式,提供一种产生振荡信号的方法,该方法包括以下步骤:(a)提供具有并联配置的第一晶体和第二晶体的晶体谐振器结构,(b)提供与所述第一晶体相关的第一电抗,(c)提供与所述第二晶体相关的第二电抗,(d)从所述晶体谐振器结构和所述第一和第二电抗产生晶体振荡器信号,和(e)提供与所述晶体谐振器结构进行通信的晶体管电路,所述晶体管电路工作以响应于所述晶体振荡信号而输出振荡信号。

不受到限制的,主题发明已应用在扩谱通信系统中,该系统利用脉冲发送(例如,时间域扩谱,频率跳动扩谱,和直接频率扩谱)更快和更容易的跟踪和获得扩谱码。此外,不受到限制的,还可以在 SONET、ATM 和/或 ETHERNET 的基础系统中的时钟覆盖方面采用/使用该技术。此外,在所述主题发明的各实施例以 Colpitts 类型的振荡器加以披露的同时,但是很明显,主题发明也可以应用于其他类型的振荡器,诸如 Pierce 振荡器、Clapp 振荡器、Hartley 振荡器和/或其他。

附图说明

结合附图,通过参考下面对本发明示例性实施例的描述,本发明的上述和其他特征及优点,以及实现他们的方式将变得更加清楚并且本发明将得到更好的理解,其中:

图 1 描述了石英晶体的电模式;

图 2 描述了根据主题发明的原理的示例性压控晶体振荡器的方框图;

图 3 是根据主题发明的原理的单晶体压控晶体振荡器的示例性实施例的电路简图;

图 4 是描述用于向根据主题发明的原理的单晶体压控晶体振荡器的谐振电路部分增加电容的方法的电路简图;

图 5 是根据主题发明的原理的双晶体(dual crystal)或孪晶体(twin crystal)压控晶体振荡器的示例性实施例的电路简图;

图 6 是显示对于变化的组件的示例值的图 5 的电路简图;

图 7 是描述单晶体压控晶体振荡器的电感与频率牵引的关系曲线的图;

图 8 是描述双晶体压控晶体振荡器的电感与频率牵引的关系曲线的图;

图 9 是描述双晶体压控晶体振荡器的调谐电压与频率变化(牵引)的关系曲线
5 线的图; 和

图 10 是根据主题发明的原理的双晶体或单晶体压控晶体振荡器的另一示例性实施例的电路简图。

相应的参考符号指出全部视图的相应部分。

10 具体实施方式

图 1 示出了被概括的指明为 20 的石英晶体的等效电路, 并为其表明了参考符号。石英晶体的等效电路 20 具有第一端 22 和第二端 24。

特别是, 石英晶体的等效电路 20 具有由电感器 26 代表的电感(其可被称作“动态电感(motional inductance)”)、由电容器 30 代表的电容(其可被称作“动态电容(motional capacitance)”)和由电阻器 28 代表的电阻(由电阻 28 表示的机械损耗)。电感器 26、电容器 30 和电阻器 28 包括一系列组件。石英晶体的等效电路 20 还具有由电容器 32 代表的并联电容。并联电容被定义为电极电容和夹持电容(holder capacitance)(也就是, 包含晶体的情形)的总和。并联电容对于使晶体工作于串联谐振频率之上是非常重要的。电容器 32 包括并联组件。电容器
15 32 因而与串联组件并行连接。

为了便于表示各种公式和/或恒等式, 可用 L_1 代表电感器 26、用 C_1 代表电容器 30、用 R_1 代表电阻器 28 和用 C_0 代表并联电容器 32。

存在着两种可能的石英晶体 (石英晶体的等效电路)20 的工作模式: 串联谐振模式和并联谐振模式。由随后标明的等式(1)、(2)、(3)给出振荡器的频率和石英晶体 20 的相关参数。
25

具体的, 晶体 20 的串联谐振(即, 串联谐振频率) f_s 由如下的等式(1)给出:

$$f_s (\text{series resonance}) = 1/(2\pi(L_1 C_1)^{1/2}) \quad (1).$$

串联谐振点是最小阻抗点。换种方式表述, 就是最低的晶体阻抗存在于串联谐振频率处。

晶体 20 的并联谐振点(即, 并联谐振频率) f_p 是最大阻抗点。换种方式表述, 就是最大晶体阻抗存在于并联谐振频率处。并联谐振由下面的等式(2)给出。同
30

样还提供了等式(3)和(4)。具体的，并联谐振频率 f_p 由如下的等式(2)给出：

$$f_s (\text{parallel resonance}) = 1/(2\pi(L_1 C_1)^{1/2}) \quad (2)$$

其中

$$C_{eq} = (C_1 C_0)/(C_1 + C_0); \text{ 和}$$

$$Q (\text{quality factor}) = (2\pi f_s L_1)/R_1 = 1/(2\pi f_s C_0 R_1) \quad (3)$$

通过利用与晶体 20 串联的特定的负载电容(未视出)(而不是与晶体 20 并联的特定的负载电容，未视出)，用于并联模式工作的晶体可以在串联模式工作中被使用。可以通过适当添加并联或串联微调电容(电容器)来稍微地调节晶体 20 的谐振频率。

- 10 现在参照图 2，其描述了根据此处讨论的主题发明的原理的、压控晶体振荡器(VCXO)的方框图，所述晶体振荡器被通常指定为 40。VCXO 40 具有输入端 41 和输出端 46。输入端 41 表示一个物理端或类似端和在该物理端获得的输入信号。输入端 41 与晶体电路 42 相互通信。晶体电路 42 工作以提供谐振器结构。晶体电路 42 与晶体管电路 44 耦合。晶体管电路 44 工作以提供振荡器结构。
- 15 晶体电路 42 为晶体管电路提供谐振输入。在一种形式中，振荡器结构是 Colpitts 振荡器，并且更具体的，是标准 Colpitts 振荡器的变型。但是，很明显，可以用其他类型的振荡器结构来利用本发明。输出端 46 耦合至晶体管电路 44。输出端 46 表示一个物理终端或类似端和在该物理端获得的振荡器输出信号。

- 现在参照图 3，其描述了根据本发明原理的、通常被指定为 50 的示例性单
- 20 晶体 VCXO 实施例的电路简图。VCXO 50 包括与晶体管电路 44 形式类似的晶体管电路 52。晶体管电路 52 形成改型了的 Colpitts 振荡器，并具有与输出端 24 类似形式的输出端 60。VCXO 50 还包括与晶体电路 42 同样的晶体电路 54。晶体电路 54 耦合至晶体管电路 52。电源 56 耦合至晶体管电路 52。

- 特别的，晶体管电路 52 包括具有反馈回路 53 的 NPN 晶体管 Q_1 ，该反馈
- 25 回路包括由可选电容的电容器 C_2 和 C_3 形成的分压器。特别的，电容器 C_2 耦合在晶体管 Q_1 的基极与晶体管 Q_1 的发射极之间，而电容器 C_3 则耦合在晶体管 Q_1 的发射极与地之间。反馈回路 53 提供足够的反馈至晶体管 Q_1 ，以保持振荡。射极电阻 R_3 配备在地与电容器 C_2 和 C_3 之间的结点或节点之间。射极电阻 R_3 还被耦合至晶体管 Q_1 的发射极。

- 30 晶体管电路 52 还包括偏置电阻，用于控制晶体管 Q_1 的工作点。在图 3 的 VCXO 50 中，偏置电阻以电阻器 R_1 和 R_2 的形式出现。电阻器 R_1 耦合在电源

56 和晶体管 Q_1 的基极之间。电阻器 R_2 耦合在晶体管 Q_1 的基极和电阻器 R_1 的一个结点或节点与地之间。输出端 60 由耦合至晶体管 Q_1 的集电极的电容器 C_5 电容性的耦合。另外, 诸如具体表现为电感器 L_2 和电容器 C_4 的 LC 电路的谐振电路被耦合至晶体管 Q_1 的集电极和输出端 60(电容器 C_5)。

5 特别的, 晶体电路 54 包括晶体 X_{tal1} (最好是石英晶体), 其一端被耦合至电感器 L_x (电感), 并被耦合至在 VCXO 50 中具体表现为第一固定电容或电容器 C_x 和第二可变电容或电容器 C_v 的并联结构的可变电容 58。电容器 C_x 和 C_v 被耦合至地。电感器或电感 L_x 配备在晶体电路 54 中, 并将晶体 X_{tal1} 耦合至晶体管 Q_1 的基极。

10 晶体 X_{tal1} 像所有的晶体一样, 具有基频。与电感 L_x 耦合的晶体的所述基频提供晶体的调谐或牵引。通过利用具有所选择的电感(例如 L_x)和电容(例如 C_x 和/或 C_v)的晶体的电特性, 其中是电压变量的一个元件牵引该晶体。在图 3 的实施例中, 电容 C_v 是可变的并可利用一个半导体结来实现, 所述半导体结起可变电容器的作用。通过改变输入电压, 这种结可以提供变化的电容。该可
15 变电容起可变电抗器的作用。

L_x 经过与所述电容值谐振来提供晶体的调谐的功能。因此电感值的选择是必需的。参考图 7, 其显示了描述与图 3 所示单晶体压控晶体振荡器的电感与频率牵引的关系曲线的图。从图 7 中可以看到, 电感器 L_x (或电感)在 10.7MHz 为小于 7uH 的 L_x 的值提供 50kHz 的牵引, 并且例如在 10.7MHz 为 L_x 的较高
20 值(直到 33uH)提供直到接近 300kHz 的牵引。这提供了 2.8%的牵引范围。本发明提供最小 50kHz 或 0.46%的牵引, 而不牺牲调谐线性(超过 2%)和在调谐范围(在整个调谐范围上超过 6dbc/hz)上变化的单边带(SSB) 相位噪声。

关于 VCXO 50, 如果晶体 $X_{tal1}(X_e)$ 的电抗以及电路(X)的电抗满足下述关系, 则将产生振荡。

$$25 \quad X_e = -X \text{ 即 } R_e = -R \quad (4)$$

等式(4)代表用于起振荡器的最差的工作条件的情形。在典型和最好的工作条件下, 下述的关系是有效的:

$$-R > R_e \quad (5)$$

关于图 3 的 VCXO 50:

$$30 \quad -R = -g_m / (\omega^2 C_2 C_3) \quad (6)$$

其中, g_m 是晶体管 Q_1 的互导, ω 是晶体管 Q_1 的振荡的角频率。为想要的

适当的操作而选择电容 C_2 和 C_3 ，并且可根据已知的 R 、 g_m 和 ω 值来计算电容 C_2 和 C_3 。为想要的适当的操作而选择偏置电阻 R_1 和 R_2 ，并且偏置电阻 R_1 和 R_2 可被选择用来提供想要的晶体管 Q_1 的工作点。电路中的电容器 C_x 和 C_v 将与晶体 X_{tal1} 或振荡器的动态电容一起控制电路的牵引范围。如果负载电容(即，
5 C_x 、 C_v)的谐振频率是 f_1 ，则 f_1 和 f_s (频率牵引)之间的差异(忽略当前的电感)由下式给出：

$$\Delta f / f_s = (f_1 - f_s) / f_s = [1/2(C_0 / C_1)][1/(1 + (C_L / C_0))] \quad (7),$$

其中

$$C_L = [(1/C_2) + (1/C_3) + (1/C_x + C_v)]^{-1} \quad (8).$$

10 根据本发明的一个方面，VCXO 50 包括在晶体电路 54 中由电感器 L_x 代表的电感。如上面所指出的，电感(即电感器 L_x)可以增加晶体电路 54 并从而增加 VCXO 50 的牵引范围。具体地说，牵引范围现在可如下的算术给出：

$$\Delta f / f_s = (f_1 - f_s) / f_s = [1/2(C_0 / C_1)][1/(1 + (C_L / C_0)(1/(1 - \omega^2 L_x C_L)))] \quad (9)$$

参照图 4，其描述了此处被一般指定为 70 的 VCXO 的示例性另一实施例
15 的电路简图。VCXO 70 包括和晶体管电路 44 类似方式的晶体管电路 72。晶体管电路 72 形成变型的 Colpitts 振荡器，并具有与输出端 24 类似方式的输出端 78。VCXO 70 还包括与晶体电路 42 类似方式的晶体电路 74。晶体电路 74 被耦合至晶体管电路 72。电源 76 被耦合至晶体管电路 72。

特别的，晶体管电路 72 包括具有反馈回路 73 的 NPN 晶体管 Q_1 ，该反馈
20 回路包括由可选电容的电容器 C_2 和 C_3 形成的分压器。特别的，电容器 C_2 耦合在晶体管 Q_1 的基极与晶体管 Q_1 的发射极之间，而电容器 C_3 则耦合在晶体管 Q_1 的发射极与地之间。反馈回路 73 提供足够的反馈至晶体管 Q_1 ，以保持振荡。射极电阻 R_3 配备在地与电容器 C_2 和 C_3 之间的结点或节点之间。射极电阻 R_3 还被耦合至晶体管 Q_1 的发射极。

25 晶体管电路 72 还包括偏置电阻，用于控制晶体管 Q_1 的工作点。在图 4 的 VCXO 70 中，偏置电阻以电阻器 R_1 和 R_2 的形式出现。电阻器 R_1 耦合在电源 76 和晶体管 Q_1 的基极之间。电阻器 R_2 耦合在晶体管 Q_1 的基极和电阻器 R_1 的一个结点或节点与地之间。输出 78 由耦合至晶体管 Q_1 的集电极的电容器 C_5 电容性的耦合。另外，诸如具体表现为电感器 L_1 和电容器 C_4 的 LC 电路的振荡
30 回路被耦合至晶体管 Q_1 的集电极和输出 60(电容器 C_5)。

特别的，晶体电路 74 包括晶体 X_{tal1} (最好是石英晶体)，其一端被耦合至

与晶体管 Q_1 的基极相耦合的电感 (电感器 L_x), 并被耦合至在晶体电路 74 中具体表现为第一固定电容或电容器 C_a 与第二固定电容或电容器 C_b 的串联结构的可变电容 80, 所述电容或电容器 C_b 可被选择性的接入或脱离与电容器 C_a 的串联耦合。电容器 C_b 被耦合至地或和耦合在晶体管(开关) Q_2 的集电极和发射极之间。这样, 可通过晶体管 Q_2 来导通和/或断开电容器 C_b 。当通过施加到晶体管 Q_2 的基极的输入信号(例如, 被调制的输入)来使晶体管 Q_2 截止时, 可变电容成为电容器 C_a 和 C_b 的串联等效物。当通过施加到晶体管 Q_2 的基极的输入信号(例如, 被调制的输入)来使晶体管 Q_2 导通时, 可变电容成为电容器 C_a 。调制随后可被施加在晶体管 Q_2 的输入端, 从而使振荡器成为频移键控(FSK)类型调制器或低功率发射机。

很明显, 图 4 的电感器 L_x (电感)以与图 3 的电感(电感器 L_x)相同或相似的方式运行。在图 4 中, 用所提供的值, VCXO 70 在 -9dbm 的功率输出提供 10.625MHz 的最大频率和 10.618MHz 的最小频率。

相对于上面的等式(3)和图 4 的 VCXO 70, 电容现在变为:

$$C_L = [(1/C_2) + (1/C_3) + (1/C_x)]^{-1}$$

其中, C_x 是 C_a 、 C_b 的函数, 并且晶体管 Q_2 输出电容 C_{ce} 。当晶体管 Q_2 完全导通时, $C_x = C_a$ 。当晶体管 Q_2 断开时, C_x 变为:

$$C_x = [(1/C_a) + (1/(C_b + C_{ce}))]^{-1} = [(1/C_a) + (1/C_b)]^{-1} \quad \text{如果 } C_b \gg C_{ce} \quad (10)$$

可通过 C_a 、 C_b 的适当选择来适当的控制频率偏移。

现在参照图 5, 其描述了被一般指定为 90 的示例性的和基本的 VCXO 的电路简图。VCXO 90 包括相同于晶体管电路 44 的晶体管电路 92。晶体管电路 92 形成变型的 Colpitts 振荡器, 并具有相同于输出 24 的输出 96。VCXO 90 还包括相同于晶体电路 42 的晶体电路 94。晶体电路 94 被耦合至晶体管电路 92。五(5)伏电压的电源被耦合至晶体管电路 92。

在一种形式中, 晶体管电路 92 包括 NPN 晶体管 Q_1 和反馈回路 93, 该反馈回路包括由电容器 C_{11} 和 C_{13} 形成的分压器。具体地说, 电容器 C_{11} 和 C_{13} 串联耦合, 从而使电容器 C_{11} 耦合至晶体管 Q_1 的基极, 而电容器 C_{13} 则耦合至地。在电容器 C_{11} 和 C_{13} 的结或节点之间提供电阻 R_7 。射极电阻 R_5 被耦合至电阻器 R_7 和晶体管 Q_1 的发射极, 还被耦合至地。电容器 C_{11} 和/或 C_{13} 的值的改变提供了不同的工作特性。电容器 C_{11} 和/或 C_{13} 因而可被用来调谐 VCXO 90。

输出端 96 由耦合至晶体管 Q_1 的集电极的电容器 C_{12} 电容性的耦合。另外,

诸如具体表现为电阻器 R_4 和/或电阻器 R_6 和电容器 C_9 的 RC 电路的滤波器被耦合至晶体管 Q_1 的集电极和晶体管 Q_1 的基极。

特别的，晶体电路 94 包括双晶体或李晶体。具体地说，晶体电路 94 包括具有第一谐振子结构 100 的第一谐振结构 98，和具有第二谐振子结构 106 的第二谐振结构 104。第一谐振子结构 100 包括由其电图解等效物所代表的第一晶体 102。第二谐振子结构 106 可具有附加的或“de-Q'ing”网络或电路 110(此处显示为与电阻器 R_3 并联的电容器 C_6 ，全部与电感器 L_5 串联)。第一谐振结构 100 包括与晶体 102 串联的电感(电感器) L_2 ，而第二谐振结构 104 包括与晶体 108 串联的电感(电感器) L_4 。电感器 L_2 和 L_4 与固定电容器 C_7 共同耦合在一个节点。电容器 C_7 与可变电容器 C_v 串联耦合。附加电路 110 响应于第二谐振结构 104 而提供调谐的线性化。这可通过减少“Q(品质因数)”或 de-Q 晶体来实现。特别的，电容 C_v 的改变使第二谐振结构 104 的频率变为线性或更加线性。换种方式表述，使电容 C_v 的值变化的电压的变化(未示出)引起振荡器频率(Δf)成比例(线性)的变化。

电感 L_2 的变化提供谐振结构 100/晶体 102 的调谐，而电感 L_4 的变化提供谐振结构 104/晶体 108 的调谐。另外，固定电容器值的变化和可变电容器的可调谐性提供了 VCXO 的牵引范围的改变。

第一和第二谐振结构 98 和 104 是并联的，而整体大谐振结构 115 的一端耦合至晶体管 Q_1 的基极，并耦合至串联电容 C_7 和 C_v 。

图 5 的双晶体振荡器 90 与上面示出的宽带 VCXO 单晶体实施例相似。对于双晶体振荡器 90，第一和第二晶体两者都被选择作为并联谐振晶体。电感 L_2 和 L_4 是两个串联的电感，可以被单独的串联添加到各自的晶体(即 L_2 与 X_{tal1} 以及 L_4 与 X_{tal2})，从而改善各单独晶体的牵引范围。网络或微调电路 110 可经过晶体 108 插入，以线性化调谐响应(即，使谐振子结构 106 的频率对电容器 C_v 的变化呈线性响应)。以和在单晶体 VCXO 中相似的方式，通过电容器 C_v 的变化实现整体调谐。

具体地说，网络 100 和 106 在例如 10.63MHz 和 10.76MHz 的不同的频率调谐。电容器 C_3 (电容)在网络 100 和 106 之间提供相对于网络 106 的 90° 的相移，从而当网络 100 处于其最低阻抗时，网络 106 处于其最高阻抗，并且反之亦然。这确保了网络 100 和 106 两者的交互作用最小。电感器 L_2 消去电容器 C_2 的作用，通过 C_7 、 C_v 和 L_3 的变化来改善网络 100 的可调谐性。如果没有网络 R_3 、

C_6 和 L_5 (电路 110), 谐振电路 100 和 106 趋向于具有会影响调谐线性的锐调谐特性。电路 110 有效的将晶体 108 的“Q”减少大约 4-5 的因数。典型的晶体具有值为 2000 的 Q。电路 110 的应用将电路 106 的 Q 减少至 400-500 之间。这种 Q 的减少有助于当 C_v 变化时, 无中断或突变的从网络 100 跃迁至网络 106。

- 5 用当前结构还可能实现如图 9 所示的超过 2-3% 的调谐线性, 而不必求助于使用复杂的补偿电路。

关于主题 VCXO 的应用, 为了将 ssb(单边带)相位噪声特性保持在调谐范围的较低和较高端, 在网络 100 和 106 两者中(即, 电路的两个“臂(arm)”)使用两个分开的串联电感器 L_2 和 L_4 , 从而分别消去电容器 C_2 和 C_5 作用。对于 VCXO

10 90 的测定的 SSB 相位噪声的较低端是 -145dbc/hz, 较高端是 -139dbc/hz, 给出 6dbc/hz 的差异。

参照图 6, 描述了图 5 的双晶体振荡器 90, 其具有为各种组件而显示的示例值。应当强调的是这些值是示例性的。同样的, 也可以取决于选定的晶体 102 和 108、选定的晶体管 Q1 和其他组件来使用其他的值。

- 15 图 7 描述了被一般指定为 120 的电感 L_x 与用于对图 3 实施例所示单晶体进行牵引的频率之间的关系曲线图。可以看出, 频率可以利用从 1 到 $13\mu\text{H}$ 的电感而从大约 50KHz 移动到大约 300KHz(250KHz 的范围)。

图 7 示出了相对于所述外部串联电感 L_x 的值的频率牵引特性。可以看出, 通过控制这些电感器的值, 调谐范围可被增加或减少。 L_x 电感值的特定范围取

20 决于晶体情形(case)电阻 C_{01} 、 C_{02} 。对于如在用于网络 100 或 106 的晶体中的一个的原型中使用的 HC49 晶体, C_{01} 为大约 7 皮法(pf), 而对于如在用于网络 100 或 106 的其他晶体中的一个的原型中使用的 HC18 晶体, C_{02} 为大约 5 皮法。频率调谐范围可被量化为每增加一个微亨电感约 25KHz。

图 8 描述了通常被指定为 130 的图, 其分别示出了对于单晶体或双晶体振荡器(VCXO)具有相等的频率牵引值的成对电容 C_2 、 C_3 (图 3 和 4)或成对电容 C_{11} 、 C_{13} (图 5 和 6)的作用。可以看出, 利用从 1 变化到 248pf 的电容, 相应成对电容中的每一个电容的频率可以从大约 60KHz 移动到 140KHz(80KHz 的范围)。

沿着与如上所述具有串联电感的单晶体中类似的相似线展开, 上述双晶体或单晶体实施例的牵引范围可以用下述的等式计算得出:

$$\frac{\Delta f}{f_c} = \frac{f_l - f_h}{f_c} = \left[\frac{1}{2} \left(\frac{C_{01}}{C_{11}} \right) \right] \left[\frac{1}{1 + \frac{CL}{CO1} \{1 - \omega^2 Lx1CL\}^{-1}} \right] + \left[\frac{1}{2} \left(\frac{C_{02}}{C_{12}} \right) \right] \left[\frac{1}{1 + \frac{CL}{CO2} \{1 - \omega^2 Lx2CL\}^{-1}} \right] \quad (13)$$

其中 C_{01} 是第一晶体的并联电容, C_{11} 是第一晶体的串联电容, C_L 是负载电容, C_{02} 是第二晶体的并联电容, C_{12} 是第二晶体的串联电容以及 ω 是谐振电路的谐振频率, 并且 L_2 和 L_4 是与每个晶体串联的电感。用下列各晶体的电容和

5 电感值进行仿真:

$C_{01}=2.5\text{pf};$

$C_{02}=2.5\text{pf};$

$C_{11}=0.03\text{pf};$

$C_{12}=0.03\text{pf};$

10 $L_1=0.08\text{H};$ 和

$L_2=0.08\text{H};$

在图 9 中描绘出了仿真的结果。图 9 描述了通常指定为 140 的、调谐电压(乘以 10)与频率改变(MHz)的关系曲线图。可以看出, 作为从 1 伏到 4 伏的调谐电压的结果, 频率改变可以从大约 10.63MHz 移动到 10.76MHz, 所述调谐电压以
15 未示出的方式来改变电容器 C_v 的值。图表 140 示出了振荡器频率中 128KHz 的变化。这相应于最小值百分之 1.2 的频率牵引。

现在参照图 10, 其描述了主体发明的另一个示例实施例。特别的, 其描述了通常被指定为 150 的 VCXO。通常, VCXO 150 是在反馈回路中具有并联放置的双晶体及串联的电感(电感器)和电压可变电容(电容器)的双晶体或单晶体
20 VCXO。通常, VCXO 150 具有两个并联配置的晶体, 这两个晶体与固定电感 L_1 、电阻 R_1 和可变电容 C_3 串联连接到地。可变电容 C_3 由电压可变电容器 C_2 分路, 以提供电路的电可调谐性。同样, VCXO 150 工作以在宽牵引范围上提供稳定的 频率输出。

具体地说, VCXO 包括晶体电路 142 和晶体管电路 144。晶体和/或晶体
25 电路/逻辑 142 包括由晶体谐振结构 154 和调谐或谐振电路 160 形成的主谐振结构 152。晶体谐振结构 154 包括并联配置的第一晶体 $Xtal1$ 和第二晶体 $Xtal2$ 。晶体谐振结构 154 的一端耦合至晶体管 Q_2 的基极, 另一端耦合至调谐结构 160。调谐结构 160 包括电感(如电感器 L_1)和电阻(如电阻器 R_1)。从调谐电压输入 162 注入的调谐电压被输入至调谐电路 160。调谐电路 160 的谐振频率的整体值应

当与晶体谐振结构 154 的谐振频率相匹配。这一复合网络将谐振并允许晶体管 Q_2 的基极的低阻抗。利用 R_1 和 L_1 实现系统的牵引。 R_1 和 L_1 同 C_3 和/或晶体的内部寄生电容一起形成谐振电路。

另外, VCXO 150 的晶体管电路 144 包括形成 Colpitts 振荡器的 NPN 晶体管 Q_2 。通过电容器 C_4 和 C_5 (反馈网络)来决定电压反馈比率, 所述电容器 C_4 和 C_5 典型的具有相同的值。晶体管和/或晶体管电路/逻辑 144 的输出被提供至调节电路/逻辑 164。调节电路/逻辑 164 通过晶体管 C_6 电容性的耦合晶体管 Q_2 输出。该输出被 FET F_2 及其相关的放大器电路/逻辑所缓冲。FET F_2 及其相关的放大器电路/逻辑提供输出 168。

对通过调节反馈电容器值和串联电感而成为可能的可调谐性改善进行分析。通过利用具有相反温度特性的 FET 器件偏置所述晶体管, 对双极的晶体管提供温度补偿。现有技术 VCXO 的一般可调谐性大约为 F_0 的 0.05%, 而主体发明为大约 F_0 的 1.2%, 调谐范围改善了 24 倍。

在一种方式中, VCXO 150 提供对于振荡器的温度补偿。特别的, 根据主体发明的一个实施例, 通过利用 FET 电流源 166 以偏置振荡器的双极晶体管来实现在各种温度范围(例如, -20° 至 $+55^\circ$)上的 VCXO 的工作稳定性。由于 FET 和双极晶体管具有相反的温度特性, 整体系统将达到温度范围上的稳定性性能的目标。FET 偏置电路 166 是一个恒定电流源。FET 偏置电路另外提供随温度的电压的改变, 这种改变与晶体管 Q_2 的随温度的电压的改变是相反的。所述电路是互补的, 从而为其工作提供帮助。

主题 VCXO 的性能的稳定(输出级别和/或光谱特性), 可以利用电容器 C_6 (例如 2-3pf) 使 VCXO 的输出被电容性的耦合, 并随后由 FET 放大器电路(F_2)缓冲。这为 VCXO 提供了足够的隔离, 从而输出频率和光谱性质在变化的负载条件上保持相对稳定。

主题 VCXO 能够牵引 10MHz 的晶体超过 100KHz。关于晶体谐振结构的电感和电容的变化值进行了测试。测试表明用 $10\mu\text{H}$ 的电感和 440pf 的电容(每一个为 220pf 的串联电容), 可以达到非常稳定的结果。随着电感增加至 $12\mu\text{H}$, 可以增加可调谐性。关于单晶体 VCXO 实现, 主题双晶体有比传统的单晶体实现好得多的可调谐性。使用两个晶体, 并将电感从 $6\mu\text{H}$ 改变至 $12\mu\text{H}$, 对于从 50 KHz 到 275 KHz 的振荡器有改善的可调谐性。使用单个晶体, 典型的仅能获得 2-3 KHz 的牵引范围。当图 4 的反馈电容 C_2 、 C_3 被选定为 220pf, 基极至

发射极反馈电阻 R_2 被选定为 81Kohms, 并且串联电感 L_x 为 $10\mu\text{H}$ 时, 发现单晶体谐振结构的频率牵引范围被从 50 KHz 改善至 140 KHz. 18 Kohms 电阻器 R_1 最好被用作经过 L_1 的分路, 以确保在工作范围上的平稳的可调谐性。

- 5 尽管已将本发明描述为具有优选设计, 但可以在所公开的精神和范围内对本发明做进一步的修改。本申请因此试图覆盖利用本发明的总原则的、任何适应性的变化和使用。此外, 本申请试图覆盖作为在本领域的已知或惯例之内的对本公开的违背, 所述本领域的已知或惯例是本发明所允许的并在附加权利要求书的限制之内。

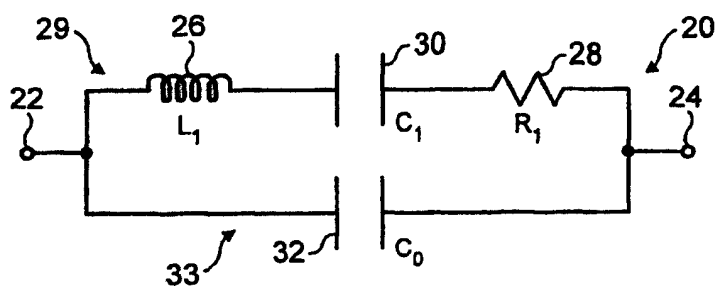


图 1

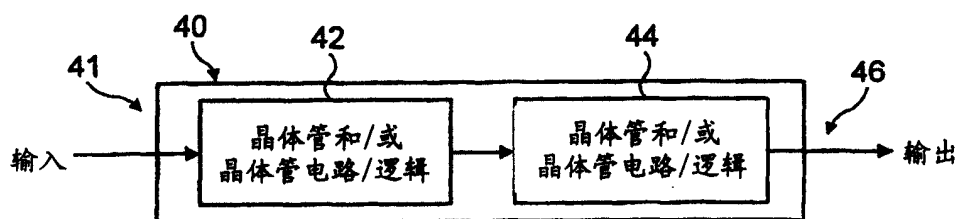


图 2

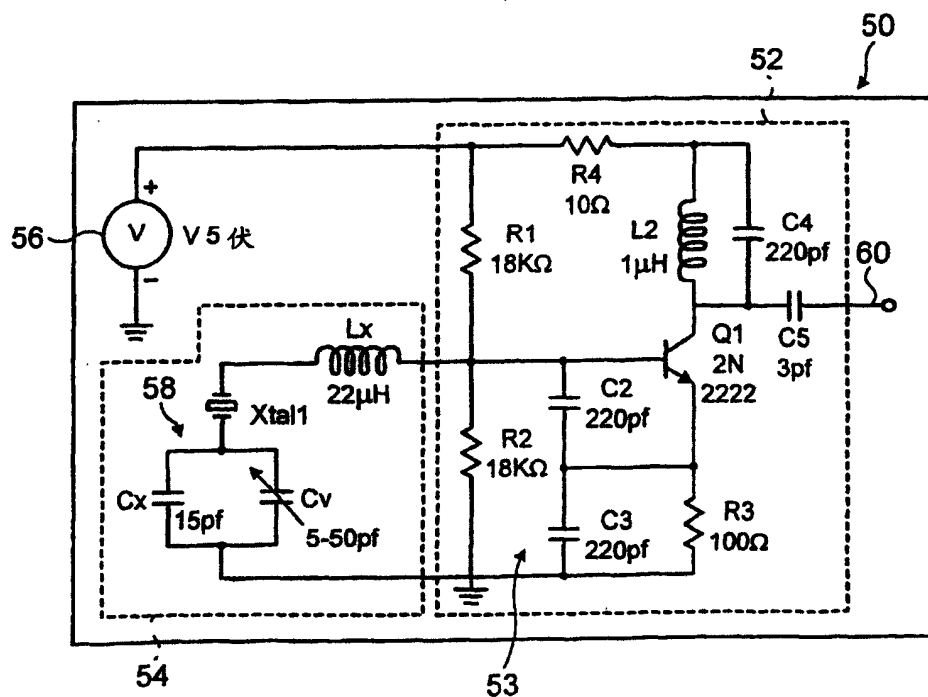


图 3

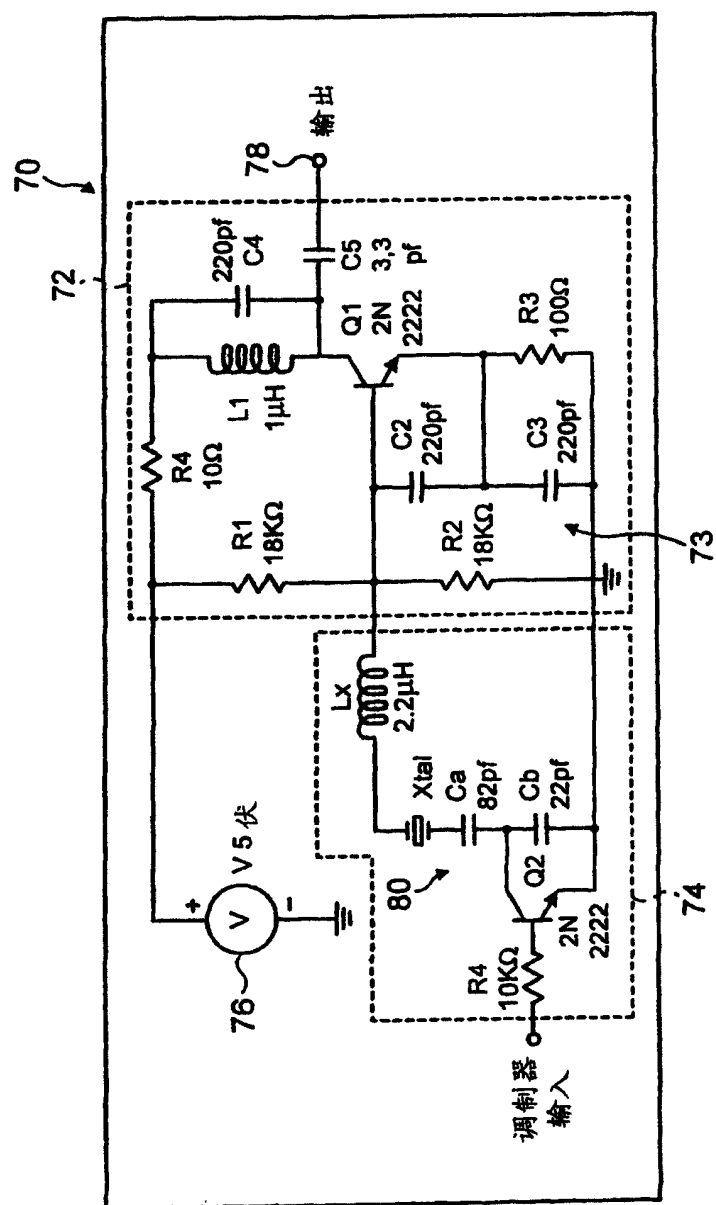


图 4

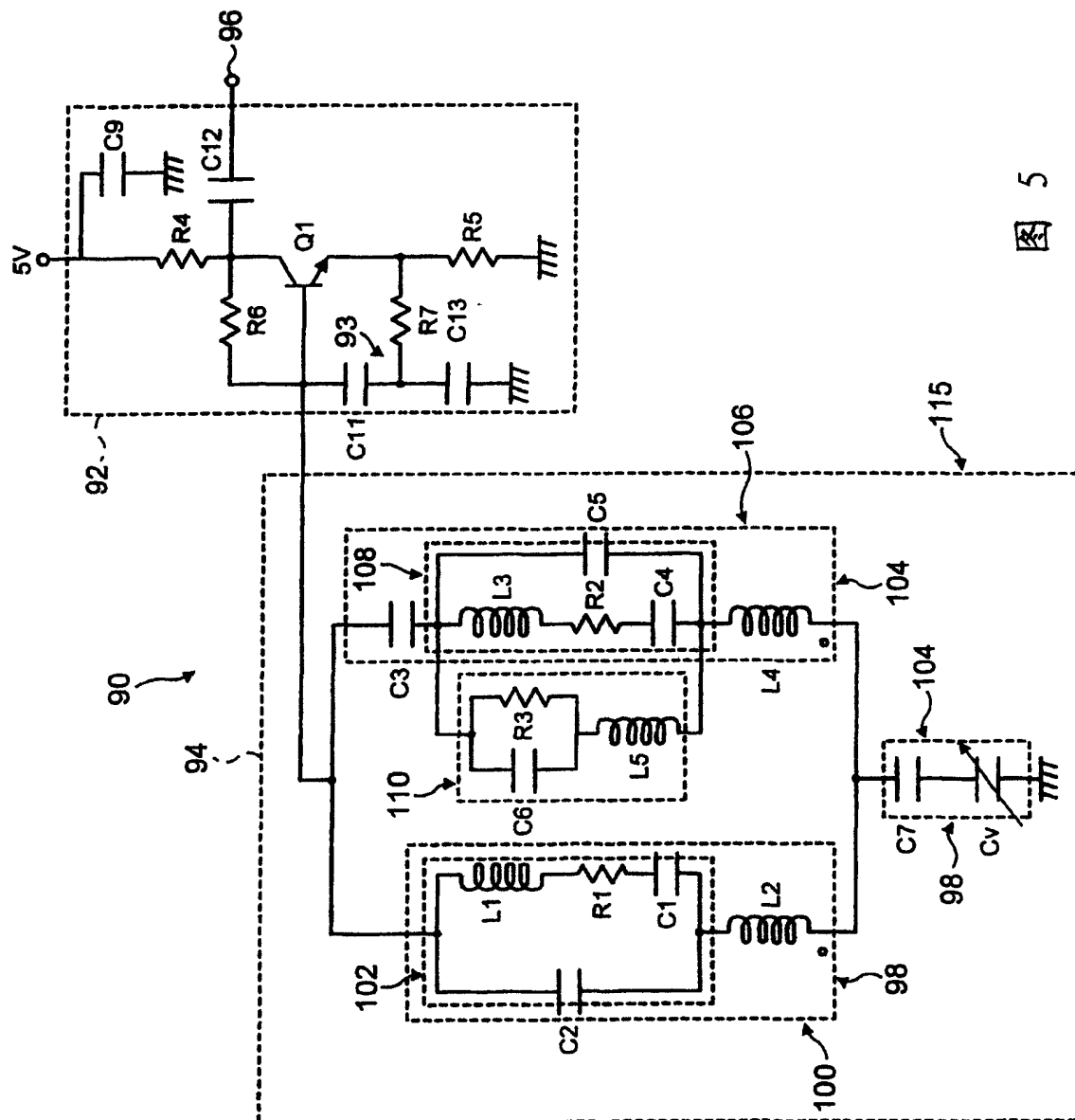


图 5

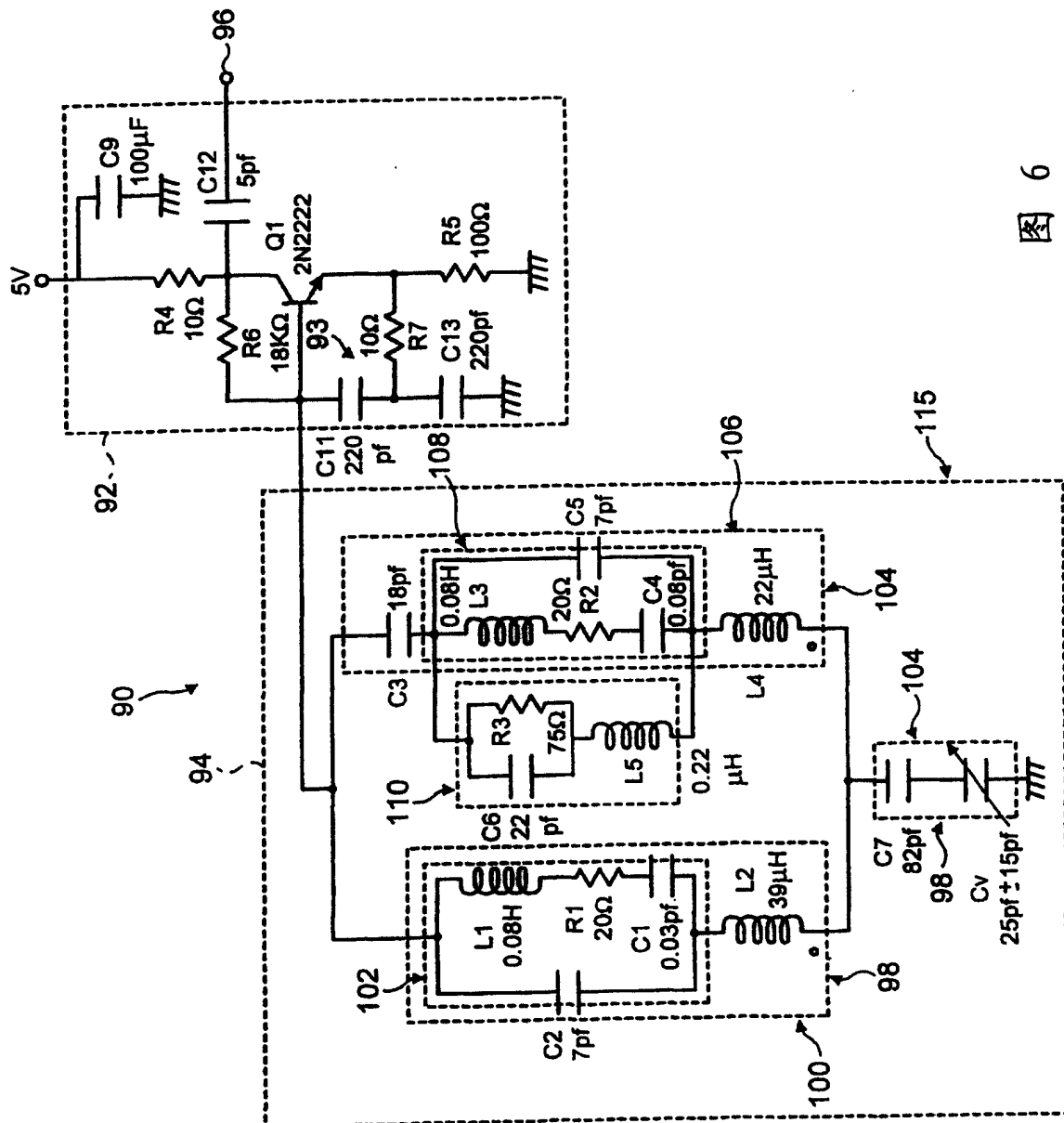


图 6

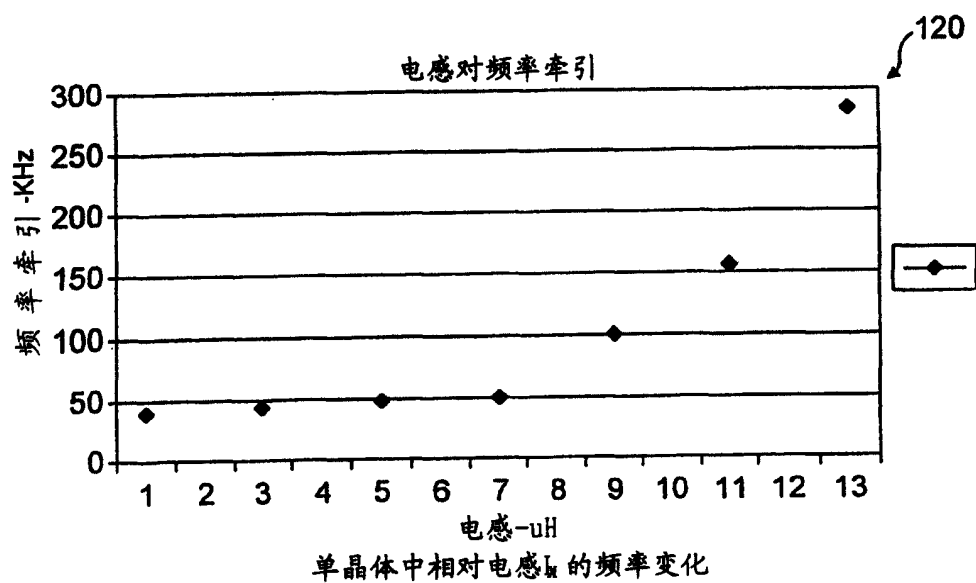


图 7

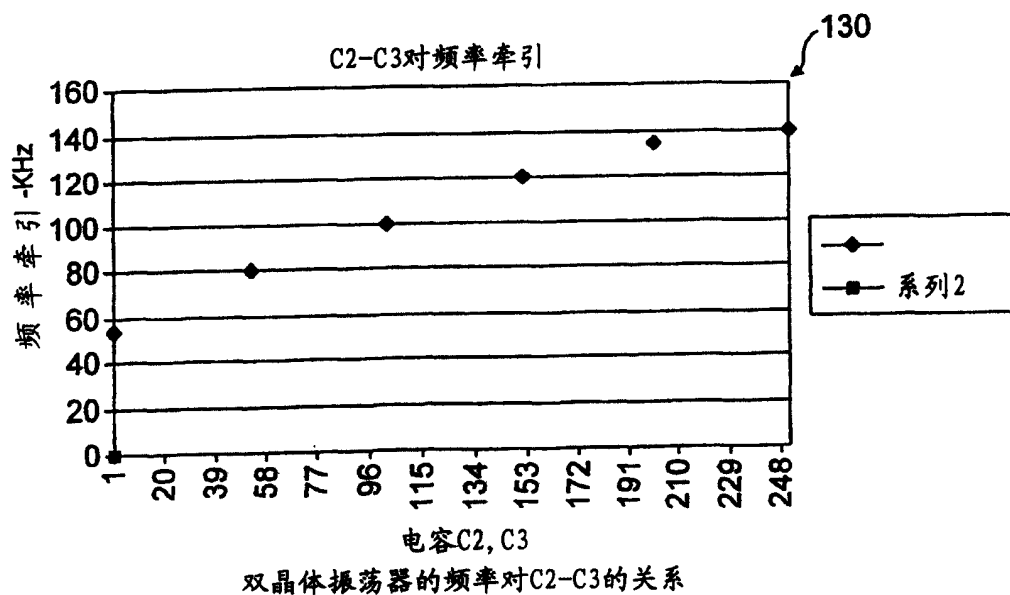


图 8

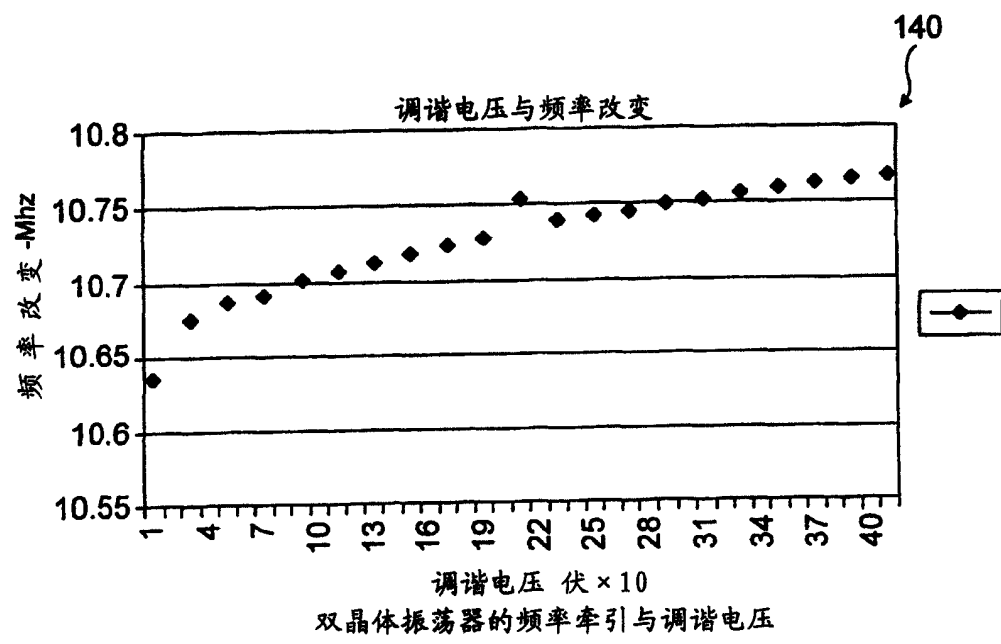


图 9

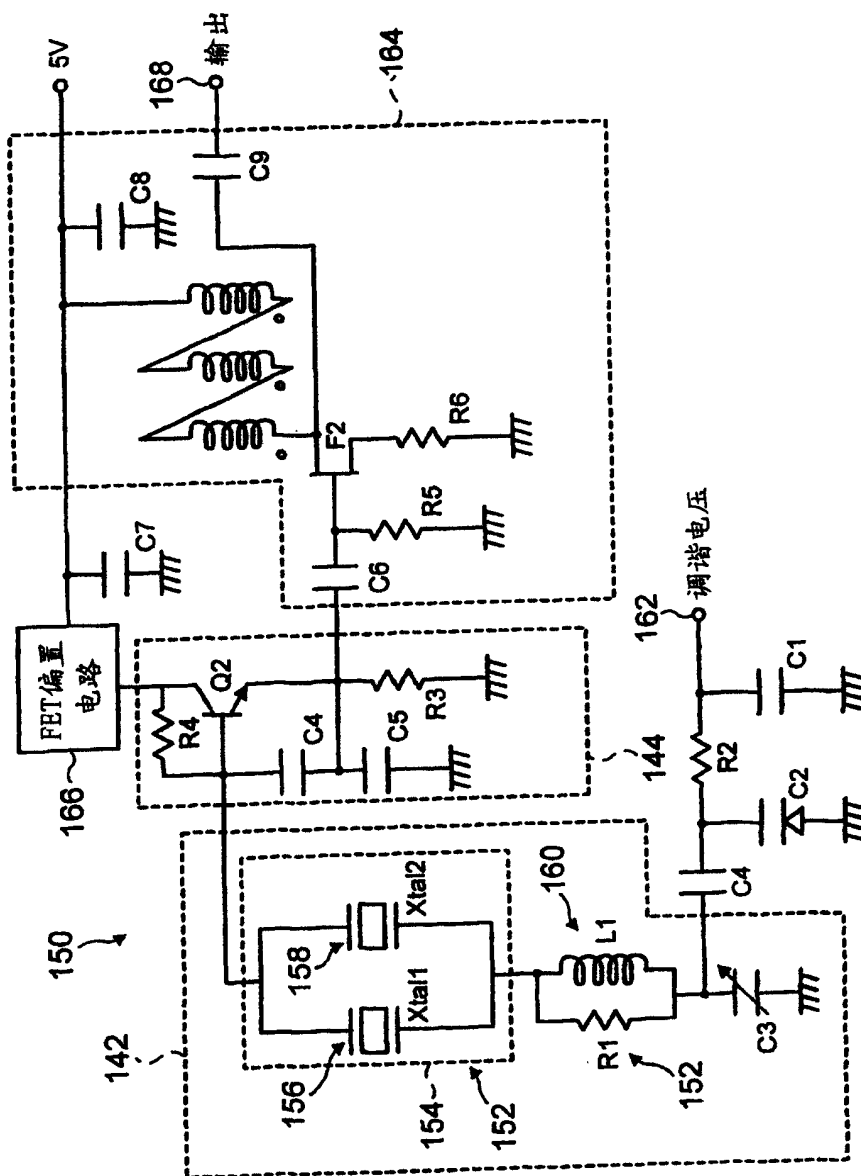


图 10

1. 一种压控晶体振荡器, 包括:
第一晶体;
5 与所述第一晶体并联配置的第二晶体;
与所述第一晶体相关的第一电感;
与所述第二晶体相关的第二电感;
晶体管电路, 其与所述第一和第二晶体相互通信, 并工作以输出振荡的信号。
- 10 2. 如权利要求 1 所述的压控晶体振荡器, 其中, 所述第一电抗包括第一电感, 并且所述第二电抗包括第二电感。
3. 如权利要求 1 所述的压控晶体振荡器, 其中, 所述第一电感与所述第一晶体串联配置, 并且所述第二电感与所述第二晶体串联配置, 所述第一和第二晶体以及所述第一和第二电感形成晶体谐振结构。
- 15 4. 如权利要求 3 所述的压控晶体振荡器, 还包括与所述晶体谐振结构串联配置的第三电抗。
5. 如权利要求 3 所述的压控晶体振荡器, 还包括与所述晶体谐振结构串联配置的电容。
6. 如权利要求 5 所述的压控晶体振荡器, 其中, 所述电容是可变的。
- 20 7. 如权利要求 3 所述的压控晶体振荡器, 还包括与所述第二晶体并联配置的谐振电路。
8. 一种压控晶体振荡器, 包括:
晶体谐振器装置, 其具有并联配置的第一晶体和第二晶体, 用以提供晶体振荡信号;
25 第一电抗装置, 包含与所述第一晶体相关的第一电感, 该第一电感用于调谐所述的第一晶体;
第二电抗装置, 包含与所述第二晶体相关的第二电感, 该第二电感用于调谐所述的第二晶体;
与所述晶体谐振器相互通信的晶体管装置, 用于响应所述晶体振荡信号
30 而输出振荡信号。
9. 如权利要求 8 所述的压控晶体振荡器, 其中所述第一电抗装置包括

第一电感, 并且所述第二电抗装置包括第二电感。

10. 如权利要求 8 所述的压控晶体振荡器, 其中, 所述第一电抗与所述第一晶体串联, 和所述第二电感与所述第二晶体串联。

11. 如权利要求 10 所述的压控晶体振荡器, 还包括第三电抗装置, 该第三电抗装置包含与所述晶体谐振器装置串联配置的第三电容。

12. 如权利要求 11 所述的压控晶体振荡器, 其中, 所述第三电抗包括电容。

13. 如权利要求 12 所述的压控晶体振荡器, 其中, 所述电容是可变的。

14. 如权利要求 12 所述的压控晶体振荡器, 还包括与所述第二晶体并联的谐振电路装置, 用于线性化调谐应所述晶体谐振器装置的响应。

15. 一种受控的晶体振荡器, 包括:

第一晶体;

耦合至所述第一晶体的晶体管, 提供用于产生输出振荡信号的正反馈;

耦合至所述第一晶体的可变电抗, 用于当在所述可变电抗中产生相应改变时, 在所述振荡信号的频率中产生改变; 和

耦合在谐振电路中的第一电感, 所述电路包括所述可变电容和具有被选择相对所述振荡信号的频率提供至少 0.4% 牵引范围的值的第一晶体。

16. 如权利要求 15 所述的受控的晶体振荡器, 还包括经过所述第一电感耦合到所述第一晶体并包括在所述谐振电路中的第二晶体。

17. 如权利要求 16 所述的受控的晶体振荡器, 还包括耦合至所述第一晶体的能量损耗阻抗, 用于减少所述第一晶体的 Q 特性, 其中, 所述第一电感将所述第二晶体与所述能量损耗阻抗割离开。

18. 如权利要求 16 所述的受控的晶体振荡器, 其中, 所述可变电抗包括耦合至所述第一和第二晶体之间的结端的可变电容。

19. 如权利要求 16 所述的受控的晶体振荡器, 还包括耦合至所述第二晶体的第二电感, 其中所述可变电抗被耦合至所述第一和第二电感之间的结端。

20. 一种受控的晶体振荡器, 包括:

第一晶体;

第二晶体, 耦合至所述第一晶体以形成谐振电路;

耦合至所述谐振电路的晶体管, 提供用于产生输出振荡信号的正反馈;

耦合至所述第一晶体的可变电抗, 用于当在所述可变电抗中产生相应改

变时, 在所述振荡信号的频率中产生改变; 和

在所述谐振电路中耦合至所述第一晶体的能量损耗阻抗, 用于减少所述第一晶体的 Q 特性从而增加所述振荡器的牵引范围; 和

5 耦合在所述谐振电路中的阻抗, 用于将所述第二晶体与所述第一晶体和所述能量损耗阻抗中的一个相隔离, 以减少所述能量损耗阻抗对所述第二晶体的 Q 特性的影响。

21. 如权利要求 20 所述的受控的晶体振荡器, 其中所述阻抗包括第一电感。

10 22. 如权利要求 21 所述的受控的晶体振荡器, 其中所述可变电抗包括耦合至所述第一和第二晶体之间的结端的可变电容。

23. 如权利要求 21 所述的受控的晶体振荡器, 还包括耦合至所述第二晶体的第二电感, 其中所述可变电抗被耦合至所述第一和第二电感之间的结端。