

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200580022051.3

[51] Int. Cl.

H01L 23/552 (2006.01)

H01L 23/498 (2006.01)

[43] 公开日 2007 年 6 月 6 日

[11] 公开号 CN 1977380A

[22] 申请日 2005.4.27

[21] 申请号 200580022051.3

[30] 优先权

[32] 2004.5.3 [33] EP [31] 04291122.2

[86] 国际申请 PCT/EP2005/004636 2005.4.27

[87] 国际公布 WO2005/106953 英 2005.11.10

[85] 进入国家阶段日期 2006.12.29

[71] 申请人 原子能源局

地址 法国巴黎

共同申请人 雅斯拓有限公司

[72] 发明人 M·帕内捷 C·费尔蒙

B·邦瓦洛

[74] 专利代理机构 北京纪凯知识产权代理有限公司

代理人 程伟 王锦阳

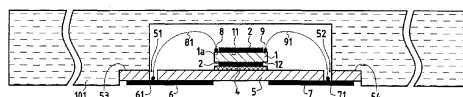
权利要求书 5 页 说明书 12 页 附图 2 页

[54] 发明名称

屏蔽的电子器件及其制造工艺

[57] 摘要

一种具有至少一个要保护的电子子部件(1)的被保护电子器件,在上和下表面(11、12)的至少一个(11)上至少包括抵抗由电子子部件(1)发出的电磁(EM)和射频(RF)场的屏蔽层(2)。屏蔽层(2)至少包括由高相对磁导率(μ_r)大于500的软磁性材料制成的第一层。屏蔽层(2)放置在上和下表面(11、12)中至少一个(11)的基本整个表面上,除了在限制区域的预定区域(1a)上之外,与外部器件的电连接(8、9)位于至少一些该限制区域的预定区域上。



1. 一种被保护的电子器件，具有至少一个要保护的电子子部件（1），该电子器件具有上表面（11）、下表面（12）和用于外部相互作用的电连接（8, 9），其特征在于，它进一步至少包括在上和下表面（11, 12）的至少一个（11）上抵抗由所述电子子部件（1）发出的电磁（EM）和射频（RF）场的屏蔽层（20, 120），所述屏蔽层（20, 120）至少包括由高相对磁导率（ μ_r ）大于 500 的软磁性材料制成的第一层（21, 121），所述屏蔽层（120）进一步包括另外的外层（124），其是对机械抛光或化学蚀刻显示出良好抵抗力的机械硬层，所述屏蔽层（20, 120）放置在所述上和下表面（11, 12）的至少一个（11）的基本整个表面上，除了在限制区域的预定区域（1a, 23, 123）上之外，与外部器件的所述电连接位于至少一些所述预定区域上。

2. 根据权利要求 1 的被保护器件，其中该屏蔽层被沉积。

3. 根据权利要求 1 或 2 的被保护器件，其中所述电子子部件（1）包括至少一个集成电路。

4. 根据权利要求 1 至 3 中任何一项的被保护器件，其中所述电接触（8, 9）位于电子子部件的外围区域（1a）上。

5. 根据权利要求 1 至 4 中任何一项的被保护器件，其中所述屏蔽层（20, 120）的所述第一层（21, 121）包括含 Fe、Ni 或 Co 的合金的材料。

6. 根据权利要求 5 的被保护器件，其中所述屏蔽层（20, 120）的所述第一层（21, 121）包括以下合金中的任何一个：NiFe 合金、CoNi 合金、CoZr 合金。

7. 根据权利要求 1 至 6 中任何一项的被保护器件，其中所述第一

层(21, 121)具有在2和40 μm 之间且优选在10和30 μm 之间的厚度。

8. 根据权利要求1至7中任何一项的被保护器件,其中屏蔽层(20, 120)进一步包括设置在电子子部件(1)和所述第一层(21, 121)之间的Ti或氧化物的种晶层(22, 122)。

9. 根据权利要求8的被保护器件,其中所述种晶层(22, 122)具有在8和100nm之间且优选在10和20nm之间的厚度。

10. 根据权利要求1至9中任何一项的被保护器件,其中用移除部分(23, 123)来图案化所述屏蔽层(20, 120),所述移除部分(23, 123)构成可接收所述电连接(8, 9)的至少一些所述限制区域的预定区域(1a, 23, 123)。

11. 根据权利要求1至10中任何一项的被保护器件,其中所述另外的外层(124)由Ti制成。

12. 根据权利要求1至10中任何一项的被保护器件,其中所述另外的外层(124)包括无磁氧化物,例如 SiO_2 或 Al_2O_3 。

13. 根据权利要求1至10中任何一项的被保护器件,其中所述另外的外层(124)包括类金刚石碳。

14. 根据权利要求1至10中任何一项的被保护器件,其中所述另外的外层(124)包括抗化学的磁性材料,例如Co基化合物。

15. 根据权利要求1至14中任何一项的被保护器件,其中所述另外的外层(124)具有在1和2 μm 之间的厚度。

16. 根据权利要求1至15中任何一项的被保护器件,其中它进一步包括制备在所述屏蔽层(20, 120)上的干扰层(31),所述干扰层(31)包括能够引起强磁性干扰的、相比由所述电子子部件(1)发出的电磁

(EM) 和射频 (RF) 场至少相同数量级的不均匀硬磁性材料。

17. 根据权利要求16的被保护器件, 其中所述干扰层(31)包括结合在基质中的硬磁性颗粒。

18. 根据权利要求16或17的被保护器件, 其中所述干扰层(31)具有显示出天然粗糙度的表面(32), 该天然粗糙度引起增强干扰效应的磁性不均匀性。

19. 根据权利要求16或17的被保护器件, 其中所述干扰层(31)具有人造粗糙度。

20. 根据权利要求19的被保护器件, 其中以图案化的方式施加所述干扰层(31)。

21. 根据权利要求16或17的被保护器件, 其中所述干扰层(31)包括结合在非磁性基质中的波动磁性颗粒。

22. 根据权利要求16至21中任何一项的被保护器件, 其中所述干扰层(31)具有在约1和10 μm 之间的厚度。

23. 根据权利要求16至21中任何一项的被保护器件, 其中所述干扰层(31)包括硬磁性材料, 该硬磁性材料包括以下材料的至少一种: CoPt、FePt、NdFeB、SmCo₅、FeTb。

24. 根据权利要求1至23中任何一项的被保护器件, 其中屏蔽层(20, 120)沉积在所述电子子部件的上和下表面(11, 12)上, 允许没有层的限制区域的预定区域(1a, 23, 123)用于与外部器件的电连接。

25. 一种智能卡, 其特征在于, 它包括至少一个根据权利要求1至24中任何一项的被保护电子器件。

26. 一种用于制造具有要保护的电子子部件(1)的被保护电子器件的工艺,该电子器件具有上表面(11)和下表面(12),并且具有用于外部相互作用的电连接,其特征在于,它包括在上和下表面(11, 12)的至少一个(11)上至少形成抵抗由所述电子子部件(1)发出的电磁(EM)和射频(RF)场的屏蔽层(20, 120)的步骤,形成所述屏蔽层(20, 120)的所述步骤包括除了在限制区域的预定区域(1a, 23, 123)上之外基本上在所述上和下表面(11, 12)的至少一个(11)的整个表面上,至少放置由高相对磁导率 μ_r 大于500的软磁性材料制成的第一层(21, 121),所述电连接(8, 9)位于所述预定区域(1a, 23, 123)的至少一些(1a)上。

27. 根据权利要求26的工艺,其中至少形成屏蔽层(20, 120)的所述步骤包括以下子步骤:

a) 通过溅射技术沉积机械硬层用于在具有电连接(8, 9)的所述上和下表面(11, 12)的至少一个(11)上形成种晶层(22, 122), 以及

b) 通过电沉积形成高磁导率的软磁性材料层(21, 121)。

28. 根据权利要求26的工艺,其中至少形成屏蔽层(20, 120)的所述步骤进一步包括通过移除构成可接收所述电连接(8, 9)的一些所述限制区域的预定区域(1a, 23, 123)的部分(23, 123)来图案化所述屏蔽层(20, 120),在通过电沉积来沉积所述软磁性材料层(21, 121)之前图案化所述种晶层(22, 122)。

29. 根据权利要求26至28中任何一项的工艺,其中至少形成屏蔽层(20, 120)的所述步骤进一步包括通过电沉积形成另外的最终机械硬层(124)的子步骤。

30. 根据权利要求26至29中任何一项的工艺,其中它进一步包括在所述屏蔽层(20, 120)上形成干扰层(31)的步骤,该干扰层(31)包括能够引起强磁性干扰的、相比由所述有源子部件(1)发出的电磁

(EM) 和射频 (RF) 场至少相同数量级的不均匀硬磁性材料。

31. 根据权利要求30的工艺, 其中形成干扰层(31)的所述步骤包括将波动磁性颗粒结合在非磁性基质中。

屏蔽的电子器件及其制造工艺

技术领域

本发明涉及一种具有至少一个要保护的电子子部件（electrical sub-assembly）的屏蔽（screened）电子器件。本发明进一步涉及一种制造这种屏蔽电子器件的工艺。

本发明尤其涉及包含有源电子子部件如集成电路（IC）、特别是密码处理器并且具有用于外部相互作用的电接触的平面便携式电子器件的保护。

背景技术

在这些物体中，在IC的导线（wires）中或在电子器件的组件之间流动的电流根据工作频率而产生从低频到几千兆赫频率的频率范围内的磁场。

磁性传感器对这些磁场的局部检测提供了对流动电流和由此的IC局部行为的直接测量。因此未被授权的人能够电磁检测电子器件行为，并因此可访问秘密信息。

发明内容

本发明的目的在于防止未被授权的人检测电子器件的射频和超高频发射，该电子器件包括要保护的、结合在平面便携式物体中的电子子部件。

本发明的另一目的是保护电子器件不受对电子器件有源组件的光和红外操纵的影响。

本发明的又一目的是提供一种电子器件，其表现出不被化学或离子蚀刻移除的高机械抵抗力。

由具有要保护的至少一个电子子部件的被保护电子器件而实现这些目的，该电子器件具有上表面、下表面和用于外部相互作用的电连接，其特征在于：其进一步至少包括在上和下表面的至少一个上，抵

抗 (against) 由所述电子子部件发出的电磁和射频场的屏蔽层, 所述屏蔽层至少包括由高相对磁导率大于 500 的软磁性材料制成的第一层, 所述屏蔽层放置在所述上和下表面的至少一个的基本整个表面上, 除了在限制区域的预定区域上之外, 所述与外部器件的电连接位于至少一些所述预定区域上。

要保护的电子子部件可包括至少一个集成电路。

电连接优选位于要保护的电子子部件的外围区域。

包括至少一个软磁性层的屏蔽层支配电磁 RF 和 HF 场并具有防止外部测量的屏蔽效应。

屏蔽层进一步阻挡在红外、可见和近紫外频率范围中的光穿透。

可选择屏蔽层的成分以具有抵抗化学和离子蚀刻的最大抵抗性。

优选地屏蔽层的第一层包括含有 Fe、Ni 或 Co 的合金的材料, 尤其是含有以下合金中的任何一种的材料: NiFe 合金、CoNi 合金、CoZr 合金。

第一层可具有在 2 和 40 μm 之间且优选在 10 和 30 μm 之间的厚度。

屏蔽层可进一步包括设置在要保护的电子子部件和第一层之间的 Ti 或氧化物的种晶层。

种晶层具有在 8 和 100nm 之间且优选在 10 和 20nm 之间的厚度。

屏蔽层可有利地进一步包括另外的外层, 其是对机械抛光或化学蚀刻显示出良好抵抗性的机械硬层。

另外的外层可由 Ti 制成或可包括无磁 (amagnetic) 氧化物, 例如 SiO_2 或 Al_2O_3 (氧化铝)。

另外的外层可选地可包括类金刚石碳或抗化学的磁性材料例如 Co 基化合物。

另外的外层可具有在 1 和 2 μm 之间的厚度。

根据优选的实施例, 电子器件进一步包括在所述屏蔽层上制备的干扰层 (perturbation layer), 所述干扰层包括能够引起强磁性干扰的、相比由所述电子子部件发出的电磁和射频场至少相同数量级的不均匀硬磁性材料。

根据特定实施例, 干扰层包括结合在基质 (matrix) 中的硬磁性颗粒。

根据特定实施例，干扰层具有显示出天然粗糙度的表面，该天然粗糙度引起增强干扰效应的磁性不均匀性。

根据另一特定实施例，干扰层具有由图案化的构造获得的人造粗糙度：要保护的表面的一些部分没有软磁性层，而一些其它部分具有软磁性层。有利地，将具有软磁性层的部分设计成在恰好产生较强或最多信息电信号的电路的位置上方是斑点状的（spotted）。

干扰层可包括结合在非磁性基质中的波动（fluctuated）磁性颗粒，该非磁性基质可以是金属的、绝缘的或有机的基质。

干扰层包括硬磁性材料，其优选包括以下材料的至少一种：CoPt、FePt、NdFeB、SmCo₅、FeTb。

干扰层可具有在约1和10 μ m之间的厚度。

干扰层可具有人造粗糙度、或由于应用工艺（即，等离子体喷涂）或通过以图案化方式的应用引起的人造粗糙度。

具有或没有干扰层的屏蔽层可设置在电子器件的电子子部件的上和下表面上。

本发明还涉及一种用于制造具有要保护的电子子部件的被保护电子器件的工艺，该电子器件具有上表面和下表面以及用于外部相互作用的电连接，其特征在于它包括在上和下表面的至少一个上至少形成抵抗由所述电子子部件发出的电磁和射频场的屏蔽层的步骤，所述形成屏蔽层的步骤包括除了在限制区域的预定区域上之外基本上在所述上和下表面的至少一个的整个表面上，至少放置由高相对磁导率 μ_r 大于500的软磁性材料制成的第一层，所述电连接位于所述预定区域的至少一些上。

至少形成屏蔽层的步骤可包括以下子步骤：

- a) 通过溅射技术沉积机械硬层用于在具有电连接的所述上和下表面的至少一个上形成种晶层，和
- b) 通过电沉积形成高磁导率的软磁性材料层。

根据特定实施例，所述至少形成屏蔽层的步骤进一步包括通过移除构成可接收所述电连接的一些所述限制区域的预定区域的部分来图案化所述屏蔽层，在通过电沉积来沉积所述软磁性材料层之前图案化所述种晶层。

有利地，至少形成屏蔽层的步骤进一步包括通过电沉积形成另外的最终机械硬层的子步骤。

该工艺可进一步包括在所述屏蔽层上形成干扰层的步骤，该干扰层包括能够引起强磁性干扰的、相比由所述电子子部件发出的电磁和射频场至少相同数量级的不均匀硬磁性材料。

优选地，形成干扰层的步骤包括将波动磁性颗粒结合在非磁性基质中。

干扰层意在产生能够阻挡磁性传感器的任何相干（coherent）测量的磁性干扰。干扰层在适当频率范围内可以是静态的或动态的。

本发明还涉及一种智能卡，其包括具有至少要保护的一个电子子部件的被保护电子器件，该被保护器件具有抵抗电磁和射频场的屏蔽层。在该特定的应用中，例如包括微处理器和存储器的电子器件嵌入在塑料卡主体中。本发明尤其适于防止对存储在智能卡中的秘密信息的非法访问。

附图说明

从特定实施例的以下描述并结合附图，本发明的其它特征和优点将变得更加明显，其中：

图1是示出由集成电路上面和下面的磁性屏蔽层保护的集成电路的示意透视图，

图2是示出由集成电路仅一个主面上的磁性屏蔽层保护的集成电路的示意透视图，

图3至8是根据本发明的电子器件的不同实施例的截面图，以及
图9是示出结合在智能卡中的根据本发明的电子器件的截面图。

具体实施方式

如果考虑常规的集成电路(IC)，则在导线中行进的典型电流从 $1\mu\text{A}$ 到 $500\mu\text{A}$ 变化。这些电流的频率通常大于 1MHz 并且小于 1GHz 。

在离导线表面 $5\mu\text{m}$ 的距离处，产生的场约为 0.1A/m 至 50A/m ，并且其强度主要集中在与相应IC时钟频率相关的有限数目频率。

目前可获得的小尺寸最好磁性传感器的灵敏度约为 10^{-3}A/m/sqrt

(Hz)。利用1kHz的带宽，其是一典型值，得到的灵敏度是0.03A/m。

根据本发明，电子器件包括能够提供ca 60 dB衰减的无源屏蔽层。

可选地，电子器件进一步包括另外的有源干扰层，其产生约50A/m的随机场，以覆盖电子器件的电子子部件的导线发射。

联结有屏蔽层的干扰层产生比构成电子子部件的IC的剩余RF发射大三个数量级的场。

图1示意性地示出了根据本发明包括电子子部件的电子器件，其一般包括例如含一个或多个处理器的IC。

子部件1的上表面11和下表面12中的每一个都被保护层2覆盖。每个保护层2至少包括磁性屏蔽层，并且基本覆盖相应上或下表面11、12的整个表面，除了小面积的预定区域之外。这些小面积的区域中的一些可包括电连接8、9。这种预定区域可优选包括子部件1的外围区域1a，但子部件1的上和下表面11、12的一些其它区域可没有任何的保护层。

图2与图1类似，但示出了仅在其上表面11上由保护层2保护的IC。

图9示出了根据本发明的电子器件，包括电子子部件1，例如智能卡型实施例中的IC。

将关于图3至8描述本发明的不同优选实施例，图3至8示出了在子部件1例如IC上形成图2的保护层2的不同可能性。

将关于提供在子部件1的上表面11上的单保护层2进行以下描述。然而，可根据相同工艺制造提供在图1的子部件1的下表面12上的保护层2。

在图3至8中，未示出进一步显示在图9上的电连接8、9。它们简单地处于没有被保护层2覆盖的子部件1的部分上，这种保护层2基本包括屏蔽层20。

屏蔽层20基本包括由高相对磁导率 μ_r 一般高于500的软磁性材料制成的第一层21。

第一层21一般具有包括在2和40 μm 之间且优选在10和30 μm 之间的厚度。

如图3所示，第一层21可生长在由Ti或氧化物制成的种晶层22上。种晶层22一般具有在8和20nm之间或高达100nm的减小厚度，但优选在10和15nm之间。可以用孔23图案化种晶层22。

图案化的层22（图4）促成具有相同孔23的软磁性层21的图案化生长。

由种晶层22和由软磁性材料制成的第一层21所形成的图案化屏蔽层20对应于非均匀的磁性信号，因此表现出较好的屏蔽。

图5和6的实施例分别与图3和4的实施例相似，并且分别具有附图标记120、121、122、123的元件对应于分别具有附图标记20、21、22、23的元件，并且将不再进一步描述。然而，根据图5和6的实施例，在由软磁性材料制成的第一层121的顶部上沉积另外的外层124。意在防止对屏蔽叠层的化学侵蚀的层124可包括抗化学磁性材料，例如Co基化合物。

另外的外层124具有1和2 μm 之间的厚度，并且是显示出对机械抛光或化学蚀刻的良好抵抗性的机械硬层。

另外的外层124可由Ti制成或可包括无磁氧化物，如 SiO_2 或 Al_2O_3 。层124还可包括类金刚石碳。

各种软磁性材料可用于第一层21、121：成分接近坡莫合金成分（80%的Ni和20%的Fe）的NiFe合金、CoNi合金、CoZr合金或表现出很高的相对磁导率 μ_r 的更复杂系统。利用这种材料可以获得高于10000的相对磁导率 μ_r 。

必须与IC相适合的沉积温度和/或退火温度给出了限制。实际上，温度上限依靠技术在350 $^{\circ}\text{C}$ 左右。

第一层21、121的厚度作为其它限制的函数应当尽可能大。

例如，利用坡莫合金膜获得2至4dB/ μm 的衰减。利用10 μm 的厚度，可以实现30dB的衰减。利用20 μm 的厚度还能获得60dB的衰减。

更一般地说，将衰减作为层的厚度 d 和RF场的频率 f 的函数给出的通式是：

$$a = \exp(kd/f).$$

系数 k 取决于材料。对于坡莫合金， $k = 0.5\text{MHz} \cdot \mu\text{m}^{-1}$ 。

屏蔽层20、120还可用作阻挡光的保护。用于屏蔽光的层厚度选择直接与材料中的穿透深度相关。

如果我们考虑波长从0.1 μm 变化到2 μm （近UV至IR）的光频率，2 μm 的良好金属层则足以屏蔽光穿透。良好的金属层是表现出低于约

100 μ Ohm.cm电阻率的层。大多数金属磁性层如NiFe、CoZr、Co、Ni或Fe就是这种情况。

更一般地说，可以认为，对于比500nm大的厚度，软磁性层由于其导电性能而用作近UV、可见和IR光的不透明层，并且提供这种保护层避免了芯片的发光激励。

层21、121的成分的选择必须考虑通过各种方法来蚀刻的困难性，包括湿法蚀刻、反应性离子蚀刻（RIE）、离子束蚀刻（IBE）和IC调试工具如聚焦离子束（FIB）工具或公知为IDS OptiFIB（其是SCHLUMBERGER的商标）的光学聚焦离子束工具。

含有Co的层难以通过湿法蚀刻来蚀刻。具有Ti的层难以通过RIE或IBE蚀刻。

合成层20、120还可以使用Ti或氧化物种晶层22、122，坡莫合金层21、121和Co合金基的第二软材料层24、124。

层的沉积可以通过若干技术来进行，例如：电沉积、等离子体喷涂、丝网印刷、溅射、气相沉积（CVD、PECVD、PVD）、液相涂布或蒸发。

图7和8涉及本发明的特定实施例，包括可以与图3和4实施例的情况中相同方式制作的屏蔽层20和提供在屏蔽层20上的干扰层31。

干扰层31的目的在于产生比子部件1内的电流所产生的场大很多的磁场。

干扰层31可由不均匀的硬磁性层构成。

根据可能的实施例，干扰层31包括不均匀的硬永磁层，其产生外部的静态高磁场。然而，如果硬永磁层是均匀的，则外部产生的场很小。

因此引起了一些结构的或磁性的不均匀性，以赋予抵抗所施加磁场的抗扰性（immunity）。

根据可能的实施例，干扰层31包括不均匀的硬永磁层，其产生外部的静态高磁场。然而，如果硬永久层是均匀的，则外部产生的场很小。

因此，引起了一些结构的或磁性的不均匀性。结构不均匀的优点是抵抗所施加磁场的抗扰性。为此，其被认为是最有效的保护。

该硬永磁层的成分可包括CoPt、FePt、NdFeB、SmCo₅或一些其它稀土/过渡金属合金像FeTb颗粒。

该层的厚度取决于材料：1至5μm厚的膜垂直于膜被磁化时能够在该系统的外部产生相当大的磁场。该厚度与从2 kOe（CoPt）变化到20 kOe（FeNdB）的材料剩余磁场相关。

结构不均匀性可以主要通过三个不同的方式来获得：通过利用粗糙层、通过该层的图案化以及通过利用磁性和非磁性物体的混合物。

a) 在干扰层31（图7）的外表面32的粗糙度可以通过沉积技术产生。尤其是，电沉积能够产生非常粗糙的表面。人造粗糙度还可以通过用粗颗粒机械抛光表面32来产生。

b) 图案化层31并且蚀刻以产生移除部分33是更复杂的技术，其产生控制良好的外磁场（图8）。尺度具有5μm 或以下尺寸的图案使干扰层非常有效。层20和31的图案化可以通过UV光刻来进行。可以使用取决于被保护区的特定设计。必须实施用于垫连接的孔隙。该光刻步骤可以在整个尺寸的晶片上进行。

c) 层31还可以是嵌入在非磁性的、绝缘的或导电基质中的一组非均匀的磁性材料。磁性材料可以包括在胶水、树脂、聚酰亚胺层中用于低成本工艺。

由丝网印刷沉积的聚合物抗蚀剂和NdFeB颗粒的混合物是相当廉价且容易的方式。NdFeB颗粒是随机取向的且它们的矫顽力可以达到2特斯拉。颗粒应当大于1μm，以避免所产生的场的零平均数。理想尺寸是在1和20μm之间的随机分布，因为其可以通过机械粉碎获得。

根据又一实施例，干扰层31由波动磁性层构成。在该实施例中，使用由嵌入在非磁性基质中的波动颗粒所组成的层。

波动磁性颗粒是超顺磁性状态的颗粒。当颗粒的尺寸足够小并且颗粒的密度足够低（一般小于10%且当然小于渗透浓度）时获得了该状态。于是颗粒的各向异性能和由其它颗粒产生的场中的塞曼能（Zeeman energy）比热能kT低。

颗粒的一般尺寸是直径3至8nm。

通过变动尺寸，可以获得IC工作频率范围内的波动频率。颗粒的尺寸和波动频率之间的关系由 $f = f_0 \exp(-K_1 V \mu / kT)$ 给出，其中K1是各向

异性常数， V 是颗粒的体积， μ 是归一化力矩（unitary moment）， k 是玻尔兹曼常数， T 是工作温度， f_0 是 10^9Hz 量级的基本频率。

颗粒的磁性成分不是重要的。非磁性基质可以是金属的或绝缘的基质。

颗粒的制备可以通过化学方式或通过沉积技术来进行。

干扰层31可形成在图5和6实施例的屏蔽层120上以及在图3和4实施例的屏蔽层20上。

根据本发明的保护器件明显适用于至少包括有源电子子部件1的智能卡。在该情况下，根据本发明的保护器件至少在上和下表面11、12的所述一个（11）上至少包括抵抗由电子子部件1发出的电磁（EM）和/或射频（RF）场的屏蔽层2（其与前图的屏蔽层20、120类似），该屏蔽层2至少包括由高相对磁导率 μ_r 大于500的软磁性材料制成的第一层21或121，屏蔽层2设置在上和下表面11、12的至少一个（11）的基本整个表面上，允许没有层的限制区域的预定区域1a、23、123用于与外部器件的电连接。

在图9所示的优选实施例中，根据本发明的保护器件在上和下表面11、12上都包括至少一个屏蔽层2，与前图的屏蔽层20或120相似，抵抗由电子子部件1发出的电磁（EM）和/或射频（RF）场，屏蔽层2至少包括由高相对磁导率 μ_r 大于500的软磁性材料制成的第一层21或121，屏蔽层2设置在上和下表面11、12的基本整个表面上，允许没有层的限制区域的预定区域1a、23、123用于与外部器件的电连接8、9。

电连接8、9可位于子部件1的上表面11上，在子部件1的外围部分1a中。

保护层2可提供在除了外围区域1a之外的子部件1的基本整个上表面11和整个下表面12上。

子部件1包括例如处理器和存储器。其与其两个保护层2一起借助胶层4安装在环氧树脂（epoxy）基板5上。

子部件1的电连接8、9通过例如金线的导线81、91连接至提供在环氧树脂基板5下侧上的接触垫6、7。导线81、91穿过制作在基板5中的孔51、52并且例如通过NiCu/金接触连接至接触垫6、7。

环氧树脂基板5嵌入在具有盲孔（blind hole）的塑料卡主体101中，

盲孔的深度使得可包含至少子部件1、保护层2、导线81、91和环氧树脂基板5。塑料卡主体101呈现出凹面表面53、54，其形状可以是圆的或矩形的，并且其深度取决于环氧树脂基板5的厚度，以这种方式使得接触垫6、7的外面近似地处于与通常带有印刷图案、题字（inscription）或图的塑料卡主体101下面相同的平面上。环氧树脂基板5通常粘合在凹面表面53、54上。

本发明的另一目的是执行用于制造具有要保护的电子子部件1的被保护电子器件的工艺，该电子器件具有上表面11和下表面12并且具有用于外部相互作用的电连接，其特征在于，其包括在上和下表面11、12的至少一个（11）上至少形成屏蔽层2的步骤，该屏蔽层2与前图抵抗由电子子部件1发出的电磁（EM）和射频（RF）场的屏蔽层20或120相似，形成屏蔽层2的步骤包括至少放置由高相对磁导率 μ_r 大于500的软磁性材料制成的第一层21、121，除了在限制区域的预定区域1a、23、123之外基本上在上和下表面11、12的至少一个（11）的整个表面上，电连接8、9位于预定区域1a、23、123的至少一些（1a）上。

有利地，根据本发明的工艺在至少形成屏蔽层2的步骤中包括如下子步骤：

- a) 通过溅射技术沉积机械硬层用于在具有电连接8、9的上和下表面11、12中至少一个（11）上形成种晶层22、122，以及
- b) 通过电沉积形成具有高磁导率的软磁性材料层21、121。

有利地，根据本发明的工艺在至少形成屏蔽层2的步骤中进一步包括：通过移除构成一些预定区域1a、23、123的部分23、123来图案化屏蔽层2，所述一些预定区域1a、23、123构成可接收电连接8、9的限制区域的一些预定区域1a、23、123，在通过电沉积来沉积软磁性材料层21、121之前图案化种晶层22、122。

有利地，根据本发明的工艺在至少形成屏蔽层2的步骤中进一步包括通过电沉积形成另外的最终机械硬层124的子步骤。

有利地，根据本发明的工艺进一步包括在屏蔽层2上形成干扰层31的步骤，该干扰层31包括能够引起强磁性干扰的、相比由电子子部件1发出的电磁（EM）和射频（RF）场至少相同数量级的不均匀硬磁性材料。

有利地, 根据本发明的工艺在形成干扰层31的所述步骤中包括将波动磁性颗粒结合在非磁性基质中。

以下给出一些实例。

实例1

屏蔽层120由三层组成: Ti, 10nm (层122); NiFe, 20 μ m (层121) 和CoZr, 1 μ m (层124)。厚度可以变化但在20至40 μ m之间的总厚度看起来是最佳选择。

干扰层31由通过丝网印刷而沉积的NdFeB硬磁性层制成。

1) 10nm的Ti种晶层122通过溅射技术沉积。在室温下沉积该层; 沉积速度对于8cm的靶/样品距离在200W下约为每秒2nm。然后可以沉积抗蚀剂掩模并且依据特定设计在区域123中蚀刻种晶层。或者可以在抗蚀剂掩模产生之后沉积Ti种晶层122并且使用剥离工艺。

2) 第二步骤是通过电沉积在Ti种晶层122上生长20 μ m厚的NiFe层121。用于NiFe沉积的一般速度是每分钟1 μ m。溶液的温度和浓度的均匀性允许获得相当平的NiFe层。

3) 然后通过电沉积来沉积CoZr最终层124。

4) 干扰层31由尺寸从1变化到20 μ m的NdFeB颗粒制成, 包括在聚酰亚胺抗蚀剂中。该层的厚度应当大于1 μ m。

实例2

屏蔽层120由三层组成: Ti, 10nm (层122); NiFe, 20 μ m (层121) 和CoZr, 1 μ m (层124)。该厚度可以变化但在20至40 μ m之间的总厚度看起来是最佳选择。

干扰层31由CoPtP合金的硬磁性层制成。

1) 10nm的Ti种晶层122通过溅射技术沉积。在室温下沉积层122; 沉积速度对于8cm的靶/样品距离在200W下约为每秒2nm。然后可以沉积抗蚀剂掩模并且依据特定设计在区域123中蚀刻种晶层。或者可以在抗蚀剂掩模产生之后沉积Ti种晶层并且使用剥离工艺。

2) 第二步骤是通过电沉积在Ti种晶层122上生长20 μ m厚的NiFe层121。用于NiFe沉积的一般速度是每分钟1 μ m。溶液的温度和浓度的均

匀性允许获得相当平的NiFe层。

3) 然后通过电沉积来沉积CoZr最终层124。

4) CoPt层31可以通过电沉积生长。这可以通过设计预定图案的抗蚀剂掩模进行, 计算用来产生最大的干扰。CoPt层的厚度是 $5\mu\text{m}$ 。在那种情况下, 这种材料的矫顽力可以达到0.15特斯拉并且在表面处产生的杂散场将在10mT (105A/m) 的量级。

实例3

屏蔽层120由三层组成: Ti, 10nm (层122); NiFe, $20\mu\text{m}$ (层121) 和CoZr, $1\mu\text{m}$ (层124)。厚度可以变化但在20至 $40\mu\text{m}$ 之间的总厚度看起来是最佳选择。

干扰层31由波动Co颗粒制成。

1) 10nm的Ti种晶层122通过溅射技术沉积。在室温下沉积层122; 沉积速度对于8cm的靶/样品距离在200W下约为每秒2nm。然后可以沉积抗蚀剂掩模并且依据特定设计在区域123中蚀刻种晶层。或者可以在抗蚀剂掩模产生之后沉积Ti种晶层并且使用剥离工艺。

2) 第二步骤是通过电沉积在Ti种晶层122上生长 $20\mu\text{m}$ 厚的NiFe层121。用于NiFe沉积的一般速度是每分钟 $1\mu\text{m}$ 。溶液的温度和浓度的均匀性允许获得相当平的NiFe层。

3) 然后通过电沉积来沉积CoZr最终层124。

4) Ag、 Al_2O_3 或 SiO_2 材料中的Co颗粒构成层31。这种系统具有例如相当容易通过共同溅射制备和很难破坏的双重优点。10%左右的合适Co浓度通过减小溅射Co源的能量来获得。Co/Ag系统尤其容易制备, 因为这两种元素不混合 (miscible)。然后, 利用室温下的沉积, 获得很小的Co颗粒。尺寸的增加通过在高于 250°C 并低于 400°C 的温度下退火来进行。在 250°C 退火一小时足以获得约3-5nm的波动颗粒, 其是覆盖便携式物体的RF发射的合适尺寸。

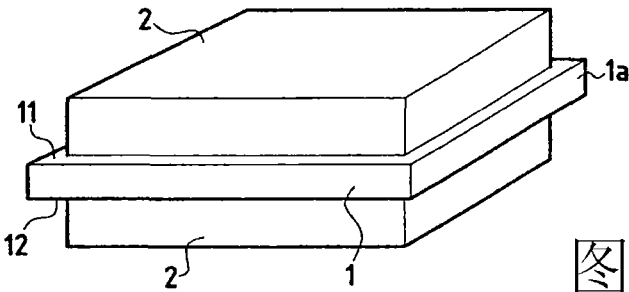


图 1

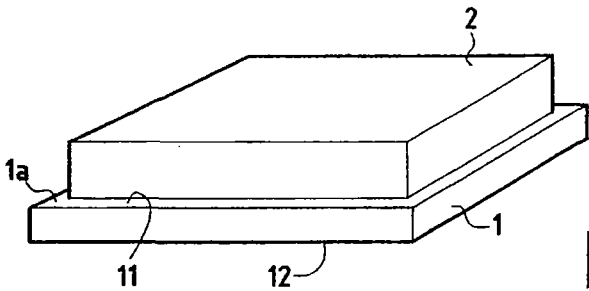


图 2

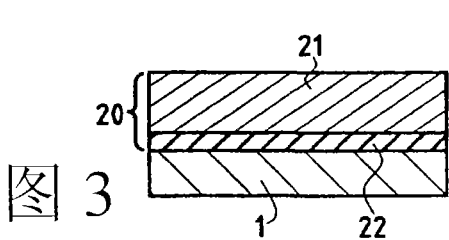


图 3

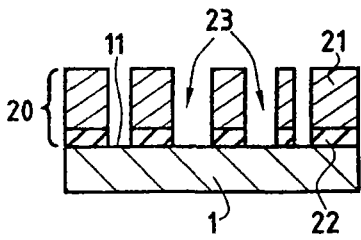


图 4

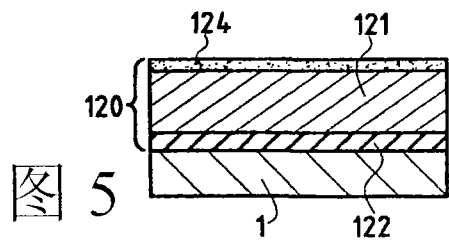


图 5

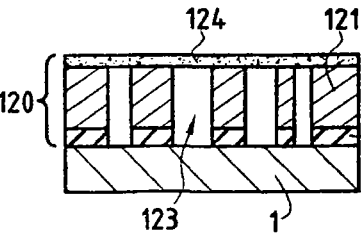


图 6

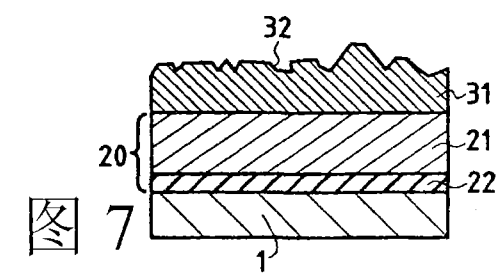


图 7

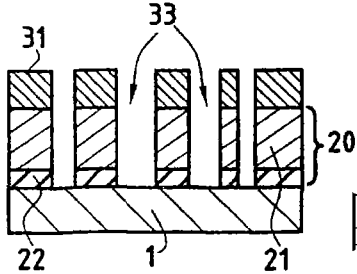


图 8

