

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-138129

(P2013-138129A)

(43) 公開日 平成25年7月11日(2013.7.11)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 25/00 (2006.01)	HO 1 L 25/00 A	
HO 1 L 23/02 (2006.01)	HO 1 L 23/02 J	

審査請求 未請求 請求項の数 6 O L (全 9 頁)

(21) 出願番号	特願2011-288681 (P2011-288681)	(71) 出願人	000005821 パナソニック株式会社
(22) 出願日	平成23年12月28日 (2011.12.28)	(74) 代理人	100105050 弁理士 鷺田 公一
		(72) 発明者	塩崎 亮佑 大阪府門真市大字門真1006番地 パナソニック株式会社内
		(72) 発明者	藤田 卓 大阪府門真市大字門真1006番地 パナソニック株式会社内
		(72) 発明者	平野 俊介 大阪府門真市大字門真1006番地 パナソニック株式会社内

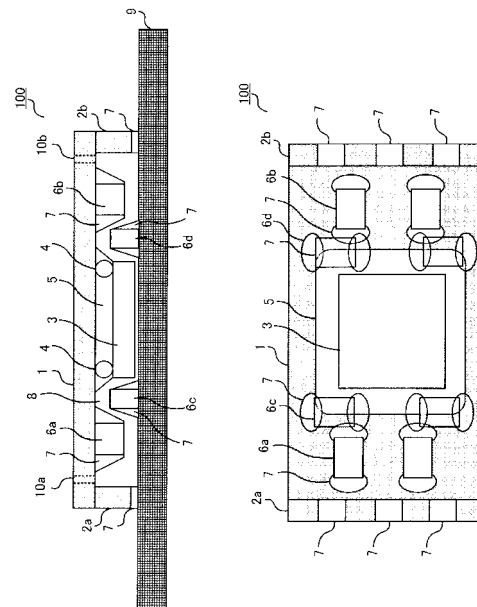
(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 キャビティ構造モジュールのキャビティに電子部品を備える半導体装置において、大型化を防ぐことができる半導体装置を提供すること。

【解決手段】 キャビティ構造モジュールは、キャビティ側のマザー基板9と対向する一面に、例えば、IC3、チップ部品6a、6bの複数の部品を備えている。マザー基板9は、キャビティ構造モジュールと対向する一面のうち、キャビティ構造モジュールの複数の部品が備えられた面において前記複数の部品が備えられていない部分に、チップ部品6c、6dを備えている。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

キャビティを有するキャビティ構造モジュールと、前記キャビティ構造モジュールのキャビティ側と接合するマザー基板と、を備えた半導体装置であって、

前記キャビティ構造モジュールは、

前記マザー基板と対向する一面に、複数の部品を備え、

前記マザー基板は、

前記キャビティ構造モジュールと対向する一面のうち、前記キャビティ構造モジュールの前記複数の部品が備えられた面において前記複数の部品が備えられていない部分に、部品を備えた、

半導体装置。

10

【請求項 2】

前記複数の部品が備えられていない部分は、所定の部品からアンダーフィルがはみ出している部分を含む、

請求項 1 記載の半導体装置。

【請求項 3】

前記キャビティは、

前記キャビティ構造モジュールと前記マザー基板との接合により密閉されており、

前記キャビティ構造モジュールに備えられた部品および前記マザー基板に備えられた部品を除く部分に、第 1 の封止樹脂が充填されている、

請求項 1 記載の半導体装置。

20

【請求項 4】

前記キャビティは、

前記キャビティ構造モジュールと前記マザー基板との接合により密閉されており、

前記キャビティ構造モジュールの前記複数の部品が備えられた面において、前記複数の部品の表面および前記複数の部品が備えられていない部分に、第 2 の封止樹脂を備え、

前記キャビティ構造モジュールに備えられた部品および前記第 2 の封止樹脂ならびに前記マザー基板に備えられた部品を除く部分に、熱伝導性を有する材料が充填されている、

請求項 1 記載の半導体装置。

30

【請求項 5】

前記マザー基板に備えられる部品は、

チップ部品、熱伝導性を有する金属製の部品、多ピンを有する部品、熱を発する部品、バイパスコンデンサ、前記キャビティ構造モジュールの複数の部品と直接通電されていない部品、のいずれかである、

請求項 1 記載の半導体装置。

【請求項 6】

キャビティを有するキャビティ構造モジュールと、前記キャビティ構造モジュールのキャビティ側と接合するマザー基板と、を備えた半導体装置の製造方法であって、

前記キャビティ構造モジュールのキャビティ側の、前記マザー基板と対向する一面に、複数の部品を実装し、

40

前記マザー基板の、前記キャビティ構造モジュールのキャビティ側と対向する一面のうち、前記キャビティ構造モジュールの前記複数の部品が備えられた面において前記複数の部品が備えられていない部分に、部品を実装し、

前記キャビティ構造モジュールのキャビティ側と、前記マザー基板の前記部品が備えられた面とを対向して接合する、

半導体装置の製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

50

本発明は、キャビティ構造モジュールのキャビティに電子部品を備える半導体装置およびその製造方法に関する。

【背景技術】

【0002】

従来、キャビティ構造モジュールのキャビティ（凹部）に電子部品を備えた半導体装置が知られている（例えば、特許文献1）。特許文献1では、ベース基板と支持基板とによりキャビティを形成したキャビティ構造モジュールにおいて、ベース基板のキャビティ側に電子部品を搭載する構成が開示されている。

【0003】

このようなキャビティ構造モジュールのキャビティには、ベース基板に電子部品が搭載された後、キャビティ側にマザー基板が接合されることで、半導体装置が完成する。

10

【先行技術文献】

【特許文献】

【0004】

【特許文献1】国際公開第2007/111290号

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、上述した半導体装置の構成には以下の問題がある。以下、詳細について、図1を参照して説明する。図1は、上述した半導体装置の構成例を示しており、上図が断面図、下図がマザー基板側から見た図である。なお、下図では、縦方向の脚部2a、2bを図示しており、横方向の脚部の図示は省略している。

20

【0006】

図1では、ベース基板1と脚部2a、2bによりキャビティが形成されたキャビティ構造モジュールにおいて、ベース基板1にIC3およびチップ部品6a、6bが実装されている。ここで、IC3とベース基板1の間にはアンダーフィル5が充填されているが、アンダーフィル5はIC3の周囲にはみ出している。

【0007】

アンダーフィル5がIC3の周囲にはみ出すと、はみ出した部分にはチップ部品を備えることは困難であり、無駄なスペースとなる。これにより、キャビティ構造モジュールが大きくなり、更に、図1ではキャビティ構造モジュールの外側にチップ部品6c、6dを配置する必要がある。このため、半導体装置の大型化が問題となる。

30

【0008】

本発明の目的は、キャビティ構造モジュールのキャビティに電子部品を備える半導体装置において、大型化を抑制した半導体装置およびその製造方法を提供することである。

【課題を解決するための手段】

【0009】

本発明の半導体装置は、キャビティを有するキャビティ構造モジュールと、前記キャビティ構造モジュールのキャビティ側と接合するマザー基板と、を備えた半導体装置であって、前記キャビティ構造モジュールは、前記マザー基板と対向する一面に、複数の部品を備え、前記マザー基板は、前記キャビティ構造モジュールと対向する一面のうち、前記キャビティ構造モジュールの前記複数の部品が備えられた面において前記複数の部品が備えられていない部分に、部品を備えた構成を採る。

40

【0010】

本発明の半導体装置の製造方法は、キャビティを有するキャビティ構造モジュールと、前記キャビティ構造モジュールのキャビティ側と接合するマザー基板と、を備えた半導体装置の製造方法であって、前記キャビティ構造モジュールのキャビティ側の、前記マザー基板と対向する一面に、複数の部品を実装し、前記マザー基板の、前記キャビティ構造モジュールのキャビティ側と対向する一面のうち、前記キャビティ構造モジュールの前記複数の部品が備えられた面において前記複数の部品が備えられていない部分に、部品を実装

50

し、前記キャビティ構造モジュールのキャビティ側と、前記マザー基板の前記部品が備えられた面とを対向して接合する。

【発明の効果】

【0011】

本発明によれば、キャビティ構造モジュール内に電子部品を備える半導体装置において、大型化を防ぐことができる。

【図面の簡単な説明】

【0012】

【図1】従来の半導体装置の構成例を示す側断面図および下方から示した図

【図2】本発明の実施の形態1に係る半導体装置の製造方法の過程例を示す図

10

【図3】本発明の実施の形態1に係る半導体装置の構成例を示す側断面図および下方から示した図

【図4】本発明の実施の形態2に係るキャビティ構造モジュールの貫通孔の形成例を示す図

【図5】本発明の実施の形態2に係るキャビティ構造モジュールの封止樹脂の注入例を示す図

【図6】本発明の実施の形態2に係る半導体装置のチップ部品の実装例を示す図

【発明を実施するための形態】

【0013】

以下、本発明の実施の形態について、図面を参照して詳細に説明する。

20

【0014】

(実施の形態1)

まず、本発明の実施の形態1について説明する。図2は、本実施の形態における半導体装置の製造方法の過程の一例を示す図である。なお、以下では、製造方法の実行主体を「製造者」と記載するが、ここでいう「製造者」は、人間に限らず、例えば、装置を含んでもよい。

【0015】

まず、製造者は、2つの基板を接合し、両面基板を作成する。図2(f)は両面基板の側面図である。図2(f)では、両面基板は、ベース基板1と基板2とが接合している。図2(a)は、両面基板を基板2側から示した図である。図2(a)では、両面基板は略正方形である。ベース基板1と基板2の材質としては、例えばガラスエポキシが挙げられる。

30

【0016】

次に、製造者は、基板2において、キャビティ(凹部)とする部分をくりぬく。例えば、図2(b)では、基板2において、斜線によって示すくりぬき部分が取り除かれる。次に、図2(c)には、形成された脚部2a、2b、2c、2dを示す。ベース基板1と脚部2a、2b、2c、2dとに囲まれた空間がキャビティとなるキャビティ構造モジュールが作成される。図2(g)は、図2(c)に示すA-A'間の断面図である(後述する図2(h)、(i)も同様)。なお、図2(g)においては、脚部2c、2dの図示を省略している(後述する図2(h)、(i)も同様)。

40

【0017】

次に、製造者は、作成したキャビティ構造モジュールのベース基板1に対し、キャビティの外部と内部を繋ぐ貫通孔を複数形成する。例えば、図2(d)では、ベース基板1のキャビティ側の4角には、貫通孔10a、10b、10c、10dがそれぞれ形成される。

【0018】

貫通孔10a、10b、10c、10dは、真空引きまたは封止樹脂の注入に利用される。よって、キャビティに隙間なく封止樹脂を充填するためには、図2(d)では、4角に1つずつ貫通孔が形成されることが好ましいが、貫通孔の数又は位置は、これに限定されない。例えば、2つの貫通孔を形成する場合には、ベース基板1のキャビティ側の4角

50

において、対角に形成してもよい。図2(d)では、貫通孔10aと貫通孔10d、または、貫通孔10bと貫通孔10cの組合せによって形成してもよい。

【0019】

次に、製造者は、キャビティ構造モジュールのベース基板1のキャビティ側の一面(マザー基板9と対向する面)に、各種電子部品を半田付けする。例えば、図2(e)および図2(i)では、ベース基板1のキャビティ側には、IC3、チップ部品6a、6bが実装される。チップ部品6a、6bは、半田7によりベース基板1に実装される。IC3は、半田ボール4を介してベース基板1に実装され、IC3とベース基板1の間にはアンダーフィル5が充填される。充填されたアンダーフィル5は、IC3の周囲にはみ出す。なお、チップ部品は、図2(e)では符号を付していないが、6aおよび6b以外にも実装される。

10

【0020】

次に、製造者は、別途用意したマザー基板の、キャビティ構造モジュールのキャビティ側と接合する面において、電子部品を半田付けする。例えば、図2(i)では、マザー基板9には、チップ部品6c、6dが半田7により実装される。

【0021】

ただし、チップ部品6c、6dは、マザー基板9上の任意の位置に実装されるわけではない。すなわち、チップ部品6c、6dの実装位置は、マザー基板9とキャビティ構造モジュールが接合した場合に、ベース基板1上にてアンダーフィル5がはみ出している部分の全部又は一部に対応(対向)する、マザー基板9上の位置となる。

20

【0022】

例えば図2(i)では、IC3とチップ部品6aの間のスペースに対応するマザー基板9上の位置がチップ部品6cの実装位置となり、IC3とチップ部品6bの間のスペースに対応するマザー基板9上の位置がチップ部品6dの実装位置となる。

【0023】

次に、製造者は、電子部品を実装したキャビティ構造モジュールと、電子部品を実装したマザー基板9とを接合する。すなわち、製造者は、キャビティ構造モジュールのキャビティ側に対し、マザー基板9の部品実装面(チップ部品6cおよび6dが実装された面)を対向させて接合する。接合にあたっては、脚部2a、2b、2c、2dとマザー基板9とが半田付けされる(後述する図3の上図参照)。これにより、キャビティ構造モジュールのキャビティは、マザー基板9により密閉される。

30

【0024】

次に、製造者は、密閉されたキャビティ(例えば、実装された電子部品を除く空間)の空気を、例えば貫通孔10a、10cから抜き、更に、封止樹脂を例えば貫通孔10b、10dから注入する。これにより、キャビティに封止樹脂が充填される(後述する図3の上図参照)。

【0025】

以上の過程により、本実施の形態の半導体装置が完成する。完成した半導体装置の例を図3に示す。図3において、上図は図2(c)のA-A'間の側断面図であり、下図はマザー基板9側からキャビティ構造モジュールを示した図である。なお、下図では、脚部2c側および脚部2d側の図示を省略している。

40

【0026】

図3では、キャビティ構造モジュールは、脚部2a、2b、2c、2dの一部に付された半田7を介して、マザー基板9と接合されている。また、マザー基板9により密閉されたキャビティ(IC3、アンダーフィル5、チップ部品6a、6b、6c、6d、半田7を除いた空間)には、封止樹脂8が充填されている。なお、封止樹脂8は、各貫通孔10a、10b、10c、10dにも充填される。

【0027】

図3では、半導体装置100では、従来キャビティ構造モジュールの外側に実装されていた(図1参照)チップ部品6cおよび6dが、キャビティ構造モジュール内に実装され

50

ている。また、それらチップ部品 6 c および 6 d は、アンダーフィル 5 のはみだしにより無駄なスペースとなっていた空間（隙間）に実装されている。なお、図 3 の下図では、チップ部品 6 c および 6 d の実装方向は、チップ部品 6 a および 6 b の横方向に対して、縦方向となっている。

【 0 0 2 8 】

なお、図示は省略しているが、図 3 において、ベース基板 1、脚部 2 a、2 b、マザー基板 9 には、信号線が内蔵されている。これにより、IC 3 およびチップ部品 6 a、6 b、6 c、6 d は、半田ボール 4 または半田 7 を介して信号線と通電する。

【 0 0 2 9 】

本実施の形態によれば、キャビティ構造モジュールの内側（キャビティ）において、従来使用されていなかった、アンダーフィルがはみ出している部分の空間に、電子部品を配置することによって、キャビティ構造モジュール内の空間を有効に利用している。これにより、本実施の形態では、キャビティ構造モジュールの大型化を抑制でき、また、キャビティ構造モジュール外に配置する電子部品の数を減少できる。このため、半導体装置の大型化を抑制できる。

10

【 0 0 3 0 】

なお、本実施の形態では、ベース基板に貫通孔を形成する例について説明したが、本発明は、貫通孔を形成せずに、電子部品を実装したキャビティ構造モジュールと、電子部品を実装したマザー基板とを接合させてもよい。キャビティ構造モジュールの内側に封止樹脂を注入が困難になるが、上述したように、従来使用されていなかったアンダーフィルがはみ出している部分の空間に電子部品を配置することによって、キャビティ構造モジュールの内側の空間を有効に利用できる。

20

【 0 0 3 1 】

ただし、封止樹脂の充填がされないため、IC から発せられる熱がキャビティ構造モジュール内から十分に放熱されないという問題がある。したがって、図 2、図 3 を用いて説明したように、キャビティ構造モジュールに貫通孔を形成し、キャビティ構造モジュールの内側に封止樹脂を充填することが好ましい。

【 0 0 3 2 】

また、本実施の形態では、マザー基板に実装する電子部品をチップ部品（6 c、6 d）として説明したが、本発明は、チップ部品の代わりとして以下の部品を実装してもよい。

30

【 0 0 3 3 】

例えば、キャビティ構造モジュールの内側に封止樹脂を充填しない場合、熱伝導性に優れた金属製の部品（金属片）を実装してもよい。IC からの熱を放熱する効果が得られる。

【 0 0 3 4 】

例えば、マザー基板を多層に構成する場合、多ピンの部品を実装してもよい。部品を実装するエリアの縮小が可能である。

【 0 0 3 5 】

例えば、マザー基板は、キャビティ構造モジュールよりも放熱性に優れているため、熱を発する部品を、マザー基板側に実装してもよい。

40

【 0 0 3 6 】

例えば、パスコン（IC の電源ピンに接続するバイパスコンデンサ）を実装してもよい。パスコンから IC までの配線（マザー基板、脚部、ベース基板に内蔵される信号線）が長くなるが、配線幅を太くすることで対応できる。

【 0 0 3 7 】

例えば、キャビティ構造モジュールの複数の部品と直接通電されていない部品を実装してもよい。

【 0 0 3 8 】

（実施の形態 2）

次に、本発明の実施の形態 2 について説明する。本実施の形態では、貫通孔を、ベース

50

基板ではなく、脚部に形成する。製造方法は、実施の形態 1 において説明した図 2 (a) ~ (c) までと同じである。その後、製造者は、キャビティ構造モジュールの脚部 2 a 、 2 b 、 2 c 、 2 d のいずれかに、複数の貫通孔を形成する。

【 0 0 3 9 】

貫通孔の形成例を図 4 に示す。図 4 は、キャビティ構造モジュールをキャビティ側から示した図である。図 4 (a) および (b) の例では、脚部 2 a に貫通孔 1 0 a が、脚部 1 0 b に貫通孔 1 0 b がそれぞれ形成されている。貫通孔 1 0 a 、 1 0 b の形成位置は、図 4 (a) または (b) のどちらであってもよい。例えば、貫通孔 1 0 a が真空引きに使用され、貫通孔 1 0 b が封止樹脂の注入に使用される。

【 0 0 4 0 】

次に、製造者は、上述したように貫通孔を形成した後、キャビティ構造モジュールのベース基板 1 のキャビティ側に、各種電子部品を半田付けする。電子部品の実装は、実施の形態 1 と同じである (図 2 (e) 、 (i) 参照) 。

【 0 0 4 1 】

次に、製造者は、キャビティ構造モジュールの電子部品の実装側において、例えば図 5 では、封止樹脂 8 を薄く注入する。図 5 の例では、従来のように、キャビティ全てを封止樹脂で充填する製造方法とは異なり、電子部品 (例えば、IC 3 、 アンダーフィル 5 、 チップ部品 6 a 、 6 b 、 半田 7) の表面、および、電子部品が実装されていない部分に対して、封止樹脂 8 が薄く注入されている。

【 0 0 4 2 】

次に、製造者は、図 5 に示すキャビティ構造モジュールと、実施の形態 1 と同様に、チップ部品 6 c および 6 d を実装したマザー基板 9 と、を半田付けにより接合する。これにより、キャビティ構造モジュールのキャビティは、マザー基板 9 により密閉される。

【 0 0 4 3 】

次に、製造者は、実施の形態 1 と同様に、密閉されたキャビティに対して、貫通孔 1 0 a から真空引きし、更に、貫通孔 1 0 b から熱伝導性のよい材料を注入する。これにより、キャビティ構造モジュールの内側に熱伝導性のよい材料が充填される。なお、各貫通孔 1 0 a 、 1 0 b にも熱伝導性のよい材料が充填される。以上の過程により、本実施の形態の半導体装置が完成する。これにより、例えば、IC 3 から発生した熱は、薄く注入した封止樹脂 8 および熱伝導性のよい材料を介してマザー基板 9 から放熱される。

【 0 0 4 4 】

本実施の形態においても、実施の形態 1 と同様の効果が得られる。

【 0 0 4 5 】

なお、本実施の形態においては、図 6 に示すように、各チップ部品 6 を千鳥状に配置してもよい。これにより、半田付けのためのランドのクリアランスを確保し、更に、チップ部品 6 の実装密度を向上できる。

【 0 0 4 6 】

また、本実施の形態においても、マザー基板に実装する電子部品はチップ部品に限定されず、実施の形態 1 において説明した種々の部品に置き換えてもよい。

【 0 0 4 7 】

以上、本発明の実施の形態 1 、 2 について説明したが、本発明は各実施の形態の説明に限定されず、その趣旨を逸脱しない範囲において種々の変形は可能である。

【 産業上の利用可能性 】

【 0 0 4 8 】

本発明にかかる半導体装置およびその製造方法は、キャビティに部品を備える技術全般に好適である。

【 符号の説明 】

【 0 0 4 9 】

- 1 ベース基板
- 2 基板

10

20

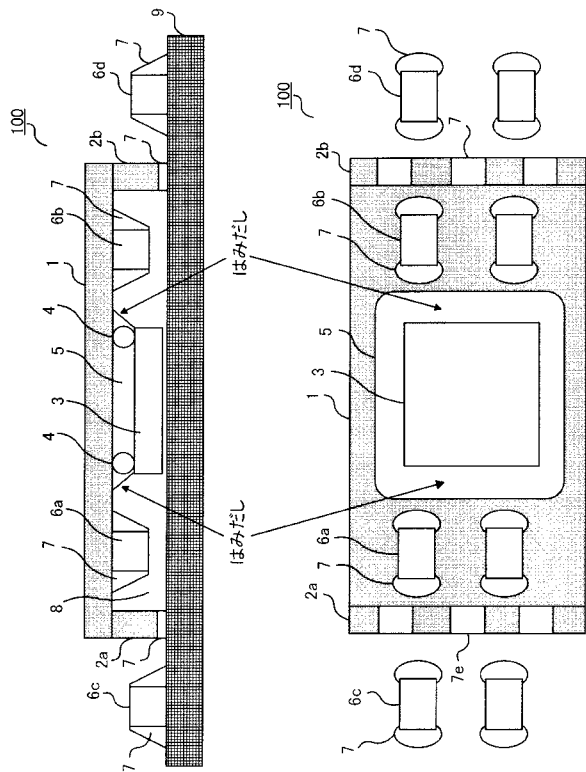
30

40

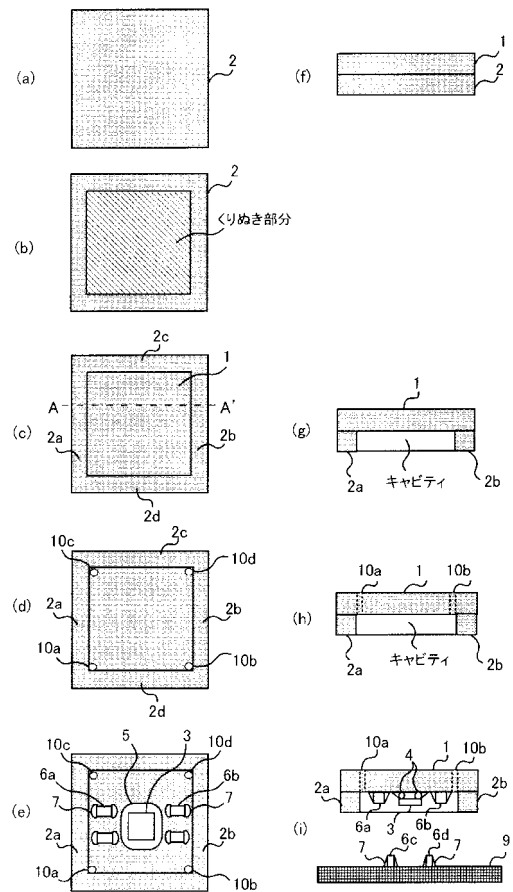
50

- 2 a、2 b、2 c、2 d 脚部
- 3 IC
- 4 半田ボール
- 5 アンダーフィル
- 6、6 a、6 b、6 c、6 d チップ部品
- 7 半田
- 8 封止樹脂
- 9 マザー基板
- 10 a、10 b、10 c、10 d 貫通孔
- 100 半導体装置

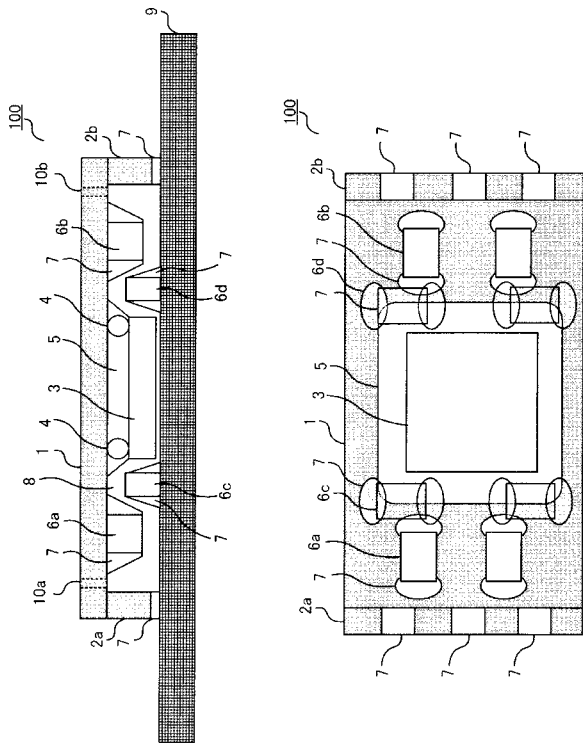
【 図 1 】



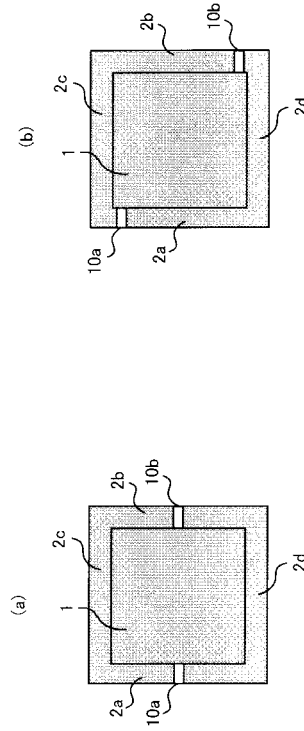
【 図 2 】



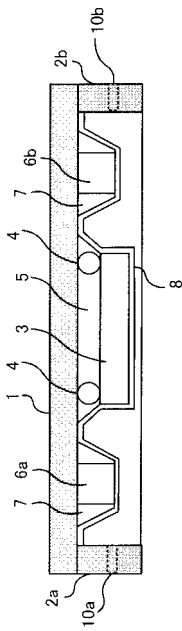
【図 3】



【図 4】



【図 5】



【図 6】

