

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 2 部門第 4 区分

【発行日】令和 2 年 5 月 7 日 (2020.5.7)

【公開番号】特開 2018-20549 (P2018-20549A)

【公開日】平成 30 年 2 月 8 日 (2018.2.8)

【年通号数】公開・登録公報 2018-005

【出願番号】特願 2017-77656 (P2017-77656)

【国際特許分類】

B 4 1 J 29/38 (2006.01)

G 0 3 G 21/00 (2006.01)

H 0 4 N 1/00 (2006.01)

【F I】

B 4 1 J 29/38 Z

B 4 1 J 29/38 D

G 0 3 G 21/00 3 9 8

H 0 4 N 1/00 C

【手続補正書】

【提出日】令和 2 年 3 月 25 日 (2020.3.25)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

記憶装置と、

前記記憶装置の電源オフをそれぞれ指示する複数の指示部とを有し、

前記複数の指示部のうちの少なくとも 1 個の指示部は、前記複数の指示部がそれぞれ指示した前記記憶装置の電源オフの回数の合計に応じて、前記記憶装置の電源オフを指示することを特徴とする電子機器。

【請求項 2】

前記複数の指示部は、それぞれ、前記指示した前記記憶装置の電源オフの回数をカウントし、

前記複数の指示部のうちの少なくとも 1 個の指示部は、前記複数の指示部がそれぞれカウントした前記記憶装置の電源オフの回数を合算し、前記合算した回数に応じて、前記記憶装置の電源オフを指示することを特徴とする請求項 1 記載の電子機器。

【請求項 3】

前記複数の指示部は、それぞれ、前記カウントした前記記憶装置の電源オフの回数を複数の不揮発性メモリに書き込み、

前記複数の指示部のうちの少なくとも 1 個の指示部は、前記複数の指示部によりそれぞれカウントされた前記記憶装置の電源オフの回数を前記複数の不揮発性メモリから読み出し、前記複数の指示部がそれぞれカウントした前記記憶装置の電源オフの回数を合算することを特徴とする請求項 2 記載の電子機器。

【請求項 4】

前記複数の指示部のうちの 1 個の指示部は、前記複数の指示部によりそれぞれカウントされた前記記憶装置の電源オフの回数を前記複数の不揮発性メモリから読み出し、前記複数の指示部がそれぞれカウントした前記記憶装置の電源オフの回数を合算し、前記合算した回数を前記複数の不揮発性メモリのうちの 1 の不揮発性メモリに書き込み、他の不揮発

性メモリに記憶されている回数の消去を指示することを特徴とする請求項3記載の電子機器。

【請求項5】

前記複数の指示部のうちの少なくとも1個の指示部は、前記複数の指示部がそれぞれ指示した前記記憶装置の電源オフの回数の合計が第1の閾値未満である場合には、省電力モードでは前記記憶装置の電源オフを指示し、前記複数の指示部がそれぞれ指示した前記記憶装置の電源オフの回数の合計が第1の閾値以上である場合には、省電力モードでは前記記憶装置の電源オフを指示しないことを特徴とする請求項1～4のいずれか1項に記載の電子機器。

【請求項6】

前記複数の指示部のうちの少なくとも1個の指示部は、前記複数の指示部がそれぞれ指示した前記記憶装置の電源オフの回数の合計が第2の閾値以上である場合には、前記記憶装置の電源オンを指示しないことを特徴とする請求項1～5のいずれか1項に記載の電子機器。

【請求項7】

前記複数の指示部のうちの少なくとも1個の指示部は、前記複数の指示部がそれぞれ指示した前記記憶装置の電源オフの回数の合計に応じて、省電力モードの開始時刻から前記記憶装置の電源オフを指示するまでの時間を異ならせることを特徴とする請求項1～6のいずれか1項に記載の電子機器。

【請求項8】

前記複数の指示部のうちの1個の指示部は、電子機器の上位装置を制御するメイン制御部であり、

前記複数の指示部のうちの他の1個の指示部は、前記記憶装置を制御する制御部であり、前記メイン制御部が省電力状態にあるときに前記記憶装置に電源オフを指示するものであることを特徴とする請求項1～7のいずれか1項に記載の電子機器。

【請求項9】

さらに、印刷を行うプリンタ部を有することを特徴とする請求項1～8のいずれか1項に記載の電子機器。

【請求項10】

前記複数の指示部のうちの少なくとも1個の指示部は、前記記憶装置が磁気式記憶装置である場合には、前記指示した前記記憶装置の電源オフの回数をカウントし、前記記憶装置が半導体記憶装置である場合には、前記指示した前記記憶装置の電源オフの回数をカウントしないことを特徴とする請求項1～9のいずれか1項に記載の電子機器。

【請求項11】

前記複数の指示部のうちの少なくとも1個の指示部は、前記複数の指示部がそれぞれ指示した前記記憶装置の電源オフの回数の合計に応じて、前記記憶装置の電源オフを指示するタイミングを制御することを特徴とする請求項1～10のいずれか1項に記載の電子機器。

【請求項12】

前記複数の指示部のうちの少なくとも1個の指示部は、前記複数の指示部がそれぞれ指示した前記記憶装置の電源オフの回数の合計に応じて、前記記憶装置の電源オフを指示するタイミングを遅延させることを特徴とする請求項1～11のいずれか1項に記載の電子機器。

【請求項13】

記憶装置と、
前記記憶装置の電源オフを制御部に指示するプロセッサと、
前記記憶装置の電源オフを指示するメモリコントローラとを有し、
前記プロセッサにより指示された電源オフの回数と前記メモリコントローラにより指示された電源オフの回数は、同じカウンタによりカウントされ、
前記プロセッサと前記メモリコントローラは、前記カウンタによるカウントに応じて、

電源オフを指示することを特徴とする電子機器。

【請求項 1 4】

記憶装置と、

前記記憶装置の電源オフをそれぞれ指示する複数の指示部とを有する電子機器の制御方法であって、

前記複数の指示部のうちの少なくとも 1 個の指示部が、前記複数の指示部がそれぞれ指示した前記記憶装置の電源オフの回数の合計に応じて、前記記憶装置の電源オフを指示するステップを有することを特徴とする電子機器の制御方法。

【請求項 1 5】

記憶装置の電源オフを制御部に指示するプロセッサと、

前記記憶装置の電源オフを指示するメモリコントローラとを有する電子機器の制御方法であって、

前記プロセッサにより指示された電源オフの回数と前記メモリコントローラにより指示された電源オフの回数が、同じカウンタによりカウントされ、

前記プロセッサと前記メモリコントローラが、前記カウンタによるカウントに応じて、電源オフを指示するように制御されることを特徴とする電子機器の制御方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 6

【補正方法】変更

【補正の内容】

【0 0 0 6】

本発明の電子機器は、記憶装置と、前記記憶装置の電源オフをそれぞれ指示する複数の指示部とを有し、前記複数の指示部のうちの少なくとも 1 個の指示部は、前記複数の指示部がそれぞれ指示した前記記憶装置の電源オフの回数の合計に応じて、前記記憶装置の電源オフを指示する。