

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95107964

※申請日期：95-7-9

※IPC分類：H01L 21/3065

一、發明名稱：(中文/英文)

C23F 1/02

電漿氧化及氧化物質之移除/PLASMA OXIDATION AND REMOVAL
OF OXIDIZED MATERIAL

二、申請人：(共1人)

姓名或名稱：(中文/英文)(簽章) ID : C60019225 A

蘭姆研究公司/LAM RESEARCH CORPORATION

代表人：(中文/英文)(簽章)

傑弗瑞 J. 布魯克斯/BROOKS, JEFFREY J.

住居所或營業所地址：(中文/英文)

美國加州 94538 弗雷蒙可訊公園道 4650 號/4650 Cushing Parkway,
Fremont, California 94538, U.S.A.

國籍：(中文/英文) 美國/US

三、發明人：(共4人)

姓名：(中文/英文)

1. 金允聖/KIM, YUNSANG

2. 安祖 D. 貝利三世/BAILEY, ANDREW D. III

3. 尹央錫/YOON, HYUNGSUK ALEXANDER

4. 亞瑟 M. 豪瓦德/HOWALD, ARTHUR M.

國籍：(中文/英文)

1. 美國/US 2. 美國/US 3. 美國/US 4. 美國/US

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1.美國/US 2005/3/9 11/076,725

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【相關申請案之交互參照】

本申請案為美國專利申請案第 10/769498 號之部分連續案及優先權出處，該美國申請案由 Bailey III 等人於 2004 年 1 月 30 日提出申請，且發明名稱為「與動態彎液面組合之無應力蝕刻處理」(Stress Free Etch Processing in combination with a Dynamic Liquid Meniscus)，其全部內容將併入於此作為參考。本申請案亦為美國專利申請案第 10/744355 號之部分連續案及優先權出處，該美國申請案由 Bailey III 等人於 2003 年 12 月 22 日提出申請，且發明名稱為「具有熱內部表面之小容量處理室」(Small Volume Process Chamber with Hot Inner Surfaces)，其全部內容將併入於此作為參考。本申請案亦為美國專利申請案第 10/769408 號之部分連續案及優先權出處，該美國申請案由 Bailey III 等人於 2004 年 1 月 30 日提出申請，且發明名稱為「銅表面之表面還原、鈍化、腐蝕預防、催化的系統與方法」(System and Method for Surface Reduction, Passivation, Corrosion Prevention and Activation of Copper Surface)，其全部內容將併入於此作為參考。本申請案亦為美國專利申請案第 10/769522 號之部分連續案及優先權出處，該美國申請案由 Bailey III 等人於 2004 年 1 月 30 日提出申請，且發明名稱為「無應力導體移除用之系統與方法」(System and Method for Stress Free Conductor Removal)，其全部內容將併入於此作為參考。美國專利申請案第 10/769498 號、美國專利申請案第 10/744355 號、美國專利申請案第 10/769408 號、美國專利申請案第 10/769522 號之中的每一申請案皆為美國專利申請案第 10/390117 號之部分連續案及優先權出處，該美國申請案由 Bailey III 等人於 2003 年 3 月 14 日提出申請，且發明名稱為「改善全面雙鑲嵌平坦化用之系統、方法、及設備」(System, Method, and Apparatus For Improved Global Dual-Damascene Planarization)，其全部內容將併入於此作為參

考。美國專利申請案第 10/769498 號、美國專利申請案第 10/744355 號、美國專利申請案第 10/769408 號、美國專利申請案第 10/769522 號之中的每一申請案皆為美國專利申請案第 10/390520 號之部分連續案及優先權出處，該美國申請案由 Bailey III 等人於 2003 年 3 月 14 日提出申請，且發明名稱為「改善局部雙鑲嵌平坦化用之系統、方法、及設備」(System, Method, and Apparatus For Improved Local Dual-Damascene Planarization)，其全部內容將併入於此作為參考。

【發明所屬之技術領域】

本發明大致上關於雙鑲嵌半導體製造製程，尤有關於在半導體製造處理中，用以平坦化若干特徵部與層及控制表面粗糙度的方法與系統。

【先前技術】

雙鑲嵌製造製程在半導體製造中變得更加普遍。在一典型雙鑲嵌製造製程中，一或更多導電材料係於先前圖案化之溝渠與介層孔中加以沉積，其中介層孔係在半導體基板或薄膜中加以形成，而薄膜係形成於半導體基板上以形成期望電路內連線，經常形成導電材料之多餘或過載部分。導電材料之過載部分為不必要與非期望者，且必須將其移除以產生鑲嵌特徵部，及提供隨後製程用之均勻與平坦表面。

導電材料之過載部分，通常經由化學機械研磨(CMP)、電化學研磨(ECP)(如蝕刻)、及 CMP 與 ECP 製程之組合，從半導體基板上加以移除。此等製程之每一者皆具有明顯的不足之處。經由範例，ECP 通常具有相當低之產能、不良均勻性、及不能有效移除非導電體材料。

CMP 則需要實體接觸處理，其通常留下導電殘餘物、或造成各種材料之腐蝕、或導致非均勻之移除、及不能適當地平坦化內連

線與內層介電層(ILD)頂端表面。CMP 亦可對剩餘的內連線及 ILD 結構造成應力相關之損傷(如層間之脫層、剝落)。由於近來更為人所使用之材料的極差層間粘著特性，使 CMP 所造成之應力損傷更形惡化。但降低 CMP 處理之實體施力以減少實體應力，將導致無法接受之低產能率及其它不良之製程效能參數。

有鑑於前述，移除層之至少一部份的改善系統與方法，且俾最小化剩餘特徵部之實體應力時，提供實質上平滑表面係為必要。改善系統與方法應適於半導體製造中使用，且應該可應用於如雙鑲嵌製程或其它半導體製造製程之處理。

【發明內容】

總而言之，本發明藉由提供導電層之蝕刻系統與方法將滿足此等需求。應該瞭解本發明可以各種方式加以實施，其方式包含製程、設備、系統、電腦可讀之媒體、或裝置。本發明之數個發明實施例將於下加以說明。

其中一實施例，提供導電層之蝕刻方法，其包含：轉換導電層之至少一部份，及蝕刻導電層至實質上移除導電層之轉換部分，且因此暴露剩餘之表面。剩餘之表面具有小於約 10nm 之平均表面粗糙度。

導電層可包含一銅層或銅合金層。轉換導電層之至少一部份可包含氧化導電層之至少一部份。轉換導電層之至少一部份可包含氮化導電層之至少一部份。

導電層可在一下方層上加以形成。下方層可形成於基板上。下方層可為一阻障層。轉換導電層之至少一部份可包含實質上轉換全部導電層及轉換下方層之至少一部份。

轉換導電層之至少一部份可與蝕刻導電層至實質上移除導電層之轉換部分實質上為同時發生。

轉換導電層之至少一部份可與蝕刻導電層至實質上移除導電層之轉換部分原處(in-situ)發生。

蝕刻導電層至實質上移除導電層之轉換部分，可包含以 BCl_3 進行蝕刻。轉換導電層之至少一部份，可包含以含氯與氧之氧化混合物來氧化導電層之至少一部份。

轉換導電層之至少一部份，可包含以含氯與氧之氧化混合物來氧化導電層之至少一部份。轉換導電層之至少一部份，可包含在大於約 200°C 之溫度轉換導電層之至少一部份。轉換導電層之至少一部份，可包含在電漿中轉換導電層之至少一部份。

蝕刻導電層至實質上移除導電層之轉換部分，可包含在小於約 150°C 之溫度蝕刻導電層。蝕刻導電層至實質上移除導電層之轉換部分，可包含以動態彎液面進行蝕刻。蝕刻導電層至實質上移除導電層之轉換部分，可包含在電漿中蝕刻導電層。

剩餘表面之平均表面粗糙度係小於約 0.04 倍導電層之轉換部分的厚度。轉換導電層之至少一部份及蝕刻導電層至實質上移除導電層之轉換部分實質上為同時發生。

另一實施例提供銅層之蝕刻方法，其包含：以大於約 200°C 之溫度在電漿處理室中以第一電漿氧化該銅層之至少一部份。將該銅層蝕刻至實質上移除該銅層之氧化部分，以暴露剩餘之表面。剩餘表面具有小於約 10nm 之平均表面粗糙度。該銅層以小於約 100°C 之溫度在電漿處理室中以第二電漿加以蝕刻。

又另一實施例提供導電層之蝕刻系統。該系統包含一電漿處理室。電漿處理室能夠封住一基板，且基板具有導電材料之暴露層。電漿處理室能夠在大於約 200°C 之溫度支援第一電漿，及在小於約 100°C 之溫度支援第二電漿。該系統亦包含連接於電漿處理室之轉換物種來源，及連接於電漿處理室之蝕刻物種來源。該系統亦包含連接於電漿處理室之控制器。該控制器能夠控制轉換物種與蝕刻物種進入電漿處理室之流動。該控制器亦包含一配方。此外，該系統亦可包含一動態彎液面蝕刻處理室。

本發明之其它實施態樣與優點將由下列詳細之說明、結合附圖、經由發明原理之範例說明而更加清楚。

【實施方式】

蝕刻銅層之改善系統與方法用之數個示範性實施例今將加以說明。本發明可在沒有於此說明書內所提出的某些或全部特定之細節中加以施行，此將為熟悉此技藝者清楚明瞭。

銅與銅合金在半導體製造處理中漸為 廣泛使用於導電材料。經由範例，在半導體中所形成的裝置之間係利用許多導電圖形與介層孔來形成內連線。此等銅與銅合金內連線係經常在鑲嵌與雙鑲嵌結構中加以形成。

第一層典型地具有其層中所形成的溝渠與介層孔，一導電材料便填入且超過溝渠與介層孔。結果，導電材料之主要部分形成一過載部分，其係非均勻地分佈於溝渠與介層孔上。因此必須移除過載部分以消除非期望之短路，且提供隨後半導體製程用之實質上平坦的表面。

典型上，過載部分係以 CMP 製程或類似之機械裝置加以移除。遺憾地，如上所述，CMP 將對半導體結構給予過多應力，且因此損害內連線結構與下方層。

蝕刻與無應力平坦化之各種方法係於下列專利申請案中加以說明：美國專利申請案第 10/769498 號，由 Bailey III 等人提出申請，且發明名稱為「與動態彎液面組合之無應力蝕刻處理」(Stress Free Etch Processing in combination with a Dynamic Liquid Meniscus)、美國專利申請案第 10/744355 號，由 Bailey III 等人提出申請，且發明名稱為「具有熱內部表面之小容量處理室」(Small Volume Process Chamber with Hot Inner Surfaces)、美國專利申請案第 10/769408 號，由 Bailey III 等人提出申請，且發明名稱為「銅表面之表面還原、鈍化、腐蝕預防、催化的系統與方法」(System and Method for Surface Reduction, Passivation, Corrosion Prevention and Activation of Copper Surface)、美國專利申請案第 10/769522 號，由 Bailey III 等人提出申請，且發明名稱為「無應力導體移除用之系統與

方法」(System and Method for Stress Free Conductor Removal)、美國專利申請案第 10/390117 號，由 Bailey III 等人於 2003 年 3 月 14 日提出申請，且發明名稱為「改善全面雙鑲嵌平坦化用之系統、方法、及設備」(System, Method, and Apparatus For Improved Global Dual-Damascene Planarization)、美國專利申請案第 10/390520 號，由 Bailey III 等人於 2003 年 3 月 14 日提出申請，且發明名稱為「改善局部雙鑲嵌平坦化用之系統、方法、及設備」(System, Method, and Apparatus For Improved Local Dual-Damascene Planarization)，其中每一專利申請案的所有目的之全部內容將併入於此作為參考。

可利用蝕刻銅之過載層以移除且平坦化該過載銅層。遺憾地，大多數先前技術之銅蝕刻製程造成銅蝕刻表面(亦即剩餘之銅表面)之過度表面粗糙度。過度表面粗糙度會經由多重路徑造成裝置失效機率之增加。經由範例，過度表面粗糙度促使空隙之形成、在阻障或介電蓋介面之電子遷移、改變電阻係數、多餘內連線、及在介層孔底部之接觸電阻形成，以上僅舉出少數路徑說明。類似問題亦會發生在其它包含電研磨與 CMP 之回蝕刻法中。

圖 1A 顯示根據本發明之一實施例之雙鑲嵌製程中的圖案化半導體基板 100。已將基板 100 圖案化作為半導體製造處理如一雙鑲嵌製造處理的部分。可利用遮罩來圖案化基板 100。基板 100 包含稍大之隔離特徵部 102(如溝渠、介層孔等)、稍小之隔離特徵部 104、及數個密集堆排一起之特徵部 106。阻障層 108 亦為所包含。相較於基板 100 或導電內連線材料 120，阻障層 108 通常係為不同材料。導電內連線材料 120 可為銅或銅合金、或其它適合之導電材料。

導電內連線材料 120 之過載部分 110 延伸至特徵部 102、104、106 上方，且包含對應於過載部分 110 之厚度的局部變化 124、116、118。如所示，與具有過載部分 110 之輕微較少厚度變化的較小特徵部 104 相比較時，較大特徵部 102 具有對應於過載部分

110 之較大厚度減少。密集堆排特徵部 106 具有過載部分 110 之稍微增加厚度。

典型的蝕刻製程以相當均勻之速率在全部晶圓區域上蝕刻導電內連線材料 120 之過載部分 112，且因此在靠近密集堆排特徵部 106 處之阻障層 108 被暴露之前，該典型蝕刻製程將使阻障層 108 在靠近較大特徵部 102 處暴露出來。可將過載部分 112 幾乎移除，且如上所述在無應力平坦化製程中加以平坦化。

圖 1B 係根據本發明之一實施例，半導體基板 100 上之層 108 與 110 的橫剖面圖。基板 100 具有第一下方層 108(如阻障層或基板)，且於其上形成銅或銅合金層 110(銅層 110)。銅層 110 係以多重結晶結構 110A 至 110D 加以形成。多重結晶結構 110A 至 110D 之每一者具有如藉由交叉排線之不同方向所示之不同晶粒結構。多重結晶結構 110A 至 110D 亦可具有在每一結晶結構之間所形成的邊界。下方層 108 及銅層 110 具有組合厚度 h 。

圖 1C 與 1D 顯示根據本發明之一實施例，在施加典型蝕刻製程後，在半導體基板 100 上之層 108 與 110 的橫剖面圖。首先參考圖 1C，已將銅層 110 加以蝕刻，且蝕刻製程已在其它結晶結構 110A 至 110D 之每一者之間所形成的邊界中形成實質上凹谷 112。經由範例，當凹谷 112 已被蝕刻至約 d' 的額外深度時，銅層 110 之表面已蝕刻至 d 的深度。此蝕刻製程侵略性地將該邊界蝕刻至形成凹谷 112。結果，銅層 110 之剩餘表面將過度粗糙。

現參考圖 1D，已將銅層加以蝕刻。至少部分由於在蝕刻化學品與結晶結構 110A 至 110D 之方向之間的不同反應速率之故，使該蝕刻製程非均勻地蝕刻了不同的結晶結構 110A 至 110D。結果，當凹谷 114 被蝕刻至約 d'' 的額外深度時，銅層 110 之表面已蝕刻至 d 的深度。相較於在蝕刻化學品與結晶結構 110B 及 110C 之間較慢的第二蝕刻率，凹谷 114 係藉由在蝕刻化學品與結晶結構 110A 之間較快的第一蝕刻率所形成。結果，銅層 110 之剩餘表面將過度粗糙。

銅層 110 之剩餘表面的過度粗糙化亦可藉由蝕刻化學品之組合加以產生，其中該蝕刻化學品蝕刻邊界(亦即如圖 1C 所示)且非均勻地蝕刻不同結晶結構 110A 至 110D。在習知的電漿回蝕刻製程之後，典型的過度粗糙係約 10 至約 100nm 的範圍。期望粗糙度係小於約 10nm。

可利用該產生銅化合物之電漿轉換與移除來實質上消除過度表面粗糙。電漿轉換與移除製程係無應力製程，因此消除了應力相關之問題，如在習知 CMP 中所典型遭遇之脫層或阻障層/介電介面處的介層孔拔出。

圖 2A 與 2B 係根據本發明之一實施例，在半導體基板 200 上所形成的層 108 與 110 之橫剖面圖。圖 3 係根據本發明之一實施例，轉換及蝕刻銅層 110 之一部份的操作 300 方法流程圖。如圖 2A 與操作 305 中所示，可將銅層 110 之表面部份 202 轉換成更均勻之材料。可將銅層 110 之表面的部份 202 轉換成如下列申請案所述之材料：美國專利申請案第 10/390117 號，由 Bailey III 等人提出申請，且發明名稱為「改善全面雙鑲嵌平坦化用之系統、方法、及設備」(System, Method, and Apparatus For Improved Global Dual-Damascene Planarization)、美國專利申請案第 10/390520 號，由 Bailey III 等人提出申請，且發明名稱為「改善局部雙鑲嵌平坦化用之系統、方法、及設備」(System, Method, and Apparatus For Improved Local Dual-Damascene Planarization)，其中每一專利申請案的所有目的之全部內容將併入於此作為參考。

經由範例，可將銅層 110 之表面部分 202 轉換成氧化銅或氮化銅及其組合。當全部部分 202 實質上由單一、均勻材料組成時，便沒有不同方向之結晶晶粒結構(如上述圖 1A 至 1C 之不同結晶結構 110A 至 110D)。結果，隨後之蝕刻製程將提供更均勻之蝕刻速率及更均勻之蝕刻結果。

再參考上述之圖 1A，假如阻障層 108 係一導電材料，阻障層

108 會在特徵部 102 與 104 之間提供電路徑，因此移除阻障層 108 係為必要。轉換製程 305 亦可包含轉換下方層 108 之至少一部份。經由範例，下方層 108 可為阻障層。亦可將阻障層 108 轉換成氧或氮化物，以便將全部轉換銅層 110 與轉換阻障層 108 兩者在隨後之單一蝕刻製程中加以移除。或者，在將銅層 110 移除之後，可將阻障層 108 加以轉換及移除。

又或者，操作 305 之轉換製程對阻障層 108 可具選擇性。經由範例，導電層 110 可為銅，且阻障層 108 可為鉭(Ta)、氮化鉭(TaN)、鈦(Ti)、或氮化鈦(TiN)、或其它適合材料、或其化合物。因為用以轉換銅層之轉換化學品具有實質上比銅還慢的反應速率(如約 10:1)，所以操作 305 之轉換製程將往下轉換銅層 110 至阻障層 108，然後停止。

轉換製程 305 可包含使銅層 110 暴露至氧與氮之混合物中。經由範例，氧與氮之混合物可包含約 50%氧與約 50%氮。或者，轉換製程 305 可包含使銅層 110 暴露至約 50%氬與約 50%氧之混合物中。或者，轉換製程 305 可包含使銅層 110 暴露至約 50%氬與約 50%氮之混合物中。在轉換製程 305 中，一或更多氬、氬(H_2)、氧(Cl_2)、溴(Br_2)、及氯化氬(HCl)亦可與氧混合。又或者，轉換製程 305 可包含將銅層 110 暴露至一或更多一氧化碳(CO)、二氧化碳(CO_2)、或氧化亞氮(N_2O)中而轉換銅層 110。

轉換製程 305 可以電漿加以進行。或者，轉換製程 305 可不使用電漿而加以進行。轉換製程 305 可在約 $-20^{\circ}C$ 與約 $300^{\circ}C$ 之間的溫度加以進行。轉換製程 305 可在任何適合處理室中加以進行。經由範例，轉換製程 305 可在電容或感應耦合電漿處理室內加以進行，其中該處理室以約 2MHz 與約 27MHz 之間的頻率加以運轉。轉換製程可在如下列申請案所述之電漿處理室內加以進行：美國專利申請案第 10/744355 號，由 Bailey III 等人於 2003 年 12 月 22 日提出申請，且發明名稱為「具有熱內部表面之小容量處理室」(Small Volume Process Chamber with Hot Inner

Surfaces)，其全部內容併入於此作為參考。

轉換製程 305 可在約 1mTorr 至約 1Torr 之間的壓力加以進行。轉換製程 305 需時約 20 秒至約 1 分鐘多之間。轉換製程 305 可轉換介於約 100nm 與約 1500nm 之間之銅層 110 的頂端表面。

如圖 2B 與操作 310 所示，銅層 110 之表面的部分 202 可在蝕刻製程中加以移除。蝕刻製程 310 留下實質上平滑之銅層 110 的表面 204(亦即表面 204 具有小於約 10nm 之平均粗糙度)。平均表面粗糙度係定義為在表面 204 之 $35\mu\text{m} \times 35\mu\text{m}$ 區域之尖峰與凹谷之間的平均差異。蝕刻製程 310 可在約 -20°C 與約 300°C 之間的溫度加以進行。

蝕刻製程 310 可為濕蝕刻或電漿蝕刻。經由範例，蝕刻製程 310 可在相同電漿處理室中原處加以進行，其中轉換製程 305 在此進行過。或者，蝕刻製程 310 可為此項技藝所熟知的蝕刻槽中之濕蝕刻中所進行的濕蝕刻。濕蝕刻亦可藉由如圖 4 所示之動態彎液面加以進行。更詳細之說明請參見以下專利申請案：美國專利申請案第 10/769498 號，由 Bailey III 等人於 2004 年 1 月 30 日提出申請，且發明名稱為「與動態彎液面組合之無應力蝕刻處理」(Stress Free Etch Processing in combination with a Dynamic Liquid Meniscus)，其就全部目的之全部內容併入於此作為參考。

蝕刻製程 310 可對導電層 110 之下方、非轉換部分具選擇性。經由範例，假如將轉換部分 202 轉換成氧化銅，且留下剩餘之銅層，選擇性蝕刻化學品便可移除氧化銅，卻不實質上蝕刻剩餘之銅。包含 BCl_3 之蝕刻化學品對氧化銅與基本元素銅具 10:1 選擇性。包含 BCl_3 之蝕刻化學品可包含氫與 BCl_3 之混合物。經由範例，包含 BCl_3 之蝕刻化學品，可以每分鐘約 400 至約 700nm 之間的速率及每分鐘只有約 60nm 之元素銅的蝕刻速率來蝕刻氧化銅。或者，蝕刻化學品可對阻障層 108 具選擇性。

在一或更多上述之實施例中，剩餘之表面的平均表面粗糙度

可為銅層之轉換部分的厚度函數。經由範例，假如待移除之導電層的期望厚度係約 250nm，於是如上所述之 Ar/O₂ 製程將產生具有約 10nm 之表面粗糙度的剩餘表面。再次申明，在 Ar/O₂ 製程中，平均表面粗糙度係小於約 0.04 倍導電層之轉換部分的厚度。

可反覆利用轉換製程 305 與蝕刻製程 310，俾漸進地轉換與蝕刻去除銅層 110 之連續部分。

蝕刻製程 310 可包含以一或更多 BCl₃ 濃度來蝕刻轉換銅。經由範例，在蝕刻製程 310 期間，BCl₃ 可介於約 10% 至約 100% 之 BCl₃ / 氬混合物之間。在蝕刻製程 310 期間，亦可將基板 100 加熱至大於約 250°C 之溫度。經由範例，在蝕刻製程 310 期間，一夾盤可支撐且加熱基板 100。蝕刻製程 310 可具有每分鐘約 100 至約 700nm 之蝕刻速率。

轉換製程 305 與蝕刻製程 310 亦可實質上同時進行。經由範例，使銅層 110 暴露在約 20°C 之約 50% 氬與約 50% 氧的混合物中，將造成表面實質上為同時進行被轉換與被蝕刻去除。或者，氬與氧之混合物可包含範圍在包含約 2% 至約 100% 之氧及約 98% 至約 0% 之氬的濃度。轉換製程 305 可在範圍約 -20°C 至約 300°C 之間發生。實質上同時之轉換與蝕刻製程可以每分鐘約 10nm 至約 200nm 進行轉換與移除。

轉換製程 305 與蝕刻製程 310 可在不同溫度與壓力而加以原處進行。經由範例，轉換製程 305 可以大於約 200°C 之溫度加以施行，且蝕刻製程 310 可以小於約 100°C 之溫度加以施行。此溫度之變化可實質上減少極薄銅層的任意銅結塊，例如在已將基材之過載部分 110 移除之後，該銅結塊可能會殘留下來。

蝕刻製程 310 亦可包含約 10% 至約 100% 之 BCl₃ / Ar 混合物，其具有約 5mT 至約 100mT 之間的壓力及小於約 100°C 之溫度。電漿可以約 500W 至 2000W 之間的頂端功率及約 100W 至 1000W 之間的夾盤偏壓而加以產生。

圖四根據本發明之一實施例，說明能夠支撐動態彎液面 416

之近接頭 420。在一實施例中，當接近晶圓 400 之頂端表面 430a 時，使近接頭 420 移動以進行清潔、乾燥、蝕刻、或其它處理操作。必須瞭解近接頭 420 亦可加以利用來處理(如清潔、乾燥、蝕刻等)晶圓 400 之底部表面 430b。在一實施例中，將晶圓 400 旋轉，使近接頭 420 可以直線方式移動橫越晶圓 400 之表面 430a。當使近接頭移動橫越晶圓 400 之表面 430a 時，亦將動態彎液面 416 拖曳橫越表面 430a。以此方式，可使動態彎液面 416 移動橫越晶圓 400 之表面 430a。當使動態彎液面 416 移動橫越晶圓 400 之表面 430a 時，實質上所有的流體、微粒、及其它鬆弛材料將被拖離表面 430a。以此方式，動態彎液面 416 實質上將表面 430a 予以乾燥。

動態彎液面 416 係形成於晶圓 400 之表面 430a 與近接頭 420 之間之相當窄的間距內。動態彎液面 416 係藉由經由來源出口 404 之真空 412 與通過來源入口 406 之流體 414(如去離子水、蝕刻化學品等)加以形成。可經由入口埠 402 加入 IPA(異丙醇)410 以輔助動態彎液面 416 之形成。IPA410 強化了動態彎液面 416 之邊緣。

動態彎液面 416 可支援任何一或更多數之處理。經由範例，假如利用蝕刻化學品 416 形成動態彎液面 416，動態彎液面便可支援蝕刻處理，其處理可集中於特定位置上，及/或橫越全部表面 430a 加以進行。同樣地，可利用清洗流體(如去離子水)形成動態彎液面 416 且在單遍中進行清洗與乾燥表面 430a。

圖 5 係根據本發明之一實施例，蝕刻導電層用之系統 500 的簡略圖。系統 500 包含第一處理室 502。第一處理室 502 可為如上所述之電漿處理室。系統 500 亦包含控制器 510，其係連接於且能夠控制處理室 502。控制器 510 包含配方 512。配方 512 包含第一處理室 502 之全部操作參數(如溫度、壓力、流速、製程氣體、時序、程序等)，其可設計為用來操作處理室。經由範例，配方 512 可定義流速及來自一或更多轉換物種來源 504 之轉換物種(或物種之組合)的壓力，該來源 504 係連接於第一處理室 502。此外，配方 512 可定義流速及來自一或更多蝕刻物種來源 506 之蝕刻物種

(或物種之組合)的壓力，該來源 506 係連接於第一處理室 502。

系統 500 亦可包含第二處理室 520。第二處理室 520 可為蝕刻處理室，如濕蝕刻處理室或動態彎液面之處理室。第二處理室 520 亦可為分離之電漿處理室，用以實行如上所述之電漿蝕刻。

以上轉換與蝕刻一或更多導電層(如銅層及/或阻障下方層)之實施例，已在銅回蝕刻製程之示範上下文中加以說明。必須瞭解實質上類似的製程亦可施加於圖案電鍍製程及圖案化製程。

圖 6A 至 6E 顯示根據本發明之一實施例，施加於圖案化電鍍製程之轉換與蝕刻製程。首先參考圖 6A，基板 602 具有形成於其上之第一層 604。種晶層 606 係形成於第一層 604 上。種晶層可為極薄之材料層(如銅)，其將形成於如圖 6B 所示之圖案內。圖案 608 係藉由圖案化技術加以形成。圖案 608 可以光阻材料加以形成。

現參考圖 6B，已將銅層 610 沉積在圖案 608 中。種晶層輔助銅層 610 之黏著。如圖 6C 所示，已將圖案 608 移除。圖案 608 可藉由任何適當方法加以移除。經由範例，形成圖案 608 之光阻材料可藉由使光阻暴露至適當光波長中加以移除，然後在清洗/清潔製程中加以移除。移除圖案 608 將留下銅層 610 區段間之圖案間距 608A。當光阻 608 已被移除時，下方種晶層 606 之部分係再次暴露出來。

現參考圖 6D，在以上圖 2A 至圖 3 所述之轉換製程可施加於轉換(如氧化或氮化)銅層 610 之極薄頂端層 610A。種晶層 606 之暴露部分 606A 亦可藉由以上圖 2A 至圖 3 所述之轉換製程而加以轉換(如氧化或氮化)。當進行轉換銅層 610 之極薄頂端層 610A 時，種晶層 606 之暴露部分 606A 可實質上同時加以轉換。

現回到圖 6E，蝕刻製程已移除轉換極薄頂端層 610A 與種晶層 606 之轉換部分 606A。結果，在銅層 610 區段間之圖案間距 608B 延伸穿越至第一層 604。移除種晶層 606 之轉換部分 606A 將移除銅層 610 區段間之非期望導電內連線。

圖 7A 至 7E 顯示根據本發明之一實施例，施加於圖案化製程

之轉換與蝕刻製程。現參考圖 7A，基板 702 具有形成於其上之第一層 704。種晶層 706 係形成於第一層 704 上。導電層 708 係形成於種晶層 706 上。種晶層 706 可為導電層 708 之極薄材料層(如銅)。種晶層可為任何其他適當材料。種晶層 706 可輔助銅層 708 之黏著。圖案 710 係藉由圖案化技術加以形成。圖案 710 可為硬遮罩。

現參考圖 7B，未以圖案 710 加以覆蓋之導電層 708 之部分 708A，係如以上圖 2A 至圖 3 所示而加以轉換(如氧化或氮化)。如圖 7C 所示，已將圖案 710 移除。圖案 710 可藉由任何適當方法加以移除。經由範例，形成圖案 710 之硬遮罩材料可藉由化學機械研磨(CMP)加以移除。

現參考圖 7D。如以上圖 2A 至圖 3 所示之蝕刻製程可用來移除導電層 708 之轉換(氧化或氮化)部分 708A。移除導電層 708 之轉換部分 708A 將暴露出種晶層 706 之部分。

現參考圖 7E，亦可藉由如以上圖 2A 至圖 3 所示之轉換製程來轉換(如氧化或氮化)種晶層 706 之暴露部分 706A。當導電層 708 之轉換部分 708A 被轉換時，種晶層 706 之暴露部分 706A 可實質上同時加以轉換。種晶層 706 之轉換部分 706A 可如上圖 6E 之所述而加以移除。移除種晶層 706 之轉換部分 706A 將移除銅層 708A 區段間之非期望導電內連線。

任何於此形成本發明之一部分所述之操作，係為有用之機器操作。本發明亦關於實行此等操作之裝置或設備。設備可就所需目的而特別加以構建，或其可藉由儲存於電腦中之電腦程式而使普通目的之電腦選擇性地加以啟動或加以配置。詳而言之，各種普通目的的機器可根據在此教示所寫之電腦程式而加以利用，或更為便利用來構建更特別的設備以進行所需之操作。

本發明亦可在電腦可讀之媒體上實施成為電腦可讀碼。電腦可讀之媒體係為任意資料儲存裝置，其可儲存藉電腦系統而加以讀取之資料。電腦可讀之媒體包含硬裝置、網路附加儲存(NAS)、

僅讀記憶體、隨機存取記憶體、CD-ROMs、CD-Rs、CD-RWs、磁帶、及其它光學與非光學資料儲存裝置。電腦可讀之媒體亦可在與電腦系統相偶合之網路加以分散，以便使電腦可讀碼以分散方式加以儲存與執行。

吾人將更為瞭解藉由以上圖例之操作所說明之指令，並不需要依說明之順序而加以進行，且藉由操作所說明之全部處理並非本發明之必要。具體而言，在以上任何圖中所述之處理可以 RAM、ROM、或硬碟裝置其中任何一者或其組合所儲存之軟體加以實施。

雖然已將前述發明以清楚瞭解之目的之某些細節加以說明，但應明白某些變化與修改將可在隨附之專利申請範圍之範疇內加以施行。因此，可將本實施例視為說明而非其限制性者，且本發明並非限於在此所提供之細節，其可在隨附之專利申請範圍之範疇與均等物中加以修改。

【圖式簡單說明】

藉由下列詳細之說明與結合附圖將可容易瞭解本發明。

圖 1A 顯示根據本發明之一實施例，在一雙鑲嵌製程中之圖案化半導體基板。

圖 1B 係根據本發明之一實施例，在一半導體基板上之層的橫剖面圖。

圖 1C 與 1D 顯示根據本發明之一實施例，在施加一典型蝕刻製程後，在半導體基板上之層的橫剖面圖。

圖 2A 與 2B 係根據本發明之一實施例，在半導體基板上加以形成之層的橫剖面圖。

圖 3 係根據本發明之一實施例，轉換及蝕刻銅層之一部份的操作方法流程圖。

圖 4 說明根據本發明之一實施例，能夠支撐動態彎液面之近接頭 420。

圖 5 係根據本發明之一實施例，蝕刻導電層用之系統的簡略

圖。

圖 6A 至 6E 顯示根據本發明之一實施例，施加於圖案電鍍製程之轉換與蝕刻製程。

圖 7A 至 7E 顯示根據本發明之一實施例，施加於一圖案化製程之轉換與蝕刻製程。

元件符號說明：

100~基板

102~較大之隔離特徵部

104~較小之隔離特徵部

106~密集堆排特徵部

108~阻障層

110~過載部分

110A~結晶結構

110B~結晶結構

110C~結晶結構

110D~結晶結構

112~凹谷

114~凹谷

116~局部變化

118~局部變化

120~導電內連線材料

124~局部變化

200~基板

202~部分

204~表面

300~操作

305~操作

310~操作

400~晶圓
402~入口埠
404~來源出口
406~來源入口
410~IPA
412~真空
414~流體
416~動態彎液面
420~近接頭
430a~頂端表面
430b~底部表面
500~系統
502~第一處理室
504~轉換物種來源
506~蝕刻物種來源
510~控制器
512~配方
520~第二處理室
602~基板
604~第一層
606~種晶層
606A~部分
608~圖案
608A~間距
608B~間距
610~銅層
610A~頂端層
702~基板
704~第一層

I310587

706~種晶層

706A~部分

708~導電層

708A~部分

710~圖案

五、中文發明摘要：

一種導電層之蝕刻方法，其包含：轉換導電層之至少一部份，及蝕刻導電層至實質上移除導電層之轉換部分，且因此暴露剩餘之表面。剩餘之表面具有小於約 10nm 之平均表面粗糙度。並且揭露導電層之蝕刻系統。

六、英文發明摘要：

A method of etching a conductive layer includes converting at least a portion of the conductive layer and etching the conductive layer to substantially remove the converted portion of the conductive layer and thereby expose a remaining surface. The remaining surface has an average surface roughness of less than about 10 nm. A system for etching a conductive layer is also disclosed.

圖式

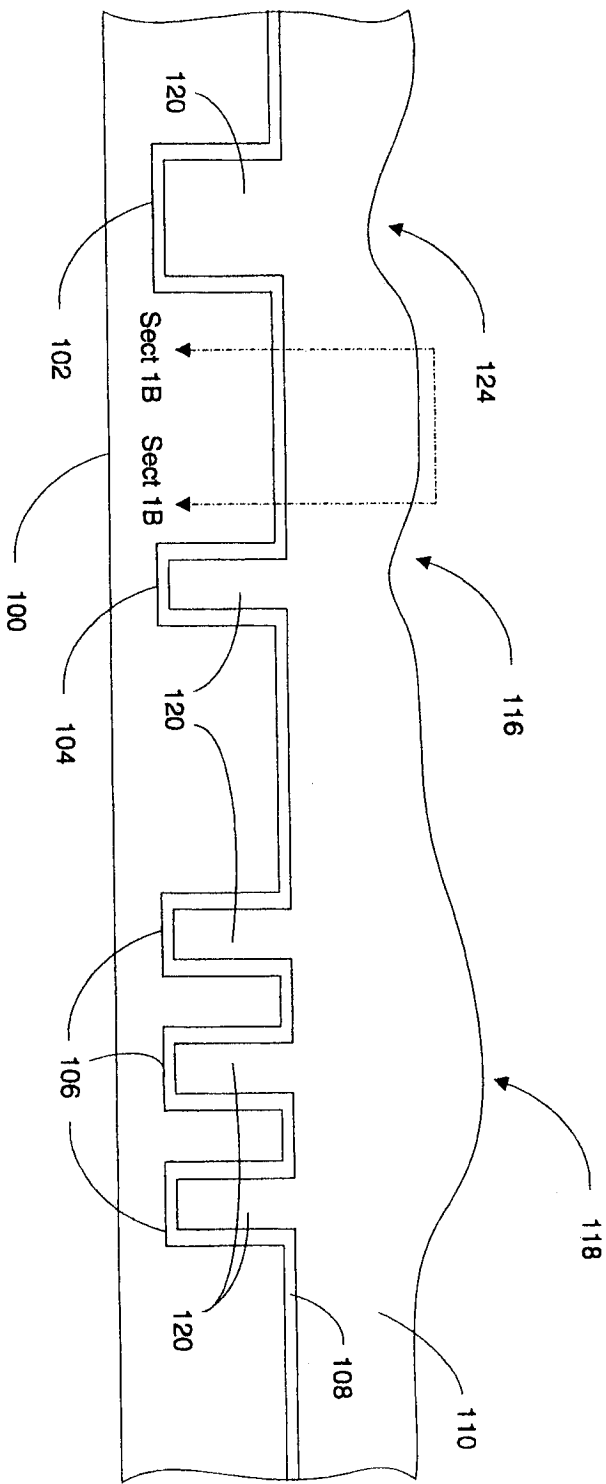


圖 1A

圖式

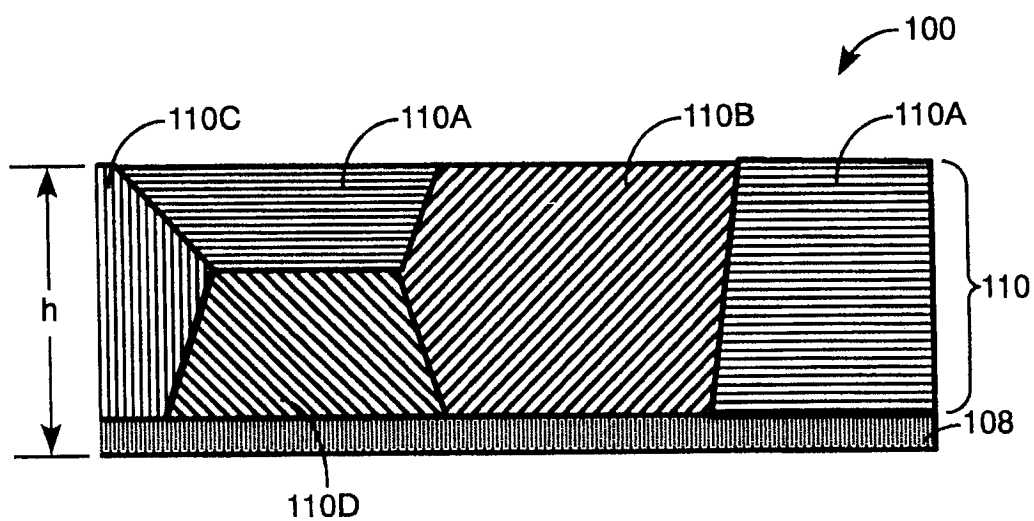


圖 1B

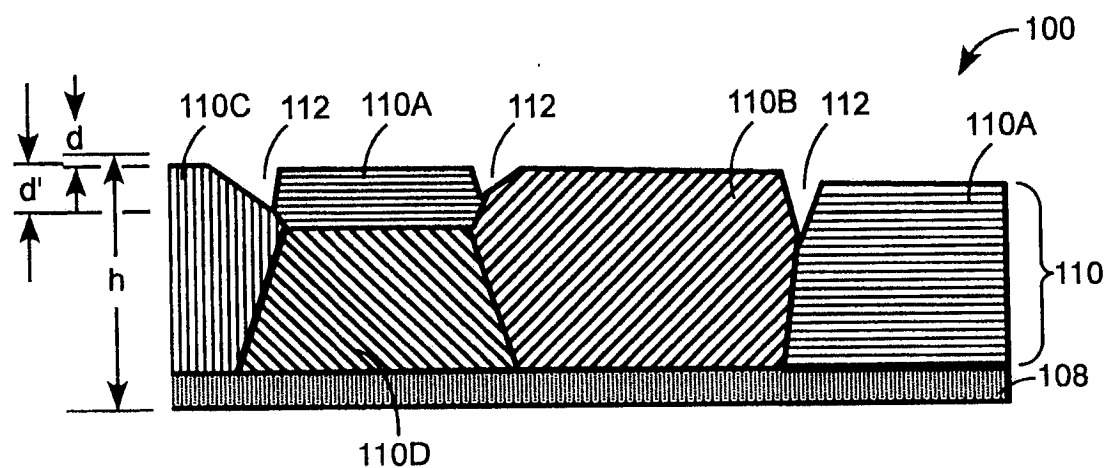


圖 1C

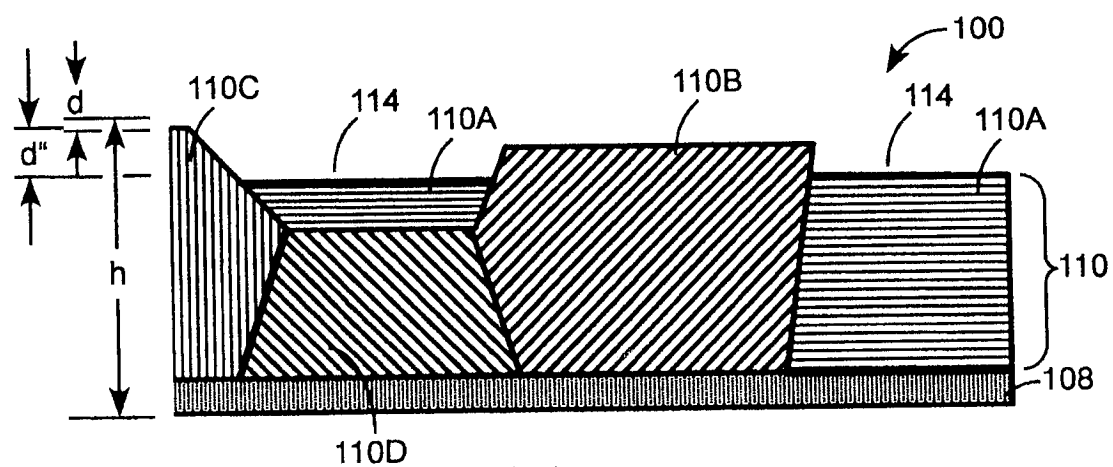


圖 1D

圖式

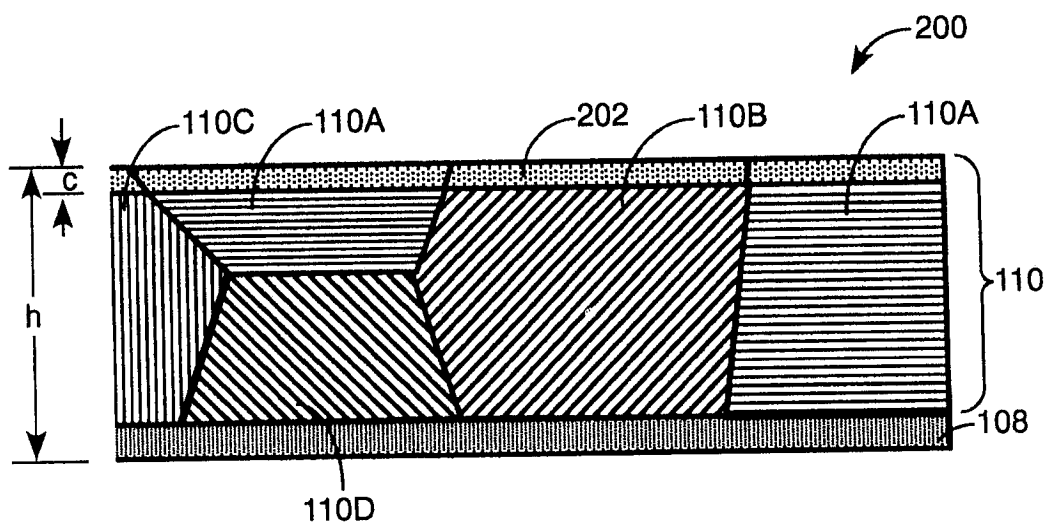


圖 2A

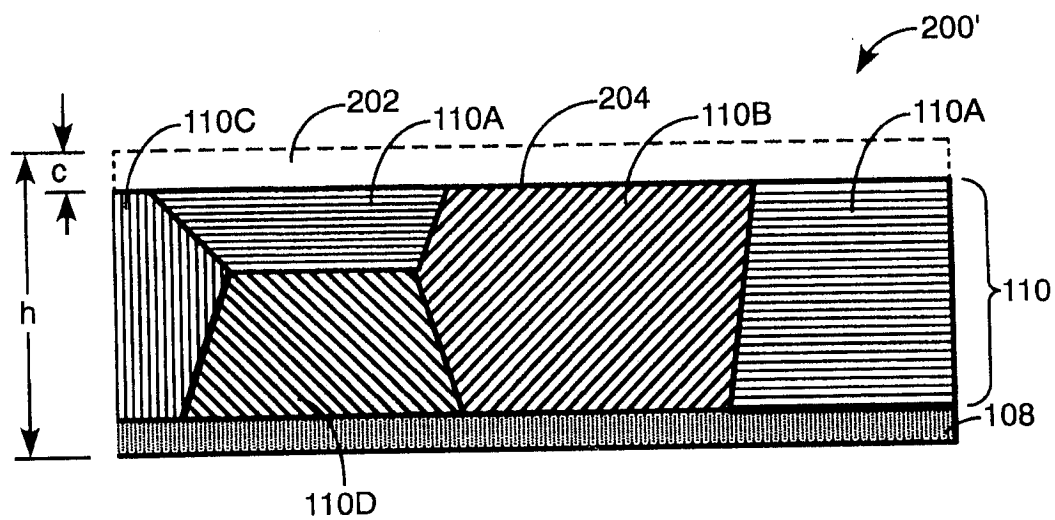


圖 2B

圖式

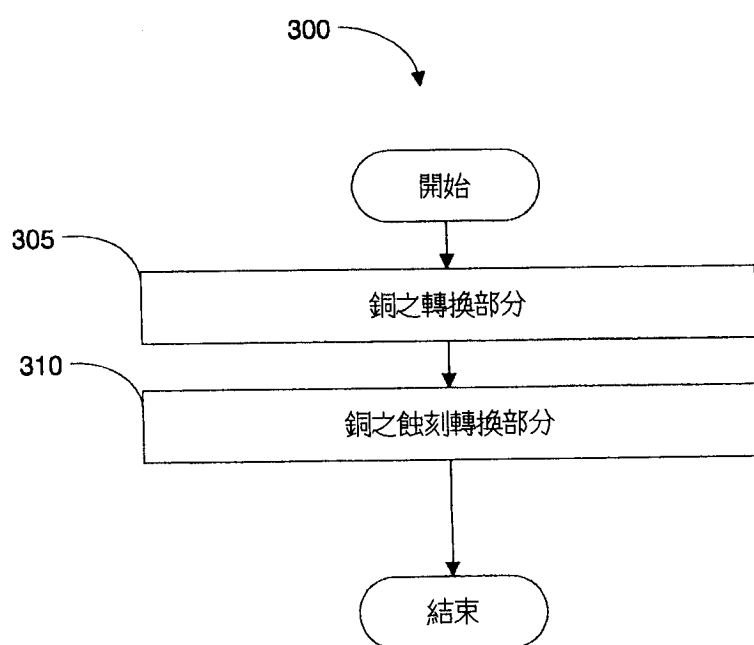


圖 3

圖式

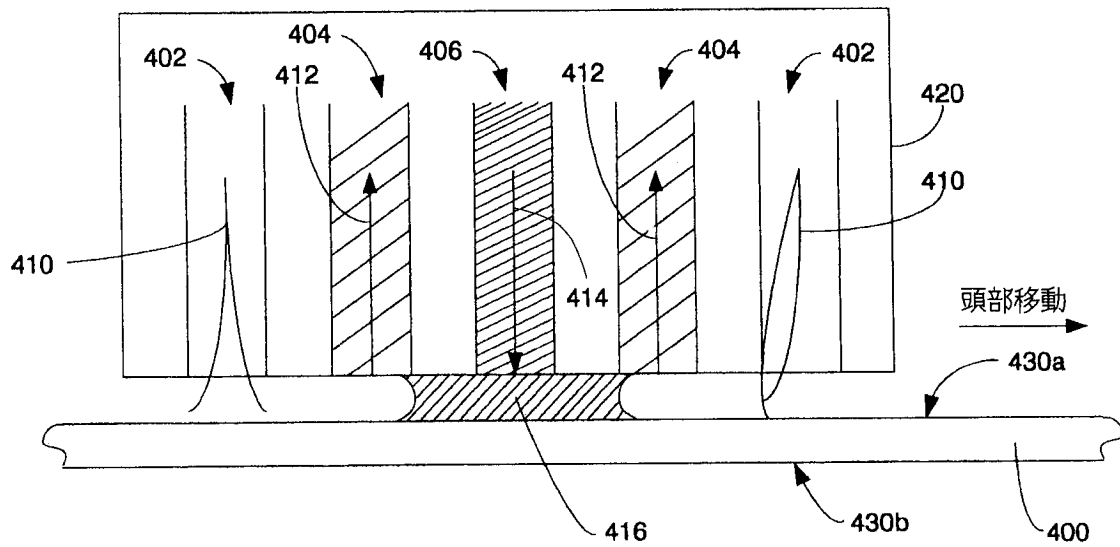


圖 4

圖式

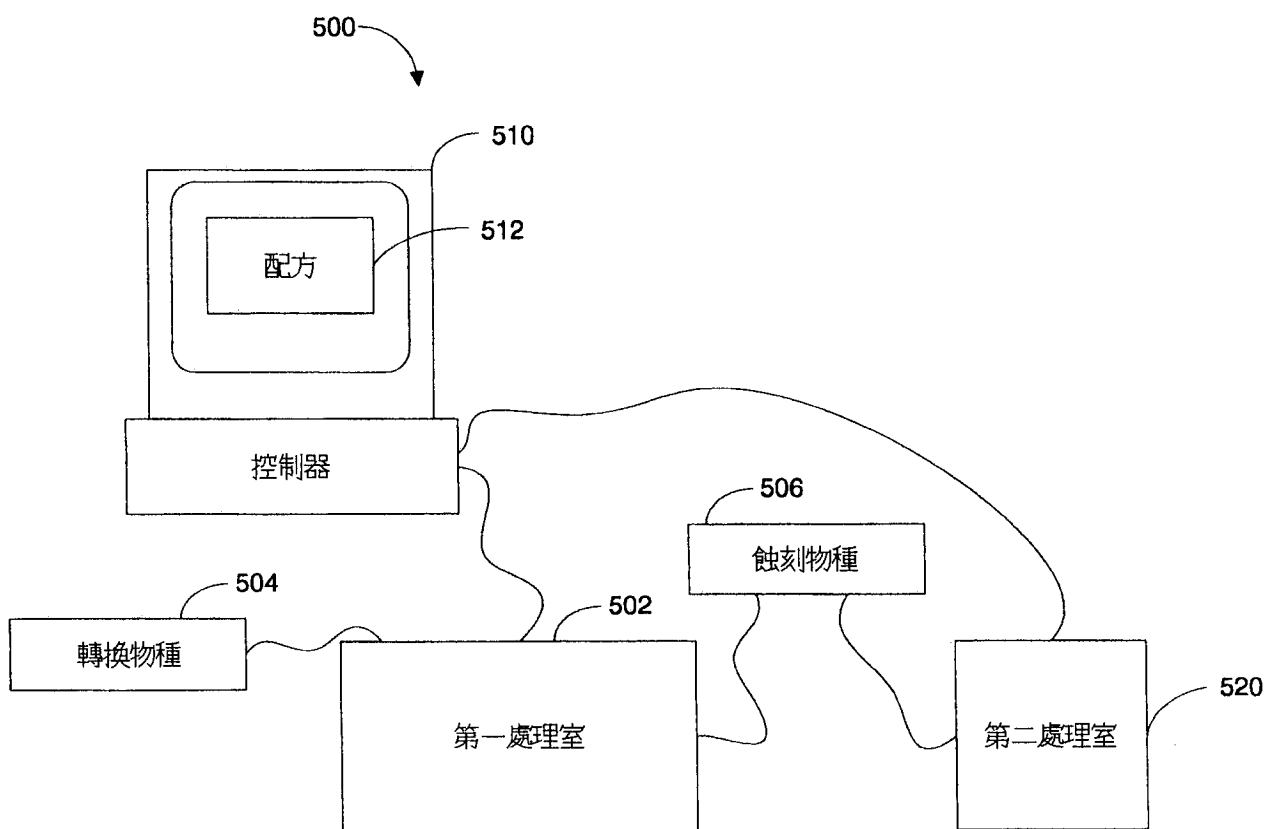


圖 5

圖式

圖 6A

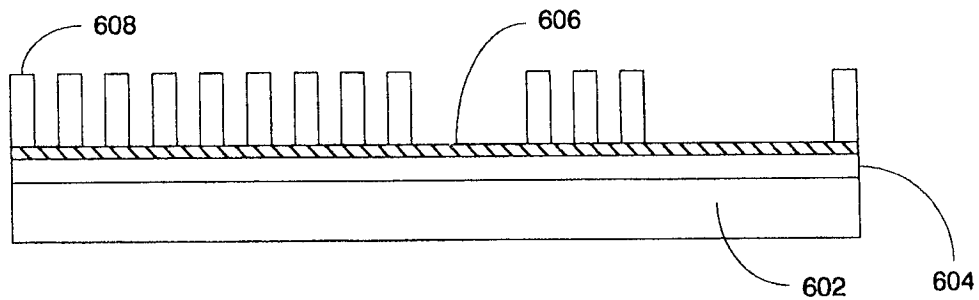


圖 6B

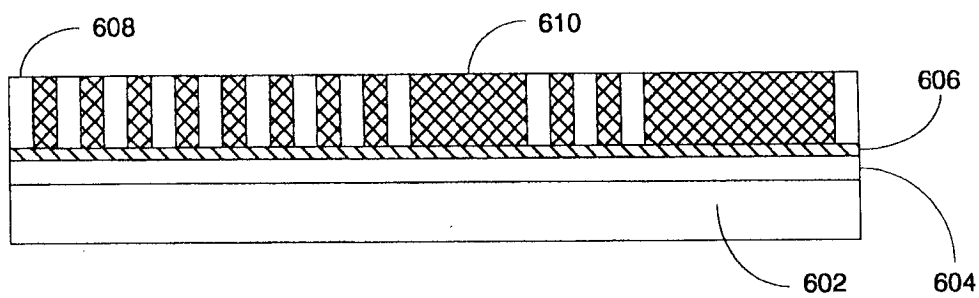


圖 6C

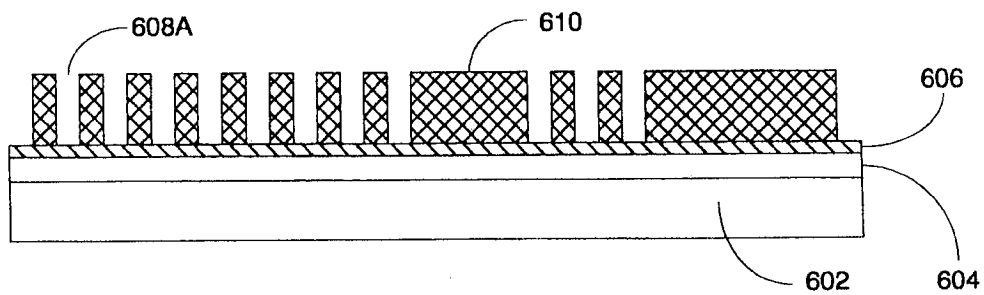


圖 6D

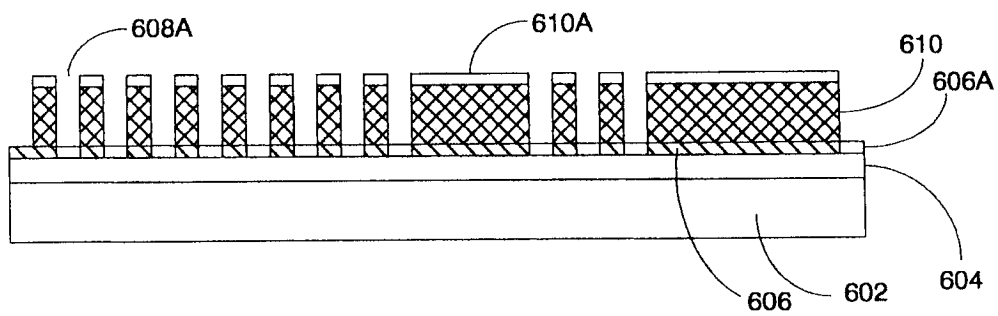
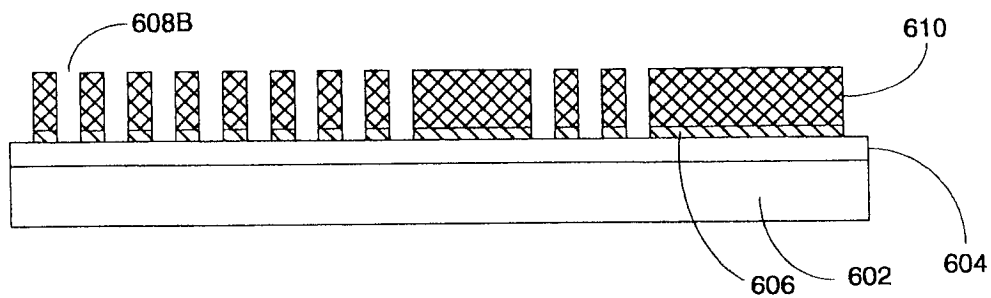


圖 6E



圖式

圖 7A

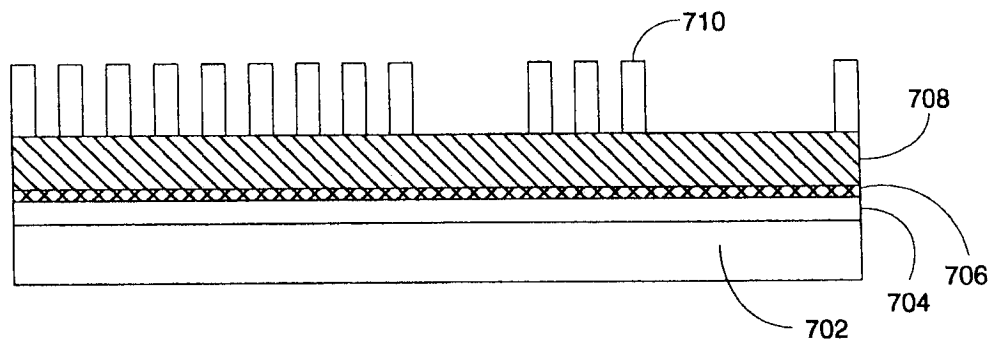


圖 7B

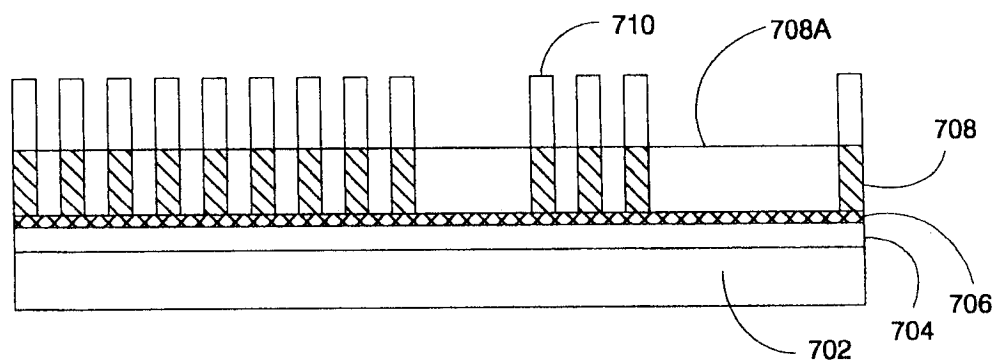


圖 7C

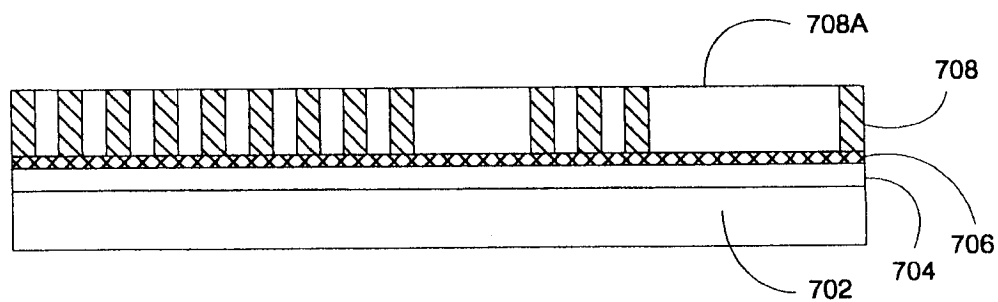


圖 7D

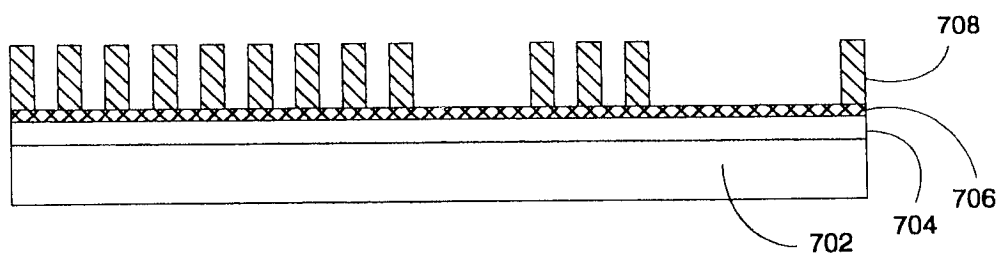
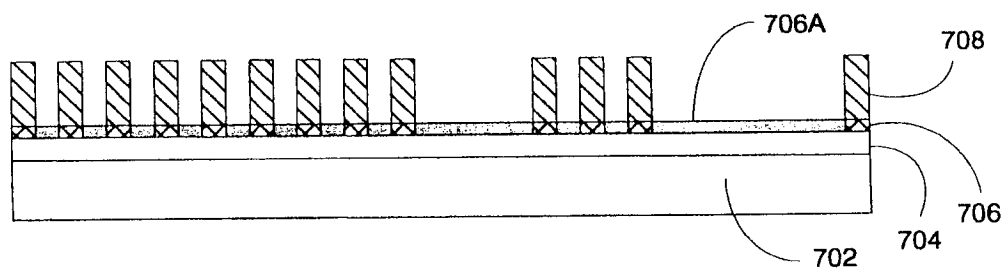


圖 7E



七、指定代表圖：

(一)本案指定代表圖為：第(3)圖。

(二)本代表圖之元件符號簡單說明：

300~操作

305~轉換銅之一部分

310~將銅之轉換部分予以蝕刻

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

97 年 11 月 20 日修(更)正本

十、申請專利範圍：

1. 一種導電層之蝕刻方法，包含：

形成一下方層於一基板之上；

形成一種晶層於該下方層之上，其中該種晶層係一第一導電層；

形成一光阻圖案於該種晶層之上；

將一第二導電層填入該光阻圖案之複數間隙中；

移除該光阻圖案，以暴露該第一導電層之一第一部份；

轉換該第二導電層之至少一部份以及該第一導電層之該第一部份；及

蝕刻該第二導電層之該至少一部份以及該第一導電層之該第一部份，以實質上移除該第二導電層之轉換部分而暴露一剩餘表面，並且移除該第一導電層之該第一部份而暴露該下方層之一部份，該剩餘表面具有小於10nm之平均表面粗糙度。

2. 如申請專利範圍第1項之導電層之蝕刻方法，其中該第一及第二導電層包含一銅層或銅合金層。

3. 如申請專利範圍第1項之導電層之蝕刻方法，其中轉換該第二導電層之該至少一部份以及該第一導電層之該第一部份包含氧化該第二導電層之該至少一部份以及氧化該第一導電層之該第一部份。

4. 如申請專利範圍第1項之導電層之蝕刻方法，其中轉換該第二導電層之該至少一部份以及該第一導電層之該第一部份包含氮化該第二導電層之該至少一部份以及氧化該第一導電層之該第一部份。

5. 如申請專利範圍第1項之導電層之蝕刻方法，其中該下方層為一阻障層。

6. 如申請專利範圍第1項之導電層之蝕刻方法，其中轉換該第一導電層之該第一部份包含：實質上轉換該第一導電層之整個該第一部份及轉換該下方層之至少一部份。

7. 如申請專利範圍第1項之導電層之蝕刻方法，其中第二轉換該導電層之該至少一部份以及該第一導電層之該第一部份，及蝕刻該第二導電層之該至少一部份以及該第一導電層之該第一部份至實質上移除該第二導電層之該轉換部分以及移除該第一導電層之該第一部份，兩者為實質上同時發生。

8. 如申請專利範圍第1項之導電層之蝕刻方法，其中轉換該第二導電層之該至少一部份以及該第一導電層之該第一部份，及蝕刻該第二導電層之該至少一部份以及該第一導電層之該第一部份至實質上移除該第二導電層之該轉換部分以及移除該第一導電層之該第一部份，為原處(in-situ)發生。

9. 如申請專利範圍第1項之導電層之蝕刻方法，其中蝕刻該第二導電層之該至少一部份以及該第一導電層之該第一部份至實質上移除該第二導電層之該轉換部分以及移除該第一導電層之該第一部份包含以 BCl_3 進行蝕刻。

10. 如申請專利範圍第1項之導電層之蝕刻方法，其中轉換該第二導電層之該至少一部份以及該第一導電層之該第一部份，包含以包括氯與氧之氧化混合物來氧化該第二導電層之該至少一部份以及該第一導電層之該第一部份。

11. 如申請專利範圍第1項之導電層之蝕刻方法，其中轉換該第二導電層之該至少一部份以及該第一導電層之該第一部份，包含以包括氫與氧之氧化混合物來氧化該第二導電層之該至少一部份以及該第一導電層之該第一部份。

12. 如申請專利範圍第1項之導電層之蝕刻方法，其中轉換該第二導電層之該至少一部份以及該第一導電層之該第一部份，包含在高於 200°C 之溫度轉換該第二導電層之該至少一部份以及該第一導電層之該第一部份。

13. 如申請專利範圍第1項之導電層之蝕刻方法，其中轉換該第二導電層之該至少一部份以及該第一導電層之該第一部份，包

含在電漿中轉換該第二導電層之該至少一部份以及該第一導電層之該第一部份。

14. 如申請專利範圍第1項之導電層之蝕刻方法，其中蝕刻該第二導電層以及該第一導電層之該第一部份至實質上移除該第二導電層之該轉換部分以及該第一導電層之該第一部份，包含在低於150°C之溫度蝕刻該第二導電層以及該第一導電層之該第一部份。

15. 如申請專利範圍第1項之導電層之蝕刻方法，其中蝕刻該第二導電層以及該第一導電層之該第一部份至實質上移除該第二導電層之該轉換部分以及該第一導電層之該第一部份，包含以動態彎液面進行蝕刻。

16. 如申請專利範圍第1項之導電層之蝕刻方法，其中蝕刻該第二導電層以及該第一導電層之該第一部份至實質上移除該第二導電層之該轉換部分以及該第一導電層之該第一部份，包含在電漿中蝕刻該第二導電層以及該第一導電層之該第一部份。

17. 如申請專利範圍第1項之導電層之蝕刻方法，其中該第二導電層之該剩餘表面以及該下方層之暴露部份的平均表面粗糙度係小於該第二導電層之該轉換部分厚度的0.04倍。

18. 如申請專利範圍第17項之導電層之蝕刻方法，其中轉換該第二導電層之該至少一部份以及該第一導電層之該第一部份，及蝕刻該第二導電層以及該第一導電層之該第一部份至實質上移除該第二導電層之該轉換部分以及該第一導電層之該第一部份實質上為同時發生。

19. 一種銅層之蝕刻方法，包含：

形成一下方層於一基板之上；

形成一種晶層於該下方層之上，其中該種晶層係一第一銅層；

形成一光阻圖案於該種晶層之上；

將一第二銅層填入該光阻圖案之複數間隙中；

移除該光阻圖案，以暴露該第一銅層之一第一部份；

氧化該第二銅層之至少一部份以及該第一銅層之該第一部份，其氧化係於電漿處理室中利用第一電漿在高於 200°C 之溫度進行；及

蝕刻該第二銅層以及該第一銅層之該第一部份，以實質上移除該第二銅層之氧化部分以及該第一銅層之該第一部份而暴露該第二銅層之一剩餘表面以及該下方層之一部份的表面，該第二銅層之該剩餘表面以及該下方層之一部份的該表面具有小於 10nm 之平均表面粗糙度，其中該第二銅層係於低於 100°C 之溫度在該電漿處理室中以第二電漿加以蝕刻。

20. 一種導電層之蝕刻系統，包含：

一電漿處理室，該電漿處理室能夠封入一基板，且基板具有導電材料之暴露層，該電漿處理室能夠支援溫度高於 200°C 之第一電漿，及支援溫度低於 100°C 之第二電漿；

一轉換物種來源，其連接於該電漿處理室；

一蝕刻物種來源，其連接於該電漿處理室；

一控制器，其連接於該電漿處理室，該控制器能夠控制該轉換物種與該蝕刻物種進入電漿處理室之流動，該控制器包含一配方；及

一動態彎液面蝕刻處理室。

十一、圖式：