

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3827954号  
(P3827954)

(45) 発行日 平成18年9月27日(2006.9.27)

(24) 登録日 平成18年7月14日(2006.7.14)

(51) Int. Cl.	F I
HO 1 L 29/78 (2006.01)	HO 1 L 29/78 3 O 1 J
HO 1 L 21/761 (2006.01)	HO 1 L 21/76 J
HO 1 L 29/739 (2006.01)	HO 1 L 29/78 6 5 5 Z
HO 1 L 27/04 (2006.01)	HO 1 L 29/78 6 5 6 B
HO 1 L 21/8238 (2006.01)	HO 1 L 27/08 3 2 1 B

請求項の数 5 (全 6 頁) 最終頁に続く

(21) 出願番号	特願2000-600311 (P2000-600311)	(73) 特許権者	501209070
(86) (22) 出願日	平成12年2月1日(2000.2.1)		インフィネオン テクノロジーズ アクチ
(65) 公表番号	特表2002-542607 (P2002-542607A)		エンゲゼルシャフト
(43) 公表日	平成14年12月10日(2002.12.10)		ドイツ連邦共和国 8 1 6 6 9 ミュンヘ
(86) 国際出願番号	PCT/DE2000/000281		ン ザンクト マルティン シュトラーセ
(87) 国際公開番号	W02000/049662		5 3
(87) 国際公開日	平成12年8月24日(2000.8.24)	(74) 代理人	110000338
審査請求日	平成13年8月10日(2001.8.10)		特許業務法人原謙三国際特許事務所
(31) 優先権主張番号	199 06 384.2	(74) 代理人	100080034
(32) 優先日	平成11年2月16日(1999.2.16)		弁理士 原 謙三
(33) 優先権主張国	ドイツ(DE)	(74) 代理人	100113701
			弁理士 木島 隆一
		(74) 代理人	100115026
			弁理士 圓谷 徹

最終頁に続く

(54) 【発明の名称】 PN分離層をもつIGBT

(57) 【特許請求の範囲】

【請求項1】

一方の伝導形式の低ドーブ半導体基板(1)に設けられている、一方の伝導形式の低ドーブドリフトゾーン(2)を有するPN分離層をもつIGBTにおいて、

ドリフトゾーン(2)と半導体基板(1)との間に、一方の伝導形式の第1の高ドーブキャピティゾーン(8)と一方の伝導形式に対立する他方の伝導形式の第2の高ドーブキャピティゾーン(9)とが順次設けられ、

両キャピティゾーン(8、9)の表面はUリンク(10)で互いに連結されていることを特徴とするIGBT。

【請求項2】

請求項1によるIGBTにおいて、ドリフトゾーン(2)には、陰極(4、5;K)をもつIGBTセル(3)と、そのIGBTセル(3)から間隔を空けてドリフトゾーン(2)の縁部を囲む陽極(6;A)とが設けられていることを特徴とするIGBT。

【請求項3】

請求項1または2のIGBTにおいて、両キャピティゾーン(8、9)と半導体基板(1)とは、それらの表面においてUリンク(10、11)で互いに連結されていることを特徴とするIGBT。

【請求項4】

請求項1から3のいずれかに掲げるIGBTのためのキャピティゾーンの製造方法において、

10

20

両キャビティゾーン（８、９）の水平方向の領域は、注入または拡散あるいはその両方で形成し、他方、これらのキャビティゾーン（８、９）の垂直方向の領域は、少なくとも２つのエピタキシ工程（１４、１５）およびそれに続いての注入または拡散あるいはその両方で行うこととを特徴とする製造方法。

【請求項５】

請求項１から３のいずれかに掲げるＩＧＢＴのためのキャビティゾーンの製造方法において、

キャビティゾーン（８、９）の水平方向の領域は、注入または拡散あるいはその両方で形成すること、そして、キャビティゾーン（８、９）の垂直方向の領域は、トレンチエッチング（１７、１８）をおこない、引き続きドーブ多結晶シリコン（１９、２０）による充填および外方拡散（２１参照）により作り出すことを特徴とする製造方法。

10

【発明の詳細な説明】

本発明は、一方の伝導形式の低ドーブ半導体基板に設けられる、一方の伝導形式の低ドーブドリフトゾーンを有するPN分離層付きIGBT（絶縁ゲートをもつバイポーラトランジスタ）に関する。

【０００１】

モノリシック集積回路における隣接半導体素子の絶縁層分離のためには、公知の通りPN分離層と絶縁層分離とがある。PN分離層では、隣接する素子は互いにPN接合により電氣的に分離されている。すなわち、例えば、US 5 708 290では、N伝導キャビティの中に敷き込まれるNチャンネルMOS電界効果トランジスタをPチャンネルMOS電界効果トランジスタからP<sup>+</sup>伝導領域により電氣的に分離することが知られている。そのようなPN分離層の他の例はUS 4 881 112およびEP-A1-0 282 734により公知である。

20

【０００２】

PN分離層は、絶縁層分離に比べはるかに簡単に実現できるため、絶縁層分離よりも著しい利点をもっている。すなわち、必要なPN接合は、個々の素子の製造にはいずれにしても必要となるドーピング工程と共に拡散または注入により問題なく設けることができるが、絶縁層分離は、トレンチを設けることと、それを二酸化シリコンおよび窒化シリコンまたはそのどちらかで埋めることを前提とするため、すなわち、いずれにせよおこなわなければならない、PN分離層に使われるドーピング工程に加えて、別の工程を必要とする。

30

【０００３】

しかし、「ハイサイド」(high-side)および「ローサイド」(ローサイド)のスイッチとして用いられるIGBTでは、PN分離層は今日まで利用されておらず(これについては、1995年パワーセミコンダクタデバイスおよびIC国際シンポジウム/横浜の会報の325-333頁、特に325頁、左段第2節のM. Stoisiiek、K. - G. Oppermann、U. Schwalke、およびD. Takacs「オフラインアプリケーションのための絶縁層分離高圧ICテクノロジー」を参照)、現在では費用のかかる絶縁層分離だけが採用されている。これは結局のところ、通常のPN分離層を使うと、IGBTの機能に必要である高濃度のマイノリティ電荷キャリア、特に特別の正孔がドリフトゾーンにおいて許容される以上に高い基板電流をもたらすかもしれないこと

40

【０００４】

よって、本発明の課題は、PN分離層を使用するにもかかわらず、許容以上の高い基板電流の発生を回避できるIGBTを提案することである。さらに、そのようなIGBTの製造方法を創造することが課題である。

【０００５】

この課題は、初めに述べた様態のIGBTにおいて、ドリフトゾーンと半導体基板との間に、一方の伝導形式の第1の高ドーブキャビティゾーンと一方の伝導形式に対立する他方の伝導形式の第2の高ドーブキャビティゾーンとを順次設けることにより解決される。

【０００６】

50

その場合、ドリフトゾーンにはそれ自体知られた方法で、陰極をもつ IGBTセルと、その IGBTセルから間隔を空けてドリフトゾーンの縁部を囲む陽極とが設けられる。

【0007】

両方のキャビティゾーンの表面はUリンクで互いに連結される。このUリンクには場合によってはさらに低ドープ半導体基板を接続してもよい。この処置は、例えば、一方の伝導形式がN伝導形式であり、IGBTが「ハイサイド」スイッチとして用いられるときに適用される。

【0008】

本発明のIGBTはそのPN分離層により比較的簡単に製造することができる。両キャビティゾーンの水平方向の領域は、注入または拡散あるいはその両方で形成でき、他方、これらのキャビティゾーンの垂直方向の領域は、例えば、少なくとも2つのエピタキシ工程およびそれに続いての注入または拡散あるいはその両方で作りだすことができる。もうひとつ別の方法は、トレンチエッチングをおこない、そのようにしてできたトレンチを引き続きN<sup>+</sup>ドープ多結晶シリコンまたはP<sup>-</sup>ドープ多結晶シリコンで埋め、このドープ物質を隣接する単結晶シリコン半導体領域に外方拡散させることである。

10

【0009】

すなわち、本発明のIGBTでは、素子の絶縁のため、基板電流を基本的に回避することを可能ならしめるが、ドリフトゾーンにおけるマイノリティ電荷キャリア密度は事実上影響を受けない、PN接合の組合せおよび適切な接続が提案される。このために、本発明のIGBTでは、一方の伝導形式がN伝導形式であるとき、陰極ないしはIGBTセルが、例えばN<sup>-</sup>伝導ドリフトゾーンの中央に位置を占めている。このN<sup>-</sup>伝導ドリフトゾーンは、N<sup>+</sup>伝導第1キャビティゾーン、そしてP<sup>+</sup>伝導第2キャビティゾーンにより順次囲まれている。

20

【0010】

N<sup>+</sup>伝導第1キャビティゾーンとN<sup>-</sup>伝導ドリフトゾーンとの間の接合部に生じるドリフトフィールドだけで、僅か一部の正孔だけがこの障壁を乗り越えることができ、P<sup>+</sup>伝導キャビティゾーンに到達するという結果をもたらす。実験は、この割合が1%未満であることを示した。

【0011】

しかし、P<sup>+</sup>伝導キャビティゾーンにおいては、正孔はマジョリティ電荷キャリアである。両キャビティゾーン間のPN接合はUリンクにより短絡されているので、電流は陰極に流れる。従って、マイノリティ電荷キャリアは、回路内に存在する電位のうち最もポジティブな電位にあるN<sup>-</sup>伝導半導体基板には到達しない。

30

【0012】

すなわち、「ハイサイド」スイッチおよび「ローサイド」スイッチとしてのそのようなIGBTを、例えば、ブリッジ使用のためにモノリシックに集積することが可能であり、費用のかかる絶縁層分離を用いる必要はない。

【0013】

上記の例では、伝導形式はもちろん逆にすることもできることを付記しておきたい。また同じように、両キャビティゾーンにより形成されるそれぞれのキャビティに他の素子、例えば、CMOSトランジスタまたはバイポーラトランジスタを組み入れることも可能である。

40

【0014】

推論が示すところでは、本発明のIGBTをもつディスクは、絶縁層分離の従来のIGBTが設けられているディスクに比べ約50%までのコスト低減を可能にする。

【0015】

以下に本発明の実施例を図面により詳述する。

【0016】

図1には、本発明の実施例によるIGBTが示されている。例えば、シリコンから成るN<sup>-</sup>伝導半導体ボディ1には、N<sup>-</sup>伝導ドリフトゾーン2が設けられ、このドリフトゾーン

50

にはP伝導ゾーン4とN<sup>+</sup>伝導ゾーン5をもつIGBTセル3が設けられている。ゾーン4、5は陰極電極Kにより接触されており、他方、P伝導ゾーン4のチャンネル領域の上方には、ゾーン5とドリフトゾーン2との間にゲート電極Gが設けられている。さらに、ドリフトゾーン2の端には陽極電極Aをもつもう一方のP伝導リングゾーン6が設けられている。

【0017】

ドリフトゾーン2は、P伝導ゾーン4の下に二重矢印7により暗示されている厚み $d_{epi}$ のアクティブ層を有している。

【0018】

本発明によれば、ドリフトゾーン2と半導体基板1の間には、N<sup>+</sup>伝導第1キャビティゾーン8ならびにP<sup>+</sup>伝導第2キャビティゾーン9がある。両キャビティゾーン8、9はUリンク10により互いに連結されている。このUリンクは、「ハイサイド」スイッチでは、鎖線11が暗示するように、半導体基板1にまで達するようにすることもできる。

10

【0019】

N<sup>+</sup>伝導第1キャビティゾーン8とN<sup>-</sup>伝導ドリフトゾーン2との接合個所に発生する電界 $E_{drift}$ は、P伝導ゾーン6から出る僅か一部の正孔だけがこの接合部を克服でき、P<sup>+</sup>伝導第2キャビティゾーン9に到達するという結果をもたらし、その結果、この方策だけによってすでに基板電流 $I_s$ は非常に小さくなる。P<sup>+</sup>伝導第2キャビティゾーン9では、正孔はマジョリティ電荷キャリアである。そこで、両キャビティゾーン8、9の間のPN接合部はUリンク10により短絡されているので、電流は陰極に向かって流出し(矢印12を参照)、その結果、マイノリティ電荷キャリアは全回路構造の中で最もポジティブな電位値をもつN<sup>-</sup>ドープ半導体基板1に到達しない。

20

【0020】

従って、簡単な方法で、すなわち、PN分離層により、IGBTを「ハイサイド」スイッチとして、そして「ローサイド」スイッチとしてモノリシックに集積することができ、費用のかかる絶縁層分離を用いる必要はなくなる。

【0021】

例えば、600Vの逆電圧には、約35 $\mu$ mのドリフトゾーン2のアクティブ層の厚み $d_{epi}$ で十分である。キャビティゾーン8、9は、ドリフトゾーン2よりも、例えば1ランクほど多くドーピングを施してよい。しかし、キャビティゾーン8、9にはドリフトゾーン2を基準としてもっと多くのドーピングを施すことも可能である。ドリフトゾーン2自体は通常通りにドーピングされる。

30

【0022】

図2および図3は、本発明のIGBTが簡単な方法で製造できることを示す。図2および図3では、それぞれ対応する部分については、図1と同じ番号および記号が使われる。

【0023】

図2では、まずは鎖線13が暗示する表面で終わるN<sup>-</sup>伝導半導体基板1に、拡散または注入により、キャビティゾーン8、9の「床領域」が形成される。そのあと、2つのエピタキシ層14、15が形成されるが、その場合、各個別のエピタキシ層14ないしは15の装着のあとに、次のエピタキシ層の形成の前に注入または拡散あるいはその両方により、キャビティゾーン8、9のそれぞれ垂直の領域が形成される。

40

【0024】

図3において、本発明のIGBTにおけるキャビティゾーン8、9の他の製造方法が示される。これらのキャビティゾーン8、9の床領域は、まず、図2の実施例と同じ方法で作られる。しかし、そのあとエピタキシ層16にはトレンチ17、18が形成され、これらのトレンチはP<sup>+</sup>伝導多結晶シリコン19ないしはN<sup>-</sup>伝導多結晶シリコン20により充填される。そのあと、これらの多結晶シリコン19、20から外方拡散がおこなわれ、その結果、PN接合部21がモノリシック領域に位置することになる。

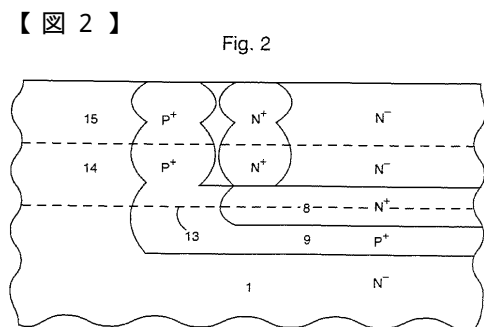
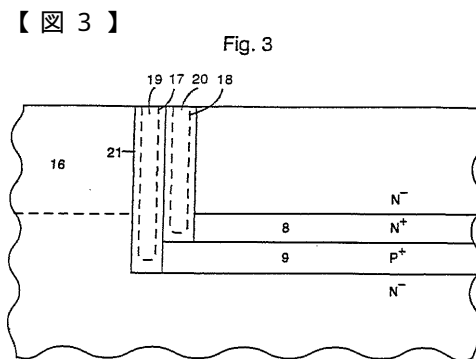
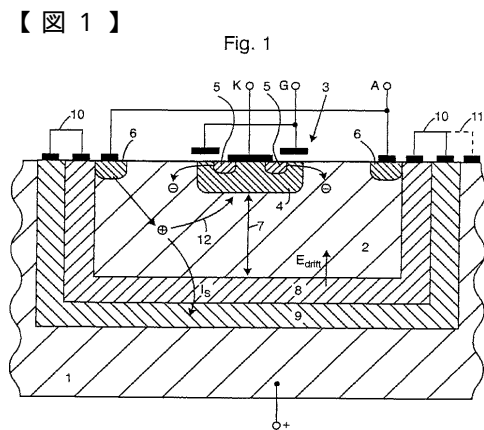
【図面の簡単な説明】

【図1】 本発明によるIGBTの実施例の断面図である。

50

【図2】 図1のIGBTにおけるキャビティゾーンの相異なる製造方法を説明するための断面図である。

【図3】 図1のIGBTにおけるキャビティゾーンの相異なる製造方法を説明するための断面図である。



## フロントページの続き

(51) Int.Cl. F I  
H 0 1 L 27/092 (2006.01) H 0 1 L 29/78 3 0 1 R  
H 0 1 L 27/08 (2006.01) H 0 1 L 27/08 3 3 1 C

(74)代理人 100116241

弁理士 金子 一郎

(72)発明者 ヴェルナー, ヴォルフガング

ドイツ連邦共和国 8 1 5 4 5 ミュンヘン ゼーベナーシュトラッセ 2 5 6

審査官 松田 成正

(56)参考文献 特開昭49-005199(JP,A)  
特開昭59-194465(JP,A)  
特開平03-245562(JP,A)  
特開平06-053423(JP,A)  
特開平10-178175(JP,A)  
特開平10-150193(JP,A)  
特開平05-029615(JP,A)  
特開平08-130312(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 29/78  
H01L 21/761  
H01L 21/8238  
H01L 27/04  
H01L 27/08  
H01L 27/092  
H01L 29/739