(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[7]
H04L 12/42

(45) 공고일자 2003년07월02일
(11) 등록번호 10-0389782
(24) 등록일자 2003년06월19일

(21) 출원번호 10-2000-7012150
(22) 출원일자 2000년11월01일
번역문 제출일자 2000년11월01일
(86) 국제출원번호 PCT/US1999/09351
(86) 국제출원출원일자 1999년04월30일
(65) 공개번호 특2001-0052290
(43) 공개일자 2001년06월25일
(87) 국제공개번호 WO 1999/57854
(87) 국제공개일자 1999년11월11일

(81) 지정국 국내특허 : 캐나다, 일본, 대한민국,

EP 유럽특허 : 오스트리아, 벨기에, 스위스, 리히텐슈타인, 독일, 덴마크, 스페인, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투칼, 스웨덴, 핀랜드, 사이프러스,

(30) 우선권주장 09/071,930 1998년05월01일 미국(US)

(73) 특허권자 에멀럭스 코포레이숀
미국 캘리포니아주 92626 코스타 메사 하버 불버드 3535

(72) 발명자 브레워데이비드
미국켈리포니아92805에너하임에스헬래나스트리트702

발드윈데이비드
미국켈리포니아92620이르비네블루코트47

핸슨칼엠
미국켈리포니아92688란쵸산타마카리타산리카르도2

(74) 대리인 김태홍
김승호
김진회
이광현

심사관 : 김범용

(54) 루프 네트워크에서 무효 데이터의 제거

명세서

기술분야

본 발명은 전자 네트워크 통신 시스템에 관한 것으로서, 특히 루프 네트워크안에 노드 또는 루프 세그먼트로부터 무효 데이터를 자동으로 제거하는 것에 관한 것이다.

배경기술

전자 데이터 시스템은 네트워크 통신 시스템을 이용하여 흔히 상호 접속된다. 광역 통신망 및 채널은 컴퓨터 네트워크 아키텍쳐용으로 개발된 2개의 접근법이다. 기존의 통신망(예컨데, LAN's 및 WAN's)은 뛰어난 적응력 및 원거리 능력을 제공한다. 기업 시스템 접속(Enterprise System Connection)(ESCON) 및 소형 컴퓨터 시스템 인터페이스(Small Computer System Interface)(SCSI)등의 채널은 성능 및 신뢰성이 높게 개발되었다. 통상 컴퓨터간에 또는 컴퓨터와 주변기기간의 전용 단거리 접속에 채널을 이용한다.
채널과 통신망의 특징은 "파이버 채널"로 알려진 신규 네트워크 표준에 포함된다. 파이버 채널 시스템은 채널의 속도와 신뢰성에 네트워크의 적응력 및 접속력을 결합한다. 파이버 채널 제품은 현재 266Mbps 또는 1062 Mbps 등의 초고속 데이터 속도로 실행할 수 있다. 이러한 속도는 압축 해제된 풀 모션 고품질 비디오 등의 완전한 주문형 어플리케이션을 취급하기에 충분하다. X3.230-1994 등의 ANSI 명세서에는 파이버 채널 통신망을 정의하고 있다. 이러한 명세서에는 5개층 사이에 파이버 채널 기능이 분포한다. 그 파이버 채널의 5개 기능층에는 FC-0(물리적인 미디어 층), FC-1(코딩 및 인코딩 층), FC-2(프레이밍 프로토콜 및 노드 사이의 흐름 제어를 포함하는 실제 전송 메커니즘), FC-3(공통 서비스 층), 및 FC-4(상층 프로토콜)가 있다.
일반적으로, 파이버 채널 통신망을 배치하는 3가지 방법에는 간단한 지점 대 지점 접속, 중재 루프(Arbitrated Loops) 및 스위칭 패브릭(switched fabrics)이 있다. 가장 간단한 토폴로지는 지점 대 지점 접속으로 2개의 파이버 채널 시스템을 간단히 직접 접속한다. 중재 루프는 중재를 거쳐 밴드폭에 함께 액세스되는 파이버 채널 링 접속이다. "패브릭(fabrics)"으로 불리는 스위칭 파이버 채널 통신망은 교차점 스위칭(cross-point switching)의 형태이다.
종래의 파이버 채널 중재 루프(FC-AL)(Fibre Channel Arbitrated Loop) 프로토콜은 노드 포트를 통하여 장치 또는 루프 세그먼트의 상호접속시 루프 기능에 제공한다. 그러나, 노드 포트를 직접 상호 접속할 때 발생하는 문제점은 루프의 한 개의 노드 포트가 고장날 때 통상적으로 전체 루프가 고장난다는 것이다. 이러한 문제점은 허브(hubs)를 이용하여 종래의 파이버 채널 기술로 극복된다. 허브들은 루프 토폴로지에 상호 접속된 복수의 허브 포트를 포함한다. 노드 포트는 그 중심에 허브를 가진 스타 토폴로지(star topology)를 형성하는 허브 포트에 접속된다. 노드 포트에 접속되지 않고 불량 노드 포트에 접속되는 허브 포트는 바이패스된다. 이러한 방법으로, 상기 루프는 노드 포트가 불량하거나 제거했음에도 불구하고 유지된다.
특히, FC-AL 통신망은 단일 데이터 경로를 형성하는 루프 배치안에 함께 링크된 2개 이상의 노드 포트로 통상 구성된다. 그러한 배치는 도 1에 도시된다. 도 1에 있어서, 6개의 노드 포트(102, 104, 106, 108, 110, 112)는 데이터 채널 (114, 116, 118, 120, 122, 124)에 의해 함께 링크된다. 이러한 방법으로, 루프는 노드 포트(102)로부터 데이터 채널(114)을 통하여 노드 포트(104)로, 노드 포트(104)로부터 데이터 채널(116)을 통하여 노드 포트(106)로, 그 다음, 데이터 채널(124)을 통하여 노드 포트(102)로 데이터 경로가 생성된다.
상기 루프의 어떤 지점에 고장이 있을 때, 그 루프 데이터 경로는 파손되어 그 루프상의 모든 통신은 중지한다. 예컨데, 노드 포트(104)에 고장이 있으면, 데이터는 더 이상 노드 포트(104)를 통과하지 않는다. 또한, 그 지점에서 데이터 차단 또는 손실을 일으키는 전자기 간섭 또는 선로의 물리적인 파손에 의해 노드 포트사이의 데이터 채널에서 고장이 발생할 수 있다. 이러한 지점에서, 루프(100)는 파손된다. 데이터는 더 이상 순환 경로로 흐르지 않는다. 그 루프는 효율적으로 노드 포트의 한 방향 링크 목록이 된다.
파손된 노드 포트 대 노드 포트 루프를 피하기 위한 종래의 기술은 한 루프내에 허브를 도입한다. 허브는 스타 패턴으로 노드 포트의 물리적인 배치를 생성하지만, 그 노드 포트의 실제적인 동작은 루프 패턴으로 지속한다. 그 접속 프로세스 (즉, 노드 포트사이의 데이터 전송) 및 허브와의 상호 작용은 표준 FC-AL 배치와 같은 관계를 인식하는 허브에 접속된 노드 포트에 효율적으로 된다.
도 2는 중심에 접속된 허브를 갖는 중재 루프(200)를 도시한다. 도 1에 도시된 루프(100)와 비슷하게, 루프(200)는 허브(214)에 각각 부착된 6개의 노드 포트(202, 204, 206, 208, 210, 212)를 포함한다. 허브(214)는 각 허브 포트를 내부 허브 링크의 순서로 루프 토폴로지에서 다른 허브 포트에 접속되는 6개의 허브 포트 (216, 218, 220, 222, 224, 226)를 포함한다. 이러한 방법으로, 노드 포트(202-212)는 해당하는 허브 포트(216-226)에 각각 접속된다. 따라서, 노드 포트(202-212)는 도 1에 접속된 바와 같은 루프 방법으로 접속하여 동작한다. 데이터는 통상적으로 업스트림 허브 포트로부터 허브 포트와 그와 결합된 노드 포트로 흐르고, 노드 포트에서는 다시 그 허브 포트로 흐르는 진행을 계속한다. 결국은 허브 포트로부터 다운 스트림 허브 포트로 흐르게 된다.
노드 포트 또는 데이터 채널이 고장일 때, 상기 루프는 그 고장 노드 포트를 바이패스함으로써 유지된다. 종래의 허브에 있어서, 허브 포트가 더 이상 노드 포트로부터 데이터를 수신할 수 없을 때, 상기 허브 포트는 바이패스 모드로 진행한다. 바이패스 모드에서, 상기 노드 포트로부터 데이터 채널상에 수신된 데이터를 통과시키지 않고, 상기 허브 포트는 상기 이전의 허브 포트로부터 내부 허브 링크를 따라 수신된 데이터를 통과시킨다.
FC-AL 통신망의 다운스트림의 내용은 FC-AL 프로토콜에 의해 정의된다. 문자들은 한 개의 포트로부터 다음 포트로 일정하게 이동한다. 이러한 문자들은 실제 데이터 또는 루프 제어 신호가 될 수 있다. 루프 제어 신호는 데이터 프레임이 소오스 노드 포트로부터 착신지 노드 포트로 전송될 때 이외에는 데이터스트림으로 항상 존재한다. FC-AL 프로토콜하에서, 상기 루프 제어 신호들은 배열 세트, 프리미티브 신호 및 프리미티브 시퀀스 이다. 데이터 프레임은 프레임의 개시(Start Of Frame)("SOF")로 불리는 특별히 배열된 세트에 의해 선행하고 프레임의 종료(End Of Frame)("EOF")로 불리는 특별히 배열된 세트에 의해 연속되는 연속 데이터스트림이다.
인코딩 문자의 데이터스트림은 항상 이상적으로 유효(valid) "러닝 디스패리티(running disparity)"를 갖는다. 그 인코딩 문자는 파이버 채널 프로토콜로 정의되는 종래의 8B/10B 인코딩 방법에 따라 정의된다. 상기 데이터스트림의 임의 지점에서 러닝 디스패리티는 문자의 비트 인코딩에서 수 1과 0 사이의 차이다. 0보다 1을 많이 갖는 문자는 포지티브 러닝 디스패리티를 갖는다. 1보다 0을 많이 갖는 문자는 네가티브 러닝 디스패리티를 갖는다. 1과 0의 동일한 수를 갖는 문자는 중립 러닝 디스패리티이다. 인코더는 상기 데이터스트림의 러닝 디스패리티값을 변경시키지 않거

나, 네가티브에서 포지티브로 또는 포지티브에서 네가티브로 러닝 디스패리티를 변경시키는, 포지티브, 네가티브 또는 중립 디스패리티 인코딩 문자를 전송한다. 그 러닝 디스패리티가 네가티브일 때 인코더는 네가티브 디스패리티 인코딩 문자를 전송하거나 그 러닝 디스패리티가 포지티브일 때 포지티브 인코딩 문자를 전송하는 경우에, 러닝 디스패리티 에러가 발생한다. 이러한 에러는 통상적으로 무효 문자를 상기 루프로 유도한다.
이상적으로, 상기 루프의 모든 데이터는 유효 데이터 문자이고, 모든 제어 신호는 유효하게 배열된 세트이고, 러닝 디스패리티 에러를 지니지 않으며, 데이터는 데이터 프레임에 적합하게 포맷되며, 데이터 프레임 사이에 배열 세트만이 존재한다. 통상적으로, 에러는 상기 루프에 장치들을 삽입할 때 불량 케이블을 이용하거나, 장치가 FC-AL 프로토콜과 일치하지 않을 때 루프에서 때때로 발생한다.
본원의 발명가들은 상기 루프를 통하여 에러가 전파되는 것을 방지하기 위하여 루프 네트워크에서 무효 데이터 및 무효 제어 신호를 대체하는 장치 및 방법을 제공하는 것이 바람직하다고 결정했다.

발명의 상세한 설명

본 발명의 바람직한 실시예는 상기 루프의 데이터스트림안에 무효 데이터 및 무효 제어 신호를 검출하여 대체하는 루프 네트워크의 허브안에 허브 포트를 제공하는 것이다. 그 허브 포트는 그와 결합된 노드 포트에서 수신된 무효 데이터, 무효 제어 신호 또는 프리미티브 신호를 검출하고, 버퍼 데이터 또는 유효 프리미티브로 대체한다. 그 허브 포트는 대체 지점에서 데이터스트림을 보정된 러닝 디스패리티를 갖는 버퍼 데이터 또는 프리미티브 데이터로 대체한다.
파이버 채널 실행시, 상기 허브 포트는 데이터 및 데이터 프레임 사이에 있는 무효 배열 세트를 검출하여 그 데이터 또는 무효 배열 세트를 현재 채움 워드(current fill word)로 대체한다. 그 허브 포트는 데이터 프레임내에 무효 배열 세트를 검출하여 그 무효 배열 세트를 EOFA 배열 세트로 대체한다. 또한, 상기 허브 포트는 대체 지점에서 데이터스트림의 러닝 디스패리티를 점검하여 보정된 러닝 디스패리티를 갖는 배열 세트를 삽입한다.
다른 실행시, 에러 검출 장치는 루프 네트워크에 포함되어 그 루프 네트워크의 데이터스트림을 감시한다. 그 에러 검출 장치는 상기 루프에서 업스트림 노드로부터 수신된 무효 데이터 및 무효 제어 신호 또는 프리미티브를 검출한다. 그 에러 검출 장치는 대체 지점에서 데이터스트림에 대한 보정된 러닝 디스패리티를 갖는 버퍼 데이터 또는 프리미티브로 대체한다.

도면의 간단한 설명

도 1은 직접 상호 접속된 노드 포트에 대한 종래의 루프도.
도 2는 허브를 포함하는 종래의 루프도.
도 3a는 바람직한 실시예의 허브 포트에 대한 블록도.
도 3b는 허브 포트의 다른 실시예에 대한 블록도.
도 4a는 상기 루프에서 본 발명의 다른 실시예를 포함하는 루프도.
도 4b는 본 발명의 다른 실시예에 대한 블록도.

실시예

본 발명은 루프 네트워크의 데이터스트림안에 무효 데이터 및 무효 프리미티브를 검출하여 버퍼 데이터 또는 유효 프리미티브를 그 데이터스트림에 대체하는 장치 및 방법을 제공한다. 본 발명은 바람직한 실시예에 예시된 바와 같이 파이버 채널 중재 루프(Fibre Channel Arbitrated Loop)("FC-AC")의 내용으로 아래에 설명된다. 그러나, 본 발명은 FC-AL 네트워크와 비슷한 특성을 갖는 네트워크에 적용할 수 있다.
바람직한 실시예에 있어서, 루프 네트워크의 각 허브 포트는 부착된 노드 포트를 상기 루프에 접속한다(도 2). 각 허브 포트는 무효 데이터 및 무효 프리미티브를 검출하기 위한 소자를 포함한다. 무효 데이터 또는 무효 프리미티브가 검출될 때, 각 허브 포트는 상기 검출된 무효 데이터 또는 무효 프리미티브를 버퍼 데이터 또는 유효 프리미티브로 대체한다. 또한, 상기 허브 포트는 적당한 디스패리티값을 갖는 유효 프리미티브를 삽입함으로써 상기 데이터스트림의 러닝 디스패리티를 유효하게 할 수 있다.
도 3a에 도시된 바와 같이, 바람직한 실시예에 따른 허브 포트(300)는 전송 회로(304)에 접속된 인입(incoming) 내부 허브 링크(302)를 포함한다. 인입 내부 허브 링크 (302)는 업스트림 허브 포트(도시 안함)에서 제공된 데이터를 허브 포트(300)를 통하여 전송 회로(304)로 운반한다. 전송 회로(304)는 그 데이터를 노드 포드 (308)에서 사용할 수 있는 형태로 데이터 채널(306)상의 노드 포트(308)로 전송한다. FC-AC 실행시, 전송 회로(304)는 8B/10B 인코딩을 이용하여 상기 데이터를 바람직하게 인코딩하고, 그 데이터를 노드 포트(308)에 전송하기 전에 직렬로 전송한다.
노드 포트(308)는 데이터 채널(310)상에 허브 포트(300)에 역으로 데이터를 전송한다. 데이터 체널(310)은 수신 회로(312)에 접속된다. FC-AL 실행시, 수신 회로(312)는 바람직하게 역직렬화(deserializ)하고, 10B/8B 디코딩을 이용하여 노드 포트(308)에서 제공된 데이터를 디코딩한다. 수신 회로(312)는 검출 회로(314) 및 출력 제어 회로(316)를 포함한다. 검출 회로(314)는 노드 포트(308)에서 제공된 데이터스트림의 내용을 감시하고 제어 신호를 출력 제어 회로(316)로 전송한다. 수신 회로(312)는 데이터를 멀티플렉서(318)와 같은 스위칭 장치의 제1 데이터 입력(A)에 보낸다. 프리미티브 발생기(320)는 멀티플렉서(318)의 제2 데이터 입력(B)에 접속된다. FC-AL 실행시, 바람직하게는 프리미티브 발생기(320)는 EOFA 배열 세트를 발생한다. 버퍼 데이터 발생기(322)는 멀티플렉서(318)의 제3 데이터 입력(C)에 접속된다. FC-AL 실행시, 버퍼 데이터 발생기(322)는 FC-AL 프로토콜에 따른 현재 채움 워드를 발생한

다. 멀티플렉서(318)의 출력은 인출(outgoing) 내부 허브 링크(324)에 접속된다. 출력 제어 회로(316)는 멀티플렉서(318)의 제어 입력에 접속되어 인출 내부 허브 링크(324)에 접속하기 위하여 멀티플렉서(318)의 데이터 입력을 선택한다. 또한, 출력 제어 회로(316)는 프리미티브 발생기(320)에 바람직하게 접속되어 프리미티브 발생기 (320)에 의해 출력되는 프리미티브의 선택을 제어한다. 인출 내부 허브 링크(324)는 상기 루프의 다운스트림 허브 포트(도시 안함)로 데이터를 전송한다.

동작시, 유효 데이터 및 유효 프리미티브가 노드 포트(308)로부터 수신되는 동안, 출력 제어 회로(316)는 멀티플렉서(318)의 입력(A)을 선택함으로서 그 유효 데이터 및 프리미티브는 인출 내부 허브 링크(324)상에 출력된다. 검출 회로(314)는 노드 포트 (308)에서 수신된 데이터스트림을 감시한다. 검출 회로(314)가 데이터 프레임 내에서 무효 프리미티브를 검출할 때, 검출 회로(314)는 프레임 에러 플래그를 설정한다. 대안으로, 검출 회로(314)는 데이터 프레임 내에 무효 데이터 또는 무효 프리미티브를 검출하는데 응답하여 프레임 에러 플래그를 설정한다. 상기 프레임 에러 플래그를 설정하는데 응답하여, 출력 제어 회로(316)는 멀티플렉서(318)의 데이터 입력 (B)을 선택하여 유효 프리미티브가 그 무효 프리미티브를 대체하도록 한다. 또한, 검출 회로(314)는 에러 지점에서 데이터스트림의 러닝 디스패리티를 점검한다(즉, 상기 무효 프리미티브에 앞서는 워드의 러닝 디스패리티). 검출 회로(314)는 디스패리티 신호를 프리미티브 발생기 (320)에 보내서 프리미티브 발생기(320)가 유효 러닝 디스패리티를 유지하는 프리미티브를 출력하도록 한다. 검출 회로 (314)가 데이터 프레임 사이에 무효 데이터 또는 무효 프리미티브를 검출할 때, 검출 회로(314)는 프레임간 에러 플레그를 설정한다. 프레임간 에러 플래그의 설정에 응답하여, 출력 제어 회로(316)는 멀티플렉서(318)의 데이터 입력(C)을 선택함으로서 버퍼 데이터로 무효 데이터 또는 무효 프리미티브를 대체한다.

상기 프레임 에러 플래그 및 프레임간 에러 플래그는 그 검출된 무효 워드(데이터 또는 프리미티브)를 적당하게 대체한 후에 소거된다. 그 에러 플래그를 소거한 후에, 출력 제어 회로(316)는 수신 회로(312)에서 제공된 데이터가 멀티플렉서(318)에 의해 출력되도록 멀티플렉서(318)의 입력(A)이 다시 선택된다. 따라서, 무효 워드의 검출 및 대체는 워드마다 바람직하게 발생한다.

FC-AL 실행시, 검출 회로(314)가 데이터 프레임 안쪽에 배열된 세트를 검출하고(즉, 유효 SOF를 수신한 후 적합한 연속 EOF를 수신하기 전에), 그 배열 세트가 보정된 러닝 디스패리티를 가지고 데이터 프레임을 종료하는 적합한 EOF 배열 세트가 아닐 때, 검출 회로(314)는 상기 프레임 에러 플래그를 설정한다. 상기 보정된 러닝 디스패리티를 갖지 않는 데이터 프레임 내측에 EOF 배열 세트는 적합한 EOF 배열 세트가 아니다. 또한, 데이터 프레임 내측의 EOF 배열 세트 이외에 임의의 배열 세트도 무효이다. 상기 프레임 에러 플래그의 설정에 응답하여, 출력 제어 회로(316)는 유효 프리미티브가 프리미티브 발생기(320)로부터 멀티플렉서 (318)에 의해 출력되도록 멀티플렉서(318)의 입력(B)을 선택한다. 프리미티브 발생기 (320)는 바람직하게 EOFA 배열 세트를 발생한다. 또한, 출력 제어 회로(316)는 디스패리티 신호를 프리미티브 발생기 (320)로 전송하여 프리미티브 발생기가 보정된 러닝 디스패리티를 갖는 EOFA 배열 세트를 바람직하게 출력하도록 한다.

검출 회로(314)가 데이터 프레임 외부에 무효 파이버 채널 워드를 검출할 때(즉, EOF 배열 세트가 수신된 후 이어지는 SOF 배열 세트를 수신하기 전에) , 검출 회로(314)는 프레임간 에러 플래그를 설정한다. 데이터 프레임 외측에 무효 파이버 채널 워드는 데이터(실제 데이터는 FC-AL 프로토콜하에 데이터 프레임 내측에 있어야 한다) 및 무효 배열 세트를 포함한다. 한 개의 배열 세트는 그 배열 세트의 러닝 디스패리티가 무효이기 때문에 무효로 될 수 있다. 프레임간 에러 플래그의 설정에 응답하여, 출력 제어 회로(316)는 현재 채움 워드가 멀티플렉서(318)에 의해 출력되도록 멀티플렉서(318)의 입력(C)을 선택한다. 그 현재 채움 워드는 FC-AL 프로토콜에 의해 정의된다. 그 현재 채움 워드는 무효 워드 대신에 대체될 공지된 양호한 워드이다.

도 3B에 도시된 바와 같이, 허브 포트(350)의 다른 실행에 있어서, 인입 내부 허부 링크(352)는 멀티플렉서(368)의 제2 데이터 입력(B)에 접속된다. 프리미티브 발생기(370)는 멀티플렉서(368)의 제3 입력(C)에 접속되며, 버퍼 데이터 발생기(372)는 멀티플렉서(368)의 제4 데이터 입력(D)에 접속된다. 출력 제어 회로(366)는 허브 포트 (350)가 바이패스 모드에 있을 때 멀티플렉서(368)의 데이터 입력(B)을 선택하여 업스트림 허브 포트(도시 안함)에 제공된 데이터가 다운스트림 허브 포트(도시 안함)로 통과하도록 한다. 다른 관점에서, 허브 포트(350)의 동작은 도 3A의 허브 포트(300)에 관하여 상기 기술된 동작과 비슷하다.

다른 실행시, 에러 검출 장치는 직접 상호 접속된 노드의 루프 네트워크에 삽입된다. 그 에러 검출 장치는 2개의 노드 사이에 위치되어 에러에 대한 데이터스트림을 감시한다.

도 4a에 도시된 바와 같이, 노드(402, 404, 406, 408, 410, 412)의 루프(400)는 도 1에 도시된 루프와 비슷한 방법으로 데이터 채널(414, 416, 418, 420, 422, 424, 426)에 의해 접속된다. 그러나, 에러 검출 장치(428)는 노드(408)와 노드(410) 사이에 삽입된다. 데이터 채널(420)은 노드(408)로부터 에러 검출 장치(428)로 데이터를 운반한다. 데이터 채널(422)은 에러 검출 장치(428)로부터 노드(410)로 데이터를 운반한다. 따라서, 상기 루프의 데이터스트림은 각 노드(402-412) 및 에러 검출 장치(428)를 통하여 흐른다. 택일적으로, 복수의 에러 검출 장치는 이웃 노드의 쌍 사이에 한 개의 장치와 같이 상기 루프에 삽입될 수 있다.

도 4b에 도시된 바와 같이, 에러 검출 장치(450)의 아키텍쳐는 도 3a 및 3b에 관하여 상기 기술된 허브 포트의 실행 아키텍쳐와 비슷하다. 인입 루프 링크 (452)는 상기 루프에 업스트림 노드(도시 안함)로부터 에러 검출 장치(450)로 데이터를 운반한다(예컨데, 도 4a에서 데이터 채널을 입력하는 에러 검출 장치). 인입 루프 링크(452)는 검출 회로(454) 및 멀티플렉서(458)와 같은 스위칭 장치의 제1 데이터 입력(A)에 접속된다. 검출 회로(454)는 인입 루프 링크의 내용을 감시하여 출력 제어 회로(456)에 제어 신호를 보낸다. 프리미티브 발생기(460)는 멀티플렉서 (458)의 제2 데이터 입력(B)에 접속된다. FC-AL 실행시, 프리미티브 발생기(460)는 EOFA 배열 세트를 바람직하게 발생한다. 버퍼 데이터 발생기(462)는 멀티플렉서 (458)의 제3 데이터 입력(C)에 접속된다. FC-AL 실행시, 버퍼 데이터 발생기 (462)는 FC-AL 프로토콜에 따른 현재 채움 워드를 바람직하게 발생한다. 멀티플렉서(458)의 출력은 인출 루프 링크(46

4)에 접속된다. 출력 제어 회로(456)는 멀티플렉서(458)의 제어 입력에 접속되어 인출 루프 링크(464)에 접속하기 위하여 멀티플렉서(458)의 데이터 입력을 선택한다. 또한, 출력 제어 회로(456)는 프리미티브 발생기(460)에 바람직하게 접속되어 프리미티브 발생기(460)에 의해 출력되는 프리미티브의 선택을 제어한다. 인출 루프 링크(464)는 데이터를 상기 루프의 다운스트림 노드(도시 안함)로 보낸다[도 4a에서 에러 검출 장치(428)를 떠나는 데이터 채널(422)].

또한, 에러 검출 장치(450)의 동작은 도 3a 및 3b에 관하여 상기 기술된 허브 포트의 동작과 비슷하다. 유효 데이터 및 유효 프리미티브가 인입 루프 링크(452)상에 수신되는 동안, 출력 제어 회로(456)는 멀티플렉서(458)의 입력(A)을 선택하여 그 유효 데이터 및 프리미티브가 인출 루프 링크(464)상에서 출력되도록 한다. 검출 회로(454)는 인입 루프 링크(452)상에 수신된 데이터스트림을 감시한다. 검출 회로 (454)가 데이터 프레임 내측에 무효 프리미티브를 검출할 때, 검출 회로(454)는 프레임 에러 플래그를 설정한다. 택일적으로, 검출 회로(454)는 데이터 프레임 내측에 무효 데이터 또는 무효 프리미티브를 검출하는데 응답하여 프레임 에러 플래그를 설정한다. 상기 프레임 에러 플래그를 설정하는데 응답하여, 출력 제어 회로(456)는 멀티플렉서(458)의 데이터 입력(B)을 선택하여 유효 프리미티브가 무효 데이터 또는 무효 프리미티브로 대체되도록 한다. 또한, 검출 회로(454)는 상기 에러 지점에서 데이터스트림의 러닝 디스패리티를 점검한다(즉, 상기 무효 프리미티브에 앞서는 워드의 러닝 디스패리티). 검출 회로(454)는 디스패리티 신호를 프리미티브 발생기(460)에 보내어 프리미티브 발생기(460)가 유효 러닝 디스패리티를 유지하는 프리미티브를 출력하도록 한다. 검출 회로(454)가 데이터 프레임 사이에 무효 데이터 또는 무효 프리미티브를 검출할 때, 검출 회로 (454)는 프레임간 에러 플래그를 설정한다. 프레임간 에러 플래그의 설정에 응답하여, 출력 제어 회로(456)는 멀티플렉서(458)의 데이터 입력(C)을 선택하여 버퍼 데이터가 무효 데이터 또는 무효 프리미티브로 대체되도록 한다.

상기 프레임 에러 플래그 및 프레임간 에러 플래그는 검출된 무효 워드를 적당하게 대체한 후에 소거된다. 상기 에러 플래그를 소거한 후에, 출력 제어 회로 (456)는 멀티플렉서(458)의 입력(A)을 다시 선택하여 인입 루프 링크(452)상의 데이터가 멀티플렉서(458)에 의해 출력되도록 한다. 따라서, 무효 워드의 검출 및 대체는 워드마다 바람직하게 발생한다.

FC-AL 실행시, 검출 회로(454)가 데이터 프래임 내측에 정해진 세트를 검출할 때(즉, 유효 SOF를 수신한 후 적당한 연속 EOF를 수신하기 전에), 및 그 정해진 세트가 보정된 러닝 디스패리티로 데이터 프레임을 종료하는 적당한 EOF 배열 세트가 아닐 때, 검출 회로(454)는 프레임 에러 플래그를 설정한다. 상기 보정된 러닝 디스패리티를 갖지 않는 데이터 프레임 내측에 EOF 배열 세트는 적당한 EOF 배열 세트가 아니고 그 프레임 에러 플래그가 설정되게 한다. 데이터 프레임 내측에 EOF 배열 세트 이외의 임의의 세트는 무효이다. 상기 프레임 에러 플래그의 설정에 응답하여, 출력 제어 회로(456)는 멀티플렉서(458)의 입력(B)을 선택하여 유효 프리미티브가 프리미티브 발생기(460)로부터 멀티플렉서(458)에 의해 출력되도록 한다. 프리미티브 발생기(460)는 EOFA 배열 세트를 발생한다. 또한, 출력 제어 회로(456)는 디스패리티 신호를 프리미티브 발생기(460)로 보내어 프리미티브 발생기가 보정된 러닝 디스패리티를 갖는 EOFA 배열 세트를 출력하게 한다.

검출 회로(454)가 데이터 프레임 외측에 무효 파이버 채널 워드를 검출할 때(즉, EOF 배열 세트가 수신된 후에 연속 SOF 배열 세트를 수신하기 전), 검출 회로(454)는 상기 프레임간 에러 플래그를 설정한다. 데이터 프레임 외측의 무효 파이버 채널 워드는 데이터(실제 데이터는 FC-AL 프로토콜하에 데이터 프레임 내측에 있어야 한다) 및 무효 배열 세트를 포함한다. 한 개의 배열 세트는 그 배열 세트의 러닝 디스패리티가 무효이기 때문에 무효로 될 수 있다. 프레임간 에러 플래그의 설정에 응답하여, 출력 제어 회로(456)는 멀티플렉서(458)의 입력(C)을 선택하여 현재의 채움 워드가 멀티플렉서(458)에 의해 출력되게 한다. 상기 현재 채움 워드는 FC-AL 프로토콜에 의해 정의된다. 그 현재 채움 워드는 무효 워드 대신에 대체될 공지된 양호한 워드이다.

바람직한 실시예는 몇개의 다른 실시예로 기술되었다. 그러나, 다음과 같은 청구 범위내에서 다양한 변경이 이루어질 수 있다. 예컨데, 상기 검출 회로 및 출력 제어 회로는 허브 포트의 수신 회로 외측에 위치될 수 있다. 택일적으로, 스위칭 장치[예컨데, 도 3a의 멀티플렉서(318)]는 교차점 스위치가 될 수 있다. 따라서, 본 발명은 상기 기술된 실시예 및 청구 범위에 국한되는 것이 아니다.

(57) 청구의 범위

청구항 1.

노드 포트를 허브에 접속하고 루프 네트워크로부터 무효 데이터 및 무효 프리미티브를 제거하는 허브의 허브 포트에 있어서,

(a) 러닝 디스패리티를 보정한 프리미티브를 발생하는 프리미티브 발생기와,

(b) 버퍼 데이터를 발생하는 버퍼 데이터 발생기와,

(c) 상기 노드 포트에 접속되고, 상기 노드 포트로부터 수신된 데이터에서 검출된 무효 프리미티브를 러닝 디스패리티를 보정한 프리미티브로 대체하고, 상기 노드 포트에서 수신된 데이터에서 검출된 무효 데이터를 상기 버퍼 데이터로 대체하는 검출 회로를 포함하는 것을 특징으로 하는 허브 포트.

청구항 2.

제1항에 있어서, 상기 검출된 무효 프리미티브의 특성에 따라 검출된 무효 프리미티브를 상기 유효 프리미티브 또는 버퍼 데이터로 대체하는 것을 더 포함하는 것을 특징으로 하는 허브 포트.

청구항 3.

노드 포트를 허브에 접속하는 허브의 허브 포트에 있어서,
(a) 제1 데이터 입력, 제2 데이터 입력, 제3 데이터 입력 및 제어 입력을 포함하는 스위칭 장치와,
(b) 상기 스위칭 장치의 제1 데이터 입력 및 노드 포트에 접속된 노드 데이터원과,
(c) 상기 스위칭 장치의 제2 데이터 입력에 접속된 프리미티브 발생기와,
(d) 상기 스위칭 장치의 제3 데이터 입력에 접속된 버퍼 데이터 발생기와,
(e) 상기 스위칭 장치의 제어 입력 및 상기 노드 데이터원에 접속된 검출 회로를 포함하고,
상기 검출 회로는 상기 프리미티브 발생기에 접속되고, 상기 프리미티브 발생기는 상기 노드 데이터원으로부터 제공된 데이터에서 검출된 러닝 디스패리티를 보정하기 위하여 프리미티브를 발생하는 것을 특징으로 하는 허브 포트.

청구항 4.

제3항에 있어서, 상기 스위칭 장치는 허브 데이터원에 접속된 제4 데이터 입력을 더 포함하는 것을 특징으로 하는 허브 포트.

청구항 5.

삭제

청구항 6.

제3항에 있어서, 상기 허브 포트는 파이버 채널 중재 루프 통신망(Fibre Channel Arbitrated Loop network)에 있는 것을 특징으로 하는 허브 포트.

청구항 7.

노드 포트를 허브에 접속하는 허브의 허브 포트에 있어서,
(a) 제1 데이터 입력, 제2 데이터 입력, 제3 데이터 입력 및 제어 입력을 포함하는 스위칭 장치와,
(b) 상기 스위칭 장치의 제1 데이터 입력 및 노드 포트에 접속된 노드 데이터원과,
(c) 상기 스위칭 장치의 제2 데이터 입력에 접속된 프리미티브 발생기와,
(d) 상기 스위칭 장치의 제3 데이터 입력에 접속된 버퍼 데이터 발생기와,
(e) 상기 스위칭 장치의 제어 입력 및 상기 노드 데이터원에 접속된 검출 회로를 포함하고,
상기 버퍼 데이터 발생기는 파이버 채널 중재 루프 프로토콜에 따라 현재 채움 워드(current fill words)를 발생하는 것을 특징으로 하는 허브 포트.

청구항 8.

노드 포트를 허브에 접속하는 허브의 허브 포트에 있어서,
(a) 제1 데이터 입력, 제2 데이터 입력, 제3 데이터 입력 및 제어 입력을 포함하는 스위칭 장치와,
(b) 상기 스위칭 장치의 제1 데이터 입력 및 노드 포트에 접속된 노드 데이터원과,
(c) 상기 스위칭 장치의 제2 데이터 입력에 접속된 프리미티브 발생기와,
(d) 상기 스위칭 장치의 제3 데이터 입력에 접속된 버퍼 데이터 발생기와,
(e) 상기 스위칭 장치의 제어 입력 및 상기 노드 데이터원에 접속된 검출 회로를 포함하고,
상기 프리미티브 발생기는 파이버 채널 중재 루프 포로토콜에 따라 EOFA 배열 세트를 발생하는 것을 특징으로 하는 허브 포트.

청구항 9.

노드 포트를 허브에 접속하는 허브의 허브 포트에 있어서,
(a) 제1 데이터 입력, 제2 데이터 입력, 제3 데이터 입력 및 제어 입력을 포함하는 스위칭 장치와,
(b) 상기 스위칭 장치의 제1 데이터 입력 및 노드 포트에 접속된 노드 데이터원과,
(c) 상기 스위칭 장치의 제2 데이터 입력에 접속된 프리미티브 발생기와,
(d) 상기 스위칭 장치의 제3 데이터 입력에 접속된 버퍼 데이터 발생기와,
(e) 상기 스위칭 장치의 제어 입력 및 상기 노드 데이터원에 접속된 검출 회로를 포함하고,
상기 데이터 검출 회로는 파이버 채널 중재 루프 프로토콜에 따라 무효 배열 세트 및 무효 데이터를 검출하는 것을 특징으로 하는 허브 포트.

청구항 10.

(a) 제1 데이터 입력, 제2 데이터 입력, 제3 데이터 입력 및 제어 입력을 포함하는 스위칭 장치와,
(b) 상기 스위칭 장치의 제1 데이터 입력에 접속된 데이터원과,
(c) 상기 스위칭 장치의 제2 데이터 입력에 접속된 프리미티브 발생기와,
(d) 상기 스위칭 장치의 제3 데이터 입력에 접속된 버퍼 데이터 발생기와,
(e) 상기 스위칭 장치의 데이터원 및 제어 입력에 접속된 검출 회로를 포함하고,
상기 검출 회로는 상기 프리미티브 발생기에 접속되고, 상기 프리미티브 발생기는 상기 노드 데이터원으로부터 제공된 데이터에서 검출된 러닝 디스패리티를 보정하기 위하여 프리미티브를 발생하는 것을 특징으로 하는 장치.

청구항 11.

노드 포트를 허브에 접속하는 허브의 허브 포트에 있어서,
(a) 제어 입력, 제1 데이터 입력, 제2 데이터 입력 및 제3 데이터 입력을 포함하는 멀티플렉서와,
(b) 상기 노드 포트에 접속된 허브 포트 전송 회로와,
(c) 상기 허브 포트 전송 회로에 접속된 인입 내부 허브 링크와,
(d) 상기 허브 포트 전송 회로에 접속되어 상기 허브 포트 전송 회로에서 제공된 데이터를 상기 노드 포트에 제공하는 제1 데이터 채널과,

(e) 상기 허브 포트 전송 회로에 접속되고 검출 회로 및 상기 멀티플렉서의 제어 입력에 접속되는 출력 제어 회로를 포함하며, 상기 멀티플렉서의 제1 데이터 입력에 접속되는 허브 포트 수신 회로와,
(f) 상기 허브 포트 수신 회로에 접속되고 상기 노드 포트에서 제공된 데이터를 상기 허브 포트 수신 회로에 제공하는 제2 데이터 채널과,
(g) 상기 멀티플렉서의 제2 데이터 입력에 접속된 배열 세트 발생기와,
(h) 상기 멀티플렉서의 제3 데이터 입력에 접속된 현재 채움 워드 발생기와,
(i) 상기 멀티플렉서에 접속된 인출 내부 허브 링크를 포함하는 것을 특징으로 하는 허브 포트.

청구항 12.

제11항에 있어서, 상기 배열 세트 발생기는 파이버 채널 중재 루프 프로토콜에 따라 EOFA 배열 세트를 발생하는 것을 특징으로 하는 허브 포트.

청구항 13.

제11항에 있어서, 상기 멀티플렉서는 상기 인입 내부 허브 링크에 접속된 제4 데이터 입력을 더 포함하는 것을 특징으로 하는 허브 포트.

청구항 14.

제11항에 있어서, 상기 검출 회로는 상기 배열 세트 발생기에 접속되고, 그 배열 세트 발생기는 상기 노드 포트로부터 데이터에서 검출된 러닝 디스패리티를 정정하기 위하여 배열 세트를 발생하는 것을 특징으로 하는 허브 포트.

청구항 15.

노드 포트를 허브에 접속하고 복수의 허브 포트를 포함하는 허브 포트에 있어서,
(a) 상기 허브 포트를 상기 노드 포트에 접속하는 제1 데이터 채널과,
(b) 상기 노드 포트를 상기 허브 포트에 접속하는 제2 데이터 채널과,
(c) 상기 허브 포트를 업스트림 허브 포트에 접속하는 인입 내부 허브 링크와,
(d) 상기 허브 포트를 다운스트림 허브 포트에 접속하는 인출 내부 허브 링크와,
(e) 상기 제2 데이터 채널에 결합된 데이터 검출 회로와,
(f) 프리미티브 발생기와,
(g) 현재 채움 워드 발생기와,
(h) 상기 검출 회로에 결합되고, 상기 제2 데이터 채널, 상기 프리미티브 발생기 또는 현재 채움 워드 발생기 중 한 개에 상기 인출 내부 허브 링크를 접속하는 출력 제어 회로를 포함하고,
상기 프리미티브 발생기는 상기 제2 데이터 채널로부터의 데이터에서 검출된 러닝 디스패리티를 보정한 프리미티브를 발생하는 것을 특징으로 하는 허브 포트.

청구항 16.

제15항에 있어서, 상기 출력 제어 회로는 상기 인출 내부 허브 링크를 상기 제2 데이터 채널, 인입 내부 허브 링크, 프리미티브 발생기 또는 현재 채움 워드 발생기 중 한 개에 접속하는 것을 특징으로 하는 허브 포트.

청구항 17.

노드 포트를 허브에 접속하고 복수의 허브 포트를 포함하는 허브 포트에 있어서,
(a) 상기 허브 포트를 상기 노드 포트에 접속하는 제1 데이터 채널과,
(b) 상기 노드 포트를 상기 허브 포트에 접속하는 제2 데이터 채널과,
(c) 상기 허브 포트를 업스트림 허브 포트에 접속하는 인입 내부 허브 링크와,
(d) 상기 허브 포트를 다운스트림 허브 포트에 접속하는 인출 내부 허브 링크와,
(e) 상기 제2 데이터 채널에 결합된 데이터 검출 회로와,
(f) 상기 제2 데이터 채널에 결합된 허브 포트 수신 회로와,
(g) 프리미티브 발생기와,
(h) 현재 채움 워드 발생기와,
(i) 상기 검출 회로에 결합되고, 상기 인출 내부 허브 링크를 상기 허브 포트 수신 회로, 상기 프리미티브 발생기 또는 현재 채움 워드 발생기 중 한 개에 접속하는 출력 제어 회로를 포함하고,
상기 프리미티브 발생기는 상기 제2 데이터 채널로부터의 데이터에서 검출된 러닝 디스패리티를 보정한 프리미티브를 발생하는 것을 특징으로 하는 허브 포트.

청구항 18.

제17항에 있어서, 상기 출력 제어 회로는 상기 인출 내부 허브 링크를 상기 허브 포트 수신 회로, 상기 인입 내부 허브 링크, 상기 프리미티브 발생기 또는 상기 현재 채움 워드 발생기 중 한 개에 접속하는 것을 특징으로 하는 허브 포트.

청구항 19.

통신망에서 무효 데이터 및 무효 통신망 프리미티브를 제거하는 방법에 있어서,
(a) 상기 통신망 데이터스트림에서 러닝 디스패리티를 검출하는 단계와,
(b) 상기 통신망 데이터스트림에서 검출된 러닝 디스패리티를 보정한 프리미티브를 발생하는 단계와,
(c) 상기 통신망 데이터스트림에서 무효 데이터를 검출하는 단계와,
(d) 검출된 무효 데이터를 버퍼 데이터로 대체하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 20.

제19항에 있어서, 상기 검출된 무효 데이터의 특성에 따라 검출된 무효 데이터를 통신망의 프리미티브 또는 버퍼 데이터로 대체하는 단계를 더 포함하는 것을 특징으로 하는 방법.

청구항 21.
제19항에 있어서, 상기 검출된 무효 통신망 프리미티브의 특성에 따라 검출된 무효 통신망 프리미티브를 통신망 프리미티브 또는 버퍼 데이터로 대체하는 단계를 더 포함하는 것을 특징으로 하는 방법.

청구항 22.
파이버 채널 중재 루프 통신망에서 무효 데이터 및 무효 배열 세트를 제거하는 방법에 있어서,
(a) 상기 노드 포트로부터 수신된 데이터의 데이터 프레임사이에 무효 배열 세트를 검출하는 단계와,
(b) 상기 노드 포트로부터 수신된 데이터 프레임 사이에 검출된 무효 배열 세트를 보정된 러닝 디스패리티를 갖는 유효 배열 세트로 대체하는 단계와,
(c) 상기 노드 포트로부터 수신된 데이터에서 데이터 프레임 사이에 데이터를 검출하는 단계와,
(d) 상기 노드 포트로부터 수신된 데이터 프레임 사이에 검출된 데이터를 보정된 러닝 디스패리티를 갖는 유효 배열 세트로 대체하는 단계와,
(e) 상기 노드 포트에서 수신된 데이터 프레임 내측에 무효 배열 세트를 검출하는 단계와,
(f) 상기 노드 포트로부터 수신된 데이터 프레임 내측에 검출된 무효 배열 세트를 보정된 러닝 디스패리티를 갖는 유효 배열 세트로 대체하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 23.
제22항에 있어서, 상기 노드 포트로부터 수신된 데이터 프레임 사이에 검출된 무효 배열 세트를 대체한 유효 배열 세트는 현재 채움 워드를 포함하는 것을 특징으로 하는 방법.

청구항 24.
제22항에 있어서, 상기 노드 포트에서 수신된 데이터 프레임 사이에 검출된 데이터를 대체한 유효 배열 세트는 현재 채움 워드를 포함하는 것을 특징으로 하는 방법.

청구항 25.
제22항에 있어서, 상기 노드 포트에서 수신된 데이터 프레임 내측에 검출된 무효 배열 세트를 대체한 유효 배열 세트는 EOFA 배열 세트를 포함하는 것을 특징으로 하는 방법.

청구항 26.
파이버 채널 중재 루프 통신망에서 무효 데이터 및 무효 배열 세트를 제거하는 시스템에 있어서,
(a) 상기 노드 포트로부터 수신된 데이터의 데이터 프레임사이에 무효 배열 세트를 검출하는 수단과,
(b) 상기 노드 포트로부터 수신된 데이터 프레임 사이에 검출된 무효 배열 세트를 보정된 러닝 디스패리티를 갖는 유효 배열 세트로 대체하는 수단과,
(c) 상기 노드 포트에서 수신된 데이터의 데이터 프레임 사이에 데이터를 검출하는 수단과,
(d) 상기 노드 포트에서 수신된 데이터 프레임 사이에 검출된 데이터를 보정된 러닝 디스패리티를 갖는 유효 배열 세트로 대체하는 수단과,
(e) 상기 노드 포트로부터 수신된 데이터 프레임 내측에 무효 배열 세트를 검출하는 수단과,
(f) 상기 노드 포트로부터 수신된 데이터 프레임 내측에 검출된 무효 배열 세트를 보정된 러닝 디스패리티를 갖는 유효 배열 세트로 대체하는 수단을 포함하는 것을 특징으로 하는 시스템.

청구항 27.
제26항에 있어서, 상기 노드 포트로부터 수신된 데이터 프레임 사이에 검출된 무효 배열 세트를 대체한 유효 배열 세트는 현재 채움 워드를 포함하는 것을 특징으로 하는 시스템.

청구항 28.
제26항에 있어서, 상기 노드 포트로부터 수신된 데이터 프레임 사이에 검출된 데이터를 대체한 유효 배열 데이터는 현재 채움 워드를 포함하는 것을 특징으로 하는 시스템.

청구항 29.
제26항에 있어서, 상기 노드 포트로부터 수신된 데이터 프레임 내측에 검출된 무효 배열 세트를 대체한 유효 배열 세트는 EOFA 배열 세트를 포함하는 것을 특징으로 하는 시스템.

요약

루프의 데이터스트림에서 무효 데이터 및 무효 제어 신호를 검출하여 대체하는 루프 네트워크의 허브의 허브 포트. 상기 허브는 무효 데이터 및 무효 제어 신호 또는 부착된 노드 포트(308)에서 수신된 프리미티브를 검출하여 버퍼 데이터 또는 유효 프리미티브로 대체한다. 상기 허브 포트(300)는 대체 지점에서 데이터스트림을 보정된 러닝 디스패리티를 갖는 버퍼 데이터 또는 프리미티브로 대체한다. 다른 실행시, 에러 검출 장치 (428)는 루프 네트워크(400)에 포함되어 그 루프 네트워크(400)의 데이터스트림을 감시한다. 그 에러 검출 장치는 무효 데이터 및 무효 제어 신호 또는 상기 루프에서 업스트림 노드로부터 수신된 프리미티브를 검출하여 버퍼 데이터 또는 유효 프리미티브로 대체한다. 상기 에러 검출 장치는 상기 대체 지점에서 데이터스트림을 보정된 러닝 디스패리티를 갖는 버퍼 데이터 또는 프리미티브로 대체한다.

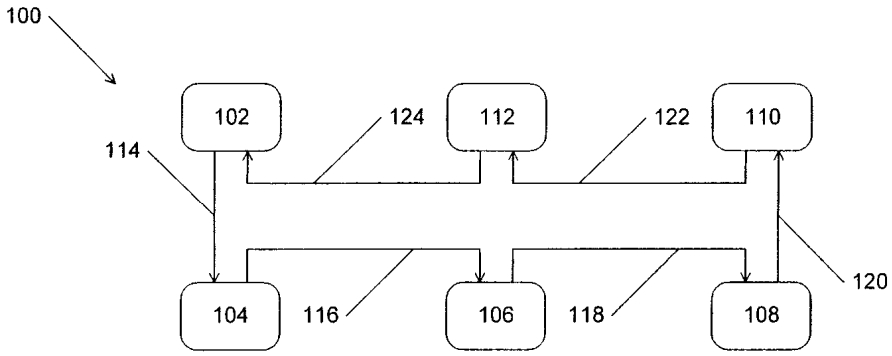
대표도

도 3a

도면

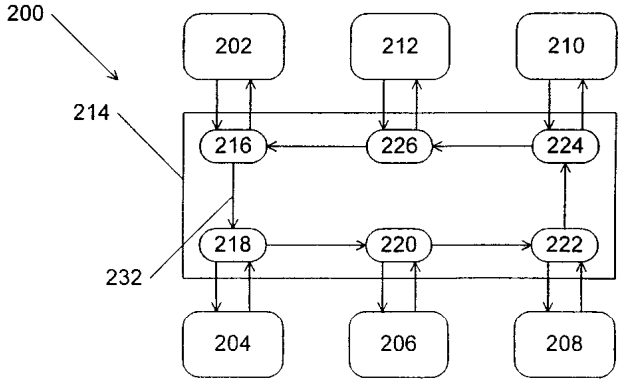
도면1

(종래 기술)

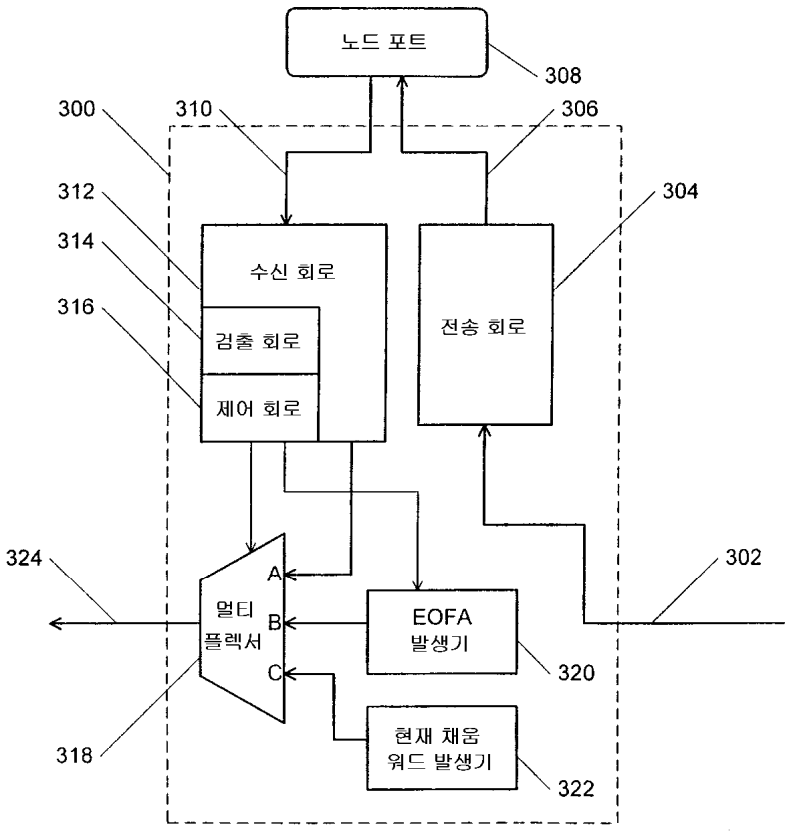


도면2

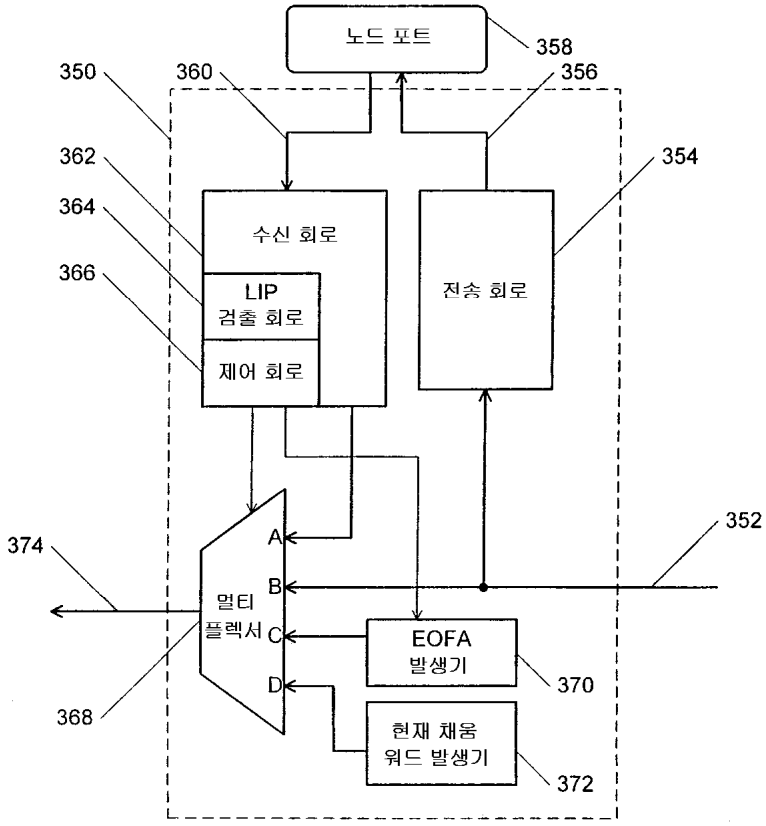
(종래 기술)



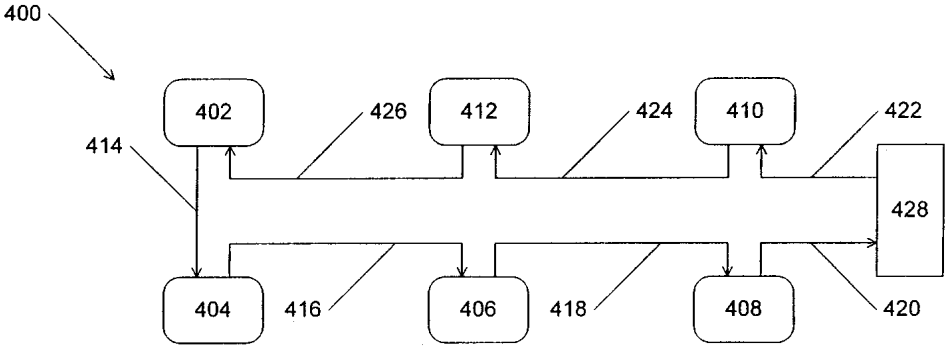
도면3a



도면3b



도면4a



도면4b

