



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 102 50 911 A1** 2004.06.03

(12)

Offenlegungsschrift

(21) Aktenzeichen: **102 50 911.5**
(22) Anmeldetag: **31.10.2002**
(43) Offenlegungstag: **03.06.2004**

(51) Int Cl.7: **H01L 31/0203**
H01L 21/56

(71) Anmelder:
**OSRAM Opto Semiconductors GmbH, 93049
Regensburg, DE**

(74) Vertreter:
**Epping Hermann Fischer,
Patentanwalts-gesellschaft mbH, 80339 München**

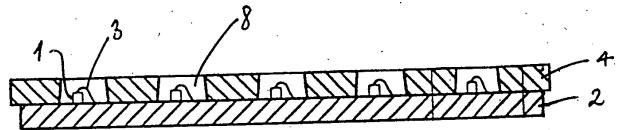
(72) Erfinder:
**Braune, Bert, 93173 Wenzelnbach, DE; Brunner,
Herbert, 93049 Regensburg, DE; Jäger, Harald,
93049 Regensburg, DE**

Prüfungsantrag gemäß § 44 PatG ist gestellt.

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

(54) Bezeichnung: **Verfahren zur Herstellung einer Umhüllung und/oder zumindest eines Teiles eines Gehäuses eines optoelektronischen Bauelements**

(57) Zusammenfassung: Zur Verminderung der auf einer Umhüllung zurückzuführenden, mechanischen Belastungen, denen umhüllte Bauelemente bisher ausgesetzt sind, werden Bauelemente durch ein Siebdruckverfahren umhüllt. Beispielsweise kann ein optoelektronisches Bauelement, das mehrere Halbleiterchips 1 auf dem Trägersubstrat (2) und zwei elektrische Anschlüsse (3) für jeden Halbleiterchip aufweist, so umhüllt werden, dass jeder Halbleiterchip (1) einzeln umhüllt wird. Eine Schablone (4), die mehrere der Form der Umhüllung entsprechende Aussparungen (7) aufweist, wird auf dem Trägersubstrat (2) aufgelegt und auf den einzelnen Halbleiterchips (1) entsprechend justiert. Eine Vergussmasse (8) wird durch Siebdrucken mit Hilfe einer Rakel in den Aussparungen (7) der Schablone (4) verteilt. Die Schablone (4) wird dann entfernt.



Beschreibung

[0001] Die Erfindung betrifft ein Verfahren zur Herstellung einer Umhüllung und/oder zumindest eines Teiles eines Gehäuses eines optoelektronischen Bauelements, insbesondere einer oberflächenmontierbaren Miniatur-Lumineszenz- und/oder Photo-Diode.

[0002] Bislang werden optoelektronische Bauelemente wie LEDs, LED-Arrays, Lumineszenz- und Photo-Dioden üblicherweise durch Spritzpressen mit einer klaren Preßmasse oder Vergießen mit einer Vergussmasse umhüllt. Das Bauelement wird dabei samt seinem Halbleiterchip und elektrischen Anschlüssen vollständig mit der Preß- oder Vergussmasse bedeckt.

[0003] Beim Spritzpressen wird eine Preßmasse in eine geschlossene Form unter Druck gepreßt oder eingespritzt. Dabei kann die Entstehung von Gasblasen in der Preßmasse Probleme mit sich bringen. Gasblasen entstehen beim Spritz- oder Preßverfahren häufig, weil das in der Form vorhandene Gas während des Spritzens bzw. Pressens teilweise in der Preßmasse eingeschlossen wird.

[0004] Auch beim Gießen der Umhüllung besteht die Gefahr einer Ausbildung von Gasblasen. Aus der US 4,843,280 ist ein Vergießen von Bauelementen bekannt, bei dem nach dem Gießen der Umhüllung die Vergussmasse entlüftet wird, um eventuelle Gasblasen zu beseitigen. Dabei wird das ganze Substrat, auf dem mehrere LEDs angeordnet und elektrisch angeschlossen sind, mit einer Vergussmasse vergossen, bis auch die Bonddrähte bedeckt sind. Zum Entlüften wird die Vergussmasse in eine Anlage eingebracht, die unter Unterdruck steht. Nachdem die Vergussmasse ausgehärtet ist und die Kontaktstellen der LEDs mit einer Lötsschicht beschichtet wurden, wird das Substrat samt Vergussmasse durch Sägen in Streifen aufgetrennt. Die Streifen werden dann je nach gewünschter Anzahl von LEDs in einem Modul weiter durch Sägen aufgetrennt.

[0005] Neben der Entstehung von Gasblasen ist eine weitere Gefahrenquelle dieses Verfahrens die mechanische Belastung, der die Vergussmasse und damit der Halbleiterchip samt elektrischen Anschlüssen ausgesetzt ist. Das Sägen durch die Vergussmasse kann zur Rissbildung in der Umhüllung oder sogar zum Platzen der Umhüllung führen, was den Halbleiterchip Umgebungseinflüssen und damit möglichen Verunreinigungen aussetzt. Ebenso besteht die Gefahr einer Delamination zwischen Chip und Umhüllung, was zu Helligkeitsverlusten führen kann.

[0006] Aufgabe der vorliegenden Erfindung ist es, ein Verfahren zur Herstellung einer Umhüllung und/oder zumindest eines Teiles eines Gehäuses eines optoelektronischen Bauelements der eingangs genannten Art anzugeben, das ohne großen technischen Aufwand zu einer Umhüllung bzw. einem Gehäuse guter Qualität und hoher Zuverlässigkeit führt. [0007] Diese Aufgabe wird durch ein Verfahren mit

den Merkmalen des Anspruchs 1 gelöst. Die Unteransprüche 2 bis 15 geben vorteilhafte Ausführungsformen und Weiterbildungen des Herstellungsverfahrens an.

[0008] Demgemäß weist ein solches Verfahren zum Herstellen einer Umhüllung und/oder zumindest eines Teiles eines Gehäuses eines optoelektronischen Bauelements im wesentlichen folgende Verfahrensschritte auf:

- (a) Bereitstellen zumindest eines optoelektronischen Bauelements mit mindestens einem Halbleiterchip, der auf einem Trägersubstrat angeordnet ist, und zwei elektrischen Anschlüsse für das Bauelement,
- (b) Auflegen einer Schablone auf dem Trägersubstrat, in der zumindest eine der Form der herzustellenden Umhüllung entsprechende Aussparung vorhanden ist, so dass jede Aussparung relativ zu einem Halbleiterchip justiert ist,
- (c) Auffüllen der Aussparung(en) mit einer Umhüllungsmasse, insbesondere einer Vergussmasse, auf dem Trägersubstrat mittels eines Druckprozesses, insbesondere eines Siebdruckprozesses, wobei die Umhüllungsmasse auf die Schablone aufgebracht wird und mit Hilfe eines Rakels in die Aussparung(en) verteilt wird,
- (d) Entfernen der Schablone.

[0009] Im folgenden wird unter dem Begriff Umhüllung eine Umhüllung und/oder zumindest ein Teil eines Gehäuses des optoelektronischen Bauelements verstanden. Eine solche Umhüllung kann das Gehäuse des Bauelements ergänzen oder, falls kein Gehäuse vorhanden ist oder ein vorhandenes Gehäuse später entfernt wird, ein komplettes Gehäuse ausbilden.

[0010] Ein Verfahren gemäß der Erfindung verringert vorteilhafterweise die mechanische Belastung der Umhüllung bzw. des Gehäuses und damit des gesamten Bauelements beim späteren mechanischen Auftrennen der Umhüllung bzw. des Gehäuses. Dies führt zu einer verringerten Gefahr einer Schädigung des Bauelements bei diesem Prozessschritt.

[0011] Günstigerweise kann das Aushärten der Vergussmasse entfallen, wenn ein ausreichend thixotropes Material verwendet wird. Ein thixotropes Material zeigt unter Scherbelastung und insbesondere beim Siebdrucken eine geringere Viskosität als wenn es sich unbelastet in den einzelnen Aussparungen befindet. Die Schablone kann dann ohne Weiterbehandlung der Vergussmasse und gänzlich ohne oder unter nur geringem Verlaufen der Vergussmasse entfernt werden. Dies spart Herstellungszeit und damit Herstellungskosten.

[0012] Vorteilhafterweise können durch das erfindungsgemäße Verfahren auch größere LED-Arrays hergestellt werden, ohne dass schwerwiegende Probleme durch einen großen Schwindungsfaktor maßgebend werden. Ein Schwinden der Vergussmasse würde die Gefahr einer Beeinträchtigung der in der

Vergussmasse eingebetteten Halbleiterchips und/oder Bonddrähte erhöhen.

[0013] Der Schwund ist prozentual zu den Dimensionen der Umhüllungsmasse, d.h. eine größere Menge Umhüllungsmasse zeigt einen größeren absoluten Schwund als eine kleinere Menge an Umhüllungsmasse. Da erfindungsgemäß alle Halbleiterchips sogar beim Array einzeln umhüllt werden können, ist die durch die Umhüllungsmasse gebildete Umhüllung hier kleiner als wenn ein LED-Array mit einer einzigen großen Umhüllung hergestellt wird. Die absolute, durch das Schwinden erzeugte Kraft auf das Bauelement ist bei einer kleineren Umhüllungsgröße geringer als bei einer größeren. Daher ist es wahrscheinlicher, dass die durch das Schwinden erzeugte Kraft bei größeren Umhüllungen eher und öfter zur Beeinträchtigung der Halbleiterchips und/oder Bonddrähte führt als bei kleineren. Neben der Gefahr einer Schädigung kann ein Array mit einer größervolumigen Umhüllung, die eine Mehrzahl von Chips umschließt, zu einer Verwölbung oder zu einem Verziehen des Arrays führen, was beim späteren Trennen der Bauelemente zu Problemen führen kann und beispielsweise beim Trennen, z.B. durch Sägen, größere Toleranzen erfordert.

[0014] In einer weiteren Ausführungsform der Erfindung werden zwei oder mehrere Halbleiterchips in einer Umhüllung mittels des erfindungsgemäßen Verfahrens umhüllt. Die Aussparungen der Schablone sind hier dann entsprechend groß ausgebildet und werden auf die zwei oder mehreren Halbleiterchips justiert.

[0015] Die Schablone ist vorzugsweise so auf die Halbleiterchips justiert, dass die Halbleiterchips sich bei aufgelegter Schablone vollständig innerhalb der jeweiligen Aussparung befinden und die Seitenwände der Aussparung nicht berühren.

[0016] Die oben beschriebene problembehaftete Wirkung des Schwindens spielt allerdings eine größere Rolle, wenn die Anzahl von Halbleiterchips, die in einer einzigen gemeinsamen Umhüllung vorgesehen sind, steigt.

[0017] Günstigerweise können beim Siebdruckprozeß Umhüllungsmaterialien bzw. Vergußmassen verwendet werden, die geringer schwinden als die Materialien, die herkömmlicherweise für das Spritzverfahren verwendet werden.

[0018] In einer bevorzugten Ausführungsform wird ein Leiterrahmen (ein sogenannter Leadframe) bzw. eine strukturierte Leiterplatte als Trägersubstrat verwendet. Bei einer anderen bevorzugten Ausführungsform ist das Trägersubstrat eine einseitig oder zweiseitig mit elektrischen Leiterbahnen, insbesondere metallischen Leiterbahnen, versehene flexible oder starre Folie. Solche Folien sind beispielsweise in den deutschen Patentanmeldungen mit den Anmeldungsnummern 10228634.5, 10244888.4, 10237084.2 und 10243247.3 beschrieben, deren Offenbarungsgehalt hiermit insoweit durch Rückbezug aufgenommen wird.

[0019] In einer weiteren Ausführungsform wird eine Schablone verwendet, deren Aussparungen einen Unterschnitt aufweisen, so dass die Öffnung der Aussparung auf der vom Trägersubstrat abgewandten Schablonen-Oberfläche kleiner ist als die Öffnung der zum Trägersubstrat hingewandte Schablonen-Oberfläche.

[0020] Vorzugsweise wird ein optisch transparentes oder transluzentes Material als Umhüllungsmasse verwendet.

[0021] In einer weiteren Ausführungsform wird eine Umhüllungsmasse verwendet, die ausgehärtet werden kann. Günstigerweise wird vor der Entfernung der Schablone und/oder nach der Entfernung der Schablone die Umhüllungsmasse zumindest teilweise gehärtet.

[0022] In einer weiteren bevorzugten Ausführungsform wird eine Umhüllungsmasse verwendet, die Lumineszenzkonverterstoff enthält, der zumindest einen Teil der vom Halbleiterchip emittierten elektromagnetischen Strahlung in elektromagnetische Strahlung anderer Wellenlänge umwandelt. Solche Lumineszenzkonverterstoffe (Leuchtstoffe) wie auch mögliche Reaktionsharze für die Umhüllungsmasse sind beispielsweise in der WO 98/12757 beschrieben, deren Offenbarungsgehalt hiermit insoweit durch Rückbezug aufgenommen wird.

[0023] In einer weiteren Ausführungsform wird ein am äußeren Rand des Trägersubstrates aufsitzender Rahmen verwendet, um das Verlaufen der Umhüllungsmasse nach der Entfernung der Schablone zu verhindern. Dies ist insbesondere hilfreich, wenn die Aussparungen der Schablone und damit die dadurch erzeugten Umhüllungen besonderes groß sind.

[0024] Das erfindungsgemäße Verfahren läßt sich nicht nur vorteilhaft für die Herstellung der Umhüllung eines optoelektronischen Bauelements einsetzen, sondern ist auch überall dort anwendbar, wo die Umhüllung von Chips notwendig oder vorteilhaft sind.

[0025] Weitere Vorteile, vorteilhafte Ausführungsformen und Weiterbildungen des Verfahrens ergeben sich aus der nachfolgenden Beschreibung von drei Ausführungsbeispielen in Verbindung mit den **Fig. 1a bis 2b**.

[0026] Es zeigen:

[0027] **Fig. 1a bis 1f** eine schematische Darstellung eines Verfahrensablaufs nach einem ersten Ausführungsbeispiel; und

[0028] **Fig. 2a und 2b** eine schematische Darstellung eines Teils eines Verfahrensablaufs nach einem zweiten Ausführungsbeispiel.

[0029] Bei dem Verfahren gemäß den **Fig. 1a bis 1g** wird eine Mehrzahl von Halbleiterchips **1**, die auf einem Trägersubstrat **2** befestigt sind bereitgestellt (**Fig. 1a**).

[0030] Als Trägersubstrat **2** wird beispielsweise eine strukturierte Leiterplatte verwendet, die aus einem Hartfasergewebe (z.B. FR4) besteht und mit Leiterbahnen (nicht dargestellt) versehen ist. Die Halbleiterchips **1** sind durch zwei Anschlüsse **3** (zweiter An-

schluß nicht dargestellt) elektrisch an die Leiterbahnen angeschlossen. Andere Trägersubstrate **2** wie ein Leadframe, ein PCB (printed circuit board) oder ein mit Leiterbahnen versehenes flexibles Substrat (zum Beispiel Flexboard), wie es beispielsweise aus der Chipkartenfertigung bekannt ist können auch verwendet werden.

[0031] Die **Fig. 1b** und **1c** zeigen schematisch eine Draufsicht und eine Schnittansicht des bestückten Trägersubstrates **1**, nachdem eine Schablone **4** auf dem Trägersubstrat **2** aufgelegt wurde. Die Schablone **4** weist mehrere Aussparungen **7** auf. Beim Auflegen werden die Aussparungen **7** zu jeweils einem Halbleiterchip so justiert, dass die Schablone **4** den zugehörigen Halbleiterchip **1** nicht berührt. Die Aussparungen **7** können auch so gebildet werden, dass sie jeweils relativ zu zwei oder mehr Halbleiterchips **1** justiert werden können.

[0032] Die aufgelegte Schablone **4** steht vorzugsweise an einer Kante des Trägersubstrats **2** seitlich über. Hier ist die Kontur der Schablone **4** größer als die des Trägersubstrats **2**. Die Schablone **4** ist beispielsweise 0,5 mm dick, wenn die zu umhüllenden Halbleiterchips **1** eine Höhe von beispielsweise 0,2 mm aufweisen. Die Aussparungen **7** sind von der Draufsicht her beispielsweise viereckig mit Abmessungen von 1 mm × 0,6 mm. Die Aussparungen **7** können auch andere Formen wie einen Kreis und/oder andere Dimensionen aufweisen. Die Schablone **4** besteht beispielsweise aus einem Metall wie etwa Stahl. Andere Materialien wie Kunststoff können ebenfalls für die Schablone verwendet werden. Die Aussparungen **7** in der Schablone **4** können durch Bohren, Erodieren, Photolithographie oder ein anderes bekanntes Verfahren gebildet werden. Für die Herstellung von kleinen Aussparungen **7** ist die Photolithographie besonders geeignet.

[0033] Die Halbleiterchips **1** sind beispielsweise in mehreren parallelen Reihen angeordnet, in denen die Halbleiterchips **1** hier ca. 2 mm voneinander beabstandet sind. Die Reihen sind beispielsweise 1,5 mm voneinander beabstandet.

[0034] **Fig. 1d** zeigt ausschnittsweise eine vergrößerte Darstellung des in **Fig. 1c** dargestellten Verfahrensstadiums. Die eine Aussparung **7** begrenzenden Seitenflächen der Schablone **4** weisen einen Unterschnitt auf, so dass die Öffnung in der vom Trägersubstrat **2** abgewandten Schablonen-Oberfläche **6** kleiner ist als die in der dem Trägersubstrat **2** zugewandten Schablonen-Oberfläche **5**. Diese unterschrittenen Seitenflächen der Schablone **4** schließt einen Winkel α zur Senkrechten ein (vgl. **Fig. 1d**). Der Winkel α ist vorzugsweise ca. 3 – 10°, bevorzugt etwa 5°. Dieser Unterschnitt der Aussparung **7** vereinfacht die Trennung der Schablone von der später zu füllenden Vergussmasse **8**.

[0035] Eine Vergussmasse **8** wird durch Siebdrucken mit Hilfe eines Rakels in die Aussparungen **7** eingebracht (**Fig. 1e**). Die Vergussmasse **8** bedeckt die Halbleiterchips **1** samt den elektrischen An-

schlüssen **3** vollständig.

[0036] Die Vergussmasse **8** besteht beispielsweise aus Epoxidharz. Andere Materialien für die Umhüllungsmasse, wie Silikon oder PMMA, oder Mischungen aus den vorgenannten Materialien, können ebenfalls als Vergussmasse **8** verwendet werden.

[0037] Die Höhe der aus Vergussmasse **8** bestehenden Umhüllung entspricht beim Siebdrucken höchstens der Dicke der Schablone **4**. Daher kann auf diese Weise sehr einfach und relativ präzise sichergestellt werden, dass die Halbleiterchips **1** und die elektrischen Anschlüsse **3** vollständig mit Vergussmasse **8** bedeckt werden.

[0038] Je nach der Dauer des Siebdruckens der Vergussmasse und des Entfernens der Schablone ist ein teilweises Aushärten der in diesem Beispiel aus Epoxidharz bestehenden Vergussmasse **8** nötig. Wenn die Schablone **4** schneller entfernt werden kann als die Vergussmasse **8** zur ausreichenden Aushärtung benötigt, dann wird die Vergussmasse **8** vorzugsweise vor der Entfernung der Schablone **4** teilweise ausgehärtet, so dass sie nicht mehr oder nur wenig verläuft.

[0039] Die Vergussmasse **8** kann mittels Temperaturbehandlung, Mikrowellenbehandlung, UV-Strahlung und/oder einer Kombination dieser Härtungsmethoden teilweise oder vollständig ausgehärtet werden. Nachdem die Vergussmasse **8** genügend ausgehärtet wird, dass sie nicht oder kaum verläuft, wird die Schablone **4** entfernt. Die Schablone **4** kann beispielsweise abgehoben werden. Denkbar ist aber auch ein Auflösen der Schablone mittels eines geeigneten Lösungsmittels.

[0040] In **Fig. 1f** sind die einzeln umhüllten Halbleiterchips **1** nach der Entfernung der Schablone **4** dargestellt. Je nach Material kann die Vergussmasse **8** anschließend vollständig ausgehärtet werden.

[0041] Wenn als Vergussmasse **8** ein Material, das nicht ausgehärtet werden kann oder muß, verwendet wird, ist das oben beschriebene Vorhärten nicht nötig. Beispielsweise kann ein thixotropes Material als Vergussmasse **8** verwendet werden. Eine solche Vergussmasse **8** kann ohne weitere Behandlung nach dem Siebdruckprozeß von der Schablone getrennt werden, wenn die Viskosität des Materials ausreichend groß ist, dass die Vergussmasse **8** nach der Entfernung der Schablone **4** nicht oder nur wenig verläuft.

[0042] Auf den oben beschriebenen Härtungsvorgang kann auch verzichtet werden bei Materialien, die zwar aushärtbar sind, aber die eine kürzere Aushärtungszeit brauchen.

[0043] Nach der Entfernung der Schablone **4** können einzelne Bauelemente vereinzelt werden. Vorzugsweise wird dazu das Trägersubstrat **2** zwischen den Umhüllungen aufgetrennt. Dies hat den besonderen Vorteil, dass die Umhüllungen während der Vereinzelnung von mechanischer Belastung weitgehend verschont bleiben. Bei einer Vereinzelnung mittels Durchtrennen der Umhüllung wäre die Umhül-

lung samt Halbleiterchips **1** und elektrischen Anschlüssen **3** der mechanischen Belastung, die beispielsweise aufgrund des Sägens entsteht, ausgesetzt. Da diese zusätzliche Belastung den Bauelementen bei einem erfindungsgemäßen Verfahren erspart wird, ist die Gefahr einer Beeinträchtigung der Funktion und/oder Zuverlässigkeit derart hergestellter Bauelemente verringert.

[0044] Mit dem erfindungsgemäßen Verfahren können vorteilhafterweise auf einfache Weise Bauelementfelder (Arrays) gebildet werden, deren Halbleiterchips im Wesentlichen gleichzeitig einzeln umhüllt sind, das heißt bei denen die Chipumhüllungen verschiedener Chips oder verschiedener Chipgruppen voneinander getrennt sind. Im Vergleich zu herkömmlichen Arrays, die flächenhaft umhüllt werden, hat dies den Vorteil, dass nur geringe auf das Schwinden zurückzuführende Spannungen in der Vergussmasse bzw. Umhüllung vorhanden sind, da die Umhüllungen sehr klein sind und die Halbleiterchips einzeln umhüllt sind.

[0045] In einem weiteren Ausführungsbeispiel wird im Unterschied zum vorgenannten Ausführungsbeispiel eine Vergussmasse **8** verwendet, die einen Lumineszenzkonverterstoff, beispielsweise YAG:Ce oder einen anderer Granat-Leuchtstoff, enthält (vergleiche **Fig. 2a**). Beispielsweise wandelt der Lumineszenzkonverterstoff kurzwelliges Licht in sichtbares Licht um und ist beispielsweise in einer Matrix aus Epoxidharz verteilt.

[0046] Wie bereits beim vorigen Beispiel beschrieben, kann die Vergussmasse **8** je nach Viskosität oder Aushärtbarkeit der den Lumineszenzkonverterstoff tragenden Matrix vor der Entfernung der Schablone **4** zumindest teilweise ausgehärtet werden. Eine vollständige Aushärtung kann nach der Entfernung der Schablone **4** erfolgen.

[0047] Nach der Entfernung der Schablone **4** können die Bauelemente je nach gewünschter Größe durch herkömmliche Methoden wie Sägen, Laserschneiden vereinzelt werden.

[0048] In einem weiteren Ausführungsbeispiel können größere Flächen des Trägersubstrats **2** mit entsprechend größeren Aussparungen **7** in der Schablone **4** durch den Siebdruckprozeß bedeckt werden. Bei solchen größeren Umhüllungen kann die Schablone **4** nach dem Siebdruckprozeß entfernt werden und durch einen Rahmen am Rand des Trägersubstrates **2** ersetzt werden, um das Verlaufen der Vergussmasse zu verhindern. Dadurch wird die Schablone für eine kürzere Zeit benötigt und steht wieder für das Siebdrucken auf weiteren Trägersubstraten **2** zur Verfügung. Dies spart Herstellungszeit und benötigt weniger Schablonen für die Herstellung und spart daher Herstellungskosten.

Patentansprüche

1. Verfahren zur Herstellung einer Umhüllung und/oder zumindest eines Teiles eines Gehäuses ei-

nes elektronischen Bauelements, insbesondere einer oberflächenmontierbaren Miniatur-Lumineszenz- und/oder Photo-Diode, gekennzeichnet durch die Verfahrensschritte:

- (a) Bereitstellen zumindest eines Halbleiterchips (**1**), der auf einem Trägersubstrat (**2**) angeordnet ist und mit zwei elektrischen Anschlüssen (**3**) für das Bauelement elektrisch verbunden ist,
- (b) Auflegen einer Schablone (**4**) auf das Trägersubstrat (**2**), in der zumindest eine der Form der herzustellenden Umhüllung entsprechende Aussparung (**7**) vorhanden ist, derart, dass jede Aussparung (**7**) relativ zu einem Halbleiterchip (**1**) justiert ist,
- (c) Auffüllen der Aussparung (**7**) mit einer Umhüllungsmasse (**8**) mittels eines Druckprozesses,
- (d) Entfernen der Schablone (**4**).

2. Verfahren nach Anspruch 1, bei dem:

- gemäß Verfahrensschritt (a) eine Mehrzahl von Halbleiterchips (**1**) auf einem Trägersubstrat (**2**) bereitgestellt wird, und
- die in Verfahrensschritt (b) verwendete Schablone (**4**) der Anzahl der Halbleiterchips (**1**) entsprechend mehrere Aussparungen (**7**) aufweist.

3. Verfahren nach Anspruch 1 oder 2, bei dem gemäß Verfahrensschritt (c) die Umhüllungsmasse (**8**) auf die Schablone (**4**) aufgebracht und mit Hilfe eines Rakels in die Aussparung(en) (**7**) eingebracht wird.

4. Verfahren nach einem der vorherigen Ansprüche, bei dem im Verfahrensschritt (c) die Aussparung(en) (**7**) mit der Vergussmasse (**8**) so aufgefüllt werden, dass die elektrischen Anschlüsse (**3**) mittels der Vergussmasse (**8**) abgedichtet sind.

5. Verfahren nach einem der vorherigen Ansprüche, bei dem jede Aussparung (**7**) der Schablone (**4**) mit einem Unterschnitt gebildet ist, derart dass jeweils die vom Trägersubstrat (**2**) abgewandte Öffnung der Aussparung kleiner ist als die zum Trägersubstrat hin gewandte Öffnung der Aussparung.

6. Verfahren nach einem der vorherigen Ansprüche, bei dem das Trägersubstrat (**2**) durch einen Leiterraum gebildet wird.

7. Verfahren nach einem der Ansprüche 1 bis 5, bei dem eine mit Leiterbahnen versehene starre oder flexible Trägerplatte (**2**) verwendet wird.

8. Verfahren nach einem der vorherigen Ansprüche, bei dem nach dem Verfahrensschritt (d) die Bauelemente mittels Durchtrennen des Trägersubstrats (**2**) so vereinzelt werden, dass mehrere Einzelbauelemente mit einem oder mehreren Halbleiterchips (**1**) gebildet werden.

9. Verfahren nach einem der vorherigen Ansprüche

che, bei dem der bzw. die Halbleiterchips strahlungsempfangende und/oder strahlungsemitierende Halbleiterchips sind, und ein optisch transparentes oder transluzentes Material als Umhüllungsmasse (8) verwendet wird.

10. Verfahren nach einem der vorherigen Ansprüche, bei dem ein ausreichend thixotropisches Material als Umhüllungsmasse (8) verwendet wird, das nach dem Entfernen der Schablone (4) gemäß Verfahrensschritt (d) im wesentlichen nicht verläuft.

11. Verfahren nach einem der vorherigen Ansprüche, bei dem die Umhüllungsmasse (8) Lumineszenzkonverterstoff enthält.

12. Verfahren nach einem der vorherigen Ansprüche, bei dem ein Material als Umhüllungsmasse (8) verwendet wird, das ausgehärtet werden kann.

13. Verfahren nach dem Anspruch 12, bei dem:

- vor dem Verfahrensschritt (d) die Umhüllungsmasse (8) zumindest ausreichend ausgehärtet wird, dass die Umhüllungsmasse (8) nicht oder nur wenig verläuft, und/oder
- nach dem Verfahrensschritt (d) die Umhüllungsmasse (8) nahezu vollständig ausgehärtet wird.

14. Verfahren nach dem Anspruch 12 oder 13, bei dem die Umhüllungsmasse (8) thermisch, mittels Mikrowellen, mittels UV-Strahlung und/oder durch eine Kombination dieser Härtungsmethoden ausgehärtet wird.

15. Verfahren nach einem der vorherigen Ansprüche, bei dem nach dem Verfahrensschritt (d) ein Rahmen am äußeren Rand des Trägersubstrats (2) eingesetzt wird, um das Verlaufen der Umhüllungsmasse (8) zu verhindern.

16. Verfahren nach einem der vorherigen Ansprüche, bei dem gemäß dem Verfahrensschritt (b) jede Aussparung (7) relativ zu zwei oder mehreren Halbleiterchips (1) justiert ist, so dass nach dem Verfahrensschritt (d) entsprechend zwei oder mehrere Halbleiterchips (1) sich innerhalb einer gemeinsamen, durch die Umhüllungsmasse (8) gebildeten Umhüllung befinden.

Es folgen 3 Blatt Zeichnungen

Fig 1 a)

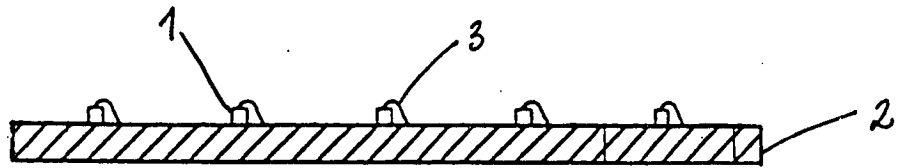


Fig 1 b)

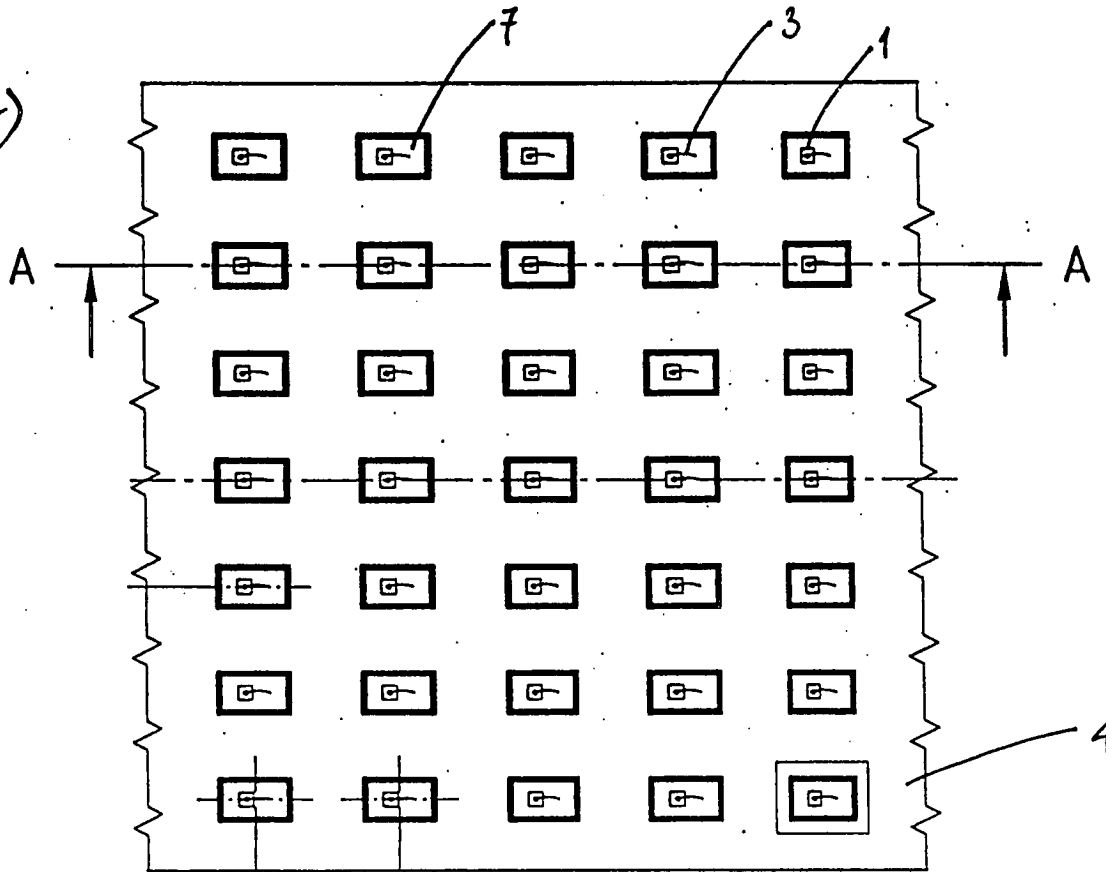


Fig 1 c)

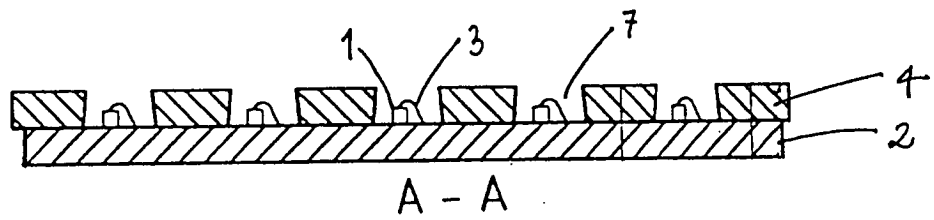


Fig 1 d)

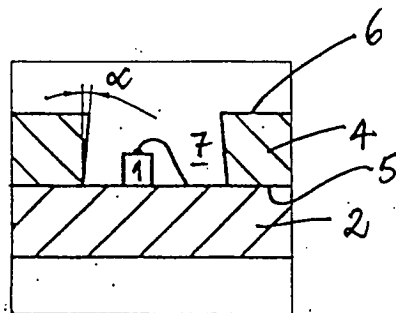


Fig 1 e)

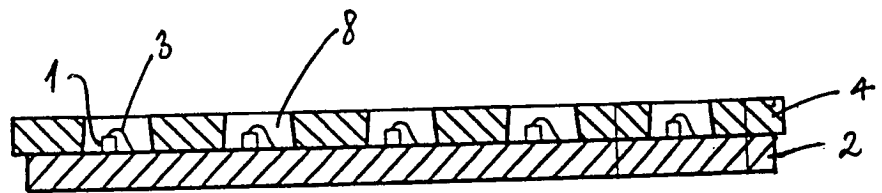


Fig 1 f)

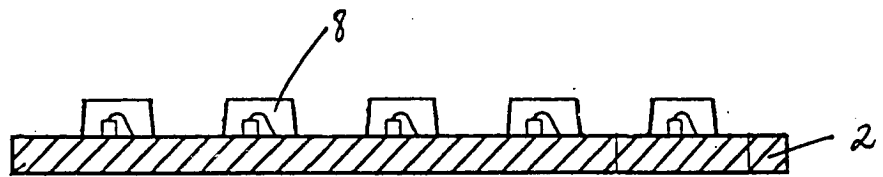


Fig 2a)

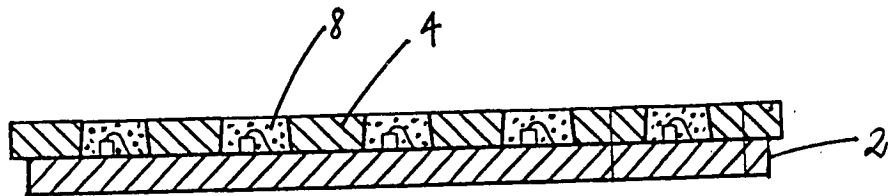


Fig 2(b)

