

(19) Országkód

HU



**MAGYAR
KÖZTÁRSASÁG
ORSZÁGOS
TALÁLMÁNYI
HIVATAL**

SZABADALMI LEÍRÁS

(11) Lajstromszám

200397 A

(22) Bejelentés napja: 1988. 12. 12. (21) (6387/88)

(51)

NSZO5
GO6F 13/36

(45) Megadás meghirdetésének dátuma
a Szabadalmi Közlönyben: 1990. 06. 28.

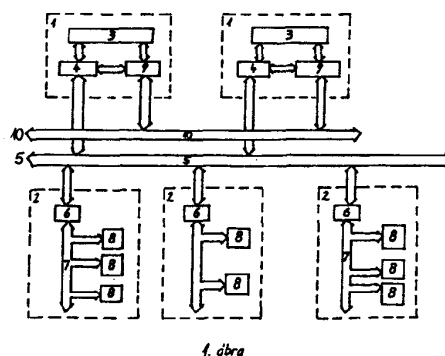
(73) (72) (71) Feltaláló(k), Szabadalmas:

HARMAT Péter	36 %
HARMATNÉ SCHELLER Katalin, Budapest	14 %
FÜLE György	15 %
WITTMAYER Zsuzsanna, Pécel	10 %
KALOCSAI László	17 %
KALOCSAINÉ HALÁSZ Éva, Dunakeszi HU	8 %

(54) INTERFÉSZ RENDSZER SZÁMÍTÓGÉPPEL PROGRAMOZHATÓ MÉRŐ-VEZÉRLŐ KÉSZÜLÉKHEZ

(57) KIVONAT

A találmány interfész rendszer számítógéppel programozható mérő-vezérlő készülékhez, amely így különféle, programozásra képes eszközöket, azaz számítógépet (3) kapcsol össze szoftver által működtethető, elsősorban analóg vagy digitális jelek mérését, adatgyűjtést, analóg vagy digitális vezérlést, szabályozást végző készülékekkel (2). Az interfész rendszer digitális, kézfogás nélküli busszal (5) kapcsol össze számítógépet (3) és készüléket vagy készülékeket (2). Ez a busz (5) kétirányú adatbusz és egyirányú, számítógép (3) felől meghajtott készülékcím-busz, cím-busz és írás/olvasás vezetékéből áll. A busz (5) úgy illeszkedik a számítógéphez (3), hogy a közbeiktatott buszillesztőben (4) a számítógép (3) felől meghajtott minden buszvezeték jelállapotát eltároló regiszter van közbeiktatva. Ezt a regisztert előnyös valamely párhuzamos PORT áramkörrel megvalósítani, valamint írás/olvasás logikával kiegészíteni. A csatlakozó buszt (5) fogadó készülék (2) abból belső buszt (7) képezhet részegységek (8) meghajtására. Egyidejűleg több számítógép (3) csatlakoztathatósága céljából a busz (5) koordináció illesztőn (9) keresztül csatlakozó koordinációs busszal (10) egészíthető ki.



1. ábra

A leírás terjedelme: 16 oldal, 6 ábra

HU 200397 A

A találmány tárgya interfész rendszer, amely számítógépet vagy hasonló, programozásra képes egységet készülékekkel köt össze. A különféle mérési, adatgyűjtési, vezérlési, szabályozási részfeladatokat megoldó készülék vagy készülékek az interfész rendszer buszán keresztül programozott működésűek.

A világon széleskörűen alkalmazott és elterjedt a programozható mérőkészülékek byte-soros bit-párhuzamos interfész rendszere, amely készüléket egymással és vezérlő egységgel vagy akár több vezérlő egységgel köt össze. Ezen IEC 625-1 és IEC 625-2 publikációk szerinti rendszer, amely az MI 12049 számú Műszaki Irányelveknek is tárgya, igen univerzális. Lehetőséget ad egyrészt arra, hogy a mérőkészülékeket valamely vezérlő készülék programozhassa, több, vezérlésre is képes készülék esetén ezek a vezérlési szerepet egymásnak átadhassák, egyik közülük pedig rendszervezérlőként bármikor magához ragadhassa a vezérlést. Lehetővé teszi továbbá azt is, hogy két vagy több nem vezérlő készülék között az aktuális vezérlő által előírt módon, esetleg vezérlő hiányában, üzenetek folyhassanak úgy, hogy egyikük beszélőként, a többi pedig hallgatóként működjön. A rendszerre csatlakozó készülékek egy közös buszra csatlakoznak, amelyen a byte-nyi adatok kézfogással továbbíthatók.

Ez az IEC625 interfész rendszer vagy busz ilyen módon támaszkodik a kapcsolódó minden készülék autonóm működésére, a készülékek programozása pedig többnyire a készülékbe hardver vagy szoftver úton beépített működési módok közötti választásra, a működési paraméterek beállítására korlátozódik.

Bár a beszélőként és a hallgatóként működő készülékek interfész funkcióinak nagyrészt képes ellátni a kereskedelemben kapható integrált áramkör, ilyen például a HEF 4738, a mérőkészülékek egyedi feladatainak megfelelő kapcsolódás azonban mindig további egyedi tervezést kíván. Sőt az IEC625-2 szerinti kódformátum ajánlás az esetek nagy részében a beszélő oldalán az adatok konvertálását, majd a hallgató oldalán az adatok visszakonvertálását igényli. Ez történik például egy binárisan működő impulzus-számlálóból vagy egy A/D konverterből nyerhető adat átvitelekor az ISO7 karaktereket használva. Ez egyébként terjedősebb számbázis is.

Egy kialakítandó buszrendszer számítógéphez illesztésének példája a fenti IEC 625 busz esetén megvalósítható következő elrendezés. Egy szokásos mikroprocesszor felől a vezérlő, beszélő, hallgató funkciókat egyaránt ellátni képes interfész kulcseleme a Nippon Electric Company NEC uPD7210 integrált áramköre, amely eleget tesz az IEC-625 szabványban előírt összes funkcionális követelménynek (Bartha Tamás: Az IEC-Busz és alkalmazása. LSI Alkalmazástechnikai Tanácsadó Szolgálat, Budapest, 1985). A kapcsolódó mikroszámítógép az IEC 625 busz összes vezetékeire ennek az áramkörnek a regiszterein keresztül kapcsolódik, ez pedig buszmeghajtókön keresztül csatlakozik a buszra.

A mikroszámítógépek tömeges elterjedésével és kapacitásuk nagymértékű megnövekedésével együtt azonban a vezérlők olcsóbbá, gyorsabbakká és nagyobb kapacitásúakká váltak, egy további, új, egyszerűbb és olcsóbb lehetőséget teremtve a programozható mérőkészülékek kialakításában. Eszerint a

készülék minden lényeges funkciója csupán mikroszámítógépen keresztül, annak szoftvere által működtethető, ezzel például a készülék gombjaiként a számítógép billentyűi, kijelzőjeként pedig a számítógép képernyője használhatóak.

Ilyen működésű készülékek esetében nincs szükség az autonóm működésre, a kapcsolódás megvalósításánál a cél a közvetlen programozást végző számítógép saját buszához úgy csatlakozni a készüléket vagy készülékeket, hogy a közöttük folyó üzeneteket minimálisan kelljen kódolni, dekódolni. Ugyanakkor értelem szerint nincs szükség a közvetlenül programozott készülékek közötti kommunikációra sem, mivel minden lényeges információ csak a számítógép közbeiktatásával terjedhet.

A speciális megoldásokon túl mikroszámítógép és készülék ilyen célú összekapcsolására szokásos megoldási mód az, ha a készülék a mikroszámítógép saját buszához kapcsolódik és ehhez szokásos buszmeghajtókat alkalmaznak. Ez az adott mikroszámítógépben lévő mikroprocesszor köré épített buszhoz való igazodást jelenti, mind az adott mikroprocesszorra jellemző buszkiosztás, mind a mikroszámítógép belső memóriafelosztásának részletes ismeretével és felhasználásával.

E megoldásnak azonban jelentős korlátai vannak. A készülék felépítése ilyenkor nagymértékben függ az adott mikroprocesszortól, amennyiben mindig pontosan ugyanazokat a buszvezetékeket tartalmazza. Ezzel a készülékek felépítése erősen függ a számítógép fajtájától, ami előnytelen. Már a különböző 8 bites processzorok buszfelépítése is jelentősen eltérő, például a MOS Technology 65XX processzorai vagy a MOTOROLA 68XX processzorai csak memória írás/olvasás közös vonalat és ehhez külön érvényesítő jelet használnak, míg az INTEL 808X vagy a Zilog Z80 processzorai külön memória olvasás és írás valamint B/K olvasás és írás jelet kezelnek buszaikon. (Vancsó Gyula: Mikroszámítógép elemek a tervezéshez. Műszaki Könyvkiadó, Budapest, 1981).

Egyes mikroszámítógépek memória és címtérképén a kapcsolódási célra felhasználható címtartomány igen szűk. Amennyiben a mikroprocesszorok ráadásul nem tud külön B/K címezést megvalósítani, az még inkább korlátozhatja a készülék csatlakozási felületét. Jellemzően ilyen példa a Commodore 64 mikroszámítógép.

Egyes számítógépek esetében a belső felépítés nem szokásosan ismert, a gyártó a benne lévő mikroprocesszor saját buszára csatlakozást nem támogatja, ugyanakkor biztosít általános célú csatlakozó felületet. Ilyen például a Hewlett-Packard 85F típusú mérés-vezérlő orientációjú mikroszámítógép a General Purpose Input Output opcióval.

A mikroszámítógépek belső órafrekvenciájának növekedésével a saját buszuk kivezetése még meghajtók és késleltetett B/K címezési művelet alkalmazásával is zavarérzékeny, több készülékre csatlakozásnál az ésszerű kábelhossz korlátozott. Ilyen például az IBM PC AT, IBM PS2 és velük kompatibilis számítógépek.

A közvetlen csatlakozás a belső buszra gátja lehet egy kialakítandó alap-buszrendszer továbbfejlesztésének is, például több mikroszámítógéppel való készülékprogramozás esetére.

A találmány tárgya szerinti interfész rendszer megalkotásával e fenti hátrányok kiküszöbölésére töre-

kedtünk, valamint egy, az IEC 625 busznál lényegesen egyszerűbb felépítésre.

Felismertük, hogy valamely mikroprocesszor buszának alkalmazása a készülékben lévő mérési-vezérlési részfeladatokat ellátó egység felépítése szempontjából azzal az előnnyel jár, hogy a készüléket egyszerű, olcsó, szokásos mikroprocesszor kompatibilis áramkört elemekből lehet felépíteni. Ugyanakkor azt is felismertük, hogy egy kialakítandó interfész rendszerhez mikroszámítógép saját busz kivezetésnél közvetetebb módszert kell alkalmazni.

A találmány célja összefoglalva olyan interfész rendszer kialakítása, amely hardverként egyszerű módon biztosítja számítógéppel vagy programozásra képes vezérlővel működő mérési, adatgyűjtési, vezérlési, szabályozási feladatokat ellátó rendszerek belső vezérlését és adatforgalmát, különös tekintettel olyan esetekre, amikor valamely meglévő, felépítését, perifériáit, memóriáját, operációs rendszerét tekintve megfelelően kiépített számítógép közvetlenül végzi hozzá kábellel kapcsolódó különálló készülék vagy készülékek vezérlését. Ezzel a számítógép a mérés és adatgyűjtés elemi lépéseit előírva, az adatokat beolvasva, a döntéseket elvégezve, valamint a megfelelő vezérlési szabályozási parancsokat ugyancsak elemi lépéseken át szoftver úton végrehajtva, közvetlenül irányíthatja a készülék vagy készülékek teljes működését.

Az ilyen felépítésre alapozott mérési-szabályozási stratégiák teljes vertikuma a számítógép szoftverében változtatható, rugalmas lehet. Ugyanakkor cél az is, hogy a készülék felépítése egyszerű lehessen, ne legyen szükség autonóm működőképességére. Szükséges továbbá, hogy az interfész rendszer és a busz azonos legyen különböző típusú számítógépek alkalmazása esetén is.

A kialakítandó interfész rendszerek így egyszerűbbnek kell lennie az univerzális céloknak is megfelelő, a készülék autonóm működésére támaszkodó IEC625 interfész rendszerrel.

Felismertük, hogy a készülék vagy készülékek ilyen közvetlen vezérlésére alkalmas egy valamelyik mikroprocesszor buszához hasonló, annál egyszerűbb és korlátozottabb, kizárólag írás és olvasás műveletekkel működő busz, amely így digitális, kézfogás nélküli és számos kétirányú adatbusz vezetéket, valamint számos egyirányú, kizárólag a számítógép felől meghajtott készülékcím-busz és írás/olvasás vezetéket tartalmaz.

Amennyiben e korlátozott busz vezetékei adott számítógép vagy mikroprocesszor esetében annak saját buszához közvetlenül, azaz csak szokásos buszillesztők, kapuk, dekódolók felhasználásával csatlakoznak, az elrendezés nem elégítené ki az általános célt, valamint számos, fentebb részletezett hátránnyal járna.

Felismertük azonban, hogy ha a készülékek vezérlésére alkalmas ezen korlátozott busz és a számítógép saját busza közé regisztert iktatunk, a hátrányok kiküszöbölhetők.

Regiszter az, ami számítógép felől írható tárolókat és számítógép felől kiolvasható bemeneteket tartalmaz. A tárolókba beírt állapotok kimeneti vezetékek jeleit állítják be, a bemenetekre csatlakozó vezetékek jelei pedig, mint állapotok, kiolvashatók.

A regiszter a találmány szerinti interfész rendszerben hasonló funkciójú, mint az IEC 625 busz esetén példaként említett NEC uPD 7210 integrált áramkör.

Az IEC 625 busz esetén azonban a kapcsolódó busz, azaz egy adott számítógép vagy mikroprocesszor saját busza, és az IEC 625 busz egymástól olyan jelentősen különböznek, hogy az kizárólag egy közvetettséget biztosító elem közbeiktatásával hidalható át. Felismerésünk azonban abban áll, hogy ilyen közvetett kapcsolódást jelentő elemet, regisztert alkalmazunk olyan két busz vezetékeinek összekapcsolására is, amelyek esetében, azaz egy adott számítógép, vagy mikroprocesszor és egy adott funkciójú készülék speciális összekapcsolásakor ez nem feltétlenül szükséges és nem szokásos. A közvetettséget biztosító elem, a regiszter alkalmazásával azonban lehetővé vált egy általánosabb célú interfész rendszerrel szemben támasztható és fent megfogalmazott követelmények kielégítése.

Ezzel tehát a találmány szerinti interfész rendszer számítógépet vagy mikroprocesszoros egységet, programozható logikai vezérlőt, mikroszámítógépet, miniszámítógépet, számítógépterminált párhuzamos buszvonallal kapcsol össze számítógép szoftvere által működtethető, elsősorban analóg vagy digitális jelek mérését, adatgyűjtést, analóg vagy digitális vezérlést, szabályozást végző készülékkel.

A számítógépet készülékkel vagy készülékekkel összekapcsoló busz digitális, kézfogás nélküli, számos kétirányú adatbusz vezetéket és számos egyirányú, számítógép felől meghajtott készülékcím-busz, cím-busz és írás/olvasás vezetéket tartalmaz. A buszillesztőben pedig e busz és a számítógép vezetékei közé a számítógép felől beállított mindegyik buszvezeték jelállapotát eltároló regiszter van közbeiktatva, egyirányú és kétirányú buszmeghajtókön kívül.

Regiszter szokásos elektronikai elemekből szokásos módon felépíthető, de regiszternek előnyösen választható valamely típusú írható-olvasható, esetleg összetettebb működést biztosító úgynevezett PORT integrált áramkör. Ez gyűjtőneve a mikroprocesszorokat kiegészítő olyan interfész áramköröknek, amelyek több byte-nyi, programozhatóan írható kimeneti, vagy olvasható bemeneti vonalak együttesét, portot tartalmaznak. A portra írt információ általában megmarad és a porthoz csatlakozó jelvezetékeken hozzáférhető. Olvasható portra csatlakozó vezetékek pillanatnyi jelértékeit a mikroprocesszor kiolvashatja.

Fejlettebb PORT áramkörök ennél összetettebb működést is megvalósítanak. Ilyen például a MOTOROLA 6821, a MOS Technology 6522, 6526, a Zilog Z80PIO vagy az INTEL 8255 integrált áramkör.

Adott mikroszámítógép saját buszához nem csupán a vele egy családban lévő PORT áramkörök illeszthetők. Például INTEL 8255 illeszthető MOS Technology 6502 vagy 6510 mikroprocesszor buszára is (Brückmann: A Commodore 64-es csatlakozási lehetőségei, Data Becker-Novotrade, Budapest, 1988.).

Nem kellően ismert belső felépítésű számítógép esetében annak valamely meglévő és dokumentált eleme – például Hewlett Packard cég 85F típusú mérésvezérlő mikroszámítógépének General Purpose Input Output opciója – is felhasználható regiszternek, amennyiben a szükséges funkciókat képes ellátni és a számítógép felől a szoftveres elérése, mint üzemmód beállítás, írás, olvasás, ismert.

A számítógép az adatíráshoz vagy adatolvasáshoz szükséges cím és adatinformációt a regiszterbe több

lépésben írja be, amely ezt tárolja. A regiszter közbeiktatásával a számítógép címtartományából a készülékek működtetésének címtartományánál lényegesen kevesebb, csak a regiszter címzésére van szükség.

A regiszter közbeiktatásával a készülék felé folyó írás és olvasás műveletek a számítógép mikroprocesszorának sebességétől illetve a B/K késleltetéstől függetlenek és lelassíthatók az átvitel megbízhatóságának megnövelése érdekében, az írás és az olvasás aktív állapota idejének megnövelésével.

A regiszter közbeiktatására az a jellemző, hogy a jelek közbülső tárolása miatt a készülékek felé a buszon olvasási vagy írási aktív állapotban a számítógép egyetlen vezetéke sem hajtja meg a busz egyetlen vezetéket sem és az ilyen aktív állapotban a számítógép képes a busztól függetlenül is műveleteket végezni e busz megzavarása nélkül.

A találmány szerinti interfész rendszer alapkivitelként szolgál azt kiegészítő előnyös kiviteli alakokban.

Az első kiegészítés a készülék belső felépítését rögzíti. A készülékben buszelosztó van interfészként a készülékhez csatlakozó busz és a készülék címfelismerőjével vezérelt belső busz között. Erre a belső buszra egy vagy több részegység kapcsolódik. A belső busz a busz adatbuszával egyező kétértelmű belső adatbuszt és egyirányú, a busz címbuszával egyező belső címbuszt, belső írás/olvasás vezetékeket valamint kiválasztó vonalakat tartalmaz. E kiválasztó vonalak a belső címbusz vezetékeinek egy részéhez kapcsolódó belső címdekódoló által vannak meghajtvva.

A címbusz vezetékek egy részének kiválasztó vonalakká dekódolásával a részegységeknek egy igen leegyszerűsített címzést, tudniillik kiválasztó vonalat és csak a részegységen belüli címzéshez szükséges számú címvezetékkel kell csak kezelnie.

A találmány szerinti interfész rendszer busza kiegészíthető koordinációs busszal, amely buszillesztőhöz is kapcsolódó koordinációs illesztőn keresztül kapcsolódik egy vagy több számítógéphez, és amely aszinkron prioritásbusz és foglaltságbusz vezetékeket tartalmaz. Ezzel a busz is több számítógép buszillesztőjéhez csatlakozhat. Ezzel a készülék vagy készülékek vezérlését a buszra egyidejűleg rákapcsolt több, illesztéssel ellátott számítógép is végezheti időben felváltva. A busz használatát a koordinációs illesztővel ellátott számítógépek a buszt kiegészítő koordinációs buszra csatlakozva egyeztetik egymással, aszinkron prioritás és foglaltságjelet használva.

A találmány szerinti interfész rendszer újabb kiegészítése, ha a buszillesztőjében a regiszter bemeneti pufferral, a számítógép felől adatírást és adatolvasást jelző kimenetekkel, ezeket törölő bemenetekkel bővítődik. A regiszter és az egyirányú meghajtó közé pedig az írási és olvasási aktív állapotot előkészítő, beállító és lezáró írás/olvasás logika iktatódik, amely ezenkívül a kétértelmű meghajtóhoz és a koordináció illesztőhöz is kapcsolódik. Ezzel a busz állapotait sem kell a számítógép felől a regiszter többszöri írásával és esetleg közbeiktatott olvasásával szoftverből lépésenként állítgatni. Az írás/olvasás logika képes az írási vagy olvasási aktív állapot előkészítésére, beállítására, lezárására szoftver helyett elektronikus eszközökkel, így kevesebb, egyszerűbben szervezhető lépésekre van szükség ehhez a számítógép saját busza felől.

Ez utóbbi kiegészítés előnyös megvalósítása az, ha az írás/olvasás logika egy állandó kettes módusba programozott és A portjával az adatvezetékekre csatlakozó INTEL 8255 PORT integrált áramkörhöz, mint kiegészített regiszterhez kapcsolódik. Ennek OBF illetve IBF kimeneteire csatlakozva az adatírást illetve adatolvasás eseményeket ismerheti fel. Másrészt annak ACK illetve STB bemeneteire csatlakozva az előbbieket törölheti, valamint a kimeneti és bemeneti puffereket vezérelheti. Ezzel a kiegészített regiszter egyszerű felépítésű, másrészt nincs szükség adatirány állításra, azaz még kevesebb lépés szükséges a számítógép saját busza felől a buszműködéshez.

A találmányt a továbbiakban az ábrákon szemléltetett kiviteli alakok bemutatásán át ismertetjük közelebbről, ahol az

1. ábra a találmány szerinti interfész rendszer összes kiviteli alakjának fő elemeit tartalmazó tömbvázlata, a

2. ábra az illesztéssel ellátott számítógép tömbvázlata a busszal és a koordinációs busszal, a

3. ábra készülék tömbvázlata a busszal, a

4. ábra a buszhasználat idődiagramja a koordinációs busz használatával, az

5. ábra a buszhasználat idődiagramja írás/olvasás logikával adatírást esetén, INTEL8255 segédvonalakkal, a

6. ábra a buszhasználat idődiagramja írás/olvasás logikával adatolvasás esetén, INTEL8255 segédvonalakkal.

A találmány szerinti interfész rendszer alapvető fő elemei, kapcsolódásuk sorrendjében, az 1. ábrán láthatóan: 3 számítógép, 4 buszillesztő, 5 busz és 2 készülék. Az 5 buszra, annak mindegyik vezetékére párhuzamosan egy vagy több 2 készülék kapcsolódik, valamint egyetlen 1 illesztéssel ellátott számítógép. Alapkiépítésben tehát nincs szükség 10 koordináció buszra 9 koordináció illesztővel. A 3 számítógép 4 buszillesztője, amelynek részletes tömbvázlata a 3. ábrán látható, legalább a 41 regisztert tartalmazza. Buszvezetékek szokásos meghajtása miatt azonban ilyenkor is általában szükséges a regiszter vezetékeit 43 kétértelmű, illetve 44 egyirányú meghajtókon, például 74LS245 áramkörökön át csatlakoztatni az 5 buszra. Alapkiépítésben nincs 42 írás/olvasás logika, helyén a vezetékek átmenőek, az IDIR adatirányjel is a 41 regiszterből csatlakozik ki, a 4 buszillesztőből kimenő IRDY illesztő kész vezetékek pedig nem kerül továbbcsatlakozásra a 9 koordinációs illesztő felé, illetve az abból csatlakozó bemenő BUSEN busz lekötve vezetékek állandó aktív állapottal, azaz meghajtás-engedélyezéssel helyettesítődik.

A 41 regiszter különféle 3 számítógép esetén is azonos felépítésű, csupán annyiban tér el a különböző típusú 3 számítógépek esetében, amennyire a 3 számítógéphez való, kapcsolódás speciális.

A 41 regiszterhez kapcsolódik alapkiépítésben a 5 busz minden vezetéke a 43 kétértelmű és 44 egyirányú meghajtókon át. Ennek megfelelően a 5 busz 51 adatbuszának jelei IDATA adatjeleknek, az 52 írás/olvasás buszvezetékek jelei IREAD/IWRT írás/olvasás jeleknek, az 53 címbusz jelei IADDR címjeleknek, az 54 készülék címbusz jelei LAPAD készülék címjeleknek felel meg a 4 buszillesztő belsejében.

Megjegyzendő, hogy az 52 írás/olvasás buszvezetékek illetve az IREAD/IWRT írás/olvasás jelek többféle módon tartalmazhatják az „írás” és „olvasás” információt. Két jellegzetes példa: vagy úgy, hogy az egyik egy írás-olvasás engedélyező jel, amelynek aktív állapotában a másik, írás/nemolvasás jel értékétől függően vagy írás vagy olvasás történik, vagy pedig kettő különálló jel van, egyik aktív állapota az írást, a másik aktív állapota az olvasást jelzi, azzal a kiegészítéssel, hogy mindkettő nem lehet egyszerre aktív. A találmány szerinti interfész rendszer alapvetően nem rögzíti általánosan az írás és olvasás kódolását. A működési leírásban azonban majd ezek egyikét, a külön IREAD olvasás és IWRT írásjelet alkalmazzuk a könnyebb jelölés kedvéért.

A 41 regiszter egyszerűen a 3 számítógép felől írható tárolókat tartalmaz. A tárolókba beírt bitek határozzák meg az IADDR cím, IAPAD készülékcím és írási művelet esetén az IDATA adatjeleket, valamint az IREAD olvasás és IWRT írásjeleket és 4 buszillesztő belső IDIR adatirányú jelet. Utóbbi a 43 kétirányú meghajtó irányát szabja meg.

A 41 regiszter ezenkívül 3 számítógép felől kiolvasható bemeneteket tartalmaz, amelyek az IDATA adatjeleknek felelnek meg olvasási művelet esetén. Az IDATA adatjelvezetékei tehát mind az írható tárolókhoz, mind az olvasható bemenetekhez csatlakoznak.

A 41 regiszter szokásosan megvalósítható. Az írható tárolók például D táruk lehetnek, amelyek a 3 számítógép saját adatbuszára kapcsolódnak, beállított címen való írási lépéshez kötött beírással. A kiolvasható bemenetek három állapotú meghajtókkal kapcsolódhatnak a 3 számítógép saját adatbuszára, kiolvasásuk beállított címen való olvasási lépéshez kötött lehet. Az 5 busz felé csatlakozásnál pedig az IDATA adatjelek kétféle irányultsága közül kell a helyeset beállítani, azokat vagy az írható tárolóhoz, vagy a kiolvasható vonalakhoz kapcsolva. Ehhez elegendő az írható tárolók felőli vonalakak egy további engedélyezhető egyirányú meghajtón át vezetni, amelyek kifele meghajtását ugyancsak az IDIR adatirányú jel engedélyezi.

A 41 regiszter fent részletezett kapcsolódásához és funkciójához előnyösen lehet választani valamely típusú párhuzamos PORT integrált áramkört, különösen az IDATA adatjelek egyszerű irányváltási lehetősége miatt. Kapcsolódásuk bármely 3 számítógéphez, amelynek saját buszához lehet csatlakozni, szokásosan megvalósítható. Adott 3 számítógép valamely kiépítése is tartalmazhat ilyen tulajdonságú elemet, amelyet mint 41 regisztert, fel lehet használni.

A találmány szerinti interfész rendszer működését alapkiépítésben a 4. ábrát követve mutatjuk be, első sorban az 5 busz jeleinek időbeli változása szerinti lépésekben. Általában a feltüntetett egyvonalas jelek alacsony állapota felel meg az igaz, illetve aktív állapotnak, az idődiagramon ezt a jelvezeték elnevezésénél felülvonás jelöli.

Az alapkiépítés működésének áttekintéséhez nincs szükség a további kiviteli alakokban szereplő 9 koordinációs busz kezelésével kapcsolatos lépésekre, az ábra szerinti idődiagram elején és végén ezeket figyelmen kívül kell hagyni.

A CDATA számítógép adatinformáció mezőben a 3 számítógép saját buszán végzett szoftver lépések sze-

repelemek, amelyek a 41 regiszter különböző címein történő beírási vagy kiolvasási utasításokkal kapcsolatosak, ezeken kívül csak 35 egyéb műveletek szerepelnek szemléltetésként, a 41 regiszter és az 5 busz állapotára hatást nem gyakorló utasításokat jelölve. A CDATA számítógép adatinformáció mezőben feltüntetett lépések általában valóban egy-egy írási vagy olvasási lépésnek felelnek meg a számítógép saját buszán. Egyes esetekben azonban a feltüntetett lépések 10 összevonhatók egyetlen elemi lépéssé, máskor pedig egy feltüntetett lépés több elemi lépésből tevődik össze.

Az 5 buszon a mikroprocesszor buszokon szokásosan megvalósuló írás, vagy olvasás műveletek folytathatók. A 4. ábra először az írási művelet lezajlását mutatja be az 5 buszon. Először 11 adatirány beállítása történik az IDATA adatjelek kimenetre állítása céljából egyrészt a 41 regiszteren belül, másrészt az IDIR adatirány vonallal a 43 kétirányú meghajtó fele. Majd a 12 készülékcím kiadása az IAPAD készülékcímet, a 13 címkiadás az IADDR címet, a 14 adatírás az IDATA adatot állítja be. Az eddigiek sorrendje az interfész rendszer alapkiépítésében tetszőleges.

Ezután 15 írás bekapcsolással az IWRT írásjel aktív állapotba kerül, mivel az 5 busz egésze a W írási aktív állapotot veszi fel. Az ábrán is láthatóan a 41 regiszter közbeiktatása miatt az 5 busz ezen aktív állapotában a 3 számítógép saját állapotában a 3 számítógép saját buszának egyetlen vezetéke sem szabja meg az 5 busz egyetlen vezetékeinek jelállapotát sem. Ezenkívül ilyenkor a 3 számítógép 35 egyéb műveletet is végezhet az 5 busz működésének zavarása nélkül.

A W írási aktív állapot tetszőleges maximális ideig tarthat, ez az alapkiépítés működésében szoftver úton állítható, például 35 egyéb műveletként késleltetést végezve. Az aktív állapot célszerűen 1 és 10 mikroszekundum közé választandó.

A W írási aktív állapotot a 16 írás kikapcsolással az IWRT írásjel passzív állapotra állítása zárja le. Ennek eredményeképpen az 5 buszra kapcsolódó 54 készülékcímussal kiválasztott 2 készülékben az 53 címussal kiválasztott címen az adatbeírás végrehajtott.

Az 5 buszon ezt újabb írási művelet követheti, vagy pedig egy olvasási művelet. A 4. ábrán egy olvasási művelet következik. Először ismét 11 adatirány beállítás az IDATA adatjelek bemenetre állítása céljából, majd ugyanúgy 12 készülékcím kiadás és 13 cím kiadás történik. Az eddigiek sorrendje az interfész rendszer alapkiépítésében tetszőleges.

Ezt a 17 olvasás bekapcsolás követi az IREAD olvasás jel aktív állapotba helyezésével, amivel az 5 busz az R olvasási aktív állapotba kerül. Ennek hatására az 54 készülékcímussal kiválasztott 2 készülékben az 53 címussal kiválasztott címről adat kerül az 51 adatbuszra bemeneti IDATA adatként. Az ábrán is láthatóan ilyenkor is a 41 regiszter közbeiktatása miatt az 5 busz ezen aktív állapotában a 3 számítógép saját buszának egyetlen vezetéke sem szabja meg az 5 busz egyetlen vezetékeinek jelállapotát sem. Ezenkívül ilyenkor is végezhet a 3 számítógép 35 egyéb műveletet az 5 busz működésének zavarása nélkül.

Az R olvasási aktív állapot időtartamára ugyanaz vonatkozik, mint a W írási aktív állapotára, de alap-

kiepítés esetében 18 adatolvasással, azaz az IDATA adatjelek leolvasásával kerül az 5 buszról az adat a 3 számítógépbe. Mindamellett az R olvasási aktív állapot lezárása az 5 buszon a 19 olvasás kikapcsolással, az IREAD olvasás jel passzív állapotba hozásával történik meg.

A találmány szerinti interfész rendszer alapkiepítése előnyös kiegészítéseként adható meg a 2 készülék belső felépítésének egy lehetséges kiviteli alakja. Eszerint a 2 készülék még az 1. ábrán láthatóan további 6 buszelosztó, 7 belső busz és 8 részegység főelemeket is tartalmaz. A 2 készülékben levő 6 buszelosztóhoz csatlakozik az 5 buszon kívül az általa meghajtott 7 belső busz is, erre pedig egy vagy több 8 részegység kapcsolódik. Részletesebb felépítésük és kapcsolódásuk a 3. ábrán látható.

A 6 buszelosztó 65 adatbuszmeghajtója az 51 adatbuszt 71 belső adatbusszal, 64 írás/olvasás engedélyezője az 52 írás/olvasás vezetékeket 72 belső írás/olvasás vezetékekkel, 61 címbuszmeghajtója az 53 címbuszt 73 belső címusszal kapcsolja össze. Az 54 készülékcímbusz 62 készülékcímfelismerőhöz kapcsolódik, ami egyaránt kapcsolódik 63 belső cím dekódolóhoz, a 64 írás/olvasás engedélyezőhöz és a 65 adatbuszmeghajtóhoz. A 63 belső cím dekódolóhoz ezenkívül a 73 belső címbusz vezetékeinek egy része, valamint 74 kiválasztó vonalak kapcsolódnak. A 7 belső buszra kapcsolódó egy vagy több 8 részegység párhuzamosan kapcsolódik a 71 belső adatbuszra, a 72 belső írás/olvasás vezetékekre és a 73 belső címbuszra. Továbbá a 8 részegységek mindegyike külön-külön kapcsolódhat a 74 kiválasztó vonalak valamelyikére.

A 6 buszelosztó elemei szokásos elektronikai elemekből szokásos módon felépíthetőek egyirányú és kétirányú engedélyezhető buszmeghajtókból, dekódokból és kapuáramkörökből, figyelembe véve a működés leírását. A 7 belső buszra kapcsolódó 8 részegységek belső felépítése pedig még egyszerűbb is lehet, mikroprocesszor buszra kapcsolódnának, tekintettel a kiválasztó vonalak segítségével megvalósítható egyszerűbb, kevesebb vonallal működő címzésre a 8 részegységen belül.

E kiviteli alak működése a számítógépvezérlés szempontjából azonos az alapkiepítésével. Az 54 készülékcímbusz jele a 62 készülékcímfelismerőben folyamatosan összehasonlításra kerül az abban beállított készülékcímmel. Egyezés esetén a többi egységhez kapcsolódó vezetéke engedélyező jelet állít be. Ettől függően lesznek meghajtvva a 63 belső cím dekódoló egység által a 74 kiválasztó vonalak is, amelyek a 73 belső címbusz egyes vonalaiból, adott címtartományból dekódolással képződnek. Ugyancsak a 62 készülékcímfelismerő engedélyezi a 64 írás/olvasás engedélyezőnek, hogy az 52 írás/olvasás vezetékek alapján az R olvasási és W írási aktív állapotokat megkülönböztetve a megfelelő irányba állítja be a 65 adatbuszmeghajtót és, hogy meghajtsa a 72 belső írás/olvasás vezetékeket. A 74 kiválasztó vonalak egy 8 részegység a címzés egyszerűsége miatt előnyösen használja néhány belső címének megkülönböztetésére egy darab kiválasztó vonalra és néhány 73 belső címbuszvezetékre csatlakozva.

A találmány szerinti interfész rendszer eddig leírt alapkiepítésének a kiegészítéssel együtt egy, a nyolc

bites adatbuszu számítógépekhez különösen igazodó konkrét felépítése a következő. Az 51 adatbusz és a 71 belső adatbusz nyolc vezetékes, azaz egy byte-nyi információ továbbvezetésére alkalmas, az 54 készülékcímbusz három vezetékes, nyolc készülék megkülönböztetésére, az 53 címbusz és a 73 belső címbusz nyolc darab vezetékből, az 52 írás/olvasás és a 72 belső írás/olvasás pedig egy-egy külön írás és külön olvasás vezetékből áll. A 73 belső címbusz legnagyobb helyiértékű bitet továbbító vezetékeinek állapotától függően működő 63 belső cím dekódolóhoz a 73 belső címbusz következő négy kisebb helyiértékű vezetéke kapcsolódik. Ugyancsak ehhez a 63 belső címdekódolóhoz kapcsolódik az a 16 darab 74 kiválasztó vonal, amelyek az előző négy belső címbusz vezetékből dekódolással állnak elő. Ezzel az 5 busz földvezeték nélkül összesen 21 darab vezetékből áll, a 7 belső busz pedig 34 vezetékből, figyelembe véve, hogy a 8 részegységek bármelyike akár a 73 belső címbuszvezeték mindegyikére, akár a 74 kiválasztó vonalak bármelyikére csatlakozhasson.

Az eddigi kiviteli alakok egy újabb előnyös kiegészítése az 5 busz kiegészítése 10 koordinációs busszal. A fő elemek az 1. ábrán, a részletes felépítés a 2. ábrán látható. A 3 számítógép e 10 koordináció buszhoz 9 koordinációs illesztőn keresztül kapcsolódik, ezáltal az 5 buszra kapcsolódó egy vagy több 2 készülék mellett az 5 buszra egy vagy több 1 illesztéssel ellátott számítógép csatlakozhat, melyek közül mindegyik csatlakozik a 10 koordináció buszhoz is.

A 10 koordináció busz prioritásbusz és foglaltságbusz vezetékekből áll. A prioritásbusz vezetékeire 1 illesztéssel ellátott számítógépenkénti BRQ buszkérés jel csatlakozik, a foglaltságbusz vezetékeire pedig közös BBUSY buszfoglaltság jel van vezetve. A prioritásbusz 92 prioritásegyeztetőhöz, a foglaltságbusz 93 buszlekötőhöz és 94 foglaltság meghajtóhoz kapcsolódik a 9 koordináció illesztőn belül. Itt 91 buszkérés regiszter egyrészt a 3 számítógéphez kapcsolódik, másrészt BROUT buszkérés ki jelvezetékekkel a 92 prioritásegyeztetőhöz és a 93 buszlekötőhöz. A 92 prioritásegyeztető további BRQIN buszkérés be jelvezetékekkel kapcsolódik a 93 buszlekötő bemenetére, amely BUSEN busz lekötve kimeneti jellel kapcsolódik a 94 foglaltság meghajtóhoz, a 4 buszillesztőhöz és 95 busztátusz fogadóhoz, amely pedig ismét össze van kötve a 3 számítógéppel.

Az egyes 1 illesztéssel ellátott számítógépek tehát egy-egy prioritásszintre vannak beállítva az 5 busz használatát illetően. A prioritás a BRQ buszkérés jelek figyelembevételében tükröződik. A sorrendben első számítógépet a legnagyobb prioritásúnak tekintve és így tekintve azok sorrendjét, az N darabból n-dik 1 illesztéssel ellátott számítógép csak az előtte levő 1, 2, ..., n-1 sorszámú 1 illesztéssel ellátott számítógépek által adott BRQ(1), BRQ(2), ..., BRQ(n-1) buszkérés jeleket veszi figyelembe, a többihez nem csatlakozik a 92 prioritás egyeztetőben. Tehát a 10 koordináció busz prioritás busza például négy 1 illesztéssel ellátott számítógép három BRQ buszkérés jelvezetékét tartalmazza. Az első legmagasabb prioritású 3 számítógép 92 prioritás egyeztetőjében nincs csatlakoztatva egyetlen másik 3 számítógép földi BRQ buszkérés jelvezeték sem, míg saját BROUT jele rácsatlakozik az egyik BRQ jelvezetékre. A

negyedik, legalacsonyabb prioritású 3 számítógép 92 prioritás egyeztetőjében viszont az összes többi 3 számítógép felőli BRQ buszkérés jelvezetékére van csatlakozás, saját BROUT jele azonban hiába kivezetve a prioritásbuszra, azt a többi 1 illesztéssel ellátott számítógép nem veszi figyelembe.

A 9 koordináció illesztő 91 buszkérés regisztere a 3 számítógép saját buszára kapcsolódó írható tárolót, 92 prioritás egyeztetője kapu-áramkört és linkelhető prioritásállítást, 93 buszlekötője időzítő áramkört és írható tárolót, 94 foglaltság meghajtója engedélyezhető háromállapotú meghajtót, 95 busztátusz fogadója 3 számítógép saját busza felől olvasható buszmeghajtót tartalmaz szokásos kapu-áramkörökön és passzív elemeken kívül. Mindezekkel a 9 koordináció illesztő szokásosan megvalósítható.

A 10 koordináció busz a 9 koordináció illesztővel együtt aszinkron működésű. Az n-dik 1 illesztéssel ellátott számítógépben a 92 prioritás egyeztető egyrészt továbbítja saját 3 számítógépének BROUT buszkérés ki jelét, mint BRQ(n) jelet a prioritásbuszra, másrészt képezi a 93 buszlekötő felé a figyelembe veendő n-1 darab BRQ jelből a

$$\text{BRQIN} = \text{BRQ}(1) \times \text{BRQ}(2) \times \dots \times \text{BRQ}(n-1)$$

jelet, figyelembe véve azt is, hogy e jelek aktív állapota a LO állapot. Ebből láthatóan itt 92 prioritásegyeztetőben van beállítva az adott 1 illesztéssel ellátott számítógép prioritása is.

Az alacsonyabb prioritású 1 illesztéssel ellátott számítógépek felől csak a buszhasználatukat jelző közös BBUSY buszfoglaltság jel van figyelembe véve. Az adott n-dik 1 illesztéssel ellátott számítógép az aszinkron működés alapján pedig akkor veheti használatba a buszt, ha t1 aszinkron késleltetési ideig kiadta a saját buszkérés jelét és ezalatt a busz nem foglalt, és magasabb prioritású 1 illesztéssel ellátott számítógép felől nincs buszkérés jelzés. E feltétel tehát:

$$\text{BRQOUT} \times \text{BRQIN} \times \text{BBUSY} = 1 \text{ t1 aszinkron késleltetési ideig}$$

A t1 aszinkron késleltetési idő értéke 0,5 – 5 mikrosek közé választandó. Ezt a feltételt a 93 buszlekötő a 3 számítógéptől függetlenül folyamatosan vizsgálja és a feltétel teljesülése esetén a BUSEN busz lekötve jelet aktív állapotba állítja. Ez egyrészt az addig passzív BBUSY jelet is aktív állapotba állítja, jelezve a 10 koordináció buszon az 5 busz lekötöttségét, másrészt ezt visszajelzi a 3 számítógépnek a 95 busztátusz fogadón keresztül, valamint a tényleges buszműködés engedélyezéséhez a 4 buszillesztő 44 egyirányú és 43 kétirányú meghajtóinak működését is engedélyezi.

Az 5 busz lefoglalását a BROUT jel passzív állapotba állítása szünteti meg, amely a BUSEN busz lekötve és BBUSY busz foglalt jeleket is passzív állapotba állítja. E működést a korábban tárgyalt 4. ábra szerinti idődiagramon is bemutatjuk, a korábban figyelmen kívül hagyott lépéseken keresztül. A CDA-TA számítógép adatinformáció mezőjében először a 31 buszkérés kiadás szerepel, ami a BROUT buszkérés

kiadás jelet aktív állapotba állítja a 91 buszkérés regiszterben. A BBUSY busz foglalt és BRQIN buszkérés be jelek a 10 koordinációs busz jeleitől, illetve a többi 1 illesztéssel ellátott számítógéptől függően változhatnak. A 32 buszlekötés kiolvasással a 3 számítógép a BUSEN busz lekötve jelet vizsgálja, megtörtént-e már az 5 busz lekötése a 93 buszlekötő által. Ez megtörténik a feltétel fennállását követően, amire a BUSEN busz lekötve jel és a BBUSY busz foglalt jel egyaránt aktív állapotba kerül, valamint a 4 buszillesztő 5 buszra kapcsolódó IAPAD készülék-cím, IADDR cím, IDATA adat, IWRT írás, IREAD olvasás, jelvezetékeinek meghajtása engedélyeződik. A 3 számítógép erről a 32 buszlekötés kiolvasásával a BUSEN busz lekötve jel alapján meggyőződik és ezt követően már a korábban tárgyalt műveletek végezhetők az 5 buszon.

Ezek befejezésével pedig a 34 busz elengedés kiadással a BROUT buszkérés ki jel passzív állapotba kerül, ami passzív állapotba helyezi a BUSEN busz lekötve és BBUSY busz foglalt jeleket és megszünteti az 5 busz vezetékeinek meghajtását a 4 buszillesztőben.

Az eddigi kiviteli adatok további előnyös kiegészítését kapjuk, ha a 4 buszillesztőben levő 41 regiszter és az 5 busz vezetékei közé a 44 egyirányú meghajtó előtt 42 írás/olvasás logika áramkört iktatunk, ezen kívül a 41 regisztert bemeneti pufferrel, a számítógép felőli írását és olvasását jelző kimenetekkel, ezeket törölő bemenetekkel kiegészítjük. A 2. ábrán láthatóan ez a 42 írás/olvasás logika 41 regiszterhez való kapcsolásán kívül az IDIR adatirány kimeneti jelvezetékkel kapcsolódik a 43 kétirányú meghajtóhoz, IREAD olvasás és IWRT írás kimeneti jelvezetékkel a 44 egyirányú meghajtóhoz, valamint, ha van 9 koordináció illesztő is a 3 számítógéphez kapcsolódva, úgy IRDY illesztő kész kimeneti jelvezetékkel kapcsolódik a 95 busztátusz regiszterhez és a 93 buszlekötőtől pedig a BUSEN busz lekötve jelvezeték bemenetként csatlakozik rá.

Ezek alapján a 42 írás/olvasás logika közbeiktatásával a 41 regiszter nem IDIR adatirány, IREAD olvasás és IWRT írás kimeneti jelvezetékkel kapcsolódik ahhoz, hanem a 14 adatírás és 18 adatolvasás megtörténtét jelző, ezeket törölő, valamint a bemeneti pufferba történő beírást végző bemeneti jelvezetékkel.

A 42 írás/olvasás logika kapuáramkörökön és passzív elemeken kívül monostabilt, időzítő elemeket és állítható-törölhető tárat tartalmaz, amelyekkel szokatlanosan megvalósítható például a korábbi 41 regiszter kiolvasható bemenetei, és a bemeneti vezetékek közé iktatott D tárral. A beírás e pufferbe éppen nem a 3 számítógép felől, hanem az 5 busz felől, a 42 írás/olvasás által vezérelve szükséges, az olvasási iránynak megfelelően.

E 42 írás/olvasás logika közbeiktatásával szükséges az is, hogy a 41 regiszter ne csak olvasható bemeneteket, hanem bemeneti puffert is tartalmazzon az IDATA adatjelek olvasása esetére. Ez ugyancsak szokatlan megvalósítható például a korábbi 41 regiszter kiolvasható bemenetei, és a bemeneti vezetékek közé iktatott D tárral. A beírás e pufferbe éppen nem a 3 számítógép felől, hanem az 5 busz felől, a 42 írás/olvasás által vezérelve szükséges, az olvasási iránynak megfelelően.

Szükséges továbbá, hogy a 41 regiszter rendelkezzen a 3 számítógép felőli adatírás és adatolvasás megtörténtét jelző kimeneti jelvezetékkel, valamint ezeket törölő bemeneti jelvezetékkel.

A 41 regiszternek ez esetben is előnyösen választható egy vagy több valamely PORT integrált áramkör,

amely nem csak kimeneti regisztereket, hanem bemeneti puffert is tartalmaz a szokásos kézfogási segédvonalakkal együtt. Ilyen például a MOS Technology 6522 PORT integrált áramköre.

E kiviteli alakkal lehetőség van arra, hogy a cím- és adatinformáció beírását vagy utóbbi kiolvasását követően a megfelelő írási vagy olvasási művelet az 5 buszon a 3 számítógép további lépései nélkül is végbemenjen. Sőt, ha az adott műveletet egy 31 buszkérés kiadása lépés megelőzi, az 5 buszon a művelet automatikusan az 5 busz foglalását követően, helyesen megy végbe.

Az a kiviteli alak szerinti működést a 2. ábra szerinti kapcsolódásokat követve az alábbiak szerint írjuk le: A 31 buszkérés kiadási lépést követően nem szükséges ellenőrizni és megvárni 32 buszlekötés kiolvasás lépéssel BUSEN busz lekötve jelet vizsgálva az 5 busz lekötését, hanem egy írási művelethez a 4 buszillesztő 41 regiszterébe 11 adatirány beállítását követően azonnal beírható az LAPAD készülékcím 12 készülékcím kiadással, az IADDR cím 13 címkiadással és az IDATA adat 14 adatírással.

Az adatirány állítás csak a 41 regiszter belső vonalaira vonatkozóan történik. Ezután a 42 írás/olvasás logika a 41 regiszter 14 adatírás megtörténtét jelző kimenete alapján az IRDY illesztő kész jelet passzív állapotba állítja, az IDIR adatirány jelvezetékkel a 43 kétirányú meghajtót kimenetre állítja, majd vár, míg a 93 buszlekötő BUSEN busz lekötve jele a korábbiak szerint aktív állapotba nem kerül, és ekkor folytatja a működését. Amennyiben a 10 koordináció illesztő hiányzik, akkor nem kell várakoznia a feltétel teljesüléséig, és a kezdeti 31 buszkérés sem szükséges.

Ezt követően a 42 írás/olvasás logika a korábbi 14 adatírás lépés alapján az IWRT írás jelet t2 aktív állapot ideig aktív állapotba, majd ismét passzív állapotba állítja és törli a 41 regiszter adatírás megtörténtét jelző kimenetét. Az így bekövetkezett W írási aktív állapot után ismét aktív állapotba állítja az IRDY illesztő kész jelet a 95 buszstátusz regiszter felé. A következő műveletet megelőzően a 3 számítógép 33 átvitel kész kiolvasás lépéssel vizsgálja meg az IRDY illesztő kész jelet, hogy befejeződött-e már az előző művelet, és így kezdhető-e a következő. A művelet végbemeneteli ideje ugyanis nemcsak a 3 számítógéptől, hanem a 10 koordinációs busz jeleitől, azaz a többi 1 illesztéssel ellátott számítógéptől is függött.

E kiviteli alak esetében az olvasási művelet összetettebb, mivel például egyetlen olvasási művelet a 3 számítógép felől két olvasási műveletet igényel a buszon. A 42 írás/olvasás logika ugyanis felismerve, hogy 18 adatolvasás történt a beállított készülékcímmel, az IRDY illesztő kész jelet passzív állapotba állítva, a 41 regiszter megfelelő belső adatiránya mellett IREAD olvasás jelet ad az 5 buszon, egyidejűleg az IDIR jellel bemenetre állítva a 43 kétirányú meghajtót. A bekövetkező R olvasás aktív állapot t2 aktív állapot idejét ismét a 42 írás/olvasás logika állítja be, majd beírójelet adva a 41 regiszter bemeneti puffere felé, azt lezárja, egyidejűleg törölve az olvasás megtörténtét jelző kimenetét. A 3 számítógép azonban a 41 regiszter bemeneti puffereből csak újabb 18 adatolvasási lépéssel tudja az 5 buszon korábban

megjelent adatot kiolvasni. Ez azonban újabb R olvasás aktív állapotot vált ki a buszon, az előzővel azonos lépésekben.

Ha nem egyetlen, hanem K darab egymást követő IDATA adatot akarunk olvasni, ehhez K+1 darab 18 adatolvasási lépésre van szükség a 3 számítógép felől, aminek hatására ugyanennyi R olvasás aktív állapot kerül beállításra az 5 buszon. E takarékos olvasási műveletssorozathoz az szükséges, hogy az i-dik 18 adatolvasási lépésben az (i-1)-dik információ kiolvasásakor már az i-dik információ kiolvasásához tartozó címet állítsuk be.

A műveletek akár időleges szüneteltetése esetén is az utolsó műveletet követően az előző kiviteli példának megfelelően 34 busz elengedés kiadás-lépéssel a 3 számítógép az 5 busz foglaltságát megszünteti.

Az előző, 42 írás/olvasás logikát tartalmazó kiviteli alak további előnyt tartalmazó megvalósítása egy olyan kiviteli alak, amely 41 regiszterként állandó kettes módusba programozott INTEL 8255 PORT integrált áramkört tartalmaz. Ennek kettes módusban működő A portjához az IDATA adat vezetékei, nulla módusú, kimenetre állított B portjához és maradék C portjához az IADDR cím és LAPAD készülékcím vezetékek csatlakoznak. A 42 írás/olvasás logika ennek OBF illetve IBF kimeneteire kapcsolódik a 14 adatírás, illetve STB és ACK bemeneteire, e kimenetek törlésére. A 41 regiszter bemeneti pufferebe való beíró bemenetként ugyancsak a STB bemenetre csatlakozik.

E kiviteli alakban a 42 írás/olvasás logikának az ACK bemenetére csatlakozása kimeneti puffer vezérlése miatt is szükséges. A kettes módusú INTEL 8255 áramkör A portján ugyanis a 14 adatírás követően csak akkor jelenik meg kimenetként az IDATA adat, ha kimeneti puffere az ACK bemenettel vezérelve van. A 42 írás/olvasás logika ezenkívül egy további időzítő áramkört is tartalmaz.

E kiviteli alak működésében előny, hogy az INTEL 8255 áramkör kezdeti kettes módusba állításával nincs további szükség adatirány állításra ezen belül, mivel a 14 adatírás, vagy a 18 adatolvasási lépés során a 3 számítógép és a 41 regiszter közötti adatforgalom csak annak a közös A portra kapcsolódó belső bemeneti puffere között történik. A 14 adatírást követően az OBF kimenet jelzi, hogy a kimeneti puffer tele van, és ez készít elő egy W írási aktív állapotot. A 18 adatolvasást követően pedig annak IBF kimenete jelzi, hogy a bemeneti puffer kiürült és ez készít elő egy R írási aktív állapotot. A működés alapja tehát az, hogy alaphelyzetben a kimeneti puffer üres és a bemeneti puffer tele van.

Az INTEL 8255-öt 41 regiszterként működve, valamint a 42 írás/olvasás logikát tartalmazó 4 buszillesztő időbeni működését 10 koordináció illesztővel együtt bemutatjuk az 5. és 6. ábra szerinti idődiagramon. Ezen, eltekintve a speciálisan az INTEL 8255 esetében használt POBF kimenettől és PACK bemenettől, illetve PIBF kimenettől és PSTB bemenettől, nyomon követhető az előző kiviteli alak szerinti működés is, kivéve, hogy annál 11 adatirány beállítás is még szükséges a 14 adatírás vagy 18 adatolvasási lépések előtt, másrészt 14 adatírást követően a következő 11 adatirány beállításig az IDATA jelvezeteken megmarad a W írási aktív állapotban érvényes adat.

Az 5. ábrán két, egymás utáni W írási aktív állapot előkészítésének, beállításának és bezárásának időbeli lefolyását követhetjük nyomon. Az INTEL 8255 áramkör kettős módusba való beállítása már előzetesen megtörtént. A 31 buszkérés kiadás után a 12 készülékcím, 13 cím kiadását követően a 14 adatírási hatására a POBF jel aktív állapotba kerül, jelezve, hogy a 41 regiszter kimeneti puffere tele van. A 42 írás/olvasás logika erre az idődiagramon nem feltüntetett IDIR adatirány jelvezetékkel kimenetet állít, az IRDY illesztő kész jelet pedig passzív állapotba állítja és vár, míg a BUSEN busz lekötve jel is aktív nem lesz a feltételeknek megfelelően.

A 42 írás/olvasás logika a POBF kimenet alapján a PACK bemenetet aktív állapotba állítja a 41 regiszter fele, amivel passzív állapotba helyezi ezt a POBF kimenetet. A PACK bemenet aktív állapotára az IDATA adatvezetéseken a kimeneti pufferbe beírt adat megjelenik. Ezt követően pedig a 42 írás/olvasás logika aktivra állítja a IWRT írásjelet. A t2 aktív állapotidőt követően ugyan az IWRT írásjel passzív állapotba kerül, de egy további időzítő áramkörrel a 42 írás/olvasás logika t3 adattartási ideig passzív állapotban hagyja az IRDY illesztő kész jelet, ami házárdot akadályoz meg, mivel ezalatt a PACK bemenet aktív állapotban marad, és így az IDATA adat változatlanul ottmarad. E t3 adattartási idő 0,5–2 mikrosec. Ezzel fejeződik be az 5 buszon a beállított készülékcímű 2 készülékben a beállított címre az IDATA adat beírása.

Ezt követően az IRDY illesztő kész jelet aktív állapotba kerül, a PACK bemenetet a 42 írás/olvasás logika passzív állapotba állítja, amire az IDATA adatvezetékeinek megszűnik a 41 regiszter felőli meghajtása.

A 3 számítógép felől 33 buszátvitel kész kiolvasási lépéssel, az IRDY illesztő kész vizsgálatával meggyőződve az előző művelet befejeződéséről, kezdhető a következő művelet az 5 buszon. Annak befejeződéséről is 33 buszátvitel @ kiolvasás lépéssel meggyőződve, 34 busz elengedés kiadás zárja a műveletsort.

A 6. ábrán a 3 számítógép felől 3 egymást követő olvasási művelet idődiagramja követhető nyomon. Ez az információ nyerése szempontjából azonban csak kettő olvasási műveletnek felel meg.

Az írási művelethez hasonlóan a 31 buszkérés kiadás után a 2 készülékből kiolvasandó adat eléréséhez 12 készülékcím kiadás és 13 címkadás történik, majd 18 adatolvasás. A 41 regiszter bemeneti pufferéből a 3 számítógépbe ekkor beolvasott adat általában nem használható, mivel az egy korábbi olvasási művelet eredményeképpen íródott bele a pufferbe. A 18 adatolvasás hatására azonban a PIBF kimenet aktív állapotba kerül, jelezve, hogy a 41 regiszter bemeneti puffere kiürült. A 42 írás/olvasás logika az idődiagramon nem feltüntetett IDIR adatirány jelvezetékkel bemenetet állít, az IRDY illesztő kész jelet pedig passzív állapotba állítja, és vár a BUSEN busz lekötve jel aktív állapotáig. Akkor a PIBF kimenet alapján a PSTB bemenetet aktív állapotba állítja a 41 regiszter fele, ami passzív állapotba állítja vissza a PIBF kimenetet.

Ezután az IREAD olvasásjelet aktív állapotba helyezi. Az 5 buszon ennek hatására a beállított ké-

szülékcímű 2 készülékben a beállított címen levő adat rákerül az 5 busz adatbuszára és megjelenik a 4 illesztőben IDATA adatként. A korábban aktív állapotba állított PSTB bemenettel a bemeneti puffer kinyílik és beáll az IDATA adatnak megfelelően. A 42 írás/olvasás logika a PSTB bemenetet az IREAD olvasásjellel együtt t2 aktív állapotidő múlva passzív állapotba állítja. Ezzel a 41 regiszter bemeneti puffere lezáródik és az 5 buszon szünni kezd az 51 adatbusz meghajtása a 2 készülék felől. A busz-tranziensek miatt biztonságból az IRDY illesztő kész jelet most is csak t3 adattartási idővel később állítja vissza a 42 írás/olvasás logika a művelet befejeződéséig aktív állapotba.

A következő olvasási művelet az írási művelettel azonosan csak a 33 átvitel kész kiolvasás lépéssel történő vizsgálat után következhet. Célszerű az esetleges következő kiolvasandó adatot az új 12 készülékcím kiadással és 13 címkiadással kijelölni. Az ezt követő 18 adatolvasás lépés ekkor kettős célt szolgál. Egyrészt a korábban beállított készülékcímű és című adatot olvassa be a 3 számítógépbe, másrészt elindítja az új készülékcím és cím szerinti olvasási műveletet az 5 buszon.

A harmadik olvasási műveletben, mivel ez az utolsó, már nem szükséges új címet állítani. Bár a 18 adatolvasás hatására újabb olvasási művelet kezdődik az 5 buszon, de e lépés célja az adat kinyerése a 41 regiszter bemeneti pufferéből.

A találmány szerinti interfész rendszer előnye, hogy az egyszerű, olcsó, mikroprocesszor kompatibilis elemekkel megvalósított készülék univerzálisan, azaz különböző típusú számítógép esetén is ugyanúgy kapcsolódhat az illesztéssel ellátott számítógéphez. Az illesztés szerepét betöltő interfészek felépítése is csak minimálisan kell, hogy eltérjen egymástól, a különböző számítógépek sajátosságainak megfelelően.

Az interfész rendszeren kapcsolódó készülék teljes működése számítógéppel irányítható, nem szükséges autonóm működését biztosítani, ezzel az interfész rendszer kielégíti az ilyen újfajta, teljesen számítógép alapú mérésekkel szemben támasztott követelményeket. Ugyanakkor az interfész rendszer illesztése nem igényli az adott számítógép teljes belső szerveződésének, például a megszakítási rendszerének áttekintését, netán átírását, mivel az interfész rendszer buszát csak igen egyszerű írási és olvasási műveletekkel kell működtetni.

A találmány szerinti interfész rendszer szerinti busz az IEC 625 busszal összehasonlítva az univerzális felhasználást illetően lényegesen korlátozottabb. Egy célszerű kivételben nyolc készülék és négy, programozásra képes számítógép kapcsolódását biztosítja, kevesebbet mint az IEC 625 busz. Mind a készülékek, mind a programozást végző számítógép oldalán azonban az interfészek egyszerűbb felépítésűek, olcsóbbak. A buszon folyó üzenetek kódolásának elkerülésével egy szokásos mérés megvalósítása esetén a busz nem lassúbb, mint az IEC 625.

Az egyszerű felépítés miatt viszont egy készülék a korábbi készülékelemek teljesen változatlanul hagyásával bővíthető, csupán az azonos címek használatát kell elkerülni. Ezzel nem csak a készülék és az interfész egyszerű felépítése az előny, hanem fejlesztési feladatok esetében a bővítés, kiegészítés egyszerűsége.

Az interfész rendszer valamely készülékben levő részegység és számítógép kapcsolatában olyan egyszerű kapcsolatot tesz lehetővé, hogy az ennek megfelelő részegység felépítése még egyedi fejlesztések esetében is előnyös.

SZABADALMI IGÉNYPONTOK

1. Interfész rendszer számítógéppel programozható mérő-vezérlő készülékhez, amely számítógépet vagy mikroprocesszoros egységet, programozható logikai vezérlőt, mikroszámítógépet, miniszámítógépet, számítógépterminált párhuzamos buszvezetékekkel kapcsol össze számítógép szoftvere által működtethető, elsősorban analóg vagy digitális jelek mérését, adatgyűjtést, analóg vagy digitális vezérlést, szabályozást végző készülékkel, *azzal jellemezve*, hogy számítógépet (3) készülékkel vagy készülékekkel (2) összekapcsoló digitális, kézfogás nélküli buszt (5) tartalmaz, amely számos kétirányú adatbusz (51) vezetékéből és számos egyirányú, számítógép (3) felől meghajtott készülékcímbusz (54), címbusz (53) és írás/olvasás (52) vezetékéből áll, valamint hogy buszillesztőben (4) e busz (5) és a számítógép (3) közé egyirányú és kétirányú buszmeghajtókon (43,44) kívül a számítógép (3) felől meghajtott minden buszvezeték jelállapotát eltároló regiszter (41) – előnyösen valamely párhuzamos PORT áramkör – van közbeiktatva legalább.
2. Az 1. igénypont szerinti rendszer, *azzal jellemezve*, hogy a készülék (2) a készülékhez csatlakozó buszt (5) fogadó és belső buszt (7) meghajtó

5

10

15

20

25

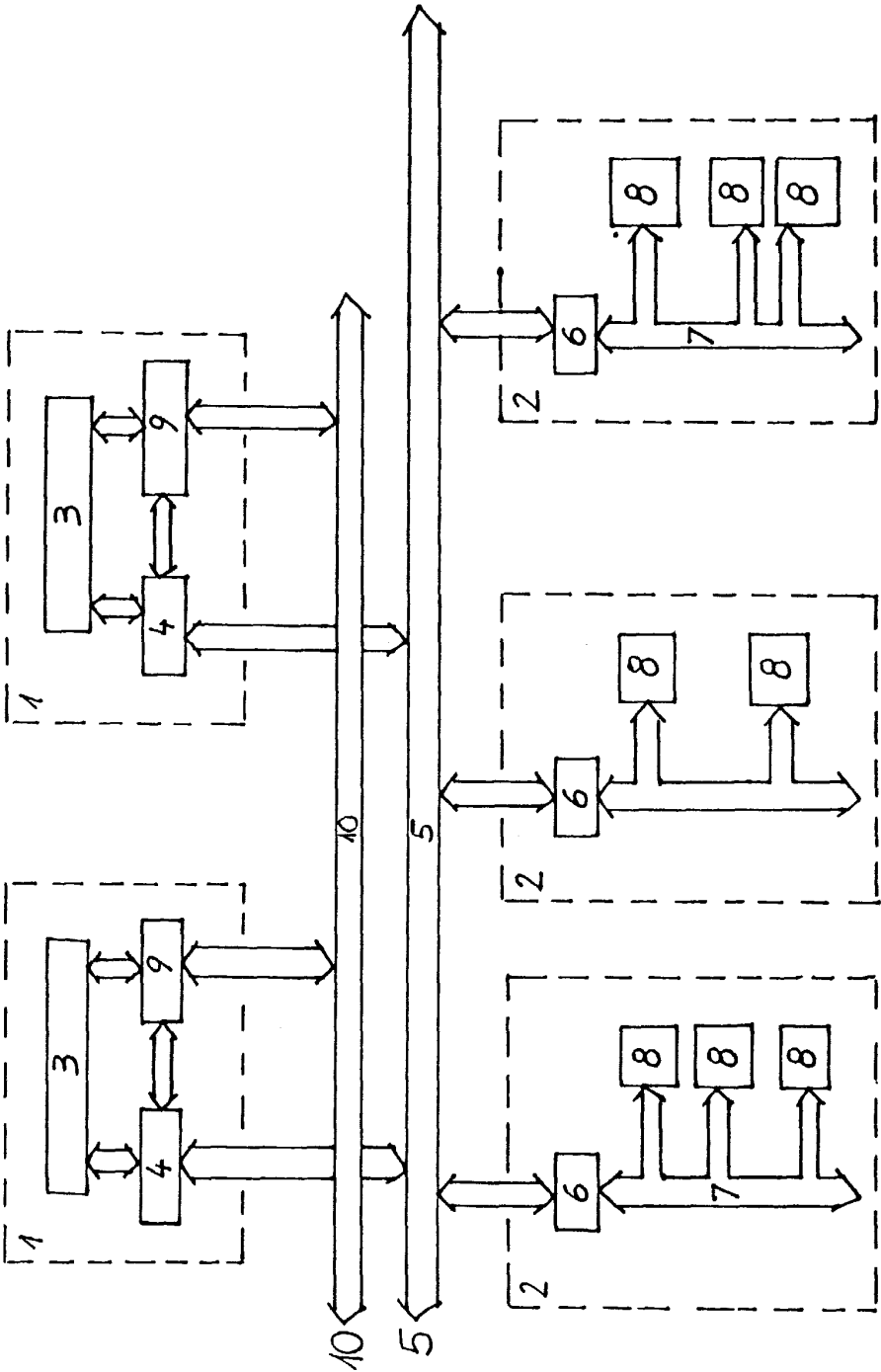
30

buszelosztóból (6), belső adatbusz (71), belső írás/olvasás (72), belső címbusz (73) vezetékeket és kiválasztó vonalakat (74) magába foglaló belső buszból (7), valamint egy vagy több részegységből (8) áll.

3. Az 1. vagy a 2. igénypont szerinti rendszer *azzal jellemezve*, hogy a busz (5) rendelkezik még több számítógéphez (3) csatlakozást lehetővé tevő koordinációs busszal (10), amely aszinkron prioritásbusz és foglaltságbusz vezetékekből áll, és amely koordináció illesztőn (9) keresztül csatlakozik a számítógéphez.

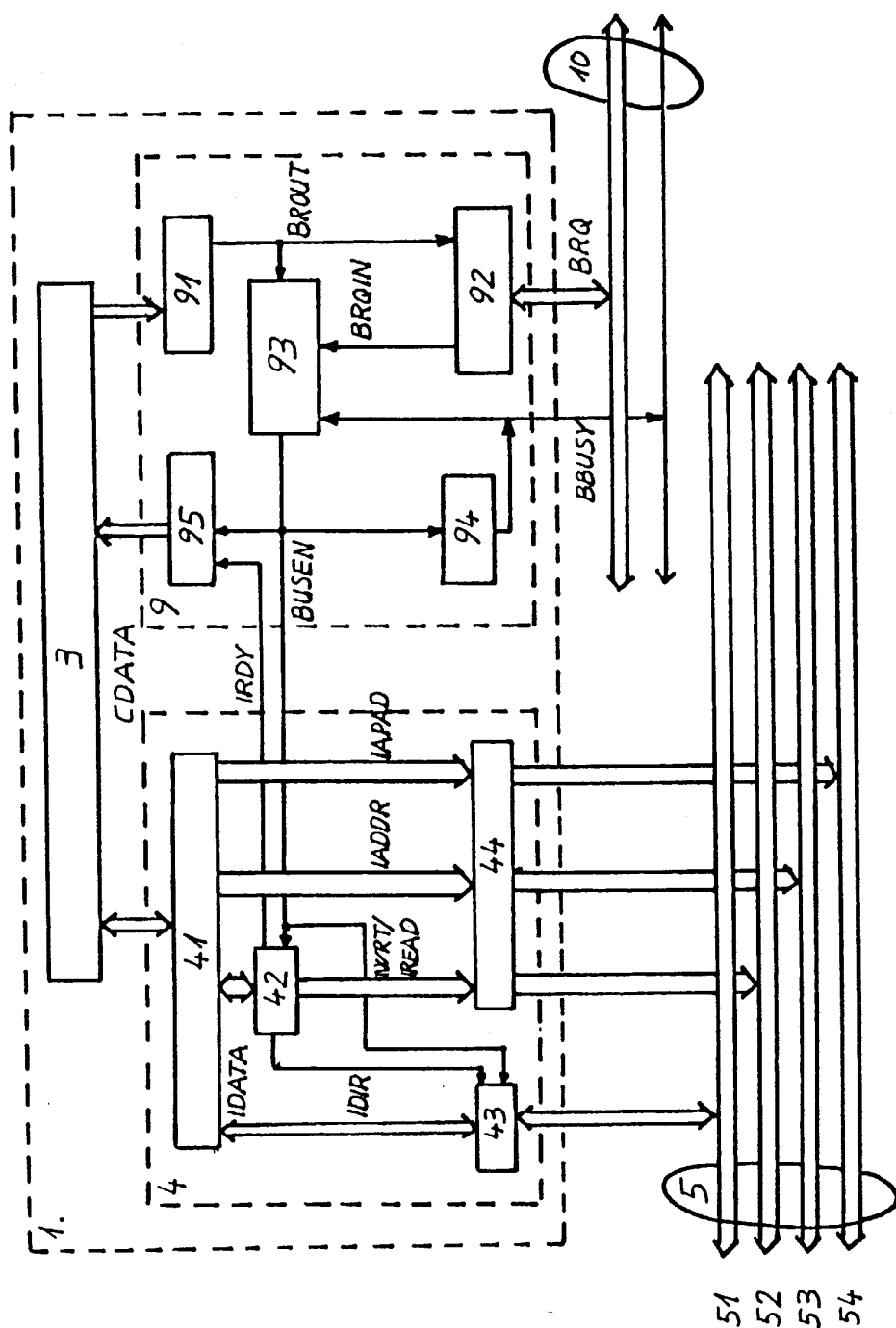
4. Az 1–3. igénypontok bármelyike szerinti rendszer, *azzal jellemezve*, hogy buszillesztőjében (4) a regiszter (41) bemeneti pufferrel, számítógép (3) felőli adatírást (14) és adatolvasást (18) jelző kimenetekkel, ezeket törlő bemenetekkel is rendelkezik, valamint hogy a buszillesztője (4) rendelkezik még egy, a regiszter (41) és az egyirányú meghajtó (44) közé iktatott, írási (W) és olvasási aktív állapotot (R) előkészítő, beállító és lezáró írás/olvasás logikával (42), amely ezenkívül a kétirányú meghajtóhoz (43) és a koordináció illesztőhöz (9) is kapcsolódik.

5. A 4. igénypont szerinti rendszer, *azzal jellemezve*, hogy az írás/olvasás logika (42) egy állandó kettes módbusba programozott és A portjával az adatvonalra (IDATA) kapcsolódó INTEL 8255 PORT integrált áramkörhöz, mint kiegészített regiszterhez (41) kapcsolódik, mégpedig annak OBF illetve IBF kimeneteire POBF ill. PIBF, valamint ACK illetve STB bemeneteire (PACK ill. PSTB).

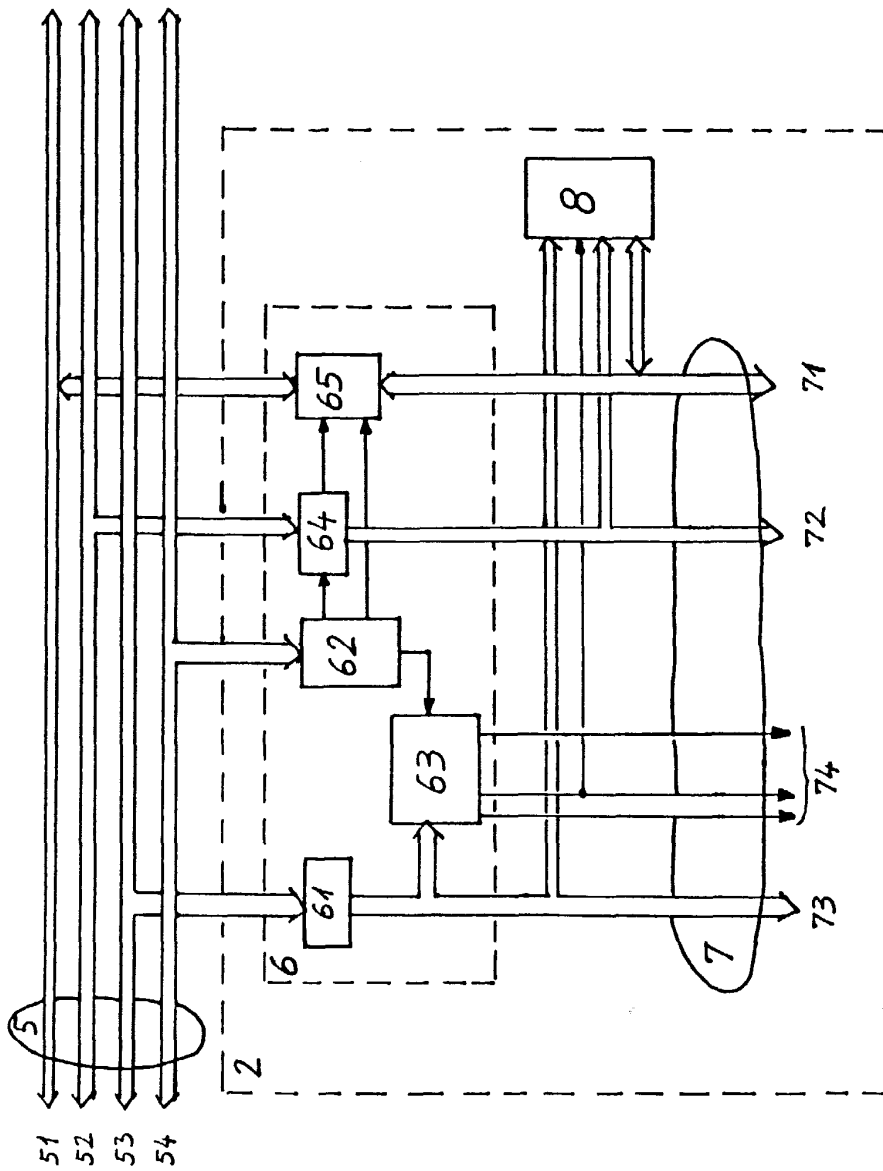


1. d'bra

612

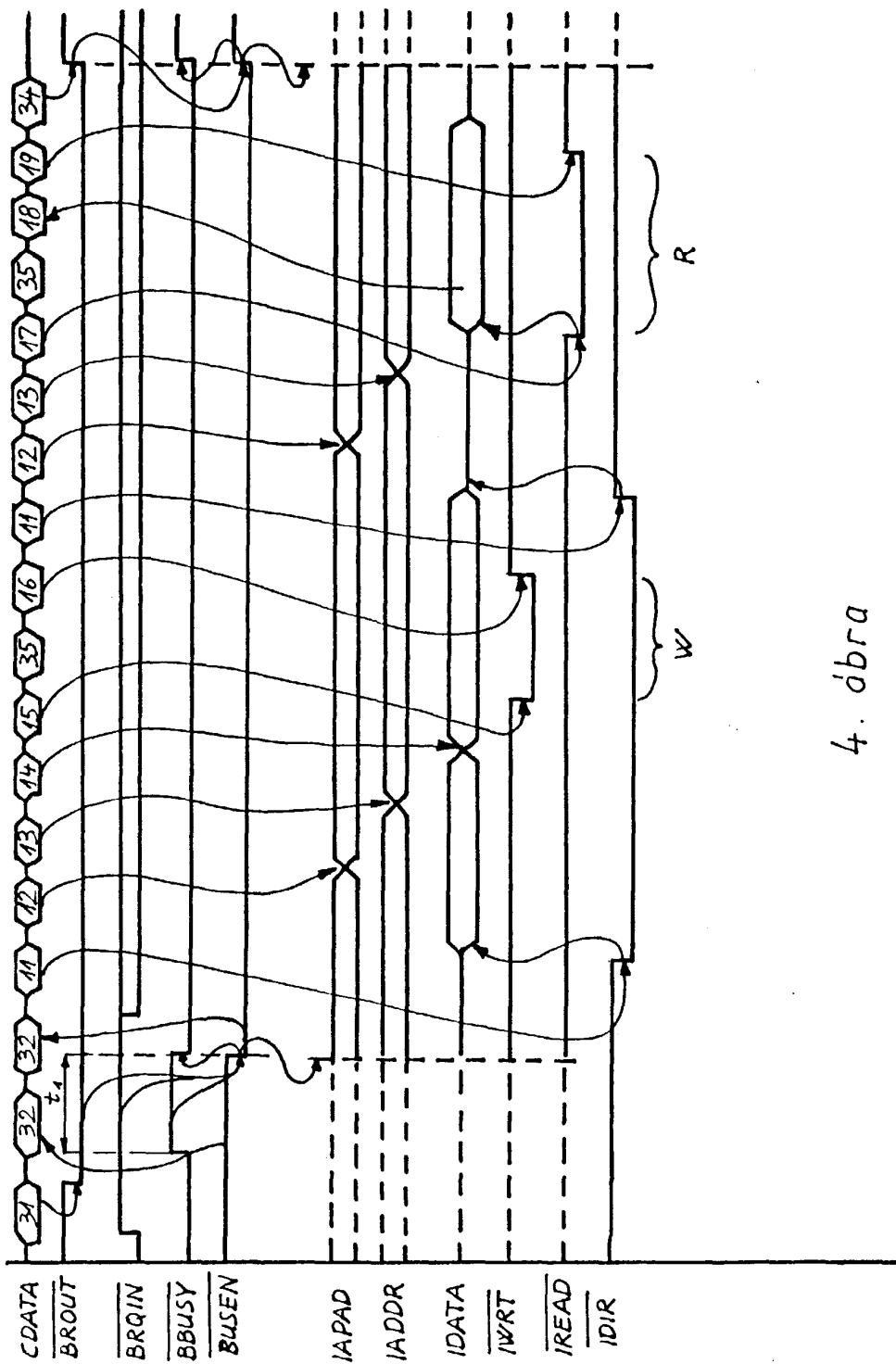


2. d'bra

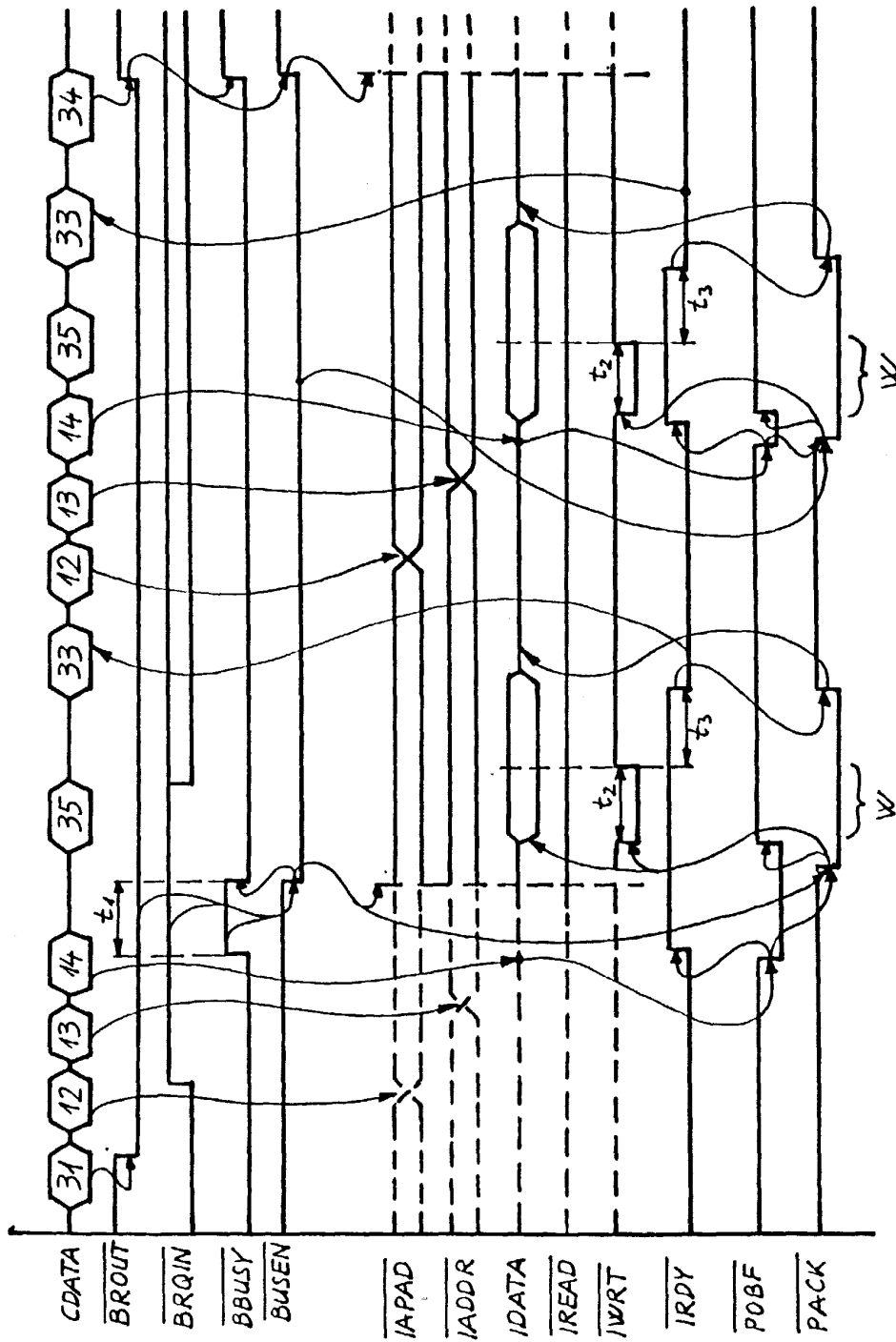


3. obra

6.14.



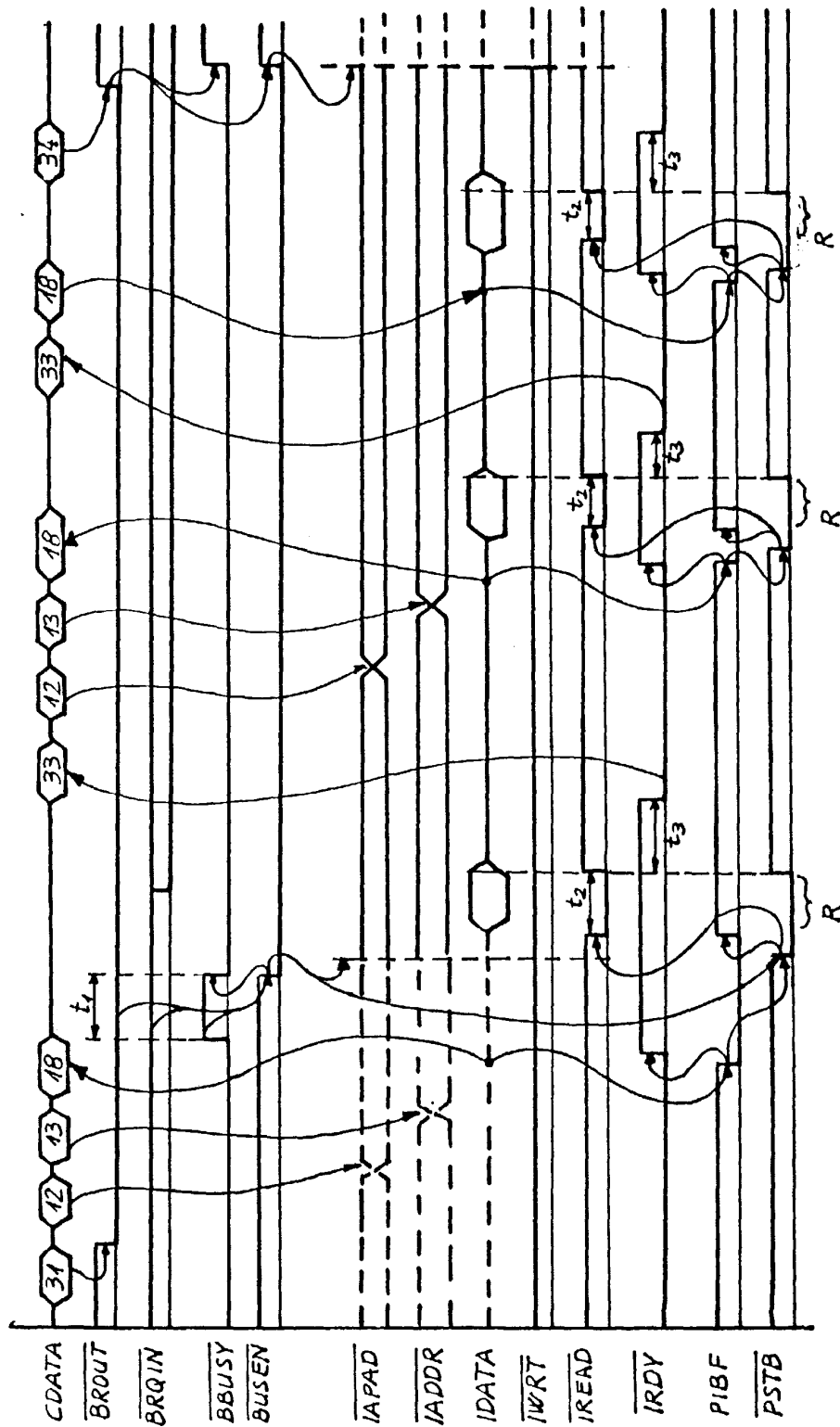
4. dbra



6./5.

5. ábra

6/6.



6. ábra

Kiadja az Országos Találmányi Hivatal, Budapest
 A kiadásért felel: Dr. Szvoboda Gabriella osztályvezető
 SZÜV LASER GYŐR
 Felelős vezető: a Számítóközpont igazgatója