



(12) 发明专利

(10) 授权公告号 CN 102624371 B

(45) 授权公告日 2016. 06. 22

(21) 申请号 201210015595. 9

(22) 申请日 2012. 01. 18

(30) 优先权数据

2011-013326 2011. 01. 25 JP

(73) 专利权人 精工半导体有限公司

地址 日本千叶县

(72) 发明人 三谷正宏 平冈直洋 杉浦正一

五十岚敦史

(74) 专利代理机构 北京三友知识产权代理有限公司

公司 11127

代理人 李辉 黄纶伟

(51) Int. Cl.

H03K 17/687(2006. 01)

(56) 对比文件

CN 101944903 A, 2011. 01. 12,

JP 平 2-210913 A, 1990. 08. 22,

JP 昭 58-69115 A, 1983. 04. 25,

JP 昭 57-50135 A, 1982. 03. 24,

US 6351158 B1, 2002. 02. 26,

JP 特開 2009-198476 A, 2009. 09. 03,

JP 特開 2005-260868 A, 2005. 09. 22,

JP 特開平 11-201830 A, 1999. 07. 30,

审查员 马婷婷

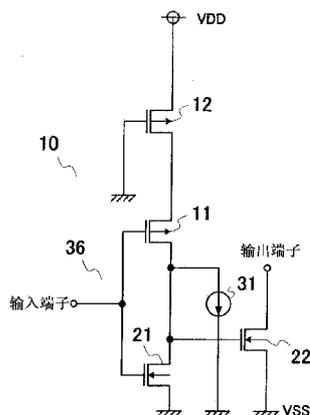
权利要求书1页 说明书6页 附图5页

(54) 发明名称

输出电路、温度开关 IC 以及电池组

(57) 摘要

本发明提供输出电路、温度开关 IC 以及电池组。即使在电源电压小于工作电压的情况下，该输出电路的输出也不会不稳定，而且面积较小。作为解决手段，在反相器电路的电源端子处设置开关电路，当电源电压小于电路的工作电压时，开关电路停止反相器电路的工作。并且，在反相器电路的输出端子处设置电流源，当反相器电路的工作停止时，将输出固定为电源电压。



1. 一种开漏输出的输出电路,其特征在于,该输出电路具有:
  - 反相器电路,其与上述输出电路的输入端子连接;
  - 输出MOS晶体管,其栅极与上述反相器电路的输出端子连接,漏极与上述输出电路的输出端子连接,源极与第1电源端子连接;
  - 开关电路,其设置于上述反相器电路与第2电源端子之间;以及
  - 第1电流源,其设置于上述输出MOS晶体管的栅极与上述第1电源端子之间,上述开关电路具有:设置于上述反相器电路与第2电源端子之间的第1MOS晶体管;串联设置于第1电源端子与第2电源端子之间的第2电流源以及第2MOS晶体管,
  - 上述第2电流源与上述第2MOS晶体管的连接节点连接于上述第1MOS晶体管的栅极,上述第1MOS晶体管与上述第2MOS晶体管的阈值电压的绝对值的合计电压是上述输出电路的最低工作电压,
  - 当所述第2电源端子的电压低于上述输出电路的最低工作电压时,上述开关电路截止,所述第1电源端子是VSS接地端,所述第2电源端子是VDD端。
2. 一种温度开关IC,其特征在于,该温度开关IC具有:
  - 温度电压生成电路,其生成基于温度的温度电压;
  - 基准电压生成电路,其生成与异常温度对应的基准电压;
  - 比较器,其比较上述温度电压与上述基准电压,根据比较结果,使输出电压反转;以及
  - 权利要求1所述的输出电路,其与上述比较器的输出端子连接。
3. 一种电池组,其具有电池和控制上述电池的充放电的电池保护IC,其特征在于,该电池组具有:
  - 充电控制用FET,其设置于上述电池的充放电路径上;以及
  - 权利要求2所述的温度开关IC,其检测异常温度,
  - 上述温度开关IC在检测到异常温度时,使上述充电控制用FET截止。

## 输出电路、温度开关IC以及电池组

### 技术领域

[0001] 本发明涉及单侧输出为高阻抗的输出电路,尤其涉及当电源电压较低时能稳定工作的输出电路。本发明还涉及具备该输出电路的温度开关IC以及电池组。

### 背景技术

[0002] 说明现有的输出电路。图7是示出现有的输出电路的电路图。

[0003] 现有的输出电路具有与输入端子连接的反相器97、作为输出驱动器的NMOS晶体管93、设置于电源与接地之间的进行了二极管连接的NMOS晶体管95和电容96、被以上部件控制的NMOS晶体管94。

[0004] 当对电路接通电源后,电源电压VDD逐渐升高。当电源电压VDD低于阈值电压 $V_{thn95}$ 时,NMOS晶体管95处于非导通。电容96使得NMOS晶体管94的栅极电压成为接地电压VSS,因此NMOS晶体管94截止。因而输出电路的输出端子处于高阻抗状态。因此,在电源接通时等电源电压VDD低于电路的最低工作电压的情况下,可确定输出电路的输出端子必定处于高阻抗状态。

[0005] 当电源电压VDD高于NMOS晶体管95的阈值电压 $V_{thn95}$ 时,NMOS晶体管95导通。电容96利用NMOS晶体管95流出的电流进行充电。当栅极电压逐渐变高而高于阈值电压时,NMOS晶体管94导通。NMOS晶体管94导通后,NMOS晶体管93的功能变得有效,将反相器97的输出传递给输出端子。在输出电路的输入端子的电压为低电平的情况下,NMOS晶体管93导通,输出端子的输出电压VOUT成为接地电压VSS。另外,在输出电路的输入端子的电压为高电平的情况下,NMOS晶体管93截止,输出端子的输出电压VOUT成为高阻抗状态(例如,参见专利文献1)。

[0006] 专利文献1:日本特开平06-075668号公报

[0007] 在现有的输出电路中,与NMOS晶体管93串联地设有NMOS晶体管94。作为输出驱动器的NMOS晶体管93,要求具有驱动能力,因此要使用大尺寸的NMOS晶体管。因此,对于NMOS晶体管94,要求具有与NMOS晶体管93同等以上程度的驱动能力。

[0008] 在现有的输出电路中,NMOS晶体管94的尺寸较大,因此存在输出电路的面积变大的课题。

### 发明内容

[0009] 本发明的输出电路正是鉴于上述课题而完成的,提供面积较小的输出电路。

[0010] 本发明为了解决上述课题,提供一种开漏输出的输出电路,其特征在于,该输出电路具有:反相器电路,其与上述输出电路的输入端子连接;输出MOS晶体管,其栅极与上述反相器电路的输出端子连接,漏极与上述输出电路的输出端子连接,源极与第1电源端子连接;开关电路,其设置于上述反相器电路与第2电源端子之间;以及电流源,其设置于上述输出MOS晶体管的栅极与上述第1电源端子之间,当电源电压低于上述输出电路的最低工作电压时,上述开关电路截止。

[0011] 本发明的输出电路构成为,在电源电压小于电路的工作电压时,停止反相器的工作,控制输出驱动器的栅极,使其截止。因此,在输出驱动器的源极与电源之间无需尺寸较大的MOS晶体管,因此能够提供即使电源电压小于工作电压、输出也不会不稳定、且面积较小的输出电路。

#### 附图说明

[0012] 图1是示出本实施方式的输出电路的电路图。

[0013] 图2是示出本实施方式的输出电路的其它例子的电路图。

[0014] 图3是示出本实施方式的输出电路的其它例子的电路图。

[0015] 图4是示出电池组的框图。

[0016] 图5是示出电池保护IC的框图。

[0017] 图6是示出温度开关IC的框图。

[0018] 图7是示出现有的输出电路的电路图。

[0019] 标号说明

[0020] 10输出电路;31电流源;50电池组;51电池保护IC;52温度开关IC;58电池;61、62、71、72基准电压生成电路;63过放电检测比较器;64过充电检测比较器;73高温检测比较器;74低温检测比较器;75温度电压生成电路。

#### 具体实施方式

[0021] 下面参照附图说明本发明的实施方式。

[0022] 图1是示出本实施方式的输出电路的电路图。

[0023] 输出电路10具有PMOS晶体管11和12、NMOS晶体管21和22、电流源31。

[0024] PMOS晶体管11的栅极与输出电路10的输入端子连接,源极与PMOS晶体管12的漏极连接,漏极与NMOS晶体管22的栅极连接。NMOS晶体管21的栅极与输出电路的输入端子连接,源极与接地端子(接地电压侧的电源供给端子)连接,漏极与NMOS晶体管22的栅极连接。PMOS晶体管12的栅极与接地端子连接,源极与电源端子(电源电压侧的电源供给端子)连接。PMOS晶体管12设置于由PMOS晶体管11和NMOS晶体管21构成的反相器36的电源供给线上。

[0025] 电流源31设置于PMOS晶体管11的漏极与接地端子之间。NMOS晶体管22的源极与接地端子连接,漏极与输出电路10的输出端子连接。NMOS晶体管22是开漏(open drain)形式的输出驱动器。

[0026] 此处,PMOS晶体管12的阈值电压的绝对值 $|V_{thp12}|$ 比PMOS晶体管11的阈值电压的绝对值 $|V_{thp11}|$ 高,是输出电路10的最低工作电源电压。如果电源电压VDD低于最低工作电源电压,则PMOS晶体管12截止,不会将电源电压VDD提供给反相器36。另外,电流源31使NMOS晶体管22截止。

[0027] 下面说明输出电路10的工作。

[0028] 接通电源后,电源电压VDD升高。此时,如果电源电压VDD低于PMOS晶体管12的阈值电压的绝对值 $|V_{thp12}|$ ,则PMOS晶体管12截止。于是,电源电压VDD不会被提供给反相器36。因此,该反相器36的输出端子会被电流源31下拉,从而反相器36的输出电压成为接地电压

VSS。由于栅极电压成为接地电压VSS，因此作为输出驱动器的NMOS晶体管22截止，输出电路10的输出端子成为高阻抗状态。因此，输出电路10的输出端子会被上拉至将其与输入端子连接的后续电路的电源电压，因而后续电路不会进行误动作。

[0029] 当电源电压VDD高于PMOS晶体管12的阈值电压的绝对值 $|V_{thp12}|$ 时，PMOS晶体管12导通。于是，电源电压VDD被提供给反相器36。

[0030] 此处，当输出电路10的输入端子的电压为低电平时，NMOS晶体管22的栅极电压通过反相器36而变为高电平，NMOS晶体管22导通，输出电压VOUT成为接地电压VSS。并且，电流源31的驱动能力被设计为低于PMOS晶体管11的驱动能力。

[0031] 另外，如果输出电路10的输入端子的电压为高电平，则NMOS晶体管22的栅极电压通过反相器36而成为低电平，NMOS晶体管22截止，输出电路10的输出端子成为高阻抗状态。

[0032] 根据本实施方式的输出电路，当电源电压小于电路的工作电压时，停止反相器的工作，通过电流源使输出驱动器的栅极截止，因此在输出驱动器与电源之间无需尺寸较大的MOS晶体管。因此能减小输出电路10的面积。

[0033] 另外，当电源接通时等电源电压VDD低于输出电路10的最低工作电源电压时，输出电压VOUT必定会成为高阻抗，因此后续电路不会进行误动作。

[0034] 图2是示出本实施方式的输出电路的其它例子的电路图。图2的输出电路10还具有电流源32与PMOS晶体管13。

[0035] PMOS晶体管13与电流源32串联连接在电源端子与接地端子之间。PMOS晶体管13的栅极以及漏极与接地端子连接。电流源32与PMOS晶体管13的源极的连接点连接于PMOS晶体管12的栅极。

[0036] 通过采取这种结构，可利用电流源32和2个PMOS晶体管12~13设定输出电路10的最低工作电源电压。即，当电源电压VDD高于2个PMOS晶体管12和13的阈值电压的绝对值的合计电压时，PMOS晶体管12导通，电源电压VDD被提供给反相器36。

[0037] 并且，在图2的输出中，在PMOS晶体管12的栅极与接地端子之间设有进行二极管连接的PMOS晶体管13，但也可以设置进行二极管连接的NMOS晶体管。

[0038] 图3是示出本实施方式的输出电路的其它例子的电路图。如图3所示，NMOS晶体管22的栅极可以经由电阻33与PMOS晶体管11的漏极连接。

[0039] 通过采取这种结构，由电阻33和NMOS晶体管22的栅/源间电容构成低通滤波器，因此浪涌(surge)导致的NMOS晶体管22的误动作会变少。并且，电流源31可以连接在电阻33和NMOS晶体管21的漏极的连接点处。

[0040] 并且，在图1的输出电路中，用于对向反相器36提供电源电压VDD进行控制的NMOS晶体管也可以设置于反相器36与接地端子之间。另外，图1中使用的是开漏形式的NMOS晶体管22，当电源电压VDD低于输出电路10的最低工作电源电压时，输出电压VOUT成为高阻抗。然而，虽然没有图示，也可以使用开漏形式的PMOS晶体管。

[0041] 此时，用于对向反相器36提供电源电压VDD进行控制的NMOS晶体管的栅极与电源端子连接，源极与接地端子连接，漏极与NMOS晶体管21的源极连接。开漏形式的PMOS晶体管的栅极与反相器36的输出端子连接，源极与电源端子连接，漏极与输出电路10的输出端子连接。电流源31设置于电源端子与反相器36的输出端子之间。

[0042] 此处，当电源电压VDD高于NMOS晶体管的阈值电压 $V_{thn}$ 时，NMOS晶体管导通，电源

电压VDD被提供给反相器36。

[0043] 另外,当电源电压VDD低于PMOS晶体管12的阈值电压的绝对值 $|V_{thp12}|$ 时,PMOS晶体管12截止。于是,电源电压VDD不会被提供给反相器36。因此,该反相器36的输出端子会被电流源31上拉,从而反相器36的输出电压成为电源电压VDD,PMOS晶体管截止,输出电路10的输出端子成为高阻抗状态。

[0044] 接着,说明输出电路10的一个应用例。首先说明具备输出电路10的温度开关IC和具备电池保护IC的电池组的结构。此处,温度开关IC检测异常温度。电池保护IC保护电池不会受到过充电/过放电的影响。图4是示出电池组的框图。图5是示出电池保护IC的框图。图6是示出温度开关IC的框图。

[0045] 如图4所示,电池组50具有电池保护IC51、温度开关IC52、P型FET53~55、电阻57和电池58。另外,电池组50具有外部端子EB+和外部端子EB-。

[0046] 如图5所示,电池保护IC51具有基准电压生成电路61~62、过充电检测比较器64和过放电检测比较器63。另外,电池保护IC51具有电源端子、接地端子、充电控制端子C0和放电控制端子D0。

[0047] 如图6所示,温度开关IC52具有温度电压生成电路75、基准电压生成电路71~72、高温检测比较器73、低温检测比较器74、NOR电路76和输出电路10。虽然没有图示,但是,温度电压生成电路75由PNP双极型晶体管等构成。另外,温度开关IC52具有电源端子、接地端子和输出端子DET。

[0048] 电池保护IC51的电源端子与电池58的正极端子连接,接地端子与电池58的负极端子连接,放电控制端子D0与P型FET53的栅极连接,充电控制端子C0与P型FET54的栅极以及P型FET55的漏极连接。温度开关IC52的电源端子与电池58的正极端子连接,接地端子与电池58的负极端子连接,输出端子DET与P型FET55的栅极连接。

[0049] 电阻57设置于外部端子EB+、与输出端子DET和P型FET55的栅极的连接点之间。P型FET53的源极以及背栅极与电池58的正极端子连接,漏极与P型FET54的漏极连接。P型FET54的源极以及背栅极与外部端子EB+连接。P型FET55的源极以及背栅极与外部端子EB+连接。外部端子EB-与电池58的负极端子连接。即,P型FET53~54串联设置于电池58的充放电路径上。

[0050] 基准电压生成电路61~62、过充电检测比较器64与过放电检测比较器63设置于电源端子与接地端子之间。过充电检测比较器64的反相输入端子与基准电压生成电路62的输出端子连接,同相输入端子与电源端子连接,输出端子与充电控制端子C0连接。过放电检测比较器63的反相输入端子与电源端子连接,同相输入端子与基准电压生成电路61的输出端子连接,输出端子与放电控制端子D0连接。

[0051] 基准电压生成电路71~72、高温检测比较器73、低温检测比较器74、温度电压生成电路75、NOR电路76、输出电路10设置于电源端子与接地端子之间。高温检测比较器73的同相输入端子与基准电压生成电路71的输出端子连接,反相输入端子与温度电压生成电路75的输出端子连接。低温检测比较器74的同相输入端子与温度电压生成电路75的输出端子连接,反相输入端子与基准电压生成电路72的输出端子连接。NOR电路76的第1输入端子与高温检测比较器73的输出端子连接,第2输入端子与低温检测比较器74的输出端子连接,输出端子与输出电路10的输入端子连接。输出电路10的输出端子与输出端子DET连接。

[0052] 温度开关IC52在检测到异常温度时,流出输出电流。电阻57基于输出电流而产生电压。P型FET55通过产生于电阻57的电压而导通。于是,充电控制用的P型FET54截止,对充电进行控制。另外,当电池58处于过充电状态时,电池保护IC51进行工作,以使得P型FET54截止。当电池58处于过放电状态时,电池保护IC51进行工作,以使得放电控制用的P型FET53截止。

[0053] 下面,说明电池组50的工作。

[0054] [电池58处于过充电状态时的工作]

[0055] 充电器(未图示)与电池组50连接。基准电压生成电路62生成与表示电池58处于过充电状态的过充电电压对应的基准电压VREF2。过充电检测比较器64比较电池58的电压的分压电压与基准电压VREF2,根据比较结果,使输出电压反转。具体而言,当电池58的电压的分压电压为基准电压VREF2以上时,过充电检测比较器64的输出电压反转而成为高电平。于是,P型FET54截止,停止对电池58充电。

[0056] [电池58处于过放电状态时的工作]

[0057] 负载(未图示)与电池组50连接。基准电压生成电路61生成与表示电池58处于过放电状态的过放电电压对应的基准电压VREF1。过放电检测比较器63比较电池58的电压的分压电压与基准电压VREF1,根据比较结果,使输出电压反转。具体而言,当电池58的电压的分压电压为基准电压VREF1以下时,过放电检测比较器63的输出电压反转而成为高电平。于是,P型FET53截止,停止从电池58放电。

[0058] [高温的异常温度时的工作]

[0059] 温度电压生成电路75生成基于温度的温度电压VTEMP。温度电压生成电路75具有温度变高时温度电压VTEMP变低的特性。基准电压生成电路71生成与应检测的高温的异常温度对应的基准电压VREF3。高温检测比较器73比较温度电压VTEMP与基准电压VREF3,根据比较结果,使输出电压反转。具体而言,温度变高使得温度电压VTEMP变低,当温度电压VTEMP为基准电压VREF3以下时,高温检测比较器73的输出电压成为高电平。即,当温度为高温的异常温度以上时,高温检测比较器73的输出电压成为高电平。于是,NOR电路76的输出电压成为低电平,输出电路10导通而向电阻57流过电流,在电阻57上产生电压,输出端子DET的电压成为低电平。于是,P型FET55导通,P型FET54截止,停止对电池58充电。

[0060] [低温的异常温度时的工作]

[0061] 基准电压生成电路72生成与应检测的低温的异常温度对应的基准电压VREF4。低温检测比较器74比较温度电压VTEMP与基准电压VREF4,根据比较结果,使输出电压反转。具体而言,温度变低使得温度电压VTEMP变高,当温度电压VTEMP为基准电压VREF4以上时,低温检测比较器74的输出电压成为高电平。即,当温度为低温的异常温度以下时,低温检测比较器74的输出电压成为高电平。于是,如上所述,停止对电池58充电。

[0062] 由此,通过上述输出电路10的工作,在电源电压VDD低于输出电路10的最低工作电源电压的情况下,温度开关IC52的输出电路10必定会截止。于是,输出电路10的输出端子、即温度开关IC52的输出端子DET的电压必定会被电阻57上拉至外部端子EB+的电压。因而,在电源电压VDD低于输出电路10的最低工作电源电压的情况下,P型FET55必定会截止,因此温度开关IC52必定无法经由P型FET55控制P型FET54。于是,例如在从0伏附近电压的状态起对电池58进行充电的情况下,电池58的电压(电源电压VDD)较低,因而可防止这样的情况:

温度开关IC52进行误动作而使P型FET54截止,尽管电池58的电压较低也会停止充电。

[0063] 并且,如图6所示,作为电池组50的保护功能,需要过充电检测比较器64和过放电检测比较器63。然而,未进行图示,当在电池组50的规格方面不需要过放电检测功能作为保护功能时,也可以去除过放电检测比较器63。此时,也去除P型FET53。

[0064] 另外,如图6所示,作为电池组50的保护功能,需要高温检测比较器73和低温检测比较器74。然而,当电池组50的规格方面不需要低温检测功能或高温检测功能作为保护功能时,可以不具备低温检测比较器74或高温检测比较器73。

[0065] 另外,电阻57和P型FET55等可以通过温度开关IC52而内置。

[0066] 另外,在图4中,充放电控制用的P型FET53~54设置于外部端子EB+与电池58的正极端子之间,虽然没有图示,然而2个N型FET也可以设置于外部端子EB-与电池58的负极端子之间。此时,可适当变更P型FET55、电阻57、电池保护IC51的内部电路、温度开关IC52的内部电路。

[0067] 另外,在图4中,温度开关IC52仅控制充电控制用的P型FET54,然而,虽然没有图示,也可以仅控制放电控制用的P型FET53。还可以控制P型FET53~54双方。



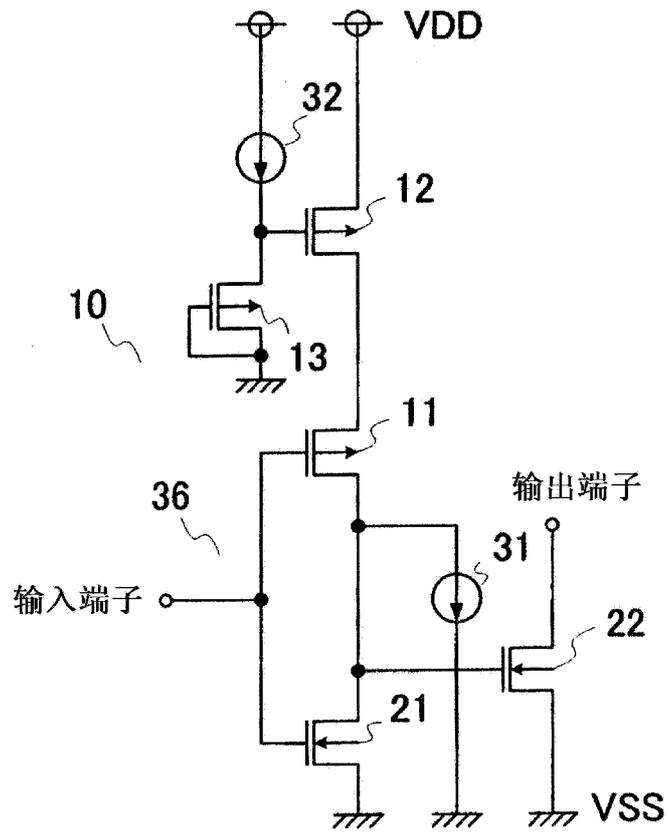


图2

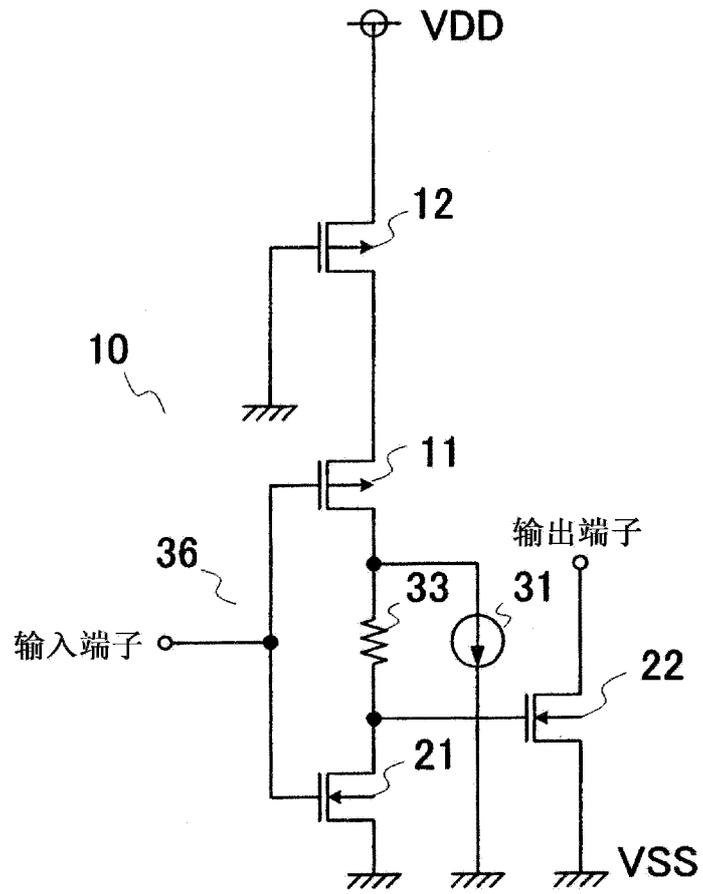


图3

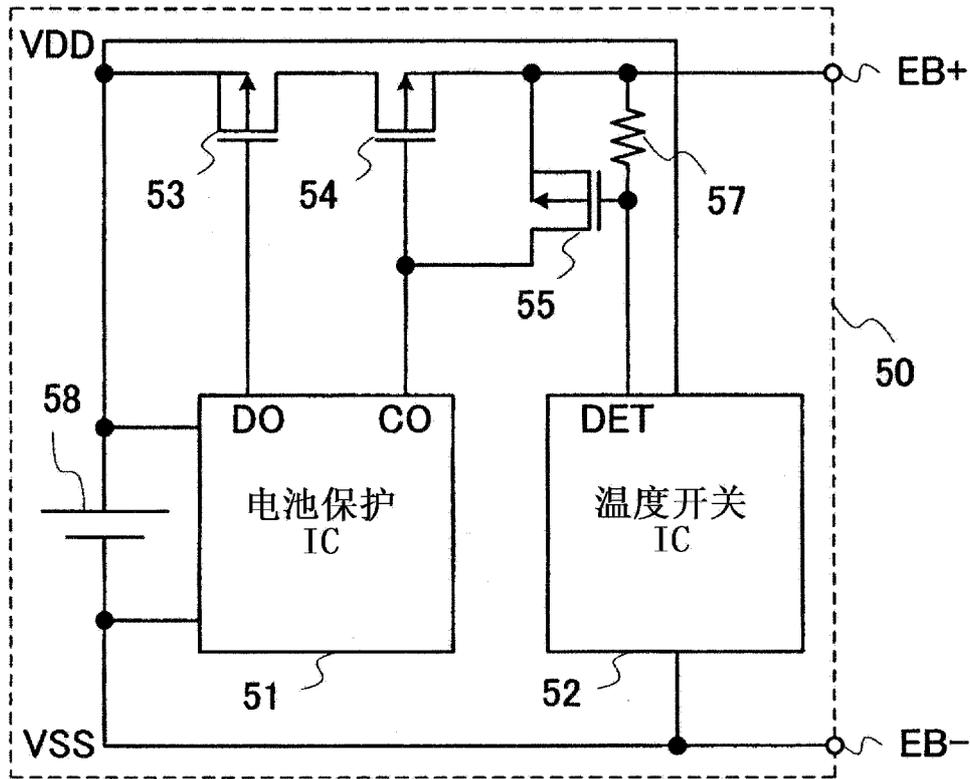


图4

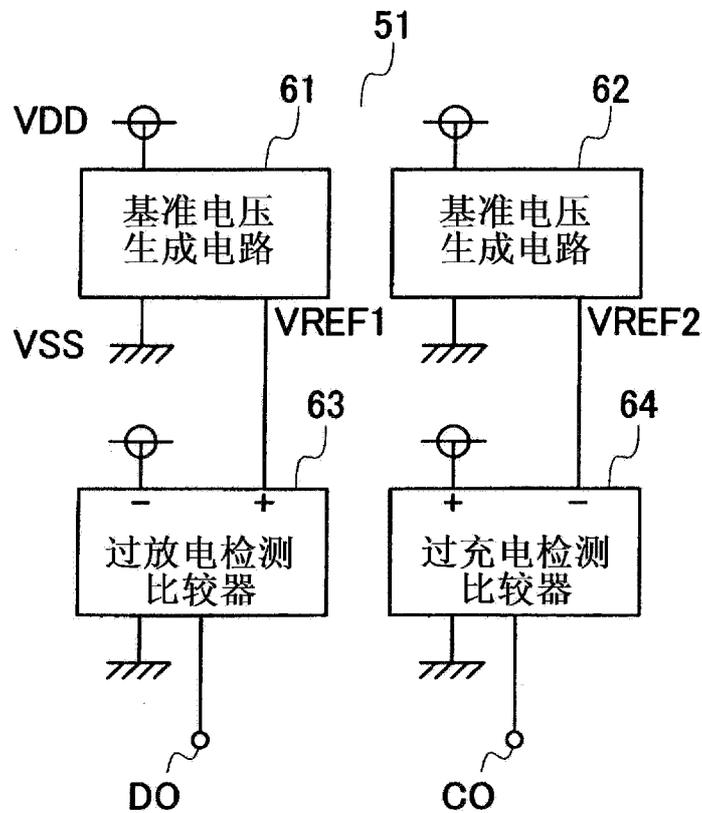


图5

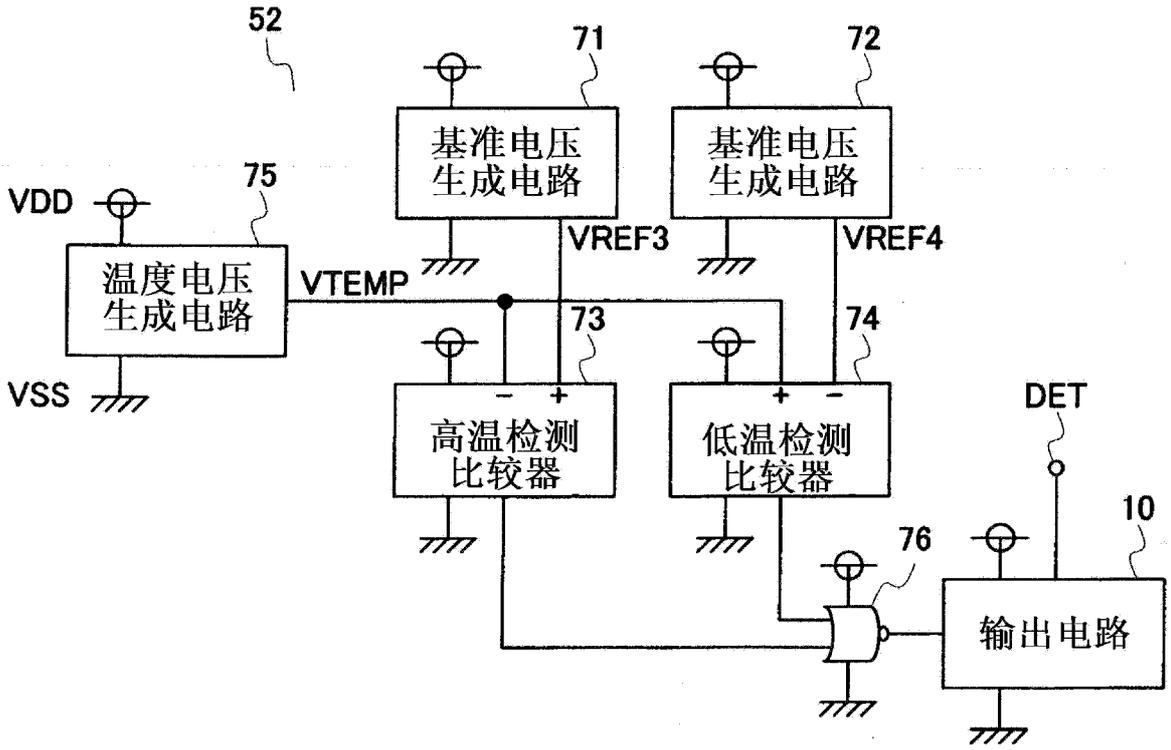


图6

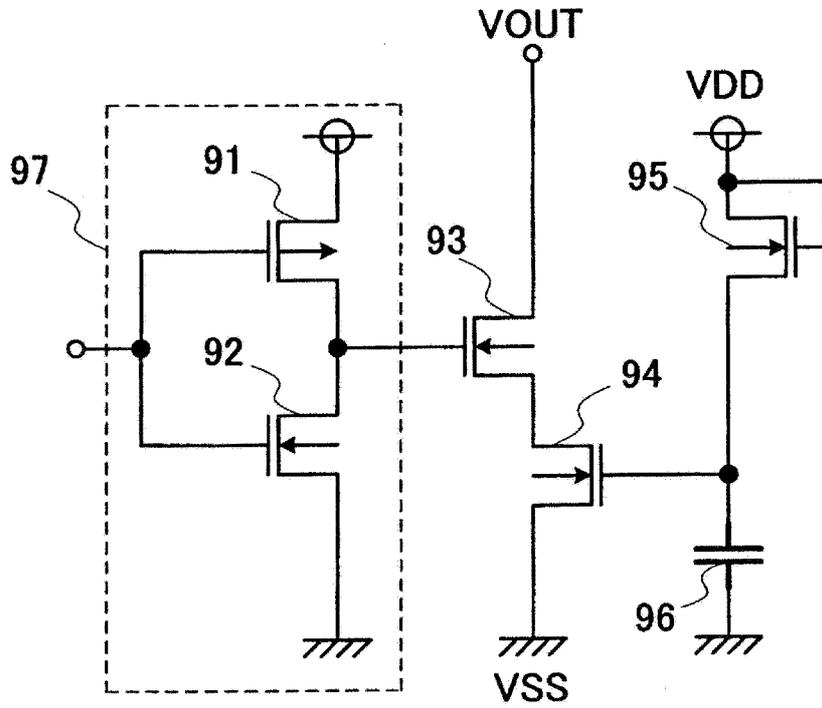


图7