

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4201698号
(P4201698)

(45) 発行日 平成20年12月24日(2008.12.24)

(24) 登録日 平成20年10月17日(2008.10.17)

(51) Int.Cl. F I
G 1 1 B 7/09 (2006.01) G 1 1 B 7/09 C

請求項の数 3 (全 12 頁)

(21) 出願番号	特願2003-423113 (P2003-423113)	(73) 特許権者	000001889 三洋電機株式会社
(22) 出願日	平成15年12月19日(2003.12.19)		大阪府守口市京阪本通2丁目5番5号
(65) 公開番号	特開2005-182927 (P2005-182927A)	(74) 代理人	100085213 弁理士 鳥居 洋
(43) 公開日	平成17年7月7日(2005.7.7)	(72) 発明者	桑原 聡史 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
審査請求日	平成18年11月17日(2006.11.17)	審査官	山澤 宏
		(56) 参考文献	特開2002-197687 (JP, A)
		(58) 調査した分野(Int.Cl., DB名)	G 1 1 B 7/09

(54) 【発明の名称】 トラッキング誤差信号検出装置

(57) 【特許請求の範囲】

【請求項1】

光学的情報記録媒体の情報トラック付近にレーザービームを照射する手段と、その反射ビームの光路中に設けられた分割受光手段と、前記分割受光手段を構成する第1の受光素子群と第2の受光素子群の出力信号相互の位相差を検出してトラッキング誤差信号を得るトラッキング誤差信号検出装置であって、前記第1と第2の受光素子群の出力信号の各々を、第1の閾値電圧レベルにて二値化する第1の二値化回路と、前記第1の閾値より低い電圧レベルの第2の閾値電圧レベルにて二値化する第2の二値化回路と、第1の閾値電圧レベルにて二値化された第1と第2の受光素子群の出力信号の位相差を検出する第1の位相差検出器と、第2の閾値電圧レベルにて二値化された第1と第2の受光素子群の出力信号の位相差を検出する第2の位相差検出器とを備え、第1及び第2の位相差検出器が各々出力する進み位相検出パルスと遅れ位相検出パルスの内、どちらの進み位相検出パルス或いはどちらの遅れ位相検出パルスを利用するかを、前記第1の二値化回路で二値化した信号の立ち下がりと同記第2の二値化回路で二値化した信号の立ち上がりのタイミングに対応して生成される選択信号にて選択する選択回路を備えたことを特徴とするトラッキング誤差信号検出装置。

【請求項2】

第1の閾値電圧レベルはグラウンドレベルよりも高い電圧値に設定され、第2の閾値電圧レベルはグラウンドレベルよりも低い電圧値に設定することを特徴とする請求項1に記載のトラッキング誤差信号検出装置。

【請求項 3】

前記選択回路は、第 1 の受光素子群の出力信号を第 1 及び第 2 の閾値電圧レベルにて二値化した信号の立ち上がり、及び、立ち下りタイミングより選択信号を生成する位相差検出パルス選択回路と、第 2 の受光素子群の出力信号を第 1、及び、第 2 の閾値電圧レベルにて二値化した信号の立ち上がり、及び、立ち下りタイミングより選択信号を生成する位相差検出パルス選択回路と、を備えたことを特徴とする請求項 1 に記載のトラッキング誤差信号検出装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、本発明は、分割受光素子の出力信号間の位相差からトラッキング誤差信号を検出するトラッキング方式（以下、DPD法（Differential Phase Detection）という。）に関し、特に、記録密度が高く、符号間干渉の大きいシステムにおいて、当該トラッキング誤差信号の品質が劣化することを改良したトラッキング誤差信号検出装置に関する。

10

【背景技術】

【0002】

近年、分割受光素子の出力信号間の位相差からトラッキング誤差信号を検出するトラッキング方式（DPD法（Differential Phase Detection））が注目され、光ディスクドライブ装置に多く用いられている。

20

【0003】

図 6 は、従来のトラッキング誤差信号検出装置のブロック図を示すものである。

【0004】

図 6 において、601 は分割受光素子であり、互いに直交する分割線で分割された受光素子 601 a、601 b、601 c、601 d で構成される。

【0005】

602 a、602 b は加算器であり、それぞれ対角に位置する受光素子 601 a と受光素子 601 c の出力及び受光素子 601 b と受光素子 601 d の出力を加算し、信号 AC 1 と信号 BD 1 を出力する。即ち、加算器 602 a にて、受光素子 601 a と受光素子 601 c の出力を加算し、信号 AC 1 を出力し、加算器 602 b にて、受光素子 601 b と

30

【0006】

この受光素子 601 は、光ディスクにおける情報トラック付近に読み取りレーザービームを照射した際に生じる反射ビームの光路中に置かれている。上記光ディスクは所定の速度で回転しており、その反射光は上記情報トラックに記された情報ピットで変調され、それが各受光素子 601 a、601 b、601 c、601 d から電気信号として出力される。

【0007】

603 a、603 b はイコライザであり、信号 AC 1 及び信号 BD 1 の直流成分を除去するとともに、信号成分の周波数帯域のブーストを行う。イコライザ 603 a には、信号 AC 1 が与えられ、イコライズした信号 AC 2 を出力する。イコライザ 603 b には信号 BD 1 が与えられ、イコライズした信号 BD 2 を出力する。

40

【0008】

604 a、604 b は二値化回路であり、上記イコライザを通過した信号 AC 1 及び BD 1 をそれぞれグランドレベルを閾値にして二値化を行い、2 値信号の AC 3 及び BD 3 を出力する。

【0009】

605 は位相比較器（PD）であり、出力パルス信号間の位相差を検出して位相検出パルスを出力をする。位相比較器 605 は二値化回路 604 a、604 b が出力する信号 AC 3 と BD 3 を入力する端子 P 1 と P 2 を備え、P 1 端子には二値化回路 604 a からの

50

信号 A C 3 が、P 2 端子には二値化回路 6 0 4 b からの信号 B D 3 が入力される。信号 A C 3 の位相が信号 B D 3 に対して進んでいる場合には、出力端子 U より位相検出パルス A C + が出力され、信号 B D 3 の位相が信号 A C 3 に対して進んでいる場合には、出力端子 D より位相検出パルス B D + が出力される。

【 0 0 1 0 】

6 0 6 a、6 0 6 b はローパスフィルタ (L P F) であり、上記位相検出パルスを積分するとともにノイズ成分を除去する。6 0 7 は差動増幅器であり、上記 L P F 6 0 6 a、6 0 6 b の出力を差動増幅することにより、トラッキング誤差信号 (T E) を得る。

【 0 0 1 1 】

以上のように構成されたトラッキング誤差検出装置について、その動作を以下に説明する。

10

【 0 0 1 2 】

まず、レーザービームが情報トラックの中心線を走査する場合、分割受光素子 6 0 1 に投射される反射光は情報ピットによる干渉作用で強度分布が発生し、しかもその分布はトラック接線方向に対称に変化する。その結果、上記合成信号 A C 1、B D 1 は同相で変化する。一方、レーザービームがトラック中心線より外れると上記強度分布は反射光軸を中心に回転するように変化する。尚、回転方向はトラックずれの方向に依存する。この変化は、合成出力 A C 1、B D 1 の相互位相差として検出される。従って、両合成出力の位相差を位相比較器 6 0 5 で検出し、位相差をパルス信号として出力した後、ローパスフィルタ 6 0 6 a、6 0 6 b でノイズ成分を除去すれば、レーザービームとトラック中心線の相互の位置誤差に応じた信号、すなわち、トラッキング誤差信号を得ることができる。

20

【 0 0 1 3 】

図 7 は、従来のトラッキング誤差信号検出装置にて D V D (D i g i t a l V e r s a t i l e D i s c) のトラッキング誤差信号を得る際のタイミングチャートである。ピット列は、4 T のピット、3 T のスペース、3 T ピット、5 T スペース、5 T ピット、3 T スペース、5 T ピットのように並んでいる。ここで、T とはチャンネルクロック周波数の逆数で示される時間であり、基準速度で再生した場合のピット長を $n \times T$ の形式で示している。D V D の場合、チャンネルクロックは 2 6 . 1 6 M H z であり、1 T に相当する時間は約 3 8 . 2 n s e c であり、また、ピット長は 3 T ~ 1 1 T 及び 1 4 T で構成されている。

30

【 0 0 1 4 】

本図では、レーザービームがピット列の中心から若干ずれている場合を示しており、図中 (a) は信号 A C 2 であり (実線にて示す)、(b) は信号 B D 2 であり (破線にて示す)、信号 A C 2 が信号 B D 2 に対して位相が進んでいる。(c) は信号 A C 2 を二値化回路 6 0 4 a にてグランドレベルを閾値として二値化した信号 A C 3 である。同様に、(d) は信号 B D 2 を二値化回路 6 0 4 b にてグランドレベルを閾値にて二値化した信号 B D 3 である。これらの信号 A C 3、B D 3 が位相比較器 6 0 5 に入力され、この場合、信号 A C 3 が信号 B D 3 に対して位相が進んでいるため、位相比較器 6 0 5 の出力端子 U より位相検出パルス A C + (図中の (e)) が出力される。

40

【 0 0 1 5 】

この位相検出パルスはレーザービームがディスク上のピットに突入する際と脱出する際に出される。尚、本例は信号 A C 3 の位相が進んでいる場合であるため、位相比較器 6 0 5 のもう一方の出力端子 D からの位相検出パルス B D + (図中の (f)) は出力されない。

【 0 0 1 6 】

このようにして得られた位相検出パルスを L P F 6 0 6 a、及び 6 0 6 b と差動増幅器 6 0 7 により、トラッキング誤差信号を生成する。

【 0 0 1 7 】

レーザービームのピット列中心からのずれ方向が逆の場合は、位相比較器 6 0 5 の出力端子 U からは位相検出パルス A C + が出力されず、もう一方の出力端子 D からの位相検出

50

パルスBD+が出力されることになる。

【0018】

高密度記録された光ディスク媒体におけるトラッキング誤差信号の精度を上げるために、DPD法を改良した例が種々提案されている。例えば、DPD回路の二値化回路部前に最短ピット列の信号振幅を上げるために高域強調フィルタを搭載したもの（特許文献1参照）、ディスク上の傷等により、DPD回路の位相比較用パルスが異常に長くなった場合、パルス幅を制限し、且つ、逆相のパルスを発生させ、ノイズ成分をキャンセルするもの（特許文献2参照）、DPD回路の二値化回路部前にイコライザを備え、高域強調とノイズ除去を行うもの（特許文献3参照）などがある。

【特許文献1】特許第3336778号公報

【特許文献2】特許第3214372号公報

【特許文献3】特許第3340422号公報

【発明の開示】

【発明が解決しようとする課題】

【0019】

しかしながら、上記のような構成では、トラック上に記録されている情報の密度が高くなるほどトラッキング誤差信号の検出雑音が増えるという問題点を有していた。特に、最短ピット列の振幅低下は著しい。さらに、最短ピット列の近くに長いピットが存在すると、強い符号間干渉によって最短ピットが長いピットに吸収され独立には認識しにくくなる。これを従来のDPD法の二値化回路に与えると、最短ピット部にて閾値を越える場合と越えない場合が生じ、これにより位相比較を行うパルス信号が欠落し、トラッキング誤差信号を誤検出することになり、その結果、トラッキング誤差信号に大きなノイズが生じることになる。

【0020】

図8、図9は、図6で示した従来のDPD回路を用いて高密度光ディスクメディア（例えば、青紫LDを用いるHD DVD）での回路動作を示している。HD DVDでは、チャンネルクロックが64.8MHzとDVDに比べ2.5倍ほど高速であり、さらに最短ピット長として2Tが存在する。よって、DVDと比較して最短ピットでの信号AC1、BD1の振幅は非常に小さく、また、符号間干渉の影響も大きくなる。例えば、図中の6Tスペースと5Tスペースの間にある2Tマークや、6Tマークと5Tマークの間にある2Tスペースの振幅は非常に小さくなり、二値化回路604a、604bの閾値電圧であるグラウンドレベルを越えず、意図する二値化出力が得られない場合が生じる。

【0021】

図8、図9においても、レーザービームがピット列の中心から若干ずれている場合を示している。図8では、信号BD2を二値化回路604bにて二値化した信号BD3（図中の(d)）において、意図した二値化が出来なかった例を示している。本来は、点線で示す二値化信号を得たいが、図8に示すように、実線で示す二値化信号が出力される。その結果、位相差検出パルスAC+に意図しない長い幅のパルスが出力されている。

【0022】

図9は、信号AC2を二値化回路604aにて二値化した信号AC3（図中の(c)）において、意図した二値化が出来なかった例を示しており、この場合も、本来は、点線で示す二値化信号を得たいが、実線で示す二値化信号が出力される。その結果、位相差検出パルスAC+は意図する箇所で生成されず、逆に、位相差検出パルスBD+に意図しないパルスが出力されてしまう。

【0023】

このように、高密度光ディスクメディアでは最短ピット長の振幅が小さくなり、また、符号間干渉が大きいいため、従来のDPD回路では誤検出が生じやすく、その結果、ノイズ成分を含んだトラッキング誤差信号となってしまう。

【0024】

本発明は上記問題点に鑑みなされたものにして、高密度記録された光ディスク媒体を用

10

20

30

40

50

いても十分なS/Nでトラッキング誤差信号が検出できるトラッキング誤差検出装置を提供するものである。

【課題を解決するための手段】

【0025】

前述したような問題点を解決するために、本発明のトラッキング誤差信号検出装置は、光学的情報記録媒体の情報トラック付近にレーザービームを照射する手段と、その反射ビームの光路中に設けられた分割受光手段と、前記分割受光手段を構成する第1の受光素子群と第2の受光素子群の出力信号相互の位相差を検出してトラッキング誤差信号を得るトラッキング誤差信号検出装置であって、前記第1と第2の受光素子群の出力信号の各々を、第1の閾値電圧レベルにて二値化する第1の二値化回路と、前記第1の閾値より低い電圧レベルの第2の閾値電圧レベルにて二値化する第2の二値化回路と、第1の閾値電圧レベルにて二値化された第1と第2の受光素子群の出力信号の位相差を検出する第1の位相差検出器と、第2の閾値電圧レベルにて二値化された第1と第2の受光素子群の出力信号の位相差を検出する第2の位相差検出器とを備え、第1及び第2の位相差検出器が各々出力する進み位相検出パルスと遅れ位相検出パルスの内、どちらの進み位相検出パルス或いはどちらの遅れ位相検出パルスを利用するかを、前記第1の二値化回路で二値化した信号の立ち下がりと前記第2の二値化回路で二値化した信号の立ち上がりのタイミングに対応して生成される選択信号にて選択する選択回路を備えたことを特徴とする。

10

【0026】

また、本発明は、第1の閾値電圧レベルはグラウンドレベルよりも高い電圧値に設定され、第2の閾値電圧レベルはグラウンドレベルよりも低い電圧値に設定することができる。

20

【0027】

更に、前記選択回路は、第1の受光素子群の出力信号を第1及び第2の閾値電圧レベルにて二値化した信号の立ち上がり、及び、立ち下りタイミングより選択信号を生成する位相差検出パルス選択回路と、第2の受光素子群の出力信号を第1、及び、第2の閾値電圧レベルにて二値化した信号の立ち上がり、及び、立ち下りタイミングより選択信号を生成する位相差検出パルス選択回路と、を備えて構成することができる。

【発明の効果】

【0028】

上記のように本発明は、二値化回路に二種類の閾値電圧を設定することにより、高密度光ディスクの最短ピット列で生じる信号振幅の低さ、符号間干渉等によるトラッキングエラー誤差信号のノイズを低減することができる。

30

【発明を実施するための最良の形態】

【0029】

以下、この発明の実施形態を図面に基づいて説明する。図1は、本発明の一実施形態に従うトラッキング誤差信号検出装置を示すブロック図である。

【0030】

図1において、101は分割受光素子であり、互いに直交する分割線で分割された受光素子101a、101b、101c、101dで構成される。

【0031】

102a、102bは加算器であり、それぞれ対角に位置する受光素子101aと受光素子101cの出力及び受光素子101bと受光素子101dの出力を加算し、信号AC1と信号BD1を出力する。即ち、加算器102aにて、受光素子101aと受光素子101cの出力を加算し、信号AC1を出力し、加算器102bにて、受光素子101bと受光素子101dの出力を加算し、信号BD1を出力する。

40

【0032】

この受光素子101は、光ディスクにおける情報トラック付近に読み取りレーザービームを照射した際に生じる反射ビームの光路中に置かれている。上記光ディスクは所定の速度で回転しており、その反射光は上記情報トラックに記された情報ピットで変調され、それが各受光素子101a、101b、101c、101dから電気信号として出力される

50

。

【0033】

103a、103bはイコライザ(EQ)であり、信号AC1及び信号BD1の直流成分を除去するとともに、信号成分の周波数帯域のブーストを行う。イコライザ613aには、信号AC1が与えられ、イコライズした信号AC2を出力する。イコライザ103bには信号BD1が与えられ、イコライズした信号BD2を出力する。

【0034】

104a、104b、104c、104dは二値化回路であり、120a、120bは基準電圧発生回路である。二値化回路104aと二値化回路104bの+入力端子には、イコライザ103aの出力である信号AC2がそれぞれ入力される。二値化回路104c
10
と二値化回路104dの+入力端子には、イコライザ103bの出力である信号BD2がそれぞれ入力される。

【0035】

また、基準電圧発生回路120aは、グラウンドレベルより若干電圧の高い V_H を出力する回路であり、その出力は、第1の二値化回路としての二値化回路104aと二値化回路104cの-入力端子にそれぞれ接続されている。また、基準電圧発生回路120bは、グラウンドレベルより若干電圧の低い V_L を出力する回路であり、その出力は、第2の二値化回路としての二値化回路104bと二値化回路104dの-入力端子にそれぞれ接続されている。

【0036】

よって、二値化回路104aでは、信号AC2と基準電圧 V_H との電圧を比較し、その結果を信号AC3Hとして出力する。同様に、二値化回路104bでは信号AC2と基準電圧 V_L との電圧を比較し、その結果を信号AC3Lとして出力する。

【0037】

また、二値化回路104cは信号BD2と基準電圧 V_H との電圧を比較し、その結果を信号BD3Hとして出力し、二値化回路104dでは信号BD2と基準電圧 V_L との電圧を比較し、その結果を信号BD3Lとして出力する。

【0038】

105は本発明に用いられる位相比較器であり、その詳細な構造を図2及び図3に示す。図2は位相比較器105の内部構造を示しており、その内部には、従来と同様な位相比較器201aと位相比較器201bを2回路搭載している。

【0039】

位相比較器201aの動作は、同位相比較器201aのP1端子(位相比較器105のP1H端子)に入力される信号AC3HとP2端子(位相比較器105のP2H端子)に入力される信号BD3Hの位相を比較し、AC3HがBD3Hに対して位相が進んでいる場合は、位相比較器201aのU端子(位相比較器105のUH端子)から位相検出パルスACH+を出力し、逆に、BD3HがAC3Hに対して位相が進んでいる場合は、位相比較器201aのD端子(位相比較器105のDH端子)から位相検出パルスBDH+を出力する。

【0040】

また、位相比較器201bの動作は、同位相比較器201bのP1端子(位相比較器105のP1L端子)に入力される信号AC3LとP2端子(位相比較器105のP2L端子)に入力される信号BD3Lの位相を比較し、AC3LがBD3Lに対して位相が進んでいる場合は、位相比較器201bのU端子(位相比較器105のUL端子)から位相検出パルスACL+を出力し、逆に、BD3LがAC3Lに対して位相が進んでいる場合は、位相比較器201bのD端子(位相比較器105のDL端子)から位相検出パルスBDL+を出力する。

【0041】

すなわち、位相比較器201aは信号AC2と信号BD2を基準電圧発生回路120aが出力する V_H を閾値として二値化した信号であるAC3HとBD3Hとの位相比較を行
50

い、位相比較器 202b は、信号 AC2 と信号 BD2 を基準電圧発生回路 120b が出力する V_L を閾値として二値化した信号である AC3L と BD3L との位相比較を行っている。

【0042】

そして、この位相比較器 105 は、例えば、信号 AC が信号 BD に対して位相が進んでいる場合、閾値 V_H にて検出した位相検出パルス ACH+ と、閾値 V_L にて検出した位相検出パルス ACL+ の二種類の位相検出パルスを出力する。同様に、信号 BD が信号 AC に対して位相が進んでいる場合は、閾値 V_H にて検出した位相検出パルス BDH+ と、閾値 V_L にて検出した位相検出パルス BDL+ の二種類の位相検出パルスを出力する。

【0043】

202a と 202b は、位相検出パルス選択回路であり、上述した二種類の位相検出パルスの内、どちらの検出パルスを利用するかを決める選択信号を出力する。

【0044】

この位相検出パルス選択回路 202a 及び位相検出パルス選択回路 202b の構造を図 3 に示す。同図において、301a、301b は抵抗素子、302a、302b はコンデンサであり、抵抗素子とコンデンサによる RC 積分回路を構成している。303a、303b はインバーター回路、304 は OR 回路、305 は NAND 回路であり、OR 回路 304 の出力は、フリップフロップ 306 のプリセット端子 (/PR) に接続され、NAND 回路 305 の出力は同フリップフロップ 306 のクリア端子 (/CLR) に接続されている。この位相検出パルス選択回路 202a、202b は、端子 PH に入力される二値化信号のレベルが H から L への立ち下り時にフリップフロップ 306 のプリセット端子 (/PR) に L レベルのパルスを与え、同フリップフロップの出力端子 Q の出力を H とする。また、端子 PL に入力される二値化信号のレベルが L から H への立ち上がり時にフリップフロップ 306 のクリア端子 (/CLR) に L レベルのパルスを与え、同フリップフロップの出力端子 Q の出力を L とする。同フリップフロップ 306 の出力端子 Q は位相検出パルス選択回路 202a、202b の出力端子 SEL に接続される。さらに、位相検出パルス選択回路 202a の出力信号は位相比較器 105 の出力端子 SELU に接続され、信号 SELAC+ を出力し、位相検出パルス選択回路 202b の出力信号は位相比較器 105 の出力端子 SELD に接続され、信号 SELBD+ を出力する。

【0045】

106a、106b はデータセクタであり、二つの入力信号の内、どちらの信号を出力するかは位相比較器 105 から出力される選択信号の論理レベルによって決定される。データセクタ 106a の場合、選択信号に相当する信号 SELAC+ が H の時、信号 ACH+ を出力し、信号 SELAC+ が L の時、信号 ACL+ を出力する。データセクタ 106b の場合、選択信号に相当する信号 SELBD+ が H の時、信号 BDH+ を出力し、信号 SELBD+ が L の時、信号 BDL+ を出力する。

【0046】

データセクタ 106a、106b にて選択された位相検出パルス AC+ と BD+ は、従来と同様なローパスフィルタ (LPF) 107a、107b と差動増幅器 108 によって、トラッキング誤差信号 (TE) を得る。

【0047】

上記したように、この実施形態におけるトラッキング誤差信号検出装置は、二値化回路の閾値電圧を従来のような一種類 (例えば、グラウンドレベル) のようではなく、二種類の閾値レベル (V_H と V_L) を備え、そして、この二種類の閾値で二値化した信号から得られる二つの位相検出パルスの内、どちらの検出パルスを利用するかを決定する手段に、二種類の閾値レベル (V_H と V_L) で二値化した信号を用いていることにより、高密度光ディスクの最短ピット列で生じる信号振幅の低さ、符号間干渉等によるトラッキングエラー誤差信号のノイズを低減することができる。

【0048】

前述してきたブロック図の回路動作を図 4、図 5 のタイミングチャートを参照して説明

10

20

30

40

50

する。図4及び図5ともビット列は同じであり、その並びは、3 Tのスペース、3 Tのビット、3 Tスペース、3 Tビット、6 Tスペース、2 Tビット、5 Tスペース、6 Tビット、2 Tスペース、5 Tビット、・・・となっており、従来例で示した図8、図9とも同様である。従来例(図8、図9)では、6 Tスペースと5 Tスペースの間にある2 Tビットや、6 Tビットと5 Tビットの間にある2 Tスペース箇所において、強い符号間干渉により意図する二値化が行われなく、位相差検出パルスAC⁺、BD⁺にノイズ成分が乗った。

【0049】

図4は、信号AC₂(実線で示す)が信号BD₂(破線で示す)に対して位相が進んでいる場合の各部の動作信号を示し、図5は、信号BD₂が信号AC₂に対して位相が進んでいる場合を示している。

10

【0050】

図4において、(c)は信号AC₂を閾値レベルV_Hにて二値化した信号AC_{3H}、(d)は信号AC₂を閾値レベルV_Lにて二値化した信号AC_{3L}、(e)は信号BD₂を閾値レベルV_Hにて二値化した信号BD_{3H}、(f)は信号BD₂を閾値レベルV_Lにて二値化した信号BD_{3L}である。

【0051】

ここで、符号間干渉が大きい6 Tスペースと5 Tスペースの間にある2 Tビット部での各信号をみると、閾値レベルV_Hを用いた二値化回路104a(104c)では2 Tビットを検出できているが、閾値レベルV_Lを用いた二値化回路104b(104d)では検出できていないのが分かる。また、同様に符号間干渉が大きい6 Tビットと5 Tビットの間にある2 Tスペース部での各信号をみると、閾値レベルV_Hを用いた二値化回路では104a(104c)2 Tビットを検出できていないが、閾値レベルV_Lを用いた二値化回路104b(104d)では検出できていることが分かる。

20

【0052】

(g)は閾値V_Hにて二値化した信号AC_{3H}とBD_{3H}との位相比較を行い、信号ACが進み位相である際に生成される位相検出パルスACH⁺であり、(h)は閾値V_Lにて二値化した信号AC_{3L}とBD_{3L}との位相比較を行い、信号ACが進み位相である際に生成される位相検出パルスACL⁺である。

【0053】

30

(i)は、位相検出パルス選択回路202aの出力信号であるSELAC⁺であり、信号AC_{3H}の立ち下り時にHにセットされ、信号AC_{3L}の立ち上がり時にLにクリアされる。この信号SELAC⁺はデータセクタ106aの選択信号となり、Hの時、信号ACH⁺を出力し、Lの時、信号ACL⁺を出力する。この結果、同図(j)の信号AC⁺が生成され、これが最終的な位相検出パルスとなる。この信号AC⁺は、各ビットの突入時と脱出時に位相パルスを出力しており、従来例(図8、図9)に示したような符号間干渉により二値化回路の誤動作が発生していないことが分かる。

【0054】

尚、(k)は閾値V_Hにて二値化した信号AC_{3H}とBD_{3H}との位相比較を行い、信号BDが進み位相である際に生成される位相検出パルスBDH⁺であり、(l)は閾値V_Lにて二値化した信号AC_{3L}とBD_{3L}との位相比較を行い、信号BDが進み位相である際に生成される位相検出パルスBDL⁺であるが、このタイミングチャートは信号ACが進み位相の例であるため、信号BDH⁺、BDL⁺とも出力は無く常にLレベルである。

40

【0055】

(m)は、位相検出パルス選択回路202bの出力信号であるSELBD⁺であり、信号BD_{3H}の立ち下り時にHにセットされ、信号BD_{3L}の立ち上がり時にLにクリアされる。本信号SELBD⁺はデータセクタ106bの選択信号となり、Hの時、信号BDH⁺を出力し、Lの時、信号BDL⁺を出力するが、前述したように、このタイミングチャートは信号ACが進み位相の例であるため、信号BDH⁺、BDL⁺ともLレベルで

50

あるため、データセクタ 106b の出力である信号 BD+ (同図 (n)) は常に L レベルとなる。

【 0056 】

このようにして得た位相検出パルス AC+ と BD+ は、従来と同様なローパスフィルタ (LPF) 107a、107b と差動増幅器 108 によって、トラッキング誤差信号 (TE) を得ることができる。

【 0057 】

図 5 は、信号 BD2 が信号 AC2 に対して位相が進んでいる場合の各部の動作信号を示しており、図 4 との相違点のみ説明する。

【 0058 】

位相検出パルス ACH+ (g) と ACL+ (h) は、AC 信号が進み位相の場合に発生する信号であるため、この例では発生せず常に L レベルとなり、同様に、信号 AC+ (j) も常に L レベルである。その代わりに、位相検出パルス BDH+ (k) と BDL+ (l) に出力パルスが発生し、位相検出パルス選択信号 SELBD+ により選択され、最終的な位相検出パルス BD+ (n) が生成される。

【 0059 】

この信号 BD+ においても、各ピットの突入時と脱出時に位相パルスを出力しており、従来例 (図 8、図 9) に示したような符号間干渉により二値化回路の誤動作が発生していないことが分かる。

【 0060 】

尚、上記した実施形態では、位相検出パルス選択回路において抵抗素子とコンデンサによる積分回路を用いて入力信号の立ち上がり、立ち下りを検出し、位相検出パルス選択信号を生成したが、別の遅延手段 (例えばバッファ等の遅延) を利用することが可能である。

【 0061 】

また、この実施形態では、二値化回路の閾値電圧に二つの基準電圧発生回路 120a、120b の出力する固定電圧 V_H と V_L を用いているが、システムコントローラ等によりこの閾値電圧を微調整可能な形態とし、トラッキング誤差信号の品質が最も良くなるように当該閾値電圧を調整できるようにするのが望ましい。

【 図面の簡単な説明 】

【 0062 】

【 図 1 】本発明の実施形態に従うトラッキング誤差信号検出装置を示すブロック図である。

。

【 図 2 】本発明の実施形態に従うトラッキング誤差信号検出装置内の位相比較器を示すブロック図である。

【 図 3 】図 2 の位相比較器内の位相検出パルス選択回路の構成例を示すブロック図である。

。

【 図 4 】本発明の実施形態に従うトラッキング誤差信号検出装置の動作を示すタイミングチャートである。

【 図 5 】本発明の実施形態に従うトラッキング誤差信号検出装置の動作を示すタイミングチャートである。

【 図 6 】従来のトラッキング誤差信号検出装置を示すブロック図である。

【 図 7 】従来のトラッキング誤差信号検出装置にて DVD (Digital Versatile Disc) のトラッキング誤差信号を得る際のタイミングチャートである。

【 図 8 】図 6 で示した従来の DPD 回路を用いて高密度光ディスクメディアでの回路の不具合動作を示すタイミングチャートである。

【 図 9 】図 6 で示した従来の DPD 回路を用いて高密度光ディスクメディアでの回路の不具合動作を示すタイミングチャートである。

【 符号の説明 】

【 0063 】

10

20

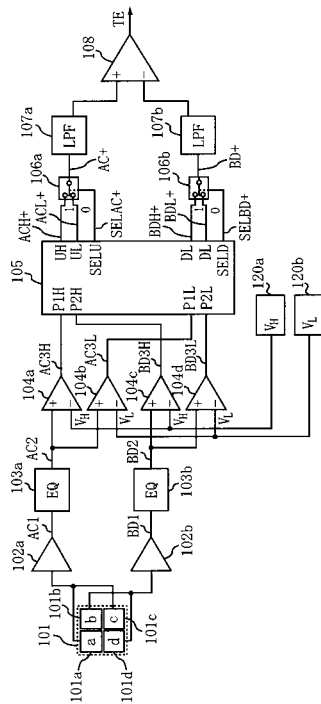
30

40

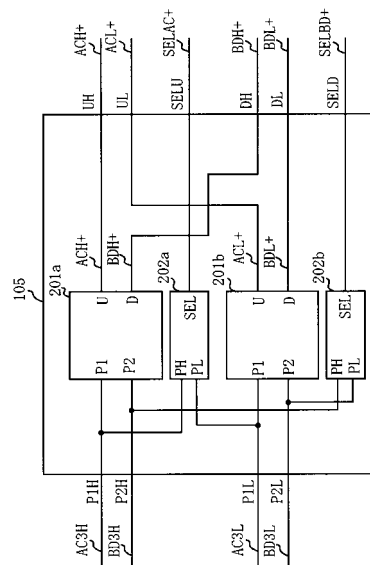
50

- 1 0 1 分割受光素子
- 1 0 1 a、1 0 1 b、1 0 1 c、1 0 1 d 受光素子
- 1 0 2 a、1 0 2 b 加算器
- 1 0 3 a、1 0 3 b イコライザ
- 1 0 4 a、1 0 4 b、1 0 4 c、1 0 4 d 二値化回路
- 1 2 0 a、1 2 0 b 基準電圧発生回路
- 1 0 5 位相比較器
- 2 0 1 a、2 0 1 b 位相比較器
- 2 0 2 a、2 0 2 b 位相検出パルス選択回路
- 1 0 6 a、1 0 6 b データセレクタ
- 1 0 7 a、1 0 7 b ローパスフィルタ
- 1 0 8 差動増幅器

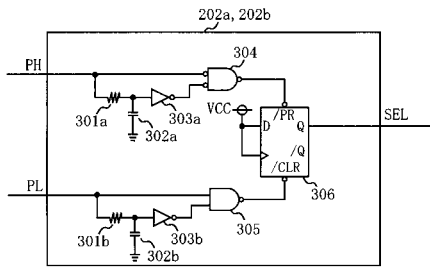
【 図 1 】



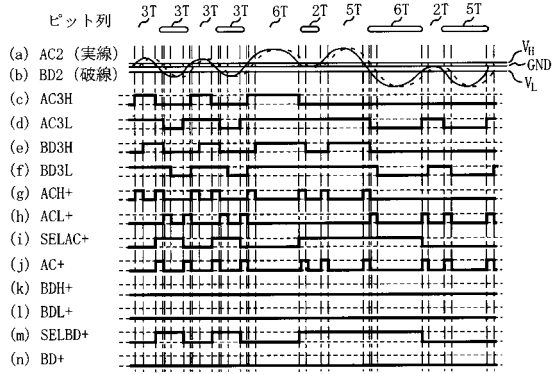
【 図 2 】



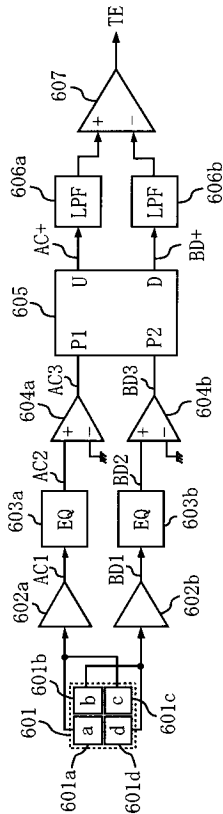
【 図 3 】



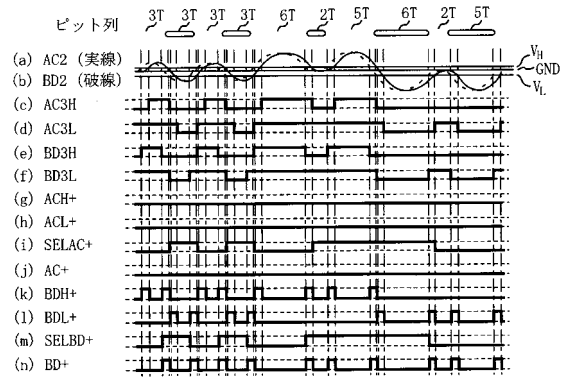
【 図 4 】



【 図 6 】



【 図 5 】



【 図 7 】

