公告本

申請日期	90 5 7
案號	90110878
類別	H01L 21/76 2

A4
C4

490800

（以上各欄由本局填註）

發明 ~~新型~~ 專利說明書

一、發明 ~~新型~~ 名稱	中文	內層介電孔之雙層蝕刻中止層
	英文	BI-LAYER ETCH STOP FOR INTER-LEVEL VIA
二、發明 ~~創作~~ 人	姓名	1.吉利西 A.迪克希特 2.陳福森
	國籍	1.印度 2.美國
	住、居所	1.美國加州聖荷西市保育庭園 3258 號 2.美國加州斯凱勒維爾拉必絲塔庭園 13081 號
三、申請人	姓名（名稱）	美商・應用材料股份有限公司
	國籍	美國
	住、居所（事務所）	美國加州聖大克勞拉市波爾斯大道 3050 號
	代表人姓名	瓊西 J. 史維尼

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

（由本局填寫）

承辦人代碼：	
大　　類：	
ＩＰＣ分類：	

A6
B6

本案已向：

國（地區）　申請專利，申請日期：　　案號：　　，☑有　□無主張優先權

本案已向美國申請專利；申請日：2000 年 5 月 10 日　案號：09/568,620 號

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（　）

發明領域：

本發明大體上係關於半導體積體電路及其製造方法。更特定地，本發明係關於內層金屬，如介電孔，的結構及製造。

發明背景：

大型，先進的半導體積體電路典型地包含許多的金屬化層用以提供將百萬個半導體元件包括在此矽積體電路內所需複雜的電子內連線。一種被稱為雙鑲嵌的配線技術最近被發展出來並提供許多的優點。兩層此一結構的金屬層被示意地顯示於第 1 圖中。一基材 10 可以是底下的矽基材，其包括該等半導體元件或甚至可以是下配線層。一第一金屬層包括一下中止層 12，一下介電層 14，一中間中止層 16 及一上介電層 18。兩介電層 14，18 可以是由，例如，二氧化矽所製成，及中止層 12，16 則是由氮化矽所構成。

形成內層金屬的方法有許多種，但對了方便起見將一對向孔 (counterbore) 方法為例加以說明。此方法被詳細地描述於由 Tang 等人於 1998 年 11 月 30 日提申的美國專利申請案第 09/201,590 號中，其內容藉由此參照而被併於本文中。四層 12，14，16，18 被沉積為未構圖的層。在一微影成像步驟中，一或多個深且窄的的介電孔從上介電層 18 的定端被蝕刻穿過該上中止層 16 及該下介電層 14 並在覆蓋在該基材 10 上的該下中止層 12 處中止。該介電孔的寬

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準 (CNS)A4 規格 (210 × 297 公釐)

五、發明說明（　）

度為 0.18 微米或更小，而其深度可以是約 1.2 微米厚的內層雙介電層的一半。亦即，其具有至少 3 或更大的深寬比。在一第二微影成像步驟中，一寬且淺的溝渠被蝕刻穿過該上介電層 14 用以與一或多個介電孔相接觸，該等介電孔現在比原先的短。該第二蝕刻步驟是用一不會蝕刻該二中止層 12，16 的化學物來實施的。一短的非等方向蝕刻被用來去除裸露在該介電孔的底部之下中止層 12。之後，一單一沉積程序填充該深且窄的介電孔之其餘的部分及具有一金屬 22 的溝渠，這兩者都是作為一到達底層 10 之窄的電子接點的介電孔 24 及在該溝渠區域中的一水平的內連線 24。該金屬沉積最初形成於該上介電層 18 的頂端上，但化學機械研模(CMP)被用來去除延伸於該溝渠 24 之上及之外之軟的金屬。

一第二金屬層以相似的方式被形成其具有一下中止層 30，一下介電層 32，一中間上中止層 34，及一上介電層 36。一金屬層 38 形成一介電孔 40 及一溝渠內連線 42。該上金屬層的介電孔 40 電氣地連接至該下金屬層的溝渠內連線 24。

雙鑲嵌對於銅金屬化特別有用，因為不需要銅蝕刻。銅可同時提供低電阻及低電子遷移的優點。然而，銅金屬是在一有些深入的處理中被沉積的。典型地，一薄的阻障層，例如鉭/氮化鉭，被沉積用以防止在金屬化中的銅與矽化物基的介電質相混。然後，一薄的銅晶種層被塗覆於該高深寬比的孔的側壁與底部上。其餘的金屬係藉由電化學

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（　）

電鍍(ECP)來加以沉積。該銅晶種層係作為該電鍍的電極及ECP銅生長的核心。在銅填充之後的銅化學機械研磨不僅將在孔外部的銅從該上介電層的頂端去除，其亦將該阻障層及其它非氧化層，如一形成在該上介電層之上的反反射層(ARC)，一併去除。

該銅晶種層的沉積最好是由自我離子化電漿(SIP)濺鍍來實施，其被詳細的描述於由Fu等人於1999年8月12日提申的美國專利第09/373,047號，由Chiang等人於1999年10月8日提申的美國專利第09/414,614號，及由Fu等人於2000年4月11日提申的美國專利第09/546,790號中，它們的內容藉由此參照而被併於本文中。SIP使用多種技術來將一大部分之被濺鍍的銅原子離子化並在一低壓處理中將它們加速至該晶圓。藉此，銅原子以幾乎垂直的方式到達該晶圓並深入到該等窄的孔內。Fu等人在其於2000年3月2日提申的美國專利申請案第09/518,180號中揭示了一種被稱為SIP+的改良的技術。此方法使用一濺鍍標靶其具有一環形的圓拱狀頂突出於一大致平面的表面之上且該磁控管包括安排在該圓拱狀頂壁周圍。該圓拱狀頂可被視為一倒過來的環形水槽。該鉭/氮鉭沉積可用SIP濺鍍，SIP濺鍍與化學氣相沉積(CVD)的結合，使用高密度電漿(HDP)之離子化的金屬電鍍(IMP)或其它方法來實施。

然而，以上所述的處理及結構都有其問題存在。上層介電孔40可能沒有與下層溝渠24對準。其結果為，一被

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（　）

配置在靠近底下的溝渠的邊緣的介電孔可能沒有到達定位使得一突懸 46 被形成，其中該第二金屬層的介電孔 40 與第一金屬層的上介電層 18 重疊。在該介電孔的底部通常不需要阻障物的且其確實是所不想要的，因為其所引介至兩金屬與該阻障物質間的接觸電阻會讓銅電子遷移跨越過兩金屬層的銅界面。因此，該阻障物沉積可被調整用以將該底部阻障物降至最小，達到其覆蓋並非是連續的或不像阻障物一般的有效的程度。上述銅晶種層的 SIP 濺鍍沉積的一項優點為其將介電孔底部的阻障物濺射掉。在此例子中，在突懸 46 的區域中銅直接與底下的介電層 18 接觸。任何被擴散至該介電層中的銅很可能都被電子帶電且是移動的，因此很可能造成短路。再者，在覆蓋該等半導體元件的第一層金屬中，銅可能擴散至矽中並污染電晶體的主動半導體區域。

因此，對於銅金屬化而言，防止銅擴散至介電層中是所想要的。此需求對於介電孔可能沒有到達相對於底下的銅金屬之微小幾何形狀及對於在介電孔的底部沒有阻障層的處理而言是特別急切的。

發明目的及概述：

本發明係關於在積體電路中的一垂直內連線結構及其形成方法。一第一金屬層及一第一中止層被並排地形成在一第一介電層中。一第二中止層被沉積於該第一金屬層及該第一中止層之上，及一第二介電層被沉積於該第二中

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4 規格（210 × 297 公釐）

五、發明說明（　）

止層之上。一將被用作為垂直內連線的孔被蝕刻穿過該第二介電層及第二中止層而與該第一金屬層接觸，且金屬被填入該孔內。如果該孔偏離該第一金屬層的話，則該金屬會覆蓋在該第一中止層上，其作為該金屬擴散至該第一介電層的阻障層。

本發明特別適用於銅的雙鑲嵌結構，其中該第一金屬層被填入一形成在該第一介電層與第一中止層中的溝渠內並溢流出該溝渠。化學機械研磨去除覆蓋在該第一中止層上之過多的銅。

圖式簡單說明：

第1圖為前技的一雙鑲嵌內層金屬的剖面圖。

第2圖為使用根據本發明的一個態樣之一埋入的中止層而被部分發展的結構的剖面圖。

第3圖為根據本發明的一個實施例之一雙鑲嵌內層金屬的剖面圖。

第4圖為第3圖的一部分的放大視圖其額外地顯示該解電孔阻障層。

圖號對照說明：

10	基材	12	下中止層
14	上介電層	16	中間中止層
18	上介電層	22	金屬
24	介電孔	30	下中止層

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（　）

32	下介電層	34	中間中止層
36	上介電層	38	金屬層
40	介電孔	42	溝渠內連線
46	突懸	50	上中止層
22'	金屬	56	阻障層
58	阻障層		

發明詳細說明：

在本發明的一個態樣中，該下金屬層，如以剖面圖昔式示於第2圖中，者包括一第二，上中止層50，其將被稱為一埋入的中止層50，其被沉積於該上介電層18之上。在該對向孔(counterbore)雙鑲嵌處理中，四層12，14，16，18被沉積為平面層且被微影成像地形成於一溝渠及至少一介電孔中。該埋入的中止層50是在該介電孔及溝渠蝕刻期間被蝕刻的且保持在該結構的頂部。該介電孔與溝渠蝕刻需要被修改用以首先去除掉該埋入的中止層50，但其厚度很小且其被裸露出。一般的介電質蝕刻配方可輕易地修改以適用該埋入的中止層50之一短的，最初沒有選擇性的蝕刻。之後，一金屬22'，最好是銅，被填入該溝渠及介電孔內。在較佳的阻障層沉積順序中，銅晶種層濺鍍及電化學電鍍被用來完成該填充，該銅22'溢流出該溝渠且亦覆蓋該埋入的中止層50。該裸露的銅22'然後藉由化學機械研磨(CMP)來加以平坦化，其持續到至少覆蓋在該埋入的中止層50上的銅被去除掉為止。該CMP可以是相

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（　）

對沒有選擇性的使得一部分的埋入中止層50及該金屬22'之被水平的沉積部分一起被去除。

其結果，如第4圖的剖面圖所示的，為該埋入的中止層50的頂部與該銅金屬22的頂部齊平且並沒有延伸於該銅金屬22的頂部上。

該處理然後回到參照第1圖所描述的傳統方式用以形成該上金屬層。然而，如果需要另一金屬層的話，另一埋入的中止層52可被形成於該上金屬層的上介電層36之上。

然而，藉由本發明，該第二層金屬的突懸46被直接形成該第一層金屬的埋入中止層50之上。此區域被更詳細地示於第4圖的剖面圖中。最好是，一阻障層56被形成於該介電孔40的側壁上，但在該介電孔40的底部卻沒有或不足以作為一阻障物。其結果為該上層介電孔40直接與該下層金屬24接觸，它們之間沒有一有效的阻障物。然而，一對於銅擴散的阻障物被保持因為該埋入的中止層50的材質被加以選取用以對於在該上層介電孔40與該姐電層18之間之銅的遷移形成一阻障物。一類似的阻障層58被形成於該第一金屬層的介電層18與其金屬24之間且可延伸至該埋入的中止層50的頂部之上，如過CMP沒有延伸至該埋入的中止層50的話。

被注意到的是，第1圖的前技中之下中止層30，其典型地是由氮所構成，是作為一阻障層以防止下金屬層24擴散至覆蓋的介電層32中。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（　）

該阻障層 56 可用多種方法來形成。最常用的方法是用濺鍍，最好是 SIP，來沉積鉭或氮化鉭或鉭/氮化鉭。氮化鈦及氮化鉭可用 CVD 來沉積。一被濺鍍的氮化鉭/鉭層可藉由 CVD 而被保形地塗上氮化鈦。雖然用 CVD 沉積的氮化鉭因為其高電阻性的關係而通常不是較佳的，但其在該氮化鉭從該介電孔底部處之唯一的導電路徑上被去除的例子中則變成是可用的。

如先前提及的，銅晶種層的 SIP 濺鍍有利地去除至少部分在該介電孔底部上的阻障物。然而，其它的技術則可有效地從該既電孔地部去除掉該阻障層。

該上金屬層之下中止層 30 典型地是在一大致無選擇性的蝕刻步驟中被去除，該步驟的特徵為在該下中止層 30 之上的介電層 32 的選擇性蝕刻之後接著濺鍍。該中止層的去除可被計時使得該下中止層 30 會被去除但該較厚的埋入中止層 50 不會有很大的厚度被去除掉。對於覆蓋在上面的下中止層 30 而言舉例性的厚度是介於 20 至 100nm 之間，而對於沒有被研磨之埋入的中止層 50 而言其厚度是在 20 至 200nm 之間。在研磨之後，該埋入的中止層 50 最好是與覆蓋在上面的下中止層 30 一樣厚。

在上述的專利中，Tang 等人提供舉例性的中止層移除配方其在介電質為氧化矽及中止層為氮化矽的情形中涉及了二氟甲烷，氧，及氬。Li 等人在美國專利申請案地 09/200,086 號中提供了相似的配方其中該介電質為氧化的有機矽烷膜層，如由設在美國加州的 Santa Clara 市的 Applied

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準 (CNS)A4 規格 (210 × 297 公釐)

五、發明說明（　）

Materials公司所販售的 Black Diamond，及該中止層為氮化矽。

然而，這些中止層的去除配方並不特別是選擇性的且相對於介電質而言，其亦可應用於其它對於銅遷移亦形成阻障的中止層上。

本發明之埋入的中止層提供額外的優點。其在很可能將缺陷導入氧化物中之銅的 CMP 平坦化期間可保護底下介電層。而且，依據其相對於其它層的成分，其可被用作為一反反射塗層(ARC)，與在上文中提及的 Tang 等人的專利中所揭示的結構相似，或作為一較軟的介電層的蓋層，與在上文中提及的 Li 等人的專利中所揭示的結構相似，或作為一硬罩幕。然而，其沒有被去除且需要一可作為銅擴散阻障物的成分。

該等雙層中止層最好是由氮化矽(SiNx，其中 x 最好是 1.33，但可在 1 至 1.5 的範圍內)，碳化矽(SiC)，碳氧化矽(SiCO)，或氮氧化矽(SiON)所構成。由 Applied Materials 公司所販售的 BLOK 是碳氧化矽的一個例子。朗個中止層可以是相同的材質，或其可由不同的材質形成。然而，其它中止層材質亦可被使用。

本發明亦可使用其它材質的介電層，特別是低介電常數的介電質，其對於串音的免疫性被提高。低介電常數的介電質的例子有前述之氧化的有機矽烷膜層，碳基的介電質，如 Li 等人的專利中所提及者，及氟矽化物玻璃。

本發明已參照對向雙鑲嵌來加以說明。然而，本發明可用於其它的雙鑲嵌結構及處理中，且亦可被使用於其它

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（　）

垂直的內連線結構中。

應被瞭解的是，較佳的銅金屬可以是摻雜了少於 10 個原子百分比的合金元素，如鋁及鎂，之合金，但該金屬只要還是包含銅。雖然本發明對於銅而言是特別有用的，但亦可很有利地使用其它的金屬。使用像是鈦/氮化鈦阻障物之鋁金屬化亦遭遇跨越該阻障物的接觸電阻過大的問題。本發明提供另一種鋁及氧或介電質其它成分的內擴散(inter-diffusion)阻障物。

本發明因而可在該介電孔的底部沒有阻障物時讓接觸電阻降低，同時提供一對於銅的阻障作用。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

A5
B5

四、中文發明摘要（發明之名稱：　　）

內層介電孔之雙層蝕刻中止層

一種內層金屬化結構及其形成方法，最好是在銅雙鑲嵌結構基礎上，其中下金屬層是由一裸露的金屬及一相鄰的且埋入的中止層所形成的，該金屬及埋入的中止層具有裸露的表面其大致與下介電層彼此齊平。該上金屬層包括一第二中止層其被設置在該埋入的中止層與該第一金屬之上，及一第二介電層。一內層介電孔(via)被蝕刻穿過該第二介電層且穿過該第二中止層且金屬被填入該介電孔中用以接觸該金屬。如果該內層介電孔被偏移超出該金屬的邊緣的話，則在該介電孔中的金屬接觸該埋入的中止層，但不會接觸該第一介電層，藉此該埋入的中止層係作

英文發明摘要（發明之名稱：　　）

Bi-Layer Etch Stop for Inter-Level Via

An inter-level metallization structure and the method of forming it, preferably based on copper dual damascene in which the lower-metal level is formed with a exposed metallization and an adjacent, embedded stop layer, both the metallization and embedded stop layer have exposed surfaces approximately level with each other with a lower dielectric layer. The upper-metal level includes a second stop layer deposited over the embedded stop layer and the first metallization and a second dielectric layer. An inter-level via is etched through the second dielectric layer and through the second stop layer and metal is filled into the via to contact the metallization. If the inter-level via is offset over the edge of the metallization, the metal in the via contacts the embedded stop layer and not the first dielectric layer, whereby the

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

A5
B5

四、中文發明摘要（發明之名稱：　　）

為一銅的擴散阻障層。該結構及方法在介電孔的側壁被首先塗覆一第二銅的阻障層而介電孔的底部去沒有被塗覆時是特別有用的，藉此可降低接觸電阻且在每有一對齊的(in-line)阻障層下允許銅擴散。

英文發明摘要（發明之名稱：　　）

embedded stop layer acts as a copper diffusion barrier. The structure and method are particularly useful when the sidewalls of via hole are first coated with a second copper barrier layer but the via bottom is not so coated, thereby decreasing contact resistance and allowing copper diffusion in the absence of an in-line barrier.

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

1.一種內層內連線，其至少包含：

一基材，在其表面上形成有一第一金屬層及一相鄰的第一阻障層覆蓋在一第一介電層上，該第一金屬層及第一阻障層具有共同裸露的表面；

一中止層，其形成在該第一金屬層及第一阻障層的一部分上；

一第二介電層，其形成在該中止層的一部分上；

一孔，其延伸穿過該第一介電層及該中止層用以接觸該第一金屬層；及

一第二金屬層，其被填入該孔內。

2.如申請專利範圍第 1 項所述之內連線，其中該孔亦接觸該第一阻障層。

3.如申請專利範圍第 1 項所述之內連線，其更包含一第二阻障層其被形成於該孔的側壁上但沒有被形成在孔的底部上，藉此該第一金屬層直基接觸該第二金屬層。

4.如申請專利範圍第 1 項所述之內連線，其中該第一及第二金屬層主要包含的是銅。

5.如申請專利範圍第 4 項所述之內連線，其中該地一阻障層阻擋銅擴散通過。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4 規格（210 × 297 公釐）

六、申請專利範圍

6.如申請專利範圍第1項所述之內連線，其中該第一金屬層為一下層雙鑲嵌內連線結構的一部分及該第二金屬層為一上層雙鑲嵌內連線結構的一部分。

7.如申請專利範圍第1項所述之內連線，其中該第一阻障層及該中止層包含各自的材質且是從氮化矽，氮氧化矽，碳化矽，及碳氧化矽所構成的組群中所選取的。

8.如申請專利範圍第1項所述之內連線，其中該第一阻障層比中止層厚。

9.如申請專利範圍第1項所述之內連線，其中該中止層據有一厚度其範圍在20至100nm之間。

10.一種形成一內層內連線的方法，其至少包含：

沉積一第一中止層於一第一介電層之上；

一第一蝕刻步驟，其蝕刻一第一孔穿過該第一中止層及進入到該第一介電層中；

一第一填充步驟，其將一第一金屬填入該孔且溢流出該孔外；

沉積一第二介電層於該第二中止層上；

一第二蝕刻步驟，其蝕刻一第二孔穿過該第二介電層及該第二中止層；及

一第二填充步驟，其將一第二金屬填入該第二孔

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

六、申請專利範圍

內。

11.如申請專利範圍第10項所述的方法，其中該第二孔躺在一介於該第一中止層與該第一金屬之間的界面上。

12.如申請專利範圍第10項所述的方法，其中該第一及第二金屬主要包含的是銅。

13.如申請專利範圍第10項所述的方法，其中該第二填充步驟包含：

濺鍍沉積一銅晶種層於該第二孔的側壁上；及

將銅電化學電鍍於該銅晶種層上。

14.如申請專利範圍第13項所述的方法，其更包含沉積一阻障層於該第二孔的側壁上以形成一銅的擴散阻障層，其中在該第二孔的底部上沒有有效的銅擴散阻障層被形成，藉此介於第一及第二金屬間的接觸電阻可被降低。

15.如申請專利範圍第10項所述的方法，其包含：

形成一下層雙鑲嵌金屬層，其包括該第一介電層及第一金屬；及

形成一上層雙鑲嵌金屬層，其包括該第二介電層及第二金屬。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

16.如申請專利範圍第10項所述的方法，其中該第一中止層被沉積達一介於20至200nm的厚度且該第二中止層被沉積達一介於20至100nm的厚度。

17.如申請專利範圍第16項所述的方法，其中該化學機械研磨步驟可降低該第一中止層的厚度。

18.如申請專利範圍第10項所述的方法，其更包含沉積一阻障層於該第二孔的側壁上以形成一銅的擴散阻障層，其中一較沒有效的金屬擴散阻障層被形成在該第二孔的底部上，藉此介於第一及第二金屬間的接觸電阻可被降低。

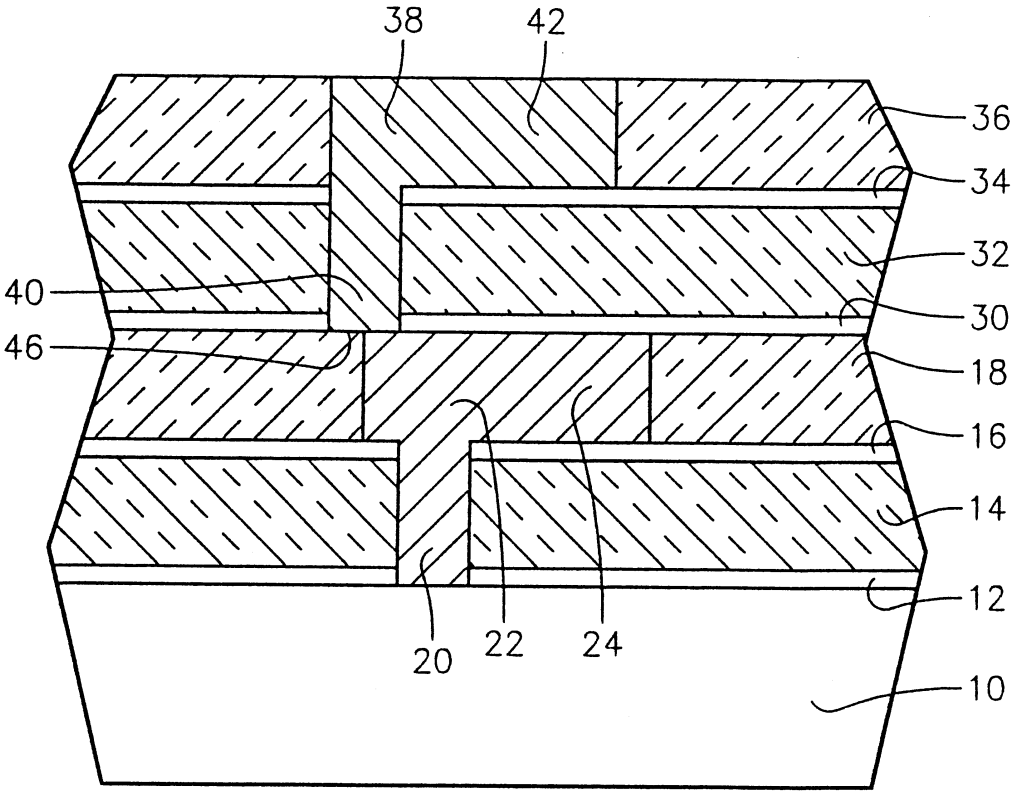
19.如申請專利範圍第18項所述的方法，其中該第一及第二金屬主要包含的是銅。

20.如申請專利範圍第18項所述的方法，其中該第一及第二金屬主要包含的是鋁。

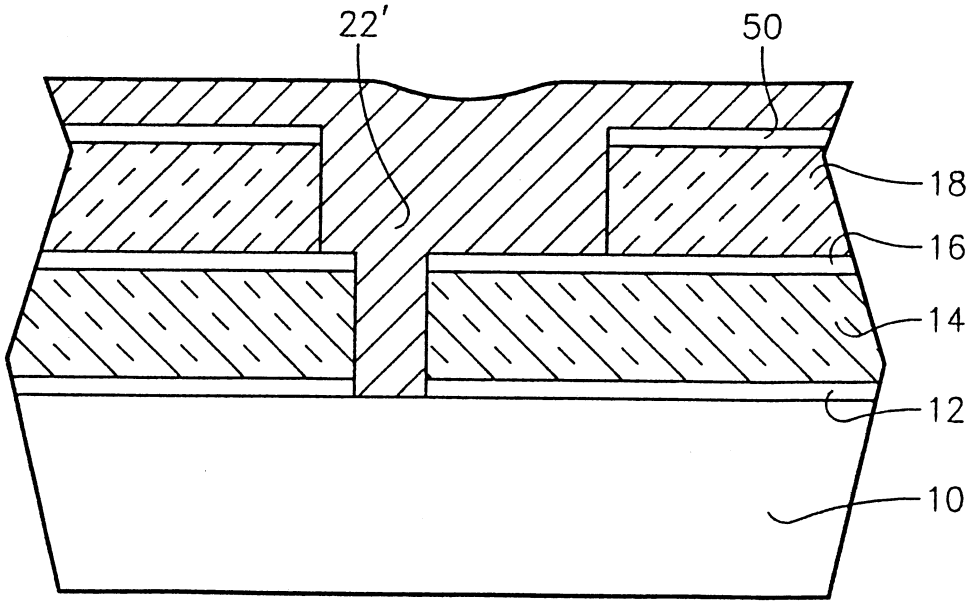
（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線

經濟部智慧財產局員工消費合作社印製

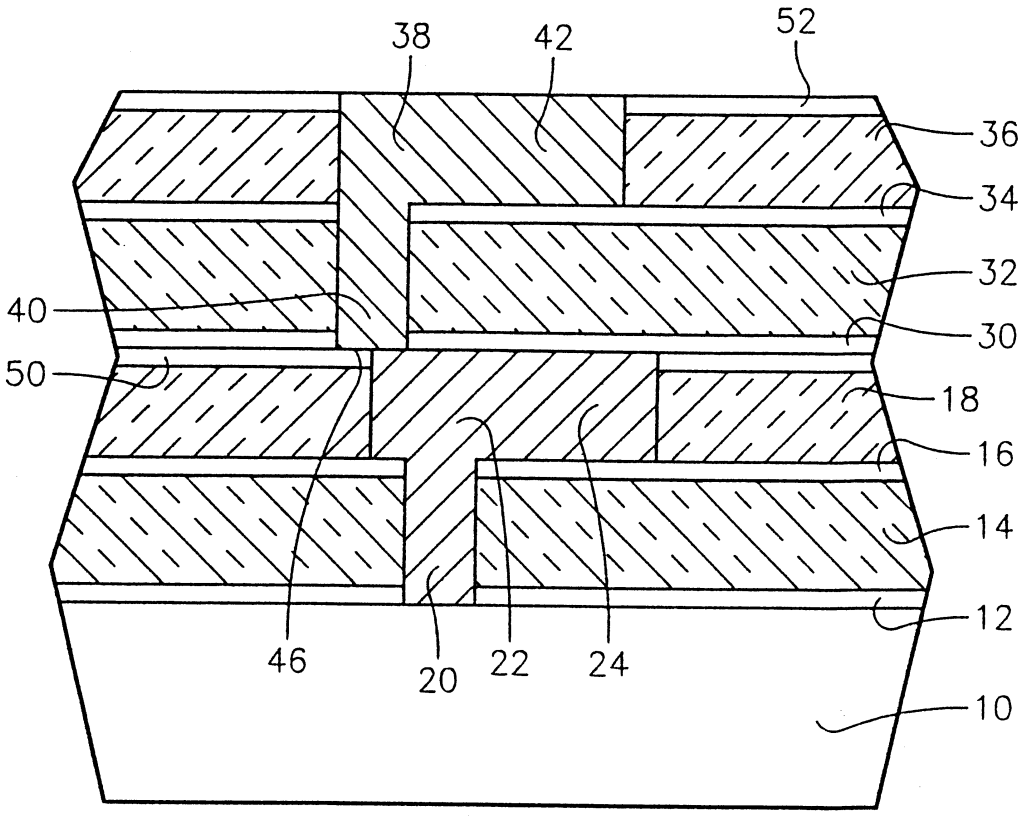
本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)



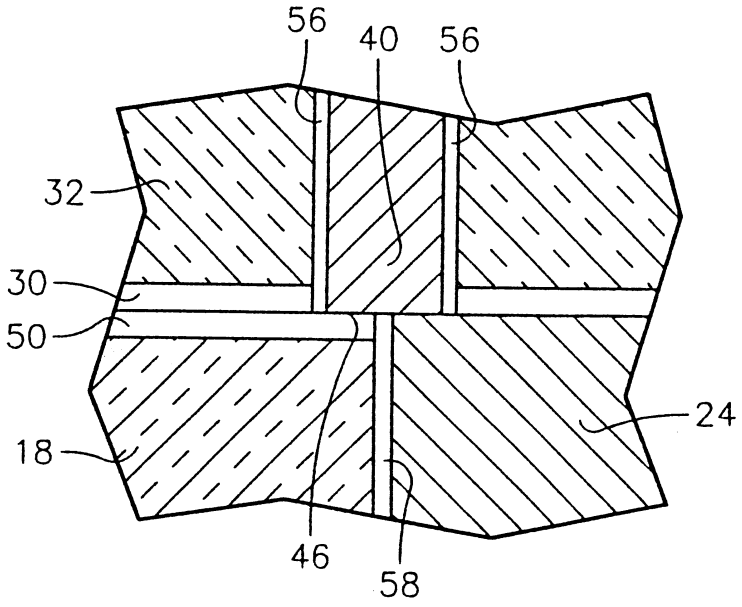
第 1 圖



第 2 圖


38
42
52
36
34
32
40
30
50
18
16
14
12
46
20
22
24
10

第 3 圖


56
40
56
32
30
50
24
18
46
58

第 4 圖