(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年11月1日(01.11.2018)

WIPO | PCT

(10) 国際公開番号
WO 2018/198766 A1

(51) 国際特許分類:
H04N 9/07 (2006.01) *H04N 5/369* (2011.01)
H04N 5/347 (2011.01) *H04N 5/374* (2011.01)

(21) 国際出願番号： PCT/JP2018/015157

(22) 国際出願日： 2018年4月11日(11.04.2018)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2017-085906 2017年4月25日(25.04.2017) JP

(71) 出願人: ソニー株式会社 (**SONY CORPORATION**) [JP/JP]; 〒1080075 東京都港区港南１丁目７番１号 Tokyo (JP).

(72) 発明者: 宮腰 大輔 (**MIYAKOSHI Daisuke**); 〒1080075 東京都港区港南１丁目７番１号 ソニー株式会社内 Tokyo (JP).

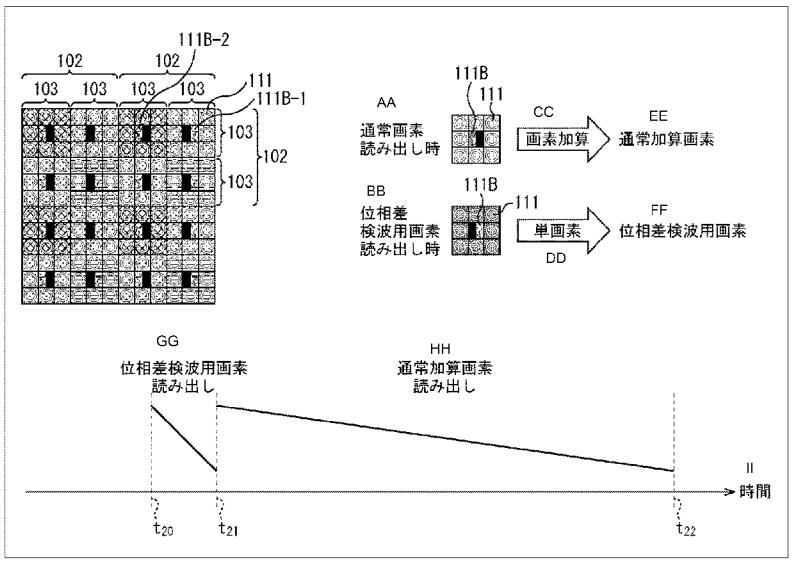
(74) 代理人: 西川 孝，外 (**NISHIKAWA Takashi** et al.); 〒1600023 東京都新宿区西新宿７丁目５番２５号 西新宿プライムスクエア９階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,

(54) **Title:** SOLID-STATE IMAGE CAPTURING DEVICE AND ELECTRONIC INSTRUMENT

(54) 発明の名称： 固体撮像装置および電子機器

FIG. 12



AA When reading normal pixels
BB When reading pixels for phase difference detection
CC Pixel addition
DD Single pixel
EE Normal added pixel
FF Pixel for phase difference detection
GG Reading pixels for phase difference detection
HH Reading normal added pixel
II Time

(57) **Abstract:** The present disclosure relates to a solid-state image capturing device and an electronic device which make it possible to suppress deterioration in the image quality of a captured image even if, in order to obtain information different from a normal image, any pixel in a pixel array is configured as a functional pixel for obtaining desired information. In a plurality of pixels constituting an RGB Bayer arrayed sub-block constituting a block which is a set of color units, normal pixels which capture normal images are disposed with up-down and left-right symmetry within the sub-block, and functional pixels for obtaining desired information other than for capturing images are disposed in other positions. This disclosure is applicable to solid-state image capturing devices.

WO 2018/198766 A1

[続葉有]

NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

(57) 要約:本開示は、通常の画像と異なる情報を得るために、画素配列のいずれかの画素を、所望の情報を得る機能画素として構成しても、撮像画像の画質の劣化を抑制できるようにする固体撮像装置および電子機器に関する。色単位の集合となるブロックを構成するＲＧＢのベイヤ配列されたサブブロックを構成する複数の画素において、通常の画像を撮像する通常画素をサブブロック内で上下左右対称に配置し、それ以外の位置に、画像を撮像する以外の所望の情報を得るための機能画素を配置する。本開示は、固体撮像装置に適用することができる。

明　細　書

発明の名称 ： 固体撮像装置および電子機器

技術分野

[0001] 本開示は、固体撮像装置および電子機器に関し、特に、通常の画像と異なる情報を得るために、画素配列のいずれかの画素を、所望の情報を得る専用の機能画素として構成しても、撮像画像の画質の劣化を抑制できるようにした固体撮像装置および電子機器に関する。

背景技術

[0002] 近年、CMOS（Complementary Metal-Oxide Semiconductor）センサなどの撮像素子を用いて人物や動物等の被写体を撮像し、その結果得られる画像データを記録するデジタルスチルカメラやデジタルビデオカメラ等の撮像装置が普及している。

[0003] このような撮像装置において、撮像素子に位相差検波機能を付与し、専用の自動焦点検出（ＡＦ）センサを用いずに位相差検波方式のオートフォーカス（ＡＦ）を実現する技術が知られている。例えば特許文献１には、同じ色の２×２（＝４）個の画素で１つのブロックを構成し、そのブロックの中の１つの画素を位相差検波用画素とすることが提案されている。

[0004] 特許文献１の例では、中央左側の２×２個の緑（Ｇ）の画素のブロックにおいて、右上の画素に位相差検波用画素が配置されている。それに対して、中央右側の２×２個の緑（Ｇ）の画素のブロックにおいては、左上の画素に位相差検波用画素が配置されている。

[0005] 位相差検波用画素においては、例えば画素の右側半分または左側半分に遮光部が設けられ、遮光部の反対側が透光部とされる。遮光部の位置が反対側の対となる位相差検波用画素の出力の差から位相差が検波され、それに基づきデフォーカス量が演算される。そしてその演算されたデフォーカス量に基づいてフォーカス状態が制御される。

先行技術文献

特許文献

[0006] 特許文献1：特開２０１５－１３３４６９号公報

発明の概要

発明が解決しようとする課題

[0007] しかしながら、特許文献１に記載の技術においては、通常画像と異なる情報を得るために、Bayer配列のいずれかの画素を、所望の情報を得る専用画素として構成する必要があり、局所的な折り返りなどの画質劣化への影響がある。

[0008] 本開示は、このような状況に鑑みてなされたものであり、特に、通常の画像と異なる情報を得るために、画素配列のいずれかの画素を、所望の情報を得る専用の機能画素として構成しても、撮像画像の画質の劣化を抑制できるようにするものである。

課題を解決するための手段

[0009] 本開示の一側面の固体撮像装置は、画像を撮像し、対応する画素信号を発生する画素からなる通常画素と、前記画像の撮像に必要な信号を発生する画素からなる機能画素とを含む撮像素子を備え、前記撮像素子により撮像される画像は、色の単位の集合となるブロックより構成され、前記ブロックは、色毎に、同一の色の複数の画素からなるサブブロックが、所定の色配列で配置されることで構成され、前記サブブロックを構成する複数の画素の配置のうち、前記通常画素は、前記サブブロック内において上下左右対称に配置される固体撮像装置である。

[0010] 前記色配列は、ベイヤ配列、ストライプ配列、市松配列、または、インタライン配列とすることができる。

[0011] 前記サブブロックを構成する複数の通常画素の、それぞれの画素信号が加算されて、前記サブブロック単位の通常加算画素の画素信号として出力されるようにすることができる。

[0012] 前記機能画素には、前記通常画素と同一の機能を備えた画素であり、前記

通常画素と異なる露光時間で、かつ、同一感度の前記画像を撮像させるようにすることができる。

[0013] 前記機能画素には、前記通常画素と同一の機能を備えた画素であり、前記通常画素と同一の露光時間で、かつ、異なる感度の前記画像を撮像させるようにすることができる。

[0014] 前記機能画素は、焦点距離に応じた位相差を検波する位相差検波用画素とすることができる。

[0015] 前記撮像素子には、前記位相差検波用画素からなる前記機能画素により検波される位相差を示す信号を出力した後、前記通常画素の画素信号を出力させるようにすることができる。

[0016] 前記撮像素子に入射する光の焦点を調整するレンズと、前記レンズの焦点距離を制御するレンズ制御部とをさらに含ませるようにすることができ、前記レンズ制御部には、前記位相差検波用画素により検波された位相差に応じて、前記レンズのデフォーカス量を算出し、前記デフォーカス量に基づいて、前記レンズの焦点距離を制御させるようにすることができる。

[0017] 前記位相差検波用画素には、水平方向の位相差を検波させるようにすることができる。

[0018] 前記位相差検波用画素には、垂直方向の位相差を検波させるようにすることができる。

[0019] 前記機能画素は、黒画素とすることができ、黒レベルを出力させるようにすることができる。

[0020] 前記黒画素は、全面遮光された画素とすることができる。

[0021] 前記通常加算画素の画素信号より、前記黒画素の前記黒レベルを減算してクランプするクランプ部をさらに含ませるようにすることができる。

[0022] 前記機能画素は、白画素とすることができ、輝度信号を出力させるようにすることができる。

[0023] 前記白画素は、カラーフィルタが透明の画素、または、前記カラーフィルタのない画素とすることができる。

[0024] 前記通常加算画素の画素信号にLPF（Low Pass Filter）を掛けるLPF部と、前記輝度信号にHPF（High Pass Filter）を掛けるHPF部と、前記LPF部の出力と、前記HPF部の出力を加算する加算部とをさらに含ませるようにすることができる。

[0025] 前記撮像素子を構成するアレイ状に配置された前記画素より出力される信号を行単位でアナログデジタル変換するカラムAD変換部をさらに含ませるようにすることができ、前記カラムAD変換部は、前記サブブロックを構成する行数の倍数分だけ設けられるようにすることができる。

[0026] 本開示の一側面の電子機器は、画像を撮像し、対応する画素信号を発生する画素からなる通常画素と、前記画像の撮像に必要な信号を発生する画素からなる機能画素とを含む撮像素子を備え、前記撮像素子により撮像される画像は、色の単位の集合となるブロックより構成され、前記ブロックは、色毎に、同一の色の複数の画素からなるサブブロックが、所定の色配列で配置されることで構成され、前記サブブロックを構成する複数の画素の配置のうち、前記通常画素は、前記サブブロック内において上下左右対称に配置される電子機器である。

[0027] 本開示の一側面においては、画像を撮像し、対応する画素信号を発生する画素からなる通常画素と、前記画像の撮像に必要な信号を発生する画素からなる機能画素とを含む撮像素子が設けられ、前記撮像素子により撮像される画像が、色の単位の集合となるブロックより構成され、前記ブロックが、色毎に、同一の色の複数の画素からなるサブブロックが、所定の色配列で配置されることで構成され、前記サブブロックを構成する複数の画素の配置のうち、前記通常画素が、前記サブブロック内において上下左右対称に配置される。

発明の効果

[0028] 本開示の一側面によれば、通常の画像と異なる情報を得るために、画素配列のいずれかの画素を、所望の情報を得る専用の機能画素として構成しても、撮像画像の画質の劣化を抑制することが可能となる。

図面の簡単な説明

[0029] [図1]本技術を適用した撮像素子の第１の実施の形態の構成例を示すブロック図である。

[図2]画素の等価回路を示す図である。

[図3]本技術を適用した撮像素子の第１の実施の形態の平面的構成例を示す図である。

[図4]本技術を適用した撮像素子の第１の実施の形態の平面的構成例を示す図である。

[図5]本技術を適用した電子機器の第１の実施の形態の構成例を示すブロック図である。

[図6]撮像素子の画像出力領域と非画像出力領域を示す図である。

[図7]図５の電子機器の撮像処理について説明するフローチャートである。

[図8]ハイフレームレート撮像と通常のフレームレート撮像との同時撮像を実現する例を説明する図である。

[図9]ダイナミックレンジ拡大撮像を実現する例を説明する図である。

[図10]本技術を適用した電子機器の第２の実施の形態の構成例を示すブロック図である。

[図11]ハイフレームレート撮像と通常のフレームレート撮像との同時撮像、および、ダイナミックレンジ拡大撮像を実現する図１０の電子機器の撮像処理について説明するフローチャートである。

[図12]単独画素に代えて位相差検波用画素を設けるようにした画素配置例を説明する図である。

[図13]本技術を適用した撮像素子の一実施の形態の位相差検波用画素の構成を示す図である。

[図14]本技術を適用した撮像素子の一実施の形態の位相差検波用画素の構成を示す図である。

[図15]本技術を適用した撮像素子の一実施の形態の通常の画素の構成例を示す断面図である。

[図16]本技術を適用した撮像素子の一実施の形態の位相差検波用画素の構成例を示す断面図である。

[図17]本技術を適用した撮像素子の一実施の形態の位相差検波用画素の位相差特性について説明する図である。

[図18]本技術を適用した電子機器の第３の実施の形態の構成例を示すブロック図である。

[図19]図１８の電子機器の位相差オートフォーカス処理について説明するフローチャートである。

[図20]本技術を適用した撮像素子の一実施の形態の位相差検波用画素の構成を示す図である。

[図21]通常の画素に、位相差検波用画素と黒画素とを設けるようにした画素配置例を説明する図である。

[図22]通常の画素に、白画素を設けるようにした画素配置例を説明する図である。

[図23]本技術を適用した電子機器の第４の実施の形態の構成例を示すブロック図である。

[図24]図２３の補正部の構成例を示すブロック図である。

[図25]図２３の電子機器の撮像処理について説明するフローチャートである。

[図26]図２３の補正部の補正処理について説明するフローチャートである。

[図27]サブブロック内に白画素または位相差検波用画素を設ける構成例を説明する図である。

[図28]撮像素子からの画素信号の出力タイミング例を説明する図である。

[図29]カラムAD変換部を多段にする例を説明する図である。

[図30]画素配置例のバリエーションを説明する図である。

[図31]画素配置例のバリエーションを説明する図である。

[図32]画素配置例のバリエーションを説明する図である。

[図33]画素配置例のバリエーションを説明する図である。

発明を実施するための形態

[0030] 以下に添付図面を参照しながら、本開示の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

[0031] また、以下の順序で説明を行う。

１．第１の実施の形態

（１－１） 画素の配置（図１乃至図４）

（１－２） 電子機器の第１の実施の形態の構成例（図５，図６）

（１－３） 図５の電子機器による撮像処理（図７）

２．第２の実施の形態

（２－１） ハイフレームレート撮像と通常のフレームレート撮像との同時撮像（図８）

（２－２） ダイナミックレンジ拡大撮像（図９）

（２－３） 電子機器の第２の実施の形態の構成例（図１０）

（２－４） 図１０の電子機器による撮像処理（図１１）

３．第３の実施の形態

（３－１） 通常加算画素と位相差検波用画素とからなる画素配置例（図１２乃至図１４）

（３－２） 位相差検波の原理（図１５乃至図１７）

（３－３） 電子機器の第３の実施の形態の構成例（図１８）

（３－４） 位相差オートフォーカス処理（図１９，図２０）

（３－５） 第３の実施の形態の変形例（サブブロック内に位相差検波用画素または黒画素を設ける画素配置例）（図２１）

４．第４の実施の形態

（４－１） 白画素を用いた画素配置例（図２２）

（４－２） 電子機器の第４の実施の形態の構成例（図２３）

（４－３） 補正部の構成例（図２４）

（４－４）　図２３の電子機器による撮像処理（図２５）

（４－５）　補正処理（図２６）

（４－６）　第４の実施の形態の変形例（サブブロック内に白画素または位相差検波用画素を設ける構成例）（図２７）

５．撮像素子からの画素信号の出力のタイミング（図２８）

６．カラムAD変換部の配置例（図２９）

７．画素配置のバリエーション（図３０乃至図３３）

[0032]　＜１．第１の実施の形態＞

（１－１）　画素の配置

図１は、本技術を適用した撮像素子の一実施の形態の構成例を示すブロック図である。

[0033]　図１の撮像素子４１は、図示せぬ半導体基板上に、タイミング制御部４２、垂直走査回路４３、画素アレイ４４、定電流源回路部４５、参照信号生成部４６、およびカラムAD（Analog to Digital）変換部４７が設けられることにより構成される。さらに、水平走査回路４８、水平出力線４９、および出力回路５０が設けられている。

[0034]　タイミング制御部４２は、所定の周波数のマスタクロックに基づいて、所定の動作に必要なクロック信号やタイミング信号を垂直走査回路４３および水平走査回路４８に供給する。例えば、タイミング制御部４２は、画素５１のシャッタ動作や読み出し動作のタイミング信号を垂直走査回路４３および水平走査回路４８に供給する。また、図示は省略されているが、タイミング制御部４２は、所定の動作に必要なクロック信号やタイミング信号を、参照信号生成部４６、カラムAD変換部４７などにも供給する。

[0035]　垂直走査回路４３は、画素アレイ４４の垂直方向に並ぶ各画素５１に、順次、所定のタイミングで、画素信号の出力を制御する信号を供給する。

[0036]　画素アレイ４４には、複数の画素５１が２次元アレイ状（行列状）に配置されている。すなわち、Ｍ×Ｎ個の画素５１が平面的に配置されている。ＭとＮの値は任意の整数である。

[0037] ２次元アレイ状に配置されている複数の画素５１は、水平信号線５２により、行単位で垂直走査回路４３と接続されている。換言すれば、画素アレイ４４内の同一行に配置されている複数の画素５１は、同じ１本の水平信号線５２で、垂直走査回路４３と接続されている。なお、図１では、水平信号線５２について１本の配線として示しているが、１本に限られるものではない。

[0038] また、２次元アレイ状に配置されている複数の画素５１は、垂直信号線５３により、列単位で水平走査回路４８と接続されている。換言すれば、画素アレイ４４内の同一列に配置されている複数の画素５１は、同じ１本の垂直信号線５３で、水平走査回路４８と接続されている。

[0039] 画素アレイ４４内の各画素５１は、水平信号線５２を介して垂直走査回路４３から供給される信号に従って、内部に蓄積された電荷に応じた画素信号を、垂直信号線５３に出力する。画素５１は、被写体の画像の画素信号を出力する撮像用の画素として機能する。画素５１の詳細な構成については、図２等を参照して後述する。

[0040] 定電流源回路部４５は複数の負荷MOS（Metal-Oxide Semiconductor）５４を有し、１本の垂直信号線５３に１つの負荷MOS５４が接続されている。負荷MOS５４は、ゲートにバイアス電圧が印加され、ソースが接地されており、垂直信号線５３を介して接続される画素５１内のトランジスタとソースフォロワ回路を構成する。

[0041] 参照信号生成部４６は、DAC（Digital to Analog Converter）４６ａを有して構成されており、タイミング制御部４２からのクロック信号に応じて、ランプ（RAMP）波形の基準信号を生成して、カラムAD変換部４７に供給する。

[0042] カラムAD変換部４７には、画素アレイ４４の列ごとに１つとなる複数のADC(Analog to Digital Converter)５５を有している。したがって、１本の垂直信号線５３には、複数の画素５１と、１個の負荷MOS５４及びADC５５が接続されている。

[0043] ADC５５は、同列の画素５１から垂直信号線５３を介して供給される画素信号を、CDS(Correlated Double Sampling；相関２重サンプリング)処理し、さらにAD変換処理する。

[0044] 各ADC５５は、AD変換後の画素データを一時的に記憶し、水平走査回路４８の制御に従って、水平出力線４９に出力する。

[0045] 水平走査回路４８は、複数のADC５５に記憶されている画素データを、順次、所定のタイミングで水平出力線４９に出力させる。

[0046] 水平出力線４９は出力回路（増幅回路）５０と接続されており、各ADC５５から出力されたAD変換後の画素データは、水平出力線４９を介して出力回路５０から、撮像素子４１の外部へ出力される。出力回路５０（信号処理部）は、例えば、バファリングだけする場合もあるし、黒レベル調整、列ばらつき補正などの各種のデジタル信号処理を行う場合もある。

[0047] 以上のように構成される撮像素子４１は、CDS処理とAD変換処理を行うADC５５が垂直列ごとに配置されたカラムAD方式と呼ばれるCMOSイメージセンサである。

[0048] 図２は、画素５１の等価回路を示している。画素５１は、光電変換素子としてのフォトダイオード６１、転送トランジスタ６２、FD(Floating Diffusion:フローティング拡散領域)６３、リセットトランジスタ６４、増幅トランジスタ６５、及び選択トランジスタ６６を有する。

[0049] フォトダイオード６１は、受光量に応じた電荷（信号電荷）を生成し、蓄積する光電変換部である。フォトダイオード６１は、アノード端子が接地されているとともに、カソード端子が転送トランジスタ６２を介して、FD６３に接続されている。

[0050] 転送トランジスタ６２は、転送信号TXによりオンされたとき、フォトダイオード６１で生成された電荷を読み出し、FD６３に転送する。

[0051] FD６３は、フォトダイオード６１から読み出された電荷を保持する。リセットトランジスタ６４は、リセット信号RSTによりオンされたとき、FD６３に蓄積されている電荷が定電圧源VDDに排出されることで、FD６３の電位をリセ

ットする。

[0052] 増幅トランジスタ６５は、FD６３の電位に応じた画素信号を出力する。すなわち、増幅トランジスタ６５は定電流源としての負荷MOS５４とソースフォロワ回路を構成し、FD６３に蓄積されている電荷に応じたレベルを示す画素信号が、増幅トランジスタ６５から選択トランジスタ６６を介してADC５５に出力される。

[0053] 選択トランジスタ６６は、選択信号SELにより画素５１が選択されたときオンされ、画素５１の画素信号を、垂直信号線５３を介してADC５５に出力する。転送信号TX、リセット信号RST、および選択信号SELは、水平信号線５２（図１）を介して垂直走査回路４３から供給される。

[0054] 図３は本技術を適用した撮像素子の一実施の形態の平面的構成例を示す図である。具体的には、図３は画素５１の配列を示している。すなわち、本実施の形態においては、画素アレイ４４は、撮像領域１０１により被写体の画像を撮像する。撮像領域１０１は、Ｍ／３×Ｎ／３個の行列状に配置された複数のブロック１０２により構成されている。このブロック１０２は撮像される画像の単位を構成する。すなわち被写体は、ブロック１０２毎に所定の色（赤（Ｒ）、緑（Ｇ）、および青（Ｂ）の色により合成される色）の単位の集合として撮像され、表示（つまり人の目に認識）される。

[0055] この実施の形態の場合、ブロック１０２は、サブブロック１０３をベイヤ（Bayer）配列することで構成されている。すなわち、ブロック１０２は、１個の赤（Ｒ）のサブブロック１０３、２個の緑（Ｇ）のサブブロック１０３、および１個の青（Ｂ）のサブブロック１０３からなる４つのサブブロック１０３が、２×２の行列状に配置されて構成されている。尚、色配列は、ベイヤ配列に限らず、ストライプ配列、市松配列、または、インタライン配列などでもよい。

[0056] この例では、ブロック１０２の右上と左下に緑（Ｇ）のサブブロック１０３が、左上に赤（Ｒ）のサブブロック１０３が、そして右下に青（Ｂ）のサブブロック１０３が、それぞれ配置されている。全てのブロック１０２にお

いて、サブブロック１０３の配置パターンは同一である。なお、以下においては、必要に応じて、赤（Ｒ）、緑（Ｇ）、および青（Ｂ）のサブブロック１０３を、それぞれＲサブブロック１０３、Ｇサブブロック１０３、またはＢサブブロック１０３と記載する。

[0057] 左下の１個のＲサブブロック１０３、左上と右下の２個のＧサブブロック１０３、および右上の１個のＢサブブロック１０３の合計４個のサブブロック１０３により合成される色により、対応する位置の被写体の画像の色が撮像され、画像として表現される。すなわち、図３に示されるように、Ｍ／３×Ｎ／３個に行列状に配置された複数のブロック１０２に対応する各領域をＲＮｉｊ（ｉ，ｊはブロック１０２の行と列の位置を表す）とする。そして被写体の色は領域ＲＮｉｊ毎の色Ｃｉｊとして撮像され、表現される。つまり、そのブロック１０２を構成する左上の１個のＲサブブロック１０３、左下と右上の２個のＧサブブロック１０３、および右下の１個のＢサブブロック１０３の合計４個のサブブロック１０３により合成される色Ｃｉｊが、被写体のその領域ＲＮｉｊの色として撮像される。

[0058] さらにこの実施の形態においては、サブブロック１０３は、互いに隣り合う３個×３個の行列状の同じ色の画素１１１により構成されている。画素１１１は、図１および図２の画素５１に対応する。以下においては、必要に応じて、赤（Ｒ）、緑（Ｇ）、および青（Ｂ）の画素１１１を、それぞれＲ画素１１１、Ｇ画素１１１、またはＢ画素１１１と記載する。つまり、Ｒサブブロック１０３は、３個×３個の行列状のＲ画素１１１により構成されている。Ｇサブブロック１０３は、３個×３個の行列状のＧ画素１１１により構成されている。Ｂサブブロック１０３は、３個×３個の行列状のＢ画素１１１により構成されている。１つのサブブロック１０３を構成する３個×３個の同じ色の画素１１１は、それぞれ独立しても読み出すことができるが、１つのサブブロック１０３としてまとめて読み出すこともできる。

[0059] 図４は、本技術を適用した撮像素子の一実施の形態の平面的構成例を示す図である。すなわち、図３の撮像領域１０１を画素１１１により表現すると

、図４に示されるようになる。３個×３個の同じ色の画素１１１により１個のサブブロック１０３が構成される。具体的には、３個×３個のＲ画素１１１により１個のＲサブブロック１０３が構成される。同様に、３個×３個のＧ画素１１１により１個のＧサブブロック１０３が構成され、３個×３個のＢ画素１１１により１個のＢサブブロック１０３が構成される。

[0060] そして、３個×３個のサブブロック１０３（１個のＲサブブロック１０３、２個のＧサブブロック１０３、および１個のＢサブブロック１０３）により１個のブロック１０２が構成されている。

[0061] すなわち、撮像領域１０１においては、同じ色の複数の画素１１１によりサブブロック１０３が構成され、異なる色を含む複数のサブブロック１０３によりブロック１０２が構成されている。そして、複数のサブブロック１０３の異なる色が合成されたブロック１０２の合成色として、ブロック１０２に対応する位置の被写体の撮像点の色として人に認識される。

[0062] （１－２） 電子機器の第１の実施の形態の構成例

図５は、本技術を適用した電子機器の第１の実施の形態の構成例を示す図である。図５に示される電子機器３００は、被写体を撮像し、その被写体の画像を電気信号として出力する装置である。電子機器３００は、例えば、コンパクトデジタルカメラ、デジタル一眼レフカメラ、ビデオカメラ、撮像機能を備えたスマートフォン（多機能携帯電話機）等の携帯端末、内視鏡等として構成される。

[0063] 図５に示される電子機器３００は、レンズ３１１、光学フィルタ３１２、撮像制御部３０１、表示部３１３、および記録部３１４を有する。撮像制御部３０１は、撮像素子４１、AD変換部３２１、クランプ部３２２、デモザイク部３２３、リニアマトリクス（LM）/ホワイトバランス（WB）/ガンマ補正部３２４、輝度クロマ信号生成部３２５、インタフェース（I/F）部３２６、およびレンズ制御部３２８を有する。この例では、表示部３１３および記録部３１４は、撮像制御部３０１の外部に設けられているが、内部に設けることもできる。

[0064] レンズ３１１は、撮像素子４１に入射する被写体光の焦点距離の調整を行う。レンズ３１１の後段には、撮像素子４１に入射する被写体光の光量調整を行う絞り（図示せず）が設けられている。レンズ３１１の具体的な構成は任意であり、例えば、レンズ３１１は複数のレンズにより構成されていてもよい。

[0065] レンズ３１１を透過した被写体光は、例えば、赤外光をカットし、赤外光以外の光を透過するIRカットフィルタ等として構成される光学フィルタ３１２を介して撮像素子４１に入射する。

[0066] 撮像素子４１は、被写体光を光電変換するフォトダイオード等の光電変換素子を有する複数の画素１１１を備える。各画素１１１は、被写体光を電気信号に変換し、その電気信号を、AD変換部３２１に供給する。

[0067] なお、撮像素子４１は、本技術の固体撮像装置を構成する。この固体撮像装置は、１チップ化されたモジュールとして構成されてもよいし、撮像素子４１と信号処理回路とが別チップとして構成されてもよい。

[0068] 本技術の撮像素子４１は、例えば、光電変換素子が被写体光に基づき発生した電荷を読み出すために電荷結合素子（CCD（Charge Coupled Device））と呼ばれる回路素子を用いて転送を行うCCDイメージセンサであってもよいし、CMOS（Complementary Metal Oxide Semiconductor）を用いた、単位セルごとに増幅器を持つCMOSイメージセンサ等であってもよい。

[0069] AD変換部３２１は、撮像素子４１から供給されるRGBの電気信号（アナログ信号）をデジタルデータ（画像データ）に変換する。AD変換部３２１は、そのデジタルデータの画像データ（RAWデータ）をクランプ部３２２およびレンズ制御部３２８に供給する。

[0070] クランプ部３２２は、画像データから、非画像出力領域の画素値であり、黒色と判定されるレベルである黒レベルを減算する。

[0071] ここで画像出力領域と非画像出力領域について図６を参照して説明する。図６は、本技術を適用した画像出力領域と非画像出力領域を示す図である。図６に示されるように、画素アレイ４４には、そのほぼ中央に、画像出力領

域４４Ａが設けられており、その周囲に、非画像出力領域４４Ｂが設けられている。画像出力領域４４Ａは、有効画素領域であり、画像出力領域４４Ａの画素１１１の出力は画像データとして利用される。一方、非画像出力領域４４Ｂは、有効画素領域外であるので、非画像出力領域４４Ｂの画素１１１の出力は画像データとして利用されない。しかしながら、非画像出力領域４４Ｂの画素１１１には、OPB（Optical Black）領域が設定されており、OPB領域の画素１１１の出力が黒色と判定されるレベルの黒レベルとされる。

[0072] クランプ部３２２は、OPB領域の画素１１１の出力である黒レベルを減算した画像データの全画素分をデモザイク部３２３に供給する。

[0073] レンズ制御部３２８は、レンズ３１１の駆動を制御する。具体的には、レンズ制御部３２８は、AD変換部３２１からの画像データを用いたコントラストオートフォーカスなどによる合焦判定に基づいた合焦判定結果に応じて、レンズ３１１の駆動量を算出し、その算出した駆動量に応じてレンズ３１１を移動させる。

[0074] デモザイク部３２３は、AD変換部３２１からのRAWデータに対してデモザイク処理を行い、色情報の補完等を行ってRGBデータに変換する。デモザイク部３２３は、デモザイク処理後の画像データ（RGBデータ）をLM/WB/ガンマ補正部３２４に供給する。

[0075] LM/WB/ガンマ補正部３２４は、デモザイク部３２３からのRGBデータに対して、色特性の補正を行う。具体的には、LM/WB/ガンマ補正部３２４は、規格で定められた原色（RGB）の色度点と実際のカメラの色度点の差を埋めるために、マトリクス係数を用いて画像データの各色信号を補正し、色再現性を変化させる処理を行う。また、LM/WB/ガンマ補正部３２４は、RGBデータの各チャンネルの値について白に対するゲインを設定することで、ホワイトバランスを調整する。さらに、LM/WB/ガンマ補正部３２４は、画像データの色と出力デバイス特性との相対関係を調節して、よりオリジナルに近い表示を得るためのガンマ補正を行う。LM/WB/ガンマ補正部３２４は、補正後の画像データ（RGBデータ）を輝度クロマ信号生成部３２５に供給する。

[0076] 輝度クロマ信号生成部３２５は、LM/WB/ガンマ補正部３２４から供給されたRGBデータから輝度信号（Y）と色差信号（Cr,Cb）とを生成する。輝度クロマ信号生成部３２５は、輝度クロマ信号（Y,Cr,Cb）を生成すると、その輝度信号と色差信号をI/F部３２６に供給する。

[0077] I/F部３２６は、供給された画像データ（輝度クロマ信号）を、画像データを記録する記録デバイス等の記録部３１４に供給し、記録させたり、画像データの画像を表示する表示デバイス等の表示部３１３に出力し、表示させる。

[0078] （１－３） 図５の電子機器による撮像処理

次に、図７のフローチャートを参照して、図５の電子機器３００による撮像処理について説明する。図７は、本技術を適用した電子機器の撮像処理について説明するフローチャートである。

[0079] まず、ステップＳ１１において、撮像素子４１は、各画素１１１の入射光を光電変換し、その画素信号を読み出し、AD変換部３２１に供給する。

[0080] ステップＳ１２において、AD変換部３２１は、撮像素子４１からの各画素信号をAD変換し、クランプ部３２２に供給する。

[0081] ステップＳ１３において、クランプ部３２２は、AD変換部３２１からの各画素信号（画素値）から、有効画素領域の外部に設けられているOPB（Optical Black）領域において検出された黒レベルを減算する。クランプ部３２２は、黒レベルが減算された全画素分の画像データ(画素値）をデモザイク部３２３に供給する。

[0082] ステップＳ１４において、デモザイク部３２３は、デモザイク処理を行い、RAWデータをRGBデータに変換し、LM/WB/ガンマ補正部３２４に供給する。

[0083] ステップＳ１５において、LM/WB/ガンマ補正部３２４は、デモザイク部３２４からのRGBデータに対して、色補正、ホワイトバランスの調整、およびガンマ補正を行い、輝度クロマ信号生成部３２５に供給する。

[0084] ステップＳ１６において、輝度クロマ信号生成部３２５は、RGBデータから輝度信号および色差信号（すなわちYCrCbデータ）を生成する。

[0085] そして、ステップＳ１７において、I/F部３２６は、輝度クロマ信号生成部３２５によって生成された輝度信号および色差信号を記録部３１４や表示部３１３に出力する。

[0086] ステップＳ１８において、表示部３１３はI/F部３２６から供給された信号に基づいて被写体の画像を表示する。また、記録部３１４は、ユーザからの指示に基づいて、I/F部３２６から供給された信号を記録する。

[0087] 以上の処理によれば、３個×３個の同じ色の複数の画素１１１により構成されるサブブロック１０３単位で異なる色が合成されたブロック１０２の合成色として、ブロック１０２に対応する位置の被写体の撮像点の色として人に認識されるようにすることができる。

[0088] ＜２．第２の実施の形態＞

（２－１） ハイフレームレート撮像と通常のフレームレート撮像との同時撮像

以上においては、サブブロック１０３を構成する、互いに隣り合う３個×３個の行列状の同じ色の画素１１１は、いずれも同一の露光時間である例について説明してきたが、サブブロック１０３を構成する画素１１１の露光時間は全てが同一でなくてもよい。

[0089] 例えば、図８の左上部で示されるように、３個×３個の行列状の同じ色の画素１１１のうち、白色の星印が付されたサブブロック１０３における中心位置の画素のみを単独画素１１１Ａにして、それ以外の８個の画素１１１を通常の画素として読み出すようにしてもよい。このとき、さらに、右上部で示されるように、８個の通常の画素１１１より読み出した画素信号を加算して１画素の画素信号として用いるようにしてもよい。

[0090] 以降においては、各サブブロック１０３における８個の通常の画素１１１より読み出した画素値を加算して１画素として扱うとき、通常加算画素とも称する。

[0091] このようにすることで、図８の左上部の例においては、単独画素１１１Ａの露光時間（≒フレームレート）が、例えば、通常の画素１１１の８倍の長

さである場合、通常加算画素は、通常の画素１１１に対して、８倍の感度の画素として扱うことができる。

[0092] 尚、画素信号については、サブブロック１０３単位で扱うものとするので、この例においては、同一のサブブロック１０３において、通常加算画素の画素信号と、単独画素１１１Ａの画素信号が存在することになる。

[0093] 結果として、図８の下部で示されるように、例えば、単独画素１１１Ａがフレームレート60fpsで使用される場合、通常加算画素は、フレームレートを480fpsにしても、単独画素１１１Ａと同等の感度を確保することが可能となる。

[0094] 尚、図８の下部における上段が、通常加算画素の読み出しのタイミングを示しており、それぞれの露光開始時刻と露光終了時刻とが示されている。また、図８の下部における下段が、単独画素１１１Ａの読み出しタイミングを示しており、露光開始時刻と露光終了時刻とを示している。

[0095] より具体的には、通常加算画素の１フレーム目は、時刻ｔ０で露光が開始され、時刻ｔ１において露光が終了する。同様に、通常加算画素の２フレーム目は、時刻ｔ１で露光が開始され、時刻ｔ２において露光が終了する。通常加算画素の３フレーム目は、時刻ｔ２で露光が開始され、時刻ｔ３において露光が終了する。通常加算画素の４フレーム目は、時刻ｔ３で露光が開始され、時刻ｔ４において露光が終了する。通常加算画素の５フレーム目は、時刻ｔ４で露光が開始され、時刻ｔ５において露光が終了する。通常加算画素の６フレーム目は、時刻ｔ５で露光が開始され、時刻ｔ６において露光が終了する。通常加算画素の７フレーム目は、時刻ｔ６で露光が開始され、時刻ｔ７において露光が終了する。通常加算画素の８フレーム目は、時刻ｔ７で露光が開始され、時刻ｔ８において露光が終了する。尚、時刻ｔ１乃至ｔ２、時刻ｔ２乃至ｔ３、時刻ｔ３乃至ｔ４、時刻ｔ４乃至ｔ５、時刻ｔ５乃至ｔ６、時刻ｔ６乃至ｔ７、および時刻ｔ７乃至ｔ８は、いずれも同一の時間である。

[0096] これに対して、単独画素１１１Ａは、１フレーム目は、時刻ｔ０で露光が

開始され、時刻ｔ８において露光が終了する。

[0097] すなわち、通常加算画素は、単独画素１１１Ａに対して感度が８倍となる分、８倍のフレームレートで同一の感度の撮像を実現することが可能となる。

[0098] 結果として、ハイフレームレート撮像と、通常フレームレート撮像とを同時に実現することが可能となる。

[0099] （２－２） ダイナミックレンジ拡大撮像

また、８個の画素１１１の画素値の加算結果からなる通常加算画素は、単独画素１１１Ａに対して８倍の感度を有するので、両者の露光時間が同一である場合、HDR（High Dynamic Range）撮像と呼ばれる感度の異なる画素を用いてダイナミックレンジを拡大させる撮像を実現することができる。

[0100] 尚、図９の左上部および右上部は、図８と同様である。また、図９の下部は、上段が通常加算画素であり、下段が単独画素１１１Ａの露光開始時刻と露光終了時刻とが示されており、いずれも時刻ｔ１１において露光が開始され、時刻ｔ１２において露光が終了していることが示されている。

[0101] 一般的に、HDR撮像は、画素毎に露光時間を変化させることで実現されている。しかしながら、一般的なHDR撮像の場合、画素単位で露光されるタイミングが異なるため、被写体に動きがあると、異なる露光時間の画素間において、相互に異なる被写体が写り込んだ画素信号が得られることになるので、動きブレが発生し、画質が低減する。

[0102] これに対して、図９で示されるように、感度の異なる通常加算画素と単独画素１１１Ａとを用いて、同一のタイミングで露光される画素信号を用いてHDR撮像を実現させることができる。すなわち、被写体に動きがあっても、同一の露光時間内において、通常加算画素および単独画素１１１Ａには、相互にほぼ同一の被写体が写り込むことになるので、HDR撮像においても、動きブレを低減させることが可能となる。

[0103] （２－３） 電子機器の第２の実施の形態の構成例

次に、図１０のブロック図を参照して、電子機器３００の第２の実施の形

態の構成例について説明する。

[0104] 図１０の電子機器３００において、図４の電子機器３００と同一の機能を備えた構成については、同一の符号および同一の名称を付しており、その説明は適宜省略する。図１０の電子機器３００において、図５の電子機器３００と異なる点は、クランプ部３２２に代えて、クランプ部３３０を設けた点である。

[0105] クランプ部３３０は、基本的な機能は、クランプ部３２２と同様であるが、さらに、通常の画素１１１より供給される画素信号のデジタル信号を加算し、サブブロック１０３単位で通常加算画素を１画素の画素信号として扱い、単独画素１１１Ａについては、そのままの画素信号を同一位置のサブブロック１０３の１画素の画素信号として扱う。

[0106] （２－４） 図１０の電子機器による撮像処理

次に、図１１のフローチャートを参照して、図１０の電子機器３００による、通常加算画素を用いた撮像処理について説明する。尚、図１０のフローチャートにおけるステップＳ２１，Ｓ２２，Ｓ２４乃至Ｓ２９の処理については、図７のフローチャートにおけるステップＳ１１乃至Ｓ１８と同一の処理であるので、その説明は省略する。ただし、ステップＳ２１，Ｓ２２の処理は、通常加算画素を構成する８個の画素１１１のそれぞれにおいてなされる処理である。

[0107] すなわち、ステップＳ２３において、クランプ部３３０は、AD変換部３２１からの各画素信号（画素値）について、通常加算画素を構成する８個の画素値を加算し、以降において、サブブロック１０３単位の１個の通常加算画素として信号処理を実行する。

[0108] 尚、単独画素１１１Ａを用いた撮像処理については、図７のフローチャートを参照して説明した処理と同様であるので説明を省略する。

[0109] 以上のように、サブブロック１０３単位で感度の異なる通常加算画素と単独画素１１１Ａとを設けるようにすることで、通常加算画素と単独画素１１１Ａとのそれぞれの露光時間が異なっていても、同一感度の画像を撮像する

ことができるので、例えば、同一の感度のハイフレームレートの撮像と、通常のフレームレートの撮像とを同時に実現させることが可能となる。

[0110] すなわち、図８で示されるように、通常加算画素の感度が、単独画素１１１Ａの感度の８倍であるときには、通常加算画素により、単独画素１１１Ａの８倍のフレームレート（１／８の露光時間）で撮像しても、同一の感度の画像を撮像することができる。結果として、同時に異なるフレームレートの撮像を実現することが可能となる。

[0111] また、通常加算画素と単独画素１１１Ａとのそれぞれの露光時間を同一にすると、異なる感度の画像を、同時に撮像することができるので、動きブレの少ない高画質なHDR撮像を実現することが可能となる。

[0112] すなわち、図９で示されるように、通常加算画素が、単独画素１１１Ａの感度の８倍であるときには、同一の露光時間で、通常加算画素により、単独画素１１１Ａの８倍の感度の画像を撮像することができる。結果として、動きブレの少ない高画質なHDR撮像を実現することが可能となる。

[0113] さらに、通常加算画素の画素信号を処理する構成と、単独画素１１１の画素信号を処理する構成は、それぞれ独立するものにしてもよい。すなわち、例えば、クランプ部３３０、デモザイク部３２３、LM/WB/ガンマ補正部３２４、輝度クロマ信号生成部３２５、およびインタフェース部３２６については、それぞれ通常加算画素の画素信号を処理するものと単独画素１１１の画素信号を処理するものとを独立して、２系統と備えるようにしてもよい。

[0114] ＜３．第３の実施の形態＞

（３－１） 通常加算画素と位相差検波用画素とからなる画素配置例

以上においては、サブブロック１０３単位で感度の異なる通常加算画素と単独画素とを設ける画素配置例について説明してきたが、サブブロック１０３単位で通常加算画素と、単独画素に代えて、位相差検波用画素を設けるようにしてもよい。

[0115] 例えば、図１２で示されるように、ｍ×ｎ個の画素１１１は基本的にＲ，Ｇ，Ｂの撮像用画素であるが、サブブロック１０３を構成する水平方向３個

×垂直方向３個のうちの水平方向に中央位置で、かつ、垂直方向に中央位置の画素が、対となる位相差検波用画素１１１Ｂ－１，１１１Ｂ－２のいずれかに置き換えられている。このような構成により、位相差検波用画素１１１Ｂ－１，１１１Ｂ－２のいずれかが全体に規則的に配置される。図５の構成例では、行列状に２次元配置される複数の画素１１１の中に、画素の半分が黒色の矩形で示され、残りの半分が白色の星印で示される複数の位相差検波用画素１１１Ｂ－１または１１１Ｂ－２が散在して配置されている。

[0116] より詳細には、Ｂサブブロック１０３とＲサブブロック１０３のいずれにおいても、３個×３個の画素１１１のうち、相対的に同じ位置（対応する位置）である中央の画素１１１が位相差検波用画素１１１Ｂ－１または１１１Ｂ－２とされている。

[0117] そして、右から第２列および第８列目には、横方向の位相差を検波する対の位相差検波用画素１１１Ｂ－１，１１１Ｂ－２のうち、対の一方を構成する位相差検波用画素１１１Ｂ－１が配置されている。また、右から第５列および第１１列には、横方向の位相差を検波する対の他方を構成する位相差検波用画素１１１Ｂ－２が配置されている。

[0118] 図１３は、本技術を適用した撮像素子４１の画素アレイ４４の位相差検波用画素１１１Ｂ－１，１１Ｂ－２の構成を示す図である。図１３の左側には、横方向の位相差を検波する対の位相差検波用画素１１１Ｂ－１，１１１Ｂ－２のうちの位相差検波用画素１１１Ｂ－２が示されている。位相差検波用画素１１１Ｂ－２においては、その右側に遮光部３３２－２が、その左側に透光部３３１－２が形成されている。この例では被写体からフォトダイオード６１に向かう光を遮光する遮光部３３２－２は、例えば、銅などの金属膜により形成される。そして、被写体からの光をフォトダイオード６１に向けて透光する透光部３３１－２は、遮光部３３２－２を形成する金属膜の一部を開口することで形成される。もちろん、遮光部３３２－２を形成しないことで開口を形成することもできる。

[0119] 他方、位相差検波用画素１１１Ｂ－２と対をなす、図１３の右側に示され

る位相差検波用画素１１１Ｂ－１においては、その左側に遮光部３３２－１が、その右側に透光部３３１－１が形成されている。この例でも被写体からフォトダイオード６１に向かう光を遮光する遮光部３３２－１は、例えば、銅などの金属膜により形成され、被写体からの光をフォトダイオード６１に向けて透光する透光部３３１－１は、遮光部３３２－１を形成する金属膜の一部を開口することで形成される。もちろん、遮光部３３２－１を形成しないことで開口を形成することもできる。

[0120] 図１３においては、横方向（水平方向）の位相差を検波する位相差検波用画素１１１Ｂが設けられる例が示されているが、縦方向（垂直方向）の位相差を検波するようにしてもよい。

[0121] また、図１４の上側には、縦方向の位相差を検波する対の位相差検波用画素１１１Ｂ’－１，１１１Ｂ’－２のうちの位相差検波用画素１１１Ｂ’－１が示されている。位相差検波用画素１１１Ｂ’－１においては、その下側に遮光部３３２－３が、その上側に透光部３３１－３が形成されている。この例では被写体からフォトダイオード６１に向かう光を遮光する遮光部３３２－３は、例えば銅などの金属膜により形成され、被写体からの光をフォトダイオード６１に向けて透光する透光部３３１－３は、遮光部３３２－４を形成する金属膜の一部を開口することで形成される。もちろん、遮光部３３２－３を形成しないことで開口を形成することもできる。

[0122] 他方、位相差検波用画素１１１Ｂ’－１と対をなす、図１４の下側に示される位相差検波用画素１１１Ｂ’－２においては、その上側に遮光部３３２－４が、その下側に透光部３３１－４が形成されている。この例でも被写体からフォトダイオード６１に向かう光を遮光する遮光部３３２－４は、例えば銅などの金属膜により形成され、被写体からの光をフォトダイオード６１に向けて透光する透光部３３１－４は遮光部３３２－４を形成する金属膜の一部を開口することで形成される。もちろん、遮光部３３２－４を形成しないことで開口を形成することもできる。

[0123] （３－２） 位相差検波の原理

図１５は、本技術を適用した撮像素子の一実施の形態の通常の画素１１１の構成例を示す断面図である。図１５は、通常加算画素を構成する画素のうち、２個の画素１１１の断面構成を表している。図１５に示されるように、画素１１１は、例えばＳｉ（シリコン）の半導体基板３５１に光電変換部としてのフォトダイオード３５２（図２のフォトダイオード６１に対応する）が形成されている。半導体基板３５１の上層には、Ｒ，ＧまたはＢのカラーフィルタ３５４が形成されており、それらの上層には、オンチップレンズ３５５が形成されている。

[0124] 被写体からの光は、オンチップレンズ３５５により集光され、Ｒ，ＧまたはＢのカラーフィルタ３５４を透過し、カラーフィルタ３５４に対応する色の光がフォトダイオード３５２に入射される。これによりフォトダイオード３５２から、カラーフィルタ３５４に対応する色の光の成分の色信号（画素信号）が出力される。

[0125] 図１６は、本技術を適用した撮像素子の一実施の形態の位相差検波用画素の構成例を示す断面図である。図１６は便宜上、２個の位相差検波用画素１１１Ｂ－１，１１１Ｂ－２の断面構成を並べて示している。図１６に示されるように、位相差検波用画素１１１Ｂの構成は、基本的に図１５に示した画素１１１と同様であるが、図１５のカラーフィルタ３５４に代えて、遮光部３３２－１，３３２－１と、透光部３３１－１，３３１－２が配置されている。遮光部３３２－１，３３２－２と、透光部３３１－１，３３１－２の構成は、図１３と図１４を参照して説明した通りである。

[0126] これにより、例えば、位相差検波用画素１１１Ｂ－２においては、オンチップレンズ３５５により集光された光の一部が透光部３３１－２を透過して、フォトダイオード３５２に入射する。しかしながら、オンチップレンズ３５５により集光された光の一部は、図１６において透光部３３１－２の右側に配置されている遮光部３３２－２により遮光され、フォトダイオード３５２に入射しない。

[0127] また、位相差検波用画素１１１Ｂ－１においては、オンチップレンズ３５

５により集光された光の一部が透光部３３１－１を透過して、フォトダイオード３５２に入射する。しかしながら、オンチップレンズ３５５により集光された光の一部は、図１６において透光部３３１－１の左側に配置されている遮光部３３２－１により遮光され、フォトダイオード３５２に入射しない。

[0128] 図１７は、本技術を適用した撮像素子の一実施の形態の位相差検波用画素の位相差特性について説明する図である。以下、図１６と図１７を参照して、位相差検波の原理について説明する。

[0129] 図１６に示されるように、位相差検波用画素１１１Ｂ－１，１１１Ｂ－２には、５つの方向からの入射光L1乃至L5が入射されるものとする。図１７のグラフには、そのときの位相差検波用画素１１１Ｂ－１，１１１Ｂ－２の画素信号出力が示されている。

[0130] 図１７のグラフにおいて、横軸は、入射光の入射角を示しており、縦軸は、位相差検波用画素１１１Ｂ－１，１１１Ｂ－２の画素信号出力を示している。なお、実線１４１Ｂは、位相差検波用画素１１１Ｂ－１の画素信号出力を示し、破線１４１Ａは、位相差検波用画素１１１Ｂ－２の画素出力を示している。

[0131] このグラフに示されるように、左側遮光の位相差検波用画素１１１Ｂ－１は、左側（マイナス側）に入射光の角度をつけると、その出力が大きくなり、右側遮光の位相差検波用画素１１１Ｂ－２は、右側（プラス側）に入射光の角度をつけると、その出力が大きくなる。つまり、入射光L1のように、入射光においてマイナス方向の角度成分が大きい場合、位相差検波用画素１１１Ｂ－１の出力は、位相差検波用画素１１１Ｂ－２の出力より大きくなる。そして入射光L5のように、入射光においてプラス方向の角度成分が大きい場合、位相差検波用画素１１１Ｂ－２の画素信号出力は、位相差検波用画素１１１Ｂ－１の画素信号出力より大きくなる。

[0132] このような、１対の位相差検波用画素１３１における、入射光の入射角に対する位相差検波用画素１３１それぞれの画素信号出力の位相差特性を利用

して、デフォーカス量が検出される。

[0133] （３－３） 電子機器の第３の実施の形態の構成例

図１８は、本技術を適用した電子機器の第３の実施の形態の構成例を示す図である。図１８に示される電子機器３００において、図１０の電子機器３００と同一の機能を備えた構成については、同一の名称、および同一の符号を付しており、その説明は適宜省略する。

[0134] すなわち、図１８の電子機器３００において、図１０の電子機器３００と異なる点は、補正パラメータ算出部３７１、メモリ３７２、位相差補正部３７３、位相差検波部３７４、レンズ制御部３７５をさらに備えている点である。

[0135] 補正パラメータ算出部３７１は、撮像素子４１の製造後のテスト工程や、撮像素子４１にレンズ３１１を装着した後のテスト工程等において得られた位相差特性のデータを用いて補正パラメータを算出する。この補正パラメータは、位相差検波部３７４によって検出される位相差を補正するのに用いられる。

[0136] メモリ３７２には、補正パラメータ算出部３７１によって算出された補正パラメータが記憶される。

[0137] 位相差検波部３７４は、クランプ部３３０からの画像データ（画素値）に基づいて位相差検波処理行うことで、フォーカスを合わせる対象の物体（合焦対象物）に対してフォーカスが合っているか否か判定する。位相差検波部３７４は、フォーカスエリアにおける物体にフォーカスが合っている場合、合焦していることを示す情報を合焦判定結果として、レンズ制御部３７５に供給する。また、位相差検波部３７３は、合焦対象物にフォーカスが合っていない場合、フォーカスのずれの量（デフォーカス量）を算出し、その算出したデフォーカス量を示す情報を合焦判定結果として、レンズ制御部３７５に供給する。

[0138] 位相差補正部３７３は、メモリ３７２に記憶されている補正パラメータを用いて、位相差検波部３７４によって検波された位相差を補正する。位相差

検波部３７４は、補正された位相差に対応する合焦判定結果を、レンズ制御部３７５に供給する。

[0139] レンズ制御部３７５は、レンズ３１１の駆動を制御する。具体的には、レンズ制御部３７５は、位相差検波部３７４から供給された合焦判定結果に基づいて、レンズ３１１の駆動量を算出し、その算出した駆動量に応じてレンズ３１１を移動させる。

[0140] 例えば、レンズ制御部３７５は、フォーカスが合っている場合には、レンズ３１１の現在の位置を維持させる。また、レンズ制御部３７５は、フォーカスが合っていない場合には、デフォーカス量を示す合焦判定結果とレンズ３１１の位置とに基づいて駆動量を算出し、その駆動量に応じてレンズ３１１を移動させる。

[0141] （３－４） 位相差オートフォーカス処理

次に、図１９のフローチャートを参照して、図１８の電子機器３００による位相差オートフォーカス処理について説明する。位相差オートフォーカス処理は、被写体を撮像する際に電子機器３００によって撮像処理の前または並行して実行される。

[0142] まず、ステップＳ３１において、撮像素子４１は、各画素１１１の入射光を光電変換し、各画素信号を読み出し、AD変換部３２１に供給する。なお、位相差検波用画素１１１Ｂは、通常の画素１１１とは異なるタイミングで読み出すようにすることもできる。

[0143] ステップＳ３２において、AD変換部３２１は、撮像素子４１からの各画素信号をAD変換し、クランプ部３２２に供給する。

[0144] ステップＳ３３において、クランプ部３２２は、AD変換部３２１からの各画素信号（画素値）から、有効画素領域の外部に設けられているOPB（Optical Black）領域において検出された黒レベルを減算する。クランプ部３２２は、黒レベルを減算した画像データのうち、位相差検波用画素１１１Ｂから出力された画像データ（画素値）を位相差検波部３７４に供給する。

[0145] ステップＳ３４において、位相差補正部３７３は、予め算出され、メモリ

３７２に記憶されている補正パラメータを読み出す。

[0146] ステップＳ３５において、位相差検波部３７４は、クランプ部３２２からの画像データ（画素値）に基づいて位相差検波を行う。すなわち、縦方向（垂直方向）と横方向（水平方向）の位相差を検波する位相差検波用画素１１１Ｂの出力がそれぞれ読み出される。

[0147] ステップＳ３６において、位相差補正部３７３は、ステップＳ４４の処理で読み出された補正パラメータを用いて、位相差検波部３７４により検波された位相差を補正する。つまり、補正パラメータが位相差検波部３７４に供給され、検波された位相差が補正される。

[0148] ステップＳ３７において、位相差検波部３７４は、フォーカスエリア内の位相差検波用画素１３１の出力を連結する。すなわちフォーカスエリア内の位相差検波用画素１１１Ｂの出力が画素位置に応じて連結され、ＡＦ画素信号が生成される。

[0149] ステップＳ３８において、位相差検波部３７４は、ステップＳ３７で生成されたＡＦ画素信号に、シェーディング補正（周辺画面の光量落ち補正）や、ビネッティングによる２像の歪みの復元補正等を施し、相関演算用の１対の像信号を生成する。

[0150] 図２０は、本技術を適用した撮像素子の一実施の形態の位相差検波用画素１１１Ｂ－１，１１１Ｂ－２の構成を示す図である。図２０に示されているように、本実施の形態の撮像素子４１は、横方向の位相差を検波するための位相差検波用画素１１１Ｂ－２と、それと対になる横方向の位相差を検波するための位相差検波用画素１１１Ｂ－１とを有する。

[0151] 位相差検波用画素１１１Ｂの信号はグループ化処理される。図２０に示されるように、横方向の位相差を検波するための位相差検波用画素１１１Ｂ－１，１１１Ｂ－２は、つまり横方向に、例えば第２行、第８行・・・にグループ化される。

[0152] 具体的には、横方向の位相差検波のためのフォーカスエリアＲhに含まれる位相差検波用画素１１１Ｂ－２で得られた画素信号を横方向に連結した位相

差検波用の像信号ＳＩGh(A)が生成される。また、同様に、フォーカスエリアRhに含まれる位相差検波用画素１１１Ｂ－１で得られた画素信号を横方向に連結した位相差検波用の像信号ＳＩGh(B)が生成される。

[0153] ステップＳ３９において、位相差検波部３７４は位相差検波用の像信号対の相関を演算する。すなわち、像信号ＳＩGh(A)と像信号ＳＩGh(B)の位相差の相関が演算される。

[0154] ステップＳ４０において、位相差検波部３７４は、相関の信頼性を判定する。すなわち、ステップＳ３９で演算された相関の演算結果の信頼性が判定される。ここで信頼性とは、像信号対の一致度（波形の類似度）を指し、一致度が良い場合は一般的に焦点検出結果の信頼性が高い。

[0155] 例えば、フォーカスエリアRhにおける像信号ＳＩGh(A)と像信号ＳＩGh(B)の位相差を公知の相関演算によって計算することで、横方向における焦点ずれ量（デフォーカス量）を求めることができる。

[0156] ステップＳ４１において、位相差検波部３７４は、焦点ずれ量を算出する。すなわち、ステップＳ４０において、信頼性が高いと判定された像信号対から求められた位相差に基づいて、最終的な焦点ずれ量が算出される。

[0157] ステップＳ４２において、レンズ制御部３７５は、位相差検波部３７４からの合焦判定結果に基づいて、レンズ３１１の駆動を制御する。

[0158] 以上のようにしてフォーカス制御が行われる。この処理は必要に応じて繰り返し実行される。

[0159] なお、レンズ制御部３７５は、上述したような位相差オートフォーカスに加え、コントラストオートフォーカスを行うことで、レンズ３１１の駆動を制御するようにしてもよい。例えば、レンズ制御部３７５は、位相差検波部３７４から、合焦判定結果としてフォーカスのずれの量（デフォーカス量）を示す情報が供給された場合、フォーカスのずれの方向（前ピンか後ピンか）を判別し、その方向に対してコントラストオートフォーカスを行うようにしてもよい。

[0160] 尚、図１８の電子機器３００による撮像処理については、図１１のフロー

チャートを参照して説明した処理と同様であるので、その説明は省略する。

[0161] 以上の処理によれば、AFの精度を向上させて、画質の劣化を抑制することが可能となる。

[0162] また、図１２の下段で示されるように、時刻ｔ２０乃至ｔ２１において、位相差検波用画素１１１Ｂを読み出した後、時刻ｔ２１乃至ｔ２２において、通常加算画素を読み出しながら、位相差オートフォーカス処理を実行して、レンズ３１１によるフォーカス調整を行うことで、被写体の動きにフォーカスを追従させながら連続した撮像を行うことが可能となり、画質の劣化を抑制させることが可能となる。

[0163] （３－５） 第３の実施の形態の変形例（サブブロック内に位相差検波用画素または黒画素を設ける画素配置例）

以上においては、サブブロック１０３を構成する３画素×３画素のうち、中央の画素を、位相差検波用画素として構成する例について説明してきたが、位相差検波用画素の一部を黒画素として用いるようにしてもよい。

[0164] より具体的には、図２１の左上部で示されるように、上段のブロック１０２においては、上段のサブブロック１０３を構成する３画素×３画素のうち、中央の画素が、位相差検波用画素１１１Ｂ－１，１１１Ｂ－２として構成され、下段のサブブロック１０３を構成する３画素×３画素のうち、中央の画素が、黒画素１１１Ｃとして構成されている。

[0165] さらに、下段のブロック１０２においては、上段のサブブロック１０３を構成する３画素×３画素のうち、中央の画素が、黒画素１１１Ｃとして構成され、下段のサブブロック１０３を構成する３画素×３画素のうち、中央の画素が、位相差検波用画素１１１Ｂ－１，１１１Ｂ－２として構成されている。

[0166] ここで、黒画素１１１Ｃは、図６の非画像出力領域４４Ｂに設けられているOPB領域に設けられた黒レベルを求めるために構成された画素に対応する画素である。より詳細には、黒画素１１１Ｃは、全面が、図１３を参照して説明した、銅などの金属膜により形成される遮光部３３２よりで覆われた画素

である。

[0167] このような構成により、図２１の右上部で示されるように、通常の画素１１１は、８個分が加算されて、通常加算画素として出力されると共に、位相差検波用画素１１１Ｂ－１，１１１Ｂ－２、および黒画素１１１Ｃがそれぞれ出力される。

[0168] サブブロック１０３単位で各画素１１１の画素信号は、近傍の黒画素１１１Ｃの黒レベルを読み出して、上述したステップＳ１３（図７）、Ｓ２３（図１１）、およびＳ３３（図１９）の処理における黒レベルの減算に使用する。

[0169] このような構成により、図２１の下段で示されるように、時刻ｔ５０乃至ｔ５１において、位相差検波用画素１１１Ｂ－１，１１１Ｂ－２、および黒画素１１１Ｃの画素信号が読み出され、その後、時刻ｔ５１乃至ｔ５２において、通常加算画素が読み出されるようにする。

[0170] このような読み出し順序により、先に、位相差検波用画素１１１Ｂ－１，１１１Ｂ－２が読み出されることで、その後のタイミングにおいて、通常加算画素を読み出しながら、位相差オートフォーカス処理を実行して、レンズ３１１によるフォーカス調整を行うことで、被写体の動きにフォーカスを追従させながら連続した撮像を行うことが可能となり、画質の劣化を抑制させることが可能となる。

[0171] さらに、通常加算画素が読み出された後に、先に読み出されている黒画素を用いた黒レベルの減算により、サブブロック１０３毎に近傍の黒画素１１１Ｃの黒レベルを減算することで、高画質化を図ることが可能となる。

[0172] これまで、図６の画像出力領域４４Ａの周辺に設けられた非画像出力領域４４Ｂ内に設定されるOPB領域の画素１１１を黒レベルとしていたため、画像出力領域４４Ａにおいて２次元的に発生する黒レベルのばらつきを用いた補正ができなかった。しかしながら、本開示の黒画素１１１Ｃを用いた２次元的な黒レベルの検波結果を用いた画素信号の補正により、２次元的に発生する黒レベルのばらつきを抑制することができ、より高精度なクランプ処理を

実現することが可能となる。

[0173] さらに、図６で示されるような非画像出力領域４４Ｂを設けて、OPB領域を設定する必要がなくなるので、撮像素子４１を小型化することが可能になると共に、小型化に起因する低コスト化を実現することが可能となる。

[0174] ＜４．第４の実施の形態＞

（４－１） 白画素を用いた画素配置例

以上においては、サブブロック１０３を構成する３画素×３画素のうち、中央の画素を、位相差検波用画素または黒画素として構成する例について説明してきたが、位相差検波用画素および黒画素に代えて、白画素を用いるようにしてもよい。

[0175] より具体的には、図２２の左上部で示されるように、各ブロック１０２においては、サブブロック１０３を構成する３画素×３画素のうち、中央の画素が、白画素１１１Ｄとして構成されている。白画素１１１Ｄは、透明なカラーフィルタ３５４、またはカラーフィルタ３５４が設けられていない構成とされており、白色光がフォトダイオード３５２に入射される。

[0176] このような構成により、図２２の右上部で示されるように、サブブロック１０３単位における通常の８個の画素１１１の画素信号が加算されることにより、ベイヤ配列の狭色帯域の通常加算画素の画素信号が読み出される。

[0177] 一方、白画素１１１Ｄは、白色光が入射されることにより、輝度信号そのものを出力する。

[0178] このため、例えば、ＲＧＢのそれぞれのサブブロック１０３の通常加算画素、および白画素１１１Ｄからは、図２２の左下部で示されるように、それぞれ波形Ｒ，Ｇ，Ｂ，Ｗで示される信号が出力される。図２２の左下部においては、横軸は、波長であり、縦軸は、画素信号のレベルである。

[0179] このように、ベイヤ配列のＲＧＢのそれぞれのサブブロック１０３から出力される通常加算画素の画素信号は狭色帯域の信号となるのに対して、白画素１１１Ｄから出力される輝度信号は、広色帯域の信号となる。

[0180] そこで、ＲＧＢのそれぞれのサブブロック１０３から出力される通常加算

画素の画素信号は狭色帯域の信号と、広色帯域の信号とを用いて、偽解像や高周波の色偽を低減させる。

[0181] より具体的には、まず、ＲＧＢのそれぞれのサブブロック１０３から出力される通常加算画素の画素信号である狭色帯域の信号に対してLPF（Low Pass Filter）は掛けられて色のDC成分が抽出される。次に、白画素１１１Ｄから出力される広色帯域の信号に対しては、HPF（High Pass Filter）が掛けられて輝度のAC成分が抽出される。

[0182] そして、LPFが掛けられたＲＧＢの通常加算画素のそれぞれの画素信号のDC成分と、HPFが掛けられた輝度信号のAC成分とが加算される。

[0183] すなわち、ＲＧＢの通常加算画素の画素信号にLPFが掛けられるとき、高周波成分は応答が低下するので、その分をHPFが掛けられた輝度成分のAC成分で補うように補正する。

[0184] このような処理により、偽解像や高周波の色偽を低減させることが可能となる。

[0185] （４－２） 電子機器の第４の実施の形態の構成例

図２３は、本技術を適用した電子機器の第４の実施の形態の構成例を示す図である。２３に示される電子機器３００において、図１８の電子機器３００と同一の機能を備えた構成については、同一の名称、および同一の符号を付しており、その説明は適宜省略する。

[0186] すなわち、図２３の電子機器３００において、図１８の電子機器３００と異なる点は、デモザイク部３２３とLM/MB/ガンマ補正部３２４との間に補正部３９１を設けた点である。

[0187] 補正部３９１は、ＲＧＢのそれぞれのサブブロック１０３から出力される通常加算画素の画素信号である狭色帯域の信号に対してLPF（Low Pass Filter）を掛けて色のDC成分を抽出し、白画素１１１Ｄから出力される広色帯域の信号に対しては、HPF（High Pass Filter）を掛けて輝度のAC成分を抽出し、それぞれを加算する。

[0188] この処理により、LPFが掛けられるとき、低下する色のDC成分の高周波成分

をHPFが掛けられた輝度成分のAC成分で補うように補正し、偽解像や高周波の色偽を低減させる。

[0189] 尚、補正部３９１の詳細な構成については、図２４を参照して後述する。

[0190] （４－３） 補正部の構成例

図２４の上部は、図２３の補正部３９１の構成例を示す図であり、図２４の下部は、HPF４０１と、LPF４０２の入力信号の周波数と応答出力との関係を示す波形図である。

[0191] 補正部３９１は、HPF (High Pass Filter) ４０１、LPF (Low Pass Filter) ４０２、および加算部４０３より構成される。

[0192] HPF４０１は、ＲＧＢのそれぞれのサブブロック１０３の白画素１１１Ｄより供給される輝度信号よりAC成分を抽出して加算部４０３に出力する。

[0193] LPF４０２は、ＲＧＢのそれぞれのサブブロック１０３の通常加算画素からの画素信号よりDC成分を抽出して加算部４０３に出力する。

[0194] 加算部４０３は、LPF４０２からのＲＧＢのそれぞれのサブブロック１０３の通常加算画素からの画素信号のDC成分と、HPF４０１からの輝度信号のAC成分とを加算して、ＲＧＢのサブブロック１０３の色信号として出力する。

[0195] すなわち、図２４の下部の実線のLPF４０２の特性を示す波形で示されるように、LPF４０２は、入力信号の周波数が低いときには、応答出力が高く、周波数が高くなると応答出力が低くなる。これに対して、図２４の下部の点線のHPF４０１の特性を示す波形で示されるように、HPF４０１は、入力信号の周波数が低いときには、応答出力が低く、周波数が高くなると応答出力が高くなる。すなわち、応答出力の最大値を１としたとき、HPF４０１の応答出力は、１からLPF４０２の応答出力を減算した値となる。

[0196] そこで、ＲＧＢのサブブロック１０３の通常加算画素の画素信号については、LPF４０２を掛けたとき、ＲＧＢの周波数に応じて応答出力が増減するので、周波数が高い波長の色については、輝度信号よりHPF４０１により抽出されるAC成分を補うことで、偽解像や色偽の発生を抑制させることが可能となる。

[0197] （４－４） 図２３の電子機器による撮像処理

次に、図２５のフローチャートを参照して、図２３の電子機器３００による撮像処理について説明する。尚、図２５のフローチャートにおけるステップＳ８１乃至Ｓ８３，Ｓ８５Ｓ，８７乃至Ｓ９０の処理は、図１１のフローチャートを参照して説明したステップＳ２１乃至Ｓ２３，Ｓ２５乃至Ｓ２９と同様であるので、その説明は省略する。すなわち、図２５のフローチャートにおいて、図１１のフローチャートと異なる処理は、ステップＳ８４，Ｓ８６の処理である。

[0198] ステップＳ８４において、クランプ部３３０は、各サブブロック１０３について、AD変換部３２１からの通常加算画素の画素信号（画素値）から、対応する黒画素１１１Ｃの画素信号として検出された黒レベルを減算する。クランプ部３３０は、黒レベルが減算された全画素分の画像データ(画素値）をデモザイク部３２３に供給する。すなわち、ここでは、サブブロック１０３単位で、通常加算画素の画素信号より、黒画素１１１Ｃの画素信号である黒レベルが減算される。結果として、画素アレイ４４上の画素１１１単位で生じ得る２次元的な黒レベルのばらつきを高精度に補正することが可能となる。

[0199] また、ステップＳ８６において、補正部３９１は、補正処理を実行して、ＲＧＢのサブブロック１０３の通常加算画素の画素信号のDC成分を抽出すると共に、対応する白画素１１１Ｄの輝度信号のAC成分を抽出して加算することで、偽解像や色偽の発生を抑制する。

[0200] （４－５） 補正処理

ここで、図２６のフローチャートを参照して、補正部３９１による補正処理について説明する。

[0201] ステップＳ１０１において、LPF４０２は、ベイヤ配列のＲＧＢのサブブロック１０３のそれぞれに対応する狭色帯域の画素信号に対して、LPFを掛けて、色のDC成分を抽出して加算部４０３に出力する。

[0202] ステップＳ１０２において、HPF４０１は、ベイヤ配列のＲＧＢのサブブロ

ック１０３のそれぞれに対応する広色帯域の輝度信号に対して、HPFを掛けて、輝度のAC成分を抽出して加算部４０３に出力する。

[0203] ステップＳ１０３において、加算部４０３は、ベイヤ配列のＲＧＢのサブブロック１０３毎に、HPF４０１より供給される輝度のAC成分と、LPF４０２より供給される色のDC成分とを加算してクランプ部３２２に出力する。

[0204] 以上の処理により、ＲＧＢのサブブロック１０３の通常加算画素の画素信号について、ＲＧＢの周波数に応じて、LPF４０２を掛けたとき、周波数に応じて応答出力が増減するので、周波数が高い波長の色については、輝度信号よりHPF４０１により抽出されるAC成分を補うことで、偽解像や色偽の発生を抑制させることが可能となる。尚、ステップＳ１０１，Ｓ１０２の処理は順序が入れ替わってもよいものであるが、実質的に、並列的に処理がなされるものである。

[0205] （４－６） 第４の実施の形態の変形例（サブブロック内に白画素または位相差検波用画素を設ける画素配置例）

以上においては、サブブロック１０３を構成する３画素×３画素のうち、中央の画素を、白画素１１１Ｄとする例について説明してきたが、白画素１１１Ｄの一部を位相差検波用画素として用いるようにしてもよい。

[0206] より具体的には、図２７で示されるように、上段のブロック１０２においては、サブブロック１０３を構成する３画素×３画素のうち、中央の画素が、白画素１１１Ｄとして構成されている。

[0207] 一方、下段のブロック１０２においては、上段のサブブロック１０３を構成する３画素×３画素のうち、中央の画素が、白画素１１１Ｄとして構成され、下段のサブブロック１０３を構成する３画素×３画素のうち、中央の画素が、位相差検波用画素１１１Ｂ－１，１１１Ｂ－２として構成されている。

[0208] すなわち、上段のブロック１０２においては、通常の画素１１１は、８個分が加算されて、通常加算画素として出力される。一方、下段のブロック１０２の、上段のサブブロック１０３においては、８個の通常の画素１１１の

画素信号が加算されて、通常加算画素として出力されると共に、下段のサブブロック１０３においては、位相差検波用画素１１１Ｂ－１，１１１Ｂ－２がそれぞれ出力される。つまり、２個×２個のブロック１０２単位で、２対の位相差検波用画素１１１Ｂ－１，１１１Ｂ－２が配置される。

[0209] この２対の位相差検波用画素１１１Ｂ－１，１１１Ｂ－２から画素信号が読み出されることで、位相差オートフォーカス処理を実行して、レンズ３１１によるフォーカスを調整した後、フォーカスが調整された状態の画像を通常加算画素により読み出すと共に、白画素１１１Ｄを用いた補正処理を実現させることができるので、画質の劣化を抑制させることが可能となる。

[0210] ＜５．撮像素子からの画素信号の出力のタイミング＞

以上においては、撮像素子４１からの画素信号の出力は、サブブロック１０３を構成する通常の８個の画素１１１の画素信号と、それ以外の１個の何らかの機能を備えた画素（以下、機能画素１１１Ｘとも称する）の画素信号が異なるタイミングでクランプ部３３０に出力される例について説明してきた。

[0211] しかしながら、図２８の上段で示されるように、通常の８個の画素１１１の画素信号と、それ以外の１個の機能画素１１１Ｘの画素信号が同一のタイミングでクランプ部３３０に出力されるように並列読み出しするようにしてもよい。

[0212] この場合、機能画素１１１Ｘの画素信号と、通常の画素１１１の画素信号との処理タイミングが実際には異なる場合、クランプ部３２２は、処理タイミングの異なる画素信号をバッファリングするなどしてタイミングを調整する必要がある。

[0213] 尚、機能画素１１１Ｘとは、上述した、単独画素１１１Ａ、位相差検波用画素１１１Ｂ－１，１１１Ｂ－２、黒画素１１１Ｃ、および白画素１１１Ｄを総称したものである。

[0214] また、撮像素子４１の後段において、通常の画素１１１と、機能画素１１１Ｘとの処理順序やタイミングが決まっているような場合、処理順序やタイ

ミングに合わせて出力するようにしてもよい。

[0215] 例えば、図２８の下段で示されるように、時刻ｔｘにおいて、通常の画素１１１の画素信号が出力された後、時刻ｔｙにおいて、機能画素１１１Ｘの画素信号が出力されるように、時分割読み出しするようにしてもよい。また、順序を入れ替えて、機能画素１１１Ｘの画素信号が出力された後、通常の画素１１１の画素信号が出力されるように時分割読み出しするようにしてもよい。

[0216] ＜６．カラムAD変換部の配置例＞

以上においては、カラムAD変換部４７は、１本の垂直信号線５３に対して１個ずつADC５５が設けられており、１行毎にAD変換する構成例について説明してきたが、例えば、図２９で示されるように、上下に３行分ずつカラムAD変換部４７－１乃至４７－３、および４７－１１乃至４７－１３をそれぞれ設けるようにして、画素アレイ４４の上半分のブロック１０２については、サブブロック１０３単位となる画素１１１の３列ごとに、上部に設けられたカラムAD変換部４７－１乃至４７－３によりAD変換させ、画素アレイ４４の下半分のブロック１０２については、サブブロック１０３単位となる画素１１１の３列ごとに、下部に設けられたカラムAD変換部４７－１乃至４７－３によりAD変換させるようにしてもよい。

[0217] このような構成により、通常の画素１１１を８個加算する際、加算に必要な画素１１１の画素信号が同時に揃えられるので、メモリなどを必要とせず、通常加算画素の画素信号を求めることが可能となる。

[0218] また、３行毎に画素信号をAD変換することが可能となるので、AD変換に係る処理速度を向上させることが可能となる。尚、カラムAD変換部４７は、上下に３行ずつ設けるのみならず、さらに、３の倍数行であれば、それ以外の行数分設けるようにしてもよい。尚、カラムAD変換部４７は、サブブロック１０３を構成する画素数に応じた数となる。このため、例えば、サブブロック１０３が、Ｑ個×Ｑ個で構成される場合、カラムAD変換部４７は、Ｑの倍数行ずつ設けられることが望ましい。

[0219] ＜７．画素配置のバリエーション＞

画素アレイ４４における、通常の画素１１１と、単独画素１１１Ａ、位相差検波用画素１１１Ｂ－１，１１１Ｂ－２、黒画素１１１Ｃ、および白画素１１１Ｄを含む機能画素１１１Ｘとの画素配置のバリエーションは、様々なものが考えられる。

[0220] 例えば、図３０の左上部で示されるように、サブブロック１０３単位で中心画素と、その上下左右の５カ所に通常の画素１１１が配置され、それ以外の角部の４か所に機能画素１１１Ｘが配置されるようにしてもよい。

[0221] また、例えば、図３０の右上部で示されるように、サブブロック１０３単位で中心画素と、その左右の斜め上、左右の斜め下の５が所に画素１１１が配置され、それ以外の４か所に機能画素１１１Ｘが配置されるようにしてもよい。

[0222] 図３０の左上部および右上部で示されるように、通常の画素１１１をサブブロック１０３内で上下左右対称に配置することで、サブブロック１０３内における色画素の位相ずれの発生を抑制することができる。

[0223] すなわち、サブブロック１０３内において、対称に通常画素が配置されない場合、細い斜めの線などを表示する際に、ある角度で画素がかけて色偽が発生することがある。このため、サブブロック１０３内で上下左右対称に通常の画素１１１が配置されることにより、色偽の発生を抑制することが可能となる。

[0224] また、通常の画素１１１と機能画素１１１Ｘとの数を揃えることで、画素１１１と機能画素１１１Ｘの出力レベルの比を揃えることが可能となる。

[0225] さらに、図３０の右下部で示されるように、ブロック１０２単位で、右下部の画素については、すなわち、Ｂサブブロック１０３の右下の画素のみを、黒画素１１１Ｃとするようにしてもよい。

[0226] この場合、サブブロック１０３内で黒画素１１１Ｃを除く機能画素１１１Ｘは非対称に配置されることになるが、サブブロック１０３内で通常の画素１１１は、上下左右に対称に配置されるので、色画素の位相ずれの発生は抑

制される。また、黒画素１１１Ｃは均等に配置されるので、適切に２次元的な黒レベルの変化を補正することが可能となる。

[0227] さらに、図３１の左上部で示されるように、サブブロック１０３単位で、中心画素から見て左右の斜め上部には、位相差検波用画素１１１Ｂ－１，１１１Ｂ－２を配置し、左右斜め下部には、黒画素１１１Ｃを配置し、それ以外の５画素を通常の画素１１１とするようにしてもよい。

[0228] また、図３１の左下部で示されるように、Ｇサブブロック１０３については、中心画素から見て右側の斜め上下部には、位相差検波用画素１１１Ｂ’－１，１１１Ｂ’－２が配置され、左側の斜め上下部には、黒画素１１１Ｃが配置され、それ以外の５画素が通常の画素１１１とされるようにし、Ｒ，Ｂサブブロック１０３については、中心画素から見て左右の斜め上部には、位相差検波用画素１１１Ｂ－１，１１１Ｂ－２が配置され、左右斜め下部には、黒画素１１１Ｃが配置され、それ以外の５画素が通常の画素１１１とされるようにしてもよい。尚、各ブロック１０２のベイヤ配列のＲＧＢサブブロック１０３の配置は、図３に対応したものである。

[0229] さらに、図３１の右上部で示されるように、図３１の左上部の画素配置に対して、サブブロック１０３内の中心の画素１１１を白画素１１１Ｄに代えるようにしてもよい。

[0230] 同様に、図３１の右下部で示されるように、図３１の左下部の画素配置に対して、サブブロック１０３内の中心の画素１１１を白画素１１１Ｄに代えるようにしてもよい。

[0231] 図３１のいずれにおいても、通常の画素１１１は、サブブロック１０３内において、上下左右に対して対称に配置されるので、位相ずれの発生を抑制することが可能となる。

[0232] また、以上においては、サブブロック１０３が３画素×３画素の合計９画素で構成される例について説明してきたが、サブブロック１０３を構成する画素数は、それ以外の画素数であってもよく、例えば、４画素×４画素により構成されるようにしてもよい。

[0233] 例えば、図３２の左上部で示されるように、４画素×４画素で構成されるサブブロック１０３のうち、中央の２画素×２画素については、左右のそれぞれに位相差検波用画素１１１Ｂ－１，１１１Ｂ－２が配置され、それ以外の１２画素については、通常の画素１１１が配置されるようにしてもよい。

[0234] また、例えば、図３２の右上部で示されるように、４画素×４画素で構成されるサブブロック１０３のうち、Ｇサブブロック１０３の中央の２画素×２画素については、左右に位相差検波用画素１１１Ｂ－１，１１１Ｂ－２が配置され、それ以外の１２画素については、通常の画素１１１が配置されるようにし、Ｂ，Ｒサブブロック１０３の中央の２画素×２画素については、左右に位相差検波用画素１１１Ｂ’－１，１１１Ｂ’－２が配置され、それ以外の１２画素については、通常の画素１１１が配置されるようにしてもよい。

[0235] さらに、例えば、図３２の左下部で示されるように、４画素×４画素で構成されるサブブロック１０３のうち、中央上段の２画素については、位相差検波用画素１１１Ｂ－１，１１１Ｂ－２が配置され、中央下段の２画素については、黒画素１１１Ｃが配置され、それ以外の１２画素については、通常の画素１１１が配置されるようにしてもよい。

[0236] また、例えば、図３２の右下部で示されるように、４画素×４画素で構成されるサブブロック１０３のうち、Ｇサブブロック１０３の中央上段の２画素については、位相差検波用画素１１１Ｂ－１，１１１Ｂ－２が配置され、中央下段の２画素については、黒画素１１１Ｃが配置され、それ以外の１２画素については、通常の画素１１１が配置されるようにし、Ｂ，Ｒサブブロック１０３の中央左側の２画素については、位相差検波用画素１１１Ｂ’－１，１１１Ｂ’－２が配置され、中央右側の２画素については、黒画素１１１Ｃが配置され、それ以外の１２画素については、通常の画素１１１が配置されるようにしてもよい。

[0237] 図３２のいずれにおいても、通常の画素１１１は、サブブロック１０３内において、上下左右に対して対称に配置されるので、位相ずれの発生を抑制

することが可能となる。

[0238] さらに、サブブロック１０３は、２画素×２画素により構成されるようにしてもよい。

[0239] 例えば、図３３で示されるように、ブロック１０２を構成する上段の２つのサブブロック１０３については、右下部に位相差検波用画素１１１Ｂ－１，１１１Ｂ－２が設けられ、ブロック１０２を構成する下段の２つのサブブロック１０３については、右下部に黒画素１１１Ｃが設けられるようにしてもよい。

[0240] すなわち、２画素×２画素のサブブロック１０３内において、１／４の画素が機能画素Ｘとされる。

[0241] 従って、機能画素Ｘは、図３３で示される位相差検波用画素１１１Ｂおよび黒画素１１１Ｃのみならず、白画素１１１Ｄや単独画素１１１Ａなどであってもよい。

[0242] この場合、通常の画素１１１は、サブブロック１０３単位で上下左右に対して非対称であるが、加算される３個の画素１１１の配置は、いずれのサブブロック１０３においても同一であるので、位相のずれは抑制される。すなわち、通常加算画素として使用される画素１１１の配置がサブブロック１０３単位で同一であれば、サブブロック１０３を構成する画素数に関わらず、その配置が非対称であってもよい。

[0243] また、サブブロック１０３において、通常画素１１１が上下左右対称に構成される限り、他の位置には、様々な機能画素１１１Ｘを様々な組み合わせで配置するようにしてもよい。

[0244] 以上の如く、本開示の電子機器によれば、通常の画像と異なる情報を得るために、画素配列のいずれかの画素を、所望の情報を得る専用の機能画素として構成しても、撮像画像の画質の劣化を抑制することが可能となる。

[0245] 尚、本開示は、以下のような構成も取ることができる。

＜１＞ 画像を撮像し、対応する画素信号を発生する画素からなる通常画素と、

前記画像の撮像に必要な信号を発生する画素からなる機能画素とを含む撮像素子を備え、

前記撮像素子により撮像される画像は、色の単位の集合となるブロックより構成され、

前記ブロックは、色毎に、同一の色の複数の画素からなるサブブロックが、所定の色配列で配置されることで構成され、

前記サブブロックを構成する複数の画素の配置のうち、前記通常画素は、前記サブブロック内において上下左右対称に配置される

固体撮像装置。

＜２＞　前記色配列は、ベイヤ配列、ストライプ配列、市松配列、または、インタライン配列である

＜１＞に記載の固体撮像装置。

＜３＞　前記サブブロックを構成する複数の通常画素の、それぞれの画素信号が加算されて、前記サブブロック単位の通常加算画素の画素信号として出力される

＜１＞または＜２＞に記載の固体撮像装置。

＜４＞　前記機能画素は、前記通常画素と同一の機能を備えた画素であり、前記通常画素と異なる露光時間で、かつ、同一感度の前記画像を撮像する

＜３＞に記載の固体撮像装置。

＜５＞　前記機能画素は、前記通常画素と同一の機能を備えた画素であり、前記通常画素と同一の露光時間で、かつ、異なる感度の前記画像を撮像する

＜３＞に記載の固体撮像装置。

＜６＞　前記機能画素は、焦点距離に応じた位相差を検波する位相差検波用画素である

＜３＞に記載の固体撮像装置。

＜７＞　前記撮像素子は、前記位相差検波用画素からなる前記機能画素により検波される位相差を示す信号を出力した後、前記通常画素の画素信号を出力する

＜６＞に記載の固体撮像装置。

＜８＞　前記撮像素子に入射する光の焦点を調整するレンズと、

前記レンズの焦点距離を制御するレンズ制御部とをさらに含み、

前記レンズ制御部は、前記位相差検波用画素により検波された位相差に応じて、前記レンズのデフォーカス量を算出し、前記デフォーカス量に基づいて、前記レンズの焦点距離を制御する

＜７＞に記載の固体撮像装置。

＜９＞　前記位相差検波用画素は、水平方向の位相差を検波する

＜６＞に記載の固体撮像装置。

＜１０＞　前記位相差検波用画素は、垂直方向の位相差を検波する

＜６＞に記載の固体撮像装置。

＜１１＞　前記機能画素は、黒画素であり、黒レベルを出力する

＜３＞に記載の固体撮像装置。

＜１２＞　前記黒画素は、全面遮光された画素である

＜１１＞に記載の固体撮像装置。

＜１３＞　前記通常加算画素の画素信号より、前記黒画素の前記黒レベルを減算してクランプするクランプ部をさらに含む

＜１１＞に記載の固体撮像装置。

＜１４＞　前記機能画素は、白画素であり、輝度信号を出力する

＜３＞に記載の固体撮像装置。

＜１５＞　前記白画素は、カラーフィルタが透明の画素、または、前記カラーフィルタのない画素である

＜１４＞に記載の固体撮像装置。

＜１６＞　前記通常加算画素の画素信号にLPF（Low Pass Filter）を掛けるLPF部と、

前記輝度信号にHPF（High Pass Filter）を掛けるHPF部と、

前記LPF部の出力と、前記HPF部の出力を加算する加算部とをさらに含む

＜１４＞に記載の固体撮像装置。

＜１７＞　前記撮像素子を構成するアレイ状に配置された前記画素より出力される信号を行単位でアナログデジタル変換するカラムAD変換部をさらに含み、

前記カラムAD変換部は、前記サブブロックを構成する行数の倍数分だけ設けられる

＜１＞乃至＜１６＞のいずれかに記載の固体撮像装置。

＜１８＞　画像を撮像し、対応する画素信号を発生する画素からなる通常画素と、

前記画像の撮像に必要な信号を発生する画素からなる機能画素とを含む撮像素子を備え、

前記撮像素子により撮像される画像は、色の単位の集合となるブロックより構成され、

前記ブロックは、色毎に、同一の色の複数の画素からなるサブブロックが、所定の色配列で配置されることで構成され、

前記サブブロックを構成する複数の画素の配置のうち、前記通常画素は、前記サブブロック内において上下左右対称に配置される

電子機器。

符号の説明

[0246] １０２　ブロック，　１０３　サブブロック，　１１１　画素，　１１４　撮像用画素，１３１　位相差検波用画素，　３１１　レンズ，３１２　光学フィルタ，　３２２　クランプ部，　３２３　デモザイク部，　３２５　輝度クロマ信号生成部，　３２６　インタフェース部，　３３０　クランプ部，　３７４　位相差検波部，　３７５　レンズ制御部

請求の範囲

[請求項1] 画像を撮像し、対応する画素信号を発生する画素からなる通常画素と、

前記画像の撮像に必要な信号を発生する画素からなる機能画素とを含む撮像素子を備え、

前記撮像素子により撮像される画像は、色の単位の集合となるブロックより構成され、

前記ブロックは、色毎に、同一の色の複数の画素からなるサブブロックが、所定の色配列で配置されることで構成され、

前記サブブロックを構成する複数の画素の配置のうち、前記通常画素は、前記サブブロック内において上下左右対称に配置される

固体撮像装置。

[請求項2] 前記色配列は、ベイヤ配列、ストライプ配列、市松配列、または、インタライン配列である

請求項１に記載の固体撮像装置。

[請求項3] 前記サブブロックを構成する複数の通常画素の、それぞれの画素信号が加算されて、前記サブブロック単位の通常加算画素の画素信号として出力される

請求項１に記載の固体撮像装置。

[請求項4] 前記機能画素は、前記通常画素と同一の機能を備えた画素であり、前記通常画素と異なる露光時間で、かつ、同一感度の前記画像を撮像する

請求項３に記載の固体撮像装置。

[請求項5] 前記機能画素は、前記通常画素と同一の機能を備えた画素であり、前記通常画素と同一の露光時間で、かつ、異なる感度の前記画像を撮像する

請求項３に記載の固体撮像装置。

[請求項6] 前記機能画素は、焦点距離に応じた位相差を検波する位相差検波用

画素である

請求項３に記載の固体撮像装置。

[請求項7] 前記撮像素子は、前記位相差検波用画素からなる前記機能画素により検波される位相差を示す信号を出力した後、前記通常画素の画素信号を出力する

請求項６に記載の固体撮像装置。

[請求項8] 前記撮像素子に入射する光の焦点を調整するレンズと、

前記レンズの焦点距離を制御するレンズ制御部とをさらに含み、

前記レンズ制御部は、前記位相差検波用画素により検波された位相差に応じて、前記レンズのデフォーカス量を算出し、前記デフォーカス量に基づいて、前記レンズの焦点距離を制御する

請求項７に記載の固体撮像装置。

[請求項9] 前記位相差検波用画素は、水平方向の位相差を検波する

請求項６に記載の固体撮像装置。

[請求項10] 前記位相差検波用画素は、垂直方向の位相差を検波する

請求項６に記載の固体撮像装置。

[請求項11] 前記機能画素は、黒画素であり、黒レベルを出力する

請求項３に記載の固体撮像装置。

[請求項12] 前記黒画素は、全面遮光された画素である

請求項１１に記載の固体撮像装置。

[請求項13] 前記通常加算画素の画素信号より、前記黒画素の前記黒レベルを減算してクランプするクランプ部をさらに含む

請求項１１に記載の固体撮像装置。

[請求項14] 前記機能画素は、白画素であり、輝度信号を出力する

請求項３に記載の固体撮像装置。

[請求項15] 前記白画素は、カラーフィルタが透明の画素、または、前記カラーフィルタのない画素である

請求項１４に記載の固体撮像装置。

[請求項16] 前記通常加算画素の画素信号にLPF（Low Pass Filter）を掛けるLPF部と、

前記輝度信号にHPF（High Pass Filter）を掛けるHPF部と、

前記LPF部の出力と、前記HPF部の出力を加算する加算部とをさらに含む

請求項１４に記載の固体撮像装置。

[請求項17] 前記撮像素子を構成するアレイ状に配置された前記画素より出力される信号を行単位でアナログデジタル変換するカラムAD変換部をさらに含み、

前記カラムAD変換部は、前記サブブロックを構成する行数の倍数分だけ設けられる

請求項１に記載の固体撮像装置。

[請求項18] 画像を撮像し、対応する画素信号を発生する画素からなる通常画素と、

前記画像の撮像に必要な信号を発生する画素からなる機能画素とを含む撮像素子を備え、

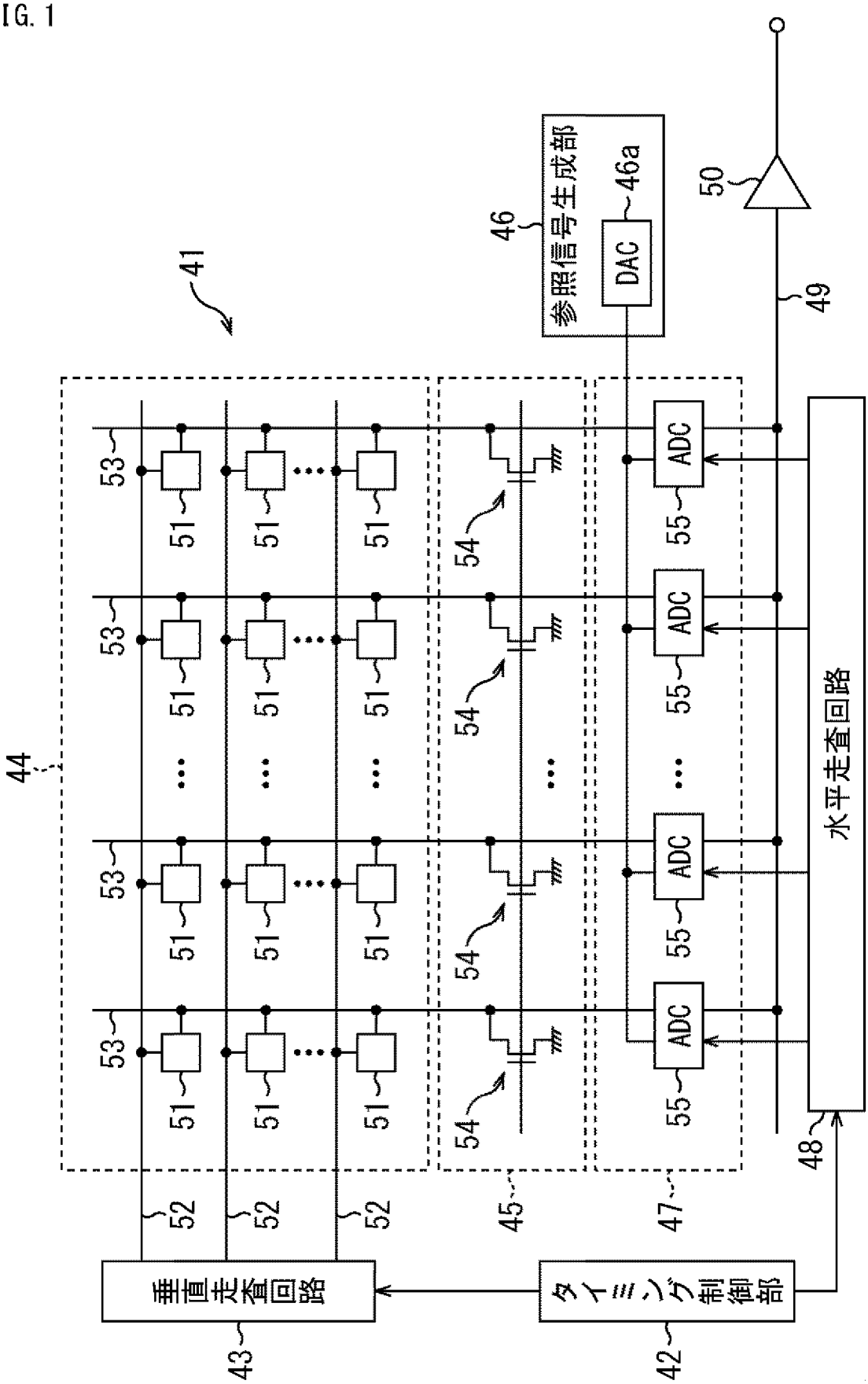
前記撮像素子により撮像される画像は、色の単位の集合となるブロックより構成され、

前記ブロックは、色毎に、同一の色の複数の画素からなるサブブロックが、所定の色配列で配置されることで構成され、

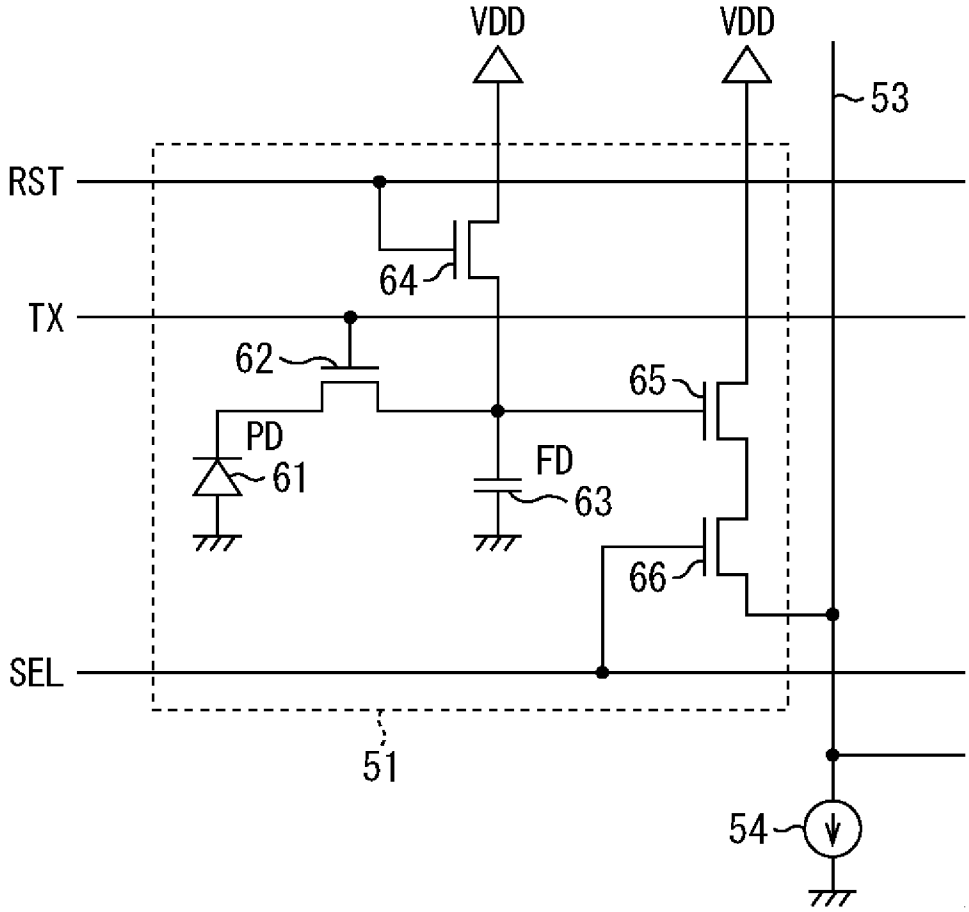
前記サブブロックを構成する複数の画素の配置のうち、前記通常画素は、前記サブブロック内において上下左右対称に配置される

電子機器。

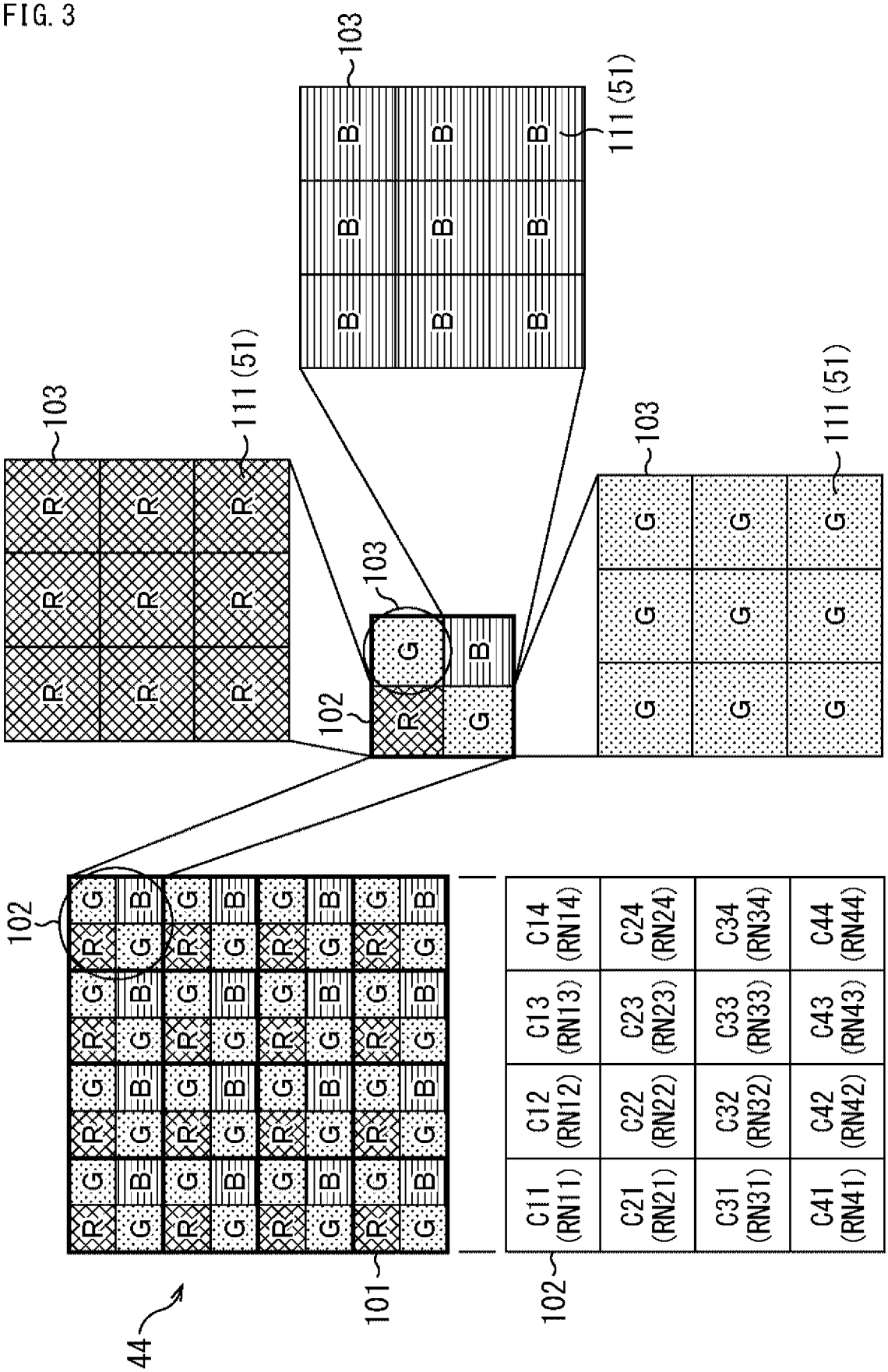
[図1]
FIG. 1


41
44
46
参照信号生成部
DAC
46a
50
49
53
51
54
55
ADC
水平走査回路
48
52
45
47
垂直走査回路
43
タイミング制御部
42

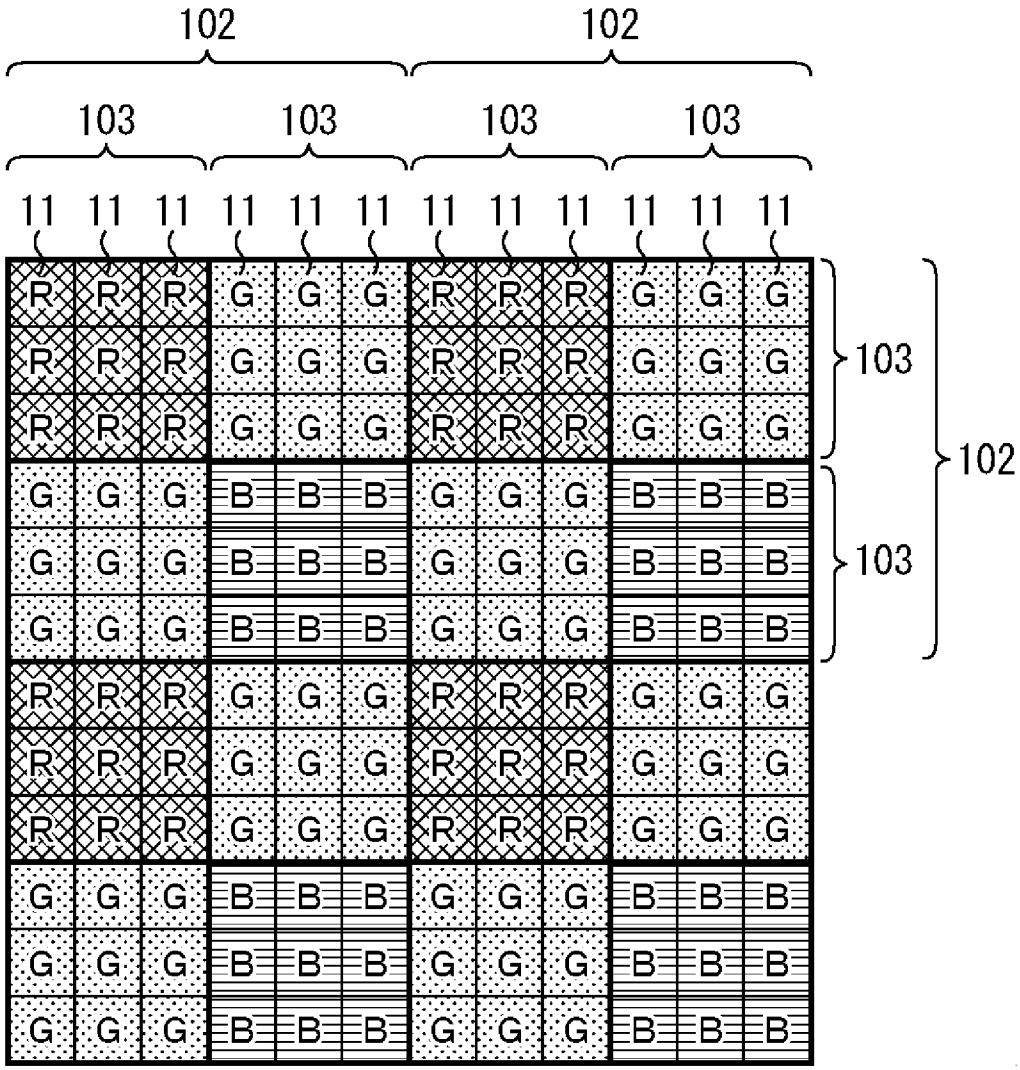
[図2]
FIG. 2



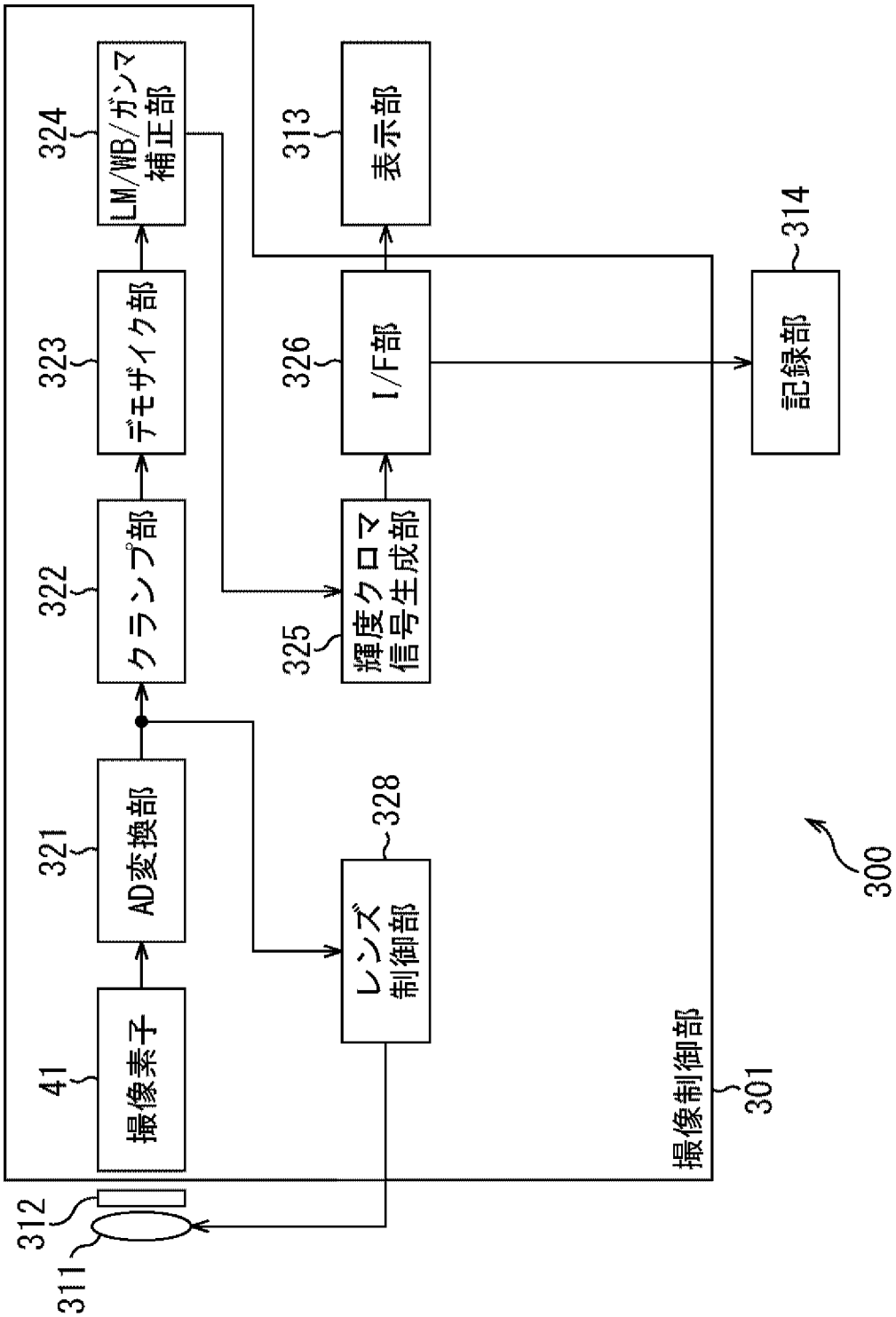
[図3]
FIG. 3


103
111(51)
102
101
44
C11 (RN11)
C12 (RN12)
C13 (RN13)
C14 (RN14)
C21 (RN21)
C22 (RN22)
C23 (RN23)
C24 (RN24)
C31 (RN31)
C32 (RN32)
C33 (RN33)
C34 (RN34)
C41 (RN41)
C42 (RN42)
C43 (RN43)
C44 (RN44)

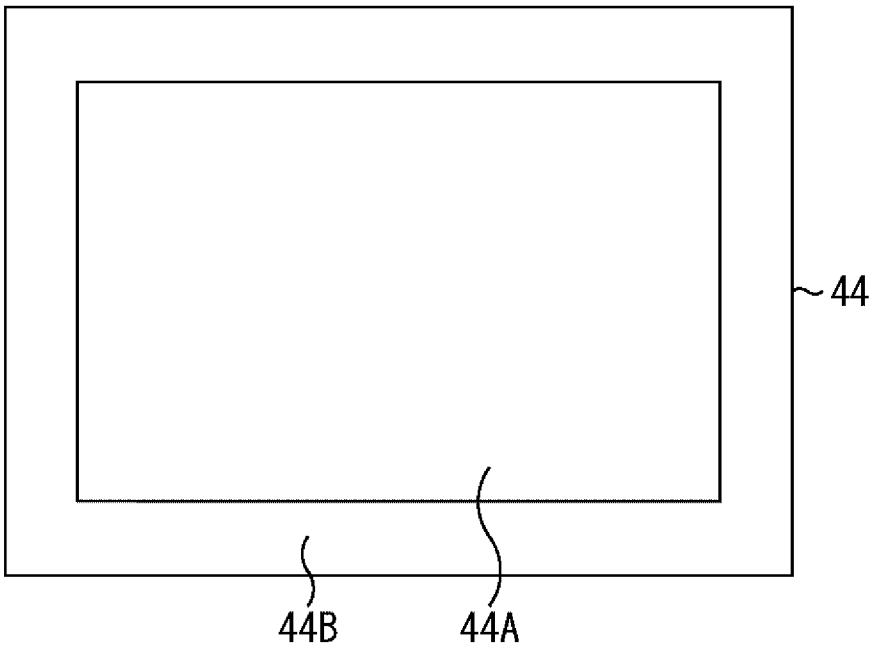
[図4]
FIG. 4


102
102
103
103
103
103
11 11 11 11 11 11 11 11 11 11 11 11
R R R G G G R R R G G G
R R R G G G R R R G G G
R R R G G G R R R G G G
103
G G G B B B G G G B B B
G G G B B B G G G B B B
G G G B B B G G G B B B
103
102
R R R G G G R R R G G G
R R R G G G R R R G G G
R R R G G G R R R G G G
G G G B B B G G G B B B
G G G B B B G G G B B B
G G G B B B G G G B B B

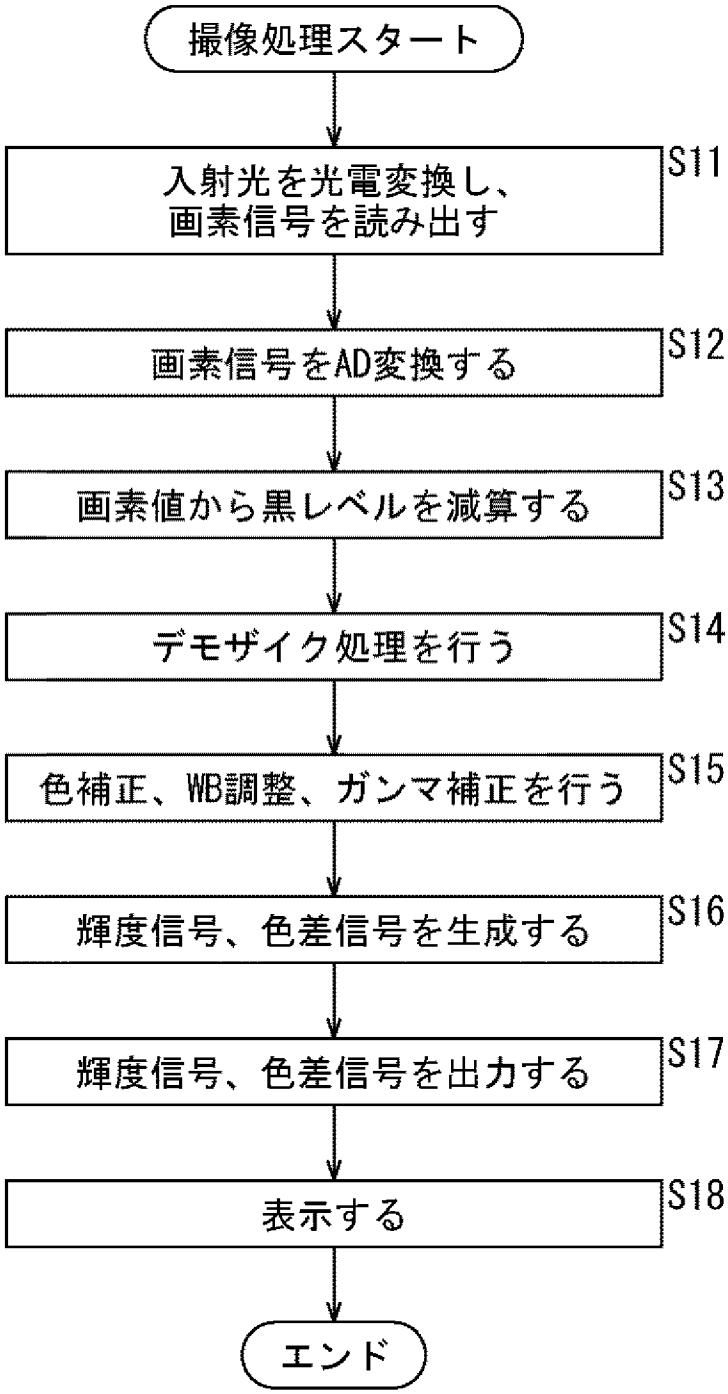
[図5]
FIG. 5


撮像素子
41
AD変換部
321
クランプ部
322
デモザイク部
323
LM/WB/ガンマ補正部
324
表示部
313
I/F部
326
記録部
314
輝度クロマ信号生成部
325
レンズ制御部
328
撮像制御部
301
300
312
311

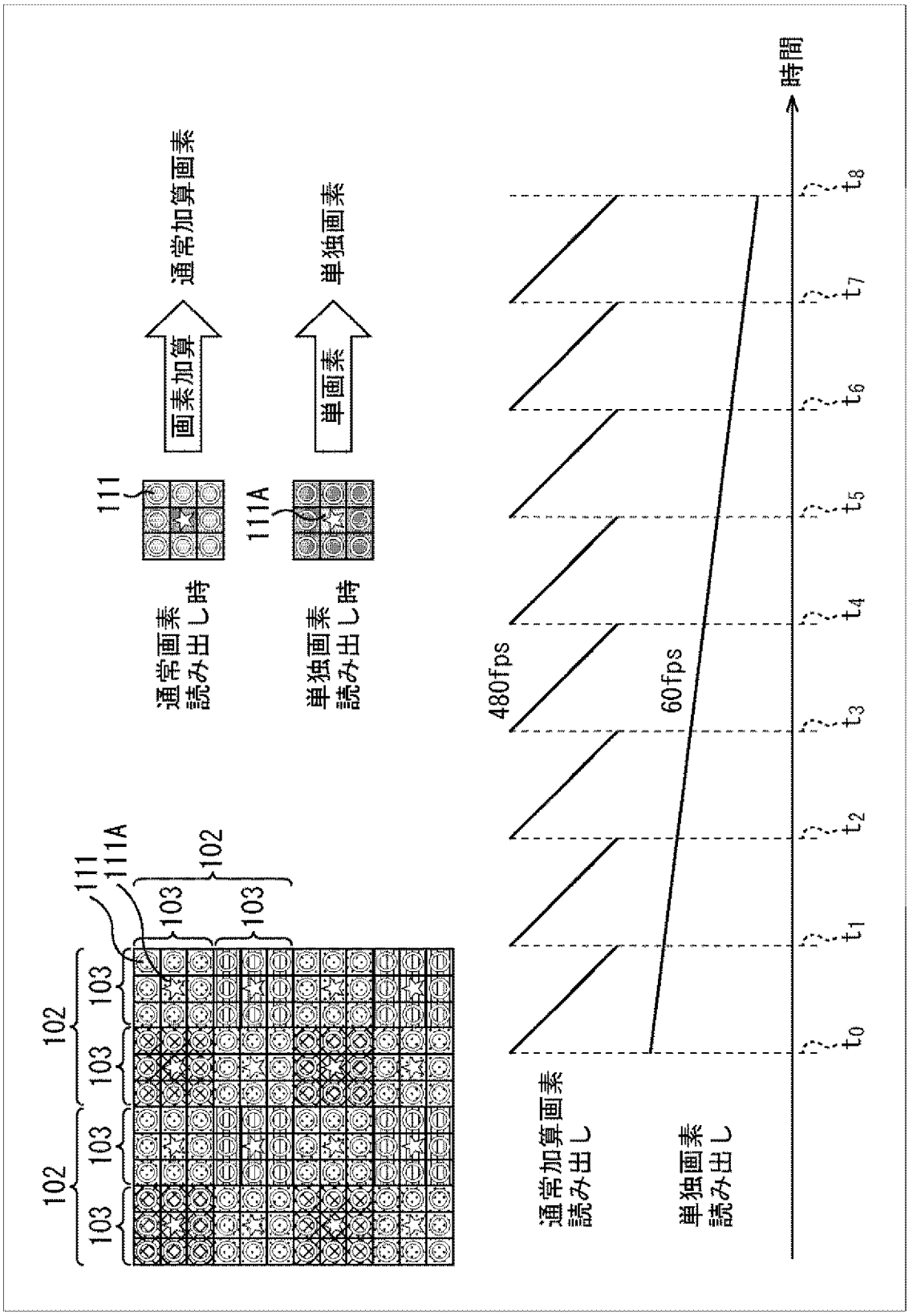
[図6]
FIG. 6



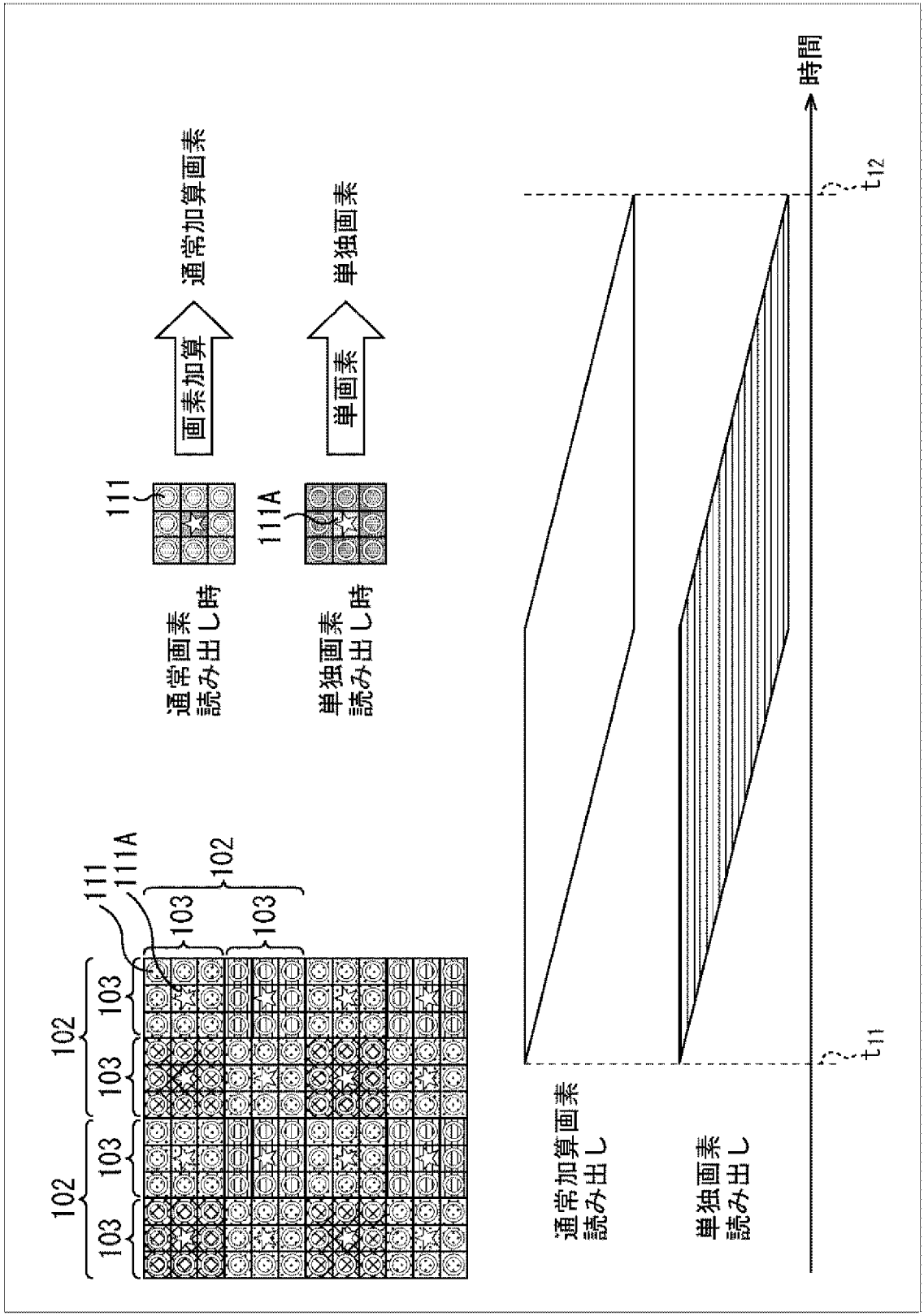
[図7]
FIG. 7


撮像処理スタート
入射光を光電変換し、
画素信号を読み出す
S11
画素信号をAD変換する
S12
画素値から黒レベルを減算する
S13
デモザイク処理を行う
S14
色補正、WB調整、ガンマ補正を行う
S15
輝度信号、色差信号を生成する
S16
輝度信号、色差信号を出力する
S17
表示する
S18
エンド

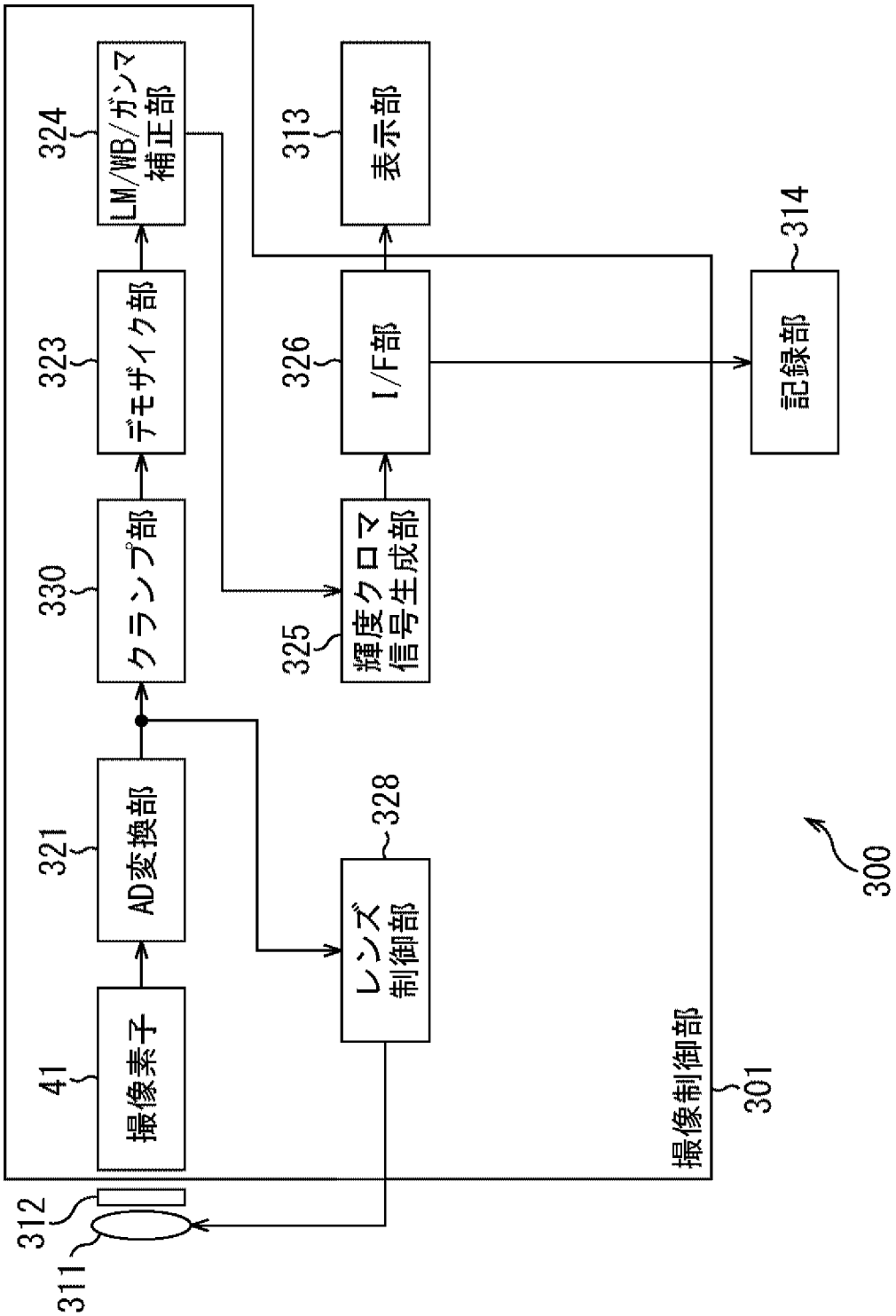
[図8]
FIG. 8


102
103
111
111A
通常画素
読み出し時
単独画素
読み出し時
画素加算
単画素
通常加算画素
単独画素
480fps
60fps
通常加算画素
読み出し
単独画素
読み出し
時間
t0
t1
t2
t3
t4
t5
t6
t7
t8

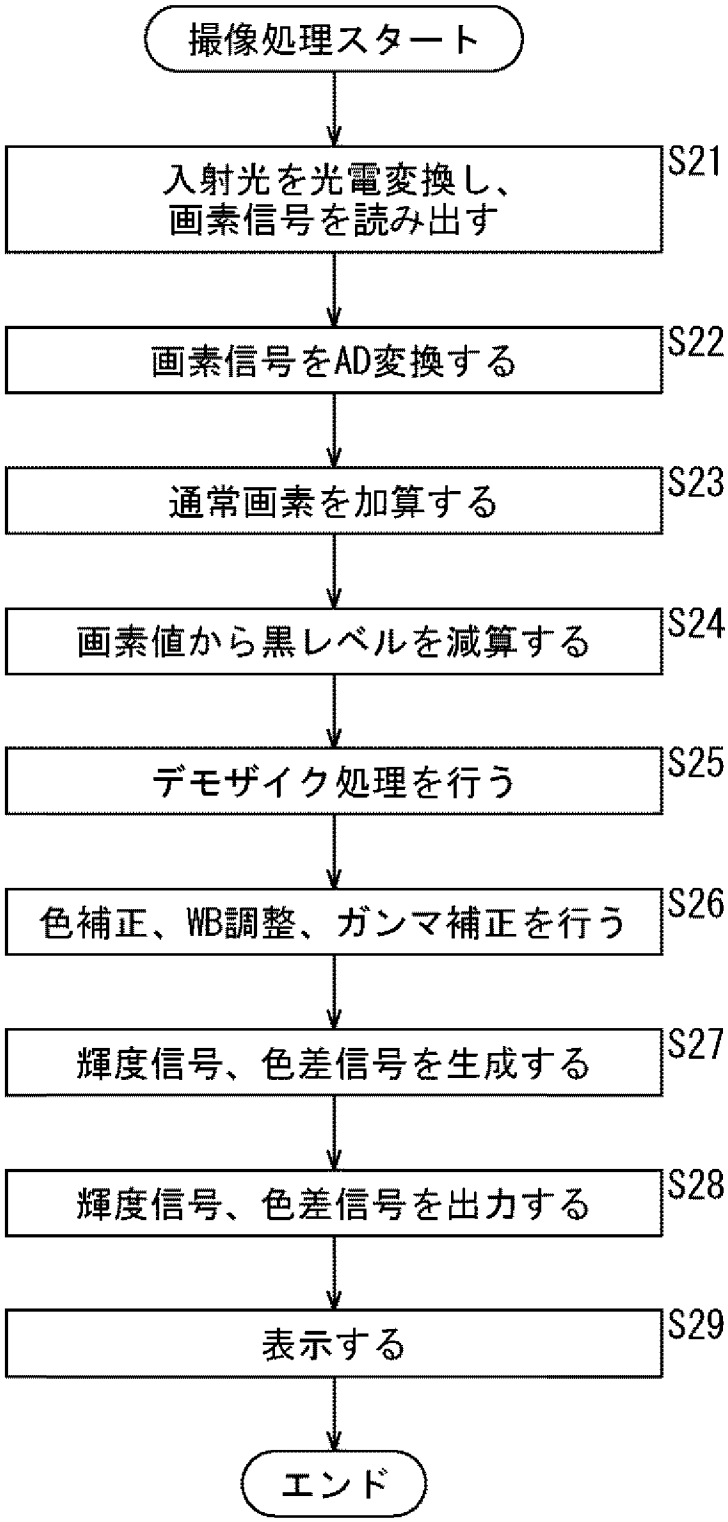
[図9]
FIG. 9


102
103
111
111A
通常画素
読み出し時
画素加算
通常加算画素
単独画素
読み出し時
単画素
単独画素
時間
t11
t12
通常加算画素
読み出し
単独画素
読み出し

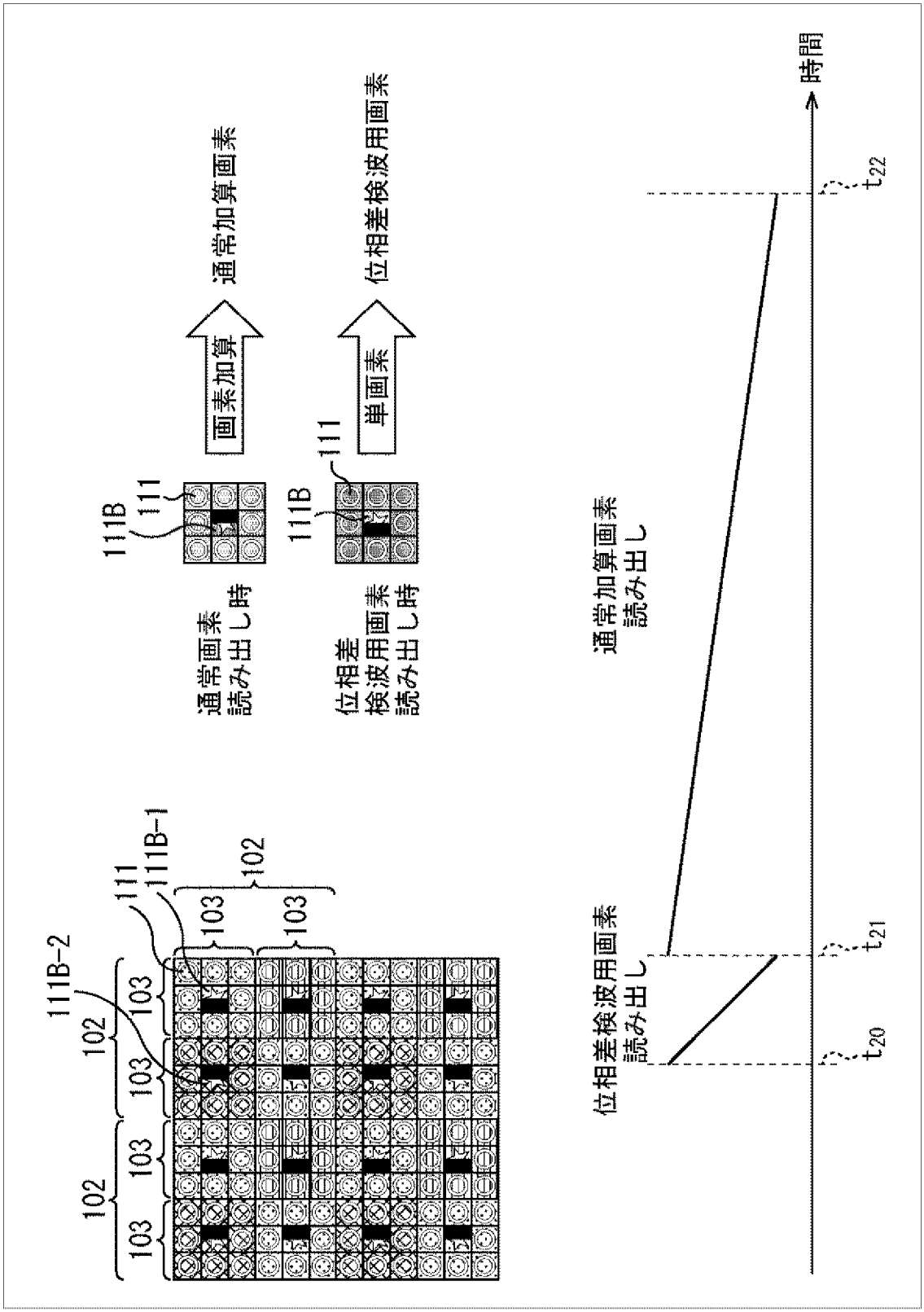
[図10]
FIG. 10


撮像素子
41
AD変換部
321
クランプ部
330
デモザイク部
323
LM/WB/ガンマ補正部
324
表示部
313
記録部
314
I/F部
326
輝度クロマ信号生成部
325
レンズ制御部
328
撮像制御部
301
300
312
311

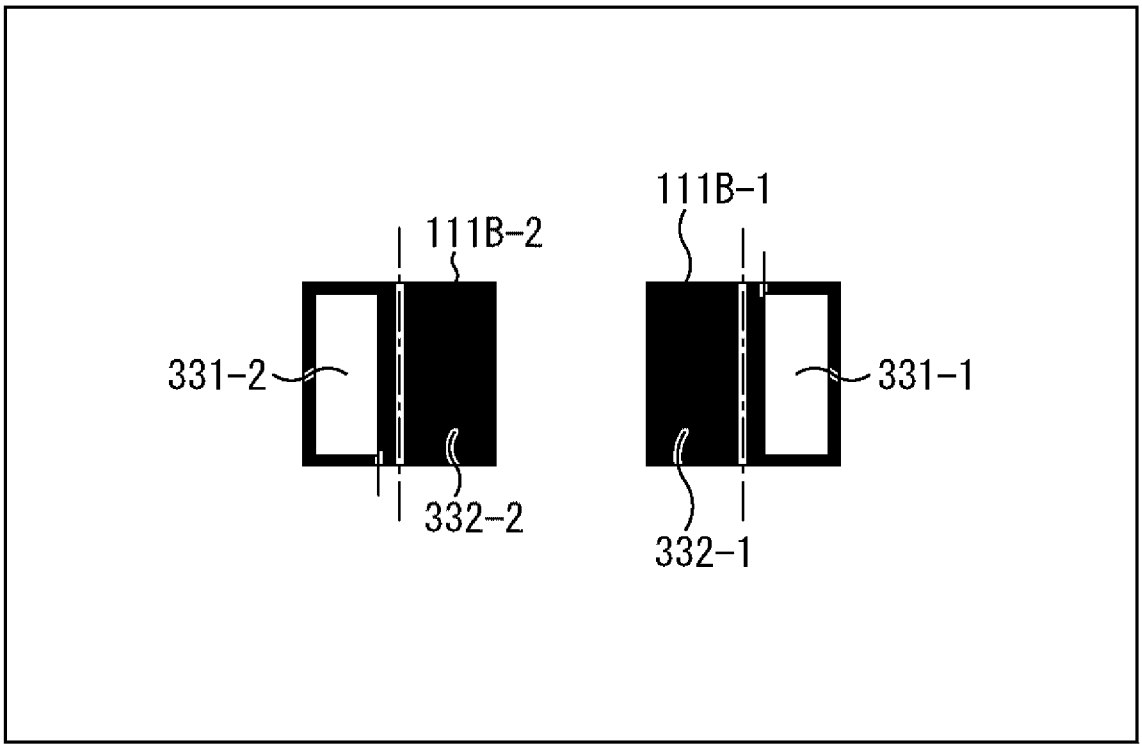
[図11]
FIG. 11


撮像処理スタート
入射光を光電変換し、
画素信号を読み出す
S21
画素信号をAD変換する
S22
通常画素を加算する
S23
画素値から黒レベルを減算する
S24
デモザイク処理を行う
S25
色補正、WB調整、ガンマ補正を行う
S26
輝度信号、色差信号を生成する
S27
輝度信号、色差信号を出力する
S28
表示する
S29
エンド

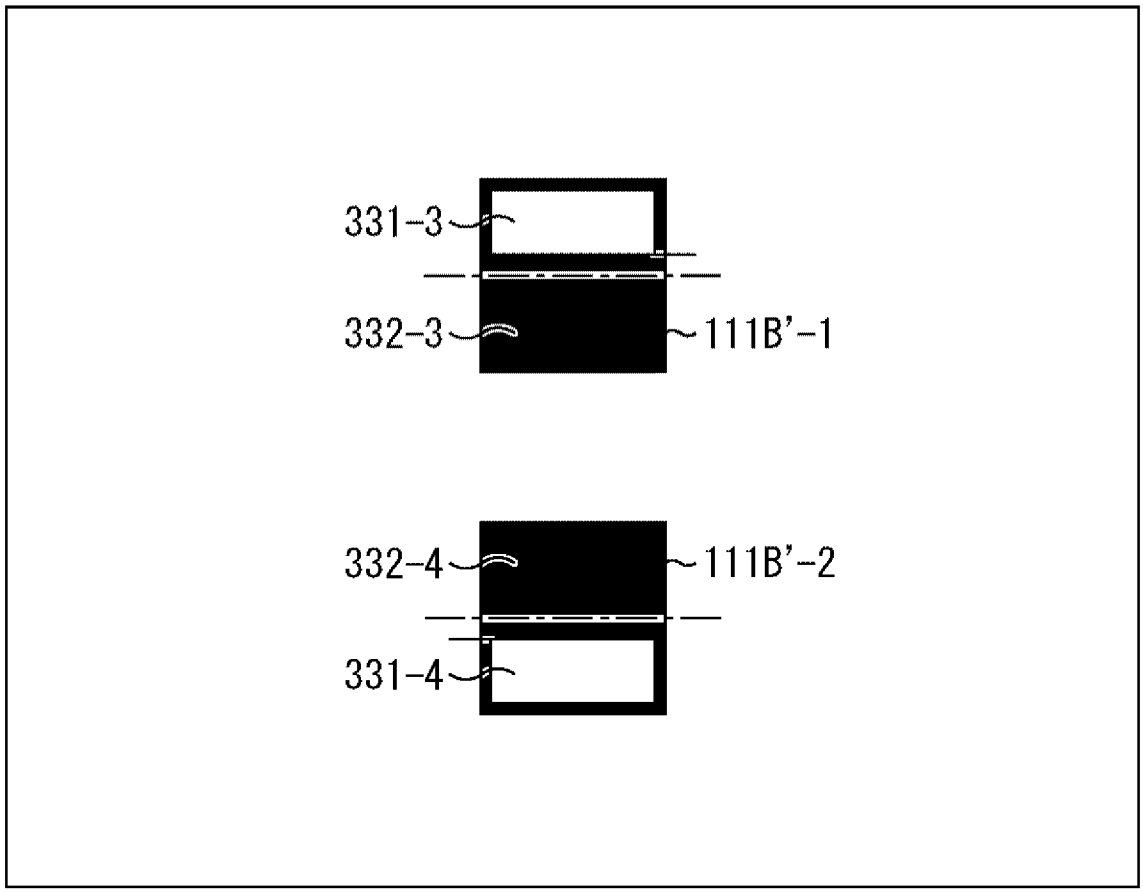
[図12]
FIG. 12


102
103
111B-2
111
111B-1
102
103
103
111B
111
通常画素
読み出し時
画素加算
通常加算画素
111B
111
位相差
検波用画素
読み出し時
単画素
位相差検波用画素
位相差検波用画素
読み出し
通常加算画素
読み出し
時間
t20
t21
t22

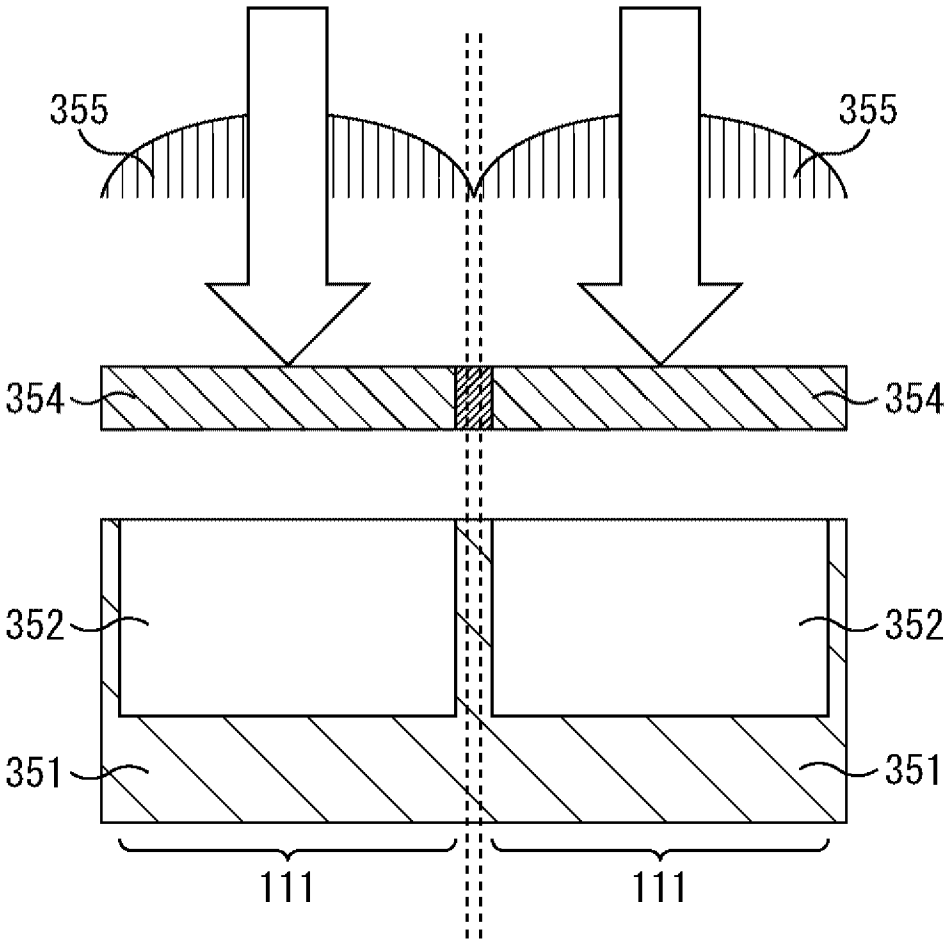
[図13]
FIG. 13



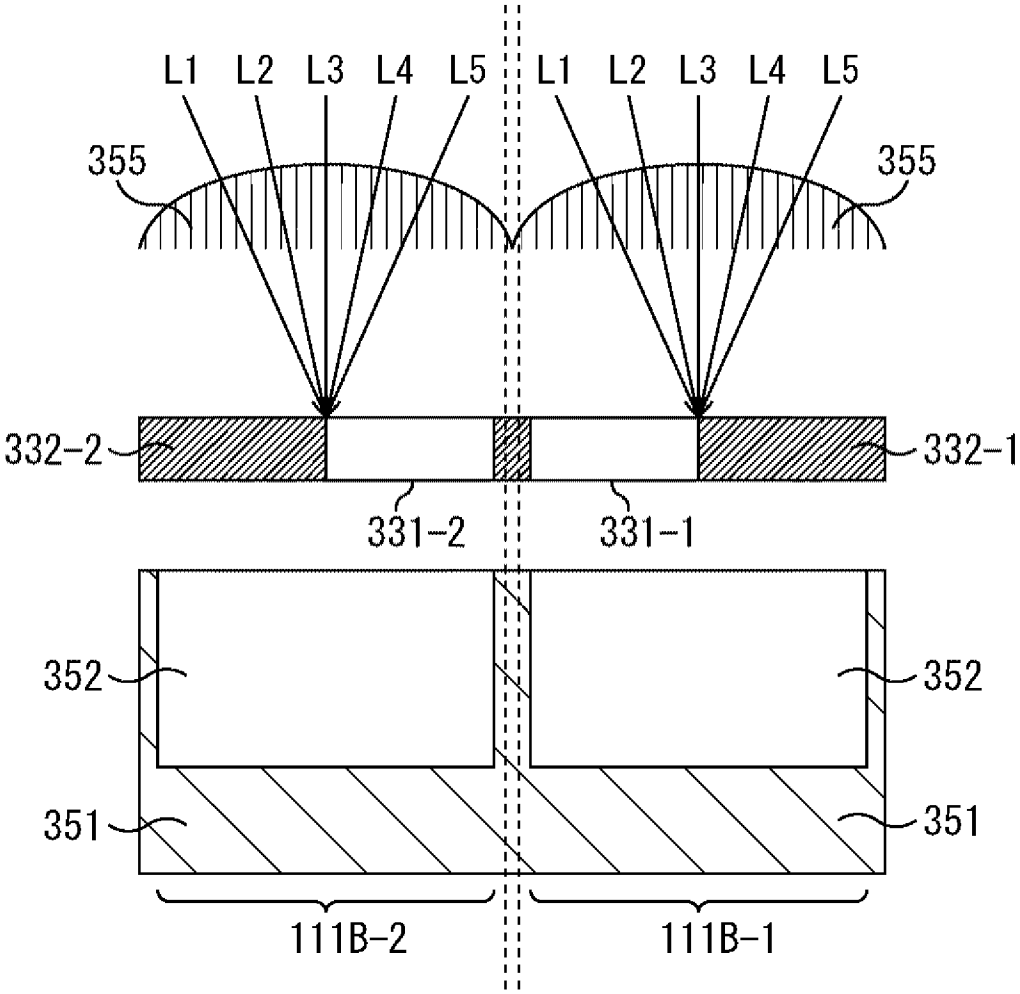
[図14]
FIG. 14



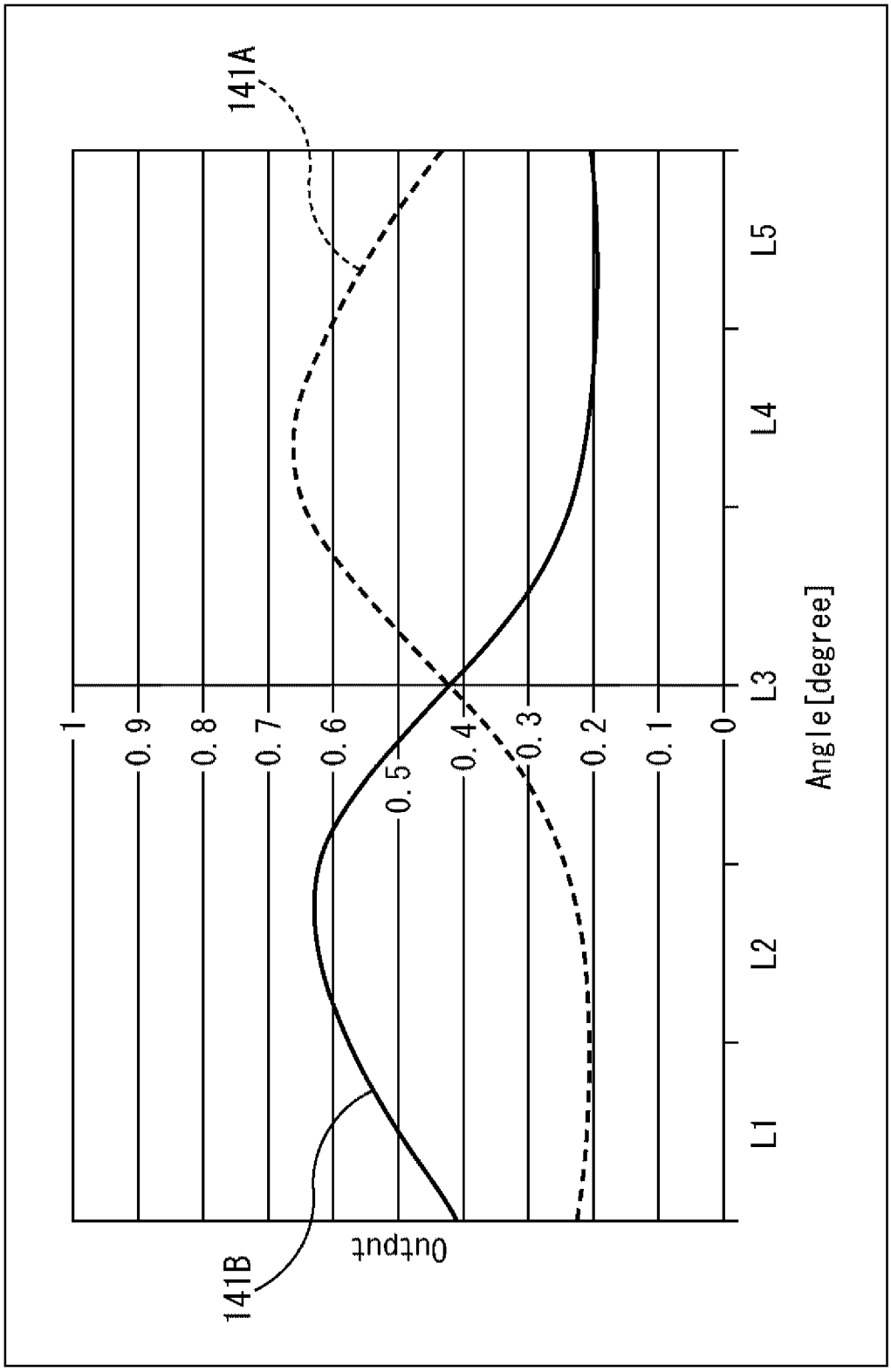
[図15]
FIG. 15



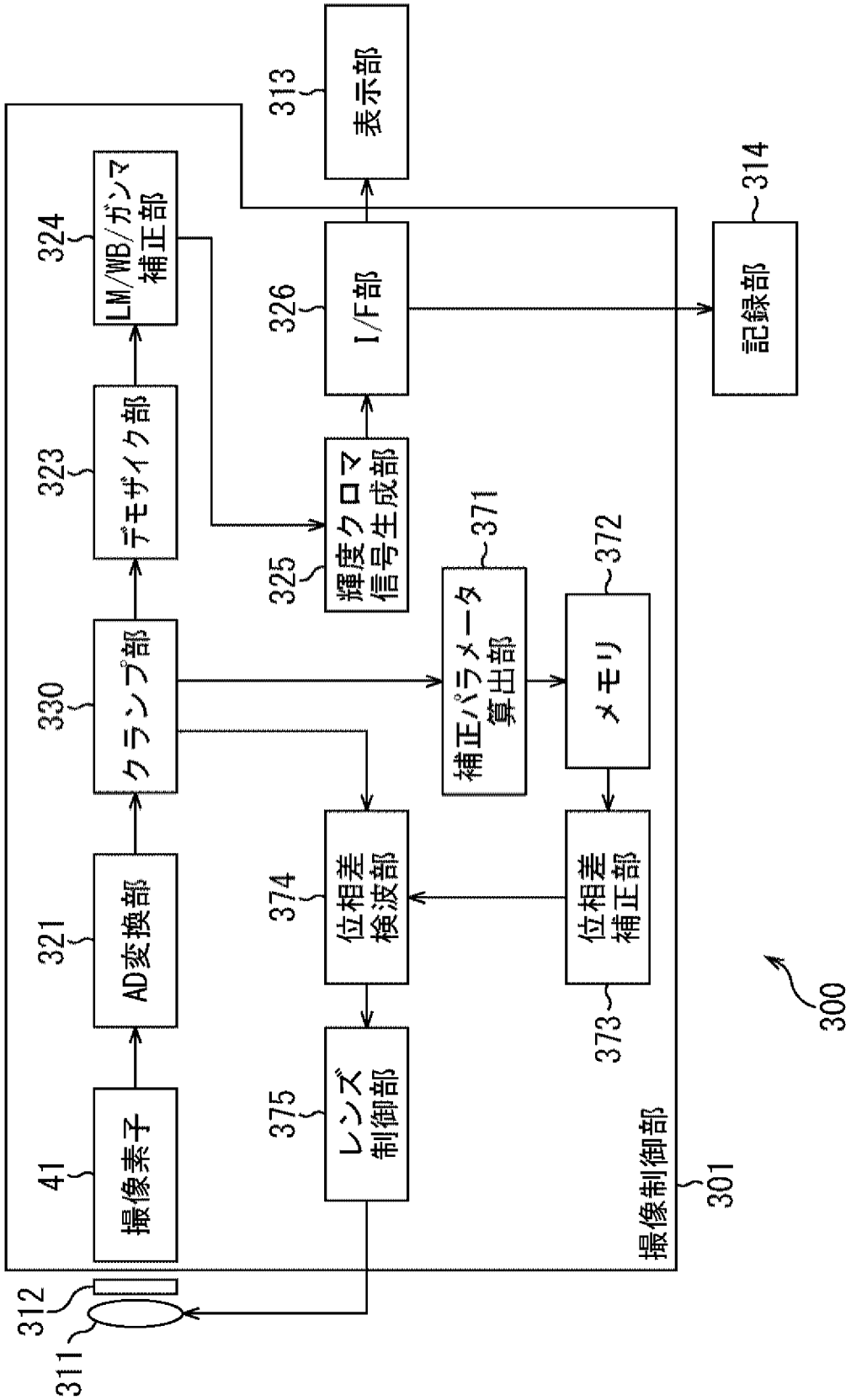
[図16]
FIG. 16


L1
L2
L3
L4
L5
L1
L2
L3
L4
L5
355
355
332-2
332-1
331-2
331-1
352
352
351
351
111B-2
111B-1

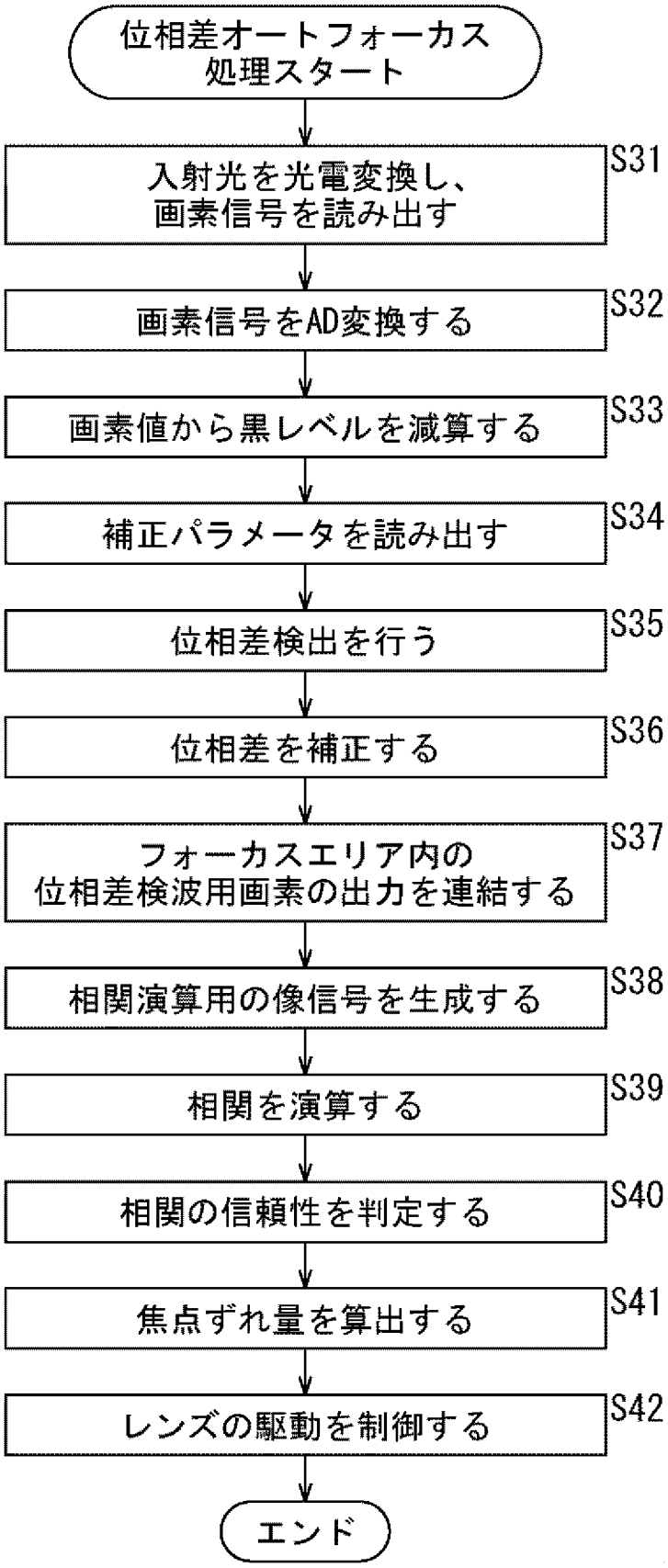
[図17]
FIG. 17


141A
141B
Output
1
0.9
0.8
0.7
0.6
0.5
0.4
0.3
0.2
0.1
0
L1
L2
L3
L4
L5
Angle[degree]

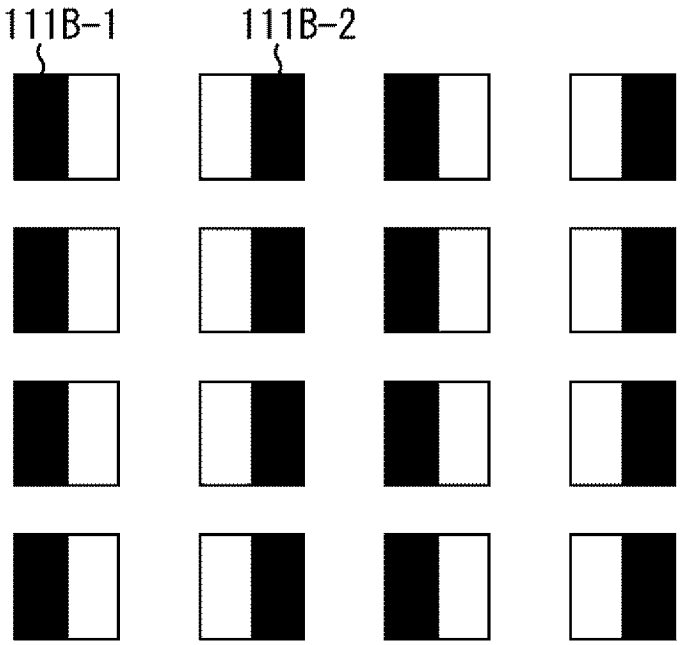
[図18]
FIG. 18


311
312
41
撮像素子
321
AD変換部
330
クランプ部
323
デモザイク部
324
LM/WB/ガンマ補正部
325
輝度クロマ信号生成部
326
I/F部
313
表示部
314
記録部
371
補正パラメータ算出部
372
メモリ
374
位相差検波部
373
位相差補正部
375
レンズ制御部
301
撮像制御部
300

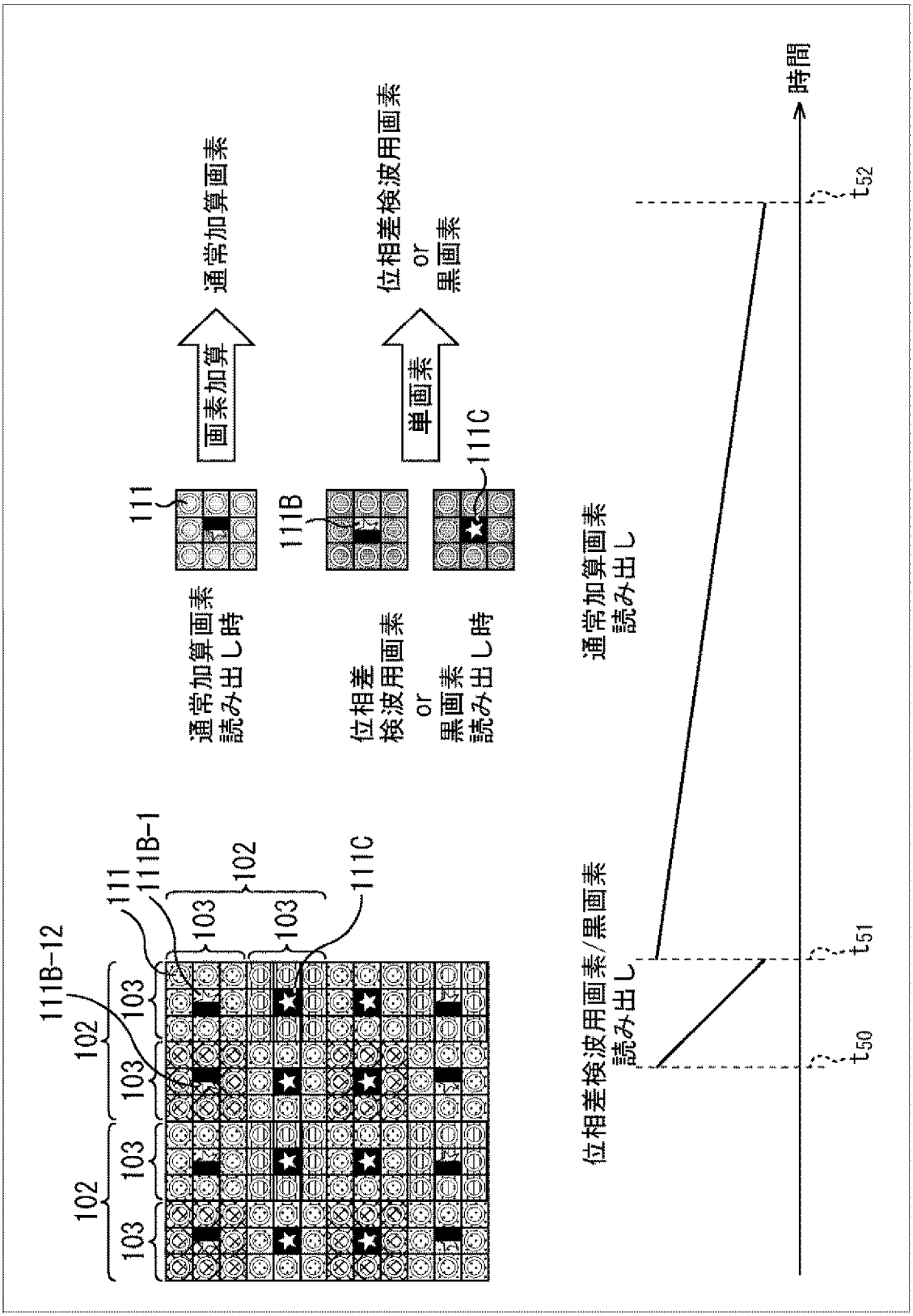
[図19]
FIG. 19


位相差オートフォーカス
処理スタート
入射光を光電変換し、
画素信号を読み出す
S31
画素信号をAD変換する
S32
画素値から黒レベルを減算する
S33
補正パラメータを読み出す
S34
位相差検出を行う
S35
位相差を補正する
S36
フォーカスエリア内の
位相差検波用画素の出力を連結する
S37
相関演算用の像信号を生成する
S38
相関を演算する
S39
相関の信頼性を判定する
S40
焦点ずれ量を算出する
S41
レンズの駆動を制御する
S42
エンド

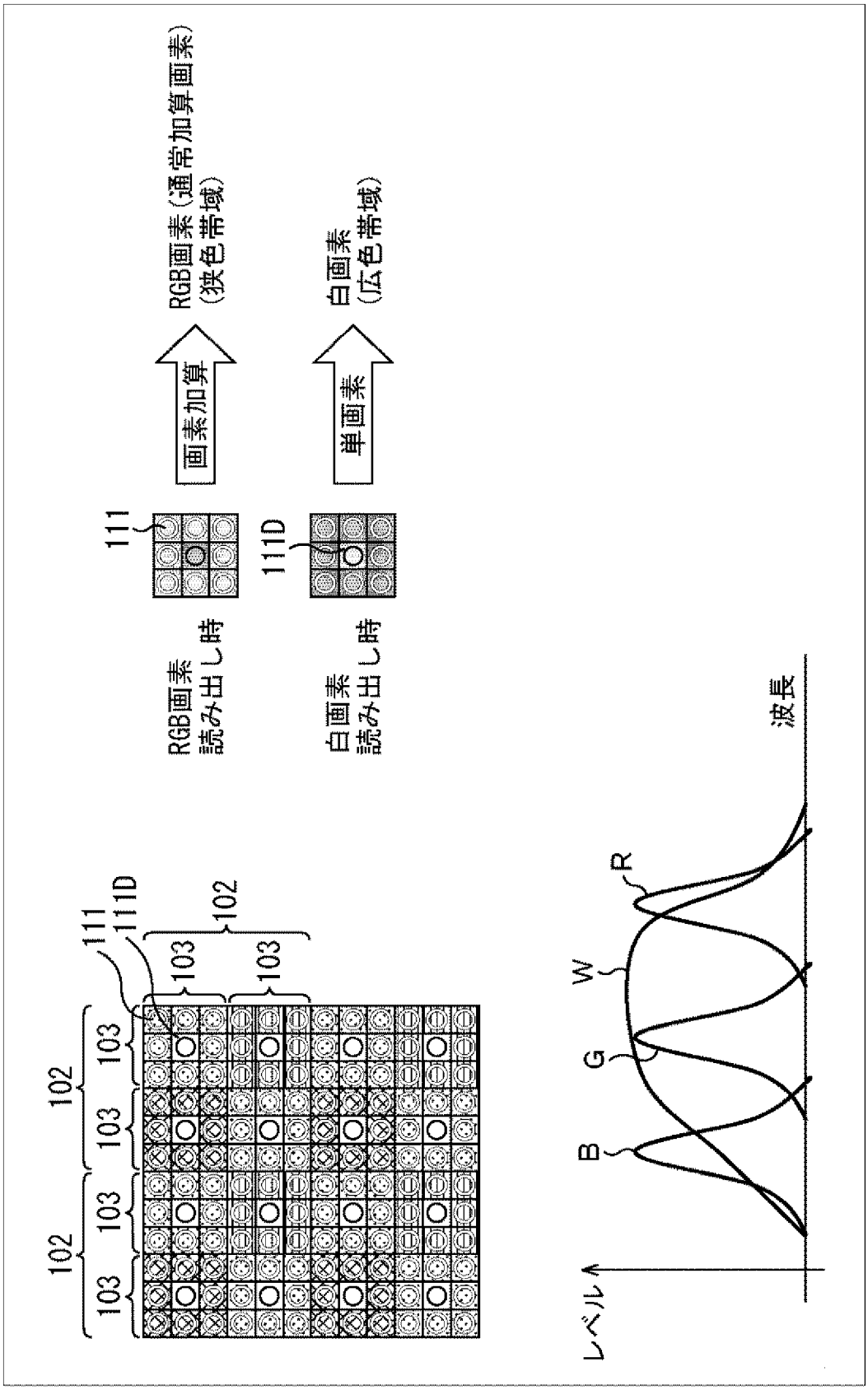
[図20]
FIG. 20



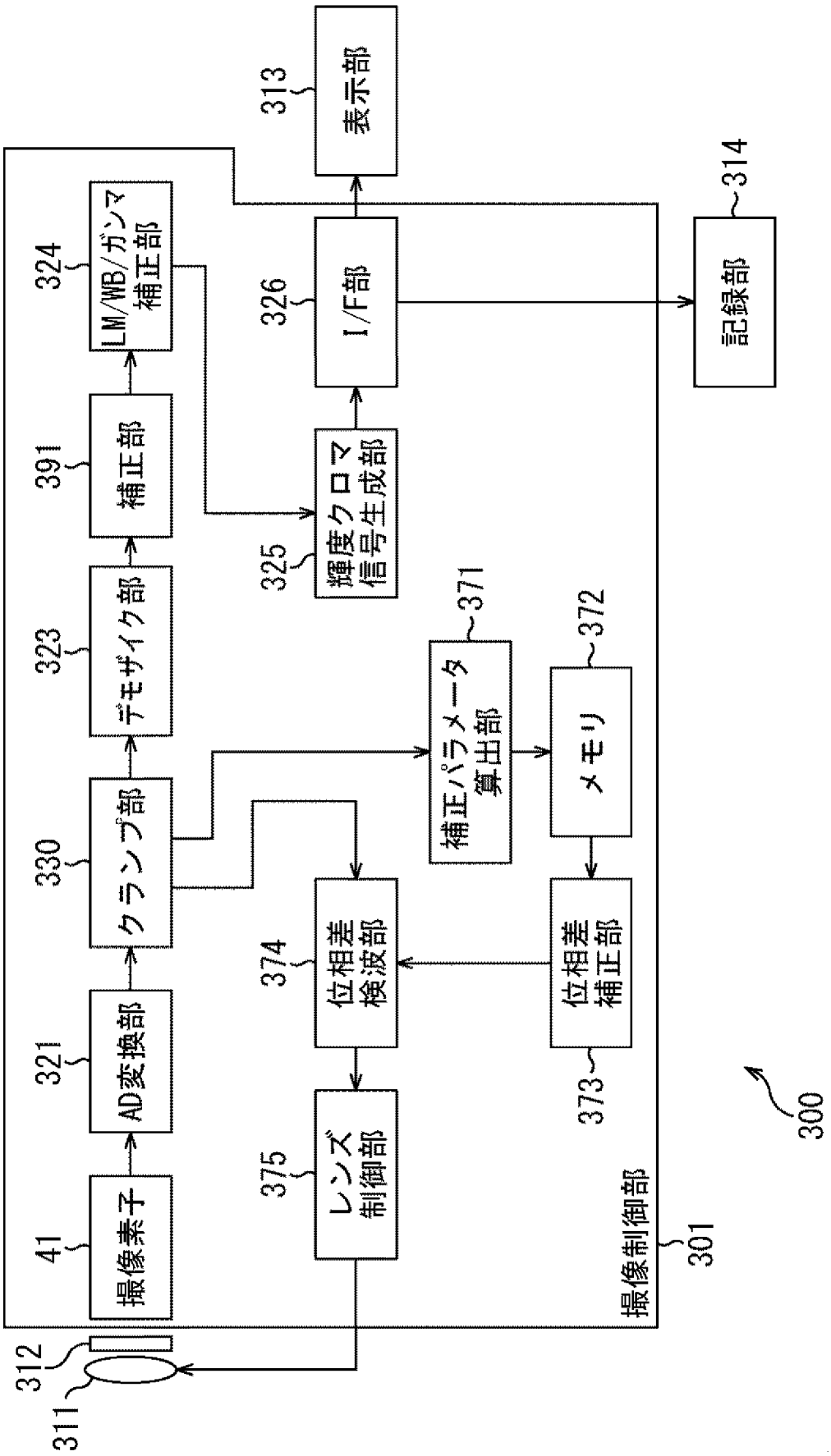
[図21]
FIG. 21


111B-12
102
103
111
111B-1
102
103
103
111C
102
103
103
103
111
111B
111C
通常加算画素
読み出し時
画素加算
通常加算画素
位相差
検波用画素
or
黒画素
読み出し時
単画素
位相差検波用画素
or
黒画素
位相差検波用画素/黒画素
読み出し
通常加算画素
読み出し
時間
t50
t51
t52

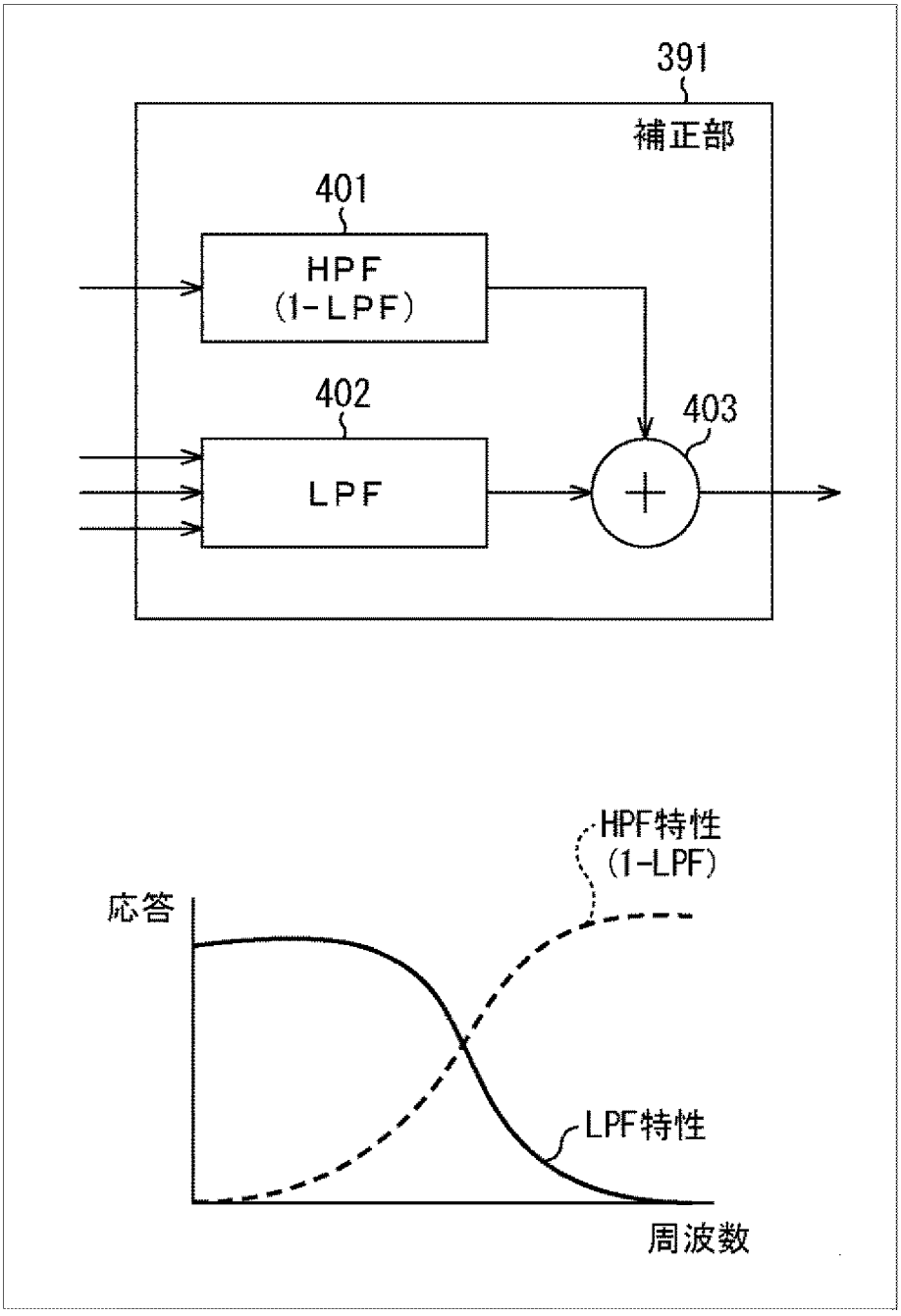
[図22]
FIG. 22


RGB画素（通常加算画素）
（狭色帯域）
画素加算
白画素
（広色帯域）
単画素
111
111D
RGB画素
読み出し時
白画素
読み出し時
102
103
レベル
波長
B
G
W
R

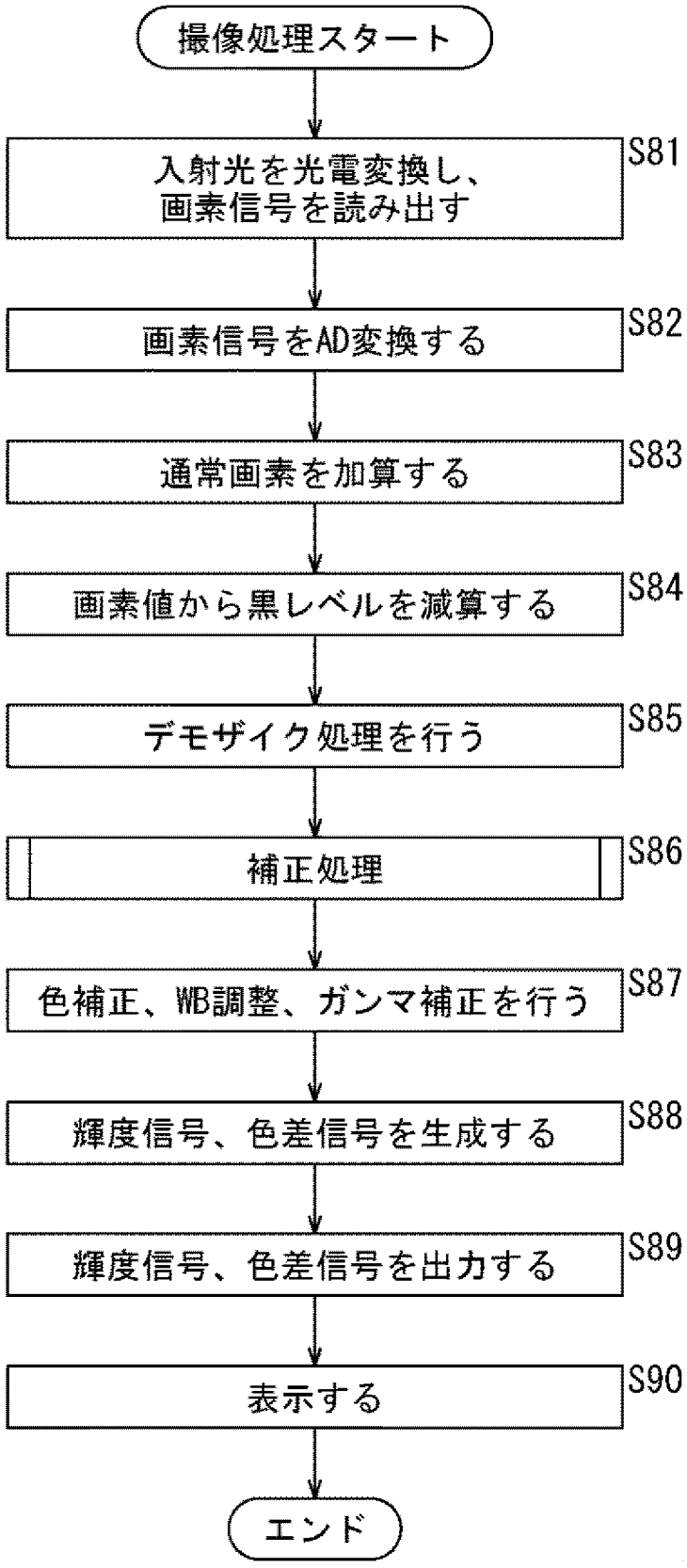
[図23]
FIG. 23


表示部
313
記録部
314
LM/WB/ガンマ補正部
324
I/F部
326
補正部
391
輝度クロマ信号生成部
325
デモザイク部
323
補正パラメータ算出部
371
メモリ
372
クランプ部
330
位相差検波部
374
位相差補正部
AD変換部
321
レンズ制御部
375
撮像素子
41
373
撮像制御部
301
312
311
300

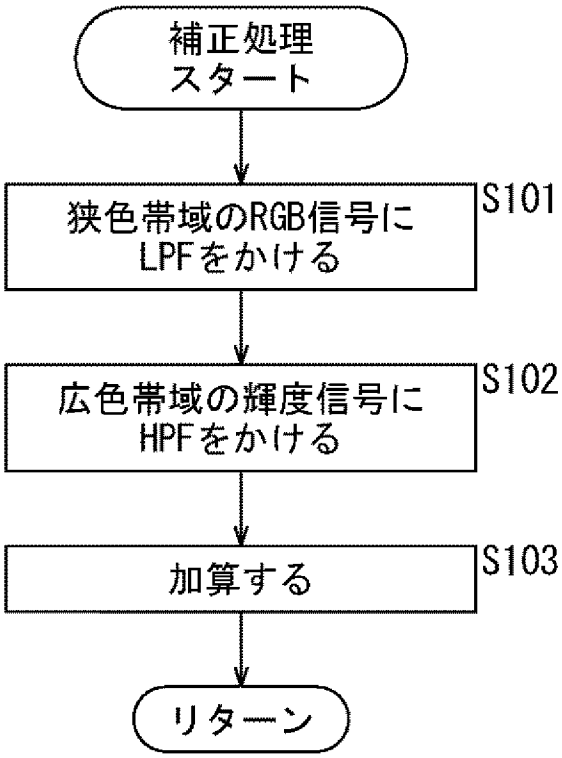
[図24]
FIG. 24



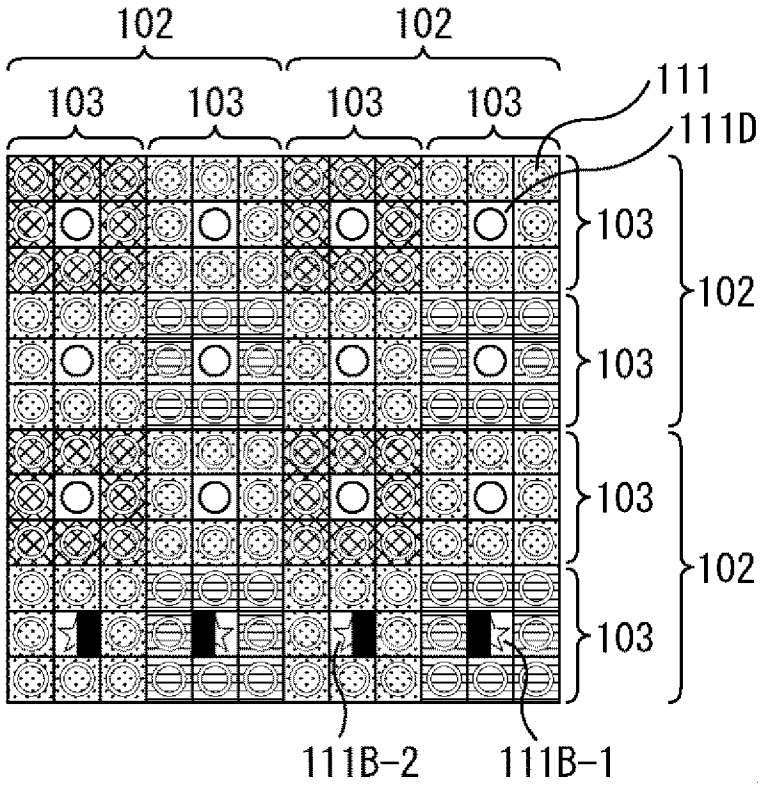
[図25]
FIG. 25


撮像処理スタート
入射光を光電変換し、
画素信号を読み出す
S81
画素信号をAD変換する
S82
通常画素を加算する
S83
画素値から黒レベルを減算する
S84
デモザイク処理を行う
S85
補正処理
S86
色補正、WB調整、ガンマ補正を行う
S87
輝度信号、色差信号を生成する
S88
輝度信号、色差信号を出力する
S89
表示する
S90
エンド

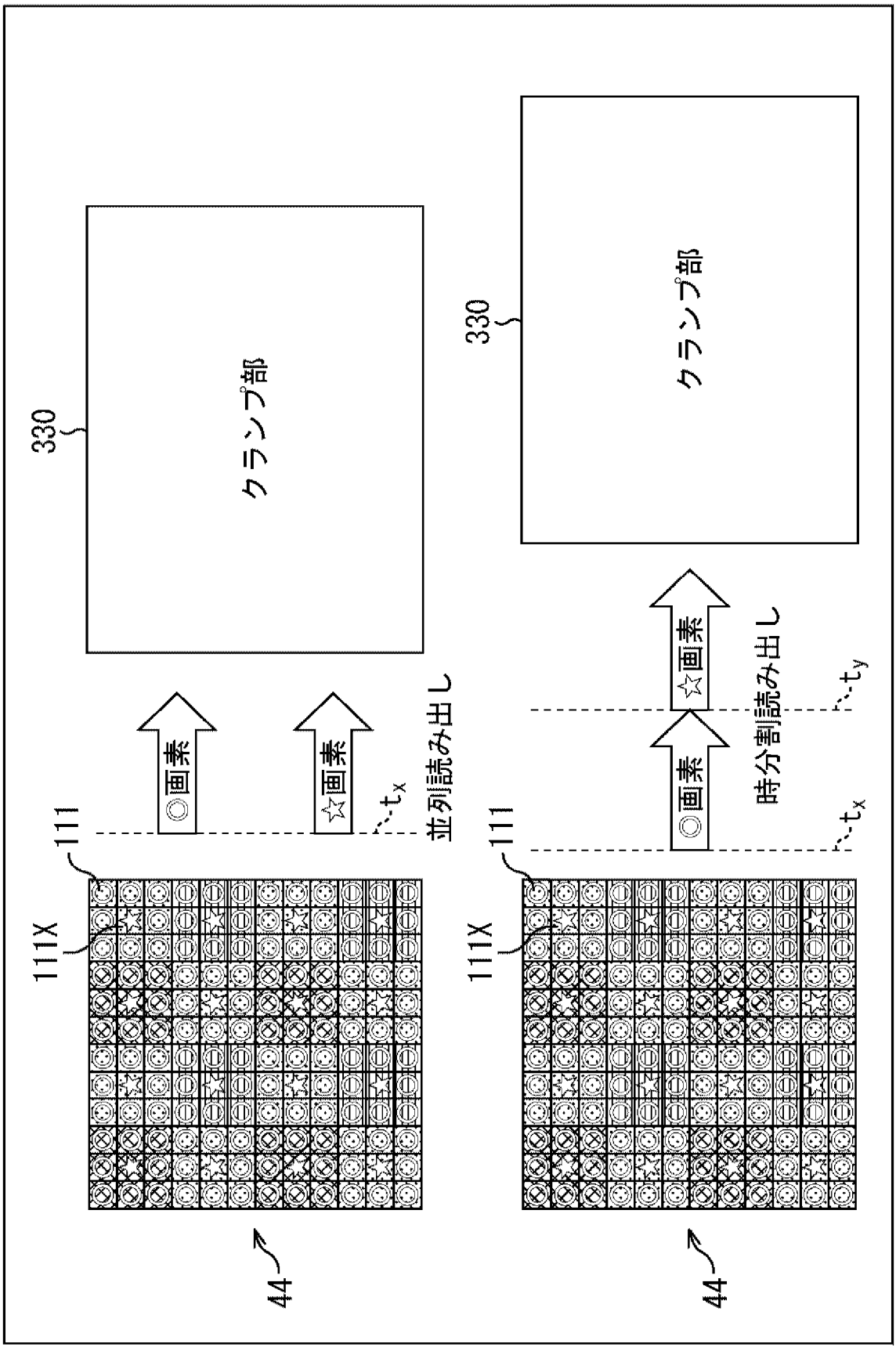
[図26]
FIG. 26



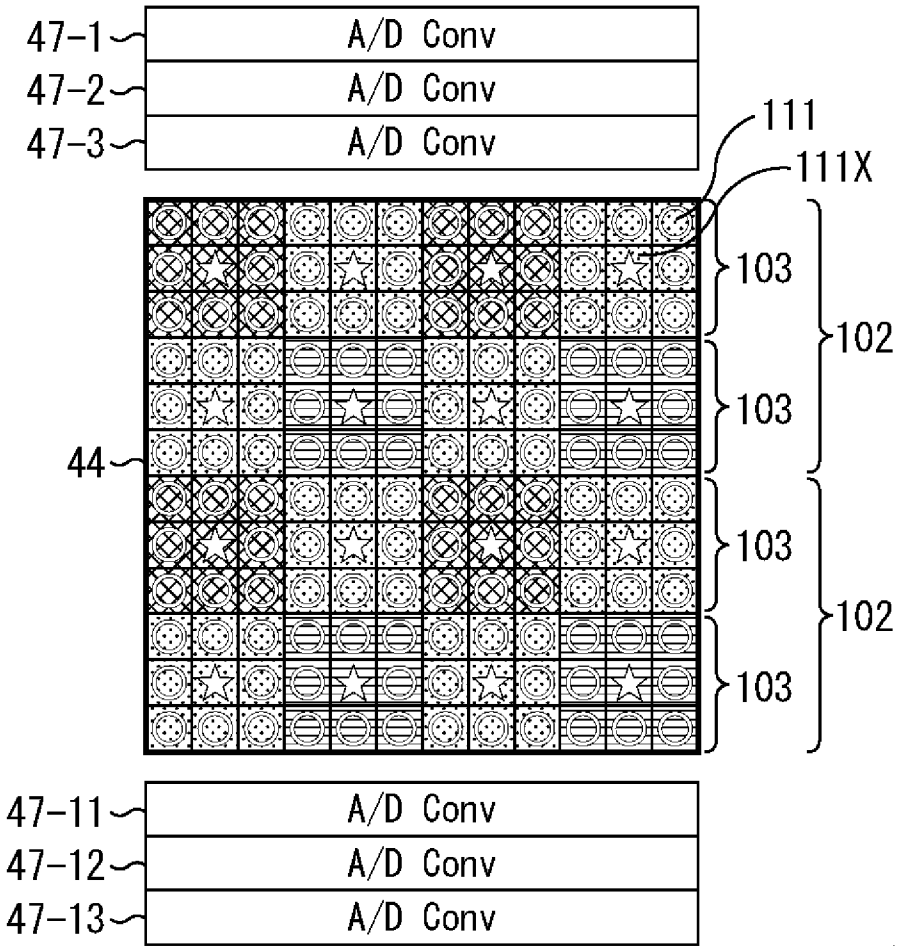
[図27]
FIG. 27



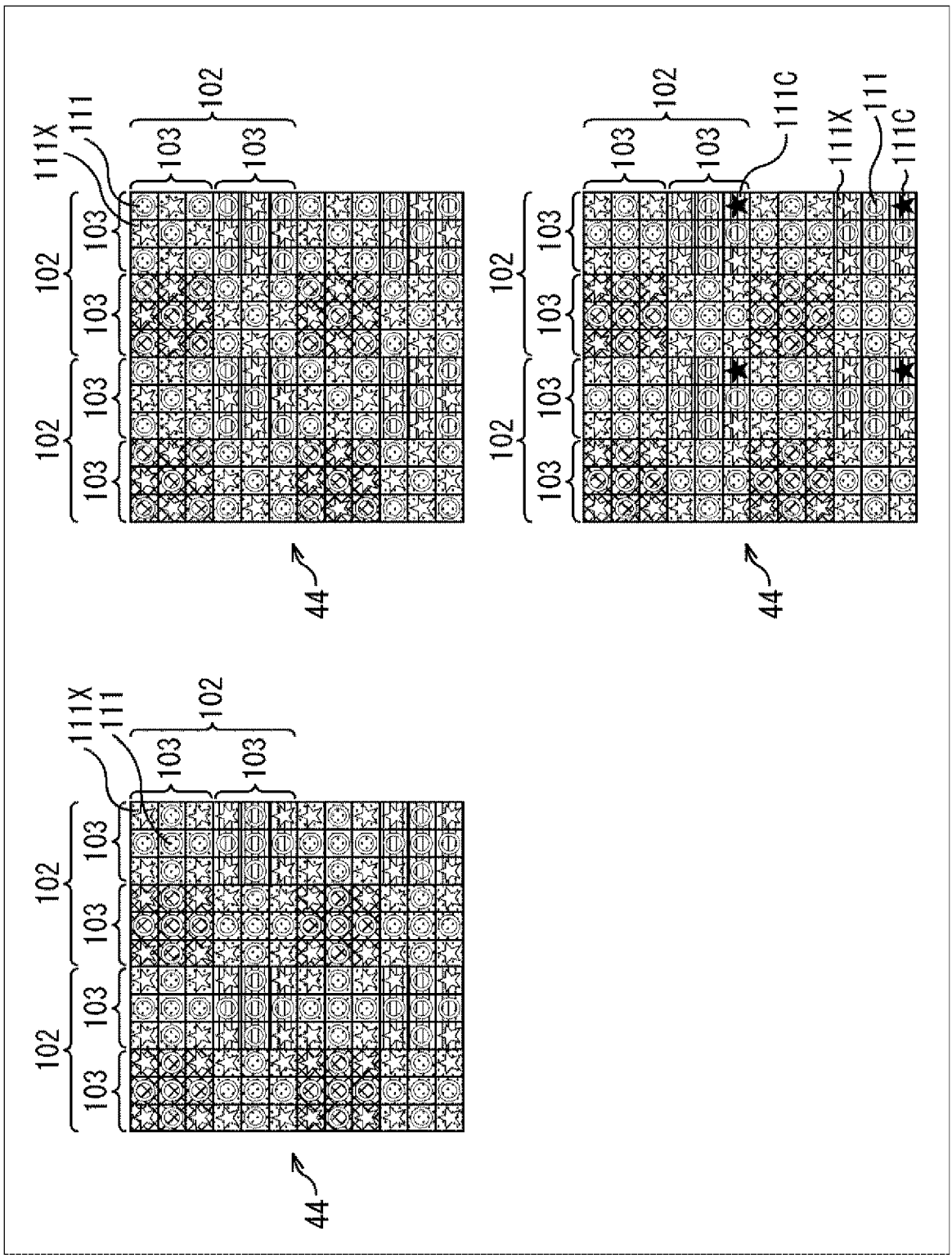
[図28]
FIG. 28


330
クランプ部
◎画素
☆画素
t_x
並列読み出し
111
111X
44
330
クランプ部
◎画素
☆画素
t_y
t_x
時分割読み出し
111
111X
44

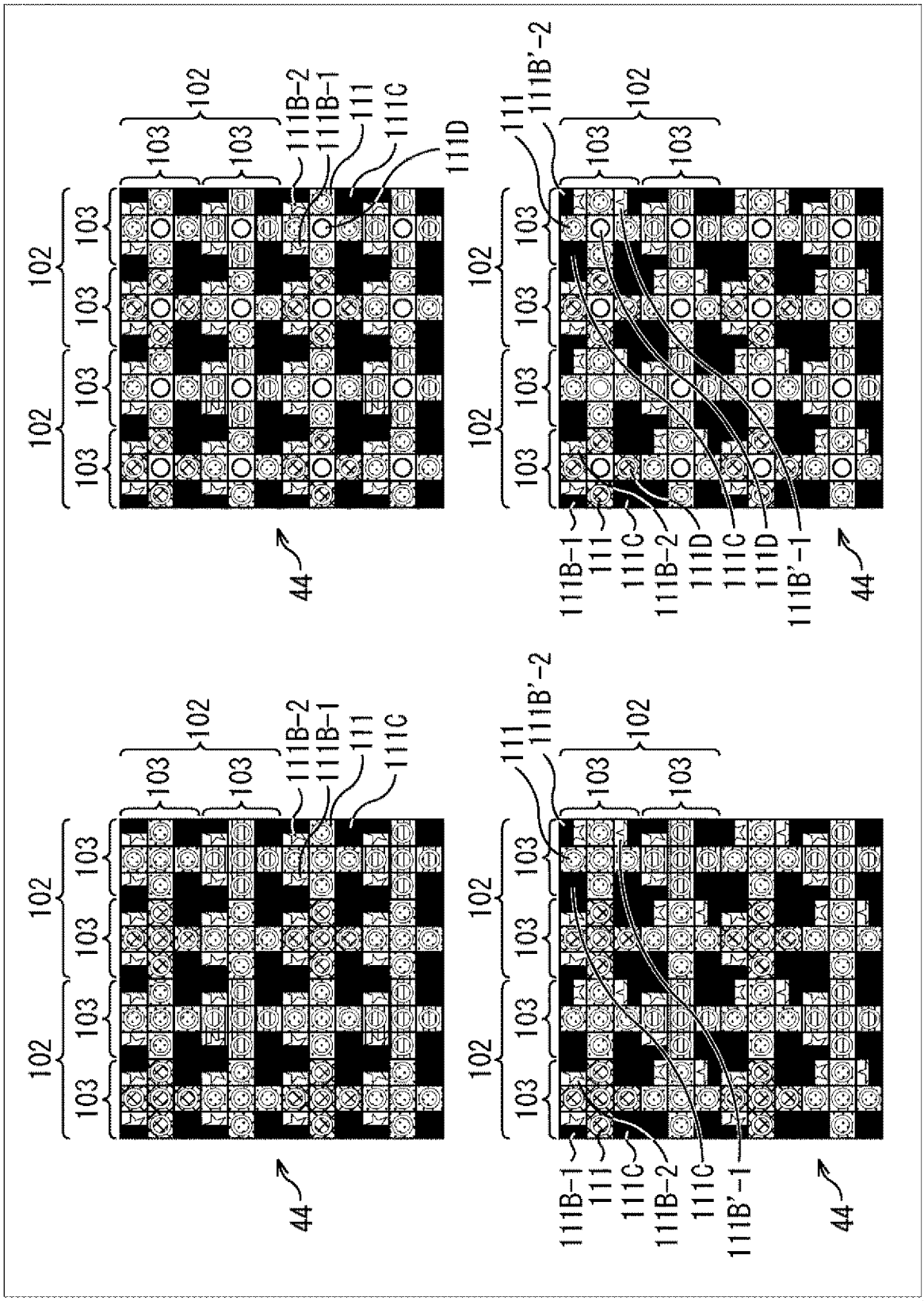
[図29]
FIG. 29


47-1
A/D Conv
47-2
A/D Conv
47-3
A/D Conv
111
111X
103
103
102
44
103
103
102
47-11
A/D Conv
47-12
A/D Conv
47-13
A/D Conv

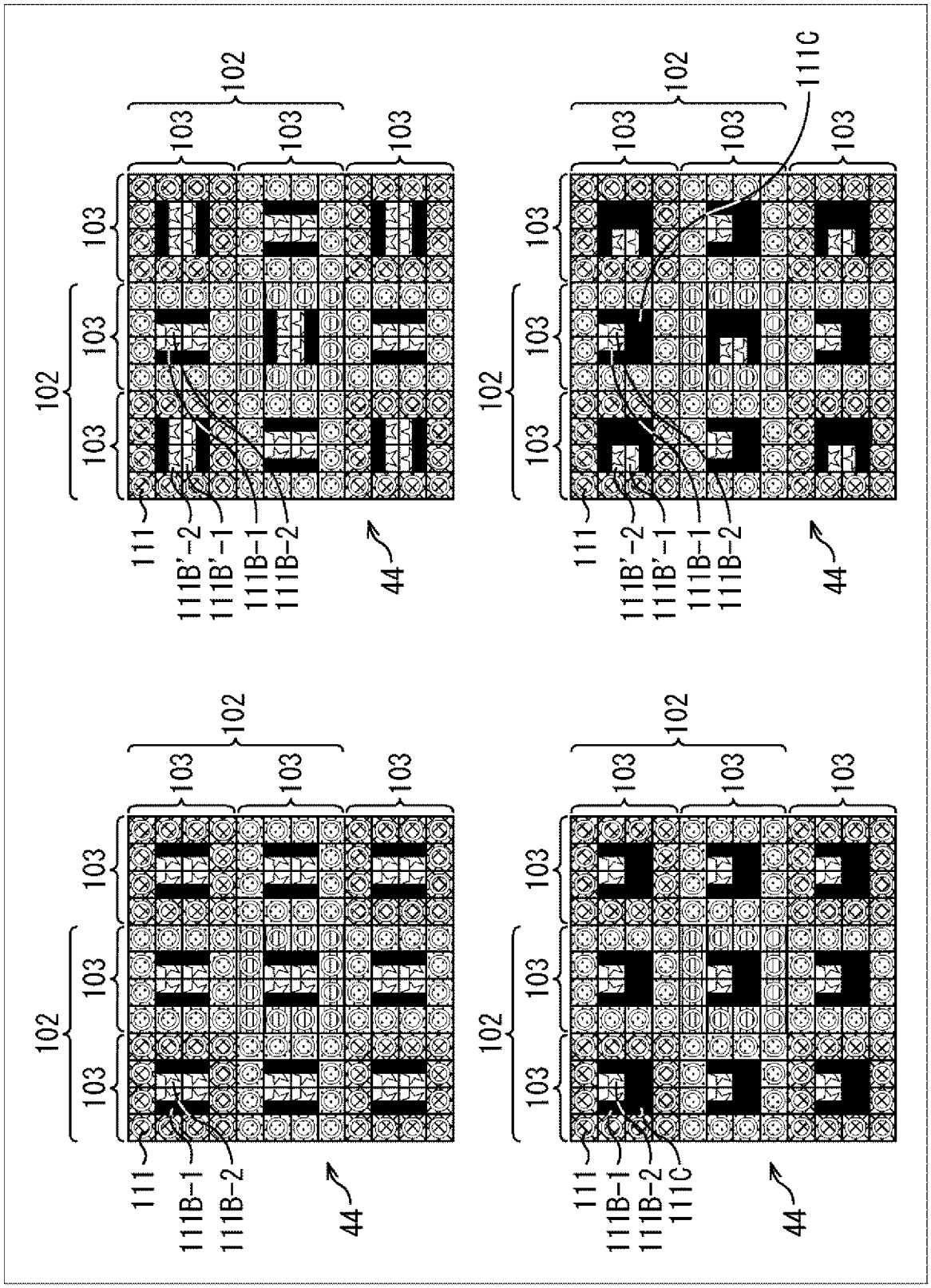
[図30]
FIG. 30


111X
111
102
103
103
102
103
103
103
102
44
111C
111X
111
111C
102
103
103
103
102
103
103
103
102
44
111X
111
102
103
103
102
103
103
103
102
44

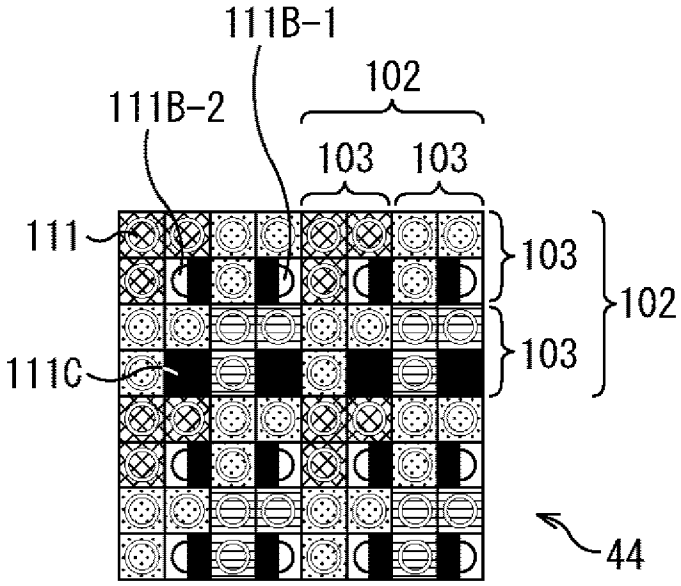
[図31]
FIG. 31



[図32]
FIG. 32



[図33]
FIG. 33



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2018/015157

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl. H04N9/07(2006.01)i, H04N5/347(2011.01)i, H04N5/369(2011.01)i, H04N5/374(2011.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl. H04N9/07, H04N5/347, H04N5/369, H04N5/374

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2016-100879 A (OLYMPUS OPTICAL CO.) 30 May 2016, paragraphs [0017]-[0121], fig. 1-10 (Family: none)	1-18
A	JP 2014-135564 A (CANON INC.) 24 July 2014, entire text (Family: none)	1-18
A	JP 2013-175898 A (CANON INC.) 05 September 2013, entire text (Family: none)	1-18

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 22.05.2018	Date of mailing of the international search report 05.06.2018
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１８／０１５１５７

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H04N9/07(2006.01)i, H04N5/347(2011.01)i, H04N5/369(2011.01)i, H04N5/374(2011.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H04N9/07, H04N5/347, H04N5/369, H04N5/374

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１８年
日本国実用新案登録公報	１９９６－２０１８年
日本国登録実用新案公報	１９９４－２０１８年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2016-100879 A (オリンパス株式会社) 2016.05.30, 段落[0017]-[0121], 図 1-10　(ファミリーなし)	1-18
A	JP 2014-135564 A (キヤノン株式会社) 2014.07.24, 全文　(ファミリーなし)	1-18
A	JP 2013-175898 A (キヤノン株式会社) 2013.09.05, 全文　(ファミリーなし)	1-18

☐　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２２．０５．２０１８	０５．０６．２０１８

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｖ　８３９１
橘　高志
電話番号　０３－３５８１－１１０１　内線　３５７１