

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7277559号

(P7277559)

(45)発行日 令和5年5月19日(2023.5.19)

(24)登録日 令和5年5月10日(2023.5.10)

(51)国際特許分類

F I

G 0 3 G 15/20 (2006.01)

G 0 3 G 15/20 5 5 5

H 0 5 B 3/00 (2006.01)

H 0 5 B 3/00 3 1 0 E

H 0 5 B 3/00 3 2 0 B

H 0 5 B 3/00 3 3 5

請求項の数 2 (全19頁)

(21)出願番号 特願2021-213868(P2021-213868)

(22)出願日 令和3年12月28日(2021.12.28)

(62)分割の表示 特願2017-223013(P2017-223013

)の分割

原出願日 平成29年11月20日(2017.11.20)

(65)公開番号 特開2022-36171(P2022-36171A)

(43)公開日 令和4年3月4日(2022.3.4)

審査請求日 令和4年1月26日(2022.1.26)

(73)特許権者 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(74)代理人 110002860

弁理士法人秀和特許事務所

(72)発明者 藤原 悠二

東京都大田区下丸子3丁目30番2号

キヤノン株式会社 内

(72)発明者 小椋 亮太

東京都大田区下丸子3丁目30番2号

キヤノン株式会社 内

(72)発明者 志村 泰洋

東京都大田区下丸子3丁目30番2号

キヤノン株式会社 内

審査官 富士 春奈

最終頁に続く

(54)【発明の名称】 画像形成装置

(57)【特許請求の範囲】

【請求項1】

記録材に形成されたトナー画像を記録材に定着する定着部であって、基板と、前記基板に前記基板の長手方向に並んで設けられた複数の発熱体と、前記複数の発熱体のうちの第1の発熱体に対応する前記基板上の位置に設けられた第1の温度検知素子と、前記複数の発熱体のうちの第1の発熱体とは異なる第2の発熱体に対応する前記基板上の位置に設けられた第2の温度検知素子と、を備えたヒータを有する定着部と、

電源から前記複数の発熱体のうちの第1の発熱体への電力供給路中に設けられている第1の半導体素子と、

前記電源から前記複数の発熱体のうちの前記第1の発熱体とは異なる第2の発熱体への電力供給路中に設けられている第2の半導体素子と、

前記第1の半導体素子と前記第2の半導体素子を制御する制御部であって、前記第1の温度検知素子の検知温度に応じて前記第1の半導体素子を制御し、前記第2の温度検知素子の検知温度に応じて前記第2の半導体素子を制御する制御部と、

を有し、記録材にトナー画像を形成する画像形成装置において、

前記第1の発熱体は前記複数の発熱体のうち前記長手方向において最も端に配置されており、前記第2の発熱体は前記長手方向において前記第1の発熱体の隣に配置されており、

前記第1の半導体素子は、前記第2の半導体素子に直列に接続されており、

前記第2の発熱体へ供給する電力は前記第2の半導体素子を制御することで制御され、

前記第1の発熱体へ供給する電力は前記第1の半導体素子と前記第2の半導体素子を制

10

20

御することで制御されることを特徴とする画像形成装置。

【請求項 2】

前記定着部はさらに、筒状のフィルムと、前記フィルムの外周面に接触するローラと、を有し、前記ヒータは前記フィルムの内部空間に配置されており、前記ヒータと前記ローラで前記フィルムを挟み込むことにより前記フィルムと前記ローラの間に記録材を挟持搬送するニップ部を形成していることを特徴とする請求項 1 に記載の画像形成装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子写真方式や静電記録方式を利用した複写機、プリンタ等の画像形成装置に搭載する定着器、あるいは記録材上の定着済みトナー画像を再度加熱することによりトナー画像の光沢度を向上させる光沢付与装置、等の像加熱装置に関する。また、この像加熱装置を備える画像形成装置に関する。

10

【背景技術】

【0002】

従来、画像形成装置に具備される像加熱装置として、エンドレスベルト（エンドレスフィルムとも言う）と、エンドレスベルトの内面に接触する平板状のヒータと、エンドレスベルトを介してヒータと共にニップ部を形成するローラと、を有する装置がある。この像加熱装置を搭載する画像形成装置で小サイズ紙を連続プリントすると、ニップ部長手方向において紙が通過しない領域の温度が徐々に上昇するという現象（非通紙部昇温）が発生する。非通紙部の温度が高くなり過ぎると、装置内のパーツへダメージを与えることがある。この非通紙部昇温を抑制する手法の一つとして、長手方向に沿って配置した 2 本の導電体間に発熱体を配置し、2 本の導電体のうち少なくとも一方は、用紙サイズに対応する幅で分割し、発熱ブロック毎に発熱制御するヒータが提案されている（特許文献 1）。

20

【先行技術文献】

【特許文献】

【0003】

【文献】特開 2017 - 54071 号公報

【発明の概要】

【発明が解決しようとする課題】

30

【0004】

しかしながら、特許文献 1 のように、分割された各発熱ブロックに複数のサーミスタ（温度検知素子）を配置すると、発熱領域が増加するにつれて、サーミスタと接続される配線の本数が増加するため、像加熱装置の小型化の妨げとなる懸念がある。

【0005】

本発明の目的は、温度検知素子の数を低減して装置の小型化を図ることができる技術を提供することである。

【課題を解決するための手段】

【0006】

上記目的を達成するため、本発明の画像形成装置は、

40

記録材に形成されたトナー画像を記録材に定着する定着部であって、基板と、前記基板に前記基板の長手方向に並んで設けられた複数の発熱体と、前記複数の発熱体のうちの第 1 の発熱体に対応する前記基板上の位置に設けられた第 1 の温度検知素子と、前記複数の発熱体のうちの第 1 の発熱体とは異なる第 2 の発熱体に対応する前記基板上の位置に設けられた第 2 の温度検知素子と、を備えたヒータを有する定着部と、

電源から前記複数の発熱体のうちの第 1 の発熱体への電力供給路中に設けられている第 1 の半導体素子と、

前記電源から前記複数の発熱体のうちの前記第 1 の発熱体とは異なる第 2 の発熱体への電力供給路中に設けられている第 2 の半導体素子と、

前記第 1 の半導体素子と前記第 2 の半導体素子を制御する制御部であって、前記第 1 の

50

温度検知素子の検知温度に応じて前記第 1 の半導体素子を制御し、前記第 2 の温度検知素子の検知温度に応じて前記第 2 の半導体素子を制御する制御部と、

を有し、記録材にトナー画像を形成する画像形成装置において、

前記第 1 の発熱体は前記複数の発熱体のうち前記長手方向において最も端に配置されており、前記第 2 の発熱体は前記長手方向において前記第 1 の発熱体の隣に配置されており、

前記第 1 の半導体素子は、前記第 2 の半導体素子に直列に接続されており、

前記第 2 の発熱体へ供給する電力は前記第 2 の半導体素子を制御することで制御され、

前記第 1 の発熱体へ供給する電力は前記第 1 の半導体素子と前記第 2 の半導体素子を制御することで制御されることを特徴とする。

【発明の効果】

10

【 0 0 0 7 】

本発明によれば、温度検知素子の数を低減して装置の小型化を図ることができる。

【図面の簡単な説明】

【 0 0 0 8 】

【図 1】本発明の実施例に係る画像形成装置の断面図

【図 2】実施例 1 の定着装置の断面図

【図 3】実施例 1 のヒータ構成図

【図 4】実施例 1 における制御回路図

【図 5】実施例 1 における制御フローチャート

【図 6】実施例 2 におけるヒータ構成図

20

【図 7】実施例 2 における制御回路図

【図 8】実施例 2 における制御フローチャート

【図 9】実施例 3 におけるヒータ構成図

【図 10】実施例 3 における制御回路図

【図 11】実施例 4 におけるヒータ構成図

【図 12】実施例 4 における制御回路図

【図 13】実施例 5 のヒータ構成図

【図 14】実施例 5 における制御回路図

【図 15】実施例 5 における断線検知部の説明図

【図 16】実施例 6 における断線検知部の説明図

30

【発明を実施するための形態】

【 0 0 0 9 】

以下に図面を参照して、この発明を実施するための形態を、実施例に基づいて例示的に詳しく説明する。ただし、この実施の形態に記載されている構成部品の寸法、材質、形状それらの相対配置などは、発明が適用される装置の構成や各種条件により適宜変更されるべきものである。すなわち、この発明の範囲を以下の実施の形態に限定する趣旨のものではない。

【 0 0 1 0 】

[実施例 1]

図 1 は、本発明の実施例の画像形成装置の概略断面図である。本実施例の画像形成装置 100 は、電子写真方式を利用して記録材上に画像を形成するレーザプリンタである。

40

【 0 0 1 1 】

プリント信号が発生すると、画像情報に応じて変調されたレーザ光をスキャナユニット 21 が出射し、帯電ローラ 16 によって所定の極性に帯電された感光ドラム（電子写真感光体）19 表面を走査する。これにより像担持体としての感光ドラム 19 には静電潜像が形成される。この静電潜像に対して現像ローラ 17 から所定の極性に帯電したトナーが供給されることで、感光ドラム 19 上の静電潜像は、トナー画像（現像剤像）として現像される。一方、給紙カセット 11 に積載された記録材（記録紙）P はピックアップローラ 12 によって一枚ずつ給紙され、搬送ローラ対 13 によってレジストローラ対 14 に向けて搬送される。さらに、記録材 P は、感光ドラム 19 上のトナー画像が感光ドラム 19 と転

50

写部材としての転写ローラ 20 で形成される転写位置に到達するタイミングに合わせて、レジストローラ対 14 から転写位置へ搬送される。記録材 P が転写位置を通過する過程で感光ドラム 19 上のトナー画像は記録材 P に転写される。その後、記録材 P は定着部（像加熱部）としての定着装置（像加熱装置）200 で加熱され、トナー画像が記録材 P に加熱定着される。定着済みのトナー画像を担持する記録材 P は、搬送ローラ対 26、27 によって画像形成装置 100 上部の排紙トレイ 31 に排出される。

【0012】

なお、感光体 19 は、クリーナ 18 によって表面の残トナー等が除去、清掃される。給紙トレイ（手差しトレイ）28 は、記録紙 P のサイズに応じて幅調整可能な一對の記録紙規制板を有しており、定型サイズ以外のサイズの記録紙 P にも対応するために設けられている。ピックアップローラ 29 は、給紙トレイ 28 から記録紙 P を給紙するためのローラである。モータ 30 は、定着装置 200 等を駆動する。商用の交流電源 401 に接続された通電制御部としての制御回路 400 から、定着装置 200 へ電力供給している。

【0013】

上述した、感光ドラム 19、帯電ローラ 16、スキャナユニット 21、現像ローラ 17、転写ローラ 20 が、記録材 P に未定着画像を形成する画像形成部を構成している。また、本実施例では、感光ドラム 19、帯電ローラ 16、現像ローラ 17 を含む現像ユニット、クリーナ 18 を含むクリーニングユニットが、プロセスカートリッジ 15 として画像形成装置 100 の装置本体に対して着脱可能に構成されている。

【0014】

図 2 は、本実施例の定着装置 200 の断面図である。定着装置 200 は、定着フィルム（以下、フィルム）202 と、フィルム 202 の内面に接触するヒータ 300 と、フィルム 202 を介してヒータ 300 と共に定着ニップ部 N を形成する加圧ローラ 208 と、金属ステー 204 と、を有する。

【0015】

フィルム 202 は、エンドレスベルトやエンドレスフィルムとも称される筒状に形成された耐熱フィルムであり、ベース層の材質は、ポリイミド等の耐熱樹脂、またはステンレス等の金属である。また、フィルム 202 の表面には耐熱ゴム等の弾性層を設けてもよい。加圧ローラ 208 は、鉄やアルミニウム等の材質の芯金 209 と、シリコンゴム等の材質の弾性層 210 を有する。ヒータ 300 は、耐熱樹脂製の保持部材 201 に保持されている。保持部材 201 は、フィルム 202 の回転を案内するガイド機能も有している。204 は、保持部材 201 に不図示のバネの圧力を加えるための金属製のステーである。加圧ローラ 208 は、モータ 30 から動力を受けて矢印方向に回転する。加圧ローラ 208 が回転することによって、フィルム 202 が従動して回転する。未定着トナー画像を担持する記録紙 P は、定着ニップ部 N で挟持搬送されつつ加熱されて定着処理される。

【0016】

ヒータ 300 は、後述するセラミック製の基板 305 上に設けられた発熱体（発熱抵抗体）302a、302b によって加熱される。ヒータ 300 には、安全保護素子 212（図 4）が当接している。安全保護素子 212 は、サーモスイッチや温度ヒューズ等がその一例であり、ヒータ 300 の異常発熱の際に作動してヒータ 300 に供給する電力を遮断する。また、ヒータ 300 のフィルム 202 との摺動面側にはサーミスタ T1（T1-1～T1-7、図 3（B）参照）とサーミスタ T2（T2-2～T2-6、図 3（B）参照）が設置されている。

【0017】

図 3 を用いて、本実施例に係るヒータ 300 の構成を説明する。図 3（A）はヒータ 300 の断面図、図 3（B）はヒータ 300 の各層の平面図である。図 3（B）には、本実施例の画像形成装置 100 における記録材 P の搬送基準位置 X0 を示してある。本実施例における搬送基準は中央基準となっており、記録材 P はその搬送方向に直交する方向における中心線が搬送基準位置 X0 を沿うように搬送される。また、図 3（A）は、搬送基準位置 X0 におけるヒータ 300 の断面図となっている。

10

20

30

40

50

【 0 0 1 8 】

図 3 (A) に示すように、ヒータ 3 0 0 は、基板 3 0 5 上に導電体 3 0 1 と導電体 3 0 3 を有する。導電体 3 0 1 は、記録材 P の搬送方向の上流側に配置された導電体 3 0 1 a と、下流側に配置された導電体 3 0 1 b に分離されている。さらに、ヒータ 3 0 0 は、導電体 3 0 1 と導電体 3 0 3 を介して供給される電力により発熱する発熱体 3 0 2 が、基板上において導電体 3 0 1 と導電体 3 0 3 の間に設けられている。この発熱体 3 0 2 は、記録材 P の搬送方向の上流側に配置された発熱体 3 0 2 a と、下流側に配置された発熱体 3 0 2 b に分離されている。また、給電用に電極 E 3 が設けられている。さらに、裏面層 2 には、絶縁性の保護ガラス 3 0 8 が、電極 E 3 以外を覆っている。ヒータ 3 0 0 (基板 3 0 5) は、その長手方向が記録材 P の搬送方向と直交するように配置される。

10

【 0 0 1 9 】

図 3 (B) に示すように、ヒータ 3 0 0 裏面層 1 には、導電体 3 0 1 と導電体 3 0 3 と発熱体 3 0 2、電極 E 3 の組からなる発熱ブロック (加熱領域) が、ヒータ 3 0 0 の長手方向に 7 つ設けられている (H B 1 ~ H B 7)。この 7 つの発熱ブロック H B 1 ~ H B 7 との対応関係を表すため、各発熱ブロックを構成する部材には、例えば、発熱体 3 0 2 a - 1 ~ 3 0 2 a - 7 のように、各符号の末尾に対応する発熱ブロックの番号を付している。発熱体 3 0 2 b、導電体 3 0 1 a、3 0 1 b、導電体 3 0 3、電極 E 3 も同様である。

【 0 0 2 0 】

ヒータ 3 0 0 の裏面層 2 の表面保護層 3 0 8 は、電極 E 3 - 1 ~ E 3 - 7、E 4、E 5 を露出させるように形成されており、ヒータ 3 0 0 の裏面側から、図示しない電気接点が接続可能な構成となっている。そして、各発熱ブロックに対してそれぞれ独立に給電可能になり、独立に給電制御を行うことができる。このように 7 つの発熱ブロックに分けることで、A R E A 1 ~ A R E A 4 のように、4 つの通紙領域を形成することができる。本実施例では A R E A 1 を A 5 紙用、A R E A 2 を B 5 紙用、A R E A 3 を A 4 紙用、A R E A 4 を L e t t e r 紙用と分類した。7 つの発熱ブロックを独立に制御できるので、記録紙 P のサイズに合わせて、給電する発熱ブロックを選択する。なお、発熱領域の数や、発熱ブロックの数は、本実施例の数に限定されるものではない。また、各発熱ブロック内の発熱体 3 0 2 a - 1 ~ 3 0 2 a - 7、3 0 2 b - 1 ~ 3 0 2 b - 7 は、本実施例に記載するような連続的なパターンに限定されるものではなく、間隙部を設けた短冊状のパターンでも良い。

20

30

【 0 0 2 1 】

ヒータ 3 0 0 の摺動面層 1 (基板 3 0 5 において発熱体が設けられた面とは反対側の面上) には、ヒータ 3 0 0 の発熱ブロック毎の温度を検知するための温度検知素子としてサーミスタ T 1 - 1 ~ T 1 - 7 及びサーミスタ T 2 - 2 ~ T 2 - 6 が設置されている。サーミスタ T 1 - 1 ~ T 1 - 7 は、主に各発熱ブロックの温度制御に使われるため、各発熱ブロックの中央 (基板長手方向における中央) に配置される。サーミスタ T 2 - 2 ~ T 2 - 6 は、発熱領域より幅が狭い記録紙を通紙した際の、非通紙領域 (端部) の温度を検知するための端部サーミスタである。そのため、発熱領域が狭い両端の発熱ブロックを除き、搬送基準位置 X 0 に対して、各発熱ブロックの外側寄りに配置される。サーミスタ T 1 - 1 ~ T 1 - 7 の一端は、サーミスタの抵抗値検出用の導電体 E T 1 - 1 ~ E T 1 - 7 にそれぞれ接続されると共に、他端は導電体 E G 9 に共通接続される。サーミスタ T 2 - 2 ~ T 2 - 6 の一端は、導電体 E T 2 - 2 ~ E T 2 - 6 にそれぞれ接続されると共に、他端は導電体 E G 1 0 に共通接続される。このように、ヒータ 3 0 0 の幅 L は、サーミスタの数と導電体の本数に応じて、大きくなる傾向にある。

40

【 0 0 2 2 】

ヒータ 3 0 0 の摺動面層 2 には、摺動性のあるガラスのコーティングによる表面保護層 3 0 9 を有する。表面保護層 3 0 9 は、摺動面層 1 の各導電体に電気接点を設けるため、ヒータ 3 0 0 の両端部を除いて設けられている。

【 0 0 2 3 】

図 4 は、実施例 1 におけるヒータ 3 0 0 の制御回路 4 0 0 を示す回路図である。画像形

50

成装置 100 には商用の交流電源 401 が接続されている。電源電圧 V_{cc1} 、 V_{cc2} は、交流電源 401 に接続された図示しない AC/DC コンバータによって生成された DC 電源である。交流電源 401 は、リレー 430、440 とトライアック 441 ~ 447 を介してヒータ 300 に接続される。トライアック 441 ~ 447 は、CPU 420 からの制御信号 FUSE1 ~ FUSE7 によってオン/オフされる。トライアック 441 ~ 447 の駆動回路は省略して図示している。複数の半導体素子としてのトライアック 441 ~ 447 を選択的に制御することで、複数の発熱体の通電を選択的に制御することができ、長手方向に分割された複数の加熱領域を個々に選択的に発熱させることができる。

【0024】

サーミスタの温度検知回路を説明する。導電体 EG9、EG10 は、グランド電位に接続される。そして、図 3 で説明した全てのサーミスタ T1-1 ~ T1-7、T2-2 ~ T2-6 は、 V_{cc1} にプルアップされた抵抗 451 ~ 457、462 ~ 466 とそれぞれ分圧される。分圧された電圧は、温度信号である Th1-1 ~ Th1-7 信号、Th2-2 ~ Th2-6 信号として、CPU 420 で検出され、予め CPU 420 の内部メモリ内に設定された情報によって電圧から温度に換算することで、温度検出している。

CPU 420 の内部処理では、設定温度と、サーミスタ T1-1 ~ T1-7 の検知温度に基づき、例えば PI 制御により、供給するべき電力を算出する。FUSE1 ~ 7 信号のオンのタイミングは、ゼロクロス検知部 421 で生成された交流電源 401 のゼロ電位に同期したタイミング信号 ZEROX に基づいて CPU 420 によって生成される。交流電源 401 のゼロクロスタイミングを元に、供給する電力に対応した位相角（位相制御）、波数（波数制御）の制御レベルに換算し、その制御条件によりトライアック 441 ~ 447 を制御している。

【0025】

リレー 430、440 と保護回路について説明する。リレー 430、440 は、故障などによりヒータ 300 が過昇温した場合、ヒータ 300 への電力遮断手段として用いている。

【0026】

リレー 430 の動作を説明する。CPU 420 が RLON 信号を High 状態にすると、トランジスタ 433 が ON 状態になり、電源電圧 V_{cc2} からリレー 430 の 2 次側コイルに通電され、リレー 430 の 1 次側接点は ON 状態になる。RLON 信号を Low 状態にすると、トランジスタ 433 が OFF 状態になり、電源電圧 V_{cc2} からリレー 430 の 2 次側コイルに流れる電流は遮断され、リレー 430 の 1 次側接点は OFF 状態になる。なお、抵抗 434 は、トランジスタ 433 のベース電流を制限する抵抗である。リレー 440 及びトランジスタ 435 についても動作は同様である。

【0027】

リレー 430、リレー 440 を用いた安全回路の動作について説明する。サーミスタ T1-1 ~ T1-7 のいずれかの検知温度が、設定された所定値を超えた場合、比較部 431 はラッチ部 432 を動作させ、ラッチ部 432 は RLOFF1 信号を Low 状態にしてラッチする。RLOFF1 信号が Low 状態になると、CPU 420 が RLON 信号を High 状態にしても、トランジスタ 433 が OFF 状態で保たれるため、リレー 430 は OFF 状態（安全な状態）で保つことができる。同様に、サーミスタ T2-2 ~ T2-6 についても、設定された所定値を超えた場合には、比較部 437 はラッチ部 436 を動作させ、RLOFF2 信号を Low 状態にしてラッチする。このようにリレー 430、440 は、故障などによりヒータ 300 が過昇温した場合、ヒータ 300 への電力遮断手段としても用いられる。

【0028】

ここで、本実施例において特徴であるトライアック 441 ~ 447 による駆動構成と、サーミスタの数の関係について説明する。発熱ブロック HB1 を駆動するトライアック 441 は、隣り合った発熱ブロック HB2 を駆動するトライアック 442 と直列に接続される。トライアック 442 のみを駆動した場合には、発熱ブロック HB2 のみが発熱される

10

20

30

40

50

。トライアック 4 4 1、4 4 2 の両方を駆動した場合には、発熱ブロック H B 1、H B 2 が発熱される。この構成においては、制御上、発熱ブロック H B 1 のみが発熱することはない。また、発熱ブロック H B 2 より、ヒータ 3 0 0 の長手方向における外側の発熱ブロック H B 1 を 2 段直列接続する構成にしたので、紙サイズ毎に発熱領域を選択する制御ができる。

【 0 0 2 9 】

ところで、C P U 4 2 0 の誤動作等により、ヒータ 3 0 0 の制御に異常が生じた場合に、ヒータ 3 0 0 が異常温度まで発熱しないように、サーミスタの温度検知による安全回路を有している。本実施例では、一つの構成要素が故障して機能しなくなった場合でも、ヒータ 3 0 0 の異常を検知してリレー 4 3 0、4 4 0 を O F F することで保護できるように安全回路を有している。そのため、例えば発熱ブロック H B 3 においては、サーミスタ T 1 - 3 と T 2 - 3 の 2 つのサーミスタ及び、それぞれに対応する比較部とラッチ部が在ること、仮にどちらかのサーミスタが故障したとしても保護をすることができる。発熱ブロック H B 2、4、5、6 においても、それぞれ独立した駆動構成で制御されるため、同様に 2 つずつのサーミスタが構成されている。一方で、発熱ブロック H B 1 については、図中の P 点が断線するという 1 つの故障が生じない限り、発熱ブロック H B 1 のみが異常発熱することはないため、サーミスタ T 1 - 1 の 1 つで保護することができる。発熱ブロック H B 7 も同様であり説明は省略する。なお、発熱ブロック H B 1、H B 7 は発熱領域が狭いため、1 つのサーミスタで非通紙領域（端部）の温度を検知するための端部サーミスタと温調用のサーミスタとを兼用している。

【 0 0 3 0 】

このように発熱ブロック H B 2 を駆動する半導体素子の後段の半導体素子によって駆動される発熱ブロック H B 1 では、発熱ブロック H B 2 と比較してサーミスタの数が少ない構成であっても、1 つの故障状態においてヒータ 3 0 0 を保護することができる。

本実施例では、発熱ブロック H B 2 よりも長手方向に外側（端部側）に位置する発熱ブロック H B 1 を駆動するためのトライアック 4 4 1 を、発熱ブロック H B 2 を駆動するためのトライアック 4 4 2 に直列に接続する構成とした。すなわち、発熱ブロック H B 2 が第 2 の加熱領域に、発熱ブロック H B 1 が第 1 の加熱領域に、発熱体 3 0 2 a - 2、3 0 2 b - 2 が第 2 の発熱体に、発熱体 3 0 2 a - 1、3 0 2 b - 1 が第 1 の発熱体に、それぞれ対応する。しかしながら本発明が適用可能な構成はかかる構成に限定されない。例えば、発熱ブロック H B 3 よりも長手方向に外側（端部側）に位置する発熱ブロック H B 2 を駆動するためのトライアック 4 4 2 を、発熱ブロック H B 2 を駆動するためのトライアック 4 4 3 に直列に接続するように構成してもよい。かかる構成により発熱ブロック H B 2 の温度を検知するためのサーミスタの数を他の発熱ブロックの温度検知のためのサーミスタの数よりも少なくすることができる。

【 0 0 3 1 】

図 5 は、実施例 1 における制御フローチャートである。S 5 0 0 でプリント要求を受けると、以下の工程に進む。S 5 0 1 では、R L O N 信号を H i g h 出力して、リレー 4 3 0、4 4 0 を O N する。S 5 0 2 では、C P U 4 2 0 は予め図示しない C P U 4 2 0 に内蔵されるメモリに格納された目標温度 T a を読み出す。S 5 0 3 では、非通紙部の昇温の限界温度（端部昇温温度）T m a x を、内部メモリから読み出す。S 5 0 4 では、給紙力セット 1 1 における図示しない紙サイズ検知によって、給紙力セット 1 1 に設置された記録紙 P のサイズを検出する。S 5 0 5 - 1 ~ S 5 0 5 - 4 において、紙サイズを判断し、S 5 0 6 - 1 ~ S 5 0 6 - 4 において、それぞれ紙サイズに対応する発熱領域（加熱領域）を決定して発熱領域に対応するトライアックを制御する。S 5 0 7 では、端部サーミスタである T 2 - 2 ~ T 2 - 6 が、非通紙部の昇温の限界温度 T m a x を超える場合に、S 5 0 8 でスループットを下げることで、過昇温による定着装置 2 0 0 の故障を防止する。S 5 0 2 から S 5 0 8 までを、S 5 0 9 でプリントジョブが終了するまで繰り返し、終了していれば S 5 1 0 において R L O N を L o w レベルに出力し、リレー 4 3 0、4 4 0 を O F F する。

10

20

30

40

50

【 0 0 3 2 】

以上のように、ヒータを駆動する半導体素子が２段直列に接続された発熱ブロックにおいては、サーミスタの数を少なくすることができ、ヒータ３００の幅Ｌ及び、定着装置２００を小型化することができる。

【 0 0 3 3 】

〔 実施例 ２ 〕

本発明の実施例２について説明する。実施例２における制御回路７００とヒータ６００は、実施例１で説明した制御回路４００に対して、２段直列に接続する発熱領域を変更した例である。実施例２の構成のうち、実施例１と同様の構成については、同一の記号を用いて説明を省略する。実施例２において、ここで特に説明しない事項は、実施例１と同様である。

10

【 0 0 3 4 】

図６を用いて、本実施例に係るヒータ６００の構成を説明する。図６（Ａ）はヒータ６００の断面図（図６（Ｂ）の搬送基準位置Ｘ０付近の断面図）、図６（Ｂ）はヒータ６００の各層の平面図である。図６（Ｂ）に示すように、実施例２では、摺動面層１において、実施例１に対して、発熱ブロックＨＢ５のみサーミスタの数が１つになっている。その理由については、図７を用いて説明する。なお、実施例１に対して、発熱ブロックＨＢ４にサーミスタＴ３－４が追加されている。これは、通紙領域ＡＲＥＡ１のＡ５サイズの通紙の際に、搬送基準位置Ｘ０に対して、ヒータ６００の長手方向のどちらかに片寄せされた状態で搬送されたときに、非通紙部昇温を検出するためである。

20

【 0 0 3 5 】

図７は、実施例２におけるヒータ６００の制御回路７００を示す回路図である。本実施例では、発熱ブロックＨＢ５を駆動するライアック４４５を、発熱ブロックＨＢ３を駆動するトライアック４４３の後段に直列接続している。発熱ブロックＨＢ３と発熱ブロックＨＢ５は、搬送基準位置Ｘ０に対して、基板３０５の長手方向に対称の位置関係にあるため、ＡＲＥＡ２を発熱させる場合においても本駆動構成の影響を受けずに制御が可能である。このように接続することで、実施例１と同様、Ｓ点が断線する故障が起きた場合に、サーミスタＴ２－５によりヒータ６００の異常発熱を検知して止めることができるので、他の発熱ブロックに比べてサーミスタの数を減らすことができる。

【 0 0 3 6 】

図８は、本実施例における制御フローチャートである。Ｓ５００～Ｓ５０３までは、実施例１と同様である。このフローチャートでは、Ｓ８０１の紙サイズ検知においてＡＲＥＡ２に相当するＢ５サイズを検知した場合を説明する。Ｂ５サイズに対応するトライアック４４３～４４５を制御する際に、Ｓ８０２において、トライアック４４３とトライアック４４５の通電比率は、１００：１００の同比率で制御する。Ｓ８０３では、発熱ブロックＨＢ３、ＨＢ５の端部サーミスタであるサーミスタＴ２－３、Ｔ２－５で検知した温度をＴＨ２－３、ＴＨ２－５としたとき、それらの差がＳ８００で予め設定した温度差Ｔを越えているか否かを確認する。例えばサーミスタＴ２－５の温度が高く、温度差がＴを越えた場合は、Ｓ８０４において、記録紙Ｐが発熱ブロックＨＢ３側に片寄せされたときのみ、トライアック４４３、４４５の通電比率を１００：５０に下げ、非通紙部昇温を抑制する。Ｓ８０５では、実施例１と同様、非通紙部昇温を検知して、サーミスタＴ２－５、Ｔ２－３の検知温度が閾値Ｔｍａｘを超えているか否かを確認する。超えている場合は、Ｓ５０８においてスループットを下げて制御する。以上を一連の制御としてプリントジョブが終了するまで繰り返す。

30

40

【 0 0 3 7 】

以上のように、隣り合った発熱ブロックではなく、記録紙の搬送基準に対して対称の位置関係にある発熱ブロックのペアに対して直列接続の駆動構成であっても、実施例１と同様にサーミスタの数を減らすことができる。

【 0 0 3 8 】

〔 実施例 ３ 〕

50

本発明の実施例 3 について説明する。実施例 3 は、実施例 2 における駆動構成における変形例として、直列接続された半導体素子の 2 段目の半導体素子をショートした構成となっている。本実施例では、図示しない搬送ガイドなどにより、記録紙 P が片寄せされない構成になっているため、実施例 2 における後段のトライアック 4 4 5 を無くしてショートする構成であっても構わない。実施例 3 の構成のうち、実施例 1、2 と同様の構成については、同一の記号を用いて説明を省略する。実施例 3 において、ここで特に説明しない事項は、実施例 1、2 と同様である。

【0039】

図 9 を用いて、本実施例に係るヒータ 9 0 0 の構成を説明する。図 9 (A) はヒータ 9 0 0 の断面図 (図 9 (B) の搬送基準位置 X 0 付近の断面図)、図 9 (B) はヒータ 9 0 0 の各層の平面図である。図 9 (B) に示すように、摺動面層 1 において、実施例 2 に対して、さらに発熱ブロック H B 3 のサーミスタの数が 1 つ少ない構成になっている。

10

【0040】

図 1 0 は、実施例 3 のヒータ 9 0 0 の制御回路 9 0 1 を示す回路図である。T 点が断線するという 1 つの故障が発生しても、サーミスタ T 2 - 5 によって、異常状態を検知して保護することができる。同様に U 点が断線するという 1 つの故障が発生しても、サーミスタ T 1 - 3 によって保護することができる。つまり、他の発熱ブロック 1、2、4 及び 6、7 に比べてサーミスタが少ない構成においても、ヒータ 9 0 0 の異常状態に対し、保護を行うことができる。

【0041】

20

以上のように、直列接続された半導体素子のうち後段の半導体素子をショートした構成においても、サーミスタを減らすことができるので、ヒータ 9 0 0 の幅及び、定着装置 2 0 0 を小型化することができる。

なお、本実施例では、記録材の搬送基準位置に対して基板長手方向に対称の位置関係にある発熱ブロック H B 3 と発熱ブロック H B 5 に関して、それぞれを発熱させるための発熱体の通電を、単一のトライアック 4 4 3 を制御することで制御する構成とした。すなわち、発熱ブロック H B 3 が第 3 の加熱領域に、発熱ブロック H B 5 が第 4 の加熱領域に、発熱体 3 0 2 a - 3、3 0 2 b - 3 が第 3 の発熱体に、発熱体 3 0 2 a - 5、3 0 2 b - 5 が第 4 の発熱体に、それぞれ対応する。しかしながら本発明が適用可能な構成はかかる構成に限定されない。例えば、発熱ブロック H B 2 を発熱させる発熱体 3 0 2 a - 2、3 0 2 b - 2 の通電と、発熱ブロック H B 6 を発熱させる発熱体 3 0 2 a - 6、3 0 2 b - 6 の通電を、単一のトライアック 4 4 2 の制御によって制御するように構成してもよい。

30

【0042】

[実施例 4]

本発明の実施例 4 について説明する。実施例 4 のヒータ 9 0 3 の制御回路 9 0 4 は、実施例 1 と実施例 3 を組み合わせた構成となっている。実施例 4 の構成のうち、実施例 1 ~ 3 と同様の構成については、同一の記号を用いて説明を省略する。実施例 4 において、ここで特に説明しない事項は、実施例 1 ~ 3 と同様である。

【0043】

図 1 1 を用いて、本実施例に係るヒータ 9 0 3 の制御回路 9 0 4 を示す回路図である。図 1 1 (A) はヒータ 9 0 3 の断面図 (図 9 (B) の搬送基準位置 X 0 付近の断面図)、図 9 (B) はヒータ 9 0 3 の各層の平面図である。図 1 1 (B) に示すように、本実施例のヒータ 9 0 3 は、摺動面層 1 において、実施例 1 と実施例 3 に比べて、最もサーミスタの数が少ない構成になっている。

40

【0044】

図 1 2 は、ヒータ 9 0 3 の制御回路 9 0 4 を示す回路図である。発熱ブロック H B 1、H B 3、H B 5、H B 7 は、実施例 1、3 で説明した構成をとることにより、サーミスタを 1 つにしている。本実施例では、さらに、トライアック 4 4 1 とトライアック 4 4 7 を定着装置 2 0 0 内に配置したことを示している。このようにすることで、制御回路 9 0 4 と定着装置 2 0 0 とを接続する A C 線の数少なくすることができるので、コネクタのピ

50

ン数や電線を減らすことができる。同様にトライアック 4 4 2 ~ 4 4 6 も定着装置 2 0 0 内に配置する構成であっても良い。

【 0 0 4 5 】

以上のように、直列接続によって駆動される発熱ブロックが複数あることで、より少ないサーミスタで異常状態に対して保護できるので、ヒータ 9 0 4 の幅及び、定着装置 2 0 0 を小型化することができる。さらには、トライアックを定着装置内に配置することで、配線を減らし、画像形成装置を小型化することができる。

【 0 0 4 6 】

なお、実施例 1 ~ 4 を通して、1つの故障に対して保護する構成にしているが、1つの故障に限定されるものではなく、2つ以上の故障に対して保護する構成であっても良い。また、直列に接続される半導体素子は、2段に限定されるものではなく、3段以上の接続構成であっても良い。

【 0 0 4 7 】

[実施例 5]

図 1 3 ~ 図 1 5 を参照して、本発明の実施例 5 について説明する。実施例 5 は、実施例 1 で説明したヒータ 3 0 0 における H B 1 及び H B 7 にあるサーミスタの数を実施例 1 よりさらに減らすことができる構成例である。実施例 5 は、実施例 1 の制御回路 4 0 0 に対し、P 点の断線を検知することができる断線検知部 1 0 0 2 と、Q 点の断線を検知することができる断線検知部 1 0 0 3 と、を備えた制御回路 1 0 0 1 を備えている。実施例 5 の構成のうち、上記実施例と同様の構成については、同一の記号を用いて説明を省略する。実施例 5 において、ここで特に説明しない事項は、上記実施例と同様である。

【 0 0 4 8 】

図 1 3 は、ヒータ 1 0 0 0 の断面図と平面図を示している。実施例 1 と比較して、図 1 3 (B) の摺動面層 1 において、発熱ブロック H B 2 ~ 6 の各ブロックにおけるサーミスタの数が 3 個になっており、実施例 1 に対して発熱ブロック H B 2 ~ 6 における 1 ブロック当たりのサーミスタの個数が 1 個増加している。これは各発熱ブロックにサーミスタの数が 3 個あることによって、二つの構成要素が故障して機能しなくなった場合でも、ヒータ 3 0 0 の異常を検知できるようにサーミスタを 3 個有している。一方 H B 1 及び H B 7 のサーミスタの数は 1 個であり、他の発熱ブロックに比べサーミスタの数が 2 個減少している。その理由については、図 1 4 を用いて説明する。

【 0 0 4 9 】

図 1 4 は、実施例 5 におけるヒータ 1 0 0 0 の制御回路 1 0 0 1 を示す回路図である。図 1 4 に示した全てのサーミスタ T 1 - 1 ~ T 1 - 7、T 2 - 2 ~ T 2 - 6、T 3 - 2 ~ T 3 - 6 は、V c c 1 にプルアップされた抵抗 4 5 1 ~ 4 5 7、4 6 2 ~ 4 6 6 及び 4 7 2 ~ 4 7 6 とそれぞれ分圧される。分圧された電圧は、T h 1 - 1 ~ T h 1 - 7 信号、T h 2 - 2 ~ T h 2 - 6 信号、T H 3 - 2 ~ 3 - 6 として、C P U 4 2 0 で検出され温度検出される。本実施例では、P 点及び Q 点の断線を検知できるように断線検知部 1 0 0 2 及び断線検知部 1 0 0 3 を設けている。各断線検知部 1 0 0 2、1 0 0 3 の検知信号 D i 1 0 0 2、D i 1 0 0 3、D i 1 0 0 4、D i 1 0 0 5 は、ラッチ部 4 3 2、4 3 6 もしくは C P U 4 2 0 に接続している。断線を検知すると、断線検知部 1 0 0 2 は、断線検知信号 D i 1 0 0 2、D i 1 0 0 4 を、断線検知部 1 0 0 3 は、断線検知信号 D i 1 0 0 3、D i 1 0 0 5 を出力する。D i 1 0 0 4、D i 1 0 0 5 が出力されると、ラッチ部 4 3 2、4 3 6 が動作し、R L O F F 1 信号及び R L O F F 2 信号を L o w 状態にしてラッチし、リレー 4 3 0、4 4 0 をオフにする。D i 1 0 0 2、D i 1 0 0 3 が出力されると、C P U 4 2 0 は、トライアック 4 4 1 ~ 4 4 7 が O F F になるように F U S E R 1 ~ F U S E R 7 信号を出力する。断線検知部 1 0 0 2 及び断線検知部 1 0 0 3 の内部回路は、図 1 5 を用いて説明する。

【 0 0 5 0 】

ここで、本実施例の特徴である断線検知とサーミスタの数の関係について説明する。本実施例では、実施例 1 と同様に発熱ブロック H B 1 及び H B 7 を駆動するトライアック 4

4 1、4 4 7は各々、隣り合った発熱ブロック H B 2、H B 6を駆動するトライアック 4 4 2、4 4 6と直列に接続される。よって図中の P 点及び Q 点が断線するという 1 個の故障が生じない限り発熱ブロック H B 1、H B 7のみが異常発熱することはないため、実施例 1と同様に H B 1 及び H B 7に存在するサーミスタの数は他の発熱体に対して 1 個減らすことができる。さらに、本実施例では、P 点、Q 点が断線しているかどうかを判断する断線検知部 1 0 0 2、1 0 0 3を有している。そのため、P 点及び Q 点が断線するという第一の故障かつ、断線検知部が故障するという第二の故障が生じない限り発熱ブロック H B 1、H B 7のみが異常発熱することはない。したがって、H B 1 及び H B 7に存在するサーミスタの数は他の発熱体に対して 2 個減らすことができる。

【0 0 5 1】

図 1 5 は、図 1 4 で示した断線検知部 1 0 0 2 の内部回路を示した図である。断線検知部 1 0 0 3 の内部回路は断線検知部 1 0 0 2 と同様なのでここでは省略している。図 1 5 - (A) は、断線検知部 1 0 0 2 から出力される信号 D i 1 0 0 2 が C P U 4 2 0 に、信号 D i 1 0 0 4 がラッチ部 4 3 2、4 3 6 に接続されている回路を示した図である。断線検知部 1 0 0 2 の内部において、点 P 付近には点 P に流れている電流を検出する第 2 の電流検知部としての検出抵抗 1 0 1 0 が接続されている。また、検出抵抗 1 0 1 0 と並列に、抵抗 1 0 1 3 と、検出抵抗 1 0 1 0 で検出された信号を 2 次側に伝搬する A C カプラ 1 0 1 5 と、が接続されている。さらに断線検知部 1 0 0 2 は、トライアック 4 4 1 への電流を検出できるように第 1 の電流検知部としての検出抵抗 1 0 1 1 が設けられている。また、検出抵抗 1 0 1 1 と並列に、抵抗 1 0 1 4 と、検出抵抗 1 0 1 1 で検出された信号を 2 次側に伝搬する A C カプラ 1 0 1 6 が接続されている。発熱抵抗体 3 0 2 a - 2、3 0 2 b - 2 へ電流を流す電流経路は、トライアック 4 4 2 と発熱抵抗体 3 0 2 a - 2、3 0 2 b - 2 とを接続するラインの途中で分岐し、トライアック 4 4 1 を介して、発熱抵抗体 3 0 2 a - 1、3 0 2 b - 1 とつながっている。すなわち、分岐点から下流の発熱抵抗体 3 0 2 a - 1、3 0 2 b - 1 へ電流を流す第 1 の電流経路と、分岐点から下流の発熱抵抗体 3 0 2 a - 2、3 0 2 b - 2 へ電流を流す第 2 の電流経路と、が分岐点より上流の共通する第 3 の電流経路から分岐する構成となる。

【0 0 5 2】

A C カプラ 1 0 1 5 の二次側は、プルアップ抵抗 1 0 1 7 を介して電源 V C C 1 に接続され、ダンピング抵抗 1 0 2 5 を介して C P U 4 2 0 へ接続されている。点 P に A C 電流が流れた場合、検出抵抗 1 0 1 0 の両端に A C 電圧が印加され、印加された電圧信号は A C フォトカプラ 1 0 1 5 を通り 2 次側へ伝達される。ここでは全波 A C 電流の信号を二次側に伝えるために A C フォトカプラを用いているが、半波電流のみの信号を伝えたい場合はフォトカプラを用いてもよい。2 次側に伝達された信号はパルス信号となり、断線検知信号 D i 1 0 0 2 として C P U 4 2 0 へ出力される。C P U 4 2 0 は、F U S E R 1 信号を O N しトライアック 4 4 2 を O N したにもかかわらず断線検知部 1 0 0 2 からパルス状の断線検知信号 D i 1 0 0 2 を検出していなければ断線、検出していれば断線していないと判断する。C P U 4 2 0 が断線と判断した場合は、F U S E R 1、2 を O F F しトライアック 4 4 1、4 4 2 の通電を遮断する。詳しい波形の説明は図 1 5 - (B) を用いて説明する。さらに A C カプラ 1 0 1 5 および A C カプラ 1 0 1 6 によって 2 次側に伝達されたパルス信号は、各々抵抗 1 0 1 8、1 0 2 2 を通り、コンデンサ 1 0 1 9、1 0 2 3 及び抵抗 1 0 2 0、1 0 2 4 により平滑されコンパレータ 1 0 2 5 へ接続される。ここで、検出抵抗 1 0 1 0 に電流が流れていないにもかかわらず、検出抵抗 1 0 1 1 に電流が流れているときは点 P のルートは断線していると考えられる。その場合、図 1 5 - (B) ではコンパレータ 1 0 2 5 の - 端子の電圧が + 端子を上回り、出力 D i 1 0 0 4 に L O W が出力され、ラッチ部 4 3 2、4 3 6 を動作させる。詳しい波形の説明は図 1 5 - (B) を用いて説明する。

【0 0 5 3】

図 1 5 - (B) は、図 1 5 - (A) で説明した回路の動作を波形で示した図である。波形 1 1 0 1 は検出抵抗 1 0 1 0 で検出された電圧、波形 1 1 0 2 は検出抵抗 1 0 1 1 で検

10

20

30

40

50

出された電圧、波形 1 1 0 3 は断線検知部 1 0 0 2 から出力された D i 1 0 0 2 信号を示している。また、波形 1 1 0 4 の実線の波形はコンパレータ 1 0 2 5 の - 端子に印加されている電圧、点線の波形はコンパレータ 1 0 2 5 の + 端子に印加されている電圧を示している。トライアック 4 4 2 が O F F 状態で通電が O F F の場合、検出抵抗 1 0 1 0 には電圧が生じず 0 V となり、結果二次側の A C カプラ 1 0 1 5 のトランジスタは動作しない。よって D i 1 0 0 2 信号は波形 1 1 0 3 で示すように電圧は V c c 1 でプルアップされている。トライアック 4 4 2 が O N し通電が O N 状態となると、波形 1 1 0 1 で示すように検出抵抗 1 0 1 0 に電圧が生じる。結果、二次側の A C カプラ 1 0 1 5 のトランジスタは動作し、動作した時は L O W に引き込むため、D i 1 0 0 2 信号は波形 1 1 0 3 で示すようにパルス状の信号を出力する。C P U 4 2 0 は、このパルス状の波形を検知することで、検出抵抗 1 0 1 0 に電圧が流れたかどうかを判断することができる。P 点が断線している場合はトライアック 4 4 2 を O N 状態にしても検出抵抗 1 0 1 0 に電圧が生じないため、波形 1 1 0 1 及び波形 1 1 0 3 は通電 O F F と同じ波形となる。よって、C P U 4 2 0 は、トライアック 4 4 2 を O N させ通電を O N しているのに、波形 1 1 0 3 がパルス状の波形になっていないことから P 点が断線していると判断することができ、トライアック 4 4 2 の通電を O F F することができる。

10

【 0 0 5 4 】

一方、トライアック 4 4 2 が O F F 状態で通電が O F F の場合、二次側の A C カプラ 1 0 1 5 のトランジスタは動作しない。そのため、コンパレータ 1 0 2 5 の - 端子の電圧は波形 1 1 0 4 の実線に示したように抵抗 1 0 1 7、1 0 1 8、1 0 2 0 の分圧で決定される一定の電圧となる。コンパレータ 1 0 2 5 の + 端子の電圧も同様に検出抵抗 1 0 1 1 に電圧が生じないため、波形 1 1 0 4 の点線に示したように抵抗 1 0 2 1、1 0 2 2、1 0 2 4 の分圧で決定される一定の電圧となる。ここでは + 端子の電圧が - 端子の電圧よりも高くなるように抵抗 1 0 1 7、1 0 1 8、1 0 2 0 及び抵抗 1 0 2 1、1 0 2 2、1 0 2 4 の値を設定している。よって + 端子の電圧が - 端子の電圧よりも高いため、コンパレータ 1 0 2 5 の出力はオープンコレクタとなり、ラッチ部はラッチ動作を行わない。トライアック 4 4 2 が O N し通電が O N 状態となると、波形 1 1 0 1 で示すように検出抵抗 1 0 1 0 に電圧が生じる。結果二次側の A C カプラ 1 0 1 5 のトランジスタが動作するので、コンパレータ 1 0 2 5 の - 端子の電圧は波形 1 1 0 4 の実線で示すように電圧が徐々に低下していく。さらにトライアック 4 4 1 が O N し通電が O N 状態となると、波形 1 1 0 2 で示すように検出抵抗 1 0 1 1 に電圧が生じる。よってコンパレータ 1 0 2 5 の + 端子の電圧は波形 1 1 0 4 の点線で示すように電圧が徐々に低下していく。ここでは + 端子の電圧が - 端子の電圧よりも高くなるように検出抵抗 1 0 1 0、1 0 1 1 の抵抗値を調整している。よって + 端子の電圧が - 端子の電圧よりも高いため、コンパレータの出力はオープンコレクタとなり、ラッチ部はラッチ動作を行わない。P 点が断線すると、トライアック 4 4 2 を O N 状態にしても検出抵抗 1 0 1 0 に電圧が生じないため、二次側の A C カプラ 1 0 1 5 のトランジスタは動作しない。よって - 端子の電圧は波形 1 1 0 4 の実線で示したように徐々に電圧が上昇していく。P 点が断線してもトライアック 4 4 1 は O N し続けているため、+ 端子の電圧は波形 1 1 0 4 の点線で示したように通電 O N の状態と変わらない。よって P 点が断線してしばらくするとコンパレータの - 端子の電圧は、波形 1 1 0 4 で示すように + 端子の電圧を上回る。その結果コンパレータの出力は L O W となりラッチ部 4 3 2、4 3 6 を動作させる。

20

30

40

【 0 0 5 5 】

このように本実施例 5 では、発熱ブロック H B 2、H B 6 を駆動する半導体素子の後段の半導体素子によって駆動される発熱ブロック H B 1、H B 2 において、H B 2、H B 6 の断線を検知する断線検知部を設けている。これにより、他の発熱ブロックと比較して発熱ブロック H B 1、H B 2 のサーミスタの数が少ない構成であっても、2 個の故障状態においてヒータ 3 0 0 を保護することができる。

【 0 0 5 6 】

[実施例 6]

50

図 16 を参照して、本発明の実施例 6 について説明する。実施例 6 は、実施例 5 の図 15 - (A) で説明した断線検知部 1002 の回路において、検出抵抗 1012 の設置位置、及び、Di1002 の接続場所が異なった構成となっている。その他の構成は、実施例 5 と同じである。実施例 6 の構成のうち、上記実施例と同様の構成については、同一の記号を用いて説明を省略する。実施例 6 において、ここで特に説明しない事項は、上記実施例と同様である。

【0057】

図 16 - (A) は、断線検知部 1002 を示した図であり、点 P 付近には点 P に流れている電流を検出する電流検出抵抗 1010 が接続されている。さらに図 16 - (A) ではトライアック 442 が電流を流したかを判断できるように、トライアック 442 直後に、すなわち第 1 の電流経路と第 2 の電流経路に分岐する前の第 3 の電流経路に、第 3 の電流検知部としての検出抵抗 1012 が設けられている。各検出抵抗 1010 及び 1012 は AC カプラ 1015、1016 が並列で接続され、2 次側に伝達された検出信号は、各々コンデンサ 1019、1023 及び抵抗 1020、1024 により平滑され、各々コンパレータ 1031 及び 1030 に接続される。コンパレータ 1030 の出力はトランジスタ 1034 及び抵抗 1032、1033 を介してコンパレータ 1031 の + 端子に接続される。

【0058】

ここで、検出抵抗 1012 に電流が流れているにもかかわらず、検出抵抗 1010 に電流が流れていないときは点 P のルートは断線していると考えられる。その場合、図 16 - (A) ではコンパレータ 1031 の - 端子の電圧が + 端子を上回り出力 Di1004 に LOW が出力され、ラッチ部 432、436 を動作させる。このとき CPU 420 へ接続されている Di1002 の信号も LOW となる。CPU 420 はトライアック 442 を通電しているにもかかわらず DI1002 が LOW となった時は、点 P は断線だと判断し、FUSE1、2 を OFF しトライアック 441、442 の通電を遮断する。詳しい波形の説明は図 16 - (B) を用いて説明する。

【0059】

図 16 - (B) は、図 16 - (A) の回路動作を示した図である。図 16 - (B) において、波形 1105 は検出抵抗 1010 で検出された電圧、波形 1106 は検出抵抗 1012 で検出された電圧である。また、波形 1107 の実線はコンパレータ 1030 の - 端子に印加されている電圧、点線の波形はコンパレータ 1030 の + 端子に印加されている電圧を示している。波形 1108 の実線はコンパレータ 1031 の - 端子に印加されている電圧、点線の波形はコンパレータ 1031 の + 端子に印加されている電圧を示している。トライアック 442 が OFF 状態で通電が OFF の場合、検出抵抗 1012 には電圧が生じず、結果二次側の AC カプラ 1016 のトランジスタは動作しない。よってコンパレータ 1030 の - 端子の電圧は波形 1107 の実線に示したように抵抗 1021、1022、1024 の分圧で決定される一定の電圧となる。このときコンパレータ 1030 の - 端子の電圧がコンパレータ 1030 の + 端子よりも高い電圧になるように、抵抗 1021、1022、1024 及び抵抗 1026、1027 は調整されている。よってコンパレータ 1030 の出力は LOW となり、トランジスタ 1034 が動作してコンパレータ 1031 の + 端子は HIGH 電圧となる。コンパレータ 1031 の - 端子は、検出抵抗 1010 に電圧が生じないので波形 1108 の実線に示したように抵抗 1017、1018、1020 の分圧で決定される一定の電圧となる。このときコンパレータ 1031 の + 端子がコンパレータ 1031 の - 端子よりも高い電圧になるように抵抗 1017、1018、1020 は調整されている。よって + 端子の電圧が - 端子の電圧よりも高いため、コンパレータ 1031 の出力はオープンコレクタとなり、ラッチ部 432、436 はラッチ動作を行わない。次にトライアック 442 及び 441 が ON し通電が ON 状態となると、検出抵抗 1012 に電圧が生じる。結果コンパレータ 1030 の - 端子は波形 1107 の実線に示すように電圧が徐々に減少していく。コンパレータ 1031 の - 端子も同様に検出抵抗 1010 に電圧が生じるため、波形 1108 の実線に示すように電圧が徐々に減少していく

。コンパレータ 1030 において + 端子の電圧が - 端子の電圧を超えた時、コンパレータ 1030 の出力はオープンコレクタとなる。この結果トランジスタ 1034 が OFF となり、コンパレータ 1031 の + 端子にかかる電圧は、波形 1108 に示しているとおり抵抗 1028 及び 1029 で決まる電圧に変化する。この時抵抗 1028 及び 1029 は、コンパレータ 1031 の + 端子にかかる電圧が - 端子にかかる電圧より高くなるように調整されている。よって + 端子の電圧が - 端子の電圧よりも高いため、コンパレータ 1031 の出力はオープンコレクタとなり、ラッチ部 432, 436 はラッチ動作を行わない。P 点が断線すると、検出抵抗 1012 を通過する電流が減少するため、コンパレータ 1030 の - 端子の電圧は波形 1107 の実線で示したように徐々に電圧が上昇していく。ただし、トライアック 441 には電流が流れているため、コンパレータ 1030 の - 端子の電圧はある一定の電圧の上昇にとどまる。この時でも、コンパレータ 1030 の + 端子にかかる電圧が - 端子にかかる電圧より高くなるように抵抗 1026、1027 が調整されているため、コンパレータ 1030 の出力はオープンコレクタとなる。一方コンパレータ 1031 の - 端子は P 点が断線しているため、波形 1108 の実線で示しているように電圧が上昇していく。コンパレータ 1031 の + 端子の電圧は変化しないため、P 点が断線してしばらくたつとコンパレータ 1031 の - 端子の電圧が + 端子の電圧を上回り、コンパレータ 1031 の出力が LOW となることでラッチ部 432、436 及び CPU 420 を動作させる。

10

【0060】

このように本実施例 6 では、断線検知部 1002 の回路において、検出抵抗 1012 の設置位置及び、Di1002 の接続場所が異なっているにもかかわらず、点 P の断線を検知することができる。

20

【0061】

上記各実施例は、それぞれの構成を可能な限り互いに組み合わせることができる。

例えば、実施例 5、6 の断線検知部は、実施例 2 の回路構成（図 7 のトライアック 443, 445 の間）や、実施例 4 の回路構成（図 12 のトライアック 442、441 の間）に追加してもよい。

【符号の説明】

【0062】

200...定着装置、300、600、900、903...ヒータ、305...基板、302a、302b...発熱体、441~447...トライアック、T1-1~T1-7、T2-1~T2-7、T3-4...サーミスタ、400、700、901、904...制御回路、ET1-1~ET1-7、ET2-1~ET2-7、ET3-4、EG9、EG10...導電体、HB1~HB7...発熱ブロック

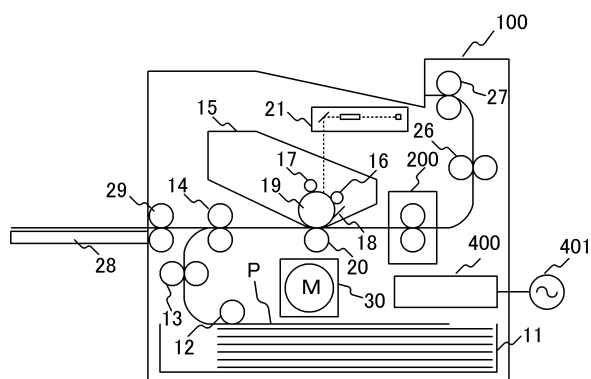
30

40

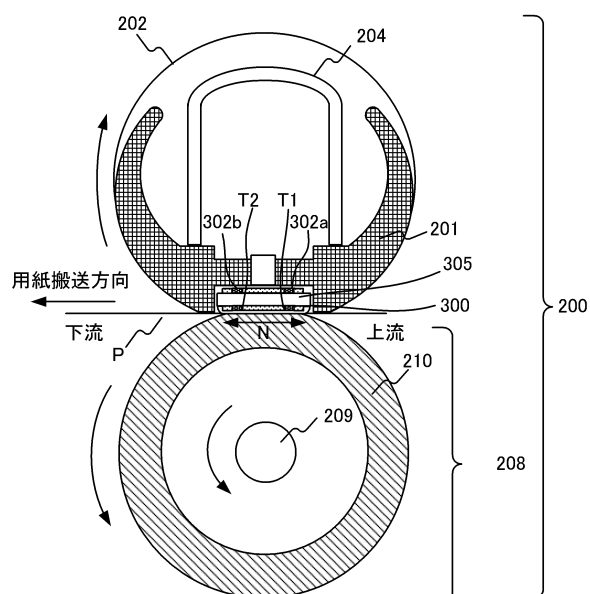
50

【図面】

【圖 1】



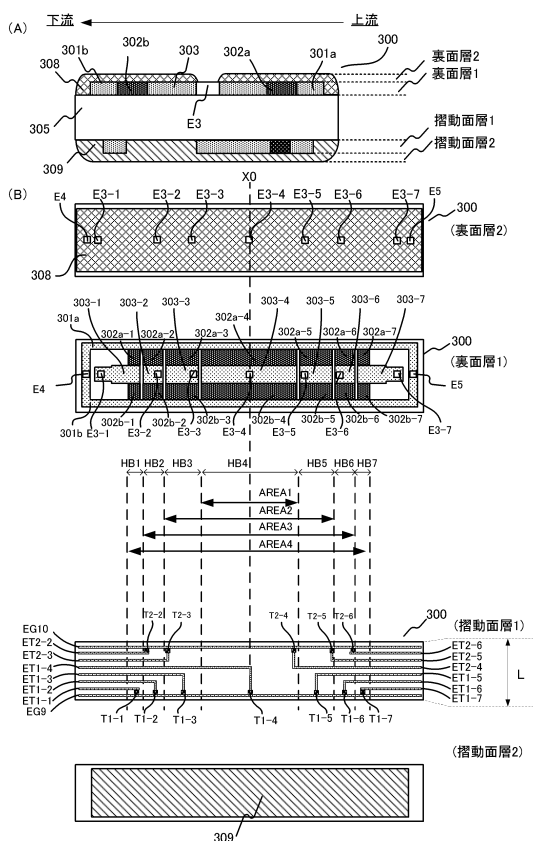
【圖 2】



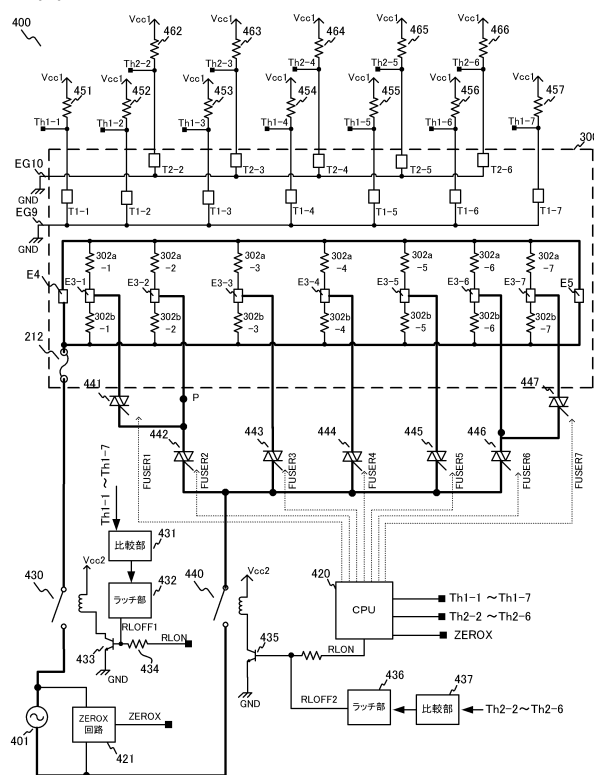
10

20

【图 3】



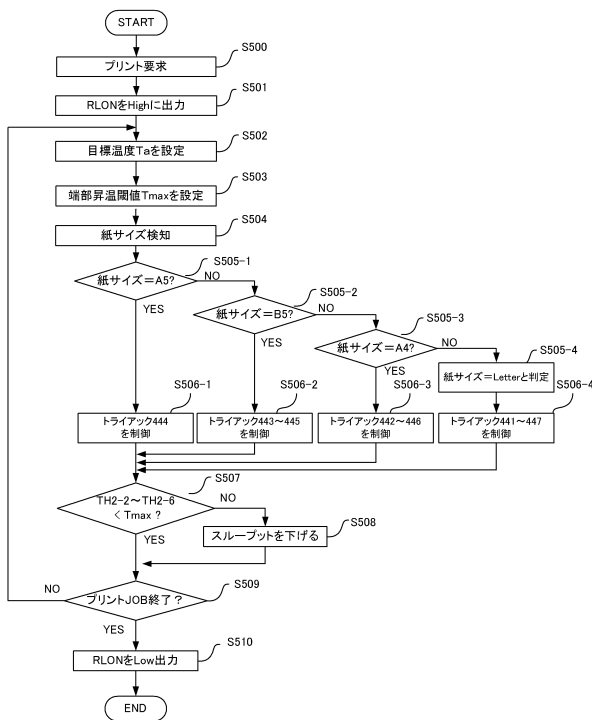
【 図 4 】



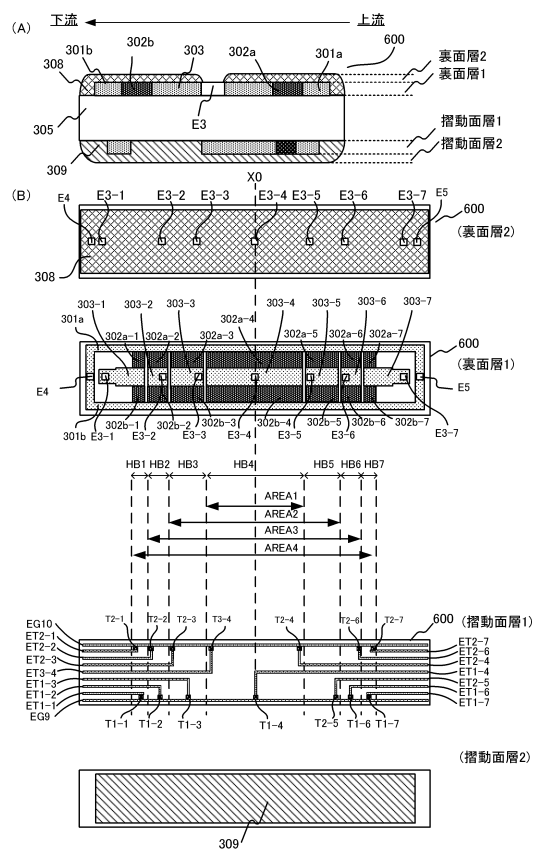
30

40

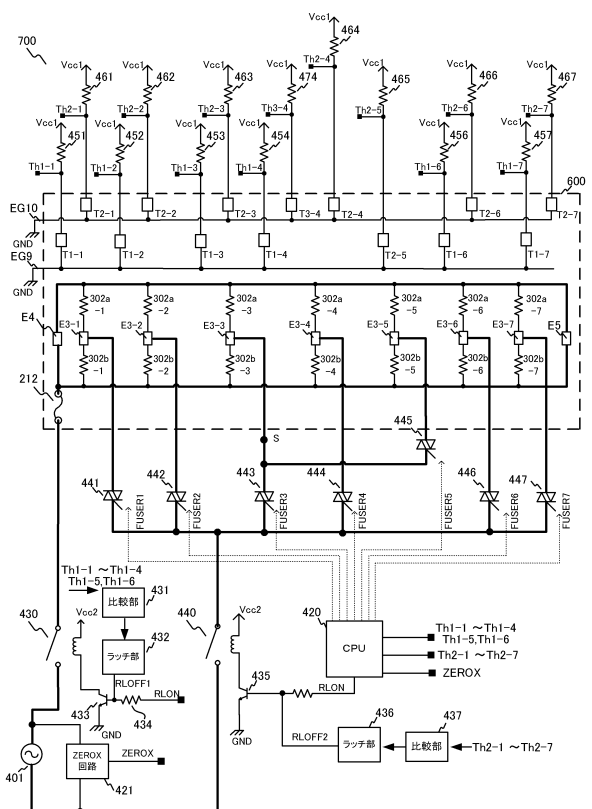
【図 5】



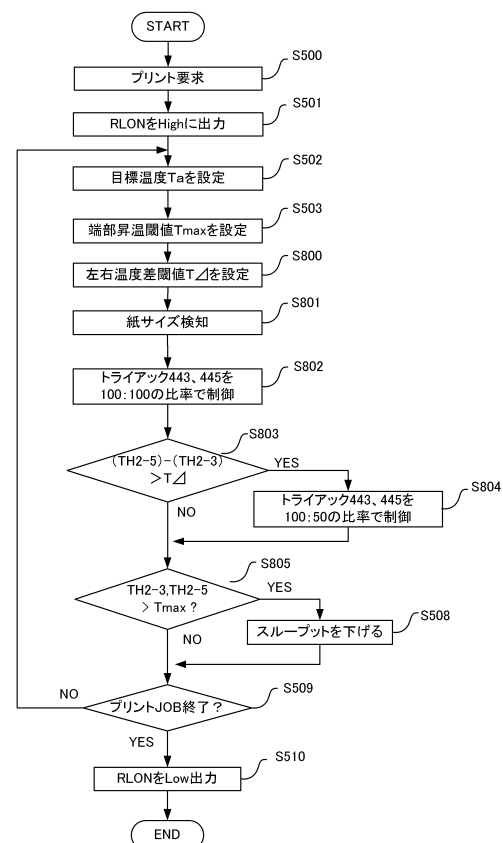
【図 6】



【図 7】



【図 8】



10

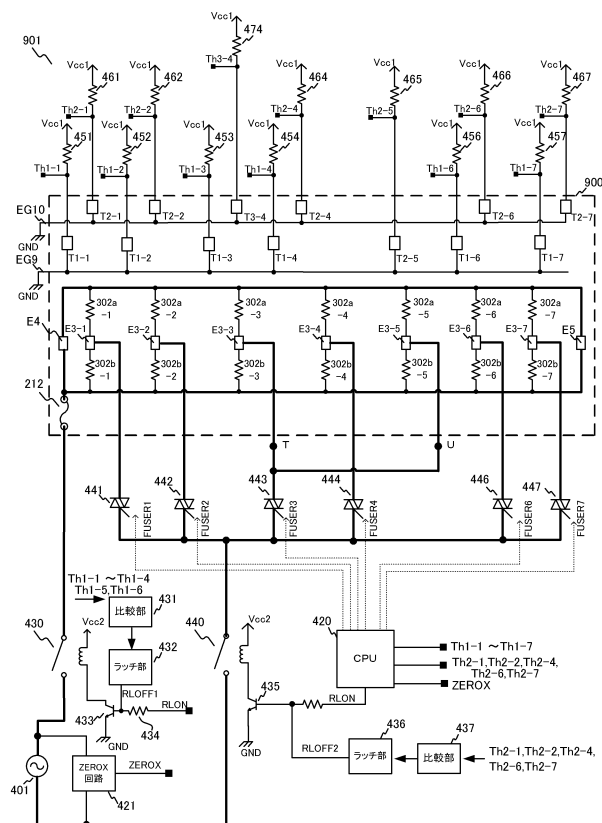
20

30

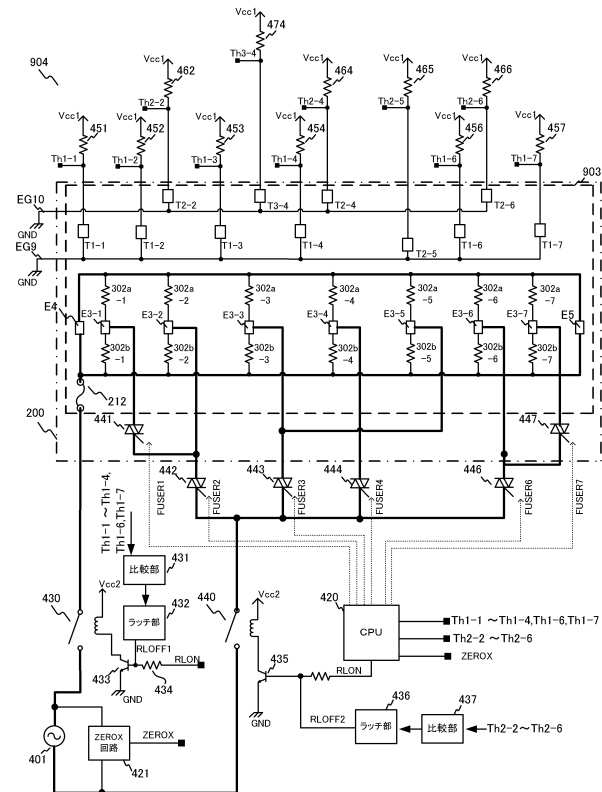
40

50

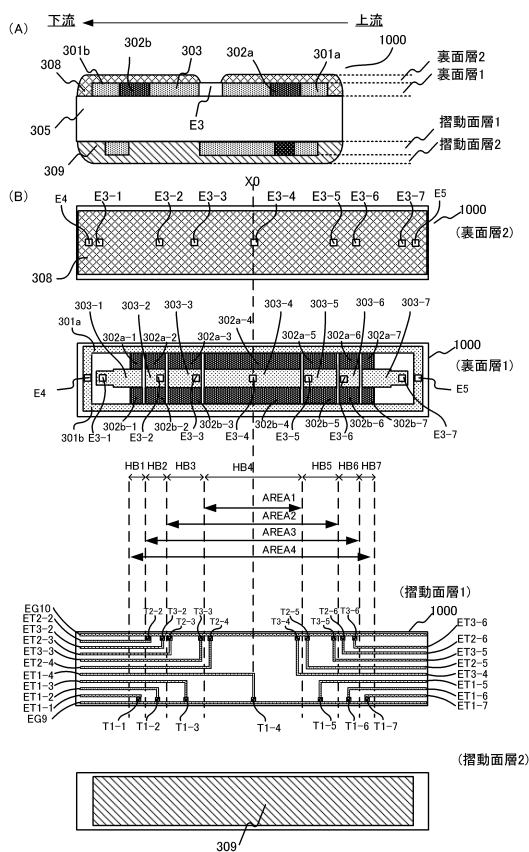
【 叉 1 0 】



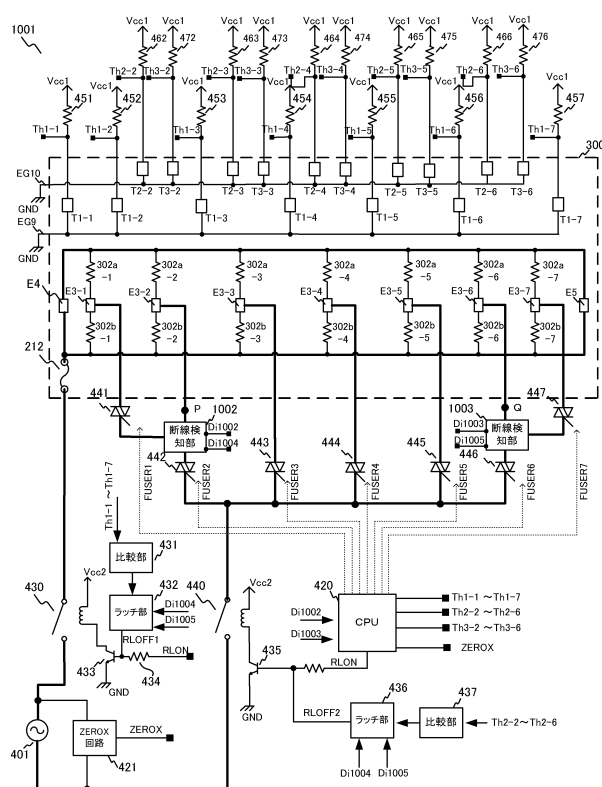
【 图 1 2 】



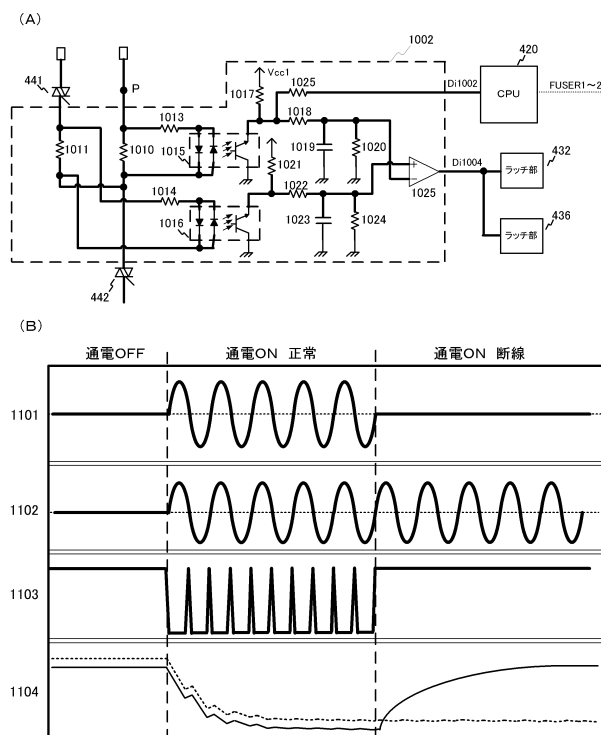
【图 13】



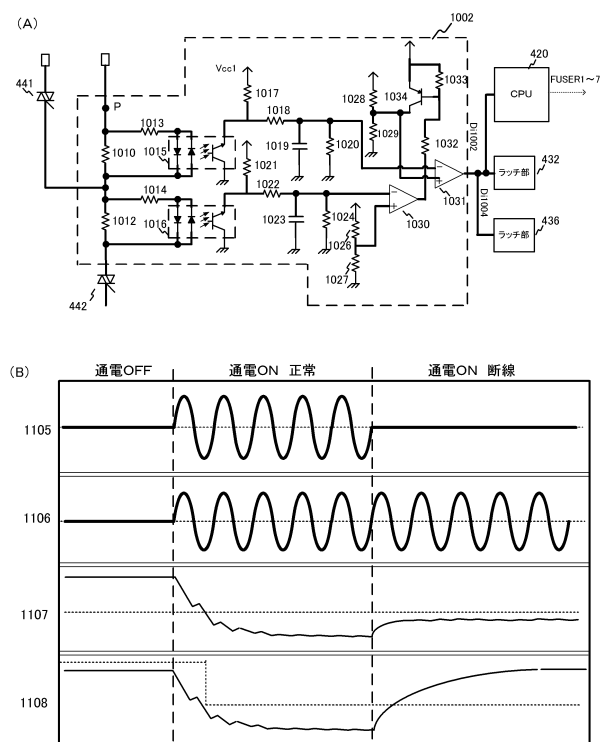
【 図 1 4 】



【 図 1 5 】



【 図 1 6 】



フロントページの続き

- (56)参考文献 特開 2 0 1 5 - 1 9 4 7 1 3 (J P , A)
特開平 0 9 - 2 3 6 9 9 7 (J P , A)
特開 2 0 1 5 - 1 8 7 7 0 8 (J P , A)
特開 2 0 1 7 - 0 5 4 0 7 1 (J P , A)
特開平 0 9 - 0 1 6 0 3 4 (J P , A)
特開平 1 0 - 1 2 3 8 7 5 (J P , A)
特開 2 0 0 6 - 0 0 4 8 6 0 (J P , A)
特開平 0 6 - 2 0 2 5 1 2 (J P , A)
特開平 1 0 - 1 4 9 0 5 0 (J P , A)

- (58)調査した分野 (Int.Cl. , D B 名)
G 0 3 G 1 3 / 2 0 - 1 5 / 3 6、 2 1 / 0 0 - 2 1 / 2 0
H 0 5 B 1 / 0 0 - 3 / 0 0