

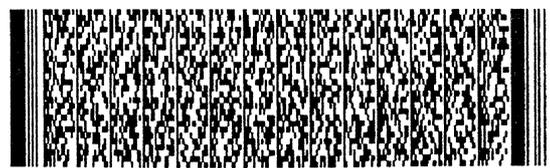
公告本

申請日期: 92.6.13	IPC分類 H01L21/96	I220552
申請案號: 9-116073		

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中文	具有氧化矽層之半導體元件之製造方法，具有雙間隙壁之半導體元件之製造方法，形成氧化矽層於基底上之方法，以及形成雙間隙壁於導電層上之方法。
	英文	A METHOD OF FABRICATING A SEMICONDUCTOR DEVICE HAVING A SILICON OXIDE LAYER, A METHOD OF FABRICATING A SEMICONDUCTOR DEVICE HAVING DUAL SPACERS, A METHOD OF FORMING A SILICON OXIDE LAYER ON A SUBSTRATE, AND A METHOD OF FORMING DUAL SPACERS ON A CONDUCTIVE MATERIAL LAYER
二、發明人 (共5人)	姓名 (中文)	1. 具滋欽
	姓名 (英文)	1. JA-HUM KU
	國籍 (中英文)	1. 韓國 KR
	住居所 (中文)	1. 大韓民國京畿道城南市盆唐區九美洞木津格梅烏爾建榮APT., 1004棟1401號
	住居所 (英文)	1. 1004-1401, GUNYOUNG APT., MUJIGAE MAEUL, GUMI-DONG, BUNDANG-GU, SEONGNAM-CITY, KYUNGKI-DO, REPUBLIC OF KOREA
三、申請人 (共1人)	名稱或姓名 (中文)	1. 三星電子股份有限公司
	名稱或姓名 (英文)	1. Samsung Electronics Co., Ltd.
	國籍 (中英文)	1. 大韓民國
	住居所 (營業所) (中文)	1. 大韓民國京畿道水原市八達區梅灘洞416番地 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1. 416, MAETAN-DONG, PALDAL-GU, SUWON-CITY, KYUNGKI-DO, REPUBLIC OF KOREA
	代表人 (中文)	1. 尹鍾龍
代表人 (英文)	1. JONG-YONG YUN	



申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	
	英文	
二、 發明人 (共5人)	姓名 (中文)	2. 李彰原 3. 許盛俊
	姓名 (英文)	2. CHANG-WON LEE 3. SEONG-JUN HEO
	國籍 (中英文)	2. 韓國 KR 3. 韓國 KR
	住居所 (中文)	2. 大韓民國漢城市龍山區二村1洞水晶APT., 207號
	住居所 (英文)	2. 207, SOOJEONG APT., ICHON 1-DONG, YONGSAN-GU, SEOUL, REPUBLIC OF KOREA 3. 3FL., 71-1, BANGI-DONG, SONGPA-GU, SEOUL, REPUBLIC OF KOREA
三、 申請人 (共1人)	名稱或 姓名 (中文)	
	名稱或 姓名 (英文)	
	國籍 (中英文)	
	住居所 (營業所) (中文)	
	住居所 (營業所) (英文)	
	代表人 (中文)	
	代表人 (英文)	



申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	
	英文	
二、 發明人 (共5人)	姓名 (中文)	4. 宣敏喆 5. 尹宣弼
	姓名 (英文)	4. MIN-CHUL SUN 5. SUN-PIL YOUN
	國籍 (中英文)	4. 韓國 KR 5. 韓國 KR
	住居所 (中文)	4. 大韓民國釜山廣域市海雲臺區佐洞建榮2次APT., 101棟903號 5. 大韓民國漢城市冠岳區新林11洞746-1番地
	住居所 (英文)	4. 101-903, GUNYOUNG 2-CHA APT., JWA-DONG, HAEUNDAE-GU, BUSAN METROPOLITAN CITY, REPUBLIC OF KOREA 5. 746-1, SILLIM 11-DONG, KWANAK-GU, SEOUL, REPUBLIC OF KOREA
三、 申請人 (共1人)	名稱或 姓名 (中文)	
	名稱或 姓名 (英文)	
	國籍 (中英文)	
	住居所 (營業所) (中文)	
	住居所 (營業所) (英文)	
	代表人 (中文)	
	代表人 (英文)	



一、本案已向

國家(地區)申請專利	申請日期	案號	主張專利法第二十四條第一項優先權
韓國 KR	2002/07/09	2002-39834	有

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

無

寄存號碼：

熟習該項技術者易於獲得，不須寄存。

五、發明說明 (1)

發明所屬之技術領域

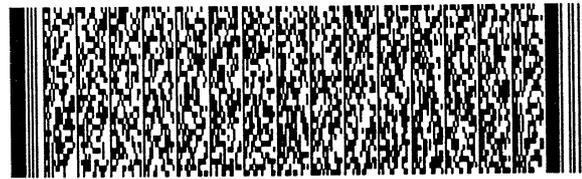
本發明是有關於一種具有氧化矽層的半導體元件之製造方法，且特別是有關於一種形成具有雙間隙壁的半導體元件之方法，其中包括一層氧化矽層形成於閘極線圖案的側壁上。

先前技術

在半導體記憶元件中，特別是在一個單元具有一個電晶體以及一個電容器的DRAM中，用來作為導線以傳遞訊號到構成記憶胞的電晶體之閘極電極的複數條閘極線會被形成在矽基底上，這些閘極線可能會形成間隙壁在閘極線圖案的側壁以提供週邊元件之間以及在DRAM上的直接接觸窗與隱藏接觸窗之間的絕緣隔離，這些間隙壁可以用絕緣材料來形成，比如氧化矽(SiO_2)與氮化矽(Si_3N_4)，這些絕緣材料可以改善絕緣效果並減少可能發生在接續熱製程進行期間的退化。

在用氮化矽作為間隙壁材料時，在閘極線圖案的側壁形成單層間隙壁的習知方法中，會依序在一個矽基底上沈積一層閘極絕緣層、閘極導電層與絕緣閘極罩幕層；閘極線圖案可以用光學微影製程來形成。接著，全面沈積一層氮化矽層於矽基底上，然後蝕刻閘極線圖案與氮化矽層直到閘極罩幕層與矽基底的表面被暴露出來為止，結果會在閘極線圖案的側壁上形成氮化矽間隙壁。

但是，因為氮化矽層的蝕刻選擇比與矽基底的蝕刻選擇比之間的差異很小，在氮化矽層蝕刻時，矽基底的表面



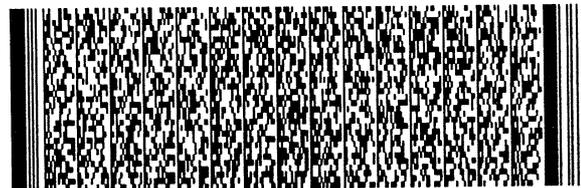
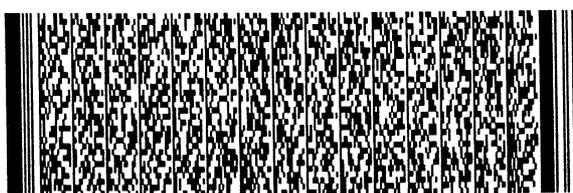
五、發明說明 (2)

可能會受到損害。另外，矽基底受損的部分可能會造成漏電流往電容器的儲存電極，結果會使更新(refresh)特性退化。

舉例來說，當蝕刻氮化矽層在RAM元件內，比如動態隨機存取記憶體(DRAM)或是靜態隨機存取記憶體(SRAM)的閘極線圖案之側壁上形成間隙壁時，靜態更新變化會與留在矽基底上的氧化層厚度有關，因此當留下的氧化層厚度小時，靜態更新的特性可以會因為在乾蝕刻過程中產生的損害而退化。

另外，當在RAM的元件，比如SRAM或DRAM，或邏輯元件中，乾蝕刻氮化矽層形成間隙壁時，矽基底可能會受損。另外，在乾蝕刻的蝕刻的氣體中可能含有的氟元素會與矽基底的表面結合，結果會在矽基底的主動區域上形成一層金屬矽化物層，並可能產生缺陷。此外，當金屬閘極與金屬矽化物製程兩者都被使用時，即使金屬閘極是被一層氮化矽間隙壁給覆蓋住時，金屬閘極的一層金屬層可能會被濕清潔或是金屬剝除步驟中使用的化學溶劑，像是SC1或是 H_2SO_4/H_2O_2 溶液給溶解掉。

在閘極線圖案上形成雙間隙壁的習知方法中，閘極絕緣層、閘極導線層與絕緣閘極罩幕層會接續被沈積在矽基底上，且用光學微影製程形成閘極線圖案；接著依序在矽基底與閘極線圖案上形成一層氧化矽層與一層氮化矽層，蝕刻氮化矽層直到暴露出氧化矽層而在閘極線圖案的側壁上會留有氮化矽層，結果會在閘極線圖案的側壁上形成由



五、發明說明 (3)

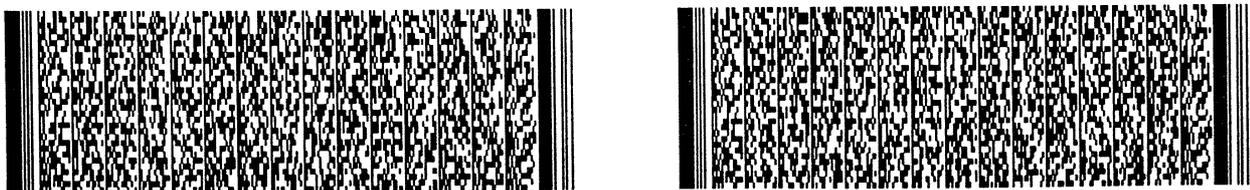
一層氧化矽層與一層氮化矽層組成的雙間隙壁。

在這樣的雙間隙壁中，氧化矽層的蝕刻選擇比與氮化矽層的蝕刻選擇比之間的差異可以很大，因此氧化矽層可以用來作為一層蝕刻阻擋層；另外氧化矽層可以用接續的清除步驟加以移除，且雙間隙壁的形成會降低對矽基底的損害。

雖然閘極線可以用包括一層多晶矽層與一層金屬矽化物層組成的導電層來組成，也可以用具有低阻抗的材料來作為導線也減少訊號延遲時間。為了減少阻抗，金屬閘極線可以包括一層純金屬層像是鎢、鉬、鈦、鈷、鎳或鈹來代替金屬矽化物層，在一例子中也可以用鎢/氮化鎢/多晶矽的堆疊結構來作為組成閘極線中一部份的金屬層。

但是當形成雙間隙壁的習知方法用於金屬閘極線上時，在閘極線圖案(包括一層鎢的純金屬層)形成以後沈積氧化矽層時，金屬層像是鎢、鉬、鈦、鈷、鎳或鈹暴露的表面被氧化的問題可能會發生，金屬層的氧化反應可能會造成導線有效的有限區域縮小，結果使得導線的阻抗增加而閘極線圖案的垂直外形也會受到損害。

第1圖為一掃描式電子顯微鏡(SEM)的圖片，說明用習知的方法製作的半導體元件中的氧化矽層之沈積外形。在第1圖內的閘極線圖案可以利用依序沈積並定義一層閘極氧化層、一層多晶矽層、一層氮化鎢層、一層鎢層以及一層氮化矽層來形成；氧化矽層可以利用同時通入矽源氣體(比如 SiH_4)與氧源氣體(比如 N_2O)形成於閘極線圖案上。在



五、發明說明 (4)

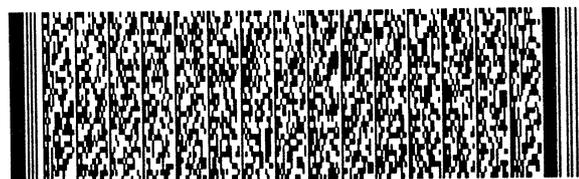
第1圖介紹的範例中，在氧化矽層形成於閘極線圖案上以後，會在具有厚度約為2,000埃的閘極線圖案的基底整個表面上形成一層多晶矽層，並沿著一垂直方向切割基底，接著將切割的基底用HF處理以選擇性使氧化矽層的蝕刻快於整個多晶矽層或是閘極線圖案上的其他材料層，沿著閘極線圖案的黑色區域就是氧化矽層。

如第1圖所示，當氧化矽層形成時，鎢層可能會被氧化而使鎢層的區域減少，另外鎢層氧化的部分可能會由閘極線圖案穿透，因此鎢層的寬度會減少且閘極線圖案的垂直分布狀態會變的很差。

發明內容

本發明至少一實施例是提供一種具有氧化矽(SiO_2)層的半導體元件之製造方法。供應一氮源氣體到裝有一半導體晶片的反應室中，以在反應室中產生並維持一氮氣環境，然後將矽源氣體與氧源氣體加入到反應室中以在基底上沈積一層氧化矽層，矽源氣體的供應可以在氧源氣體的供應之前進行，或是矽源氣體與氧源氣體在同一時間供應。另外，在供應氧源氣體以後或是在供應氧源氣體的同時，或是在供應矽源氣體與氧源氣體之前，停止氮源氣體的供應。

在半導體基底上形成一層導電金屬層，並在基底與導電材料層上形成一層氧化矽層，導電材料層可以是閘極線圖案、位元線圖案、內連線圖案或是導電墊層圖案；另外導電材料層可以包括暴露表面的一層金屬層，暴露的金屬



五、發明說明 (5)

表面之適當例子包括W、Ni、Co、TaN、Ru-Ta、TiN、Ni-Ti、Ti-Al-N、Zr、HF、Ti、Ta、Mo、MoN、WN、Ta-Pt與Ta-Ti。

氮源氣體會 在低溫下溶解且其中不含氧，在本發明的至少一個實施例中，氮源氣體為氨(NH₃)氣體，矽源氣體的適當例子包括SiH₄(矽甲烷)、Si₂H₆、二氯矽甲烷(DCS)、三氯矽甲烷(TCS)、與六氯二矽甲烷(HCD)；氧源氣體的適當例子包括N₂O、NO與O₂。

氧化矽層的沈積可以利用化學氣相沈積法在壓力約為0.01至300Torr與溫度約為攝氏500至850度下進行，當用減少製程氣體的流速來降低沈積速度時，氧化矽層的沈積可以利用使用移動電漿的電漿誘導化學氣相沈積法(PECVD)來進行。

本發明至少一實施例是提供一種在導電材料層的側壁上形成雙間隙壁的方法，此導電材料層可以是閘極線圖案、位元線圖案、內連線圖案或是導電墊層圖案。供應一氮源氣體到裝有一半導體晶片的反應室中，以在反應室中產生並維持一氮氣環境，然後將矽源氣體與氧源氣體加入到反應室中以在基底上沈積一層氧化矽層，矽源氣體的供應可以在氧源氣體的供應之前進行，或是矽源氣體與氧源氣體在同一時間供應。另外，在供應氧源氣體以後或是在供應氧源氣體的同時，或是在供應矽源氣體與氧源氣體之前，停止氮源氣體的供應。

利用進行一道化學氣相沈積法可以在氧化矽層上形成



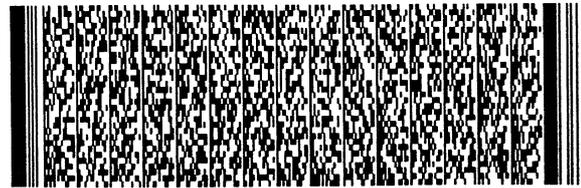
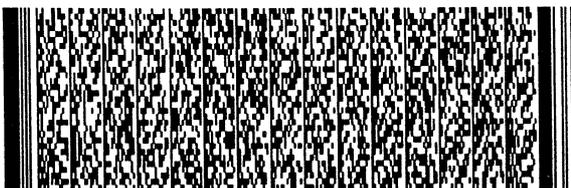
五、發明說明 (6)

一層氮化矽層，適當的化學氣相沈積法包括電漿誘導化學氣相沈積法(PECVD)、高密度電漿化學氣相沈積法(HDP-CVD)、熱化學氣相沈積法、雷射化學氣相沈積法、以及熱絲化學氣相沈積法(HF-CVD)。氮化矽層會接著被蝕刻直到暴露出氧化矽層為止，因為氮化矽層與氧化矽層之間的蝕刻選擇比之差異，有部分的氮化矽層會殘留在導電材料層的側壁上，結果就會在側壁上形成由氧化矽層與氮化矽層組成的雙間隙壁。

導電材料層可以包括暴露表面的一層金屬層，暴露的金屬表面之適當例子包括W、Ni、Co、TaN、Ru-Ta、TiN、Ni-Ti、Ti-Al-N、Zr、HF、Ti、Ta、Mo、MoN、WN、Ta-Pt與Ta-Ti。在本發明的至少一實施例中，導電材料層為一間極線圖案，係由間極絕緣層、多晶矽層、氮化鎢層、鎢層以及間極罩幕層依序堆疊而成的結構。

氮源氣體會在低溫下溶解且其中不含氧，在本發明的至少一個實施例中，氮源氣體為氨(NH₃)氣體，矽源氣體的適當例子包括SiH₄(矽甲烷)、Si₂H₆、二氯矽甲烷(DCS)、三氯矽甲烷(TCS)、與六氯二矽甲烷(HCD)；氧源氣體的適當例子包括N₂O、NO與O₂。

矽源氣體與氧源氣體可以在反應室維持於在氮氣環境下供應，這可以減少反應室內矽塗佈的產生，因為矽源氣體會被供應到具有氮氣環境的反應室中，因為暴露在沈積環境中的金屬層與矽源氣體之間的反應而產生金屬矽化物層會被減少。



五、發明說明 (7)

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉實施例，並配合所附圖式，作詳細說明如下：

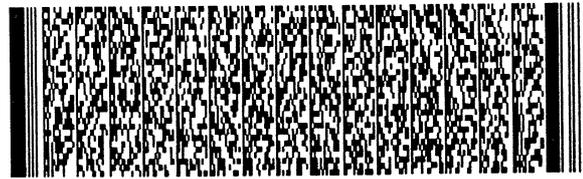
實施方式：

以下將參考隨附圖示更完整的說明本發明的各實施例，本發明用很多不同的例子來說明，但並不是僅侷限在這些例子的應用上，相反的只是用來作為範例，讓熟習此技藝者可以完全應用了解本發明的構想。在圖示中，結構層與區域的厚度會被放大以清楚的表示，在不同圖中的相同標號表示同樣的元件。

根據本發明的一實施例的一種在金屬閘極線圖案的側壁上形成雙間隙壁的方法會參考第2圖至第6圖作詳細說明。

第2圖為根據本發明一實施例的一種具有氧化層的半導體元件之製造方法之步驟流程圖；第3圖至第6圖為根據本發明一實施例的一種具有氧化層的半導體元件之製造方法的結構剖面圖。

參照第3圖，在步驟S10中，在基底上可以形成閘極圖案，然後比如依序在矽基底10上形成一層閘極氧化層(比如閘極絕緣層)12、一層多晶矽層(比如第一導電層)14、一層氮化鎢層(比如第二導電層)16、一層鎢層(比如第三導電層)18、以及一層絕緣氮化矽層(比如閘極罩幕層)20，接著利用一道光學微影製程形成閘極線圖案，利用氧化多晶矽層在閘極線圖案的多晶矽層側邊上形成氧化



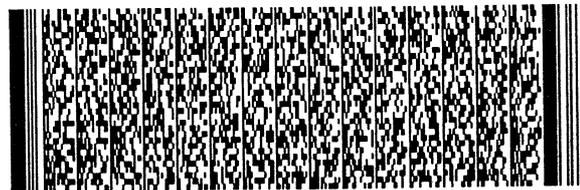
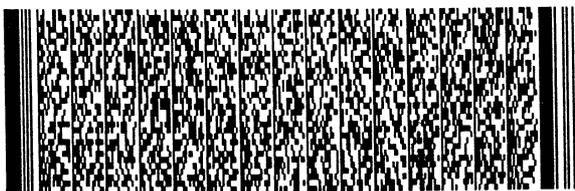
五、發明說明 (8)

物層。

雖然在此是使用與描述一種具有一層多晶矽層、一層氮化鎢層、一層鎢層、與一層閘極罩幕層的閘極線圖案，但是在本發明的實施例中也可以在基底的一層導電材料層或是一層包括具有低阻抗的純金屬層之暴露的金屬層上形成一層氧化層，暴露的金屬層之適當例子包括但不限於W、Ni、Co、TaN、Ru-Ta、TiN、Ni-Ti、Ti-Al-N、Zr、HF、Ti、Ta、Mo、MoN、WN、Ta-Pt與Ta-Ti。另外，這些結構層的材料與厚度以及製程步驟，像是反應室的種類與使用的氣體等，都可以依照實施例的情況加以變動。此外，金屬層的厚度會根據使用的金屬與材料變動，舉例來說，金屬層的厚度可以由100至2000埃。

在步驟S20中，將包括閘極線圖案的基底10放置到反應室中，在其中進行沈積步驟，比如化學氣相沈積(CVD)法，適當的化學氣相沈積法包括電漿誘導化學氣相沈積法(PE-CVD)、高密度電漿化學氣相沈積法(HDP-CVD)、熱化學氣相沈積法、雷射化學氣相沈積法、以及熱絲化學氣相沈積法(HF-CVD)。本發明的實施例可以應用於透過減少製程氣體的流速或是用移動電漿源來降低沈積速度的電漿沈積製程。

在本發明的實施例中用到的反應室可以是單晶圓式的反應室或是一批次試的反應室，進行條件會根據使用的設備變化，且熟習此技藝者可以很容易來決定這些實驗條件。雖然在此是提到一種在單晶圓式的反應室中之CVD製



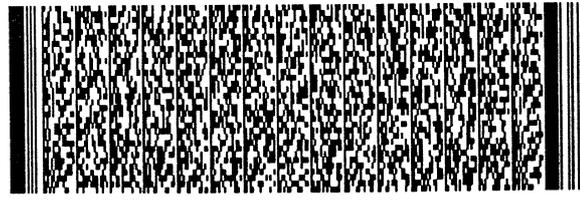
五、發明說明 (9)

程，但是也可以使用具有大容量且可以控制壓力、溫度與進入到其內部的氣體流速之熔爐。

在步驟S30中會在反應室中創造並維持一個氮氣環境，為了維持反應室內的氮氣環境，像是含有氮的氣體之氮源氣體可以用比如一固定流速被供應到反應室內達一段時間，此氮氣環境氣體在低溫下可以被溶解且不含氧，沒有氧可以減少金屬層的氧化反應。在本發明的至少一實施例中，用氨(NH_3)氣來作為氮源氣體，熟習此技藝者會知道可以用其他適當的氮源氣體來替代；當氮源氣體的供應在矽源氣體與氧源氣體的供應之前，金屬氧化物可以由金屬層的表面移除，可以增加製程的裕度，並減少反應室內被矽塗佈的產生，並可以減少反應室內顆粒的產生。

在步驟S40中，矽源氣體與/或氧源氣體會被供應到在氮氣環境內的反應室中，以在閘極線圖案上形成一層氧化矽層22(見第4圖)，矽源氣體的適當例子包括但不限於 SiH_4 、 Si_2H_6 、二氯矽甲烷(dichlorosilane, DCS)、三氯矽甲烷(trichlorosilan, TCS)與六氯二矽甲烷(hexachlorodisilane, HCD)；氧源氣體的適當例子包括但不限於 N_2O 、 NO 與 O_2 。因為矽源氣體會被供應到具有氮氣環境的反應室內，因為暴露在沈積環境中的金屬層與矽源氣體之間反應形成的金屬矽化物可以減少。

另外，在多晶矽層的再氧化期間或是在移除作為離子植入罩幕的光阻層的拋光製程中，形成於金屬層的表面上的金屬氧化物層會被氮源氣體移除。此外，因為金屬層的



五、發明說明 (10)

氧化會被本發明的實施例之方法給還原，金屬層的阻抗不會增加且閘極線圖案的垂直輪廓可以被維持住。

如第5圖所示，在步驟50中，用一般的CVD製程形成一層氮化矽層24於氧化矽層22上，如上所述，適當的CVD製程包括電漿誘導CVD(PE-CVD)、高密度電漿CVD(HDP-CVD)、熱CVD、雷射CVD與熱絲CVD(HF-CVD)。

接著，如第6圖所示，全面蝕刻氮化矽層24直到暴露出氧化矽層22為止，因為氮化矽與氧化矽之間的蝕刻選擇比之差異很大，氮化矽間隙壁24a會留在閘極線圖案的側壁上，留在閘極線圖案之間的氧化矽層22會被比如濕蝕刻的蝕刻製程移除，結果會在閘極線圖案的側壁上形成由氧化矽層22與氮化矽層24組成的雙間隙壁。

之後，會分別說明在第2圖中的步驟30與40，在反應室內部維持氮氣環境的步驟以及利用供應矽源氣體與氧源氣體到反應室內以在閘極圖案上形成氧化矽層上的步驟。

第7A圖至第9B圖為根據本發明一實施例，說明製程氣體比如氮源氣體、矽源氣體與氧源氣體被供應到反應室內的各時間點。在第7A圖至第9B圖中，x軸表示時間而y軸表示製程氣體，舉例來說，製程氣體A表示氮源氣體(比如 NH_3 氣體)、製程氣體B表示矽源氣體(比如矽甲烷氣體)，而製程氣體C表示氧源氣體(比如 O_2 氣體)；實線表示製程氣體開始供應到反應室、製程氣體的供應期間以及製程氣體的供應結束。

舉例來說，在第7A圖中，T1表示氮源氣體開始供應到

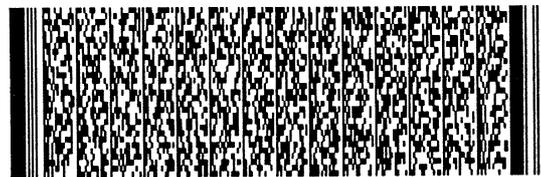
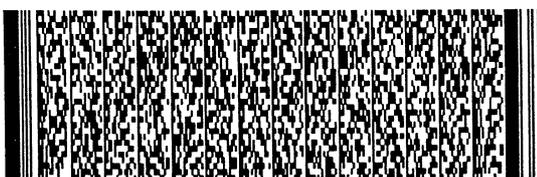


五、發明說明 (11)

反應室內的時間，T2表示矽源氣體開始供應到反應室，T3表示氧源氣體開始供應到反應室內，T4表示氮源氣體的供應停止時的時間，而T5表示矽源氣體與氧源氣體的供應停止時的時間。在本發明的實施例中，氧化矽層22會在T3時沈積於閘極線圖案上，也就是當氧源氣體第一被供應到反應室的時間；而氧化矽層22的沈積會在T5時停止，也就是氧源氣體的供應被停止的時間。

在第7A圖與第7B圖中，氮源氣體會被供應到反應室內以維持反應室內部的氮氣環境，而氮源氣體的供應會在氧源氣體供應到反應室內時停止。在第8A圖與第8B圖中，氮源氣體供應的停止會與氧源氣體供應的開始在同一時間進行。在第9A圖與第9B途中，氮源氣體供應的停止會在氧源氣體被供應到反應室內之前。另外，在第7A圖、第8A圖與第9A圖中，矽源氣體可以在氧源氣體的供應之前被供應到反應室；在第7B圖、第8B圖與第9B圖中，矽源氣體與氧源氣體會在同一時間被供應到反應室，熟習此技藝者也可以輕易的應用其他方式把氣體供應到反應室。

當矽源氣體被供應到含有氮氣環境的反應室，會在閘極線圖案上沈積一層薄的氮化矽層，但是因為氮源氣體的供應期間與流速比較小，沈積的氮化矽層之厚度可以加以控制所以氮化矽層不會被作為阻障層。另外，當氮源氣體的供應在氧源氣體供應到反應室之前停止，如第9A圖與第9B圖所示，為了在氮氣環境下將矽源氣體與氧源氣體供應到反應室內，氮源氣體的供應終點與氧源氣體的供應開始



五、發明說明 (12)

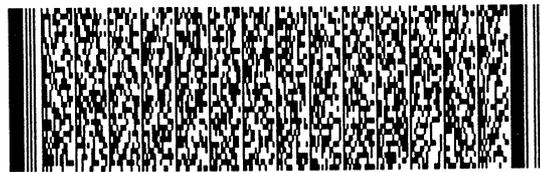
之間的時間會被縮小。

根據本發明的實施例提供的方法之條件與參數會隨著反應室的種類與大小，以及製程氣體的壓力與種類作變動，舉例來說，當反應室是一種單晶圓式的反應室時，溫度範圍約為攝氏500度至850度，壓力範圍約為100至300 Torr，氮源氣體的流速範圍約為50至500 sccm，矽源氣體的流速範圍約為1至10 sccm，而氧源氣體的流速範圍約為500至5,000 sccm。在本發明的另一實施例中，溫度範圍約為攝氏500度至850度，壓力範圍約為0.1至3 Torr，氮源氣體的流速範圍約為50至1,000 sccm，矽源氣體的流速範圍約為1至50 sccm，而氧源氣體的流速範圍約為50至1,000 sccm。

當反應室是一種批次反應室時，溫度範圍約為攝氏500度至850度，壓力範圍約為0.1至2 Torr，氮源氣體的流速範圍約為50至1,000 sccm，矽源氣體的流速範圍約為5至200 sccm，而氧源氣體的流速範圍約為50至1,000 sccm。

第10圖為五種晶圓反射指標的圖表，可以用來決定根據本發明各實施例的方法形成的金屬氧化物之除去效果，其中x軸表示晶圓數而y軸表示反射指標。

包括在一層鎢層上形成一層氧化鎢層的晶圓1會透過沈積一層氮化鎢層與一層鎢層於矽基底上並進行一道拋光製程來形成。如第10圖中所示，晶圓1的反射指標接近50%，晶圓2與3的反射指標接近85%，這兩個晶圓的形成是

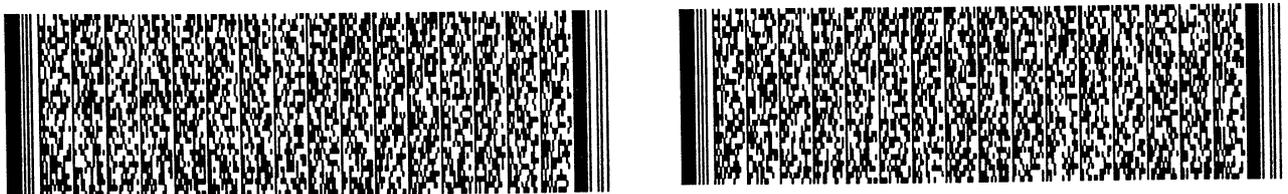


五、發明說明 (13)

利用在矽基底上沈積一層氮化鎢層與鎢層，且進行一道拋光製程以形成氧化鎢層如晶圓1，並在具有氮氣環境的反應室中處理具有鎢層的矽基底，如本發明實施例所述；具有一層氮化鎢層與一層鎢層的參考晶圓4與5之反射指標約為85%。因為晶圓2與3具有與參考晶圓4與5幾乎相同的反射指標比如85%，可以得到結論就是氧化鎢層會由晶圓2與3的鎢層被移除。

第11圖為一掃描式電子顯微鏡(SEM)的圖片，根據本發明至少一實施例的方法製作的半導體元件中氧化矽層之沈積外形。閘極線圖案係透過依序沈積與定義一層閘極氧化層、一層多晶矽層、一層氮化鎢層、一層鎢層與一層氮化矽層；透過供應 NH_3 氣體作為氮源氣體到反應室中約五秒鐘在閘極線圖案上形成一層氧化矽層；接著，將 N_2O 氣體比如氧源氣體供應到反應室， NH_3 氣體的供應會在 N_2O 氣體供應到反應室的同時停止，矽甲烷氣體(SiH_4)會被用來作為矽源氣體並在 N_2O 氣體開始供應前約兩秒被供應到反應室內，多晶矽層在基底的整個表面上之厚度約為2,000埃。

接著將基底沿著垂直方向裁切，並用HF處理以選擇性的讓氧化矽層的蝕刻比多晶矽層或閘極線圖案的其他材料層為快。在第11圖中沿著閘極線圖案的黑色區域表示氧化矽層，如第11圖所示，當氧化矽層形成時，鎢層不會被氧化，結果鎢層的區域不會縮小；另外鎢層被氧化的部分不會由閘極線圖案穿過，因此鎢層的寬度不會縮小且閘極線圖案的垂直形狀可以得到改善。



五、發明說明 (14)

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

圖式簡單說明

第1圖為一掃描式電子顯微鏡(SEM)的圖片，說明用習知的方法製作的半導體元件中的氧化矽層之沈積外形；

第2圖為根據本發明一實施例的一種具有氧化層之半導體元件之製造方法之步驟流程圖；

第3圖至第6圖為根據本發明一實施例的一種具有氧化層之半導體元件之製造方法的結構剖面圖；

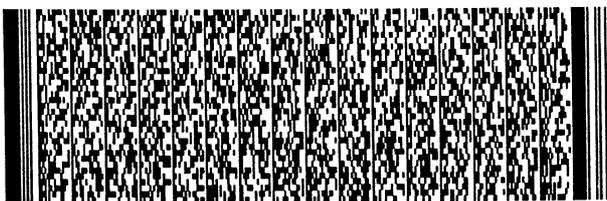
第7A圖至第9B圖為根據本發明一實施例，說明製程氣體被供應到反應室內的各時間點；

第10圖為晶圓反射指標的圖表，可以用來決定根據本發明各實施例的方法形成的金屬氧化物之除去效果；以及

第11圖為一掃描式電子顯微鏡(SEM)的圖片，根據本發明至少一實施例的方法製作的半導體元件中氧化矽層之沈積外形。

圖式標示說明：

- 10 矽基底
- 12 閘極絕緣層
- 14 多晶矽層
- 16 氮化鎢層
- 18 鎢層
- 20 氮化矽層
- 22 氧化矽層
- 24 氮化矽層
- 24a 氮化矽間隙壁



四、中文發明摘要 (發明名稱：具有氧化矽層之半導體元件之製造方法，具有雙間隙壁之半導體元件之製造方法，形成氧化矽層於基底上之方法，以及形成雙間隙壁於導電層上之方法。)

一種具有雙間隙壁之半導體元件之製造方法。透過供應氮源氣體在反應室中產生並維持一個氮氣的環境，然後供應一個矽源氣體以及氧源氣體到反應室內，以在半導體基底上沈積一層氧化矽層，此半導體基底可能包括一層導電材料層；接著利用進行一道一般的CVD步驟在氧化矽層上形成一層氮化矽層，然後蝕刻氮化矽層直到暴露出氧化矽層為止，因為氮化矽與氧化矽之間蝕刻選擇比的差異，一部分的氮化矽層會殘留在導電材料層的側壁上，結果會在側壁上形成由氧化矽層與氮化矽層構成的雙間隙壁。

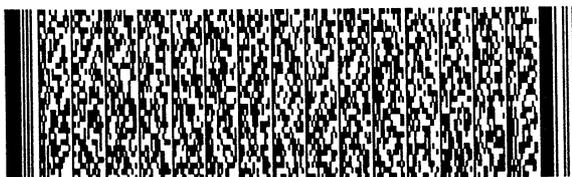
伍、(一)、本案代表圖為：第_11___圖

(二)、本案代表圖之元件代表符號簡單說明：

無元件代號

六、英文發明摘要 (發明名稱：A METHOD OF FABRICATING A SEMICONDUCTOR DEVICE HAVING A SILICON OXIDE LAYER, A METHOD OF FABRICATING A SEMICONDUCTOR DEVICE HAVING DUAL SPACERS, A)

A method of fabricating a semiconductor device that includes dual spacers is provided. A nitrogen atmosphere may be created and maintained in a reaction chamber by supplying a nitrogen source gas. A silicon source gas and an oxygen source gas may then be supplied to the reaction chamber to deposit a silicon oxide layer on a semiconductor substrate, which may include a



四、中文發明摘要 (發明名稱：具有氧化矽層之半導體元件之製造方法，具有雙間隙壁之半導體元件之製造方法，形成氧化矽層於基底上之方法，以及形成雙間隙壁於導電層上之方法。)

六、英文發明摘要 (發明名稱：A METHOD OF FABRICATING A SEMICONDUCTOR DEVICE HAVING A SILICON OXIDE LAYER, A METHOD OF FABRICATING A SEMICONDUCTOR DEVICE HAVING DUAL SPACERS, A)

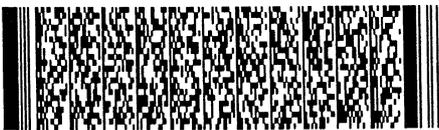
conductive material layer. A silicon nitride layer may then be formed on the silicon oxide layer by performing a general CVD process. Next, the silicon nitride layer may be etched until the silicon oxide layer is exposed. Because of the difference in etching selectivity between silicon nitride and silicon oxide, portions of the silicon nitride layer may remain on sidewalls of the



四、中文發明摘要 (發明名稱：具有氧化矽層之半導體元件之製造方法，具有雙間隙壁之半導體元件之製造方法，形成氧化矽層於基底上之方法，以及形成雙間隙壁於導電層上之方法。)

六、英文發明摘要 (發明名稱：A METHOD OF FABRICATING A SEMICONDUCTOR DEVICE HAVING A SILICON OXIDE LAYER, A METHOD OF FABRICATING A SEMICONDUCTOR DEVICE HAVING DUAL SPACERS, A)

conductive material layer. As a result, dual spacers formed of a silicon oxide layer and silicon nitride layer may be formed on the sidewalls.



六、申請專利範圍

1. 一種具有一氧化矽層之半導體元件的製造方法，該方法包括：

供應一氮源氣體到一反應室內，以在該反應室內產生一氮氣環境；以及

供應一矽源氣體與一氧源氣體到該反應室內，以在該半導體元件之一半導體基底上沈積一氧化矽層。

2. 如申請專利範圍第1項所述之方法，進一步包括在供應該矽源氣體與該氧源氣體之前，形成一導電材料層於該半導體基底上。

3. 如申請專利範圍第2項所述之方法，其中該導電材料層係選自閘極線圖案、位元線圖案、內連線圖案與導電墊層圖案其中之一。

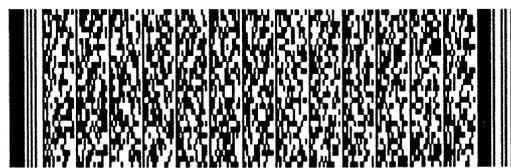
4. 如申請專利範圍第2項所述之方法，其中該導電材料包括具有一暴露區域之一金屬層。

5. 如申請專利範圍第4項所述之方法，其中該金屬層係選自W, Ni, Co, TaN, Ru-Ta, TiN, Ni-Ti, Ti-Al-N, Zr, Hf, Ti, Ta, Mo, MoN, WN, Ta-Pt與Ta-Ti其中之一。

6. 如申請專利範圍第1項所述之方法，其中該氮源氣體不包括氧。

7. 如申請專利範圍第6項所述之方法，其中該氮源氣體為NH₃氣體。

8. 如申請專利範圍第7項所述之方法，其中NH₃氣體之流速約為50至1,000 sccm，NH₃氣體之溫度約為攝氏500至



六、申請專利範圍

度，該矽源氣體之流速為1至200sccm，以及該氧源氣體之流速為50-1,000 sccm下進行。

36. 如申請專利範圍第20項所述之方法，其中該氧化矽層的沈積係用熱化學氣相沈積法進行。

37. 如申請專利範圍第20項所述之方法，其中沈積該氧化層的步驟係以移動電漿的電漿誘導化學氣相沈積法進行。

38. 如申請專利範圍第20項所述之方法，其中在形成該氧化矽層之前會在該係基底上形成一氮化矽層。

39. 如申請專利範圍第1項所述之方法，其中該氮源氣體在一低溫下是可溶的。

40. 如申請專利範圍第1項所述之方法，進一步包括：
將該半導體基底放置入該反應室內。

41. 如申請專利範圍第20項所述之方法，進一步包括：

形成該些閘極圖案於該半導體基底上。

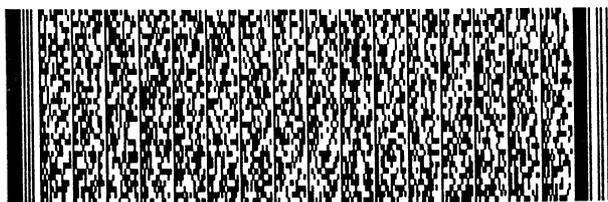
42. 如申請專利範圍第41項所述之方法，進一步包括：

將具有該些閘極圖案之該半導體基底放置到該反應室內。

43. 一種在一基底上形成一氧化矽層的方法，包括：

在一反應室中維持一氮氣環境；以及

供應一矽源氣體與一氧源氣體以形成一氧化矽層於該基底上。



六、申請專利範圍

44. 如申請專利範圍第43項所述之方法，其中維持該氮氣環境的步驟包括：

供應一氮源氣體到該反應室一段時間。

45. 如申請專利範圍第44項所述之方法，其中該氮源氣體不含氧。

46. 如申請專利範圍第45項所述之方法，其中該氮源氣體為 NH_3 。

47. 如申請專利範圍第43項所述之方法，其中該矽源氣體係選自 SiH_4 、 Si_2H_6 、二氯矽甲烷(DCS)、三氯矽甲烷(TCS)與六氯二矽甲烷(HCD)其中之一。

48. 如申請專利範圍第43項所述之方法，其中該氧源氣體係選自 N_2O 、 NO 與 O_2 其中之一。

49. 如申請專利範圍第43項所述之方法，其中該矽源氣體的供應是在供應該氧源氣體之前。

50. 如申請專利範圍第43項所述之方法，其中該矽源氣體與該氧化氣體係在同一時間供應。

51. 如申請專利範圍第44項所述之方法，其中該氮源氣體供應的停止會在該氧源氣體供應的開始以後進行。

52. 如申請專利範圍第44項所述之方法，其中該氮源氣體供應的停止會與該氧源氣體的供應在同一時間進行。

53. 如申請專利範圍第44項所述之方法，其中該氮源氣體供應的停止是在該矽源氣體與該氧源氣體的供應之前進行。

54. 如申請專利範圍第43項所述之方法，進一步包



六、申請專利範圍

括：

在供應該矽源氣體與該氧源氣體之前形成一導電材料層於該半導體基底上。

55. 如申請專利範圍第54項所述之方法，其中該導電材料層係選自閘極線圖案、位元線圖案、內連線圖案與導電墊層圖案其中之一。

56. 如申請專利範圍第55項所述之方法，其中該導電材料層包括具有一暴露區域之一金屬層。

57. 如申請專利範圍第56項所述之方法，其中該金屬層係選自W、Ni、Co、TaN、Ru-Ta、TiN、Ni-Ti、Ti-Al-N、Zr、HF、Ti、Ta、Mo、MoN、WN、Ta-Pt與Ta-Ti其中之一。

58. 一種在一導電材料層上形成雙間隙壁的方法，包括：

在一反應室內維持一氮氣環境；

利用供應一氮源氣體與一氧源氣體在該導電材料層上形成一氧化矽層；

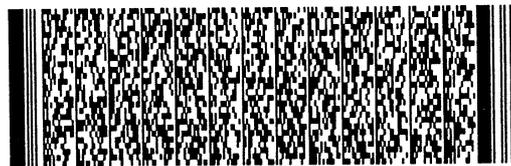
形成一氮化矽層於該氧化矽層上；以及

蝕刻該氮化矽層與該氧化矽層以形成雙間隙壁於該導電材料層上。

59. 如申請專利範圍第58項所述之方法，其中維持該氮氣環境的步驟包括：

供應該氮源氣體到該反應室一段時間。

60. 如申請專利範圍第58項所述之方法，其中形成該

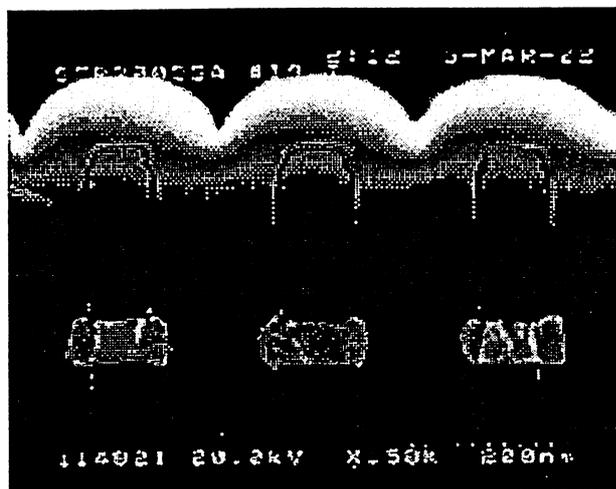


六、申請專利範圍

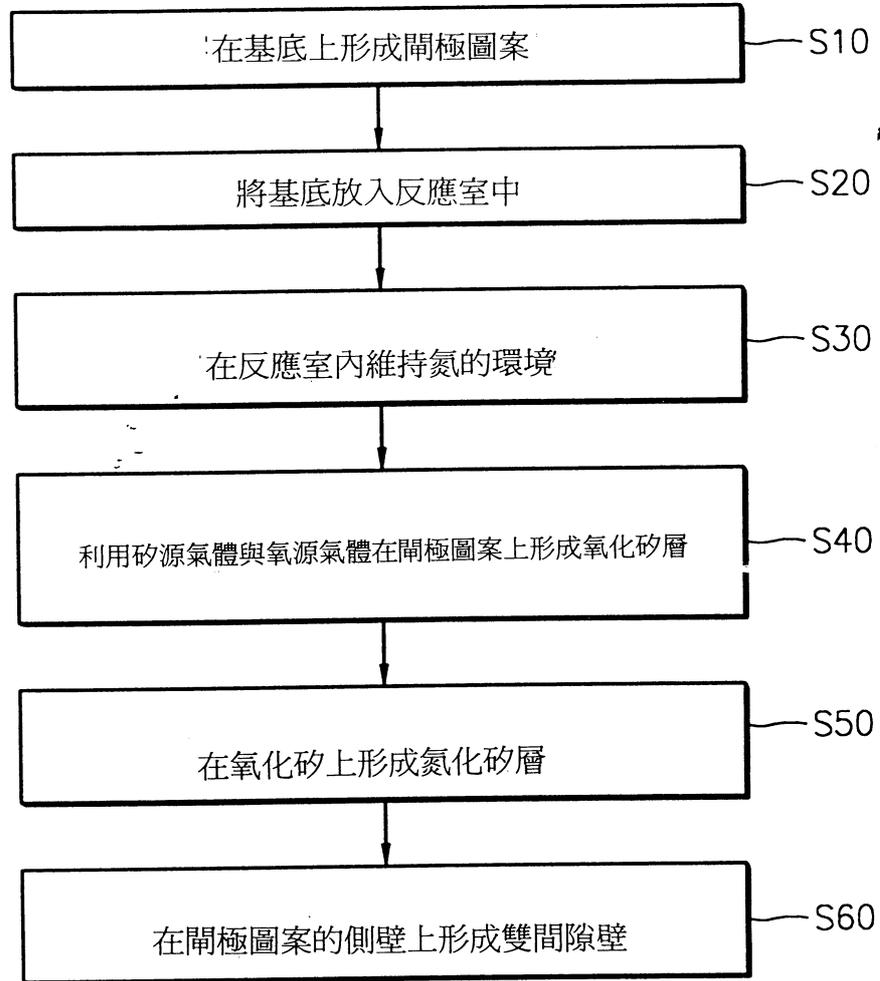
其中之一。



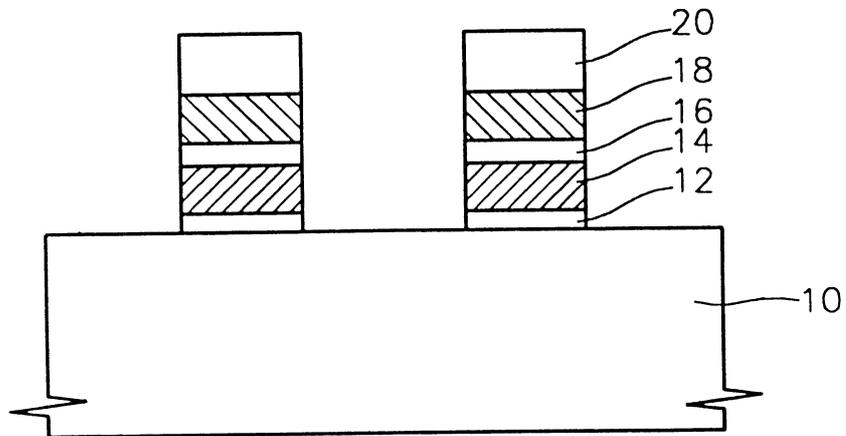
9-116073



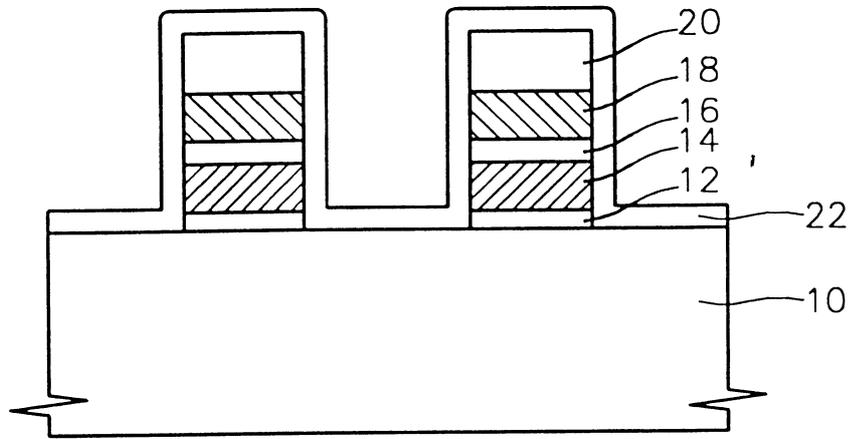
第 1 圖



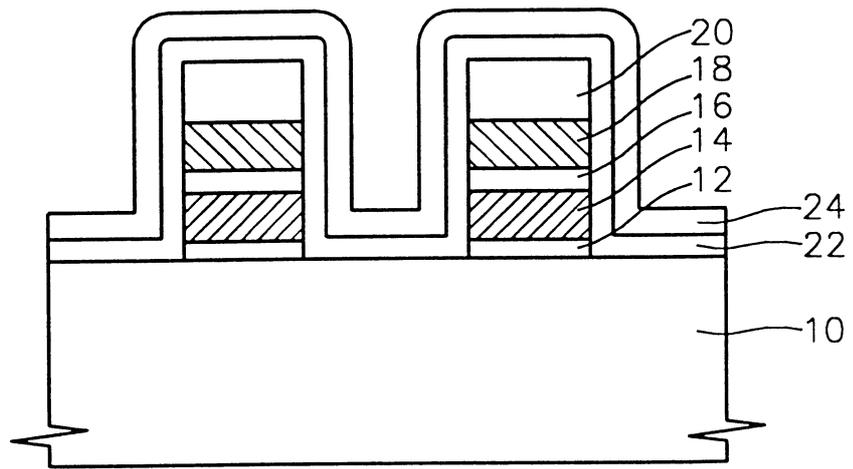
第 2 圖



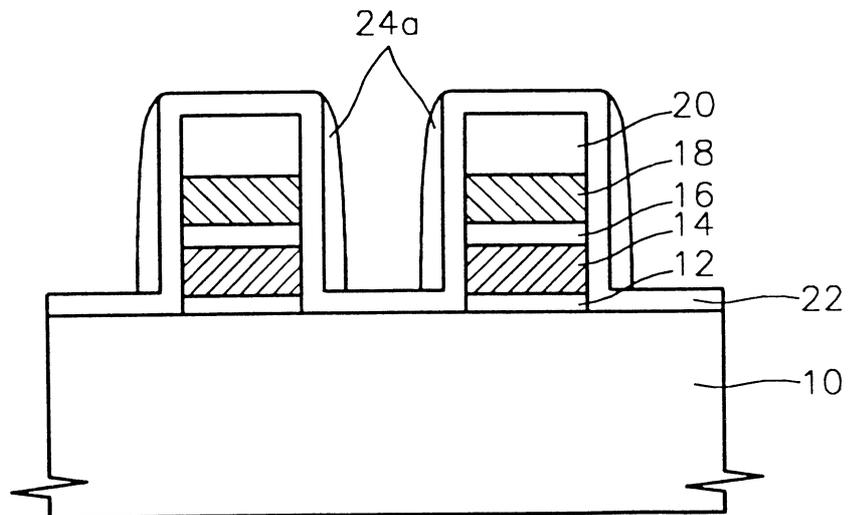
第 3 圖



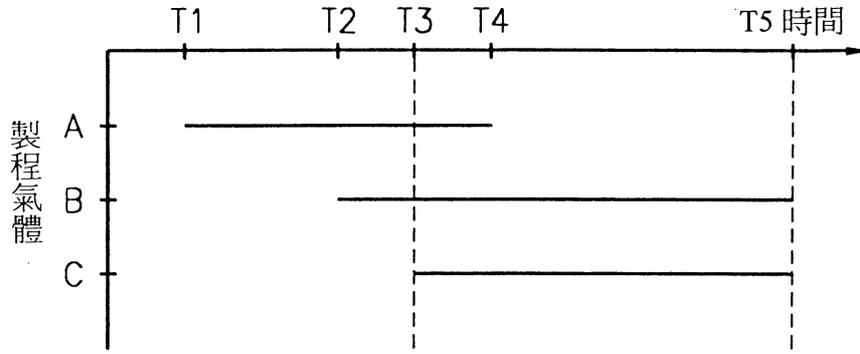
第 4 圖



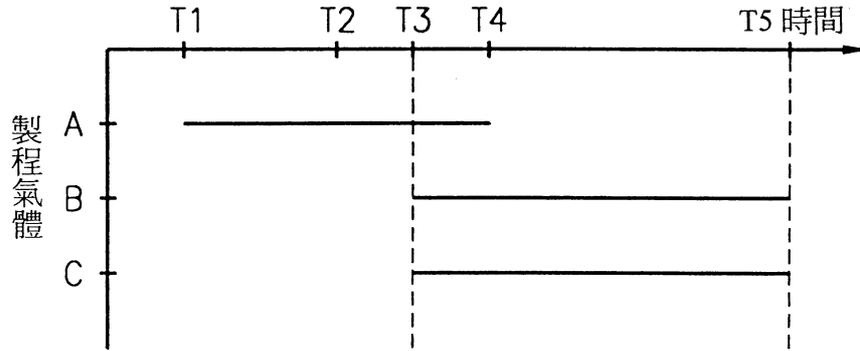
第 5 圖



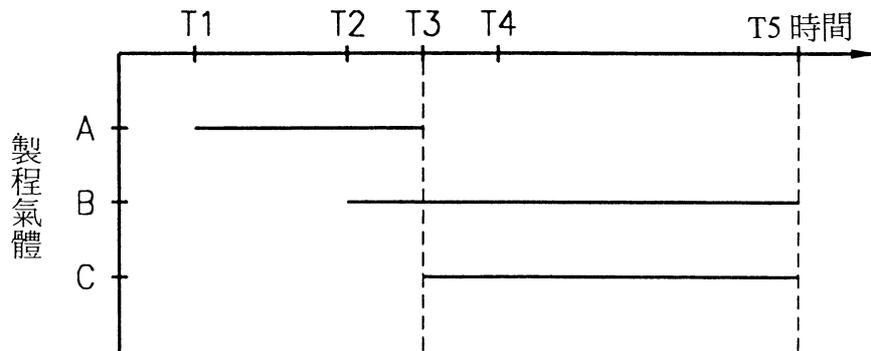
第 6 圖



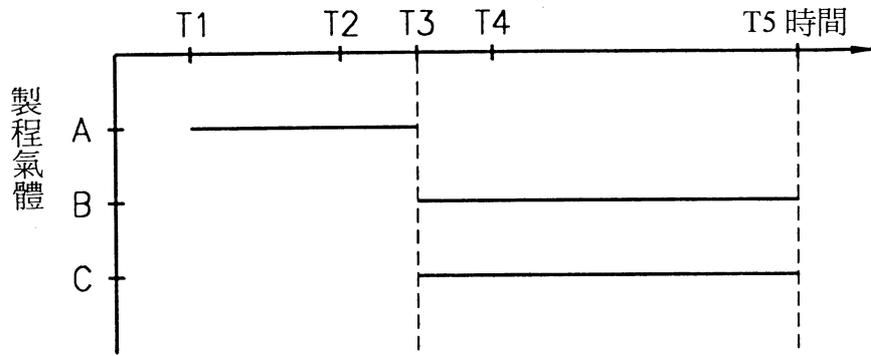
第 7A 圖



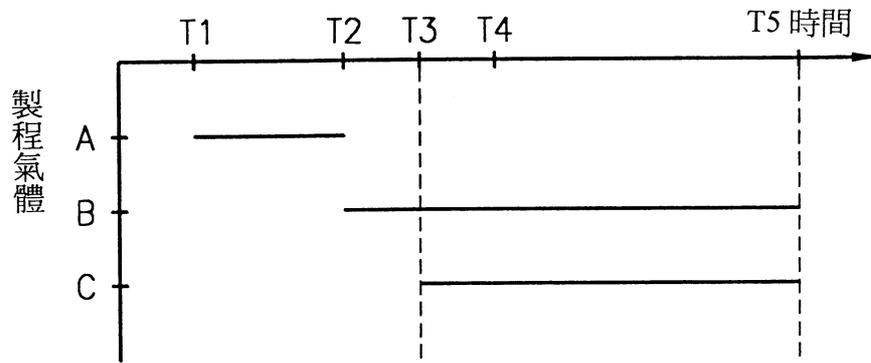
第 7B 圖



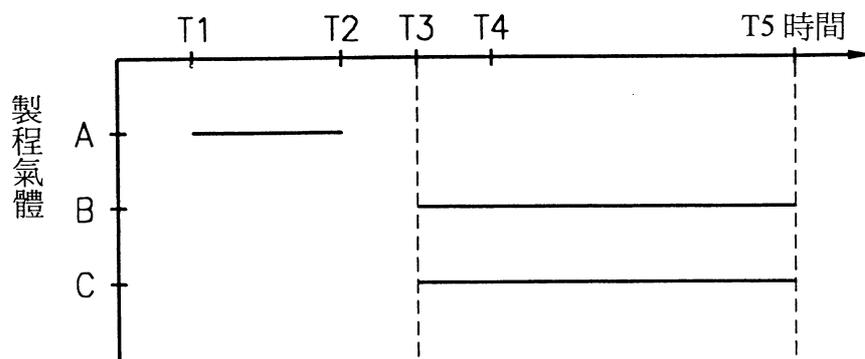
第 8A 圖



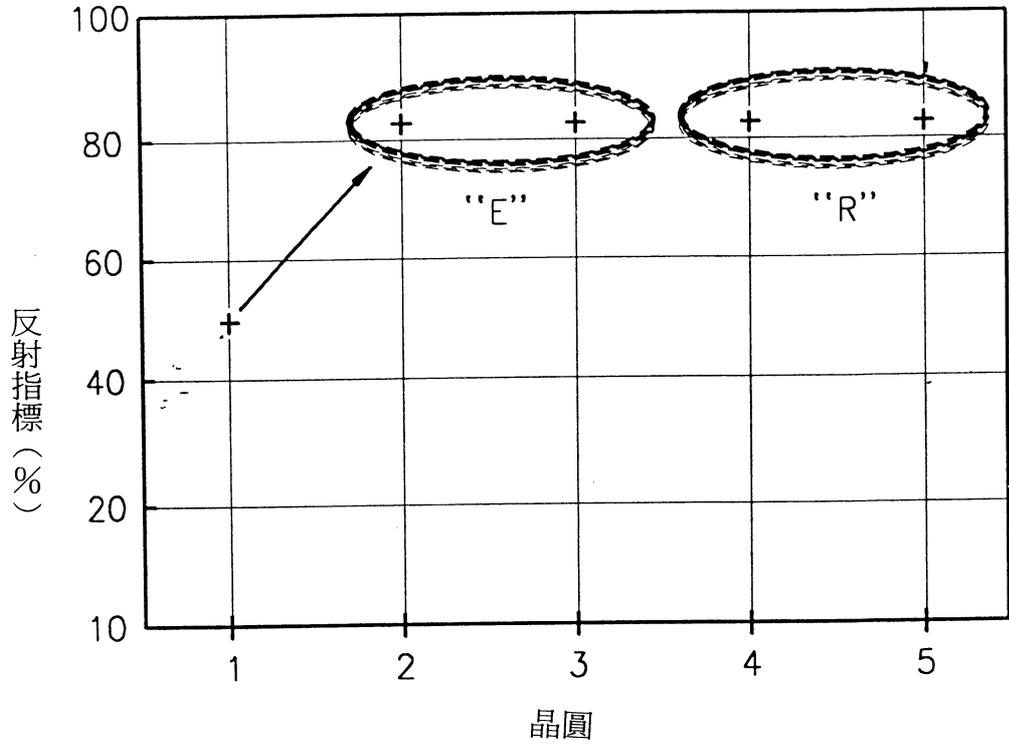
第 8B 圖



第 9A 圖



第 9B 圖



第 10 圖



第 11 圖

六、申請專利範圍

850 度，且NH₃ 氣體之壓力約為0.1至300 Torr。

9. 如申請專利範圍第1項所述之方法，其中該矽源氣體係選自SiH₄、Si₂H₆、二氯矽甲烷(dichlorosilane, DCS)、三氯矽甲烷(trichlorosilan, TCS)與六氯二矽甲烷(hexachlorodisilane, HCD)其中之一。

10. 如申請專利範圍第1項所述之方法，其中該氧源氣體係選自N₂O, NO與O₂ 其中之一。

11. 如申請專利範圍第1項所述之方法，其中該矽源氣體會在供應該氧源氣體之前供應。

12. 如申請專利範圍第1項所述之方法，其中該矽源氣體與該氧源氣體會幾乎在相同時間內供應。

13. 如申請專利範圍第1項所述之方法，其中在該氧源氣體開始供應以後就會停止該氮源氣體的供應。

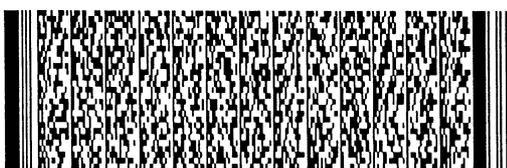
14. 如申請專利範圍第1項所述之方法，其中該氮源氣體供應的停止會幾乎與該氧源氣體供應的開始同時。

15. 如申請專利範圍第1項所述之方法，其中該氮源氣體供應的停止會在供應該矽源氣體與該氧源氣體之前。

16. 如申請專利範圍第1項所述之方法，其中該氧化矽層的沈積是在壓力為0.01至300 Torr，溫度為攝氏500至850度，該矽源氣體之流速為1至200 sccm，以及該氧源氣體之流速為50-1,000 sccm下進行。

17. 如申請專利範圍第1項所述之方法，其中該氧化矽層係以熱化學氣相沈積法形成。

18. 如申請專利範圍第1項所述之方法，其中該氧化矽



六、申請專利範圍

層係利用使用遠端電漿的電漿誘導化學氣相沈積法形成。

19. 如申請專利範圍第1項所述之方法，其中在形成該氧化矽層之前，一氮化矽層會先沈積在該半導體基底上。

20. 一種具有雙間隙壁的半導體元件之製造方法，該方法包括：

供應一氮源氣體到一反應室內，以在該反應室中產生一氮氣環境；

供應一矽源氣體以及一氧源氣體到該反應室中，以沈積一氧化矽層於該半導體元件之該半導體基底上之該閘極圖案上；

形成一氮化矽層於該氧化矽層上；以及

蝕刻該氮化矽層與該氧化矽層以在該閘極圖案上形成雙間隙壁。

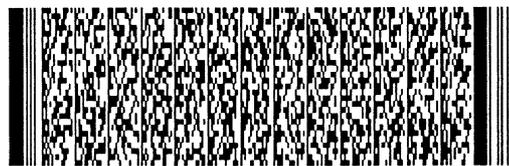
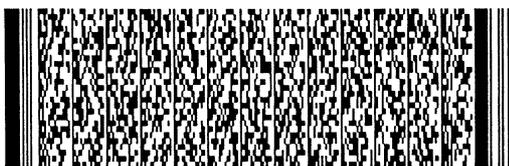
21. 如申請專利範圍第20項所述之方法，其中該雙間隙壁係以非等向性蝕刻該氮化矽層與該氧化矽層形成。

22. 如申請專利範圍第20項所述之方法，其中該雙間隙壁係以非等向性蝕刻該氮化矽層與等向性蝕刻該氧化矽層來形成。

23. 如申請專利範圍第20項所述之方法，其中該閘極圖案包括至少具有一暴露區域之一金屬層。

24. 如申請專利範圍第23項所述之方法，其中該閘極圖案係為一閘極絕緣層、一多晶矽層、一氮化鎢層、一鎢層以及一閘極罩幕層組成之一依序堆疊結構構成。

25. 如申請專利範圍第23項所述之方法，其中該金屬



六、申請專利範圍

層係選自W、Ni、Co、TaN、Ru-Ta、TiN、Ni-Ti、Ti-Al-N、Zr、Hf、Ti、Ta、Mo、MoN、WN、Ta-Pt與Ta-Ti其中之一。

26. 如申請專利範圍第20項所述之方法，其中該氮源氣體不含氧。

27. 如申請專利範圍第26項所述之方法，其中該氮源氣體為NH₃氣體。

28. 如申請專利範圍第20項所述之方法，其中該矽源氣體係選自SiH₄、Si₂H₆、DCS、TCS與HCD其中之一。

29. 如申請專利範圍第20項所述之方法，其中該氧源氣體係選自N₂O、NO與O₂其中之一。

30. 如申請專利範圍第20項所述之方法，其中該矽源氣體的供應在該氧源氣體的供應之前。

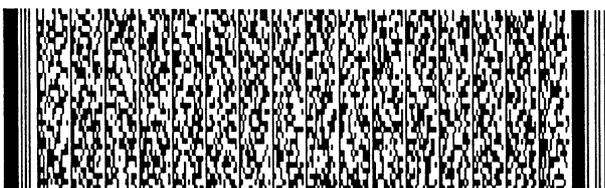
31. 如申請專利範圍第20項所述之方法，其中該矽源氣體與該氧源氣體會在同時間供應。

32. 如申請專利範圍第20項所述之方法，其中該氮源氣體的供應會在該氧源氣體的供應開始以後停止。

33. 如申請專利範圍第20項所述之方法，其中該氮源氣體的供應會與該氧源氣體的供應同時。

34. 如申請專利範圍第20項所述之方法，其中該氮源氣體的供應會在該矽源氣體與該氧源氣體的供應之前停止。

35. 如申請專利範圍第20項所述之方法，其中該氧化矽層是在壓力為0.01至300 Torr，溫度為攝氏500至850



六、申請專利範圍

氮化矽層的步驟包括：

進行一化學氣相沈積法。

61. 如申請專利範圍第60項所述之方法，其中該氧化矽層的形成係透過一熱化學氣相沈積法來形成。

62. 如申請專利範圍第60項所述之方法，其中該氧化矽層的形成係用移動電漿透過一電漿誘導化學氣相沈積法形成。

63. 如申請專利範圍第59項所述之方法，其中該氮源氣體不含氧。

64. 如申請專利範圍第63項所述之方法，其中該氮源氣體為 NH_3 氣體。

65. 如申請專利範圍第58項所述之方法，其中該矽源氣體係選自 SiH_4 、 Si_2H_6 、二氯矽甲烷(DCS)、三氯矽甲烷(TCS)與六氯二矽甲烷(HCD)其中之一。

66. 如申請專利範圍第58項所述之方法，其中該氧源氣體係選自 N_2O 、NO與 O_2 其中之一。

67. 如申請專利範圍第58項所述之方法，其中該導電材料層係選自閘極線圖案、位元線圖案、內連線圖案與導電墊層圖案其中之一。

68. 如申請專利範圍第67項所述之方法，其中該導電材料層包括具有一暴露區域之一金屬層。

69. 如申請專利範圍第68項所述之方法，其中該金屬層係選自W、Ni、Co、TaN、Ru-Ta、TiN、Ni-Ti、Ti-Al-N、Zr、HF、Ti、Ta、Mo、MoN、WN、Ta-Pt與Ta-Ti

